

PMBus インターフェースを備えた 25A モノリシック同期整流式 DC/DC 降圧コンバータ

特長

- V_{IN} 範囲: 4.5V~20V
- 全温度範囲での V_{OUT} の合計精度: 1%
- 単一抵抗でプログラマブルなリファレンス電圧: 0.4V~3.5V
- PMBus 準拠のシリアル・インターフェース:
 - プログラマブルな出力電圧マーギニング: 0.1% の分解能で、最大 $\pm 25\%$ V_{OUT} の範囲
 - 平均およびピークの温度、電流、電圧のリードバック (25Hz 更新レート)
 - フォールト・ステータス
- フェーズロック可能な固定周波数 (最大 2MHz)
- パワーアップ時間: 1ms 未満
- オプションの外部リファレンス入力
- ピンで選択可能な出力電圧の高速マーギニング
- パワー・グッド・フラグ (ピンで設定可能な閾値とフィルタ遅延)
- 差動リモート出力電圧検出
- マスタ・シャットダウン・モード: 125 μ A (電源電流)
- 2 相動作のクロック出力 (50A 負荷)
- 熱強化型 6.25mm \times 7.5mm \times 2.22mm BGA パッケージを採用

アプリケーション

- インテリジェントな高エネルギー効率の電力変換
- ASIC / FPGA / プロセッサ用電源
- POL (ポイント・オブ・ロード) 変換

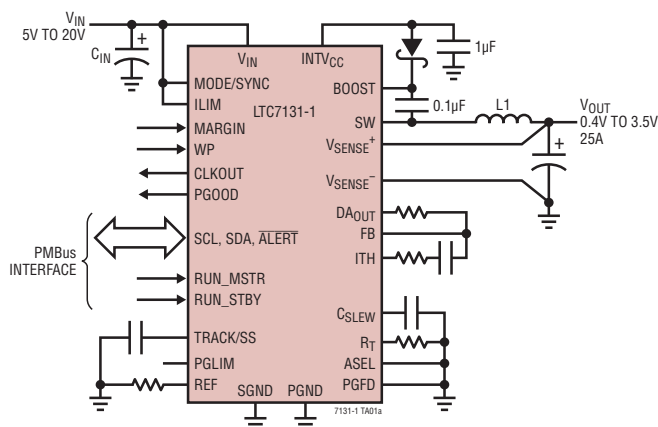
概要

LTC®7131-1 は、フェーズロック可能なオン時間制御の電流モード・アーキテクチャを採用した、高効率の 25A モノリシック同期整流式降圧レギュレータです。出力電圧は、リファレンス入力 (REF) ピンを介して、1つの外付け抵抗または外部電圧リファレンスを使用して設定できます。出力電圧は、PMBus 準拠のシリアル・インターフェースを介し、0.1% の分解能で最大 $\pm 25\%$ の範囲で上下にマーギニングが可能です。また、シリアル・インターフェースを使用して、フォールト・ステータス、時間平均 (~ 4 ms) とピークの両方の入出力電流、入出力電圧、温度を読み出すことができます。システム設定とモニタリングは、LTpowerPlay® 開発システムでサポートされています。

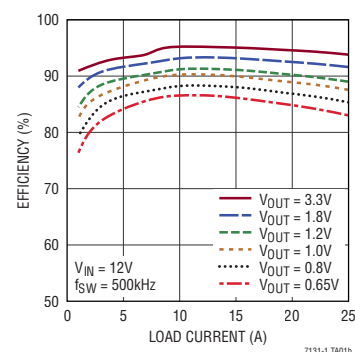
このアーキテクチャは極めて高速の応答を実現できるため、低出力電圧を高スイッチング周波数でレギュレーションするのに必要な、非常に短いオン時間での動作が可能となります。動作周波数は、外付け抵抗を用いて 250kHz~2MHz の範囲で設定可能で、ノイズの影響を受けやすいアプリケーションの場合は、同じ範囲で外部クロックと同期できます。

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

標準的応用例



効率および電力損失と負荷電流の関係



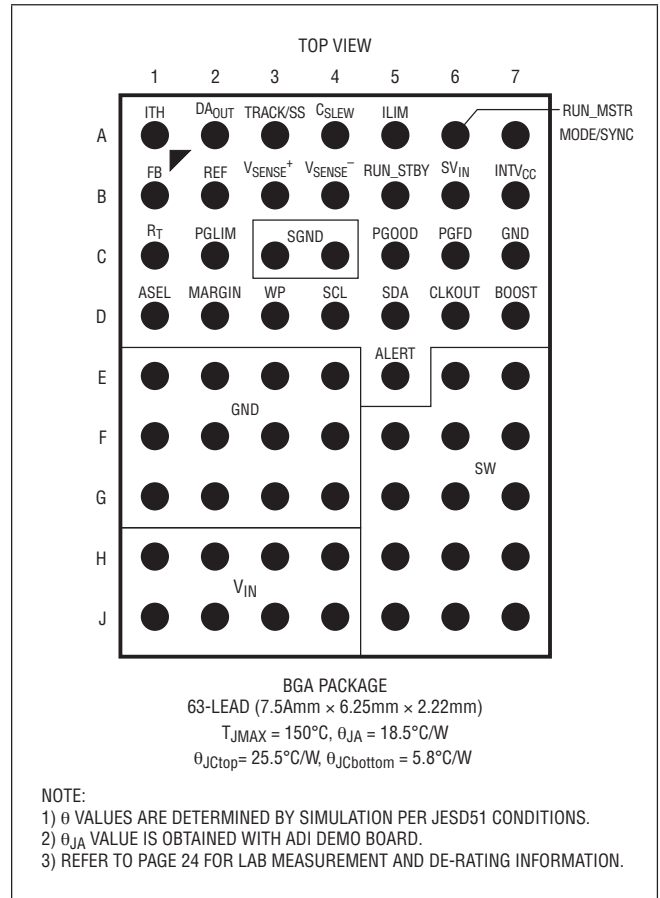
LTC7131-1

絶対最大定格

(Note 1, 7)

SV_{IN} , V_{IN}	-0.3V~20V
INTV _{CC} 電圧.....	-0.3V~6V
V_{SENSE}^{+} , V_{SENSE}^{-} , C_{SLEW} , R_T , ITH, MODE/SYNC, REF, TRACK/SS, PGFD, PGLIM, ASEL, DA _{OUT} , MARGIN, RUN_STBY, FB, ILIM	-0.3V~(INTV _{CC} + 0.3V)
RUN_MSTR, PGOOD, ALERT, SCL, SDA 電圧.....	-0.3V~6V
WP	-0.3V~2.5V
動作ジャンクション温度範囲 (Note 2, 3)	-40°C ~ 150°C
保存温度範囲	-65°C~150°C

ピン配置



発注情報

製品番号	パッケージ・ タイプ	ボール仕上げ	製品 マーキング		MSL レーティング	温度範囲
			デバイス	仕上げコード		
LTC7131RY-1#PBF	BGA	SAC305(RoHS)	LTC7131-1	e1	3	-40°C~150°C

- ・ デバイスの温度グレードは、出荷容器のラベルに表示されています。
- ・ パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609によります。
- ・ [BGAのパッケージ図面とトレイ図面](#)

- ・ 本製品ではセカンド・サイド・リフローを行うことは推奨しません。
本製品は湿度に敏感です。詳細については、[推奨BGA PCBアセンブリおよび製造手順](#)を参照してください。

電気的特性

●は、仕様規定されている全動作ジャンクション温度範囲に適用される仕様であることを示します。また、特に指定のない限り $V_{IN} = 12V$ です。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}	Input Supply Range	●	4.5		20	V
V_{REF}	REF Pin Programming Range	●	0.4		3.5	V

電気的特性

●は、仕様規定されている全動作ジャンクション温度範囲に適用される仕様であることを示します。また、特に指定のない限り $V_{IN} = 12V$ です。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I_Q	V_{IN} Supply Current					
	Normal Mode	$V_{RUN_MSTR} > 1V$ (Note 4)		5	8	mA
	Standby	$V_{RUN_STBY} = 0V$, $V_{RUN_MSTR} > 1V$		500		μA
	Shutdown	$V_{RUN_MSTR} = 0V$		125	200	μA
V_{UVLO}	INTV _{CC} Undervoltage Reset Hysteresis	INTV _{CC} Rising INTV _{CC} Falling	● 3.6	3.9 0.32	4.25	V V
I_{REF}	Reference Current	LTC7131R-1 (Note 10)	● 99	100	101	μA
$\Delta I_{REF,LINE}$	Reference Current Line Regulation	$V_{IN} = 5V$ to $20V$ (Note 10)	●		0.02	%/V
$\Delta V_{OUT,OFFSET}$	Regulation Accuracy $\Delta V_{OUT,OFFSET} = (V_{SENSE}^+ - V_{SENSE}^-) - V_{REF}$	$V_{REF} = 1.5V$ (Notes 5, 10)	●	-0.5	0.5	%
$\Delta V_{OUT,MARGIN}$	Maximum Margining Range	$MFR_VOUT_COMMAND = -25\%$ to 25% , $V_{REF} = 1.5V$ (Note 5)	●	-25	25	%
	Set Point Accuracy			-0.5	0.5	%
	Resolution			9		Bits
	LSD Step Size			0.1		%
NL_V_{OUT}	DAC Nonlinearity				± 1	LSB
A_{EA}	Error Amplifier Open Loop Gain	$I_{TH} = 1V$ (Note 5)		80		dB
f_{BW}	Error Amp Gain Bandwidth Product	(Note 6)		20		MHz
R_{IN}	Differential Amplifier Input Resistance	Measured at V_{SENSE}^+ Pin		160		k Ω
t_{SS}	Internal Soft-Start Time/ V_{REF}	External $C_{SS} = \text{Float}$		1		ms/V
I_{CSLEW}	C_{SLEW} Pull-Up Current	$V_{CSLEW} = 0V$		10		μA
I_{LIM}	SW Valley Current Limit	Sourcing (Note 8), $I_{LIM} = \text{INTV}_{CC}$	● 25			A
		Sinking		-20		A
I_{RUN_MSTR}	RUN_MSTR Pull-Up Current	$V_{RUN_MSTR} = 0V$		1.5		μA
I_{RUN_STBY}	RUN_STBY Pull-Up Current	$V_{RUN_STBY} = 0V$		2.5		μA
V_{RUN_MSTR}	Regulator On Threshold (Master Shutdown)	Rising Edge	0.8	0.9	1.0	V
	Regulator On Hysteresis	Falling Edge		0.1		V
	Regulator Power-Down Threshold	$I_Q < 200\mu A$		0.6		V
V_{RUN_STBY}	Regulator On Threshold (Standby Mode) Hysteresis	Rising Edge	0.7	1	1.2	V
		Falling Edge		0.05		V
I_{ASEL}	ASEL Programming Current			10		μA
I_{PGFD}	PGFD Programming Current			10		μA
I_{SS}	SS Current	$V_{SS} = 0V$	4	5	6	μA
$V_{IH,MARGIN}$	MARGIN High Voltage		1.3			V
$V_{IL,MARGIN}$	MARGIN Low Voltage				0.4	V
I_{WP}	WP Pin Pull-Up Current	$WP = 0V$		10		μA
SR_{MARGIN}	Reference Slew Rate During Margin Change	$C_{SLEW} = 1nF$		0.1		%/ms
		$C_{SLEW} = \text{OPEN}$		23		%/ms
		$C_{SLEW} = \text{INTV}_{CC}$		10		%/ μs
t_{INIT}	Initialization Time	Delay from Power Applied Until V_{OUT} Ramp Up (Note 6)		1		ms

Oscillator and Power Switch

f_{OSC}	Oscillator Frequency	$R_T = 25.5k$ $R_T = \text{INTV}_{CC}$	●	450 435	500 480	550 525	kHz kHz
$V_{IH,SYNC}$	SYNC Level High			1.2			V
$V_{IL,SYNC}$	SYNC Level Low					0.3	V

電気的特性

●は、仕様規定されている全動作ジャンクション温度範囲に適用される仕様であることを示します。また、特に指定のない限り $V_{IN} = 12V$ です。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{MODE}	Discontinuous Mode Threshold		0.7	1	1.3	V
$t_{ON(MIN)}$	Minimum On-Time			35		ns
$t_{OFF(MIN)}$	Minimum Off-Time			100		ns
R_{TOP}	Top Power NMOS On Resistance			7.3		mΩ
R_{BOTTOM}	Bottom Power NMOS On Resistance			2.1		mΩ
θ_{CLKOUT}	Relative Phase of CLKOUT	MODE/SYNC = 0V (Note 6)		180		Deg

PGOOD

$V_{PGOOD,DEFAULT}$	Default PGOOD Threshold	$V_{PGLIM} = INTV_{CC}$, $V_{OUT} > 1V$	±8	±10	±12	%
$V_{PGOOD,PROGRAM}$	Program PGOOD Threshold	$V_{PGLIM}/V_{REF} = 0.19$, $V_{OUT} \geq 1V$ $V_{PGLIM}/V_{REF} = 0.38$	±6 ±13	7.5 15	±9 ±17	% %
I_{LEAK}	PGOOD Leakage Current				±5	μA
V_{OL}	PGOOD Output Low Voltage	$I_{OUT} = 3mA$		0.1	0.3	V
t_{PGFD}	PGOOD Filter Delay	PGFD = 0V PGFD = 0.65V PGFD = Open	150 1.0 17	190 1.6 24	250 2.2 32.5	μs ms ms

INTV_{CC} Linear Regulator

V_{INTVCC}	Internal V _{CC} Voltage	$6 < V_{IN} < 20V$	4.8	5	5.2	V
V_{LDO_INT}	V_{INTVCC} Load Regulation	$I_{CC} = 0mA$ to 100mA		0.5		%

Output Voltage Readback

N	Resolution LSB Step Size			13 0.5		Bits mV
$V_{F/S}$	Full Scale Output Voltage	(Note 9)		16.4		V
V_{OUT_TUE}	Total Unadjusted Error	LTC7131R-1	●		±1 ±0.5	% %
$t_{CONVERT}$	Conversion Time			40		ms

Input Voltage Readback

N	Resolution LSB Step Size			13 4		Bits mV
$V_{F/S}$	Full Scale Input Voltage	(Note 9)		131		V
V_{IN_TUE}	Total Unadjusted Error		●		±1.5	%
$t_{CONVERT}$	Conversion Time			40		ms

Output Current Readback

N	Resolution LSB Step Size			13 10		Bits mA
$V_{F/S}$	Full Scale Output Current			±82		A
I_{OUT_TUE}	Total Unadjusted Error				±10	%
$t_{CONVERT}$	Conversion Time			40		ms

Input Current Readback

N	Resolution LSB Step Size			13 10		Bits mA
$V_{F/S}$	Full Scale Input Current			±82		A
I_{IN_TUE}	Total Unadjusted Error			±10		%
$t_{CONVERT}$	Conversion Time			40		ms

電気的特性

●は、仕様規定されている全動作ジャンクション温度範囲に適用される仕様であることを示します。また、特に指定のない限り $V_{IN} = 12V$ です。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Temperature Readback						
N	Resolution LSB Step Size			9 1		Bits °C
$V_{F/S}$	Full Scale Temperature			±256		°C
T_{TUE}	Total Unadjusted Error			±3		°C
$t_{CONVERT}$	Conversion Time			40		ms
PMBus Interface Parameters						
V_{IH} , SDA, SCL	Input High Voltage		1.35			V
V_{IL} , SDA, SCL	Input Low Voltage				0.8	V
I_{IH} , SDA, SCL	Input Leakage Current	$0V \leq V_{PIN} \leq 5.5V$	-5		5	μA
V_{OL} , SDA	Output Low Voltage (SDA)	$I_{SDA} = 3mA$			0.4	V
V_{OL} , ALERT	Output Low Voltage (ALERT)	$I_{ALERT} = 1mA$			0.4	V
f_{SCL}	Serial Bus Operating Frequency		10		400	kHz
t_{BUF}	Bus Free Time Between Stop and Start Condition		1.3			μs
t_{HD_SDA}	Hold Time After (Repeated) Start Condition		0.6			μs
t_{SU_SDA}	Repeated Start Condition Setup Time		0.6			μs
t_{SU_STO}	Stop Condition Setup Time		0.6			μs
$t_{HD_DAT(OUT)}$	Data Hold Time		150		900	ns
$t_{HD_DAT(IN)}$	Input Data Hold Time		0			ns
t_{SU_DAT}	Data Set-Up Time		100			ns
t_{LOW}	Clock Low Period		1.3		10000	μs
t_{HIGH}	Clock High Period		0.6			μs
$t_{TIMEOUT_SMB}$	Stuck PMBus Timer	Measured from Last PMBus Start Event		30		ms

Note 1: 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

Note 2: LTC7131-1Rは、-40°C~150°Cの動作ジャンクション温度範囲での動作が仕様規定されています。ジャンクション温度が高い場合は動作寿命が低下します。ここに示す仕様に見合った最大周囲温度は、具体的な動作条件と、ボード・レイアウト、パッケージの熱インピーダンス定格値、およびその他の環境条件の組み合わせによって決まります。

Note 3: ジャンクション温度 (T_J , °C) は、次式を使って周囲温度 (T_A , °C) と消費電力 (PD, ワット) から計算します。

$$T_J = T_A + (PD \cdot \theta_{JA})$$

ここで、 θ_{JA} (°C/W) はパッケージの熱抵抗です。

Note 4: パワー MOSFET のゲート電荷注入 ($Q_G \times f_{OSC}$) により、動的な入力電源電流は大きくなります。詳細については、アプリケーション情報を参照してください。

Note 5: I_{TH} ピンを 0.6V~1V の電圧に設定し、FB をリファレンス電圧にサーボ制御する帰還ループで LTC7131-1 をテストしています。

Note 6: 設計上の性能は確保していますが、テストの対象外です。

Note 7: この IC には一時的な過負荷からデバイスを保護するための過熱保護機能が搭載されています。過熱保護機能が作動した場合、ジャンクション温度は 150°C を超えます。仕様規定されている最大ジャンクション温度を超える温度での連続動作は、デバイスの信頼性を損なったり、デバイスに恒久的な損傷を生じさせたりする可能性があります。

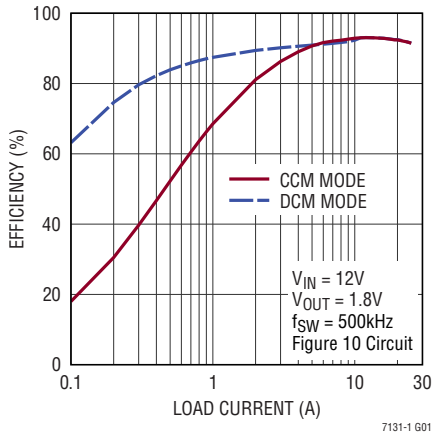
Note 8: LTC7131-1 は谷電流モード制御を使用するので、仕様に規定された電流リミットは、インダクタ電流波形の谷部分に対応します。最大負荷電流はこれより大きく、谷電流リミット I_{LIM} にインダクタ・リップル電流の 1/2 を加えた値に等しくなります。

Note 9: 最大入力電圧は 20V、出力電圧は 5V です。

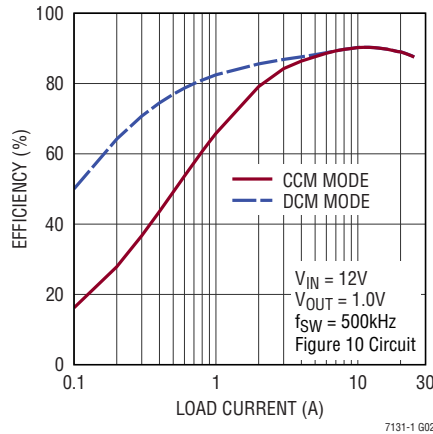
Note 10: 出力精度の合計は、 I_{REF} 、 $R_{REF(EXTERNAL)}$ 、 $\Delta V_{OUT,OFFSET}$ 、および $\Delta I_{REF,LINE} \cdot \Delta V_{IN}$ の許容差の和になります。

代表的な性能特性

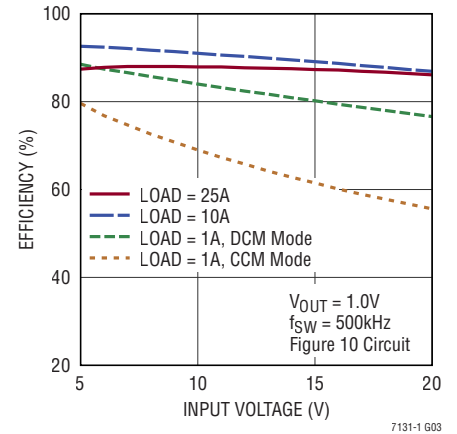
効率と負荷電流およびモードの関係



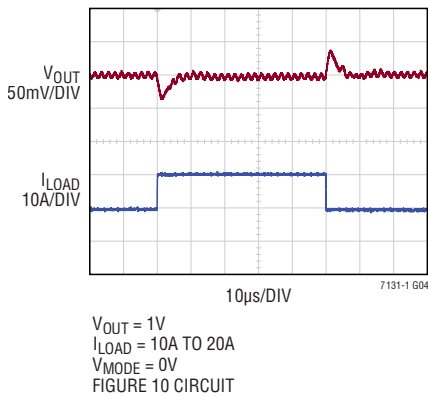
効率と負荷電流およびモードの関係



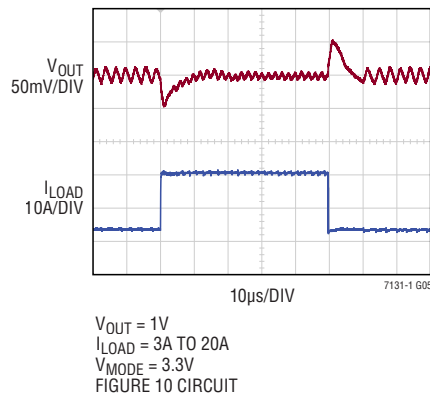
効率と入力電圧の関係



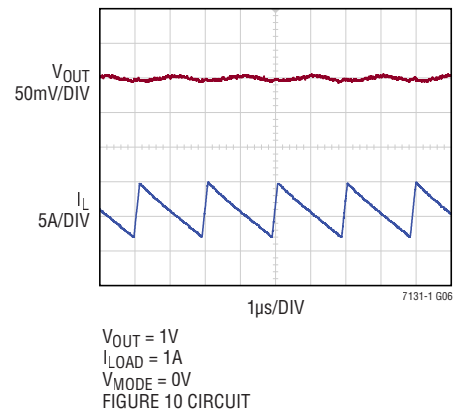
負荷ステップ(強制連続モード)



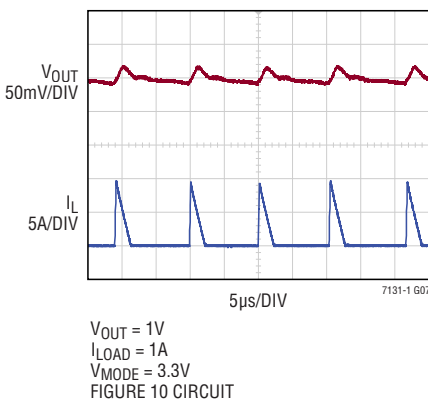
負荷ステップ(不連続モード)



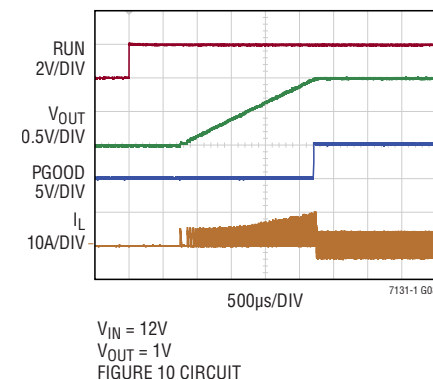
強制連続モード



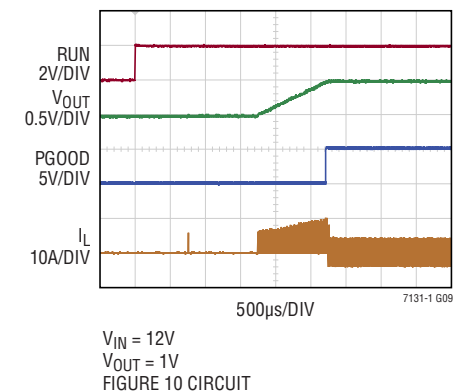
不連続モード動作



通常動作のスタートアップ

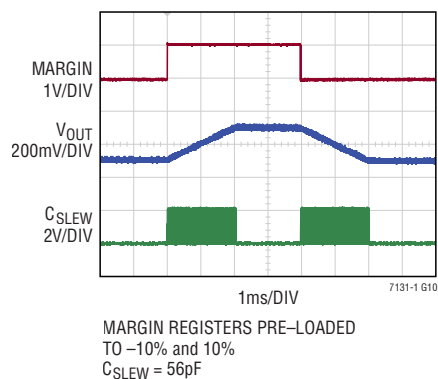
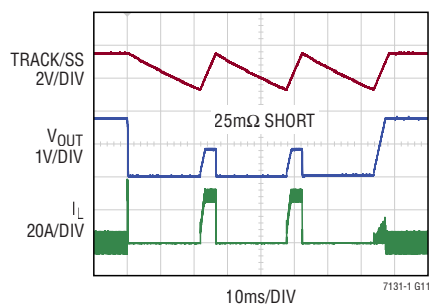
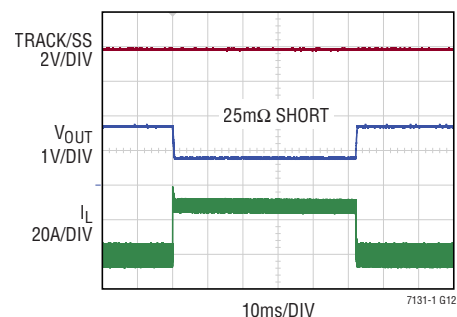


出力がプリバイアスされた状態でのスタートアップ

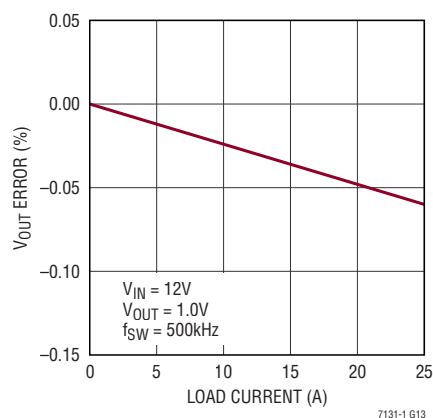


代表的な性能特性

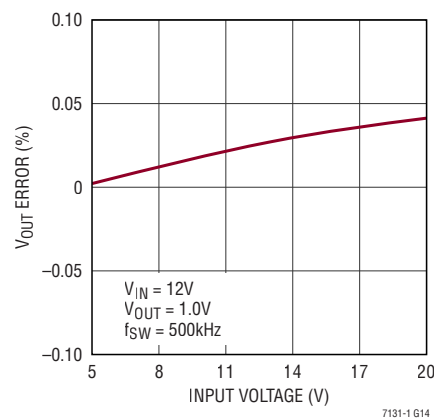
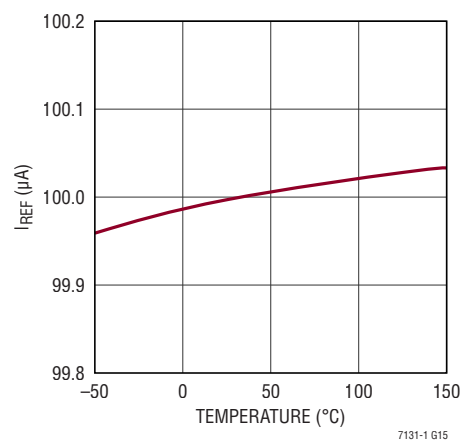
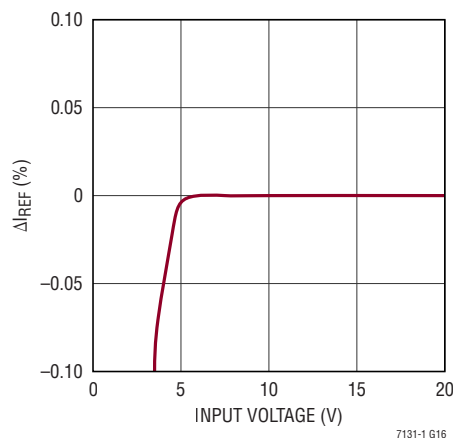
出力マーージニング

V_{OUT} 短絡およびリカバリ・ヒカップ・モードを有効化V_{OUT} 短絡およびリカバリ・ヒカップ・モードを無効化

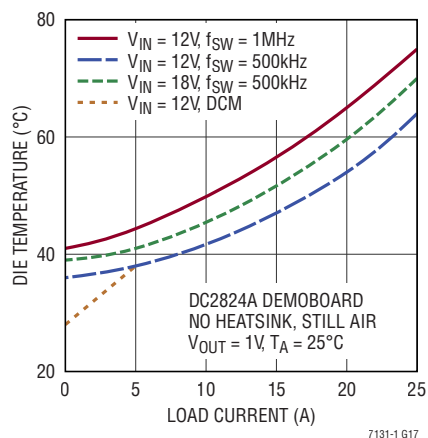
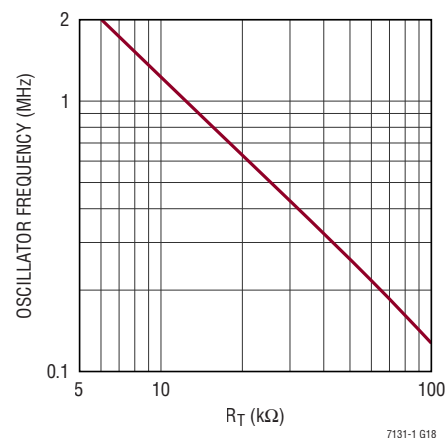
負荷レギュレーション



ライン・レギュレーション

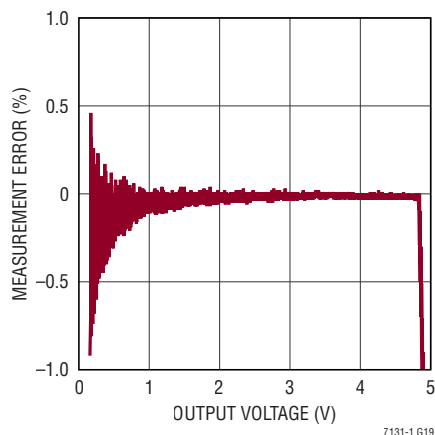
I_{REF} の温度特性I_{REF} と入力電圧の関係

ダイ温度と負荷の関係

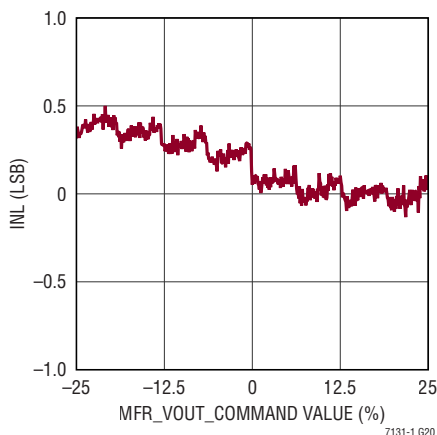
発振器周波数とR_Tの関係

代表的な性能特性

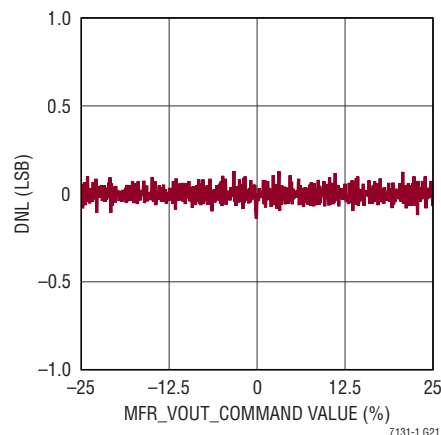
V_{OUT} 誤差と V_{OUT} の関係



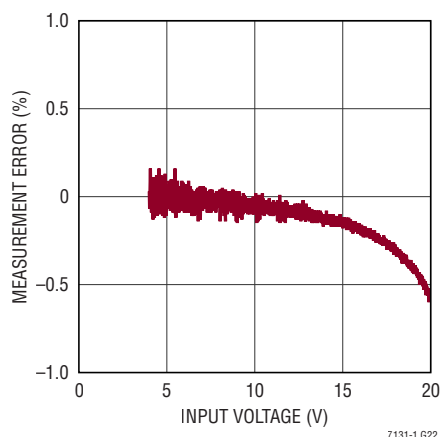
V_{OUT} コマンドの INL



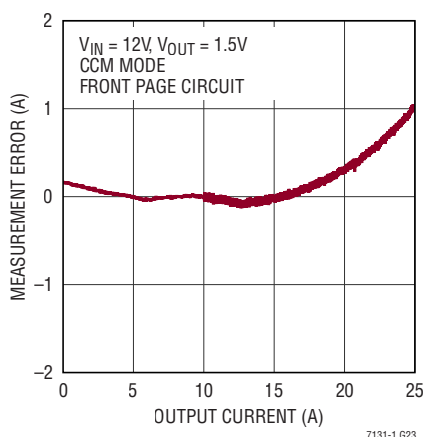
V_{OUT} コマンドの DNL



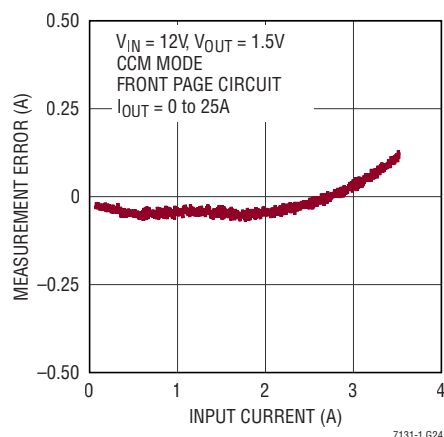
V_{IN} 計測誤差と V_{IN} の関係



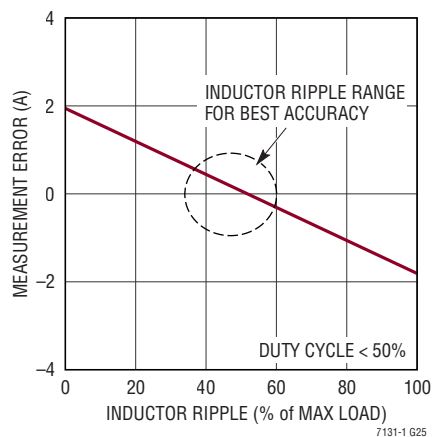
I_{OUT} 計測誤差と I_{OUT} の関係



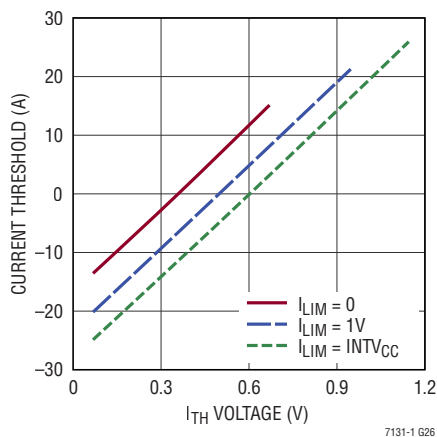
I_{IN} 計測誤差と I_{IN} の関係



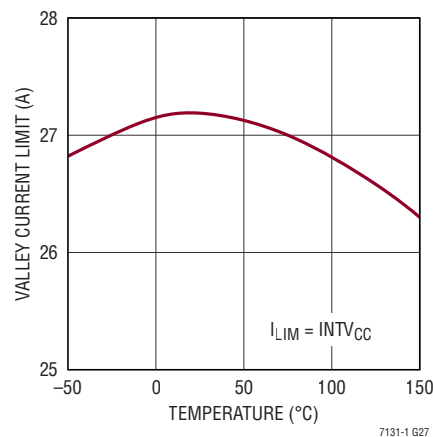
I_{OUT} 計測誤差と
インダクタ・リップル電流の関係



谷電流閾値と I_{TH} 電圧の関係

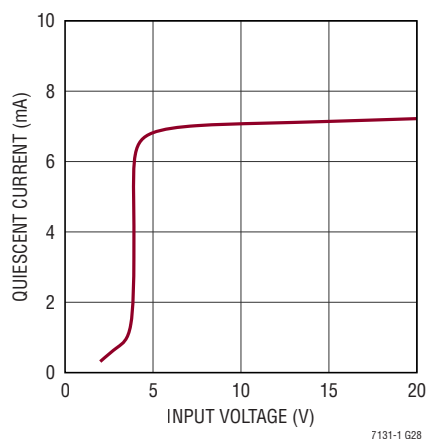


電流制限値の温度特性

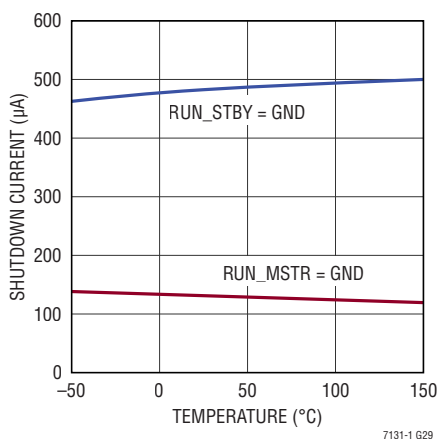


代表的な性能特性

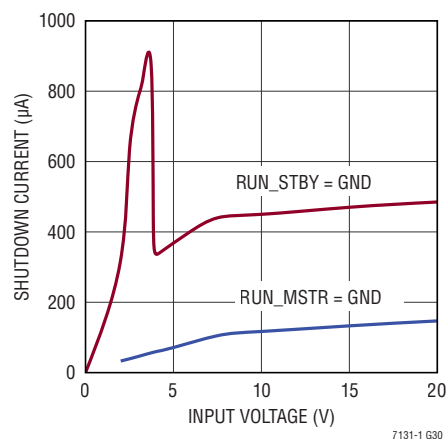
静止電流と入力電圧の関係



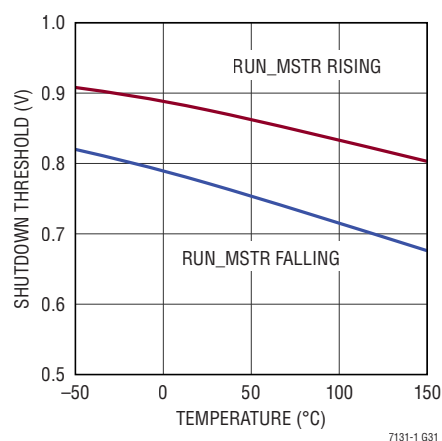
シャットダウン電流の温度特性



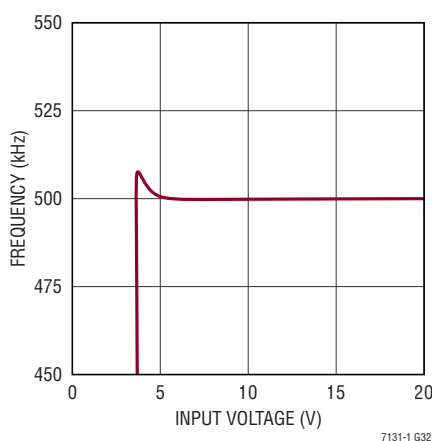
スタンバイ電流と入力電圧の関係



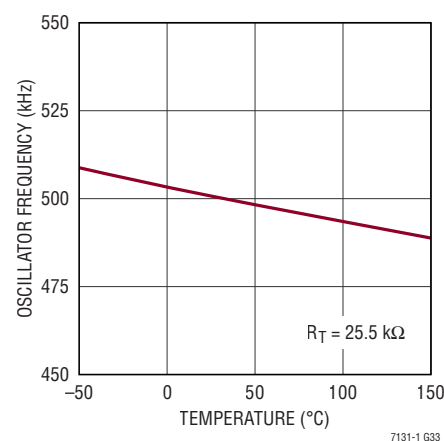
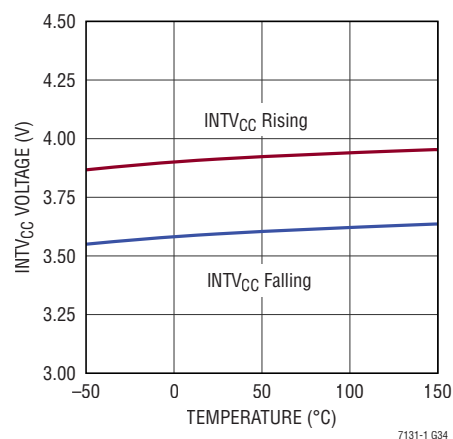
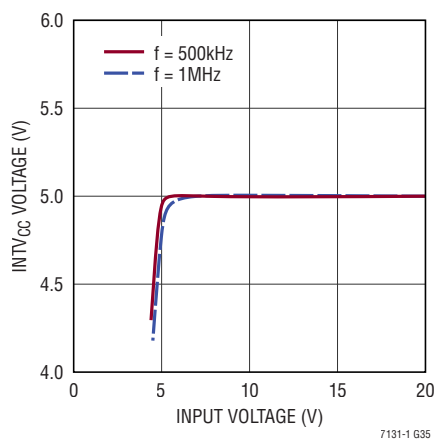
シャットダウン(RUN_MSTR)閾値の温度特性



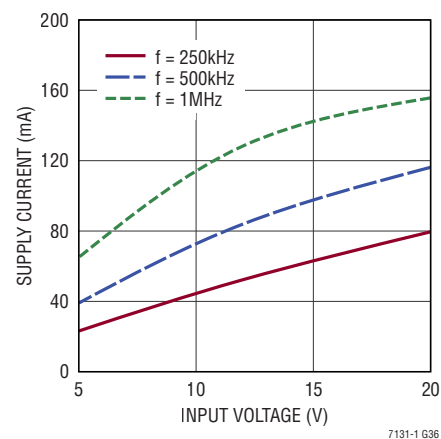
発振器周波数と入力電圧の関係



発振器周波数の温度特性

低電圧ロックアウト閾値(INTV_{CC})の温度特性INTV_{CC} ライン・レギュレーション

動的電源電流と入力電圧の関係



ピン機能

ITH (ピンA1) : エラー・アンプの出力およびスイッチング・レギュレータの補償ポイント。電流コンパレータのトリップ閾値はこの電圧に正比例します。ITHピンとFBピンの間にRCネットワークを接続して、最適な過渡応答が得られるように帰還ループを補正します。

DAOUT (ピンA2) : 差動アンプ出力。

TRACK/SS (ピンA3) : トラッキング／ソフトスタート入力。ソフトスタートの場合、このピンからコンデンサをグラウンドへ接続することによって、出力電圧の上昇率を設定します(約5V/sec/μF)。同時トラッキングの場合、このピンを、トラッキングする電圧とグラウンド間の抵抗分圧器に接続します。

CSLEW (ピンA4) : スルー・レート制御。コンデンサを追加して、マージニング時のV_{OUT} 遷移スルー・レートを設定します。スルー・レートは、nF スルー・レート容量あたり0.1%/ms になります。1nFのコンデンサでは、スルー・レートは0.1%/ms になります。このピンをオープン状態にするかINTV_{CC}に接続すると、デフォルトの2つのスルー・レートも利用できます。

ILIM (ピンA5) : 電流制限値設定ピン。3ステートのピン(INTV_{CC}、フロート状態、またはSGND)で、25A、15A、またはユーザ定義の3種類の電流制限値を選択できます。

RUN_MSTR (ピンA6) : 動作イネーブル制御入力。0.8V未滿にすると、電圧レギュレータが停止します。0.6V未滿にすると、全ての回路が停止し、デバイスは低電流シャットダウン・モード(I_Q = 125μA)になります。

MODE/SYNC (ピンA7) : モード選択および外部クロック入力。このピンをINTV_{CC}に接続すると、軽負荷時に不連続モードが有効になります。このピンをグラウンドに接続すると、強制連続モードが選択されます。MODE/SYNCピンを外部クロック信号で駆動すると、印加された周波数にスイッチング周波数が同期し、不連続モード動作はディスエーブルされます。

FB (ピンB1) : エラー・アンプ入力。FBは、REFピンの電圧にシリアル・インターフェースで設定されたマージニング・オフセットを加算または減算した値にサーボ制御されます。

REF (ピンB2) : リファレンス入力およびプログラミング・ピン。このピンの電圧はデフォルトのリファレンスとなり、この電圧に出力がレギュレーションされます。PMBus インターフェースにより、このデフォルト電圧を中心として最大±25%のマージニングを設定できます。このピンは、外部電圧で駆動することも、グラウンドへの抵抗によって設定することもできます。高精度の内部低ドリフト電流源である100μAに外付け抵抗値を掛けた値で、リファレンス電圧が設定されます。

VSENSE⁺ (ピンB3) : V_{OUT}正端子の電圧検出。このピンを介して、ユニティ・ゲインの内部微分ゲイン・アンプがV_{OUT}の正端子に接続されます。

VSENSE⁻ (ピンB4) : V_{OUT}負端子の電圧検出。このピンを介して、ユニティ・ゲインの内部微分ゲイン・アンプがV_{OUT}の負端子に接続されます。このピンをINTV_{CC}ピンに接続すると、デバイスは2相構成のスレーブとして動作します。

RUN_STBY (ピンB5) : スタンバイ・モード制御入力。0.7V未滿にすると、ADCとPMBus インターフェースを動作させたまま、電圧レギュレータのみを停止させることができます。停止時、ADCのリフレッシュ・レートは1Hzに減少し、デバイスの静止電流は500μAに減少します。このピンは2.5μAを供給します。ロー・インピーダンス(<10kΩ)でプルアップしないでください。

SVIN (ピンB6) : 信号入力電源。このピンは、コンデンサを用いてSGNDとデカップリングします。このピンは、内部制御回路に電源を供給します。V_{IN}とは独立しており、同じ電圧かより高い電源電圧に接続できます。

INTV_{CC} (ピンB7) : 内部レギュレータの5V出力。制御回路はこの電圧から給電されます。4.7μF以上の低ESRタンタルまたはセラミック・コンデンサを用いて、このピンをPGNDとデカップリングします。このレギュレータは主に内部回路用に設計されており、他のデバイス用の電源として使用することはできません。

R_T (ピンC1) : 発振器の周波数。このピンにより、一定のスイッチング周波数値を2種類の方法で設定できます。R_Tピンとグラウンドの間に抵抗を接続すると、スイッチング周波数を200kHz〜2MHzの範囲で設定できます。このピンをINTV_{CC}に接続すると、内部の発振器周波数である500kHzがイネーブルされます。

ピン機能

PGLIM (ピン C2) : PGOOD 閾値設定ピン。このピンと SGND の間の電圧差 ΔV で、 V_{OUT} の過電圧閾値が $V_{REF} + 0.4 \cdot \Delta V$ に、低電圧閾値が $V_{REF} - 0.4 \cdot \Delta V$ に設定されます。このピンを $INTV_{CC}$ に接続すると、閾値はデフォルト値である $\pm 10\%$ に設定されます。

SGND (ピン C3、C4) : 信号グラウンド。リファレンス設定抵抗、スルー・レート制御コンデンサ、および周波数設定抵抗の接続は、SGND にリターンさせる必要があります。最適な負荷レギュレーションのためには、SGND ピンは、PCB 上の出力コンデンサのマイナス端子間の位置にケルビン接続するようにし、PGND プレーンを介して接続しないようにします。

PGOOD (ピン C5) : パワー・グッド。このオープンドレイン出力は、スタートアップ時、および出力電圧が PGLIM ピンで設定されたパワー・グッド・ウィンドウの範囲外にある間、SGND にプルダウンされます。出力電圧が上昇し、PGFD ピンで設定された遅延時間を超えてパワー・グッド・ウィンドウ内に留まると、PGOOD ピンは解放されます。出力電圧が 16 スイッチング・サイクル以上パワー・グッド・ウィンドウの範囲外になると、PGOOD ピンはプルダウンされます。

PGFD (ピン C6) : PGOOD デグリッチ・フィルタ遅延選択。このピンの電圧は、出力がレギュレーション状態になってから PGOOD フラグがアサートされるまでの遅延時間を設定します。遅延時間は、 $t_{DELAY} = 200\mu s \cdot 2^N$ ($N = 0 \sim 7$) の 8 つの離散値のうちの 1 つに設定することが可能です。

ASEL (ピン D1) : シリアル・バス・アドレス構成入力。このピンから $\pm 1\%$ の抵抗をグラウンドに接続して、シリアル・バス・インターフェース・アドレスの 4LSB を選択します。(表 5 を参照)。

MARGIN (ピン D2) : 高速マーギニング選択。このピンをフロート状態にするとデフォルトのモードとなり、リファレンス電圧のマーギン・オフセットはシリアル・インターフェースを介して MFR_VOUT_COMMAND で変更します。このピンをハイにすると、リファレンス電圧のマーギン・オフセット

は、MFR_VOUT_MARGIN_HIGH レジスタに予め格納されている値まで直ちに上昇します。このピンをローにすると、リファレンス電圧のマーギン・オフセットは MFR_VOUT_MARGIN_LOW レジスタに予め格納されている値まで直ちに上昇します。

WP (ピン D3) : 書き込み保護ピン。10 μ A の内部電流源によって、このピンは 3.3V にプルアップされています。WP がハイの場合、PMBus への書き込みは制限されます。

SCL (ピン D4) : シリアル・バスのクロック入力。アプリケーションではプルアップ抵抗が必要です。

SDA (ピン D5) : シリアル・バス・データ入出力。アプリケーションではプルアップ抵抗が必要です。

CLKOUT (ピン D6) : 2 相動作のクロック出力信号。このクロックの位相は、内部クロックに対して 180°ずれています。信号の振幅は $INTV_{CC}$ から GND までです。

BOOST (ピン D7) : 昇圧フローティング・ドライバ電源。ブーストストラップ・コンデンサの (+) 端子をこのピンに接続します。このピンは、 $INTV_{CC}$ よりダイオード電圧降下分低い電圧から、 $V_{IN} + INTV_{CC}$ までスイングします。

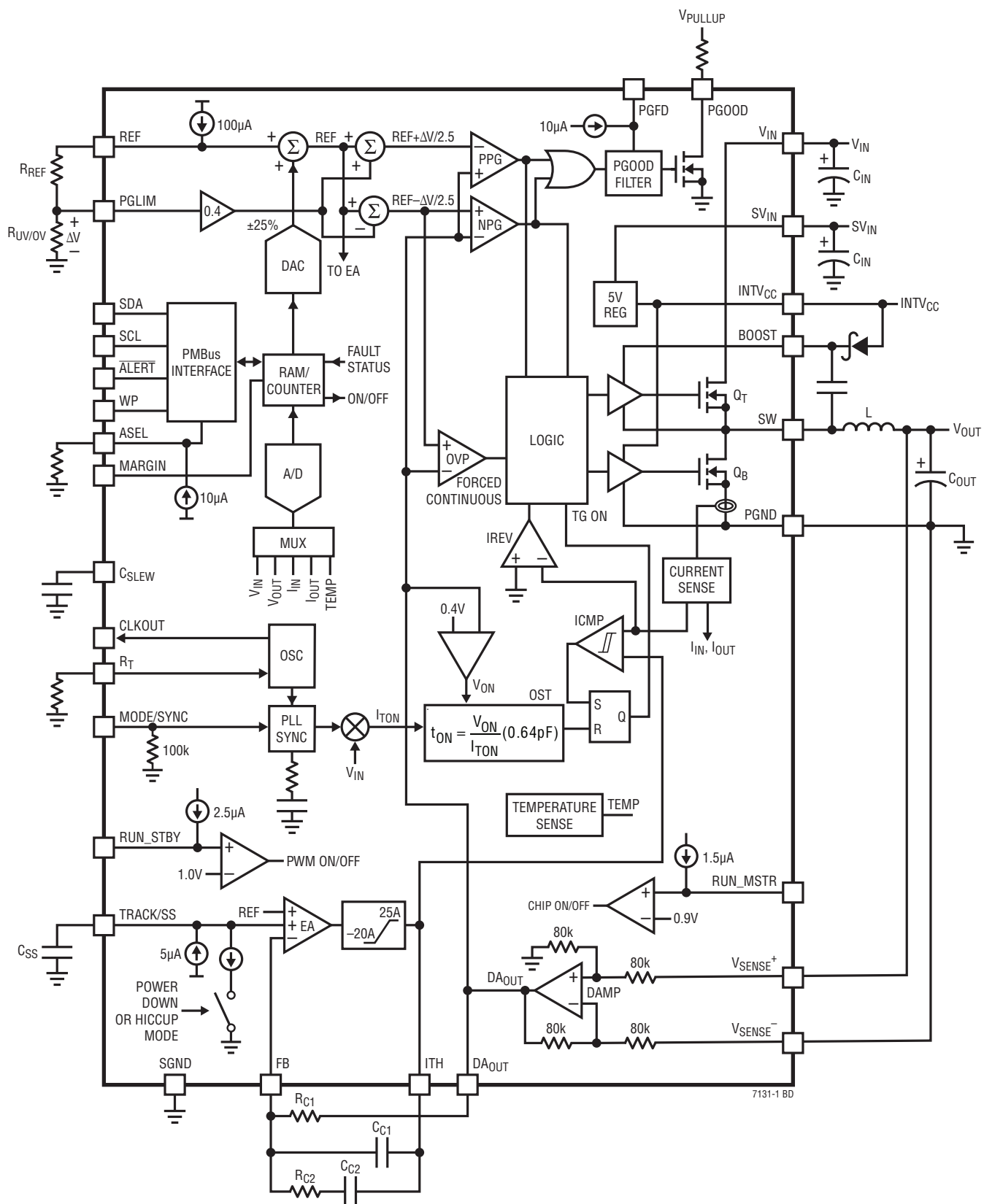
GND (ピン E1、E2、E3、E4、F1、F2、F3、F4、G1、G2、G3、G4) : 電源グラウンド。電氣的接触と定格熱性能を確保するために、PCB にハンダ付けする必要があります。

ALERT (ピン E5) : オープンドレインのデジタル出力。システムの SMBALERT 割込み信号をこのピンへ接続します。アプリケーションではプルアップ抵抗が必要です。

SW (ピン E6、E7、F5、F6、F7、G5、G6、G7、H5、H6、H7、J5、J6、J7) : スイッチング・ノード。このピンは、内部のメイン・スイッチおよび同期パワー MOSFET スイッチのドレインに接続されています。

V_{IN} (ピン H1、H2、H3、H4、J1、J2、J3、J4) : 電源入力。 V_{IN} は、内部 N チャンネル MOSFET のドレインに接続されています。このピンは、 SV_{IN} とは独立しており、同じ電圧かより低い電源電圧に接続できます。

ブロック図



動作

表 1. LTC7131-1 でサポートされている PMBus コマンド

PMBus コマンドの コード	コマンド名	PMBUS 定義の SMBUS トランザクション・タイプ	スケーリ ング	データ・ バイト	説明
0x01	OPERATION	R/W Byte		1	オン/オフ・コマンドであり、出力を MFR_VOUT_MARGIN_HIGH または MFR_VOUT_MARGIN_LOW の値に設定します。
0x20	VOUT_MODE	Read Byte		1 or 2	MFR_VOUT_COMMAND の読出しデータ・フォーマット VID フォーマット (0x3E) にハードワイヤードされていて、書き込み不可
0x79	STATUS_WORD	R/W Word		2	フォールト・ステータスの読出し: 通信フォールト、PGOOD、VIN UV、VOUT OV、過熱、VIN フォールト、VOUT フォールト 個々のフォールトは、当該フォールトのビット位置に「1」を書き込むことでリセットされます。
0x88	READ_VIN	R Word	4mV/Bit	2	VIN の読出し
0x89	READ_IIN	R Word	10mA/Bit	2	IIN の読出し
0x8B	READ_VOUT	R Word	0.5mV/Bit	2	VOUT の読出し
0x8C	READ_IOUT	R Word	10mA/Bit	2	IOUT の読出し
0x8D	READ_TEMPERATURE_1	R Word	1°C/Bit	2	ダイ温度の読出し (°C)
0x98	PMBUS_REVISION	Read Byte		1 or 2	PMBus リビジョンの読出し = 0x22 (Rev 1.2 の場合)
0xD7	MFR_IOUT_PEAK	R/W Word	10mA/Bit	2	前回のスタート以降に観測された最大の出力電流を読み出します。 書き込むと、ピーク・モニタ・ルーチンがリスタートします。
0xDD	MFR_VOUT_PEAK	R/W Word	0.5mV/Bit	2	前回のリスタート以降に観測された最大の出力電圧を読み出します。 書き込むと、ピーク・モニタ・ルーチンがリスタートします。
0xDE	MFR_VIN_PEAK	R/W Word	4mV/Bit	2	前回のリスタート以降に観測された最大の入力電圧を読み出します。 書き込むと、ピーク・モニタ・ルーチンがリスタートします。
0xDF	MFR_TEMPERATURE1_PEAK	R/W Word	1°C/Bit	2	前回のリスタート以降に観測された最高温度を読み出します。 書き込むと、ピーク・モニタ・ルーチンがリスタートします。
0xE1	MFR_IIN_PEAK	R/W Word	10mA/Bit	2	前回のリスタート以降に観測された最大の入力電流を読み出します。 書き込むと、ピーク・モニタ・ルーチンがリスタートします。
0xE3	MFR_CLEAR_PEAKS	W Byte		0, 1 or 2	全てのピーク値をクリアします。書き込みデータは無視されます。
0xE5	MFR_VOUT_MARGIN_HIGH	R/W Word	0.1%/Bit	2	MFR_VOUT_COMMAND と同じフォーマットです。
0xE7	MFR_SPECIAL_ID	R Word		2	GUI が LTC7131-1 と認識する 16 ビット値 (0x40E0) を読み出します。
0xE8	MFR_VOUT_COMMAND	R/W Word	0.1%/Bit	2	VOUT マージニング・コマンド、2 の補数で ±25% 範囲、0.1%/bit。パワーアップ時のデフォルトは 0%。
0xED	MFR_VOUT_MARGIN_LOW	R/W Word	0.1%/Bit	2	MFR_VOUT_COMMAND と同じフォーマットです。
0xFA	MFR_RAIL_ADDRESS	R/W Byte		1 or 2	共通の PMBus アドレス (B6-B0) を設定します。B7 をクリアすると有効化されます。B7 をセットすると無効化されます。有効なアドレスは 0x00~0x7F です。
0xFD	MFR_RESET	W Byte		0, 1 or 2	PMBus インターフェースと ADC をパワーオン状態にリセットします。 書き込みデータは無視されます。
0xE9	MFR_FAULT_RESPONSE	R/W Byte		1 or 2	過電圧および過電流フォールト時の応答 (無視または再試行) を設定します。

動作

メイン制御ループ

LTC7131-1は、PMBus インターフェースを備えた25A 電流モードのモノリシック降圧レギュレータです。REFピンでの高精度100 μ A 電流源により、外付け抵抗1つで出力電圧を設定できます。通常動作では、内蔵のトップ・パワー MOSFET はワンショット・タイマー OST によって定められた時間だけオンになります。トップ・パワー MOSFET がオフになると、ボトム・パワー MOSFET は電流コンパレータ ICMP がトリップするまでオンになり、ワンショット・タイマーが再開して次のサイクルを開始します。インダクタ電流は、ボトム・パワー MOSFET の V_{DS} の電圧降下を検出して決定されます。 I_{TH} ピンの電圧は、インダクタの谷電流に対応するコンパレータ閾値を設定します。エラー・アンプ EA は、出力電圧からの帰還信号 FB と REF ピンからの電圧を比較することにより、この I_{TH} 電圧を調整します。負荷電流が増加すると、内部リファレンスに対して帰還電圧が低下します。更に、インダクタ平均電流が負荷電流と一致するまで I_{TH} 電圧が上昇します。

負荷電流が小さい場合、インダクタ電流がゼロになったり、負になったりすることもあります。これを電流反転コンパレータ (IREV) が検出し、ボトム・パワー MOSFET をシャットオフすることで不連続動作となります。パワー MOSFET は両方共オフ状態を維持し、 I_{TH} 電圧がゼロ電流レベル ($\sim 0.6V$) を超えて上昇し、次のサイクルが開始されるまで、出力コンデンサが負荷電流を供給します。不連続モード動作は MODE ピンを $INTV_{CC}$ に接続することでイネーブルされ、これにより出力負荷に関係なく強制連続同期動作となります。

動作周波数は、内部発振器の電流を設定する R_T 抵抗の値によって決定されます。内部フェーズロック・ループにより、スイッチング・レギュレータのオン時間を内部発振器に追従させるようにサーボ制御して、スイッチング周波数を一定に保ちます。MODE/SYNC ピンで外部クロック信号が検出されると、フェーズロック・ループは外部クロック信号に追従するようにオン時間をサーボ制御します。

V_{OUT} のマーージニング

LTC7131-1 は9ビット DAC を内蔵しており、REF ピンで設定されたリファレンス電圧を中心に0.1%/bit の分解能で最大 $\pm 25\%$ の調整を行うことが可能です。デジタル・オフセット値の変更は、PMBus インターフェースの MFR_VOUT_COMMAND コマンドで行います。リファレンスの変更が検

出されると、 $CSLEW$ ピンに接続されたコンデンサ値で設定されたレートで(これにより V_{OUT} 遷移のスルー・レートを設定可能)、リファレンスが現在の値から新しい値まで上昇します (0.1%/ステップ)。高速な変更が必要な場合に PMBus トランザクションの遅延を低減させるには、MFR_VOUT_MARGIN_HIGH および MFR_VOUT_MARGIN_LOW コマンドにより、2つの追加オフセットをプリロードできます。リファレンスのオフセットは、3ステートの MARGIN ピンを用いて、これら3つのレジスタ値の間で切り替えることができます。MARGIN ピンを使用する場合、 V_{OUT} 遷移の遅延は、選択する $CSLEW$ コンデンサと電源のループ帯域幅によってのみ制限されます。これらレジスタの変更は、書き込み保護 (WP) ピンをハイにすることによって禁止できます。

遠隔測定のリードバック

LTC7131-1 は13ビット ADC を内蔵し、入出力電圧、入出力電流、ダイ温度のモニタと変換を行います。値は25Hz のレートでリフレッシュされ、PMBus インターフェースを介して読み出すことができます。

また、ピーク・モニタは、これらの遠隔測定の数値それぞれについて、モニタの開始以降測定された最大値を提供できます。このモニタのリセットは、MFR_CLEAR_PEAKS コマンド、個々のピーク・レジスタへの書き込み、または RUN_MSTR のアサート解除によって行います。

INTVCC レギュレータ

トップおよびボトムの MOSFET、およびその他ほとんどの内部回路の電源は、 $INTV_{CC}$ ピンから供給されます。このピンには、内部の低ドロップアウト・レギュレータでレギュレーションされた5.0V が生成されます。トップ MOSFET ドライバは、フローティング・ブートストラップ・コンデンサ CB からバイアスされます。このコンデンサは通常、トップ MOSFET がオフになると、外付けダイオードを通してオフ・サイクル中に再充電されます。

出力電圧のトラッキングとソフトスタート

LTC7131-1 では、TRACK/SS ピンによって出力電圧の上昇率を設定できます。TRACK/SS ピンの電圧は、内部の5 μ A 電流源によって $INTV_{CC}$ にプルアップされています。コンデン

動作

サを TRACK/SS ピンに外付けすると、入力電源の電流サージを防ぐために出力をソフトスタートさせることができます。コンデンサを接続していない場合、または TRACK/SS ピンを INTV_{CC} に接続している場合、上昇率は 1V/ms に設定されます。出力トラッキング・アプリケーションでは、別の電圧源によって TRACK/SS ピンを外部から駆動することができます。TRACK/SS がリファレンス出力電圧 (I_{REF} 抵抗とマージン・レジスタで設定) より低い場合、TRACK/SS 電圧はエラー・アンプのリファレンス入力をオーバーライドして、帰還電圧を TRACK/SS ピンの電圧にレギュレーションします。このスタートアップ期間中、LTC7131-1 は不連続モードで動作します。TRACK/SS がリファレンス電圧を超えると、トラッキングはディスエーブルされ、帰還電圧がリファレンス電圧にレギュレーションされます。アプリケーションのセクションにあるように、トラック電圧を I_{REF} ピンまたは TRACK/SS ピンのいずれかに接続することで、同時トラッキングまたは比例トラッキングのいずれかを実装できます。

出力パワー・グッド

LTC7131-1 の出力電圧がレギュレーション値のパワー・グッド・ウィンドウ範囲内にある場合、出力電圧は良好とみなされ、PGOOD ピンが外付け抵抗によりハイになります。そうでない場合は、内部のオープンドレイン・プルダウン・デバイス (40Ω) により、PGOOD ピンはローになります。このウィンドウは、PGLIM ピンを抵抗分圧器を介して REF ピンに接続することで設定します。これにより、出力電圧リファレンスに対するパーセンテージで PGOOD ウィンドウを設定できます。PGLIM を INTV_{CC} に接続している場合、PGOOD ウィンドウはデフォルトで ±10% に設定されます。

PGOOD フィルタ遅延ピンで、出力電圧が良好となった時点から PGOOD の立上がりエッジまでの遅延を設定できます。PGFD ピンに接続する抵抗で、200μs～25ms の幅広い遅延を設定可能です。トランジェント時または V_{OUT} の動的変化時に不要な PGOOD グリッチが生じるのを防ぐため、LTC7131-1 の PGOOD の立下がりエッジには、約 16 スイッチング・サイクルのブランキング遅延が設定されています。

TRACK/SS ピンが内部リファレンス電圧に向けて上昇しているスタートアップ時を除き、OV および UV 状態では連続動作が強制されます。

マスタ・シャットダウンとスタンバイ・モード

LTC7131-1 をシャットダウンするには、次の 3 種類の方法があります。RUN_MSTR ピン、RUN_STBY ピン、OPERATION コマンドの ON ビットを使用する方法です。

RUN_MSTR ピンをローにすると、LTC7131-1 はマスタ・シャットダウン状態になり、両方のパワー MOSFET、内部制御回路、ADC コンバータ、PMBus インターフェースがオフになります。また、マージン・レジスタなどの内部レジスタに書き込まれたデータは全てパワーオン状態にリセットされます。このモードでの電源電流は 125μA (代表値) です。

RUN_STBY ピンをローにするか、または OPERATION レジスタの ON ビットをクリアすると、LTC7131-1 はスタンバイ・モードとなり、レギュレータはオフになりますが、ADC と PMBus はアクティブなままです。スタンバイ・モードでも、LTC7131-1 は PMBus ホストに応答しますが、遠隔測定データの更新レートは 25Hz ではなく 1Hz のみとなります。スタンバイ・モードの電源電流は 500μA です。ON ビットの立上がりエッジでスタンバイ・モードを終了すると、全てのフォールトと ALERT ピンがリセットされます。マージン・レジスタなどの内部レジスタに書き込まれたデータは全て、このシャットダウン・モードの影響を受けないため、RUN_STBY が再びアサートされると、V_{OUT} は前回に書き込まれた値に戻ります。

スイッチャを動作させ、出力レギュレーションを提供するには、次の 3 つ全てをアサートする必要があります。すなわち、RUN_MSTR および RUN_STBY ピンをハイにし、OPERATION の ON ビットをセットします。パワーオン時やマスタ・シャットダウン時には、自動的に OPERATION レジスタの ON ビットがセットされます。RUN_MSTR をローにすると、スタンバイ制御がオーバーライドされ、LTC7131-1 はマスタ・シャットダウン状態になります。

表 2. シャットダウン・モード

INPUT CONDITIONS			ON/OFF STATES			I _q
RUN_MSTR	RUN_STBY	ON BIT	V _{OUT}	PMBus	ADC	
High	X	0	OFF	ON	1Hz Refresh (see Note)	500μA
Low	X	X	OFF	OFF	OFF	125μA
High	High	1	ON	ON	25Hz Refresh	5mA
High	Low	X	OFF	ON	1Hz Refresh (see Note)	500μA

注: V_{IN}、V_{OUT}、および温度遠隔測定のみが更新されます。

ソフト・パワーダウン

LTC7131-1 では、ソフト・オフと即時オフの 2 つのパワーダウン・モードを選択できます。希望するモードは、OPERATION コマンドの SOFT OFF ビットで設定します。RUN_MSTR ピン、RUN_STBY ピン、ON ビットのいずれかによって LTC7131-1 をオフにした時に SOFT OFF ビットがハイであれば、ソフトスタート・コンデンサの値によって決まる速度で

動作

出力電圧がゆっくりと低下していきます。SS/V_{OUT}の下降率は、式1で計算されます。

$$dV/dt = 5\mu A/C_{SS} \quad (1)$$

出力電圧がゼロになると、LTC7131-1はドライバをオフにして、シャットダウンします。デフォルトのパワーダウン・モードは、ソフト・オフです。

LTC7131-1をオフにした時にSOFT OFFビットがローであれば、即時オフ・モードが選択されます。このモードでは、LTC7131-1はドライバを直ちにオフにし、出力電圧の放電率は、出力コンデンサの値と負荷の関数になります。

短絡保護

LTC7131-1は、短絡状態でのインダクタの飽和を防ぐために、サイクルごとの高精度な電流制限機能を備えています。インダクタ電流の谷は、 $I_{MAX} \pm 10\%$ (I_{MAX} は I_{LIM} ピンで設定)を超えないことが確保されています。このため、サイクルごとの最大インダクタ電流は $I_{MAX} + 10\% + \Delta I_L$ に制限されます。ここで、 ΔI_L はインダクタの谷と動作周波数に依存しますが、代表値は I_{MAX} の40%になります。また、内部制御回路により、短絡が解消された後の出力電圧のオーバーシュートがなく、スムーズな回復が確保されています。

25MHzエラー・アンプとリモート・センス差動アンプ

LTC7131-1は、25MHzのエラー・アンプと差動アンプを使用して、高速かつ高精度の出力電圧レギュレーションを実現しています。オペアンプ方式のエラー・アンプは、システムの極とゼロを高精度に調整し、最適な過渡応答性能を実現します。リモート・センス差動アンプは、負荷点での出力電圧検出を可能にするため、負荷電流に関係なく極めて高精度の出力電圧レギュレーションと遠隔測定のリードバックが可能です。検出された出力電圧は、DA_{OUT}ピン(SGNDを基準)で得られます。このピンは通常、エラー・アンプの“-”入力であるFBピンに接続します。図1を参照してください。

SV_{IN}電源とV_{IN}電源を別々に使用

LTC7131-1には、次の2つの電源ピンがあります。SV_{IN}は制御回路とゲート・ドライバに供給され、V_{IN}はパワー・スイッチに供給されます。SV_{IN}は最低4.7Vが必要ですが、V_{IN}はこれより低い電圧でも負荷に電源を供給できる場合があります。電源電圧の低い方の動作範囲を最大にするために、

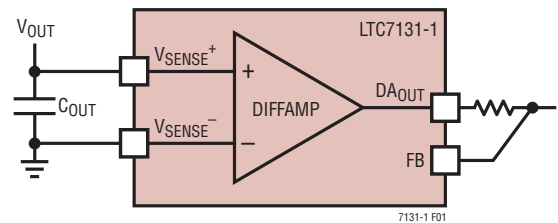


図1. 差動アンプ接続

4.7V以上で50mA以上の定格を持つSV_{IN}電源と、ドロップアウトまで動作可能で負荷に応じた定格を持つV_{IN}電源の2つを別々に使用することが可能です。

熱警告とサーマル・シャットダウン

LTC7131-1は、2レベルの温度閾値と2レベルの応答機能を備えています。内部のダイ温度が150°Cを超えると、STATUS_WORDの過熱ビットがセットされ、ALERTピンがローになって、PMBusマスタに警告を通知します。温度が上昇し続け170°Cを超えると、LTC7131-1は出力レギュレーションを含む全ての回路をシャットダウンし、PMBusホストに応答しなくなります。どちらの温度モニタも、過熱状態が解消されるまでに約20°Cのヒステリシスがあります。STATUS_WORDの温度警告ビットはラッチされ、ホストがクリアするまでセットされたままになります。

2相動作

25A以上の電流を必要とする出力負荷の場合、2つのLTC7131-1を並列に配置して逆相で動作させることで、最大50Aの出力電流を供給することが可能です。2相システムを構成するには、1つのLTC7131-1をマスタ、もう1つをスレーブとして動作させます(標準的応用例のセクションの回路図を参照)。VSENSE-ピンをINTV_{CC}に接続すると、LTC7131-1のエラー・アンプとリモート・センス・アンプがトライステートになってスレーブ・モードになります。また、両デバイスのI_{TH}ピン同士を接続して、マスタのI_{TH}電圧を基準としてインダクタ電流を調整するようにします。マスタのCLKOUTピンには、内部クロックと180°位相のずれたクロック波形が出力されます。このCLKOUTをスレーブのMODE/SYNCピンに接続することで、スレーブのPLLをこのクロック入力にロックさせ、マスタと逆位相で動作させることが可能です。また、2つのデバイス間のハンドシェイク信号として

動作

RUN_STBYピン同士も接続すると、過熱状態など片方の相にのみフォールトが発生した場合、両方が一緒にシャットオフするようになります。

2相動作の詳細については、[アプリケーション情報](#)のセクションを参照してください。

不連続／強制連続動作

LTC7131-1は、MODE/SYNCピンにより、不連続モードと強制連続モードの2つのモードを選択できます。MODE/SYNCピンをINTV_{CC}に接続すると、不連続モードが選択されます。不連続モードは、負荷が非常に軽く、高効率が必要な場合に選択します。このモードでは、インダクタ電流が反転するとボトムMOSFETがオフになり、逆電流による効率低下を最小限に抑えます。これにより、伝導損失が減少し、効率が若干向上します。また、負荷が小さくなると、負荷に比例してドライバのスイッチング周波数が低下し、ゲート電荷損失を最小にすることで、更に効率を向上させることができます。

MODE/SYNCピンをローにすると、強制連続モード動作が可能になります。強制連続モードでは、トップMOSFETがオフの場合にボトムMOSFETが常時オンになり、低電流時にインダクタ電流を反転させることが可能です。このモードは伝導損失とスイッチング損失により効率が低下しますが、低電流で一定周波数の場合の過渡応答が良好になるという利点があり、また、電流シンク時にレギュレーションを維持できます。

ソフトスタート時には、LTC7131-1は、ソフトスタート電圧が内部リファレンスに達するまでコントローラを不連続モードで動作させるので、出力コンデンサがプリチャージされた状態でのスムーズな起動が確保されます。しかし、マーゼニング遷移時や過電圧状態では、LTC7131-1は常に強制連続

モードで動作して、スイッチャが電流をシンクできるようにします。

フォールト応答の設定

出力に過電圧または過電流が発生した場合、LTC7131-1のフォールトに対する応答をMFR_FAULT_RESPONSEコマンドで設定できます。使用できるフォールト応答モードは、(1)無視モード、および(2)ヒカップ・モードの2種類です。応答は、フォールトの種類ごとに独立して設定できます。

無視モードを選択した場合、LTC7131-1は、出力がレギュレーションから外れた場合と同様に、制御ループを用いてフォールトを修正しようとします。

ヒカップ・モードを選択した場合、フォールトが検出されるとフォールト・タイマーが起動します。この間、制御ループはフォールトを修正しようとします。100 μ sのタイマー遅延後でもフォールトが修正されない場合、ドライバはソフトスタート時間(ソフトスタート・コンデンサで設定)の約10倍に相当する時間オフになり、その後ドライバをオンに戻して再びレギュレーションを試みます(図2のタイミング図参照)。LTC7131-1は、フォールトが解消されるまで、この再スタート・サイクルを無限に続けます。

過電圧フォールトの応答は、出力電圧がPGOODの上限値を超えた時に開始します。過電流フォールトの応答は、ITH電圧がILIMピンで設定されたクランプ電圧に達した時に開始します。

低電圧ロックアウト

LTC7131-1には、低電圧状態となった場合にコントローラを保護する機能が2つあります。高精度UVLOコンパレータがINTV_{CC}の電圧を常時モニタし、ゲート・ドライブ電圧が適

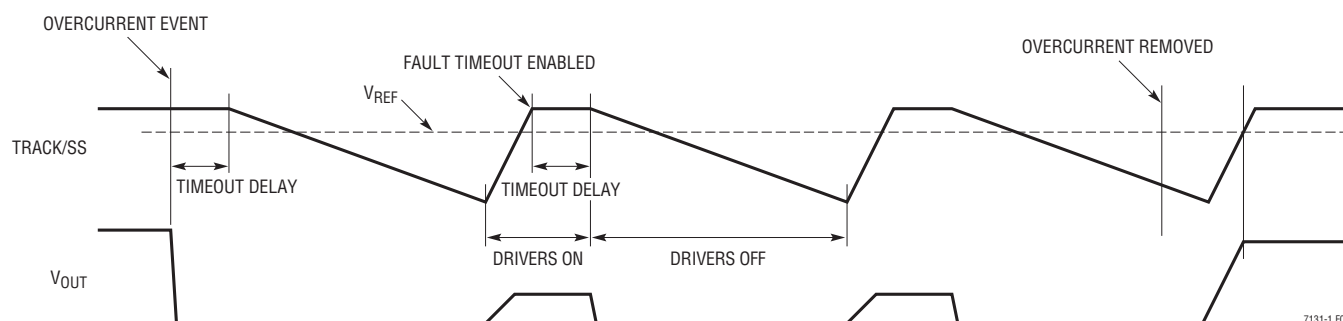


図2. 過電流発生時のフォールト応答タイミング

動作

切であることを確認します。INTV_{CC}が3.9Vを下回ると、スイッチング動作をロックアウトします。INTV_{CC}の電圧に乱れが生じた場合の発振を防ぐため、UVLOコンパレータには0.32Vの高精度ヒステリシスが備わっています。

低電圧状態を検知するもう1つの方法は、V_{IN}電源をモニタすることです。RUNピンには0.9Vの高精度ターンオン・リファレンスがあるため、V_{IN}に接続した抵抗分圧器を使って、V_{IN}の電圧が十分に高くなった時にデバイスをオンにすることができます。RUNコンパレータ自体に約80mVのヒステリシスがあります。V_{IN}低電圧の検出を正確に行うためには、V_{IN}は4.75Vより高くなければなりません。

シリアル・インターフェース

LTC7131-1のシリアル・インターフェースはPMBus準拠のスレーブ・デバイスであり、10kHz～400kHzの任意の周波数で動作させることができます。アドレスは外付け抵抗を使って設定できます。更に、LTC7131-1はグローバル・ブロードキャスト・アドレスである0x5Aまたは0x5B(7ビット)に対して常に応答します。シリアル・インターフェースは、PMBus仕様に規定された以下のプロトコルをサポートしています。すなわち、1)コマンド送信、2)バイト書込み、3)ワード書込み、4)グループ、5)バイト読出し、6)ワード読出し、です。PMBus書込み動作は、STOPビットを含む完全な有効メッセージをLTC7131-1が受信するまで、行われません。

通信エラー

サポートされていないコマンドにアクセスしようとしたり、サポートされているコマンドでも無効なデータを書き込もうとしたりすると、CMLフォールトが発生します。STATUS_WORDコマンドでCMLビットがセットされ、ALERTピンがローになります。

デバイスのアドレス指定

PMBusインターフェースを介したLTC7131-1のアドレス指定には次の4種類があります。1)グローバル・アドレス指定、2)デバイス・アドレス指定、3)レール・アドレス指定、4)アラート応答アドレス(ARA)です。

グローバル・アドレス指定は、PMBusマスタがバス上の全てのLTC7131-1デバイスのアドレスを指定する手段です。LTC7131-1のグローバル・アドレスは、0x5Aまたは0x5B(7ビット)または0xB4または0xB6(8ビット)に固定されており、無効化することはできません。

デバイス・アドレス指定は、PMBusマスタがLTC7131-1の単一インスタンスと通信する場合の標準的な手段を提供します。デバイスのアドレス値は、ASEL構成ピンで設定します。レール・アドレス指定は、PMBusマスタが同じ出力レールに接続された一組のチャンネルを同時にアドレス指定するための手段です。これはグローバル・アドレスと似ていますが、MFR_RAIL_ADDRESSコマンドを用いてPMBusアドレスを動的に割り当てることができます。レール・アドレス指定は、コマンドの書込み動作に限定することを推奨します。

以上4つのPMBusアドレス指定方法は、アドレスの競合を防ぐために、しっかりとした計画に基づいて適用する必要があります。

フォールト・ステータス

STATUS_WORDとALERTピンは、LTC7131-1のフォールト・ステータス情報をホストに提供します。

バス・タイムアウト・エラー

シリアル・インターフェースのハングアップを防ぐために、LTC7131-1にはタイムアウト機能が実装されています。データ・パケット・タイマーは、デバイス・アドレス書込みバイト前の最初のSTARTイベントから開始されます。データ・パケット情報は25ms以内に完了させる必要があります。この時間を超えると、LTC7131-1はバスをトライステートにして、与えられたデータ・パケットを無視します。データ・パケットの情報には、デバイス・アドレスのバイト書込み、コマンド・バイト、反復スタート・イベント(読出し動作の場合)、デバイス・アドレスのバイト読出し(読出し動作の場合)、および全てのデータ・バイトなどがあります。

シリアル・バス・インターフェースを共有する全てのデバイス間でデータ・パケット伝送を効率的に行うために、クロック・レートはできるだけ速い値を使用することを推奨します。LTC7131-1は、PMBus周波数範囲である10kHz～400kHzの全域をサポートしています。

PMBus、SMBus、I²Cの2線式インターフェースにおける類似性

PMBus 2線式インターフェースはSMBusの拡張版です。SMBusはI²Cを基本に構築されたもので、タイミング、DCパラメータ、プロトコルが少し異なっています。PMBus/SMBusプロトコルは、バスのハングを防ぐためのタイムアウトとデータの完全性を確保するためのオプションのパケット・エラー・チェック(PEC)機能を備えているため、単純なI²Cバイト・

動作

コマンドよりも堅牢です。一般に、I²C通信用に設定が可能なマスタ・デバイスは、ハードウェアやファームウェアにごくわずかな変更を加えるだけでPMBus通信にも使用することができ、場合によってはまったく変更が不要こともあります。I²Cコントローラの中には反復スタート(リスタート)をサポートしていないものもありますが、反復スタートはSMBus/PMBusの読出しには必要です。汎用I²Cコントローラを使用する場合は、反復スタートをサポートしていることを確認してください。

PMBusに適用されるSMBusの軽微な拡張と例外の説明については、『PMBus Specification Part 1 Revision 1.2: Paragraph 5: Transport』を参照してください。

また、SMBusとI²Cの相違については、System Management Bus (SMBus) Specification Version 2.0: Appendix B – Differences Between SMBus and I²Cを参照してください。

PMBus シリアル・インターフェース

LTC7131-1は、標準のPMBusシリアル・バス・インターフェースを使ってホスト(マスタ)と通信します。バス上の信号のタイミング関係をタイミング図(図3)に示します。バスを使用していないときは、2本のバス・ライン(SDAとSCL)をハイにする必要があります。これらのラインには、外付けのプルアップ抵抗または電流源が必要です。

LTC7131-1はスレーブ・デバイスです。マスタは、以下のフォーマットでLTC7131-1と通信できます。

- マスタ・トランスミッタ、スレーブ・レシーバー
- マスタ・レシーバー、スレーブ・トランスミッタ

以下のPMBusプロトコルがサポートされています。

- バイト書込み、ワード書込み、バイト送信
- バイト読出し、ワード読出し
- アラート応答アドレス

前述のPMBusプロトコルを図5～図8に示します。全てのトランザクションはGCP(グループ・コマンド・プロトコル)をサポートしています。

このセクションに示すプロトコル図の重要点を図4に示します。

以下の図のフィールドの下に示す値は、そのフィールドに必須の値です。

PMBusが実装しているデータ・フォーマットは次のとおりです。

- マスタ・トランスミッタがスレーブ・レシーバーに送信。この場合、伝送方向は変わりません。
- 最初のバイトの直後にマスタがスレーブを読み出し。最初のアクノレッジ(スレーブ・レシーバーによる)の時点で、マスタ・トランスミッタがマスタ・レシーバーになり、スレーブ・レシーバーがスレーブ・トランスミッタになります。
- 複合フォーマット。マスタは、伝送中の方向転換時に開始条件とスレーブ・アドレスの両方を繰り返しますが、その際にR/Wビットを反転させます。この場合、マスタ・レシーバーは、伝送の最後のバイトと停止条件に対してNACKを生成することによって伝送を終了します。

これらのフォーマットの例を図5～図9に示します。

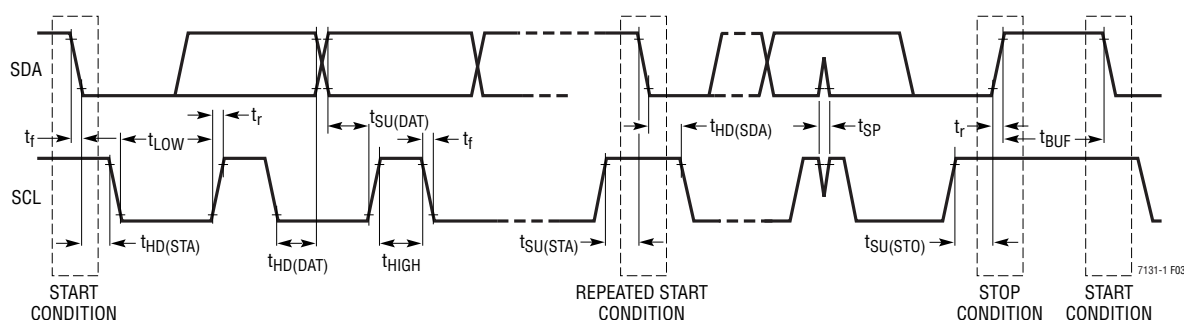


図3. タイミング図

動作

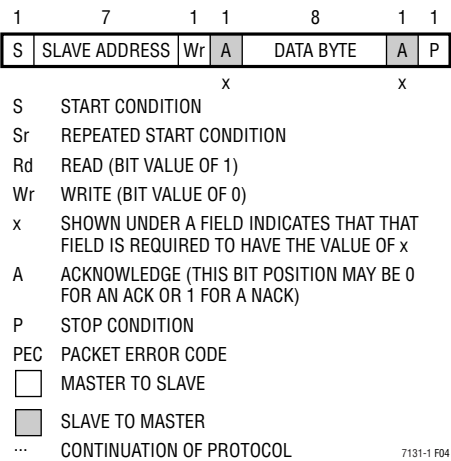


図 4. PMBus パケット・プロトコル図の凡例

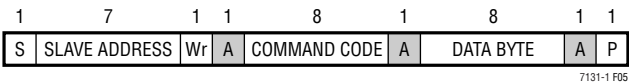


図 5. バイト書き込みプロトコル

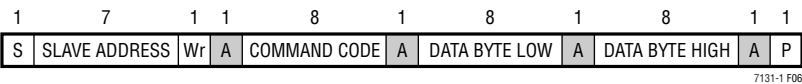


図 6. ワード書き込みプロトコル

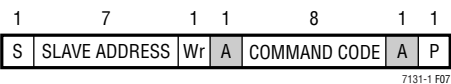


図 7. バイト送信プロトコル

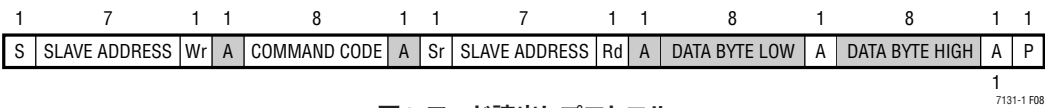


図 8. ワード読出しプロトコル

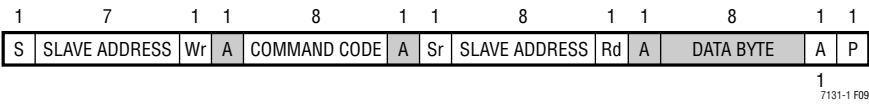


図 9. バイト読出しプロトコル

アプリケーション情報

LTC7131-1の基本的なアプリケーション回路を図10に示します。

電流制限値の設定

ILIMピンにより、コントローラの最大電流制限値を10A～25Aの範囲で任意に設定できます。25A制限の場合、ILIMをINTV_{CC}に接続します。15A制限の場合、ILIMをSGNDに接続します。その他の制限値の場合は、式2によって必要なILIM電圧を選択します。

$$\text{谷電流制限値 (A)} = 20 \cdot V_{\text{ILIM}} + 1 \quad (2)$$

その後、INTV_{CC}に接続する抵抗分圧器で、選択する電圧にILIMを設定します。

なお、この電流制限値はインダクタのリップルの谷に相当するため、最大負荷電流は $\Delta I/2$ だけ大きくなります。

動作周波数

動作周波数の選択は、効率と部品サイズの兼ね合いによって決まります。動作周波数が高いと、小型のインダクタと値の小さいコンデンサを使用することができます。低周波数での動作は、内部ゲート電荷損失が減少するので効率が改善されますが、出力リップル電圧を低く維持するには、インダクタンスの値や出力容量を大きくする必要があります。LTC7131-1の動作周波数は、RTピンとグラウンド間に接続する外付け抵抗によって決まります。この抵抗値により、発

振器内部のタイミング・コンデンサの充放電に使用されるランプ電流が設定され、式3で計算できます。

$$R_T(\Omega) = \frac{1.235 \cdot 10^{10}}{f_{\text{OSC}}} - 950 \quad (3)$$

最小オン時間の条件を満たす限り、2MHzまでの周波数が可能です(次のセクションを参照)。R_TピンをINTV_{CC}に接続すると、デフォルトの内部動作周波数が480kHz±15%に設定されます。

LTC7131-1の内部発振器は、MODE/SYNCピンに方形波クロック信号を印加することで、外部周波数に同期させることが可能です。同期中、トップ・スイッチのターンオンは、外部周波数ソースの立上がりエッジにロックされます。同期周波数の範囲は250kHz～2MHzです。同期中、不連続動作はディスエーブルされます。

内部PLLは設定された周波数を中心に±30%の同期幅があります。したがって、外部クロック同期時には、外部クロック周波数がこのR_T設定周波数の±30%の範囲内にあることを確認してください。

R_Tピンを用いて発振器周波数を設定する場合、CLKOUTピンから内部発振器と180°位相のずれた方形波クロックが得られ、2つ目のLTC7131-1に接続して2相動作を行うことができます(2相動作のセクションを参照)。

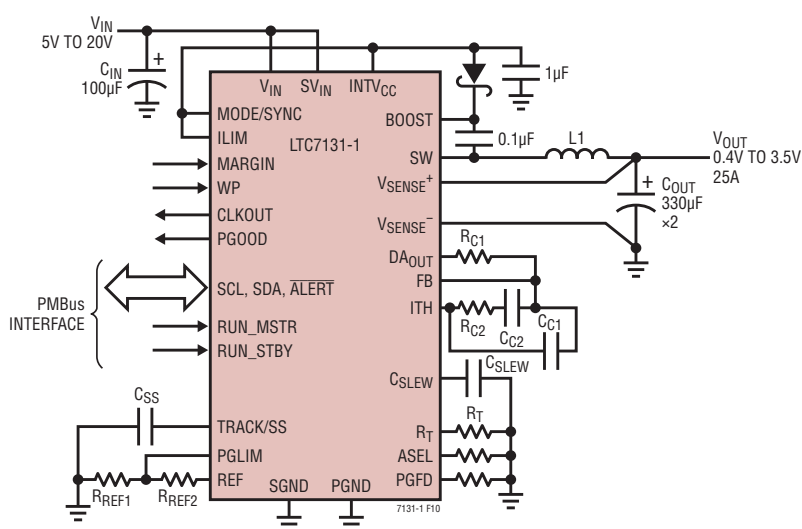


図10. 25A降圧レギュレータ

アプリケーション情報

最小オフ時間と最小オン時間に関する考慮事項

最小オフ時間 $t_{OFF(MIN)}$ は、LTC7131-1 がボトム・パワー MOSFET をターンオンして電流コンパレータをトリップさせてから、ボトム・パワー MOSFET を再びオフに戻すことができるまでの最小時間です。この時間は一般的に約 100ns です。最小オフ時間の制限によって、最大デューティ・サイクルは $t_{ON}/(t_{ON} + t_{OFF(MIN)})$ となります。入力電圧の低下などにより最大デューティ・サイクルに達した場合、出力はレギュレーション範囲を外れます。ドロップアウトを回避するための最小入力電圧は式 4 で与えられます。

$$V_{IN(MIN)} = V_{OUT} \cdot \frac{t_{ON} + t_{OFF(MIN)}}{t_{ON}} \quad (4)$$

これに対して、最小オン時間とは、トップ・パワー MOSFET をオン状態にできる最小の時間です。この時間は 75ns (代表値) です。連続モード動作の場合、最小オン時間の制限により、最小デューティ・サイクルは式 5 で与えられます。

$$DC_{MIN} = f \cdot t_{ON(MIN)} \quad (5)$$

ここで、 $t_{ON(MIN)}$ は最小オン時間です。式 5 に示すように、動作周波数を低下させることで、最小デューティ・サイクルの制約を緩和できます。

デューティ・サイクルの最小値を超える場合、出力電圧はレギュレーション状態を維持するもののスイッチング周波数は設定値より低くなります。これは多くのアプリケーションで受け入れられる結果なので、ほとんどの場合この制約が決定的な重要性を持つことはありません。高いスイッチング周波数は、深刻な結果を招くおそれがなく、設計に使用できます。インダクタとコンデンサの選択のセクションで示したように、スイッチング周波数が高いほど小さな基板部品を使用できるため、アプリケーション回路のサイズを小さくできます。

インダクタの選択

必要な入出力電圧が与えられると、インダクタ値および動作周波数によって、式 6 からリップル電流が求まります。

$$\Delta I_L = \frac{V_{OUT}}{f \cdot L} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right) \quad (6)$$

リップル電流が小さくなると、インダクタのコア損失、出力コンデンサの ESR 損失、および出力電圧リップルが減少します。最大効率の動作は、低周波数でリップル電流が小さいときに得られます。しかし、これを実現するには大きいインダクタが必要です。部品サイズ、効率、動作周波数は互いに相反する関係にあります。

妥当な出発点は、 $I_{OUT(MAX)}$ の約 30~40% のリップル電流を選択することです。特に、 V_{OUT} が 1.8V を下回るような低 V_{OUT} 動作では重要です。チップの谷電流コンパレータの S/N 比を十分大きくして、スイッチング周波数が一定になるように、十分に大きな電流リップルを発生させるインダクタンス値を選択するよう注意しなければなりません。また、最大リップル電流が生じるのは、 V_{IN} の電圧が最大の場合であることにも注意してください。リップル電流が仕様規定された最大値を超えないようにするには、式 7 に従ってインダクタンスを選択する必要があります。

$$L = \frac{V_{OUT}}{f \cdot \Delta I_L(MAX)} \cdot \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right) \quad (7)$$

L の値が定まったら、インダクタの種類を選択する必要があります。インダクタ値が固定の場合、実際のコア損失は、コア・サイズには無関係ですが、選択したインダクタンスには大きく依存します。インダクタンスが大きくなると、コア損失は減少します。しかし、インダクタンスを増加させるには巻き線数を増やす必要があるため、銅損失が増加します。

フェライトを使用した設計ではコア損失は非常に小さく、高いスイッチング周波数に適しています。そのため、設計目標を銅損失と飽和の防止に集中させることができます。フェライト・コア材料の飽和は「ハード」です。つまり、設計ピーク電流を超えると、LTC7131-1 のインダクタンスは突然低下します。その結果、インダクタのリップル電流が急激に増加し、それに伴い出力電圧リップルも増加します。コアは決して飽和させないでください。

コアの材料や形状を変えると、インダクタのサイズ／電流と価格／電流の関係も変わります。フェライトやパーマロイを使用したトロイド・コアやシールド・ポット・コアは小型で、それほど多くのエネルギーを放出することはありませんが、一般的には、同様の特性を持つ鉄粉コアのインダクタよりも高

アプリケーション情報

コストです。どのタイプのインダクタを使用するかは、価格とサイズの条件や放射フィールド／EMI 条件によって異なります。表面実装型インダクタは、TOKO、VISHAY、NEC/TOKIN、Cooper、TDK、Würth Elektronik、Coilcraft から新設計の製品を入手できます。詳細については、表3を参照してください。

表3. 代表的な表面実装型インダクタ

INDUCTANCE (μH)	DCR (mΩ)	MAX CURRENT (A)	DIMENSIONS (mm)	HEIGHT (mm)
EATON FP1007 R3 Series				
0.15	0.29	76	10.2 × 7.8	7.3
0.17	0.29	66	10.2 × 7.8	7.3
0.22	0.29	50	10.2 × 7.8	7.3
Würth 744308 Series				
0.15	0.18	79	10.2 × 8.10	8
0.17	0.18	68	10.2 × 8.10	8
0.18	0.18	63	10.2 × 8.10	8

C_{IN} と C_{OUT} の選択

入力容量 C_{IN} は、トップ・パワー MOSFET のドレインに流れる台形波電流をフィルタ処理するために必要です。大きな電圧トランジェントの発生を防ぐため、最大 RMS 電流に対応するサイズの低 ESR 入力コンデンサを使用する必要があります。最大 RMS 電流は式8で与えられます。

$$I_{\text{RMS}} \cong I_{\text{OUT(MAX)}} \frac{V_{\text{OUT}}}{V_{\text{IN}}} \sqrt{\frac{V_{\text{IN}}}{V_{\text{OUT}}} - 1} \quad (8)$$

式8は V_{IN} = 2V_{OUT} で最大値を取ります。ここで、

$$I_{\text{RMS}} \cong I_{\text{OUT}}/2$$

設計ではこの単純で最も厳しい条件がよく使用されます。条件を大きく変化させても状況がそれほど改善されないからです。なお、コンデンサ・メーカーのリプル電流定格は、2000時間程度の寿命に基づいていることが多いので、コンデンサを更にデレーティングするか、必要とするよりも高い温度で規定された定格のコンデンサを選択することが推奨されます。

設計におけるサイズや高さの条件を満たすために、数個のコンデンサを並列に接続することもできます。低入力電圧のアプリケーションでは、出力負荷が変化した際のトランジェント効果を打ち消すために、十分なバルク入力容量が必要です。

C_{OUT} の選択は、電圧リプルや負荷ステップのトランジェント現象を最小化するために必要な等価直列抵抗 (ESR) と、

制御ループの安定性を確保するために必要なバルク容量によって決定されます。ループの安定性は負荷の過渡応答を見ることで確認できます。出力リプル (ΔV_{OUT}) は式9で求めます。

$$\Delta V_{\text{OUT}} < \Delta I_L \left(\frac{1}{8 \cdot f \cdot C_{\text{OUT}}} + \text{ESR} \right) \quad (9)$$

ΔI_L は入力電圧に応じて増加するので、出力リプルは入力電圧が最大るとき最大になります。ESR と RMS 電流処理の条件を満たすために、複数のコンデンサを並列に配置しなければならない場合があります。乾式タンタル、特殊ポリマー、アルミ電解、およびセラミックの各コンデンサは、いずれも表面実装パッケージで入手できます。特殊な高分子コンデンサの ESR は非常に低いものになっていますが、他のタイプより容量密度が小さめです。タンタル・コンデンサは静電容量密度が最も高いものになっていますが、スイッチング電源用としてサージ・テストされたもののみを使用することが重要です。アルミ電解コンデンサは ESR がかなり高いものになっていますが、リプル電流定格と長期信頼性を考慮すれば、コスト重視のアプリケーションに使用できます。セラミック・コンデンサは、低 ESR 特性に優れ、実装面積も小さくできます。バルク容量が比較的小さいため、複数個を並列接続することが必要になる場合があります。

入出力セラミック・コンデンサの使用

セラミック・コンデンサは、より大容量で安価なものが小型ケースで入手できるようになりました。高リプル電流、高電圧定格、低 ESR の理由から、スイッチング・レギュレータ用途に最適です。ただし、これらのコンデンサを入力と出力に使用する場合には注意が必要です。入力にセラミック・コンデンサを使用し、壁コンセントから長い電線を介して電源を供給する場合、出力の負荷ステップによって V_{IN} 入力にリングングが誘起することがあります。よくても、このリングングが出力に結合して、ループが不安定になったと誤解されることがあります。最悪の場合、長い配線を介した電流突入により、部品を損傷するのに十分な大きさの電圧スパイクを V_{IN} に生じさせる可能性があります。

入出力のセラミック・コンデンサを選択する際は、誘電体が X5R や X7R のものを選択します。これらの誘電体は、与えられた値とサイズに対して、全てのセラミックの中で最も優れた温度および電圧特性を示します。

アプリケーション情報

その代わり、セラミック・コンデンサのESRは非常に低いため、入出力のコンデンサは電荷蓄積の条件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分に増加させて負荷に対応できるようになるまで、出力コンデンサが即座に電流を供給する必要があります。帰還ループの応答に要する時間は、補償および出力のコンデンサのサイズに依存します。負荷ステップへの応答には通常3〜4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力低下V_{DROOP}は通常、最初のサイクルの直線的な低下量の2〜3倍程度になります。したがって、式10で与えられる出力コンデンサの値が、およそその出発点として適した値です。

$$C_{OUT} \approx 2.5 \frac{\Delta I_{OUT}}{f_0 \cdot V_{DROOP}}$$

(10)

デューティ・サイクルや負荷ステップの条件によっては、より多くの容量が必要になる場合があります。

ほとんどのアプリケーションでは、電源に対するインピーダンスが非常に低いため、入力コンデンサは単に高周波のバイパス用としてのみ必要とされます。このような条件下では、通常22μFのセラミック・コンデンサで十分です。この入力コンデンサはV_{IN}ピンのできるだけ近くに配置します。

熱に対する考慮事項

高い周囲温度、大きなV_{IN}、高いスイッチング周波数、および最大の出力電流負荷の状態ではLTC7131-1が動作するアプリケーションでは、発熱によってデバイスの最大ジャンクション温度を超える可能性があります。

LTC7131-1が最大ジャンクション温度を超えないようにするために、定格電流を代表的な性能特性のセクションに示される周囲温度と最大負荷電流の関係に従ってデレーションする必要があります。

ジャンクションから周囲への熱抵抗は、デバイスが実装されるプリント基板上の放熱銅の大きさや、デバイス上の空気の流れによって変化します。図11と図12は、ヒート・シンクとエアフローの両方による温度デレッシングを示しています。最終チェックとして、READ_TEMPERATURE_1コマンドを用いて、最も厳しい動作条件でのダイ温度を確認してください。

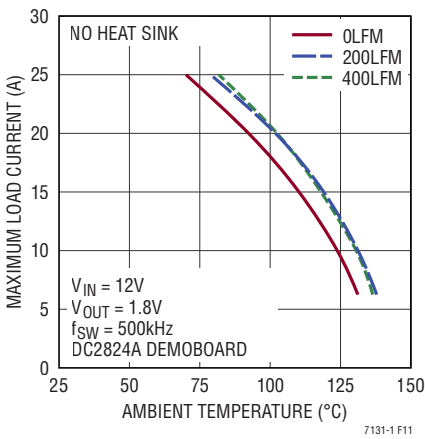


図 11. DC2824A デモ・ボードでの温度デレッシング曲線

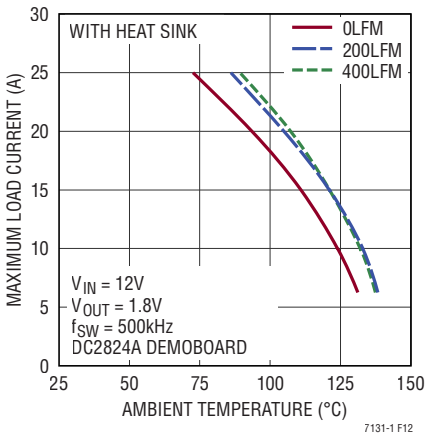


図 12. DC2824A デモ・ボードでの温度デレッシング曲線

表4と表5は、ヒート・シンクと熱伝導性粘着テープの情報を示しています。

表4. ヒート・シンク製造元
(熱伝導性粘着テープ貼付済み)

HEAT SINK MANUFACTURER	PART NUMBER	WEBSITE
Cool Innovations	03-0202035U	www.coolinnovations.com

表5. 熱伝導性粘着テープ販売元

THERMALLY CONDUCTIVE ADHESIVE TAPE MANUFACTURER	PART NUMBER	WEBSITE
Chomerics	T411	www.chomerics.com

アプリケーション情報

過渡応答のチェック

レギュレータのループ応答は、負荷電流の過渡応答を調べることでチェックできます。スイッチング・レギュレータは、負荷電流のステップにตอบสนองするために数サイクルを要します。負荷ステップが発生すると、 V_{OUT} は $\Delta I_{LOAD} \cdot ESR$ に等しい大きさだけ直ちにシフトします。ここで、 ESR は C_{OUT} の等価直列抵抗です。更に、 ΔI_{LOAD} により C_{OUT} の充放電も開始されて帰還誤差信号が発生し、レギュレータはこれを用いて V_{OUT} をLTC7131-1の定常値に回復させます。この回復期間に、 V_{OUT} をモニタして、安定性に問題があることを示す過度のオーバーシュートやリングングが発生していないかをチェックできます。

このOPTI-LOOP補償が備わっているため、幅広い範囲の出力キャパシタ値にわたって過渡応答を最適化できます。 I_{TH} ピンを使用すれば、この制御ループの動作を最適化できるだけでなく、DC結合されたACフィルタ付きクロズドループ応答のテスト・ポイントとして利用することもできます。このテスト・ポイントにおけるDCステップの立上がり時間およびセトリングは、クロズドループ応答を正確に反映します。大部分が2次システムであると仮定すれば、位相余裕や減衰係数は、このピンに現れるオーバーシュートのパーセンテージを使用して概算できます。

図10の回路に示す I_{TH} ピンの外付け部品(R_{C1} 、 C_{C1} 、 C_{C2})は、ほとんどのアプリケーションにおいて妥当な出発点となります。これらの値は、最終的なプリント回路基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために多少(推奨値の0.5~2倍)変更することができます。ループ帰還係数のゲインと位相は、出力コンデンサの様々な種類と値によって決まるので、出力コンデンサを選択する必要があります。立上がり時間が $1\mu s \sim 10\mu s$ で、最大負荷電流の20%~100%の出力電流パルスを通すと出力電圧と I_{TH} ピンに波形が生じ、これにより帰還ループを遮断しなくともループ全体の安定性を判断できます。

アプリケーションによっては、大容量の($>10\mu F$)入力コンデンサを接続している場合、負荷のスイッチングによって深刻なトランジェント現象が発生することがあります。放電した入力コンデンサは事実上 C_{OUT} と並列になり、 V_{OUT} の急降下を引き起こします。負荷に接続されたスイッチが低抵抗で

高速駆動される場合、どのレギュレータもこの問題を防ぐのに十分な電流を供給することができません。その解決策として、負荷スイッチ・ドライバのターンオン速度を制限することが挙げられます。Hot Swapコントローラは、この目的に特化して設計されており、通常は電流制限、短絡保護、およびソフトスタートが組み込まれています。

補償値の計算

前セクションで述べた「トライ・アンド・エラー」で十分な過渡特性が得られない場合は、本セクションの手順でより正確な補償部品値を計算し、目的の帯域幅と位相余裕を得ることができます。この手順は、出力コンデンサのタイプがアプリケーション回路で指定されたものと大きく異なる場合や、タイプ3の補償ネットワークが必要な場合にも役に立ちます。タイプ3の補償ネットワークには、図13に示す R_{C3} と C_{C3} が追加されています。

1. クロスオーバー周波数を選択します。最高の性能を得るには、クロスオーバー周波数はできるだけ高くする必要がありますが、スイッチング周波数の約20%以下とします。
2. 変調器と出力フィルタのゲインと位相をプロットします。変調器と出力フィルタは、エラー・アンプ出力(I_{TH})からレギュレータ出力(V_{OUT})までのループの一部です。これを行うには、出力コンデンサと V_{SENSE}^+ ピンの間に $10\Omega \sim 50\Omega$ の抵抗を挿入します(DC2824デモ・ボードではR7です)。その後、ネットワーク・アナライザを用いて、この抵抗の端子間にAC信号を注入し、ゲインと位相をプロットします。ネットワーク・アナライザがない場合は、PSPICEシミュレータにより、図13に示すLTC7131-1の電源モデル

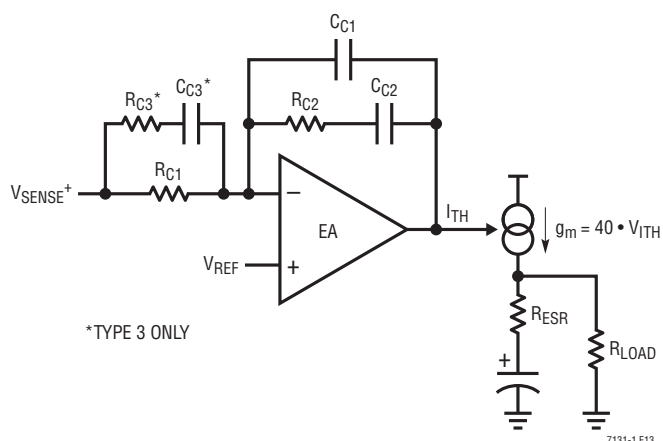


図13. LTC7131-1電流モード・レギュレータのPSPICEモデル

アプリケーション情報

を用いて、ほぼ同等の結果を得ることができます。エラー・アンプEAは理想的なオペアンプ(クロスオーバー周波数が200kHz未満の場合)として、インダクタは電圧制御の電流源としてモデル化できます。ゲイン/位相のプロットは、図14と同様のものになるはずです。

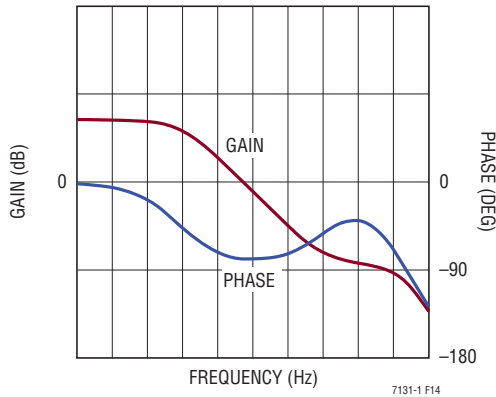


図14. 降圧変調器の伝達関数

3. 部品の値を計算します。ゲインと位相が分かったら、クロスオーバー周波数でのゲイン(GAIN、単位: dB)と位相(PHASE、単位: 度)をメモします。この周波数で、ループ・ゲイン($V_{SENSE}^+ \sim V_{OUT}$)を0dBに、位相余裕を60°にするための補償部品の値を計算します。式11と式12で部品の値を計算します。通常、式11(タイプ2のループ)で、60°の位相余裕に必要なBOOSTが求められます。それ以外の場合、式12(タイプ3のループ)を使用します。

4. 計算した部品をLTC7131-1の回路に追加して、負荷ステップの応答を確認します。適切でない場合、目標とする応答が得られるまで、部品の値を更に微調整するか、クロスオーバー周波数を低くして再計算する必要があります。

R_{C1} = 使いやすい抵抗値 $\sim 1k\Omega$

f = 選択したクロスオーバー周波数

$G = 10^{(GAIN/20)}$ (dB単位のGAINを絶対ゲインGに変換)

$BOOST = -(PHASE + 30^\circ)$

タイプ2のループ:

$$k = \tan\left(\frac{BOOST}{2} + 45^\circ\right)$$

$$C_{C1} = \frac{1}{2\pi \cdot f \cdot G \cdot K \cdot R_{C1}}$$

$$C_{C2} = C_{C1}(K^2 - 1)$$

$$R_{C2} = \frac{K}{2\pi \cdot f \cdot C_{C2}}$$

(11)

タイプ3のループ:

$$k = \tan\left(\frac{BOOST}{4} + 45^\circ\right)$$

$$C_{C1} = \frac{1}{2\pi \cdot f \cdot G \cdot R_{C1}}$$

$$C_{C2} = C_{C1}(K - 1)$$

$$R_{C2} = \frac{\sqrt{K}}{2\pi \cdot f \cdot C_{C2}}$$

$$R_{C3} = \frac{R_{C1}}{K - 1}$$

$$C3 = \frac{1}{2\pi f \sqrt{K} \cdot R_{C3}}$$

(12)

アプリケーション情報

出力電圧の設定

出力電圧は、外付け抵抗により、[式 13](#)に従って設定します。

$$V_{OUT} = 100\mu A \cdot R_{REF} \quad (13)$$

ここで、 R_{REF} はREFピンとSGNDの間の合計抵抗値です。ノイズ除去のため、REFピンからSGNDピンにコンデンサ(0.1 μ F以下)を接続することを推奨します。スタートアップ時にPGOODを正確に通知するために、 $C_{REF} < 10C_{SS}$ を選択します。

PGOOD 閾値とフィルタ遅延の設定

PGLIMピンをINTV_{CC}に接続している場合、パワー・グッドの上限および下限の閾値はデフォルトで $\pm 10\%$ です([図 15a](#)を参照)。ただし、ウィンドウを縮小または拡大したい場合は、これらのウィンドウを5%~40%の範囲で任意に設定できます。

PGOODの上限/下限閾値は、REFピンでの単一抵抗を、次のように抵抗分圧器で置き換えることで設定します([図 15b](#)を参照)。

$$\text{リファレンス電圧} = 100\mu A \cdot (R1 + R2)$$

$$\text{PGOOD ウィンドウ} = \pm 40\% \cdot R2 / (R1 + R2)$$

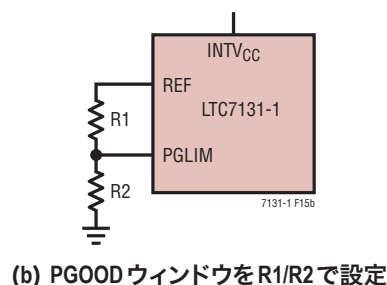
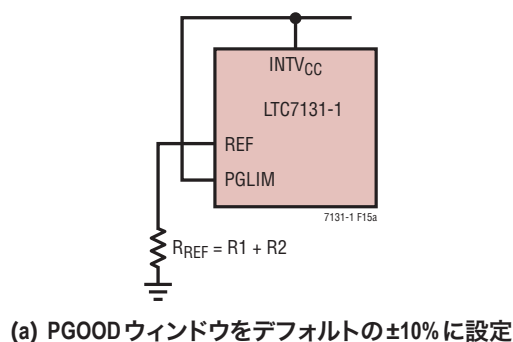


図 15. PGOOD ウィンドウ

PGOOD ウィンドウは常にDACで調整されたリファレンス電圧の中心に位置するため、上または下に余裕を取ると新しいリファレンス電圧に中心が移動します。

PGOODの立下がり(パワー・グッドからパワー・バッドへ)はフィルタ処理され、16クロック・サイクル分遅延するため、PGOODピンがローになるまでに、ループにはパワー・バッド状態から回復するための16スイッチング・サイクルの余裕があります。

PGOODの立上がり(パワー・バッドからパワー・グッドへ)のフィルタ処理遅延は、PGFDピンの構成抵抗で設定可能で、200 μ s~25.6msの範囲で8つの遅延のいずれかに設定できます([表 6](#)を参照)。PGLIMピンを接地すると最小遅延時間200 μ sとなり、PGLIMをINTV_{CC}に接続すると最大遅延25.6msとなります。

PGFDピンは、パワーアップ時、およびRUN_MSTR、RUN_STBYまたはOPERATIONレジスタのONビットでの立上がり後の初期化時のみサンプリングされます。PGFDの変更は、これらイベントのいずれかが発生するまで有効化されません。

表 6. PGFD 抵抗の選択

PGFD RESISTOR	PGOOD DELAY
0 Ω	200 μ s
28k Ω	400 μ s
46.4k Ω	800 μ s
64.9k Ω	1.6ms
84.5k Ω	3.2ms
102k Ω	6.4ms
121k Ω	12.8ms
Open or Short to INTV _{CC}	25.6ms

アドレス選択 (ASEL ピン)

LTC7131-1のスレーブ・アドレスは、ASELピンで選択します。アドレスの上位4ビットは内部で0100にハードワイヤされており、下位3ビットはASELとSGNDの間に接続する抵抗によって設定します([表 7](#)を参照)。これにより、1枚の基板に最大8つのLTC7131-1を搭載できます。また、LTC7131-1は、グローバル・アドレス0x5Aと、MFR_RAIL_ADDRESSレジスタに格納された7ビット・アドレスに応答します。

ASELピンは、パワーアップ時、およびRUN_MSTR、RUN_STBYの立上がりエッジまたはOPERATIONレジスタのONビット後の初期化時のみサンプリングされます。ASELの変更は、これらイベントのいずれかが発生するまで有効化されません。

アプリケーション情報

表 7. ASEL 抵抗の選択

ASEL RESISTOR	SLAVE ADDRESS
0Ω	0100000
28kΩ	0100001
46.4kΩ	0100010
64.9kΩ	0100011
84.5kΩ	0100100
102kΩ	0100101
121kΩ	0100110
Open or short to INTV _{CC}	0100111

マージニング / C_{SLEW} の選択 / MARGIN ピン

PMBus 経由で MFR_VOUT_COMMAND レジスタに書き込むことにより、REF ピンの電圧を中心に最大 ±25% まで V_{OUT} のリファレンスを調整できます。この電圧は、適切な 9 ビットの 2 の補数値をレジスタに書き込むことにより、0.1% 単位で調整できます。また、表 8 に示すように、MARGIN ピンまたは OPERATION コマンドで選択することにより、MFR_VOUT_MARGIN_HIGH および MFR_VOUT_MARGIN_LOW レジスタで V_{OUT} のリファレンス値を調整することも可能です。

表 8. MARGIN ピンと OPERATION コマンドによる V_{OUT} のマージニング

MARGIN PIN	OPERATION BITS [5:4]		V _{OUT} REFERENCE
	BIT 5	BIT 4	
<0.4V	X	X	= [1 + MFR_VOUT_MARGIN_LOW(%)] • V _{REF}
>1.2V	X	X	= [1 + MFR_VOUT_MARGIN_HIGH(%)] • V _{REF}
Hi-Z	0	0	= [1 + MFR_VOUT_COMMAND(%)] • V _{REF}
Hi-Z	0	1	= [1 + MFR_VOUT_MARGIN_LOW(%)] • V _{REF}
Hi-Z	1	0	= [1 + MFR_VOUT_MARGIN_HIGH(%)] • V _{REF}
Hi-Z	1*	1*	= [1 + MFR_VOUT_COMMAND(%)] • V _{REF}

* ビット 4 とビット 5 を同時にセットすることは不正であり、無視されます。

レジスタのプリロードと MARGIN ピンの使用により、シリアル・バス通信特有の遅延のない高速なマージン調整が可能です。レジスタに書き込むと、出力電圧の変化は、ループ帯域幅とスルー・レート・コンデンサ (C_{SLEW}) のみで制限されます。

C_{SLEW} ピンは、リファレンス電圧の変更時にスルー・レートの制限を行います。MARGIN ピン、OPERATION コマンド、ま

たはレジスタへの新しい値の書き込みによってリファレンスが変更されると、LTC7131-1 は、レジスタの現在の値から新しい値まで、1 ステップあたり 0.1% でカウント・アップまたはカウント・ダウンします。ステップの期間は、C_{SLEW} コンデンサで設定します。遷移中のスルー・レートは、式 14 で与えられます。

$$SR = \frac{0.1}{C_{SLEW}(nF) + 0.0043} \% / ms \quad (14)$$

C_{SLEW} ピンをオープンのままにした場合、スルー・レートのデフォルトは 23%/ms となります。C_{SLEW} ピンを INTV_{CC} に接続すると、スルー・レートの制限を無効化できます。無効にした場合、リファレンスは古い値から新しい値まで 100ns 未満で即座に変化します。

差動アンプ

LTC7131-1 は、真のリモート電圧センス機能を備えています。センス接続 (V_{SENSE}⁺ と V_{SENSE}⁻) は、負荷から、PC パターンのペアを共通に密結合させて、差動アンプの入力に戻す必要があります。差動アンプは、グラウンド・ループ干渉だけでなく、帰還 PC パターンに容量的または誘導的に放射される同相信号も除去します。しかし、これらの敏感なパターンは、回路の高速スイッチング・ノードの近くで配線しないことが重要です。V_{SENSE}⁺ および V_{SENSE}⁻ のパターンは、理想的にはロー・インピーダンスのグラウンド・プレーンでシールドして、信号の完全性を維持する必要があります。

LTC7131-1 の差動アンプでは、V_{SENSE}⁺ の入力インピーダンスが 160kΩ となっています。出力に直接接続するような設計になっています。差動アンプの出力である DA_{OUT} は、FB ピンに接続されていて出力電圧を設定します。

ソフトスタート

LTC7131-1 がオンになるか電源が投入され、約 500μs の初期化シーケンスが終了すると、デバイスはソフトスタート起動状態になります。ソフト・スタートアップ動作のタイプは、TRACK/SS ピンで設定します。

1. TRACK/SS をフロート状態にすると、内蔵ソフトスタート回路が選択されます。この回路は、1ms 以内に出力電圧を最終値まで上昇させます。
2. ソフトスタート時間を長くしたい場合は、TRACK/SS ピンにコンデンサを接続して外部で設定できます。TRACK/SS ピンは、TRACK/SS が REF ピン電圧以上に充電され

アプリケーション情報

るまで、FBでの内部リファレンスの値を減少させます。外部ソフトスタート時間は、[式15](#)で計算できます。

$$t_{SS} = \frac{V_{REF} \cdot C_{SS}}{5\mu A} \quad (15)$$

3. TRACK/SSピンは、他の電源の出力電圧にトラッキングさせるのに使用できます。TRACK/SSピンは、フォールト応答のタイミングに使用されるため、ヒカップ・モードが無効の場合にのみ、トラッキングに使用できます([フォールト応答の設定](#)のセクションを参照)。

内部または外部のソフトスタート状態に関係なく、MODEピンは無視され、SS電圧が設定されたV_{OUT}リファレンス電圧に初めて到達するまで、ソフトスタートは常に不連続モードとなります。

トラッキング

LTC7131-1では、TRACK/SSピンまたはREFピンにより、2種類のトラッキング／シーケンシングが可能です([図16](#)を参照)。比例トラッキングでは、V_{OUT}は常に入力トラッキング電圧を一定の比率でトラッキングします。同時トラッキングでは、V_{OUT}はV_{OUT} ≥ V_{REF}になるまで入力トラッキング電圧を一定の比率でトラッキングし、その後V_{OUT}はV_{REF}にレ

ギュレーションされます。また、比例トラッキングでは、V_{OUT}はトラッキング電圧に対してマージン・コマンドとMARGINピンで調整することが可能です。同時トラッキングでは、V_{MASTER} ≥ V_{REF}の場合にのみV_{OUT}をV_{REF}に対して相対的に調整できます。

同時トラッキングの場合、PGOODウィンドウは、TRACK/SSピン電圧ではなく、常にDACで調整されたREFピン電圧を中心とすることに注意してください。

比例トラッキング

比例トラッキング([図17a](#)と[図17b](#))を行うには、制御電圧であるV_{MASTER}をREFピンに接続します。このソースは、100μAのI_{REF}電流をシンクできるものでなければなりません。REFピンを使用すると、マージニング・コマンドとMARGINピンでV_{OUT}を調整できます。V_{MASTER} > V_{SLAVE}の場合、V_{MASTER}は抵抗分圧器を介してREFピンに接続します。V_{MASTER}とV_{SLAVE}の関係は[式16](#)で与えられます。

$$V_{MASTER} = V_{SLAVE} \cdot \left(1 + \frac{R1}{R2}\right) - R1 \cdot 100\mu A \quad (16)$$

なお、100μAのI_{REF}電流では、V_{MASTER} > R1・100μAにならないとV_{SLAVE}が0Vから上昇しないことに注意してください。このオフセットを最小にするためには、R1の値を小さくします。

V_{MASTER} < V_{SLAVE}の場合は、V_{MASTER}を直接REFピンに接続します。V_{MASTER}とV_{SLAVE}の比は[式17](#)で与えられます。

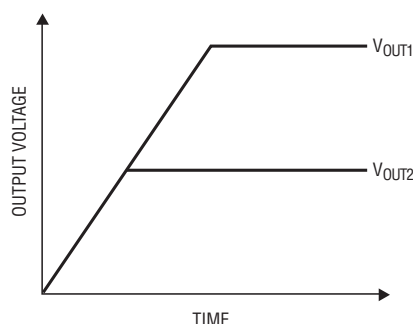
$$\frac{V_{MASTER}}{V_{SLAVE}} = \frac{R1}{R1 + R2} \quad (17)$$

同時トラッキング

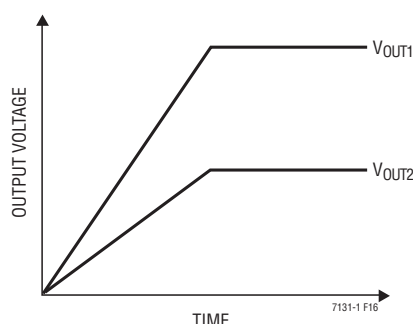
V_{MASTER} ≥ V_{SLAVE}で同時トラッキングを行う場合([図17c](#))、V_{MASTER}をTRACK/SSピンに直接接続するか、または[式18](#)で与えられる抵抗分圧器で接続します。

$$\frac{V_{MASTER}}{V_{SLAVE}} = \frac{R1}{R1 + R2} \quad (18)$$

V_{OUT}は、V_{MASTER} > V_{REF}になるまで、V_{MASTER}(またはR1/R2で設定した比率)にトラッキングします。V_{MASTER} > V_{REF}になった時点で、V_{OUT}はV_{REF}にレギュレーションされます。TRACK/SSピンは、内部クランプによりV_{REF} + 0.3Vを越えないようにしてください。



(a) Coincident Tracking



(b) Ratiometric Tracking

図16. 出力電圧トラッキングの2種類のモード

アプリケーション情報

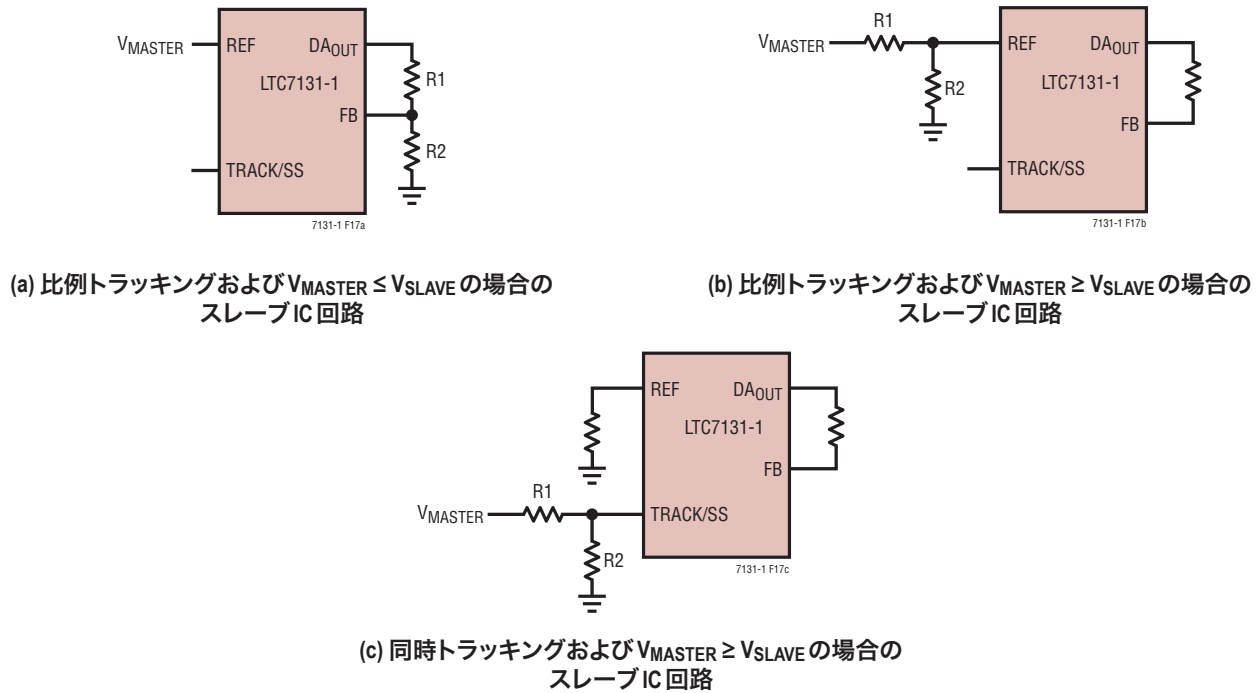


図 17. スレーブIC回路

DDR モード

MODE/SYNC ピンを強制連続モードに設定すると、LTC7131-1 は電流のシンク、ソースの両方が可能になります。シンク電流は $-20A + \Delta I_L/2$ に制限されます。REF ピンに接続する外部リファレンス電圧により、出力電圧を設定できます。出力電圧は、抵抗で設定するリファレンスと同様に $\pm 25\%$ のマージンを制御できます。

INTV_{CC} (LDO)

LTC7131-1 は真の PMOS LDO を搭載しており、これが SV_{IN} 電源から INTV_{CC} に電力を供給します。INTV_{CC} は、ゲート・ドライバと LTC7131-1 の内部回路のほとんどに電力を供給します。LDO は、 SV_{IN} が 5.5V を超える場合に、INTV_{CC} ピンの電圧を 5V にレギュレーションします。INTV_{CC} は、100mA のピーク電流を供給可能であり、4.7μF 以上のセラミック・コンデンサまたは低 ESR の電解コンデンサでグラウンドにバイパスする必要があります。どのような種類のバルク・コンデンサを使用する場合でも、0.1μF のセラミック・コンデンサを INTV_{CC} ピンと PGND ピンのすぐ近くに追加することを強く推奨します。MOSFET ゲート・ドライバが必要とする大きな過渡電流を供給するには、十分なバイパスが必要です。内

部 MOSFET を高い周波数で駆動する高入力電圧のアプリケーションでは、LTC7131-1 の最大ジャンクション温度定格を超えるおそれがあります。INTV_{CC} 電流はゲート電荷電流が支配的で、ドライバ電流とも呼ばれ、5V の LDO から供給されます。効率に関する考慮事項のセクションで説明するように、ゲート充電電流は動作周波数に依存します。この場合のデバイスの消費電力は、 $SV_{IN} \cdot (\text{INTV}_{CC} \text{電流})$ になります。例えば、20V 電源で 500kHz 動作、BGA パッケージの場合、LTC7131-1 の INTV_{CC} 電流は約 27.5mA となり、消費電力は式 19 のようになります。

$$P_D = 20V \cdot 27.5mA = 0.55W \quad (19)$$

主入力電源が 5V のアプリケーションでは、 SV_{IN} 、 V_{IN} 、INTV_{CC} ピンを一緒に接続し、結合したそれらのピンを図 18 のように 1Ω または 2.2Ω の抵抗で 5V 入力に接続して、ゲート電荷電流による電圧降下を最小限に抑えます。これにより、INTV_{CC} のリニア・レギュレータがオーバーライドされ、ドロップアウト電圧により INTV_{CC} が低下しすぎるのを防ぐことができます。大きな $R_{DS(ON)}$ による内部パワー MOSFET の過大な消費電力を防ぐため、INTV_{CC} 電圧は 4.5V 以上にします。

アプリケーション情報

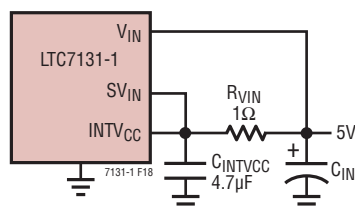


図 18. 5V 入力時のセットアップ

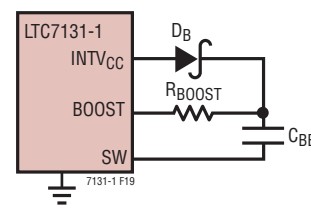


図 19. 昇圧抵抗の使用

トップサイド MOSFET のドライバ電源 (CB、DB)

BOOST ピンに接続される外付けブートストラップ・コンデンサ C_B は、トップサイド MOSFET のゲート・ドライブ電圧を供給します。機能図のコンデンサ C_B は、SW ピンがローの場合に INTVCC から外付けダイオード DB を介して充電されます。トップサイド MOSFET がオンする場合、ドライバは MOSFET のゲート・ソース間に C_B 電圧をかけます。これによって MOSFET が導通し、トップサイドのスイッチがオンになります。スイッチ・ノードの電圧 SW は、 V_{IN} まで上昇し、BOOST ピンの電圧もこれに追従します。トップサイド MOSFET がオンになると、昇圧電圧は入力電圧を上回り、式 20 で与えられる電圧になります。

$$V_{BOOST} = V_{IN} + V_{INTVCC} - V_{DB} \quad (20)$$

昇圧コンデンサ C_B の値は、トップサイド MOSFET が必要とするゲート電荷の約 100 倍を蓄える必要があります。また、外付けショットキー・ダイオードの逆方向降伏電圧は、 $V_{IN(MAX)}$ よりも大きくなくてはなりません。ゲート・ドライブ・レベルを調整する際、最終的な判断材料はレギュレータの合計入力電流になります。変更後に入力電流が減少すれば、効率が向上したことになります。入力電流に変化がなければ、効率も変化していません。

V_{IN} が大きく、大きな出力電流を必要とするアプリケーションでは、SW ノードのリングングや EMI を抑えるために、BOOST ピンと直列に $2\Omega \sim 10\Omega$ の抵抗 R_{BOOST} を接続します。 C_B と D_B は抵抗の反対側で接続します。この直列抵抗は、SW ノードの立上がり時間を遅くし、SW ノードでのリングングの原因となるトップ MOSFET の大きな dI/dt 電流を制限するのに役立ちます (図 19 を参照)。

効率に関する考慮事項

スイッチング・レギュレータの効率 (パーセント) は、出力電力を入力電力で割った値に 100% を掛けたものです。効率を制限しているのは何か、何を変更すれば最も効率が向上する

かを判定するには、多くの場合、個々の損失を分析することが有益です。パーセントで示す効率は式 21 で表されます。

$$\% \text{ 効率} = 100\% - (L1 + L2 + L3 + \dots) \quad (21)$$

ここで、 $L1$ 、 $L2$ 、などは、個々の損失を入力電力に対するパーセンテージで表したものです。

回路内の電力を消費する全ての要素で損失が生じますが、LTC7131-1 の回路の損失の大部分は、次の主な 3 つの損失要因によって生じます。1) I^2R 損失、2) スwitchングおよびバイアス損失、3) その他の損失、が 3 大要因です。

1. I^2R 損失は、内部スイッチの DC 抵抗値 R_{SW} と外付けインダクタの DC 抵抗値 R_L から計算できます。連続モードでは、平均出力電流はインダクタ L を通って流れますが、この電流は内蔵のトップ・パワー MOSFET とボトム・パワー MOSFET の間で「細切れ」にされます。したがって、SW ピンから見た直列抵抗は、トップおよびボトム MOSFET 両方の $R_{DS(ON)}$ とデューティ・サイクル (DC) の関数となり、式 22 で与えられます。

$$R_{SW} = (R_{DS(ON)TOP})(DC) + (R_{DS(ON)BOT})(1-DC) \quad (22)$$

トップ MOSFET とボトム MOSFET のどちらの $R_{DS(ON)}$ も、電気的特性のセクションに従って求められます。したがって、式 23 で I^2R の損失を求めることができます。

$$I^2R \text{ 損失} = I_{OUT}^2(R_{SW} + R_L) \quad (23)$$

2. INTVCC 電流はパワー MOSFET ドライバの電流と制御電流の和です。パワー MOSFET のドライバ電流は、パワー MOSFET のゲート容量が切り替わることにより発生します。パワー MOSFET のゲートがローからハイ、そして再度ローに切り替わるたびに、ある量の電荷 dQ が INTVCC からグラウンドに移動します。その結果生じる dQ/dt が INTVCC から流出する電流であり、通常は DC 制御バイアス電流よりはるかに大きくなります。連続モードでは、

アプリケーション情報

$I_{GATECHG} = f(Q_T + Q_B)$ となります。ここで、 Q_T と Q_B はトップおよびボトムの内部パワー・MOSFETのゲート電荷、 f はスイッチング周波数です。INTV_{CC}はSV_{IN}から電源が供給される低ドロップアウトのレギュレータ出力なので、その電力損失は式24に等しくなります。

$$P_{LDO} = SV_{IN} \cdot I_{INTVCC} \quad (24)$$

3. 遷移損失や銅パターンの抵抗および内部負荷抵抗などの「隠れた」損失が、電源システム全体の効率を更に低下させる原因となることがあります。これらの「システム」レベルの損失をシステムの設計段階で盛り込むことが、非常に重要です。遷移損失は、スイッチ・ノードの遷移中にトップ・パワー・MOSFETが飽和領域で費やすわずかな時間によって生じます。デッド・タイム時のダイオード伝導損失やインダクタのコア損失など、その他の損失は一般的に総損失の2%未満です。

PCボード・レイアウト時のチェックリスト

プリント回路基板をレイアウトするときは、以下のチェックリストを使用して、このデバイスが正しく動作するようにします。これらの項目は、図20のレイアウト図にも図示されています。プリント回路基板のレイアウトでは、以下の項目をチェックしてください。

1. INTV_{CC}のデカップリング・コンデンサは、デバイスに隣接させてINTV_{CC}ピンとPGNDプレーン間に配置する必要があります。X7RまたはX5Rタイプの1μFセラミック・コンデンサは小型であるためデバイスのすぐ近くに配置でき、ボトムMOSFETを駆動する大電流パルスの悪影響を

最小にできます。デバイス内部の電源ノイズを抑えるために、4.7μF～10μFのセラミック・コンデンサやタンタル・コンデンサなどのESRが非常に低いコンデンサを追加することを推奨します。

2. リモート・センス・ピン(V_{SENSE}⁺、V_{SENSE}⁻)は、V_{OUT}の最大精度が必要な箇所に直接接続します。この2本のパターンは、可能な限り近接させてください。
3. C_{IN}コンデンサの(+)プレートは、トップサイドMOSFETのドレインにできるだけ近づけて接続します。このコンデンサはMOSFETにパルス電流を供給します。
4. スwitchング・ノードであるSW、BOOSTは、敏感な小信号ノード(REF、DA_{OUT}、V_{SENSE}⁺、V_{SENSE}⁻、FB)から離します。理想的には、SW、BOOSTのプリント回路パターンはデバイス(特に、デバイスの「静かな」側)から離して配線する必要があります。d_v/d_tが大きいパターンと敏感な小信号ノードとは、グラウンド・パターンまたはグラウンド・プレーンで分離します。
5. MODE/SYNCピンを駆動するには、ロジック・ゲートなどの低インピーダンス・ソースを使用し、また、リードはできるだけ短くします。
6. 図20に、スイッチング・レギュレータのすべての枝路電流を示します。電流波形を調べると、スイッチング電流が大きな経路の物理的サイズを小さく抑えることがなぜ重要かが明らかになります。これらのループからは、無線局が信号を送信するのと同じように強い電磁界が放射されます。出力コンデンサのグラウンドは、入力コンデンサの負

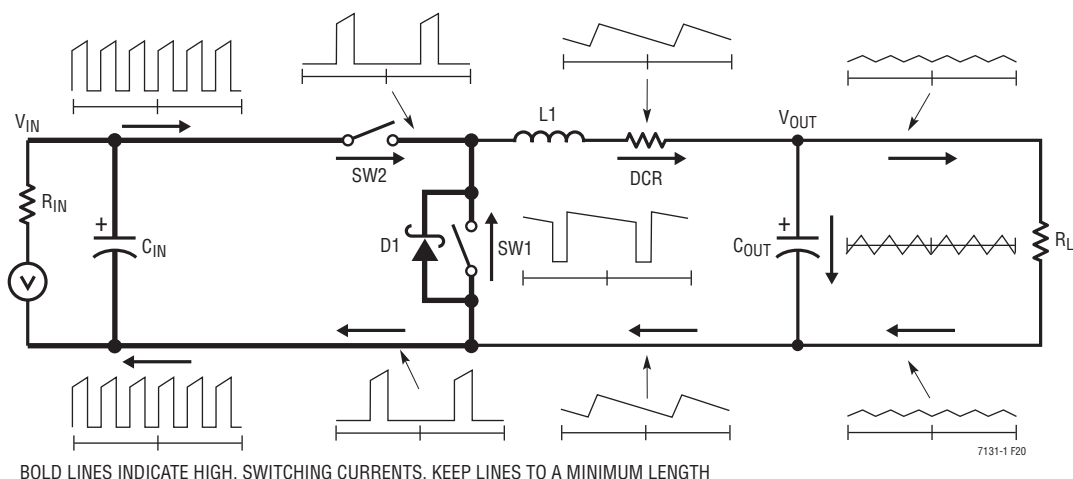


図20. 分岐電流波形

アプリケーション情報

端子に戻し、どのスイッチング電流パスとも共通グラウンド・パスを共有しないようにします。回路の左半分は、スイッチング・レギュレータによって生成されるノイズの発生源になります。GND 終端とショットキー・ダイオードは、非常に大きなスイッチング電流が流れるため、絶縁された短いプリント回路パターンを用いて入力コンデンサの下側プレートに戻す必要があります。外付けのOPTI-LOOP[®] 補償を使用すると、最適化されていないプリント基板レイアウトには過補償となり、この設計手順は推奨できません。

7. 信号グラウンドと電源グラウンドは分離します。1つにまとめたこのデバイスの信号グラウンド・ピンと C_{INTVCC} のグラウンド帰還路は、1つにまとめた C_{OUT} の (-) 端子に戻す必要があります。FB と ITH のパターンは、できるだけ短くする必要があります。コンデンサは互いに隣接させ、また上記のショットキー・ループからは離して配置し、出力コンデンサの (-) 端子と入力コンデンサの (-) 端子を可能な限り近づけて接続します。
8. 改良型のスター・グラウンド手法を使用します。つまり、プリント回路基板の入力コンデンサおよび出力コンデンサと同じ側にある低インピーダンスで広い銅領域を中心的な接地点とし、ここに INTV_{CC} デカップリング・コンデンサの基部、帰還抵抗分圧器の基部、およびデバイスの SGND ピンを接続します。

設計例

冒頭のページにあるシングル・チャンネル大電流レギュレータ回路の設計例として、V_{IN} = 12V (公称)、V_{IN} = 20V (最大)、V_{OUT} = 1.5V、I_{MAX} = 25A、および f = 500kHz を想定します (冒頭ページの回路図参照)。

R_{REF} の値は、式 25 を解くことで求めることができます。

$$R_{REF} = \frac{1.5V}{100\mu A} = 15k \quad (25)$$

R_{REF} には 15k、0.5% の値を選択します。式 26 でタイミング抵抗を計算します。

$$R_T = \frac{1.235 \cdot 10^{10}}{500000} - 950 = 23.8k \quad (26)$$

ILIM ピンを INTV_{CC} に接続し、25A の電流制限設定を選択します。

インダクタンス値は、最大リップル電流の 40% (10A) を基に決めています。式 27 で計算される最大入力電圧で最も大きなリップル電流が発生します。

$$L = \frac{V_{OUT}}{f \cdot \Delta I_L(MAX)} \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right) \quad (27)$$

この設計では、0.25μH が必要になります。Würth 744308025、0.25μH のインダクタを選択します。公称入力電圧 (12V) では、リップル電流は式 28 で与えられます。

$$\Delta I_L(NOM) = \frac{V_{OUT}}{f \cdot L} \left(1 - \frac{V_{OUT}}{V_{IN(NOM)}} \right) \quad (28)$$

10.5A (42%) のリップルになります。インダクタのピーク電流は、最大 DC 値にリップル電流の 2 分の 1 を加えた 30A 程度になります。

最小オン時間は V_{IN} が最大の時に発生し、90ns 以上でなければなりません (式 29)。

$$t_{ON(MIN)} = \frac{V_{OUT}}{V_{IN(MAX)} f} = \frac{1.5V}{20V(500kHz)} = 150ns \quad (29)$$

C_{OUT} には、出力リップルが小さくなるように、等価 ESR が 4.5mΩ のものを選択します。連続モードでの出力リップルが最大となるのは、入力電圧が最大のときです。ESR による出力電圧リップルは、概ね式 30 で与えられます。

$$V_{ORIPPLE} = R_{ESR} (\Delta I_L) \approx 0.0045\Omega \cdot 10A = 45mV_{P-P} \quad (30)$$

出力電圧のリップルを更に低減させるには、C_{OUT} の両端に 100μF のセラミック・コンデンサを配置します。

アプリケーション情報

$V_{IN} = 12V$ という最も厳しい条件を想定して、 C_{IN} は式31の最大定格電流に対して選択する必要があります。

$$I_{RMS} = 25A \cdot \frac{1.5V}{12V} \cdot \sqrt{\left(\frac{20V}{1.5V} - 1\right)} = 8.25A_{RMS} \quad (31)$$

最後に、ソフト・スタートアップ時間を決めて、TRACK/SSに接続するコンデンサと抵抗の値を選択します。最小の $t_{SS} = 5ms$ とすれば、式32で求められます。

$$C_{SS} = \frac{5\mu A \cdot 5ms}{1.5V} = 16.7nF \quad (32)$$

18nFの標準値で、最小のソフトスタート起動時間である5msが確保できます。

2相動作

2つのLTC7131-1を50A負荷を供給する2相レギュレータとして使用できることは、動作のセクションで説明しました。正しく動作させるためには、更に以下のようないくつかの点に注意する必要があります。

1. PMBus接続とREAD_IIN/IOUT: 2相レギュレータはPMBusインターフェースをマスタにのみ接続しても正常に動作しますが、READ_IOUTとREAD_IINの測定値は、接続されている相の値のみが使用できます。2相コンバータでは、各相のLTC7131-1が負荷の半分を供給するので、合計のIOUTまたはIINの値を得るには、(マスタのみから読み出す場合は)読み出した値を2倍にする必要があります。デバイスやインダクタの公差により相の間でトラッキングが若干異なるため、両相に接続して各相の寄与分を合計することで、より正確なIOUTとIINの合計値を算出できます。
2. スレーブPGOOD/ALERTのステータスおよびマーギニング: マスタとスレーブが同じ出力をモニタしている場合、マスタのPGOODピンとALERTピンのみをモニタすれば十分です。また、必要に応じてマスタとスレーブのPGOOD/ALERTピンをワイヤOR接続することも可能です。しかし、出力電圧がPMBusインターフェースでマーギニングされている場合、スレーブのPGOOD/ALERTステータスは、スレーブが新しくマーギニングされた基準値を認識している場合にのみ有効です。これは、MFR_RAIL_ADDRESSを用いて、マスタとスレーブの両方に同

じレール・アドレスを割り当て、1回の書込みでマーギン変更を実行可能にすることで簡単に行うことができます。共通アドレスからのPMBus読出しは、バスの競合を避けるために別々に行う必要があることに注意してください。

3. マスタのCLKOUTを使用: CLKOUTピンは、180°位相ずれたクロックを供給するため、スレーブのMODE/SYNCピンに接続することで、相互に位相のずれたクロックで動作させることができます。ただし、マスタのCLKOUTピンは、マスタがRTピンで設定した内部オシレータを使用している場合にのみ、この位相のずれたクロックを供給することに注意してください。マスタが外部クロックで駆動されている場合、位相のずれたスレーブ用のクロックは別のソースから供給する必要があります。

高デューティ・サイクルのアプリケーション

LTC7131-1の内部パワーMOSFETは、低デューティ・サイクルのアプリケーションの消費電力を最適化するために、トップとボトムR_{DS(ON)}の比が3.5になっています。5V電源(図19)や V_{IN} ピンに接続した独立の低電圧電源を使用する場合(SV_{IN}電源と V_{IN} 電源を別々に使用のセクションを参照)など、一部のアプリケーションでは、デューティ・サイクルが高くなって、高負荷時にトップMOSFETの消費電力が顕著になる場合があります。このようなアプリケーションでは、電力損失とダイの温度上昇を見積もり、最高ダイ温度を超えないようにすることが重要です。これは、プロトタイプ作成後、READ_TEMPERATUREコマンドを用いて簡単に検証できます。

高デューティ・サイクルの場合のもう1つの考慮点は、デューティ・サイクルの上限です。ボトムMOSFETには、インダクタ電流を検知してBOOSTコンデンサをリフレッシュするために、最小150ns(最も厳しい場合)のオン時間という条件があります。つまり、実現可能な最大デューティ・サイクルは、式33で与えられます。

$$\text{最大\%デューティ・サイクル} = (1 - f_{sw} \cdot 150 \cdot 10^{-9}) \cdot 100\% \quad (33)$$

最大デューティ・サイクルによって、最小電源電圧時の最大許容出力電圧が制限されることになります。

アプリケーション情報

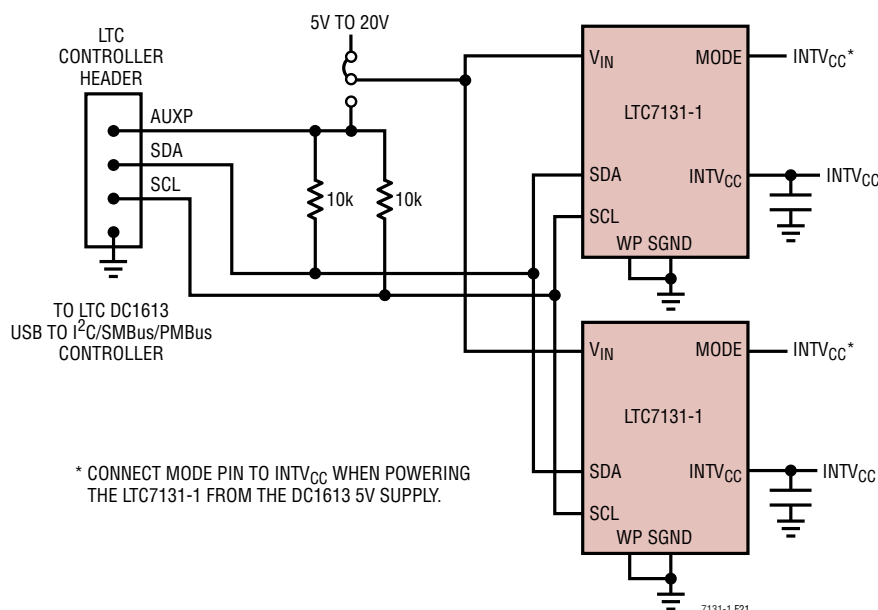


図21. ADIコントローラの接続

システム内でのUSB to I²C/SMBus/PMBusコントローラとLTC7131-1の接続

アナログ・デバイセズのUSB to I²C/SMBus/PMBusコントローラは、プログラミング、遠隔測定、およびシステム・デバッグを行うために、基板上のLTC7131-1とのインターフェースとして機能できます。このコントローラは、LTpowerPlayと併用することで、電源システム全体のデバッグを行うことのできる強力な手段を提供します。

システム電源の有無に関係なく、アナログ・デバイセズのI²C/SMBus/PMBusコントローラを介して1つ以上のLTC7131-1に対する電力供給、プログラミング、および通信を行うためのアプリケーション回路図を図21に示します。システム電源がない場合、LTC7131-1はDC1613の5V電源から直接電力を供給できます。この5V電源の電流供給能力には限りがあるため、LTC7131-1の負荷を軽くして(<10mA)、不連続モード(MODE/SYNCをINTV_{CC}に接続)で動作させる必要があります。

更に、I²Cバス接続をLTC7131-1と共有しているデバイスでは、SDA/SCLピンとそのV_{DD}ノードの間にボディ・ダイオードが形成されないようにする必要があります。ボディ・ダイオードが形成されると、システム電源が存在しない場合にバス通信に干渉するからです。

LTpowerPlay: デジタル電源用のインタラクティブ GUI

LTpowerPlay (図22) はWindowsベースの強力な開発環境で、アナログ・デバイセズの電源システム管理ICやLTC7131-1などの他のデジタル電源ICをサポートします。このソフトウェアは様々な作業をサポートします。LTpowerPlayは、デモ・ボードまたはユーザ・アプリケーションに接続することにより、アナログ・デバイセズ製ICの評価に使用できます。また、LTpowerPlayは、複数のデバイス構成ファイルを作成するために、(ハードウェアを接続しない)オフライン・モードで使用することも可能です。これらのファイルは、保存して後でロードし直すことができます。LTpowerPlayは従来にない診断機能とデバッグ機能を備えており、基板の機能確認時に電源システムのプログラムや調整を行ったり、レールの機能確認時にパワーに関する問題を診断する場合に、貴重な診断ツールとなります。LTpowerPlayは、アナログ・デバイセズのUSB to I²C/SMBus/PMBusコントローラを利用して、DC1590B-A/DC1590B-Bデモ・ボード、DC1709Aソケットプログラミング・ボード、ユーザ・ターゲット・システムなどの様々なターゲットと通信を行います。このソフトウェアは自動更新機能も備えており、最新のデバイス・ドライバと技術文書一式を備えた最新リビジョンの状態を常に維持します。また、LTpowerPlayについて、いくつかのチュートリアル・デモを含む充実したコンテキスト・ヘルプを備えています。詳細は[こちら](#)を参照してください。

アプリケーション情報

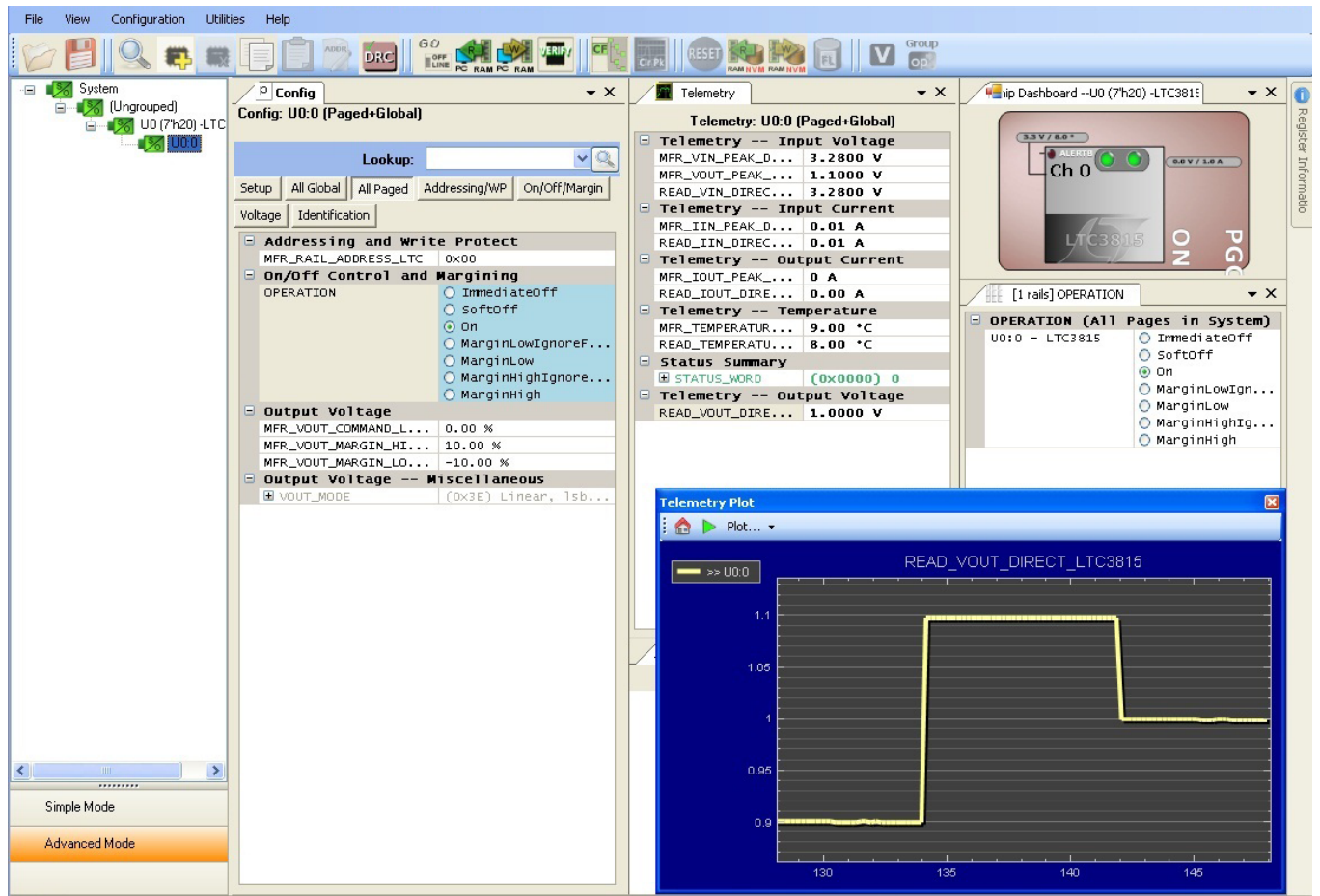


図 22. LTpowerPlay

PMBus コマンドの詳細

MFR_RESET

このコマンドは、ユーザが LTC7131-1 のリセットを実行するための手段です。ラッチされた全てのフォールト (ALERT およびステータス・レジスタ) およびレジスタ (遠隔測定、マージンなど) の内容は、このコマンドによってパワーオン時の状態にリセットされます。V_{OUT} はレギュレーション状態を維持しますが、マージン・レジスタのリセットにより変化する場合があります。ASEL と PGFD の構成抵抗は再測定されます。

この書き込み専用コマンドは、0、1、2 バイトのデータを受け付けますが、これらは無視されます。

MFR_RAIL_ADDRESS

MFR_RAIL_ADDRESS コマンドを使用すると、1 つの電源レールに接続された複数のデバイスなど、全てのデバイスが共通のアドレスを共有できます。必要とする 7 ビットのアドレス値をデータ・バイトの 7 ビットに書き込みます。

MFR_RAIL_ADDRESS アドレスを使用した通信を有効化するには、MSB (ビット B7) をローに設定する必要があります。このビットをセットすると、このアドレスは無効になります。

このアドレスにはコマンド書き込みだけを実行してください。このアドレスから読出しを行うと、レール接続デバイスが完全

PMBus コマンドの詳細

に同じ値で応答しない限り、LTC7131-1 はバス競合を検出して CML 通信エラーを生成します。

このコマンドは、1 バイトまたは 2 バイトのデータを受け付けますが、2 バイト目は無視されます。

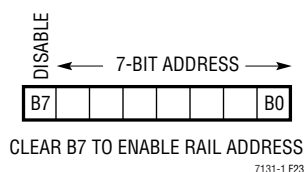


図 23. MFR_RAIL_ADDRESS データ・バイト

OPERATION

OPERATION コマンドは、ユニットのオン／オフと出力電圧のマージン設定に使用します。

ON ビットの機能は RUN_STBY ピンと同じです。つまり、ON ビットをクリアすると、PMBus インターフェースがアクティブのまま出力電圧がオフになり、遠隔測定データは 1Hz の低速レートでリフレッシュされて消費電流を最小にします。RUN_STBY ピンまたは ON ビットのいずれかをクリア／アサート解除することで、LTC7131-1 をこのスタンバイ・モードにできます。ON ビットは、マスタ・シャットダウン (RUN_MSTR = 0V)、電源再投入、または MFR_RESET コマンドの後に自動的にオンにリセットされます。

LTC7131-1 がオフ (RUN_STBY、RUN_MSTR、または ON ビットによる) の場合に SOFT OFF ビットをアサートすると、ソフトスタート・コンデンサで設定したレート (式 34) で出力がゆっくりと低下していきます。

$$dV/dt = 5\mu A/C_{SS} \quad (34)$$

MARGIN_LOW/HIGH ビットはそれぞれ、コンデンサ C_{SLEW} で設定したスルー・レートで、 V_{OUT} のリファレンスを MFR_VOUT_MARGIN_HIGH または MFR_VOUT_MARGIN_LOW のいずれかに格納されているオフセット値に設定します。これらのビットは、MARGIN ピンでのマージン・ハイ／ローと同じ機能です。ただし、MARGIN_LOW/HIGH ビットが競合した場合は、MARGIN ピンが優先します。RUN_STBY ピンのオン・オフを切り替えてもマージン・ビットには影響しないため、RUN_STBY を再びアサートすると、 V_{OUT} はシャットダウン前の状態に戻ります。

マージン・ハイ (フォールトを無視) およびマージン・ロー (フォールトを無視) 動作は、LTC7131-1 ではサポートされていません。

このコマンドは 1 バイトのデータで構成されます。1 バイトまたは 2 バイトを受け付けますが、2 バイト目は無視されます。

表 9. サポートされている OPERATION コマンド・レジスタの値

ACTION	VALUE
Turn off immediately	0x00
Turn on	0x80
Margin Low	0x98
Margin High	0xA8
Soft Off	0x40

VOUT_MODE

VOUT_MODE コマンドは、出力電圧の読出しフォーマットを指定します。データ・バイトは常に VID データ・フォーマットで 0x3E が読み出され、変更することはできません。VOUT_MODE に書き込もうとすると、CML フォールトとなります。

この読出し専用コマンドは 1 バイトのデータで構成されます。

MFR_VOUT_COMMAND

MFR_VOUT_COMMAND は、REF ピンにおける出力リファレンス電圧のオフセットに使用する値 (%) で構成されます。出力がアクティブで定常状態の時にこのコマンドを変更すると、 C_{SLEW} コンデンサによって出力電圧のスルー・レート制限が設定されます。

このコマンドは 2 バイトのデータで構成され、0.1%/bit でスケールされる 9 ビットの 2 の補数形式です。

MFR_VOUT_COMMAND の値の範囲は $\pm 25\%$ に制限されています。

この範囲外の値を書き込むと、予期しない動作をすることがあります。このレジスタへの書き込みは、WP ピンがハイの時は禁止されます。

MFR_VOUT_MARGIN_LOW

MFR_VOUT_MARGIN_LOW コマンドは、OPERATION コマンドでマージン・ローに設定した場合、または高速マージニング・ピン MARGIN が 0.4V 以下になった場合に、出力を変化させる値をパーセント単位で LTC7131-1 に設定するためのコマンドです。スルー・レートの制限は、MFR_VOUT_COMMAND と同様です。

このコマンドは 2 バイトのデータで構成され、0.1%/bit でスケールされる 9 ビットの 2 の補数形式です。

PMBus コマンドの詳細

MFR_VOUT_MARGIN_LOW の値の範囲は $\pm 25\%$ に制限されています。VOUT_COMMAND および MFR_VOUT_MARGIN_HIGH との相対的な値の制限はありません。つまり、これらより小さい値である必要はありません。

この範囲外の値を書き込むと、予期しない動作をすることがあります。このレジスタへの書き込みは、WP ピンがハイの時は禁止されます。

MFR_VOUT_MARGIN_HIGH

MFR_VOUT_MARGIN_HIGH コマンドは、OPERATION コマンドでマージン・ハイに設定した場合、または高速マージニング・ピン MARGIN が 1.1V を超えた場合に、出力を変化させる値をパーセント単位で LTC7131-1 に設定するためのコマンドです。スルー・レートの制限は、MFR_VOUT_COMMAND と同様です。

このコマンドは 2 バイトのデータで構成され、0.1%/bit でスケールされる 9 ビットの 2 の補数形式です。

MFR_VOUT_MARGIN_HIGH の値の範囲は $\pm 25\%$ に制限されています。MFR_VOUT_COMMAND および MFR_VOUT_MARGIN_LOW との相対的な値の制限はありません。つまり、これらより大きい値である必要はありません。

この範囲外の値を書き込むと、予期しない動作をすることがあります。このレジスタへの書き込みは、WP ピンがハイの時は禁止されます。

PMBus_REVISION

PMBUS_REVISION コマンドは、デバイスが準拠する PMBus のリビジョンを示します。LTC7131-1 は、PMBus Version 1.2 の Part I と Part II の両方に準拠しています。

この読出し専用コマンドは 1 バイトのデータで構成されます。

MFR_SPECIAL_ID

デバイスの名称とリビジョンを表す 16 ビットのワードです。0x40E のプレフィックスは、デバイスが LTC7131-1 であることを示しています。LSB はメーカーによる調整が可能です。

この読出し専用コマンドは 2 バイトのデータで構成されます。

MFR_CLEAR_PEAKS

MFR_CLEAR_PEAKS コマンドは、MFR_*_PEAK のデータ値をクリアし、ピーク・モニタ・ルーチンをリスタートします。

この書込み専用コマンドはデータ・バイトを伴いませんが、最大 2 バイトまで受け付けます (そして無視します)。

STATUS_WORD

STATUS_WORD コマンドは、ユニットのフォールト条件の概要を 2 バイトの情報で返します。

サポートされているステータス・ビットのリストと各ビットがセットされる条件については、表 11 を参照してください。STATUS_WORD の特定ビットがセットされた場合も、ALERT ピンがアサートされます。

ステータス・ワードの特定のビットに「1」を書き込むと、ステータス・ワードの該当するフォールトと ALERT ピンのリセットが試みられます。フォールトが解消していない場合、ステータス・ワードのビットと ALERT はアサートされたままになります。ALERT が以前に ARA メッセージによってクリアされていた場合、ALERT は再度アサートされます。フォールトが解消している場合、ALERT ピンはアサートが解除され、ステータス・ワードのフォールト・ビットはクリアされます。

ステータス・ワードの全てのビットは、RUN_MSTR ピンまたは OPERATION の ON ビットをトグルさせることによってクリアされます。フォールトが解消されていない場合、ビットはすぐに再セットされます。

このコマンドは 2 バイトのデータで構成されます。

MFR_FAULT_RESPONSE

MFR_FAULT_RESPONSE コマンドは、過電圧または過電流フォールト検出時のヒカップ・モード動作をイネーブルまたはディスエーブルします (フォールト応答の設定のセクションを参照)。

パワーオン時、MFR_RESET 時、およびマスタ・シャットダウン時 (RUN_MSTR) は、両ビットともディスエーブル (0x00) に初期化されます。

このコマンドは、1 バイトまたは 2 バイトのデータを受け付けますが、2 バイト目は無視されます。

表 10. MFR_FAULT_RESPONSE データ・バイト

ビット	説明	動作
0	過電流フォールト時のヒカップ・モード・イネーブル	0: 無効化 1: 有効化
1	過電圧電流フォールト時のヒカップ・モード・イネーブル	0: 無効化 1: 有効化
7:2	予備	

PMBus コマンドの詳細

表 11. ステータス・ワード・ビットの説明と条件

ビット	説明	条件	アラートをセットするか?	このビットに「1」を書き込むとクリアできるか?
0 (LSB)	下記のいずれでもない	V_{OUT} 低電圧により b[15] がセットされた場合	Yes	No
1	通信エラー	(Note 1 を参照)	Yes	Yes
2	温度フォールト	温度 > 150°C	Yes	Yes
3	V_{IN} 低電圧フォールト	未実装		
4	出力過電流フォールト	未実装		
5	出力過電流フォールト	V_{OUT} > PGOOD ハイ閾値	Yes	Yes
6	OFF	出力に電力が供給されない (Note 2)	No	No
7	ビジー	未実装		
8	不明	未実装		
9	その他	未実装		
10	ファン	未実装		
11	PGOOD	PGOOD ピンの反転状態	No	No
12	メーカー指定	未実装		
13	入力の電圧/電流/電源フォールト	未実装	Yes	Yes
14	出力の電流/電源フォールト	未実装		
15 (MSB)	出力電圧フォールト	V_{OUT} が PGOOD ウィンドウ外 (Note 3)	Yes	Yes

Note 1: 通信エラーとは、ホストからの送信ビットが少なすぎる、ホストからの読出しビットが少なすぎる、ホストからの書き込みバイト数が少なすぎる、ホストからの読出しバイト数が多すぎる、R/W ビットの設定が不適切、サポートされていないコマンド・コード、読出し専用コマンドへの書き込みを試みた、のいずれかを指します。詳細は、PMBus Specification v1.2, Part II, Section 10.8 and 10.9 を参照してください。

Note 2: 以下のいずれかの状態により、電源がオフとなる場合があります。RUN_STBY がロー、OPERATION ON がクリア、 V_{IN} 低電圧、または過熱警告。RUN_MSTR がロー、または V_{IN}

低電圧や過熱警告などのより深刻なフォールト状態により電源がオフになった場合、OFF ビットはアサートされず、PMBus インターフェースがオフにされます。

Note 3: このビットは、何らかの理由でドライバがオフになった場合、ソフトスタートが完了しない場合、または V_{OUT} が初めて PGOOD ウィンドウに到達しない場合にディセーブルされます。

電源の再投入時、RUN_MSTR ピンの切り替え時、または MFR_RESET コマンドの送信時、以下の全ての遠隔測定レジスタが 0x8000 に初期化されます。このレジスタは、最初の変換が完了するまで (初期化イベントから代表値で 50ms 以内)、この値を維持します。

READ_VIN

READ_VIN コマンドは、 V_{IN} ピンでの入力電圧の測定値 (V) を返します。

この読出し専用コマンドは、2 バイト・データで構成され、4mV/bit にスケールされる 16 ビットの 2 の補数形式です。

READ_VOUT

READ_VOUT コマンドは、VOUT_MODE コマンドで指定された出力電圧の測定値 (V) を返します。

出力電圧は、 V_{SENSE}^{+} ピンと V_{SENSE}^{-} ピンで検出されます。

この読出し専用コマンドは、2 バイト・データで構成され、16 ビットの 2 の補数形式で、0.5mV/bit にスケールされます。

READ_IIN

READ_IIN コマンドは、入力電流 (A) を返します。入力電流は、READ_IOUT 電流と測定されたデューティ・サイクルから算出され、静止電流とドライバ電流を考慮するためのオフセット項が追加されています。軽負荷電流で正確な値を得るには、デバイスが連続導通モードでなければなりません。

このレジスタは、ドライバがオフとなるスタンバイ・モードでは 0x8000 にリセットされます。

この読出し専用コマンドは 2 バイトのデータで構成され、10mA/bit にスケールされる 16 ビットの 2 の補数形式です。

PMBus コマンドの詳細

READ_IOUT

READ_IOUT コマンドは平均出力電流(A)を返します。LTC7131-1は、ボトム・パワー・スイッチに流れる電流を検出および測定し、IOUT電流を算出します。軽負荷電流で正確な値を得るには、デバイスが連続導通モードでなければなりません。

このレジスタは、ドライバがオフとなるスタンバイ・モードでは0x8000にリセットされます。

この読出し専用コマンドは2バイトのデータで構成され、10mA/bitにスケールされる16ビットの2の補数形式です。

READ_TEMPERATURE_1

READ_TEMPERATURE_1 コマンドは、LTC7131-1 内部のダイ温度(°C)を返します。

この読出し専用コマンドは2バイト・データで構成され、1°C/bitにスケールされる16ビットの2の補数形式です。

MFR_VOUT_PEAK

MFR_VOUT_PEAK コマンドは、READ_VOUT 測定による電圧の最大値(V)を通知します。

ピーク値をクリアしてピーク・モニタを再起動させるには、MFR_CLEAR_PEAKS コマンドを使用するか、MFR_VOUT_PEAK に書き込みます。MFR_VOUT_PEAK への書込みは、0、1、または2バイトのデータが受け付けられますが、データは無視されます。

このコマンドは、2バイト・データで構成され、0.5mV/bitにスケールされる16ビットの2の補数形式です。

MFR_VIN_PEAK

MFR_VIN_PEAK コマンドは、READ_VIN 測定による電圧の最大値(V)を通知します。

ピーク値をクリアしてピーク・モニタを再起動させるには、MFR_CLEAR_PEAKS コマンドを使用するか、MFR_VIN_PEAK に書き込みます。MFR_VIN_PEAK への書込みは、0、1、または2バイトのデータが受け付けられますが、データは無視されます。

このコマンドは、2バイト・データで構成され、16ビットの2の補数形式で、4mV/bitにスケールされます。

MFR_TEMPERATURE_1_PEAK

MFR_TEMPERATURE_1_PEAK コマンドは、READ_TEMPERATURE_1の測定による温度の最大値(°C)を通知します。

ピーク値をクリアしてピーク・モニタを再起動させるには、MFR_CLEAR_PEAKS コマンドを使用するか、MFR_TEMPERATURE_1_PEAK に書き込みます。MFR_TEMPERATURE_1_PEAK への書込みは、0、1、または2バイトのデータが受け付けられますが、データは無視されます。

このコマンドは2バイト・データで構成され、1°C/bitにスケールされる16ビットの2の補数形式です。

MFR_IOUT_PEAK

MFR_IOUT_PEAK コマンドは、READ_IOUT 測定によって通知される電流の最大値(A)をレポートします。

ピーク値をクリアしてピーク・モニタを再起動させるには、MFR_IOUT_PEAKS コマンドを使用するか、MFR_IOUT_PEAK に書き込みます。MFR_IOUT_PEAK への書込みは、0、1、または2バイトのデータが受け付けられますが、データは無視されます。

このコマンドは2バイト・データで構成され、10mA/bitにスケールされる16ビットの2の補数形式です。

MFR_IIN_PEAK

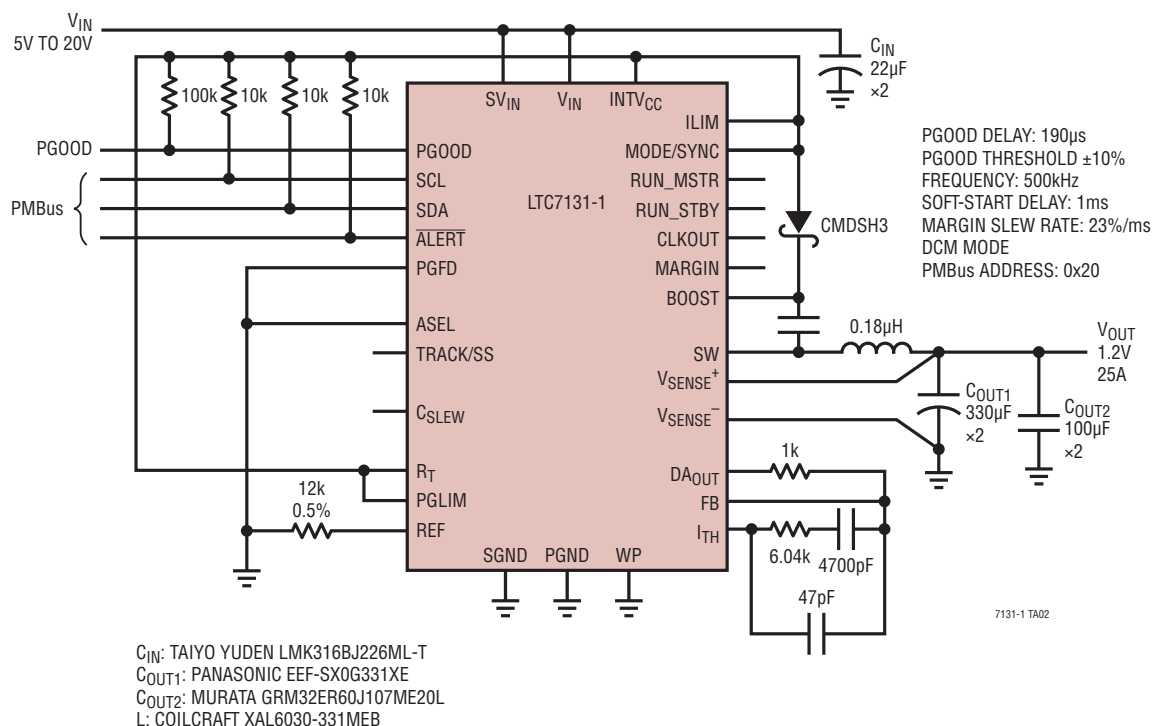
MFR_IIN_PEAK コマンドは、READ_IIN 測定による電流の最大値(A)を通知します。

ピーク値をクリアしてピーク・モニタを再起動させるには、MFR_CLEAR_PEAKS コマンドを使用するか、MFR_IIN_PEAK に書き込みます。MFR_IIN_PEAK への書込みは、0、1、または2バイトのデータが受け付けられますが、データは無視されます。

このコマンドは2バイト・データで構成され、10mA/bitにスケールされる16ビットの2の補数形式です。

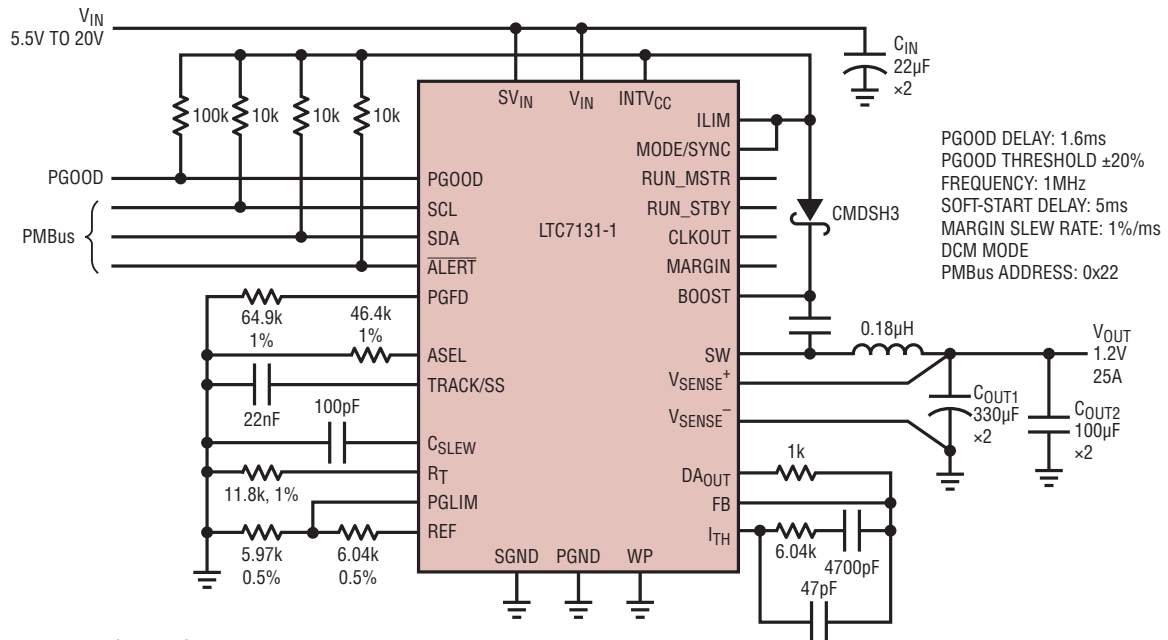
標準的応用例

外付け部品を最小限にした1.2V/25A 500kHz 降圧レギュレータ



標準的応用例

1.2V/25A 1MHz 降圧レギュレータ

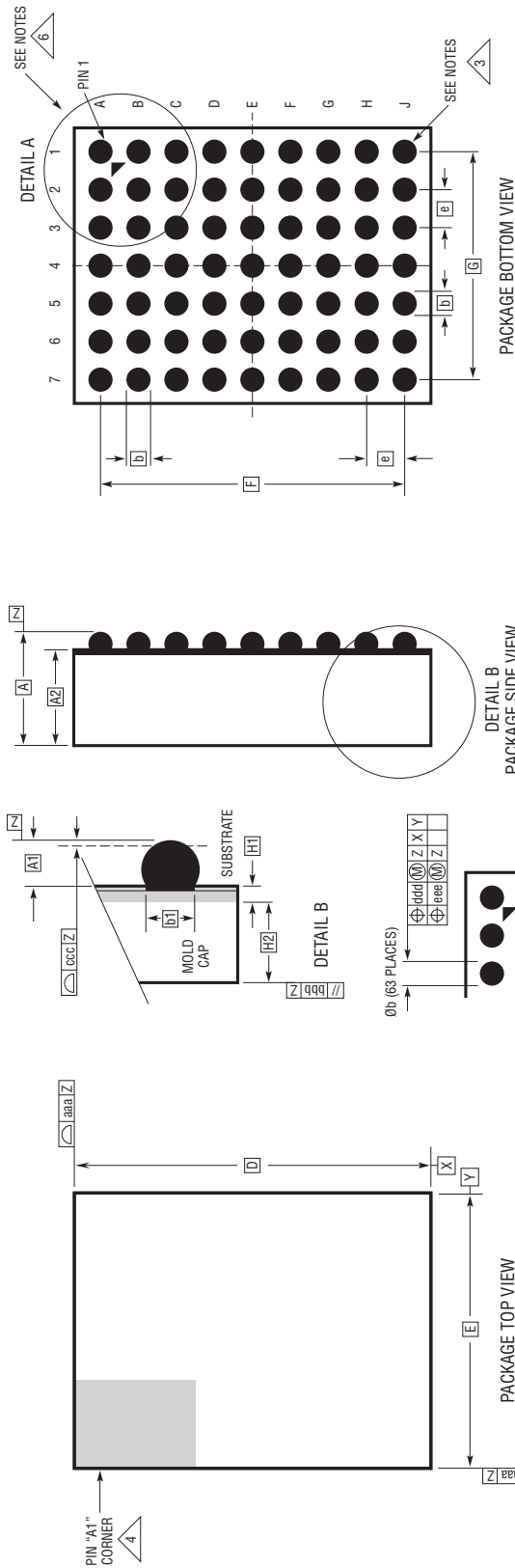


C_{IN}: TAIYO YUDEN LMK316BJ226ML-T
C_{OUT1}: PANASONIC EEF-SX0G331XE
C_{OUT2}: MURATA GRM32ER60J107ME20L
L: COILCRAFT XAL6030-181MEB

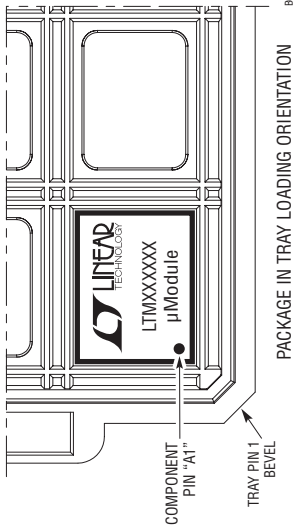
7131-1 TA03

パッケージの説明

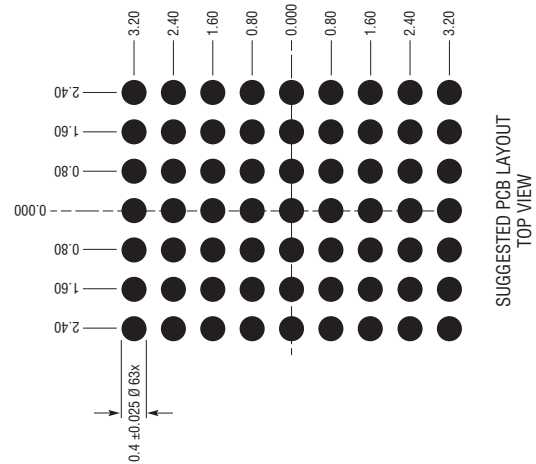
BGA Package
63-Lead (7.5mm × 6.25mm × 2.22mm)
(Reference LTC DWG # 05-08-1988 Rev A)



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994
 2. ALL DIMENSIONS ARE IN MILLIMETERS
 3. BALL DESIGNATION PER JESD MS-028 AND JEP95
 4. DETAILS OF PIN #1 IDENTIFIER ARE OPTIONAL BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE
 5. PRIMARY DATUM - Z - IS SEATING PLANE
 6. PACKAGE ROW AND COLUMN LABELING MAY VARY AMONG μ Module PRODUCTS. REVIEW EACH PACKAGE LAYOUT CAREFULLY

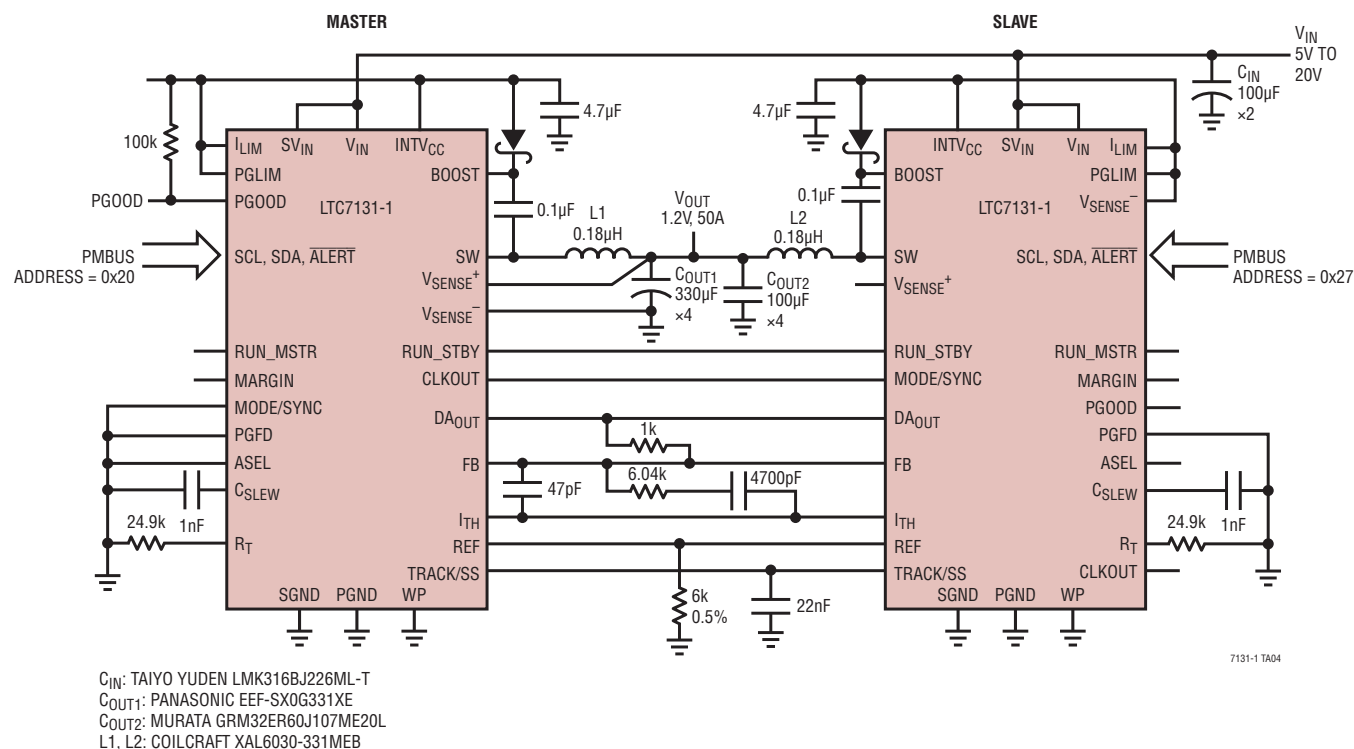


DIMENSIONS				NOTES	
SYMBOL	MIN	NOM	MAX		
A	2.07	2.22	2.37		
A1	0.35	0.40	0.45		
A2	1.72	1.82	1.92		
b	0.45	0.50	0.55		
b1	0.37	0.40	0.43		
D		7.50			
E		6.25			
e		0.80			
F		6.40			
G		4.80			
H1	0.27	0.32	0.37		
H2	1.45	1.50	1.55		
aaa			0.15		
bbb			0.10		
ccc			0.12		
ddd			0.15		
eee			0.08		
				TOTAL NUMBER OF BALLS: 63	



標準的応用例

1.2V/50A 2相降圧レギュレータ



関連製品

製品番号	概要	注釈
LTC7130	20V、20A モノリシック降圧コンバータ	$4.5V \leq V_{IN} \leq 20V$ 、 $0.8V \leq V_{OUT} \leq 5.5V$ 、 $6.25mm \times 7.5mm \times 2.2mm$ BGA
LTC3605/ LTC3605A	20V、5A 同期整流式降圧レギュレータ	$4V < V_{IN} < 20V$ 、 $0.6V < V_{OUT} < 20V$ 、最大効率:96%、 $4mm \times 4mm$ QFN-24 パッケージ
LTC3633A LTC3633A-1	デュアル・チャンネル 3A、20V モノリシック同期整流式降圧レギュレータ	$3.6V < V_{IN} < 20V$ 、 $0.6V < V_{OUT} < V_{IN}$ 、最大効率:95%、 $4mm \times 5mm$ QFN-28 および TSSOP-28 パッケージ
LTC3622	超低静止電流の 17V、デュアル 1A 同期整流式降圧レギュレータ	$2.7V < V_{IN} < 17V$ 、 $0.6V < V_{OUT} < V_{IN}$ 、最大効率:95%、 $3mm \times 4mm$ DFN-14 および MSOP-16 パッケージ
LTC3613	差動出力検出機能を備えた 24V、15A モノリシック降圧レギュレータ	$4.5V < V_{IN} < 24V$ 、 $0.6V < V_{OUT} < 5.5V$ 、出力電圧精度:0.67%、谷電流モード、200kHz~1MHz でプログラマブル、電流検出、 $7mm \times 9mm$ QFN-56 パッケージ
LTC3624	静止電流が 3.5μA の 17V、2A 同期整流式降圧レギュレータ	$2.7V < V_{IN} < 17V$ 、 $0.6V < V_{OUT} < V_{IN}$ 、最大効率:95%、3.5μA I_q 、ゼロ電流シャットダウン、 $3mmQ$ 、ゼロ電流シャットダウン、 $3mm \times 3mm$ DFN-8 パッケージ
LTM[®]4639	低 V_{IN} 20A DC/DC μModule [®] 降圧レギュレータ	完全な 20A スイッチ・モード電源、 $2.375V < V_{IN} < 7V$ 、 $0.6V < V_{OUT} < 5.5V$ 、最大合計 DC 出力電圧誤差 1.5%、差動リモート・センス・アンプ、 $15mm \times 15mm$ BGA パッケージ
LTM4637	20A DC/DC μModule 降圧レギュレータ	完全な 20A スイッチ・モード電源、 $4.5V < V_{IN} < 20V$ 、 $0.6V < V_{OUT} < 5.5V$ 、最大合計 DC 出力電圧誤差 1.5%、差動リモート・センス・アンプ、 $15mm \times 15mm$ BGA または LGA パッケージ