

マルチフェーズ電流モード昇圧 DC/DC コントローラ

特長

- ▶ 広い入力電圧範囲：3V～40V
- ▶ 2 フェーズ・インターリーブ動作によって入出力容量の要件を低減
- ▶ SPI インターフェイスで出力電圧を調整
- ▶ 低シャットダウン電流（1μA 未満）
- ▶ 内蔵の 5V 低ドロップアウト電圧レギュレータには V_{IN} または V_{OUT} から電力を供給
- ▶ 出力ステータスを通知する PGOOD ピン
- ▶ プログラマブルな内部周波数：100kHz～2MHz
- ▶ 周波数の同期
- ▶ クロック出力は 4 フェーズ動作または 8 フェーズ動作に対応
- ▶ スペクトラム拡散周波数変調（SSFM）により EMI を低減
- ▶ 側面ハンダ付け可能な 20 ピン QFN パッケージ（3mm × 4mm）で提供
- ▶ オートモーティブ・アプリケーション向けの AEC-Q100 に適合

概要

LT8277 は、N チャンネル・パワー MOSFET を駆動する 2 フェーズ固定周波数電流モード昇圧／SEPIC コントローラです。2 フェーズ・インターリーブ動作によって、システムのフィルタリング容量の要件が低減します。内蔵の LDO レギュレータは、 V_{IN} または V_{OUT} から電力を得て、ゲート・ドライバに 5V 電源を供給します。固定周波数の電流モード・アーキテクチャにより、広い範囲の電源電圧および出力電圧において安定した動作を実現します。LT8277 の動作周波数は、外付け抵抗を用いて 100kHz～2MHz の範囲にわたって設定することも、SYNC ピンを使用して外部クロックに同期させることも可能です。CLKOUT ピンと SYNC ピンによって、複数の LT8277 デバイスを連携させることができ、4 フェーズ動作または 8 フェーズ動作が可能になります。

LT8277 の出力電圧範囲は 9V～60V で、これは SPI インターフェイスを通じて設定可能です。 V_{OUT} ピンに接続されたウィンドウ・コンパレータによって、出力電圧のステータスが PGOOD ピンを介して通知されます。このデバイスは、側面ハンダ付け可能な 20 ピン QFN パッケージ（3mm × 4mm）で提供されます。

アプリケーション

- ▶ オートモーティブ、テレコム、産業用電源

標準的応用例

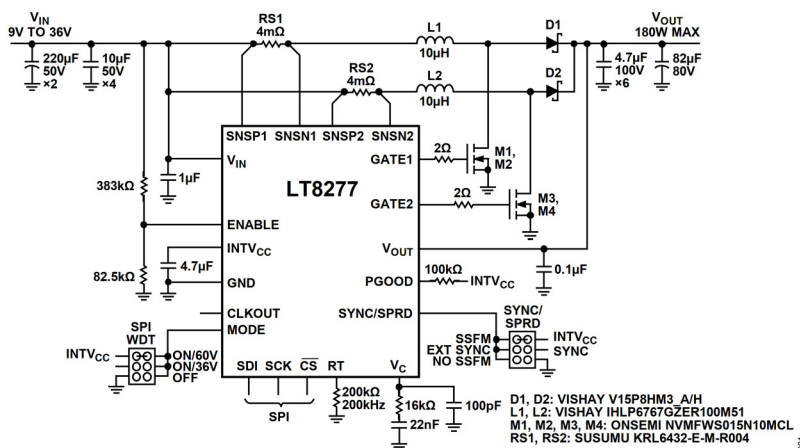


図 1. 180W のオートモーティブ向け
事前昇圧コンバータ（SPI 付き）

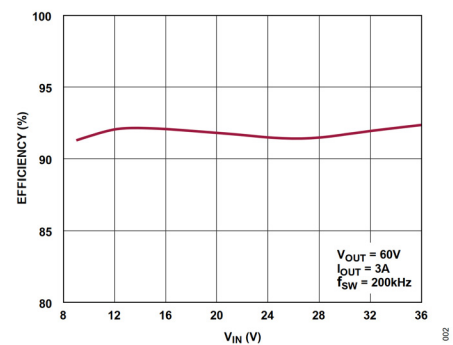


図 2. 効率と入力電圧の関係

目次

特長.....	1	入力コンデンサの選択	16
アプリケーション	1	出力コンデンサの選択	17
概要.....	1	電流センス構造の選択	18
標準の応用例	1	パワーNMOS の選択.....	19
目次.....	2	ショットキー整流器の選択	19
改訂履歴.....	2	ループ補償.....	20
仕様.....	3	スイッチング周波数のプログラム	20
タイミング図.....	6	ソフトスタートと PGOOD 通知.....	20
絶対最大定格	7	ENABLE の使用	21
ピン配置およびピン機能の説明	8	マルチチップ動作	21
代表的な性能特性.....	10	PCB レイアウトのガイドライン	22
ブロック図.....	14	関連製品.....	24
動作原理.....	14	代表的なアプリケーション回路.....	24
アプリケーション情報	15	外形寸法.....	29
SPI 設定インターフェイスの使用.....	15	オーダー・ガイド	30
インダクタの選択.....	16		

改訂履歴

版数	改訂日	説明	改訂ページ
0	10/23	初版発行	–
A	01/24	パッケージの外形図 を更新	29
		オーダー・ガイド 情報を更新	30

仕様

表 1. 電気的特性

(特に指定のない限り、各仕様は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{ENABLE} = 12\text{V}$ における値です)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS		MIN	TYP	MAX	UNITS
V _{IN} Operating Supply Range	V _{IN_OPR}	This specification is valid over the full operating temperature range		3		40	V
V _{IN} Start-Up Range	V _{IN_START}	This specification is valid over the full operating temperature range		5		40	V
V _{IN} Pin Quiescent Current	I _Q	V _{MODE} = 0V, No SPI Input, No Switching			2	4	mA
V _{IN} Pin Shutdown Current	I _{VIN_SHDN}	V _{ENABLE} = 1.15V				15	μA
		V _{ENABLE} = 0.4V				1	
ENABLE Threshold Voltage (Falling)	V _{ENABLE_FALLING}	This specification is valid over the full operating temperature range		1.16	1.26	1.36	V
ENABLE Rising Hysteresis	V _{ENABLE_HYS}				60		mV
ENABLE Pin Bias Current, Device Off	I _{ENABLE_OFF}	V _{ENABLE} = 1.15V			2.5		μA
ENABLE Pin Bias Current, Device On	I _{ENABLE_ON}	V _{ENABLE} = 1.4V			10	100	nA
Internal LDO Regulator							
INTV _{CC} Regulation Voltage	V _{INTVCC}	I _{INTVCC} = -30mA, V _{MODE} = 0V, No SPI Input	This specification is valid over the full operating temperature range	4.8	5	5.2	V
INTV _{CC} Undervoltage Lockout (Falling)	V _{INTVCC_UVLO}			3.8	4	4.2	V
INTV _{CC} Undervoltage Lockout Hysteresis	V _{INTVCC_UVLOHYS}				170		mV
INTV _{CC} Current Limit	I _{INTVCC_LIM}	V _{IN} = 12V, V _{INTVCC} = 4V			140		mA
Dropout (V _{IN} – V _{INTVCC})		V _{IN} = 5V, I _{INTVCC} = -40mA, Not Switching			300		mV
Current Comparator							
V _{SENSE} (V _{SNSP} – V _{SNSN}) Limit	V _{SENSE_LIM}	This specification is valid over the full operating temperature range		65	75	85	mV

(特に指定のない限り、各仕様は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{ENABLE} = 12\text{V}$ における値です)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS		MIN	TYP	MAX	UNITS
V _{SENSE} Matching		PH1 to PH2 Maximum Current Sense Threshold Mismatch		-5		5	mV
SNSP1, SNSP2 Pin Current		V _C = 1.25V			100		μA
SNSN1, SNSN2 Pin Current		V _C = 1.25V			1	4	μA
Error Amplifier							
Error Amplifier Transconductance	g _{MEA}	Using SPI Code for 60V			100		μS
Error Amplifier Output Resistance	R _{EA}	Using SPI Code for 60V			4		MΩ
V _C Current Mode Gain (ΔV _{VC} /ΔV _{SENSE})	G _{VC}	2-Phase Operation (V _C = 1V)			8		V/V
Internal V _C Upper Limit Clamp Voltage	V _{C_CLAMP}			1.38	1.42	1.46	V
V _C Phase 2 Shed Threshold (Falling)	V _{C_SHED}				675		mV
V _C Phase 2 Add Threshold (Rising)	V _{C_ADD}				750		mV
V _C Source Current	I _{VC_SOURCE}				-30		μA
V _C Sink Current	I _{VC_SINK}				30		μA
V _{OUT} Range	V _{OUT}			9		60	V
V _{OUT} Regulation Accuracy		V _{OUT} = 9V Typical	This specification is valid over the full operating temperature range	8.8	9	9.2	V
		V _{OUT} = 60V Typical	This specification is valid over the full operating temperature range	58	60	62	

(特に指定のない限り、各仕様は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{ENABLE} = 12\text{V}$ における値です)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS		MIN	TYP	MAX	UNITS	
Oscillator								
Switching Frequency	f_{SW}	$R_T = 523k\Omega$	This specification is valid over the full operating temperature range	90	100	110	kHz	
		$R_T = 11k\Omega$		1.8	2	2.2	MHz	
Minimum Off Time	$t_{GATE_OFF_MIN}$	This specification is valid over the full operating temperature range		35	55	77	ns	
Minimum On Time	$t_{GATE_ON_MIN}$			70			ns	
SYNC Input Low	V_{SYNC_IL}			0.4			V	
SYNC Input High	V_{SYNC_IH}			1.6			V	
Spread Spectrum Frequency Range				100			122	$\%f_{SW}$
Spread Spectrum Modulation Frequency				1.0			kHz	
Logic								
PGOOD Output Low	V_{PGOOD_OL}	$I_{PGOOD} = 1mA$		300			mV	
PGOOD Upper Limit		Fraction of Programmed V_{OUT}		105			%	
PGOOD Lower Limit		Fraction of Programmed V_{OUT}		95			%	
Gate Driver								
Driver Pull-UP $R_{DS(ON)}$	R_{GATE_UP}			1			Ω	
Driver Pull-DOWN $R_{DS(ON)}$	R_{GATE_DN}			1			Ω	
SPI Interface								
CS, SCK, SDI Input Low Voltage	V_{SPI_IL}			0.8			V	
CS, SCK, SDI Input High Voltage	V_{SPI_IH}			1.7			V	
t_{CSI} , CS Idle Time	t_{CSI}			500			ns	
t_{SC} , CS Setup Time	t_{SC}			300			ns	

(特に指定のない限り、各仕様は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{ENABLE} = 12\text{V}$ における値です)

PARAMETER	SYMBOL	CONDITIONS/COMMENTS	MIN	TYP	MAX	UNITS
t_{HC} , CS Hold Time	t_{HC}		300			ns
t_{SD} , SDI Setup Time	t_{SD}		300			ns
t_{HD} , SDI Hold Time	t_{HD}		300			ns
t_{CP} , SCK Clock Period	t_{CP}		750			ns
t_{CW} , SCK Pulse Width	t_{CW}		350			ns
t_{WDT} , Watch Dog Timer Expiration Time	t_{WDT}		20			ms

タイミング図

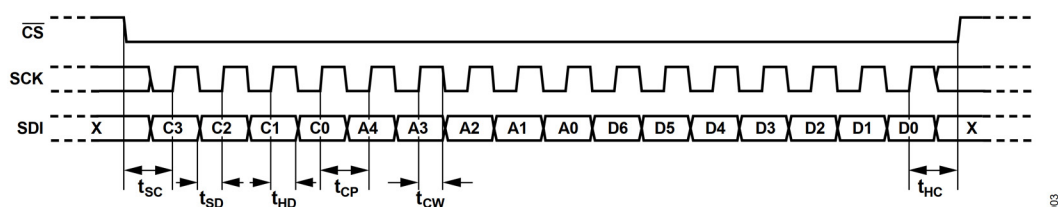


図 3. タイミング図

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ です。

表 2. 絶対最大定格

PARAMETER	RATING
V_{IN} , ENABLE, SNSP1, SNSP2	40V
SNSP1-SNSN1, SNSP2-SNSN2	$\pm 0.3\text{V}$
V_{OUT} , PGOOD	62V
RT, GATE1, GATE2, CLKOUT, V_C	(¹)
SYNC/SPRD	6V
SDI, SCK, $\overline{\text{CS}}$, MODE	6V
INTV _{CC}	6V
Operating Junction Temperature (² , ³)	-40°C to 150°C
Storage Temperature Range	-60°C to 150°C

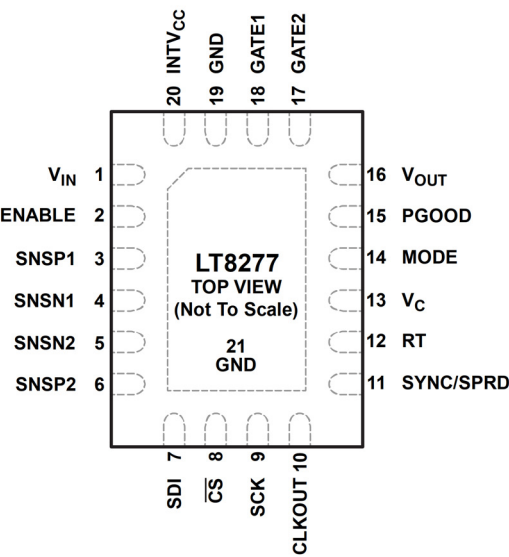
¹ GATE1 ピン、GATE2 ピン、および CLKOUT ピンは、内蔵スイッチによって GND または INTV_{CC} のいずれかに駆動されます。これらのピンや RT ピンを外部電源に接続しないでください。

² LT8277R は、 -40°C ～ 150°C の動作ジャンクション温度範囲全体にわたって性能仕様を満たすように設計されています。ジャンクション温度が高い場合は動作寿命が低下します。 125°C を超えるジャンクション温度では動作寿命が定格値より短くなります。

³ LT8277 は、一時的な過負荷状態からデバイスを保護することを目的とした過熱保護機能を備えています。ジャンクション温度が最大動作ジャンクション温度を超えると、過熱保護機能が作動します。仕様規定された最大動作ジャンクション温度を超えて連続動作させると、デバイスの信頼性を損なうおそれがあります。

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

ピン配置およびピン機能の説明



NOTES
1. T_{JMAX} = 150°C, θ_{JA} = 52°C/W.
2. EXPOSED PIN. EXPOSED PIN = GND. THE EXPOSED PAD (PIN 21) MUST BE SOLDERED TO PCB GND. PIN 19 IS INCLUDED AS A GROUND PIN FOR ROUTING CONVENIENCE ONLY.

004

図 4. ピン配置図

表 3. 端子説明

ピン	名称	説明
1	V _{IN}	入力電源ピン。0.1μF 以上のローカル・バイパス・コンデンサをこのピンの近くに配置する必要があります。
2	ENABLE	イネーブルおよび低電圧ロックアウト・ピン。このピンの電圧が 1.26V（標準値）を下回ると、スイッチングが停止してデバイスはシャットダウンします。再び 1.26V を超えるときには、約 60mV のヒステリシスが加えられます。このピンを 1.4V を超えるロジック・レベルでハイに駆動するか、0.3V を下回るロジック・レベルでローに駆動すると、単純なオン／オフ機能の実現でき、抵抗分圧器を介して V _{IN} に接続すると、高精度の入力低電圧シャットダウン閾値を設定できます。
3, 6	SNSP1, SNSP2	インダクタと直列に接続された電流センス抵抗の正端子の接続ポイント。これらのピンは、フェーズごとにセンス抵抗のハイサイドにケルビン接続する必要があります。詳細については、 アプリケーション情報のセクションにある PCB レイアウトのガイドライン を参照してください。
4, 5	SNSN1, SNSN2	インダクタと直列に接続された電流センス抵抗の負端子の接続ポイント。これらのピンは、フェーズごとにセンス抵抗のローサイドにケルビン接続する必要があります。詳細については、 アプリケーション情報のセクションにある PCB レイアウトのガイドライン を参照してください。
7	SDI	SPI ポート用のデータ入力ピン。

8	$\overline{\text{CS}}$	SPI ポート用のチップ選択ピン。
9	SCK	SPI ポート用のシリアル・クロック入力ピン。すべてのシリアル・データ転送は、このクロックの立上がりエッジでサンプリングされます。
10	CLKOUT	内部クロックのバッファされたバージョン。バッファされたバージョンはフェーズ 1 のスイッチング・クロックと 45° または 90° の位相差があります。このピンは、必要ない場合にはハイ・インピーダンス・モードに設定可能です。
11	SYNC/ SPRD	SYNC/SPRD ピンは、内蔵発振器を外部ロジック・レベル信号に同期させるのに使用可能です。内部のスペクトラム拡散周波数変調を有効にするには INTV _{CC} に接続し、使用しない場合にはグラウンドに接続するか、オープンのままにします。
12	RT	スイッチング周波数調整ピン。GND との間に抵抗を接続して周波数を設定します。このピンはオープンのままにしないでください。
13	V _c	ループを安定させるのに RC ネットワークと共に使用されるトランスコンダクタンス・エラー・アンプの出力ピン。補償の詳細については、 アプリケーション情報 のセクションを参照してください。
14	MODE	ウェイクアップ・タイマーとウォッチドッグ・タイマーのモード選択ピン。このピンを INTV _{CC} に接続すると、V _{OUT} が 60V にプログラムされてウェイクアップし、ウォッチドッグ・タイマーの期限が切れると 60V に戻ります。このピンを INTV _{CC} /2 に接続するか、オープンのままにすると、V _{OUT} が 36V に設定されてウェイクアップし、ウォッチドッグ・タイマーの期限が切れると 36V に戻ります。このピンをグラウンドに接続すると、ウォッチドッグ・タイマーが無効になり、ENABLE がハイになった後、有効な SPI コマンドが出力電圧のターゲットをプログラムするまでウェイクアップが遅延します。
15	PGOOD	パワー・グッド・インジケータ・ピン。プログラムされたレギュレーション・ターゲットから出力電圧がおおよそ±5%を超えて外れると、オープンドレインのロジック出力が GND に引き下げられます。
16	V _{OUT}	出力電圧検出ピン。他に、入力電圧が 5V を下回ると、INTV _{CC} に電力を供給します。出力のレギュレーション・ターゲットは、SPI ポートを介してプログラムされます。0.1μF 以上のローカル・バイパス・コンデンサをこのピンの近くに配置する必要があります。
17, 18	GATE2, GATE1	N チャンネル MOSFET ゲート・ドライバの出力ピン。INTV _{CC} と GND を切り替えます。IC がサーマル・シャットダウンになった場合、または INTV _{CC} が低電圧ロックアウトを下回るか、IC が ENABLE ピンによってシャットダウンされた場合、GND に駆動されます。
20	INTV _{CC}	内蔵低ドロップアウト・レギュレータの出力ピン。INTV _{CC} は 5V に安定化され、4.7μF のバイパス・コンデンサを必要とします。このレギュレータは内部回路に電力を供給し、特定の外部負荷を接続すると、デバイスの動作を妨げることがあります。
19, 21	GND	グラウンド・ピン。露出パッド (21 番ピン) は PCB のグラウンドにハンダ付けする必要があります。19 番ピンがグラウンド・ピンとして含まれているのは、専ら配線引き回しの便宜のためです。

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

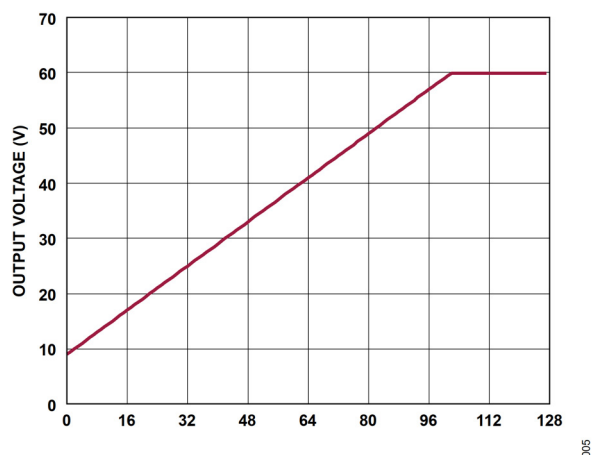


図 5. V_{OUT} のレギュレーション・ポイントとプログラムされた SPI コードの関係

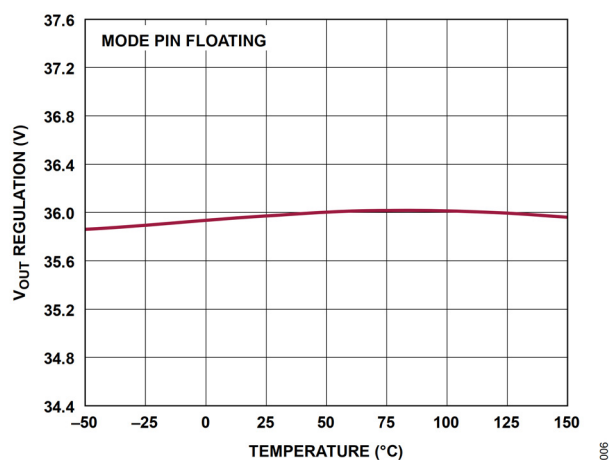


図 6. 36V の V_{OUT} レギュレーションと温度の関係

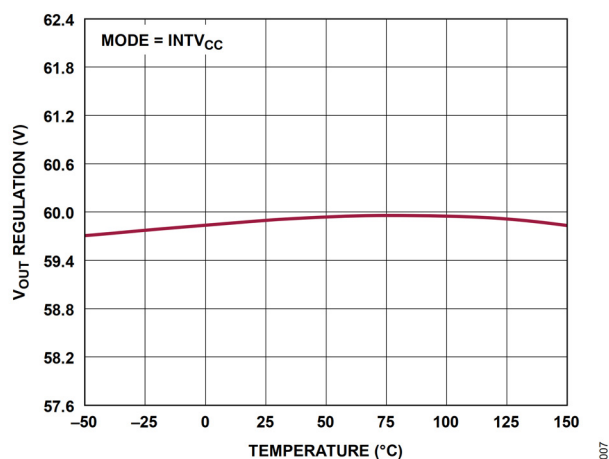


図 7. 60V の V_{OUT} レギュレーションと温度の関係

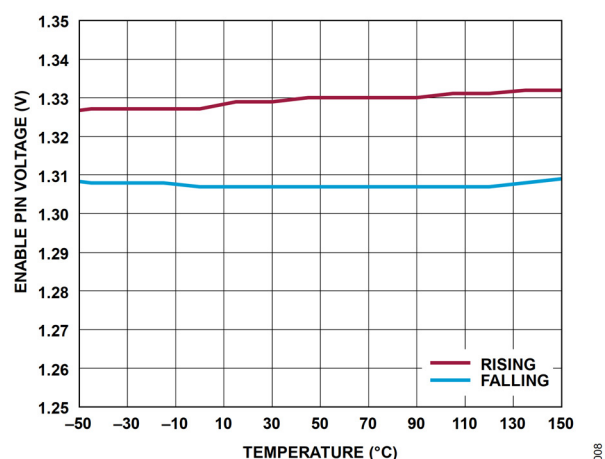


図 8. ENABLE ピンのシャットダウン閾値と温度の関係

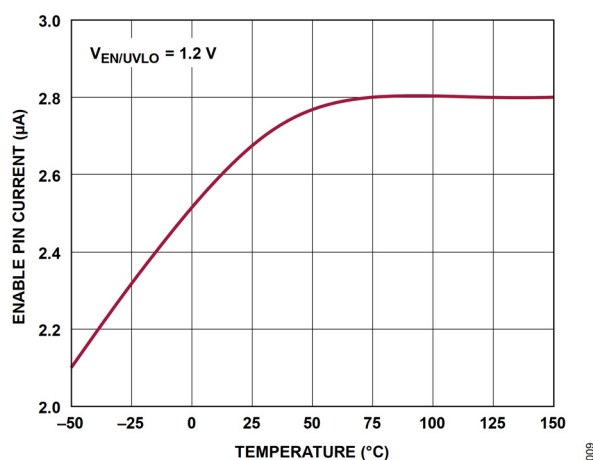


図 9. ENABLE ピンのヒステリシス電流と温度の関係

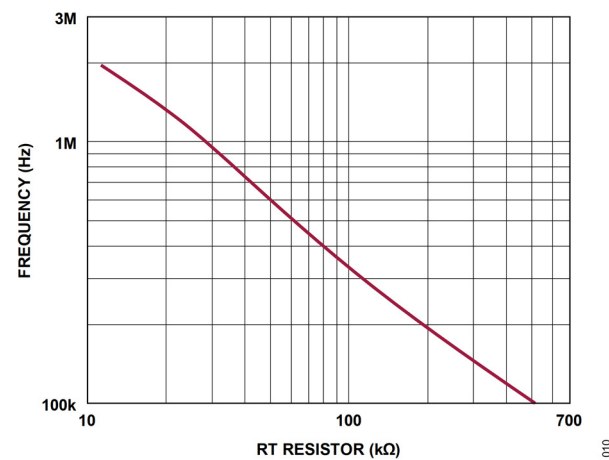


図 10. スイッチング周波数と R_T の関係

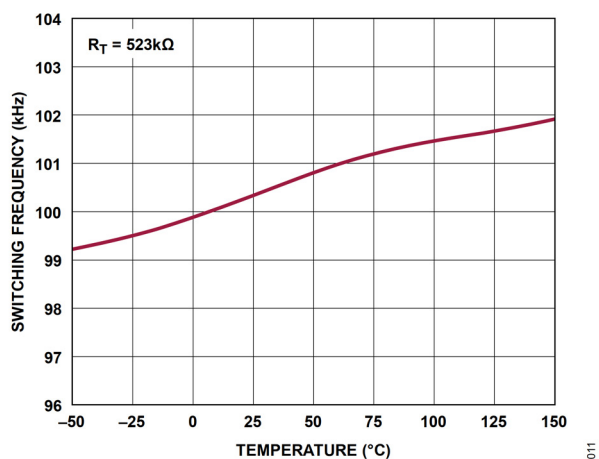


図 11. スイッチング周波数（100kHz）と温度の関係

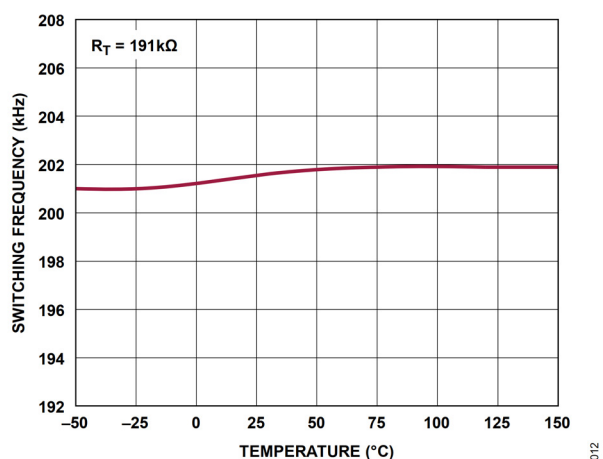


図 12. スイッチング周波数（200kHz）と温度の関係

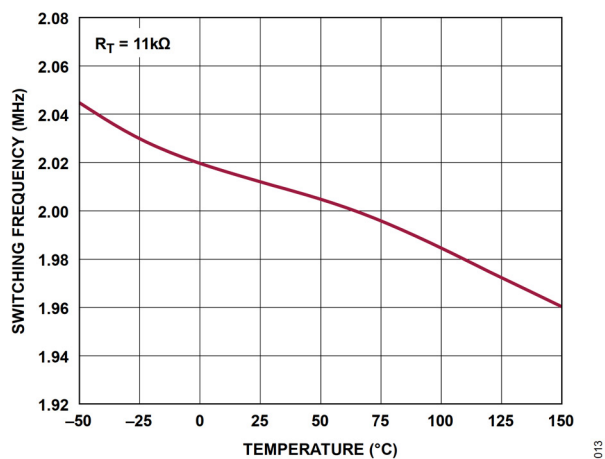


図 13. スイッチング周波数（2MHz）と温度の関係

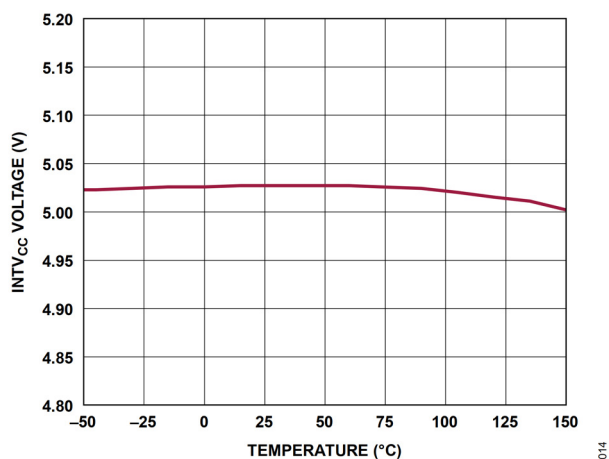


図 14. $INTV_{CC}$ 電圧と温度の関係

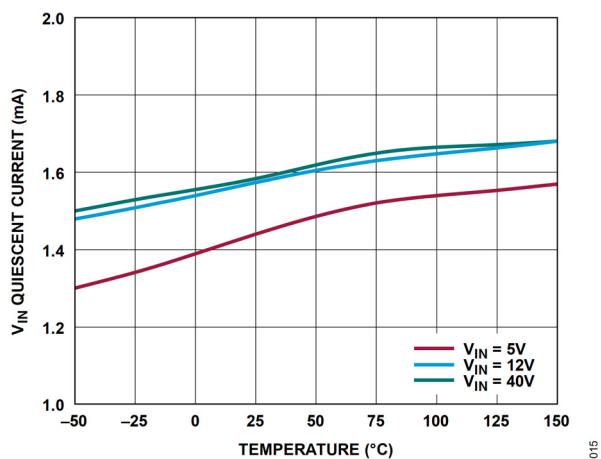


図 15. V_{IN} の静止電流と温度の関係

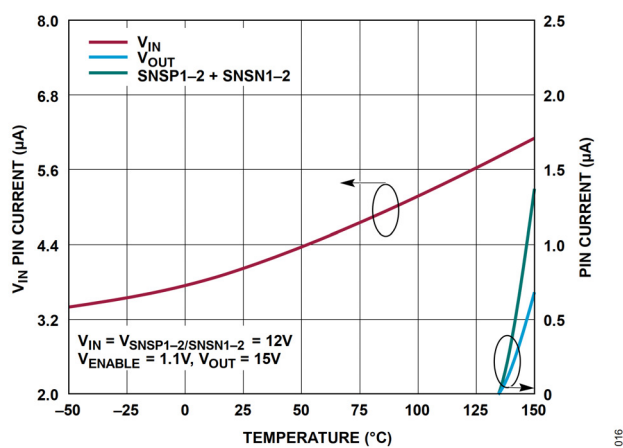


図 16. シャットダウン電流と温度の関係

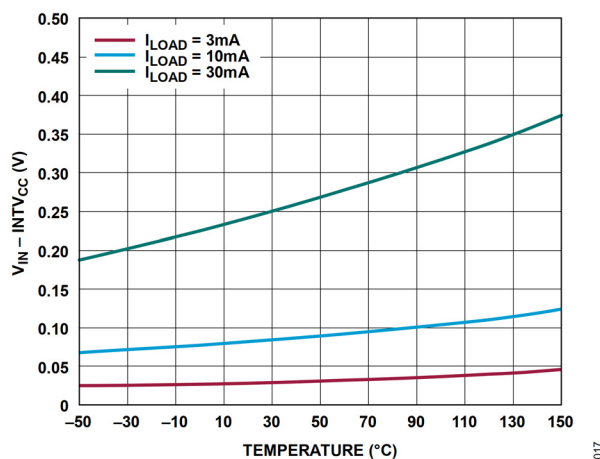


図 17. INTV_{CC} のドロップアウトと温度の関係

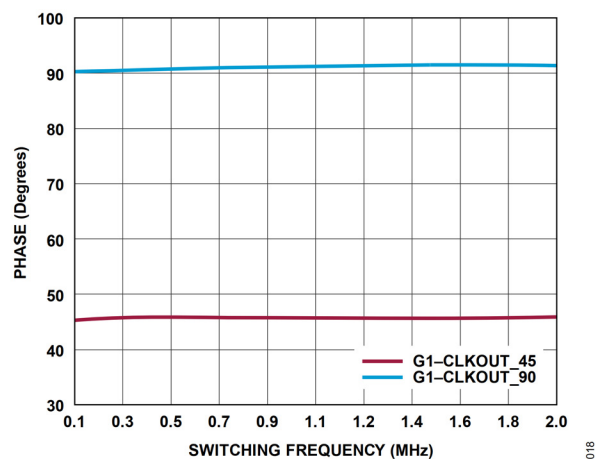


図 18. GATE1~CLKOUT の位相差とスイッチング周波数の関係

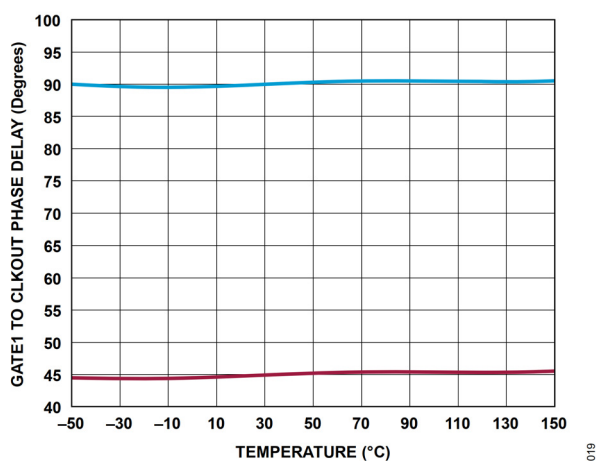


図 19. 100kHz における GATE1~CLKOUT の位相差と温度の関係

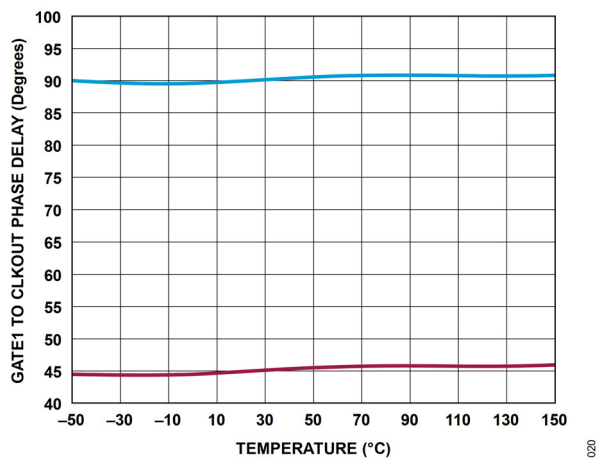


図 20. 200kHz における GATE1~CLKOUT の位相差と温度の関係

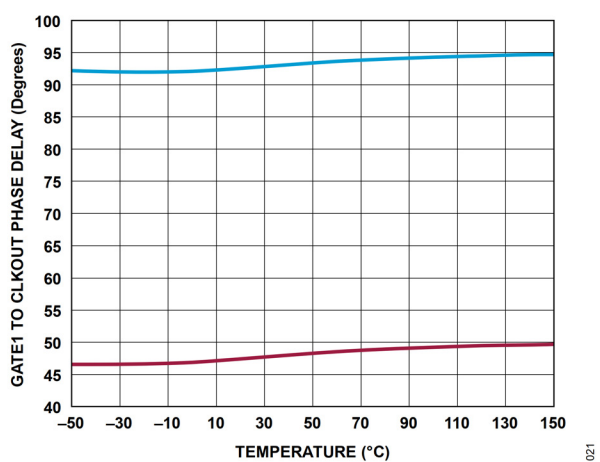


図 21. 2MHz における GATE1~CLKOUT の位相差と温度の関係

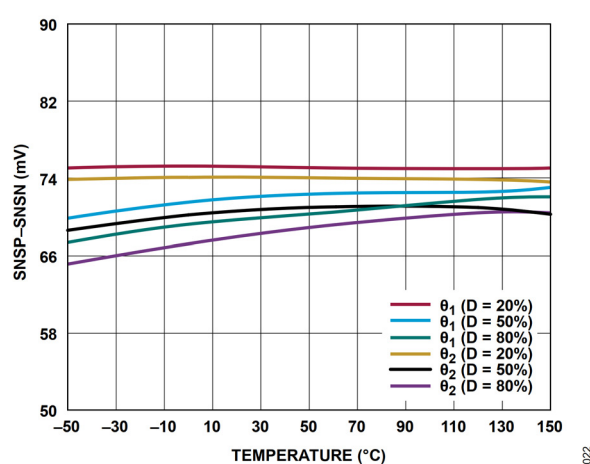


図 22. SNSP-SNSN 制限値と温度の関係

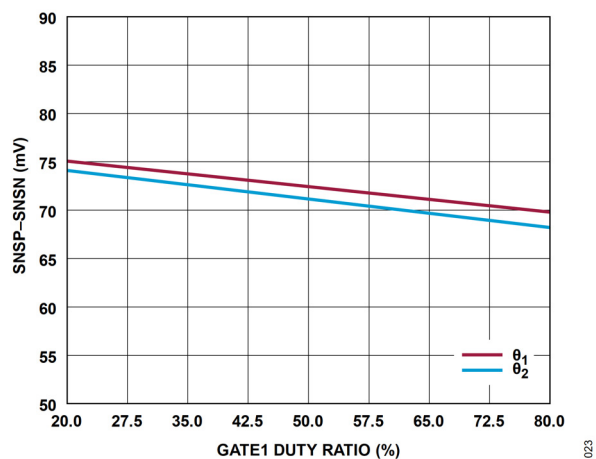


図 23. SNSP-SNSN 制限値と両フェーズのゲート・デューティ・サイクルの関係

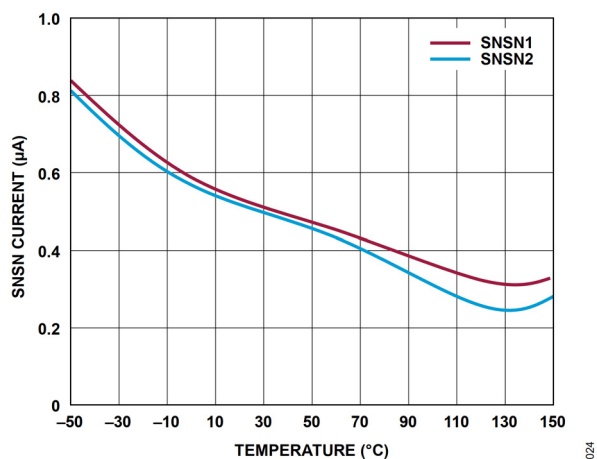


図 24. SNSN1 および SNSN2 のピン電流と温度の関係

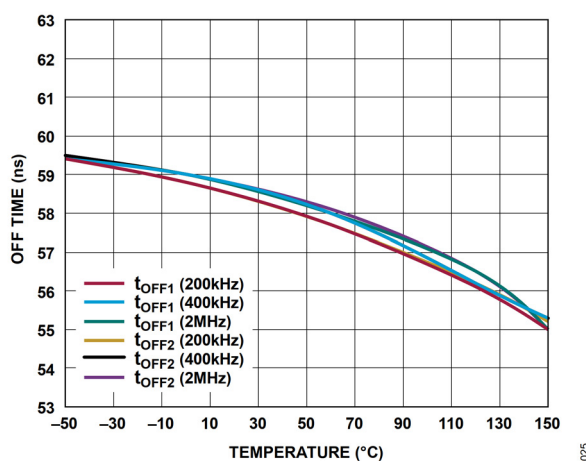


図 25. 最小オフ時間と温度の関係

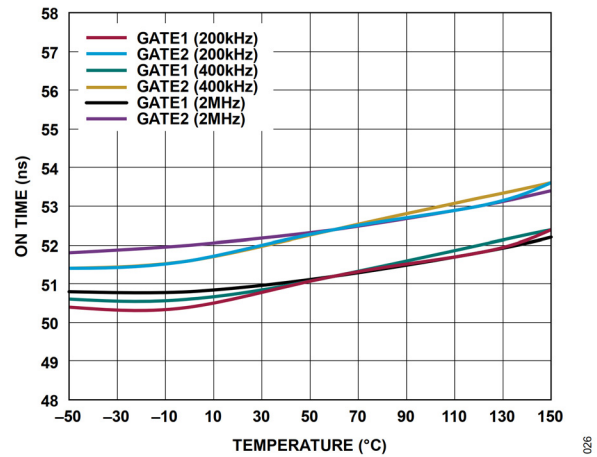


図 26. 最小オン時間と温度の関係

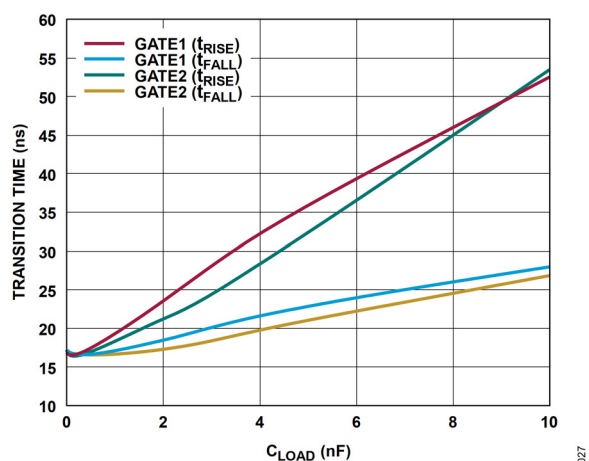


図 27. ゲートの立上がり時間および立下がり時間と負荷容量の関係

ブロック図

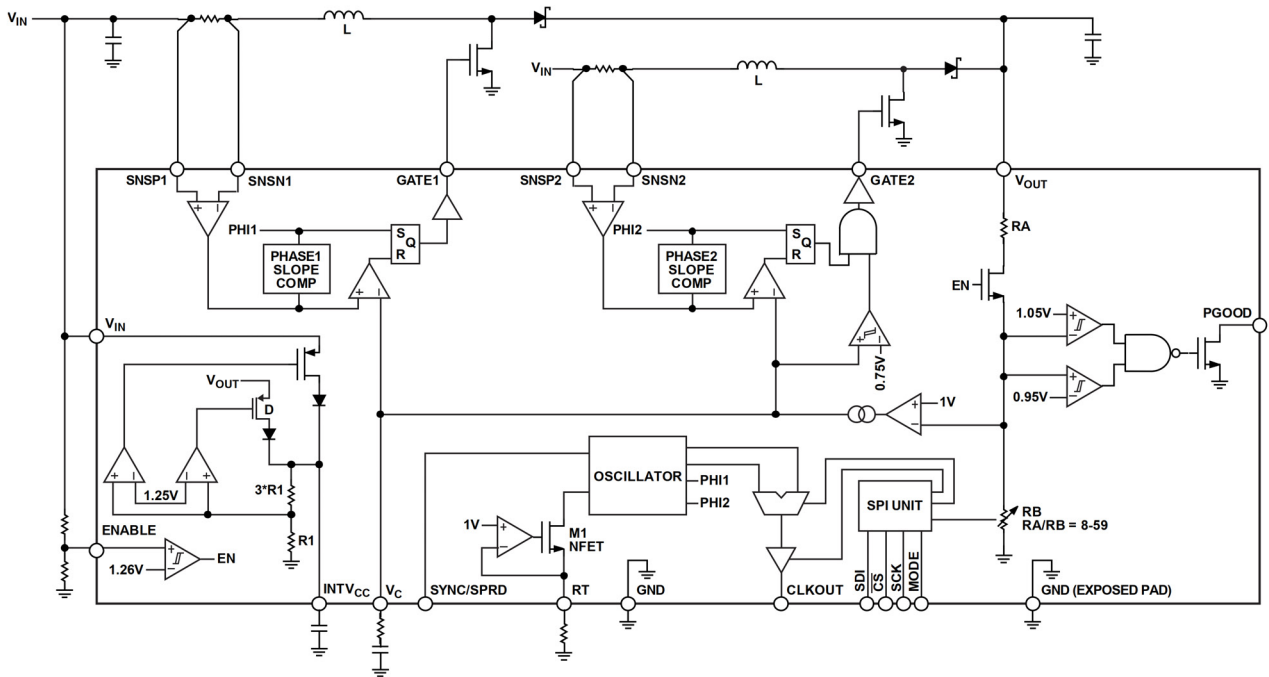


図 28. ブロック図

動作原理

LT8277 は、マルチフェーズの固定周波数ピーク電流モード昇圧 DC/DC コントローラです。それぞれの LT8277 は、互いに位相が 180° ずれて動作する 2 つの電力段を制御します。最大 4 つの LT8277 デバイスを連携して動作させることで、4 フェーズ構成または 8 フェーズ構成が可能になります。以下の説明を適切に理解するには、図 28 を参照してください。

各フェーズには、そのフェーズと関連したクロックからのパルスによってセットされる SR ラッチが含まれています。SR ラッチがセットされている間は、ゲート・ドライバがそのフェーズの外付け NMOS スイッチをオンにします。SR ラッチは、電圧差 SNSP-SNSN がエラー・アンプによって指示される値を超えるとリセットされます。エラー・アンプの出力 V_C で両フェーズの電流が指示されます。エラー・アンプでは、内蔵のプログラマブルな抵抗分圧器で測定される出力電圧と 1V の内部リファレンスを比較します。この分圧器の中央で見た V_{OUT} の分率が 1V を超えるか下回る場合、エラー・アンプは V_C ノードの電圧を動かして負荷に流れ込む電流を変化させます。

V_C と SNSP-SNSN ターゲットの関係が十分に制御されているため、複数の LT8277 デバイスを V_{IN} 、 V_{OUT} 、 V_C と接続し、すべてを並列に結び付けることができます。追加のフェーズを加えることで、入出力容量の値が同程度であれば入出力リップルを低減し、EMI 性能を改善し、PCB の熱設計を容易なものとします。マルチフェーズ動作の効果があり得られない軽負荷における損失を低減するために、LT8277 では、 V_C の電圧によってインダクタのピーク電流がプログラムされた制限値の約 12.5%未満に設定されると、2 つ目のフェーズをシャットダウンします。 V_C の電圧によってインダクタのピーク電流がプログラムされた制限値のおよそ 25%を超えるように設定されると、2 つ目のフェーズが動作を再開します。

2 つのコンパレータが V_{OUT} を常に監視して、 V_{OUT} がプログラムされた値の 5%（標準値）以内にとどまっていれば PGOOD をアサートします。SPI ポート・ユニットは、内蔵分圧器の比を制御することに加えて、CLKOUT ピンの動作も設定します。マルチフェーズのマルチチップ動作では、あるチップの CLKOUT ピンを使用して次のチップの SYNC/SPRD ピンを駆動します。

アプリケーション情報

LT8277 の目的は、高出力の事前昇圧電源の設計を簡略化することです。このデバイスのシンプルで柔軟性の高いインターフェイスによって、チップ外の部品点数を最小限に抑えながら幅広い範囲の電圧および電力のレベルが可能になります。

SPI 設定インターフェイスの使用

LT8277 は、単一の 12 ビット・シフト・レジスタを中心に構築された最小限の書込み専用 SPI インターフェイスを備えています。このインターフェイスは、出力電圧を設定するためのビット、クロック出力ピン（CLKOUT）を設定するためのビット、ソフトスタートを設定するためのビット、軽負荷におけるフェーズ 2 のドロップアウトを切り替えるためのビットを備えており、これらのビットが 12 ビットのコマンド・ワードとして編成されています。

表 4. SPI の動作設定

BIT POSITION	DEFAULT	RESET BY WDT	FUNCTION
11	-	No	Reserved, Set This Bit to 0
10	0	No	Soft-Start Speed (1: 4x Faster; 0: Default Speed)
9	0	No	Phase 2 at Light Load (1: Keep; 0: Drop)
8	0	No	Enable CLKOUT Pin Output (1: Enable; 0: Disable)
7	0	No	CLKOUT Pin Phase (0:90°, 1:45°)
6-0	Set by MODE	Yes	Program This Field as: $2 \times (V_{OUT} - 9V)$

SPI インターフェイス上のコマンドはコマンドの先頭に付加される 4 ビットの CRC で保護されており、その結果、SPI コマンド・ワードのビット総数は 16 になります。ウォッチドッグ・タイマーは、有効な CRC を備えたコマンドが周期的に（少なくとも 20ms ごとに 1 回）完了しない場合、SPI レジスタをデフォルト設定にリセットします。WDT の期限が切れると、MODE ピンを GND に接続して WDT を無効にしない限り、プログラムされた出力電圧は MODE ピンで指定された起動状態に戻ります。

表 5. MODE ピンの設定

MODE	WATCHDOG TIMER	DEFAULT V_{OUT}
0V	Disabled	-
INTVCC/2	Enabled	36V
INTVCC	Enabled	60V

4 ビットの CRC は多項式 $x^4 + x + 1$ を使用し、シフト・レジスタの 4 ビットすべてをロジック 1 に初期化します。これにより、全ビット 0 のコマンドが確実に無効となります。この CRC は、次の C 関数によって、符号なし整数の下位 12 ビットを占める有効なコマンド・ワードの先頭に付加されています。

```
unsigned int add_crc(unsigned int in)
```

```
{
    unsigned int i = 0,
        p = 0x9800,
        x = (in << 3);
    while (i < 12) {
        if ((x ^ p) < x) x ^= p;
        p >>= 1;
        ++i;
    }
    return ((x ^ 1) << 12) | in;
}
```

インダクタの選択

プログラムされたインダクタ電流制限値より高い飽和電流を持つインダクタを、ある程度のマージンを付けて選択します。インダクタンス要件は、スイッチング周波数、プログラムされた電流制限値、入力電圧に基づいて変わることがあります。各フェーズに必要なインダクタンスを推定するには、式 1 を使用します。マージンを追加することを推奨します。

$$L_X > \frac{V_{IN}}{0.3I_{LMAX}f_{SW}} \quad (1)$$

並列 RC 電流センシングを使用する場合、等価直列抵抗の制限範囲が適切なインダクタを選択するようにしてください。製造元一覧を表 6 に示します。

表 6. インダクタの推奨製造元

NAME	WEBSITE
Würth Elektronik	www.we-online.com
TDK	www.tdk.com
Vishay	www.vishay.com
Coilcraft	www.coilcraft.com

入力コンデンサの選択

入力コンデンサはデバイスおよび電力段に過渡電流を供給します。多くの場合、X7R 型のセラミック・チップ・コンデンサが最善の選択になります。デバイスが受ける最大入力電圧より電圧定格がおおよそ 60% 高いコンデンサを選択してください。昇圧コンバータまたは SEPIC コンバータでは、多くの場合、入力コンデンサが出力コンデンサより小さくなります。入力コンデンサを選択するには式 2 を使用します。この関係は、インダクタが上述したガイドラインに沿って選択されたことを前提にしています。ここで、 n はフェーズの数を表します。マージンを追加することを推奨します。

$$C_{IN} > \frac{0.15 \cdot I_{LMAX}}{n \cdot V_{RIPPLE} \cdot f_{SW}} \quad (2)$$

昇圧コンバータの入力コンデンサに流れる電流は、出力コンデンサに流れる電流より低いのが通例です。入力コンデンサに流れるピーク to ピーク電流の正規化されたグラフを図 29 に示します。

$$\text{Normalized to: } \frac{V_{IN}}{L \cdot f_{SW}} \quad (3)$$

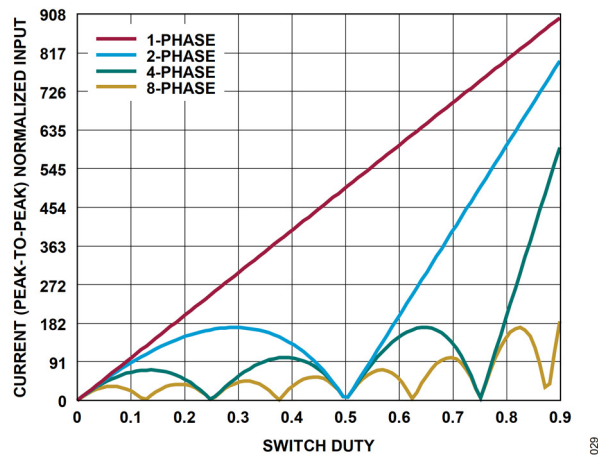


図 29. 昇圧コンバータの正規化された入力コンデンサ・リップル電流

出力コンデンサの選択

出力コンデンサは負荷に過渡電流を供給します。多くの場合、X7R 型のセラミック・チップ・コンデンサが最善の選択になります。ターゲット出力電圧より電圧定格がおおよそ 60%高いコンデンサを選択してください。昇圧コンバータまたは SEPIC コンバータでは、出力コンデンサに流れる電流が大きくなります。出力コンデンサの選択は、スイッチング周波数、負荷電流、フェーズの数 (n)、許容可能なリップル電圧に基づきます。出力コンデンサとスイッチング周波数が同じであれば、フェーズの数を増やすと電圧リップルが減少することに注意してください。この役割には、等価直列抵抗と等価直列インダクタンス (ESR と ESL) が低いコンデンサを使用するのが最適です。マージンを追加することを推奨します。

$$C_O > \frac{I_{LOAD} \cdot (V_{OUT} - V_{IN})}{n \cdot V_{OUT} \cdot V_{RIPPLE} \cdot f_{SW}} \quad (4)$$

出力コンデンサを選択する場合は、電流定格を考慮してください。スイッチ・デューティに対する出力コンデンサの実効値電流のグラフを図 30 に示します。このグラフは DC 負荷電流に対して正規化されています。

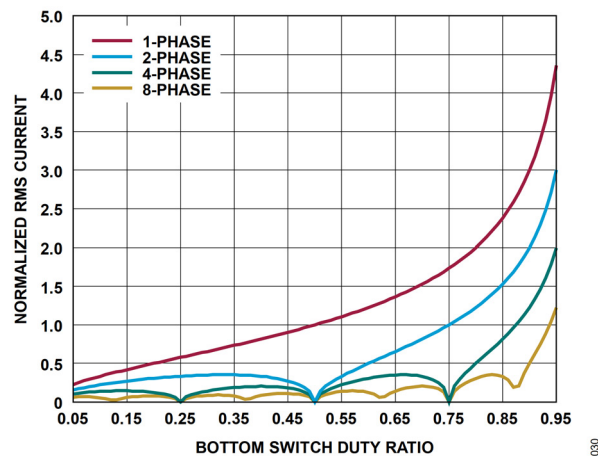


図 30. 昇圧コンバータの正規化された出力コンデンサ・リップル電流 (実効値)

製造元一覧を表 7 に示します。

表 7. コンデンサの推奨製造元

NAME	WEBSITE
Panasonic	industrial.panasonic.com/ww
Wurth Elektronik	www.we-online.com
Murata	www.murata.com
Taiyo Yuden	www.yuden.co.jp

電流センス構造の選択

LT8277 と共に利用可能なインダクタ電流センス方法は 2 つあります。どちらの方法でも、フェーズごとに専用の電流センス構造とインダクタが必要になることに注意してください。電流センス構造はインダクタ電流制限をプログラムします。次にこれが、出力電流制限を決定します。インダクタの選択が上述のガイドラインに適合しているならば、式 5 が出力電流制限値を表しています。関与するフェーズの数 (n) と共に全体の出力電流制限値が増加することに注意してください。

$$I_{LIM(OUTPUT)} = 0.85 \cdot I_{L,MAX} \frac{nV_{IN}}{V_{OUT}} \quad (5)$$

1 つ目の電流センス方法は、 V_{IN} 側にインダクタと直列に接続された抵抗を使用します。SNSP ピンと SNSN ピンで、この抵抗にかかる電圧を監視します。この方法を使用したインダクタ電流制限を図 31 に示します。大電流アプリケーションでは、抵抗の電力消費能力を考慮してください。

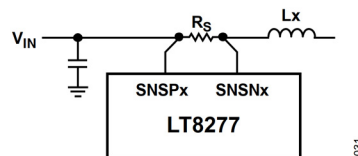


図 31. センス抵抗でプログラムされた入力電流制限

$$I_{L,MAX} = \frac{75mV}{R_S} A \quad (6)$$

一部の大電流アプリケーションでは、許容できない量の電力が直列センス抵抗で消費されることがあります。この場合、並列 RC ネットワークを使用して、インダクタの等価直列抵抗 (ESR) で降下する電圧を再構築します。この方法に使用する部品で大量の電力が消費されることはありませんが、より多くの部品の許容誤差が相互の関係に取り込まれるため、インダクタ電流制限の精度が損なわれる可能性があります。

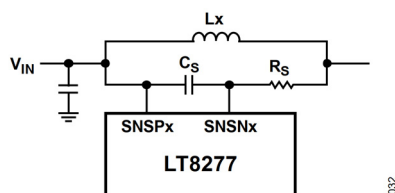


図 32. LT8277 の DCR による電流センシング

$$I_{L,MAX} = \frac{75\text{mV}}{R_{L,ESR}} \text{ A} \quad (7)$$

$$R_S C_S = \frac{L}{R_{L,ESR}} \quad (8)$$

この関係については仕様が明確になっていないため、適切な R と C の値の組み合わせを選んでください。

パワーNMOS の選択

LT8277 と共に使用するパワーNMOS は、ドレイン・ソース間の最大電圧定格がプログラムされた出力電圧およびショットキーの順方向電圧より高いものを選択してください。10V のマージンを追加することを推奨します。このスイッチの連続順方向電流定格は、プログラムされたインダクタ電流制限値を上回る必要があります。高出力アプリケーションでは、電力消費能力を考慮してください。製造元一覧を表 8 に示します。

表 8. パワーNMOS の推奨製造元

NAME	WEBSITE
Vishay	www.vishay.com
Infineon	www.infineon.com
Renesas	www.renesas.com
ON Semiconductor	www.onsemi.com

ショットキー整流器の選択

LT8277 と共に使用するショットキー整流器は、逆電圧定格が目的とする出力電圧ターゲットより高いものを選択してください。10V のマージンを追加することを推奨します。整流器の平均順方向電流定格は $I_{LIM(OUTPUT)}/n$ (n はフェーズの数) より大きく、瞬時順方向電流定格はプログラムされたインダクタ電流制限値より高くなければなりません。製造元一覧を表 9 に示します。

表 9. ショットキーの推奨製造元

NAME	WEBSITE
Vishay	www.vishay.com
ON Semiconductor	www.onsemi.com
Diodes, Inc.	www.diodes.com
Central Semiconductor	www.centrasemi.com
NXP	www.nxp.com

ループ補償

LT8277 および関連する電力段で形成される制御ループを安定させるために、 V_C ピンとグラウンドの間に RC ネットワークを接続します。多くの低周波数アプリケーションでは、4.7nF のコンデンサと 10k の抵抗で十分です。

この値で安定性要件を満たせない場合は、まずコンデンサの値を調整してみてください。応答は安定しているもののリンギングが発生している場合は、抵抗の値を調整してみてください。どちらも効果がない場合は、（可能であれば）電流制限のプログラム値を低くする、出力コンデンサの値を変更する、またはインダクタの値を変更する、のいずれかを検討してください。

スイッチング周波数のプログラム

LT8277 のスイッチング周波数をプログラムするには、 R_T ピンとグラウンドの間に単一の抵抗を接続します。抵抗を選択するには、表 10 を参照してください。部品の値が同じであれば、スイッチング周波数を上げると、入出力電圧リップルが低減し、インダクタ電流リップルが低減しますが、効率が低下する可能性もあることに注意してください。

LT8277 を外部クロックに同期させるには、そのクロックで SYNC/SPRD ピンを駆動します。プログラムされたスイッチング周波数が外部クロック周波数の $\pm 15\%$ の範囲内になるように R_T を選択します。

あらゆるスイッチング・コンバータと同様に、LT8277 も電磁干渉（EMI）を引き起こすことがあります。スイッチング・コンバータが放射する EMI を低減する 1 つの方法は、スペクトラム拡散周波数変調（SSFM）を使用することです。内部 SSFM を有効にするには、SYNC/SPRD ピンを $INTV_{CC}$ に接続します。

表 10. 選択された R_T 値とスイッチング周波数

F_{SW} (kHz)	R_T (k Ω)
100	523
200	191
250	143
300	115
400	82.5
500	63.4
1000	28.0
2000	11.0

ソフトスタートと PGOOD 通知

外付け部品が受けるストレスを低減するために、LT8277 ではソフトスタートを使用します。スイッチングが始まると、電源投入後またはフォールトからの復帰時には、出力電圧ターゲットおよびスイッチング周波数がそれぞれの公称値を著しく下回ります。起動が進行すると、両方の制約が緩和されます。フォールドバックの継続時間は R_T に依存します。ソフトスタートの継続時間は、低スイッチング周波数のアプリケーションでは長くなる可能性があります。SPI インターフェイスはソフトスタートを速めるためのビットを備えており、その継続時間を R_T で設定されるデフォルトのソフトスタート時間の 25% に減少させます。

ソフトスタートの間、LT8277 は、デバイスが定常状態に達することができるように、PGOOD 信号を禁止します。しかし、ソフトスタートが完了すると、出力電圧が SPI ポートを使用してプログラムされた値の 5% 以内にあれば、PGOOD ピンは常にアサートされます。PGOOD ピンはアクティブハイのオープンドレイン信号であり、デバイスに電源が供給されていない間に PGOOD を誤ってアサートするのを防ぐために、 V_{IN} または $INTV_{CC}$ への抵抗プルアップの使用を推奨します。

出力電圧がプログラムされた値をおよそ 5% 超えた場合、 V_C の電圧に関係なく、スイッチングが停止します。出力が SPI ポートを使用してプログラムされた値の 30% 未満に低下した場合も、スイッチングが停止します。短いクールダウン期間を置いた後に、デバイスは、電源が入ったときのように再起動しようとします。

ENABLE の使用

簡単なオン／オフ機能の場合、 $V_{IL}=0.4V$ および $V_{IH}=1.4V$ を使用したロジック信号で ENABLE ピンを駆動します。正確な入力低電圧ロックアウト (UVLO) を設けるには、入力電圧からグラウンドの間にある抵抗分圧器の中央に ENABLE ピンを接続します。ENABLE ピンの電圧が $V_{ENABLE_FALLING}$ を下回ると、デバイスはシャットダウンします。デバイスがシャットダウンしている間、電源電流は著しく低下し、スイッチングが停止します。図 33 に示すように、オフ状態では少量の電流が ENABLE ピンに引き込まれ、プログラマブルなヒステリシスを可能にします。

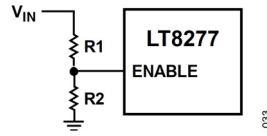


図 33. 正確な UVLO を実現するための抵抗ネットワーク

$$V_{INUVLO,FALLING} = 1.26 \cdot \left(1 + \frac{R1}{R2}\right) \quad (9)$$

$$V_{INUVLO,RISING} = 1.32 \cdot \left(1 + \frac{R1}{R2}\right) + 2.5\mu A \cdot R1 \quad (10)$$

マルチチップ動作

それぞれの LT8277 は、パワー・コンバータの、180° 離れてインターリーブする 2 つのフェーズを制御します。2 つのフェーズは独立したチャンネルではなく、両方とも同じ出力ノードに電流を供給し、指定されたマッチング制限内で同じ電流を負荷に供給することに注意してください。

V_C ピンの上下限範囲は適切に制御されており、複数の LT8277 デバイスが単一の補償ネットワークを共有できるようになります。これにより、更にフェーズを追加できるようになり、各フェーズが 2 フェーズの場合と同じ電流を供給します。システム内の IC ごとに V_C とグラウンドの間にローカルに配置された 100pF 程度の一連の小型コンデンサにより、フェーズ間のピーク電流マッチングが向上します。

適切なフェーズ分離を確保するために、図 34 に示すように、ある LT8277 の CLKOUT ピンを使用して、次のデバイスの SYNC/SPRD 入力を駆動します。CLKOUT を有効にして適切な位相角を選択するように、SPI インターフェイスを設定するようにしてください。4 フェーズ動作では 90° を選択し、8 フェーズ動作では 45° を選択します。すべてのフェーズが同じ SPI コマンドを受け取り、同じ出力電圧を監視する必要があります。4 フェーズ動作および 8 フェーズ動作では、ラインの先頭チップの SYNC/SPRD ピンが、システムにとっては外部同期および内部 SSFM 制御のピンとして機能します。

マルチフェーズ動作により、特定のスイッチング周波数とリップル電圧に対する入出力容量の要件が緩和されます。更に、高出力アプリケーションでは、複数の電力デバイスを備えることが温度管理の助けとなり、シングルフェーズの場合と比べて EMI の低減につながります。マルチフェーズの部品選択に関する詳細については、部品の選択ガイドを参照してください。

マルチフェーズ動作は、軽負荷時の効率を低下させ、シングルフェーズの場合より早くパルス・スキップを発生させる可能性があります。これに対処するために、 V_C の電圧がピーク・インダクタ電流をプログラムされた電流制限値のおよそ 1/8 に設定するポイントを下回ると、LT8277 はその 2 つ目のフェーズをシャットダウンします。2 つ目のフェーズが動作を再開するのは、 V_C の電圧がピーク・インダクタ電流をプログラムされた電流制限値のおよそ 1/4 に設定するポイントを超えた場合です。SPI インターフェイスは、2 つ目のフェーズに軽負荷で動作を継続させるためのビットを備えています。こうした対処で、どちらのフェーズでも非常に軽い負荷で発生するパルス・スキップを防げるわけではありません。

PCB レイアウトのガイドライン

プリント基板 (PCB) レイアウトで、LT8277 の性能を著しく向上させることができます。主要な注目領域は、熱と電磁干渉 (EMI) の 2 つです。参考レイアウトの一例を図 35 に示します。このレイアウト例は 2 層 PCB を表していますが、4 層 PCB を推奨します。

高効率であっても、PCB で消費される電力は重負荷では著しくなることがあります。切れ目のない大きなグラウンド・プレーンを使用して熱を基板全体に拡散させ、ピーク温度を下げます。通常はパワー NMOS デバイスから熱を最も適切に除去できるスイッチ・ノードを、信号配線の上ではなくグラウンド・プレーンの直上にレイアウトします。出力電圧には大面積を使用します。このノードはキャッチ・ダイオードから熱を効果的に取り除けることが多いからです。

EMI を低減するためには、ホット・ループに注意を払ってください。ホット・ループの詳細については、アプリケーション・ノート AN136「非絶縁型スイッチング電源の PCB レイアウトにおける考慮事項」およびアプリケーション・ノート AN139「電源レイアウトと EMI」を参照してください。パワー NMOS およびキャッチ・ダイオードをできる限り互いに近づけてレイアウトし、出力コンデンサがダイオードのカソードからスイッチのソースまで最短経路をとるようにします。スイッチ・ノードにおけるビアは、EMI 性能を著しく悪化させかねません。大きなスイッチ・ノード面積も EMI 性能を悪化させかねませんが、熱性能を向上させる可能性があります。このようなトレードオフを慎重に考慮する必要があります。

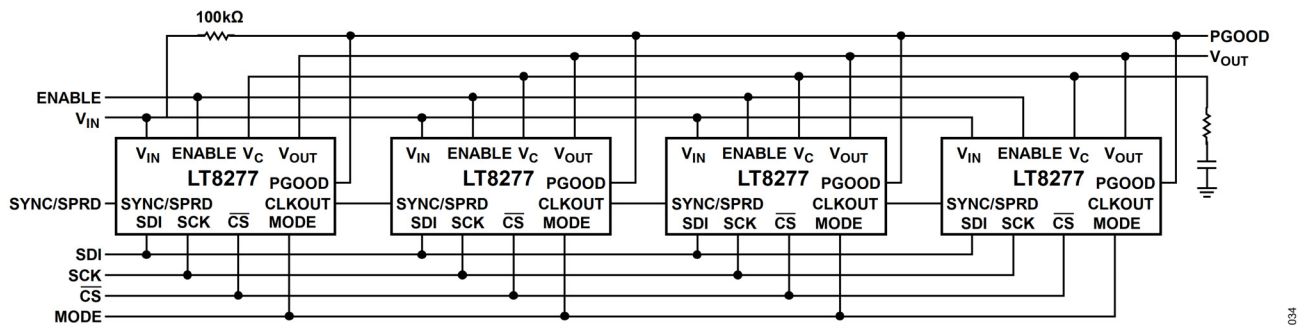
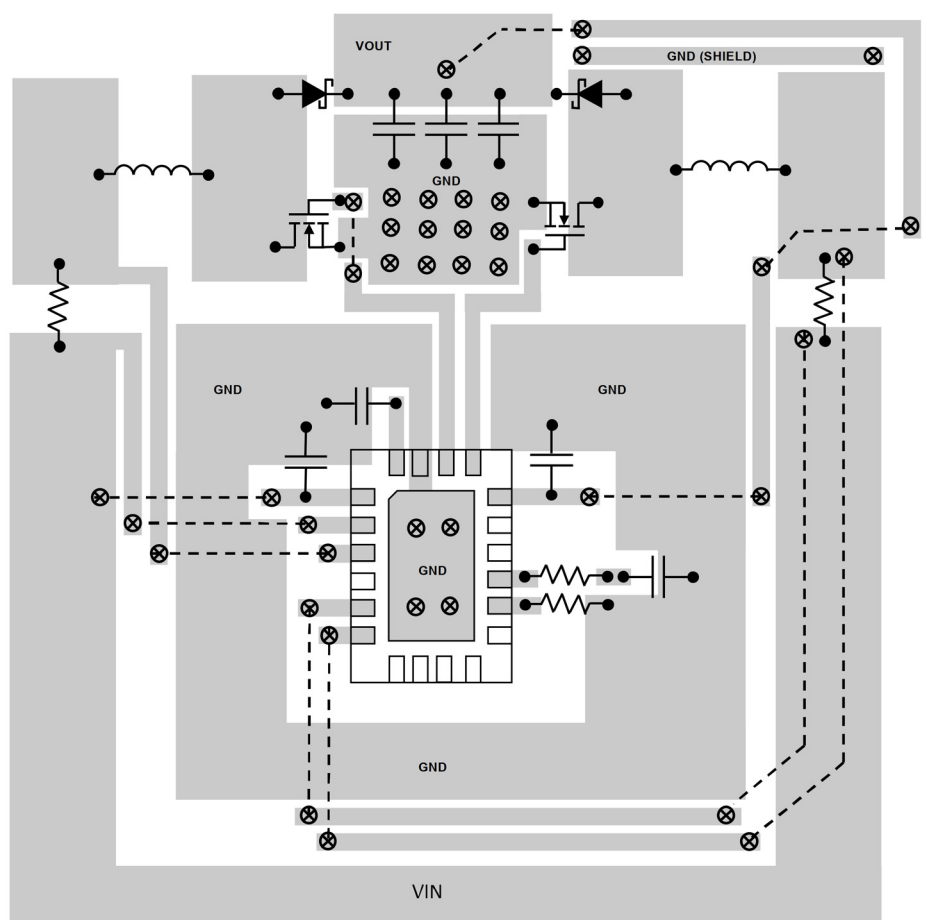


図 34. シングルチップ構成と同じインターフェイスを使用した 8 フェーズ動作の例

PCB レイアウトの考慮事項は他にもあります。インダクタ電流のセンス抵抗は、それぞれの SNSP および SNSN ラインにケルビン接続する必要があります。これらの配線は 2 つ 1 組を保つ必要があります。すなわち、SNSP1 および SNSN1 は互いに隣接して配線する必要があります。フェーズ 2 についても同様です。INTV_{CC} のバイパス・コンデンサを IC に近づけておき、V_{OUT} ピンを出力コンデンサにケルビン接続してください。



035

図 35. LT8277 の参考レイアウト

関連製品

型番	説明	注釈
LTC3862	マルチフェーズ電流モード昇圧 DC/DC コントローラ	最大 12 フェーズ、抵抗でプログラムされた出力電圧
LTC3787	ポリフェーズ同期整流式昇圧コントローラ	同期動作、抵抗でプログラムされた出力電圧、起動後の最小入力電圧 2.5V 入力
LTC3784	60V ポリフェーズ同期整流式昇圧コントローラ	同期動作、最大 60V の入力電圧、抵抗でプログラムされた出力電圧、低静止電流

代表的なアプリケーション回路

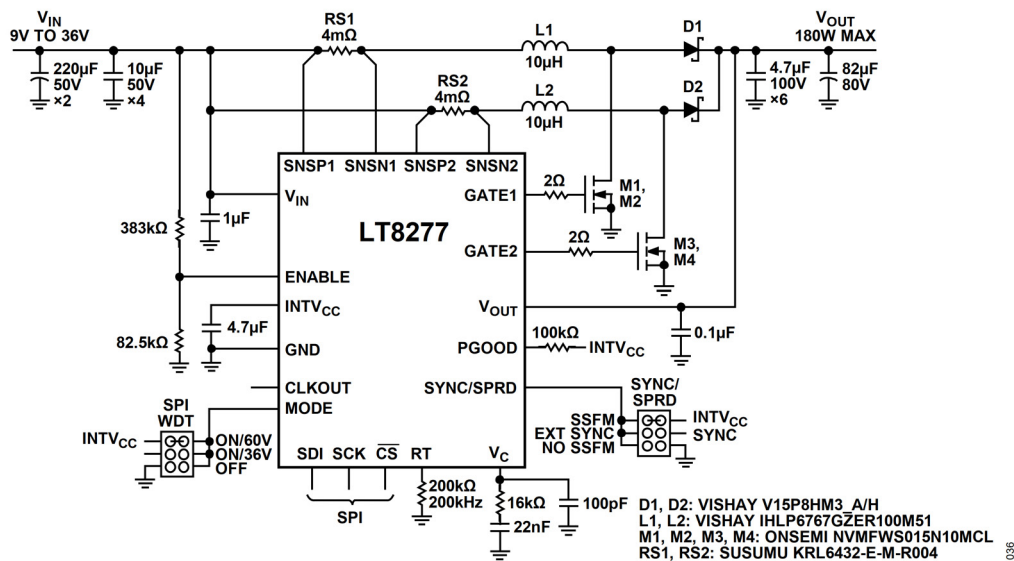


図 36. 180W のオートモーティブ向け事前昇圧コンバータ (SPI 付き)

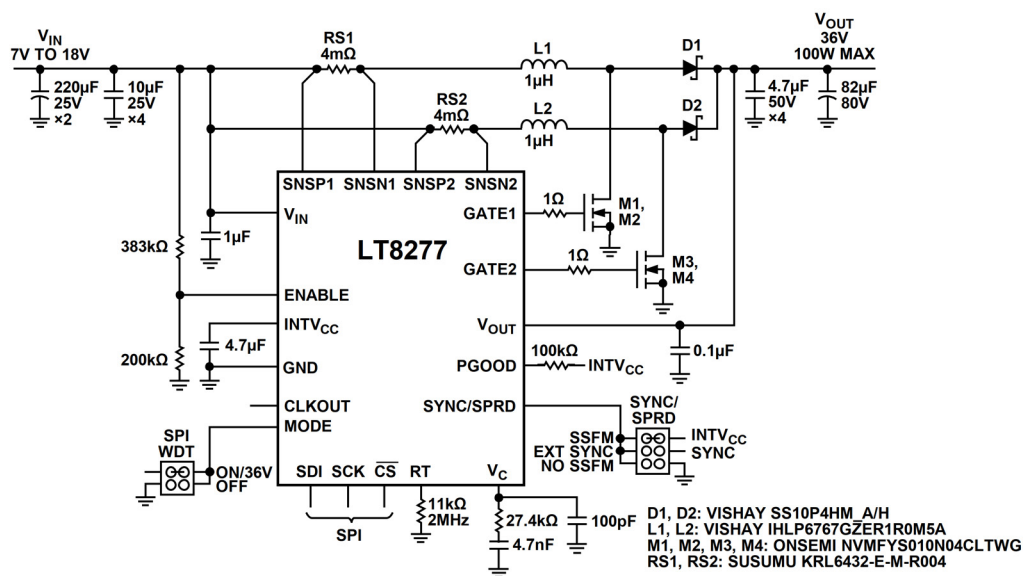


図 37. 36V、100W、2MHz の昇圧レギュレータ (SPI 付き)

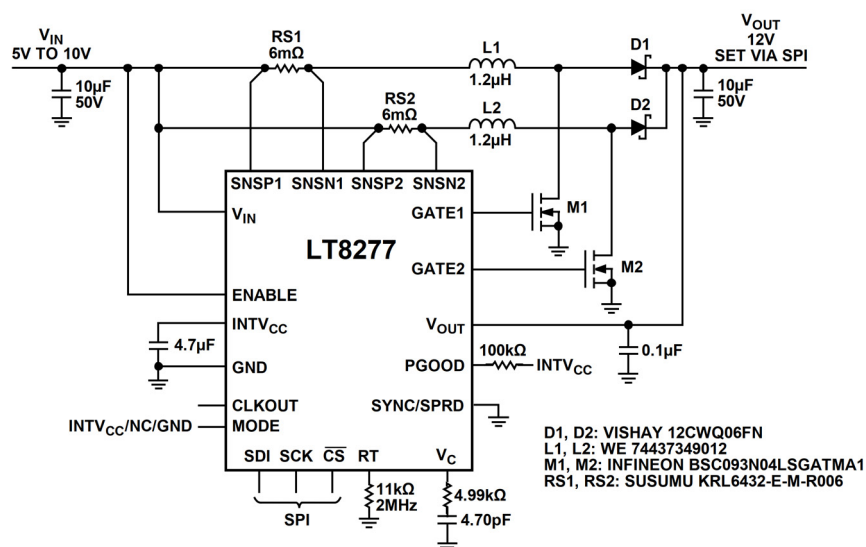


図 38. 12V、60W、2MHz の昇圧レギュレータ (SPI 付き)

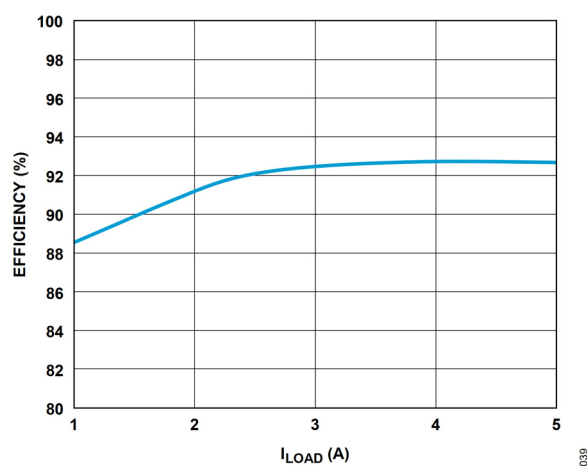


図 39. 12V、60W、2MHz の昇圧レギュレータの効率と負荷電流の関係

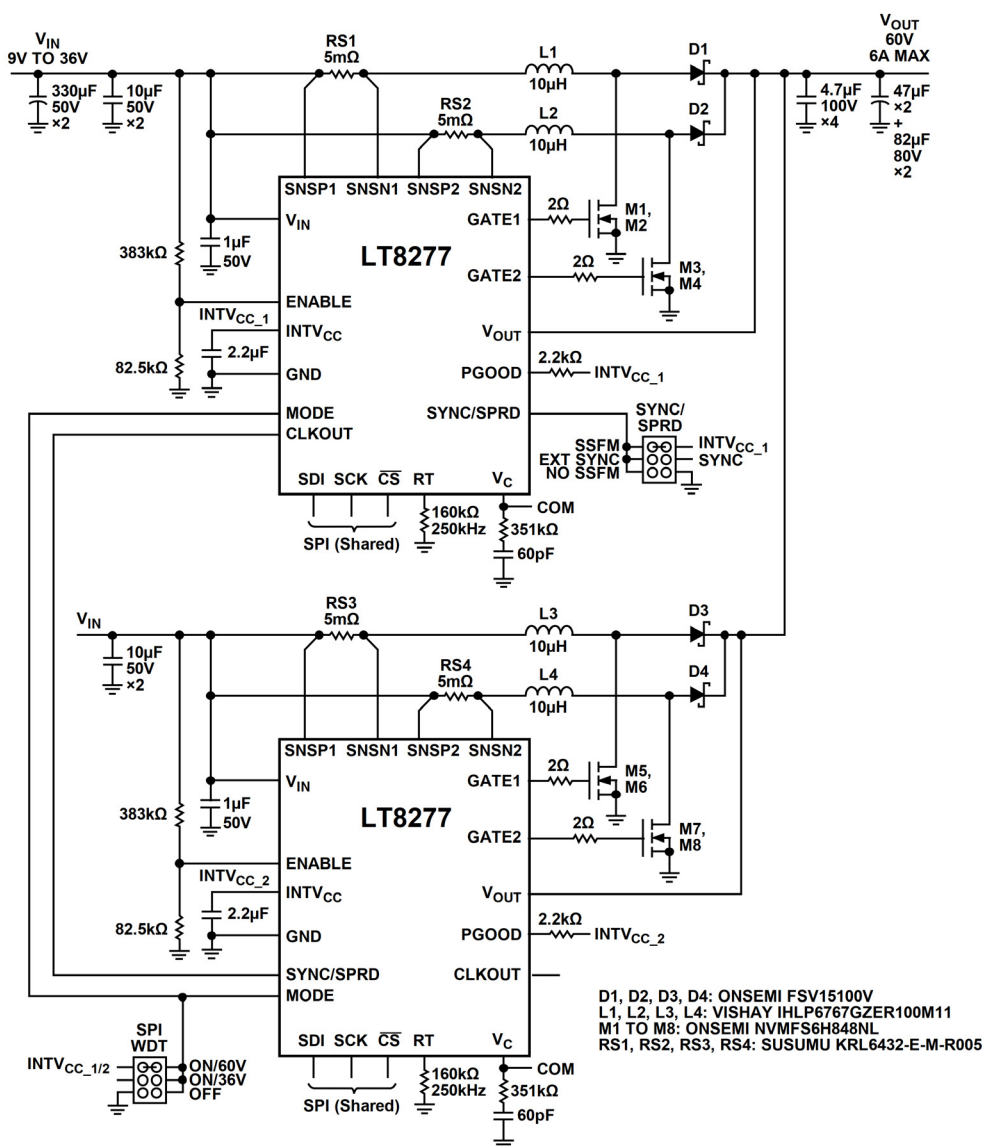


図 40.4 フェーズ、60V、360W、250kHz の昇圧レギュレータ (SPI 付き)

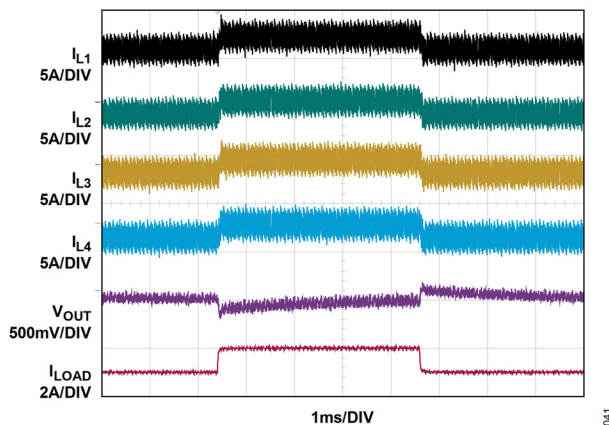


図 41.4 フェーズ、60V、360W、250kHz の昇圧レギュレータの負荷過渡応答

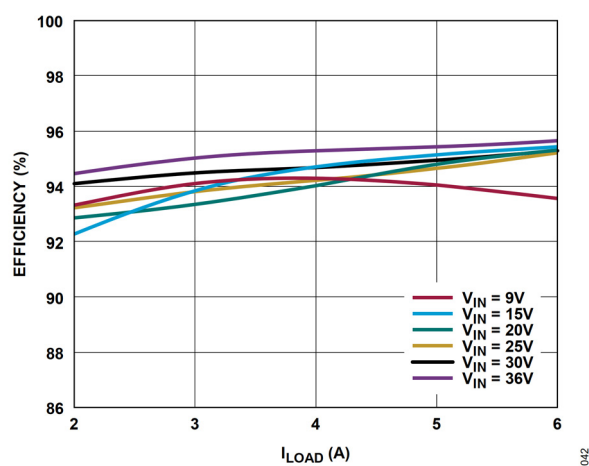
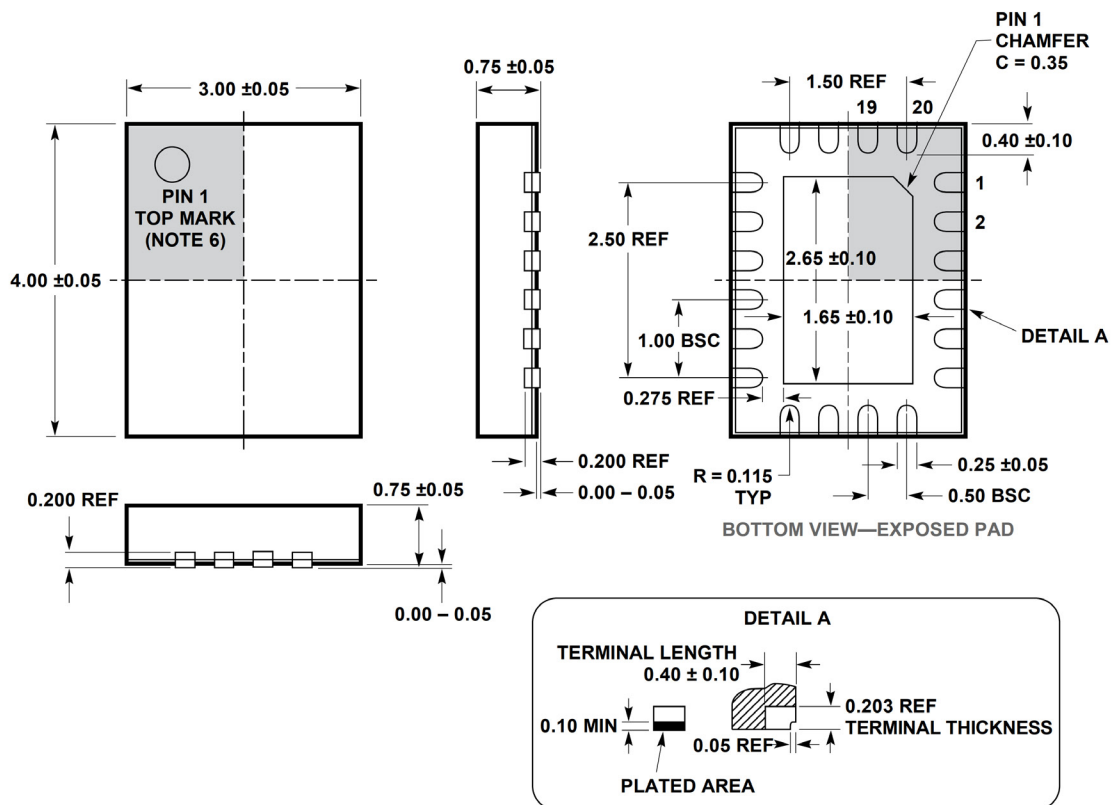


図 42. 4 フェーズ、60V、360W、250kHz の昇圧レギュレータの効率と負荷電流の関係

外形寸法



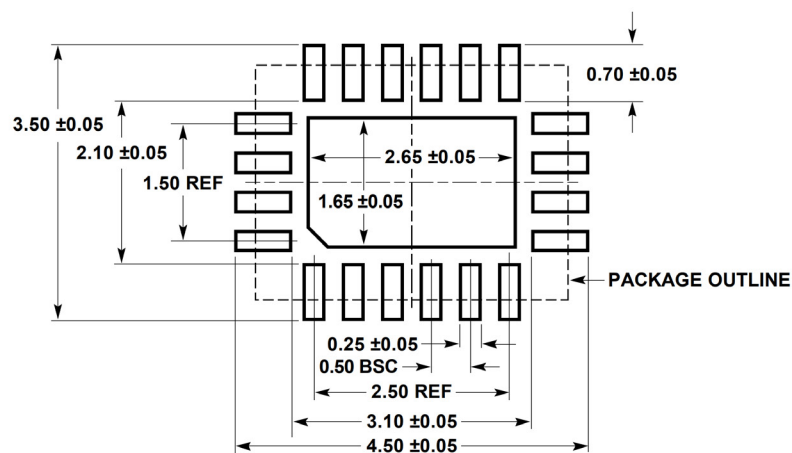
UDCM Package
20-Lead Plastic Side Solderable QFN (3mm × 4mm)
(Reference DWG # 05-08-7020 Rev A)



NOTE:

- NOTE:**
- 1. DRAWING IS NOT A JEDEC PACKAGE OUTLINE**
 - 2. DRAWING NOT TO SCALE**
 - 3. ALL DIMENSIONS ARE IN MILLIMETERS**

4. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.15mm ON ANY SIDE
5. EXPOSED PAD SHALL BE SOLDER PLATED
6. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS
APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED

オーダー・ガイド

表 11. オーダー・ガイド

LEAD FREE FINISH	TAPE AND REEL	PART MARKING	PACKAGE DESCRIPTION	TEMPERATURE RANGE
LT8277RUDCM#WPBF*	LT8277RUDCM#WTRPBF	LHPB	3mm x 4mm Plastic Side-solderable QFN	-40°C to 150°C

更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。

*このデバイスは、オートモーティブ・アプリケーションの品質と信頼性の要件に対応するよう管理された製造工程を経ています。このモデルは「#W」という末尾記号で指定されます。オートモーティブ・アプリケーション向けには、オートモーティブ・グレード製品のみを提供しています。特定製品のオーダー情報とこのモデル固有のオートモーティブ信頼性レポートについては、最寄りのアナログ・デバイス代理店までお問い合わせください。

ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスク・ワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。

