

デジタル・パワー・システム・マネージメント機能を備えた 24A/4V、単相または2相 Silent Switcher 降圧レギュレータ

特長

- ▶ Silent Switcher® (サイレント・スイッチャ) アーキテクチャ: コンパクトで効率的な低 EMI のソリューションを実現
- ▶ PMBus/I²C シリアル・インターフェース
 - ▶ V_{OUT}、I_{OUT}、V_{IN}、ダイ温度、フォルトのテレメトリ・リードバック
 - ▶ 電圧、電流制限値、シーケンシング、ソフトスタートとソフトストップ、低電圧および過電圧、位相、周波数 (最大 3MHz)、ループ補償をプログラム可能
 - ▶ 3 回書き込み可能な NVM を内蔵
- ▶ 主要なパラメータを抵抗によって設定可能
- ▶ V_{OUT} 設定範囲: 0.3V~3.4V
- ▶ V_{OUT} 精度: ±0.25%、0.6V ≤ V_{OUT} ≤ 1.375V
- ▶ 最大 4 デバイスでの PolyPhase 負荷分担
- ▶ オプションのパルススキッピング・モードにより低静止電流を実現
- ▶ V_{OUT} の差動リモート検出
- ▶ 高速過渡応答
- ▶ 広い V_{IN} 電源電圧範囲: 最小 2.7V、EXTV_{CC} 使用時には 1.5V
- ▶ 設定可能かつ同期可能: 1MHz~3MHz
- ▶ 30 ピン (3.5mm × 4mm) LQFN

アプリケーション

- ▶ 通信、ストレージ、産業システム
- ▶ データ・センターおよび半導体ドライブ

代表的なアプリケーション回路

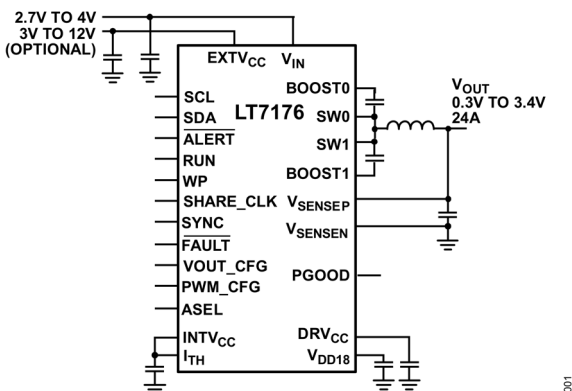


図 1. LT7176 の代表的なアプリケーション

概要

LT7176/LT7176-1 はモノリシック PolyPhase DC/DC 同期整流式降圧レギュレータで、最大 24A の電流を連続して出力できます。LT7176-1 オプションには 2 つのスイッチング位相があり、2 つのインダクタに接続して 1 つの安定化出力電圧をドライブします。高速、クリーンかつオーバーシュートが小さいスイッチング・エッジにより、高効率で動作しつつ電磁干渉 (EMI) の放射を最小限に抑えられます。I²C をベースとする PMBus 1.3 適合シリアル・インターフェースにより、デバイス機能の制御や、システム・モニタリング用のテレメトリ情報の提示が可能です。LT7176/LT7176-1 は、LTpowerPlay® グラフィカル・ユーザー・インターフェース (GUI) ツールに対応しています。

最小オン時間が 25ns (代表値) のオン時間制御式谷電流モード制御により、低出力電圧 (V_{OUT}) 時の高スイッチング周波数 (f_{sw}) 動作が可能で、過渡応答特性に優れ、全体的なソリューション・サイズを小さく抑えられます。

V_{OUT}、f_{sw}、位相は、外付けの設定抵抗を使用して選択可能です。設定は、PMBus インターフェースによってもできるほか、3 回書き込み可能な不揮発性メモリ (NVM) でチップに保存することも可能です。

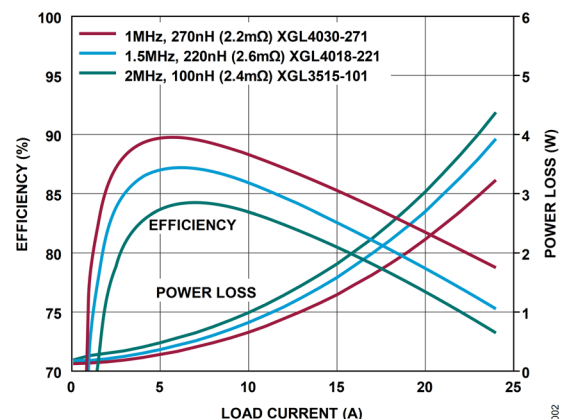


図 2. 3.3V_{IN}/0.5V_{OUT} 時の LT7176-1 の効率

目次

特長.....	1
アプリケーション.....	1
概要.....	1
代表的なアプリケーション回路.....	1
機能ブロック図.....	4
電気的特性.....	6
絶対最大定格.....	12
熱抵抗.....	13
ESDに関する注意.....	13
ピン配置およびピン機能の説明.....	14
端子説明.....	14
代表的な性能特性.....	18
動作原理.....	23
概要.....	23
スイッチング・レギュレータの制御ループ.....	24
軽負荷電流動作.....	24
NVM.....	24
パワーアップと初期化.....	25
ソフトスタート.....	25
シャットダウン.....	25
警告とフォルトの処理.....	26
FAULTピン.....	28
PGOODピン.....	28
ALERTピン.....	28
アプリケーション情報.....	29
抵抗設定ピンの使用法.....	29
デバイス・アドレスの設定.....	29
出力電圧の設定.....	30
スイッチング周波数、補償部品、PWMモード、位相、PolyPhase動作の設定.....	31
同期.....	33
単相動作のLT7176.....	33
2相動作のLT7176-1.....	33
PolyPhaseによる負荷分担.....	34
動作周波数のトレードオフ.....	34

最小オン時間と最小オフ時間に関する考慮事項.....	34
プログラマブルな電流制限.....	35
インダクタの選択.....	36
入力コンデンサと出力コンデンサ.....	36
プログラマブルな PWM 制御ループ補償.....	37
ソフトウェアで設定可能なシーケンシング.....	38
イベントベースのシーケンシング.....	38
LTpowerPlay GUI.....	39
PMBus/I ² C シリアル・インターフェースの概要.....	40
レイアウト時の考慮事項.....	48
熱に対する考慮事項.....	49
代表的なアプリケーション.....	50
関連製品.....	50
外形寸法.....	51
オーダー・ガイド.....	52
評価用ボード.....	52
改訂履歴.....	52

機能ブロック図

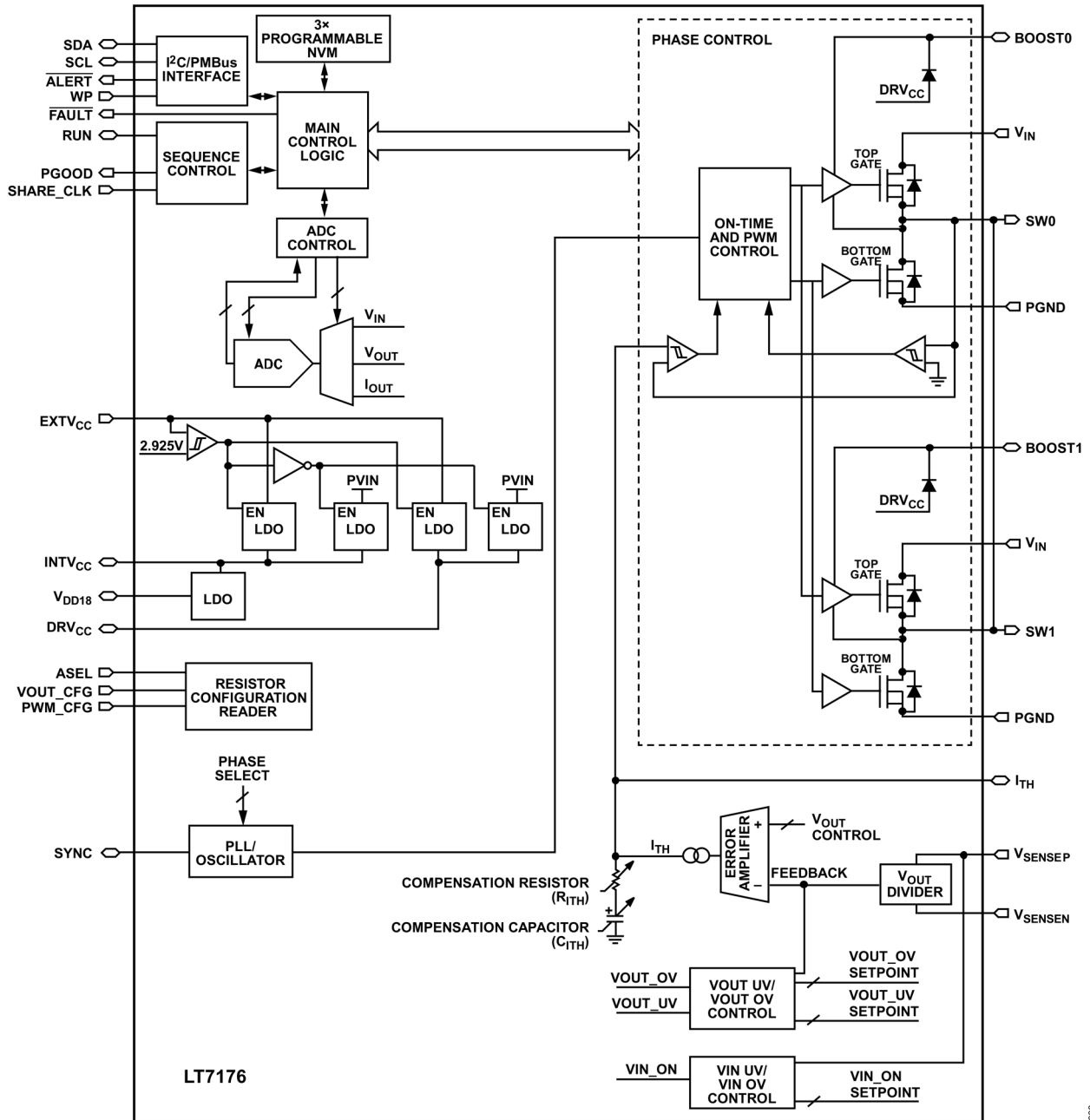


図 3. LT7176 の機能ブロック図

003

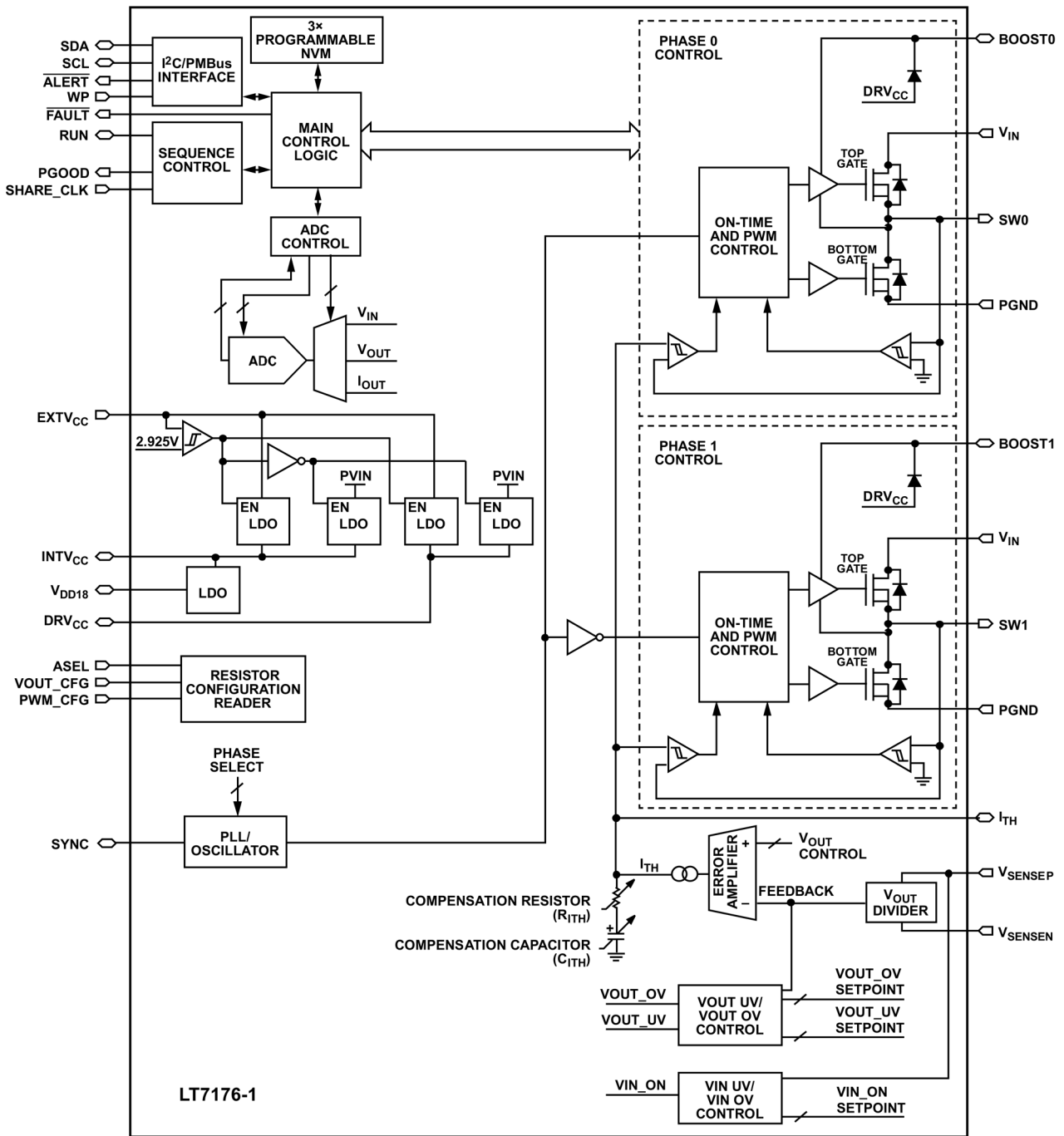


図 4. LT7176-1 の機能ブロック図

電気的特性

表 1. 電気的特性

(代表値は $T_A = 25^\circ\text{C}$ での値です。特に指定のない限り、最小値および最大値に関し、仕様は動作温度範囲全体に適用されます。)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLY					
Input Voltage (V_{IN}) Range	$EXTV_{CC} = 0V$	2.7		4	V
V_{IN} Range with $EXTV_{CC}$	$3.0V \leq EXTV_{CC} \leq 12.0V$	1.5		4	V
Optional $EXTV_{CC}$ Range		3.0		13.2	V
$EXTV_{CC}$ Rising Threshold		2.85	2.925	3.0	V
$EXTV_{CC}$ Quiescent Current	$V_{IN} = 4V$, $f_{SW} = 1\text{MHz}$, no load, $EXTV_{CC} = 5V$, reduced power telemetry mode, Forced Continuous Mode		22		mA
$EXTV_{CC}$ Plus V_{IN} Quiescent Current	$V_{IN} = 4V$, $f_{SW} = 1\text{MHz}$, no load, reduced power telemetry mode, Shutdown		4		mA
Initialization Time Delay from RESTORE_USER_ALL, MFR_RESET, or Application of V_{IN} or $EXTV_{CC}$ Until Power on the TON_DELAY Timer Can Begin	V_{OUT_CFG} and PWM_CFG pins enabled (default)		5		ms
	V_{OUT_CFG} and PWM_CFG pins ignored		3		ms
SWITCHING REGULATOR					
V_{OUT} Accuracy	$0.3V \leq V_{OUT} \leq 0.6V$, Range 0	-0.4		+0.4	%
	$0.6V \leq V_{OUT} \leq 1.375V$, Range 0	-0.25		+0.25	%
	$0.8V \leq V_{OUT} \leq 2.75V$, Range 1	-0.5		+0.5	%
	$1.6V \leq V_{OUT}$, Range 2	-0.5		+0.5	%
V_{OUT} Set-Point Range	V_{OUT} Range 0	0.3		1.375	V
	V_{OUT} Range 1	0.8		2.7	V
	V_{OUT} Range 2	1.6		3.4	V
V_{OUT} Set-Point Resolution			1		mV
V_{SENSEP} Input Current	$V_{SENSEP} = 3.0V$, $V_{SENSEN} = 0V$, $T_A = 25^\circ\text{C}$			300	μA

(代表値は $T_A = 25^\circ\text{C}$ での値です。特に指定のない限り、最小値および最大値に関し、仕様は動作温度範囲全体に適用されます。)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Error Amplifier Transconductance (g_{MEA}) Programming Resolution			5		Bits
g_{MEA} (Maximum)	V_{OUT} Range 0		4.8		mS
	V_{OUT} Range 1		2.4		mS
	V_{OUT} Range 2		1.2		mS
g_{MEA} (Minimum)	V_{OUT} Range 0		150		μS
	V_{OUT} Range 1		75		μS
	V_{OUT} Range 2		37.5		μS
g_{MEA} Step Size	V_{OUT} Range 0		150		μS
	V_{OUT} Range 1		75		μS
	V_{OUT} Range 2		37.5		μS
Positive Inductor Valley Current Limit, $I_{\text{LIM_POS}}$ (Sourcing Output Current) ¹ LT7176	Current-Limit Selection 0	8	10	12	A
	Current-Limit Selection 1	10.6	14	17.4	A
	Current-Limit Selection 2	16.2	19	21.8	A
	Current-Limit Selection 3	21	24	27	A
Positive Inductor Valley Current Limit, $I_{\text{LIM_POS}}$ (Sourcing Output Current) ¹ LT7176-1 Limit per Phase	Current-Limit Selection 0	4	5	6	A
	Current-Limit Selection 1	5.3	7	8.7	A
	Current-Limit Selection 2	8.1	9.5	10.9	A
	Current-Limit Selection 3	10.5	12	13.5	A
Negative Inductor Valley Current Limit, $I_{\text{LIM_NEG}}$ (Sinking Output Current) ¹ LT7176	Current-Limit Selection 0	-8.8	-6.8	-4.8	A
	Current-Limit Selection 1	-10	-8.2	-6.4	A
	Current-Limit Selection 2	-13.8	-11.4	-9	A
	Current-Limit Selection 3	-16.4	-13.4	-10.4	A
Negative Inductor Valley Current Limit, $I_{\text{LIM_NEG}}$ (Sinking Output Current) ¹ LT7176-1 Limit per Phase	Current-Limit Selection 0	-4.4	-3.4	-2.4	A
	Current-Limit Selection 1	-5	-4.1	-3.2	A
	Current-Limit Selection 2	-6.9	-5.7	-4.5	A
	Current-Limit Selection 3	-8.2	-6.7	-5.2	A
LT7176 Switch On Resistance	Top, $V_{\text{IN}} = 3.3\text{V}$, $\text{EXTV}_{\text{CC}} = 0\text{V}$		5		m Ω
	Bottom, $V_{\text{IN}} = 3.3\text{V}$, $\text{EXTV}_{\text{CC}} = 0\text{V}$		1.5		m Ω

(代表値は $T_A = 25^\circ\text{C}$ での値です。特に指定のない限り、最小値および最大値に関し、仕様は動作温度範囲全体に適用されます。)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
LT7176-1 Switch On Resistance, Each Phase	Top, $V_{IN} = 3.3\text{V}$, $\text{EXTV}_{CC} = 0\text{V}$		10		m Ω
	Bottom, $V_{IN} = 3.3\text{V}$, $\text{EXTV}_{CC} = 0\text{V}$		3		m Ω
SWx Leakage	$V_{IN} = 4\text{V}$, SWx voltage = 0V and 4V, $T_A = 25^\circ\text{C}$	-10		+10	μA
Minimum OnTime (t_{ON})	Load current (I_{OUT}) = 2.5A		25	40	ns
Minimum Off Time (t_{OFF})	Load current (I_{OUT}) = 2.5A		110	160	ns
OUTPUT VOLTAGE FAULT AND WARNING SUPERVISORS					
V_{OUT} Undervoltage (UV) Threshold Programming Range ($V_{OUT_UV_FAULT_LIMIT}$ and $V_{OUT_UV_WARN_LIMIT}$)	$T_A = 25^\circ\text{C}$	0.275		5.0	V
V_{OUT} Overvoltage (OV) Threshold Programming Range ($V_{OUT_OV_FAULT_LIMIT}$ and $V_{OUT_OV_WARN_LIMIT}$)	$T_A = 25^\circ\text{C}$	0.3		5.0	V
V_{OUT} UV and OV Fault and Warning Threshold Accuracy	<0.6V	-12		+12	mV
	$\geq 0.6\text{V}$	-2		+2	%
V_{OUT} UV and OV Threshold Programming Step Size			4		mV
V_{OUT} UV and OV Response Time	$V_{OUT} = 10\text{mV}$ beyond threshold			25	μs
INPUT VOLTAGE FAULT AND WARNING SUPERVISORS					
V_{IN_ON} Programming Range	$T_A = 25^\circ\text{C}$	1.4		5.5	V
V_{IN_OFF} Programming Range	$T_A = 25^\circ\text{C}$	1.35		5.5	V
V_{IN_ON} , V_{IN_OFF} Programming Step Size			12.5		mV
V_{IN_ON} , V_{IN_OFF} Set-Point Accuracy	$V_{IN_ON}/V_{IN_OFF} \leq 5.5\text{V}$	-100		+100	mV
V_{IN} Overvoltage Lockout Threshold	V_{IN} rising	5.83	5.95		V
	V_{IN} falling	5.70	5.84		V
OSCILLATOR AND PHASE-LOCKED LOOP (PLL)					
SYNC Pin Input Frequency Range		1		3	MHz

(代表値は $T_A = 25^\circ\text{C}$ での値です。特に指定のない限り、最小値および最大値に関し、仕様は動作温度範囲全体に適用されます。)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{SW} Programming Range	$T_A = 25^\circ\text{C}$	1		3	MHz
f_{SW} Set-Point Accuracy		-7.5		+7.5	%
Switching Phase Programming Range	$T_A = 25^\circ\text{C}$	0		345	Degrees
Switching Phase Programming Resolution			15		Degrees
TELEMETRY READBACK					
Telemetry Measurement Period All Measurements	Standard telemetry mode		5.5		ms
Telemetry Measurement Period All Measurements	Low frequency telemetry		110		ms
Telemetry Measurement Period All Except Output Current	I_{OUT} scope telemetry mode		9		ms
Telemetry Measurement Period Output Current Only	I_{OUT} scope telemetry mode		2.5		ms
OUTPUT VOLTAGE READBACK					
READ_VOUT Accuracy	$0.3\text{V} \leq V_{\text{OUT}} \leq 0.6\text{V}$, V_{OUT} Range 0	-0.3		+0.3	%
	$0.6\text{V} \leq V_{\text{OUT}} \leq 1.375\text{V}$, V_{OUT} Range 0	-0.2		+0.2	%
	$0.8\text{V} \leq V_{\text{OUT}} \leq 2.75\text{V}$, V_{OUT} Range 1	-0.4		+0.4	%
	$1.6\text{V} \leq V_{\text{OUT}}$, V_{OUT} Range 2	-0.4		+0.4	%
V_{IN} INPUT VOLTAGE READBACK					
READ_VIN Accuracy	$1.5\text{V} < V_{\text{IN}} < 2.5\text{V}$	-25		+25	mV
	$2.5\text{V} < V_{\text{IN}} < 5.5\text{V}$	-1		+1	%
OUTPUT CURRENT READBACK DC ACCURACY					
READ_IOUT DC Accuracy ⁴	$V_{\text{OUT}}/V_{\text{IN}} \leq 0.25$, $0\text{A} \leq I_{\text{OUT}} \leq 10\text{A}$, $-25^\circ\text{C} \leq T_J \leq 100^\circ\text{C}$	-0.55		+0.55	A
	$V_{\text{OUT}}/V_{\text{IN}} \leq 0.25$, $I_{\text{OUT}} > 10\text{A}$, $-25^\circ\text{C} \leq T_J \leq 100^\circ\text{C}$	-5.5		+5.5	%
	$V_{\text{OUT}}/V_{\text{IN}} \leq 0.25$, $0\text{A} \leq I_{\text{OUT}} \leq 10\text{A}$, $-50^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$	-0.75		+0.6	A
	$V_{\text{OUT}}/V_{\text{IN}} \leq 0.25$, $I_{\text{OUT}} > 10\text{A}$, $-50^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$	-7.5		+6	%
	$V_{\text{OUT}}/V_{\text{IN}} \leq 0.6$, $0\text{A} \leq I_{\text{OUT}} \leq 10\text{A}$, $-50^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$	-1.1		+0.9	A
	$V_{\text{OUT}}/V_{\text{IN}} \leq 0.6$, $I_{\text{OUT}} > 10\text{A}$, $-50^\circ\text{C} \leq T_J \leq 125^\circ\text{C}$	-11		+9	%

(代表値は $T_A = 25^\circ\text{C}$ での値です。特に指定のない限り、最小値および最大値に関し、仕様は動作温度範囲全体に適用されます。)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
FREQUENCY READBACK					
READ_FREQUENCY Accuracy	$T_A = 25^\circ\text{C}$	-5		+5	%
NVM CHARACTERISTICS					
Retention ²		10			Years
Endurance ^{2,3}		3			Writes
STORE_USER_ALL Mass Write Time			0.25	2	Sec
SYNC PIN					
Peak-to-Peak Input Voltage Swing	SYNC input mode	1.4		5.5	V
Rise Time	SYNC input mode			25	ns
Duty Cycle	SYNC input mode	30		70	%
Output High Voltage, V_{OH}	SYNC output mode, current = 1mA	1.6			V
Output Low Voltage, V_{OL}	SYNC output mode, current = 1mA			0.2	V
RUN, FAULT, PGOOD, SCL, SDA, SHARE_CLK, WP, and ALERT INPUTS					
Input High Threshold			1.1	1.35	V
Input Low Threshold		0.8	0.9		V
Hysteresis		50	200	400	mV
$\overline{\text{RUN}}$, $\overline{\text{PGOOD}}$, $\overline{\text{SCL}}$, $\overline{\text{SDA}}$, $\overline{\text{ALERT}}$, and $\overline{\text{WP}}$ Leakage Current	Applied voltage = 0V and 5.0V, $T_A = 25^\circ\text{C}$	-10		+10	μA
$\overline{\text{FAULT}}$ and $\overline{\text{SHARE_CLK}}$ Leakage Current	Applied voltage = 0V and 5.0V, $T_A = 25^\circ\text{C}$	-16		-8	μA
Input Capacitance, C_{IN} ²	$T_A = 25^\circ\text{C}$			10	pF
$\overline{\text{FAULT}}$, $\overline{\text{PGOOD}}$, $\overline{\text{SHARE_CLK}}$, and $\overline{\text{ALERT}}$ OPEN-DRAIN OUTPUTS					
Output Low Voltage, V_{OL}	Current = 6mA	0		0.4	V
SCL AND SDA OUTPUTS					
Output Low Voltage, V_{OL}	Current = 20mA	0		0.4	V

¹ LT7176/LT7176-1 スイッチング・レギュレータは谷電流モード制御を使用するので、仕様規定された電流制限値は、インダクタ電流波形の谷部分に対応します。最大負荷電流はこれより大きく、谷電流制限値にインダクタ・リップル電流の1/2を加えた値に等しくなります。

² 設計、特性評価、および統計的プロセス制御との関連付けによって裏付けられています。

³ NVMの最小データ保持時間の仕様は、デバイスの T_J が -40°C ~ $+125^\circ\text{C}$ の範囲で、EXTV_{CC} のバイアスが 9.6V ~ 13.2V のときに NVM の書込みが行われたデバイスに適用されます。

⁴ FCM の場合に確保されています。READ_IOUT はパワーMOSFET を通過する電流に基づいています。パルススキッピング・モードでは両方のパワーMOSFET がオフになる可能性があるため、軽負荷状態時は READ_IOUT の誤差が大きくなることが予想されます。

表 2. I²C/PMBus のタイミング

PARAMETER	SYMBOL	MIN	MAX	UNITS
Serial bus operating frequency	f _{SCL}	10	1000	kHz
Bus free time between stop and start	t _{BUF}	500		ns
Hold time after repeated start condition	t _{HD:STA}	260		ns
Repeated start condition setup time	t _{SU:STA}	260		ns
Stop condition setup time	t _{SU:STO}	260		ns
Data input setup time	t _{SU:DAT}	50		ns
Data input hold time	t _{HD:DAT}	0		ns
Data output hold time		0	450	ns
Bus timeout	t _{TIMEOUT}	25	35	ms
Serial clock low period	t _{LOW}	0.5	10000	μs
Serial clock high period	t _{HIGH}	260		ns

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 3. 絶対最大定格

PARAMETER	RATING
V_{IN}	-0.3V to +6.0V
Average V_{IN} Input Supply Current ¹	3A
EXTV _{CC}	-0.3V to +16V
V_{SENSEP}	-0.3V to +6.0V
V_{SENSEN}	-0.3V to +0.3V
RUN, PGOOD, $\overline{\text{ALERT}}$, SDA, SCL, SYNC, PWM_CFG, $\overline{\text{FAULT}}$, ASEL, WP, SHARE_CLK, I_{TH} , and VOUT_CFG	-0.3V to +6V
Operating T_J ²	-40°C to +150°C
Storage Temperature	-65°C to +150°C
Maximum Peak Reflow (Package Body) Temperature	260°C

¹ LT7176/LT7176-1 への平均 V_{IN} 入力電流は、 V_{IN} 、 V_{OUT} の設定値、 I_{OUT} 、および効率 (Efficiency) の関数であり、 $I_{VIN} = \frac{V_{OUT} \times I_{OUT}}{V_{IN} \times \text{Efficiency}}$ となります。LT7176/LT7176-1 の最大平均入力電流定格を超過すると、デバイスの信頼性と寿命に影響を与える場合があります。

² LT7176/LT7176-1 は、-40°C~150°C の動作 T_J 範囲で仕様規定されています。 T_J が 125°C を上回る場合、動作寿命はディレーティングされます。LT7176/LT7176-1 は、一時的な過負荷からデバイスを保護するための過熱保護機能を備えています。この保護機能が動作するときは、最大定格 T_J を超えています。なお、ここに示す仕様に見合った最大 T_A は、具体的な動作条件とボード・レイアウト、パッケージの熱抵抗定格値、およびその他の環境条件の組み合わせによって決まります。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCBの熱設計には、細心の注意を払う必要があります。放熱強化（PCB、ヒート・シンク、空気の流れなど）技術を使用すると、熱抵抗を改善できます。

θ_{JA} は、1 立方フィートの密閉容器内で測定された、自然対流下でのジャンクションと周囲環境の間の熱抵抗です。 θ_{JC-TOP} はジャンクションとケース上部の間の熱抵抗、 $\theta_{JC-BOTTOM}$ はジャンクションとケース底部の間の熱抵抗です。

表 4. 静止状態の空気中でのデモ・ボードの熱抵抗

θ_{JA}	θ_{JC-TOP}	$\theta_{JC-BOTTOM}$	UNIT
21.5	41.4	4.0	°C/W

ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

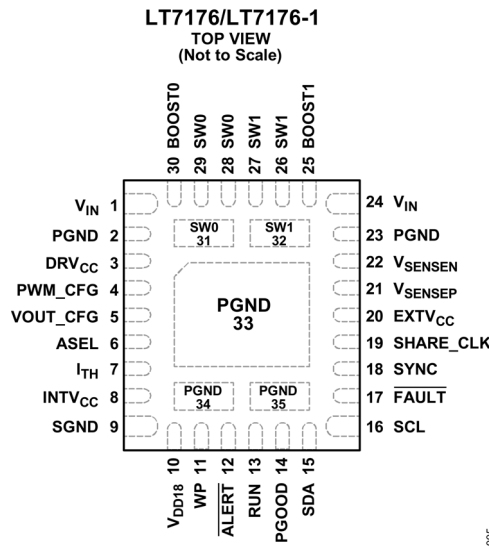


図 5. ピン配置

端子説明

表 5. 端子説明

端子	名称	説明
1, 24	V _{IN}	降圧レギュレータおよび内部 LDO レギュレータの電源入力。V _{IN} (1 番ピン) と PGND (2 番ピン) の間、および V _{IN} (24 番ピン) と PGND (23 番ピン) の間に、2 個の 0201 または 01005 コンデンサを配置する必要があります。これらのコンデンサの容量は各々 0.1μF 以上とし、LT7176/LT7176-1 にできるだけ近づけて配置します。更に、10μF 以上の大きな 3 つ目のコンデンサを LT7176/LT7176-1 の近くに配置します。正端子を 1 番ピンまたは 24 番ピンに、負端子をグラウンドに接続してください。
2, 23, 33, 34, 35	PGND	電源グラウンド・ピン。V _{IN} 入力バイアス・コンデンサの負端子とレギュレータ出力コンデンサの負端子は、PGND ピンに低いインピーダンスで接続する必要があります。プリント回路基板 (PCB) は、電源グラウンドへの接続の電気的インピーダンスと熱的インピーダンスが小さくなるように設計する必要があります。
3	DRV _{CC}	内蔵低ドロップアウト (LDO) レギュレータのバイパス・ピン。このレギュレータはパワー電界効果トランジスタ (FET) ドライバに電源電流を供給します。DRV _{CC} ピンは、10μF 以上のコンデンサで PGND とデカップリングしてください。これはプリント回路基板 (PCB) の最上層を使い、LT7176/LT7176-1 のできるだけ近くにコンデンサを配置して行います。DRV _{CC} ピンには外部回路からの負荷をかけないでください。
4	PWM_CFG	パルス幅変調 (PWM) 設定抵抗ピン (PWM_CFG)。表 9 と表 10 に従い、PWM_CFG と PGND または SGND の間を 1% 抵抗で接続して、周波数、位相、およびモードの設定を選択します。この設定抵抗は、LT7176/LT7176-1 の起動時およびリセット時に読み出されます。PWM_CFG はフローティング状態にすることもできます。詳細については、アプリケーション情報のセクションを参照してください。

端子	名称	説明
5	VOUT_CFG	出力電圧設定入力ピン。出力電圧の設定値を選択するには、表 8 に従って、VOUT_CFG と SGND または PGND の間を 1% 抵抗で接続します。フロート状態のままにするか V _{DD18} に接続すると、LT7176/LT7176-1 は、NVM 内にプログラムされた VOUT_COMMAND コマンドの値を使用します。VOUT_CFG ピンは、LT7176/LT7176-1 の起動時およびリセット時に読み出されます。
6	ASEL	シリアル・バスのアドレス設定。ASEL とグラウンド (SGND または PGND) の間に 1% 抵抗を接続すると、表 7 に従って 16 個のシリアル・バス・インターフェース・アドレスの中から 1 つが選択されます。LT7176/LT7176-1 PMBus/I ² C Reference Manual に記載されている MFR_ADDRESS の説明を参照してください。ASEL ピンは、LT7176/LT7176-1 の起動時およびリセット時に読み出されます。ASEL ピンがフロート状態のままになっている場合、工場出荷時のデフォルトの 7 ビット・デバイス・アドレスは 0x4F です。ASEL ピンが接地されている場合、工場出荷時のデフォルトのデバイス・アドレスは 0x40 です。
7	I _{TH}	エラー・アンプの出力およびスイッチング・レギュレータの補償ポイント。レギュレータ・ループの周波数応答を補償するために、これらのピンと SGND の間に適切な外付け部品を接続します。内部補償を選択する場合は、I _{TH} ピンを INTV _{CC} に接続してください。
8	INTV _{CC}	内部 3V LDO レギュレータのバイパス・ピン。このレギュレータは内部回路に電源電流を供給します。INTV _{CC} ピンは、10μF 以上の低 ESR セラミック・コンデンサを使用して、LT7176/LT7176-1 のできるだけ近くで SGND とデカップリングします。INTV _{CC} ピンには外部回路からの負荷をかけないでください。
9	SGND	信号グラウンド・ピン。INTV _{CC} および V _{DD18} のバイパス・コンデンサは SGND に接続する必要があります。SGND ピンは LT7176/LT7176-1 の内部で PGND と接続されています。SGND を PCB 上で PGND と接続しないでください。
10	V _{DD18}	内部 1.8V レギュレータのバイパス・ピン。V _{DD18} ピンは、1μF 以上の低 ESR セラミック・コンデンサで SGND とデカップリングします。V _{DD18} ピンには外部回路から負荷をかけないでください。
11	WP	書き込み保護入力。このピンがハイのときは、PAGE、OPERATION、MFR_EE_UNLOCK、および CLEAR_FAULTS コマンドだけを書き込むことができます。STATUS コマンドのそれぞれのビットに 1 を書き込むことによって、個々のフォルト・ビットをクリアしてください。
12	$\overline{\text{ALERT}}$	オープン・ドレイン出力ピン。 $\overline{\text{ALERT}}$ ピン機能を使用する場合は、最大 5.5V の電源にプルアップ抵抗を接続する必要があります。正しい PMBus 機能とコンプライアンスを確保するには、電源電圧が 1.6V より高くなければなりません。 $\overline{\text{ALERT}}$ ピン機能を使用しない場合、 $\overline{\text{ALERT}}$ ピンはグラウンドに接続できます。
13	RUN	レギュレータ・イネーブル入力ピン。ロジック・ハイでレギュレータをイネーブルします。RUN ピンを DRV _{CC} に直接接続すると、入力電源が存在する間レギュレータがイネーブルされます。
14	PGOOD	パワー・グッド・インジケータのオープン・ドレイン出力。出力が過電圧および低電圧のフォルト閾値範囲外にある場合、レギュレータがディスエーブルされた場合、オン/オフのシーケンス処理中の場合に、PGOOD がローにプルダウンされます。PGOOD 出力は内部設定タイマーによってデグリッチされます。PGOOD ピン機能を使用する場合は、最大 5.5V の電源にプルアップ抵抗を接続する必要があります。正しい PMBus 機能とコンプライアンスを確保するには、電源電圧が 1.6V より高くなければなりません。PGOOD ピン機能が必要ない場合、PGOOD はグラウンドに接続できます。

端子	名称	説明
15	SDA	シリアル・バス・データ入出力ピン。I ² C/PMBus 動作のためには、1.6V~5.5V の電源との間にプルアップ抵抗が必要です。シリアル・バス動作が必要ない場合は、SDA はグラウンドに接続できます。
16	SCL	シリアル・バス・クロック入力ピン。クロック・ストレッチングをイネーブルした場合は、LT7176/LT7176-1 の SCL をローに保持することができます (PMBus 速度が 400kHz~1MHz の場合のみ)。I ² C/PMBus 動作のためには、1.6V~5.5V の電源との間にプルアップ抵抗が必要です。シリアル・バス動作が必要ない場合は、SCL はグラウンドに接続できます。
17	$\overline{\text{FAULT}}$	$\overline{\text{FAULT}}$ 入力/オープン・ドレイン出力。LT7176/LT7176-1 は、マスクされていないフォルトがレギュレータに発生すると、1.5mA (代表値) でこのピンをプルダウンします。別のデバイスが $\overline{\text{FAULT}}$ ピンをプルダウンすると、LT7176/LT7176-1 レギュレータは直ちにオフになります。PolyPhase 構成を使用している場合は、すべての PolyPhase デバイスの $\overline{\text{FAULT}}$ ピンを互いに接続してください。PolyPhase 構成が使われている場合、あるいは $\overline{\text{FAULT}}$ ピンのレポートまたは共有が求められる場合は、6.8k 以上のプルアップ抵抗を使って 1.6V から 5.5V へプルアップする必要があります。FAULT ピン機能が不要な場合、このピンはフローティング状態にできます。
18	SYNC	外部クロック同期入力 (SYNC) / 出力ピン。外部クロックを使って駆動した場合、内部 PLL は外部クロックの立上がりエッジでスイッチング・レギュレータ出力に同期します。MFR_SYNC_CONFIG_LT7176 のビット 0 をセットして出力に設定されている場合は、FREQUENCY_SWITCH コマンドで設定されたスイッチング・クロック周波数で、LT7176/LT7176-1 が SYNC ピン出力を駆動します。SYNC はフローティング状態にすることは可能ですが、接地しないでください。詳細については、 アプリケーション情報の セクションを参照してください。
19	SHARE_CLK	双方向オープン・ドレインのシーケンス用タイム・ベース共用クロック端子。公称 100kHz です。PolyPhase または時間ベースのシーケンシングが採用されている場合に、複数のアナログ・デバイス製品間でレギュレータ出力の起動とシャットダウンを揃えるために使用します。SHARE_CLK 機能を使用する場合は、1.6V~5.5V へのプルアップ抵抗が必要です。SHARE_CLK を他のデバイスに接続しない場合は、SHARE_CLK をフローティング状態にすることができます。
20	EXTV _{CC}	オプションの電源入力。3V を超える電源に接続すると、EXTV _{CC} ピンは INTV _{CC} および DRV _{CC} の電源供給に使用できます。LT7176/LT7176-1 の出力が 3V 以上の場合は、出力を EXTV _{CC} に接続すると電力損失を低減できます。EXTV _{CC} ピンを V _{OUT} 以外の電源に接続する場合は、このピンと PGND の間に 0.1μF 以上の局所的なバイパス・セラミック・コンデンサを接続してください。
21	V _{SENSEP}	出力電圧の正側センス入力。V _{SENSEP} ピンは出力電圧のセンス・ポイントにケルビン接続します。
22	V _{SENSEN}	出力電圧の負側センス入力。V _{SENSEN} ピンは出力電圧のグラウンド・センス・ポイントにケルビン接続します。
25	BOOST1	昇圧フローティング・ドライバの電源ピン。PCB の最上層を使い、できるだけ LT7176/LT7176-1 に近い位置で、BOOST1 と SW1 の間に 0.1μF の昇圧コンデンサを接続します。BOOST1 ピンの通常動作中の電圧振幅は、DRV _{CC} ~(V _{IN} + DRV _{CC}) の範囲です。

端子	名称	説明
26, 27, 32	SW1	位相 1 内部電源スイッチの出力。LT7176-1 では、両 SW1 ピンを相互に接続し、位相 1 インダクタと BOOST1 コンデンサに接続します。LT7176 では、SW0 ピンと SW1 ピンをすべて接続し、位相 0 インダクタと BOOST0 コンデンサに接続します。性能を最適化するため、SW1 ノードは PCB 上で小さくなるようにします。
28, 29, 31	SW0	位相 0 内部電源スイッチの出力。SW0 ピンを相互に接続し、位相 0 インダクタと BOOST0 コンデンサに接続します。性能を最適化するため、SW0 ノードは PCB 上で小さくなるようにします。
30	BOOST0	昇圧フローティング・ドライバの電源ピン。PCB の最上層を使い、できるだけ LT7176/LT7176-1 に近い位置で、BOOST0 と SW0 の間に 0.1 μ F の昇圧コンデンサを接続します。BOOST0 ピンの通常動作中の電圧振幅は、 $DRV_{CC} \sim (V_{IN} + DRV_{CC})$ の範囲です。

代表的な性能特性

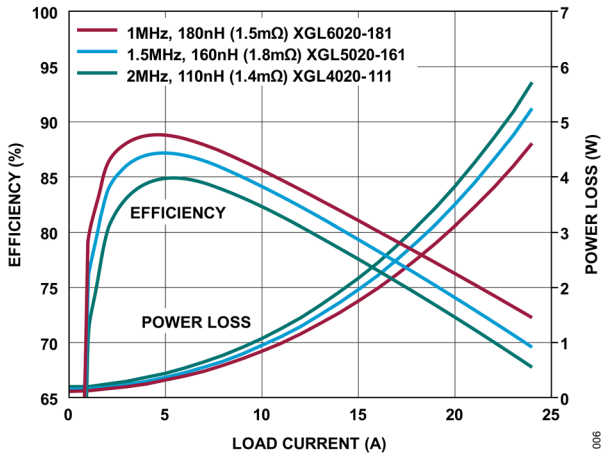


図 6. 3.3V_{IN}/0.5V_{OUT} 時の LT7176 の効率

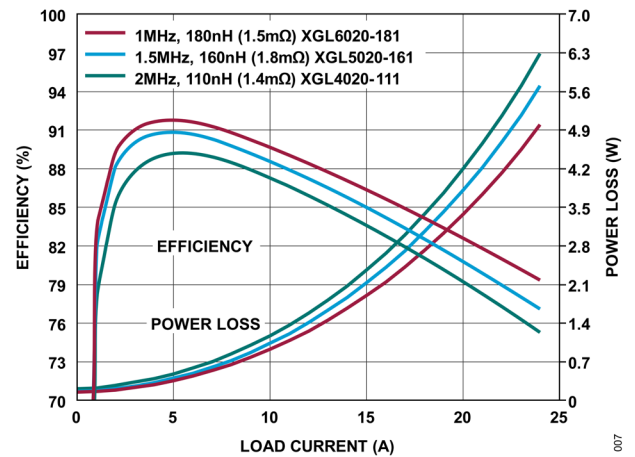


図 7. 3.3V_{IN}/0.8V_{OUT} 時の LT7176 の効率

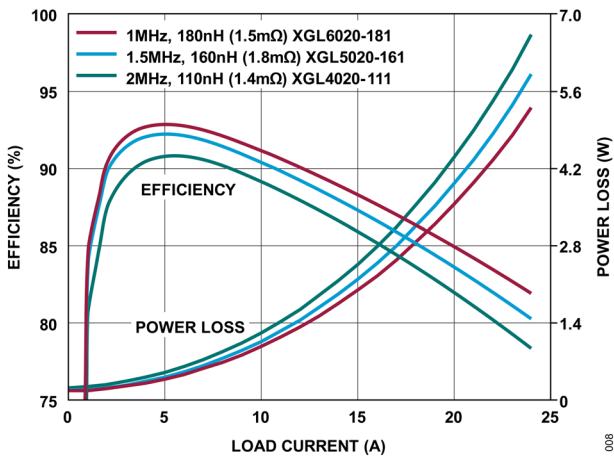


図 8. 3.3V_{IN}/1.0V_{OUT} 時の LT7176 の効率

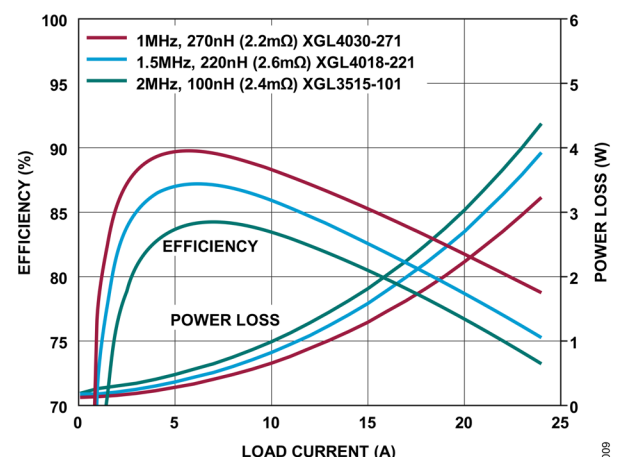


図 9. 3.3V_{IN}/0.5V_{OUT} 時の LT7176-1 の効率

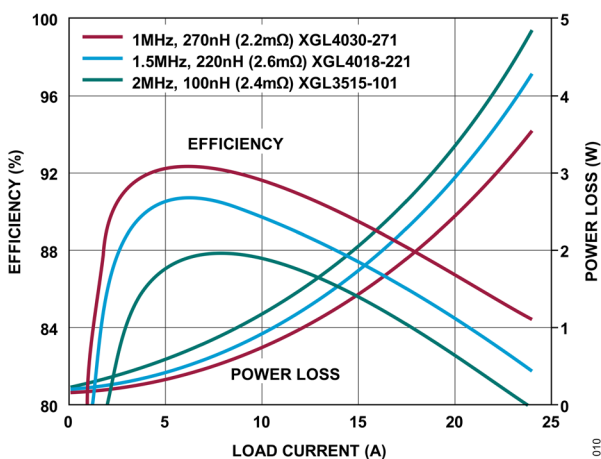


図 10. 3.3V_{IN}/0.8V_{OUT} 時の LT7176-1 の効率

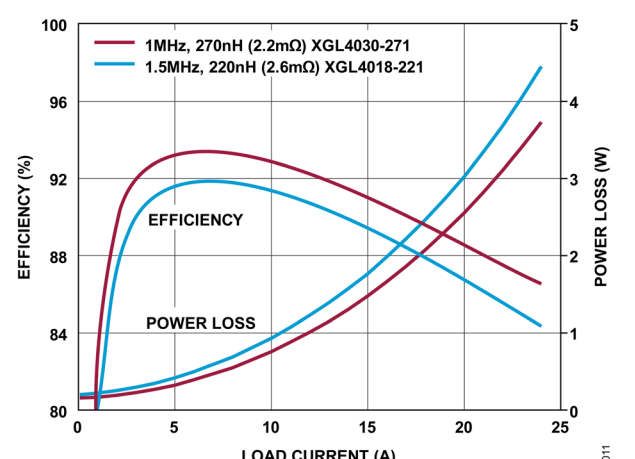


図 11. 3.3V_{IN}/1.0V_{OUT} 時の LT7176-1 の効率

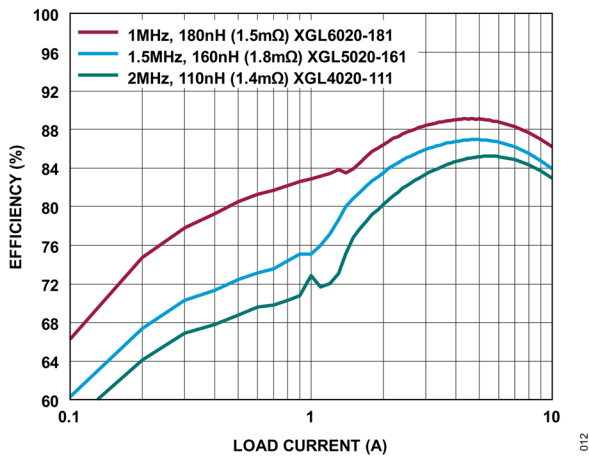


図 12. 3.3V_{IN}/0.5V_{OUT} PSM 時の LT7176 の効率

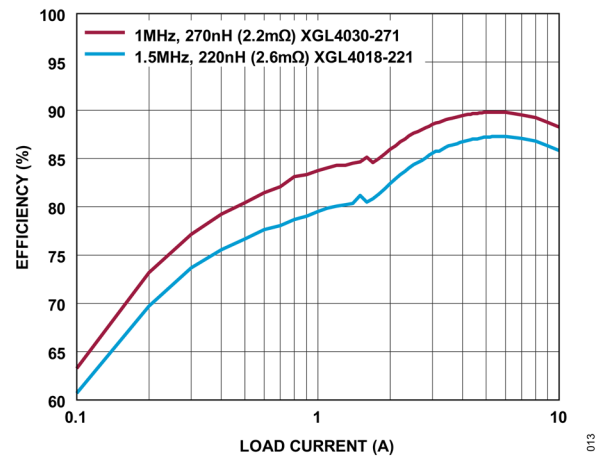


図 13. 3.3V_{IN}/0.5V_{OUT} PSM 時の LT7176-1 の効率

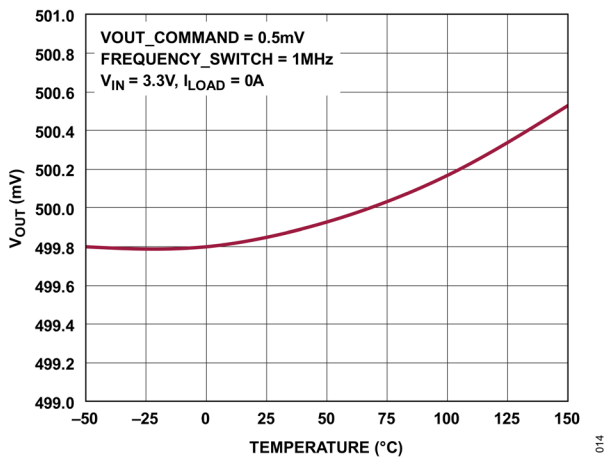


図 14. V_{OUT} と温度の関係

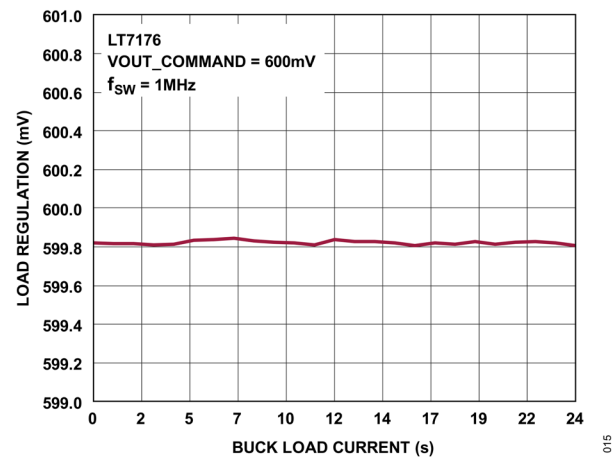


図 15. 負荷レギュレーション

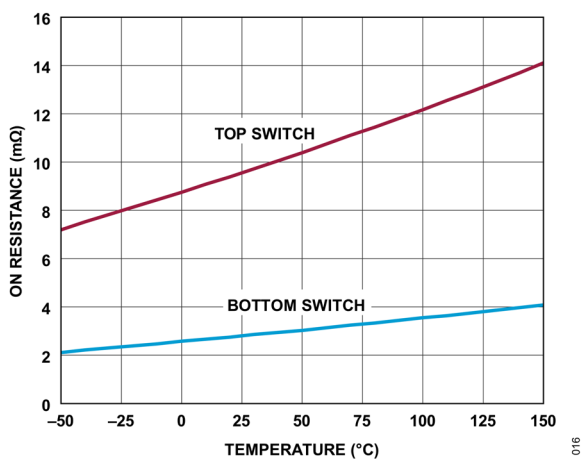


図 16. LT7176-1 の位相ごとのスイッチ・オン抵抗と温度の関係

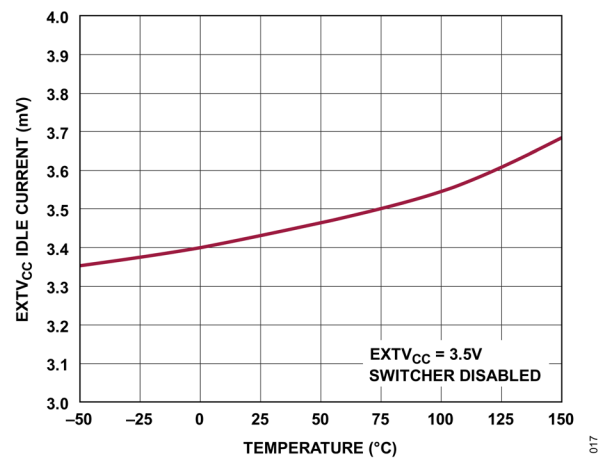


図 17. EXT_{VCC} アイドル電流と温度の関係

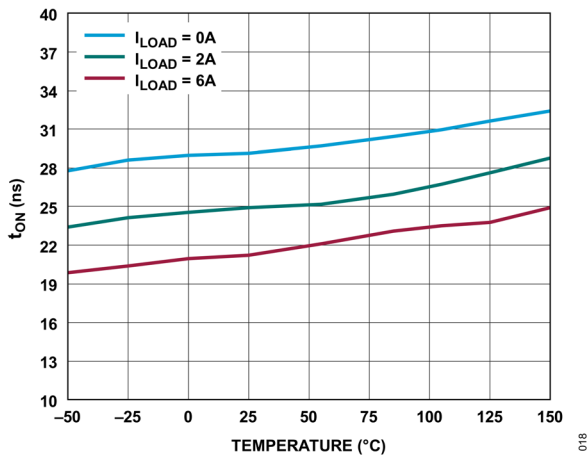


図 18. 最小 t_{ON}

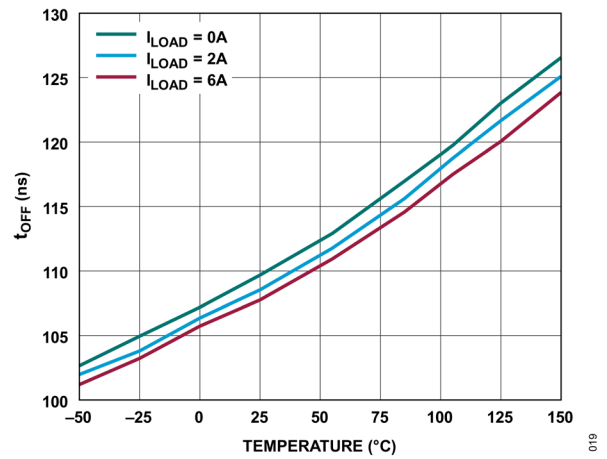


図 19. 最小 t_{OFF}

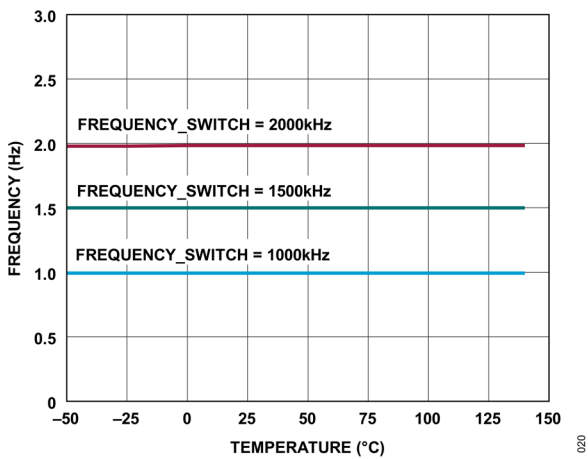


図 20. f_{SW} と温度の関係

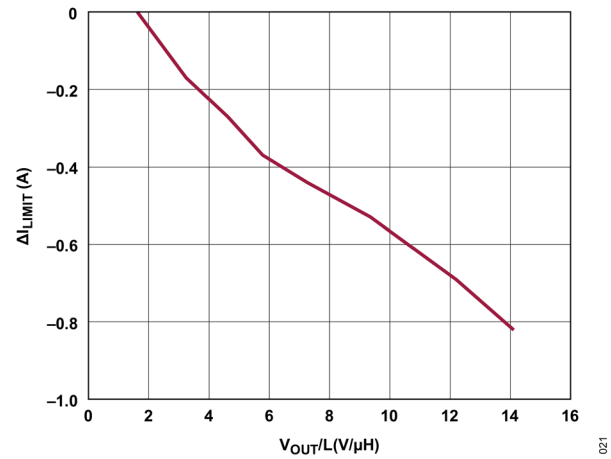


図 21. 谷電流制限値の変化 (ΔI_{LIMIT}) と V_{OUT}/L の関係

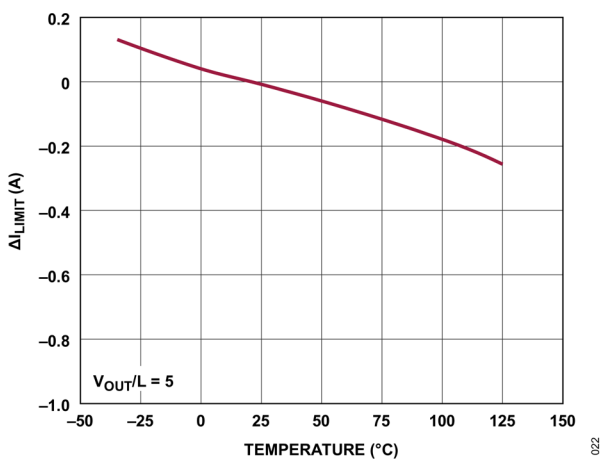


図 22. ΔI_{LIMIT} と温度の関係

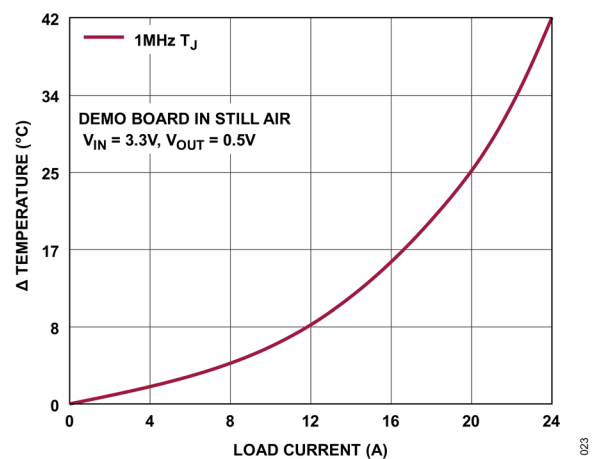


図 23. 温度上昇と負荷電流の関係

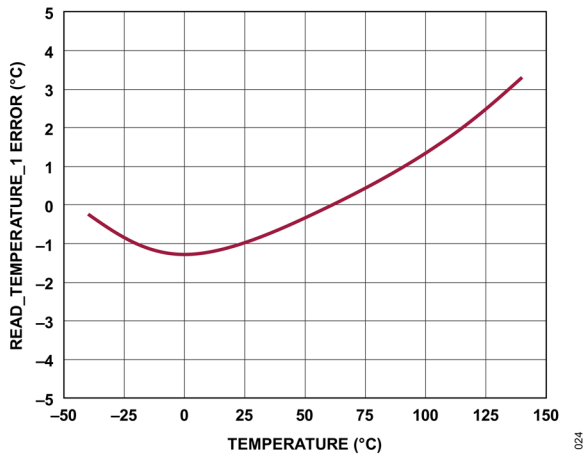


図 24. READ_TEMPERATURE_1 の誤差と温度の関係

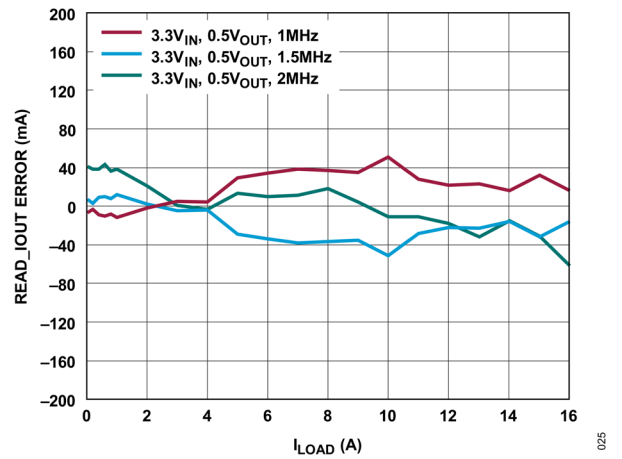


図 25. READ_IOUT の誤差と負荷電流の関係

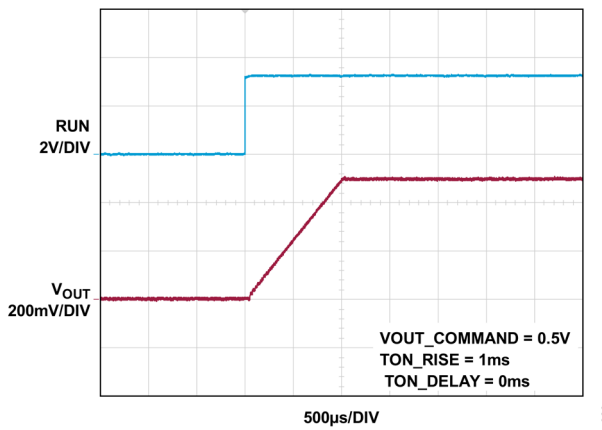


図 26. ソフトスタート時の上昇

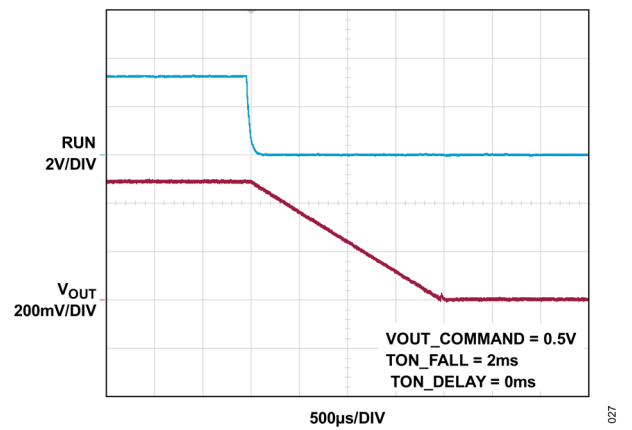


図 27. ソフトオフ時の下降

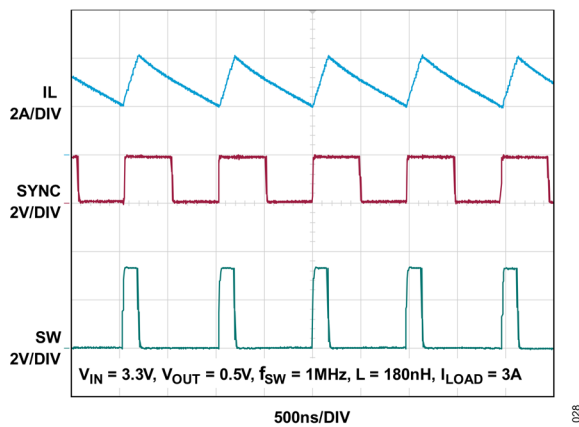


図 28. LT7176 のインダクタ電流、スイッチ・ピン、SYNC 出力の波形

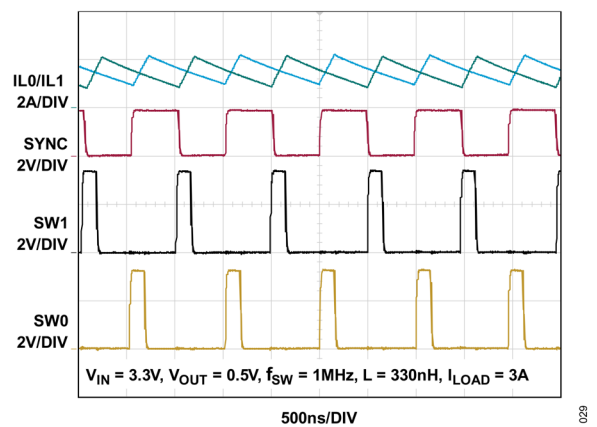


図 29. LT7176-1 のインダクタ電流、スイッチ・ピン、SYNC 出力の波形

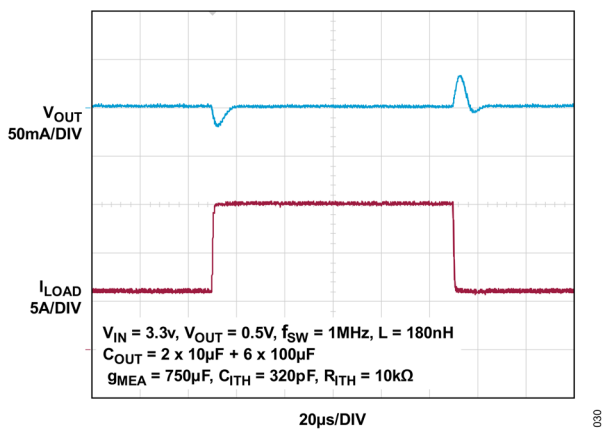


図 30. LT7176、単相動作時の過渡応答：
負荷電流ステップ、6A から 15A

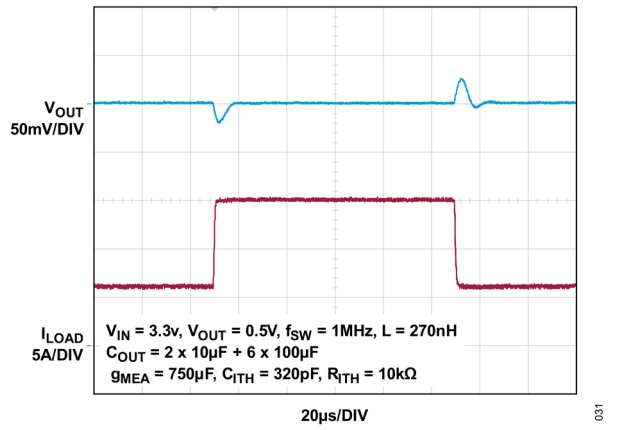


図 31. LT7176-1、2 相動作時の過渡応答：
負荷電流ステップ、6A から 15A

動作原理

概要

LT7176/LT7176-1はモノリシックのPolyPhase DC/DC同期整流式降圧レギュレータで、最大4Vの入力電圧を受けて最大24Aの出力電流を連続的に供給できます。LT7176では、SW0とSW1をまとめて1つのインダクタに接続して、1つの安定化出力電圧をドライブします。LT7176-1の2相オプションでは、スイッチ・ピン、SW0とSW1のそれぞれにインダクタを接続して、1つの安定化出力電圧をドライブします。スイッチング位相は180°の位相差に設定されています。設定抵抗またはMFR_PWM_PHASE_LT7176コマンドで選択された位相で、SYNC入力とSW0出力の位相差が設定されます。I²Cベースのシリアル・ペリフェラル・インターフェース（SPI）は、最大1MHzのバス速度をサポートするPMBus 1.3に対応しています。

主要機能には次のものがあります。

- ▶ プログラマブルな出力電圧
- ▶ プログラマブルな電流制限
- ▶ プログラマブルなスイッチング周波数
- ▶ プログラマブルな過電圧コンパレータと低電圧コンパレータ
- ▶ プログラマブルなオン／オフ遅延時間
- ▶ プログラマブルな出力立上がり／立下がり時間
- ▶ プログラマブルな制御ループ補償
- ▶ プログラマブルな入力低電圧閾値
- ▶ EMIと効率を最適化できる選択可能なスイッチ・スルー・レート
- ▶ 専用のパワー・グッド・ピン
- ▶ 外部クロックとの同期動作とPolyPhase動作（最大4デバイス）用のフェーズ・ロック・ループ（PLL）
- ▶ 入力電圧、出力電圧、出力電流、ダイ温度のテレメトリ
- ▶ プログラマブルな出力電流リードバックのサンプリング・ウインドウ
- ▶ アナログ・デジタル・コンバータ（ADC）のサンプリング周波数を抑えることにより入力静止電流を低減する省電力テレメトリ・モード
- ▶ V_{OUT}の完全差動リモート検出
- ▶ 3回プログラム可能なエラー訂正コード（ECC）付き不揮発性設定メモリ
- ▶ 重要動作パラメータ用の外付け設定抵抗（オプション）
- ▶ 設定抵抗または不揮発性設定メモリを使用したスタンダアロン動作
- ▶ フォルトおよび警告の処理とレポートのための様々なメカニズム
- ▶ 複数のデバイスを同期するタイム・ベース・インターコネクト（オプション）
- ▶ 内部設定の書き込み保護用のWPピン

フォルトまたは警告が発生したことを示すために、専用のALERTピンが備わっています。また、個々のステータス・コマンドを使用してフォルトと警告をレポートし、特定のイベントを確認することができます。

LT7176/LT7176-1のFAULTピンによって、チャンネル間や他のアナログ・デバイス製パワー・システム・マネージメント製品（LTC3880、LTC2974、LTC2978、LTC4676 μModule[®]など）との間で、フォルト情報の共有が可能です。フォルトのレポートとシャットダウンの動作は、FAULTピンとMFR_FAULT_PROPAGATE_LT7176コマンドを使って自由に設定できます。フォルトは個別にマスク可能で、フォルト応答はレギュレータ出力を再試行（ラッチ解除）するかシャットダウン状態を継続（ラッチオフ）するかのいずれかにプログラムできます。フォルトおよび警告の検出機能には以下のものがあります。

- ▶ 出力低電圧／過電圧のフォルトおよび警告
- ▶ 内部過熱のフォルトおよび警告
- ▶ 通信、メモリ、ロジック (CML) のフォルト
- ▶ 入力過電圧フォルトおよび低電圧警告
- ▶ 出力過電流フォルトおよび警告
- ▶ 双方向FAULTピンを介した外部フォルト検出

スイッチング・レギュレータの制御ループ

LT7176/LT7176-1 は、オン時間制御式の谷電流モード・アーキテクチャを採用しています。通常動作時には、オン時間制御回路によって決定される時間だけ、内蔵の上側パワーMOSFET (金属酸化膜半導体 FET) がオンになります。上側パワーMOSFET がオフになると、谷電流コンパレータがトリップしてオン時間制御回路が動作を再開して次のサイクルが開始されるまで、下側パワーMOSFET がオンになります。インダクタ電流は、下側パワーMOSFET がオンになっているときに MOSFET での電圧低下を検出することによって決定されます。エラー・アンプは、レギュレータ出力電圧と内部リファレンス・デジタル・アナログ・コンバータ (DAC) 出力を比較して、平均インダクタ電流 (I_{TH}) ピンの電圧を調整します。 I_{TH} ピンの電圧がコンパレータ閾値を設定し、これがインダクタの谷電流検出値と比較されます。負荷電流が増加すると、内部リファレンスに対して出力電圧が低下します。これにエラー・アンプが反応し、平均インダクタ電流が負荷電流と一致するまで I_{TH} 電圧を上昇させます。

SYNC ピンに外部クロック信号が供給されている場合、内部 PLL は、発振器周波数をその外部クロック信号に同期させます。外部クロックが供給されていない場合、 f_{sw} は FREQUENCY_SWITCH コマンドによって設定されます。このコマンドは、設定抵抗を使って初期化できます (詳細についてはスイッチング周波数、補償部品、PWM モード、位相、PolyPhase 動作の設定のセクションを参照)。

軽負荷電流動作

LT7176/LT7176-1 には 2 つの PWM 動作モード、つまりパルススキッピング・モードと連続導通モードがあります。PWM 動作モードは MFR_PWM_MODE_LT7176 コマンドのビット 0 によって選択しますが、このビットは設定抵抗を使って初期化できます。ソフトスタート時には常にパルススキッピング・モードが使われます。

パルススキッピング・モード (PSM) をイネーブルした場合、インダクタ電流を反転することはできません。逆電流コンパレータ I_{REV} は、インダクタ電流が 0 になる直前に下側スイッチをオフにし、電流が反転して負になるのを防ぎます。 I_{TH} ノードの電圧がゼロ電流閾値を超えて次のサイクルが開始されるまで、両方のパワーMOSFET はオフのままになり、出力コンデンサが負荷電流を供給します。

強制連続モード (FCM) では、軽負荷時または過渡状態時にインダクタ電流を反転できます。インダクタの谷電流は I_{TH} ノードの電圧によって決まります。このモードでは、軽負荷時の効率がパルススキッピング・モードの場合より低下します。しかし、強制連続モードでは出力リップルが小さくなってスイッチング周波数が一定に保たれ、過渡応答も速くなります。

NVM

LT7176/LT7176-1 には ECC 付きの書込み可能な NVM が内蔵されており、ユーザの構成設定を保存できます。この NVM は 3 回まで書込みが可能です。NVM 書込み動作中は T_J を -40°C ~ $+125^{\circ}\text{C}$ とし、EXTV_{CC} に 9.6V ~ 13.2V のバイアスをかける必要があります。

ECC に加えて、パワーオン・リセット後または RESTORE_USER_ALL コマンドの実行後には、巡回冗長検査 (CRC) を計算して内蔵 NVM の完全性をチェックします。無効な CRC が検出された場合は ALERT ピン、SHARE_CLK ピン、PGOOD ピン、RUN ピンがローになり、問題が解消されるまでレギュレータの出力がディスエーブルされたままになります。

NVM プログラムの詳細については、LT7176/LT7176-1 PMBus/I²C Reference Manual を参照してください。

パワーアップと初期化

LT7176/LT7176-1 は、スタンドアロンの電源シーケンシングと、制御されたターンオンおよびターンオフ動作が可能です。LT7176/LT7176-1 の消費電力を低減するには、EXTV_{CC}を外部の 3.0V~12V の電源でドライブします。EXTV_{CC}が 3.0V~12V の電源でドライブされている場合、サポートされる V_{IN}の入力動作範囲は 1.5V~4V です。EXTV_{CC}を使用しない場合、V_{IN}の動作範囲は 2.7V~4V になります。

LT7176/LT7176-1 は、V_{IN}または EXTV_{CC}に電源を供給した時点、もしくは MFR_RESET または RESTORE_USER_ALL のコマンドが送信された時点で初期化されます。初期化ステップの中で、LT7176/LT7176-1 は NVM の設定や抵抗設定ピンを読み出して、PMBus コマンドの初期状態を設定します。

PGOOD ピンは初期化中にはローに保持され、出力電圧が目標値に達した後に開放されます。初期化中、SHARE_CLK はローに保持され、FAULT ピンは高インピーダンス状態になります。

抵抗設定ピンがイネーブルされている場合、LT7176/LT7176-1 は設定抵抗の値に基づいて一部のコマンドを初期化します。これは NVM の設定より優先されます。抵抗設定ピンは、工場出荷時のデフォルトでは有効化されています。NVM の MFR_CONFIG_ALL_LT7176 コマンドのビット 6 をセットすると、設定ピンがディスエーブルされます。詳細については、[抵抗設定ピンの使用法](#)のセクションを参照してください。

設定抵抗に基づいて初期化されないコマンドについては、NVM または工場出荷時デフォルトによって初期値が決定します。LT7176/LT7176-1 の初期化には 5ms (代表値) を要します。抵抗設定ピンがディスエーブルされている場合、初期化時間は 3ms (代表値) に短縮されます。

初期化が完了すると、コンパレータが V_{IN} をモニタします。デバイスが動作するためには、V_{IN}が VIN_ON コマンドで設定されるプログラマブルな閾値を超過する必要があります。デフォルトでは、SHARE_CLK は、V_{IN}が VIN_ON を超過するまでローに保持されます。あるいは、V_{IN}が VIN_OFF を下回るとローに保持されます。デフォルト動作では、SHARE_CLK がローになるとオフになり、その状態が保持されます。この動作の設定方法については、LT7176/LT7176-1 PMBus/I²C Reference Manual に記載されている MFR_CHAN_CONFIG_LT7176 コマンドの説明を参照してください。

ソフトスタート

起動に必要なすべての条件が満たされて LT7176 または LT7176-1 の出力がイネーブルされると、デバイスは、コマンドで指定されたターンオン遅延時間が経過するまで待機してから、コマンドで指定された電圧設定点まで目標出力電圧をランプアップします。ターンオン遅延時間は TON_DELAY コマンドによって設定し、デフォルトは 0ms です。ソフトスタートのランプアップ時間は TON_RISE コマンドで設定され、デフォルトは 1ms です。LT7176/LT7176-1 は、ソフトスタート時には常にパルススキッピング・モードを使用します。これにより、レギュレータはプリバイアスされた負荷状態で起動できるようになります。強制連続導通モードを選択した場合、そのチャンネルは、コマンドで指定された電圧設定点に達すると連続導通モードへ遷移します。

シャットダウン

LT7176/LT7176-1 は、直ちにターンオフするか、シーケンス・オフするか、いずれかにプログラムできます。

シーケンス・オフする場合、LT7176/LT7176-1 は、ターンオフ遅延時間が経過するまで待機してからソフトストップ・ランプを実行し、この過程でレギュレーション目標電圧がゼロまでランプダウンします。ターンオフ遅延時間は TOFF_DELAY コマンドによって設定し、デフォルトはゼロです。目標電圧ランプダウン時間は TOFF_FALL コマンドによって設定し、デフォルトは 2ms です。デフォルトでは、チャンネルは強制連続導通モードでランプします。ランプオフ動作は、MFR_PWM_MODE_LT7176 コマンドを使って設定できます。

シーケンス・オフは、OPERATION を 0x40 に設定した場合、もしくは RUN ピンをデアサートして ON_OFF_CONFIG コマンドのビット 0 を 0 に、ビット 2 を 1 に設定した場合に実行されます。

直ちにシャットダウンする場合は、レギュレータがインダクタ電流をできるだけ速やかに 0 までランプダウンし、その後スイッチングを停止します。この場合の出力電圧は、負荷電流と V_{SENSE} ピンに接続されている内部 250Ω プルダウンのみに基づいて低下します。以下のいずれかの場合、デバイスは直ちにシャットダウンされます。

- ▶ V_{IN} が V_{IN_OFF} 閾値よりも低下した場合。
- ▶ OPERATION コマンドを 0x00 にクリアするか、ON_OFF_CONFIG コマンドのビット 3 を 1 に設定した場合。
- ▶ 出力をオフにするようなフォルト状態が発生した場合。
- ▶ RUN ピンがデアサートされ、RUN ピンのデアサートで直ちにシャットダウンするように ON_OFF_CONFIG コマンドが設定されている場合 (ON_OFF_CONFIG コマンドのビット 0 とビット 1 で決定)。
- ▶ そのチャンネルの FAULT ピンが外部からローにプルダウンされた場合 (MFR_FAULT_RESPONSE が 0x00 にクリアされた場合を除く)。
- ▶ SHARE_CLK が失われた場合 (MFR_CHAN_CONFIG_LT7176 のビット 2 がクリアされた場合を除く)。

警告とフォルトの処理

LT7176/LT7176-1 は、フォルト状態と警告状態の有無について継続的にシステムをモニタします。

フォルトへの応答は、VOUT_UV_FAULT_RESPONSE や VOUT_OV_FAULT_RESPONSE などの該当する FAULT_RESPONSE コマンドを使って設定します。設定可能なフォルト応答は以下のとおりです。

- ▶ フォルトや警告状態を無視して動作を継続する。
- ▶ 直ちにシャットダウンし、フォルト状態が解消されると再試行する。
- ▶ 直ちにシャットダウンしてラッチオフする。

このセクションのこれ以降では、工場出荷設定のデフォルトの警告およびフォルトの動作を説明します。フォルトと警告の動作設定の詳細については、LT7176/LT7176-1 PMBus/I²C Reference Manual を参照してください。

すべてのフォルトと警告は、PMBus のステータス・コマンドで提示されます。CLEAR_FAULTS コマンドは、セットされたフォルト・ビットをクリアするために使用します。このコマンドは、すべてのステータス・コマンドのすべてのビットを同時にクリアします。また、 $\overline{\text{ALERT}}$ ピンもデアサートします。ビットがクリアされたときにフォルトがまだ残っている場合は、そのフォルト・ビットはセットされたままになり、 $\overline{\text{ALERT}}$ ピンをローにアサートすることによってホストに通知されます。

CLEAR_FAULTS コマンドが、フォルト状態によってラッチオフされたユニットを再起動することはありません。フォルト状態によってシャットダウンしたユニットが再起動されるのは、フォルト状態が解消し、以下のいずれかの条件が発生したときのみです。

- ▶ RUN ピンまたは OPERATION コマンドにより、出力を一度オフにしてから再度オンにするよう指示される。
- ▶ MFR_RESET コマンドが発行される。
- ▶ LT7176/LT7176-1 の V_{IN} と EXT V_{CC} のバイアス電力が一度なくなり、再度供給される。

LT7176/LT7176-1 がフォルト後にリトライしてもステータス・コマンドのビットはクリアされません。そのため、フォルト後に出力がオンになったときに、ステータス・ビットを読んでフォルトの原因を判断できます。

出力電圧、出力電流、温度のいずれかに関係する警告が発生した場合は、LT7176/LT7176-1 は $\overline{\text{ALERT}}$ ピンをローにプルダウンし、該当するステータス・コマンドの対応ビットをセットしますが、レギュレータは動作を継続します。

出力電圧が VOUT_UV_FAULT_LIMIT 未満に低下した場合、LT7176/LT7176-1 は以下のように反応します。

- ▶ PGOOD ピンをローにプルダウン。
- ▶ $\overline{\text{ALERT}}$ ピンをローにプルダウン。
- ▶ STATUS_VOUT、STATUS_BYTE、STATUS_WORD の各コマンドの VOUT_UV フォルト・ビットをセット。
- ▶ レギュレータは最大谷電流を制限しながら動作を継続。

出力過電圧または入力過電圧によるフォルトが発生した場合、LT7176/LT7176-1 は以下のように反応します。

- ▶ フォルトが発生したデバイスを直ちにシャットダウン。
- ▶ そのチャンネルのFAULTピンと PGOOD ピンをローにプルダウン。
- ▶ ALERTピンをローにプルダウン。
- ▶ 該当するステータス・コマンドの対応インジケータ・ビットをセット。
- ▶ MFR_RETRY_DELAY の 10ms 経過後、フォルト状態が解消されれば LT7176/LT7176-1 が再起動を試行。

過熱によるフォルトが発生した場合、LT7176/LT7176-1 は以下のように反応します。

- ▶ フォルトが発生したデバイスを直ちにシャットダウン。
- ▶ そのチャンネルのFAULTピンと PGOOD ピンをローにプルダウン。
- ▶ ALERTピンをローにプルダウン。
- ▶ 該当するステータス・コマンドの過熱 (OT) ビットをセット。
- ▶ ADC の測定温度が過熱閾値未満になったとき、LT7176/LT7176-1 がチャンネルの再起動を試行。

表 6. 工場出荷時デフォルトの警告とフォルトの挙動

WARNING OR FAULT TYPE	DETECTION METHOD	DEFAULT THRESHOLD	DEFAULT REGULATOR RESPONSE	DEFAULT PIN RESPONSE		
				PGOOD	FAULT	ALERT
V _{OUT} UV Warning	Comparator	VOUT_COMMAND: -6.5%	Continues operation	High-Z	High-Z	Pull low
V _{OUT} OV Warning	Comparator	VOUT_COMMAND: 7.5%	Continues operation	High-Z	High-Z	Pull low
V _{OUT} UV Fault	Comparator	VOUT_COMMAND: -7%	Continues operation	Pull low	High-Z	Pull low
V _{OUT} OV Fault	Comparator	VOUT_COMMAND: 10%	Shuts down and retries	Pull low	Pull low	Pull low
V _{IN} OV Fault	Comparator	6V	Shuts down and retries	Pull low	Pull low	Pull low
V _{IN} UV Warning	ADC	-1.0V (disabled)	Continues operation	High-Z	High-Z	Pull low
Overtemperature Warning	ADC	140°C	Continues operation	High-Z	High-Z	Pull low
Overtemperature Fault	ADC	160°C	Shuts down and retries	Pull low	Pull low	Pull low
I _{OUT} Overcurrent (I _{OUT_OC}) Warning	ADC	Average current (I _{AVG}) > 25A	Continues operation	High-Z	High-Z	Pull low
I _{OUT} Overcurrent Fault	Valley comparator	I _{VALLEY} > 12A ¹	Continues operation	High-Z	High-Z	High-Z
Turn-On Time (T _{ON_MAX}) Fault	Comparator and timer	5ms without exceeding VOUT_UV_FAULT_LIMIT	Continues operation	Pull low	High-Z	Pull low
Turn-Off Time (T _{OFF_MAX}) Warning	ADC and timer	0 (disabled)	Not applicable	High-Z	High-Z	High-Z

SYNC Input Clock Error ²	Input and output	Not applicable	Locks off until next reset	Pull low	Pull low	Pull low
Pin Configuration Error ³	I/O	Not applicable	Locks Off Until Next Reset	Pull low	Pull low	Pull low
NVM Error	CRC, ECC	Not applicable	Locks off until next reset	Pull low	High-Z	Pull low
PMBus/I ² C Communication Error (CML)	Logic	Not applicable	Not applicable	High-Z	High-Z	Pull low

¹ IOUT_OC_FAULT 谷電流閾値は、MFR_PWM_MODE_LT7176 のビット[10:9]で制御します。

² 初期化中に SYNC 入力クロックのエラーが検出されると、デバイスの出力はディスエーブルされます。

³ 初期化中にピン設定エラーが検出された場合、デバイスは次のピンをローにプルダウンします：FAULT、SHARE_CLK、PGOOD、ALERT。

FAULTピン

対応する FAULT_RESPONSE コマンドがレギュレータ出力をシャットダウンするようにプログラムされていて、かつ MFR_FAULT_PROPAGATE_LT7176 コマンドがオープン・ドレインFAULTピンにフォルトを伝搬するようにプログラムされている場合は、フォルトが発生するとFAULTピンがローにプルダウンされます。LT7176/7176-1 がFAULTピンをプルダウンすると、以下のいずれかが発生するまでこのピンはローに保持されたままになります。

- ▶ 再試行をするように設定されたフォルトに対し、デバイスが再試行をする。
- ▶ フォルト発生デバイスを一度ディスエーブルしてから再びイネーブルする。
- ▶ RESTORE_USER_ALL コマンドまたは MFR_RESET コマンドを受信する。
- ▶ V_{IN} と EXT_{VCC} の両方の入力電力がなくなる。

FAULTピンは、LT7176/LT7176-1 が外部フォルトにตอบสนองする手段を提供するための入力として使用することもできます。LT7176/LT7176-1 のFAULTピンを外部からローにプルダウンすると、直ちにオフになります。これにより、複数のパワー・システム・マネージメント製品間でフォルトを連係させることができます。FAULTのデフォルトのピン応答は表 6 に定義されています。

PGOODピン

何らかの理由で出力がオフになったとき、ソフトスタートおよびソフトストップ中、出力電圧が VOUT_UV_FAULT_LIMIT より低くなったときには、オープン・ドレインの PGOOD ピンがローにプルダウンされます。

ALERTピン

SMBALERT_MASK コマンドは、どの警告インジケータとフォルト・インジケータによって LT7176/LT7176-1 がオープン・ドレインの ALERTピンをプルダウンするかを設定します。

LT7176 または LT7176-1 がALERTピンをプルダウンすると、以下のいずれかが発生するまでALERTピンはローに保持されたままになります。

- ▶ 出力が一度オフされた後にオンになる。
- ▶ CLEAR_FAULTS、RESTORE_USER_ALL、MFR_RESET のいずれかのコマンドを受信する。
- ▶ マスクされていないすべてのステータス・ビットが、各ビットに 1 を書き込むことによってクリアされる。
- ▶ PMBus のアラート応答アドレスにตอบสนองして、デバイスが正常に自身のアドレスを送信する。
- ▶ V_{IN} と EXT_{VCC} の入力電力がなくなる。

アプリケーション情報

抵抗設定ピンの使用法

LT7176/LT7176-1 には、ASEL、VOUT_CFG、PWM_CFG の 3 つの抵抗設定ピンがあり、それぞれで±1%抵抗 1 個を使って主要な動作パラメータを選択します。これらの設定ピンの抵抗は、パワーアップ時と、RESTORE_USER_ALL または MFR_RESET のコマンド実行時に測定されます。それぞれの抵抗設定ピンの機能を以下のセクションに示します。

NVM で MFR_CONFIG_ALL_LT7176 コマンドのビット 6 が 1 に設定されている場合、VOUT_CFG ピンと PWM_CFG ピンの設定抵抗は無視されますが、ASEL の抵抗は常に有効です。

デバイス・アドレスの設定

ASEL とグラウンド (SGND または PGND) の間に 1%抵抗を接続すると、表 7 に従って 16 個のシリアル・バス・インターフェース・アドレスの中から 1 つが選択されます。ASEL 抵抗の値で PMBus デバイス・アドレスの LSB[3:0] が決まります。デバイス・アドレスの 3MSB[6:4] は、MFR_ADDRESS のビット 6:4 で決まります (デフォルトは 0x4F)。ASEL ピンは、LT7176/LT7176-1 の起動時およびリセット時に読み出されます。ASEL ピンがフロート状態のままになっている場合、工場出荷時のデフォルトの 7 ビット・デバイス・アドレスは 0x4F です。ASEL ピンが接地されている場合、工場出荷時のデフォルトのデバイス・アドレスは 0x40 です。

表 7. ASEL 抵抗による LT7176/LT7176-1 のアドレス設定

ASEL RESISTOR VALUE (±1%)	VALUE OF PMBus DEVICE ADDRESS LSBs 3:0:
Floating or V_{DD18}	NVM value of MFR_ADDRESS
124kΩ	0xF
107kΩ	0xE
93.1kΩ	0xD
80.6kΩ	0xC
69.8kΩ	0xB
60.4kΩ	0xA
51.1kΩ	0x9
43.2kΩ	0x8
36.5kΩ	0x7
30.9kΩ	0x6
25.5kΩ	0x5
21kΩ	0x4
16.5kΩ	0x3
11.8kΩ	0x2
6.65kΩ	0x1
0 (SGND)	0x0

出力電圧の設定

VOUT_COMMAND コマンドで、レギュレータがイネーブルされているときの出力電圧を指定します。

VOUT_COMMAND は、VOUT_CFG ピンと PGND ピンまたは SGND ピンとの間に接続した抵抗によって、表 8 に示す値に基づいて初期化できます。VOUT_CFG ピンがオープンになっている場合または VDD18 に接続されている場合は、NVM から読み出された VOUT_COMMAND コマンドで出力電圧が決定します。

出力電圧の初期化に抵抗設定ピンが使われている場合は、VOUT_COMMAND コマンドのパーセンテージに基づいて以下のコマンドが初期化されます。

- ▶ VOUT_OV_FAULT_LIMIT : 10%
- ▶ VOUT_OV_WARN_LIMIT : 7.5%
- ▶ VOUT_MAX : 7.5%
- ▶ VOUT_MARGIN_HIGH : 5%
- ▶ VOUT_MARGIN_LOW : -5%
- ▶ VOUT_UV_WARN_LIMIT : -6.5%
- ▶ VOUT_UV_FAULT_LIMIT : -7%

表 8. VOUT_CFG ピンの設定抵抗の選択

RESISTOR VALUE (±1%)	OUTPUT VOLTAGE SET POINT (V) ¹	V _{OUT} RANGE	EFFECTIVE ERROR AMPLIFIER GAIN FOR EXTERNAL COMPENSATION ³	REGULATOR ENABLE ²
Floating or V _{DD18}	Initialized from the NVM (default 0.3V)	Initialized from NVM (default 0.3V ≤ V _{OUT} ≤ 1.375V)	Depends on V _{OUT} range (default 2400μS)	Initialized from the NVM (default: regulator is enabled if the RUN pin is asserted high)
124kΩ	1.5	0.8V ≤ V _{OUT} ≤ 2.75V	1200μS	Enabled if the RUN pin is asserted high
107kΩ	1.35	0.8V ≤ V _{OUT} ≤ 2.75V		Enabled if the RUN pin is asserted high
93.1kΩ	1.2	0.3V ≤ V _{OUT} ≤ 1.375V	2400μS	Enabled if the RUN pin is asserted high
80.6kΩ	1.0	0.3V ≤ V _{OUT} ≤ 1.375V		Enabled if the RUN pin is asserted high
69.8kΩ	0.95	0.3V ≤ V _{OUT} ≤ 1.375V		Enabled if the RUN pin is asserted high
60.4kΩ	0.9	0.3V ≤ V _{OUT} ≤ 1.375V		Enabled if the RUN pin is asserted high
51.1kΩ	0.85	0.3V ≤ V _{OUT} ≤ 1.375V		Enabled if the RUN pin is asserted high
43.2kΩ	0.8	0.3V ≤ V _{OUT} ≤ 1.375V		Enabled if the RUN pin is asserted high
36.5kΩ	0.72	0.3V ≤ V _{OUT} ≤ 1.375V		Enabled if the RUN pin is asserted high
30.9kΩ	0.65	0.3V ≤ V _{OUT} ≤ 1.375V		Enabled if the RUN pin is asserted high

25.5kΩ	0.6	$0.3V \leq V_{OUT} \leq 1.375V$	2400μS	Enabled if the RUN pin is asserted high
21kΩ	0.55	$0.3V \leq V_{OUT} \leq 1.375V$		Enabled if the RUN pin is asserted high
16.5kΩ	0.5	$0.3V \leq V_{OUT} \leq 1.375V$		Enabled if the RUN pin is asserted high
11.8kΩ	0.45	$0.3V \leq V_{OUT} \leq 1.375V$		Enabled if the RUN pin is asserted high
6.65kΩ	0.4	$0.3V \leq V_{OUT} \leq 1.375V$		Enabled if the RUN pin is asserted high
0 (SGND)	Initialized from the NVM (default 0.3V)	Initialized from the NVM (default $0.3V \leq V_{OUT} \leq 1.375V$)	Depends on V_{OUT} range (default 2400μS)	Disabled and the RUN pin is ignored

¹ 出力電圧設定点は VOUT_COMMAND で制御されます。

² PMBus の ON_OFF_CONFIG コマンドは、RUN ピンや PMBus OPERATION コマンドでレギュレータをイネーブるかどうかなを選択します。

³ I_{TH} を INTV_{CC} に接続することにより内部補償が選択されていて、抵抗設定が有効であれば、エラー・アンプの実効ゲインは、VOUT_CFG を SGND または V_{DD18} に接続するかフローティングにすることによって NVM から初期化されている場合を除き、300μS になります。

スイッチング周波数、補償部品、PWM モード、位相、PolyPhase 動作の設定

PWM_CFG ピンと PGND ピンまたは SGND ピンの間に、表 9 と表 10 に示すような RPWM_CFG を接続することで、周波数、位相、ループ補償、動作モード、PolyPhase 動作を含む PWM 設定を初期化できます。

表 9. LT7176 の PWM_CFG ピン設定抵抗の選択

RESISTOR VALUE (±1%)	SWITCHING FREQUENCY ¹	INTERNAL COMPENSATION ^{1, 2}		PWM MODE ⁴	SYNC OUTPUT/ INPUT	POLYPHASE FOLLOWER/ LEADER	PWM PHASE SW0
		INTERNAL C _{ITH}	INTERNAL R _{ITH}				
Floating or V _{DD18}	Initialized from the NVM (default 1MHz)	Initialized from the NVM (default 320pF)	Initialized from the NVM (default 14kΩ)	Initialized from the NVM (Default FCM)	Initialized from the NVM (default input)	Initialized from the NVM (default leader)	Initialized from the NVM (default 0°)
16.5kΩ	1.5MHz	320pF	20kΩ	FCM	Output	Leader	0°
0Ω (Grounded)	2MHz	320pF	20kΩ	FCM	Output	Leader	0°
30.9kΩ	1MHz	320pF	14kΩ	PSM	Input	Leader	0°
21kΩ	1.5MHz	320pF	20kΩ	PSM	Input	Leader	0°
6.65kΩ	2MHz	320pF	20kΩ	PSM	Input	Leader	0°
36.5kΩ	1MHz	320pF	14kΩ	FCM	Input	Follower	90°
25.5kΩ	1.5MHz	320pF	20kΩ	FCM	Input	Follower	180°
11.8kΩ	2MHz	320pF	20kΩ	FCM	Input	Follower	180°
43.2kΩ	1MHz	320pF	14kΩ	FCM	Input	Follower	180°

51.1kΩ	1MHz	320pF	20kΩ	FCM	Input	Follower	270°
Clock Active Throughout Power-On Reset and Reset	Measured at power-on reset and reset	Determined by measured SYNC frequency ³	Determined by measured SYNC frequency ³	FCM	Clock Active Throughout Power-On Reset and Reset		

表 10. LT7176-1 の PWM_CFG ピン設定抵抗の選択

RESISTOR VALUE (±1%)	SWITCHING FREQUENCY ¹	INTERNAL COMPENSATION ^{1,2}		PWM MODE ⁴	SYNC OUTPUT/ INPUT	POLYPHASE FOLLOWER	PWM PHASE SW0/SW1
		INTERNAL C _{ITH}	INTERNAL R _{ITH}				
Floating or V _{DD18}	Initialized from the NVM (default 1MHz)	Initialized from the NVM (default 320pF)	Initialized from the NVM (default 14kΩ)	Initialized from the NVM (Default FCM)	Initialized from the NVM (default input)	Initialized from the NVM (default leader)	Initialized from the NVM (default 0°)
16.5kΩ	1.5MHz	320pF	14kΩ	FCM	Output	Leader	0 / 180
0Ω (Grounded)	2MHz	320pF	14kΩ	FCM	Output	Leader	0 / 180
30.9kΩ	1MHz	320pF	14kΩ	PSM	Input	Leader	0 / 180
21kΩ	1.5MHz	320pF	14kΩ	PSM	Input	Leader	0 / 180
6.65kΩ	2MHz	320pF	14kΩ	PSM	Input	Leader	0 / 180
36.5kΩ	1MHz	320pF	14kΩ	FCM	Input	Follower	90 / 270
25.5kΩ	1.5MHz	320pF	14kΩ	FCM	Input	Follower	90 / 270
11.8kΩ	2MHz	320pF	14kΩ	FCM	Input	Follower	90 / 270
43.2kΩ	1MHz	320pF	14kΩ	FCM	Input	Follower	60 / 240
51.1kΩ	1MHz	320pF	14kΩ	FCM	Input	Follower	120 / 300
Clock Active Throughout Power-On Reset and Reset	Measured at power-on reset and reset	Determined by measured SYNC frequency ³	Determined by measured SYNC frequency ³	FCM	Clock Active Throughout Power-On Reset and Reset		

¹ 外部同期クロックを適用する場合、設定抵抗の値は、内部 PWM スイッチング周波数を入力クロックと同様の値に設定するように選んでください。

² 内部補償用に、C_{ITH}は MFR_PWM_MODE_LT7176 のビット[8:6]で制御し、R_{ITH}は MFR_PWM_MODE_LT7176 のビット[5:3]で制御します。

³ LT7176/LT7176-1 のパワーオン・リセット時やリセット時に外部クロックが検出された場合は、外部クロックの周波数が計測されて、内部補償パラメータの C_{ITH} と R_{ITH} の値には自動的に C_{ITH} = 320pF および R_{ITH} = 14kΩ が選択されます。

⁴ PWM モードは、MFR_PWM_MODE_LT7176 のビット 0 で制御します。値を 1 にするとパルススキッピング・モードがイネーブルされます。

同期

LT7176/LT7176-1 は、出力ドライバとして設定されている場合や、入力クロックを無視するようにプログラムされている場合を除き、PWM スイッチングを SYNC ピンの外部クロック入力に自動的に同期させます。外部クロック信号が失われた場合、LT7176/LT7176-1 は内部発振器を使用して PWM 動作を続行します。外部同期クロックを使用する場合は、FREQUENCY_SWITCH コマンドのプログラムまたは R_{PWM_CFG} の使用によって内部発振周波数を外部クロック周波数に近い値に設定し、外部クロックを失った場合でも PWM の周波数が大きく変わらないようにすることを推奨します。LT7176/LT7176-1 は、MFR_SYNC_CONFIG_LT7176 のビット 1 に 1 を書き込むことによって、外部クロックを無視するようにプログラムできます。

入力クロック周波数が 1MHz~1.25MHz の場合は、1MHz の PWM 周波数を選択する R_{PWM_CFG} を使用することを推奨します。入力クロック周波数が 1.25MHz~3MHz の場合は、2MHz の PWM 周波数を選択する R_{PWM_CFG} を使用することを推奨します。

LT7176/LT7176-1 は、MFR_SYNC_CONFIG_LT7176 のビット 0 を 1 に設定することによって、SYNC ピンから他のデバイスに同期クロック出力を供給するように設定できます。

SYNC 出力クロックをイネーブルすると、LT7176/LT7176-1 は SYNC ピンを、FREQUENCY_SWITCH コマンドでプログラムされた周波数で 0V~1.88V (代表値) の振幅の矩形波として駆動します。SYNC の位相は、SW0 の PWM 出力の位相より、MFR_PWM_PHASE_LT7176 コマンドで設定された値だけ進んだ位相となります。複数のデバイスを共通の SYNC ピンで接続して使用する場合、出力に設定できるデバイスは 1 つだけです。

SYNC ピンのクロックがアクティブになっているときは、MFR_PWM_PHASE_LT7176 コマンドで、SYNC ピンの立上がりエッジと、LT7176/LT7176-1 の SW0 ピンの立上がりエッジ間の位相関係が指定されます。

初期化中に SYNC ピンに常時外部クロックが加えられていて、抵抗設定ピンの機能がディスエーブルされていない場合、LT7176/LT7176-1 はクロック周波数を測定し、それを最も近い 100kHz 単位の値に丸め、FREQUENCY_SWITCH コマンドをその周波数に初期化します。この場合、MFR_PWM_PHASE は 0° に設定されます。なお、抵抗設定ピンの機能がディスエーブルされている場合を除き、SYNC ピンに加えられる外部クロックは、LT7176/LT7176-1 の初期化プロセス全体を通じ、常時アクティブまたは非アクティブのいずれかに保つ必要があります。初期化中にクロックの動作が変化すると (例えば初期化が開始された後、それが完了しないうちにクロックが開始されると)、周波数測定が不正確になって、そのために LT7176/LT7176-1 による FREQUENCY_SWITCH コマンドの初期化が不正確になったり、ピン設定フォルトが発生したりすることがあります。ピン設定フォルトの詳細については、LT7176/LT7176-1 PMBus/I²C Reference Manual に記載されている MFR_PIN_CONFIG_STATUS コマンドの説明を参照してください。

単相動作の LT7176

LT7176 は単相のモノリシック DC/DC 同期整流式降圧レギュレータで、最大 24A の電流を連続して出力できます。単相で 1 つのインダクタに接続した SW0 ピンと SW1 ピンを駆動し、1 つの安定化出力電圧をドライブします。

単相動作の場合は、LT7176 の SW0 ピンと SW1 ピンはまとめて 1 つのインダクタに接続します。

設定抵抗または MFR_PWM_PHASE_LT7176 で選択される位相により、SW0 と SYNC の間の位相差が設定されます。

2 相動作の LT7176-1

LT7176-1 は 2 相のモノリシック DC/DC 同期整流式降圧レギュレータで、最大 24A の電流を連続して出力できます。スイッチング位相は 180° の位相差に設定されています。スイッチ・ピン SW0 と SW1 のそれぞれにインダクタを接続して、1 つの安定化出力電圧をドライブします。

設定抵抗または MFR_PWM_PHASE_LT7176 で選択される位相により、SW0 と SYNC の間の位相差が設定されます。

PolyPhase による負荷分担

複数の LT7176/LT7176-1 デバイスを並列に接続することによって、バランスのとれた PolyPhase 負荷分担ソリューションを実現できます。LT7176/LT7176-1 のアナログ電流モード制御アーキテクチャにより、位相間での負荷分担がバランスのとれたものになります。

対応する I_{TH} 、 \overline{FAULT} 、 V_{IN} 、 V_{SENSEP} 、 V_{SENSEN} 、 $SYNC$ 、 $SHARE_CLK$ 、 RUN の各ピンが、全 PolyPhase デバイス間で接続されている必要があります。位相は $360/n^\circ$ ずつ区切ります。ここで、 n は PolyPhase アレイ内の位相数です。PolyPhase 構成では、1 つのデバイス (LT7176/LT7176-1 または外部クロック源) だけが $SYNC$ のクロックを駆動するように設定する必要があります。

PolyPhase アレイでは、1 つの LT7176-1 デバイスだけをリーダーとして設定 (MFR_CHAN_CONFIG_LT7176 のビット 8 を 0 に設定) し、他のすべての PolyPhase デバイスをフォロワとして設定 (値を 1 に設定) する必要があります。

PolyPhase モードは、PWM_CFG ピンを無視する MFR_CONFIG_ALL_LT7176 のビット 6 がセットされていなければ、表 9 と表 10 に示すように、PWM_CFG とグラウンドとの間に、1 つのデバイスはリーダーになるように、その他のデバイスはフォロワになるように適切な抵抗を接続することによっても選択できます。

動作周波数のトレードオフ

動作周波数の選択は、効率、部品サイズ、および入力電圧範囲のトレードオフになります。高周波数動作の利点はインダクタとコンデンサの値を小さくできることですが、主な欠点は効率が低いことです。

最小オン時間と最小オフ時間に関する考慮事項

最小オン時間 $t_{ON(MIN)}$ は、上側パワー MOSFET をオン状態にできる時間の最小値です。この時間は出力負荷の関数であり、代表値は 2.5A の負荷で 25ns です。連続導通モード時は、最も厳しい条件での最小オン時間の制限によって最大スイッチング周波数が次のようになります。

$$f_{SW(MAX)} = V_{OUT} / (V_{IN} \times 40ns)$$

ここで 40ns は、2.5A の負荷に対する $t_{ON(MIN)}$ の最も厳しい条件での上限です。

$t_{ON(MIN)}$ に対して許容される周波数より高い周波数が設定された場合は、LT7176/LT7176-1 の谷電流制御アーキテクチャが出力電圧のレギュレーションを維持し、 f_{SW} はプログラムされた値より低くなります。設計には、出力過電圧を引き起こすことなく高いスイッチング周波数を使うことができます。 $t_{ON(MIN)}$ で許容される範囲を超える周波数が設定された場合、2 相の LT7176-1 は 180° の位相間隔を維持できません。

最小オフ時間 $t_{OFF(MIN)}$ は、LT7176/LT7176-1 が下側パワー MOSFET をターンオンして電流コンパレータをトリップさせてから、下側パワー MOSFET を再びオフに戻すことのできるまでの時間の最小値です。この時間は 2.5A の負荷に対し代表値で約 110ns です。最小オフ時間によって、最大デューティサイクルは $t_{ON} / (t_{ON} + t_{OFF(MIN)})$ となります。 V_{OUT}/V_{IN} の比が、例えば入力電圧の低下などによって最大デューティ・サイクルを超えた場合は、出力電圧がレギュレーション範囲より低下します。

$t_{OFF(MIN)}$ の制限によって出力電圧がレギュレーション範囲外に低下するのを防ぐためには、 f_{SW} を次式以下に設定します。

$$f_{SW(MAX)} \leq (1 - (V_{OUT(MAX)}/V_{IN(MIN)})) / 160ns$$

ここで 160ns は、LT7176/LT7176-1 の最大 $t_{OFF(MIN)}$ です。

プログラマブルな電流制限

LT7176/LT7176-1 の電流制限は、[図 32](#) と [図 33](#) に示すように、インダクタ電流リップル波形の谷を基準に出力電流を制限することによって機能します。

[図 32](#) に示すように、正の谷電流制限の発生時（出力電流（ I_{OUT} ）を負荷に供給）、正のインダクタ谷電流は I_{LIM_POS} 、平均 I_{OUT} は $I_{LIM_POS} + \Delta I_L/2$ 、ピーク・インダクタ電流（ $I_L (PEAK, MAX)$ ）は $I_{LIM_POS} + \Delta I_L$ です（ ΔI_L はインダクタのリップル電流）。 I_{LIM_POS} に達した場合は、 I_{OUT_OC} フォルトを示すステータス・ビットがセットされます。LT7176/LT7176-1 PMBus/I²C Reference Manual に記載されているステータス・コマンドの説明を参照してください。

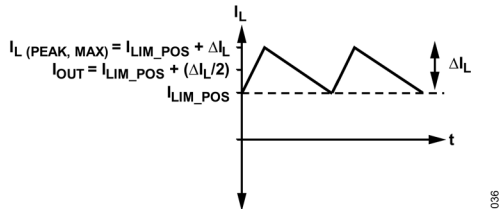


図 32. 正の谷電流制限

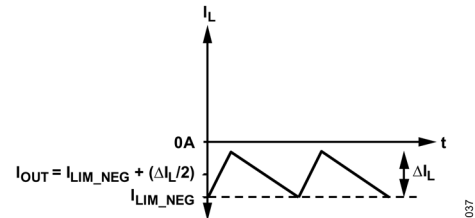


図 33. 負の谷電流制限

[図 33](#) に示すように、負の谷電流制限の発生時（出力が外部的にプルアップされて I_{OUT} をシンク）、負のインダクタ谷電流は I_{LIM_NEG} 、平均 I_{OUT} は $I_{LIM_NEG} + \Delta I_L/2$ 、ピーク・インダクタ電流は $I_{LIM_NEG} + \Delta I_L$ です。

LT7176/LT7176-1 には、谷電流制限に関して 4 つの設定があります。電流制限の選択は、[表 11](#) と [表 12](#) に示すように MFR_PWM_MODE_LT7176 のビット[10:9]で制御します。LT7176-1 の工場出荷時のデフォルト電流制限設定は、 I_{LIM_POS} が +13.5A（代表値）、 I_{LIM_NEG} が -7.5A（代表値）です。電流制限の選択を変更すると、変調器の電流検出ゲイン（ dI_{OUT}/dV_{ITH} ）も変化するので、制御ループの補償ではこの点も考慮する必要があります。

表 11. LT7176 の谷電流制限選択

MFR_PWM_MODE_LT7176 BITS[10:9]	I_{LIM_POS} TYPICAL (A)	I_{LIM_NEG} TYPICAL (A)	dI_{OUT}/dV_{ITH} TYPICAL (A/V)	MAXIMUM ΔI_L (A)
0	10	-6.8	18.66	14
1	14	-8.2	24.66	12
2	19	-11.4	33.78	7
3 (Default)	24	-13.4	41.56	6

表 12. LT7176-1 の位相ごとの谷電流制限選択

MFR_PWM_MODE_LT7176 BITS[10:9]	I _{LIM_POS} TYPICAL (A)	I _{LIM_NEG} TYPICAL (A)	dI _{OUT} /dV _{ITH} TYPICAL (A/V)	MAXIMUM ΔI _L (A)
0	5	-3.4	9.33	7
1	7	-4.1	12.33	6
2	9.5	-5.7	16.89	4.5
3 (Default)	12	-6.7	20.78	3

インダクタの選択

アプリケーションの入力電圧と出力電圧が与えられている場合、インダクタ値と動作周波数によってリップル電流が次式で決まります。

$$\Delta I_L = \frac{V_{OUT}}{f_{SW} \times L} \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

リップル電流が小さければインダクタのコア損失と出力コンデンサの ESR 損失が小さくなり、出力電圧リップルも小さくなります。表 11 と表 12 に示すリップル電流制限値を超えないようにしてください。リップル電流が仕様規定された最大値を超えないようにするには、次式に従ってインダクタンスを選択します。

$$L = \frac{V_{OUT}}{f_{SW} \times \Delta I_{L(MAX)}} \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

インダクタは、インダクタ電流リップルが表 1 に示す負の最大谷電流リミット（最も小さい負の値）の 2 倍未満となるように選びます。2 倍を超えると出力過電圧となります。

$$\Delta I_L \leq 2 \times I_{LIM_NEG(MAX)}$$

また、飽和電流（通常 I_{SAT} と表示）が、電流制限状態で動作した場合の最大ピーク電流（次式）より大きいものを選びます。

$$I_{L(PEAK,MAX)} = I_{LIM_POS} + \Delta I_L$$

過熱や効率低下を防ぐために、インダクタは、その実効電流定格値がアプリケーションの予想最大出力負荷より大きいものを選ぶ必要があります。できれば、インダクタの RMS 定格が、次式に示す電流制限時の平均インダクタ電流に対応できることが望まれます。

$$I_{L(AVG,MAX)} = I_{LIM_POS} + \frac{\Delta I_L}{2}$$

入力コンデンサと出力コンデンサ

スイッチング・レギュレータの出力電源と入力電源には、共に低 ESR のセラミック・コンデンサを使用してください。V_{IN} ピンは 0201 の低 ESL セラミック・コンデンサでデカップリングし、その値はアプリケーションの温度と電圧に必要な条件を満たすよう、使用できる最大のものにしてください。温度や入力電圧の変動に対して最良の性能を実現するには、X5R または X7R セラミック・コンデンサを推奨します。

V_{IN} ピンは、低 ESL、低 ESR のセラミック・コンデンサを用いて V_{IN} ピンのできるだけ近くでデカップリングし、リターン経路を適切なグラウンド・リターン・ピンに接続します。合わせてバルク・セラミック・コンデンサを用いて入力リップル電流に対応します。

出力コンデンサの推奨値については、図 40 と図 41 を参照してください。出力コンデンサの値は、動作周波数、補償 (g_{MEA} および補償ネットワークの R_{ITH} と C_{ITH})、電流制限の設定など、選択した動作条件の全域で安定性を維持できるように選択し、これによってモジュレータのトランスコンダクタンスが決まります。

プログラマブルな PWM 制御ループ補償

図 34 と図 35 に示すように、LT7176/LT7176-1 は内部または外部の PWM 制御ループ補償をサポートしています。

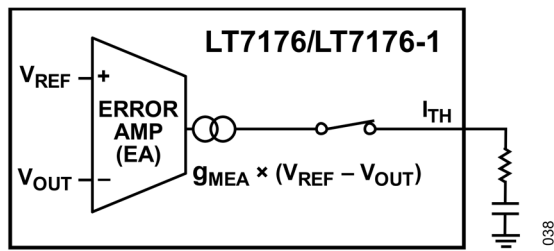


図 34. プログラム可能な g_{MEA} による外部補償

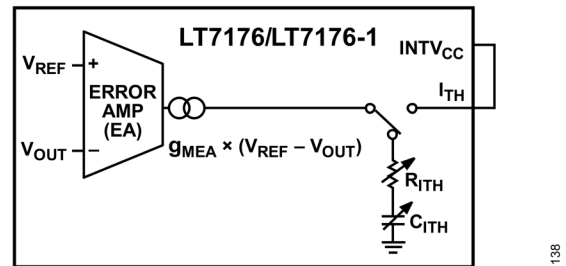


図 35. プログラム可能な内部補償

単相アプリケーションの場合は、チャンネルの I_{TH} ピンを $INTV_{CC}$ に接続することによって内部補償が選択されます。PolyPhase 動作では外部補償が必要で、すべての PolyPhase チャンネルの I_{TH} ピンを 1 つの外部補償ネットワークに接続する必要があります。

制御ループの補償パラメータは、MFR_PWM_MODE_LT7176 コマンドを使ってプログラムできます。内部補償と外部補償のいずれの場合でも、MFR_PWM_MODE_LT7176 のビット[15:11]を使って LT7176/LT7176-1 の PWM エラー・アンプのトランスコンダクタンスを調整することができます。表 13 に示すように、LT7176/LT7176-1 は、MFR_CHAN_CONFIG_LT7176 のビット[2:1]で設定される、選択された V_{OUT} 範囲の関数として g_{MEA} の値をスケールリングします。

内部補償を選択した場合は、表 14 に示すように、MFR_PWM_MODE_LT7176 のビット[5:3]を使い、LT7176/LT7176-1 の内部 PWM ループ補償抵抗 R_{ITH} を $5k\Omega \sim 60k\Omega$ (代表値) の範囲で非線形インクリメントで調整できます。内部補償コンデンサ C_{ITH} は、表 15 に示すように、MFR_PWM_MODE_LT7176 のビット[8:6]を使って、 $40pF \sim 320pF$ (代表値) の範囲で $40pF$ インクリメントで調整できます。

表 13. プログラム可能なエラー・アンプのトランスコンダクタンス

V_{OUT} RANGE (V)	g_{MEA}
1.6 to 3.4	$(MFR_PWM_MODE_LT7176, Bits[15:11] + 1) \times 37.5\mu S$
0.8 to 2.75	$(MFR_PWM_MODE_LT7176, Bits[15:11] + 1) \times 75.0\mu S$
0.3 to 1.375	$(MFR_PWM_MODE_LT7176, Bits[15:11] + 1) \times 150\mu S$

表 14. プログラム可能な補償抵抗 (R_{ITH})

MFR_PWM_MODE_LT7176, BITS[5:3]	INTERNAL R_{ITH} VALUE (k Ω)
7	60
6	42
5	29
4	20
3	14
2	10
1	7
0	5

表 15. プログラマブルな補償コンデンサ (C_{ITH})

MFR_PWM_MODE_LT7176, BITS[8:6]	INTERNAL C_{ITH} VALUE (pF)
7	320
6	280
5	240
4	200
3	160
2	120
1	80
0	40

ソフトウェアで設定可能なシーケンシング

時間ベースでシーケンシングを行う場合は、システムのパワーアップおよびパワーダウン・シーケンスをソフトウェアで設定することができます。時間ベースのシーケンシングを行うには、TON_DELAY をプログラムして、ソフトスタート・ランプがシーケンス内の正しいポイントで開始されるように、各デバイスを個別に遅延させます。シーケンスは、OPERATION コマンドまたは RUN ピンを使って、すべてのデバイスに同時にオン指示を与えた時点で開始されます。同様に、ターンオフ・シーケンシングは TOFF_DELAY コマンドを使って調整します。

複数のアナログ・デバイセズ製品間で時間ベースのシーケンシングを使用するときは、各デバイスの SHARE_CLK ピンをまとめて、1.6V~5.0V へのプルアップ抵抗に接続することを推奨します。

イベントベースのシーケンシング

イベントベースのシーケンシングを使用すると、マルチチャンネル・システムのパワーアップおよびパワーダウン・シーケンスをハードウェアで設定できます。

図 36 に示すように、1つのレギュレータの PGOOD ピンを、シーケンス内の次のレギュレータの RUN ピンに接続します。

LT7176/LT7176-1 は、チャンネルのソフトスタート・ランプが完了して、その出力電圧が VOUT_UV_FAULT_LIMIT コマンドで設定された値を超えるまで、PGOOD ピンをローに保持します。

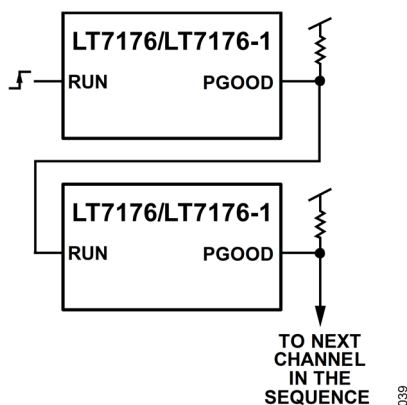


図 36. イベントベースのシーケンシング

LTpowerPlay GUI

LTpowerPlay は、LT7176/LT7176-1 などのアナログ・デバイゼスのデジタル・パワー・システム・マネージメント製品をサポートする、Windows®ベースの強力な開発環境です。LTpowerPlay は、デモ・ボードまたはユーザ・アプリケーション・ボードに接続することによって、アナログ・デバイゼス製品を評価するために使用できます。LTpowerPlay は、オフライン・モード（ハードウェアなしの状態）で使用して複数の構成ファイルを作成することもでき、そのファイルは保存して後で再ロードできます。LTpowerPlay は、システムの初期評価時に、電源のプログラムや調整を行ったり、電源に関する問題を診断したりするための貴重な診断情報を提供します。LTpowerPlay は、アナログ・デバイゼスの DC1613A USB-I²C/SMBus/PMBus アダプタを利用して、EVAL-LT7176-1-AZ デモ・ボードを含む様々なターゲットと通信を行います。アプリケーションでは、V_{IN}を供給しなくても、DC1613A の 3.3V VCCIO 電源を LT7176/LT7176-1 の EXT_{VCC} ピンに接続することでプログラミングが可能です。LTpowerPlay ソフトウェアは、最新のデバイス・ドライバとドキュメントのセットによってリビジョンを最新状態に保つための、自動更新機能も備えています。また、いくつかのチュートリアル・デモを含む、充実したコンテンツ・ヘルプも使用できます。LTpowerPlay に関するその他の情報は、<https://www.analog.com/ltpowerplay> でご確認ください。

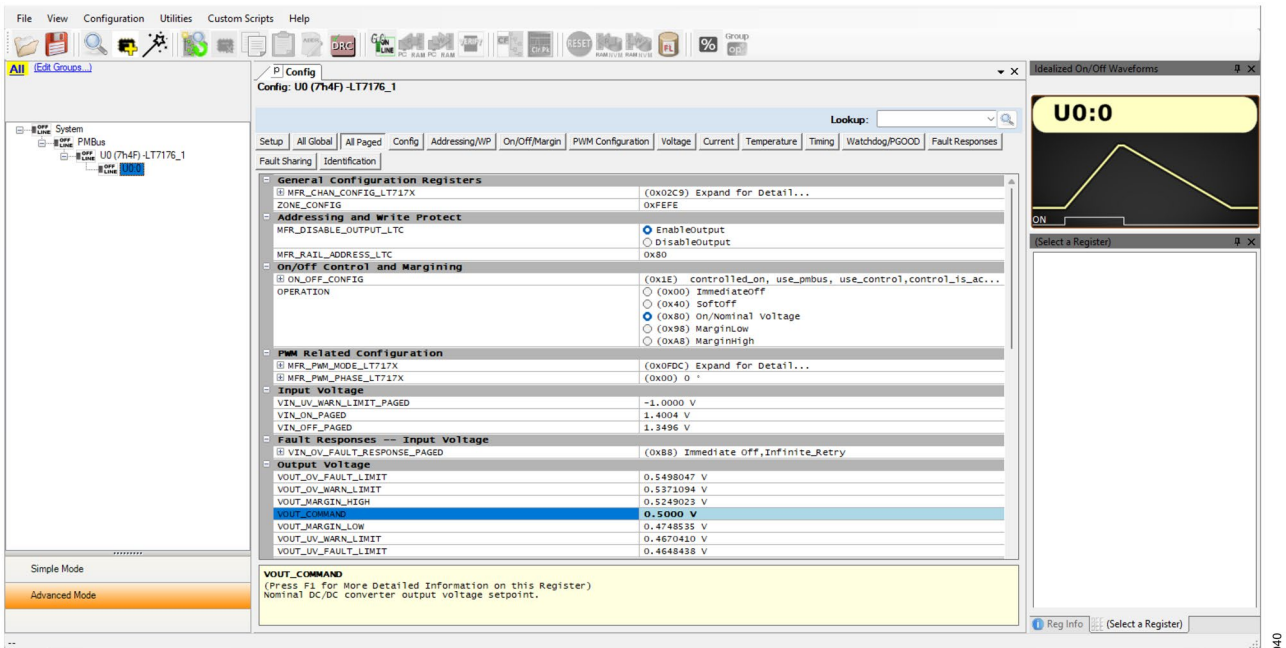


図 37. LTpowerPlay GUI のスクリーンショット

PMBus/I²C シリアル・インターフェースの概要

このセクションでは、LT7176/LT7176-1 の SPI を介して利用できる主要機能の概要を示しますが、すべての機能を網羅しているわけではありません。関連ドキュメントの LT7176/LT7176-1 PMBus/I²C Reference Manual には、使用可能なデジタル機能の詳細な説明が記載されています。表 16 にサポートされているコマンドの一覧を示します。

LT7176/LT7176-1 には、表 16 に記載されていないメーカー予約済みの追加コマンドもあります。これらのコマンドを読み出しても IC の動作に悪影響はありませんが、その内容と意味は予告なく変更されることがあります。

一部の未公開コマンドは読み出し専用で、書き込みを行うと電流モード・ロジック (CML) ビット 6 のフォルトが発生します。表 16 に記載のないコマンドに書き込まないでください。

「デフォルト値」欄に示す浮動小数点値は半精度 IEEE 浮動小数点数です。

別のデバイスとのコマンドの互換性をコマンド名に基づいて判断しないようにしてください。コマンドの機能の完全な定義については、必ず各デバイスのメーカーのデータシートを参照してください。

表 16. サポートされているコマンド (意図的に空白のセルあり)

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
PAGE	0x00	複数ページ PMBus デバイスとの統合化を行います。	R/W byte	Register			0x00
OPERATION	0x01	動作モードの制御：オン/オフ、マージン・ハイ/マージン・ロー。	R/W byte	Register		Y	0x80
ON_OFF_CONFIG	0x02	RUN ピンおよび PMBus バスのオン/オフ・コマンドを設定します。	R/W byte	Register		Y	0x1E
CLEAR_FAULTS	0x03	セットされたフォルト・ビットをクリアします。	Send byte				
PAGE_PLUS_WRITE	0x05	指定ページにコマンドを直接書き込みます。	W block				
PAGE_PLUS_READ	0x06	指定ページからコマンドを直接読み出します。	R/W Block				
ZONE_CONFIG	0x07	現在のページを、ZONE_WRITE 動作に指定されたゾーン番号に割り当てます。	W word	Register		Y	0xFEFE
ZONE_ACTIVE	0x08	ZONE_WRITE 動作のアクティブ・ゾーンを選択します。	W word	Register			0xFEFE

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
WRITE_PROTECT	0x10	意図せぬ変更を防ぐためにデバイスが提供する保護レベル。	R/W Byte	Register		Y	0x00
STORE_USER_ALL	0x15	ユーザ動作メモリを NVM に保存し、3 回まで書き込みが可能。	Send byte				
RESTORE_USER_ALL	0x16	ユーザ動作メモリの内容を NVM から復元します。	Send byte				
CAPABILITY	0x19	このデバイスがサポートしている PMBus オプション通信プロトコルの概要。	R byte	Register			0xD8
QUERY	0x1A	コマンドがサポートされているかどうかと、サポートされているデータ・フォーマットを確認します。	Block R/W	Register			
SMBALERT_MASK	0x1B	ALERT 動作をマスク。	Block R/W	Register		Y	
VOUT_MODE	0x20	出力電圧のフォーマットと指数。	R byte	Register			0x60
VOUT_COMMAND	0x21	公称出力電圧設定値。	R/W word	IEEE	V	Y	0.3, 0x34CD
VOUT_MAX	0x24	コマンドで指定された出力電圧の上限値。	R/W word	IEEE	V	Y	0.323, 0x352B
VOUT_MARGIN_HIGH	0x25	マージン・ハイ出力電圧設定値。	R/W word	IEEE	V	Y	0.315, 0x350A
VOUT_MARGIN_LOW	0x26	マージン・ロー出力電圧設定値。	R/W word	IEEE	V	Y	0.3, 0x34CD
VOUT_TRANSITION_RATE	0x27	V _{OUT} に新しい値がコマンド指定された場合の出力電圧変化率。	R/W word	IEEE	V/ms	Y	0.25, 0x3400
FREQUENCY_SWITCH	0x33	レギュレータの f _{sw} 。	R/W word	IEEE	kHz	Y	1000.0, 0x63D0
VIN_ON	0x35	ユニットが電力変換を開始する入力電圧。	R/W word	IEEE	V	Y	1.4, 0x3D9A
VIN_OFF	0x36	ユニットが電力変換を停止する入力電圧。	R/W word	IEEE	V	Y	1.35, 0x3D66

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
IOUT_CAL_OFFSET	0x39	READ_IOUT のオフセット。	R/W word	IEEE	A	Y	0.32, 0x351F
VOUT_OV_FAULT_LIMIT	0x40	出力過電圧フォルト制限値。	R/W word	IEEE	V	Y	0.33, 0x3548
VOUT_OV_FAULT_RESPONSE	0x41	出力過電圧フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0xB8
VOUT_OV_WARN_LIMIT	0x42	出力過電圧警告制限値。	R/W word	IEEE	V	Y	0.323, 0x352B
VOUT_UV_WARN_LIMIT	0x43	出力低電圧警告制限値。	R/W word	IEEE	V	Y	0.278, 0x3473
VOUT_UV_FAULT_LIMIT	0x44	出力低電圧フォルト制限値。	R/W word	IEEE	V	Y	0.27, 0x3452
VOUT_UV_FAULT_RESPONSE	0x45	出力低電圧フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0x00
IOUT_OC_FAULT_RESPONSE	0x47	出力過電流フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0x00
IOUT_OC_WARN_LIMIT	0x4A	出力過電流警告制限値。	R/W word	IEEE	A	Y	24.0, 0x4E00
OT_FAULT_LIMIT	0x4F	内部過熱フォルト制限値。	R/W word	IEEE	C	Y	160.0, 0x5900
OT_FAULT_RESPONSE	0x50	内部過熱フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0xC0
OT_WARN_LIMIT	0x51	内部過熱警告制限値。	R/W word	IEEE	C	Y	140.0, 0x5860
VIN_OV_FAULT_RESPONSE	0x56	入力過電圧フォルトが検出されたときのデバイスの動作。	R/W byte	Register		Y	0xB8
VIN_UV_WARN_LIMIT	0x58	入力電源低電圧警告制限値。	R/W word	IEEE	V	Y	-1.0, 0xBC00

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
TON_DELAY	0x60	RUNまたはOPERATION（もしくはその両方）のオンから出力レールがオンになるまでの時間。	R/W word	IEEE	ms	Y	0.0, 0x0000
TON_RISE	0x61	出力電圧が上昇し始めてからV _{OUT} のコマンド指定値に達するまでの時間。	R/W word	IEEE	ms	Y	1.0, 0x3C00
TON_MAX_FAULT_LIMIT	0x62	V _{OUT} が、TON_RISEの開始からV _{OUT_UV_FAULT_LIMIT} を超えるまでの最大時間。	R/W word	IEEE	ms	Y	5.0, 0x4500
TON_MAX_FAULT_RESPONSE	0x63	TON_MAX_FAULT イベントが検出されたときのデバイスの動作。	R/W byte	Register		Y	0x00
TOFF_DELAY	0x64	RUNまたはOPERATION（もしくはその両方）のオフからTOFF_FALLランプ開始までの時間。	R/W word	IEEE	ms	Y	0.0, 0x0000
TOFF_FALL	0x65	出力が低下し始めてから0Vに達するまでの時間。	R/W word	IEEE	ms	Y	2.0, 0x4000
TOFF_MAX_WARN_LIMIT	0x66	TOFF_FALL完了後、デバイス電圧がMFR_DISCHARGE_THRESHOLD未満に低下するまでの最大許容時間。	R/W word	IEEE	ms	Y	0.0, 0x0000
STATUS_BYTE	0x78	ユニットのフォルト条件の1バイト・サマリー。	R/W byte	Register			
STATUS_WORD	0x79	ユニットのフォルト条件の2バイト・サマリー。	R/W	Register			
STATUS_VOUT	0x7A	出力電圧フォルトおよび警告ステータス。	byte	Register			
STATUS_IOUT	0x7B	出力電流フォルトおよび警告ステータス。	R/W	Register			
STATUS_INPUT	0x7C	入力電源のフォルトと警告のステータス。	byte	Register			

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
STATUS_TEMPERATURE	0x7D	READ_TEMPERATURE_1に関する内部温度のフォルトと警告のステータス。	R/W	Register			
STATUS_CML	0x7E	通信およびメモリのフォルトと警告のステータス。	byte	Register			
STATUS_MFR_SPECIFIC	0x80	メーカー固有のフォルトと状態の情報。	R/W	Register			
READ_VIN	0x88	測定された入力電源電圧。	R word	IEEE	V		
READ_VOUT	0x8B	測定された出力電圧。	R word	IEEE	V		
READ_IOUT	0x8C	測定された出力電流。	R word	IEEE	A		
READ_TEMPERATURE_1	0x8D	測定内部温度値。	R word	IEEE	C		
READ_FREQUENCY	0x95	PWMの f_{sw} の測定値。	R word	IEEE			
PMBUS_REVISION	0x98	このデバイスがサポートしているPMBusのレビジョン。現在のレビジョンは1.3です。	R Byte	Register			0x33
MFR_ID	0x99	メーカーID (ASCII)。	R block				ADI
MFR_SERIAL	0x9E	固有の製品シリアル番号	R block				
IC_DEVICE_ID	0xAD	ICの識別名 (ASCII)。	R block				LT7176 or LT7176-1
IC_DEVICE_REV	0xAE	ICのレビジョン。	R block				
MFR_NVM_UNLOCK	0xBD	アナログ・デバイセズの営業担当者 にお問い合わせください。MFR_NVM_DATAのバルク・プログラムにのみ使用します。					
MFR_NVM_USER_WRITES_REMAINING	0xBE	STORE_USER_ALLの残り書き込み回数。	R byte	Register			
MFR_NVM_DATA	0xBF	アナログ・デバイセズの営業担当者 にお問い合わせください。バルク・プログラムに使用します。STORE_USER_ALLには必要ありません。					

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
MFR_USER_DATA_00	0xC9	ユーザが使用できる NVM ワード。	R/W word	Register		Y	0x0000
MFR_USER_DATA_01	0xCA	ユーザが使用できる NVM ワード。	R/W word	Register		Y	0x0000
MFR_READ_EXTVCC	0xCD	測定 EXT _{VCC} 電圧（イネーブルされている場合）。	R word	IEEE	V		
MFR_READ_ITH	0xCE	測定 I _{TH} 電圧（イネーブルされている場合）。	R word	IEEE	V		
MFR_CHAN_CONFIG_LT7176	0xD0	チャンネル固有の設定ビット。	R/W word	Register		Y	0x02C9
MFR_CONFIG_ALL_LT7176	0xD1	汎用設定ビット。	R/W word	Register		Y	0x0000
MFR_FAULT_PROPAGATE_LT7176	0xD2	どのフォルトをFAULTピンに伝搬させるかを決定する設定。	R/W word	Register		Y	0xA097
MFR_READ_ASEL	0xD3	ASEL ピン抵抗値の読出し。	R word	IEEE	kΩ		
MFR_PWM_MODE_LT7176	0xD4	PWM エンジンの設定。	R/W word	Register		Y	0x0FDC
MFR_FAULT_RESPONSE	0xD5	FAULTピンが外部からローにアサートされたときのデバイスの動作。	R/W byte	Register		Y	0xC0
MFR_IOUT_PEAK	0xD7	最後の MFR_CLEAR_PEAKS 以降での READ_IOUT の最大測定値をレポートします。	R word	IEEE	A		
MFR_ADC_CONTROL_LT7176	0xD8	ADC が取得する測定値の更新レートを設定します。	R/W byte	Register		Y	0x0E
MFR_RETRY_DELAY	0xDB	フォルト再試行モード時の再試行間隔。	R/W word	IEEE	ms	Y	10.0, 0x4900

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
MFR_VOUT_PEAK	0xDD	最後の MFR_CLEAR_PEAKS 以降での READ_VOUT の最大測定値。	R/W word	IEEE	V		
MFR_VIN_PEAK	0xDE	最後の MFR_CLEAR_PEAKS 以降での READ_VIN の最大測定値。	R/W word	IEEE	V		
MFR_TEMPERATURE_1_PEAK	0xDF	最後の MFR_CLEAR_PEAKS 以降での内部温度の測定値 (READ_TEMPERATURE_1) の最大値。	R/W word	IEEE	C		
MFR_READ_PWM_CFG	0xE0	PWM_CFG 抵抗の測定値。	R word	IEEE	kΩ		
MFR_READ_VOUT_CFG	0xE1	VOUT_CFG 抵抗の測定値。	R word	IEEE	kΩ		
MFR_CLEAR_PEAKS	0xE3	すべてのピーク値のクリア。	Send byte				
MFR_DISCHARGE_THRESHOLD	0xE4	チャンネルを再度イネールできる値まで出力が十分に減少したことを確認するために使われる出力電圧値。	R/W word	IEEE		Y	0.2, 0x3266
MFR_PADS_LT7176	0xE5	入力/出力パッドのデジタル・ステータス。	R word	Register			
MFR_I ² C_ADDRESS	0xE6	7ビットの I ² C アドレス・バイトを設定します。	R/W word	Register		Y	0x4F
MFR_SPECIAL_ID	0xE7	メーカーが使用する ID コード。	R word	Register			0x1C1D
MFR_COMMON	0xEF	複数のアナログ・デバイセズ・チップに共通するメーカー・ステータス・ビット。	R byte	Register			
MFR_COMPARE_USER_ALL	0xF0	現在のコマンドの内容を NVM と比較します。	Send byte				
MFR_CHANNEL_STATE	0xF1	チャンネルの状態を返します。	R byte	Register			

コマンド名	コマンド・コード	説明	タイプ	データ・フォーマット	単位	NVM ¹	デフォルト値
MFR_PGOOD_DELAY	0xF2	PGOOD がハイに遷移するまでに出力電圧が低電圧と過電圧の間に留まることが必要な時間。	R/W word	IEEE		Y	1.0, 0x3C00
MFR_NOT_PGOOD_DELAY	0xF3	PGOOD がローに遷移するまでに出力電圧が低電圧を下回るか過電圧を超えることが必要な時間。	R/W word	IEEE		Y	0.1, 0x2E66
MFR_PWM_PHASE_LT7176	0xF5	PWM の位相を設定します。	R/W byte	Register		Y	0x00
MFR_SYNC_CONFIG_LT7176	0xF6	SYNC ピンの入出力設定。	R/W byte	Register		Y	0x01
MFR_PIN_CONFIG_STATUS	0xF7	ピン設定のフォルト・ステータス。	R byte	Register			
MFR_RAIL_ADDRESS	0xFA	PolyPhase 出力の共通パラメータを調整するための共通アドレス。	R/W byte	Register		Y	0x80
MFR_DISABLE_OUTPUT	0xFB	リセットされるまでレギュレータ出力をディスエーブルします。	R/W byte	Register			0x00
MFR_NVM_USER_WP	0xFC	ユーザ NVM への書き込みを行うコマンドをディスエーブルします。	R/W byte	Register		Y	0x00
MFR_RESET	0xFD	電源遮断が不要なコマンドによるリセット。	Send byte				

¹ NVM 列に「Y」と表示されているコマンドは、これらのコマンドが STORE_USER_ALL コマンドを使用して格納され、RESTORE_USER_ALL コマンドを使用して復元されることを示します。

レイアウト時の考慮事項

LT7176/LT7176-1 の V_{IN} ピンと $PGND$ ピン、および入力コンデンサには大きいスイッチ電流が流れるので注意が必要です。また、入力コンデンサによって形成されるループは、 V_{IN} ピンと $PGND$ ピンに隣接させて入力コンデンサを置くことにより、できるだけ小さくします。

LT7176/LT7176-1 の入力コンデンサ、インダクタ、出力コンデンサは回路基板の表面層に配置し、同じ層内で接続します。表面層に最も近い層のアプリケーション回路の下には、グランド・プレーンを局所的に切れ目なく配置します。

SW と BOOST のスイッチング・ノードの配線面積は、電磁干渉 (EMI) を最小化し浮遊容量を低減するために、最小化します。LT7176/LT7176-1 の出力電流容量をフルに使用するアプリケーションでは、最大 SW 電流をサポートできるように PCB の銅の厚さと幅を選択します。

詳細と PCB 設計ファイルについては、LT7176/LT7176-1 の [EVAL BOARD-LT7176](#) と [EVAL BOARD-LT7176-1](#) の各ユーザ・ガイドを参照してください。

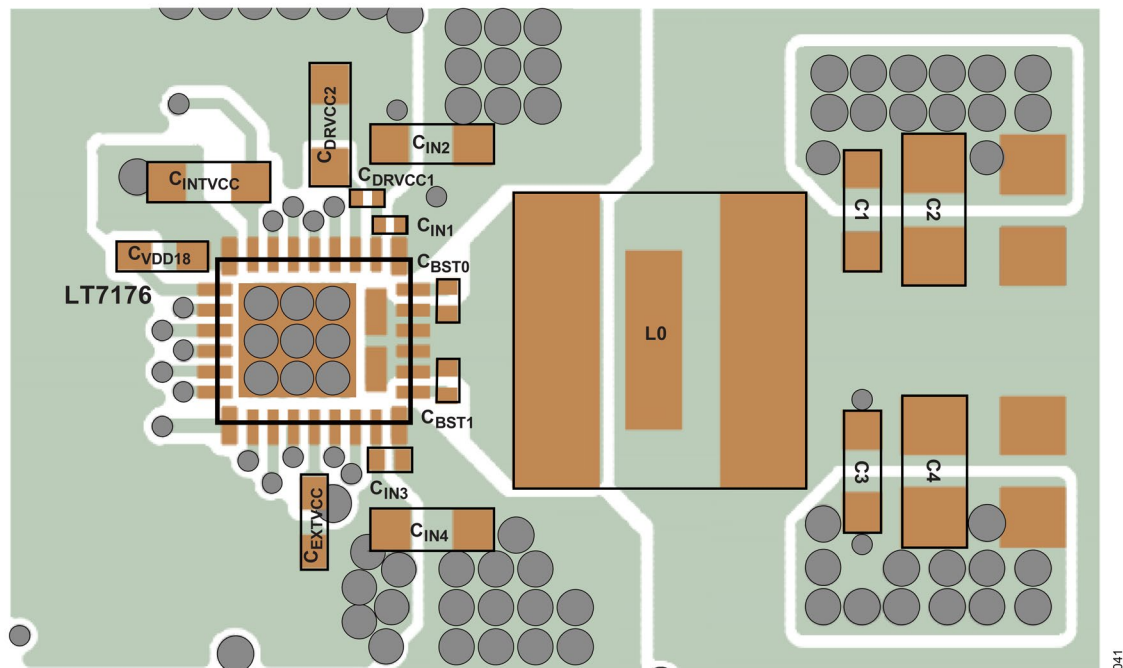


図 38. LT7176 の推奨 PCB レイアウト

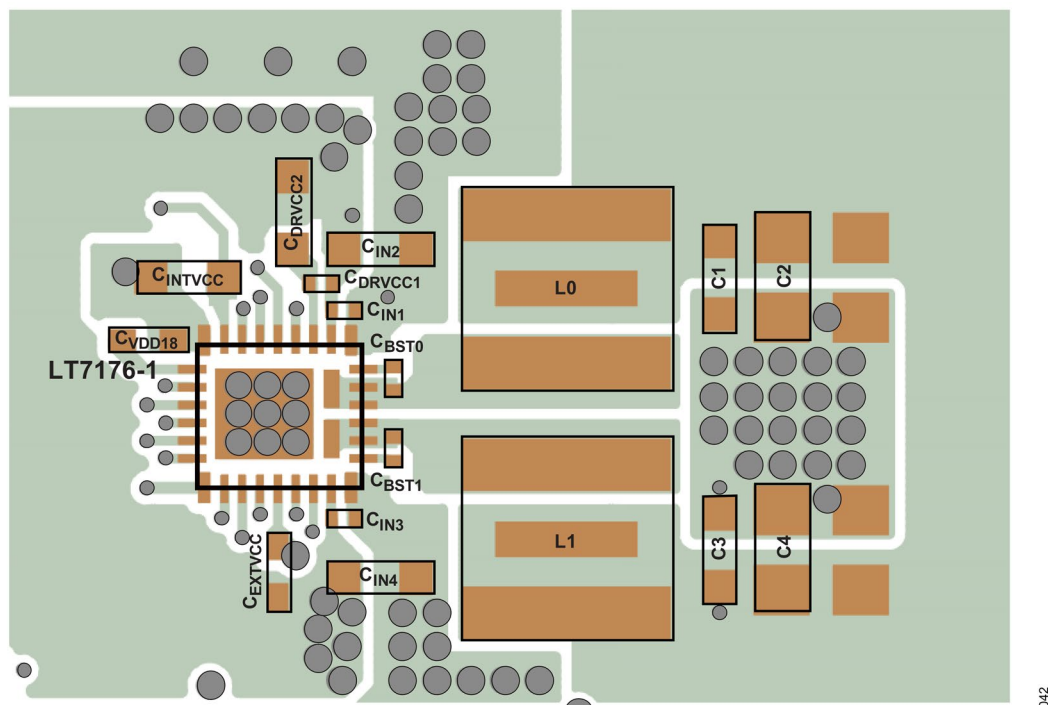


図 39. LT7176-1 の推奨 PCB レイアウト

熱に対する考慮事項

PCB のレイアウトにおいては、LT7176/LT7176-1 の良好な放熱にも注意を払う必要があります。パッケージ底面にあるグラウンド・ピンは、グラウンド・プレーンにハンダ付けします。このグラウンドを下層の大きな銅層にサーマル・ビアで接続します。これらの層で、LT7176/LT7176-1 が放出する熱を拡散します。ビアを追加すれば、熱抵抗を更に小さくすることができます。最大負荷電流は、周囲温度が最大ジャンクション温度定格値に近づくに従ってディレーティングする必要があります。

LT7176/LT7176-1 の温度上昇が最も大きくなるのは、高負荷、高 V_{IN} 、高 f_{SW} で動作させた場合です。与えられたアプリケーションにおけるケース温度が高すぎる場合は、 V_{IN} 、 f_{SW} 、 I_{LOAD} のいずれかを減らして、温度を許容可能なレベルまで下げます。

代表的なアプリケーション

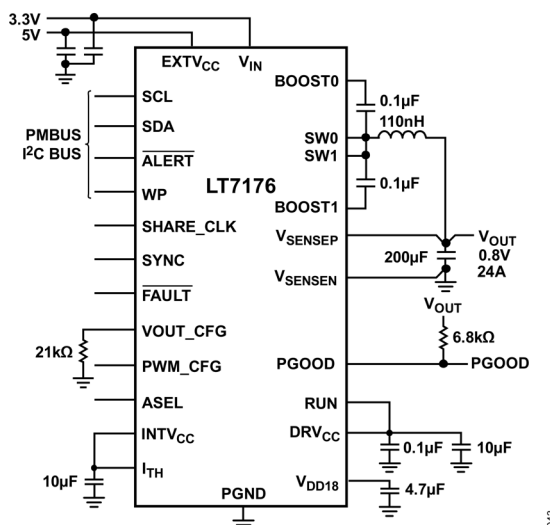


図 40. LT7176 による 3.3V 入力 0.8V 出力、1MHz、24A 単相レギュレータ

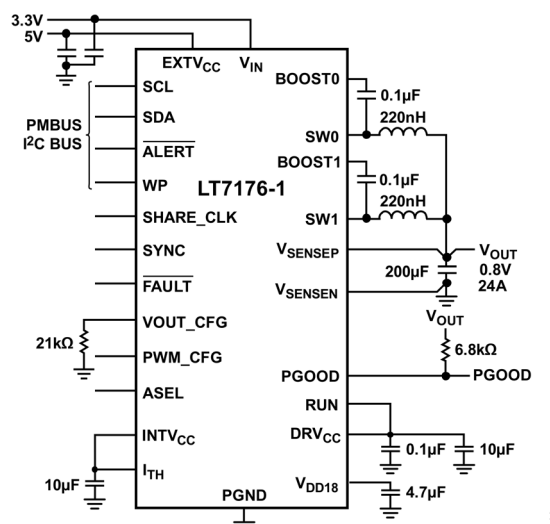


図 41. LT7176-1 による 3.3V 入力 0.8V 出力、1MHz、24A 2 相レギュレータ

関連製品

表 17. 関連製品

製品番号	説明	注釈
LT7182S	デジタル・パワー・システム・マネージメントを搭載したデュアル・チャンネルの 6A、20V PolyPhase Silent Switcher 2 降圧レギュレータ	V_{IN} : 1.5V~20V、 $V_{OUT(MIN)}$ = 0.4V、40 ピン、7mm × 5mm × 0.9mm LQFN
LTC3887	デジタル・パワー・システム・マネージメント機能を搭載したデュアル出力 PolyPhase 降圧 DC/DC コントローラ	V_{IN} : 4.5V~24V、 $V_{OUT(MIN)}$ = 0.5V、40 ピン、6mm × 6mm × 0.75mm QFN
LT8642-1	18V、10A 同期整流式降圧 Silent Switcher	V_{IN} : 2.5V~18V、 $V_{OUT(MIN)}$ = 0.6V、20 ピン、3mm × 4mm × 0.95mm LQFN

外形寸法

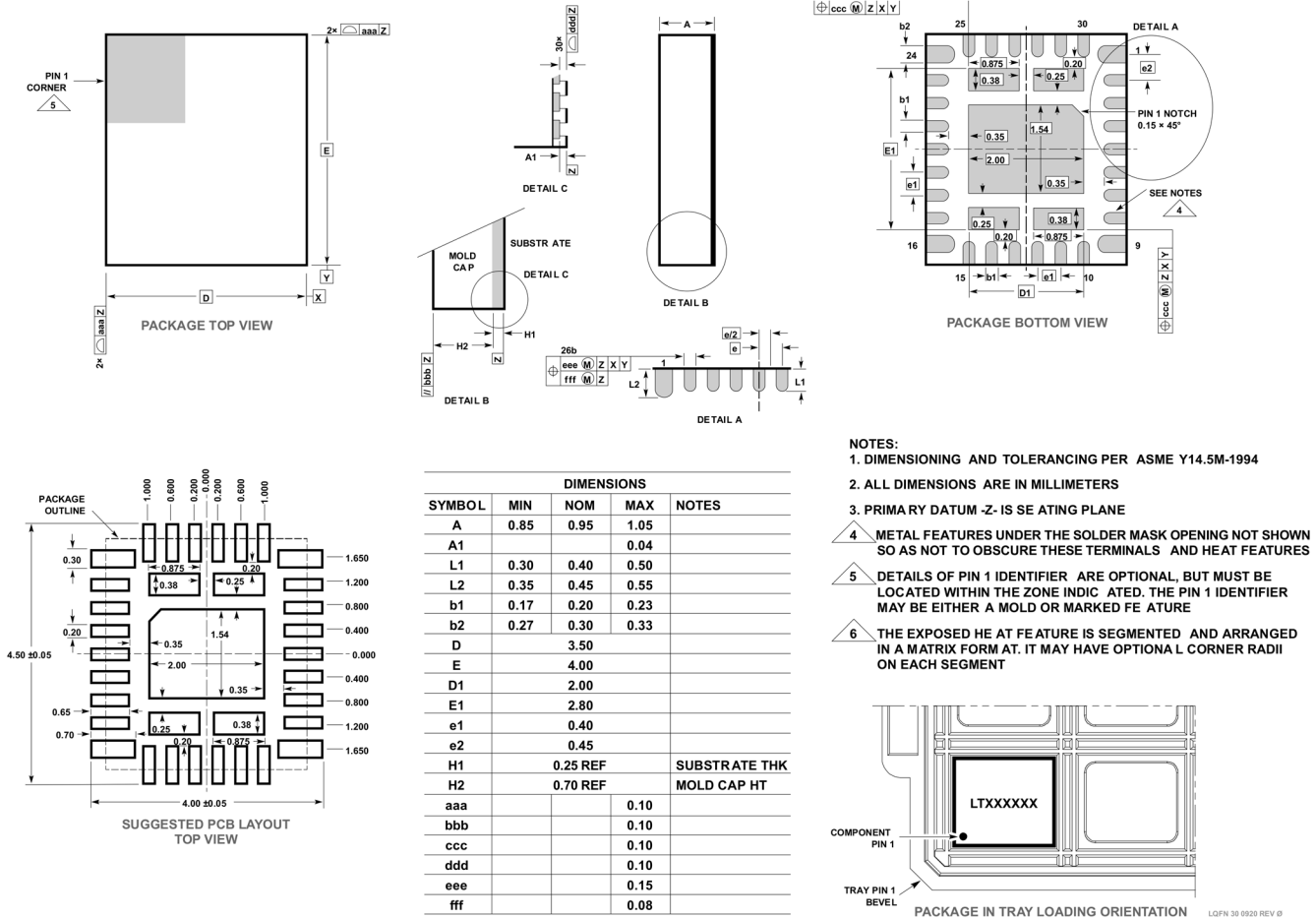


図 42.30 42ピン (3.5mm × 4mm) LQFN パッケージ (05-08-7066)、単位 : mm

オーダー・ガイド

表 18. オーダー・ガイド

MODEL ¹	TEMPERATURE RANGE	PACKAGE DESCRIPTION	PACKAGE OPTION
LT7176RV#TRPBF	-40°C to +150°C	30-Lead (3.5 mm × 4 mm) LQFN	05-08-7066
LT7176RV-1#TRPBF	-40°C to +150°C	30-Lead (3.5 mm × 4 mm) LQFN	05-08-7066

¹ LT7176RV#TRPBF および LT7176RV-1#TRPBF は RoHS 準拠製品です。

PC は、Philips Semiconductors（現在の NXP Semiconductors）が独自に開発した通信プロトコルです。

評価用ボード

表 19. 評価用ボード

MODEL ¹	DESCRIPTION
EVAL-LT7176-AZ	LT7176 Evaluation Board
EVAL-LT7176-1-AZ	LT7176-1 Evaluation Board

¹ Z = RoHS 準拠製品。

改訂履歴

版数	改訂日	説明	改訂ページ
0	01/26	初版発行	-

ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。ここに記載のすべてのアナログ・デバイセズ製品は、販売状況および在庫状況に依存します。