

SOA確保50Aホット・スワップEヒューズ

特長

- 通電中のバックプレーンへ安全にボードを挿入可能
- 広い動作電圧範囲: 2.9V~15V
- 確認済み安全動作領域: 7.5W√s
- 電流検出素子付きの1.2mΩ MOSFET
- ±4% 電流モニタ出力
- 調整可能な電流制限閾値
- 温度モニタ出力
- 過熱保護
- フォールト通知前の電流制限時間をタイマーで調整可能
- パワー・グッド出力とフォールト出力
- 調整可能な突入電流制御
- ±2.5%精度の低電圧および過電圧保護
- 36ピン(5mm×8mm)QFNパッケージで供給可能

アプリケーション

- 高可用性サーバー
- 半導体ドライブ

概要

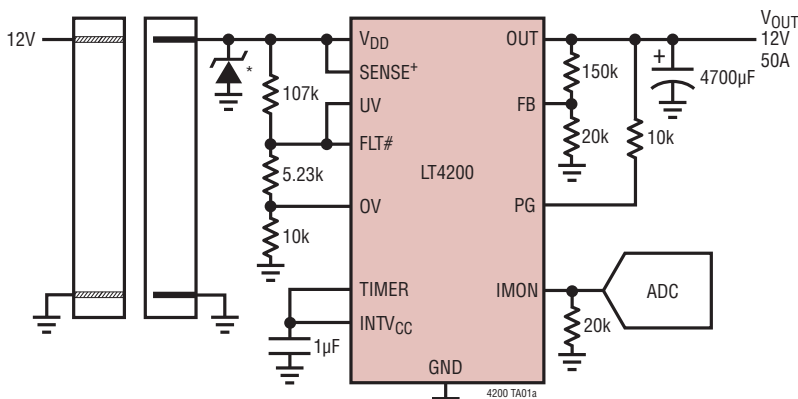
LT[®]4200は、通電中のバックプレーンに対する基板の安全な挿抜を可能にする、ホット・スワップ・アプリケーション用集積化ソリューションです。このデバイスは、ホット・スワップ・コントローラ、パワー MOSFET、電流検出抵抗を1つのパッケージに組み込んだもので、フォーム・ファクタの小さいアプリケーションを実現できます。MOSFETの安全動作領域については出荷テストが行われており、ホット・スワップ・アプリケーションのストレスに耐え得ることが確認されています。

LT4200は、最大85°Cの周囲温度で50Aの連続動作が可能です。このデバイスは、独立した突入電流制御機能と、出力に基づくフォールドバック特性を持つ、精度±12%の57A電流制限機能を備えています。電流制限閾値はISETピンを使って動的に調整できます。その他の機能としては、グラウンド基準電流検出のための電流検出モニタ出力や、MOSFET温度モニタ出力などがあります。更に、熱制限、過電圧、低電圧、パワー・グッドなどのモニタリング機能も備えています。

全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

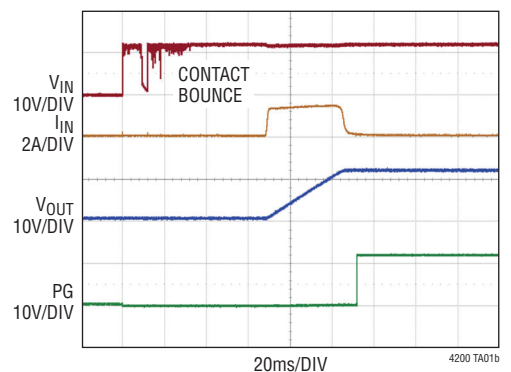
標準的応用例

自動再試行機能を備えた12V/50Aカード常駐アプリケーション



PINS NOT USED IN THIS CIRCUIT:
GATE, ISET
*TVS: DIODES INC. SMCJ15A

パワーアップ波形



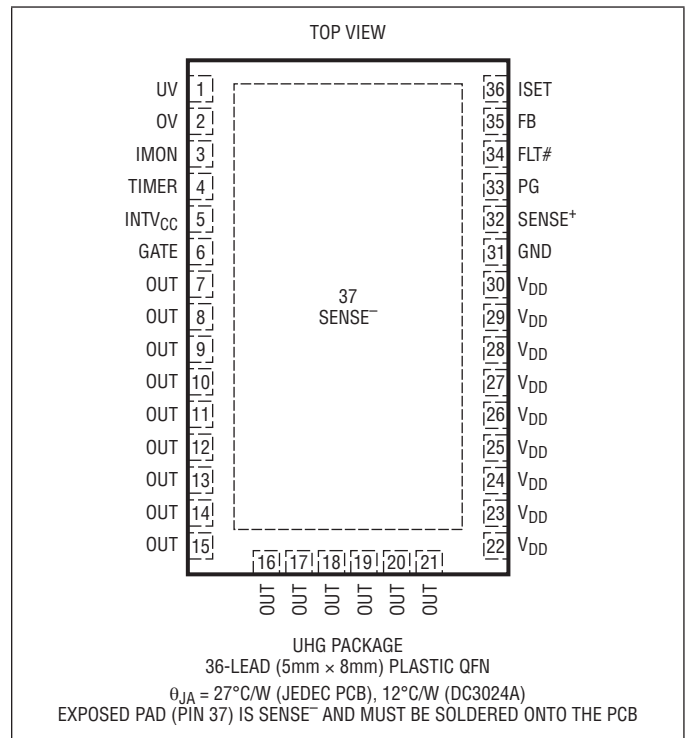
LT4200

絶対最大定格

(Note 1, 2)

電源電圧 (V_{DD})、SENSE ⁻	-0.3V~28V
入力電圧	
FB、OV、UV	-0.3V~12V
TIMER.....	-0.3V~3.5V
SENSE ⁺	($V_{DD} - 0.3V$) ~ ($V_{DD} + 10V$)
出力電圧	
ISET、IMON.....	-0.3V~3V
PG、FLT#.....	-0.3V~35V
OUT	-0.3V~($V_{DD} + 0.3V$)
INTV _{CC}	-0.3V~3.5V
GATE (Note 3)	-0.3V~33V
動作ジャンクション温度範囲 (Note 4)	
LT4200R	-40°C~150°C
保存温度範囲	-65°C~150°C

ピン配置



発注情報

鉛フリー仕上げ	テープ&リール	製品マーキング*	パッケージの説明	温度範囲
LT4200RUHG#PBF	LT4200RUHG#TRPBF	4200	36ピン(5mm × 8mm)プラスチックQFN	-40°C~150°C

拡張動作温度範囲仕様の部品については工場までお問い合わせください。

*温度グレードは出荷時のコンテナのラベルに示されています。

[テープ&リール仕様](#)。

一部のパッケージは、指定販売チャンネルを通じ500個入りのリールで購入できます。末尾に#TRMPBFという記号が付きます。

電気的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外の仕様は、特に指定のない限り $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 12\text{V}$ の値です。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
DC Characteristics							
V_{DD}	Input Supply Range		●	2.9	15	V	
I_{DD}	Input Supply Current	MOSFET On, No Load	●	1.6	3	mA	
$V_{DD(UVL)}$	Input Supply Undervoltage Lockout	V_{DD} Rising	●	2.63	2.73	2.85	V
I_{OUT}	OUT Leakage Current	$V_{OUT} = V_{GATE} = 0\text{V}$, $V_{DD} = 15\text{V}$,	●	-700	700	μA	
	OUT Operating Current	$V_{OUT} = V_{GATE} = 12\text{V}$, $V_{DD} = 12\text{V}$	●	1	2	4	μA
dV_{GATE}/dt	OUT Turn-On Ramp Rate	GATE Open	●	0.15	0.35	0.6	V/ms
R_{ON}	MOSFET On-Resistance	Including Current Sense Resistor	●	0.6	1.2	2.2	m Ω
$I_{LIM(TH)}$	Current Limit Threshold	$V_{FB} = 1.35\text{V}$, ISET Open	●	50.2	57	63.8	A
		$V_{FB} = 0\text{V}$, ISET Open	●	4.6	6.8	9	A
		$V_{FB} = 1.35\text{V}$, $R_{SET} = 20\text{k}$	●	23	28	33	A
SOA	MOSFET Safe Operating Area	12.6V, 6.8A Folded Back, 7.5W $\sqrt{\text{s}}$ (Note 5)		7.7		ms	
Inputs							
I_{IN}	OV, UV, FB Input Current	$V = 1.2\text{V}$	●	0	± 1	μA	
$I_{SENSE^+ (IN)}$	SENSE ⁺ Input Current	$V_{SENSE^+} = 12\text{V}$	●	4	± 10	μA	
V_{TH}	OV, UV, FB Threshold Voltage	V_{PIN} Rising	●	1.205	1.235	1.265	V
$\Delta V_{OV(HYST)}$	OV Hysteresis		●	10	20	30	mV
$\Delta V_{UV(HYST)}$	UV Hysteresis		●	50	80	110	mV
$V_{UV(RTH)}$	UV Reset Threshold Voltage	V_{UV} Falling	●	0.55	0.62	0.7	V
$\Delta V_{FB(HYST)}$	FB Power Good Hysteresis		●	10	20	30	mV
R_{ISET}	ISET Internal Resistor		●	19	20	21	k Ω
Outputs							
V_{INTVCC}	INTV _{CC} Output Voltage	$V_{DD} = 5\text{V}, 15\text{V}$, $I_{LOAD} = 0\text{mA}, -10\text{mA}$	●	2.7	3.1	3.4	V
V_{OL}	PG, FLT# Output Low Voltage	$I = 2\text{mA}$	●	0.4	0.8		V
I_{OH}	PG, FLT# Input Leakage Current	$V = 30\text{V}$	●	0	± 10		μA
$V_{TIMER(H)}$	TIMER High Threshold	V_{TIMER} Rising	●	1.2	1.235	1.28	V
$V_{TIMER(L)}$	TIMER Low Threshold	V_{TIMER} Falling	●	0.1	0.21	0.3	V
$I_{TIMER(UP)}$	TIMER Pull-Up Current	$V_{TIMER} = 0\text{V}$	●	-80	-100	-120	μA
$I_{TIMER(DN)}$	TIMER Pull-Down Current	$V_{TIMER} = 1.2\text{V}$	●	1.4	2	2.6	μA
$I_{TIMER(RATIO)}$	TIMER Current Ratio $I_{TIMER(DN)}/I_{TIMER(UP)}$		●	1.6	2	2.7	%
A_{IMON}	IMON Current Gain	20A to 50A, $T_J = 0^\circ\text{C}$ to 125°C		1.92	2	2.08	$\mu\text{A}/\text{A}$
BW_{IMON}	IMON Bandwidth			250			kHz
$I_{OFF(IMON)}$	IMON Offset Current	$I_{OUT} = 1.5\text{A}$, $T_J = 0^\circ\text{C}$ to 125°C			± 3		μA
$I_{GATE(UP)}$	Gate Pull-Up Current	Gate Drive On, $V_{GATE} = V_{OUT} = 12\text{V}$	●	-18	-24	-29	μA
$I_{GATE(DN)}$	Gate Pull-Down Current	Gate Drive Off, $V_{GATE} = 22\text{V}$, $V_{OUT} = 12\text{V}$	●	165	500		μA
$I_{GATE(FST)}$	Gate Fast Pull-Down Current	Fast Turn Off, $V_{GATE} = 22\text{V}$, $V_{OUT} = 12\text{V}$			140		mA

電気的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外の仕様は、特に指定のない限り $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 12\text{V}$ の値です。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
AC Characteristics							
$t_{PHL(GATE)}$	Input High (OV), Input Low (UV) to GATE Low Propagation Delay	$V_{GATE} < 21.8\text{V}$ Falling	●		8	25	μs
$t_{PHL(ILIM)}$	Short-Circuit to GATE Low	$V_{FB} = 0$, Step $\text{SENSE}^+ - \text{SENSE}^-$ to 50mV, $V_{GATE} < 15\text{V}$ Falling	●		1	5	μs
$t_{D(ON)}$	Turn-On Delay	Step V_{UV} to 2V, $V_{GATE} > 13\text{V}$	●	24	48	72	ms
$t_{D(FAULT)}$	UV Low to Clear Fault Latch Delay				1		μs
$t_{D(CB)}$	Circuit Breaker Filter Delay Time (Internal)	$V_{FB} = 0$, Step $\text{SENSE}^+ - \text{SENSE}^-$ to 50mV	●	0.25	0.45	0.7	ms
$t_{D(COOL_DOWN)}$	Cool Down Delay (Internal)	TIMER = INTV _{CC}	●	600	900	1200	ms

Note 1: 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

Note 2: ピンに流れ込むすべての電流は正です。また、特に指定のない限りすべての電圧は GND 基準です。

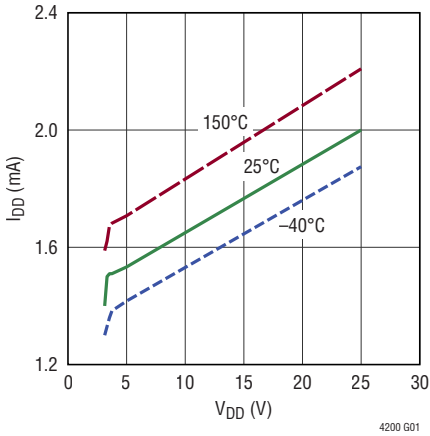
Note 3: 内部クランプは、GATE ピンを OUT ピンより 10V 以上高い値に制限します。このピンをクランプを超える電圧で駆動すると、デバイスが損傷する可能性があります。

Note 4: この IC は、一時的な過負荷状態からデバイスを保護することを目的とした過熱保護機能を備えています。過熱保護機能が作動した場合、ジャンクション温度は 150°C を超過しています。仕様規定の最大動作ジャンクション温度より上での連続動作はデバイスの信頼性を損なう可能性があります。

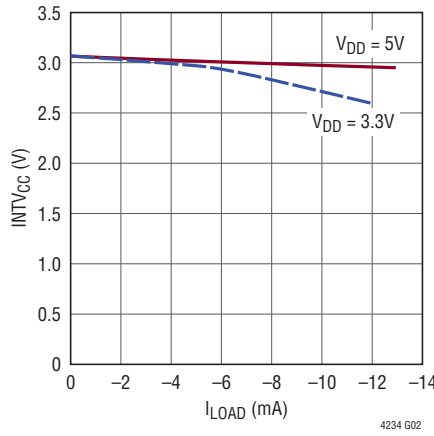
Note 5: SOA は、電流制限フォールドバック、 $V_{DD} = 12\text{V} + 5\%$ または 12.6V 、および出力をグラウンドに短絡した状態でテストされています。この状態は SOA 曲線のスピリト (Spirito) 領域付近です。代表的な性能特性のセクションの SOA 曲線を参照してください。

代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 12\text{V}$ 。

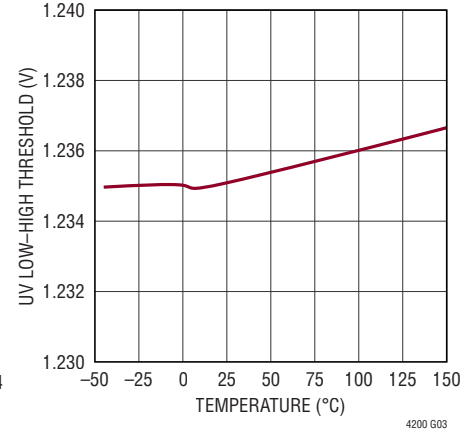
I_{DD} と V_{DD} の関係



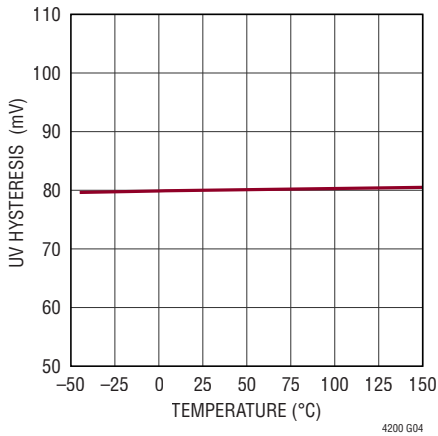
INTV_{CC} 負荷レギュレーション



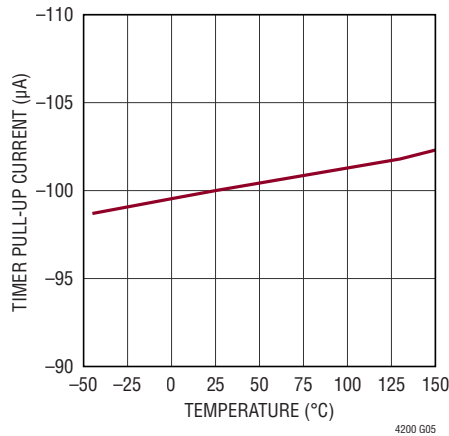
UVのローからハイへの閾値と温度の関係



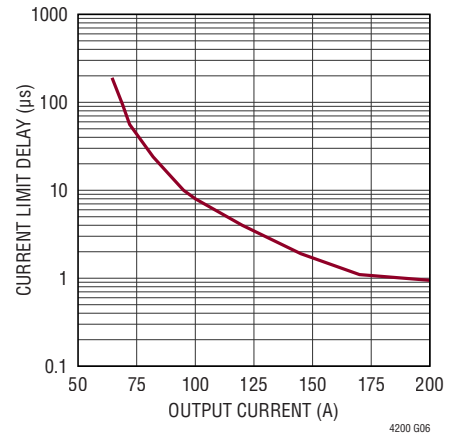
UVヒステリシスと温度の関係



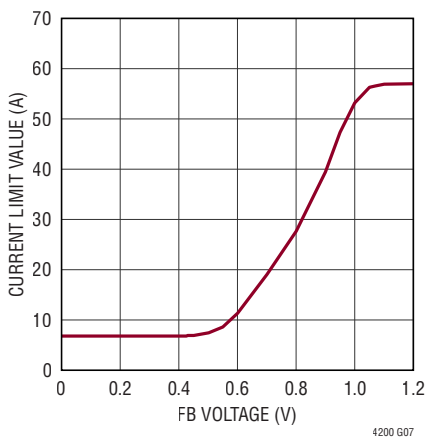
タイマー・プルアップ電流と温度の関係



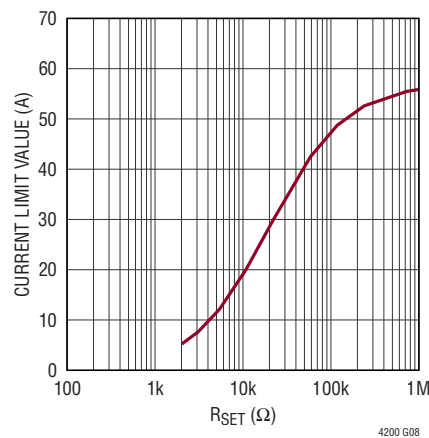
電流制限遅延 ($t_{PHL(ILIM)}$) とオーバードライブの関係



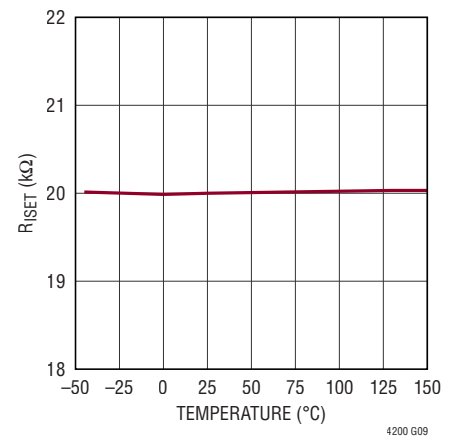
電流制限閾値フォールドバック



電流制限の調整 (I_{OUT} と R_{SET})



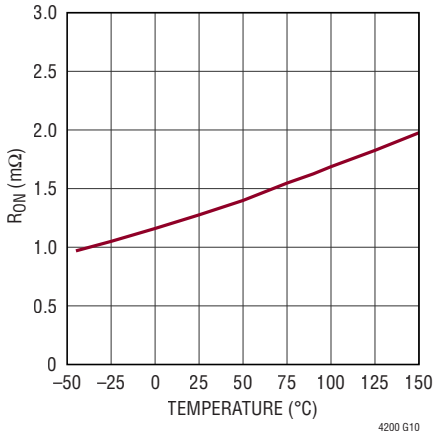
R_{SET} と温度の関係



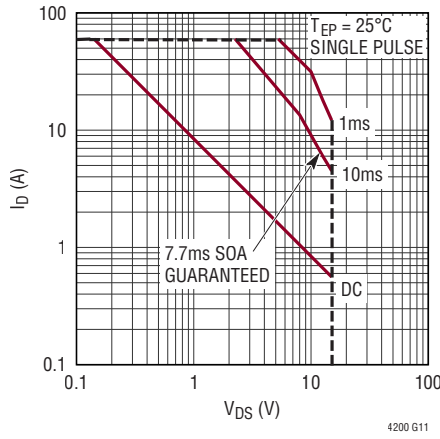
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 12\text{V}$ 。

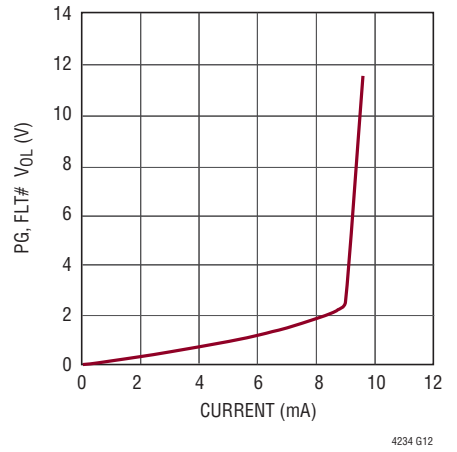
RONと温度の関係



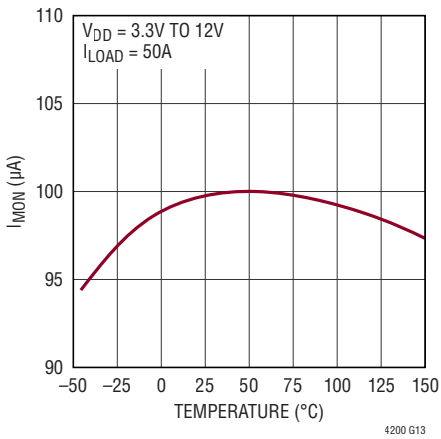
MOSFETの確認済みSOA曲線



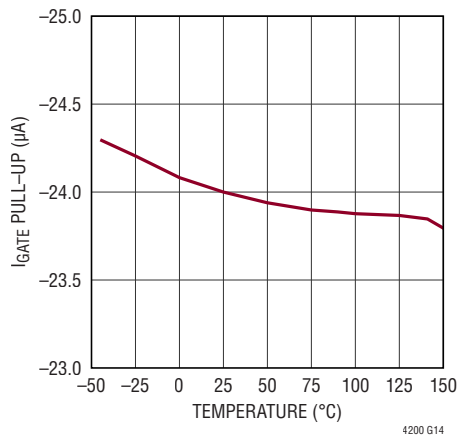
PG、FLT# VOUTローとILOADの関係



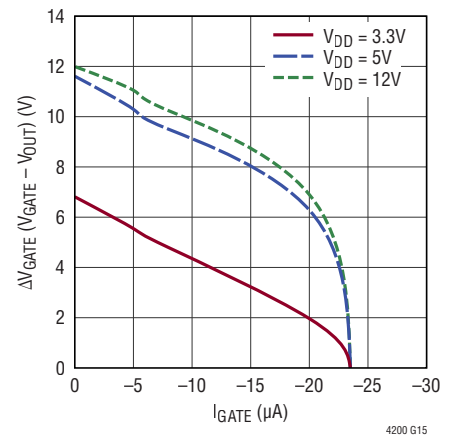
IMONと温度の関係



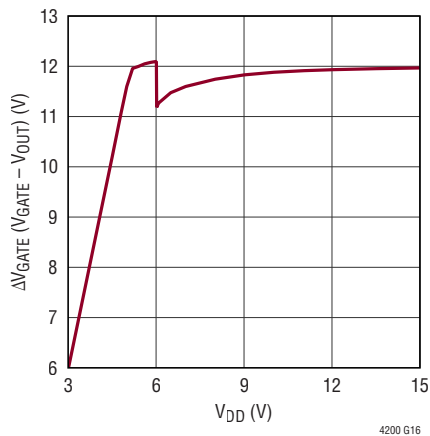
GATEプルアップ電流と温度の関係



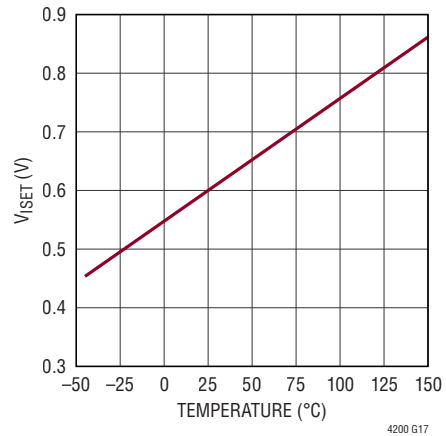
ゲート駆動とGATEプルアップ電流の関係



ゲート駆動とVDDの関係



ViSETと温度の関係



ピン機能

UV (ピン1) : 低電圧コンパレータ入力。このピンは、 V_{DD} との間に外付けした抵抗分圧器に接続します。UVピン電圧が1.15V未満に低下すると低電圧が検出され、スイッチがオフになります。このピンを0.62V未満にプルダウンすると過電流フォールトがリセットされ、スイッチをオンに戻すことができます(詳細は[アプリケーション情報](#)のセクションを参照)。過電流自動再試行機能が必要な場合は、UVをFLT#ピンに接続してください。UVを使用しない場合はINTV_{CC}に接続します。

OV (ピン2) : 過電圧コンパレータ入力。このピンは、 V_{DD} との間に外付けした抵抗分圧器に接続します。このピンの電圧が1.235Vを超えると過電圧が検出され、スイッチがオフになります。使用しない場合はGNDに接続してください。

IMON (ピン3) : 電流モニタ出力。内部MOSFETスイッチ内の電流が500,000分の1になり、このピンからソースされます。このピンに20kの抵抗を接続すると、電流範囲が0A~50Aのときの電圧シングを0V~2Vとすることができます。

TIMER (ピン4) : 電流制限タイマー入力。このピンとグラウンドの間にコンデンサを接続すると、スイッチがオフになるまでの電流制限時間が12ms/ μ Fに設定されます。MOSFETスイッチがオフのときにUVピンがローに切り替わり、4.14s/ μ Fのクールダウン時間の後にスイッチが再度オンになります。このピンをINTV_{CC}に接続すると、過電流遅延は0.5ms、クールダウン時間は900msに固定されます。

INTV_{CC} (ピン5) : 内部3.1V電源のデカップリング出力。このピンには、1 μ F以上のバイパス・コンデンサが必要です。このピンに過大な負荷がかかると、内部動作が阻害されることがあります。

GATE (ピン6) : 内部NチャンネルMOSFETのゲート駆動。内部の24 μ A電流源がNチャンネルMOSFETのゲートを充電します。スタートアップ時、GATEピンは、内部回路によって決まる0.35V/msのレートでランプアップします。低電圧状態または過電圧状態のときは、250 μ Aのプルダウン電流がMOSFETをオフにします。短絡状態または低電圧ロックアウト状態のときは、GATEとOUTの間の140mAプルダウン電流源がアクティブになります。

OUT (ピン7~21) : 内部MOSFETスイッチの出力。このピンは負荷に直接接続します。

V_{DD} (ピン22~30) : 電源電圧と電流検出入力。これらのピンは入力電源にハンダ付けする必要があります。V_{DD}には2.73Vの低電圧ロックアウト閾値が設定されています。

GND (ピン31) : デバイス・グラウンド。

SENSE⁻ (ピン32) : 電流検出ノードおよびMOSFETドレイン。UHGパッケージの露出パッドはSENSE⁻に接続し、パッケージから発生する熱を適切に移すために、電気的に絶縁されたプリント回路基板のパターンにハンダ付けする必要があります。

SENSE⁺ (ピン32) : 電流制限および電流モニタ・アンプ入力。電流制限回路はGATEピンを制御し、FBピンの電圧とISETに応じてSENSE⁺ピンとSENSE⁻ピンの間の電圧を17mV(57A)未満に制限します。このピンは、V_{DD}ピンに接続する必要があります(ピン32をピン26に接続)。

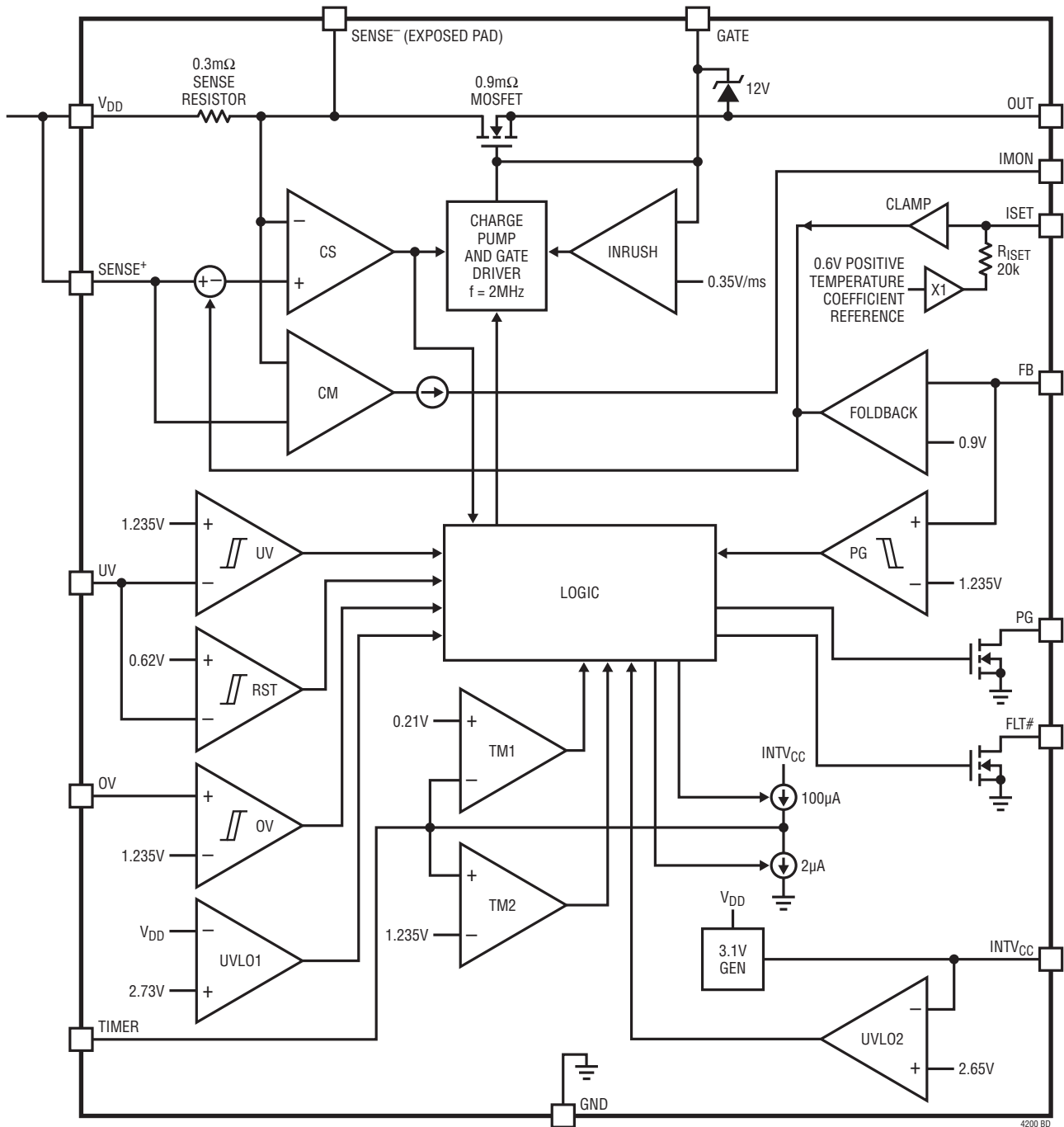
PG (ピン33) : パワーグッド・インジケータ。FBピンの電圧が1.21Vに低下して電源に問題があることを示すと、オープンドレイン出力がローになります。FBの電圧が1.235Vより高くなってGATEとOUT間の電圧が4.2Vを超えると、オープンドレインのプルダウンがPGピンを解放してPGがハイになります。

FLT# (ピン34) : 過電流フォールト・インジケータ。過電流フォールトが発生して回路ブレーカがトリップすると、オープンドレイン出力がローになります。過電流自動再試行を有効にするには、FLT#をUVピンに接続します(詳細は[アプリケーション情報](#)のセクションを参照)。

FB (ピン35) : フォールドバックおよびパワー・グッド入力。このピンは、OUTとの間に外付けした抵抗分圧器に接続します。電圧が0.9V未満に低下すると、フォールドバック・プロファイルを使って電流制限値が減らされます(代表的な性能特性のセクションを参照)。電圧が1.21V未満に低下すると、PGピンがローになって電源に問題があることを示します。

ISET (ピン36) : 電流制限調整ピン。電流制限値を57Aにするには、このピンをオープンにします。このピンは、電圧源と直列の20k抵抗によって駆動されます。このピンの電圧は電流制限閾値を生成するのに使われます。ISETとグラウンドの間の内部20k抵抗(R_{ISET})と外部抵抗(R_{SET})は、電流制限値を下げる減衰器を形成します。回路には許容誤差があるので、R_{SET}は2k以上とする必要があります。検出抵抗の温度変化と整合させるために、このピンの電圧は検出抵抗の増加と同じ比率で増加します。したがって、ISETピン電圧はMOSFETスイッチ温度に比例します。

機能図



4200 BD

動作

このデバイスの主回路を機能図に示します。LT4200は、基板の電源電圧を制御された形でオン／オフするように設計されているので、通電中のバックプレーンに対し基板を安全に挿抜することができます。LT4200は、 $0.9\text{m}\Omega$ のMOSFETと $0.3\text{m}\Omega$ の電流検出抵抗を内蔵しています。通常動作時は、チャージ・ポンプとゲート・ドライバがパスMOSFETのゲートをオンにして、負荷に電力を供給します。突入電流の制御はINRUSH回路によって行われます。この回路はGATEのランプ・レートを 0.35V/ms に制限して、出力コンデンサの電圧ランプ・レートを制御します。

電流検出(CS)アンプは、電流検出抵抗で検出した電圧を使って負荷電流をモニタします。CSアンプは、アクティブ制御ループでGATE-OUT間の電圧を下げることで、負荷の電流を制限します。電流制限閾値は、電流制限調整(ISET)ピンを使って簡単に調整できます。これにより、スタートアップ時など、場合に応じて異なる閾値を設定することができます。電流をモニタするには、SENSE⁺とV_{DD}(ピン32とピン26)を接続する必要があります。

出力とグラウンドが短絡していると、アクティブ電流制限時の消費電力が著しく増加します。この消費電力を制限するために、FBピンが 0.9V 未満になると、フォールドバック・アンプが電流制限値を 57A から 6.8A へ直線的に下げます(代表的な性能特性のセクションを参照)。

過電流状態が解消されない場合は、 $100\mu\text{A}$ の電流源を使って、TIMERピン電圧が 1.235V を超えるまでランプアップします(コンパレータTM2)。これは、過熱を防ぐためにパスMOSFETをオフすべきタイミングであることをロジックに知らせます。この時点で、TIMERピンが $2\mu\text{A}$ の電流源を使って 0.21V 未満までランプダウンし(コンパレータTM1)、それをもって1回のタイマー・サイクルが終了します。8回のTIMERピン・サイクルが終了すると(1.235V までランプアップしてから、 0.21V までランプダウン)、ロジックが 48ms のデバウン

ス時間を開始します。この時点でパス・トランジスタの冷却は完了し、安全に再度オンすることができます。TIMERピンをINTV_{CC}に接続することで 900ms のクールダウン時間が設定される内部 0.5ms 過電流タイマーは、多くのアプリケーションに使用することができます。ラッチオフは、過電流ターンオフに続く通常の動作状態です。再試行は、UVピンを $1\mu\text{s}$ 以上ローにしてからハイにすることによって開始されます。自動再試行は、FLT#ピンをUVピンに接続することによって有効になります。

出力電圧は、負荷に電力を供給できるかどうかを判定するために、FBピンとPGコンパレータを使ってモニタされます。パワー・グッド状態の信号は、オープンドレイン・プルダウン・トランジスタを使ってPGピンによって送られます。

LT4200のモニタ・ブロックを機能図に示します。左側の2つのコンパレータは、UVコンパレータとOVコンパレータです。これらのコンパレータは、MOSFETをオンにする前に、外部条件(通常は入力電圧)が満たされているかどうかを判定するために使用します。しかし最初に、ロジック回路に対するパワーアップ時初期化信号を生成する、入力電源と内部的に生成される 3.1V の電源(INTV_{CC})の検証を、低電圧ロックアウト回路UVLO1とUVLO2によって行う必要があります。外部条件が 48ms にわたり有効な状態にある場合は、MOSFETをオンにすることができます。

その他の機能には、MOSFETの電流および温度モニタリング機能があります。電流モニタ(CM)は、検出抵抗の電流に比例した電流を出力します。この電流は、モニタリングのために外部抵抗やその他の回路を駆動することができます。ISETピンには、MOSFET温度に比例した電圧が出力されます。MOSFETは、サーマル・シャットダウン回路によって保護されています。

アプリケーション情報

LT4200の代表的なアプリケーションは、正電圧の電源を使用して個々のカードに電力を分配する高可用性システムです。アプリケーション回路を図1に示します。外付け部品を選択については後の項で詳しく述べます。

ターンオン・シーケンス

内部パスMOSFETをオンにするには、いくつかの条件を満たす必要があります。まず、電源V_{DD}が、その低電圧ロックアウト・レベルを超えている必要があります。次に、内部生成される電源INTV_{CC}が、その2.65Vの低電圧閾値を超えていなければなりません。これらの条件が満たされると25μsのパワーオン・リセット・パルスが生成され、フォールト・レジスタがクリアされて内部ラッチが初期化されます。

パワーオン・リセット・パルスの生成後のUVピンとOVピンは、入力電圧が許容範囲内であることを示していなければなりません。挿入時のコンタクト・バウンスが確実に終了するためには、これらすべての条件が48msにわたって満たされていなければなりません。

負荷コンデンサ(C_L)への突入電流は、MOSFETのGATEピンのdv/dtを制限することによって制御されます。OUTPUTピンでも同じdv/dtが生成されます。C_{GATE}なしでのターンオンの上昇率を図2に示します。この0.35V/msの内部ゲート・スロープによって、式1で定義される突入電流が生成されます。

$$I_{INRUSH} = C_L \cdot 0.35[V/ms] \quad (1)$$

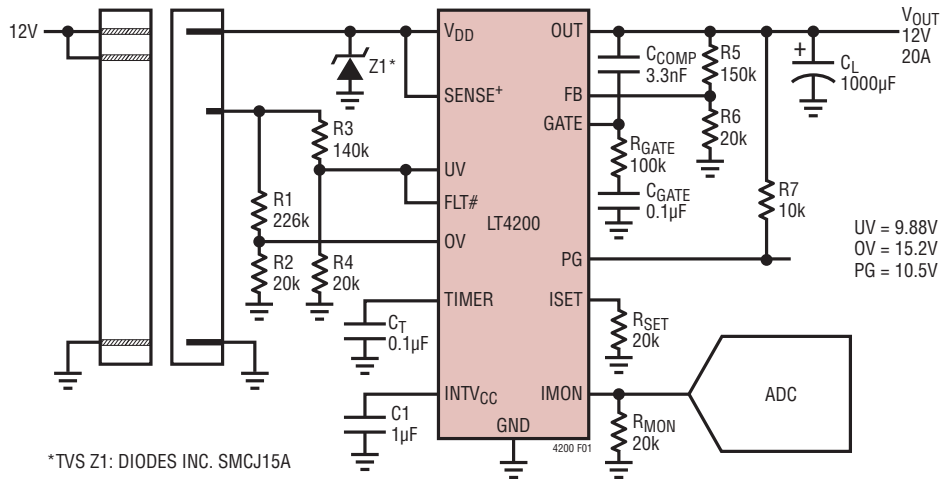


図1. 自動再試行機能を備えた20A/12Vのカード常駐アプリケーション

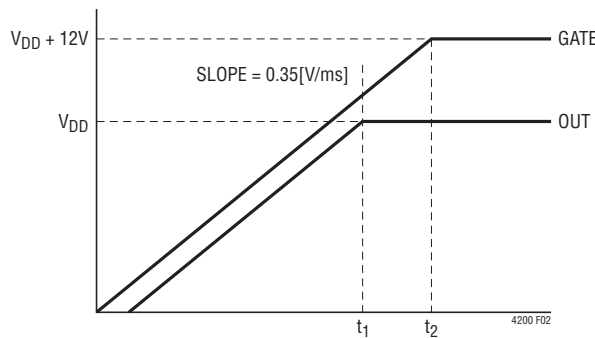


図2. C_{GATE}なしでの電源ターンオン

アプリケーション情報

このゲート・スロープは1000 μ Fのコンデンサを34msで12Vまで充電するように設計されています。突入電流は350mAです。これにより、8mF未満のコンデンサ使用時に突入電流をフォールドバック電流制限閾値(6.8A)未満に制限することができます。12V、350mA、34msでの平均消費電力は0.387W \sqrt{s} となりますが、これは、LT4200のP \sqrt{t} 仕様値の7.5W \sqrt{s} より十分に小さい値です。

デフォルト構成では、7667 μ F未満の充電用コンデンサを使用した場合の突入電流は、フォールドバック電流制限閾値(6.8A)未満に止まります。負荷コンデンサC_Lが7667 μ Fより大きい場合、または突入電流を更に小さくする必要がある場合は、GATEピンにRC回路を追加することができます。これを図1に示します。RC回路を追加した場合の突入電流は、式2によって定義されます。抵抗は100kとしてください。電流制限を補償するために、3.3nFのC_{COMP}が必要です。

$$I_{\text{INRUSH}} = \frac{C_L}{C_{\text{GATE}}} \cdot 24\mu\text{A} \quad (2)$$

GATE電圧がMOSFETの閾値電圧に達するとスイッチがターンオンを開始し、GATE電圧の増加に合わせてOUT電圧も増加します。OUT電圧がV_{DD}に達すると、GATEとOUTの間にある12VツェナーによってクランプされるまでGATE電圧がランプアップします。

OUT電圧が上昇すると、それをモニタしているFBピンの電圧も上昇します。FBピンの電圧がその1.235Vの閾値を超え、更にGATEとOUT間の電圧が4.2Vを超えると、PGピンがローに維持されなくなってパワー・グッド状態となります。

寄生MOSFETの発振

NチャンネルMOSFETは、パワーアップ時に出力電圧を上昇させる際、ソース・フォロワとして動作します。ソース・フォロワ構成は、負荷容量が10 μ F未満の場合に25kHz~300kHzで自己発振することがあり、特に、電源からV_{DD}ピンへの配線インダクタンスが3 μ Hより大きい場合は、その傾向が顕著になります。発振の可能性は、(パワーアップ時の)負荷電流が増加するにつれて大きくなります。この種の発振を防ぐ方法は2つあります。最も簡単な方法は、負荷容量を10 μ F未満にしないことです。配線インダクタンスが20 μ Hを超える場合は、最小負荷容量が100 μ Fに達することがあります。もうひと

つの選択肢は、図3に示すように、1.5nFより大きな外部ゲート・コンデンサC_pを接続することです。

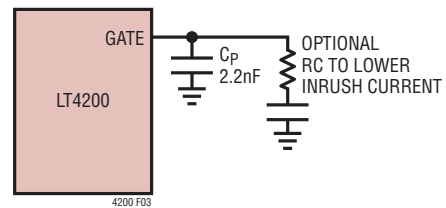


図3. 小さいC_{LOAD}の補償

ターンオフ・シーケンス

スイッチは様々な条件でターンオフすることができます。UVピンの電圧が1.235Vの閾値を下回ると、通常のターンオフが開始されます。また、いくつかのフォールト状態もスイッチをターンオフします。これらの状態には、入力過電圧(OVピン)、過電流サーキット・ブレーカ(SENSE⁺ピン)、過熱などが含まれます。通常は、250 μ Aの電流がGATEピンをグラウンドに引き下げてスイッチをオフします。スイッチがオフになるとOUT電圧が下がり、それによってFBピン電圧がその閾値より低くなります。次いでPGがローになり、出力電力が良好な状態(パワー・グッド状態)ではなくなったことを示します。

V_{DD}が2.65Vより低い状態が5 μ sを超えるか、INTV_{CC}が2.5Vより低い状態が1 μ sを超えると、スイッチの高速シャットダウンが開始されます。GATE電圧は、140mAの電流によってOUTピン電圧まで引き下げられます。

過電流フォールト

LT4200は、短絡や過大な負荷電流からデバイスを保護する、フォールドバック型の調整式電流制限機能を備えています。アクティブ電流制限時にスイッチにおける過度の電力損失を防ぐために、利用可能な電流は、FBピンによって検出される出力電圧に応じて減少します。代表的な性能特性のグラフに、電流制限閾値のフォールドバック特性を示します。

電流制限回路の作動時間が、TIMERで設定されるタイムアウト遅延を超えると、過電流フォールトとなります。電流制限は、MOSFETの電流が6.8A~57A(フォールドバックにより異なります)に達すると開始されます。次いで、GATEからOUTへ流れる140mAの電流によって、GATEピンの電圧が引き下げられます。GATEの電圧は、電流を57Aに制限する

アプリケーション情報

ためにレギュレーションされます。このとき、TIMERピンからの100μAのプルアップ電流で外付けのタイミング・コンデンサを充電することによって、回路ブレーカの時間遅延が始まります。TIMERピンの電圧が1.235Vの閾値に達すると、(GATEからグラウンドへ流れる250μAの電流によって)内部スイッチがオフします。代表的な性能特性のセクションに、MOSFETの安全動作領域のグラフがあります。このグラフから、所定の出力電力におけるMOSFETの最大電流制限時間を知ることができます。

TIMERピンをINTV_{CC}に接続すると、デバイス内部で生成された0.5msの(サーキット・ブレーカ)遅延が使われます。どちらの場合もFLT#ピンがローになり、過電流フォールトによってパスMOSFETがオフになったことを示します。所定の回路ブレーカ時間遅延に対するタイミング・コンデンサの値を設定するための式を、式3に示します。

$$C_T = t_{CB} \cdot 0.083[\mu\text{F}/\text{ms}] \quad (3)$$

スイッチがターンオフした後は、TIMERピンが2μAのプルダウン電流でタイミング・コンデンサを放電し始めます。TIMERピンが0.21Vの閾値に達すると、1回のタイマー・サイクルが完了します。8回のTIMERピン・サイクル(1.235Vまで上昇してから0.21V未満に下降)と48msのデバウンス時間が経過した後は、過電流フォールト・ラッチがクリアされれば、スイッチを再度オンすることができます。UVピンを1μs以上0.6V未満の状態に保持してからハイにすると、フォールト・ラッチがクリアされます。TIMERピンがINTV_{CC}に接続されている場合は、過電流フォールト・ラッチがクリアされれば、(900msのクールダウン時間と48msのデバウンス時間の経過後に)スイッチを再度オンすることができます。

FLT#ピンをUVピンに接続した場合、TIMERピン電圧が0.21V未満となる動作を8回繰り返した後に48msのデバウンス時間が経過した時点で、デバイスは、直ちにフォールト状態を自動的にクリアしてMOSFETをオンすることができます。この自動再試行モードにおいて、LT4200は過電流の発生後に、TIMERピンのコンデンサによって決まる周期で繰り返しターンオンを試みます。自動再試行モードは、TIMERピンがINTV_{CC}に接続されているときも機能します。

図4の波形は、短絡後に出力がどのようにラッチオフするかを示しています。TIMER電圧が上昇するときのMOSFETの電流は6.8Aです。

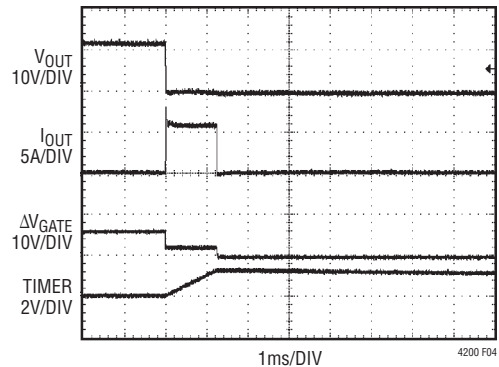


図4. 短絡時の波形

電流制限の調整

アクティブ電流制限のデフォルト値は57Aです。この電流制限閾値は、ISETピンとグラウンドの間に抵抗を配置することによって、より低い値に調整できます。機能図に示すように、ISETピンの電圧は(クランプ回路を介して)CSアンプの内部オフセット電圧を設定します。更に、このオフセット電圧がアクティブ電流制限値を直接決定します。ISETピンがオープン状態のとき、ISETピンの電圧は正の温度係数に基づいて決定されます。この電圧は0.618Vに設定されており、室温で57Aの電流制限に相当します。

ISETピンとグラウンドの間に配置された外付け抵抗R_{SET}は、20kのR_{ISET}内部ソース抵抗と共に抵抗分圧器を形成します。この抵抗分圧器はISETピンの電圧を下げる働きをするので、電流制限閾値は小さくなります。20k抵抗を使って電流制限閾値を1/2にすると、電流制限閾値全体の精度は±15%に低下します。

必要な電流制限レベルに対応するR_{SET}抵抗は、式4を使って計算できます。

$$R_{SET} = \frac{20\text{k}\Omega}{\left(\frac{57}{I_{LIM}} - 1\right)} \quad (4)$$

ここで、

R_{SET} = 抵抗値(Ω)、

I_{LIM} = 電流制限値(A)、5.2 < I_{LIM} < 57

スイッチ(グラウンドに接続)とR_{SET}を直列に接続して使用すると、スイッチを閉じたときだけアクティブ電流制限値を変

アプリケーション情報

更することができます。この機能を使うと、動作時の電流を低く設定しながら、スタートアップ時には最大限の電流制限値を使用することができます。

MOSFET 温度のモニタ

ISETピンの電圧は、温度の上昇と共に直線的に増加します。ISETピンの温度プロファイルを**代表的な性能特性**のセクションに示します。コンパレータまたはADCを使ってISETの電圧を測定すれば、MOSFETの温度を正確に示すことができます。ISETの電圧は**式5**により得られます。

$$V_{\text{ISET}} = \frac{R_{\text{SET}}}{R_{\text{SET}} + R_{\text{ISET}}} \cdot (T + 273^{\circ}\text{C}) \cdot 2.093 \text{ [mV/}^{\circ}\text{C]} \quad (5)$$

MOSFETの温度は20kのR_{ISET}を使って計算します(**式6**)。

$$T = \frac{(R_{\text{SET}} + 20\text{k}) \cdot V_{\text{ISET}}}{R_{\text{SET}} \cdot 2.093 \text{ [mV/}^{\circ}\text{C]}} - 273^{\circ}\text{C} \quad (6)$$

R_{SET}がない場合、Tは**式7**で得られます。

$$T = \frac{V_{\text{ISET}}}{2.093 \text{ [mV/}^{\circ}\text{C]}} - 273^{\circ}\text{C} \quad (7)$$

LT4200には過熱保護回路があり、これはISETピン電圧と同様の内部電圧をモニタします。ダイ温度が155°Cを超えると保護回路によってMOSFETがオフになり、ダイ温度が135°Cに下がるまでそのままになります。

MOSFET 電流のモニタ

MOSFETの電流は0.3mΩの内部検出抵抗を通して流れます。検出抵抗の電圧は電流に変換されてIMONピンから出力されます。I_{SENSE}アンプのゲインはMOSFET電流基準で2μA/Aです。この出力電流を外付け抵抗で電圧に変換すれば、コンパレータまたはA/Dコンバータを駆動することができます。IMONピンのコンプライアンス電圧は0V～(INTV_{CC} - 0.7V)です。

コンパレータ内蔵のマイクロコントローラは、この電流によって充電されるコンデンサをリセットすることにより、簡単な積

分型シングル・スロープA/Dコンバータを構成することができます。コンデンサの電圧がコンパレータを始動させコンデンサがリセットされると、タイマーが始動します。このリセットから次のリセットまでの時間がMOSFETの電流を示します。

OVフォールトとUVフォールトのモニタ

負荷を過電圧状態から保護することが、OVピンの主な機能です。**図1**では(OVピンを駆動する)外部抵抗分圧器がコンパレータに接続されており、V_{DD}の電圧が15.2Vを超えるとMOSFETをオフします。その後V_{DD}ピンの電圧が再び14.9Vを下回った場合は、スイッチを直ちにオンすることができます。LT4200では、OVピンの閾値は立上がり時で1.235V、過電圧からの立下がり時で1.215Vです。

UVピンは、低電圧保護ピンまたは「オン」ピンとして機能します。**図1**のアプリケーションでは、V_{DD}が9.23Vより低くなるとMOSFETがオフします。その後、V_{DD}ピンの電圧が9.88Vを超えた状態が48ms続くと、スイッチを再びオンすることができます。LT4200のUVのターンオン/オフ閾値は1.235V(立上がり時)と1.155V(立下がり時)です。

低電圧または過電圧状態になるとMOSFETがオフし、PGステータス・ピン出力によってその状態が示されます。過電圧状態が解消されると、MOSFETのゲート電圧が、INRUSH回路によって決まるレートで直ちに上昇します。

パワー・グッド表示

FBピンは、フォールドバック電流制限閾値の設定に加えて、パワー・グッド状態の決定にも使われます。**図1**のアプリケーションでは、OUTピンの外部抵抗分圧器を使ってFBピンを駆動しています。LT4200では、FBピン電圧が1.235Vを超えるとPGコンパレータがハイになり、1.215Vを下回るとローになります。

PGコンパレータがハイになると、OUTピンを基準にしてGATEピン電圧がモニタされます。GATEピン電圧からOUTピン電圧を引いた電圧が4.2Vを超えると、PGピンがハイになります。これにより、MOSFETが完全にオンになった状態でOUTピンに負荷をかけても安全であることを、システムに知らせます。GATEのオフが要求されるか(UVピン、OVピン、またはSENSE⁺ピンを使用)、PGコンパレータがローになると、PGピンがローになります。

アプリケーション情報

設計例

以下の設計例 (図5) を検討します。\$T_A = 25^\circ\text{C}\$、\$V_{IN} = 12\text{V}\$、\$I_{MAX} = 50\text{A}\$、\$I_{INRUSH} = 700\text{mA}\$、\$C_L = 2000\mu\text{F}\$、\$V_{UV} = 9.88\text{V}\$、\$V_{OV} = 15.2\text{V}\$、\$V_{PG} = 10.5\text{V}\$。電流制限フォールトが発生すると、パワーアップ・シーケンスの自動再起動がトリガされます。

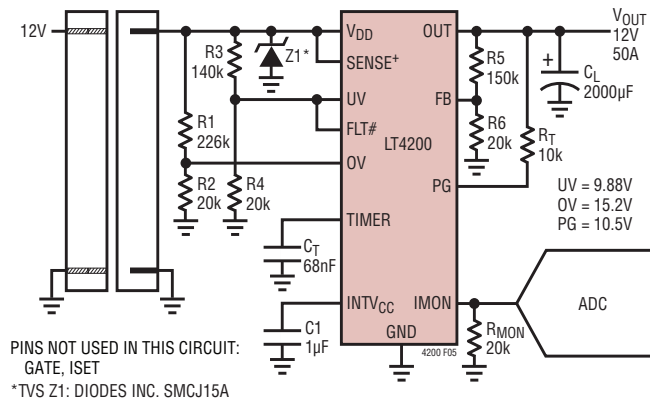


図5. 50A/12Vのカード常駐アプリケーション

突入電流は、0.35V/msに固定されたGATE充電レートを使って出力コンデンサを充電するために必要な電流によって決まります。突入電流は式8で定義されます。

$$I_{INRUSH} = C_L \cdot \left(\frac{0.35\text{V}}{\text{ms}} \right) = 2000\mu\text{F} \cdot \left(\frac{0.35\text{V}}{\text{ms}} \right) = 700\text{mA} \quad (8)$$

前述のように、充電時間は出力電圧(12V)を0.35V/msの出力レートで割ることで得られ、その値は34msになります。12V/700mA (4.2W)の平均電力損失が、34msでMOSFETのSOAを超えないようにする必要があります。MOSFETに対する\$V_{DS}\$は0Vから12Vまで上昇するので、これは0.774W√sに相当します。この値は、LT4200のP√t仕様である7.5W√sより小さい値です。

次に、過電流時にMOSFET内で消費される電力を制限する必要があります。アクティブ電流制限は、タイマーを使って、MOSFET内でのエネルギー損失が過大になるのを防ぎます。最も厳しい条件での電力損失は、フォールドバック電流制限の電圧対電流のプロファイルが最大値になったとき生じます。これは、電流が53.2A、FB電圧が1V、\$V_{OUT} = 8.5\text{V}\$、MOSFET \$V_{DS} = 3.5\text{V}\$のときです。このプロファイルは、代表的な性能特性セクションの電流制限閾値フォールドバック

のグラフに示されています。MOSFET SOAは、186Wに耐えるための最大電流制限タイムアウトを決定します。

\$T_J\$は、式9を使って、周囲温度、パッケージの熱抵抗(\$\theta_{JA}\$)、および\$I^2R\$による加熱から計算します。

$$T_J = (\theta_{JA} \cdot I^2 \cdot R_{ON}) + T_A = 12^\circ\text{C/W} \cdot$$

$$(50\text{A})^2 \cdot 2.2\text{m}\Omega + 25^\circ\text{C} = 91^\circ\text{C} \quad (9)$$

最大電流制限タイムアウトは、式10に示すように、P√t定数と電流制限時消費電力の186Wから計算します。

$$P\sqrt{t} = 7.5\text{W}\sqrt{\text{s}}$$

$$t_{MAX} = \left(\frac{7.5\text{W}\sqrt{\text{s}}}{P} \right)^2$$

$$t_{MAX} = \left(\frac{7.5\text{W}\sqrt{\text{s}}}{186} \right)^2$$

$$t_{MAX} = 1.63\text{ms} \quad (10)$$

したがって、\$C_T\$を使って電流制限タイムアウトを0.8msに設定することができます(式11)。

$$C_T = \frac{0.8\text{ms}}{12[\text{ms}/\mu\text{F}]} = 68\text{nF} \quad (11)$$

過電流フォールト後に自動再試行を行うようLT4200を設定するには、FLT#をUVピンに接続します。

0.8msのタイムアウト後、FLT#ピンはUVピンをプルダウンしてパワーアップ・シーケンスを再開します。

過電圧(15.2V)閾値、低電圧(9.88V)閾値、パワー・グッド(10.5V)閾値に対する抵抗分圧器の値は、次のように計算できます。まず、下側の抵抗(\$R_2\$、\$R_4\$、\$R_6\$)を20kにすると、入力電圧が閾値に近い場合は抵抗分圧器に62µAの電流が流れます。上側抵抗の値は式12、式13、式14を使って計算します。

$$R_1 = R_2 \cdot \left(\frac{V_{OV}}{1.235\text{V}} - 1 \right) = 226\text{k} \quad (12)$$

アプリケーション情報

$$R3=R4 \cdot \left(\frac{V_{UV}}{1.235V} - 1 \right) = 140k \quad (13)$$

$$R5=R6 \cdot \left(\frac{V_{PG}}{1.235V} - 1 \right) = 150k \quad (14)$$

最終的な回路では、図5に示すように外付け部品が非常に少なくなります。プルアップ抵抗R7はPGピンに接続され、20kの抵抗(R_{MON})は式15によって与えられる比率でIMONを電圧に変換します。

$$V_{IMON} = 2[\mu A/A] \cdot 20k \cdot I_{OUT} = 0.04[V/A] \cdot I_{OUT} \quad (15)$$

更にINTV_{CC}には1μFのバイパス(C1)を接続し、SENSE⁺をV_{DD}に接続します(ピン32をピン22に接続)。

レイアウト時の考慮事項

負荷電流が50Aになることがあるホット・スワップ・アプリケーションでは、狭いPCBパターンは広いパターンより抵抗が大きくなり、動作時も高温になります。パターン温度を妥当な値に保つには、2オンス銅箔の最小トレース幅をアンペアあたり0.01インチにする必要があります。実際には、アンペアあたり0.02インチ以上とすることを推奨します。2オンス銅箔のシート抵抗は約0.25mΩ/平方です。大電流アプリケーションでは、小さな抵抗でもすぐに大きな影響が生じます。

SENSE⁺ピンを、ピン26の近くで広いV_{DD}パターンの中央に接続すれば、V_{DD}のケルビン検出を行うことができます(図6を参照)。これらのV_{DD}ピンについては、ピン22から30までを接続するV_{DD}バーの全長に沿ってハンダ付けを行うことによって、ハンダ接続の抵抗を最小限に抑えるようにしてください。ハンダ接続の抵抗が大きいと、IMONゲインとI_{LIM(TH)}精度の誤差が大きくなります。

通常動作時にMOSFETで消費される電力は、最大で3Wになる可能性があります。この熱を放出するには、SENSE⁻(露出パッド)を、その下のビアを含む銅パターンにハンダ付けします。OUTピンにはMOSFETからかなりの熱が伝わります。OUTピンは、すべて2オンスの銅プレーンに接続してください。OUTピンを接続するパターンは大電流に対応しなければならないので、常にこの面積の銅が使われます。INTV_{CC}ピン用のバイパス・コンデンサであるC1を、INTV_{CC}とGND間のできるだけデバイスに近い位置に接続することも重要です。

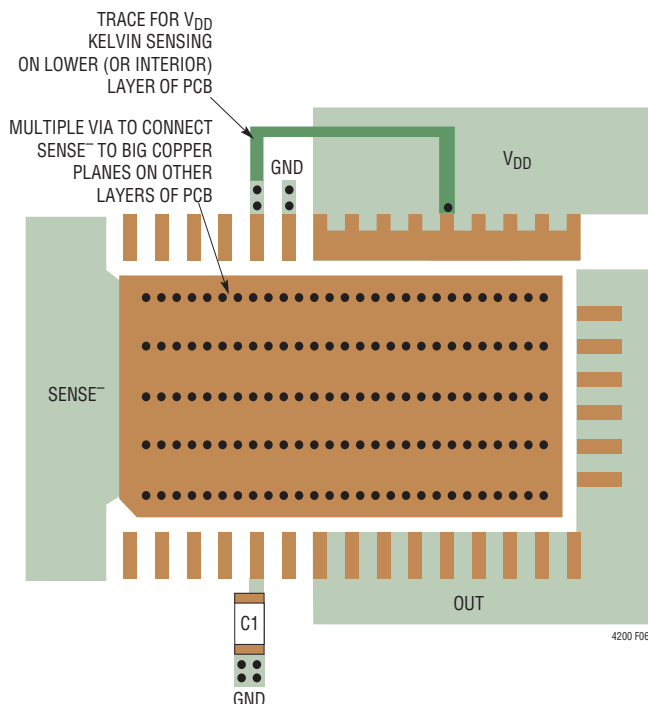


図6. 推奨レイアウト

熱に対する考慮事項

50Aの最大負荷電流付近でLT4200を動作させた場合、使用しているヒート・シンクの能力が不十分だと、ジャンクション温度がサーマル・シャットダウン温度に近いレベルまで上昇する可能性があります。SENSE⁻、OUT、V_{DD}の各ピンに接続するPCBの銅の面積と厚さは、常にできるだけ大きくしてください。V_{DD}ピンとOUTピンには、50Aの電流を流せるだけの幅を持つ銅パターンが必要です。これは、LT4200からの熱放出を助けることにもなります。SENSE⁻露出パッドに電流は流れませんが、内部MOSFETの熱の放出を助けるために、できるだけ大きくする必要があります。図6に示すように、SENSE⁻露出パッドは、ビアを通じて、広い銅プレーンを持つPCBの他の層に接続することができます。これらの銅プレーンのサイズと厚さは、LT4200のジャンクション温度に影響します。例えば、8層PCB(PCBの最上層と最下層が2オンス銅、残りの層が1オンス銅)を使用し、中層で17インチ四方の大きい銅面積をSENSE⁻に接続した場合、温度上昇値は50Aで38°Cです。中層の銅面積を1インチ四方に減らした場合、温度上昇値は50Aで更に20°C増加します。

アプリケーション情報

その他のアプリケーション

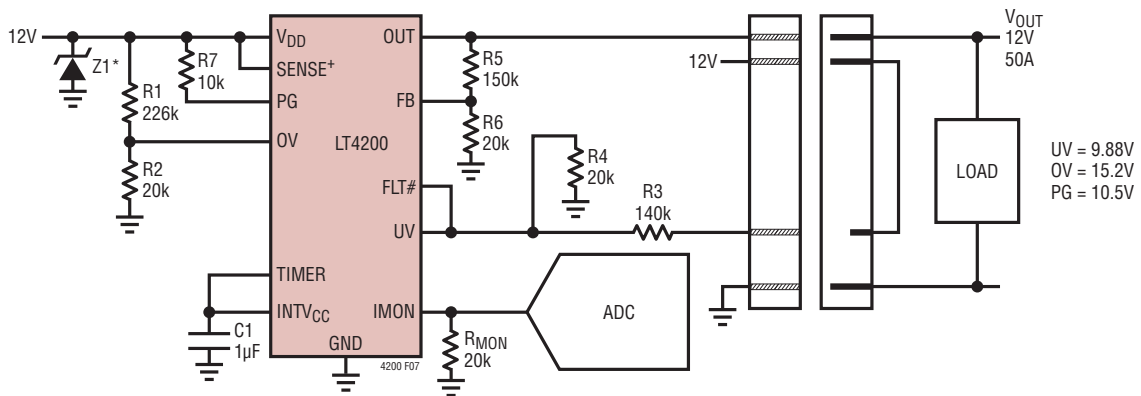
LT4200は2.9V~15Vの広い動作範囲を備えています。UV、OV、PGの閾値は、ほとんど抵抗を使わずに設定されます。他の機能は、いずれも電源電圧には依存しません。

ホット・スワップ・アプリケーションに加え、LT4200は、引き抜き可能な負荷カード用のバックプレーン常駐スイッチとしても機能します(図7を参照)。

UV閾値が2.87V、OV閾値が3.77V、PG閾値が3.05Vの3.3Vアプリケーションを図8に示します。

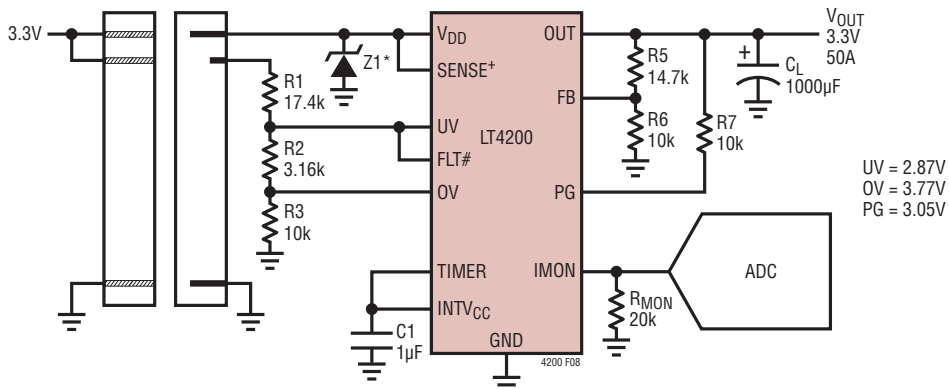
2つのLT4200デバイスがそれぞれ50Aを負荷に供給する、100A並列アプリケーションを最後のページに示します。PNPは、両方のLT4200が57Aの制限値に達するまで、フォールトによって一方のLT4200が電流制限範囲内でオフするのを防ぎます。PNPは、パワー・グッド状態が失われた場合、直列に接続されたMOSFET M1およびM2によって遮断されます。

標準的応用例



PINS NOT USED IN THIS CIRCUIT:
GATE, ISET
*TVS Z1: DIODES INC. SMCJ15A

図7. 挿入によってオン状態になる12V/50Aバックプレーン常駐アプリケーション

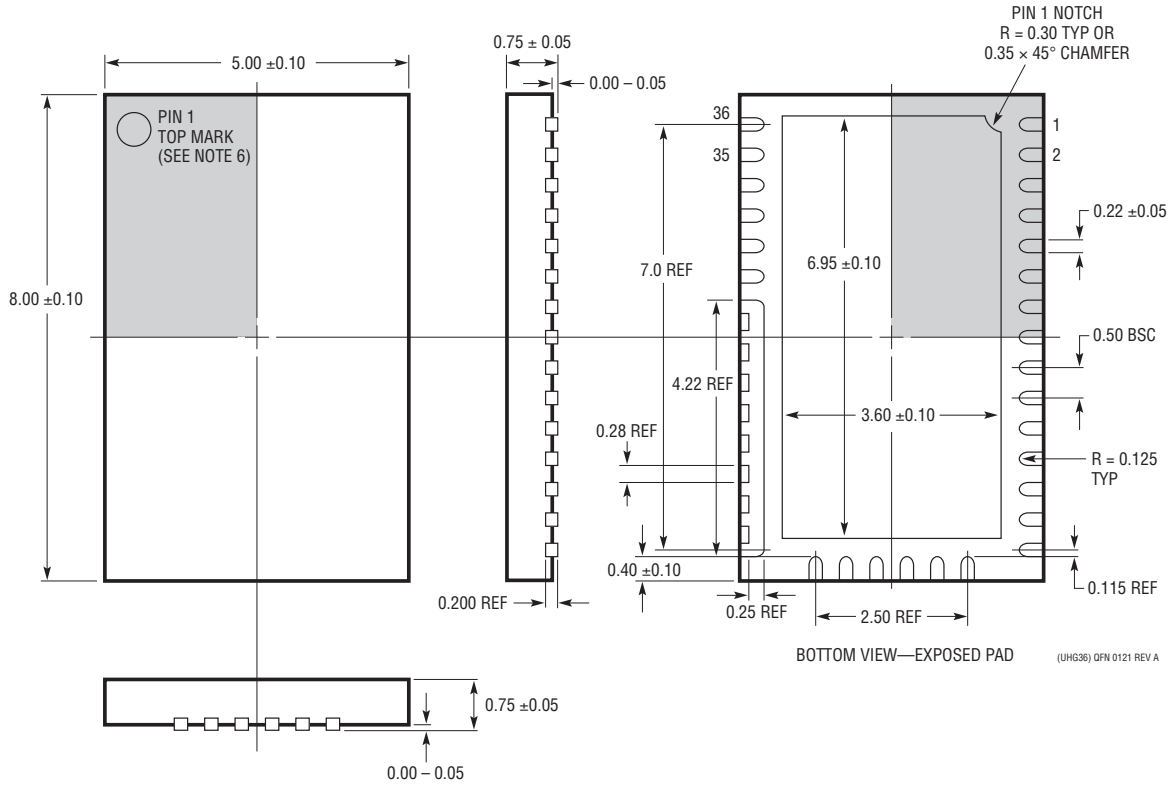


PINS NOT USED IN THIS CIRCUIT:
GATE, ISET
*TVS Z1: DIODES INC. SMCJ15A

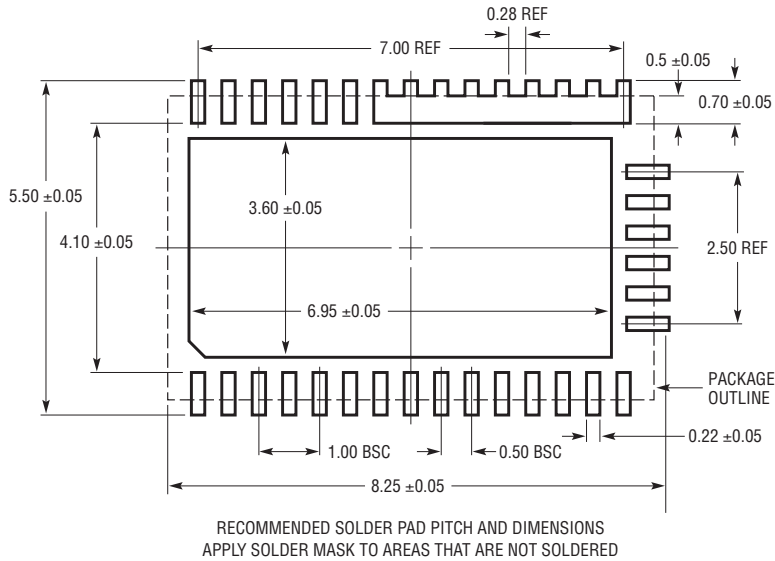
図8. 自動再試行機能を備えた3.3V/50Aカード搭載アプリケーション

パッケージの説明

UHG Package
36-Lead Plastic QFN (5mm × 8mm)
 (Reference LTC DWG # 05-08-1790 Rev A)

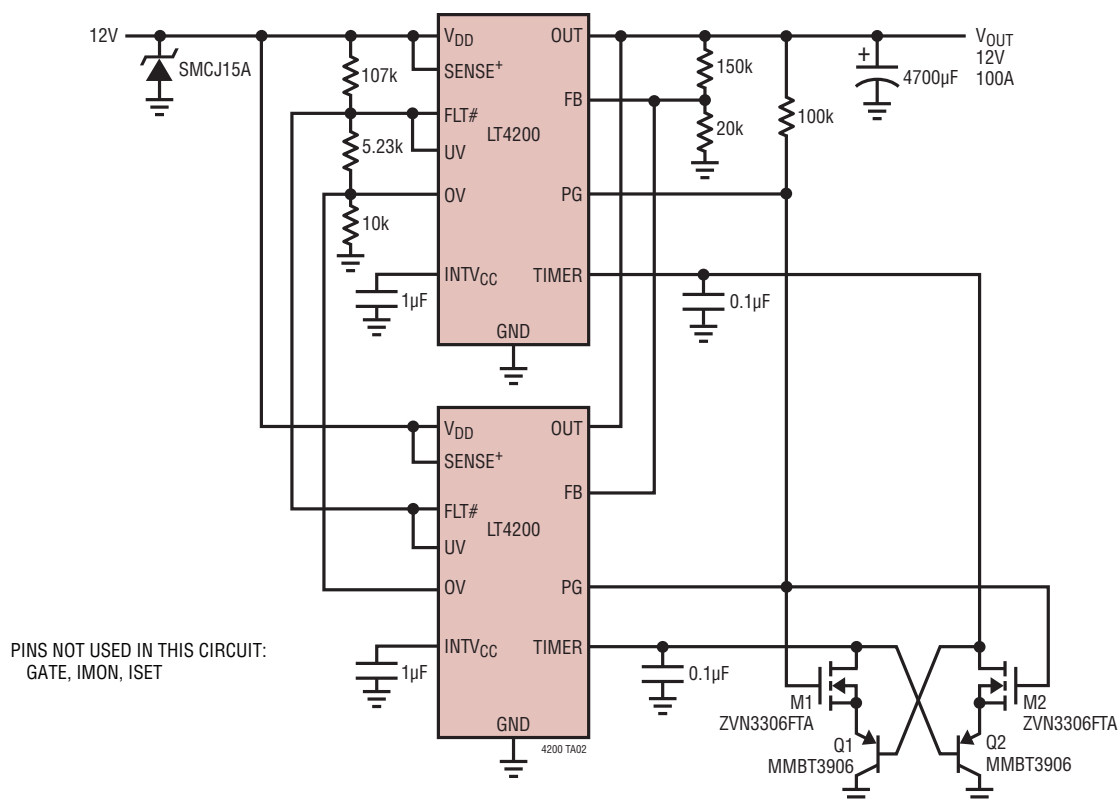


- NOTE:
1. DRAWING IS NOT A JEDEC PACKAGE OUTLINE
 2. DRAWING NOT TO SCALE
 3. ALL DIMENSIONS ARE IN MILLIMETERS
 4. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.20mm ON ANY SIDE
 5. EXPOSED PAD SHALL BE SOLDER PLATED
 6. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE



標準的応用例

12V/100A 並列アプリケーション



関連製品

製品番号	概要	注釈
LTC4210	シングル・チャンネル・ホット・スワップ・コントローラ	2.7V~16.5Vで動作、アクティブ電流制限、SOT23-6
LTC4211	シングル・チャンネル・ホット・スワップ・コントローラ	2.5V~16.5Vで動作、多機能電流制御、MSOP-8またはMSOP-10
LTC4215	I ² C互換モニタ機能を備えたホット・スワップ・コントローラ	2.9V~15Vで動作、8ビットADCが電流と電圧をモニタ
LTC4217	2A集積化ホット・スワップ・コントローラ	2.9V~26.5Vで動作、調整可能な5%精度の電流制限
LTC4218	5%精度の15mV電流制限機能を備えたホット・スワップ・コントローラ	2.9V~26.5Vで動作、調整可能電流制限、SSOP-16、DFN-16
LTC4219	5A集積化ホット・スワップ・コントローラ	12Vおよび5Vプリセット・バージョン、10%精度の電流制限
LTC4232	5A集積化ホット・スワップ・コントローラ	2.9V~15Vで動作、調整可能な10%精度の電流制限
LTC4233	10A確保SOAのホット・スワップ・コントローラ	2.9V~15Vで動作、調整可能な11%精度の電流制限
LTC4234	20A確保SOAのホット・スワップ・コントローラ	2.9V~15Vで動作、調整可能な11%精度の電流制限
LTC4238	高電圧高電流ホット・スワップ・コントローラ	6.5V~80Vで動作、調整可能な電流制限:6mV~20mV
LTC4283	エネルギー・モニタ搭載の-48V高出力ホット・スワップ・コントローラ	SOAタイマー、8ビット~16ビットADCが電流/電圧/電力/エネルギーをモニタ、内部EEPROM、I ² Cまたは1線式ブロードキャスト
LTC4284	エネルギー・モニタ搭載の-48V高出力ホット・スワップ・コントローラ	デュアル・ゲート・ドライバ、SOAタイマー、8ビット~16ビットADCが電流/電圧/電力/エネルギーをモニタ、内部EEPROM、I ² Cまたは1線式ブロードキャスト
LTC4381	低静止電流サージ・ストッパ	最大100Vの入力サージ耐圧