

## I<sup>2</sup>Cを使用するデュアル36V同期整流式2A 降圧LEDドライバ

### 特長

- 広い入力電圧範囲：4V～36V
- 独立した2つの2A/40V同期整流式降圧コンバータ
- 内部True Color PWM™調光（8192:1）、アナログ調光、およびフォルト通知対応のI<sup>2</sup>Cインターフェイス
- 1000:1の外部True Color PWM調光と10:1の外部アナログ調光
- PWM（パルス幅変調）および出力切断用のPMOS（Pチャンネル金属酸化膜半導体）スイッチ・ドライバ
- ±3%の定電流レギュレーション
- 調整可能な周波数：200kHz～2MHz
- クロック出力との周波数同期
- 通知機能を備えたプログラマブルなOPENLED保護
- 通知機能を備えた短絡保護
- ヒステリシスを備えたプログラマブルな低電圧ロックアウト
- 内部補償
- I<sup>2</sup>C対応の9つの固有デバイス・アドレス
- 5mm × 6mm 36ピン・クワッド・フラット・ノーリード（QFN）パッケージ

### アプリケーション

- 汎用、産業用、医療用、自動車用の照明機器
- 定電流、定電圧電源

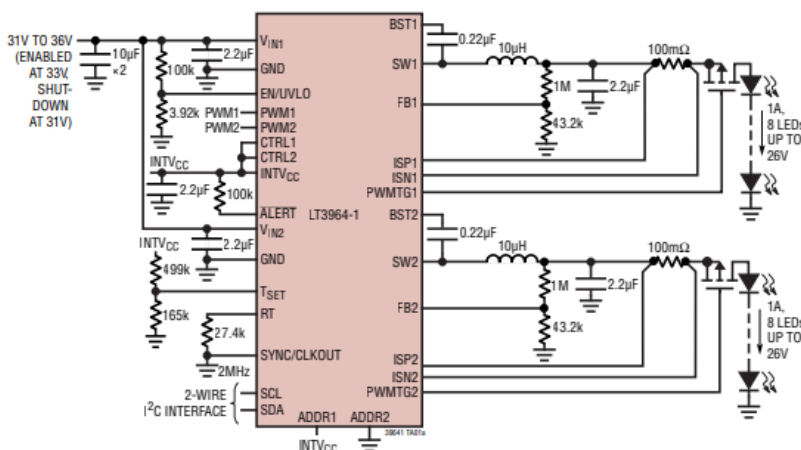
### 概要

LT<sup>®</sup>3964-1は、定電流および定電圧電源として動作するように設計されたI<sup>2</sup>Cインターフェイス付きデュアル同期整流式降圧DC/DCコンバータで、LEDの駆動に最適です。固定周波数のピーク電流モード・トポロジにより、広い電源電圧範囲および出力電圧範囲にわたって安定した動作を実現します。グラウンドを基準にした電圧帰還（FB）ピンは、複数の発光ダイオード（LED）保護機能の入力として機能し、コンバータを定電圧源として動作させることができます。最大出力電流は外付け抵抗によって設定され、出力電流アンプはレールtoレールのコモンモード範囲を備えています。LT3964-1はI<sup>2</sup>Cインターフェイスを介してマイクロコントローラと通信し、LEDフォルトの読出し、PWMおよびアナログ調光レジスタへの書込み、ならびにフォルト・マスキングの設定を行います。I<sup>2</sup>CのPWM入力は最大8192:1のLED調光比を実現します。I<sup>2</sup>Cでプログラム可能なCTRLレジスタにより、外部CTRLピンのゲインと最大電流検出閾値を設定して、追加的なアナログ調光機能を提供します。

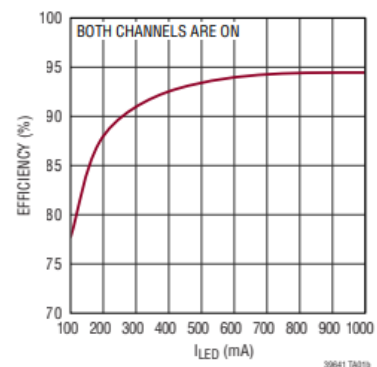
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。米国特許7199560、7321203、7746300によって保護されています。

### 標準的応用例

50Wデュアル降圧1A LEDドライバ



効率、V<sub>IN</sub> = 34V



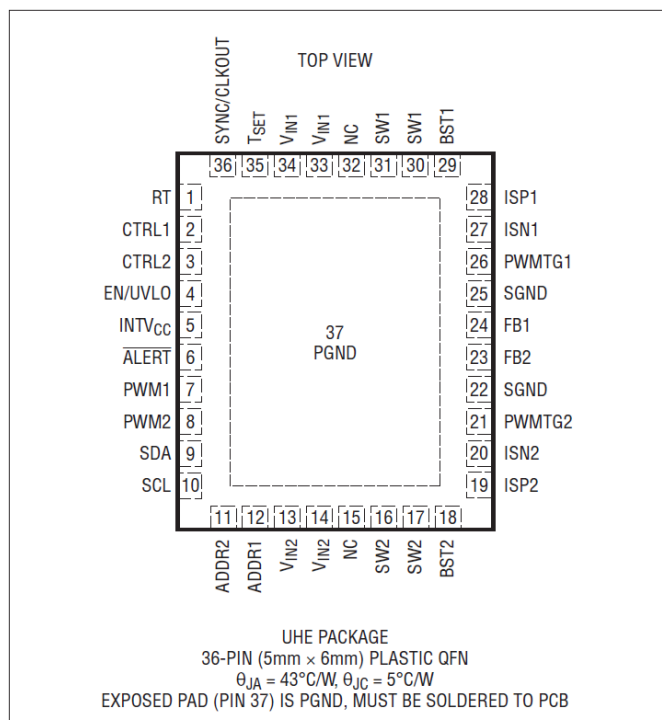
# LT3964-1

## 絶対最大定格

(Note1)

V <sub>IN1</sub> 、V <sub>IN2</sub> 、EN/UVLO.....	40V
ISP1、ISN1、ISP2、ISN2.....	40V
PWMTG1、PWMTG2、RT.....	(Note2)
SW1、SW2.....	40V
BST1、BST2.....	44.5V
BST1~SW1、BST2~SW2.....	4.5V
FB1、FB2、CTRL1、CTRL2、ADDR1、ADDR2.....	5V
SYNC/CLKOUT、PWM1、PWM2、T <sub>SET</sub> .....	6V
SDA、SCL、 $\overline{\text{ALERT}}$ .....	6V
INTV <sub>CC</sub> .....	(Note3)
動作ジャンクション温度 (Note4、5)	
LT3964R-1.....	-40°C~150°C
保管温度範囲.....	-60°C~150°C

## ピン配置



## 発注情報

鉛フリー仕上げ	テープ&リール	部品マーキング	パッケージ	温度範囲
LT3964RUHE-1#PBF	LT3964RUHE-1#TRPBF	39641	36ピン (5mm x 6mm) プラスチックQFN	-40°C~+150°C

更に広い動作温度範囲で仕様規定されたデバイスについては、弊社または弊社代理店までお問い合わせください。

**テープ&リールの仕様。**一部のパッケージは指定された販売チャンネルを通じて500個単位のリールで供給され、製品番号末尾に「#TRMPBF」という記号が付いています。

## 電氣的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外の仕様は $T_A = 25^\circ\text{C}$ での値です。また、特に指定のない限り $V_{IN1} = 12\text{V}$ 、 $V_{EN/UVLO} = 5\text{V}$ 、 $\text{CTRL1} = \text{CTRL2} = 2\text{V}$ 、 $\text{PWM1} = \text{PWM2} = 2\text{V}$ です。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$V_{IN1}$ , $V_{IN2}$ Operating Supply Range		●	4		36	V
$V_{IN1}$ Pin Quiescent Current	Not Switching			2.5		mA
$V_{IN1}$ Pin Shutdown Current	EN/UVLO = 1.15V, PWM1,2 = 0V EN/UVLO = 0.4V				200 4	$\mu\text{A}$ $\mu\text{A}$
$V_{IN2}$ Pin Quiescent Current	Not Switching			1	10	$\mu\text{A}$
$V_{IN2}$ Pin Shutdown Current	EN/UVLO = 1.15V, PWM1,2 = 0V EN/UVLO = 0.4V				1 1	$\mu\text{A}$ $\mu\text{A}$
EN/UVLO Threshold Voltage Falling		●	1.148	1.17	1.192	V
EN/UVLO Rising Hysteresis				60		mV
EN/UVLO Input Low Voltage					0.4	V
EN/UVLO Pin Bias Current Low	EN/UVLO = 1.15V			4		$\mu\text{A}$
EN/UVLO Pin Bias Current High	EN/UVLO = 1.3V			2	100	nA
<b>Linear Regulator</b>						
INTV <sub>CC</sub> Regulation Voltage	$I_{\text{INTVCC}} = -30\text{mA}$ , Not Switching	●	3.9	4	4.1	V
INTV <sub>CC</sub> Line Regulation	$6\text{V} \leq V_{IN1} \leq 40\text{V}$			0.03		%/V
INTV <sub>CC</sub> Load Regulation	$-30\text{mA} \leq I_{\text{INTVCC}} \leq 0\text{mA}$			0.03		%/mA
INTV <sub>CC</sub> Undervoltage Lockout			3.1	3.2	3.3	V
INTV <sub>CC</sub> Undervoltage Lockout Hysteresis				50		mV
INTV <sub>CC</sub> Current Limit	$V_{IN1} = 12\text{V}$ , $V_{\text{INTVCC}} = 3\text{V}$			110		mA
Dropout ( $V_{IN1}$ to $V_{\text{INTVCC}}$ )	$V_{IN1} = 4\text{V}$ , $I_{\text{INTVCC}} = -20\text{mA}$ , Not Switching			300		mV
<b>Error Amplifier</b>						
Full-Scale LED Current Sense Threshold ( $V_{(\text{ISP1-ISP1})}$ , $V_{(\text{ISP2-ISP2})}$ )	ISP1,2 = 24V, CTRL1,2 = 1.5V, ADIM1,2[7:0] = 0xFF ISP1,2 = 0V, CTRL1,2 = 1.5V, ADIM1,2[7:0] = 0xFF	● ●	97 96	100 100	103 104	mV mV
1/2 Scale LED Current Sense Threshold ( $V_{(\text{ISP1-ISP1})}$ , $V_{(\text{ISP2-ISP2})}$ )	ISP1,2 = 24V, CTRL1,2 = 0.7V, ADIM1,2[7:0] = 0xFF ISP1,2 = 0V, CTRL1,2 = 0.7V, ADIM1,2[7:0] = 0xFF	● ●	47 46	50 50	53 54	mV mV
1/4th Scale LED Current Sense Threshold ( $V_{(\text{ISP1-ISP1})}$ , $V_{(\text{ISP2-ISP2})}$ ) Modulated by I <sup>2</sup> C Input ADIM1,2[7:0]	ISP1,2 = 24V, CTRL1,2 = 0.7V, ADIM1,2[7:0] = 0x7F ISP1,2 = 0V, CTRL1,2 = 0.7V, ADIM1,2[7:0] = 0x7F	● ●	22 21	25 25	28 29	mV mV
1/10th Scale LED Current Sense Threshold ( $V_{(\text{ISP1-ISP1})}$ , $V_{(\text{ISP2-ISP2})}$ )	ISP1,2 = 24V, CTRL1,2 = 0.3V, ADIM1,2[7:0] = 0xFF ISP1,2 = 0V, CTRL1,2 = 0.3V, ADIM1,2[7:0] = 0xFF	● ●	7 6	10 10	13 14	mV mV
ISP1,2/ISN1,2 Overcurrent Protection Threshold ( $V_{(\text{ISP1-ISP1})}$ , $V_{(\text{ISP2-ISP2})}$ )	ISP1,2 = 24V			930		mV
C/10 Current Sense Threshold ( $V_{(\text{ISP1-ISP1})}$ , $V_{(\text{ISP2-ISP2})}$ )	ISP1,2 = 24V ISP1,2 = 0V		6 6	10 11	15 16	mV mV
ISP1, ISP2 Input Current Bias Current	PWM1,2 = 2V (ACTIVE) PWM1,2 = 0V (STANDBY)			350 5	8	$\mu\text{A}$ $\mu\text{A}$
ISN1, ISN2 Input Current Bias Current	PWM1,2 = 2V (ACTIVE) PWM1,2 = 0V (STANDBY)			30 10		$\mu\text{A}$ nA
CTRL1, CTRL2 Input Bias Current	$V_{\text{CTRL1}}, V_{\text{CTRL2}} = 1\text{V}$			20	200	nA
CTRL1, CTRL2 PWM Shutdown Threshold		●		100	150	mV
CTRL1, CTRL2 PWM Threshold Hysteresis				30		mV
FB1, FB2 Regulation Voltage ( $V_{\text{FB}}$ )	ISP1,2 = 24V	●	1.163 1.17	1.18 1.18	1.197 1.19	V V
FB1, FB2 Overvoltage Threshold			$V_{\text{FB}} + 43\text{mV}$	$V_{\text{FB}} + 53\text{mV}$	$V_{\text{FB}} + 63\text{mV}$	V

## 電気的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外の仕様は $T_A = 25^\circ\text{C}$ での値です。また、特に指定のない限り $V_{IN1} = 12\text{V}$ 、 $V_{EN/UVLO} = 5\text{V}$ 、 $\text{CTRL1} = \text{CTRL2} = 2\text{V}$ 、 $\text{PWM1} = \text{PWM2} = 2\text{V}$ です。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
FB1, FB2 OPENLED Threshold			$V_{FB} - 43\text{mV}$	$V_{FB} - 53\text{mV}$	$V_{FB} - 63\text{mV}$	V
FB1, FB2 SHORTLED Threshold		●		250	270	mV
FB1, FB2 Pin Input Bias Current	Current Out of Pin, FB = 1V			20	200	nA
Feedback Line Regulation	$4\text{V} \leq V_{IN1} \leq 36\text{V}$			0.001		%/V
$T_{SET}$ Pin Voltage				630		mV
$T_{SET}$ Pin Bias Current	Current Out of Pin, $T_{SET} = 400\text{mV}$			40	200	nA
<b>Oscillator</b>						
RT Pin Voltage				0.96		V
Switching Frequency	$R_T = 357\text{k}$	●	184	200	218	kHz
	$R_T = 60.4\text{k}$	●	0.93	1.0	1.07	MHz
	$R_T = 27.4\text{k}$	●	1.84	2.0	2.18	MHz
SYNC/CLKOUT Pin Resistance to GND				100		k $\Omega$
SYNC/CLKOUT Input High Threshold			1.5			V
SYNC/CLKOUT Input Low Threshold					0.4	V
SYNC/CLKOUT Output Duty Cycle	CONFIG[6] = 1 (Clock Output Enabled)		30	50	70	%
SYNC/CLKOUT Output Voltage High	CONFIG[6] = 1 (Clock Output Enabled)			4		V
SYNC/CLKOUT Output Voltage Low	CONFIG[6] = 1 (Clock Output Enabled)			0.1	0.3	V
SYNC/CLKOUT Output Rise Time	$C_{\text{SYNC/CLKOUT}} = 50\text{pF}$ , CONFIG[6] = 1 (Clock Output Enabled)			40		ns
SYNC/CLKOUT Output Fall Time	$C_{\text{SYNC/CLKOUT}} = 50\text{pF}$ , CONFIG[6] = 1 (Clock Output Enabled)			20		ns
<b>Logic</b>						
ALERT Output Low	$I_{\text{ALERT}} = 1\text{mA}$				300	mV
PWM1, PWM2 Input High Voltage		●		1.18	1.3	V
PWM1, PWM2 Input Low Voltage		●	1.1	1.15		V
PWM1, PWM2 Resistance to GND				280		k $\Omega$
<b>Power Switch</b>						
Top Switch On-Resistance	$I_{\text{SW}} = 1\text{A}$			200		m $\Omega$
Top Switch Current Limit		●	2	2.2	2.5	A
Bottom Switch On-Resistance	$I_{\text{SW}} = 1\text{A}$			180		m $\Omega$
Bottom Switch Current Limit			1.8	2.1	2.5	A
SW Leakage Current	$V_{\text{IN}} = 36\text{V}$ , $V_{\text{SW}} = 0\text{V}$ , 36V		-1.5		1.5	$\mu\text{A}$
Minimum Off-Time			10	40	60	ns
Minimum ON-Time			20	40	65	ns
<b>PWMTG Gate Driver</b>						
PWMTG ON-Voltage ( $V_{\text{ISP1-PWMTG1}}$ , $V_{\text{ISP2-PWMTG2}}$ )	ISP1,2 = 36V			7.5	9.5	V
PWMTG OFF Voltage ( $V_{\text{ISP1-PWMTG1}}$ , $V_{\text{ISP2-PWMTG2}}$ )	ISP1,2 = 36V			0	0.3	V
PWMTG Turn-On Time	$C_{\text{LOAD}} = 500\text{pF}$ , ISP1,2 = 36V			70		ns
PWMTG Turn-Off Time	$C_{\text{LOAD}} = 500\text{pF}$ , ISP1,2 = 36V			40		ns

## 電気的特性

●は、全動作温度範囲に適用される仕様であることを示します。それ以外の仕様は $T_A = 25^\circ\text{C}$ での値です。また、特に指定のない限り $V_{IN1} = 12\text{V}$ 、 $V_{EN/UVLO} = 5\text{V}$ 、 $\text{CTRL1} = \text{CTRL2} = 2\text{V}$ 、 $\text{PWM1} = \text{PWM2} = 2\text{V}$ です。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
<b>I<sup>2</sup>C Port (Note 6)</b>						
I <sup>2</sup> C Address	XXXX Bits Are Programmed by ADDR[1:2]	●	110XXXX[R/W]			
V <sub>IHA</sub>	High Level Input Voltage for Address Pins ADDR1, ADDR2	●	INTV <sub>CC</sub> - 0.3			V
V <sub>ILA</sub>	Low Level Input Voltage for Address Pins ADDR1, ADDR2	●				0.2
R <sub>INH</sub>	Resistance from ADDR1, ADDR2 to INTV <sub>CC</sub> to Set Chip Address Bit to 1	●				10
R <sub>INL</sub>	Resistance from ADDR1, ADDR2 to GND to Set Chip Address Bit to 0	●				10
R <sub>INF</sub>	Resistance from ADDR1, ADDR2 to GND or INTV <sub>CC</sub> to Set Chip Address Bit to Float	●	1			MΩ
SDA and SCL Input High Voltage		●	1.5			V
SDA and SCL Input Low Voltage		●				0.4
SDA and SCL Input High Current	SDA, SCL = 3.3V					50
SDA and SCL Input Low Current	Current Out of Pin, SDA, SCL = 0V					50
SDA Output Low Voltage	I <sub>SDA</sub> = 3mA					0.4
Clock Operating Frequency						400
Bus Free Time Between Stop and Start Condition (t <sub>BUF</sub> )			1.3			μs
Hold Time After Repeated Start Condition (t <sub>HD,SDA</sub> )			0.6			μs
Repeated Start Condition Set-Up Time (t <sub>SU,STA</sub> )			0.6			μs
Stop Condition Set-Up Time (t <sub>SU,STO</sub> )			0.6			μs
Data Hold Time Output (t <sub>HD,DAT(O)</sub> )			0			900
Data Hold Time Input (t <sub>HD,DAT(I)</sub> )			0			ns
Data Set-Up Time (t <sub>SU,DAT</sub> )			250			ns
SCL Clock Low Period (t <sub>LOW</sub> )			1.3			μs
SCL Clock High Period (t <sub>HIGH</sub> )			0.6			μs
Data Fall Time	C <sub>B</sub> = Capacitance of One Bus Line (pF)		20 + 0.1C <sub>B</sub>			300
Data Rise Time	C <sub>B</sub> = Capacitance of One Bus Line (pF)		20 + 0.1C <sub>B</sub>			300
Input Spike Suppress Pulse Width (t <sub>SP</sub> )						50

**Note1** : 上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

**Note2** : PWM<sub>TG</sub>ピンとRTピンには正または負の電圧源を接続しないでください。接続すると、デバイスに恒久的な損傷を与えることがあります。

**Note3** : INTV<sub>CC</sub>ピンには正または負の電圧源を接続しないでください。接続すると、デバイスに恒久的な損傷を与えることがあります。加えることのできる最大外部負荷はINTV<sub>CC</sub> = 5mAです。内部負荷は、ICの消費電力によってこれより大きくなります。

**Note4** : LT3964R-1の動作は、-40°C~150°Cの動作ジャンクション温度範囲全体にわたって確保されています。ジャンクション温度が高い場合は動作寿命が低下し、125°Cを超えると動作寿命が定格値より短くなります。

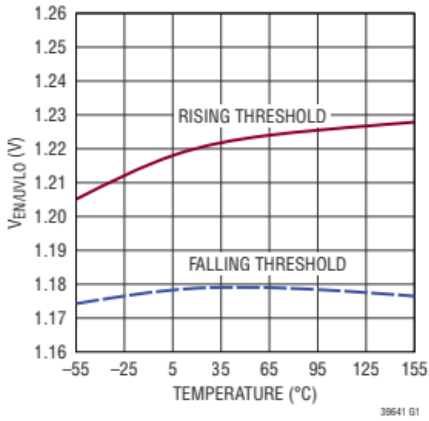
**Note5** : LT3964R-1は、一時的な過負荷状態からデバイスを保護することを目的とした過熱保護機能を内蔵しています。ジャンクション温度が最大動作ジャンクション温度を超えそうになると、過熱保護機能が作動します。規定された最大動作ジャンクション温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう可能性があります。

**Note6** : I<sup>2</sup>Cシリアル・ポートのすべてのタイミング情報を図16に示します。

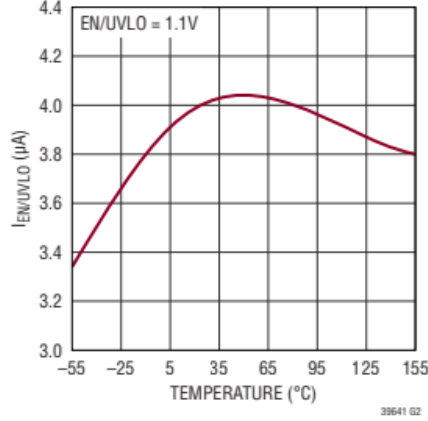
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

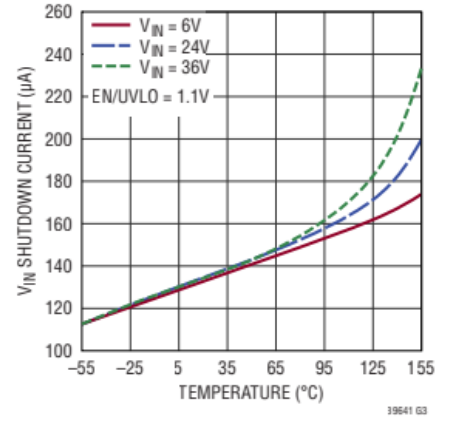
EN/UVLO閾値と温度の関係



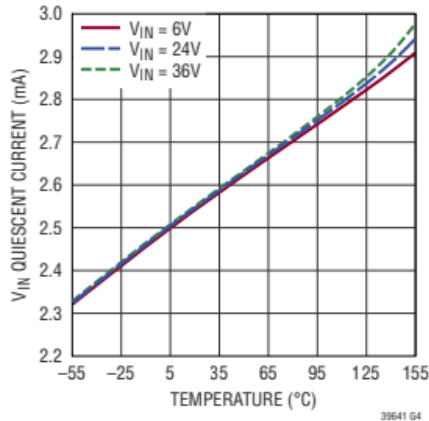
EN/UVLO電流と温度の関係



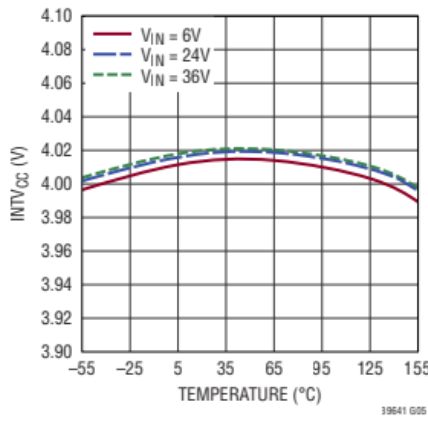
$V_{IN}$ シャットダウン電流と温度の関係



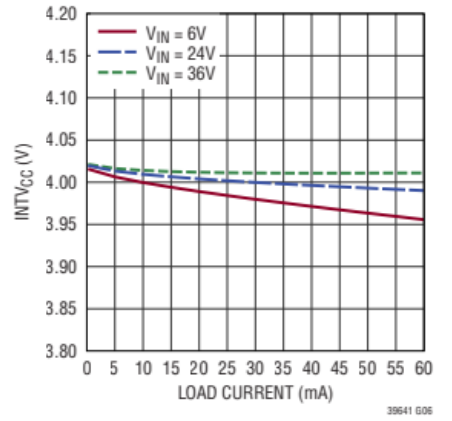
$V_{IN}$ 静止電流と温度の関係



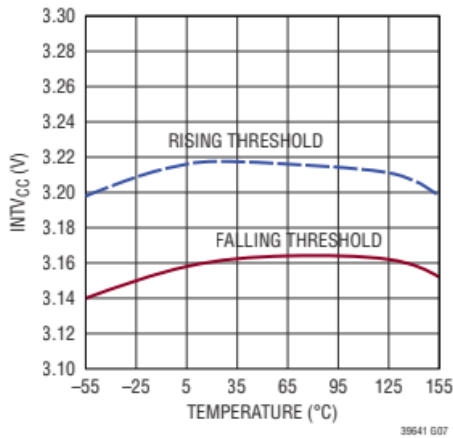
INTV<sub>CC</sub>と温度の関係 (3 · V<sub>IN</sub>)



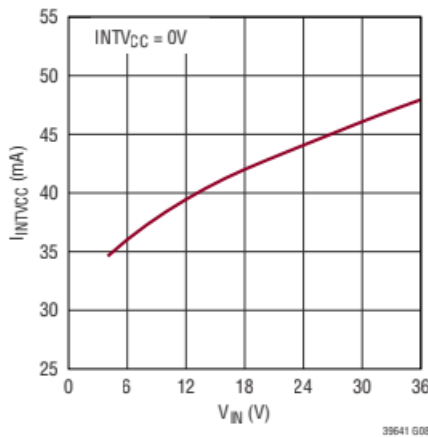
INTV<sub>CC</sub>と電流の関係 (3 · V<sub>IN</sub>)



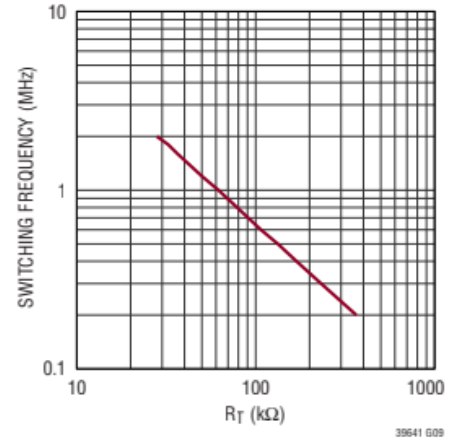
INTV<sub>CC</sub> UVLOと温度の関係



INTV<sub>CC</sub>電流制限値とV<sub>IN</sub>の関係



スイッチング周波数とR<sub>T</sub>の関係

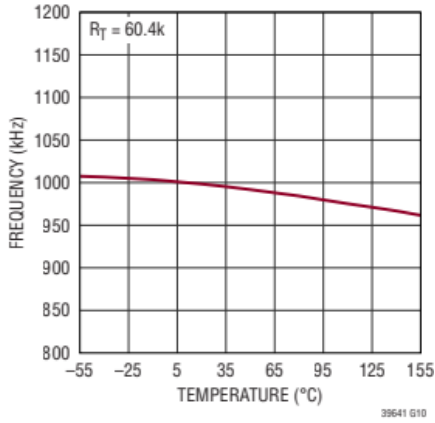




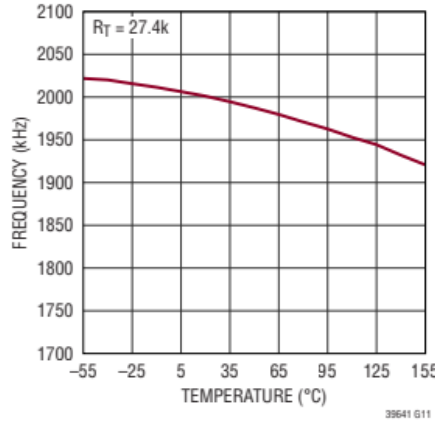
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

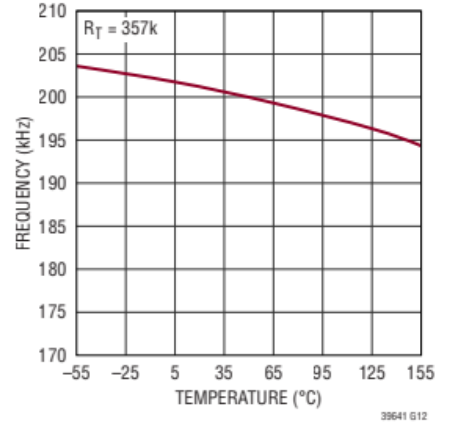
周波数と温度の関係 (1MHz)



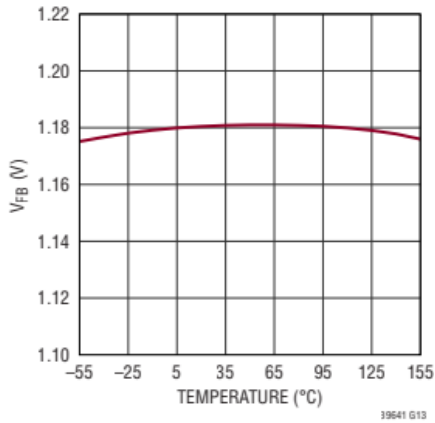
周波数と温度の関係 (2MHz)



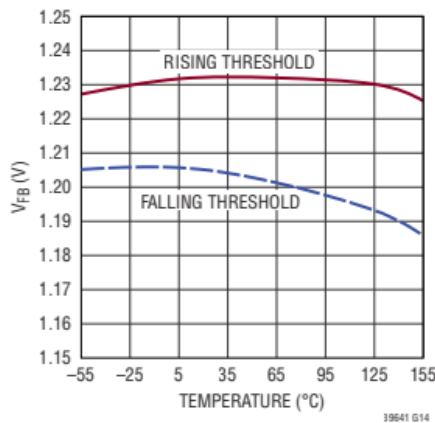
周波数と温度の関係 (200kHz)



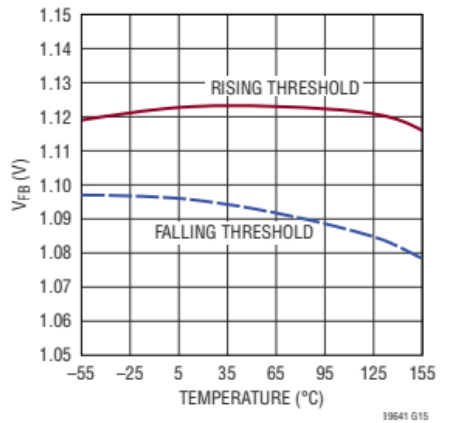
$V_{FB}$ と温度の関係



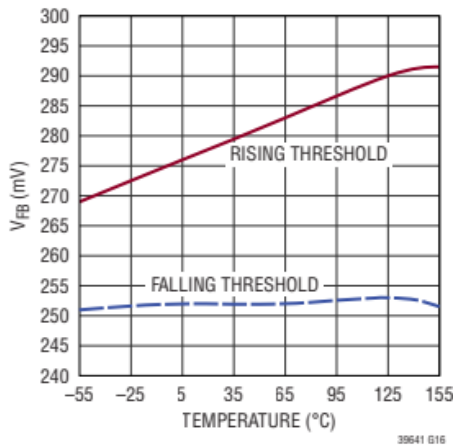
OVFB閾値と温度の関係



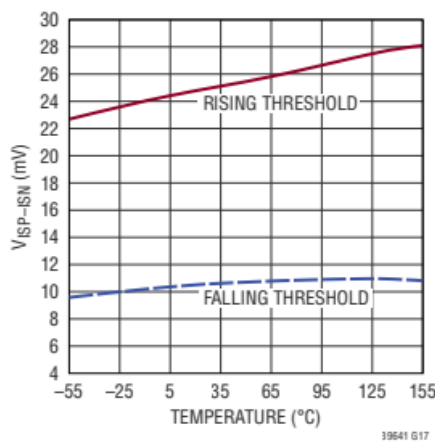
OPENLED閾値と温度の関係



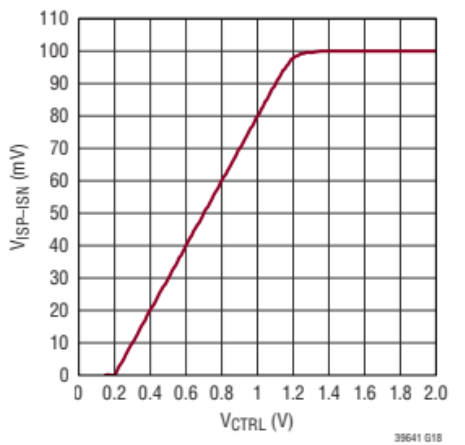
SHORTLED閾値と温度の関係



C/10閾値と温度の関係

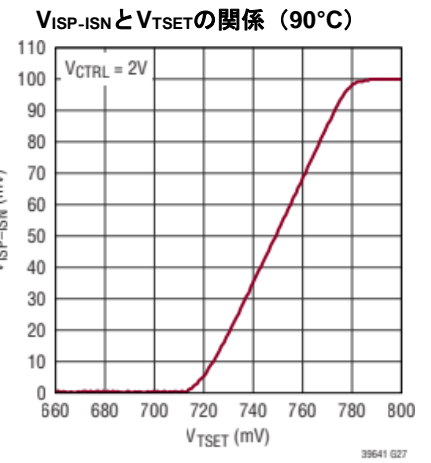
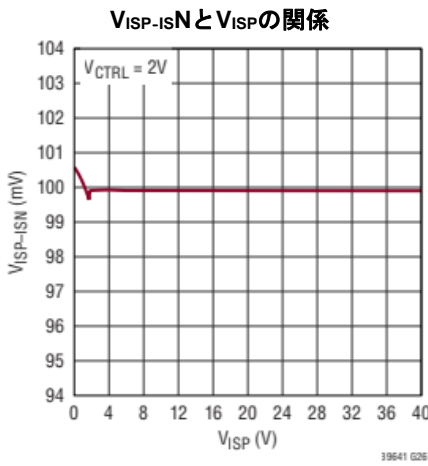
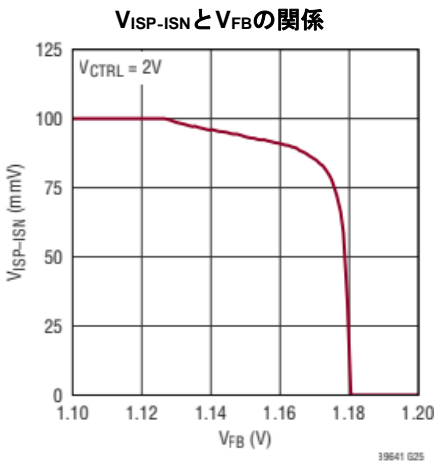
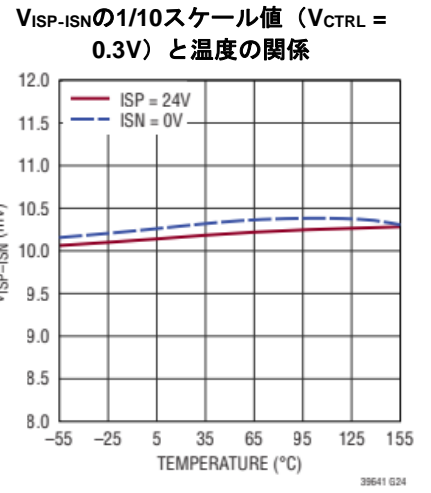
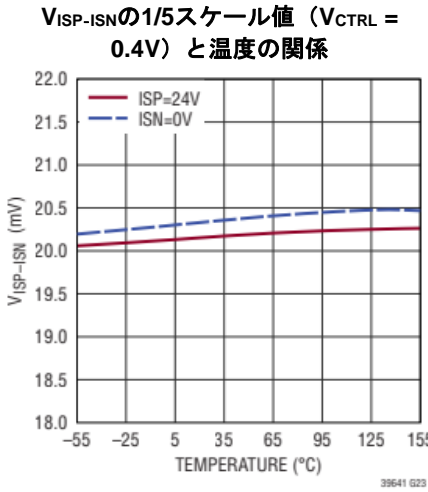
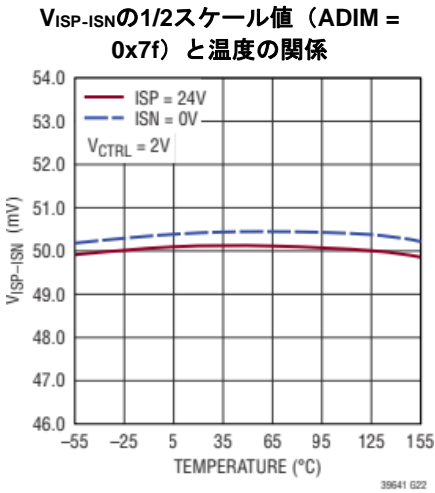
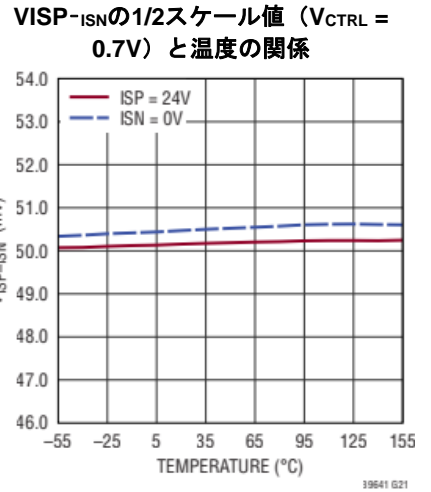
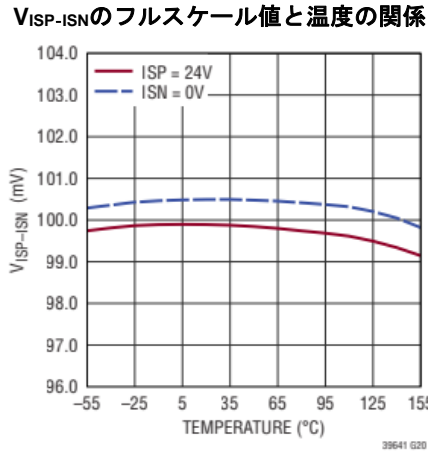
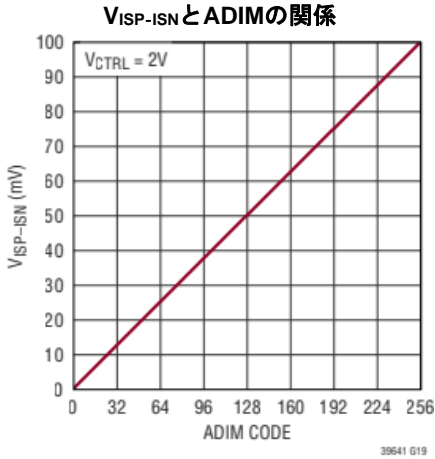


$V_{ISP-ISN}$ とCTRLの関係



代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

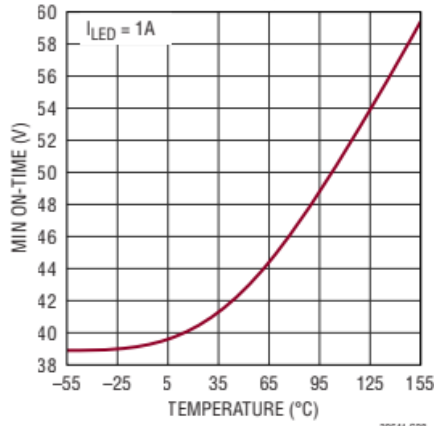




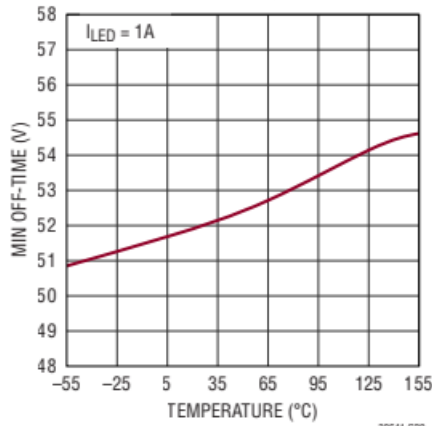
代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

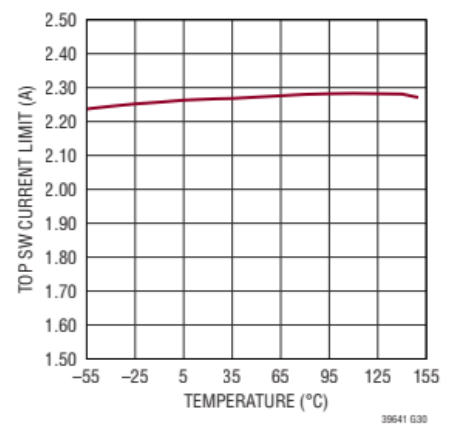
最小オン時間と温度の関係



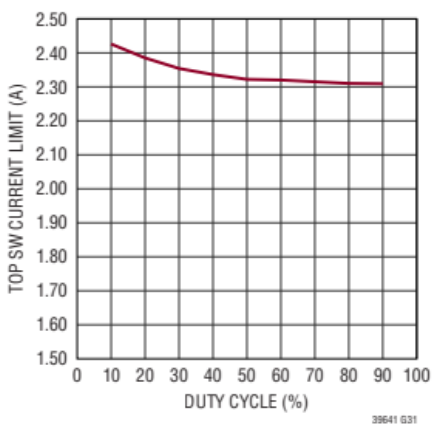
最小オフ時間と温度の関係



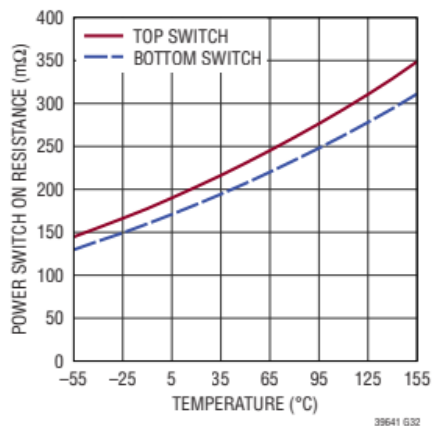
上側スイッチの電流制限値と温度の関係



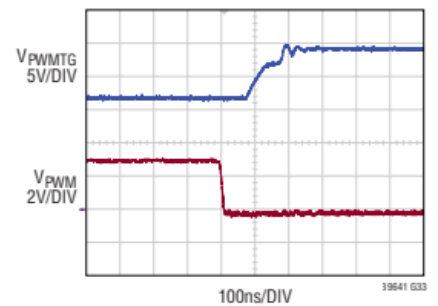
上側スイッチの電流制限値と  
デューティ・サイクルの関係



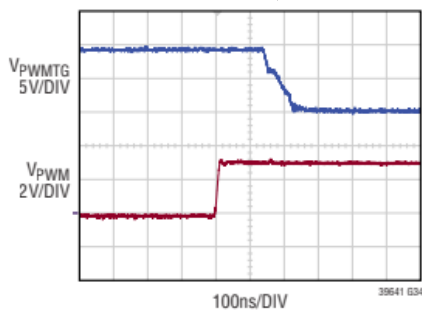
パワー・スイッチのオン抵抗と温度の  
関係



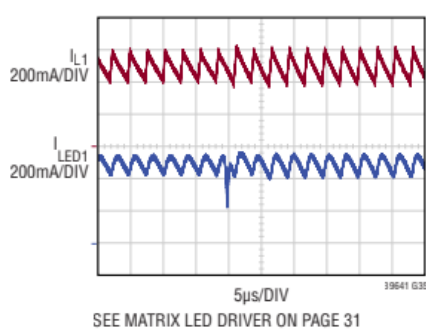
PWMTGの立上がりエッジ



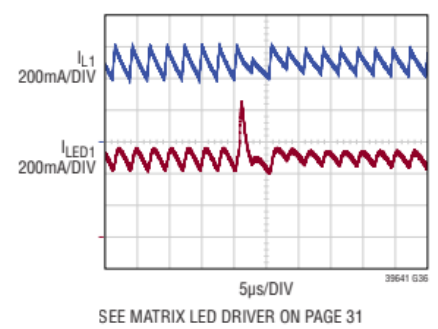
PWMTGの立下がりエッジ



$V_{IN} = 34\text{V}$ での過渡応答、0LEDオン  
から1LEDオン



$V_{IN} = 34\text{V}$ での過渡応答、1LEDオン  
から0LEDオン



## ピン機能

**RT (ピン1)** : スイッチング周波数調整ピン。GNDとの間に抵抗を置いてメイン・クロックの周波数を設定します (抵抗値については代表的な性能特性に示す曲線または表3を参照)。RTピンはオープンのままにしないでください。

**CTRL1、CTRL2 (ピン2、3)** : 電流検出閾値調整ピン。 $V_{(ISP-ISN)}$ の閾値は、各チャンネルの内部1.2Vリファレンス電圧、CTRL、およびADIM[7:0]によって以下のように調整されます。

$$V_{CTRL} < 0.2V \text{のときは、} V_{(ISP-ISN)} = 0V$$

$$0.2V \leq V_{CTRL} \leq 1.1V \text{のときは}$$

$$V_{(ISP-ISN)} = [(V_{CTRL} - 0.2V)/10] \cdot (ADIM[7:0]+1)/256$$

$$V_{CTRL} > 1.3V \text{のときは}$$

$$V_{(ISP-ISN)} = 100mV \cdot (ADIM[7:0]+1)/256$$

$1.1V < V_{CTRL} < 1.3V$ では、電流検出閾値の $V_{CTRL}$ への依存性が線形関数から一定値へ移行し、 $V_{CTRL} = 1.2V$ までにフルスケール値 $100mV \cdot (ADIM[7:0]+1)/256$ の98%に達します。詳細については表1を参照してください。このピンはオープンのままにしないでください。

**EN/UVLO (ピン4)** : イネーブルおよび低電圧ロックアウト・ピン。電源がスイッチングをイネーブルできる状態になると、外部設定可能なヒステリシスを備えた正確な1.18Vの下降時間閾値により、これを検出します。上昇時のヒステリシスは、外付けの抵抗分圧器と正確な内部 $4\mu A$ プルダウン電流によって生成されます。デバイスをディスエーブルするには、0.4V以下の電圧に接続します。

**INTV<sub>CC</sub> (ピン5)** : 内部低ドロップアウト・レギュレータの出力。INTV<sub>CC</sub>は4Vに安定化されます。このピンは、 $2.2\mu F$ 以上の外付けコンデンサを使ってバイパスする必要があります。INTV<sub>CC</sub>は、DMOS (二重拡散金属酸化膜半導体) ゲート・ドライバと制御回路の電源です。INTV<sub>CC</sub>にかけることのできる負荷は5mA未満です。INTV<sub>CC</sub>が過負荷状態になると、INTV<sub>CC</sub>の電流制限によって、あるいは消費電力に起因する過熱によって、デバイスが意図せずしてシャットダウンしてしまう可能性があります。

**ALERT (ピン6)** : チップのアラート状態通知ピン。以下のいずれかの条件になると、**ALERT**ピンのオープンコレクタの電圧はローにアサートされます。

1. FBの過電圧 ( $V_{FB} > 1.233V$ )、
2. OPENLED ( $V_{FB} > 1.127V$ 、かつ $V_{(ISP-ISN)} < 10mV$ )、
3. SHORTLED ( $V_{FB} < 0.25V$ )、
4. LED過電流 ( $V_{(ISP-ISN)} > 930mV$ )、
5. INTV<sub>CC</sub>の低電圧、または
6. サーマル・シャットダウン。

**ALERT**フラグは、すべてのアラートが解消されてラッチが解除されるまでローのままになります。

**PWM1、PWM2 (ピン7、8)** : PWM入力信号ピン。ロー信号はスイッチングをオフにして静止電流を削減し、PWMTGをISPレベルにします。PWMは280kのプルダウン抵抗を内蔵しています。使用しない場合、このピンはINTV<sub>CC</sub>に接続します。

**SDA (ピン9)** : I<sup>2</sup>Cポート用シリアル・データ・ライン。リードバック時のオープンドレイン出力です。

**SCL (ピン10)** : I<sup>2</sup>Cポート用シリアル・クロック・ライン。

**ADDR2 (ピン11)** : アドレス選択ピン。このピンは、デバイスのI<sup>2</sup>Cアドレスに対応するスリーステート (LOW、HIGH、FLOAT) のアドレス制御ビットとして設定されます。アドレスの選択については表12を参照してください。

**ADDR1 (ピン12)** : アドレス選択ピン。このピンは、デバイスのI<sup>2</sup>Cアドレスに対応するスリーステート (LOW、HIGH、FLOAT) のアドレス制御ビットとして設定されます。アドレスの選択については表12を参照してください。

**V<sub>IN2</sub> (ピン13、14)** : チャンネル2の入力電源。独立した電源として駆動するか、V<sub>IN1</sub>に接続することができます。このピンはローカルでバイパスする必要があります。入力コンデンサの正端子はV<sub>IN2</sub>ピンのできるだけ近くに配置し、負端子はPGNDピン (ピン37) のできるだけ近くに配置してください。

## ピン機能

**SW1、SW2 (ピン16、17、30、31)** : SWピン。SWピンは各チャンネルの内蔵パワー・スイッチの出力です。各チャンネルのSWピンは互いにまとめて、適切なインダクタと昇圧コンデンサに接続してください。良好な性能を得るには、PCB上でこれらのノードの面積をできるだけ小さくする必要があります。

**BST1、BST2 (ピン18、29)** : 昇圧ピン。これらのピンは、入力電圧より高い駆動電圧を各チャンネルの上側パワー・スイッチに供給するために使用します。デバイスのできるだけ近くに、0.1 $\mu$ F以上の昇圧コンデンサを配置してください。

**ISP1、ISP2 (ピン19、28)** : 電流帰還抵抗 ( $R_{LED1、2}$ ) の正端子の接続点。PWMTGドライバの正の電源レールとしての役割も果たします。

**ISN1、ISN2 (ピン20、27)** : 電流帰還抵抗 ( $R_{LED1、2}$ ) の負端子の接続点。

**PWMTG1、PWMTG2 (ピン21、26)** : 上側ゲート・ドライバ出力。PWM入力信号を反転してレベルシフトしたものです。 $V_{ISP}$ と $V_{ISP}-7.5V$ の間で外部PMOSトランジスタのゲートを駆動して、負荷側のオン/オフ制御、PWM調光、およびフォルトモード切断を行うために使用します。PWMTGを使用しない場合は接続しないままにしてください。

**FB1、FB2 (ピン23、24)** : 電圧ループ帰還ピン。FBピンは、定電圧レギュレーションやLED保護/OPENLED検出を目的としています。LT3964-1はFBピンを1.18V (公称値) にレギュレーションします。FB入力が入力がループをレギュレーションしていて $V_{(ISP-ISN)}$ が10mV (代表値) 未満の場合は、チップ・ステータス・レジスタの対応するOPENLEDビットがセットされ、ALERTがローにアサートされます。この動作によって、対応するチャンネルのOPENLEDフォルトが通知されることがあります。FBが1.233Vを超える値に駆動された場合は、対応するチャンネルのパワー・スイッチがオフになってチップ・ステータス・レジスタの対応するOVFBビットがセットされ、ALERTがローにアサートされて、対応するチャンネルのPWMTGピンがハイになって過電流イベントからLEDを保護します。FBが0.25V未満に駆動された場合は、対応するチャンネルのパワー・スイッチが

オフになってチップ・ステータス・レジスタの対応するSHORTLEDビットがセットされ、ALERTがローにアサートされて、対応するチャンネルのPWMTGピンがハイになってLEDストリングを電源パスから切り離します。これらのピンはGNDに接続しないでください。

**V<sub>IN1</sub> (ピン33、34)** : 入力電源。V<sub>IN1</sub>ピンは、LT3964-1の内部回路とチャンネル1の内部上側パワー・スイッチに電流を供給します。このピンはローカルでバイパスする必要があります。入力コンデンサの正端子はV<sub>IN1</sub>ピンのできるだけ近くに配置し、負端子はPGND (ピン37) のできるだけ近くに配置してください。

**T<sub>SET</sub> (ピン35)** : ジャンクション温度調整ピン。LT3964-1のジャンクション温度ブレイクポイントを設定します。このブレイクポイントを超えると、LED電流は減少し始めます。内部V<sub>PTAT</sub>閾値 (ブロック図を参照) はジャンクション温度とともに増加します。V<sub>PTAT</sub>がT<sub>SET</sub>ピン電圧を超えると、LED電流は減少します。この機能が必要な場合は、T<sub>SET</sub>ピンをINTV<sub>CC</sub>ピンに接続してください。

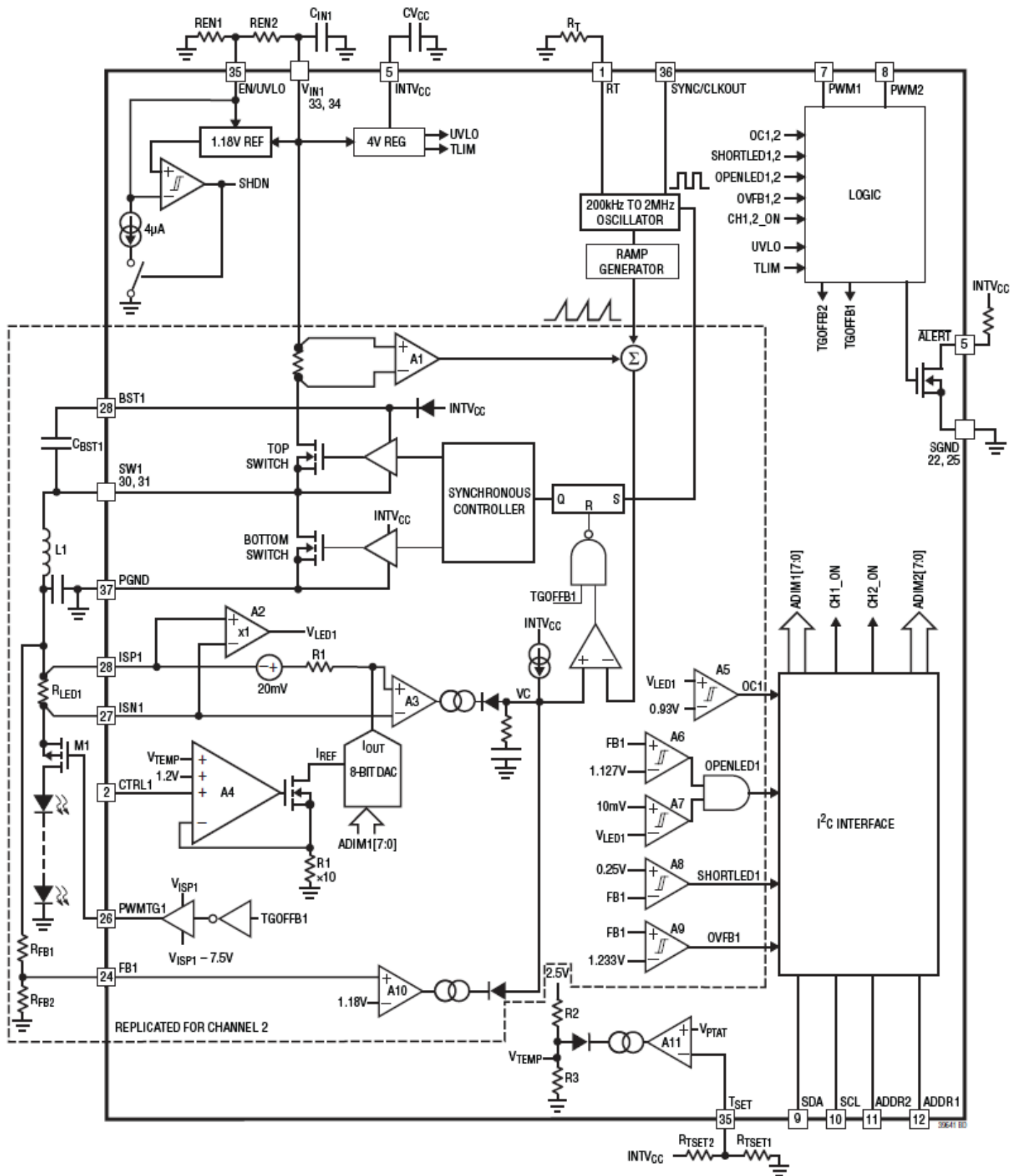
**SYNC/CLKOUT (ピン36)** : SYNC/CLKOUTピンを使用して、内部発振器を外部のロジック・レベル信号に同期させることができます。R<sub>T</sub>抵抗は、内部スイッチング周波数がSYNCパルス周波数より10%遅くなるような値にする必要があります。このピンの駆動には50%のデューティ・サイクル波形を使用してください。チップ設定レジスタのCONFIG[6]ビットがセットされると、バッファされたクロック信号がSYNC/CLKOUTピンから出力されます。SYNC/CLKOUTピンの目的は、最大50pFの容量性負荷を駆動することだけであることに注意してください。このピンを使用しない場合は、20kの抵抗を介してGNDに接続してください。

**SGND (ピン22、25)** : チップ・グラウンド・ピン。

**PGND (ピン37)** : パワー・スイッチ・グラウンド。これらのピンは、内部下側パワー・スイッチのリターン・パスです。入力コンデンサの負端子は、できるだけPGNDピンに近付けて配置してください。

**NC (ピン15、32)** : このピンは接続されていません。

ブロック図





## 動作

LT3964-1はデュアル、固定周波数、電流モードの降圧DC/DCコンバータで、同期パワー・スイッチを内蔵しています。LT3964-1の動作は、デバイスの**ブロック図**を参照してください。

通常動作時は、PWMピンをローにするか、CH1,2\_ONの信号をローにすると、TG OFFFBはディスエーブルされます。パワー・スイッチがオフになり、PWMTGピンがISPに対してハイになってPMOS切断スイッチがオフになり、ISPピンとISNピンのバイアス電流が数 $\mu$ Aまで減少します。PWMピンとCH1,2\_ON信号がハイに遷移すると、短い遅延の後でPWMTGピンがローに遷移します。同時に下側スイッチが短時間オンになって昇圧コンデンサをリフレッシュし、その後上側パワー・スイッチがオンになります。これで上側スイッチ電流に比例した電圧入力安定化スロープ補償ランプに加えられ、得られた上側スイッチ電流検出信号がPWMコンパレータの負端子に送られます。上側スイッチがオンになっている間は、外部インダクタの電流が安定して増加します。スイッチ電流検出電圧がエラー・アンプの出力電圧（VC）を超えると、ラッチがリセットされてスイッチがオフになります。上側スイッチがオフの状態では、次のクロック・サイクルが始まるかインダクタ電流が減少してゼロになるまで、下側同期スイッチはオンのままです。過負荷状態となって下側スイッチに流れる電流が2.1A（代表値）を超えると、スイッチ電流が安全なレベルに戻るまで次のクロック・サイクルの開始が遅延されます。発振器の各サイクルが完了すると、スロープ補償などの内部信号がその開始点に戻り、発振器からのセット・パルスによって新しいサイクルが開始されます。この繰り返し動作を通じて、PWM制御アルゴリズムがスイッチのデューティ・サイクルを決定して、負荷の電流または電圧のレギュレーションを行います。VC信号は多数のスイッチング・サイクルにわたって積分されますが、これは、ISPとISNの間で測定したLED電流検出電圧と、CTRLピンおよびI<sup>2</sup>C入力のADIM[7:0]によって設定される目標の差電圧との差を増幅したものです。このようにして、エラー・アンプは上側スイッチの正しいピーク電流レベルを設定し、LED電流をレギュレーション状態に保ちます。エラー・アンプの出力電圧が上昇すると、スイッチではより多くの電流が必要になり、エラー・アンプの出力電圧が低下すると、必要な電流は減少します。CTRLピンのアナログ入力とデジタル入力ADIM[7:0]を一緒に使用することにより、CTRLを介した温度フォールバック保護とI<sup>2</sup>Cを介したアナログ調光を組み合わせたことや、CTRLピンを介したアナログ調光とI<sup>2</sup>Cを介したLEDビニングを組み合わせることができます。

電圧帰還モードでの動作も上に述べた内容と同様ですが、VCノードの電圧が、1.18V（代表値）の内部リファレン

スとFBピンの電圧差を増幅した値によって設定される点が異なります。FBがリファレンス電圧より低い場合は上側スイッチの電流が増加し、FBがリファレンス電圧より高い場合は上側スイッチの必要電流は減少します。LED電流検出帰還と電圧帰還は相互に作用するので、FBが内部リファレンスを超えることはありません。また、ISPとISN間の電圧が、CTRLピンのアナログ入力とI<sup>2</sup>Cによるデジタル入力ADIM[7:0]の積によって設定される閾値を超えることはありません。電流または電圧を正確にレギュレーションするには、通常の動作条件では適切なループが主体になっていることを確認する必要があります。電圧ループを完全に非動作状態にするには、INTV<sub>CC</sub>ピンに接続した抵抗ネットワークを通じてFBを0.3V～1.08Vに設定します。LED電流ループを完全に非動作状態にするには、ISPとISNを互いに接続し、CTRLをINTV<sub>CC</sub>に接続する必要があります。

LT3964-1に組み込まれているLED専用機能は、電圧帰還（FB）ピンによって制御されます。まず、FBピンの電圧がFBレギュレーション電圧より53mV低い（-4%）値を超え、なおかつV<sub>(ISP-ISN)</sub>が10mV（代表値）未満の場合は、チャンネル・ステータス・レジスタのOPENLEDビット（STATUS[1]またはSTATUS[5]）がセットされます。この機能は、負荷が切り離されている可能性があり、定電圧帰還ループがスイッチング・レギュレータを制御していることを示す、ステータス・インジケータとしての役割を果たします。スタートアップ後にFBピンの電圧が0.25V（代表値）未満に低下すると、コンパレータA8によってSHORTLEDビット（STATUS[2]またはSTATUS[6]）がセットされます。スタートアップ時は、EN/UVLOピンの状態が切り替わってからSHORTLED保護機能にブランキング時間が生じます。

LT3964-1はPMOS切断スイッチ・ドライバを内蔵しています。PMOS切断スイッチはPWM調光比を改善するために使用できるほか、フォルト保護の機能も備えています。フォルト状態が検出されると、PWMTGピンがハイになってPMOSスイッチがオフになります。この動作によってLEDアレイが電源パスから切り離され、過大な電流によるLEDの損傷を防ぎます。

I<sup>2</sup>Cインターフェイスは、LT3964-1とマイクロコントローラ間の通信に使われます。LT3964-1はマイクロプロセッサからデジタルPWM調光コマンドとアナログ調光コマンドを受信して、チップ・ステータス、つまりFB過電圧（FB > 1.233V）、スタートアップ後の出力短絡（FB < 0.25V）、LED過電流（V<sub>(ISP-ISN)</sub> > 930mV）、OPENLED（FB > 1.127VおよびV<sub>(ISP-ISN)</sub> < 10mV）を返信します。

## アプリケーション情報

アプリケーションの条件に応じて外付け部品を選択し、LT3964-1を構成するための指針を以下に示します。

### 動作モード

LT3964-1には以下の2つの動作モードがあります。すなわち、I<sup>2</sup>Cモード（少なくとも1つのアドレス・ピンが接地されていない）と非I<sup>2</sup>Cモード（両方のI<sup>2</sup>Cアドレス・ピンが接地されている、つまりADDR1 = ADDR2 = GND）です。

I<sup>2</sup>Cモードでは、LT3964-1はパワーオン・リセット後、まずアイドル状態に設定されます。I<sup>2</sup>Cインターフェイスを介して更新後のPWMコマンドを受信するまで、デバイスはアイドル状態のままです。

非I<sup>2</sup>Cモードでは、LT3964-1はパワーオン・リセット後、PWMピンの入力信号の立上がりエッジ直後にスタートアップします。非I<sup>2</sup>Cモードでは、チップ・アドレス（1100000 R/W）を使ってすべてのレジスタにアクセスできます。

### CTRLピンを使用したLED電流の設定

LED電流は、ISPピンとISNピンの間に、適切な値の電流検出抵抗R<sub>LED</sub>を配置することで設定できます。ハイ・サイドPMOS切断スイッチによって最大限のフォルト保護機能を実現するには、LEDストリングの最上部で電流を検出する必要があります。LED電流は、1.2Vの内部リファレンス電圧、CTRLピンのアナログ入力、およびアナログ調光レジスタのデジタル入力ADIM[7:0]によってレギュレーションされます（式1）。

$$I_{LED} = \frac{100\text{mV}}{R_{LED}} \cdot \frac{ADIM[7:0]+1}{256}, V_{CTRL} > 1.3\text{V}$$

$$I_{LED} = \frac{V_{CTRL} - 0.2\text{V}}{10 \cdot R_{LED}} \cdot \frac{ADIM[7:0]+1}{256}, 0.2\text{V} < V_{CTRL} < 1.1\text{V} \quad (1)$$

$$I_{LED} = 0, V_{CTRL} < 200\text{mV}$$

CTRLピンの電圧が1.1V~1.3VのときのLED電流はCTRL電圧に応じて変化しますが、CTRL電圧が増加するにつれて、その増加量だけ式1から離れていきます。最終的には、1.3Vを超えると、CTRL電圧が変化してもLED電流はそれ以上変化しなくなります。表1に、ADIM[7:0]を基準とする標準的なV<sub>(ISP-ISN)</sub>閾値とCTRL電圧の関係を示します。

表1. ADIM[7:0]を基準とするV<sub>(ISP-ISN)</sub>閾値とCTRLの関係

V <sub>CTRL</sub> (V)	V <sub>(ISP-ISN)</sub> (mV)
1.1	90 • (ADIM[7:0]+1)/256
1.15	94.4 • (ADIM[7:0]+1)/256
1.2	97.8 • (ADIM[7:0]+1)/256
1.25	99.4 • (ADIM[7:0]+1)/256
1.3	100 • (ADIM[7:0]+1)/256

CTRLピンをオープンのままにすることはできません（使用しない場合はINTV<sub>CC</sub>に接続します）。CTRLピンを図1に示すようにサーミスタと組み合わせてLED負荷の過熱保護を行ったり、V<sub>IN</sub>との間に抵抗分圧器を接続してV<sub>IN</sub>が低いときに出力電力やスイッチング電流を低減することもできます。

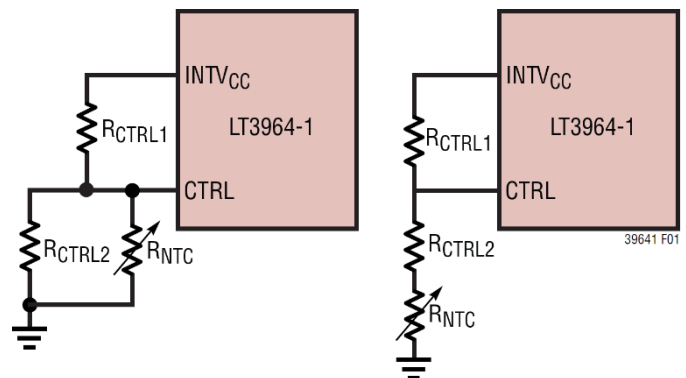


図1. NTC抵抗を使用したCTRLの設定

表2に示すアナログ調光レジスタのデジタル入力ADIM[7:0]にはI<sup>2</sup>Cを介してアクセスでき、これにより追加的なアナログ調光機能を実行できます。電源投入時のデフォルト値は255です。

ISPおよびISNには、スイッチング周波数で時間とともに変動する差動電圧信号（リップル）が生じると予想されます。この信号の振幅が増加するのは、LED負荷電流が大きい場合、スイッチング周波数が低い場合、または出力フィルタ・コンデンサの値が小さい場合です。最高の精度を実現するには、このリップルの振幅を±5mV未満にします。

### RTピンによるスイッチング周波数の設定

RT周波数調整ピンを使用すると、200kHz~2MHzの範囲でスイッチング周波数を設定して、効率/性能または外付け部品のサイズを最適化することができます。高周波数で動作させると部品サイズを小さくできますが、スイッチング損失が増大して、十分に高いデューティ・サイ



## アプリケーション情報

クルや低いデューティ・サイクルで動作させることができなくなります。低周波数で動作させると性能が向上しますが、外付け部品のサイズが大きくなります。適切なRT抵抗値については表3を参照してください。RTピンとGNDの間には外付け抵抗を接続する必要があります。このピンはオープンのままにしないでください。

表2. チャンネル1のアナログ調光レジスタ

ANALOG DIMMING REGISTER[BIT]	VALUE	SETTING
ADIM1[0]	0 1*	0 +1/256 of the Current Set by CTRL
ADIM1[1]	0 1*	0 +1/128 of the Current Set by CTRL
ADIM1[2]	0 1*	0 +1/64 of the Current Set by CTRL
ADIM1[3]	0 1*	0 +1/32 of the Current Set by CTRL
ADIM1[4]	0 1*	0 +1/16 of the Current Set by CTRL
ADIM1[5]	0 1*	0 +1/8 of the Current Set by CTRL
ADIM1[6]	0 1*	0 +1/4 of the Current Set by CTRL
ADIM1[7]	0 1*	0 +1/2 of the Current Set by CTRL

\*電源投入時のデフォルト値を示します。

表3. R<sub>T</sub>抵抗の範囲

SWITCHING FREQUENCY	R <sub>T</sub> (kΩ)
2MHz	27.4
1.8MHz	32.4
1.6MHz	36.5
1.4MHz	42.2
1.2MHz	49.9
1MHz	60.4
800kHz	78.7
600kHz	107
400kHz	169
500kHz	133
300kHz	232
200kHz	357

### 周波数同期とクロック

LT3964-1のスイッチング周波数は、SYNC/CLKOUTピンを使用して外部クロックに同期できます。正しく動作させるには、スイッチング周波数が外部クロック周波数より10%低い値になるようにRT抵抗を選択する必要があります。SYNC波形に関する以下のガイドラインに従えば、この機能を正しく動作させることができます。SYNC/CLKOUTピンを50%デューティ・サイクル波形で駆動するのが常に適切な選択ですが、そうしない場合は、デューティ・サイクルを20%~60%の範囲に保ってください。SYNC/CLKOUTピンを使わない場合は、20kの抵抗を介してGNDに接続するか、フロート状態のままにします（このピンとGNDの間に100kの内部抵抗が接続されています）。

### 追加のレギュレータのクロック同期

LT3964-1のSYNC/CLKOUTピンを使用して、1個または複数の別の互換スイッチング・レギュレータICと同期することができます。メインとなるLT3964-1の周波数は、外付けのR<sub>T</sub>抵抗によって設定されます。また、すべての下位ICのR<sub>T</sub>ピンは、抵抗を介してグラウンドに接続する必要があります。すべての下位ICは、内部自走周波数が同じであることが望まれます。このCLKOUT機能は、パワーオン・リセット後、最初はディスエーブルされています。この機能をイネーブルするには、メインのLT3964-1のチップ設定レジスタのCONFIG[6]を（表11を参照）、I<sup>2</sup>Cインターフェイスを介してロジック・ハイにセットする必要があります。SYNC/CLKOUTピンの目的は、最大50pFの容量性負荷を駆動することだけであることに注意してください。

### 電流制限について

LT3964-1のピーク電流制限値は2.2A（代表値）です。しかし、周波数が高く、短絡時のように出力電圧が低い場合は、インダクタ電流が2.2Aを超えることがあります。これは、各スイッチング期間にSWピンがハイに駆動される最小オン時間があるためです。インダクタ電流はこの時間に増加しますが、周波数が高く出力電圧が低い場合には、各スイッチング期間に十分なオフ時間が残っておらず、インダクタ電流が最初のレベルまで減少しない可能性があります。この場合、正味のインダクタ電流は、CTRLピンの状態に関わらず各スイッチング期間で増加します。LT3964-1に損傷を与える可能性のある無制限のインダクタ電流を防ぐために、インダクタ電流が減少して谷電流制限値（代表値2.1A）より低い値になるまでオン時間は禁止されます。

## アプリケーション情報

ピーク電流は2.2A（代表値）まで増加する可能性があります。オフ時間とスイッチング期間は、インダクタ電流が平衡状態に達するまで延長されます。

この状況が発生するのは、一般に出力電圧がグラウンドに短絡した場合だけです。そうではなく、LEDストリングがグラウンドに短絡している場合は、PWMTGの外部MOSFET両端の電圧（後述）が十分に高い場合が多く、必要なオン時間が最小オン時間より長くなります。つまり、スイッチング周波数が最も高い場合でも、インダクタ電流をレギュレーション状態に維持できます。

### インダクタの選択

LT3964-1は、アプリケーションの出力負荷条件に基づいてインダクタを選択できるようにすることで、ソリューション・サイズを最小限に抑えられるように設計されています。インダクタの定格は、目的のアプリケーションとは無関係に、電流制限に合わせて設定する必要があります。

出力フィルタ・コンデンサが1μF以上で、出力負荷が固定されているアプリケーションの場合、最初の選択として妥当なインダクタ値は式2で得られます。

$$L = \frac{V_{OUT}}{1.2A \cdot f_{SW}} \quad (2)$$

式2で、 $V_{OUT}$ は出力電圧、 $f_{SW}$ はスイッチング周波数です。過熱や効率低下を防ぐために、インダクタは、その実効電流定格値がアプリケーションの予想最大出力負荷より大きいものを選ぶ必要があります。更に、（通常は $I_{SAT}$ と表示される）インダクタの飽和電流定格は、負荷電流にインダクタのリップル電流の1/2を加算した値（式3）より大きくする必要があります。

$$I_{PEAK} = I_{LOAD(MAX)} + \frac{1}{2} \Delta I_L \quad (3)$$

ここで、 $I_{LOAD(MAX)}$ は所定のアプリケーションの最大出力負荷電流、 $\Delta I_L$ は式4で計算されるインダクタ・リップル電流です。

$$\Delta I_L = \frac{V_{OUT}}{L \cdot f_{SW}} \left( 1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right) \quad (4)$$

出力負荷が時間と共に動的に変化するアプリケーションには、通常、出力コンデンサがありません。これらのアプリケーションの入力電圧は固定で、昇圧コンバータから生成されます。EMI条件を満たすには、インダクタ・リップルを制限する必要があります。所定のインダクタ・リップル $\Delta I_L$ に対応するインダクタは、式5に従って選択する必要があります。

$$L = \frac{V_{IN}}{4 \cdot \Delta I_L \cdot f_{SW}} \quad (5)$$

所定のアプリケーションに最適なインダクタは、この設計ガイドに示すものと異なる場合があります。インダクタの値が大きくなると最大負荷電流が増加し、出力電圧リップルは減少します。高いPWM調光比が必要なアプリケーションでは、インダクタの値が低くなります。ただし、インダクタンスが小さいと不連続モード動作になることがあるので注意が必要です。推奨されるインダクタ供給メーカーを表4に示します。

表4. インダクタ・メーカー

MANUFACTURER	WEBSITE
Würth Elektronik	www.we-online.com
Coilcraft	www.coilcraft.com
Vishay Inter Technology	www.vishay.com

### 出力コンデンサの選択

LED負荷が固定されたアプリケーションの場合、出力コンデンサには2つの重要な役割があります。最初の役割は、インダクタ電流リップルをフィルタ除去して、LEDの電流リップルが比較的小さくなるようにすることです。また、LEDストリングのインピーダンスと出力コンデンサがループ内に2つめのドミナント・ポールを形成するので（通常は10kHzから40kHzまでの間）、LT3964-1の電流ループを安定させる役割も果たします。セラミック・コンデンサは等価直列抵抗（ESR）が非常に低く、最高のリップル性能を提供します。出力コンデンサのサイズは、選択したスイッチング周波数、インダクタ値、およびLEDストリングの等価インピーダンスによって異なります。X7RまたはX5Rタイプのセラミック・コンデンサの使用を推奨します。妥当な開始値については、標準的応用例のセクションを参照してください。詳細は、弊社のファクトリ・アプリケーション・グループにお問い合わせください。

## アプリケーション情報

コンデンサを選ぶときは、電圧バイアスと温度に関する動作条件に基づいて、効果的な容量を慎重に計算する必要があります。物理的に大きいコンデンサや、より高い電圧定格のコンデンサが必要です。高品質セラミック・コンデンサのメーカーを表5に示します。

表5. コンデンサ・メーカー

MANUFACTURER	WEBSITE
Murata	www.murata.com
TDK	www.tdk.com
Kemet	www.kemet.com
Taiyo Yuden	www.t-yuden.com
AVX	www.avx.com

### レギュレーション・ループの安定化

LT3964-1は、内部補償されたトランスコンダクタンス・エラー・アンプを使用しています。従って、電流ループ内部には、固定されたドミナント・ポールとゼロがあります。ループを補償するには、LT3964-1の外部に2つめのポールを形成する必要があります。出力コンデンサを使用するアプリケーションでは、出力コンデンサと等価インピーダンスが2つめのポールを形成します。出力コンデンサがなく、出力負荷が時間と共に動的に変化するアプリケーションでは、図2に示すようなLED検出抵抗 ( $R_{LED}$ ) を使い、10kHz~40kHzの間に2つめのポールを形成する必要があります。2つめのポールの時定数は  $C_{FILT}(R_{LED} + R_{FILT})$  で、ISNピンの負荷電流は30 $\mu$ A (代表値) です。ISP-ISN閾値のDCオフセットを0.6mV (代表値) 未満に保つには、 $R_{FILT}$ を20 $\Omega$ 未満とする必要があります。

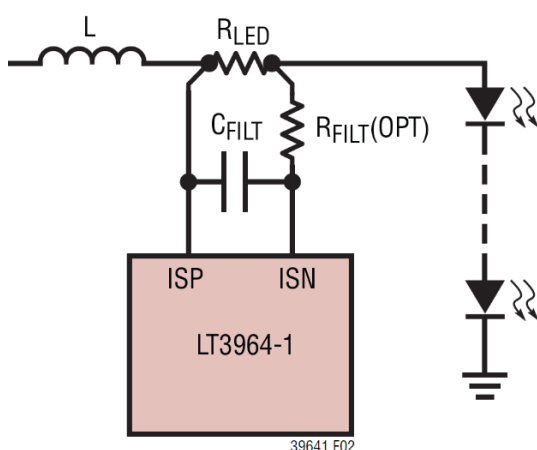


図2.  $R_{LED}$ による2つめのポールの形成

### 入力コンデンサの選択

LT3964-1回路の入力は、X7RタイプまたはX5Rタイプのセラミック・コンデンサを使ってバイパスします。Y5Vタイプは温度や印加される電圧が変化すると性能が低下するので、使用しないでください。LT3964-1をバイパスするには4.7 $\mu$ F~10 $\mu$ Fのセラミック・コンデンサが適しており、リップル電流を容易に処理できます。入力容量は、スイッチング周波数が低いほど大きくする必要があります。入力電源のインピーダンスが高い場合、あるいは長い配線やケーブルによってインダクタンスが大きい場合は、更に大きい容量が必要になることがあります。これには性能の高くない電解コンデンサを使用できません。

降圧レギュレータには、立上がり時間と立下がり時間の非常に短いパルス電流が入力電源から流れ込みます。その結果としてLT3964-1に生じる電圧リップルを減らし、周波数が非常に高いこのスイッチング電流を狭い局所的なループに閉じ込めてEMIを最小限に抑えるには、入力コンデンサが必要です。これには4.7 $\mu$ Fのコンデンサを使用できますが、LT3964-1の近くに配置する必要があります (PCBレイアウトのセクションを参照)。セラミックの入力コンデンサに関する2つ目の注意点は、LT3964-1の最大入力電圧定格に関することです。セラミック入力コンデンサは、パターンやケーブルのインダクタンスと結合して高品質の (減衰しにくい) タンク回路を形成します。LT3964-1の回路を通電状態の電源に接続すると、入力電圧が公称値の2倍まで上昇して、LT3964-1の定格電圧を超えるおそれがありますが、この状況は簡単に回避できます (アナログ・デバイセズのアプリケーション・ノート88を参照)。

### INTV<sub>CC</sub>レギュレータ

内蔵の低ドロップアウト (LDO) レギュレータは $V_{IN}$ から4Vの電源を生成し、ドライバと内部バイアス回路に電力を供給します。INTV<sub>CC</sub>は、LT3964-1の回路に十分な電流を供給できますが、2.2 $\mu$ F以上のX7RまたはX5Rセラミック・コンデンサを使用してグラウンドにバイパスする必要があります。パワーMOSFETのゲート・ドライバに必要な大きい過渡電流を供給するには、良好なバイパスが必要です。入力電圧もスイッチング周波数も高いアプリケーションでは、LDOで消費される電力が大きいためダイ温度が上昇します。

## アプリケーション情報

### 入力低電圧ロックアウトの設定

LT3964-1は、EN/UVLOピンの電圧が正確に1.18V未満になるとスイッチングを停止してPWMTGドライバをディスエーブルしますが、内部回路には電流が流れ続けます。EN/UVLOがこの閾値未満になると、小さい4μAのプルダウン電流が有効になります。さらに、EN/UVLOが0.4V未満になると完全にシャットダウンします。この場合、LT3964-1の消費電流は1μA未満です。

外部電圧源を使ってEN/UVLOピンの電圧を設定し、LT3964-1を自由にイネーブルまたはディスエーブルすることができます。あるいは、図3に示すように、VINとEN/UVLOの間に抵抗ネットワークを配置することができます。抵抗値の決定には式6を使用する必要があります。

$$V_{IN(FALLING)} = 1.18V \cdot \frac{R_{EN1} + R_{EN2}}{R_{EN1}} \quad (6)$$

$$V_{IN(RISING)} = 1.23V \cdot \frac{R_{EN1} + R_{EN2}}{R_{EN1}} + 4\mu A \cdot R_{EN2}$$

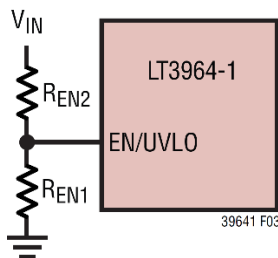


図3. EN/UVLOの抵抗構成

### TSETピンを使用した過熱保護

LT3964-1は、デバイスの内部ジャンクション温度を制限する特殊でプログラム可能なサーマル・レギュレーション・ループを内蔵しています。このサーマル・レギュレーション機能により、周囲温度が高いときに重要な保護機能が得られます。また、周囲温度（最も厳しい条件時の値ではなく代表値）に合わせて所定のアプリケーションを最適化できる上に、最も厳しい条件下でもLT3964-1自体とLEDストリングを自動的に保護できるようにします。

このサーマル・ループの動作はシンプルです。周囲温度が上昇して内部ジャンクション温度が最大値に達すると、LT3964-1は必要に応じてLED電流を直線的に減少させ始め、この温度を維持しようとしています。これを実現できる

のは、周囲温度が所望の最大ジャンクション温度未満に留まっている場合だけです。設定された最大ジャンクション温度を超えても周囲温度が上昇し続ける場合は、LED電流がほぼゼロまで減らされます。

この機能はLT3964-1を直接保護するためのものですが、高温時にLED電流をディレーティングするために使用することもできます。LED電流とLT3964-1のジャンクション温度の間には直接的な関係があるので、TSET機能も高温時にLED電流をある程度ディレーティングすることができます。

図4に示すように、INTVCCピンからの抵抗分圧器を使用して、2本の外付け抵抗でICの最大ジャンクション温度を設定します。RTSET1とRTSET2の比は、所望のジャンクション温度に合わせて選択してください。TSET電圧とジャンクション温度の関係を図5に示します。

プリント回路基板（PCB）のレイアウトが適切でないためにTSETノードがスイッチング・ノイズを拾う場合は、10nFのコンデンサをRTSET1と並列に接続することを推奨します。

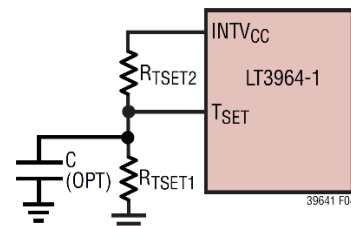


図4. TSETの設定

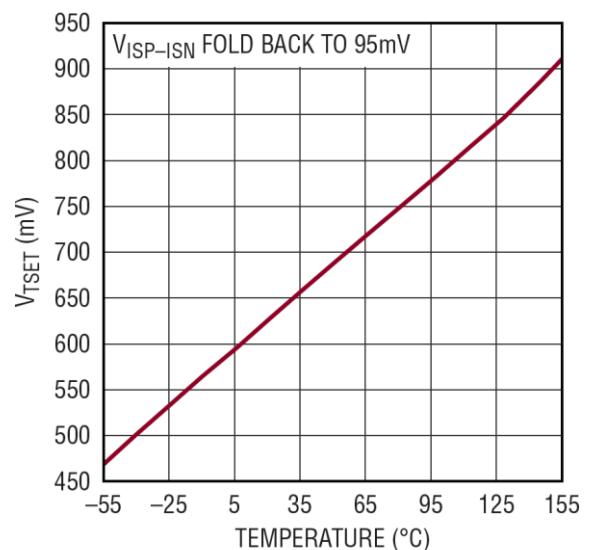


図5. TSETピンの閾値とジャンクション温度の関係



## アプリケーション情報

### PWM調光用MOSFETの選択

LED電流のパルス幅変調は、色を変えずに光の明るさを制御する効果的な方法です。また、この方法の方が、電流レベルを変える方法よりも細かい分解能で明るさを調整できます。

LT3964-1はPWMTGドライバを内蔵しています。このドライバの目的は、高電圧のPMOS（Pチャンネル金属酸化膜半導体）スイッチを切り替えて、LEDストリングと出力コンデンサおよび電流検出抵抗との接続および切断を行うことにより、PWM（パルス幅変調）調光を実行することです。スイッチがオープンでストリングが接続されていない場合、LED電流はゼロになります。ロー・サイドNMOS（Nチャンネル金属酸化膜半導体）ドライバと異なり、この機能を使用すると、自動車用アプリケーションやその他のシャーン接地システムでLED電流専用のリターン・パスが不要になります。

ほとんどのLT3964-1アプリケーションには、最小VTHが-1V~-2Vのハイ・サイドPMOS切断スイッチが推奨されます。選択したPMOSのドレイン・ソース電圧定格は、FBピンによって設定される最大出力電圧より大きくする必要があります。ID定格はILEDより大きくする必要があります。図6に示したD1のように、アノードをグラウンドに接続してカソードをPWMTG MOSFET（金属酸化膜半導体電解効果トランジスタ）のドレインに接続したダイオードは、LEDストリングの過大なインダクタンスによって生じる過電圧からデバイスを保護できます。PMOSデバイスの推奨メーカー3社を表6に示します。

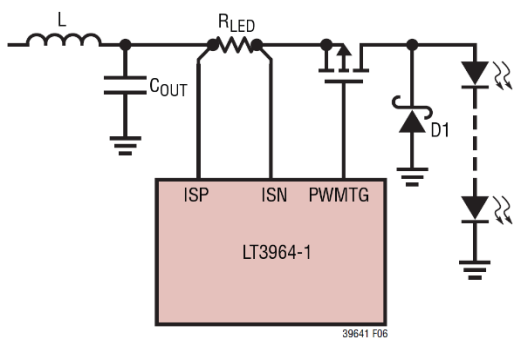


図6. 切断PMOSによる短絡保護用のキャッチ・ダイオード

表6. PMOSのメーカー

MANUFACTURER	WEBSITE
Infineon Technologies	www.infineon.com
Vishay Inter Technology	www.vishay.com
Renesas Electronics	www.am.renesas.com

### 出力電圧（定電圧レギュレーション）または出力クランプの設定

固定LED負荷で出力コンデンサを使用するアプリケーションでは、LT3964-1の電圧帰還ピンFBを使用し、式7に従ってRFB1とRFB2（図7参照）の値を選択することでOPENLEDクランプ電圧を設定できます。

$$V_{OUT} = 1.18V \cdot \frac{R_{FB1} + R_{FB2}}{R_{FB1}} \quad (7)$$

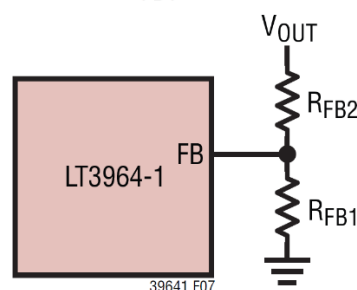


図7. 出力コンデンサのあるアプリケーション向けのFBの抵抗構成

OPENLEDクランプ電圧が抵抗分圧器を使用して正しく設定されている場合は、FBピンが1.08Vを超えないようにして、LED接続時はCTRLピンによってのみLED電流がレギュレーションされるようにします。最高の性能を実現するには、OPENLEDクランプ電圧をLEDストリングの最大電圧より約10%高い値に設定します。

出力電圧が最大値に近い場合にLEDストリングが断線すると、帰還ループがインダクタ電流を調整して出力の過充電を回避するのに時間がかかり過ぎることがあります。したがって、FB電圧が一時的に1.18Vのレギュレーション電圧を超える場合もあります。しかし、FB電圧が1.233V（代表値）の過電圧ロックアウト閾値を超えた場合、LT3964-1は直ちにスイッチングを停止して、PWMTGドライバをオフにします。同時に、チップ・ステータス・レジスタのSTATUS[0]ビット（チャンネル1の場合）またはSTATUS[4]ビット（チャンネル2の場合）に書き込みが行われてロジック・ハイになり、ALERTピンもアサートされます。

LED負荷が時間と共に広い範囲で動的に変化するアプリケーションでは、出力ノードに100nFのコンデンサを置くことを推奨します。しかし、それでもオープン・サーキット（OPENLED）時に出力ノードがVINを超えてオーバーシュートする可能性がある場合は、図8に示すように、ショットキー・ダイオードを使って出力をVINにクランプする必要があります。ショットキーのBV定格は、最大VINより高い値としなければなりません。

アプリケーション情報

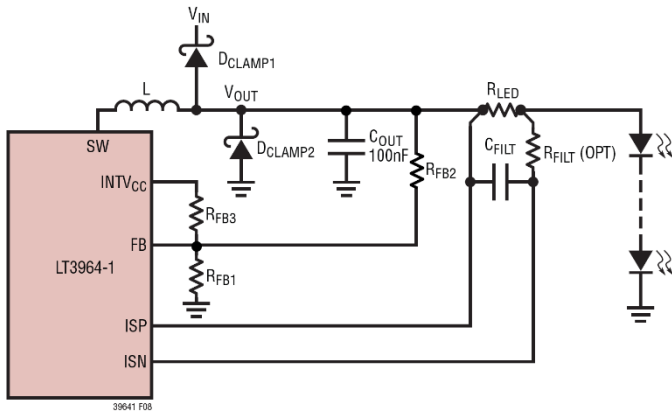


図8. 出カコンデンサがないアプリケーションの出カクランプ

LEDストリングの過大なインダクタンスによるグラウンド未満でのリングングからISPとISNを保護するために、ショットキー・ダイオードをもう1つ追加することを推奨します。SHORTLED ( $F_B < 250mV$ ) が誤ってトリガされるのを避けるには、INTV<sub>CC</sub>とF<sub>B</sub>の間に抵抗を置いて、この機能を無効にします。

OPENLEDの検出

出力のオープンサーキット状態を検出するために、LT3964-1は出力電圧と出力電流の両方をモニタします。FBが $V_{FB} - 53mV$ より高く、 $V_{(ISP-ISN)}$ が10mV未満の場合は、チップ・ステータス・レジスタのOPENLEDステータス・ビットSTATUS[1] (チャンネル1の場合) またはSTATUS[5] (チャンネル2の場合) にロジック1が書き込まれ、ALERTピンもアサートされます。

SHORTLEDと過電流保護

R<sub>FB1</sub>とR<sub>FB2</sub>によって形成される抵抗ネットワークは、短絡(SHORTLED)の基準も決定します。LT3964-1の場合、短絡は初回スタートアップ後にFBが250mV未満となる場合です。チップ・ステータス・レジスタ内のSTATUS[2] (チャンネル1の場合) またはSTATUS[6] (チャンネル2の場合) は同時にセットされます。

直接出力検出を行わないアプリケーションを図6に示します。LT3964-1は、出力短絡の判定用に出力過電流 ( $V_{(ISP-ISN)} > 930mV$  (代表値)) もモニタします。過電流が検出されると、チップ・ステータス・レジスタのSTATUS[3]ビット (チャンネル1の場合) またはSTATUS[7]ビット (チャンネル2の場合) がセットされ、同時にALERTピンがローになります。

どちらの場合も、図9に示すように、LT3964-1はスイッチングを停止して直ちにPWMTGをハイにし、電源パスからLEDアレイを切り離します。

LT3964-1は、2つの異なる方法、つまりヒカップとラッチオフでSHORTLEDフォルトまたはOCフォルトに対応します。デフォルトはヒカップです。フォルトが検出されると、内部フォルト・タイマーが起動します。このタイマーが終了してフォルト状態が解消されると、LT3964-1は再度スタートアップします。PWMTGはハイになり、固定の内部ソフト・スタート時間が経過した後にスイッチングが開始されます。ヒカップ・モードでの短絡フォルトに対するLT3964-1の応答を、図10と図11に示します。I<sup>2</sup>Cモードではフォルト状態が解消されてもALERTピンがアサートされたままになりますが、非I<sup>2</sup>CモードではALERTピンのアサートが解除されます。

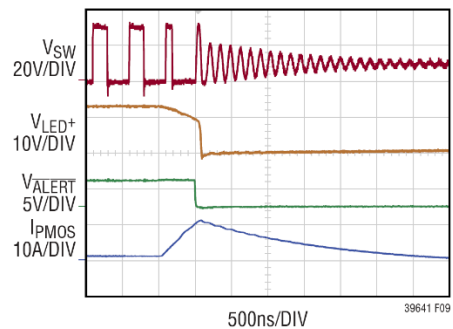


図9. 短絡フォルトに対するPWMTGの応答

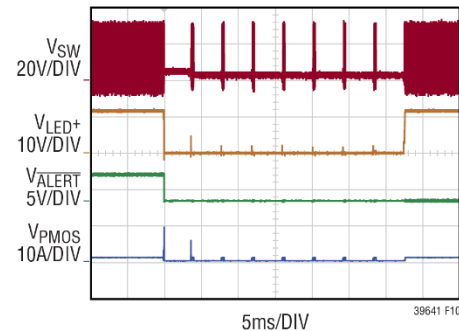


図10. I<sup>2</sup>Cモードでの短絡フォルトに対するヒカップ応答

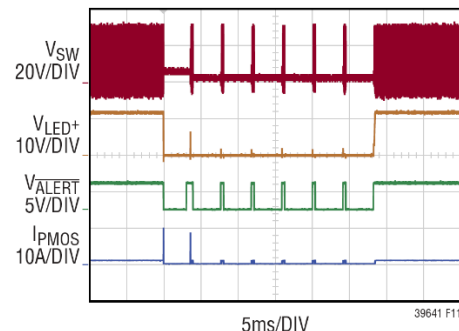


図11. 非I<sup>2</sup>Cモードでの短絡フォルトに対するヒカップ応答



## アプリケーション情報

ラッチオフ・モードは、LT3964-1で設定可能なもう1つのフォルト応答です。フォルトが発生すると、チップ設定レジスタのCONFIG[7]（表11を参照）がI<sup>2</sup>Cを介してセットされ、LT3964-1はスイッチングを停止して直ちにPWMTGピンをハイにします。LT3964-1は、[図12](#)に示すように、すべてのフォルトが解消された後もスイッチングを停止した状態を保ちます。ラッチオフ・モードを終了するには、EN/UVLOピンをローからハイに切り替える必要があります。

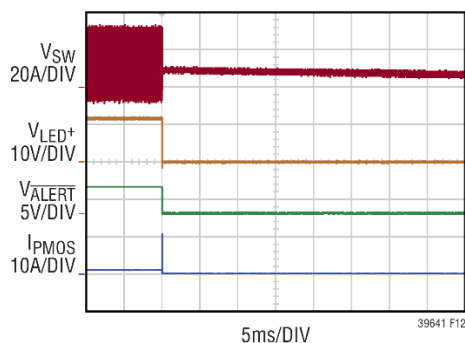


図12. 短絡フォルトに対するラッチオフ応答

### 逆入力電流に関する注意事項

LT3964-1は、上側スイッチがオフ状態のときに、上側スイッチを通じてSWピンからV<sub>IN</sub>ピンへ200mAを超える大きい逆入力電流を継続的に流すようには設計されていません。ここでは、損傷を発生させ得る状況と、このような状況となる可能性が高い場合に上側スイッチを保護するためにどのような手段を取れるのかについて説明します。100mA未満の小さい負のインダクタ電流が生じることがありますが、スイッチング・サイクルより短い時間であれば許容できます。これが予想されるのは、LED電流が少ない通常動作時です。デバイスに損傷を発生させるおそれのある大きな負のインダクタ電流が上側スイッチの寄生ボディ・ダイオードに流れるイベントの1つは、出力を充電するときの電源でのグラウンド・フォルトです。この入力フォルト・イベントが発生する頻度は高くありませんが、注意が必要です。以下の3つの状態が同時に観察される場合は、上側スイッチがオフの間に、損傷につながるおそれのある逆電流レベルになる可能性が高いと考えられます。

1. 降圧出力電圧とV<sub>IN</sub>電源電圧がほぼ等しい。
2. スwitchング・サイクル開始時の出力電圧が高い。
3. BSTコンデンサを充電するために下側スイッチが短時間オンになるときのインダクタ電流がゼロに近い。

これら3つの条件が継続的な負のインダクタ電流発生につながる理由は、下側スイッチがオンのときはインダクタの電圧が大きくなり、40ns（下側スイッチの最小オン時間）という時間でも大きい負のインダクタ・リップルが生じるからです。下側スイッチがオフになった後、残りのスイッチ・サイクル時間中は両方のスイッチがオフ状態になります。したがって、負のインダクタ電流は、長時間にわたり上側スイッチのボディ・ダイオードを通じて逆方向に流れ続けます。これは、インダクタにほとんど電圧がかからないからです。定電圧レギュレーションがV<sub>IN</sub>に近い値に設定されている場合、あるいはLEDのV<sub>F</sub>がV<sub>IN</sub>に近くなるようなレベルまでV<sub>IN</sub>が低下した場合は、OPENLEDイベントの間にV<sub>IN</sub>とV<sub>OUT</sub>が等しい状態となる可能性があります。上記の例（OPENLED）では、負荷がないのでスイッチングが不連続になります。したがって、下側スイッチがオンになるBSTのリフレッシュ・サイクル時にインダクタ電流が負になることがあります。この動作条件が予想される場合は（つまりV<sub>OUT</sub>/(V<sub>OUT</sub> - V<sub>IN</sub>) > 10）、10μH以上のインダクタを使用すれば、同期FETの短いパルスの中に大きい負のインダクタ電流が発生するのを防ぐことができます。125°Cを超える高いダイ温度で動作するアプリケーションでは、[図13](#)に示すように、ショットキー・ダイオードを使って追加的な保護を行い、上側スイッチの周辺で負のインダクタ電流をバイパスさせることを強く推奨します。

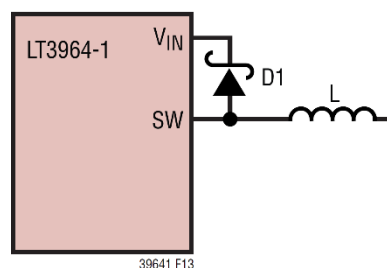


図13. 逆入力電流保護

### チャンネル・レベルのALERT通知

チャンネル・レベルのフォルトが発生した場合、LT3964-1はチップ・ステータス・レジスタの対応する通知ビット（表7参照）をセットしますが、これはメイン・デバイスがコマンドを送信してリセットするまでラッチされます。チップ・ステータス・レジスタの対応ビット（表8参照）がハイの場合、LT3964-1は、ALERTピンをローにすることによってこのフォルトを通知します。

## アプリケーション情報

表7. チップ・ステータス・レジスタ

CHIP STATUS REGISTER[BIT]	VALUE	SETTING
STATUS[0]	0* 1	Ch1 Output Voltage Normal Ch1 Output Overvoltage (OVFB)
STATUS[1]	0* 1	Ch1 LED Normal Ch1 LED Open (OPENLED)
STATUS[2]	0* 1	Ch1 LED Normal Ch1 LED Shorted (SHORTLED)
STATUS[3]	0* 1	Ch1 Output Current Normal Ch1 Output Overcurrent (OC)
STATUS[4]	0* 1	Ch2 Output Voltage Normal Ch2 Output Overvoltage (OVFB)
STATUS[5]	0* 1	Ch2 LED Normal Ch2 LED Open (OPENLED)
STATUS[6]	0* 1	Ch2 LED Normal Ch2 LED Shorted (SHORTLED)
STATUS[7]	0* 1	Ch2 Output Current Normal Ch2 Output Overcurrent (OC)

\*電源投入時のデフォルト値を示します。

表8. チップ・ステータス・イネーブル・レジスタ

CHIP STATUS ENABLE REGISTER[BIT]	VALUE	SETTING
STATEN[0]	0 1*	Disable Reporting Ch1 OVFB Enable Reporting Ch1 OVFB
STATEN [1]	0 1*	Disable Reporting Ch1 OPENLED Enable Reporting Ch1 OPENLED
STATEN [2]	0 1*	Disable Reporting Ch1 SHORTLED Enable Reporting Ch1 SHORTLED
STATEN [3]	0 1*	Disable Reporting Ch1 OC Enable Reporting Ch1 OC
STATEN [4]	0 1*	Disable Reporting Ch2 OVFB Enable Reporting Ch2 OVFB
STATEN [5]	0 1*	Disable Reporting Ch2 OPENLED Enable Reporting Ch2 OPENLED
STATEN [6]	0 1*	Disable Reporting Ch2 SHORTLED Enable Reporting Ch2 SHORTLED
STATEN [7]	0 1*	Disable Reporting Ch2 OC Enable Reporting Ch2 OC

\*電源投入時のデフォルト値を示します。

LT3964-1は、チップ・アドレスを返すことによってメイン・デバイスのアラート応答照会 (ARI) に応答します。I<sup>2</sup>Cモードで動作している場合、ALERTピンは転送が正常に完了するまでアサートされた状態を維持します。それ以降、LT3964-1は、新しいアラート・イベントが発生してALERTピンが再度アサートされるまで、その後のARI要求には応答しません。メイン・デバイスがチップ・アドレスを受信すると、そのメイン・デバイスは、

LT3964-1からすべてのアラート情報を読み出してチップ・ステータス・レジスタをリセットするかどうかを決定します。アラート通知を最小限に抑えるために、該当STATUSビットがクリアされていない場合、LT3964-1は同じフォルトを繰り返して通知しません。

非I<sup>2</sup>Cモードでは、LT3964-1はI<sup>2</sup>Cレジスタとは無関係にフォルトを通知します。LT3964-1がOVFBフォルトとOPENLEDフォルトを検出すると、ALERTピンがアサートされます。通常、SHORTLEDフォルトとOCフォルトの場合、ALERTピンは、内部ソフトスタート・フォルト・タイマーが終了してフォルト状態が解消されるまでアサートされたままになります。

### 明るさ調整のためのPWM調光制御

PWM調光は、LED電流をゼロと最大電流の間で調節して、低電流時にLEDに生じることがある色の变化を回避しながら、精密に設定された平均電流を実現するために使われます。PWM調光の精度を上げるため、PWMがローとなる静止フェーズ中に、スイッチに必要な電流が内部VCノードに蓄えられます。この機能により、PWMピンの信号がハイになったときの回復時間が最小になります。回復時間を更に改善するには、LED電流の経路に切断スイッチを使用して、PWMピンの信号がローの間に出力コンデンサが放電されないようにする必要があります。PWM信号の最小オン時間または最小オフ時間は、RT入力によって設定される動作周波数の選択によって異なります。最高の電流精度を実現するには、PWMがハイの最小時間を2スイッチング・サイクル以上にする必要があります (f<sub>sw</sub> = 2MHzの場合で1μs)。

ソフトスタート・シーケンスへの割り込みが許容されている場合、低デューティ・サイクルのPWM信号ではスタートアップ時間が長くなる可能性があります。したがって、いったんスタートアップが開始されると、LT3964-1はPWM入力信号によるディスエーブルのロジック信号を無視します。デバイスは、内部ソフトスタート時間が経過するか、出力電流がフルスケール電流の1/5に達するまで、スイッチングおよびTGをイネーブルにした状態でソフトスタートを継続します。この時点から、デバイスは、PWMピン入力またはI<sup>2</sup>Cを介したPWM入力によって指定された調光制御に従い始めます。

内部PWM調光信号は、PWMピン入力 (PWMEXT) とI<sup>2</sup>C PWMレジスタ (CH1PWM1、CH1PWM2、CH2PWM1、CH2PWM2) の両方によって制御されます。これは、意図する調光周波数と調光デューティ・サイクルに従って更新することができます。表9と表10に示すチャンネル1のPWMレジスタの出力は、式8で与えられます。

## アプリケーション情報

$$\text{PWM Frequency} = \frac{f_{\text{sw}}}{2^{\text{SCALE}[2:0]+6}} \quad (8)$$

$$\text{PWM Duty Cycle} = \frac{\text{CH1\_ON}[12:7 - \text{SCALE}[2:0]]}{2^{\text{SCALE}[2:0]+6}}$$

ここで、 $f_{\text{sw}}$ はスイッチング周波数です。例えば、SCALE[2:0] = 7の場合、PWM周波数は $f_{\text{sw}}/8192$ で、PWMデューティ・サイクルはCH1\_ON[12:0]/8192です。SCALE[2:0] = 0の場合、PWM周波数は $f_{\text{sw}}/64$ です。下位ビットCH1\_ON[6:0]は無視され、PWMデューティ・サイクルはCH1\_ON[12:7]/64で定義されます。

PWMレジスタによって設定される実現可能な最大PWMデューティ・サイクルは8191/8192です。100%のPWM調光を実現するには、チップ設定レジスタのCONFIG[3]/[2]をクリアする必要があります。調光制御信号は内部クロックに同期されているので、通常、PWMレジスタはPWM調光性能を向上させます。

CONFIG[0] = 1は、1/2調光サイクル分のシフトでCH2のPWM調光カウンタの初期化も行います。これにより、調光サイクル開始時にチャンネル・スイッチングが同時に行われるのを避けることができ、スイッチング・トランジェントが減少します（図14と図15を参照）。

表9. チャンネル1 (CH1) のPWMレジスタ1 (CH1PWM1)

CH1 PWM REGISTER1 [BIT]	VALUE	SETTING
CH1PWM1[0]	0* 1	PWMON Time LSB CH1_ON[0] = 0 PWMON Time LSB CH1_ON [0] = 1
CH1PWM1[1]	0* 1	PWMON Time 12th MSB CH1_ON [1] = 0 PWMON Time 12th MSB CH1_ON [1] = 1
CH1PWM1[2]	0* 1	PWMON Time 11th MSB CH1_ON[2] = 0 PWMON Time 11th MSB CH1_ON [2] = 1
CH1PWM1[3]	0* 1	PWMON Time 10th MSB CH1_ON[3] = 0 PWMON Time 10th MSB CH1_ON [3] = 1
CH1PWM1[4]	0* 1	PWMON Time 9th MSB CH1_ON[4] = 0 PWMON Time 9th MSB CH1_ON[4] = 1
CH1PWM1[5]	0* 1	PWMON FREQ Scalar LSB SCALE[0] = 0 PWMON FREQ Scalar LSB SCALE[0] = 1
CH1PWM1[6]	0* 1	PWMON FREQ Scalar 2nd MSB SCALE[1] = 0 PWMON FREQ Scalar 2nd MSB SCALE[1] = 1
CH1PWM1[7]	0* 1	PWMON FREQ Scalar MSB SCALE[2] = 0 PWMON FREQ Scalar MSB SCALE[2] = 1

\*I<sup>2</sup>Cモードの電源投入時のデフォルト値を示します。PWMONはPWMのオン時間を示します。FREQはPWM周波数を示します。

表10. チャンネル1 (CH1) のPWMレジスタ2 (CH1PWM2)

CH1 PWM REGISTER2 [BIT]	VALUE	SETTING
CH1PWM2[0]	0* 1	PWMON Time 8th MSB CH1_ON[5] = 0 PWMON Time 8th MSB CH1_ON[5] = 1
CH1PWM2[1]	0* 1	PWMON Time 7th MSB CH1_ON[6] = 0 PWMON Time 7th MSB CH1_ON[6] = 1
CH1PWM2[2]	0* 1	PWMON Time 6th MSB CH1_ON[7] = 0 PWMON Time 6th MSB CH1_ON[7] = 1
CH1PWM2[3]	0* 1	PWMON Time 5th MSB CH1_ON[8] = 0 PWMON Time 5th MSB CH1_ON[8] = 1
CH1PWM2[4]	0* 1	PWMON Time 4th MSB CH1_ON[9] = 0 PWMON Time 4th MSB CH1_ON[9] = 1
CH1PWM2[5]	0* 1	PWMON Time 3rd MSB CH1_ON[10] = 0 PWMON Time 3rd MSB CH1_ON[10] = 1
CH1PWM2[6]	0* 1	PWMON Time 2nd MSB CH1_ON[11] = 0 PWMON Time 2nd MSB CH1_ON[11] = 1
CH1PWM2[7]	0* 1	PWMON Time 1st MSB CH1_ON[12] = 0 PWMON Time 1st MSB CH1_ON[12] = 1

\*I<sup>2</sup>Cモードの電源投入時のデフォルト値を示します。

表11. チップ設定レジスタ

CHIP CONFIGURATION REGISTER [BIT]	VALUE	SETTING
CONFIG[0]	0* 1	IN phase PWM dimming OUT phase PWM dimming
CONFIG[1]	x	Not Used
CONFIG[2]	0 1*	Channel 2 PWM Registers' Output Disabled (Always On) Channel 2 PWM Registers' Output Enabled
CONFIG[3]	0 1*	Channel 1 PWM Registers' Output Disabled (Always On). Channel 1 PWM Registers' Output Enabled
CONFIG[4]	x	Not Used
CONFIG[5]	x	No Used
CONFIG[6]	0* 1	Clock Output Disabled Clock Output Enabled
CONFIG[7]	0* 1	Latchoff Mode Disabled Latchoff Mode Enabled

\*I<sup>2</sup>Cモードの電源投入時のデフォルト値を示します。電源投入後の非I<sup>2</sup>CモードではCONFIG[2] = 0、CONFIG[3] = 0。



## アプリケーション情報

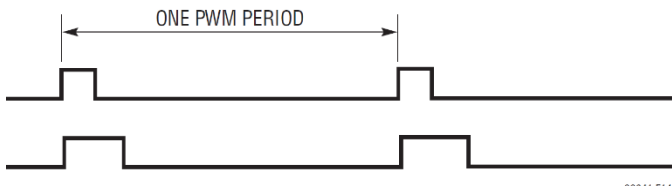


図14. CH1とCH2のPWM調光が同位相 (CONFIG[0] = 0)

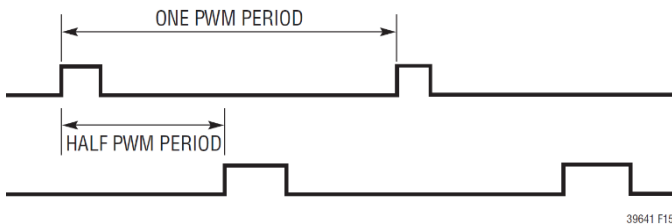


図15. CH1とCH2のPWM調光は位相差180° (CONFIG[0] = 1)

### I<sup>2</sup>Cの動作

#### I<sup>2</sup>Cインターフェイス

LT3964-1は、標準的なI<sup>2</sup>C 2線式インターフェイスを使ってバスのメイン・デバイスと通信します。バスを使用していないときは、2つのバス・ラインSDAとSCLがハイになっていなければなりません。これらのラインには、外付けのプルアップ抵抗または電流源が必要です。LT3964-1は下位レシーバでもあり、下位トランスミッタでもあります。I<sup>2</sup>C制御信号SDAとSCLにはTTL閾値が設定されています（ハイの最小閾値：1.5V、ローの最大閾値：0.4V）。I<sup>2</sup>Cの内部ロジック・ゲートにはINTV<sub>CC</sub>から電力が供給されます。INTV<sub>CC</sub>が約3.2V未満の場合はI<sup>2</sup>Cシリアル・ポートが電源投入時の状態にリセットされ、レジスタはデフォルト値に設定されます。

#### I<sup>2</sup>Cバスの速度

I<sup>2</sup>Cポートは最大400kHzの速度で動作します。ポートには、I<sup>2</sup>Cに準拠したメイン・デバイスからアドレス指定された場合に正しく動作するように、遅延が組み込まれています。また、バスに異常が生じた場合にグリッチを抑制するように設計された入力フィルタも備えています。

#### I<sup>2</sup>CのSTART条件とSTOP条件

図16にI<sup>2</sup>Cポートのタイミング情報を示します。バスのメイン・デバイスは、START条件を送信することによって通信開始を知らせます。START条件は、SCLがハイのときにSDAをハイからローに遷移させることによって生成されます。メイン・デバイスは、下位書込みアドレスまたは下位読出しアドレスのどちらかを送信します。

LT3964-1にデータが書き込まれると、メイン・デバイスは、新しいコマンド・セットに対応するようLT3964-1に指示するSTOP条件を送信します。STOP条件は、SCLがハイのときにSDAをローからハイに遷移させることによってメイン・デバイスから送信されます。その後、バスは別のI<sup>2</sup>Cデバイスと通信できるようになります。

#### I<sup>2</sup>Cのバイト・フォーマット

LT3964-1との間で送受信される各バイトは8ビット長で、その後にアクノレージ・ビット用の追加のクロック・サイクルが続いていなければなりません。データは、最上位ビットを先にして（MSBファーストで）LT3964-1へ送信する必要があります。

#### I<sup>2</sup>Cのアクノレージ

アクノレージ信号は、メイン・デバイスと下位デバイス間のハンドシェイクに使われます。LT3964-1に書込みを行うと、LT3964-1は、その書込みアドレス、後続のレジスタ・アドレス、およびデータ・バイトのアクノレージを返します。LT3964-1から読出しを行うと、LT3964-1は、その読出しアドレスと8ビット・ステータス・バイトのアクノレージを返します。LT3964-1が生成するアクノレージ・パルス（アクティブ・ロー）は、最新の情報バイトが送信されたことをメイン・デバイスに知らせます。メイン・デバイスはクロック・サイクルを生成し、アクノレージ・クロック・サイクル中はSDAラインを解放します（ハイ）。LT3964-1は、書込みアクノレージ・クロック・パルスがハイの間SDAラインがローで安定するように、このクロック・パルスの間SDAラインをプルダウンします。

#### I<sup>2</sup>Cのデバイス・アドレス指定

ADDR2ピンとADDR1ピンを使用することで、8個の異なるバス・アドレスを設定できます。ADDR2ピンおよびADDR1ピンの状態とアドレスの関係を表12に示します。アドレス・バイトの最下位ビットは読出し／書込みビットと呼ばれ、LT3964-1へデータを書き込むときは0、読み出すときは1です。0001100R/Wでは1個のグローバル・アドレスを使用して、同じI<sup>2</sup>Cバス上にあるすべての下位デバイスからの情報の送信または照会を行うこともできます（詳細についてはI<sup>2</sup>Cブロードキャスト・モードを参照）。

## アプリケーション情報

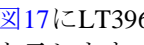
表12. 下位デバイスのアドレス・マップ (110 A3 A2 A1 A0 R/W)

ADDR2	ADDR1	A3	A2	A1	A0
GND	FLOAT	0	0	0	1
GND	INTV <sub>CC</sub>	0	0	1	1
FLOAT	GND	0	1	0	0
FLOAT	FLOAT	0	1	0	1
FLOAT	INTV <sub>CC</sub>	0	1	1	1
INTV <sub>CC</sub>	GND	1	1	0	0
INTV <sub>CC</sub>	FLOAT	1	1	0	1
INTV <sub>CC</sub>	INTV <sub>CC</sub>	1	1	1	1
GND*	GND	0	0	0	0

### I<sup>2</sup>Cのサブアドレス書込み

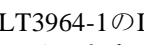
LT3964-1には9個の命令・レジスタがあり、サブアドレス書込みシステムを介し、I<sup>2</sup>Cポートによってアクセスできます。LT3964-1のそれぞれの書込みサイクルは、LT3964-1の書込みアドレスから始まる連続した3個のバイトで構成されます。2番めのバイトは、書込み対象となる命令・レジスタのサブアドレスです。このサブアドレスは、3番めのバイトのデータが保存されるレジスタへのポインタです。3番めのバイトは、直前に受信したサブアドレスに書き込まれるデータです。

### I<sup>2</sup>Cのバス書込み動作

メイン・デバイスは、START条件とLT3964-1の書込みアドレスを使ってLT3964-1との通信を開始します。アドレスがLT3964-1のアドレスと一致すると、LT3964-1はアクノレッジ・パルスを返します。メイン・デバイスは続いてサブアドレスを送ります。LT3964-1はこれに対して再度アクノレッジを返し、データ・バイトのためのサイクルが繰り返されます。データ・バイトに対してLT3964-1がアクノレッジを返すと、そのデータ・バイトは内部の保持ラッチに転送されます。メイン・デバイスは必要に応じてREPEAT-START条件を開始することができます。この条件では、I<sup>2</sup>Cバス上の別のデバイスのアドレスが指定されます。LT3964-1は受信した有効データを記録します。I<sup>2</sup>C上のすべてのデバイスのアドレスが指定されて有効なデータが送られ、さらにグローバルSTOPが送られると、LT3964-1はそれまでに受信したデータを使ってその命令・ラッチを更新します。にLT3964-1のI<sup>2</sup>Cシリアル・ポート書込みパターンを示します。

### I<sup>2</sup>Cのサブアドレス指定読出し

LT3964-1のI<sup>2</sup>Cインターフェイスは、I<sup>2</sup>Cの命令・レジスタとステータス・レジスタのアドレスをランダムに読み出す機能をサポートしています。レジスタを読み出

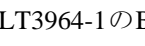
す前に、そのレジスタのサブアドレスを書き込む必要があります。START条件を送信後にLT3964-1の書込みアドレスを送信し、さらにその次に読出し対象レジスタのサブアドレスを送信します。このサブアドレスはレジスタを指すポインタとして保存されます。さらにREPEAT-START条件を送信し、続いてLT3964-1の読出しアドレスを送信します。読出しアドレスのアクノレッジに続き、LT3964-1は、次の8クロック・サイクルのそれぞれに対して1ビットの情報を返します。読出し動作にSTOP条件は不要です。読出しサブアドレスは、新しいサブアドレスが書き込まれるまで保存されます。STOP条件を送信する前にデータを読み出すことにより、命令・レジスタヘデータをコミットする前に、内部データ・ホールド・ラッチに書き込まれたデータを検証します。START条件とその後続くLT3964-1の読出しアドレスを繰り返し送信し、読出しアドレスがアクノレッジされた後にデータをクロック・アウトすることにより、レジスタを継続的にポーリングします。LT3964-1のI<sup>2</sup>Cシリアル・ポート読出しパターンを17に示します。

### I<sup>2</sup>Cコマンド・レジスタとステータス・レジスタ

LT3964-1には、9個のI<sup>2</sup>Cコマンド/ステータス・レジスタと3個の読出し専用I<sup>2</sup>C製品番号レジスタがあります。これらのレジスタに関するすべての情報を表13に示します。

### I<sup>2</sup>Cブロードキャスト (BCMODE)

BCMODE書込みコマンド (0001 1000) は、I<sup>2</sup>Cバス上にある複数の下位LT3964-1の間でPWM調光サイクルを同期させるために使用します。これらの下位LT3964-1を同期させるには、それらを共通の外部クロックで動作させる必要があります。このコマンドはどのレジスタ・ビットも変更せず、調光サイクルを同期させるために、各チャンネル・カウンタのリセットだけを行います。

BCMODE読出しコマンド (0001 1001) は、バス上にあるどの下位LT3964-1がアラートを送信しているのかを照会するために使用します (詳細についてはアラート応答プロトコルのセクションを参照)。このコマンドは2バイト長です。最初のバイトはブロードキャスト読出しアドレス00011001です。2番めのバイト110A<sub>3</sub>A<sub>2</sub>A<sub>1</sub>A<sub>0</sub>はアラートを送出している下位デバイスによって送られ、A<sub>3</sub>A<sub>2</sub>A<sub>1</sub>A<sub>0</sub>は、表12に示すプログラマブル・アドレス選択ピンADDR2およびADDR1からの入力ロジック値です。LT3964-1のBCMODE読出しパターンを19に示します。

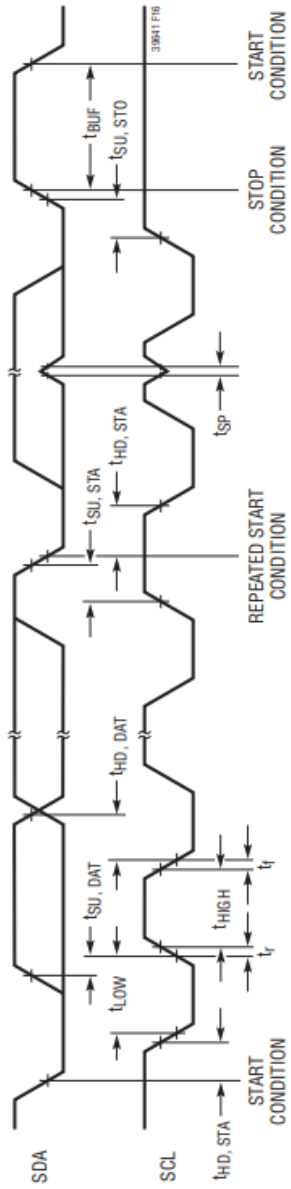


図16. I<sup>2</sup>Cシリアル・ポートのタイミング

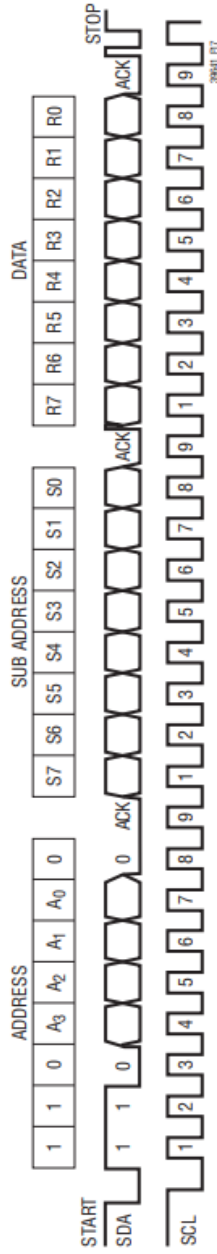


図17. LT3964-1のI<sup>2</sup>Cシリアル・ポートの複数書き込みパターン

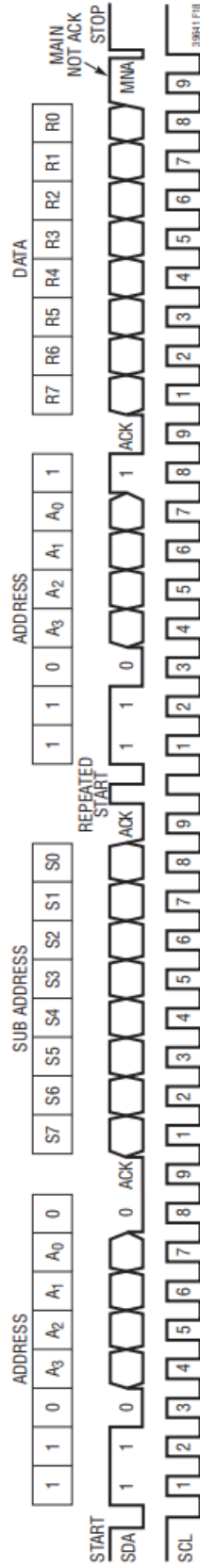


図18. LT3964-1のI<sup>2</sup>Cポートの読み出しパターン

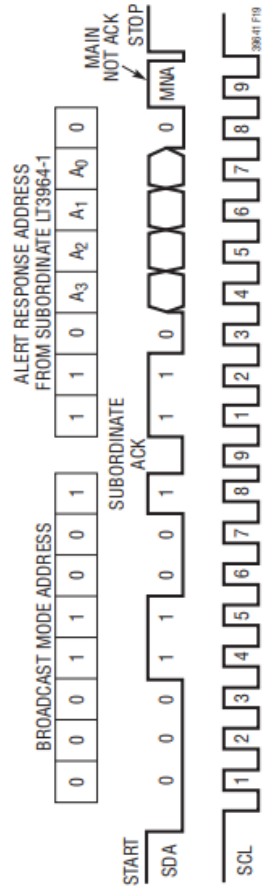


図19. LT3964-1のI<sup>2</sup>Cシリアル・ポートのプロードキヤスト読み出しパターン



## アプリケーション情報

表13. LT3964-1のコマンド・レジスタの表

REG	NAME	B[7]	B[6]	B[5]	B[4]	B[3]	B[2]	B[1]	B[0]	DEFAULT
0x01	CONFIG	Latchoff Mode Enable Bit 0 = Disabled 1 = Enabled	Clock Output Enable Bit 0 = Disabled 1 = Enabled	Not Used	Not Used	Channel 1 Pulse Dim Enable Bit 0 = Disabled (Always On) 1 = Enabled	Channel 2 Pulse Dim Enable Bit 0 = Disabled (Always On) 1 = Enabled	Not Used	PWM Dimming Phase Shift Bit 0 = Ch1 and Ch2 PWM Dimming in Phase 1 = Ch1 and Ch2 PWM Dimming 180-Degree Phase Shift	00xx 1100 (I <sup>2</sup> C Mode)  00xx0000 (non-I <sup>2</sup> C Mode)
0x02	CH1PWM1	Channel 1 PWM FREQ Scale MSB	Channel 1 PWM FREQ Scale 2nd MSB	Channel 1 PWM FREQ Scale LSB	Channel 1 PWM ON Time 9th MSB	Channel 1 PWM ON Time 10th MSB	Channel 1 PWM ON Time 11th MSB	Channel 1 PWM ON Time 12th MSB	Channel 1 PWM ON Time LSB	0000 0000
0x03	CH1PWM2	Channel 1 PWM ON Time MSB	Channel 1 PWM ON Time 2nd MSB	Channel 1 PWM ON Time 3rd MSB	Channel 1 PWM ON Time 4th MSB	Channel 1 PWM ON Time 5th MSB	Channel 1 PWM ON Time 6th MSB	Channel 1 PWM ON Time 7th MSB	Channel 1 PWM ON Time 8th MSB	0000 0000
0x04	CH2PWM1	Channel 2 PWM FREQ Scale MSB	Channel 2 PWM FREQ Scale 2nd MSB	Channel 2 PWM FREQ Scale LSB	Channel 2 PWM ON Time 9th MSB	Channel 2 PWM ON Time 10th MSB	Channel 2 PWM ON Time 11th MSB	Channel 2 PWM ON Time 12th MSB	Channel 2 PWM ON Time LSB	0000 0000
0x05	CH2PWM2	Channel 2 PWM ON Time MSB	Channel 2 PWM ON Time 2nd MSB	Channel 2 PWM ON Time 3rd MSB	Channel 2 PWM ON Time 4th MSB	Channel 2 PWM ON Time 5th MSB	Channel 2 PWM ON Time 6th MSB	Channel 2 PWM ON Time 7th MSB	Channel 2 PWM ON Time 8th MSB	0000 0000
0x06	ADIM1	Channel 1 Analog Dimming MSB	Channel 1 Analog Dimming 2nd MSB	Channel 1 Analog Dimming 3rd MSB	Channel 1 Analog Dimming 4th MSB	Channel 1 Analog Dimming 5th MSB	Channel 1 Analog Dimming 6th MSB	Channel 1 Analog Dimming 7th MSB	Channel 1 Analog Dimming LSB	1111 1111
0x07	ADIM2	Channel 2 Analog Dimming MSB	Channel 2 Analog Dimming 2nd MSB	Channel 2 Analog Dimming 3rd MSB	Channel 2 Analog Dimming 4th MSB	Channel 2 Analog Dimming 5th MSB	Channel 2 Analog Dimming 6th MSB	Channel 2 Analog Dimming 7th MSB	Channel 2 Analog Dimming LSB	1111 1111
0x08	STATEN	Channel 2 Overcurrent Reporting Enable Bit 0 = Disabled 1 = Enabled	Channel 2 SHORTLED Reporting Enable Bit 0 = Disabled 1 = Enabled	Channel 2 OPENLED Reporting Enable Bit 0 = Disabled 1 = Enabled	Channel 2 Overvoltage Reporting Enable Bit 0 = Disabled 1 = Enabled	Channel 1 Overcurrent Reporting Enable Bit 0 = Disabled 1 = Enabled	Channel 1 SHORTLED Reporting Enable Bit 0 = Disabled 1 = Enabled	Channel 1 OPENLED Reporting Enable Bit 0 = Disabled 1 = Enabled	Channel 1 Overvoltage Reporting Enable Bit 0 = Disabled 1 = Enabled	1111 1111
0x09	STATUS	Channel 2 Overcurrent Reporting Bit 0 = NO 1 = YES	Channel 2 SHORTLED Reporting Bit 0 = NO 1 = YES	Channel 2 OPENLED Reporting Bit 0 = NO 1 = YES	Channel 2 Overvoltage Reporting Bit 0 = NO 1 = YES	Channel 1 Overcurrent Reporting Bit 0 = NO 1 = YES	Channel 1 SHORTLED Reporting Bit 0 = NO 1 = YES	Channel 1 OPENLED Reporting Bit 0 = NO 1 = YES	Channel 1 Overvoltage Reporting Bit 0 = NO 1 = YES	0000 0000

## アプリケーション情報

### ALERT 応答プロトコル

複数の下位デバイスが共通の割込みラインを共有するシステムでは、メイン・デバイスはアラート応答アドレス (ARA) を使用して割込みを開始するデバイスを決定します。メイン・デバイスは、START 条件および特定の7ビットARAバス・アドレス (0001100) と、それに続く読出しビット (R) = 1で、ARA プロシージャを開始します。LT3964-1がALERTピンをアサートしている場合、LT3964-1は、その7ビット・バス・アドレス (110A<sub>3</sub>A<sub>2</sub>A<sub>1</sub>A<sub>0</sub>) と0を送信することでアクノレッジと応答を行います。アドレスを送信している間、別のデバイスが標準のI<sup>2</sup>Cバス・アービトレーションを使って同時にアドレスを送信しているかどうかを調べるためにSDAピンをモニタします。LT3964-1が1を送信していて、SCLの立上がりエッジでSDAピンから0を読み出した場合、LT3964-1はこれより小さいアドレス番号の別のデバイスが送信を行っている判断して直ちに転送を中止し、次のARAサイクルを待って再実行します。転送が正常に終了すると、LT3964-1はALERTピンをアサート解除し、新しいアラート・イベントが発生するまでそれ以上のARA要求には応答しません。

### プリント回路基板の設計

適切な動作と最小のEMIを確保するために、プリント回路基板のレイアウト時には注意が必要です。通常、デバイス付近の入力コンデンサやVINピンおよびGNDピンには、大きなスイッチング電流が流れます。これらの電流が流れるループができるだけ小さくなるように、コンデンサをこれらのピンのできるだけ近くに配置してください。これらのコンデンサや大きいインダクタは、基板上のLT3964-1と同じ側に配置し、同じ層で接続する必要があります。その他の大きなバルク入力コンデンサは、チップから離して配置したり、基板の反対側に配置したりしても安全を確保できます。

他のすべての部品のグラウンド接続を分離して、ケルビン・グラウンド・ネットワークを形成してください。入力コンデンサおよび出力コンデンサとLED電流のリターン・パスは、露出パッドのみでグラウンドに接続する必要があります。熱抵抗を小さく保つためには、グラウンド・プレーンをできるだけ広げ、LT3964-1の下や近くから回路基板内および裏側の別のグラウンド・プレーンまでサーマル・ビアを複数配置します。

ボード設計には、この他にも性能を向上させる側面がいくつかあります。同様に、SWノードとBSTノードの面積を最小限に抑えることでノイズが減少します。これらの高インピーダンス・ノードがノイズからの影響を受けにくくなるように、FBピンの配線パターンは短くする必要があります。外部電流検出抵抗R<sub>LED</sub>からISPおよびISNピンへの接続をできるだけ短くすることは、電流レギュレーションの精度を確保するために不可欠です。INTV<sub>CC</sub>のバイパス・コンデンサとBSTコンデンサは、それぞれのピンのできるだけ近くに配置する必要があります。

パワー部品の配置とパターン、グラウンド・プレーン、およびビアの簡略化した両面レイアウト図を図20に示します。なお、最高性能を発揮するには4層レイアウトを推奨します。参考用のレイアウト設計についてはアナログ・デバイセズにお問い合わせください。

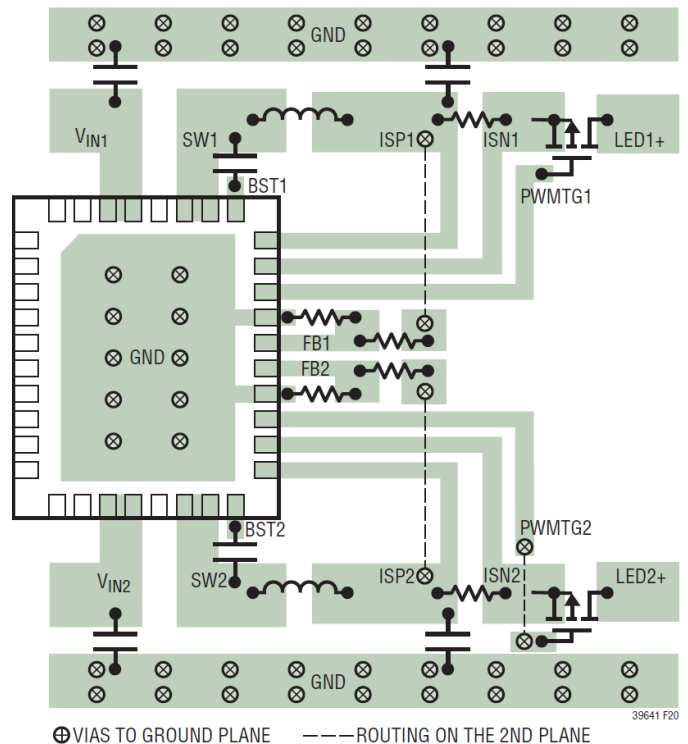
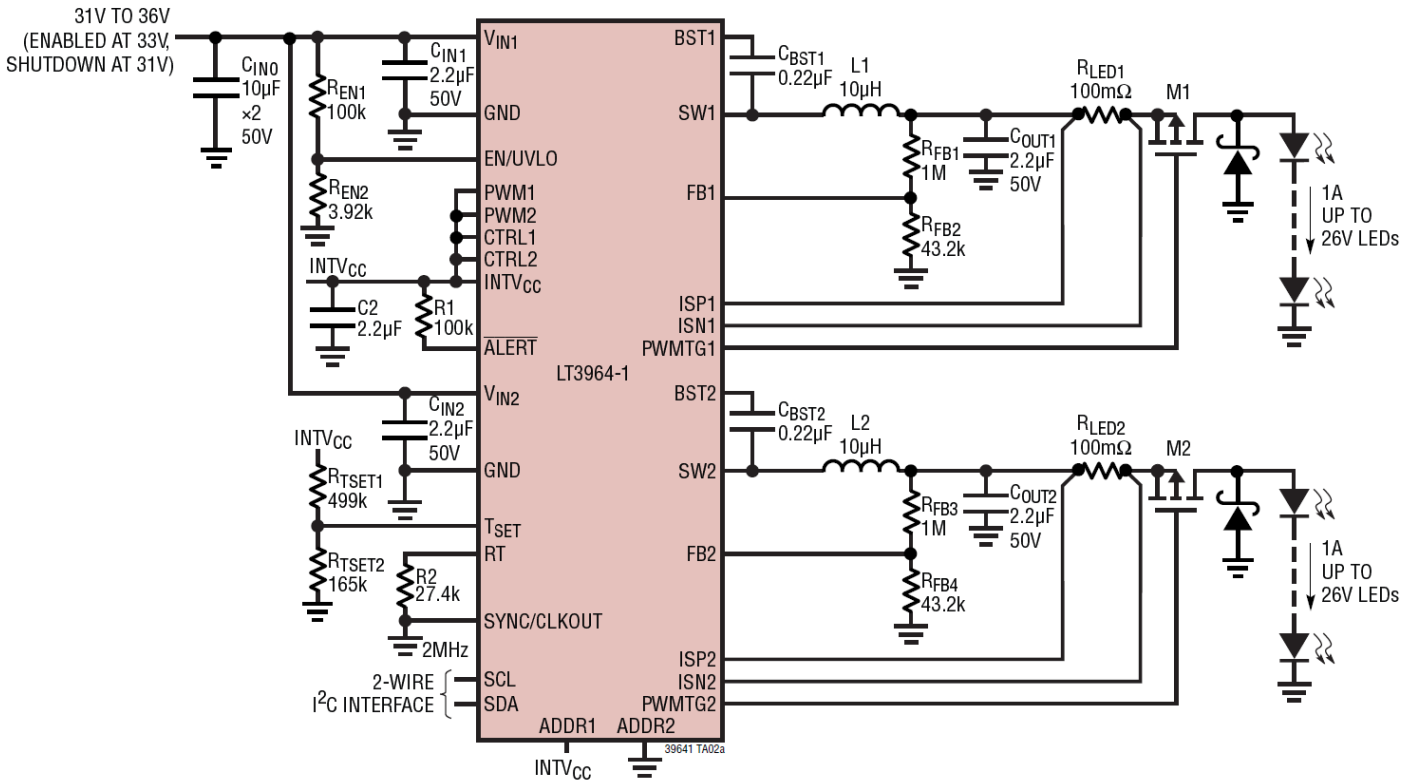


図20. デュアル降圧LEDドライバの簡略レイアウト

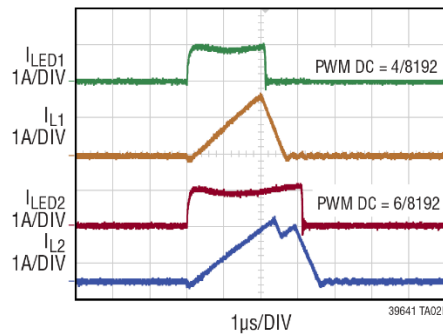
標準的応用例

短絡LED保護機能を備えたPWM調光回路内蔵の50Wデュアル降圧1A LEDドライバ



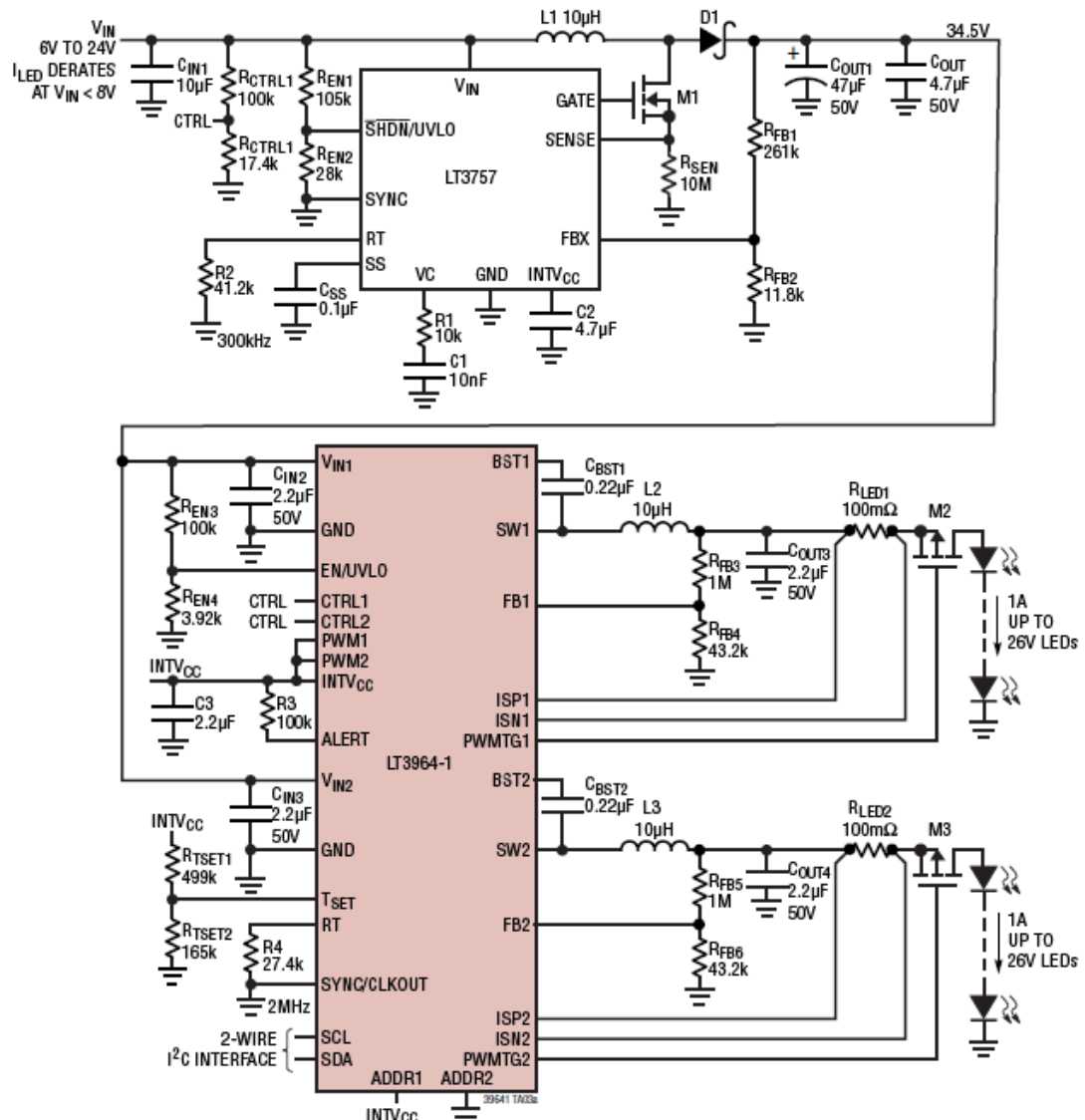
L1, L2: WURTH 74437349100  
M1, M2: VISHAY Si2319CDS

PWM Dimming at  $V_{IN} = 34V$



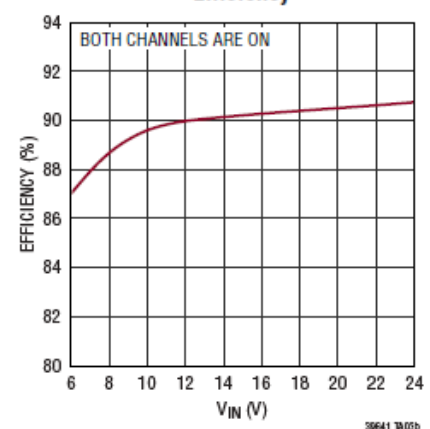
標準的応用例

複数チャンネルの昇降圧LEDドライバ



- L1: VISHAY SILICONIX IHLP-5050FD-01 10μH
- L2, L3: WURTH 74437349100
- M1: INFINEON BSC030N04NS
- M2, M3: VISHAY Si2319CDS
- D1: DIODES PDS1040

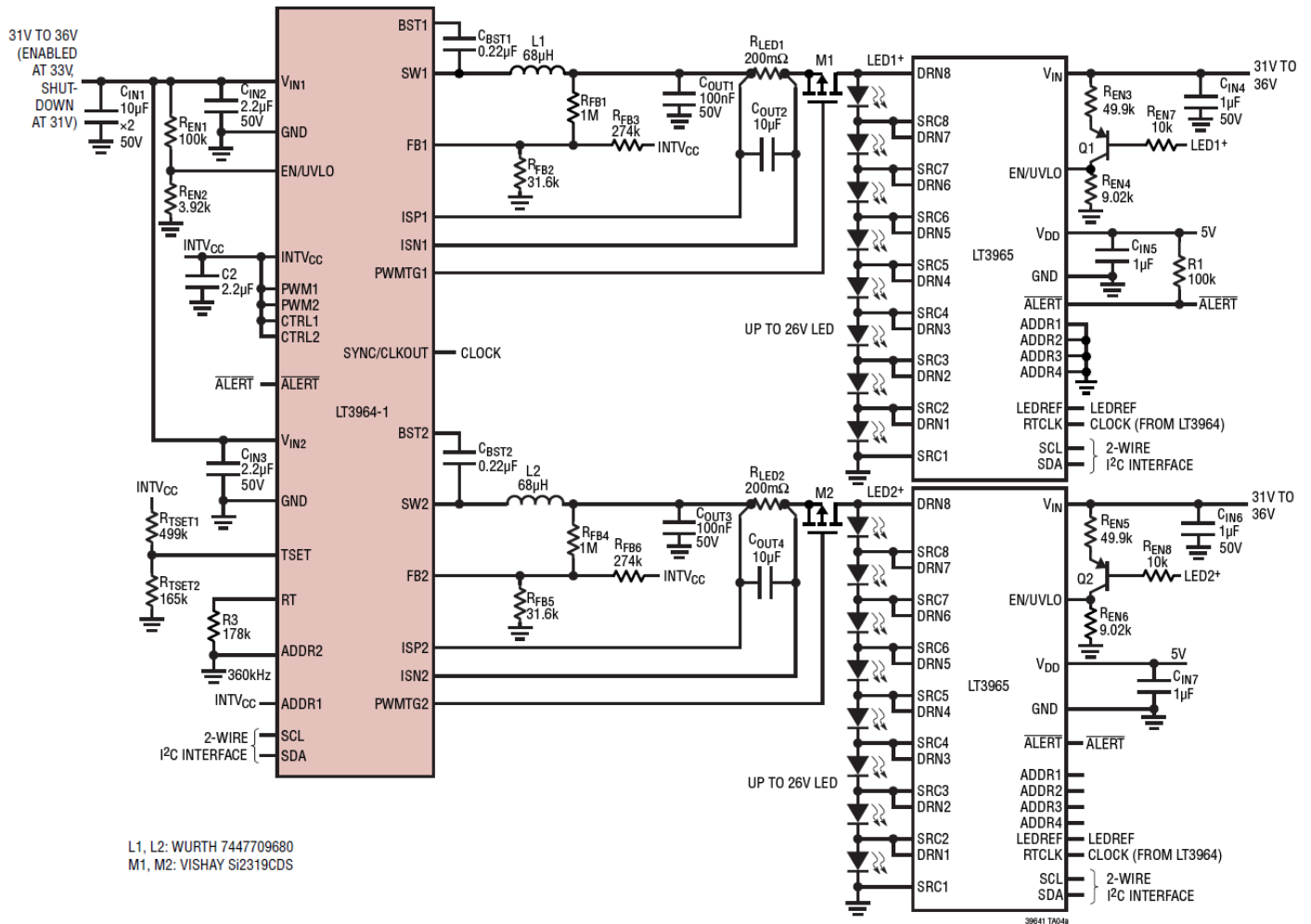
Efficiency



39641 TA02b

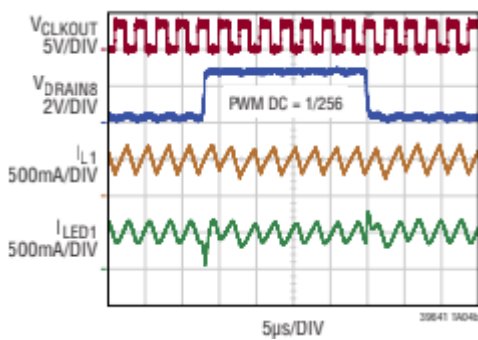
標準的応用例

マトリクスLEDドライバ

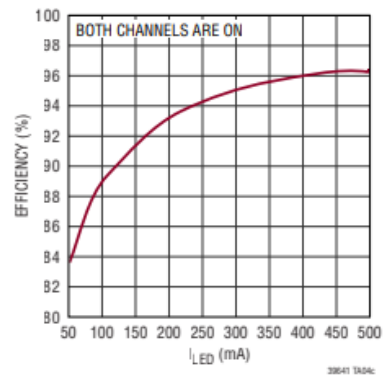


L1, L2: WURTH 7447709680  
M1, M2: VISHAY Si2319CDS

1個のLEDのPWM調光、VIN = 34V



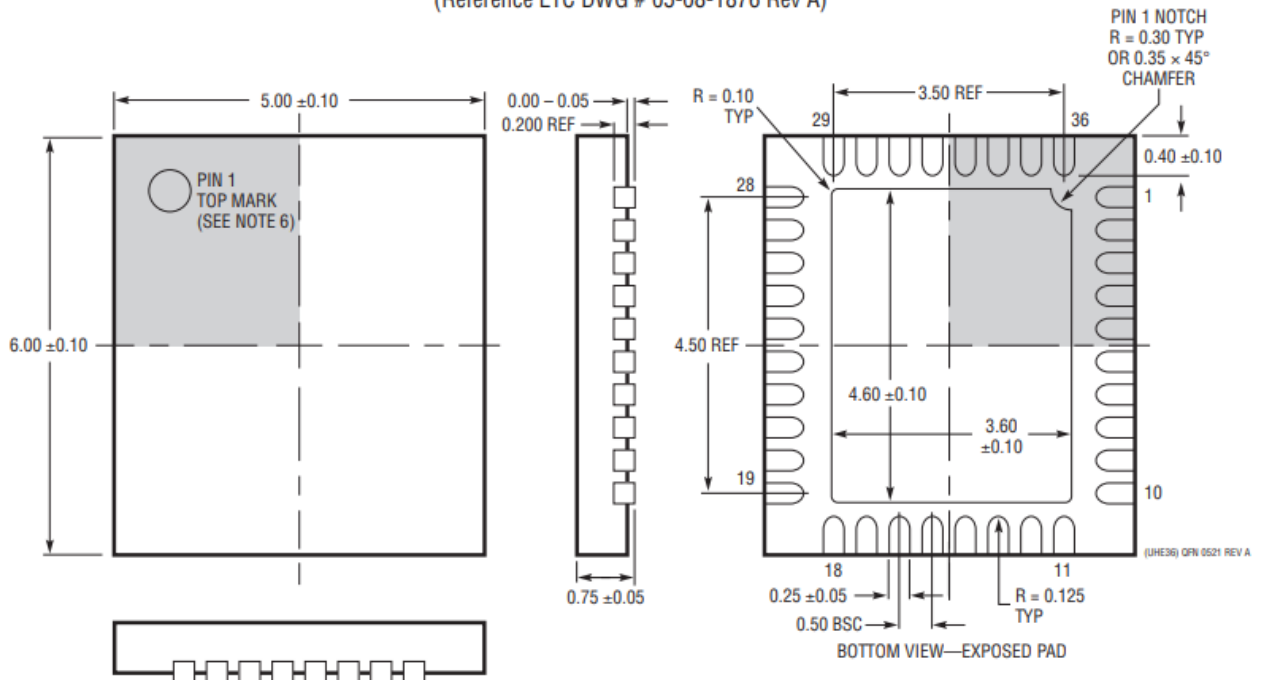
効率、VIN = 34V



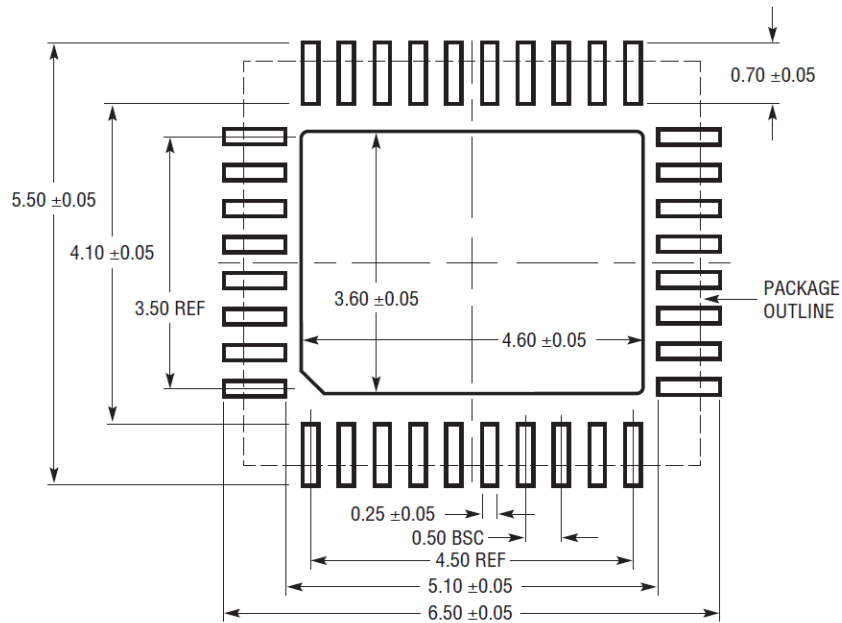
パッケージ



**UHE Package**  
**36-Lead Plastic QFN (5mm × 6mm)**  
 (Reference LTC DWG # 05-08-1876 Rev A)



- NOTE:
1. DRAWING IS NOT A JEDEC PACKAGE OUTLINE
  2. DRAWING NOT TO SCALE
  3. ALL DIMENSIONS ARE IN MILLIMETERS
  4. DIMENSIONS OF EXPOSED PAD ON BOTTOM OF PACKAGE DO NOT INCLUDE MOLD FLASH. MOLD FLASH, IF PRESENT, SHALL NOT EXCEED 0.20mm ON ANY SIDE
  5. EXPOSED PAD SHALL BE SOLDER PLATED
  6. SHADED AREA IS ONLY A REFERENCE FOR PIN 1 LOCATION ON THE TOP AND BOTTOM OF PACKAGE



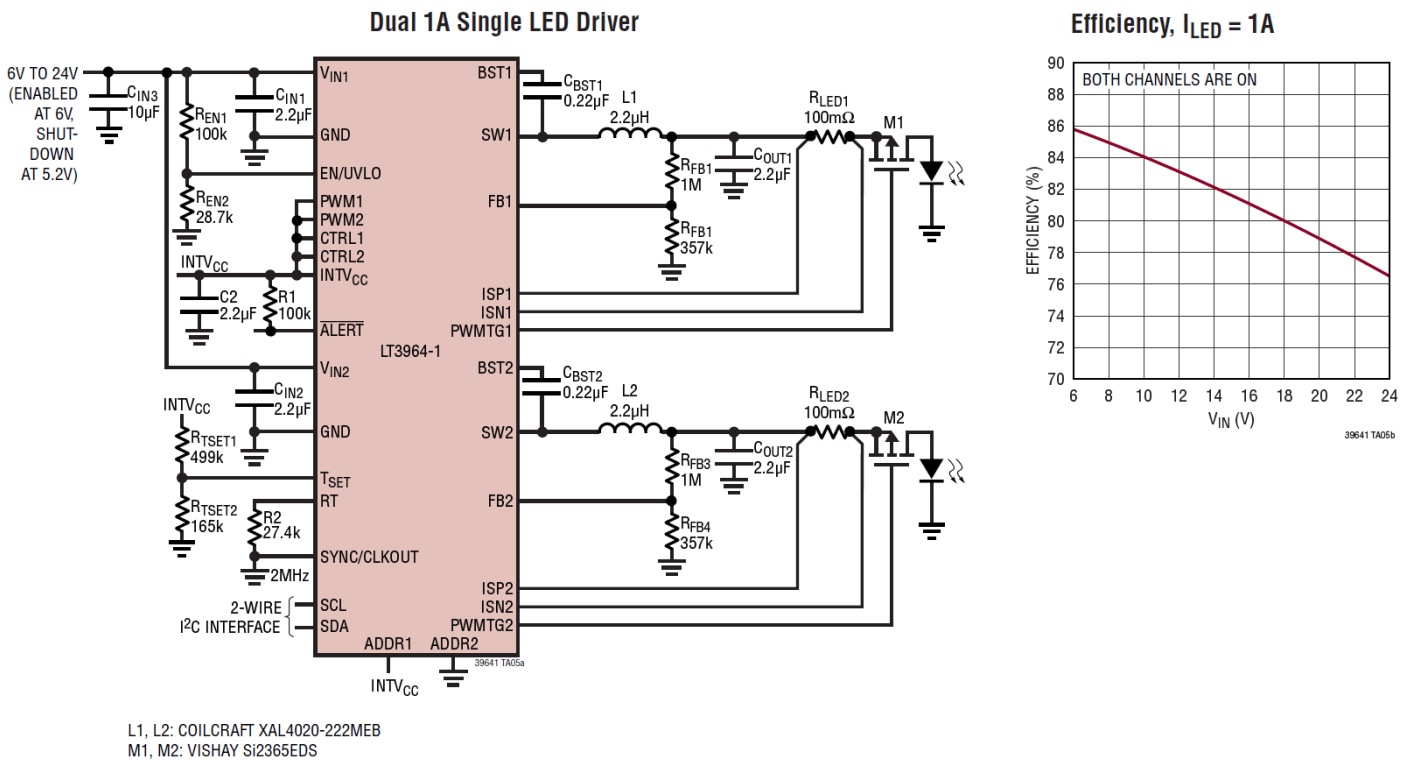
RECOMMENDED SOLDER PAD LAYOUT  
 APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED



## 改訂履歴

版数	改訂日	説明	改訂ページ
0	9/23	Initial Release	—

## 標準的応用例



## 関連製品

製品番号	概要	注釈
<a href="#">LT3922</a>	36V、2A同期整流式昇圧LEDドライバ	V <sub>IN(MIN)</sub> = 2.8V、V <sub>IN(MAX)</sub> = 36V、V <sub>OUT</sub> = 40V、128:1の内部調光と5,000:1の外部調光、I <sub>SD</sub> = 1µA、4mm x 5mm QFN-28
<a href="#">LT3932</a>	36V、2A同期整流式降圧LEDドライバ	V <sub>IN(MIN)</sub> = 3.6V、V <sub>IN(MAX)</sub> = 36V、V <sub>OUT</sub> = 0V~36V、128:1の内部調光および5,000:1の外部調光、I <sub>SD</sub> = 1µA、4mm x 5mm QFN-28
<a href="#">LT3952</a>	60V、4A同期整流式昇圧LEDドライバ	V <sub>IN(MIN)</sub> = 3V、V <sub>IN(MAX)</sub> = 42V、V <sub>OUT</sub> = 0V~60V、5:1の内部調光および4,000:1の外部調光、I <sub>SD</sub> = 1µA、TSSOP-28E
<a href="#">LT3795</a>	スペクトラム拡散周波数変調による3,000:1のPWM調光機能を備えたハイ・サイド110V、1MHzのLEDドライバ	V <sub>IN(MIN)</sub> = 4.5V、V <sub>IN(MAX)</sub> = 110V、V <sub>OUT</sub> = 110VMAX、3000:1のPWM調光、20:1のアナログ調光、I <sub>SD</sub> = < 1µA、TSSOP-28E
<a href="#">LT3956</a>	3,000:1のPWM調光機能を備えた80V <sub>IN</sub> /80V <sub>OUT</sub> 、ISW = 3.3A、1MHzのLEDドライバ	V <sub>IN(MIN)</sub> = 4.5V、V <sub>IN(MAX)</sub> = 80V、V <sub>OUT</sub> = 40VMAX、3000:1のPWM調光、20:1のアナログ調光、I <sub>SD</sub> = < 1µA、5mm x 6mm QFN-36
<a href="#">LT3761</a>	3,000:1のPWM調光機能と内部PWMジェネレータを備えたハイ・サイド100V、1MHzのLEDコントローラ	V <sub>IN(MIN)</sub> = 4.5V、V <sub>IN(MAX)</sub> = 60V、V <sub>OUT</sub> = 80VMAX、3000:1のPWM調光、20:1のアナログ調光、I <sub>SD</sub> = < 1µA、MSOP-16E
<a href="#">LT3755/</a> <a href="#">LT3755-1/</a> <a href="#">LT3755-2</a>	3,000:1のPWM調光機能を備えたハイ・サイド75V、1MHzのLEDコントローラ	V <sub>IN(MIN)</sub> = 4.5V、V <sub>IN(MAX)</sub> = 40V、V <sub>OUT</sub> = 5V~75V、3000:1のPWM調光、20:1のアナログ調光、I <sub>SD</sub> = < 1µA、3mm x 3mm QFN-16およびMSOP-16E
<a href="#">LT3756/</a> <a href="#">LT3756-1/</a> <a href="#">LT3756-2</a>	3,000:1のPWM調光機能を備えたハイ・サイド100V、1MHzのLEDコントローラ	V <sub>IN(MIN)</sub> = 6.0V、V <sub>IN(MAX)</sub> = 100V、V <sub>OUT</sub> = 5V~100V、3000:1のPWM調光、20:1のアナログ調光、I <sub>SD</sub> = < 1µA、3mm x 3mm QFN-16およびMSOP-16E