

2A スイッチと同期機能を備えた デュアル・マルチトポロジー DC/DC コンバータ

特長

- デュアル2Aとシングル500mAの50V内部パワー・スイッチ・チャンネル
- 2A主要チャンネルが構成可能なDC/DCコンバータの種類：降圧、昇圧、SEPIC、ZETA、フライバック、反転
- 500mAスカイフック・チャンネルにより、昇圧した入力電圧を効率的に生成
- 広い入力電圧範囲：2.6V～50V
- UVLOとOVLOをOV/UVピンでプログラム可能
- ソフトスタートをチャンネルごとにプログラム可能
- 固定周波数のPWM(RTピンで設定するか外部クロックに同期)
- 逆位相スイッチングにより入力リップルを低減
- 20ピンTSSOPパッケージ

アプリケーション

- シグナルチェーン用のデュアル・レール電源
- 降圧/降圧、降圧/昇圧、昇圧/昇圧、昇圧/反転、反転/反転、降圧/反転

概要

LT[®]8471は、2A、50Vスイッチ2個と補助の500mAスイッチ1個を内蔵して容易に降圧変換と反転変換を行うデュアルPWM DC/DCコンバータです。2Aのチャンネルは、降圧、昇圧、SEPIC、フライバック、または反転コンバータとしてそれぞれ別々に構成できます。単一の入力レールから正負両方の出力を生成できるので、LT8471は多くのローカル電源設計に最適です。

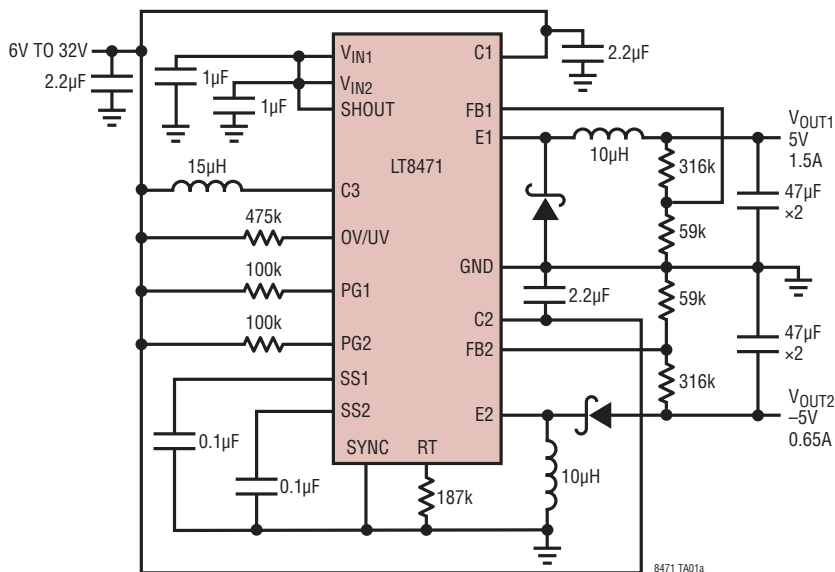
LT8471は調整可能な発振器を内蔵しており、RTピンとグラウンドの間に配置した1本の抵抗で周波数を設定します。さらに、LT8471は外部クロックに同期できます。デバイスの自走周波数または同期スイッチング周波数の範囲は、100kHz～2MHzの間に設定できます。

この他に、周波数フォールドバック、ソフトスタート、パワーグッドなどの機能も内蔵しています。LT8471は20ピンTSSOPパッケージで供給されます。

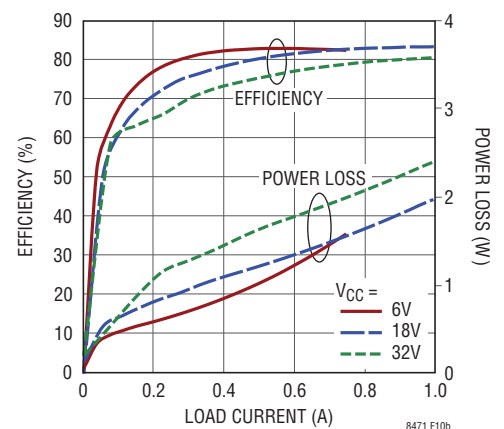
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴは、リニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

6V～32Vから±5V、デュアルDC/DCコンバータ



効率と電力損失負荷は
V_{OUT1}からV_{OUT2}

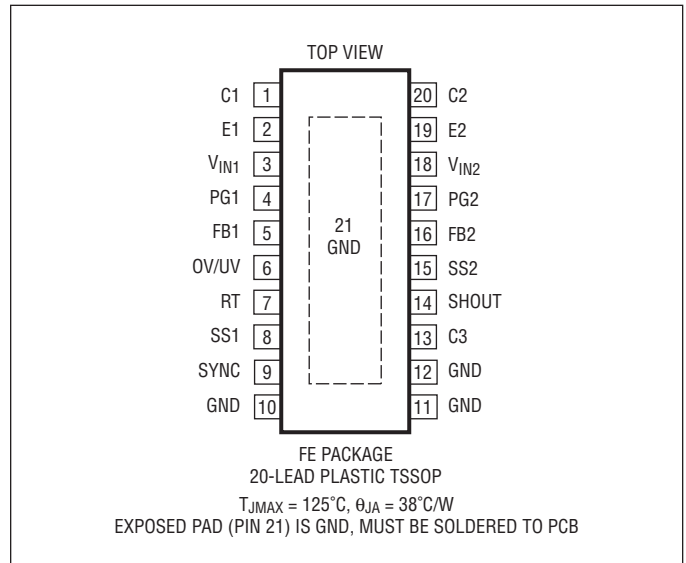


LT8471

絶対最大定格 (Note 1)

V_{IN1} 、 V_{IN2} の電圧	-0.3V ~ 50V
C1、C2 の電圧	-0.4V ~ 50V
E1、E2 の電圧	-60V ~ 50V
V_{C1} から V_{E1} および V_{C2} から V_{E2} の電圧	-0.4V ~ 60V
V_{IN1} から V_{E1} および V_{IN2} から V_{E2} の電圧 ローサイド構成 (Note 6)	-0.4V ~ 40V
ハイサイド構成 (Note 6)	-0.4V ~ 60V
V_{IN1} から V_{C1} および V_{IN2} から V_{C2} の電圧 ハイサイド構成 (Note 6)	-0.4V ~ 40V
C3 の電圧	-0.4V ~ 50V
RT の電圧	-0.3V ~ 5V
SYNC の電圧	-0.3V ~ 5.5V
SS1、SS2	-0.3V ~ 2.5V
FB1、FB2 の電圧	-2.5V ~ 2.5V
PG1、PG2 の電圧	-0.3V ~ 50V
OV/UV の電圧	-0.3V ~ 5V
SHOUT の電圧	-0.3V ~ 50V
動作接合部温度範囲	
LT8471E (Note 2、5)	-40°C ~ 125°C
LT8471I (Note 2、5)	-40°C ~ 125°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10 秒) FE パッケージ	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT8471EFE#PBF	LT8471EFE#TRPBF	LT8471FE	20-Lead Plastic TSSOP	-40°C to 125°C
LT8471IFE#PBF	LT8471IFE#TRPBF	LT8471FE	20-Lead Plastic TSSOP	-40°C to 125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性 ● は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN1} = V_{IN2} = 5\text{V}$ (Note 2)。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Input Voltage (V_{IN1}, V_{IN2})		●	2.6		50	V
Quiescent Current (V_{IN1} , Skyhook Disabled)	$V_{OV/UV} = 1.3\text{V}$, Not Switching			2.2	3.3	mA
Quiescent Current (V_{IN1} , Skyhook Enabled)	$V_{OV/UV} = 1.3\text{V}$, $C3 = 5\text{V}$, Not Switching			2.4	4	mA
Quiescent Current (V_{IN2})	$V_{OV/UV} = 1.3\text{V}$, Not Switching			29	42	μA
Quiescent Current in Shutdown ($V_{IN1} + V_{IN2}$)	$V_{OV/UV} = 0\text{V}$			0.01	1	μA
Positive Feedback Voltage (FB1, FB2)		●	773	789	805	mV
Negative Feedback Voltage (FB1, FB2)		●	-806	-788	-770	mV
Feedback Pin Bias Current (FB1, FB2)	V_{FB} = Positive Feedback Voltage, Current Out of Pin V_{FB} = Negative Feedback Voltage		-100	30 0	200 100	nA nA
Error Amp Transconductances	Primary Channels, $\Delta I = 2\mu\text{A}$			70		μmhos
Error Amp Voltage Gains	Primary Channels			95		V/V
Reference Line Regulation	$2.6\text{V} \leq V_{IN} \leq 50\text{V}$			0.008	0.05	%/V
Switching Frequency, f_{osc}	$R_T = 46.4\text{k}$ $R_T = 732\text{k}$	● ●	1.55 100	1.8 117	2.05 135	MHz kHz
Switching Frequency in Foldback	All Channels. Compared to Normal f_{osc}			1/8		Ratio
Switching Frequency Range	Synchronizing	●	100		2000	kHz
SYNC High Level for Sync		●	1.3			V
SYNC Low Level for Sync		●			0.4	V
SYNC Clock Pulse Duty Cycle	$V_{SYNC} = 0\text{V}$ to 2V		35		65	%
Recommended Minimum SYNC Ratio f_{SYNC}/f_{osc}				$\frac{3}{4}$		Ratio
Switching Phase Between Primary Channels	$R_T = 46.4\text{k}$ $R_T = 732\text{k}$		170 170		200 200	Deg Deg
Skyhook Boost Voltage	$V_{SHOUT} - V_{C2}$, Skyhook Enabled		3.0	4.25	5.4	V
Minimum Switch Off-Time	Primary Channels (Note 7) Skyhook Channel (Note 7)			170 100		ns ns
Minimum Switch On-Time	Primary Channels (Note 7) Skyhook Channel (Note 7)			220 30		ns ns
Switch Current Limit (Primary Channels)	Minimum Duty Cycle (Note 3) Maximum Duty Cycle (Notes 3, 4)	● ●	2.1 1.35	2.55 1.8	3.2 2.5	A A
Switch Current Limit (Skyhook)	(Note 3)	●	400	500	600	mA
Primary Switches V_{CESAT}	I_{C1} or $I_{C2} = 1.5\text{A}$			300		mV
Skyhook Switch V_{CESAT}	$I_{C3} = 250\text{mA}$			250		mV
C1, C2 Leakage Current	$V_{C1} = V_{C2} = 12\text{V}$, $V_{E1} = V_{E2} = 0\text{V}$, $V_{OV/UV} = 0\text{V}$, Current into Pin			0.01	1	μA
C3 Leakage Current	$V_{C3} = 12\text{V}$, $V_{OV/UV} = 0\text{V}$			0.01	1	μA
E1, E2 Leakage Current	$V_{OV/UV} = 0\text{V}$, Current Out of Pin $V_{C1} = V_{C2} = 20\text{V}$, $V_{E1} = V_{E2} = 5\text{V}$ $V_{C1} = V_{C2} = 5\text{V}$, $V_{E1} = V_{E2} = -10\text{V}$			0.01 0.01	1 1	μA μA
Schottky Reverse Leakage	$V_{REVERSE} = 12\text{V}$ $V_{REVERSE} = 50\text{V}$			0.01 0.02	1 2	μA μA
Schottky Forward Voltage	$I_{DIODE} = 100\text{mA}$			650		mV

電気的特性 ● は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN1} = V_{IN2} = 5\text{V}$ (Note 2)。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
起動特性						
Soft-Start Charge Current	$V_{SS1}, V_{SS2} = 50\text{mV}$, Current Flows Out of SS1, SS2 Pins	●	5.5	8.5	11.5	μA
OV/UV Current for OVLO	Current into OV/UV Pin. $V_{OV/UV}$ Internally Clamped to 1.37V, Current Rising	●	76	80	84	μA
OV/UV Pin Bias Current	$V_{OV/UV} = 1\text{V}$			0.01	0.5	μA
OV/UV Minimum Input Voltage High	Active Mode, OV/UV Rising Active Mode, OV/UV Falling	●	1.165	1.215	1.265	V
		●	1.13	1.18	1.22	V
OV/UV Input Voltage Low	Shutdown Mode	●			0.3	V
FB Pin Threshold for Power Good (Positive Output Voltage)	FB Rising FB Falling	●	715	740	765	mV
		●	708	730	752	mV
FB Pin Threshold for Power Good (Negative Output Voltage)	FB Falling FB Rising	●	-766	-736	-706	mV
		●	-755	-727	-699	mV
PG1, PG2 Voltage Output Low	$V_{FB} = 0.6\text{V}$, $I_{PG} = 250\mu\text{A}$			0.32	0.6	V
PG1, PG2 Leakage	$V_{PG1}, V_{PG2} = 12\text{V}$, PG Driver Off			0.01	1	μA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LT8471Eは、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT8471Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全範囲で保証されている。

Note 3: 設計か、静的テストとの相関によって保証されている電流制限値。

Note 4: 電流制限は1MHzの等価スイッチング周波数で測定される。

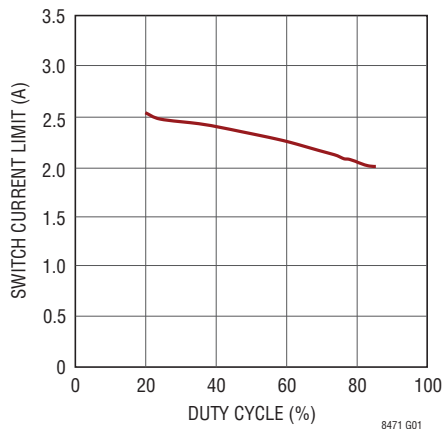
Note 5: このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

Note 6: ローサイド構成とハイサイド構成については、スイッチ構成とスカイフック・レギュレータのセクションで説明されている。

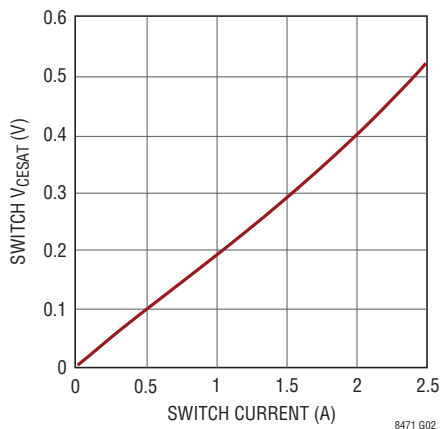
Note 7: スイッチの最小オン時間と最小オフ時間は設計によって保証されている。

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

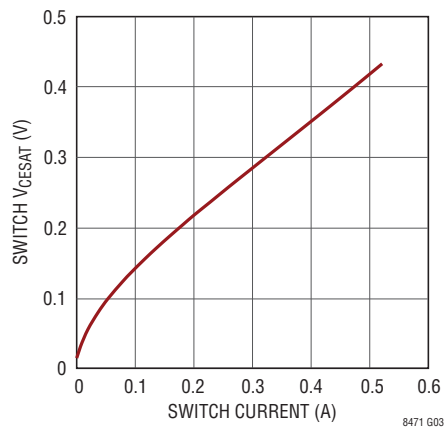
500kHzでの主スイッチ電流制限



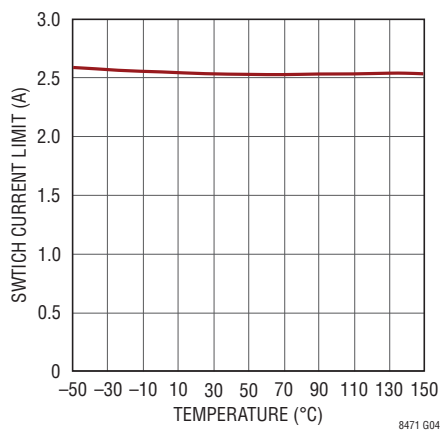
CH1、CH2スイッチ V_{CESAT}



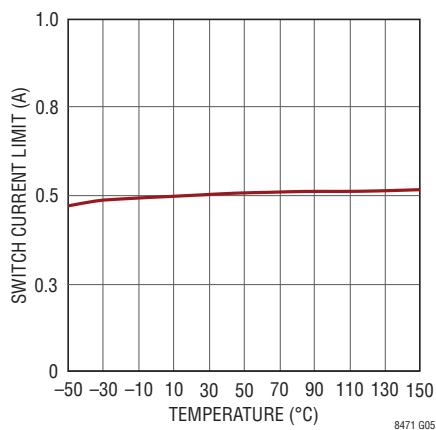
スカイフック・スイッチ V_{CESAT}



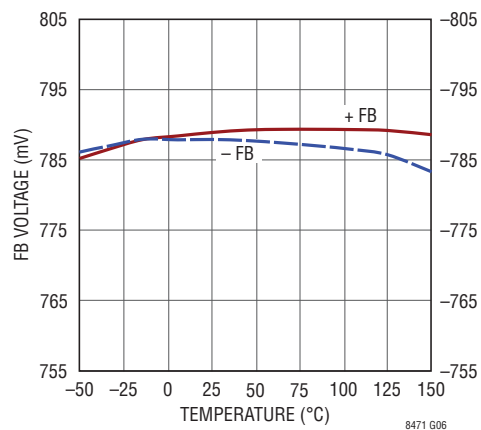
最小デューティ・サイクル時の
スイッチ電流制限



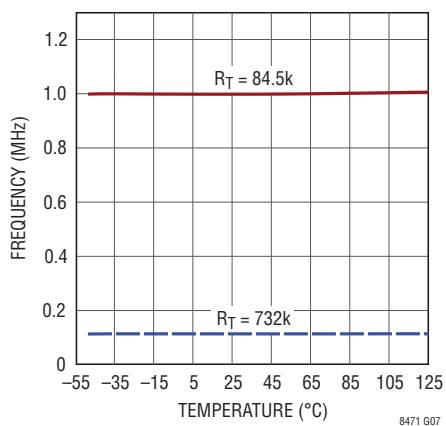
スカイフックの電流制限と温度



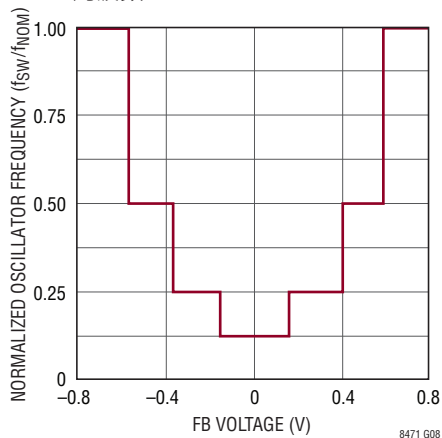
帰還電圧



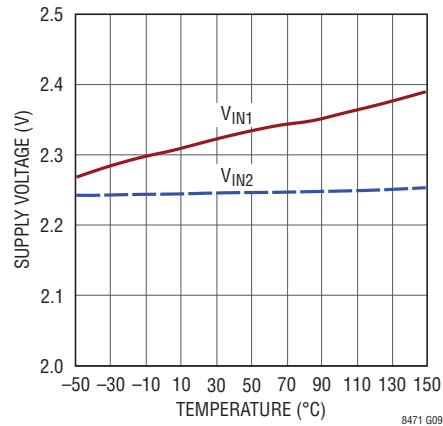
発振器周波数



ソフトスタート時のスイッチング
周波数



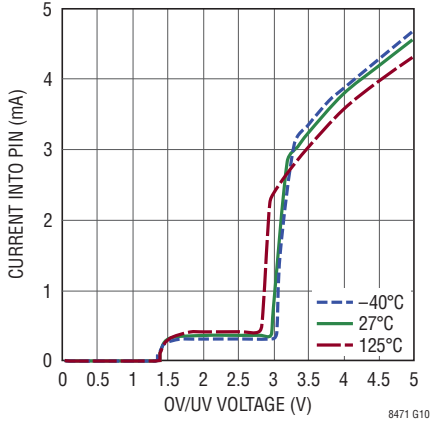
V_{IN1} と V_{IN2} の内部 UVLO



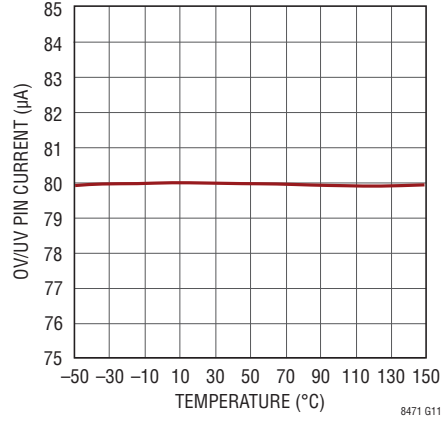
LT8471

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

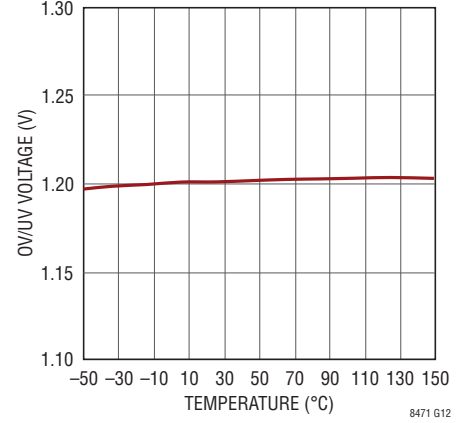
OV/UVピンの電流



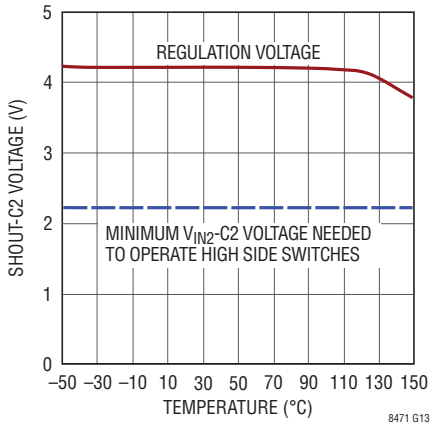
OV/UVの過電圧しきい値



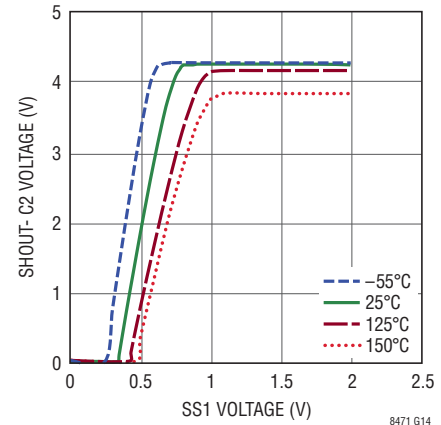
OV/UVの低電圧しきい値



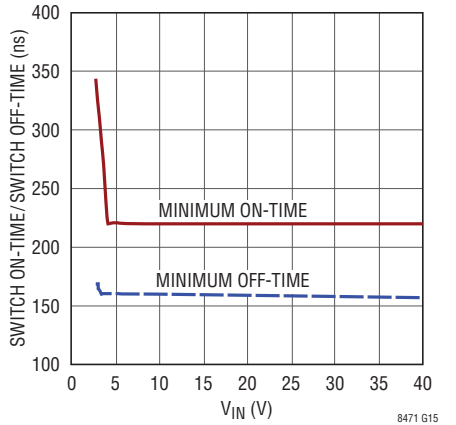
SHOUT-C2のレギュレーション電圧と温度



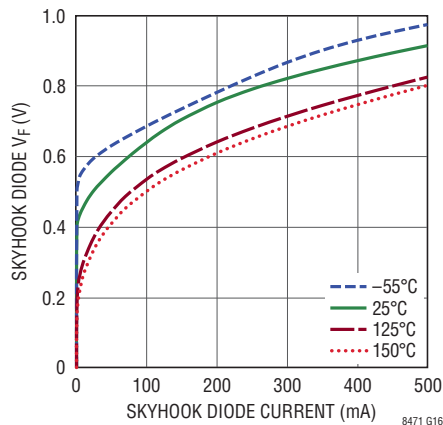
SHOUT-C2の電圧とSS1



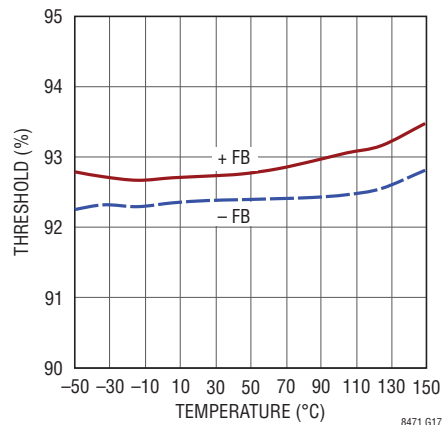
スイッチの最小オン時間/オフ時間



スカイフック・ダイオードの順方向電圧



PGのしきい値と温度 (FB 下降時)



ピン機能

C1、C2 (ピン1/ピン20) : コレクタ・ピン。これらは主内部NPN パワースイッチのコレクタです。どちらかのピンをDC電圧に接続する場合、ローカルにバイパスする必要があります。どちらかがスイッチング・ピンであれば、そのピンに接続されるトレースの面積を小さくしてEMIを減らします。スカイフック・チャンネルを使用する場合、C2ピンをスカイフック・チャンネルの入力電圧に接続する必要があります。

C3 (ピン13) : スカイフック・コレクタ・ピン。これはスカイフック・チャンネルの内部NPNパワースイッチのコレクタです。スカイフック・チャンネルを使用する場合、このピンに接続されるメタル・トレースの面積を小さくして、EMIを減らします。スカイフック・チャンネルを使用しない場合、C3ピンをGNDに接続します。

E1、E2 (ピン2/ピン19) : エミッタ・ピン。これらは主内部NPNパワースイッチのエミッタです。接地しない限り、これらのピンに接続されるトレースの面積を小さくして、EMIを減らします。

FB1、FB2 (ピン5/16) : 主要チャンネルの帰還ピン。 V_{OUT} 、FB およびGNDの間に抵抗分割器を接続して出力電圧を設定します。

GND (ピン10/11/12、露出パッドのピン21) : グランド。全てのグランド・ピンはローカル・グランド・プレーンに直接半田付ける必要があります。パッケージの露出した金属パッドにより、グランドへの電氣的接触とプリント回路基板への十分な熱的接触の両方が実現されます。

OV/UV (ピン6) : 過電圧/低電圧ピン。デバイスをイネーブルするには1.215V (標準)以上に接続します。シャットダウンするにはグランドに接続します。外付け抵抗分割器を接続して、UVLOおよびOVLOとして構成することができます。詳細については「アプリケーション情報」のセクションを参照してください。

PG1、PG2 (ピン4/17) : パワーグッド・ピン。プルアップ抵抗をこれらのピンに接続します。これらのオープン・ドレイン出力ピンは、それらに対応する出力電圧がそれらの(外付け帰還抵抗によって設定された)目標出力電圧を7.5%以上下回ると“L”に引き下げられます。出力電圧が目標電圧の92.5%を上回ると対応するPGピン・ドライバがオフするので、PGピンの電圧が上昇し、安定化出力電圧がグッドであることを示します。

RT (ピン7) : タイミング抵抗ピン。スイッチング周波数を調整します。このピンからグランドに抵抗を接続して、周波数を固定自走レベルに設定します。このピンはフロート状態にしないでください。

SHOUT (ピン14) : スカイフック出力電圧ピン。これは内部ショットキ・ダイオードのカソードであり、スカイフック昇圧コンバータの出力です。

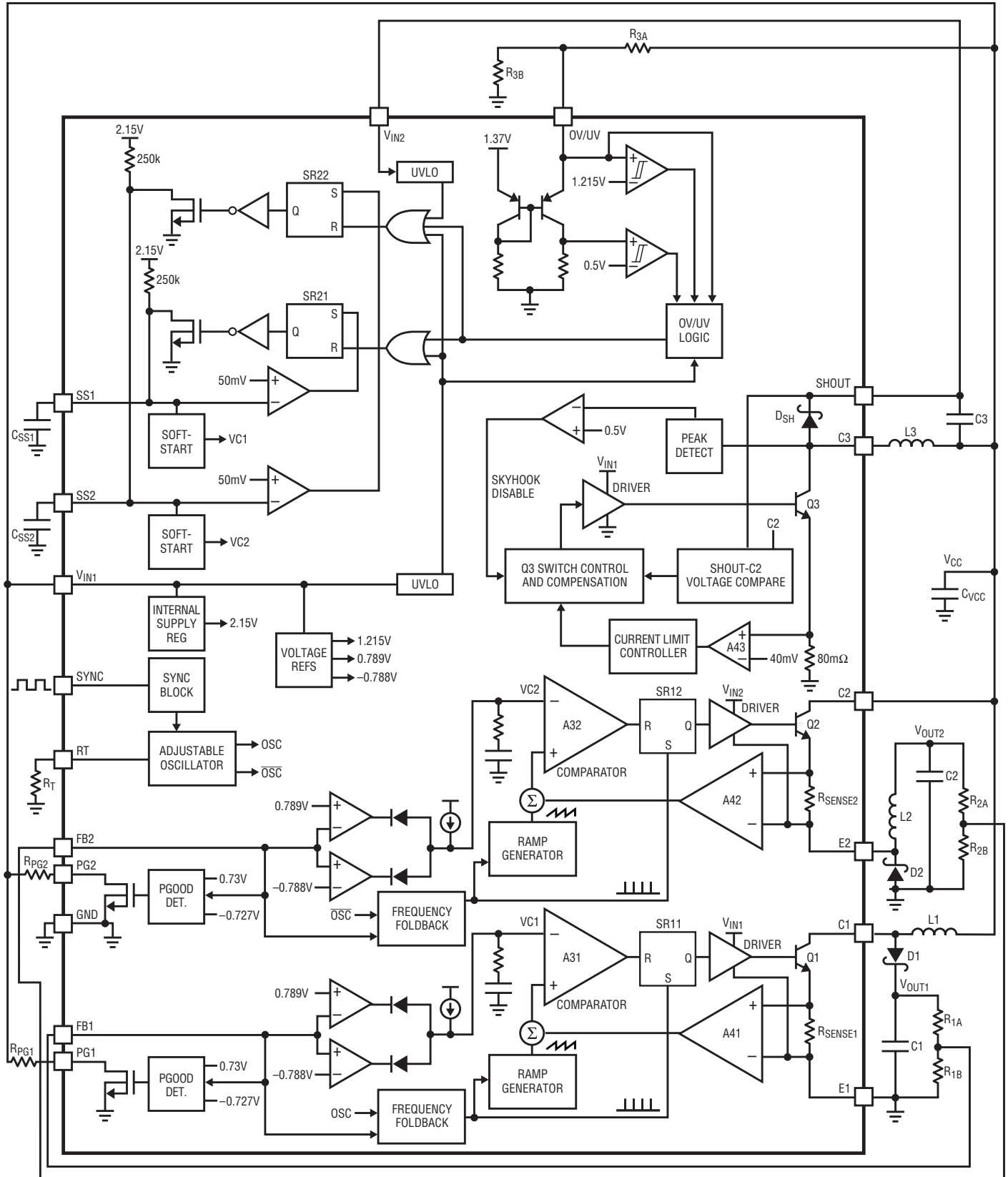
SS1、SS2 (ピン8/ピン15) : ソフトスタート・ピン。ソフトスタート・コンデンサを各ピンに接続します。起動すると、SSピンは(公称)250k抵抗により約2.15Vまで充電されます。

SYNC (ピン9) : スwitching周波数を外部クロックに同期させるには、単にこのピンをクロックで駆動します。クロックの“H”電圧レベルは1.3Vを超える必要があります、“L”電圧レベルは0.4V未満である必要があります。このピンを0.4V未満にドライブすると、内部自走クロックに戻ります。詳細については「アプリケーション情報」のセクションを参照してください。

V_{IN1} (ピン3) : 入力電源ピン1。これは主要チャンネル1およびスカイフック・チャンネルの電源ピンです。このピンは全チャンネルに共通の追加回路にも給電します。どのチャンネルが動作するにも V_{IN1} が2.6Vを上回る必要があります。 V_{IN1} はローカルにバイパスする必要があります。

V_{IN2} (ピン18) : 入力電源ピン2。これは主要チャンネル2の電源ピンで、チャンネル2が使われているときは2.6Vを上回る必要があります。 V_{IN2} はローカルにバイパスする必要があります。

ブロック図



8471 BD

8471fb

動作

LT8471には2つの主要チャンネルがあり、それぞれ2A パワースイッチを備えています。1つのスカイフック・チャンネルも利用可能で、500mA パワースイッチを備えており、降圧変換中の主要チャンネルを補助します。 V_{IN1} とE1(または V_{IN2} とE2)の間の最大電圧は、E1(またはE2)が接地されているとき40Vです。これが当てはまるのは、昇圧、SEPIC、フライバックおよびデュアル・インダクタ反転トポロジーの場合です。 V_{IN1} とE1(または V_{IN2} とE2)の間の最大許容電圧は、降圧、ZETA やシングル・インダクタ反転トポロジーなどで、E1(またはE2)がトグル可能なとき60Vです。

主要チャンネル

2つの主要チャンネル(1と2)はそれぞれ独立に、昇圧、降圧、SEPIC、ZETA、フライバックまたは反転のDC/DCコンバータとして構成して、種々のアプリケーションに適応させることができます。両方のチャンネルとも、固定周波数の電流モード制御方式を使って入力レギュレーションと負荷レギュレーションを行います(ブロック図を参照)。チャンネル1のクロックは、内部発振器または(SYNCピンがトグルしていれば) SYNCピンと同位相になります。トランジェント・スイッチング・スパイクを減らすため、チャンネル2のクロックはチャンネル1のクロックに対して約180°位相がずれます。

各クロックの位相の開始点で、SRラッチ(ブロック図のSR11/SR12)がセットされ、対応するチャンネルの内部パワースイッチ(ブロック図のQ1/Q2)をオンします。アンプ(ブロック図のA41/A42)とコンパレータ(ブロック図のA31/A32)が内部パワースイッチを流れる電流をモニタし、電流が V_{C1}/V_{C2} の電圧によって決まるレベルに達するとスイッチをオフします。エラーアンプはFB1/FB2ピンに接続された外付け抵抗分割器を介して出力電圧を測定し、 V_{C1}/V_{C2} 電圧をサーボ制御します。エラーアンプの出力(V_{C1}/V_{C2})が増加すると出力に供給される電流が増加します。エラーアンプの出力が減少すると供給される電流が減少します。 V_{C1}/V_{C2} 電圧の内部クランプにより電流が制限されます。

両方の主要チャンネルにパワーグッド・コンパレータが備わっており、対応するFBピンの電圧がそのレギュレーション値の92.5%になるとトリップします。PG1出力とPG2出力はオープン・ドレインのNチャンネルMOSFETデバイスでドライブされ、対応する出力がレギュレーション状態になるとオフするので、外付け抵抗でPG1/PG2ピンを“H”にプルアップすることができます。PG1ピンとPG2ピンの状態は、対応するチャンネルがイネーブルされており、 V_{IN1} が2.6Vを上回っている間だけ有効です。

スカイフック・チャンネル

どちらかのチャンネルが降圧コンバータまたはシングル・インダクタ反転コンバータに構成される場合、対応する V_{IN} ピンを入力電圧 V_{CC} より上に昇圧する必要があります。昇圧された電源は適当なQ1および/またはQ2 NPNパワースイッチへのベース電流を供給します。スカイフック・チャンネルはこの昇圧された電圧をSHOUTピンに供給します。このピンは必要に応じて V_{IN2} および/または V_{IN1} にも接続する必要があります。

スカイフックは固定周波数の電圧モード昇圧コンバータで、ショットキ・ダイオードをチップに内蔵しています。スカイフック出力SHOUTは、固定電圧(標準4.25V)だけC2ピンより高い電圧に安定化されます。このピンはDC電圧(普通は V_{CC})に接続する必要があります。スカイフックが不要であれば、C3ピンをGNDに接続してディスエーブルすることができます。これにより、 V_{IN1} から流れる電流が減少します。スカイフック・チャンネルの正しい使い方については、「アプリケーション情報」のセクションを参照してください。

スカイフックは以下のように動作します。エラーアンプが、SHOUT-C2電圧コンパレータを介して出力電圧(SHOUT)を測定し、内部制御電圧をサーボ制御します。制御電圧により、Q3パワースイッチのサイクルごとのオン時間が決まり、したがってSHOUTに供給される電流量が決まります。ループ補償はチップに内蔵されています。コンパレータA43は、過電流状態を検出するためにパワースイッチQ3の電流をモニタします。500mA(標準)を超える電流が検出されると、スイッチQ3が直ちにオフします。

起動動作

LT8471がクリーンに起動できるようにいくつかの機能が備わっています。

- まず、内部電圧リファレンスがOV/UVピンの電圧をモニタし、精密なターンオン電圧範囲を与えます。外付け抵抗(または抵抗分割器)を入力電源からOV/UVピンに接続することにより、ユーザーが低電圧および過電圧ロックアウト機能を設定できます。
- 次に、ソフトスタート回路が主要チャンネルのスイッチ電流をゆっくりランプアップさせ、スカイフック・チャンネルのデューティ・サイクルをゆっくりランプアップさせます。デバイスがシャットダウンから復帰するとき、外部SSコンデンサが最初に放電します(OV/UVピンのグリッチと遅いランピング

動作

に対して保護します)。次に、内部250k抵抗がSSピンを約2.15Vまでプルアップします。外部コンデンサを各SSピンに接続して、ピンの電圧ランプレートを設定することができます。ソフトスタート・コンデンサの標準値は100nF～1μFの範囲です。

- 最後に、主要チャンネルのスイッチング周波数は、対応するFBピンの電圧が一定のしきい値を下回ると1/2、1/4、または1/8にフォールドバックされます(「標準的性能特性」のセクションを参照)。この機能により、デバイスが実現できる最小デューティ・サイクルが減少するので、起動時のスイッチ電流の制御が向上します。出力に供給するのに使える電

流を増やすため、フォールドバックの間スロープ補償機能はディスエーブルされます。

サーマル・シャットダウン動作

ブロック図にはサーマル・シャットダウン回路は示されていません。デバイスの温度が約164°Cを超えると、SR21とSR22のラッチがセットされます。温度が約162.5°Cを下回った後、全ソフトスタート・サイクルが開始されます。サーマル・シャットダウン回路はパワースイッチおよびLT8471に接続された外付け部品を保護します。

アプリケーション情報

入力電源の要件

V_{IN1} はLT8471の主電源です。これは、チャンネル1、スカイフック・チャンネル、および両方のチャンネルの内部制御およびバイアス回路の大部分に給電します。また、LT8471のどのチャンネルをイネーブルする場合にも起動させる必要があります。 V_{IN2} はチャンネル2の電源で、チャンネル2を使用するときだけ起動させる必要があります。 V_{IN2} が起動していないとき、チャンネル2はシャットダウンします。

スイッチ構成とスカイフック・レギュレータ

主要チャンネルのNPNパワースイッチは、ローサイド構成またはハイサイド構成に接続することができます。ローサイド接続は、スイッチがオンしている間インダクタの低い方の電圧側にパワースイッチがある場合です。昇圧、SEPIC、フライバックおよびデュアル・インダクタ反転の各構成はローサイド・パワースイッチを使います。逆に、ハイサイド接続は、スイッチがオンしている間インダクタの高い方の電圧側にパワースイッチがある場合です。降圧構成、ZETA構成およびシングル・インダクタ反転構成はハイサイド・パワースイッチを使います。チャンネル1とチャンネル2はハイサイドまたはローサイドのスイッチングに構成することができます。他方と同じ構成にする必要はありません。

ローサイド構成では、Eピンは一般にグラウンドに接続し、対応するCピンはトグルします。対応するチャンネルの V_{IN} は2.6V～40Vの範囲で動作する必要があります。

ハイサイド構成では、Cピンを正DC電源に接続する必要があります。対応するEピンはトグルします。チャンネルの V_{IN} ピンは対応するCピンより少なくとも2.2V(標準)高くして、NPNパワースイッチのベースを十分ドライブします。ハイサイド・スイッチを使って構成する場合、チャンネルの V_{IN} は、グラウンドの50V上、対応するEピンの電圧の60V上、および対応するCピンの電圧の40V上まで動作することができます。

スカイフック昇圧レギュレータは、ハイサイド・スイッチ・トポロジーを補助する必要がある場合、追加の V_{IN} 電圧を与えるのに利用することができます。イネーブルされているとき、スカイフック出力電圧SHOUTはC2ピンの電圧より4.25V(標準)上に安定化されます。アプリケーションの入力電圧が6V～32Vの場合の一例を図1に示します。スカイフック昇圧コンバータは、SHOUT、 V_{IN1} および V_{IN2} を10.25V～36.25Vに安定化し、 V_{IN1} ピンと V_{IN2} ピンが確実にC1ピンおよびC2ピンより標準で4.25V高くなるようにします。スカイフック・レギュレータの詳細については、以下のセクションで説明します。

アプリケーション情報

内部の低電圧ロックアウト

LT8471は、 V_{IN1} と V_{IN2} のどちらかの電源電圧が最小動作レベル(それぞれ標準で約2.35Vと2.25V)を下回らないかモニタします。

V_{IN1} が低いことが検出されると、全てのパワースイッチが非アクティブになり、十分な V_{IN1} 電圧が持続すると、SS1とSS2の両方のソフトスタート・コンデンサが放電します。 V_{IN1} が高いことが検出された後、チャンネル1のパワースイッチが再度イネーブルされ、SS1の充電が始まります。

V_{IN2} が低いことが検出されると、チャンネル2のパワースイッチが非アクティブになり、十分な V_{IN1} 電圧が持続すると、SS2のソフトスタート・コンデンサが放電します。 V_{IN1} と V_{IN2} の両方が高いことが検出された後、チャンネル2のパワースイッチが再度イネーブルされ、SS2の充電が始まります。

発振器

内部の自走発振器によりLT8471の動作周波数を設定することができます。SYNCピンを“L”(<0.4V)にドライブすると、動作周波数は、RTピンからグラウンドに接続した抵抗によって設定されます。内部で調整済みのタイミング・コンデンサがデバイスの内部にあります。発振器周波数は次式を使って計算されます。

$$f_{osc} = \frac{85.5}{R_T + 1}$$

ここで、 f_{osc} の単位はMHz、 R_T の単位はk Ω です。逆に、 R_T (k Ω)は次式を使って望みの周波数(MHz)から計算することができます。

$$R_T = \frac{85.5}{f_{osc}} - 1$$

クロックの同期

LT8471の動作周波数は外部クロック信号源に同期させることができます。外部信号源と同期させるには、デジタル・クロック信号をSYNCピンにそのまま入力します。LT8471はSYNCピンのクロック周波数で動作します。LT8471は、自走クロックの数サイクルの間SYNCが“L”にドライブされた後、内部自走発振器によるクロックに切り替わります。

SYNCを長時間“H”にドライブすると実効的に動作クロックを停止し、ラッチのSR11とSR12がセットされるのを防ぎます(ブロック図を参照)。その結果、LT8471のスイッチング動作が停止し、全てのパワースイッチがオフします。

SYNC信号のデューティ・サイクルは、適切に動作させるには35%～65%でなければなりません。また、SYNC信号の周波数は、次の2つの条件を満たす必要があります。

1. 自走発振器をイネーブルするために“L”に設定する以外は、SYNCを100kHz～2MHzの周波数範囲の外側でトグルさせてはいけません。
2. SYNC周波数は自走発振器の周波数 f_{osc} より常に高くすることができますが、 f_{osc} より25%低い周波数より低くならないようにします。

動作周波数の選択

コンバータの動作周波数を選択する際の検討事項がいくつかあります。まず、どのスペクトル・ノイズも許容できない敏感な周波数帯は避けることです。たとえば、RF通信機能を搭載する製品では、455kHzのIF周波数はどんなノイズに対しても敏感なので、600kHzを越すスイッチングが望まれます。また、ある通信方式では1.1MHzが敏感なので、この場合は1.5MHzのスイッチング・コンバータ周波数を採用することができます。2つ目の検討事項はコンバータの物理的サイズです。動作周波数が増えるにつれ、インダクタとフィルタ・コンデンサの値とサイズが減少します。トレードオフは効率です。なぜなら、NPNのベース電荷(電力と熱計算のセクションを参照)、ショットキ・ダイオードの電荷、および他の容量性損失要因に起因するスイッチング損失が周波数に比例して増加するからです。

ソフトスタート

LT8471は起動時のピーク・スイッチ電流を制限するソフトスタート回路を備えています。スイッチング・レギュレータでは、起動時に V_{OUT} がその最終値から大きく外れているため帰還ループが飽和するので、本質的に起動電流が高くなります。レギュレータは出力コンデンサをできるだけ速く充電しようとするので、大きなピーク電流が生じます。

起動電流は、外部コンデンサ(標準で100nF～1 μ F)をSS1ピンとSS2ピンに接続して制限することができます。コンデンサは、デバイスがアクティブになると、内部の250k抵抗によって

アプリケーション情報

約2.15Vまでゆっくり充電されます。SS1の電圧が約0.8Vを下回ると、スカイフック・チャンネルのデューティ・サイクルが減少し、約1.1Vより下ではチャンネル1の電流制限が減少します。SS2の電圧が約1.1Vを下回ると、チャンネル2の電流制限が減少します。こうして、SS電圧が徐々にランプすると、主要チャンネルの電流制限とスカイフック・チャンネルのデューティ・サイクルも徐々に増加します。これにより、起動電流を制限しつつ、各チャンネルの出力コンデンサをその最終値に向かって徐々に充電することができます。

シャットダウン(OV/UVピン)、内部低電圧ロックアウト(UVLO)またはサーマル・ロックアウトが生じた場合、ソフトスタート・コンデンサは再び充電を始める前に50mVより下まで自動的に放電するので、チップが非アクティブになるたびに確実にソフトスタートが行われます。

シャットダウン

チップをイネーブルおよびディスエーブルするにはOV/UVピンを使います。正しく構成されていると、次のセクションで詳しく説明するように、OV/UVピンは低電圧と過電圧の両方の検出器として機能することができます。OV/UV電圧が1.215V(標準)を下回ると、図1に示されているように、スイッチング動作がディスエーブルされます(ロックアウト状態)。OV/UV

が300mVを下回ると、暗電流が非常に低くなり、デバイスは完全にシャットダウンします。1.215V~1.37Vの電圧では、デバイスは通常動作にイネーブルされます(ACTIVE状態)。OV/UVピンは約1.37Vに内部でクランプされており、必ず抵抗を介して接続して電流を制限します。OV/UVピンの電流が80 μ A(標準)を超えると、スイッチングがディスエーブルされ、デバイスはロックアウト状態に入ります。「標準的性能特性」のセクションのOV/UVピンの電流のグラフを参照してください。

ロックアウト状態では、パワースイッチがディスエーブルされ、SR21とSR22のラッチがセットされます。これにより、アクティブ動作がイネーブルされるまで、ソフトスタート・コンデンサが放電します。パワースイッチがディスエーブルされても、OV/UV電圧がシャットダウンしきい値の近くまたはそれより下になるまで、ロックアウト状態は必ずしも暗電流を減らしません。

1.37Vのクランプ回路のため、OV/UVは常に抵抗を介して接続して電流を制限します。過電圧機能と低電圧機能を使わない場合、電流制限抵抗を介してOV/UVピンをデジタルでドライブすることができます。

LT8471の過電圧ロックアウト(OVLO)および/または低電圧ロックアウト(UVLO)の構成方法を図2に示します。コンパレータCUVLOは、OV/UVピンを1.215V(上昇時)および1.18V

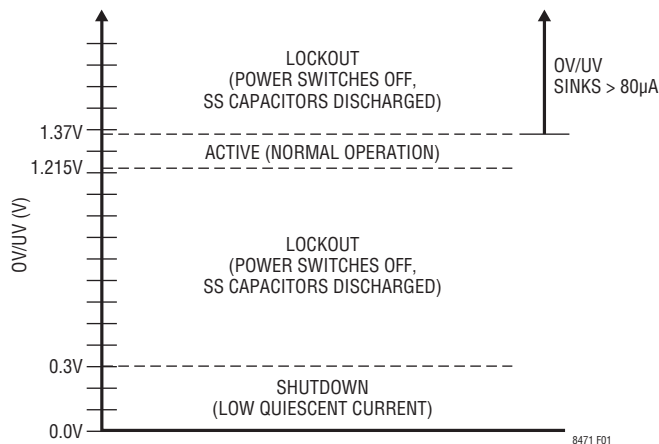


図1. チップの状態とOV/UV電圧

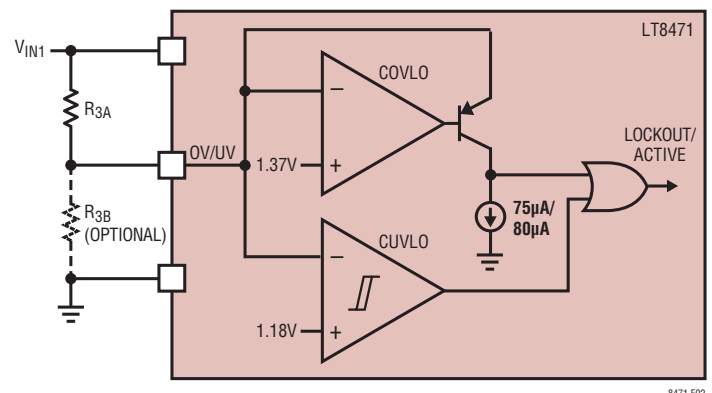


図2. 設定可能なOVLOとUVLO

アプリケーション情報

(下降時)の標準しきい値と比較して、低電圧状態を検出します。COVLOコンパレータは、OV/UVピンの電流を80μA(上昇時)および75μA(下降時)の標準しきい値と比較して、過電圧状態を検出します。

UVLO機能および/またはOVLO機能を使用する理由として、以下のことが考えられます。スイッチング・レギュレータは電源から一定の電力を引き出すため、電源電圧が低下するにつれ、電源電流が増加します。これはソースからは負の抵抗性負荷のように見え、低ソース電圧状態では、ソースが電流制限したりラッチアップを生じたりするおそれがあります。UVLOは、これらの問題が発生する可能性がある電源電圧でレギュレータが動作しないようにします。入力電源電圧が望ましいレベルを超えてオーバーシュートする場合、OVLO機能を使ってスイッチング・レギュレータを停止します。

一例として、VIN1の過電圧と低電圧のしきい値は、R3AとR3Bを適切に選択して独立に設定することができます。以下の式を使って抵抗値を決定します。

$$R_{3A} = \left(\frac{V_{OVLO+}}{80\mu A} \right) - \left(\frac{1.37 \cdot V_{UVLO-}}{1.18 \cdot 80\mu A} \right)$$

$$R_{3B} = \left(\frac{1.18}{V_{UVLO-} - 1.18} \right) \cdot R_{3A}$$

ここで、

V_{OVLO+}は望みの上昇時OVLOしきい値です。

V_{UVLO-}は望みの下降時UVLOしきい値です。

R_{3A}とR_{3B}を選択したら、以下の式を使ってUVLOとOVLOの上昇時と下降時のしきい値を決定することができます。

$$V_{OVLO+} = 1.37 \cdot \left(\frac{R_{3A} + R_{3B}}{R_{3B}} \right) + 80\mu A \cdot R_{3A}$$

$$V_{OVLO-} = 1.37 \cdot \left(\frac{R_{3A} + R_{3B}}{R_{3B}} \right) + 75\mu A \cdot R_{3A}$$

$$V_{UVLO+} = 1.215 \cdot \left(\frac{R_{3A} + R_{3B}}{R_{3B}} \right)$$

$$V_{UVLO-} = 1.18 \cdot \left(\frac{R_{3A} + R_{3B}}{R_{3B}} \right)$$

ここで、

V_{OVLO+}とV_{OVLO-}はそれぞれ上昇時と下降時のOVLOしきい値です。

V_{UVLO+}とV_{UVLO-}はそれぞれ上昇時と下降時のUVLOしきい値です。

OVLOとUVLOのしきい値電圧の選択では、いくつかの制限があります。

1. UVLOのしきい値は、入力電源の最小動作電圧より高くなるように少なくとも2.6V必要です。UVLO機能が不要であれば、R_{3B}を省くことができ、R_{3A}を次のように計算することができます。

$$R_{3A} = \left(\frac{V_{OVLO+} - 1.37V}{80\mu A} \right)$$

2. 次の関係を満たす必要があります。

$$\frac{V_{OVLO+}}{V_{UVLO-}} > \frac{1.37}{1.18} = 1.161$$

V_{OVLO}とV_{UVLO}の比が1.161に近づくとつれ、R_{3A}とR_{3B}に必要な抵抗値が小さくなるので、動作電流が増加します。

アプリケーション情報

次の例は、5V～15Vの範囲から外れた V_{IN1} の電圧に対してLT8471をディスエーブルするように R_{3A} と R_{3B} を選択する方法を示しています。

まず、OVLOとUVLOのしきい値の比が1.161より大きいことを確認します。ここでは、比が $15V/5V = 3V$ であり、述べたばかりの2番目の規則を満たします。

次の計算を行います。

$$R_{3A} = \frac{15V}{80\mu A} - \frac{1.37 \cdot 5V}{1.18 \cdot 80\mu A} = 114.9k$$

R_{3A} が118kの標準抵抗値になるように選択します。次の計算をおこないます。

$$R_{3B} = \left(\frac{1.18V}{5V - 1.18V} \right) \cdot 118k = 36.5k$$

R_{3B} が36.5kの標準抵抗値になるように選択します。

R_{3A} と R_{3B} に対して標準値の抵抗を選択したら、前に与えられた式を使って最終しきい値を計算します。

$$V_{OVLO+} = 1.37 \cdot \left(\frac{118k + 36.5k}{36.5k} \right) + 80\mu A \cdot 118k = 15.24V$$

$$V_{OVLO-} = 1.37 \cdot \left(\frac{118k + 36.5k}{36.5k} \right) + 75\mu A \cdot 118k = 14.65V$$

$$V_{UVLO+} = 1.215 \cdot \left(\frac{118k + 36.5k}{36.5k} \right) = 5.14V$$

$$V_{UVLO-} = 1.18 \cdot \left(\frac{118k + 36.5k}{36.5k} \right) = 4.99V$$

出力電圧の設定(主要チャンネル)

出力電圧は、出力とFBピンの間に接続した抵抗分割器を使用して設定します。次式に従って、1%またはそれより精度の高い抵抗を選択します。

$$R_A = R_B \cdot \left(\frac{V_{OUT}}{V_{FB}} - 1 \right)$$

ここで、 V_{FB} は帰還電圧です(正の V_{OUT} の場合は標準0.789V、負の V_{OUT} の場合は標準-0.788V)。参照名はブロック図に示されているとおりです。

たとえば、 $V_{OUT} = 10V$ の場合、 $R_{1B} = 10k$ を選択してから次のように選択します。

$$R_{1A} = 10k \cdot \left(\frac{10V}{0.789V} - 1 \right) \approx 115k$$

起動シーケンス

出力の起動シーケンスを制御する簡単な方法として、一方の主要チャンネルのPGピンを他方のチャンネルのSSピンに接続します。たとえば、ほとんどのアプリケーションでは、PG1をSS2に接続すると、起動時にチャンネル1の出力がチャンネル2の出力より前に立ち上がります。スカイフック・チャンネルはSS1ピンと一緒にソフトスタートするので(詳細についてはソフトスタートのセクションを参照)、起動シーケンス制御とスカイフック・チャンネルの両方が使われる場合は以下のガイドラインに従う必要があります。

1. PG1ピンをSS2に直接接続して、チャンネル1の出力が最初に立ち上がるようにします(図12を参照)。
2. 147kの抵抗をPG2とSS1の間に接続して、チャンネル2の出力が最初に立ち上がるようにします。

PG2とSS1の間に接続された147k抵抗を使う例を図8aに示します。このアプリケーションでは、チャンネル1は昇圧コンバータとして構成されており、チャンネル2は降圧コンバータとして構成されています。降圧コンバータは、最初はその出力が昇圧コンバータの入力に接続された状態で起動する必要があります。

アプリケーション情報

パワースイッチのデューティ・サイクル(主要チャネル)

ループの安定性を維持し、適当な電流を負荷に供給するには、内部のパワースイッチ(ブロック図のQ1とQ2)は各クロック・サイクルの100%の間オンしたまま留まることはできません。最大許容デューティ・サイクルは次式で与えられます。

$$DC_{MAX} = \left(\frac{T_P - MIN_{(OFF)TIME}}{T_P} \right) \cdot 100\%$$

ここで、 T_P はクロック周期で、 $MIN_{(OFF)TIME}$ は標準170nsです(「電気的特性」のセクションを参照)。

定常状態のデューティ・サイクルが DC_{MAX} を超えないようにアプリケーションを設計します。一般的ないくつかのトポロジーのデューティ・サイクルの式を以下に示します。ここで、 V_D はダイオードの順方向電圧降下、 V_{CESAT} は1.5Aで標準300mVです。

$$DC_{BOOST} \cong \frac{V_{OUT} - V_{CC} + V_D}{V_{OUT} + V_D - V_{CESAT}}$$

$$DC_{BUCK} \cong \frac{V_{OUT} + V_D}{V_{CC} + V_D - V_{CESAT}}$$

$$DC_{1L_INV} \cong \frac{|V_{OUT}| + V_D}{V_{CC} + V_D - V_{CESAT} + |V_{OUT}|}$$

$$DC_{2L_INV} \cong \frac{|V_{OUT}| + V_D}{V_{CC} + V_D - V_{CESAT} + |V_{OUT}|}$$

$$DC_{SEPIC} \cong \frac{V_D + V_{OUT}}{V_{CC} + V_{OUT} + V_D - V_{CESAT}}$$

$$DC_{ZETA} \cong \frac{V_D + V_{OUT}}{V_{CC} + V_{OUT} + V_D - V_{CESAT}}$$

ここで、 V_{CC} はDC/DCコンバータへの正入力電圧です。例については、「標準的応用例」のセクションを参照してください。

LT8471はデューティ・サイクルが DC_{MAX} より高い構成で使用することができますが、実効デューティ・サイクルが減少するように、不連続導通モードで動作させる必要があります。

インダクタの選択(主要チャネル)

一般的なガイドライン: LT8471は高い周波数で動作するので小型の表面実装インダクタを使用できます。効率を良くするため、フェライトなどの高周波コア材を用いたインダクタを選択してコア損失を減らします。効率を改善するには、与えられたインダクタンスに対して体積の大きなインダクタを選択します。 I^2R 損失を減らすため、インダクタはDCR(銅線抵抗)が小さく、飽和せずにピーク・インダクタ電流を流すことができるものにします。各インダクタにスイッチ電流全体の一部しか流れないSEPICトポロジーなど、アプリケーションによってはインダクタの電流処理要件を緩和できることに注意してください。モールド型チョークやチップ・インダクタは、2A~3Aの範囲のピーク・インダクタ電流を担うには一般にコア面積が不十分です。放射ノイズを減らすには、トロイド型インダクタまたはシールドされたインダクタを使用します。シールド・コア型は電流の増加にともなうインダクタンスの減少が大きく、飽和しやすいことに注意してください。インダクタのメーカーについては表1を参照してください。以下のガイドラインが最終アプリケーションに適合することを検証するため、ラボで十分評価を行うことを推奨します。

表1. インダクタ・メーカー

メーカー	製品番号	WEBサイト
Coilcraft	MSS1038, MSS7341 and LPS4018	www.coilcraft.com
Coiltronics	DR, LD and CD Series	www.coiltronics.com
Sumida	CDRH105R Series	www.sumida.com
Würth Elektronik	WE-LHMI and WE-TPC Series	www.we-online.com

最小インダクタンス: 効率とのトレードオフになる可能性があります。多くの場合、小さなインダクタを選択して基板スペースを最小限に抑えることを推奨します。インダクタを選択するとき、最小インダクタンスを制限する2つの条件があります。(1)適切な負荷電流の供給と、(2)低調波発振の防止です。これらの要件の両方を満たすのに十分な大きさのインダクタンスを選択してください。

アプリケーション情報

適切な負荷電流: インダクタの値を小さくするとリップル電流が増加するので、ピーク・スイッチ電流が制限されることにより、負荷 (I_{OUT}) に供給できる平均電流が減少します。適切な負荷電流を供給するため、Lは少なくとも次のようにします。

$$L_{BOOST} > \frac{DC \cdot V_{CC}}{2 \cdot f \cdot \left(I_{LIM} - \frac{V_{OUT} \cdot I_{OUT}}{V_{CC} \cdot \eta} \right)}$$

$$L_{BUCK} > \frac{DC \cdot (V_{CC} - V_{OUT})}{2 \cdot f \cdot \left(I_{LIM} - \frac{V_{OUT} \cdot I_{OUT}}{V_{CC} \cdot \eta} \right)}$$

$$L_{SEPIC} > \frac{DC \cdot V_{CC}}{2 \cdot f \cdot \left(I_{LIM} - \frac{V_{OUT} \cdot I_{OUT}}{V_{CC} \cdot \eta} - I_{OUT} \right)}$$

$$L_{1L_INV} > \frac{DC \cdot V_{CC}}{2 \cdot f \cdot \left(I_{LIM} - \frac{|V_{OUT}| \cdot I_{OUT}}{V_{CC} \cdot \eta} \right)}$$

$$L_{2L_INV} > \frac{DC \cdot V_{CC}}{2 \cdot f \cdot \left(I_{LIM} - \frac{|V_{OUT}| \cdot I_{OUT}}{V_{CC} \cdot \eta} - I_{OUT} \right)}$$

$$L_{ZETA} > \frac{DC \cdot V_{CC}}{2 \cdot f \cdot \left(I_{LIM} - \frac{|V_{OUT}| \cdot I_{OUT}}{V_{CC} \cdot \eta} - I_{OUT} \right)}$$

ここで、

$L = L1 \parallel L2$ (結合されないデュアル・インダクタ・トポロジーの場合)

$L = L1 = L2$ (結合されたデュアル・インダクタ・トポロジーの場合)

DC = 定常状態のスイッチのデューティ・サイクル

I_{LIM} = スイッチ電流リミット、50% デューティ・サイクルで標準約 2.3A (「標準的性能特性」のセクションを参照)

η = 電力変換効率 (高電流のとき昇圧トポロジーでは標準 88%、デュアル・インダクタ・トポロジーでは 75%、降圧トポロジーでは 85%、1L 反転トポロジーでは 80%)

V_{CC} = DC/DC コンバータへの正の入力電圧。例については、「標準的応用例」のセクションを参照してください。

f = スイッチング周波数

L の負の値は、出力負荷電流 I_{OUT} が LT8471 のスイッチ電流制限能力を超えていることを示しています。

低調波発振の防止: LT8471 の内部スロープ補償回路は、インダクタンスが最小値を超えていれば、デューティ・サイクルが 50% を超えると発生する可能性のある低調波発振を防止します。50% を超えるデューティ・サイクルで動作するアプリケーションでは、インダクタンスは少なくとも次の値でなければなりません。

$$L_{BOOST} > \frac{V_{CC} \cdot (2 \cdot DC - 1)}{(1 - DC) \cdot f}$$

$$L_{SEPIC} > \frac{V_{CC} \cdot (2 \cdot DC - 1)}{(1 - DC) \cdot f}$$

$$L_{2L_INV} > \frac{V_{CC} \cdot (2 \cdot DC - 1)}{(1 - DC) \cdot f}$$

$$L_{BUCK} > \frac{V_{CC} \cdot (2 \cdot DC - 1)}{f}$$

$$L_{1L_INV} > \frac{V_{CC} \cdot (2 \cdot DC - 1)}{(1 - DC) \cdot f}$$

$$L_{ZETA} > \frac{V_{CC} \cdot (2 \cdot DC - 1)}{(1 - DC) \cdot f}$$

ここで、

$L = L1 \parallel L2$ (結合されないデュアル・インダクタ・トポロジーの場合)

$L = L1 = L2$ (結合されたデュアル・インダクタ・トポロジーの場合)

DC = 定常状態のスイッチのデューティ・サイクル

V_{CC} = DC/DC コンバータへの正の入力電圧。例については、「標準的応用例」のセクションを参照してください。

f = スイッチング周波数

アプリケーション情報

最大インダクタンス: インダクタンスがあまりにも大きいと、電流コンパレータ(ブロック図のA3)が区別しにくいレベルにまで電流リップルが減少し、デューティ・サイクルにジッタが生じたり、レギュレーションが低下します。最大インダクタンスは次式で計算することができます。

$$L_{MAX} = \frac{V_{CC} - V_{CESAT}}{I_{MIN(RIPPLE)} \cdot f} \cdot DC$$

反転、昇圧、ZETAおよびSEPICトポロジの場合、または、

$$L_{MAX} = \frac{(1-DC) \cdot V_{CC} - V_{CESAT}}{I_{MIN(RIPPLE)} \cdot f} \cdot DC$$

降圧トポロジの場合。

ここで、

$L_{MAX} = L1 \parallel L2$ (結合されていないデュアル・インダクタ・トポロジの場合)

$L_{MAX} = L1 = L2$ (結合されたデュアル・インダクタ・トポロジの場合)

$I_{(MIN)RIPPLE}$ は標準 120mA です。

DC = 定常状態のスイッチのデューティ・サイクル

V_{CC} = DC/DC コンバータへの正の入力電圧。例については、「標準的応用例」のセクションを参照してください。

f = スイッチング周波数

電流の最大定格: 最後に、インダクタの飽和による効率低下を防ぐため、インダクタの定格はピーク動作電流より大きくなければなりません。定常状態では、ピーク入力インダクタ電流(連続導通モードのみ)は次式で与えられます。

$$I_{L_PEAK} = \frac{|V_{OUT} \cdot I_{OUT}|}{V_{CC} \cdot \eta} + \frac{(V_{CC} - V_{CESAT}) \cdot DC}{2 \cdot L \cdot f} \text{ (BOOST)}$$

$$I_{L_PEAK} = \frac{|V_{OUT} \cdot I_{OUT}|}{V_{CC} \cdot \eta} + \frac{(V_{CC} - V_{CESAT}) \cdot DC}{2 \cdot L \cdot f} \text{ (1L_INV)}$$

$$I_{L_PEAK} = I_{OUT} + \frac{(V_{CC} - V_{CESAT}) \cdot DC \cdot (1-DC)}{2 \cdot L \cdot f} \text{ (BUCK)}$$

$$I_{L1_PEAK} = \frac{|V_{OUT} \cdot I_{OUT}|}{V_{CC} \cdot \eta} + \frac{(V_{CC} - V_{CESAT}) \cdot DC}{2 \cdot L1 \cdot f} \text{ (SEPIC)}$$

$$I_{L2_PEAK} = I_{OUT} + \frac{(V_{OUT} + V_D) \cdot (1-DC)}{2 \cdot L2 \cdot f} \text{ (SEPIC)}$$

$$I_{L1_PEAK} = \frac{|V_{OUT} \cdot I_{OUT}|}{V_{CC} \cdot \eta} + \frac{(V_{CC} - V_{CESAT}) \cdot DC}{2 \cdot L1 \cdot f} \text{ (2L_INV)}$$

$$I_{L2_PEAK} = I_{OUT} + \frac{(|V_{OUT}| + V_D) \cdot (1-DC)}{2 \cdot L2 \cdot f} \text{ (2L_INV)}$$

$$I_{L1_PEAK} = \frac{|V_{OUT} \cdot I_{OUT}|}{V_{CC} \cdot \eta} + \frac{(V_{CC} - V_{CESAT}) \cdot DC}{2 \cdot L1 \cdot f} \text{ (ZETA)}$$

$$I_{L2_PEAK} = I_{OUT} + \frac{(|V_{OUT}| - V_D) \cdot (1-DC)}{2 \cdot L2 \cdot f} \text{ (ZETA)}$$

負荷トランジェント時にインダクタ電流が大きくなる可能性があるため注意してください。また、不適切なソフトスタート容量を使用した場合の起動時にも大きくなる可能性があります。

アプリケーション情報

コンデンサの選択(主要チャネル)

出力リップル電圧を最小限に抑えるため、出力には低ESR(等価直列抵抗)のコンデンサを使用します。積層セラミック・コンデンサはESRが非常に低く、小型パッケージのものが入手できるので最適です。X5RやX7Rの誘電体材料は広い電圧範囲と温度範囲にわたって容量を保持するので推奨されます。4.7μF～20μFの出力コンデンサはほとんどのアプリケーションで十分ですが、出力電流が非常に低いシステムには1μFまたは2.2μFの出力コンデンサしか必要ないかもしれません。必ず電圧定格が十分大きなコンデンサを使用してください。定格が2.2μF～20μFのほとんどのコンデンサ(特に0805または0603のケース・サイズ)は望みの出力電圧で容量が大きく減少します。固体タンタル・コンデンサまたはOS-CONコンデンサを使うこともできますが、セラミック・コンデンサよりも大きな基板面積を占め、ESRが大きくなり、出力リップルが増加します。

低ESRコンデンサは入力デカップリング・コンデンサとしても使用し、LT8471のできるだけ近くに配置します。この用途にはセラミック・コンデンサが適しています。ほとんどのアプリケーションでは2.2μF～4.7μFの入力コンデンサで十分です。

セラミック・コンデンサのメーカー数社を表2に示します。セラミック・コンデンサの全製品の詳細についてはメーカーへお問い合わせください。

表2. セラミック・コンデンサのメーカー

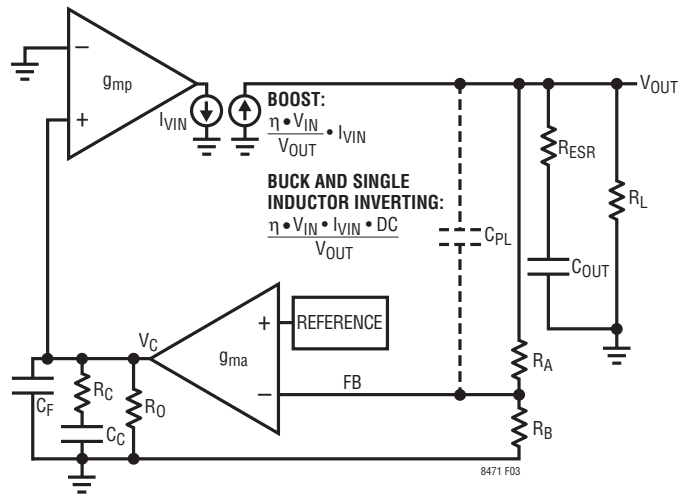
メーカー	WEBサイト
Kemet	www.kemet.com
Murata	www.murata.com
太陽誘電	www.t-yuden.com
TDK	www.tdk.com

補償理論(主要チャネル)

他の全ての電流モード・スイッチング・レギュレータと同様、LT8471の主要チャネルが安定して効率よく動作するには補償が必要です。主要チャネルごとに2つの帰還ループが使われています。補償が不要な高速電流ループと、補償が必要な低速電圧ループです。PCBのフットプリントを減らすため、電圧ループ補償ネットワークはLT8471に内蔵されています。したがって、ループの安定性の調整にはインダクタと出力コンデンサだけ利用することができます。標準ボード線図の解析方法を使って、電圧帰還ループを解析し、調整することができます。

どのような帰還ループの場合でもそうですが、ループ内の多様な素子が利得や位相に与える影響を知ることが非常に重要です。昇圧/降圧/反転コンバータの主要な等価素子を図3に示します。高速電流制御ループなので、デバイスの電力段、インダクタおよびダイオードは、等価トランスコンダクタンス・アンプ g_{mp} と(昇圧コンバータの場合 I_{VIN} を $\eta \cdot V_{IN} \cdot I_{VIN}/V_{OUT}$ に変換し、降圧およびシングル・インダクタ反転コンバータの場合 I_{VIN} を $\eta \cdot V_{IN} \cdot DC/V_{OUT}$ に変換する)電流制御付き電流源の組み合わせで置き換えられています。 g_{mp} はピーク入力電流 I_{VIN} がVC電圧に比例する電流源として機能します。 η はスイッチング・レギュレータの効率で、標準で約88%になります。

g_{mp} と g_{ma} の最大出力電流が有限であることに注意してください。 g_{mp} のリミットは「電気的特性」のセクション(Switch Current Limit)に与えられており、 g_{ma} は公称約 $\pm 5\mu A$ に制限されています。



- C_C : COMPENSATION CAPACITOR
- C_{OUT} : OUTPUT CAPACITOR
- C_{PL} : PHASE LEAD CAPACITOR
- g_{ma} : TRANSCONDUCTANCE AMPLIFIER INSIDE IC
- g_{mp} : POWER STAGE TRANSCONDUCTANCE AMPLIFIER
- R_C : COMPENSATION RESISTOR
- R_L : OUTPUT RESISTANCE DEFINED AS V_{OUT} DIVIDED BY $I_{LOAD(MAX)}$
- R_O : OUTPUT RESISTANCE OF g_{ma}
- R_A, R_B : FEEDBACK RESISTOR DIVIDER NETWORK
- R_{ESR} : OUTPUT CAPACITOR ESR

図3. 昇圧/降圧/反転コンバータの等価モデル

アプリケーション情報

図3から、DC利得、ポール、およびゼロは以下のように計算することができます。

DC Gain:

Boost Converters:

$$A_{DC} = (g_{ma} \cdot R_0) \cdot g_{mp} \cdot \left(\eta \cdot \frac{V_{IN}}{V_{OUT}} \cdot \frac{R_L}{2} \right) \cdot \frac{R_B}{R_A + R_B}$$

Buck Converters:

$$A_{DC} = (g_{ma} \cdot R_0) \cdot g_{mp} \cdot (\eta \cdot R_L) \cdot \frac{R_B}{R_A + R_B}$$

Single Inductor Inverting Converters:

$$A_{DC} = (g_{ma} \cdot R_0) \cdot g_{mp} \cdot \left(\eta \cdot \frac{V_{IN}}{V_{IN} + 2 \cdot |V_{OUT}|} \cdot R_L \right) \cdot \frac{R_B}{R_A + R_B}$$

Output Pole:

$$\text{Boost Converters: } P1 = \frac{2}{2 \cdot \pi \cdot R_L \cdot C_{OUT}}$$

$$\text{Buck Converters: } P1 = \frac{1}{2 \cdot \pi \cdot R_L \cdot C_{OUT}}$$

Single Inductor Inverting Converters:

$$P1 = \frac{2 \cdot |V_{OUT}| + V_{IN}}{2 \cdot \pi \cdot R_L \cdot C_{OUT} \cdot (V_{IN} + |V_{OUT}|)}$$

$$\text{Error Amp Pole: } P2 = \frac{1}{2 \cdot \pi \cdot R_0 \cdot C_C}$$

$$\text{Error Amp Zero: } Z1 = \frac{1}{2 \cdot \pi \cdot R_C \cdot C_C}$$

$$\text{ESR Zero: } Z2 = \frac{1}{2 \cdot \pi \cdot R_{ESR} \cdot C_{OUT}}$$

$$\text{High Frequency Pole: } P3 > \frac{f_s}{3}$$

$$\text{Phase Lead Zero: } Z4 = \frac{1}{2 \cdot \pi \cdot R_A \cdot C_{PL}}$$

$$\text{Phase Lead Pole: } P4 = \frac{1}{2 \cdot \pi \cdot C_{PL} \cdot \frac{R_A \cdot R_B}{R_A + R_B}}$$

Error Amp Filter Pole:

$$P5 = \frac{1}{2 \cdot \pi \cdot \frac{R_C \cdot R_0}{R_C + R_0} \cdot C_F}, C_F < \frac{C_C}{10}$$

RHP Zero:

$$\text{Boost Converters: } Z3 = \frac{(1-DC)^2 \cdot R_L}{2 \cdot \pi \cdot L}$$

$$\text{Buck Converters: } Z3 = \infty$$

Single Inductor Inverting Converters:

$$Z3 = \frac{(1-DC)^2 \cdot R_L}{2 \cdot \pi \cdot DC \cdot L}$$

アプリケーション情報

図10aの主要チャンネル1を例として使います。図4に示すボード線図を描くのに使われたパラメータを表3に示します。

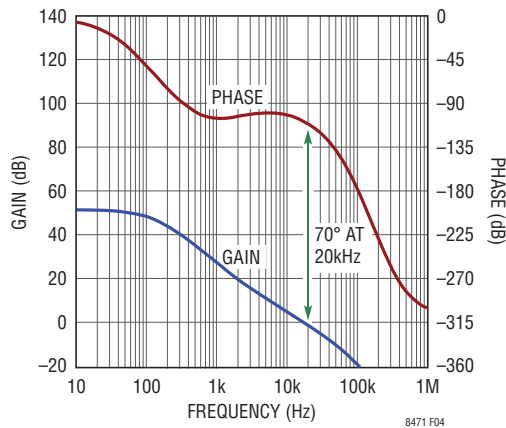


図4. 降圧コンバータの例のボード線図

図4では利得が0dBに達するときの位相は -110° であり、 70° の位相マージンを与えます。クロスオーバー周波数は20kHzです。

表3. ボード線図のパラメータ

PARAMETER	値	単位	注釈
R_L	3.3	Ω	アプリケーションによる
C_{OUT}	94	μF	アプリケーションによる
R_{ESR}	1	m Ω	アプリケーションによる
R_O	1.35	M Ω	調整不可
C_C	1	nF	調整不可
C_F	10	pF	調整不可
C_{PL}	0	pF	オプション/調整可能
R_C	155	k Ω	調整不可
R_A	319	k Ω	調整可能
R_B	59	k Ω	調整可能
V_{OUT}	5	V	アプリケーションによる
V_{IN}	12	V	アプリケーションによる
g_{ma}	70	μmho	調整不可
g_{mp}	7.3	mho	調整不可
L	10	μH	アプリケーションによる
f_S	0.45	MHz	調整可能

設計全体が安定性の要件を満たすように部品の値の範囲を絞り込む際に、前の検討内容は妥当な出発点を与えます。十分な安定性マージンとトランジェント応答を得るには、外付け部品、つまりインダクタと出力コンデンサの微調整が必要になることがあります。

ダイオードの選択(主要チャンネル)

ショットキ・ダイオードは順方向電圧降下が小さく、スイッチング速度が速いので、LT8471と一緒に使用することを推奨します。各主要チャンネルには補助スイッチとして外付けのダイオードが必要です。ダイオードはスイッチのオフ時間の間だけ電流を流します。通常動作時の平均順方向電流は次式で計算することができます。

$$I_D(AVG) = I_{OUT} \cdot (1 - DC)$$

ここで、 I_{OUT} は出力負荷電流、DCは定常状態のスイッチのデューティ・サイクルです。

少なくとも $I_D(AVG)$ を扱える定格のダイオードを選択します。起動時、負荷トランジェント、さらに出力短絡時に増加する電流を扱うには、もっと電流定格の高いダイオードを選択します。寄生容量が小さいショットキ・ダイオードを選択して、LT8471のパワースイッチを流れる逆電流スパイクを減らします。さらに、周囲温度が高く、ショットキ・ダイオード両端に高い電圧がかかる場合、逆方向漏れ電流の小さなダイオードを選択して、ダイオードの過熱状態を防ぎます。いくつかのショットキ・ダイオードとそのメーカーを表4に示します。

表4. ダイオード・メーカー

PARAMETER	V_R (V)	I_{AVE} (A)	V_F AT 1A (mV)	V_F AT 2A (mV)
Diodes, Inc.				
B120	20	1	500	
B130	30	1	500	
B220	20	2		500
B230	30	2		500
DFLS260L	60	2	410	620
Microsemi				
UPS140	40	1	450	
Fairchild				
SS16	60	1	700	
International Rectifier				
10BQ030	30	1	420	470
20BQ030	30	2		470

アプリケーション情報

スカイフック構成の要件

スカイフックは、ハイサイド構成で動作するチャンネルに必要な昇圧された V_{IN} 電圧を与えます。ハイサイド・チャンネルでは、対応する C ピンは正の DC 電源 (通常 V_{CC}) に接続され、対応する E ピンはトグルします。チャンネルの V_{IN} ピンは対応する C ピンより少なくとも 2.2V (標準) 高くし、NPN パワースイッチに適切なベース・ドライブを与えます。内部回路が V_{IN1} と E1 (および V_{IN2} と E2) の間の電圧差をモニタします。電圧差が 2.2V (標準) 未満であれば、そのクロック・サイクルの間パワースイッチが直ちにオフします。 V_{IN} と対応する C ピンの間の電圧差が増加すると、電力損失が増加し、効率が下がります。ハイサイド構成では、 V_{IN} は対応する C ピンより 40V 以上高くしてはいけません。スカイフック・チャンネルを使いたくない場合、代わりに外部電源によって、あるいは他方のチャンネルの電圧が十分であればその出力によって昇圧した V_{IN} 電圧を供給することができます。

スカイフック出力 (SHOUT) は C2 ピンの電圧より約 4.25V 上に安定化され、「標準的アプリケーション」のセクションに示されているように、適切な V_{IN} ピンに接続することができます。使用する場合、スカイフックは昇圧コンバータとしてだけ (つまり、図 1a のように) 構成することができます。また、SHOUT は C2 より約 4.25V 上に安定化されるので、C2 ピンは DC 電圧 (通常は V_{CC}) に接続する必要があり、トグルしてはいけません。この要件のため、スカイフックが動作中にチャンネル 2 を使用する場合、チャンネル 2 は降圧またはシングル・インダクタ反転などハイサイド構成にする必要があります。使用しない場合、C3 ピンをグランドに接続して、スカイフック・チャンネルをディスエーブルすることができます。スカイフック・チャンネルをディスエーブルすると、 V_{IN1} の電流が減少します。

コンデンサとダイオードの設定 (スカイフック)

低 ESR コンデンサをスカイフックの出力に使用して電圧リップルを減らします。セラミック・コンデンサはこの用途に適しています (コンデンサの選択 (主要チャンネル) のセクションの説明を参照)。コンデンサの値が安定性に影響を与えることがあります。詳細については後に出てくる補償 (スカイフック) のセクションを参照してください。

最良のノイズ性能を得るには、スカイフックの出力コンデンサを SHOUT から GND に接続し、SHOUT が短絡されている (V_{IN1} または V_{IN2}) ピンの近くにコンデンサを配置します。スカイフックの出力コンデンサは、図 8 に示されているように、SHOUT から C2 ピン (通常 V_{CC}) に接続することもできます。こうすると、スカイフックの出力電圧、つまり主要チャンネルのための昇圧されたベース・ドライブ電圧はチャンネルの電源電圧をより良くトラッキングします。さらに、コンデンサ両端の電圧が低くなるので、コンデンサのサイズが小さくなり、必要な電圧定格が低くなります。

スカイフックはチップに内蔵されたショットキ・ダイオードを備えています。にもかかわらず、負荷電流が高い場合、外付けのショットキ・ダイオードを C3 から SHOUT に接続して性能を上げることができます。ダイオードの選択 (主要チャンネル) のセクションの説明に従ってダイオードを選択することができます。スカイフック・チャンネルの出力電流 (I_{OUT}) は、次のように推定することができます。

$$I_{OUT} \cong \frac{(V_{CC} + 4.25V) \cdot (I_{OUT1} \cdot DC_1 + I_{OUT2} \cdot DC_2)}{\beta \cdot V_{CC} \cdot \eta}$$

ここで、

V_{CC} = スカイフックの入力電圧

$I_{OUT1} = V_{IN1}$ が SHOUT に接続されていればチャンネル 1 の平均出力電流 (それ以外は 0)

$I_{OUT2} = V_{IN2}$ が SHOUT に接続されていればチャンネル 1 の平均出力電流 (それ以外は 0)

DC_1 = 定常状態のチャンネル 1 のデューティ・サイクル

DC_2 = 定常状態のチャンネル 2 のデューティ・サイクル

η = スカイフックの電力変換効率 (標準 87%)

β = チャンネル 1 / チャンネル 2 のパワースイッチのベータ (標準 35)

アプリケーション情報

インダクタの選択(スカイフック)

一般的ガイドラインは主要チャンネルの場合と同様で、前のセクションで示されています。

最小インダクタンス: スカイフック昇圧コンバータの最小インダクタンスを制限する3つの条件があります。

1. 適切な負荷電流を与えること;
2. パワースイッチ電流のオーバーシュートが大きすぎないようにすること;
3. ループの十分な安定性を維持することです(スカイフックの補償のセクションを参照)。

3つの評価基準全ての最小要件を満たすインダクタンスを選択します。インダクタンスには少なくとも20%の追加マージンを推奨します。

適切な負荷電流: 最初に、スカイフックは不連続モード(DCM)で動作すると仮定すると、適切な負荷電流を与える最小インダクタンス($L_{DCM(MIN)}$)は次のようになります。

$$L_{DCM(MIN)} > \frac{(I_{OUT1} \cdot DC1 + I_{OUT2} \cdot DC2) \cdot 4.25V \cdot 2}{35 \cdot \eta \cdot f \cdot I_{LIM}^2}$$

次に、下の不等式を使って、スカイフックが実際にDCMで動作するか検証します。

$$I_{LIM} \cdot L_{DCM(MIN)} \cdot f \cdot \left(\frac{1}{V_{CC}} + \frac{1}{4.25V} \right) < 1$$

この不等式が成立すれば、スカイフックはDCMで動作し、 $I_{DCM(MIN)}$ が適切な負荷電流を与えるのに必要な最小インダクタンスです。そうでなければ、最大負荷電流を供給しているときスカイフックは連続モード(CCM)で動作し、必要な最小インダクタンス($L_{CCM(MIN)}$)は次のようになります。

$$L_{CCM(MIN)} > \frac{DC_{SH} \cdot V_{CC}}{2 \cdot f \cdot \left(I_{LIM} - \frac{(V_{CC} + 4.25V) \cdot (I_{OUT1} \cdot DC1 + I_{OUT2} \cdot DC2)}{35 \cdot V_{CC} \cdot \eta} \right)}$$

ここで、

DC_{SH} = 定常状態のスカイフックのデューティ・サイクル:

$$DC_{SH} \cong \frac{4.25V + V_{DSH}}{V_{C2} + 4.25V + V_{DSH}}$$

V_{DSH} = スカイフックのダイオードの順方向電圧降下(「電気的特性」のセクションを参照)

V_{CC} = スカイフックの入力電圧

I_{LIM} = スカイフック・スイッチのフォルト電流リミット(標準500mA)

$I_{OUT1} = V_{IN1}$ が SHOUT に接続されていればチャンネル1の平均出力電流(それ以外は0)

$I_{OUT2} = V_{IN2}$ が SHOUT に接続されていればチャンネル2の平均出力電流(それ以外は0)

$DC1$ = 定常状態のチャンネル1のデューティ・サイクル

$DC2$ = 定常状態のチャンネル2のデューティ・サイクル

η = スカイフックの電力変換効率(標準87%)

f = スイッチング周波数

スカイフック・パワースイッチ電流のオーバーシュート: スカイフック・パワースイッチの過度の電流オーバーシュートを防ぐには、 $L_{OS(MIN)}$ を次のようにします。

$$L_{OS(MIN)} > \frac{V_{CC} \cdot t_D}{I_{OS}}$$

ここで、

V_{CC} = スカイフックの入力電圧

t_D = スカイフックのフォルト電流リミットのコンパレータの遅延(標準50ns)

I_{OS} = 許容できるオーバーシュート電流の大きさ(標準100mA)

電流定格: スカイフックの最大スイッチ電流リミットは500mAです。インダクタの飽和を防ぐため、飽和電流が500mA以上のインダクタを選択します。

アプリケーション情報

補償(スカイフック)

主要チャネルと同様、スカイフックは内部で補償されており、ループの安定性はインダクタと出力コンデンサによって調整されます。ほとんどのアプリケーションで、Würth 744025150のような15μHのスカイフック・インダクタと0.47μFのスカイフック出力コンデンサ(ブロック図のC3)で十分な安定性が得られます。入力電圧が高いアプリケーションでは、電流オーバーシュートを下げるため、もっと大きなインダクタンスが一般に必要です。

スカイフック・レギュレータを補償するには、15μHのスカイフック・インダクタと0.47μFの出力コンデンサ(ブロック図のC3)から始めて、必要なら以下のリストを使って追加の調整を行います。

出力容量(ブロック図のC3)を増やすと次の利点が得られます。

- 主要チャネルの負荷ステップ時にSHOUTのオーバーシュートとアンダーシュートが減ります。

出力容量(ブロック図のC3)を減らすと以下の利点が得られます。

- ループの安定性が改善されます。
- 起動時のピーク・インダクタ電流が減少します。

スカイフックのインダクタンスを大きくすると次の利点が得られます。

- ピーク・インダクタ電流が減少します。

スカイフックのインダクタンスを小さくすると次の利点が得られます。

- SHOUTの電流負荷が継続して高いとき(つまり、SHOUTによって給電される主要チャネルがサイクルごとにスイッチングしているとき)ループの安定性が改善されます。

SHOUTとC2の間に抵抗を追加して数mAの固定負荷を与えると、次の利点が得られます。

- SHOUTの電流負荷が継続して非常に低いとき(つまり、SHOUTによって給電される主要チャネルがサイクルごとにスイッチングしてはいないとき)ループの安定性、SHOUTのアンダーシュートおよびオーバーシュートが改善されます。

熱に関する検討事項

LT8471が最大出力で電力を供給するには、パッケージ内部で発生した熱を放散するのに十分な熱経路を与えることが不可欠です。これは、デバイス底部にサーマル・パッドがあるという利点を生かすことで実現できます。プリント回路基板のビアを多数使って、できるだけ面積の大きな銅プレーンにデバイスの熱を逃がすことを推奨します。

表5. LT8471の電力損失

変数の定義	式	設計例	値
DC = スイッチのデューティ・サイクル	$DC = \frac{V_{OUT} - V_{IN} + V_D}{V_{OUT} + V_D - V_{CESAT}}$	$DC = \frac{12V - 5V + 0.45V}{12V + 0.45V - 0.21V}$	DC = 60.9%
I_{IN} = 平均スイッチ電流 η = 電力変換効率 (高電流で標準88%)	$I_{IN} = \frac{V_{OUT} \cdot I_{OUT}}{\eta \cdot V_{IN}}$	$I_{IN} = \frac{12V \cdot 0.67A}{0.88 \cdot 5V}$	$I_{IN} = 1.85A$
P_{SWDC} = スイッチの I^2R 損失 (DC) R_{SW} = スイッチ抵抗 (標準200mΩ)	$P_{SWDC} = DC \cdot I_{IN}^2 \cdot R_{SW}$	$P_{SWDC} = 0.609 \cdot (1.85A)^2 \cdot 200m\Omega$	$P_{SWDC} = 417mW$
P_{SWAC} = スイッチのダイナミック損失 (AC)	$P_{SWAC} = 13ns \cdot I_{IN} \cdot V_{OUT} \cdot f_{OSC}$	$P_{SWAC} = (13ns) \cdot 1.85A \cdot 12V \cdot (1MHz)$	$P_{SWAC} = 289mW$
P_{BDC} = ベースのドライブ損失 (DC)	$P_{BDC} = \frac{V_{IN} \cdot I_{IN} \cdot DC}{38}$	$P_{BDC} = \frac{5V \cdot 1.85A \cdot 0.609}{38}$	$P_{BDC} = 148mW$
P_{INP} = 入力電力損失	$P_{INP} = 2.5mA \cdot V_{IN}$	$P_{INP} = 2.5mA \cdot 5V$	$P_{INP} = 12.5mW$
	$P_{TOTAL} = (P_{SWDC} + P_{SWAC} + P_{BDC}) \cdot 2 + P_{INP}$	$P_{TOTAL} = (0.417 + 0.289 + 0.148) \cdot 2 + 0.0125$	$P_{TOTAL} = 1.72W$

アプリケーション情報

電力計算と熱計算

LT8471の電力消費は4つの主要因から生じます。スイッチの I^2R 損失、スイッチの動的損失、NPNのベース・ドライブのDC損失、その他の入力電流損失です。以下の式は連続モード動作を仮定しているため、不連続モードまたは軽負荷電流での熱損失や効率の計算には使用しません。

次の例では、特定のアプリケーションでのLT8471のCH1とCH2の両方の電力消費を計算します($V_{IN} = 5V$ 、 $V_{OUT} = 12V$ 、 $I_{OUT} = 0.67A$ 、 $f_{OSC} = 1MHz$ 、 $V_D = 0.45V$ 、 $V_{CESAT} = 0.21V$)。

ダイの接合部温度を計算するには、適当な熱抵抗値を使い、ワーストケースの周囲温度に加算します。

$$T_J = T_A + \theta_{JA} \cdot P_{TOTAL}$$

ここで、 T_J はダイの接合部温度、 T_A は周囲温度、 P_{TOTAL} は表5に示されている計算の最終結果、 θ_{JA} はシリコンの接合部から周囲の空気までの熱抵抗です。

ここで、20ピンTSSOPパッケージの場合 θ_{JA} は $38^\circ C/W$ 。実際には、(基板のヒートシンク特性を考慮に入れた)適切な接地および「レイアウトのガイドライン」のセクションに示されているその他の検討事項に従って基板レイアウトを行うと、 θ_{JA} の値はさらに小さくなります。

過熱ロックアウト

ダイ温度が $164^\circ C$ を超えるとフォルト状態が生じ(「動作」のセクションを参照)、デバイスはサーマル・ロックアウト状態になります。ダイ温度が約 $1.5^\circ C$ (公称)まで低下するとフォルト状態が解除されます。

V_{IN} ランプ・レート

スイッチング・コンバータのアプリケーションに最初に給電している間、 V_{IN} のランプ・レートを制限します。 V_{IN} のランプ・レートが高いと、コンバータの受動部品に過度の突入電流が生じることがあります。これにより、電流や電圧によるオーバーストレスが生じ、受動部品やチップを損なうことがあります。部品のパラメータにもよりますが、一般に $500mV/\mu s$ 未満のランプ・レートではこれらの問題は生じません。また、活線挿入しないように注意してください。動作中の電圧電源がコンバータ

の入力に「瞬時」に接続されるかまたはスイッチが入れられるとき活線挿入が生じます。活線挿入は非常に高速の入力ランプ・レートを生じるので、推奨しません。詳細については、リニアテクノロジーのアプリケーション・ノートAN88を参照してください。セラミック・コンデンサによってバイパスされた入力ピンに誘導性のソース・インピーダンスが活線挿入されたときに生じることのある電圧オーバーストレスについて説明されています。

レイアウトのガイドライン

全ての高周波数スイッチャと同様、レイアウトを検討するとき、電氣的、熱的、さらにノイズに関する性能を最適化するように注意する必要があります。レイアウトに注意を払わないと、表示されているとおりの性能は得られません。放射ノイズと伝導ノイズの両方を防ぐには、高速スイッチング電流経路をできるだけ短くします。チャンネルごとに、高速スイッチング電流は以下の部品を経由するループを流れます。

- **昇圧:** NPN パワースイッチ (Cピン～Eピン)、外付けショットキ・ダイオードおよび出力コンデンサ
- **降圧:** NPN パワースイッチ (Cピン～Eピン)、外付けショットキ・ダイオードおよび入力コンデンサ
- **1L反転:** NPN パワースイッチ (Cピン～Eピン)、外付けショットキ・ダイオード、入力コンデンサおよび出力コンデンサ

これらの部品によって形成されるループの内側の面積をできるだけ小さくします。これは、図5、図6および図7に示されている推奨レイアウトで実現されています。ループを短くすると、寄生トレース・インダクタンスも減少します。NPNスイッチがオフするとき、寄生インダクタンスによりLT8471のスイッチの両端にフライバック・スパイクが発生することがあります。レイアウトが良くないと、高い電流および出力電圧で動作しているとき、スパイクにより、スイッチの絶対最大定格を超える電圧がスイッチの両端に発生することがあります。また、スイッチャ回路の下にグランド・プレーンを使用して、プレーン相互のカップリングと全体のノイズを防ぎます。ただし、スイッチング・ピンの寄生容量を小さく抑えるため、スイッチング・ピンに接続されているプレーンの下にはグランド・プレーンを配置しないようにします。

アプリケーション情報

基板のレイアウトは熱抵抗にも大きく影響します。パッケージの露出グランド・パッドは、LT8471のダイの下に置かれた銅プレートです。これはパッケージの外に熱を伝える効果的な熱経路です。パッドを基板に半田付けすると温度を下げ、LT8471の電力供給能力を上げます。このパッドの周囲にはで

きるだけ大きな銅面積を確保します。グランド・プレーンへの多数のフィードスルーをパッドの周囲に追加しても効果的です。DC/DCコンバータの多様なトポロジーの推奨部品配置を図5、図6と図7に示します。

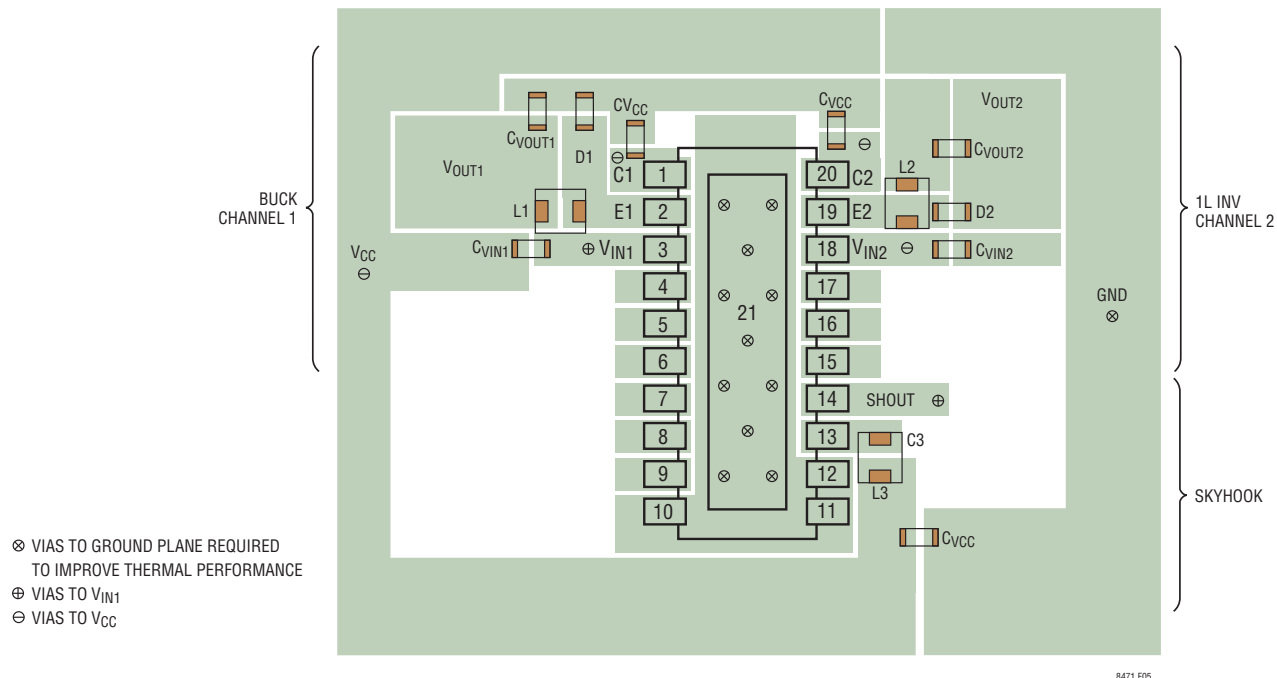


図5. 降圧およびシングル・インダクタ反転コンバータの推奨部品配置

アプリケーション情報

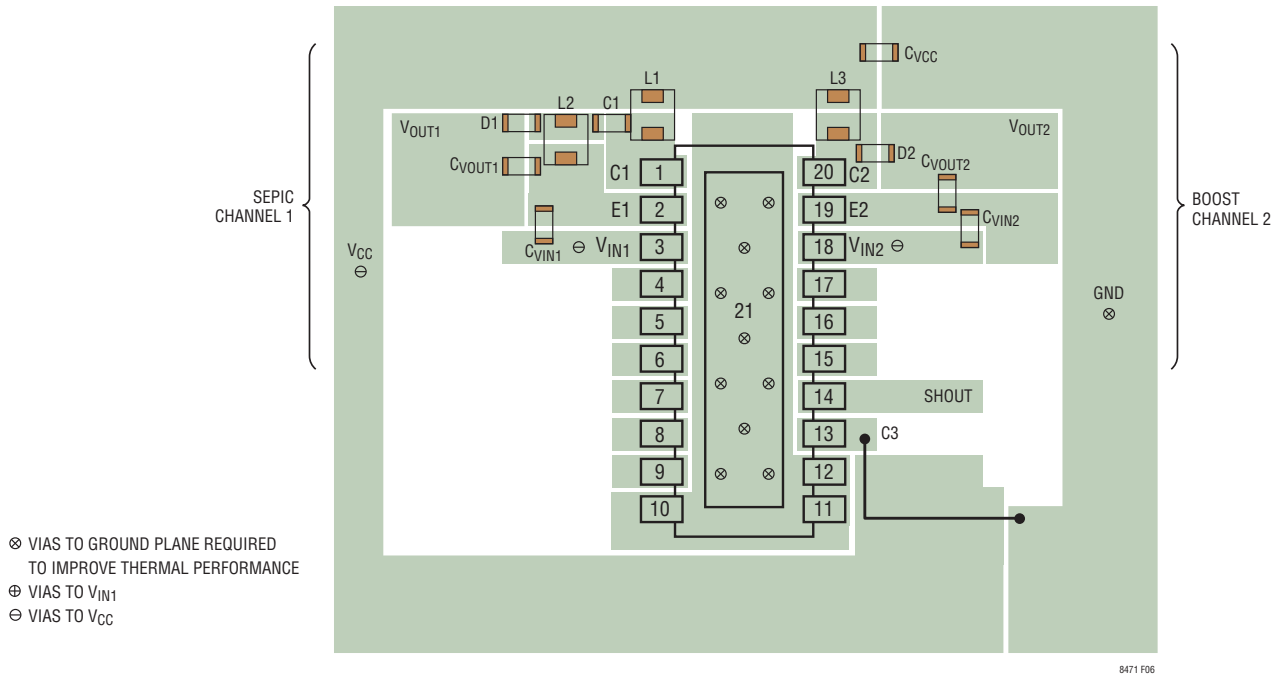


図6. SEPICおよび昇圧コンバータの推奨部品配置

アプリケーション情報

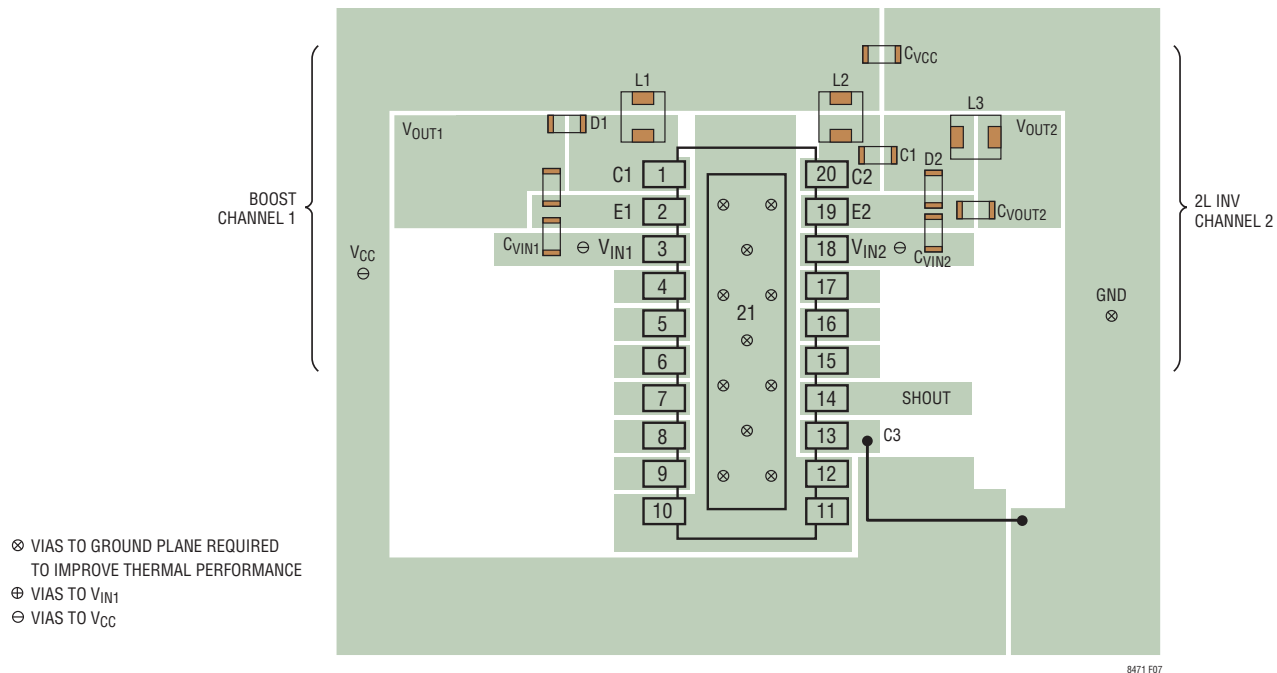


図7. 昇圧およびデュアル・インダクタ反転コンバータの推奨部品配置

LT8471

標準的応用例

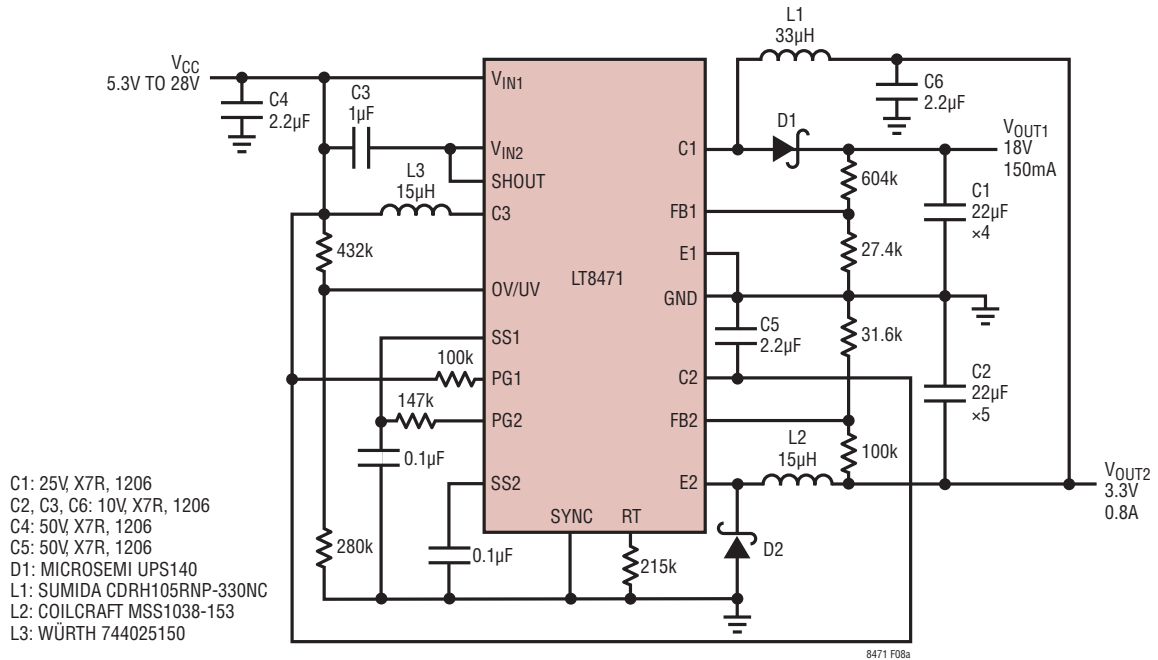


図 8a. 入力範囲が広い 3.3V 出力の降圧コンバータと 400kHz で 18V 出力の昇圧コンバータ

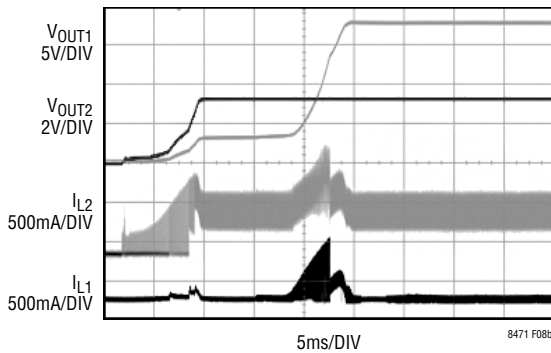


図 8b. 起動波形

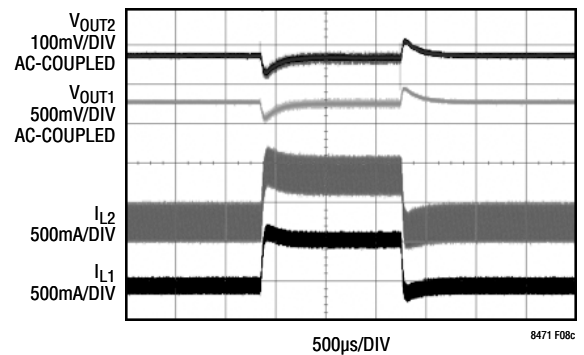


図 8c. V_{OUT1} への負荷ステップ、40mA から 135mA へ上げて 40mA へ下げる

標準的応用例

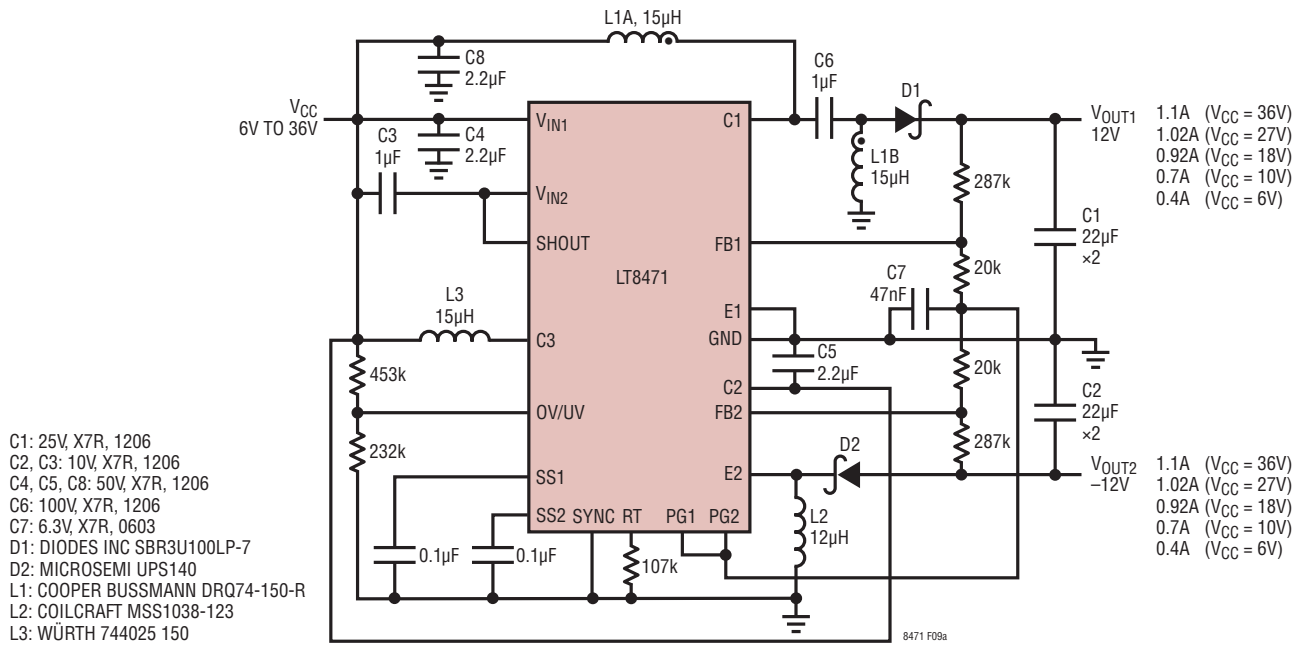


図9a. トラッキング±12V電源、6V～36V入力、800kHz

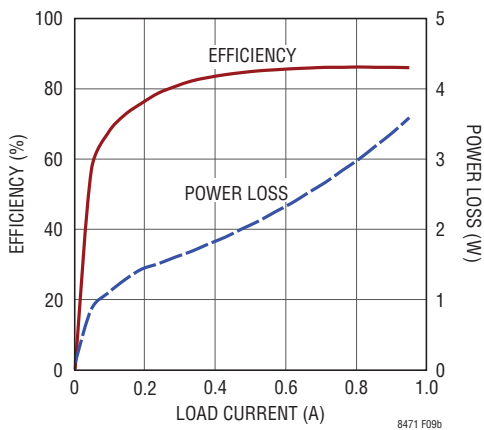


図9b. 効率および電力損失 (V_{CC} = 18V、負荷はV_{OUT1}からV_{OUT2})

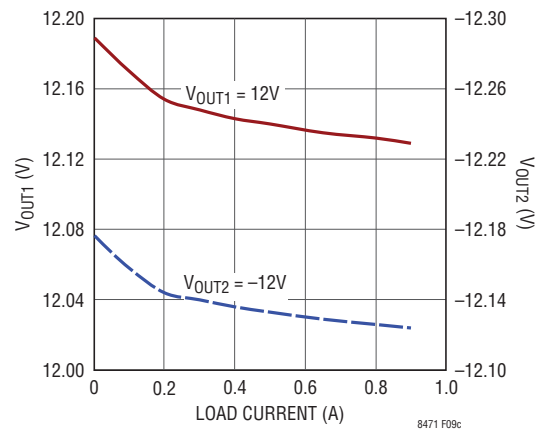


図9c. 12Vおよび-12V出力と負荷電流 (V_{CC} = 18V、負荷はV_{OUT1}からV_{OUT2})

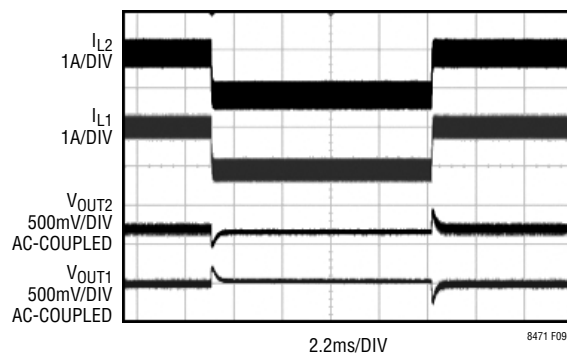


図9d. V_{OUT1}とV_{OUT2}の間の負荷ステップ、150mAから780mAに上げて150mAに下げる (V_{CC} = 18V)

標準的応用例

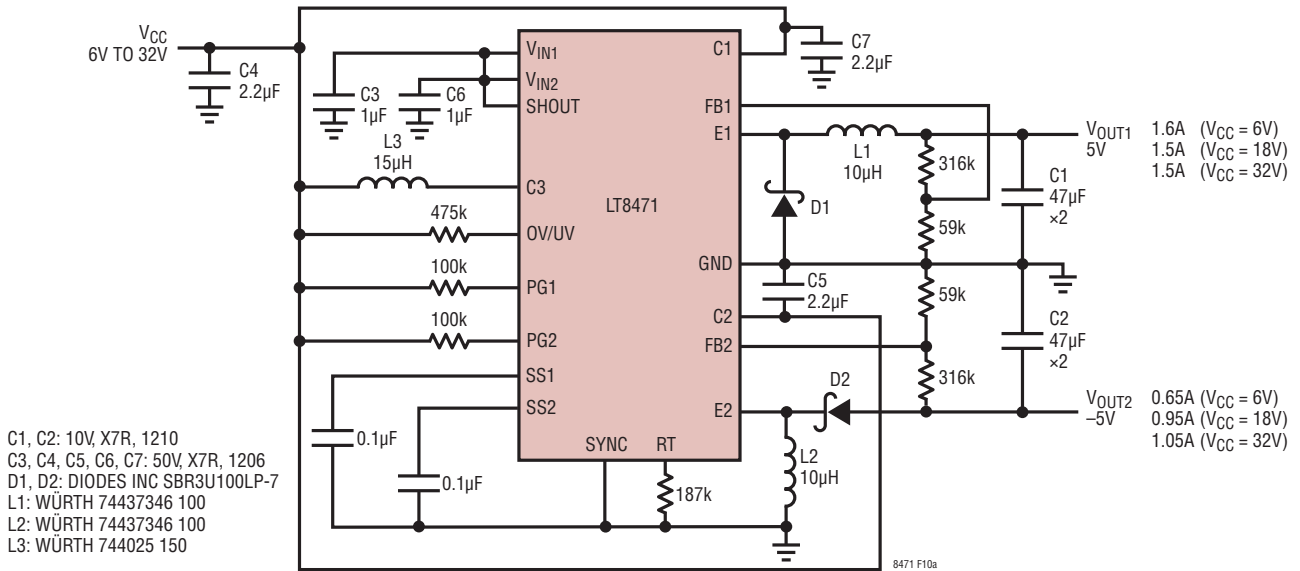


図10a. 入力範囲の広い450kHzで±5V出力電圧のコンバータ

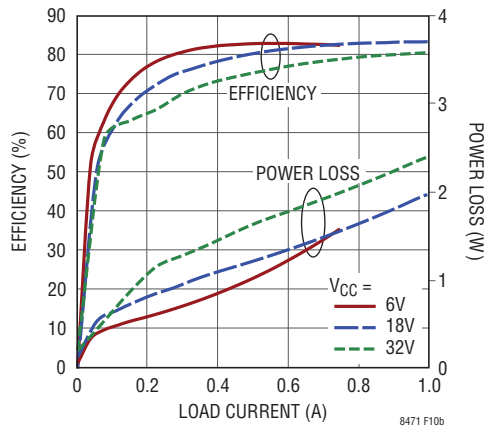
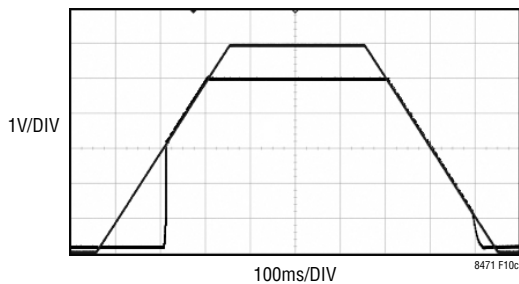
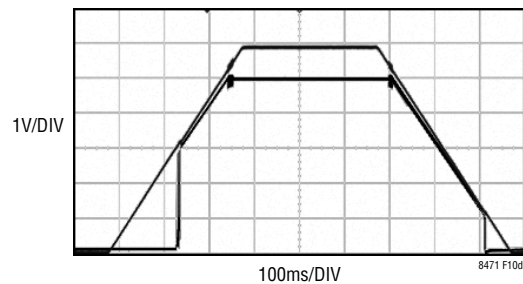


図10b. 効率と電力損失(負荷はV_{OUT1}からV_{OUT2})



V_{CC}(黄色のトレース)は0Vから6Vへランプアップしてから再び0Vへとランプダウンする。チャンネル1の出力電圧は緑色のトレースで表されている。トレースは100Ω抵抗を使って求められている。

図10c. 起動/ドロップアウト特性



V_{CC}(黄色のトレース)は0Vから6Vへランプアップしてから再び0Vへとランプダウンする。チャンネル1の出力電圧は緑色のトレースで表されている。トレースは5Ω抵抗を使って求められている。

図10d. 起動/ドロップアウト特性

標準的応用例

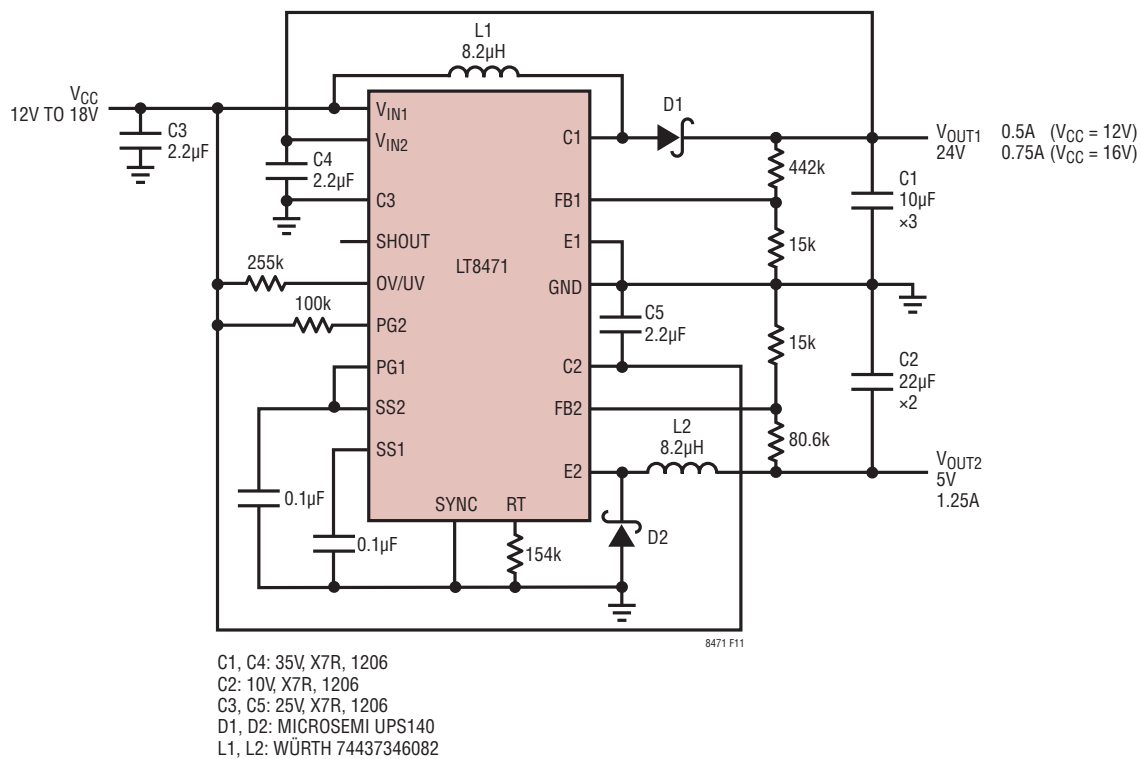
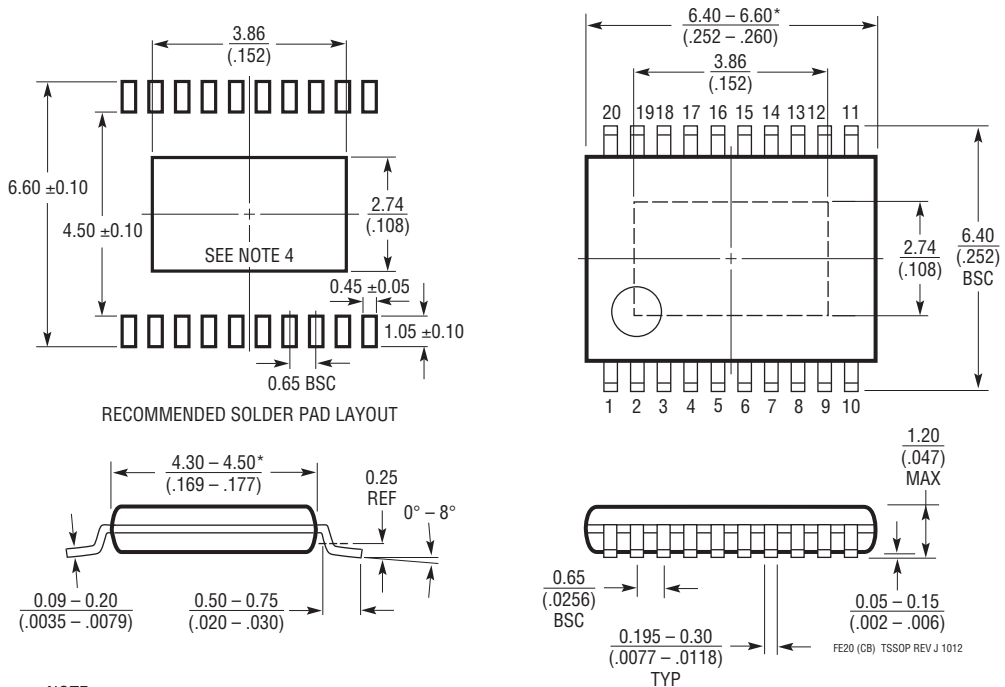


図 11. 24V 出力の昇圧コンバータと 5V 出力の降圧コンバータ (550kHz)

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

FE Package
20-Lead Plastic TSSOP (4.4mm)
 (Reference LTC DWG # 05-08-1663 Rev J)
Exposed Pad Variation CB



NOTE:

1. 標準寸法：ミリメートル
 2. 寸法は ミリメートル (インチ)
 3. 図は実寸とは異なる
 4. 露出パッド接着のための推奨最小 PCB メタルサイズ
- *寸法にはモールドのバリを含まない
 モールドのバリは各サイドで0.150mm (0.006")を超えないこと

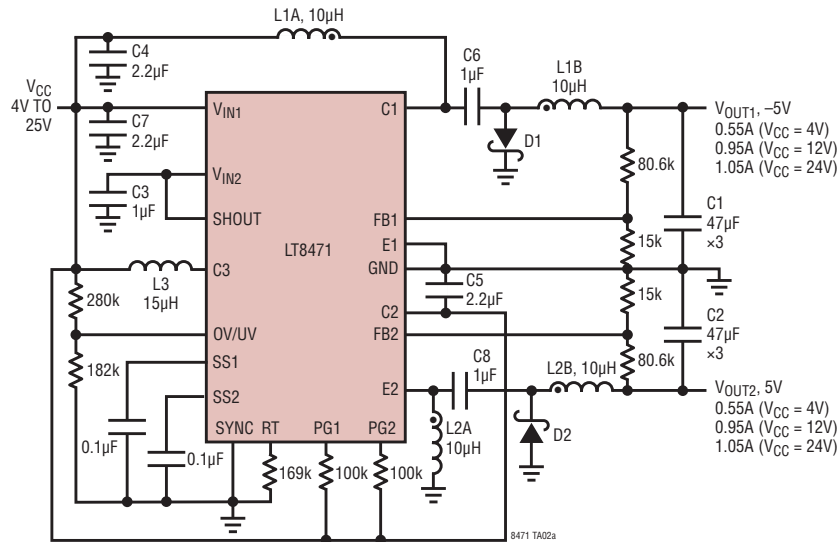
改訂履歴

REV	日付	概要	ページ番号
A	6/14	「アプリケーション情報」を明確化。	14
		「標準的応用例」を明確化。	28、29、30、31、34
B	8/14	「動作」の段落を明確化。	9
		「アプリケーション情報」の2つ目の段落を明確化。	10
		「標準的応用例」を明確化。	34

LT8471

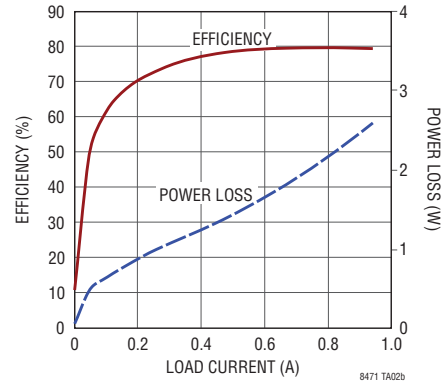
標準的応用例

低出力リップルの±5V出力を発生する500kHz ZETAコンバータと2L反転コンバータ

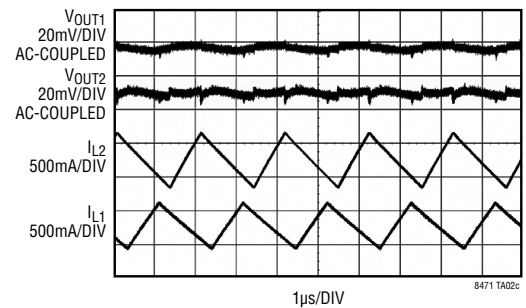


C1, C2: 10V, X7R, 1210
 C3, C4, C5, C7: 35V, X7R, 1206
 C6, C8: 50V, X7R, 1206
 D1, D2: MICROSEMI UPS140
 L1, L2: COOPER BUSSMANN DRQ74-100-R
 L3: WÜRTH 744025 150

効率と電力損失
 $V_{CC} = 12V$, 負荷電流は
 V_{OUT2} から V_{OUT1}



CCMでの出力電圧リップル、 $V_{CC} = 10V$



関連製品

製品番号	説明	注釈
LT8610/LT8611	効率が96%の42V、2.5A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ、 $I_Q = 2.5\mu A$ 、入力/出力電流制限/モニタ(LT8611のみ)	$V_{IN}: 3.4V \sim 42V$ 、 $V_{OUT(MIN)} = 0.985V$ 、 $I_Q = 2.5\mu A$ 、 $I_{SD} < 1\mu A$ 、MSOP-16Eおよび3mm×5mm QFN-24パッケージ
LT8610A/LT8610AB	効率が96%の42V、3.5A、2.2MHz同期整流式マイクロパワー降圧DC/DCコンバータ($I_Q = 2.5\mu A$)	$V_{IN}: 3.4V \sim 42V$ 、 $V_{OUT(MIN)} = 0.985V$ 、 $I_Q = 2.5\mu A$ 、 $I_{SD} < 1\mu A$ 、MSOP-16Eおよび3mm×5mm QFN-24パッケージ
LT8582	40V、デュアル3A、2.5MHz高効率昇圧コンバータ	$V_{IN}: 2.5V \sim 22V$ 、 $40V_{MAX}$ 、 $V_{OUT(MAX)} = \pm 40V$ 、 $I_Q = 2.8\mu A$ 、 $I_{SD} < 1\mu A$ 、7mm×4mm DFN-24パッケージ
LT3581	40V、3.3A、2.5MHz高効率昇圧コンバータ	$V_{IN}: 2.5V \sim 22V$ 、 $40V_{MAX}$ 、 $V_{OUT(MAX)} = \pm 40V$ 、 $I_Q = 1mA$ 、 $I_{SD} < 1\mu A$ 、4mm×3mm DFN-14およびMSOP-16Eパッケージ
LT8582	40V、デュアル3A昇圧、反転、SEPIC、2.5MHz高効率昇圧コンバータ	$V_{IN}: 2.5V \sim 22V$ 、 $40V_{MAX}$ 、 $V_{OUT(MAX)} = \pm 40V$ 、 $I_Q = 2.1mA$ 、 $I_{SD} < 1\mu A$ 、7mm×4mm DFN-24パッケージ
LT3579/LT3579-1	40V、3.3A昇圧、反転、SEPIC、2.5MHz高効率昇圧コンバータ	$V_{IN}: 2.5V \sim 22V$ 、 $40V_{MAX}$ 、 $V_{OUT(MAX)} = \pm 40V$ 、 $I_Q = 1mA$ 、 $I_{SD} < 1\mu A$ 、4mm×5mm QFN-20およびTSSOP-20Eパッケージ
LT3471	40V、デュアル1.3A昇圧、反転、1.2MHz高効率昇圧コンバータ	$V_{IN}: 2.4V \sim 16V$ 、 $40V_{MAX}$ 、 $V_{OUT(MAX)} = \pm 40V$ 、 $I_Q = 2.4mA$ 、 $I_{SD} < 1\mu A$ 、3mm×3mm DFNパッケージ

8471fb