

150V/260mA スイッチを備えた 100V 入力のマイクロパワー絶縁型 フライバック・コンバータ

特長

- 入力電圧範囲: 6V ~ 100V
- 260mA、150V の DMOS パワー・スイッチ内蔵
- 低い静止電流:
 - 70 μ A (スリープ・モード)
 - 330 μ A (アクティブ・モード)
- 重負荷時の境界モード動作
- 軽負荷時の低リップル Burst Mode[®] 動作
- 最小負荷は全出力の 0.5% (標準) 未満
- 1本の外付け抵抗で V_{OUT} を設定
- レギュレーションを行うのにトランスの3次巻線および光アイソレータが不要
- 高精度の EN/UVLO しきい値およびヒステリシス
- 内部補償およびソフトスタート
- 5ピン TSOT-23 パッケージ

アプリケーション

- 絶縁型の電気通信用、自動車用、産業用、医療用電源
- 絶縁型の補助電源 / ハウスキーピング電源

概要

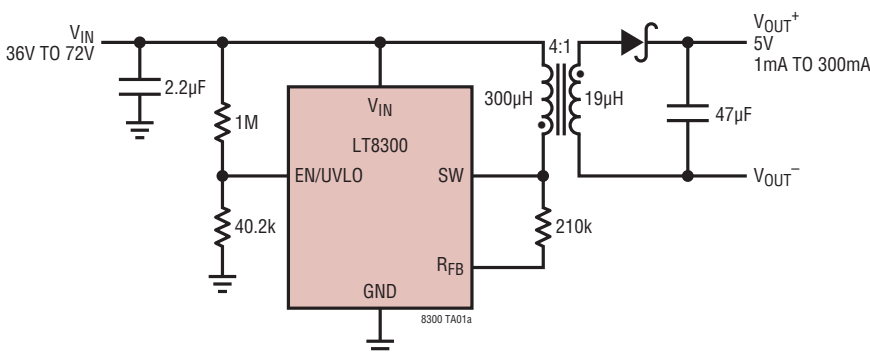
LT[®]8300は、高電圧のマイクロパワー絶縁型フライバック・コンバータです。絶縁された出力電圧を1次側のフライバック波形から直接サンプリングすることにより、このデバイスでは、レギュレーションを行うために3次巻線および光アイソレータは必要ありません。出力電圧は1本の外付け抵抗を使用して設定します。内部の補償回路およびソフトスタート回路により、外付け部品点数はさらに減少します。境界モード動作により、負荷レギュレーションの優れた小型の磁気ソリューションが得られます。低リップルの Burst Mode 動作により、軽負荷では高い効率を維持しながら、出力電圧リップルを最小限に抑えます。260mA、150V の DMOS パワー・スイッチの他に、すべての高電圧回路および制御ロジック回路が5ピン ThinSOT[™] パッケージに集積されています。

LT8300は、6V ~ 100V の入力電圧範囲で動作し、最大2W の絶縁型出力電力を供給できます。高度な集積化と、境界モードおよび低リップルの Burst Mode により、簡単に使えて部品点数が少なく、効率の高い絶縁型の電力供給アプリケーション・ソリューションが得られます。

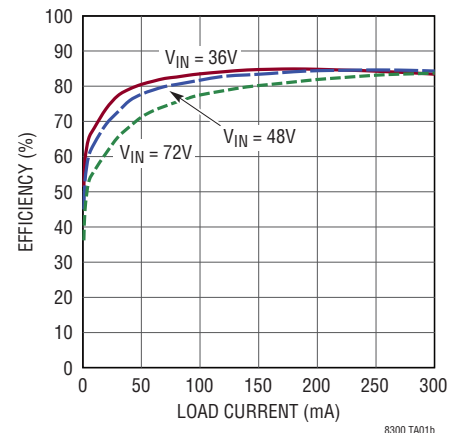
LT、LT、LTC、LTM、Linear Technology、Linear のロゴおよび Burst Mode はリニアテクノロジー社の登録商標です。ThinSOT はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5438499、7463497、7471522 ははじめとする米国特許によって保護されています。

標準的応用例

5V マイクロパワー絶縁型フライバック・コンバータ



効率と負荷電流

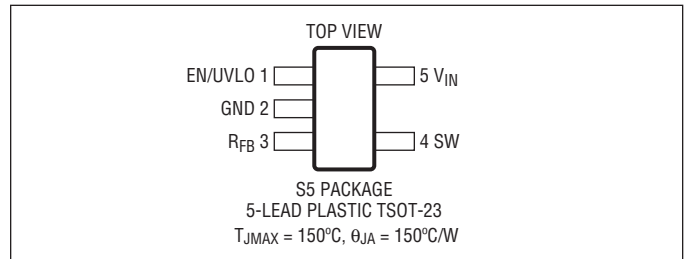


LT8300

絶対最大定格 (Note 1)

SW (Note 2)	150V
V_{IN}	100V
EN/UVLO	V_{IN}
R_{FB}	$V_{IN} - 0.5V \sim V_{IN}$
R_{FB} に流れ込む電流	200 μ A
動作接合部温度範囲 (Note 3、4)	
LT8300E、LT8300I	-40°C ~ 125°C
LT8300H	-40°C ~ 150°C
LT8300MP	-55°C ~ 150°C
保存温度範囲	-65°C ~ 150°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT8300ES5#PBF	LT8300ES5#TRPBF	LTGFF	5-Lead Plastic TSOT-23	-40°C to 125°C
LT8300IS5#PBF	LT8300IS5#TRPBF	LTGFF	5-Lead Plastic TSOT-23	-40°C to 125°C
LT8300HS5#PBF	LT8300HS5#TRPBF	LTGFF	5-Lead Plastic TSOT-23	-40°C to 150°C
LT8300MPS5#PBF	LT8300MPS5#TRPBF	LTGFF	5-Lead Plastic TSOT-23	-55°C to 150°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 24\text{V}$ 、 $V_{EN/UVLO} = V_{IN}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNIT	
V_{IN}	Input Voltage Range		6		100	V	
	V_{IN} UVLO Threshold	Rising Falling		5.8 3.2	6	V V	
I_Q	V_{IN} Quiescent Current	$V_{EN/UVLO} = 0.3\text{V}$		1.2	2	μA	
		$V_{EN/UVLO} = 1.1\text{V}$		200		μA	
		Sleep Mode (Switch Off)		70		μA	
		Active Mode (Switch On)		330		μA	
	EN/UVLO Shutdown Threshold	For Lowest Off I_Q	●	0.3	0.75	V	
	EN/UVLO Enable Threshold	Falling Hysteresis	●	1.199	1.223 0.016	1.270 V V	
I_{HYS}	EN/UVLO Hysteresis Current	$V_{EN/UVLO} = 0.3\text{V}$		-0.1	0	0.1	μA
		$V_{EN/UVLO} = 1.1\text{V}$		2.2	2.5	2.8	μA
		$V_{EN/UVLO} = 1.3\text{V}$		-0.1	0	0.1	μA
f_{MAX}	Maximum Switching Frequency		720	750	780	kHz	
f_{MIN}	Minimum Switching Frequency		6	7.5	9	kHz	
$t_{ON(MIN)}$	Minimum Switch-On Time			160		ns	
$t_{OFF(MIN)}$	Minimum Switch-Off Time			350		ns	
$t_{OFF(MAX)}$	Maximum Switch-Off Time	Backup Timer		200		μs	
$I_{SW(MAX)}$	Maximum SW Current Limit		●	228	260	292	mA
$I_{SW(MIN)}$	Minimum SW Current Limit		●	34	52	70	mA
	SW Over Current Limit	To Initiate Soft-Start			520		mA
$R_{DS(ON)}$	Switch On-Resistance	$I_{SW} = 100\text{mA}$		10		Ω	
I_{LKG}	Switch Leakage Current	$V_{IN} = 100\text{V}$, $V_{SW} = 150\text{V}$		0.1	0.5	μA	
I_{RFB}	R_{FB} Regulation Current		●	98	100	102	μA
	R_{FB} Regulation Current Line Regulation	$6\text{V} \leq V_{IN} \leq 100\text{V}$			0.001	0.01	%/V
t_{SS}	Soft-Start Timer			2.7		ms	

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: SW ピンの過渡電圧定格は最大 150V である。漏れインダクタンスによる電圧スパイクに応じて、SW ピンの動作波形を減定格して、フライバック電圧スパイクを 150V 未満に維持する必要がある (図 5 を参照)。

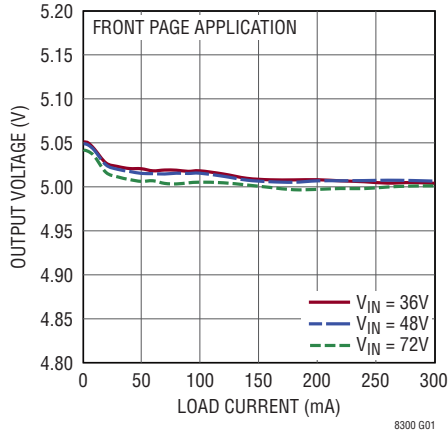
Note 3: LT8300E は $0^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT8300I は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合

部温度範囲で保証されている。LT8300H は $-40^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で保証されている。LT8300MP は $-55^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で保証されている。高い接合部温度は動作寿命に悪影響を及ぼす。接合部温度が 125°C を超えると、動作寿命が短くなる。

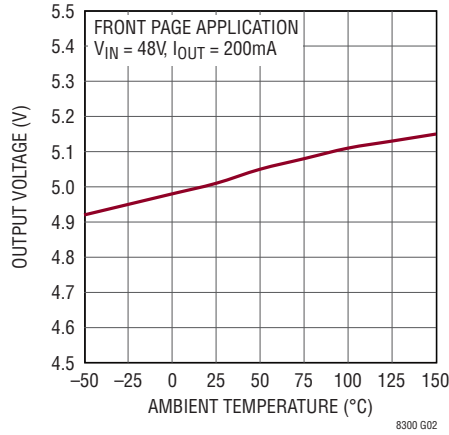
Note 4: LT8300 には、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 150°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

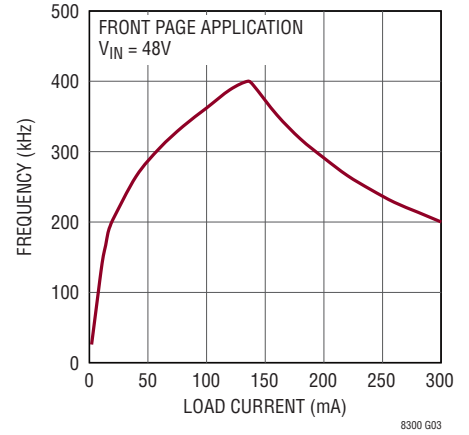
出力負荷と
ラインレギュレーション



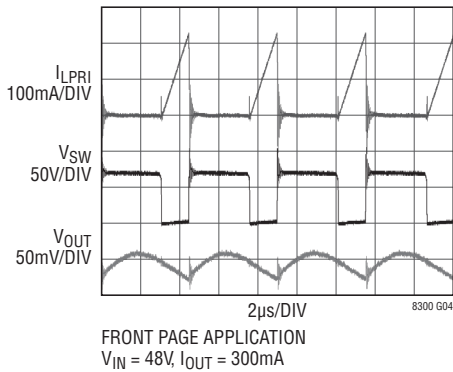
出力温度の変動



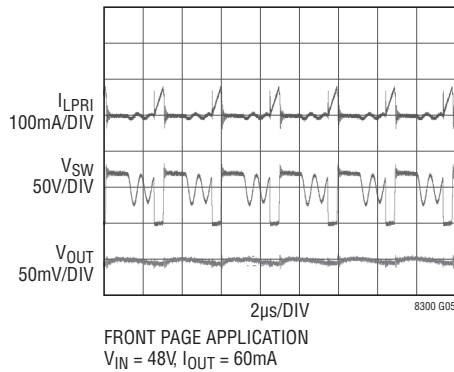
スイッチング周波数と負荷電流



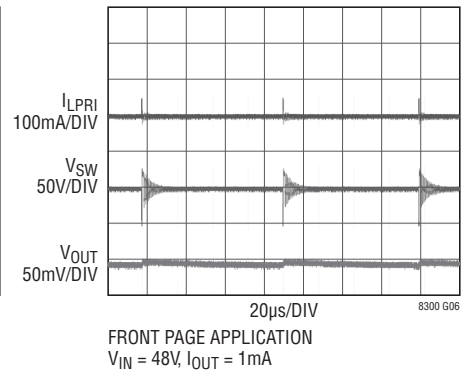
境界モードの波形



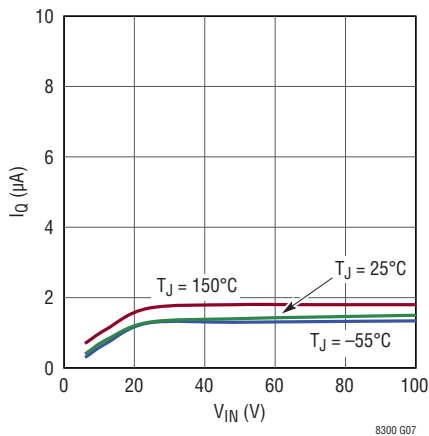
不連続モードの波形



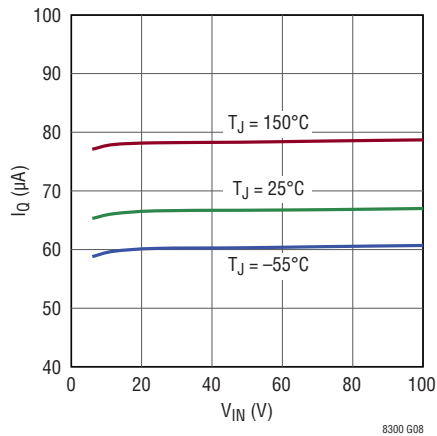
Burst Modeの波形



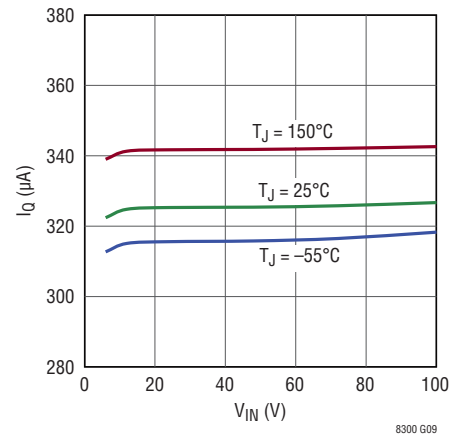
VINのシャットダウン電流



VINの静止電流
(スリープ・モード)

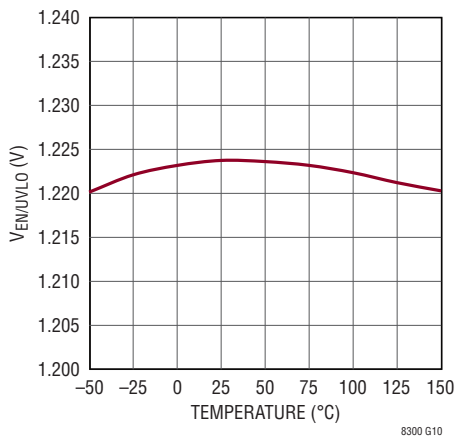


VINの静止電流
(アクティブ・モード)

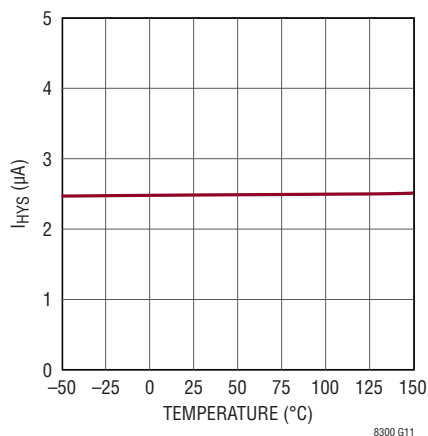


標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

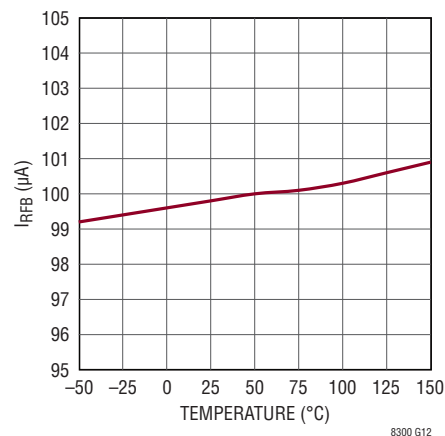
EN/UVLOのインエーブルしきい値



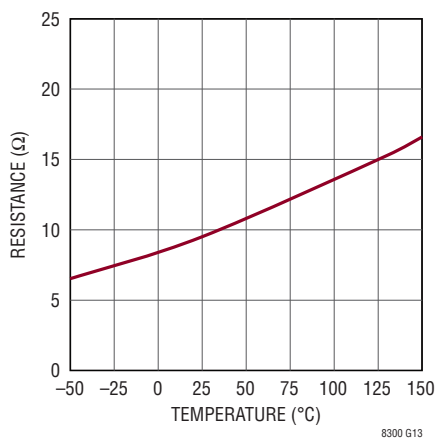
EN/UVLOのヒステリシス電流



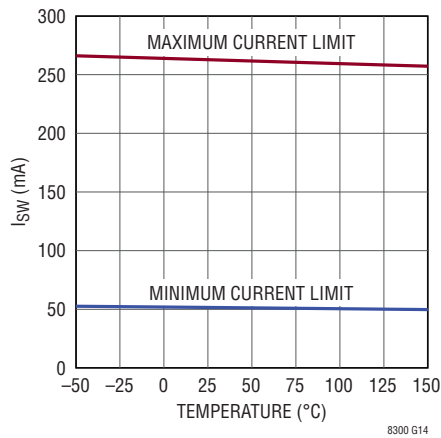
R_{FB} のレギュレーション電流



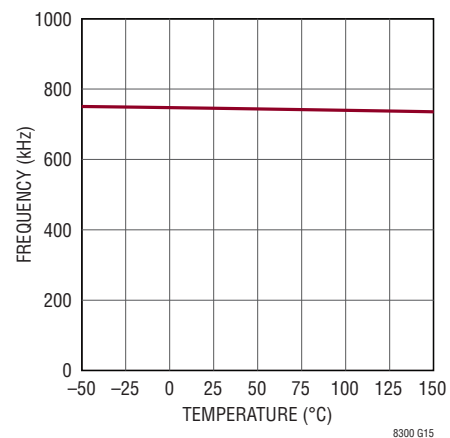
$R_{DS(ON)}$



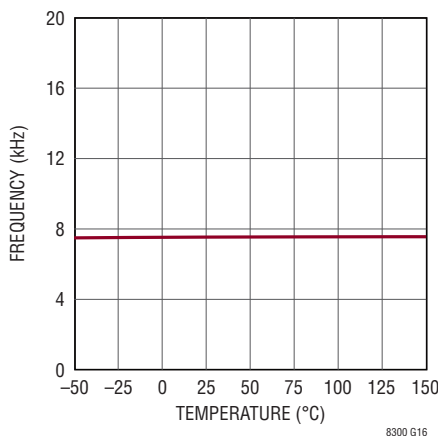
スイッチ電流制限



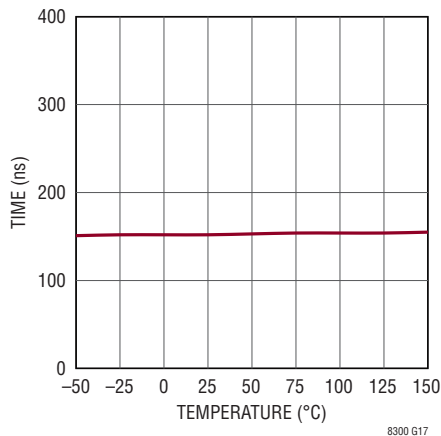
最大スイッチング周波数



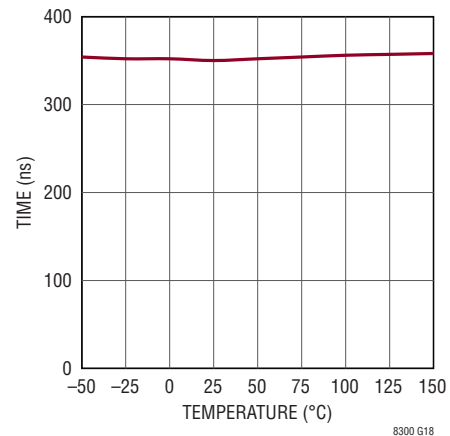
最小スイッチング周波数



最小スイッチ・オン時間



最小スイッチ・オフ時間



ピン機能

EN/UVLO (ピン1) : イネーブル/低電圧ロックアウト。EN/UVLO ピンはLT8300をイネーブルするのに使用します。このピンを0.3Vに引き下げると、LT8300はシャットダウンします。このピンは高精度な1.223Vのしきい値を備えており、 V_{IN} からグラウンド間に接続した抵抗分割器を使用することで、 V_{IN} の低電圧ロックアウト(UVLO)しきい値を設定できます。2.5 μ Aの電流ヒステリシスにより、 V_{IN} にUVLOヒステリシスを設定できます。どちらの機能も使用しない場合、このピンは V_{IN} に直接接続します。

GND (ピン2) : グランド。このピンは、ローカルのグラウンド・プレーンに直接接続します。

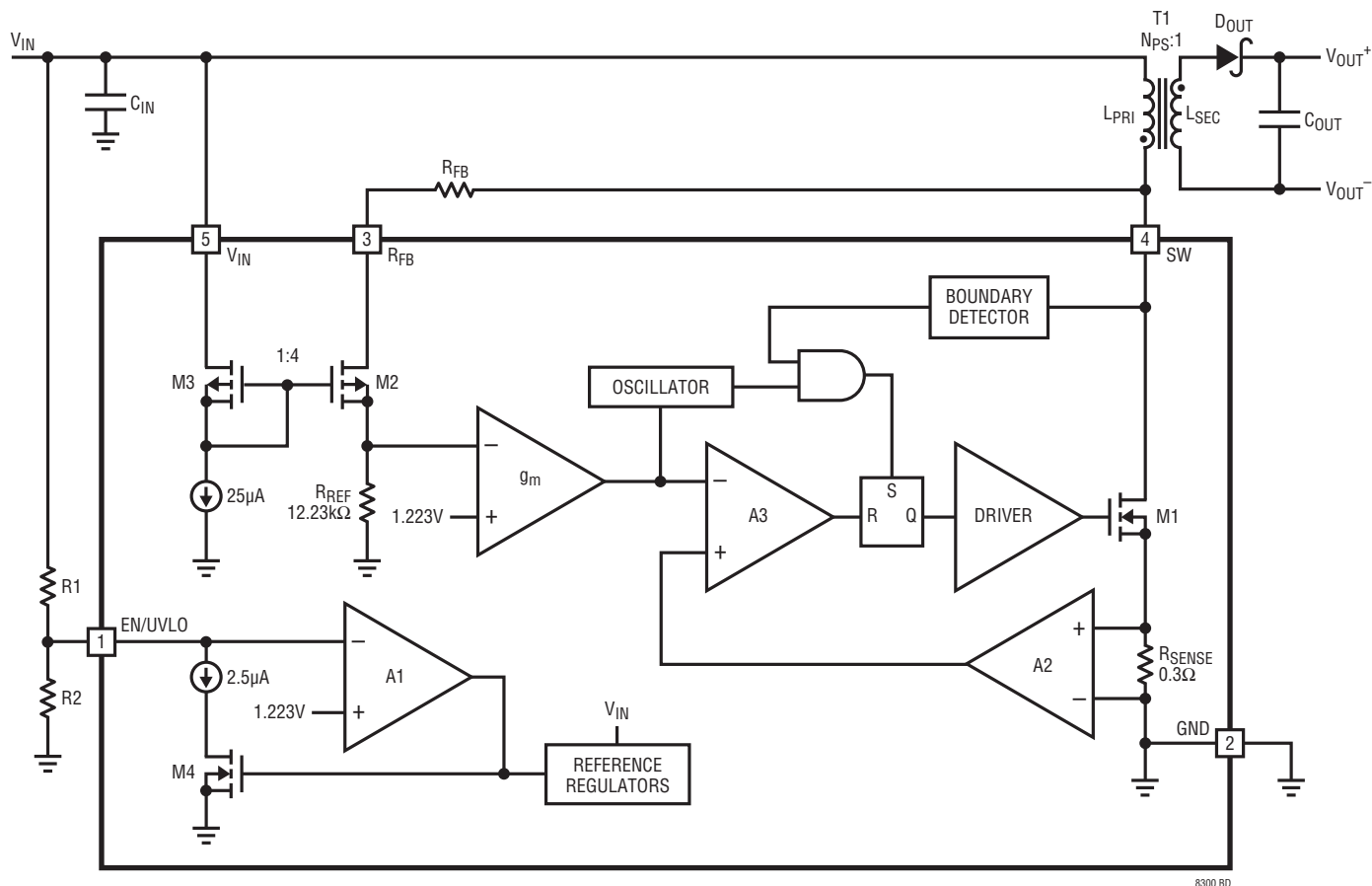
R_{FB} (ピン3) : 外付け帰還抵抗の入力ピン。このピンからトランスの1次側SWピンの間に抵抗を接続します。内部トリミングさ

れた12.23k抵抗に対する R_{FB} 抵抗の比に内部バンドギャップ・リファレンスを掛けた値によって出力電圧が決定されます(これに1以外のトランスの巻数比の影響が加わります)。このピンのトレース面積は最小限に抑えます。

SW (ピン4) : 150Vの内部DMOSパワー・スイッチのドレイン。EMIと電圧スパイクを低減するため、このピンのトレース面積を最小限に抑えます。

V_{IN} (ピン5) : 入力電源。 V_{IN} ピンは、内部回路に電流を供給し、 R_{FB} ピンに接続された帰還回路のリファレンス電圧として使用されます。このピンはコンデンサを使ってグラウンドにローカルにバイパスします。

ブロック図



8300 BD

動作

LT8300は、特に絶縁型フライバック・トポロジー用に設計された、電流モードのスイッチング・レギュレータICです。絶縁型トポロジーの主な課題は、レギュレーションを実現するため、トランスの絶縁された2次側から1次側へ、出力電圧の情報をどのように伝達するかです。従来は、オプトアイソレータや追加のトランス巻線によって、絶縁境界をまたいでこの情報を伝達していました。オプトアイソレータ回路は出力電力を浪費し、追加の部品によって電源のコストと物理的サイズが増大します。また、オプトアイソレータは、制限されたダイナミック応答、非直線性、ユニットごとのばらつき、経年劣化によるシステムの問題を生じることがあります。追加のトランス巻線を採用した回路にも短所があります。追加の巻線を使用すると、トランスの物理的サイズとコストが増大し、多くの場合ダイナミック応答の質が劣ります。

LT8300では、絶縁された出力電圧を1次側のフライバック・パルス波形からサンプリングします。この方法では、レギュレーションにオプトアイソレータも追加のトランス巻線も不要です。LT8300は境界導通モードと不連続導通モードのいずれかで動作するため、出力電圧は必ず2次側電流がゼロのときにSWピン上でサンプリングされます。この方法では、外付けの負荷補償部品なしに負荷レギュレーションが改善されます。

LT8300は、5ピンTSOT-23パッケージに収められた、使いやすいマイクロパワー絶縁型フライバック・コンバータです。出力電圧は1本の外付け抵抗を使用して設定します。また、ループ補償回路とソフトスタート回路を内蔵することで、外付け部品数をさらに削減します。ブロック図に示すように、ブロックの多くは従来のスイッチング・レギュレータにあるものと同様で、リファレンス、レギュレータ、発振器、ロジック、電流アンプ、電流コンパレータ、ドライバ、パワースイッチなどです。目新しい部分として、フライバック・パルス検出回路、サンプル・ホールド・エラーアンプ、境界モード検出器に加え、境界導通モード、不連続導通モード、および低リップルBurst Mode動作のための追加ロジックがあります。

境界導通モードの動作

LT8300は、重負荷時の境界導通モードを搭載しています。このモードでは、2次側の電流がゼロのときに1次側パワー・ス

イッチをオンします。境界導通モードは、可変周波数、可変ピーク電流のスイッチング方式です。パワー・スイッチがオンすると、トランスの1次側電流が内部制御されるピーク電流制限に達するまで増加します。パワー・スイッチがオフすると、SWピンの電圧は、出力電圧にトランスの1次対2次の巻数比を掛けた電圧に入力電圧を足した電圧まで上昇します。出力ダイオードを流れる2次側の電流がゼロに減少すると、SWピンの電圧が急激に低下し V_{IN} 付近でリングングします。境界モード検出器がこの事象を検出し、パワー・スイッチを再度オンします。

境界導通モードではサイクルごとに2次側の電流をゼロに戻すので、寄生抵抗による電圧低下によって負荷レギュレーションの誤差が生じることはありません。また、境界導通モードでは、連続導通モードに比べて小型のトランスを使用することができ、低調波発振が生じません。

不連続導通モードの動作

境界導通モードでは、負荷が軽くなるほどスイッチング周波数が上昇し、スイッチ・ピーク電流が同じ割合で減少します。最大数MHzの高いスイッチング周波数で動作した場合、スイッチング損失とゲート電荷損失が増加します。これを回避するため、LT8300は、最大スイッチング周波数を750kHz未満にクランプする追加の内部発振器を備えています。スイッチング周波数がこの内部周波数クランプに達すると、デバイスはスイッチのターンオンを遅延し、不連続導通モードで動作し始めます。

低リップルBurst Mode動作

従来のフライバック・コンバータと異なり、LT8300は、出力電圧を正確にサンプリングするため、最小限の時間、最小周波数以上でオン、オフする必要があります。固有の最小スイッチ電流制限と最小スイッチ・オフ時間は、特定のアプリケーションの正確な動作を保証するために必要です。

負荷が非常に軽くなると、LT8300は、最小スイッチ電流制限を維持しながらスイッチング周波数をフォールドバックし始めます。そのため、サンプル・ホールド・エラーアンプの最小スイッチ・オフ時間を見込んだ上で、負荷電流を低減することができます。同時に、スリープ・モードとアクティブ・モード間を切

動作

り替えて、実効静止電流を低減し、軽負荷時の効率を向上できます。この場合、LT8300は低リップルBurst Modeで動作し

ます。標準7.5kHzの最小スイッチング周波数により、出力電圧をサンプリングする頻度と最小負荷要件が決定されます。

アプリケーション情報

出力電圧

ブロック図に示す R_{FB} 抵抗は、出力電圧の設定に使用される唯一の外付け抵抗です。LT8300は、絶縁された出力電圧をフライバック・パルスからサンプリングすることにより安定化する独自のフライバック・パルス検出回路とサンプル・ホールド・エラーアンプを使用していることを除き、従来の電流モード・スイッチャと同様の動作をします。

動作は次のとおりです。パワー・スイッチM1がオフすると、SWピンの電圧が V_{IN} 電源を上回ります。このフライバック・パルスの振幅(つまりSWピン電圧と V_{IN} 電源の差)は、次式で与えられます。

$$V_{FLBK} = (V_{OUT} + V_F + I_{SEC} \cdot ESR) \cdot N_{PS}$$

V_F = 出力ダイオードの順方向電圧

I_{SEC} = トランスの2次側電流

ESR = 2次側回路の全インピーダンス

N_{PS} = トランスの1次対2次の実効巻数比

このフライバック電圧は、フライバック・パルス検出回路(M2およびM3)によって電流 I_{RFB} に変換されます。また、この電流 I_{RFB} は内部的にトリミングされた12.23k R_{REF} 抵抗を流れて、グランド基準の電圧を生じます。この結果得られる電圧がサンプル・ホールド・エラーアンプの反転入力になります。サンプル・ホールド・エラーアンプは2次側電流がゼロのときに電圧をサンプリングするため、 V_{FLBK} の式の($I_{SEC} \cdot ESR$)の項はゼロとみなせます。

バンドギャップ・リファレンス電圧 V_{BG} (1.223V)がサンプル・ホールド・エラーアンプの非反転入力になります。ループ全体の利得が比較的大きいので、 R_{REF} 抵抗の電圧は、バンド

ギャップ・リファレンス電圧 V_{BG} にほぼ等しくなります。したがって、 V_{FLBK} と V_{BG} の関係は、次のように表現できます。

$$\left(\frac{V_{FLBK}}{R_{FB}} \right) \cdot R_{REF} = V_{BG}$$

or

$$V_{FLBK} = \left(\frac{V_{BG}}{R_{REF}} \right) \cdot R_{FB} = I_{RFB} \cdot R_{FB}$$

V_{BG} = バンドギャップ・リファレンス電圧

$I_{RFB} = R_{FB}$ レギュレーション電流 = 100 μ A

上式と前に得られた V_{FLBK} の式を組み合わせると、 V_{OUT} を R_{FB} 抵抗、トランスの巻数比、ダイオードの順方向電圧で表す次の式が得られます。

$$V_{OUT} = 100\mu A \cdot \left(\frac{R_{FB}}{N_{PS}} \right) - V_F$$

出力温度係数

V_{OUT} の式の最初の項には温度依存性はありませんが、出力ダイオードの順方向電圧 V_F には大きな負の温度係数(-1mV/°C ~ -2mV/°C)があります。このような負の温度係数により、全温度範囲の出力電圧に約200mV ~ 300mVの電圧変動が生じます。

電圧出力が12V、24Vのように高い場合は、出力ダイオードの温度係数が出力電圧レギュレーションに与える影響はほとんどありません。しかし、電圧出力が3.3V、5Vのように低い場合、出力ダイオードの温度係数は出力電圧レギュレーションにプラス2 ~ 5%の影響を与えます。全温度範囲にわたる厳密な出力電圧レギュレーションが必要なお客様は、温度補償機能を内蔵するその他の弊社製品をご覧ください。

アプリケーション情報

実際の R_{FB} 抵抗値の選択

LT8300は、絶縁された出力電圧を安定化するのに独自のサンプリング手法を使用しています。サンプリングの特性上、この手法には、出力電圧に影響を与え、強制的に R_{FB} の抵抗値を再評価する反復可能な遅延と誤差要因が含まれます。そのため、帰還抵抗 R_{FB} を選択するには、シンプルな2段階のプロセスが必要です。

「出力電圧」のセクションの V_{OUT} 式を整理すると、次のような R_{FB} の開始値が得られます。

$$R_{FB} = \frac{N_{PS} \cdot (V_{OUT} + V_F)}{100\mu A}$$

V_{OUT} = 出力電圧

V_F = 出力ダイオードの順方向電圧 = $\sim 0.3V$

N_{PS} = トランスの1次対2次の実効巻数比

上記の R_{FB} 開始値を使用し、他の部品を接続してアプリケーションに電源を投入し、安定化出力電圧 $V_{OUT(MEAS)}$ を測定します。最終的な R_{FB} 値は、次のように調整できます。

$$R_{FB(FINAL)} = \frac{V_{OUT}}{V_{OUT(MEAS)}} \cdot R_{FB}$$

最終的な R_{FB} 値が選択されると、特定のアプリケーションにおける基板間のレギュレーション精度が非常に安定し、システムのすべての部品のデバイス間ばらつきを含めて標準で $\pm 5\%$ 未満になります(抵抗の許容誤差とトランスの巻線の整合誤差を $\pm 1\%$ 以下と仮定)。しかし、トランスまたは出力ダイオードを変更するか、レイアウトを大きく変更した場合、 V_{OUT} がいくらか変化する可能性があります。

出力電力

フライバック・コンバータは、降圧コンバータや昇圧コンバータに比べて、入力電流と出力電流の間に複雑な関係があります。昇圧コンバータは入力電圧に関係なく最大入力電流が比較的一定であり、降圧コンバータは入力電圧に関係なく最大出力電流が比較的一定です。これは2つの電流の動作が連続していて切り替わらないからです。フライバック・コンバータは入力電流と出力電流の両方が不連続なので、非絶縁型昇降圧コンバータに似たものになります。デューティ・サイクルが入力電流と出力電流に影響を与えるので、出力電力を予測するのは困難です。さらに、出力電流を増加させるため、スイッチ電圧が高くなることを代償に巻数比を変えることができます。

図1～図4のグラフは、3.3V、5V、12V、および24Vの出力電圧に対して可能な標準の最大出力電力を示しています。この最大出力電力曲線は、スイッチ・オフ時間の間のスイッチの電圧が120Vの場合の計算によって得られた出力電力です。漏れインダクタンス電圧スパイクに対して30Vのマーシが見込まれています。与えられた入力でのこの電力レベルを実現するには、スイッチに120Vを印加する巻数比の値を計算する必要がありますが、半端な値の比になることがあります。以下の最大出力電力曲線の下各曲線は、一般的な巻数比の値と、与えられた入力電圧での出力電力の大きさの例です。

設計の一例は、最小入力電圧が36V、最大入力電圧が72Vの5V出力のコンバータです。6:1の巻数比がこの設計例に適合し、出力は72Vで2.44Wに等しくなりますが、36Vでは1.87Wまで減少します。

以下の式により出力電力が計算されます。

$$P_{OUT} = \eta \cdot V_{IN} \cdot D \cdot I_{SW(MAX)} \cdot 0.5$$

$$\eta = \text{Efficiency} = \sim 85\%$$

$$D = \text{Duty Cycle} = \frac{(V_{OUT} + V_F) \cdot N_{PS}}{(V_{OUT} + V_F) \cdot N_{PS} + V_{IN}}$$

$$I_{SW(MAX)} = \text{最大スイッチ電流制限} = 260\text{mA}$$

アプリケーション情報

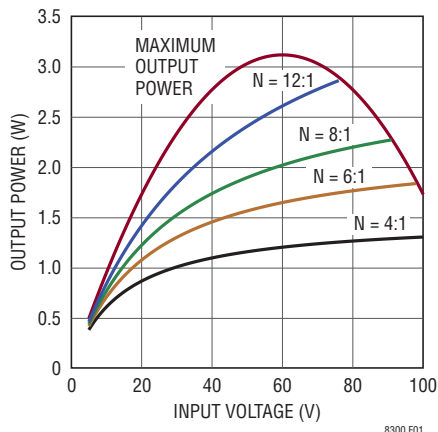


図1. 3.3V出力での出力電力

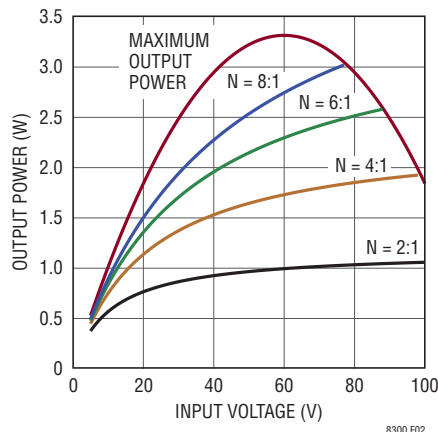


図2. 5V出力での出力電力

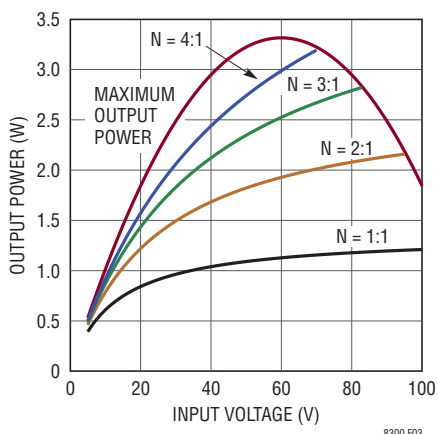


図3. 12V出力での出力電力

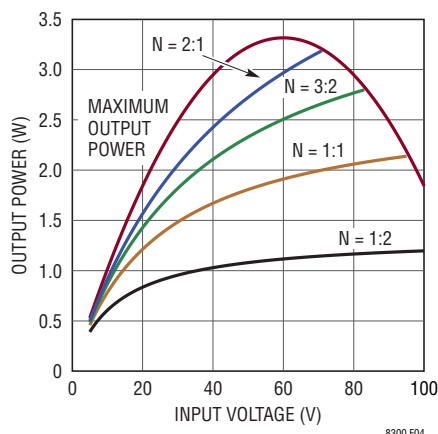


図4. 24V出力での出力電力

1次側インダクタンスの要件

LT8300は、SWピンに反映された出力電圧から出力電圧の情報を得ます。2次巻線に電流が流れると、1次側SWピンの出力電圧に反映されます。サンプル・ホールド・エラーアンプは、反映された出力電圧を安定させてサンプリングするまでに最短で350ns必要とします。適切なサンプリングを行うためには、2次巻線に少なくとも350nsの間電流を流す必要があります。以下の式から1次側励磁インダクタンスの最小値が与えられます。

$$L_{PRI} \geq \frac{t_{OFF(MIN)} \cdot N_{PS} \cdot (V_{OUT} + V_F)}{I_{SW(MIN)}}$$

$t_{OFF(MIN)}$ = 最小スイッチ・オフ時間 = 350ns

$I_{SW(MIN)}$ = 最小スイッチ電流制限 = 52mA

最小スイッチ・オフ時間に関する1次側インダクタンスの要件の他に、LT8300には、最小スイッチ・オン時間の要件があり、デバイスのパワー・スイッチを約160nsより短い時間オンすることはできません。この最小スイッチ・オン時間の主な目的は、初回スイッチ・ターンオン時の電流スパイクによる誤動作を防止するためのリーディング・エッジ・ブランキングです。その時間内にインダクタ電流が所期の電流制限を超えると、電流制御ループがその制御能力を失って出力が発振する可能性があります。そのため、1次側励磁インダクタンスを選択するときは、最大入力電圧に関する以下の式にも従う必要があります。

$$L_{PRI} \geq \frac{t_{ON(MIN)} \cdot V_{IN(MAX)}}{I_{SW(MIN)}}$$

$t_{ON(MIN)}$ = 最小スイッチ・オン時間 = 160ns

アプリケーション情報

一般的に、上式で計算された最小値よりも20～40%大きい1次側励磁インダクタンスを持つトランスを選択してください。それ以上大きなインダクタンスを持つトランスでは、物理的サイズが大きくなり、軽負荷時に不安定になる可能性があります。

トランスの選択

トランスの仕様と設計は、LT8300をうまく利用する上でおそらく最も重要な部分です。高周波数用絶縁型電源トランスの設計に関する一般的なガイドラインに加えて、以下の情報を注意深く検討します。

リニアテクノロジーは、LT8300と共に使用するために事前に設計されたフライバック・トランスを製造するため、主要な磁気部品メーカー数社と協力してきました。これらのトランスの詳細を表1に示します。

巻数比

出力電圧を設定するのに R_{FB} の抵抗を使用すると、所定のアプリケーションに適合するようにトランスの巻数比を比較的自由に選択できることに注目してください。対照的に、小さな整数の単純な比(4:1, 2:1, 1:1など)を使うと、全巻数と相互インダクタンスをより自由に設定できます。

表1. 予め設計されたトランス(標準的な仕様)

トランスの製品番号	LPRI (μH)	LLEAKAGE (μH)	NP:NS:NB	メーカ	ターゲット・アプリケーション
750312367	400	4.5	8:1	Würth Elektronik	48V～3.3V/0.51A, 24V～3.3V/0.37A, 12V～3.3V/0.24A
750312557	300	2.5	6:1	Würth Elektronik	48V～3.3V/0.42A, 24V～3.3V/0.32A, 12V～3.3V/0.22A 48V～5V/0.38A, 24V～5V/0.27A, 12V～5V/0.17A
750312365	300	1.8	4:1	Würth Elektronik	48V～5V/0.29A, 24V～5V/0.22A, 12V～5V/0.15A
750312558	300	1.75	2:1:1	Würth Elektronik	48V～±12V/67mA, 24V～±12V/50mA, 12V～±12V/33mA 48V～±15V/62mA, 24V～±15V/44mA, 12V～±15V/28mA
750312559	300	2	1:1	Würth Elektronik	48V～24V/67mA, 24V～24V/50mA, 12V～24V/33mA
750311019	400	5	6:1:2	Würth Elektronik	48V～3.3V/0.42A, 24V～3.3V/0.32A, 12V～3.3V/0.22A 48V～5V/0.38A, 24V～5V/0.27A, 12V～5V/0.17A
750311558	300	1.5	4:1:1	Würth Elektronik	48V～5V/0.29A, 24V～5V/0.22A, 12V～5V/0.15A
750311660	350	3	2:1:0.33	Würth Elektronik	48V～12V/0.134A, 24V～12V/0.1A, 12V～12V/0.066A 48V～15V/0.124A, 24V～15V/0.088A, 12V～15V/0.056A
750311838	350	3	2:1:1	Würth Elektronik	48V～±12V/67mA, 24V～±12V/50mA, 12V～±12V/33mA 48V～±15V/62mA, 24V～±15V/44mA, 12V～±15V/28mA
750311659	300	2	1:1:0.2	Würth Elektronik	48V～24V/67mA, 24V～24V/50mA, 12V～24V/33mA
10396-T026	300	2.5	6:1:2	スミダ電機	48V～3.3V/0.42A, 24V～3.3V/0.32A, 12V～3.3V/0.22A 48V～5V/0.38A, 24V～5V/0.27A, 12V～5V/0.17A
10396-T024	300	2	4:1:1	スミダ電機	48V～5V/0.29A, 24V～5V/0.22A, 12V～5V/0.15A
10396-T022	300	2	2:1:0.33	スミダ電機	48V～12V/0.134A, 24V～12V/0.1A, 12V～12V/0.066A 48V～15V/0.124A, 24V～15V/0.088A, 12V～15V/0.056A
10396-T028	300	2.5	2:1:1	スミダ電機	48V～±12V/67mA, 24V～±12V/50mA, 12V～±12V/33mA 48V～±15V/62mA, 24V～±15V/44mA, 12V～±15V/28mA
L10-0116	500	7.3	6:1	BH Electronics	48V～3.3V/0.42A, 24V～3.3V/0.32A, 12V～3.3V/0.22A 48V～5V/0.38A, 24V～5V/0.27A, 12V～5V/0.17A
L10-0112	230	3.38	4:1	BH Electronics	48V～5V/0.29A, 24V～5V/0.22A, 12V～5V/0.15A
L11-0067	230	2.16	4:1	BH Electronics	48V～5V/0.29A, 24V～5V/0.22A, 12V～5V/0.15A

* すべてのトランスの絶縁定格は1.5kVです。

アプリケーション情報

一般に、トランスの巻数比は利用可能な出力電力が最大になるように選択します。低い出力電圧(3.3Vまたは5V)では、1次巻数を2次巻数の複数倍にして、N:1の巻数比を使用し、トランスの電流利得(および出力電力)を最大にすることができます。ただし、SWピンには、最大入力電源電圧と、出力電圧に巻数比を乗じた電圧の和に等しい電圧が現れることに注意してください。さらに、漏れインダクタンスは、この反映された電圧の上に電圧スパイク($V_{LEAKAGE}$)を生じます。この全体の大きさは、内部パワー・スイッチの破損を防ぐため、SWピンの絶対最大定格である150Vより低く保つ必要があります。これらの条件を総合することによって、所定のアプリケーションの巻数比(N_{PS})の上限が決まります。次式を満たすように十分な小さな巻数比を選択します。

$$N_{PS} < \frac{150V - V_{IN(MAX)} - V_{LEAKAGE}}{V_{OUT} + V_F}$$

出力電力レベルが低い場合、SWピンの電圧ストレスを緩和するために小さなN:1の巻数比を選択します。1:Nの巻数比を使用すると内部パワー・スイッチのブレイクダウン電圧を超えることなく非常に高い出力電圧が可能になりますが、比較的抵抗の高い150Vの内部パワー・スイッチと組み合わせられた巻数比によって乗算された寄生容量により、160nsのリーディング・エッジ・ブランキング時間を超えるスイッチ・ターンオン電流スパイク・リングングが生じ、特定のアプリケーションにおいて軽負荷時に不安定になります。そのため、1:Nの巻数比はすべて、LT8300で使用する前に十分に評価する必要があります。

巻数比は、絶縁型帰還方式において重要な要素であり、出力電圧の精度に直接影響します。トランスのメーカーが±1%以内の巻数比の精度を保証していることを確認してください。

飽和電流

トランスの巻線の電流は定格飽和電流を超えてはなりません。コアが飽和すると、注入されたエネルギーは2次側に伝達されずにコア内で消費されます。LT8300と一緒に使用するカスタムのトランスを設計する場合、飽和電流は必ずトランスのメーカーによって規定される必要があります。

巻線抵抗

1次側または2次側のいずれかの巻線に抵抗があると、全体的な電力効率が落ちます。LT8300の境界/不連続導通モード動作により、十分な出力電圧レギュレーションが巻線抵抗に関係なく維持されます。

漏れインダクタンスとスナバ回路

1次側または2次側のいずれかにトランスの漏れインダクタンスがあると、パワー・スイッチがオフした後に電圧スパイクが1次側に発生します。このスパイクは負荷電流が大きくなるほど顕著になり、より大きな蓄積エネルギーを消費しなければなりません。トランスの漏れインダクタンスを最小限に抑えることは非常に重要です。

アプリケーションを設計する際には、過負荷状態におけるワーストケースの漏れ電圧スパイクに対しても十分なマージンを確保します。図5に示すように、ほとんどの場合は、1次側に反映された出力電圧と V_{IN} の和は120V未満に保たれます。これにより、ライン条件および負荷条件にわたり、漏れスパイクについて少なくとも30Vのマージンが得られます。巻数が十分なトランスや過度の漏れインダクタンスに対しては、さらに大きな電圧マージンが必要です。

漏れインダクタンスは、電圧スパイクの他に、パワー・スイッチがオフした後しばらくの間SWピンにリングングを生じます。電圧のリングングにより境界モード検出器が不必要にトリガされるのを防ぐため、LT8300は約250nsの間、境界モード検出器を内部的にブランキングします。250ns経過しても電圧のリングングが残っている場合、2次側電流がゼロになる前にパワー・スイッチが再度オンになることがあります。そのため、漏れインダクタンスによるスパイク・リングングは、250ns未満に制限する必要があります。

アプリケーション情報

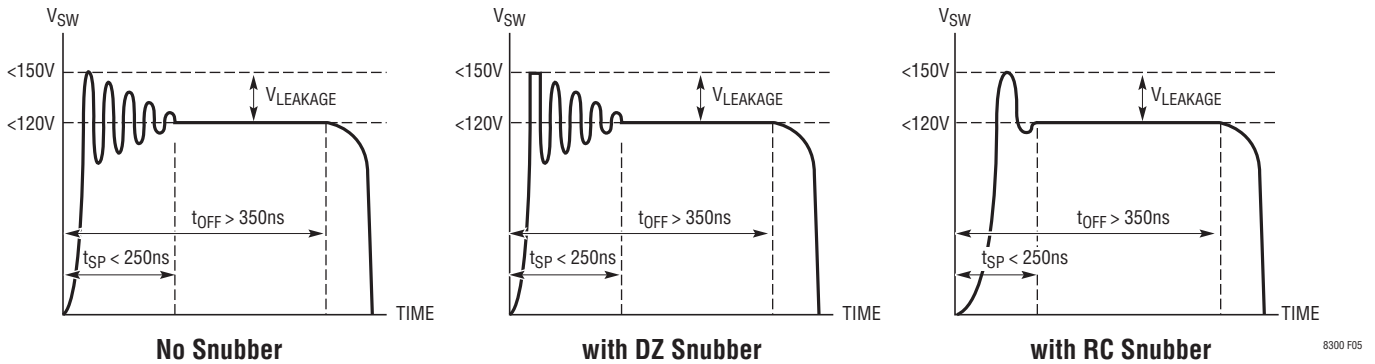


図5. SWピンのフライバック波形の最大電圧

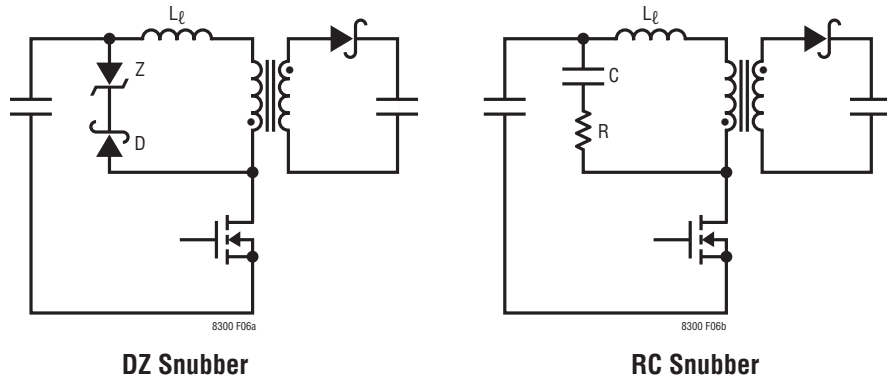


図6. スナバ回路

ほとんどのアプリケーションについて、スナバ回路を推奨します。図6に示すように、内部パワー・スイッチを保護することのできるスナバ回路には、DZ (Diode-Zener) スナバとRC (Resistor-Capacitor) スナバの2種類があります。DZ スナバは明確で一貫したクランプ電圧を確保でき、電力効率にわずかに優れているのに対し、RC スナバは電圧スパイクのリングングを素早く抑えることができ、負荷レギュレーションとEMI性能に優れています。図5は、DZ および RC スナバを使用した場合のフライバック波形を示しています。

DZ スナバを使用する場合、ダイオードとツェナー・ダイオードの両方を選択するときに十分な注意を払う必要があります。通常はショットキー・ダイオードが最適ですが、漏れインダクタンスによるスパイクを制限するのに十分速くオンする場合に使用できるPN ダイオードもあります。SW ピンの最大電圧より高い逆電圧定格を持つダイオードを選択してください。

ツェナー・ダイオードのブレークダウン電圧は、電力損失とスイッチ電圧の保護のバランスがとれるように選択します。最善の妥協案は、最も高いブレークダウン電圧を選択することです。適切に選択するには次式を使用します。

$$V_{ZENER(MAX)} \leq 150V - V_{IN(MAX)}$$

最大入力電圧が72Vのアプリケーションでは、 $V_{ZENER(MAX)}$ が78Vの最大値より低い約72Vである68Vのツェナー・ダイオードを選択します。

クランプの電力損失によってツェナー・ダイオードの電力定格が決まります。クランプの電力損失は、最大負荷と最小入力電圧のときに最大になります。スイッチ電流は、漏れインダクタンスに蓄積されたエネルギーを加えて、この時点で最大になります。最大の V_{ZENER} を選択した場合、0.5Wのツェナーがほとんどのアプリケーションの要件を満たします。

アプリケーション情報

推奨するダイオードおよびツェナー・ダイオードのいくつかを、表2および表3に示します。

表2. 推奨するツェナー・ダイオード

部品	VZENER (V)	電力 (W)	ケース	メーカー
MMSZ5266BT1G	68	0.5	SOD-123	On Semi
MMSZ5270BT1G	91	0.5	SOD-123	
CMHZ5266B	68	0.5	SOD-123	Central Semiconductor
CMHZ5267B	75	0.5	SOD-123	
BZX84J-68	68	0.5	SOD323F	NXP
BZX100A	100	0.5	SOD323F	

表3. 推奨するダイオード

部品	I(A)	VREVERSE (V)	ケース	メーカー
BAV21W	0.625	200	SOD-123	Diodes Inc.
BAV20W	0.625	150	SOD-123	

RC スナバの推奨設計手順は、スナバなしでパワー・スイッチをオフするときのSWピンのリングング時間を測定し、次いで、容量を(100pFから始めて)リングング時間が1.5倍~2倍になるまで増やします。この時間の変化によって寄生容量の値が求められ、これにより寄生インダクタンスも初期時間から求められます。いったんSWノードの容量とインダクタンスの値が分ると、スナバ容量に直列抵抗を追加することによって電力を消費し、リングングを大幅に減衰させることができます。観測された時間(t_{PERIOD} および $t_{PERIOD(SNUBBED)}$)とスナバ容量($C_{SNUBBER}$)を使って最適な直列抵抗を求める式を以下に示します。

$$C_{PAR} = \frac{C_{SNUBBER}}{\left(\frac{t_{PERIOD(SNUBBED)}}{t_{PERIOD}}\right)^2 - 1}$$

$$L_{PAR} = \frac{t_{PERIOD}^2}{C_{PAR} \cdot 4\pi^2}$$

$$R_{SNUBBER} = \sqrt{\frac{L_{PAR}}{C_{PAR}}}$$

RC スナバによって吸収されるエネルギーは熱に変換され、負荷には供給されないことに注意してください。高電圧や高電流のアプリケーションでは、スナバを熱損失に対応したサイズにする必要があるかもしれません。

低電圧ロックアウト (UVLO)

V_{IN} ピンからEN/UVLOピンに抵抗分割器を接続することによって低電圧ロックアウト(UVLO)が実現されます。EN/UVLOピンの立ち下がりしきい値は1.223Vに設定されており、16mVのヒステリシスがあります。また、EN/UVLOピンの電圧が1.223Vより低いと、このピンに2.5 μ Aのシンク電流が流れます。この電流は、R1の値に基づいてユーザーが設定可能なヒステリシスを与えます。設定可能なUVLOしきい値は次のようになります。

$$V_{IN(UVLO+)} = \frac{1.239V \cdot (R1 + R2)}{R2} + 2.5\mu A \cdot R1$$

$$V_{IN(UVLO-)} = \frac{1.223V \cdot (R1 + R2)}{R2}$$

図7では、UVLO機能を使って外部シャットダウン制御を行う回路も示しています。NMOSをオンするとEN/UVLOピンが接地され、LT8300は静止電流が2 μ A未満のシャットダウン状態になります。

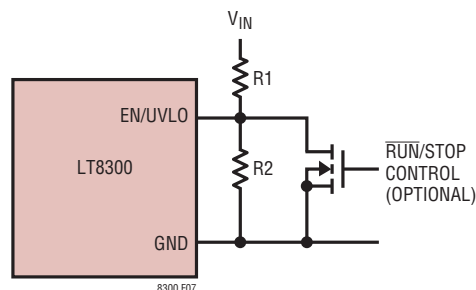


図7. 低電圧ロックアウト (UVLO)

アプリケーション情報

最小負荷の要件

LT8300では、絶縁された出力電圧を1次側のフライバック・パルス波形からサンプリングします。1次側スイッチがオフして2次巻線に電流が流れると、フライバック・パルスが発生します。出力電圧をサンプリングするため、LT8300のオンおよびオフは最小時間以上の間、最小周波数以上で行う必要があります。LT8300は、軽負荷状態のときも最小量のエネルギーを供給して出力電圧の正確な情報を確保します。最小量のエネルギー供給を行うため、最小負荷の要件が生じます。これは、次のように概算できます。

$$I_{LOAD(MIN)} = \frac{L_{PRI} \cdot I_{SW(MIN)}^2 \cdot f_{MIN}}{2 \cdot V_{OUT}}$$

L_{PRI} = トランスの1次側インダクタンス

$I_{SW(MIN)}$ = 最小スイッチ電流制限 = 52mA

f_{MIN} = 最低スイッチング周波数 = 7.5kHz

通常、LT8300は、最小負荷として、全出力電力の0.5%未満を必要とします。また、事前に負荷をかけることが認められない場合は、ブレークダウン電圧が出力電圧より20%高いツェナー・ダイオードを最小負荷として使用できます。出力電圧が5Vの場合には、カソードを出力に接続した6Vのツェナー・ダイオードを使用します。

出力短絡保護

出力が著しく過負荷になるか短絡した場合、反映されたSWピンの波形は、内部ブランキング時間よりも長くリングングします。350nsの最小スイッチ・オフ時間が経過した後、余分なリングングにより不必要に境界モード検出器がトリガされ、2次側電流がゼロになる前にパワー・スイッチが再度オンになります。この条件下で、LT8300は750kHzの最大スイッチング周波数で連続導通モードに入ります。 V_{IN} 電源電圧によっては、スイッチ電流が暴走し、260mAの最大電流制限を超えることがあります。スイッチ電流が電流制限を超え520mAに達すると、ソフトスタート・サイクルが開始し、スイッチ電流制限とスイッチ周波数の両方を抑制します。この出力短絡保護は、スイッチ電流の暴走を防ぎ、平均出力ダイオード電流を制限します。

設計例

LT8300のアプリケーションを設計するための目安として、以下の設計例を使用します。この設計例では、120mAの負荷電流と36V~72Vの入力範囲で12V出力を設計します。

$$V_{IN(MIN)} = 36V, V_{IN(NOM)} = 48V, V_{IN(MAX)} = 72V, \\ V_{OUT} = 12V, I_{OUT} = 120mA$$

ステップ1: トランスの巻数比を選択します。

$$N_{PS} < \frac{150V - V_{IN(MAX)} - V_{LEAKAGE}}{V_{OUT} + V_F}$$

$V_{LEAKAGE}$ = トランスの漏れスパイクのマージン = 30V

V_F = 出力ダイオードの順方向電圧 = ~0.3V

例:

$$N_{PS} < \frac{150V - 72V - 30V}{12V + 0.3V} = 3.9$$

トランスの巻数比の選択は、コンバータの出力電流能力を決める重要な要素です。異なるトランスの巻数比に対する、スイッチ電圧ストレスと出力電流能力を表4に示します。

表4. 巻数比に対するスイッチ電圧ストレスおよび出力電流能力

N_{PS}	$V_{IN(MAX)}$ での $V_{SW(MAX)}$ (V)	$V_{IN(MIN)}$ での $I_{OUT(MAX)}$ (mA)	デューティ・サイクル (%)
1:1	84.3	84	15-25
2:1	96.6	135	25-41
3:1	108.9	168	34-51

$N_{PS} = 2$ と $N_{PS} = 3$ の両方が120mAの出力電流要件を満たすため、この例では、トランスの漏れインダクタンスによる電圧スパイクに対するマージンを多く確保できる $N_{PS} = 2$ を選択します。

アプリケーション情報

ステップ2: 1次側インダクタンスを決定します。

最小スイッチ・オフ時間および最小スイッチ・オン時間の要件を満たすため、トランスの1次側インダクタンスは最小値より大きい値に設定する必要があります。

$$L_{PRI} \geq \frac{t_{OFF(MIN)} \cdot N_{PS} \cdot (V_{OUT} + V_F)}{I_{SW(MIN)}}$$

$$L_{PRI} \geq \frac{t_{ON(MIN)} \cdot V_{IN(MAX)}}{I_{SW(MIN)}}$$

$$t_{OFF(MIN)} = 350\text{ns}$$

$$t_{ON(MIN)} = 160\text{ns}$$

$$I_{SW(MIN)} = 52\text{mA}$$

例:

$$L_{PRI} \geq \frac{350\text{ns} \cdot 2 \cdot (12\text{V} + 0.3\text{V})}{52\text{mA}} = 166\mu\text{H}$$

$$L_{PRI} \geq \frac{160\text{ns} \cdot 72\text{V}}{52\text{mA}} = 222\mu\text{H}$$

ほとんどのトランスでは、1次側インダクタンスの許容差が±20%に規定されています。他の部品の許容差を考慮し、上式で計算された最小値よりも20～40%大きい1次側インダクタンスを持つトランスを選択してください。この例では、 $L_{PRI} = 300\mu\text{H}$ を選択します。

1次側インダクタンスが決まると、最大負荷スイッチング周波数が次式で計算できます。

$$f_{SW} = \frac{1}{t_{ON} + t_{OFF}} = \frac{1}{\frac{L_{PRI} \cdot I_{SW}}{V_{IN}} + \frac{L_{PRI} \cdot I_{SW}}{N_{PS} \cdot (V_{OUT} + V_F)}}$$

$$I_{SW} = \frac{V_{OUT} \cdot I_{OUT} \cdot 2}{\eta \cdot V_{IN} \cdot D}$$

例:

$$D = \frac{(12\text{V} + 0.3\text{V}) \cdot 2}{(12\text{V} + 0.3\text{V}) \cdot 2 + 48\text{V}} = 0.34$$

$$I_{SW} = \frac{12\text{V} \cdot 0.12\text{A} \cdot 2}{0.85 \cdot 48\text{V} \cdot 0.34} = 0.21\text{A}$$

$$f_{SW} = 260\text{kHz}$$

また、トランスの定格は、ライン条件および負荷条件に対して適切な飽和電流レベルに定められている必要があります。LT8300とともに使用するには、400mAを超える飽和電流定格が必要です。フライバック・トランスとしてスミダ電機の10396-T022を使用します。

ステップ3: 出力ダイオードを選択します。

出力ダイオードの主な2つの選択基準は、順方向電流定格と逆電圧定格です。最大負荷要件は、出力ダイオードの平均電流要件としての、良好な1次推定値になります。控えめなメトリックは、最大スイッチ電流制限に巻数比を掛けた値です。

$$I_{DIODE(MAX)} = I_{SW(MAX)} \cdot N_{PS}$$

例:

$$I_{DIODE(MAX)} = 0.52\text{A}$$

次に、最大 V_{IN} を使用して、逆電圧要件を計算します。

$$V_{REVERSE} = V_{OUT} + \frac{V_{IN(MAX)}}{N_{PS}}$$

例:

$$V_{REVERSE} = 12\text{V} + \frac{72\text{V}}{2} = 48\text{V}$$

Diodes Inc. のSBR0560S1 (0.5A、60V ダイオード)を選択します。

アプリケーション情報

ステップ4: 出力コンデンサを選択します。

出力コンデンサは出力電圧リップルが最小になるように選択し、大容量のコンデンサの場合はサイズとコストの増加を考慮する必要があります。出力容量の計算には、次式を使用します。

$$C_{OUT} = \frac{L_{PRI} \cdot I_{SW}^2}{2 \cdot V_{OUT} \cdot \Delta V_{OUT}}$$

例:

出力電圧リップルが V_{OUT} の1% (つまり120mV) 未満になるよう設計します。

$$C_{OUT} = \frac{300\mu\text{H} \cdot (0.21\text{A})^2}{2 \cdot 12\text{V} \cdot 0.12\text{V}} = 4.6\mu\text{F}$$

セラミック・コンデンサは印加電圧によって容量が減少することに注意してください。容量は、最大電圧定格のときに想定容量の40%まで減少する可能性があります。10 μ F、16V定格のセラミック・コンデンサを選択します。

ステップ5: スナバ回路を設計します。

スナバ回路は、漏れインダクタンスによる電圧スパイクからパワー・スイッチを保護します。このアプリケーションには、漏れインダクタンスを小さくして電圧マージンを大きく取るために、DZスナバを推奨します。ツェナー・ダイオードとダイオードを選択する必要があります。

ツェナー・ダイオードのブレークダウン電圧の最大値は、最大 V_{IN} に従って次のように設定します。

$$V_{ZENER(MAX)} \leq 150\text{V} - V_{IN(MAX)}$$

例:

$$V_{ZENER(MAX)} \leq 150\text{V} - 72\text{V} = 78\text{V}$$

最大72Vの68Vツェナー・ダイオードが、最適な保護を提供し、電力損失を最小限に抑えます。そのため、On Semiconductorの68V、0.5Wのツェナー・ダイオード(MMSZ5266BT1G)を選択します。

高速であり、逆ブレークダウン電圧が十分なダイオードを選択します。

$$V_{REVERSE} > V_{SW(MAX)}$$

$$V_{SW(MAX)} = V_{IN(MAX)} + V_{ZENER(MAX)}$$

例:

$$V_{REVERSE} > 144\text{V}$$

Diodes Inc.の150V、0.6Aダイオード(BAV20W)を選択します。

ステップ6: R_{FB} 抵抗を選択します。

次式を使って R_{FB} の開始値を計算します。

$$R_{FB} = \frac{N_{PS} \cdot (V_{OUT} + V_F)}{100\mu\text{A}}$$

例:

$$R_{FB} = \frac{2 \cdot (12\text{V} + 0.3\text{V})}{100\mu\text{A}} = 246\text{k}$$

標準の抵抗値の許容差によっては、正確な抵抗値が存在しないことがあります。1%標準値では、3.01k抵抗に直列に接続した243k抵抗が十分に近いはずで、「アプリケーション情報」のセクションで説明したように、最終的な R_{FB} の値は、測定された出力電圧に基づいて調整する必要があります。

アプリケーション情報

ステップ7: EN/UVLO 抵抗を選択します。

必要なヒステリシスを決定し、R1 抵抗値を計算します。

$$V_{IN(HYS)} = 2.5\mu A \cdot R1$$

例:

2.5V のヒステリシスを選択します。

$$R1 = 1M$$

UVLO しきい値を決定し、R2 抵抗値を計算します。

$$V_{IN(UVLO+)} = \frac{1.239V \cdot (R1 + R2)}{R2} + 2.5\mu A \cdot R1$$

例:

V_{IN} UVLO 立ち上がりしきい値を 34.5V に設定します。

$$R2 = 40.2k$$

$$V_{IN(UVLO+)} = 34.1V$$

$$V_{IN(UVLO-)} = 31.6V$$

ステップ8: 最小負荷を確保します。

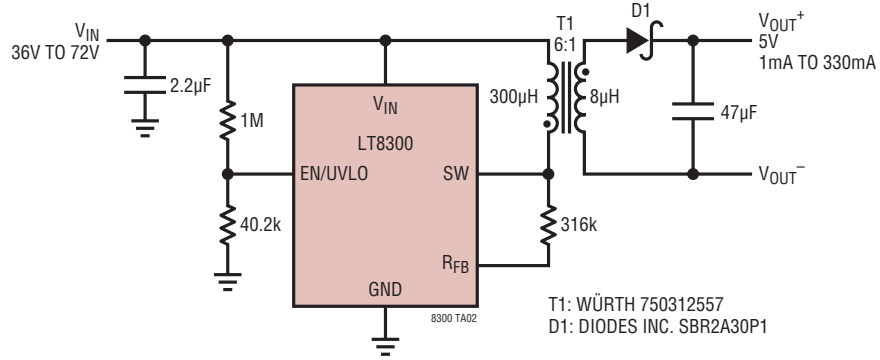
理論上の最小負荷は次式で概算できます。

$$I_{LOAD(MIN)} = \frac{300\mu H \cdot (52mA)^2 \cdot 7.5kHz}{2 \cdot 12V} = 0.25mA$$

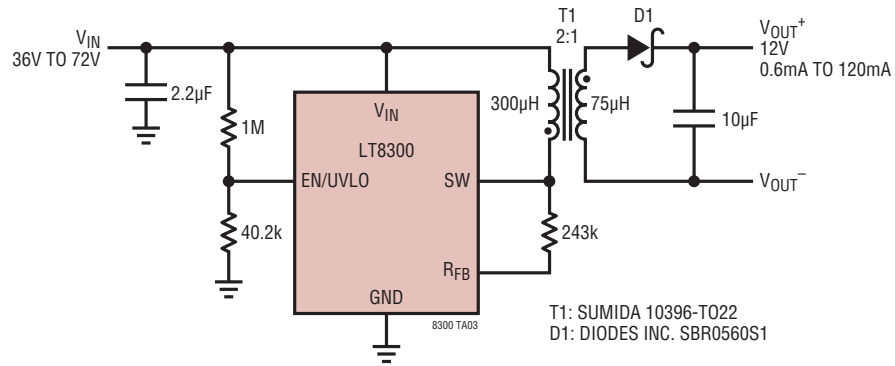
必ず、実際のアプリケーションにおける最小負荷要件を確認する必要があります。最小負荷が生じるのは、出力で消費されるよりも大きなエネルギーをコンバータが供給するのに伴って出力電圧が上昇し始める時点です。このアプリケーションの実際の最小負荷は約0.6mA (120mA の最大負荷の0.5%) です。この例では、最小負荷として20k の抵抗を選択します。

標準的応用例

5V マイクロパワー絶縁型フライバック・コンバータ

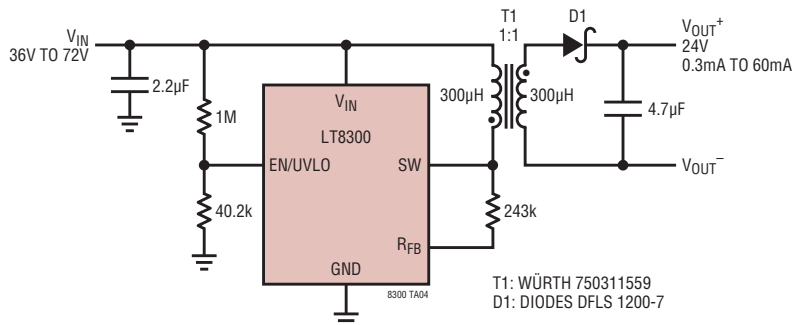


12V マイクロパワー絶縁型フライバック・コンバータ

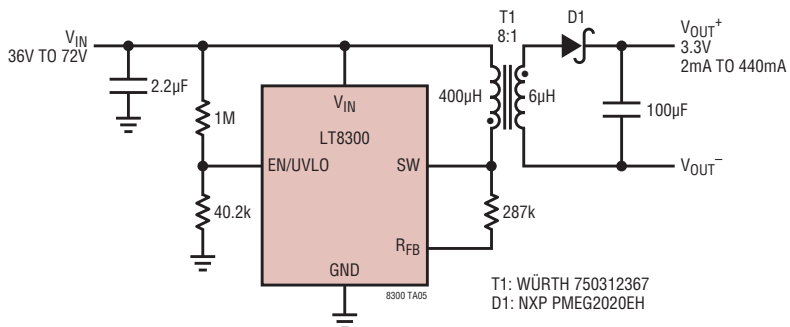


標準的応用例

24V マイクロパワー絶縁型フライバック・コンバータ

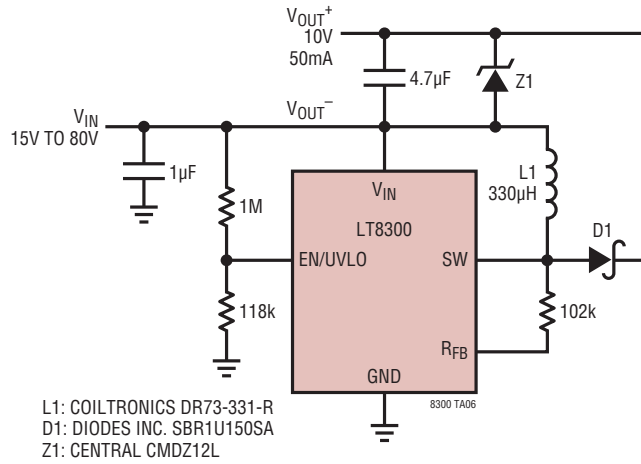


3.3V マイクロパワー絶縁型フライバック・コンバータ

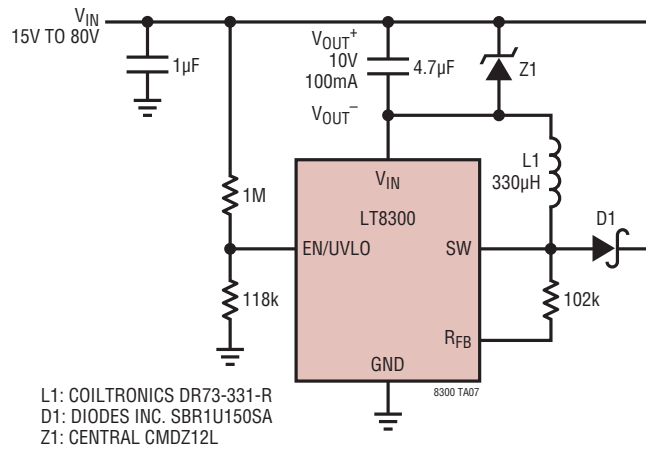


標準的応用例

V_{IN} から $(V_{IN} + 10V)$ へのマイクロパワー・コンバータ



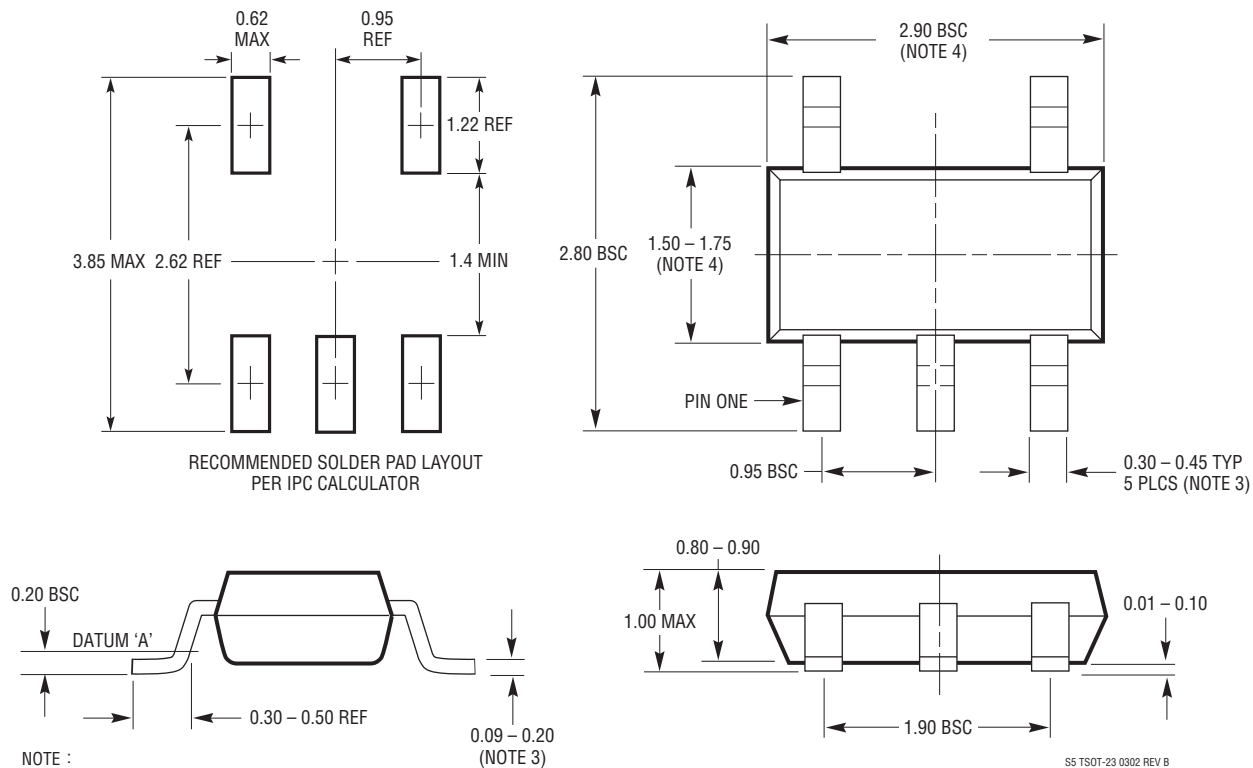
V_{IN} から $(V_{IN} - 10V)$ へのマイクロパワー・コンバータ



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

S5 パッケージ
5ピン・プラスチック TSOT-23
(Reference LTC DWG # 05-08-1635 Rev B)

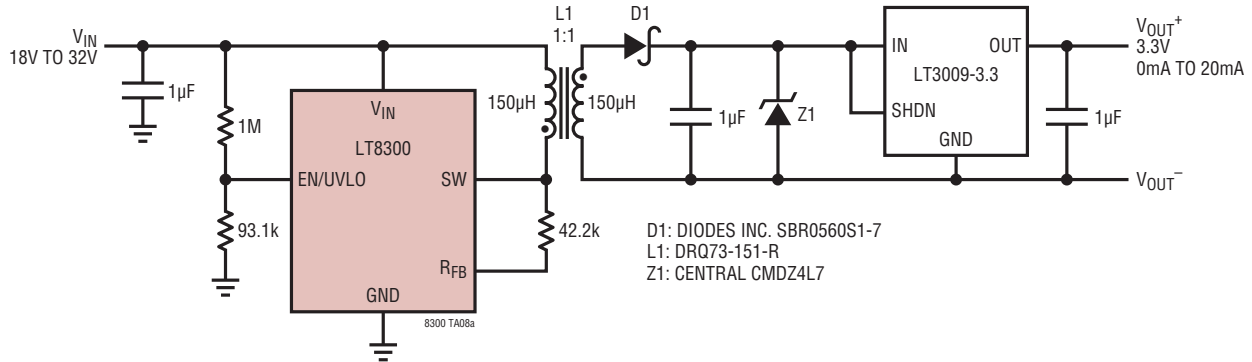


NOTE :

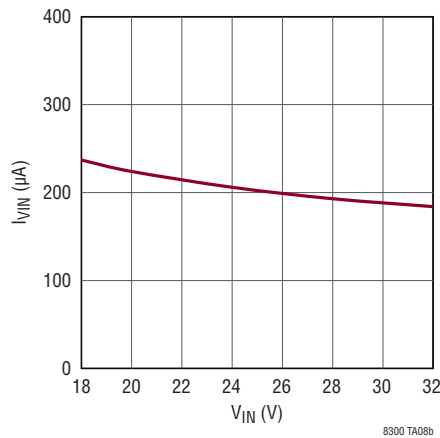
1. 寸法はミリメートル
2. 図は実寸とは異なる
3. 寸法はめっきを含む
4. 寸法はモールドのバリおよび金属のバリを含まない
5. モールドのバリは各サイドで 0.254mm を超えないこと
6. JEDEC パッケージリファレンスは MO-193

標準的応用例

3.3V 絶縁型コンバータ (DEF-STAN61-5 に準拠)



無負荷での入力電流



関連製品

製品番号	説明	注釈
LT3511/LT3512	100V 絶縁型フライバック・コンバータ	240mA/420mA スイッチを内蔵したオプトカプラ不要のモノリシック・フライバック・コンバータ、MSOP-16(12)
LT3748	100V 絶縁型フライバック・コントローラ	5V ≤ V _{IN} ≤ 100V、オプトカプラ不要のフライバック・コントローラ、高電圧ピン間にスペースを設けたMSOP-16パッケージ
LT3798	アクティブ PFC 機能を備えたオプトカプラ不要の絶縁型フライバック・コントローラ	外付け部品によってのみ V _{IN} と V _{OUT} を制限
LT3573/LT3574/LT3575	40V 絶縁型フライバック・コンバータ	1.25A/0.65A/2.5A スイッチを内蔵したオプトカプラ不要のモノリシック・フライバック・コンバータ
LT3757/LT3759/LT3758	40V/100V フライバック/昇圧コントローラ	小型パッケージ、強力なゲートドライブを備えた汎用コントローラ
LT3957/LT3958	40V/100V フライバック/昇圧コンバータ	5A/3.3A スイッチを内蔵したモノリシック・コンバータ
LTC3803/LTC3803-3/LTC3803-5	200kHz/300kHz フライバック・コントローラ、SOT-23	外付け部品によって V _{IN} と V _{OUT} を制限
LTC3805/LTC3805-5	周波数を調整可能なフライバック・コントローラ	外付け部品によって V _{IN} と V _{OUT} を制限