

特長

- 周期の範囲: 1ms ~ 9.5時間
- 電源投入またはリセット入力によるタイミング・リセット
- 1~3本の抵抗で設定
- 最大周波数誤差: <1.5%
- プログラム可能な出力極性
- 単電源動作: 2.25V ~ 5.5V
- 電源電流: 55µA ~ 80µA (クロック周期: 2ms ~ 9.5時間)
- 起動時間: 500µs
- CMOS出力ドライバのソース電流/シンク電流: 20mA
- 動作温度範囲: -55°C ~ 125°C
- 高さの低い(1mm) SOT-23 (ThinSOT™) パッケージおよび 2mm×3mmのDFNパッケージで供給

アプリケーション

- パワーオン・リセット・タイマ
- 長時間のワンショット
- 「ハートビート」タイマ
- ウォッチドッグ・タイマ
- 周期的な「ウェイクアップ」呼び出し
- 高振動、高加速度環境

LT, LTC, LTM, Linear Technology, TimerBloxおよびLinearのロゴはリニアテクノロジー社の登録商標です。ThinSOTはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

概要

LTC®6995は、プログラム可能な周期の範囲が1.024ms~9.54時間(29.1µHz~977Hz)のシリコン発振器で、特に長時間の時間設定を目的としています。LTC6995は、多用途のシリコン・タイミング・デバイスであるTimerBlox®ファミリの1つです。

LTC6995の内部マスタ発振器周波数は、1本の抵抗(R_{SET})によって設定されます。出力クロックの周期はこのマスタ発振器と内蔵の分周器によって決定されます。分周器(N_{DIV})は、1から2²¹までの8つの設定値にプログラム可能です。

$$t_{OUT} = \frac{N_{DIV} \cdot R_{SET}}{50k\Omega} \cdot 1.024ms, N_{DIV} = 1, 8, 64, \dots, 2^{21}$$

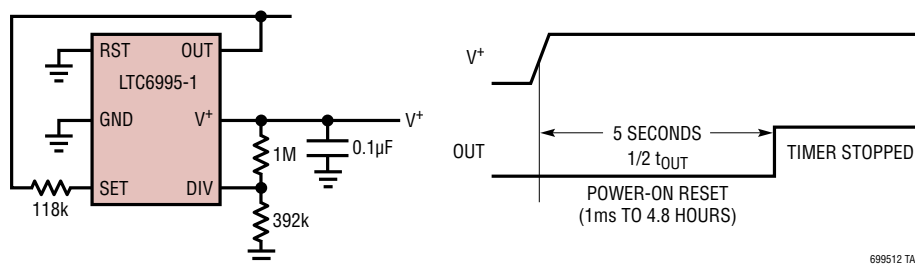
発振時に、LTC6995はデューティ・サイクルが50%の方形波出力を発生します。マスタ発振器を停止して内蔵の分周器をクリアするため、リセット機能が用意されています。リセットを解除すると、完全な出力クロック・サイクルが開始され、プログラム可能なパワーオン・リセット・アプリケーションやウォッチドッグ・タイマ・アプリケーションに役立ちます。

LTC6995にはリセット機能で2つのバージョンがあります。LTC6995-1ではリセット入力はアクティブ“H”であり、LTC6995-2ではアクティブ“L”です。リセット時の出力の極性は、どちらのバージョンも選択可能です。

出力(発振器の開始ステート)			
RST/RST	極性	LTC6995-1	LTC6995-2
0	0	Oscillating (Low)	0 (Reset)
1	0	0 (Reset)	Oscillating (Low)
0	1	Oscillating (High)	1 (Reset)
1	1	1 (Reset)	Oscillating (High)

標準的応用例

アクティブ“L”パワーオン・リセット・タイマ



699512 TA01

699512fa

LTC6995-1/LTC6995-2

絶対最大定格 (Note 1)

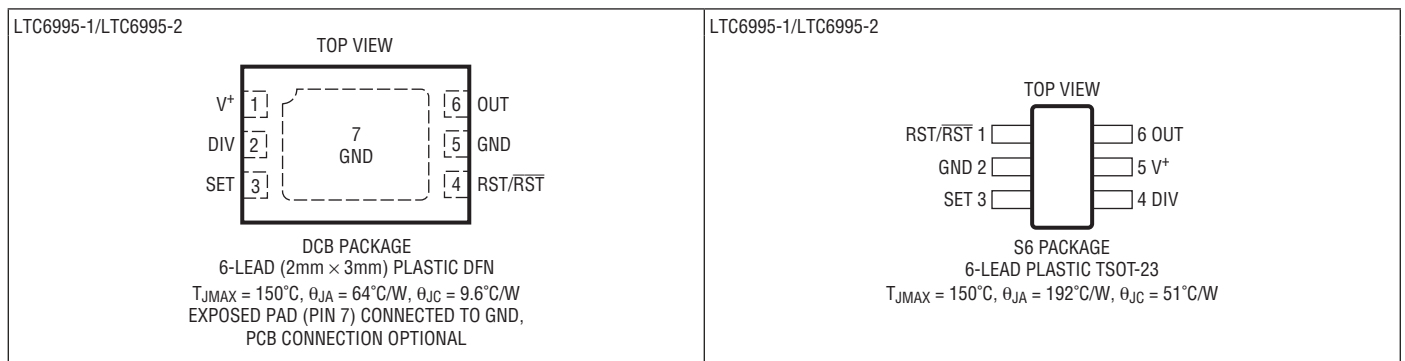
電源電圧 (V⁺ - GND 間) 6V
 すべてのピンの
 最大電圧 (GND - 0.3V) ≤ V_{PIN} ≤ (V⁺ + 0.3V)
 動作温度範囲 (Note 2)

LTC6995C	-40°C ~ 85°C
LTC6995I	-40°C ~ 85°C
LTC6995H	-40°C ~ 125°C
LTC6995MP	-55°C ~ 125°C

規定温度範囲 (Note 3)

LTC6995C	0°C ~ 70°C
LTC6995I	-40°C ~ 85°C
LTC6995H	-40°C ~ 125°C
LTC6995MP	-55°C ~ 125°C
接合部温度	150°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10 秒) S6 パッケージ	300°C

ピン配置



発注情報

無鉛仕上げ

テープアンドリール(ミニ)	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LTC6995CDCB-1#TRMPBF	LTC6995CDCB-1#TRPBF	LGJM	6-Lead (2mm × 3mm) Plastic DFN	0°C to 70°C
LTC6995IDCB-1#TRMPBF	LTC6995IDCB-1#TRPBF	LGJM	6-Lead (2mm × 3mm) Plastic DFN	-40°C to 85°C
LTC6995HDCB-1#TRMPBF	LTC6995HDCB-1#TRPBF	LGJM	6-Lead (2mm × 3mm) Plastic DFN	-40°C to 125°C
LTC6995CDCB-2#TRMPBF	LTC6995CDCB-2#TRPBF	LGJP	6-Lead (2mm × 3mm) Plastic DFN	0°C to 70°C
LTC6995IDCB-2#TRMPBF	LTC6995IDCB-2#TRPBF	LGJP	6-Lead (2mm × 3mm) Plastic DFN	-40°C to 85°C
LTC6995HDCB-2#TRMPBF	LTC6995HDCB-2#TRPBF	LGJP	6-Lead (2mm × 3mm) Plastic DFN	-40°C to 125°C
LTC6995CS6-1#TRMPBF	LTC6995CS6-1#TRPBF	LTGJN	6-Lead Plastic TSOT-23	0°C to 70°C
LTC6995IS6-1#TRMPBF	LTC6995IS6-1#TRPBF	LTGJN	6-Lead Plastic TSOT-23	-40°C to 85°C
LTC6995HS6-1#TRMPBF	LTC6995HS6-1#TRPBF	LTGJN	6-Lead Plastic TSOT-23	-40°C to 125°C
LTC6995MPS6-1#TRMPBF	LTC6995MPS6-1#TRPBF	LTGJN	6-Lead Plastic TSOT-23	-55°C to 125°C
LTC6995CS6-2#TRMPBF	LTC6995CS6-2#TRPBF	LTGJQ	6-Lead Plastic TSOT-23	0°C to 70°C
LTC6995IS6-2#TRMPBF	LTC6995IS6-2#TRPBF	LTGJQ	6-Lead Plastic TSOT-23	-40°C to 85°C
LTC6995HS6-2#TRMPBF	LTC6995HS6-2#TRPBF	LTGJQ	6-Lead Plastic TSOT-23	-40°C to 125°C
LTC6995MPS6-2#TRMPBF	LTC6995MPS6-2#TRPBF	LTGJQ	6-Lead Plastic TSOT-23	-55°C to 125°C

TRM = 500 個。* 温度グレードは出荷時のコンテナのラベルで識別されます。

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

699512fa

電气的特性

●は、全動作温度範囲での規格値を意味する。それ以外は、 $T_A = 25^\circ\text{C}$ での値。テスト条件は、注記がない限り、 $V^+ = 2.25\text{V} \sim 5.5\text{V}$ 、 $R_{\text{ST}} = 0\text{V}$ (LTC6995-1の場合)、 $R_{\text{ST}} = V^+$ (LTC6995-2の場合)、 $\text{DIVCODE} = 0 \sim 15$ ($N_{\text{DIV}} = 1 \sim 2^{21}$)、 $R_{\text{SET}} = 50\text{k} \sim 800\text{k}$ 、 $R_{\text{LOAD}} = 5\text{k}$ 、 $C_{\text{LOAD}} = 5\text{pF}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{OUT}	Output Clock Period		1.024m		34,360	Seconds
f_{OUT}	Output Frequency		29.1 μ		977	Hz
Δf_{OUT}	Frequency Accuracy (Note 4)	$29.1\mu\text{Hz} \leq f_{\text{OUT}} \leq 977\text{Hz}$		± 0.8	± 1.5 ± 2.2	% %
$\Delta f_{\text{OUT}}/\Delta T$	Frequency Drift Over Temperature			± 0.005		%/ $^\circ\text{C}$
$\Delta f_{\text{OUT}}/\Delta V^+$	Frequency Drift Over Supply	$V^+ = 4.5\text{V to } 5.5\text{V}$ $V^+ = 2.25\text{V to } 4.5\text{V}$		0.23 0.06	0.55 0.16	%/V %/V
	Long-Term Frequency Stability	(Note 11)		90		ppm/ $\sqrt{\text{kHr}}$
	Period Jitter (Note 10)	$N_{\text{DIV}} = 1$ $N_{\text{DIV}} = 8$		15 7		ppm _{RMS} ppm _{RMS}
BW	Frequency Modulation Bandwidth			$0.4 \cdot f_{\text{OUT}}$		Hz
t_s	Frequency Change Settling Time (Note 9)			1		Cycle

アナログ入力

V_{SET}	Voltage at SET Pin		●	0.97	1.00	1.03	V
$\Delta V_{\text{SET}}/\Delta T$	V_{SET} Drift Over Temperature		●		± 75		$\mu\text{V}/^\circ\text{C}$
R_{SET}	Frequency-Setting Resistor		●	50		800	k Ω
V_{DIV}	DIV Pin Voltage		●	0		V^+	V
$\Delta V_{\text{DIV}}/\Delta V^+$	DIV Pin Valid Code Range (Note 5)	Deviation from Ideal $V_{\text{DIV}}/V^+ = (\text{DIVCODE} + 0.5)/16$	●			± 1.5	%
	DIV Pin Input Current		●			± 10	nA

電源

V^+	Operating Supply Voltage Range		●	2.25		5.5	V
	Power-On Reset Voltage		●			1.95	V
I_s	Supply Current	$R_L = \infty$, $R_{\text{SET}} = 50\text{k}$	$V^+ = 5.5\text{V}$ $V^+ = 2.25\text{V}$	● ●	135 105	170 135	μA μA
		$R_L = \infty$, $R_{\text{SET}} = 100\text{k}$	$V^+ = 5.5\text{V}$ $V^+ = 2.25\text{V}$	● ●	100 80	130 105	μA μA
		$R_L = \infty$, $R_{\text{SET}} = 800\text{k}$	$V^+ = 5.5\text{V}$ $V^+ = 2.25\text{V}$	● ●	65 55	100 85	μA μA
		$R_L = \infty$, $I_{\text{SET}} = 0\mu\text{A}$	$V^+ = 5.5\text{V}$ $V^+ = 2.25\text{V}$		60 52		μA μA

LTC6995-1/LTC6995-2

電気的特性 ●は、全動作温度範囲での規格値を意味する。それ以外は、 $T_A = 25^\circ\text{C}$ での値。テスト条件は、注記がない限り、 $V^+ = 2.25\text{V} \sim 5.5\text{V}$ 、 $R_{ST} = 0\Omega$ (LTC6995-1の場合)、 $\bar{R}_{ST} = V^+$ (LTC6995-2の場合)、 $\text{DIVCODE} = 0 \sim 15$ ($N_{\text{DIV}} = 1 \sim 2^{21}$)、 $R_{\text{SET}} = 50\text{k} \sim 800\text{k}$ 、 $R_{\text{LOAD}} = \infty$ 、 $C_{\text{LOAD}} = 5\text{pF}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
デジタルI/O						
	RST Pin Input Capacitance			2.5		pF
	RST Pin Input Current	$R_{ST} = 0\Omega$ to V^+			± 10	nA
V_{IH}	High Level RST Pin Input Voltage	(Note 6)	●	$0.7 \cdot V^+$		V
V_{IL}	Low Level RST Pin Input Voltage	(Note 6)	●		$0.3 \cdot V^+$	V
$I_{\text{OUT(MAX)}}$	Output Current	$V^+ = 2.7\text{V}$ to 5.5V		± 20		mA
V_{OH}	High Level Output Voltage (Note 7)	$V^+ = 5.5\text{V}$	●	5.45	5.48	V
			●	4.84	5.15	V
		$I_{\text{OUT}} = -1\text{mA}$ $I_{\text{OUT}} = -16\text{mA}$	●			
		$V^+ = 3.3\text{V}$	●	3.24	3.27	V
			●	2.75	2.99	V
		$I_{\text{OUT}} = -1\text{mA}$ $I_{\text{OUT}} = -10\text{mA}$	●			
		$V^+ = 2.25\text{V}$	●	2.17	2.21	V
			●	1.58	1.88	V
		$I_{\text{OUT}} = -1\text{mA}$ $I_{\text{OUT}} = -8\text{mA}$	●			
V_{OL}	Low Level Output Voltage (Note 7)	$V^+ = 5.5\text{V}$	●	0.02	0.04	V
			●	0.26	0.54	V
		$I_{\text{OUT}} = 1\text{mA}$ $I_{\text{OUT}} = 16\text{mA}$	●			
		$V^+ = 3.3\text{V}$	●	0.03	0.05	V
			●	0.22	0.46	V
		$I_{\text{OUT}} = 1\text{mA}$ $I_{\text{OUT}} = 10\text{mA}$	●			
		$V^+ = 2.25\text{V}$	●	0.03	0.07	V
			●	0.26	0.54	V
		$I_{\text{OUT}} = 1\text{mA}$ $I_{\text{OUT}} = 8\text{mA}$	●			
t_{RST}	Reset Propagation Delay	$V^+ = 5.5\text{V}$ $V^+ = 3.3\text{V}$ $V^+ = 2.25\text{V}$		16 24 40		ns ns ns
t_{WIDTH}	Minimum Input Pulse Width	$V^+ = 3.3\text{V}$		5		ns
t_{r}	Output Rise Time (Note 8)	$V^+ = 5.5\text{V}$		1.1		ns
		$V^+ = 3.3\text{V}$		1.7		ns
		$V^+ = 2.25\text{V}$		2.7		ns
t_{f}	Output Fall Time (Note 8)	$V^+ = 5.5\text{V}$		1.0		ns
		$V^+ = 3.3\text{V}$		1.6		ns
		$V^+ = 2.25\text{V}$		2.4		ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC6995Cは $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作温度範囲で動作することが保証されている。

Note 3: LTC6995Cは $0^\circ\text{C} \sim 70^\circ\text{C}$ で性能仕様に適合することが保証されている。LTC6995Cは $-40^\circ\text{C} \sim 85^\circ\text{C}$ で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングも行われない。LTC6995Iは $-40^\circ\text{C} \sim 85^\circ\text{C}$ で性能仕様に適合することが保証されている。LTC6995Hは $-40^\circ\text{C} \sim 125^\circ\text{C}$ で性能仕様に適合することが保証されている。LTC6995MPは $-55^\circ\text{C} \sim 125^\circ\text{C}$ で性能仕様に適合することが保証されている。

Note 4: 周波数精度は、周波数の設定に R_{SET} が使用されることを前提にして、 f_{OUT} の式からの偏差として定義される。

Note 5: DIVピンの電圧によるDIVCODEの値の選択方法の完全な説明については、動作セクションの表1と図2を参照。

Note 6: RSTピンは、信号の緩やかな立ち上がりと立ち下りを提供するためにヒステリシスを備える。しきい値電圧は、 V^+ に比例する。任意の電源電圧での標準値は、 $V_{\text{RST(RISING)}} \approx 0.55 \cdot V^+ + 185\text{mV}$ および $V_{\text{RST(FALLING)}} \approx 0.48 \cdot V^+ - 155\text{mV}$ を使用して推定できる。

Note 7: ロジックIC規格に従うために、ピンから出力される電流は、任意の負の値に設定される。

Note 8: 出力の立ち上がり時間と立ち下がり時間は、5pFの出力負荷で、電源レベルの10%~90%の間で測定される。これらの仕様は、特性に基づく。

Note 9: セトリング時間は、 I_{SET} が0.5倍または2倍に変化した後に、出力が最終的な周波数の $\pm 1\%$ 以内に安定するために要する時間。

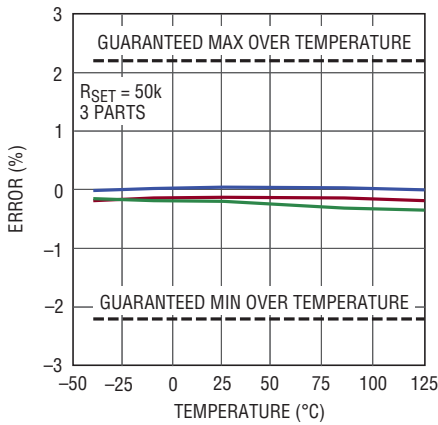
Note 10: ジッタは、周期の偏差の平均周期に対する比。この仕様は特性に基づいており、100%のテストは行われていない。

Note 11: シリコン発振器の長期ドリフトは、主にシリコンに含まれるイオンと不純物の移動によって発生する。これは、 30°C で、他の条件を公称動作条件にしてテストされる。長期ドリフトは、ドリフトの標準的な非線形の性質により、 $\text{ppm}/\sqrt{\text{kHr}}$ として規定される。設定された期間のドリフトを計算するには、その期間を千時間単位に変換して平方根を取り、標準的なドリフト数を掛ける。例えば、1年は8.77k時間になり、そのドリフトは $90\text{ppm}/\sqrt{\text{kHr}}$ で 266ppm になる。デバイスに電力が供給されていない場合のドリフトは、電力が供給されている場合のドリフトの1/10として近似できる。つまり、 $90\text{ppm}/\sqrt{\text{kHr}}$ のデバイスの場合、 $9\text{ppm}/\sqrt{\text{kHr}}$ になる。

標準的性能特性

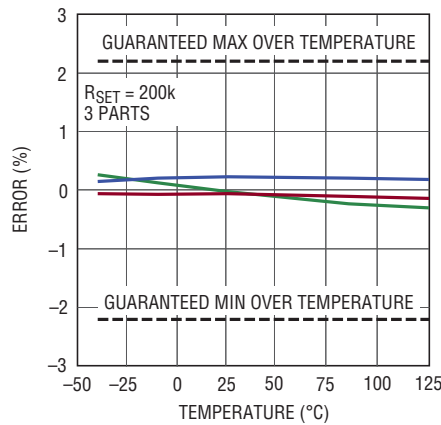
注記がない限り、 $V^+ = 3.3V$ 、 $R_{SET} = 200k$ 、 $T_A = 25^\circ C$ 。

周波数誤差と温度



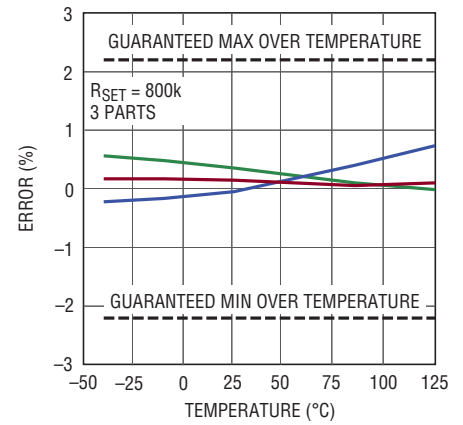
699512 G01

周波数誤差と温度



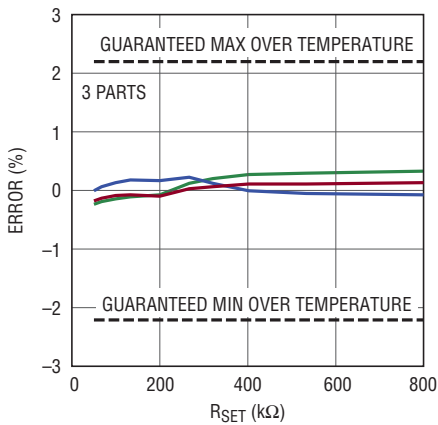
699512 G02

周波数誤差と温度



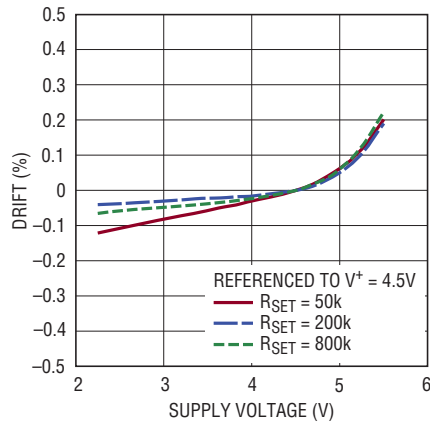
699512 G03

周波数誤差とRSET



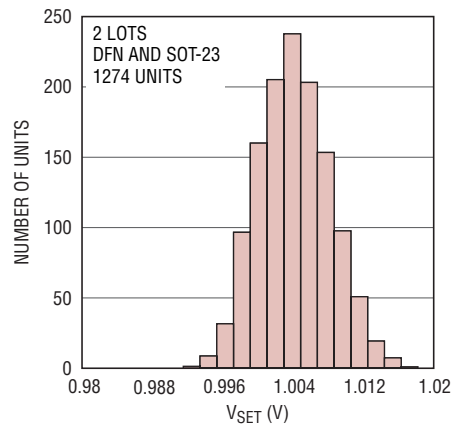
699512 G04

周波数ドリフトと電源電圧



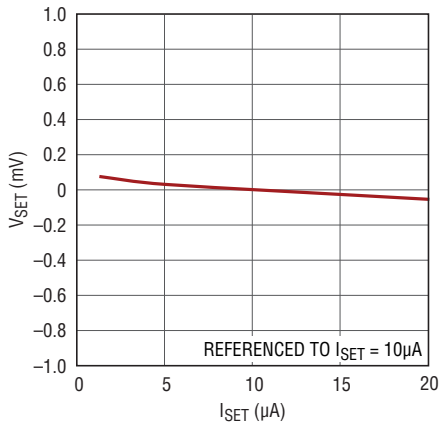
699512 G05

標準的なVSETの分布



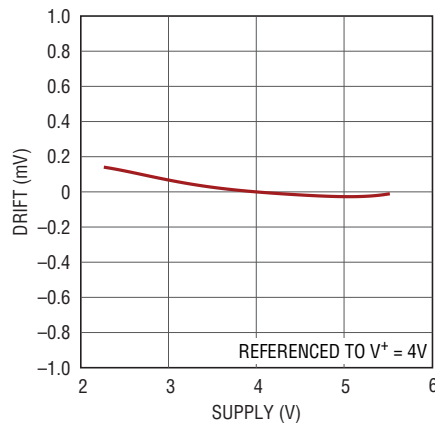
699512 G06

VSETのドリフトとISET



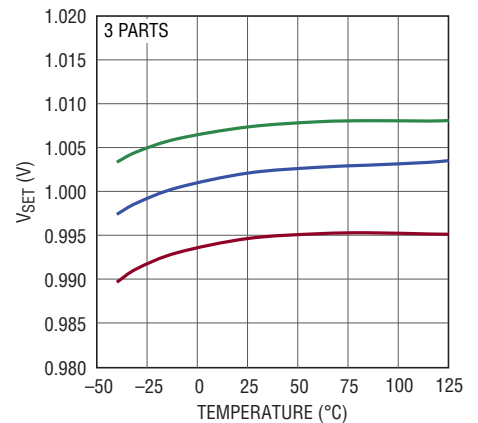
699512 G07

VSETのドリフトと電源



699512 G08

VSETと温度



699512 G09

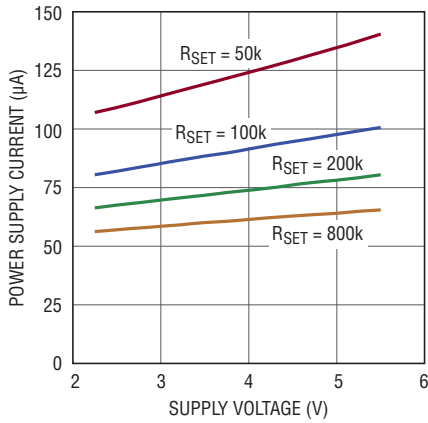
699512fa

LTC6995-1/LTC6995-2

標準的性能特性

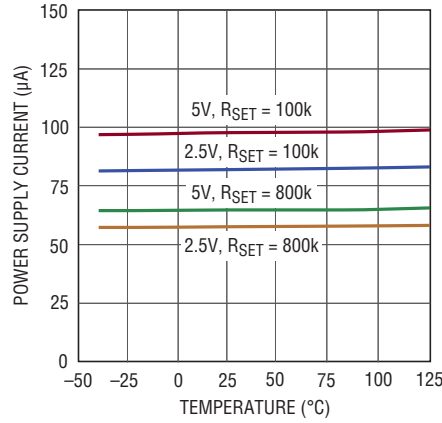
注記がない限り、 $V^+ = 3.3V$ 、 $R_{SET} = 200k$ 、 $T_A = 25^\circ C$ 。

電源電流と電源電圧



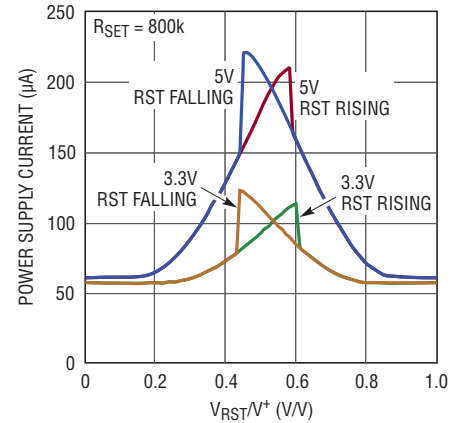
699512 G10

電源電流と温度



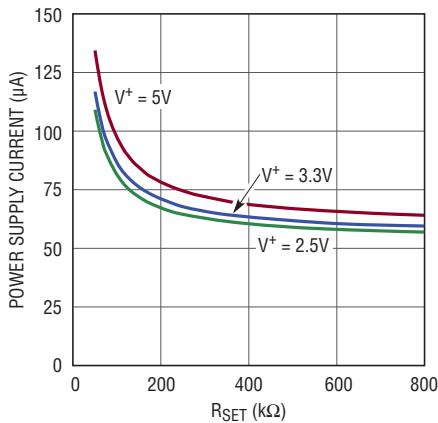
699512 G11

電源電流とRSTピンの電圧



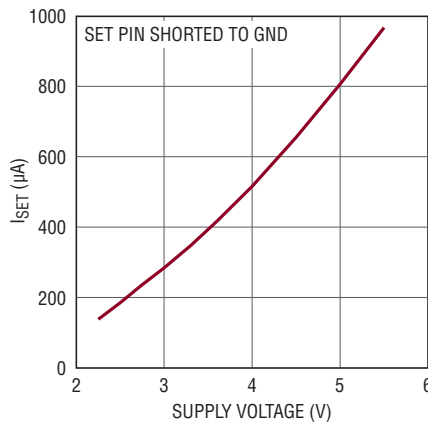
699512 G12

電源電流とRSET



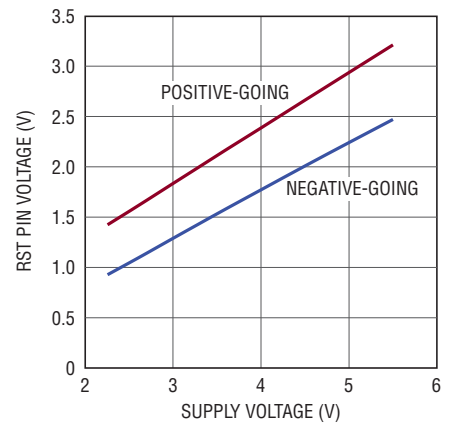
699512 G13

標準的なISETの電流制限とV+



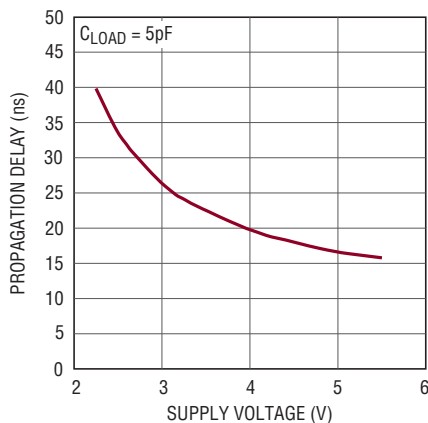
699512 G14

RSTのしきい値電圧と電源電圧



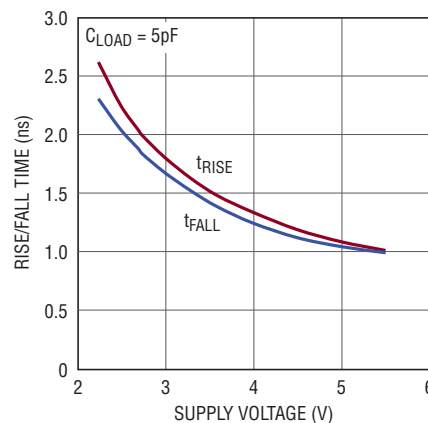
699512 G15

リセット伝搬遅延(t_{RST})と電源電圧



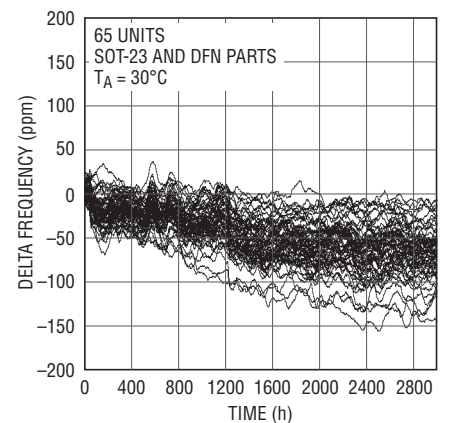
699512 G16

立ち上がり時間/立ち下り時間と電源電圧



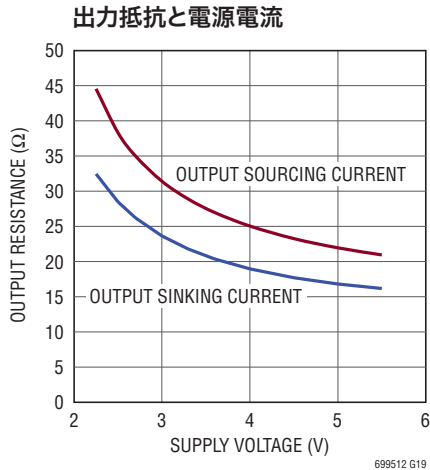
699512 G17

標準的な周波数誤差と時間(長期ドリフト)

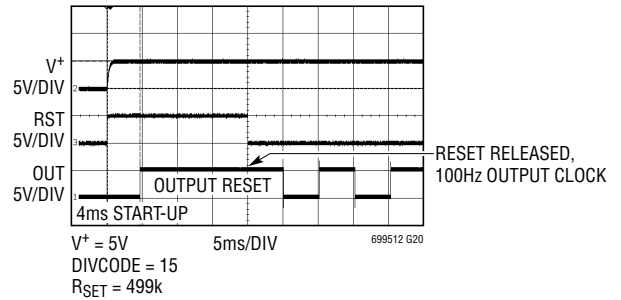


699512 G18

標準的性能特性

注記がない限り、 $V^+ = 3.3V$ 、 $R_{SET} = 200k$ 、 $T_A = 25^\circ C$ 。

POL = 1 での標準的な LTC6995-1 の起動



ピン機能 (DCB/S6)

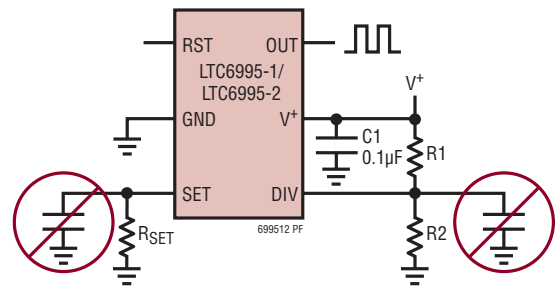
V⁺ (ピン1/ピン5): 電源電圧 (2.25V ~ 5.5V)。この電源には、ノイズやリップルがないようにしてください。このピンは、0.1μF のコンデンサを使用して GND ピンに直接バイパスする必要があります。

DIV (ピン2/ピン4): プログラム可能な分割器および極性入力。内部 A/D コンバータ (V^+ をリファレンス電圧にする) は、DIV ピンの電圧 (V_{DIV}) をモニタして、4ビットの結果 (DIVCODE) を決定します。 V_{DIV} は、 V^+ と GND の間の抵抗分割器によって生成できます。高精度の結果を保証するには、1% 抵抗を使用します。DIV ピンと抵抗を、OUT ピンなどの高速エッジを持つ他の配線からシールドする必要があります。 V_{DIV} がすばやく安定するように、DIV ピンの容量を 100pF 未満に制限してください。DIVCODE (POL) の MSB は、OUT ピンの極性を決定します。

SET (ピン3/ピン3): 周波数設定入力。SET ピンの電圧 (V_{SET}) は、GND より上の 1V に調整されます。SET ピン (I_{SET}) からソースされる電流の量は、マスタ発振器周波数を設定します。電流 I_{SET} の範囲は、1.25μA ~ 20μA です。発振出力は、 I_{SET} が約 500nA 未満に低下した場合、停止します。SET と GND の間に抵抗を接続することが、周波数を設定する最も正確な方法です。最高の性能を得るには、許容誤差が 0.5% 以下、温度係数が 50ppm/°C 以下の高精度の金属抵抗または薄膜抵抗

を使います。高精度を要求されないアプリケーションでは、安価な 1% 厚膜抵抗を使うことができます。

SET ピンの容量を 10pF 未満に制限して、ジッタを最小に抑え、安定性を確保します。容量を 100pF 未満にすると、 V_{SET} の電圧を調整する帰還回路の安定性が維持されます。



RST または \overline{RST} (ピン4/ピン1): 出力のリセット。リセット入力を使用して、発振器の出力を停止し、内部の分割器をクリアします。リセットを解除すると、発振器は 1/2 周期の時間間隔で開始します。リセット時の出力ロジックのステートは、設定された DIVCODE によって決まります。LTC6995-1 は、アクティブ“H”の RST 入力を備えています。LTC6995-2 は、アクティブ“L”の RST 入力を備えています。

LTC6995-1/LTC6995-2

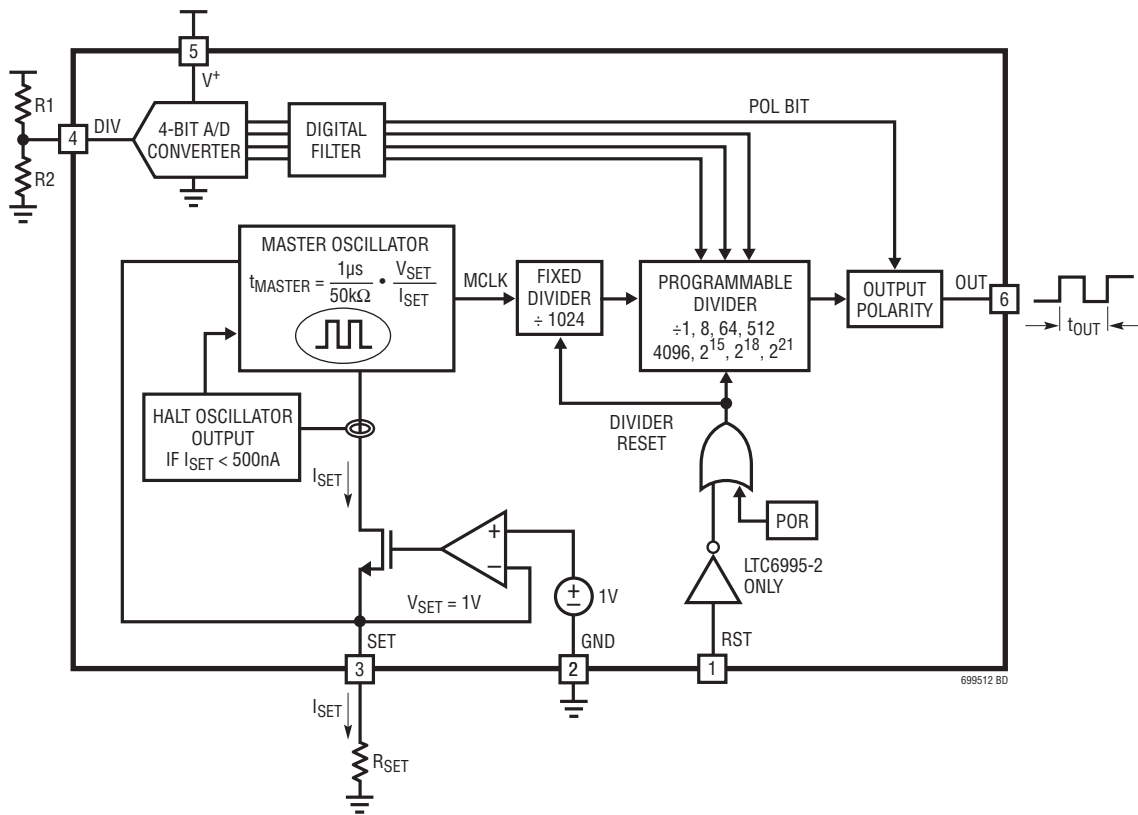
ピン機能 (DCB/S6)

GND (ピン5/ピン2) : グランド。最高の性能を得るには、低インダクタンスの接地面に接続します。

OUT (ピン6/ピン6) : 発振器の出力。OUTピンは約30Ωの出力抵抗でGNDからV⁺まで振幅します。LEDなどの低インピー

ダンスの負荷を駆動する場合、直列出力抵抗を使用して、ソース/シンク電流を20mAに制限する必要があります。

ブロック図 (S6パッケージのピン番号を示す)



動作

LTC6995は、最大周波数が1MHzのマスタ発振器の周囲に構築されています。この発振器は、1MHz・50kの変換係数を使用してSETピンの電流(I_{SET})と電圧(V_{SET})によって制御され、標準的な条件では±0.8%の精度を持ちます。

$$f_{MASTER} = \frac{1}{t_{MASTER}} = 1\text{MHz} \cdot 50\text{k}\Omega \cdot \frac{I_{SET}}{V_{SET}}$$

帰還ループは、 V_{SET} を1V ±30mVで保ち、 I_{SET} が出力周波数を制御する主な手段となるよう維持します。 I_{SET} を生成する最も簡単な方法は、SETとGNDの間に、 $I_{SET} = V_{SET}/R_{SET}$ となるように抵抗(R_{SET})を接続することです。マスタ発振器の式は、次のように簡略化されます。

$$f_{MASTER} = \frac{1}{t_{MASTER}} = \frac{1\text{MHz} \cdot 50\text{k}\Omega}{R_{SET}}$$

この式から、1つの設定抵抗(R_{SET})を使用した場合、 V_{SET} のドリフトが出力周波数に影響しないことは明らかです。誤差の原因は、 R_{SET} の許容誤差とLTC6995に固有の周波数精度 Δf_{OUT} に限定されます。

50k～800kの範囲の R_{SET} (1.25 μ A～20 μ Aの範囲の I_{SET} と同等)を使用することができます。

発振器の周波数は、OUTピンに到達する前に、固定の1/1024の分割器を通ります。LTC6995には、プログラム可能な分周器も内蔵されており、これによって周波数を、さらに1、8、64、512、4096、 2^{15} 、 2^{18} 、または 2^{21} で割ることができます。分割比 N_{DIV} は、DIVピンに接続された抵抗分割器によって設定されます。

$$f_{OUT} = \frac{1\text{MHz} \cdot 50\text{k}\Omega}{1024 \cdot N_{DIV}} \cdot \frac{I_{SET}}{V_{SET}}, \text{ or}$$

$$t_{OUT} = \frac{1}{f_{OUT}} = \frac{N_{DIV}}{50\text{k}\Omega} \cdot \frac{V_{SET}}{I_{SET}} \cdot 1.024\text{ms}$$

V_{SET}/I_{SET} の代わりに R_{SET} を使用して、式は次のように簡略化されます。

$$t_{OUT} = \frac{N_{DIV} \cdot R_{SET}}{50\text{k}\Omega} \cdot 1.024\text{ms}$$

DIVCODE

DIVピンは、DIVCODEの値を決定する、 V^+ をリファレンス電圧にする内部4ビットA/Dコンバータに接続されます。DIVCODEは、LTC6995に対して、以下の2つの設定を行います。

1. DIVCODEは、出力分周器の設定 N_{DIV} を決定します。
2. DIVCODEは、POLビットを通じてRSTピンとOUTピンの極性を決定します。

図1に示すように、 V^+ とGNDの間の抵抗分割器によって、 V_{DIV} を生成できます。

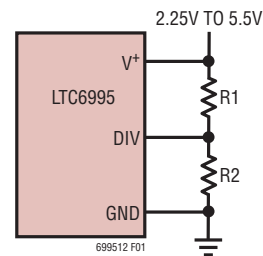


図1. DIVCODEを設定する簡単な方法

表1に、高精度で適切に電圧を分割する推奨される1%抵抗値、および、推奨される抵抗のペアに対応する N_{DIV} とPOLの値を示します。この他の値は、以下の場合に限り使用できます。

1. V_{DIV}/V^+ の比率の精度が±1.5% (抵抗の許容誤差と温度の影響を含む)である
2. 駆動インピーダンス($R1||R2$)が500k Ω を超えない

他の方法(すなわち、DACの出力)で電圧を生成する場合、電源電圧 V^+ をトラッキングする必要があります。表1の最後の列に、電源電圧に対する V_{DIV} の理想的な比率を示しています。この比率は、次の式で計算することもできます。

$$\frac{V_{DIV}}{V^+} = \frac{\text{DIVCODE} + 0.5}{16} \pm 1.5\%$$

例えば、電源が3.3V、目的のDIVCODEが4の場合、 $V_{DIV} = 0.281 \cdot 3.3\text{V} = 928\text{mV} \pm 50\text{mV}$ となります。

図2は、表1の情報を示しており、 N_{DIV} が、DIVCODEの中央値を中心として対称であることを表しています。

動作

表1. DIVCODEの設定

DIVCODE	POL	N _{DIV}	推奨される t _{OUT}	R1 (kΩ)	R2 (kΩ)	V _{DIV} /V ⁺
0	0	1	1.024ms to 16.384ms	Open	Short	≤0.03125 ±0.015
1	0	8	8.192ms to 131ms	976	102	0.09375 ±0.015
2	0	64	65.5ms to 1.05sec	976	182	0.15625 ±0.015
3	0	512	524ms to 8.39sec	1000	280	0.21875 ±0.015
4	0	4,096	4.19sec to 67.1sec	1000	392	0.28125 ±0.015
5	0	32,768	33.6sec to 537sec	1000	523	0.34375 ±0.015
6	0	262,144	268sec to 4,295sec	1000	681	0.40625 ±0.015
7	0	2,097,152	2,147sec to 34,360sec	1000	887	0.46875 ±0.015
8	1	2,097,152	2,147sec to 34,360sec	887	1000	0.53125 ±0.015
9	1	262,144	268sec to 4,295sec	681	1000	0.59375 ±0.015
10	1	32,768	33.6sec to 537sec	523	1000	0.65625 ±0.015
11	1	4,096	4.19sec to 67.1sec	392	1000	0.71875 ±0.015
12	1	512	524ms to 8.39sec	280	1000	0.78125 ±0.015
13	1	64	65.5ms to 1.05sec	182	976	0.84375 ±0.015
14	1	8	8.192ms to 131ms	102	976	0.90625 ±0.015
15	1	1	1.024ms to 16.384ms	Short	Open	≥0.96875 ±0.015

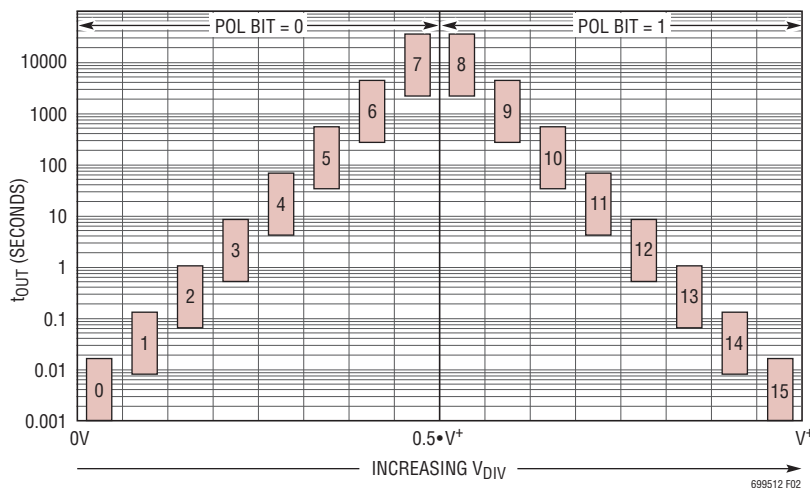


図2. 周波数範囲および POL ビットと、DIVCODE

動作

リセット機能と極性ビット機能

リセット入力(LTC6995-1の場合はRST、LTC6995-2の場合は $\overline{\text{RST}}$)は、出力を強制的に固定ステートにし、内部クロック分割器をリセットします。リセット時の出力ステートは、DIVCODEの設定によって選択された極性ビットによって決まります。

		出力(発振器の開始ステート)	
RST/ $\overline{\text{RST}}$	極性	LTC6995-1	LTC6995-2
0	0	Oscillating (Low)	0 (Reset)
1	0	0 (Reset)	Oscillating (Low)
0	1	Oscillating (High)	1 (Reset)
1	1	1 (Reset)	Oscillating (High)

POLビットが0に設定されると、出力はリセット時に強制的に“L”になります。ステートの変更によってリセットが解除されると、発振器が開始します。正確な1/2サイクルの遅延に続いて、次の立ち上がりエッジが出力されます。

POLビットが1に設定されると、出力はリセット時に強制的に“H”になります。ステートの変更によってリセットが解除されると、発振器が開始します。正確な1/2サイクルの遅延に続いて、次の立ち下がりエッジが出力されます。

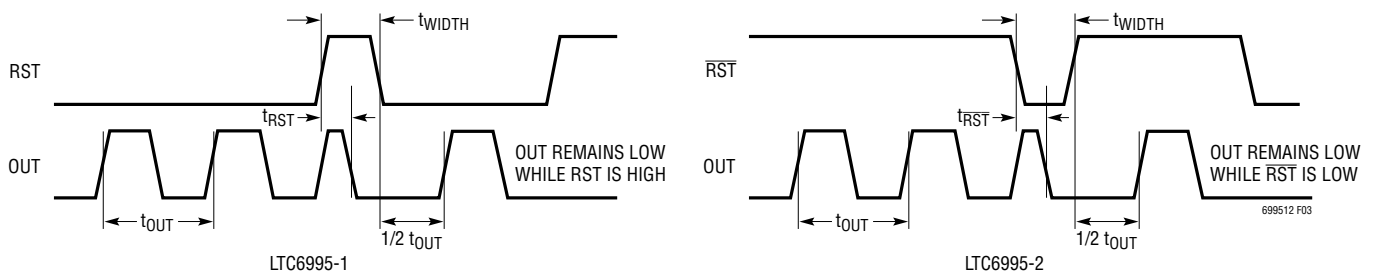


図3. リセットのタイミング図(POLビット = 0)

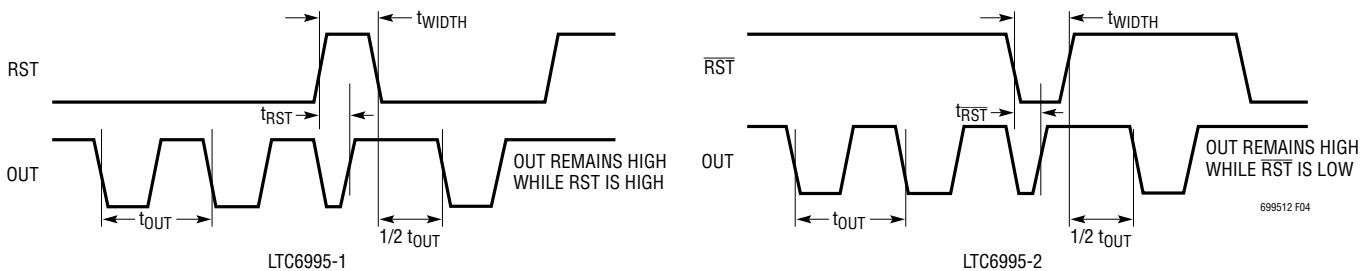


図4. リセットのタイミング図(POLビット = 1)

動作

起動後の DIVCODE の変更

起動後は、A/D コンバータが V_{DIV} の変化を引き続きモニタします。LTC6995 は、1 サイクル未満で DIVCODE の変化に応答します。

$$t_{DIVCODE} < 500 \cdot t_{MASTER} < t_{OUT}$$

周波数の遷移中に、出力に不正確なパルス幅が含まれる場合があります。ただし、遷移によってグリッチは発生せず、“H”パルスまたは“L”パルスがマスタ・クロック周期よりも短くなることはありません。DIVCODE が新しい値に安定してから出力が変化することを保証するには、デジタル・フィルタを使用します。

起動時間

最初に電源が投入されると、パワーオン・リセット(POR)回路が起動時間 t_{START} を開始します。標準 1.4V (温度により 1.2V ~ 1.5V に変化) の電源電圧によって、起動シーケンスが開始されます。この間、OUT ピンは“L”にホールドされます。 t_{START} の標準値は、マスタ発振器周波数 (N_{DIV} とは独立) に応じて、0.5ms ~ 8ms の範囲内です。

$$t_{START(TYP)} = 500 \cdot t_{MASTER}$$

起動中に、DIV ピンの A/D コンバータは、出力がイネーブルされる前に正しい DIVCODE を決定する必要があります。電源または DIV ピンの電圧が安定していないと、起動時間が増加することがあります。この理由のため、 V^+ を正しくトラッキ

ングするように DIV ピンの容量を最小に抑えることが推奨されます。この容量が 100pF 未満であれば、性能に影響しません。

起動動作

最初の電源投入時に、出力は“L”にホールドされます。極性が非反転 ($POL = 0$) に設定され、起動時間の終了時に出力がイネーブルされている場合、OUT は発振を開始します。起動時間の終了時に出力がリセットされている場合 (LTC6995-1 の場合は $RST = 1$ 、LTC6995-2 の場合は $\overline{RST} = 0$)、POL ビット = 0 のため、出力は“L”に留まります。リセットが解除されると発振器が開始し、設定された周期の正確に 1/2 サイクルの間、出力は“L”に留まります。

反転動作 ($POL = 1$) における起動シーケンスも、同様です。ただし、最初の電源投入時に、LTC6995 が DIVCODE の設定を正しく決定できないため、既定の“L”が出力されます。 t_{START} の終了時に DIVCODE の値が認識され、 $POL = 1$ であるため、OUT が“H” (非アクティブ) になります。起動時間の終了時に出力がリセット (LTC6995-1 の場合は $RST = 1$ 、LTC6995-2 の場合は $\overline{RST} = 0$) されている場合、出力は、POL ビット = 1 のために“H”に留まります。リセットが解除されると、発振器が開始し、設定された周期の正確に 1/2 サイクルの間、出力は“H”に留まります。

図7 ~ 10 に、可能な起動シーケンスを示します。

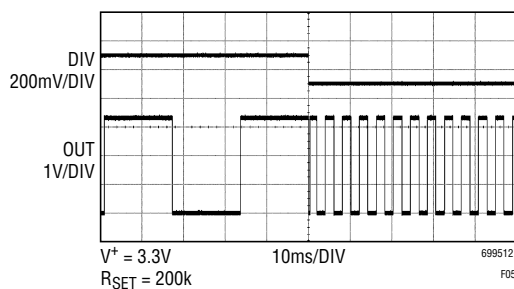


図5. 1から0へのDIVCODEの変化

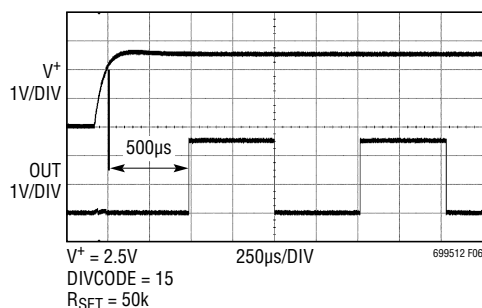


図6. $RST = 0V$ での標準的な LTC6995-1 の起動

動作

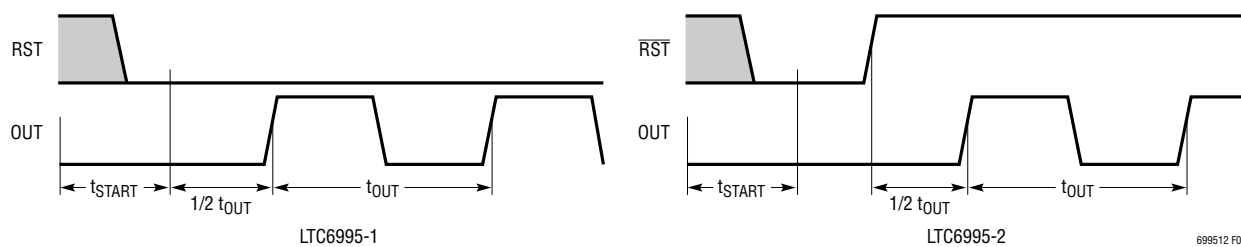


図7. 起動のタイミング図 (Reset = 0、POLビット = 0)

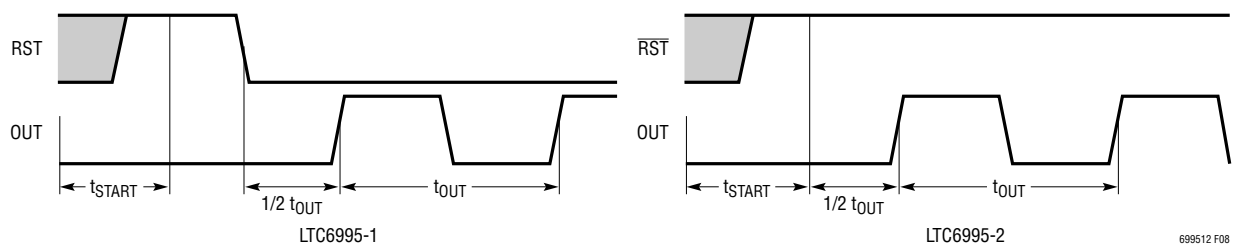


図8. 起動のタイミング図 (Reset = 1、POLビット = 0)

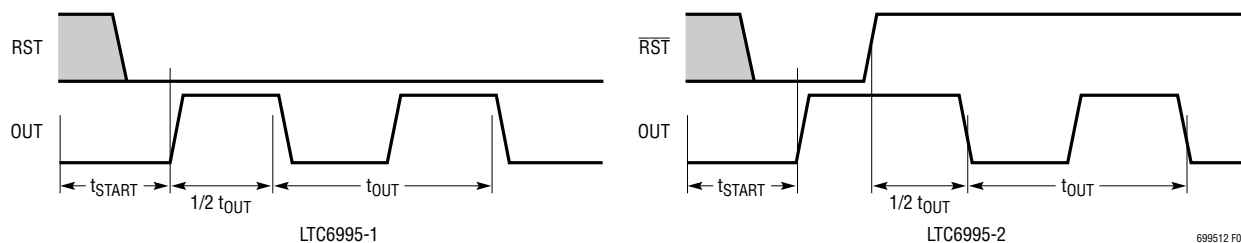


図9. 起動のタイミング図 (Reset = 0、POLビット = 1)

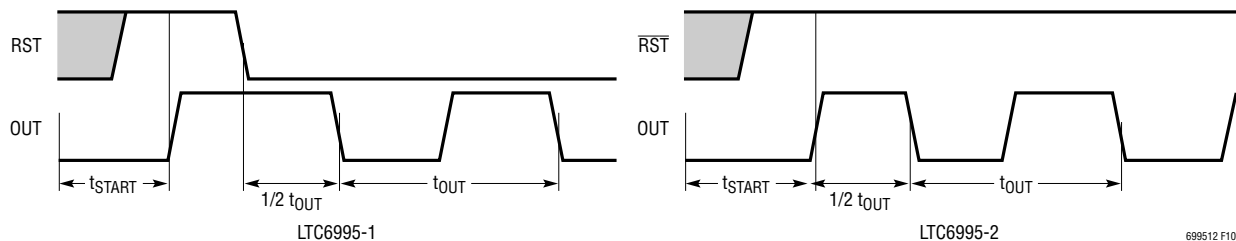


図10. 起動のタイミング図 (Reset = 1、POLビット = 1)

アプリケーション情報

基本動作

LTC6995を設定する最も簡単で正確な方法は、SETピンとGNDピンの間で1つの抵抗(R_{SET})を使用することです。その設計手順は、3つのステップから成ります。まず、POLビットの設定とN_{DIV}の値を選択し、次に抵抗R_{SET}の値を計算します。

ステップ1: LTC6995のバージョンとPOLビットの設定を選択する

アプリケーションがアクティブ“H”(LTC6995-1)またはアクティブ“L”(LTC6995-2)のリセット機能を必要とするかどうかを決定します。その他の点では、これら2つのバージョンは同一の機能を共有します。

OUTピンの極性は、POLビットの設定によって変わります。リセット時にOUT = 0を強制するには、POLビット = 0を選択します。リセット時にOUT = 1を強制するには、POLビット = 1を選択します。

ステップ2: 分周器の値N_{DIV}を選択する

前に説明したように、DIVピンの電圧は、POLビットとN_{DIV}の値の両方を決定するDIVCODEを設定します。所定の出力クロック周期に対して、以下の範囲内になるように、N_{DIV}を選択する必要があります。

$$\frac{t_{OUT}}{16.384ms} \leq N_{DIV} \leq \frac{t_{OUT}}{1.024ms} \quad (1)$$

電源電流を最小化するには、(通常は推奨される)最も小さいN_{DIV}の値を選択します。あるいは、表1を指針として使用し、所定のアプリケーションに最適なN_{DIV}の値を選択します。

POLが選択済みであれば、これでDIVCODEの選択は完了です。表1を用いて、適切な抵抗分割器、つまりDIVピンに適用するV_{DIV}/V⁺の比率を選択します。

ステップ3: R_{SET}を計算して選択する

最後のステップでは、次の式を使用して適切なR_{SET}の値を計算します。

$$R_{SET} = \frac{50k}{1.024ms} \cdot \frac{t_{OUT}}{N_{DIV}} \quad (2)$$

計算した値に最も近い標準抵抗値を選択します。

例: アクティブ“H”のリセット入力を持ち、リセット時にOUTピンが“L”になる、消費電力が最小の1Hz発振器を設計します。

ステップ1: LTC6995のバージョンとPOLビットの設定を選択する

アクティブ“H”のリセット入力の場合は、LTC6995-1を選択します。リセット時にOUTピンを“L”にする場合は、POLビット = 0を選択します。

ステップ2: 分周器の値N_{DIV}を選択する

t_{OUT} = 1000msを使用して、式(1)の要件を満たすN_{DIV}の値を選択します。

$$61.04 \leq N_{DIV} \leq 976.6$$

N_{DIV}の設定の候補には、64と512があります。大きな抵抗値のR_{SET}を使用することによって電源電流が最小になるため、N_{DIV} = 64が最良の選択です。POL = 0および、N_{DIV} = 64の場合、DIVCODE = 2に設定する必要があります。DIVCODE = 2を設定するには、表1を用いてR1 = 976kおよびR2 = 182kの値を選択します。

ステップ3: R_{SET}を選択する

式(2)を使用して、適切なR_{SET}の値を計算します。

$$R_{SET} = \frac{50k}{1.024ms} \cdot \frac{1000ms}{64} = 763k$$

標準1%抵抗として763kを使用できないため、-0.7%の周波数シフトを許容できる場合は、代わりに768kを使用します。それが許容できない場合は、さらに正確な抵抗値を得るために、576k + 187kなどの、並列または直列抵抗のペアを選択します。

完成した設計を図11に示します。

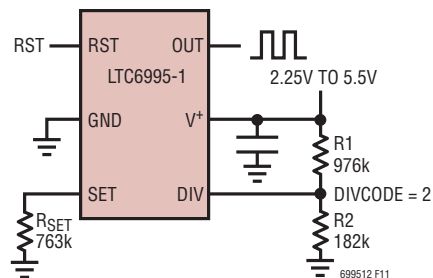


図11. 1Hzの発振器

アプリケーション情報

パワーオン・リセット(POR)機能

LTC6995に電源が投入されると、出力は、 t_{START} の間“L”にホールドされてから、クロック・サイクルの開始としてPOLビットの値になります。POL = 0 (DIVCODE < 8)である場合、RSTピンが非アクティブと見なされて、プログラム可能な時間間隔 $t_{START} + 1/2 t_{OUT}$ の間、出力は“L”に留まります。これによってLTC6995は、プログラム可能な長時間パワーオン・リセット (POR)として使用できるようになります。LTC6995の“L”出力は、電源投入後の一定期間、システムをリセット中に保つために使用されます。V+が約1.4Vを超えると、時間計測が開始されます。

最初のPOR時間の経過後に、それ以上出力が遷移しないようにするために、SETピンの電流を除去することによって発振器をディスエーブルできます。これによって、内部マスタ発振器の出力が分周器や出力にクロックを供給しないようにします。その間、動作をすばやく再開できるように、内部マスタ発振器のバイアスが保たれます。この機能を実装する最も簡単な方法は、SETピンとOUTピンの間にRSETを接続することです。

図12に、基本的なパワーオン・リセット機能を示します。1/2サイクルが経過すると、出力が“H”になり、SETピンの電流が除去されて、それ以上のOUTピンの遷移が停止します。RST入力を駆動するか、電源を切ってから再投入してデバイスをリセットするまで、出力は“H”に留まります。

POR間隔が発振器の周期の1/2に限定されるため、部品の選択がわずかに異なります。1/2サイクルの時間間隔に必要な部品の値を、表2に示します。V+の供給が開始されてから、短い起動遅延時間の後に時間計測が開始されます。

表2. パワーオン・リセット(POR)。ワンショット、1/2サイクル遅延設定

時間間隔中の出力は“L”、POL = 0				
DIVCODE	t_{DELAY} 時間間隔 (1/2 t_{OUT})	R1 (k Ω)	R2 (k Ω)	$\sim R_{SET}$ (k Ω)
0	512 μ s to 8.2ms	Open	Short	$t_{DELAY}(MS) \cdot 97.6$
1	4.1ms to 65.5ms	976	102	$t_{DELAY}(MS) \cdot 12.2$
2	32.8ms to 524.3ms	976	182	$t_{DELAY}(MS) \cdot 1.5$
3	262.1ms to 4.2sec	1000	280	$t_{DELAY}(SEC) \cdot 190.7$
4	2.1sec to 33.6sec	1000	392	$t_{DELAY}(SEC) \cdot 23.8$
5	16.8sec to 4.5min	1000	523	$t_{DELAY}(MIN) \cdot 178.6$
6	2.2min ~ 35.8min	1000	681	$t_{DELAY}(MIN) \cdot 22.7$
7	17.9min to 4.8hrs	1000	887	$t_{DELAY}(HR) \cdot 167.6$

Note: パワーオン・リセット時間 = $t_{DELAY} + t_{START}$

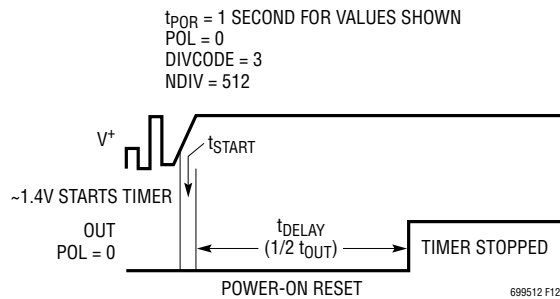
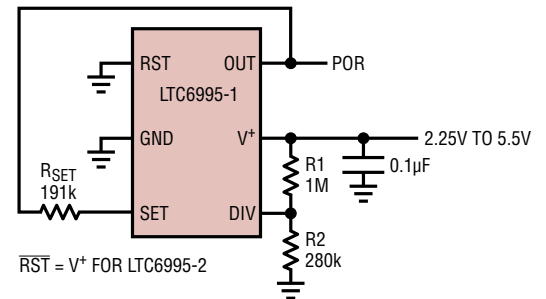


図12. アクティブ“L”パワーオン・リセット (1秒間隔の例)

アプリケーション情報

パワーオン・リセット時間が短い(1ms~73ms)場合、POR時間全体のうち、タイマ起動遅延が大きな部分を占めます。この遅延を考慮するために、RSETの値を、表2に示す値から変更できます。POR時間が1ms~16msの範囲である場合(DIVCODE = 0)、RSETを $t_{POR}(ms) \cdot 49.5$ にする必要があります。POR時間が4.5ms~73msの範囲である場合(DIVCODE = 1)、RSETを $t_{POR}(ms) \cdot 10.9$ にする必要があります。POR時間が長くなると(DIVCODEが2~7)、起動時間は重要でなくなります。電源投入後、これら2つのDIVCODE選択に対して、リセット状態の後の遅延は、表2の t_{DELAY} に示した範囲と同じ範囲内になります。

POR時間が短い場合、次の式から、起動時間をさらに正確に推定することができます。

$$t_{START}(\mu s) = (256 + 16 \cdot (12 - DIVCODE)) \frac{R_{SET}(k\Omega)}{50} + 80$$

電源の電圧が急激に上がると、内部タイマがリセットされるため、POR回路によって電源のノイズが自動的に抑えられます。 V^+ が約1.4Vに達した時点から、PORの時間計測が開始されます。

長時間ワンショット・タイマと遅延発生器

図12のPOR回路は、リセット入力を駆動する場合にも役立ちます。これは、エッジ・トリガ方式のタイミング・イベントを作成します。このイベントはアクティブ“L”であり、設定された1回の時間間隔の後に再トリガまたは停止することができます。この時間間隔は、抵抗値を変更するだけで、わずか500 μs から4時間を超えるまでに設定できます。

図13の回路は、PORまたはアクティブ“L”の時間間隔がどのように再開され、システム・リセット時間全体を提供できるかを示しています。

図14の回路は、リセット中のシステムから、タイムアウトの前に、準備が整ったことを知らされる必要があります。LTC6995-2は、アクティブ“H”のOK信号を供給できます。

図15に示すように、電源投入時に強制的にリセット状態にすることによって、LTC6995を使用して、立ち上がりエッジ信号(LTC6995-1)または立ち上がりエッジ信号(LTC6995-2)によってトリガされる、長時間遅延した立ち上がりエッジを作成できます。

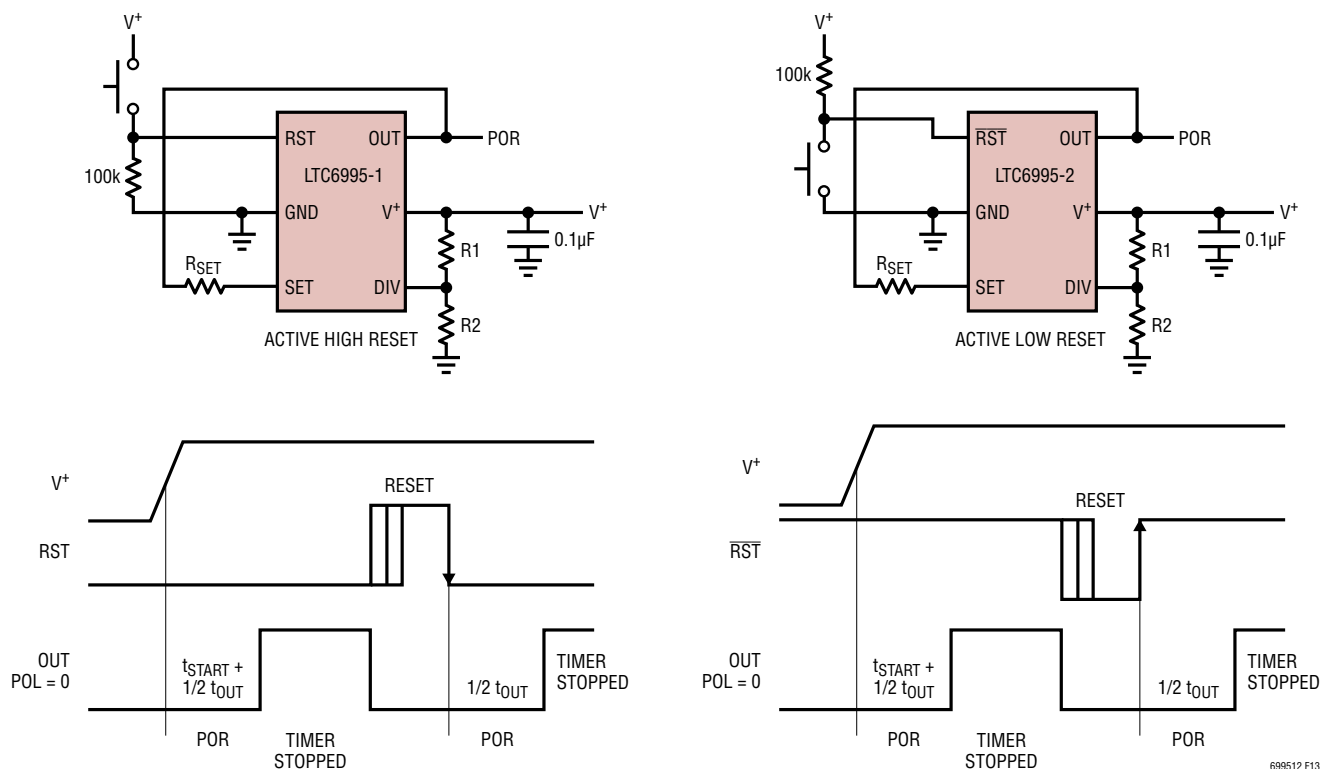


図13. 全POR時間間隔を伴うコマンドでシステム・リセット。リセット・パルスは自動的に抑制される

699512 F13

699512fa

アプリケーション情報

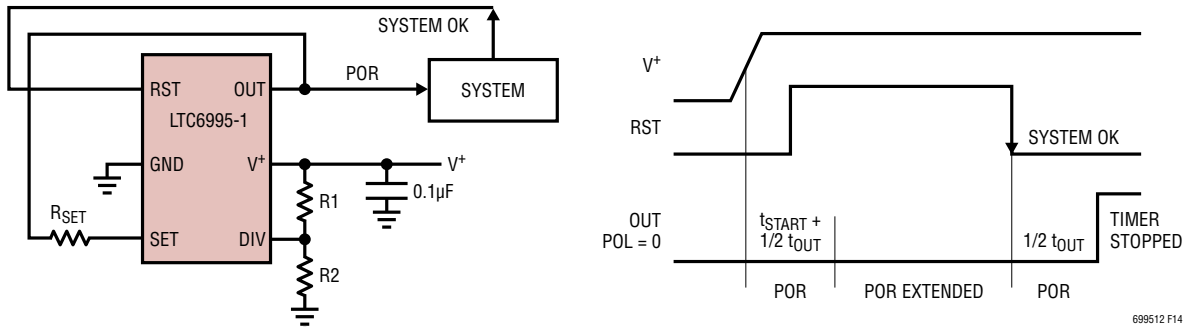


図 14. 拡張された POR。最初の POR 間隔中にタイマ・リセット。全 POR 間隔は、システムが OK を知らせるとタイムアウトする

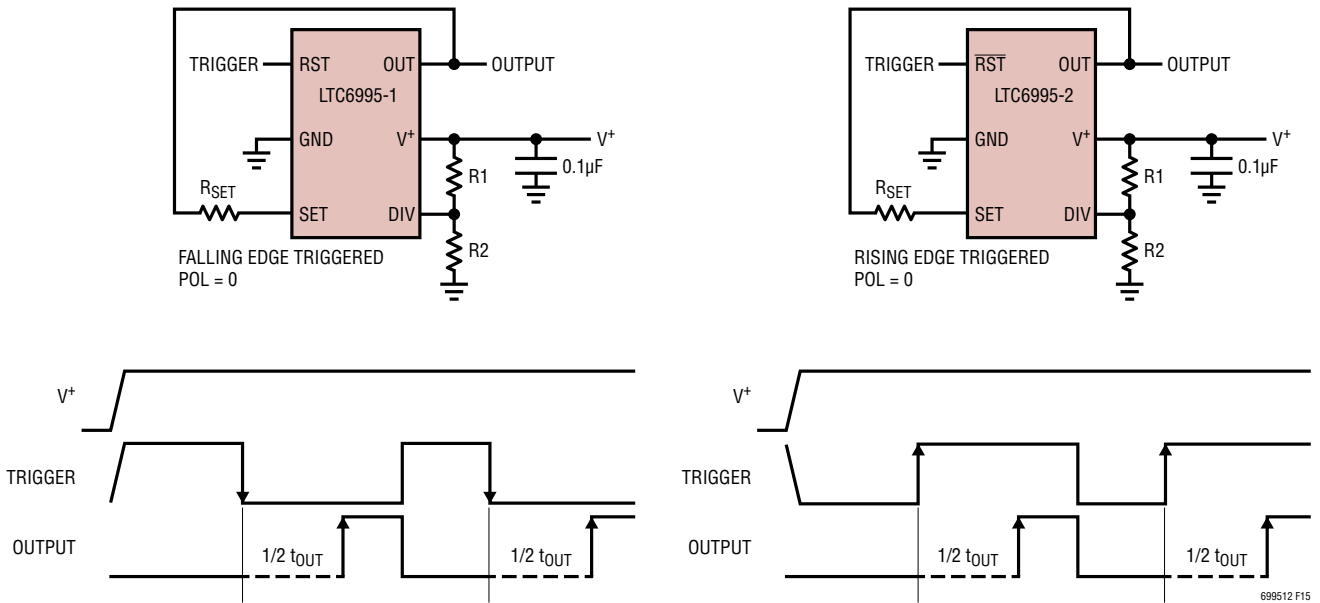


図 15. 長時間遅延した立ち上がりエッジ。遅延時間は 500 μ s ~ 4.8 時間の範囲で設定可能

アプリケーション情報

ウォッチドッグ・タイマ

図15に示した回路と同じ回路を、リセット入力に周期的パルスと共に使用すると、効率的なウォッチドッグ・タイマを作成できます。各時間間隔の間に、システムからウォッチドッグ・パルスを受け取る必要があります。ウォッチドッグのタイムアウト間隔は、500 μ s～4.8時間の間で設定できます。パルスが失われた場合、出力が“H”になって、システム・ソフトウェアが無限ループに陥った可能性があることを知らせます。この“H”レベルを使用して、ソフトウェアの診断を開始したり、処理を再起動したりできます。ソフトウェアが回復し、ウォッチドッグ・パルスの発行を再開するまで、LTC6995の内部クロックが停止し、

出力が“H”に留まります。このアプリケーションのタイミングを図16に示します。

システム・オペレーティング・ソフトウェアが、なんらかの理由で、設計されたプログラム・シーケンスから逸脱したかどうかを、ウォッチドッグ・タイマを使用して検出します。ソフトウェアが停止し、ウォッチドッグ・パルスのタイマ・リセット・ステートが維持されるため、タイマがタイムアウトできなくなるという状況が常に起こり得ます。この状態では、ウォッチドッグ・タイマは無効であり、是正処置を実行させることができません。これを防ぐために、図17に示すように、第2のワンショットを使用してウォッチドッグ・タイマをリセットできます。

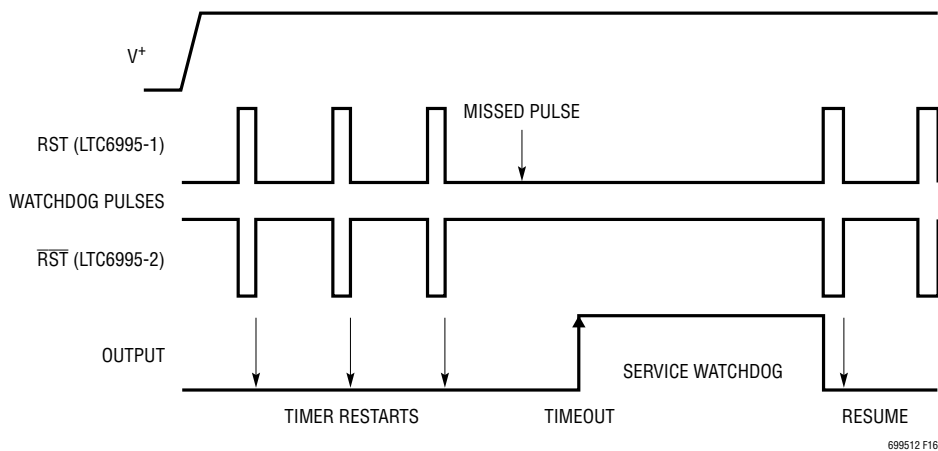


図16. ウォッチドッグ・タイマ。図15に示した回路と同じ

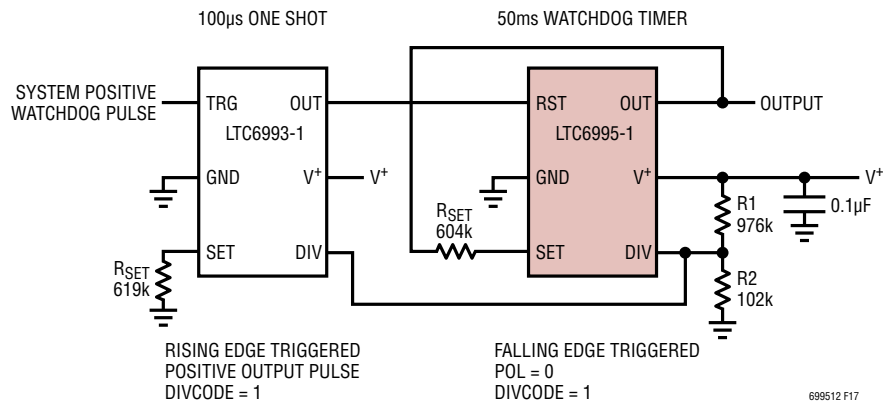


図17. 極めて信頼性の高いウォッチドッグ・タイマ。システムのウォッチドッグ・パルスがタイマ・リセット・ステートで停止した場合に、タイムアウトすることが可能。両方のタイマ・デバイスが同じDIVCODE設定を共有できる

アプリケーション情報

ゲート発振器

リセット入力(RST)は、すべての内部分割器をクリアし、リセットが解除されたときに、設定された全周期で出力がクロック供給を開始するようにします。このエッジは、クロックの既知の開始時点での、出力のオン/オフの切り替えに使用できます。さらに時間計測を行う目的でクロック・サイクルをカウントする回路は、リセットされるまで全サイクルを常に正確にカウントします。出力クロックのデューティ・サイクルは、常に50%です。各サイクルの周期は、1msから9.5時間までの範囲で設定できます。極性ビットの選択に応じて、図18に示すように、出力クロックは“H”または“L”から開始できます。

自己リセット回路

RSTピンは、緩やかに変化する入力電圧を供給するために、ヒステリシスを備えています。さらに、トリップ点は電源電圧に比例します(Note 6、および標準的性能特性の「RSTのしきい値電圧と電源電圧」の曲線を参照)。これによって、電源電圧からほぼ独立した遅延を生成する、RST入力でのRC時定数が可能になります。

この方法を使用した単純なアプリケーションは、LTC6995の出力を自己リセットできます。これによって、十分に制御された1サイクルに1回のパルスを生成できます。図19aと19bに、1分間に1回、約1μsのパルスを生成する回路を示します。これらの違いは、使用するLTC6995のバージョンと、パルスが正か負かを制御するPOLビットの設定のみです。

電圧による周波数制御

1つの抵抗を追加して、外部電圧によってLTC6995の出力周波数を操作できます。図20に示すように、電圧 V_{CTRL} は、 R_{VCO} を通る電流をソースまたはシンクして、電流 I_{SET} を変化させ、それによって、式(3)に示すように出力周波数を変調します。

$$f_{OUT} = \frac{1\text{MHz} \cdot 50\text{k}\Omega}{1024 \cdot N_{DIV} \cdot R_{VCO}} \cdot \left(1 + \frac{R_{VCO}}{R_{SET}} - \frac{V_{CTRL}}{V_{SET}} \right) \quad (3)$$

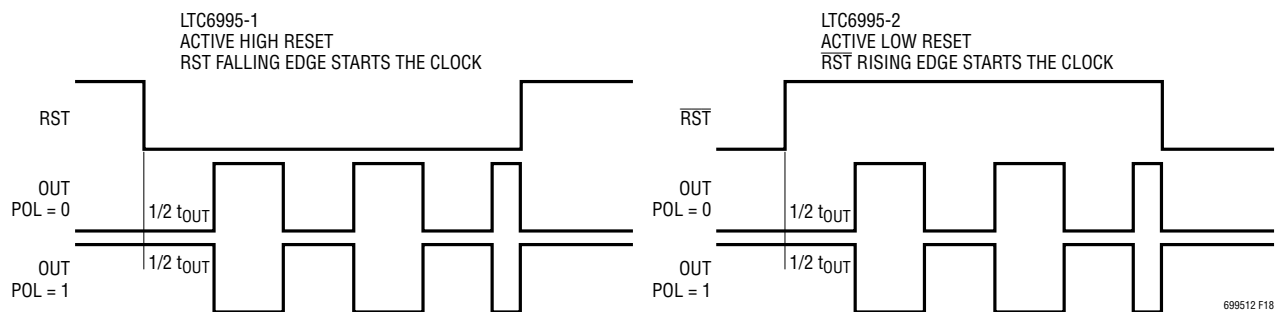
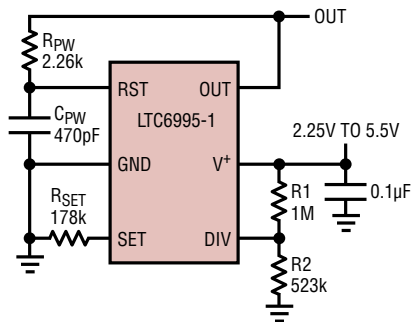


図18. ゲート発振器。最初の1/2サイクル時間は常に正確

アプリケーション情報



$$t_{\text{PULSE}} = -R_{\text{PW}} \cdot C_{\text{PW}} \cdot \ln \left(1 - \frac{V_{\text{RST(RISING)}}}{V^+} \right)$$

$$t_{\text{PULSE}} \approx -2.26\text{k}\Omega \cdot 470\text{pF} \cdot \ln(1 - 0.61)$$

$$t_{\text{PULSE}} \approx 1\mu\text{s}$$

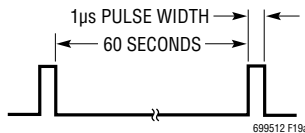
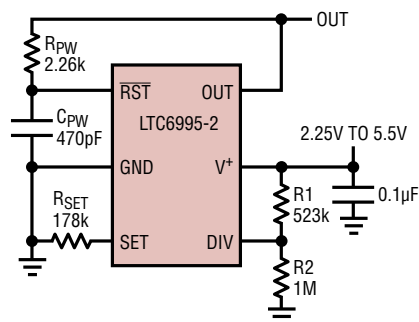


図 19a. 自己リセット回路 (DIVCODE = 5)



$$t_{\text{PULSE}} = -R_{\text{PW}} \cdot C_{\text{PW}} \cdot \ln \left(\frac{V_{\text{RST(FALLING)}}}{V^+} \right)$$

$$t_{\text{PULSE}} \approx -2.26\text{k}\Omega \cdot 470\text{pF} \cdot \ln(0.43)$$

$$t_{\text{PULSE}} \approx 0.9\mu\text{s}$$

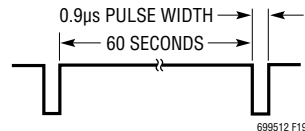


図 19b. 自己リセット回路 (DIVCODE = 10)

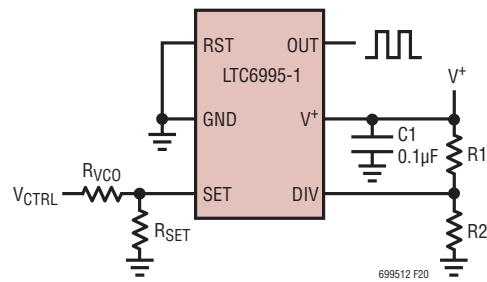


図 20. 電圧制御発振器

デジタル周波数制御

DAC(デジタル・アナログ・コンバータ)によって制御電圧を生成し、その結果、周波数をデジタル的に制御できます。多くのDACでは、外部リファレンスを使用できます。そのようなDACを使用して電圧 V_{CTRL} を供給する場合、図21に示すように、 V_{SET} をバッファし、それをDACのリファレンス電圧として使用することによって、 V_{SET} の依存性を除去できます。ここでは、DACの出力電圧が V_{SET} の変化をトラッキングし、その変化を誤差源として除去します。DACのREF入力に取り込まれる電流が周波数に影響を与えるため、SETピンをDACのリファレンス入力に直接接続することはできません。

極端な I_{SET} の値(極端なマスタ発振器周波数の値)

マスタ発振器は、推奨される $1.25\mu\text{A} \sim 20\mu\text{A}$ の範囲外の I_{SET} で動作しているときは、最も精度が高い $62.5\text{kHz} \sim 1\text{MHz}$ の範囲外で動作します。

$I_{\text{SET}} < 1.25\mu\text{A}$ の場合、精度は低下しますが、発振器が動作することは可能です。約 500nA では、発振器の出力は、その電流状態で停止します。その場合出力は、“H”または“L”の状態で停止します。これによって、非常に低い周波数出力を変調するときに、短いパルスが導入されるのを防ぎます。

もう一方の極端な値では、DIVピンのADCの精度が低下するため、 2MHz を超えてマスタ発振器を動作させることは推奨されません。

アプリケーション情報

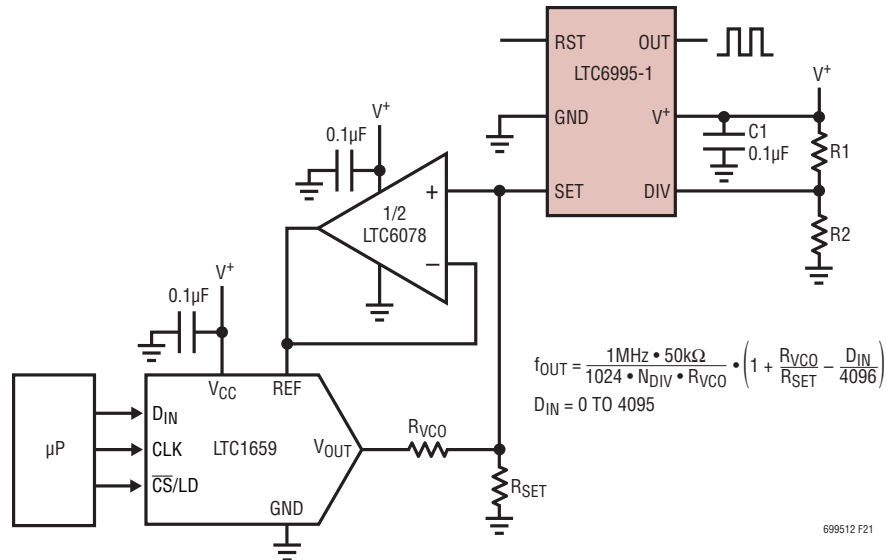


図21. デジタル制御発振器

周波数変調とセトリグ時間

LTC6995は、 I_{SET} の、最大で $0.4 \cdot f_{OUT}$ の-3dB帯域幅の変化に
 応答します。

I_{SET} の2倍または0.5倍のステップ変化の後に、出力周波数は、
 1サイクル未満で最終値の1%以内に安定化します。

消費電流

消費電流は、周波数、電源電圧、および出力負荷によって変
 化します。以下の式を使用して、任意の条件で消費電流を推
 定できます。この式では、 C_{LOAD} を無視し($C_{LOAD} < 1nF$ の場
 合に有効)、出力のデューティ・サイクルが50%であると仮定し
 ています。

$$I_{S(TYP)} \approx V^+ \cdot f_{MASTER} \cdot 7.8pF + \frac{V^+}{420k\Omega} + \frac{V^+}{2 \cdot R_{LOAD}} + 1.8 \cdot I_{SET} + 50\mu A$$

電源バイパスおよびPCBレイアウトに関するガイドライン

LTC6995は、適切な方法で使用された場合、2.2%の精度の
 シリコン発振器になります。このデバイスを簡単に使用し、い

くつかのルールに従うことによって、期待する性能を容易に達
 成できます。これを実現するには、十分な電源バイパスと適切
 なPCBレイアウトが重要になります。

図22に、0603サイズの受動部品を使用したTSOT-23パッケ
 ージとDFNパッケージのPCBレイアウトの例を示します。これら
 のレイアウトは、LTC6995の下と周囲に接地面層がある2層
 基板を前提にしています。これらのレイアウトは指針であり、
 正確に従う必要はありません。

1. 低インダクタンスの経路を使用して、バイパス・コンデンサ
 (C1)を V^+ とGNDに直接接続します。C1から V^+ ピンへ
 の接続は、トップ層上で簡単に直接行えます。DFNパッ
 ケージの場合、C1からGNDへの接続も、トップ層上で簡
 単に行えます。TSOT-23の場合、C1パッドを経由してOUT
 を配線し、C1の良好なGND接続を得ることができます。
 PCBの設計ルールからそれが許されない場合、接地面へ
 の複数のビアを経由して、C1のGND接続を実現できます。
 接地面へのGNDピンの接続と、接地面へのC1の接続の
 両方で複数のビアを使用して、インダクタンスを最小に抑え
 ることが推奨されます。コンデンサC1は、0.1µFのセラミッ
 ク・コンデンサである必要があります。

アプリケーション情報

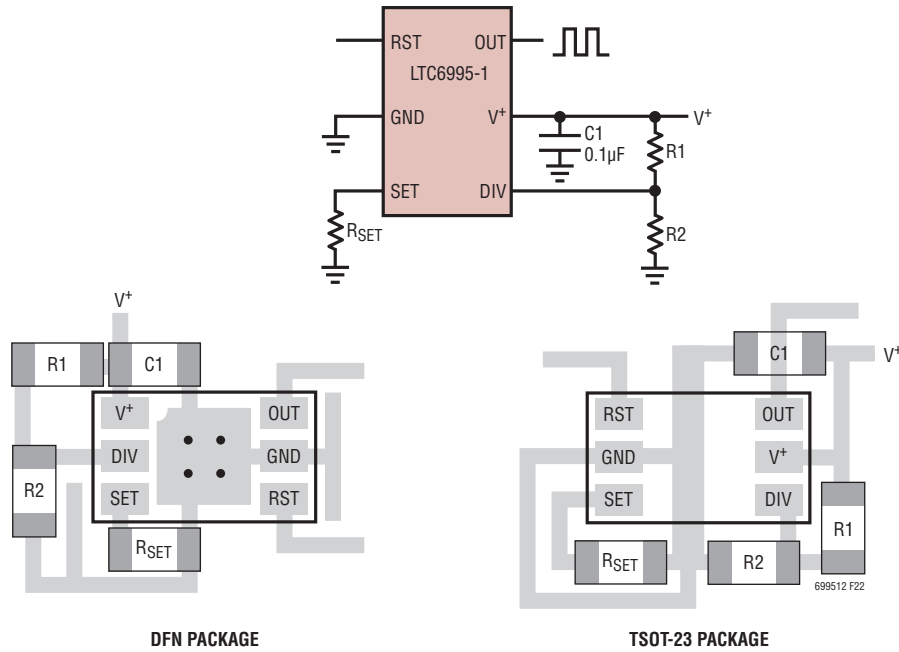
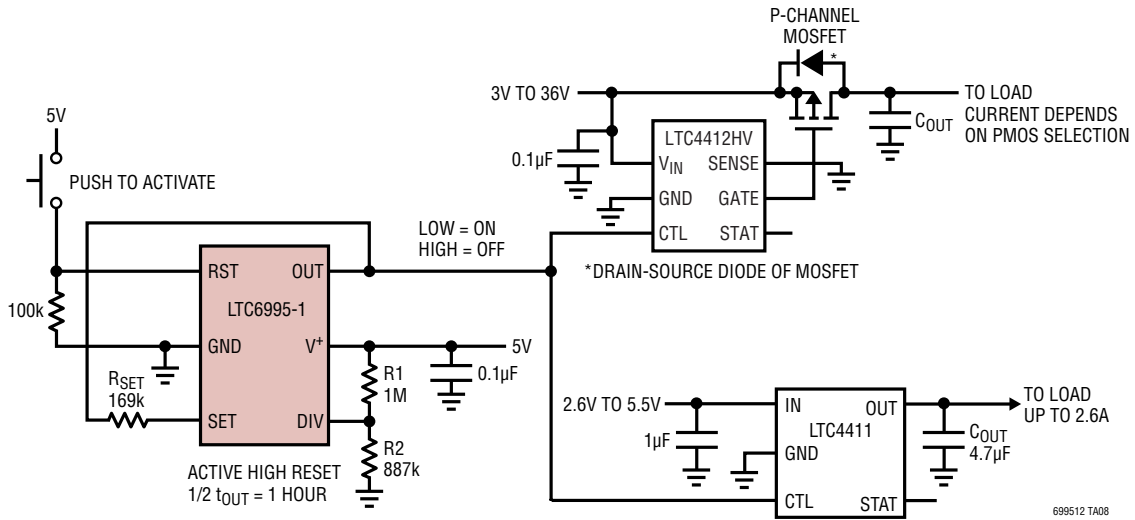


図22. 電源バイパスおよびPCBレイアウト

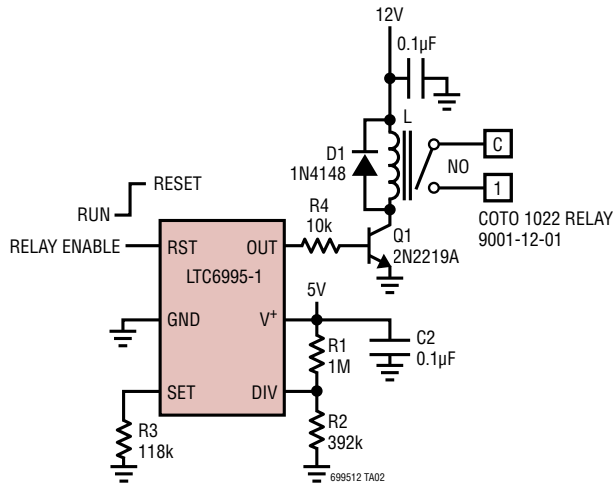
2. すべての受動部品を、基板の上面に配置します。これによって、配線インダクタンスが最小に抑えられます。
3. R_{SET} をできるだけSETピンの近くに配置し、短く直接接続します。SETピンは、電流加算ノードです。このピンに流入する電流が、動作周波数を直接変調します。接続を短くすることによって、信号ピックアップへの暴露を最小に抑えます。
4. R_{SET} をGNDピンに直接接続します。長い経路や接地面へのビアを使用しても、精度に大きな影響はありませんが、短く直接接続することは簡単であり、推奨されます。
5. 接地配線を使用して、SETピンをシールドします。これによって、他の層を放射信号から保護します。
6. $R1$ と $R2$ を、DIVピンの近くに配置します。DIVピンに短く直接接続して、外部信号結合を最小に抑えます。

標準的応用例

タイマ電源スイッチ、1時間後に自動停止

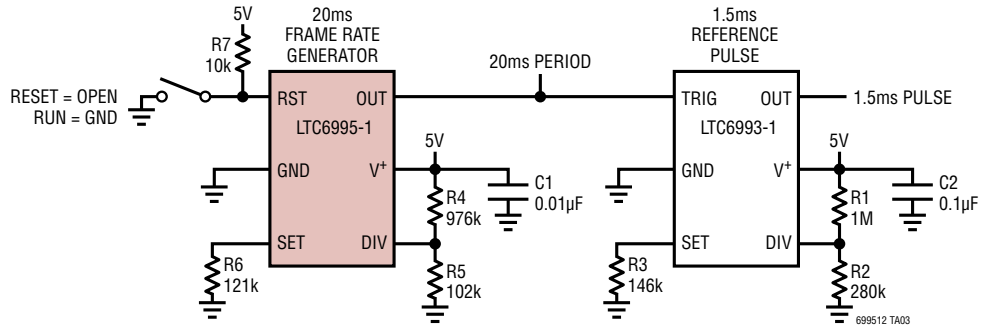


5秒間隔でオン/オフするタイマ・リレー・ドライバ

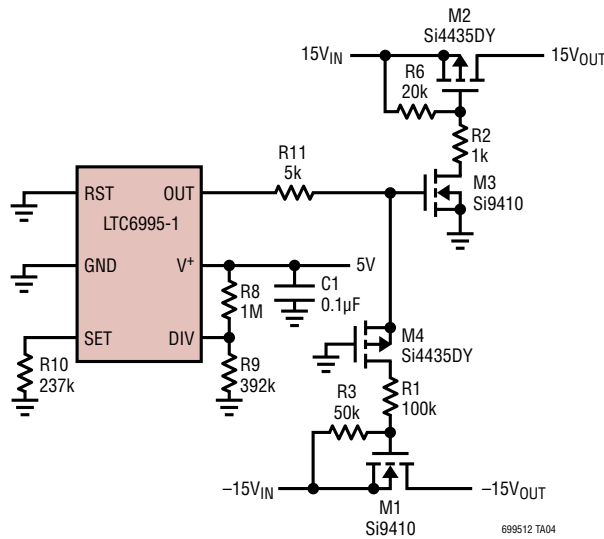


標準的応用例

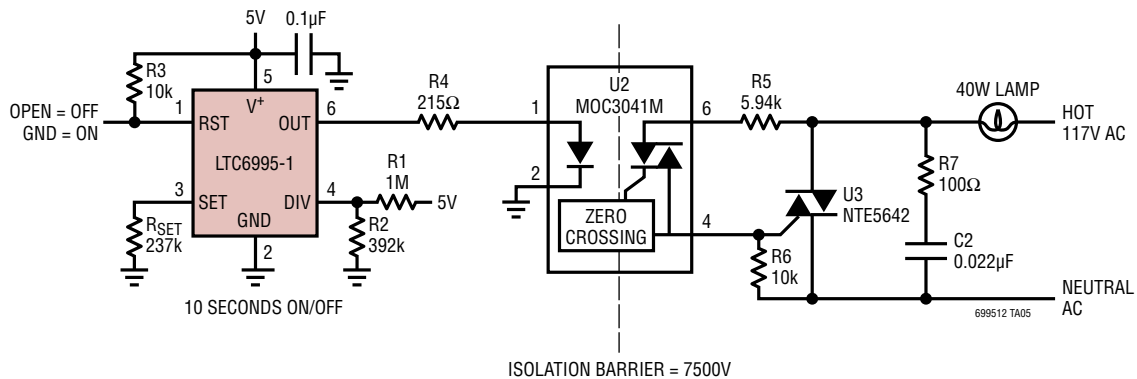
1.5ms無線制御サーボ・リファレンス・パルス発生器



サイクル(10秒間隔でオン/オフ)対称電源

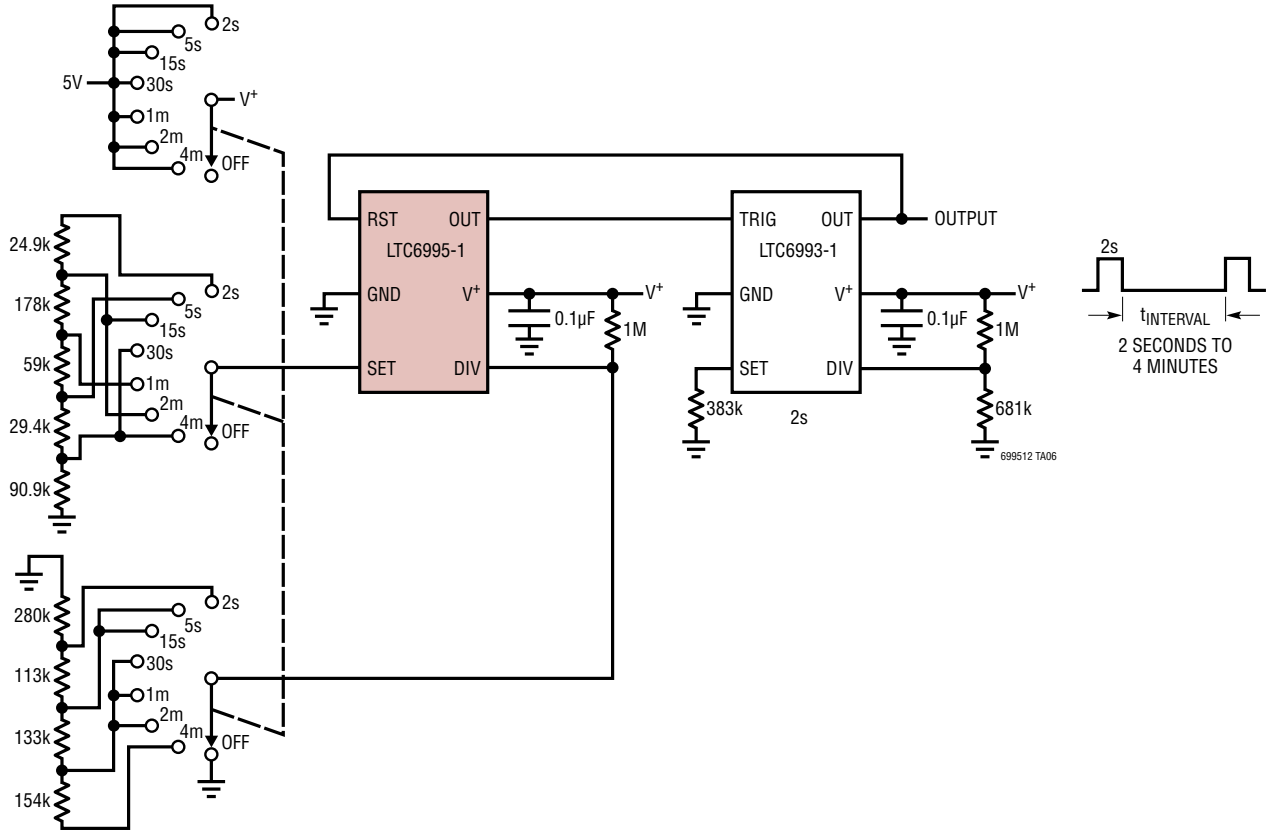


絶縁された交流負荷点滅器

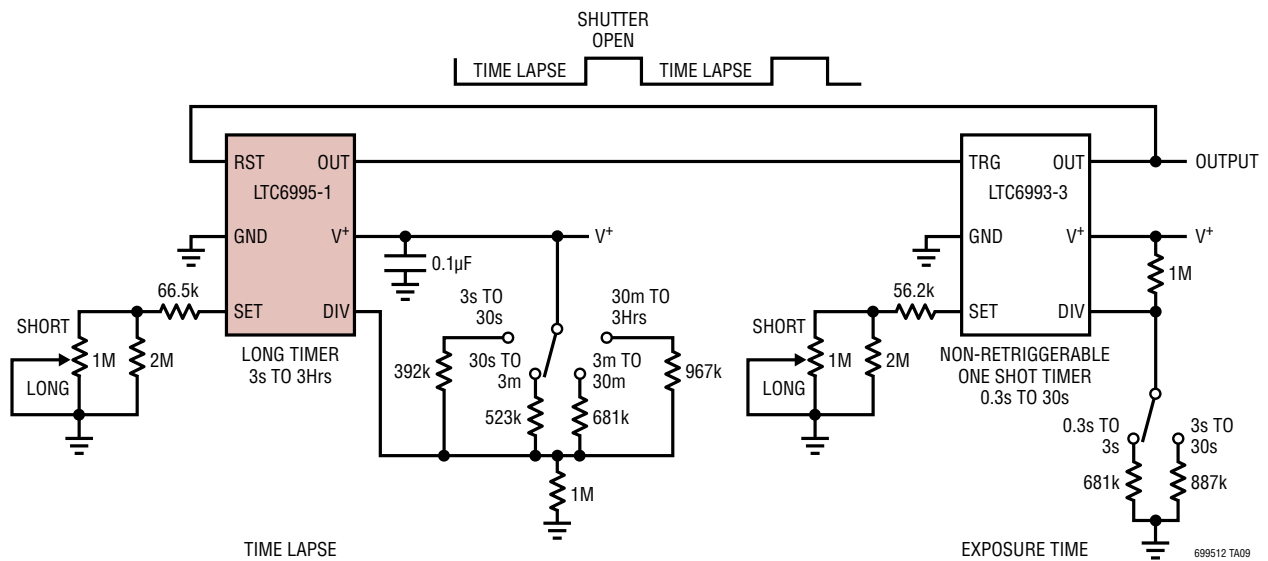


標準的応用例

間隔(ワイパー)タイマ



時間調整可能な低速度撮影用の間隔調整器

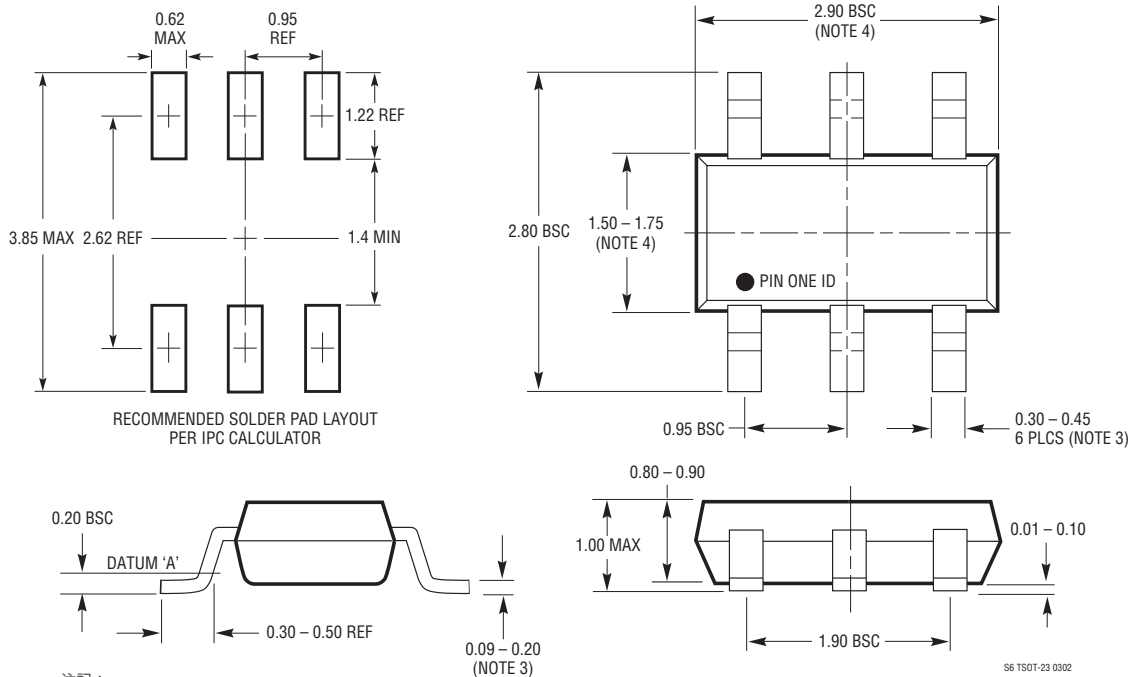


LTC6995-1/LTC6995-2

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

S6 Package 6-Lead Plastic TSOT-23 (Reference LTC DWG # 05-08-1636)

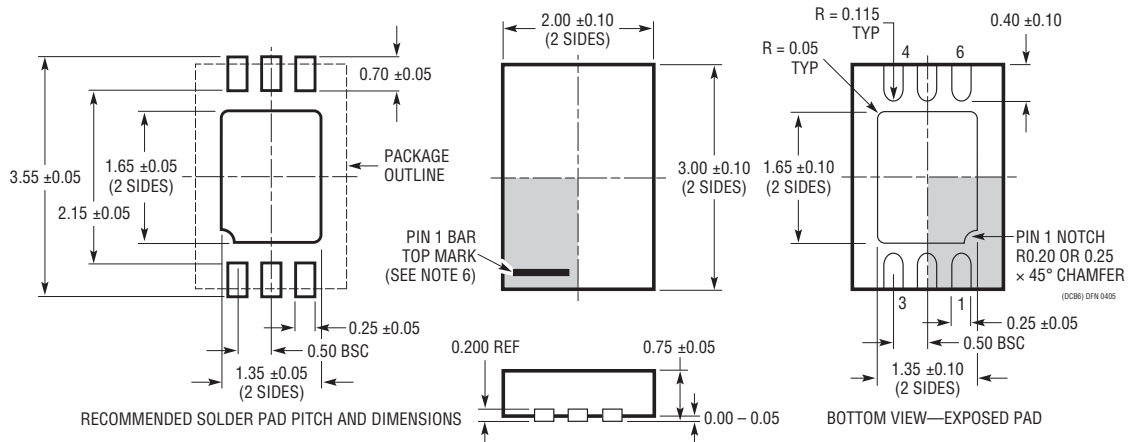


注記:

1. 寸法はミリメートル
2. 図は実寸とは異なる
3. 寸法はメッキを含む

4. 寸法はモールドのバリおよび金属のバリを含まない
5. モールドのバリは各サイドで0.254mmを超えないこと
6. JEDECパッケージリファレンスは M0-193

DCB Package 6-Lead Plastic DFN (2mm x 3mm) (Reference LTC DWG # 05-08-1715 Rev A)



注記:

1. 図はJEDECパッケージ・アウトラインM0-229のバリエーション(TBD)になる予定
2. 図は実寸とは異なる
3. すべての寸法はミリメートル

4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

699512fa

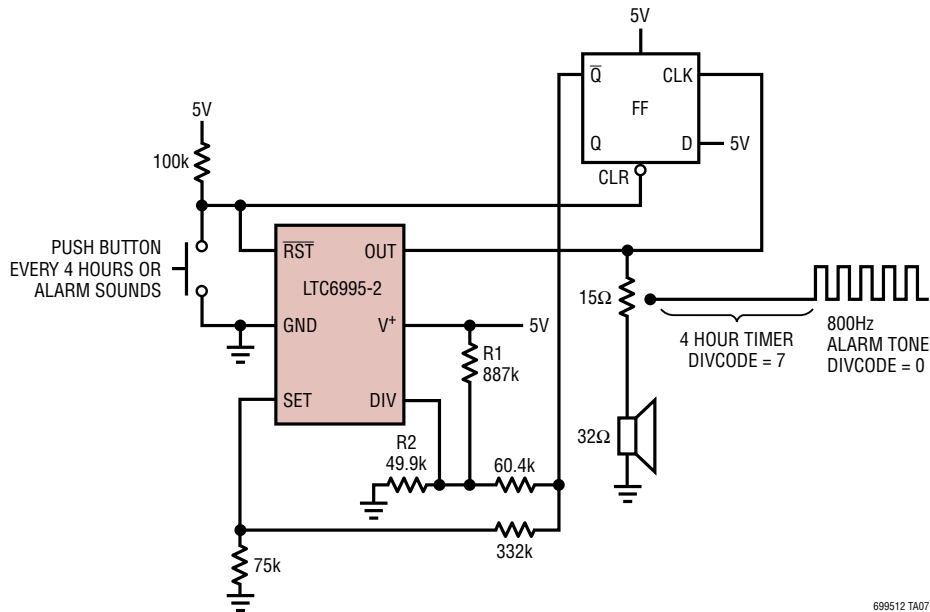
改訂履歴

REV	日付	概要	ページ番号
A	09/13	文法的な訂正。 ブロック図の Master Oscillator の式の修正。 図 19a の DIVCODE = 4 を DIVCODE = 5 に変更。 図 19b の DIVCODE = 11 を DIVCODE = 10 に変更。 図 20 と図 22 の LTC6995 ブロックを LTC6995-1 に特定。 監視タイマの図の V^+ を 5V に置き換え。	1、4、8、16 8 20 20 21、22 28

LTC6995-1/LTC6995-2

標準的応用例

監視タイマ



699512 TA07

関連製品

製品番号	説明	注釈
LTC1799	1MHz～33MHz ThinSOTシリコン発振器	広い周波数範囲
LTC6900	1MHz～20MHz ThinSOTシリコン発振器	低電力、広い周波数範囲
LTC6906/ LTC6907	10kHz～1 MHzまたは40kHz ThinSOTシリコン発振器	マイクロパワー、 $I_{SUPPLY} = 35\mu A$ (400kHz)
LTC6930	固定周波数発振器、32.768kHz～8.192MHz	精度: 0.09%、起動時間: 110 μs 、105 μA (32kHz)
LTC6990	TimerBlox: 電圧制御シリコン発振器	固定周波数または電圧制御による動作
LTC6991	TimerBlox: リセット付き超低周波数発振器	サイクル時間: 1ms～9.5時間、コンデンサ不要、精度: 2.2%
LTC6992	TimerBlox: 電圧制御パルス幅変調器 (PWM)	周波数範囲の広い単純なPWM
LTC6993	TimerBlox: 単安定パルス発生器 (ワンショット)	抵抗によって1 μs ～34秒の範囲でプログラム可能なパルス幅
LTC6994	TimerBlox: 遅延ブロック/デバウンス	1 μs ～34秒の範囲で立ち上がりエッジ、立下りエッジ、または両方のエッジが遅延

699512fa