

# 独立動作のマルチセル・ バッテリースタック・フォールト・モニタ

## 特長

- 最多12個の直列接続されたリチウムイオン・セル(最大60V)をモニタ
- スタック可能なアーキテクチャにより、1000Vを超えるシステムが可能
- 過電圧検出レベル誤差:1%以下
- 過電圧および低電圧検出を調整可能
- 自己テスト機能により精度を保証
- 差動信号を使用した強力なフォールト検出
- ピンのストラップ配線による簡単な構成設定により、マイクロコントローラなしでバッテリーをモニタ可能
- システム内の全てのセルを15.5msでモニタ可能
- プログラム可能な応答時間
- 2つの温度モニタ入力
- 低消費電力のアイドル・モード
- 36ピンSSOPパッケージ

## アプリケーション

- 冗長バッテリー・モニタ
- ハイブリッド電気自動車
- バッテリー・バックアップ・システム
- 複数のバッテリー・セルを使用する電源システム

LT, LTC, LTM, Linear Technology およびLinearのロゴはリアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

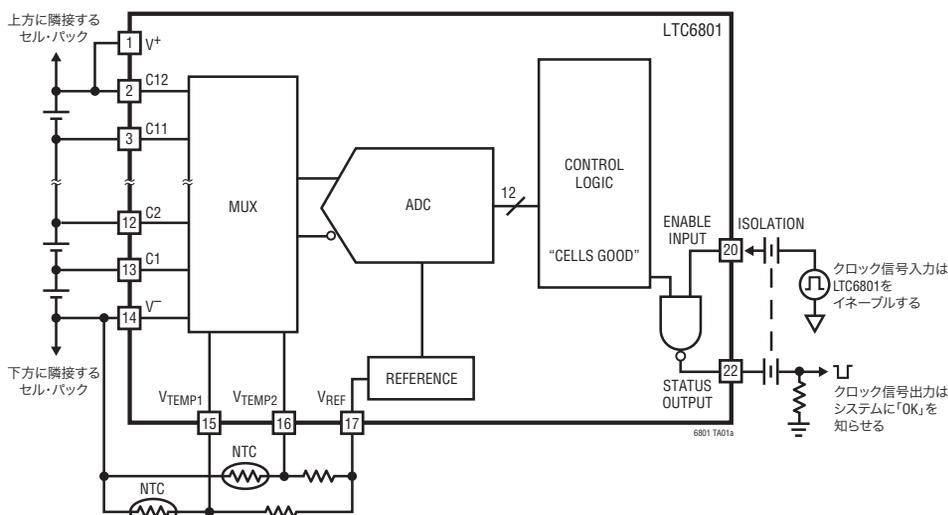
## 概要

LTC<sup>®</sup>6801は、12ビットADC、高精度電圧リファレンス、サンプル・コンパレータ、高電圧入力マルチプレクサを内蔵した、マルチセル・バッテリー監視デバイスです。このデバイスは最多12個まで直列接続されたバッテリー・セルの過電圧状態、低電圧状態、過温度状態をモニタ可能で、セルが規定されたパラメータの範囲内にあるかどうかを知らせます。LTC6801はフォールトが発生していないときにクロック出力を生成します。差動クロック・インタフェースはノイズ耐性が高く、ビットの固定化や短絡状態があってもバッテリースタックのフォールト状態を確実に示します。

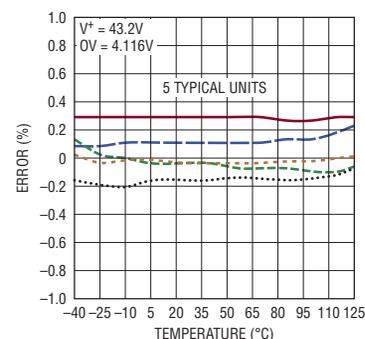
各LTC6801は最大60Vのバッテリースタック電圧で動作可能です。複数のLTC6801をスタックに構成して、長いバッテリー・ストリングの個々のセルをモニタすることができます。複数のLTC6801がスタックされている場合、各デバイスの状態信号をオプトカップラやアイソレータなしでデジチェーン接続可能なので、バッテリー・ストリング全体で1つの状態信号を出力します。

LTC6801は外部ピンのストラップ配線で構成可能です。過電圧や低電圧のスレッシュホールドを調整可能なので、様々なリチウムイオンの種類に対応できます。また、測定時間を選択可能なので、消費電力を節減できます。

## ブロック図



0V検出レベルの誤差



# LTC6801

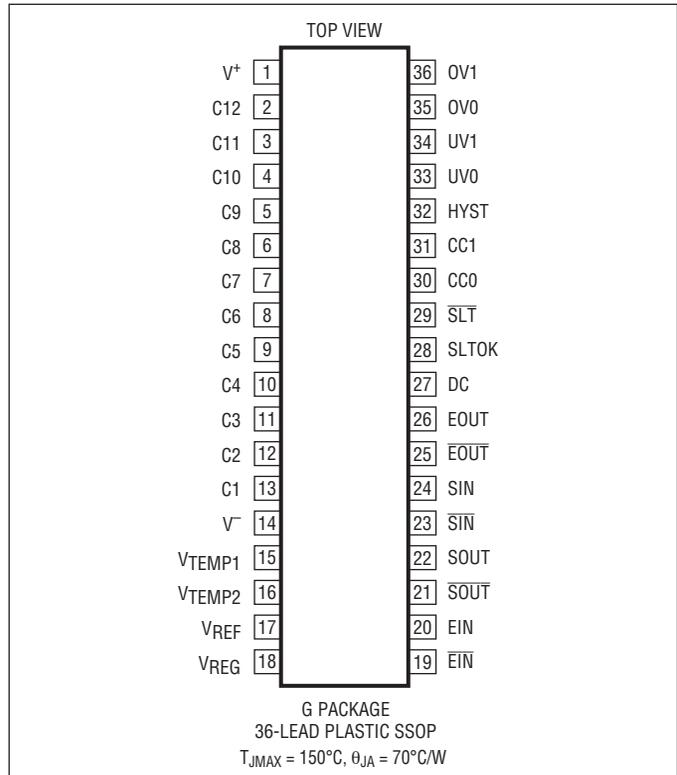
## 絶対最大定格

(Note 1)

全電源電圧 ( $V^+$ から $V^-$ ) .....	60V
入力電圧 ( $V^-$ を基準)	
C1 .....	-0.3V~9V
C12 .....	( $V^+ - 0.3V$ ) ~ ( $V^+ + 0.3V$ )
他の全てのピン (C入力を除く) .....	-0.3V~7V
入力間の電圧	
Cn から Cn-1* .....	-0.3V~9V
C12~C8 .....	-0.3V~25V
C8~C4 .....	-0.3V~25V
C4~ $V^-$ .....	-0.3V~25V
動作温度範囲	
LTC6801I .....	-40°C~85°C
LTC6801H .....	-40°C~125°C
規定温度範囲	
LTC6801I .....	-40°C~85°C
LTC6801H .....	-40°C~125°C
接合部温度 .....	150°C
保存温度範囲 .....	-65°C~150°C

\*n = 2~12

## ピン配置



## 発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC6801IG#PBF	LTC6801IG#TRPBF	LTC6801G	36-Lead Plastic SSOP	-40°C to 85°C
LTC6801HG#PBF	LTC6801HG#TRPBF	LTC6801G	36-Lead Plastic SSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\*温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

## 電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V^+ = 43.2\text{V}$ 、 $V^- = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>DC仕様</b>							
$V_{ERR}$	Overvoltage (OV) or Undervoltage (UV) Detection Level Error	(Note 2)					
		$2.106\text{V} \leq V_{CELL} \leq 4.498\text{V}$	●	-0.8	0.8	%	
		$2.106\text{V} \leq V_{CELL} \leq 4.498\text{V}$		-1	1	%	
		$1.531\text{V} \leq V_{CELL} < 2.106\text{V}$	●	-1	1	%	
		$1.531\text{V} \leq V_{CELL} < 2.106\text{V}$	●	-1.3	1.3	%	
	$V_{CELL} = 0.766\text{V}$	●	-1.5	1.5	%		
	$V_{CELL} = 0.766\text{V}$	●	-2	2	%		
$V_S$	Supply Voltage, $V^+$ Relative to $V^-$	$V_{ERR}$ Specifications Met	●	10	50	V	
$V_{CELL}$	Cell Voltage Range	Full Scale Voltage Range		5		V	
$V_{CM}$	Common Mode Voltage Range Measured Relative to $V^-$	$V_{ERR}$ Specifications Met	●	1.8	$5 \cdot n$	V	
		Range of Inputs Cn, $n = 3$ to 11	●	1.2	10	V	
		Range of Input C2	●	0	5	V	
	Range of Input C1	●				V	
$V_{TV}$	Temperature Input Detection Level Error (Relative to $V_{REF}/2$ )	$10\text{V} < V^+ < 50\text{V}$	●	-13	17	mV	
HYS	UV/OV Detection Hysteresis Error (Relative to Selected Value)	$10\text{V} < V^+ < 50\text{V}$	●	-25	25	%	
$V_{REF}$	Reference Pin Voltage	$V_{REF}$ Pin Loaded With 100k to $V^-$	●	3.043	3.058	3.073	V
			●	3.038	3.058	3.078	V
	Reference Voltage Temperature Coefficient			8		ppm/ $^\circ\text{C}$	
	Reference Voltage Hysteresis			50		ppm	
	Reference Voltage Long Term Drift			60		ppm/ $\sqrt{\text{kHz}}$	
$V_{REG}$	Regulator Pin Voltage	$10\text{V} < V_S < 50\text{V}$ , No Load	●	4.5	5	5.5	V
		LTC6801IG	●	4.5	5	5.7	V
		LTC6801HG	●	4.1	4.8		V
		LTC6801HG	●	4.1	4.8		V
		$10\text{V} < V_S < 50\text{V}$ , $I_{LOAD} = 4\text{mA}$					
	Regulator Pin Short Circuit Current Limit		●	5	9	mA	
$I_B$	Input Bias Current	In/Out of Pins C1 Thru C12					
		When Measuring Cells During Self Test	●	-10	100	10	$\mu\text{A}$
		When Measuring Cells When Idle			1		$\mu\text{A}$ nA
$I_M$	Supply Current, Monitor Mode	Current into the $V^+$ Pin While Monitoring for UV and OV Conditions, $F_{ENA} = 10\text{kHz}$					
		Continuous Monitoring	●	600	750	1000	$\mu\text{A}$
		Continuous Monitoring	●	500	750	1100	$\mu\text{A}$
		Monitor Every 130ms (Note 3)	●	110	200	320	$\mu\text{A}$
	Monitor Every 500ms (Note 3)	●	50	100	160	$\mu\text{A}$	
$I_{QS}$	Supply Current, Idle	Current into the $V^+$ Pin When Idle, $F_{ENA} = 0$					
		LTC6801IG	●	23	30	42	$\mu\text{A}$
		LTC6801HG	●	20	30	45	$\mu\text{A}$
		LTC6801HG	●	23	30	42	$\mu\text{A}$
	LTC6801HG	●	20	30	48	$\mu\text{A}$	

## LTC6801のタイミングの仕様

$T_{CYCLE}$	Measurement Cycle Time	$DC = CC1 = CC0 = V_{REG}$	●	13	15.5	19	ms
$F_{ENA}$	Valid EIN/ $\overline{\text{EIN}}$ Frequency		●	2		40	kHz
$T_{ENA}$	Valid EIN/ $\overline{\text{EIN}}$ Period = $1/F_{ENA}$		●	25		500	$\mu\text{s}$
$DC_{ENA}$	Valid EIN/ $\overline{\text{EIN}}$ Duty Cycle	$F_{ENA} = 40\text{kHz}$	●	40		60	%

# LTC6801

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V^+ = 43.2\text{V}$ 、 $V^- = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>LTC6801のシングルエンドのデジタルI/Oの仕様 (SLT、SLTOKピン)</b>							
$V_{IH}$	Digital Input Voltage High	SLT Pin	●	2		V	
$V_{IL}$	Digital Input Voltage Low	SLT Pin	●		0.5	V	
$V_{ODL}$	Digital Output Voltage Low, Open Drain	SLT Pin, 10k to $V_{REG}$	●		0.3	V	
$V_{OH}$	Digital Output Voltage High	SLTOK Pin, 10k to $V^-$	●	$V_{REG} - 0.3$		V	
$V_{OL}$	Digital Output Voltage Low	SLTOK Pin, 10k to $V_{REG}$	●		0.3	V	
$I_{PU-ST}$	Pull-Up Current	SLT Pin	●	2.5	5	10	$\mu\text{A}$

### LTC6801の差動デジタル入力の仕様 (SIN/SIN、EIN/EINピン) (図1を参照)

$V_{IDH}$	Minimum Differential Input Voltage High	Differential Voltage Applied Between SIN and SIN or EIN and EIN	●	1.7		V	
$V_{IDL}$	Minimum Differential Input Voltage Low		●		-1.7	V	
$V_{IL}$	Valid Input Voltage Low	Low Side of Differential Signal, Ref. to $V^-$	●	0	1.2	V	
$V_{IH}$	Valid Input Voltage High	High Side of Differential Signal, Ref. to $V^-$	●	2.5	6	V	
$V_{DHYS}$	Differential Input Hysteresis			1		V	
$V_{OPEN}$	Open Circuit Voltage		●	2	2.5	3	V
$R_{INCM}$	Input Resistance, Common Mode		●	100	150	$\text{k}\Omega$	
$R_{INDIFF}$	Input Resistance, Differential	Between SIN to SIN, EIN to EIN	●	200	300	$\text{k}\Omega$	

### LTC6801の差動デジタル出力の仕様 (SOUT/SOUT、EOUT/EOUTピン)

$V_{ODH}$	Digital Output Voltage High	Output Pins Loaded With 100k to $V^-$	●	$V_{REG} - 0.4$		V
$V_{ODL}$	Digital Output Voltage Low	Output Pins Loaded With 100k to $V_{REG}$	●		0.4	V

### LTC6801の3レベル・デジタル入力の仕様 (OV0、OV1、UV0、UV1、HYST、DC、CC0およびCC1の各ピン)

$V_{3IH}$	Three-Level Digital Input Voltage High		●	$V_{REG} - 0.3$		V	
$V_{3IM}$	Three-Level Digital Input Voltage Mid		●	$V_{REF} - 0.3$	$V_{REF} + 0.3$	V	
$V_{3IL}$	Three-Level Digital Input Voltage Low		●		0.3	V	
$I_{PU}$	Pull-Up Current	Pins DC, CC0, CC1, UV0 and UV1	●	0.5	1	2	$\mu\text{A}$
$I_{PD}$	Pull-Down Current	Pins HYST, OV0 and OV1	●	0.5	1	2	$\mu\text{A}$

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的の損傷を与える可能性があります。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性があります。

**Note 2:**  $V_{CELL}$ は以下のピンの組合せの両端に加えられる電圧を指す。CnからCn-1 (n = 2~12)、C1からV<sup>-</sup>。

**Note 3:** 消費電流の連続モニタの仕様によって保証されているが、テストされない。

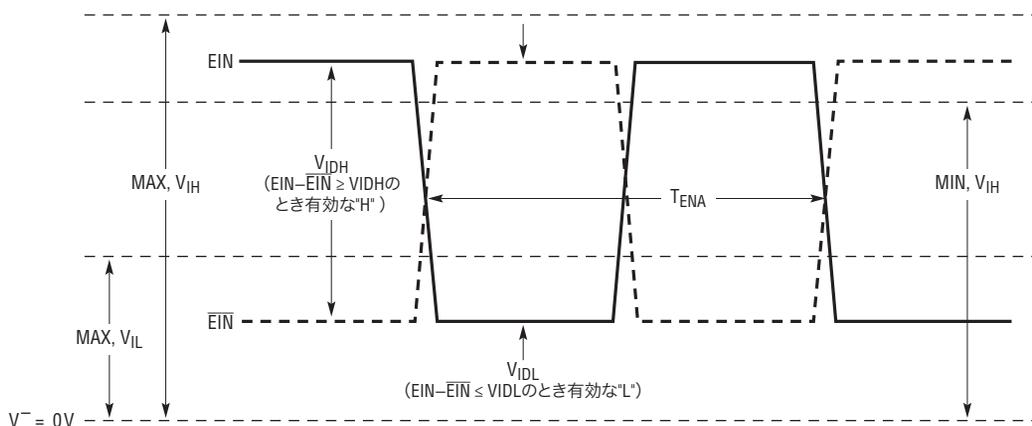


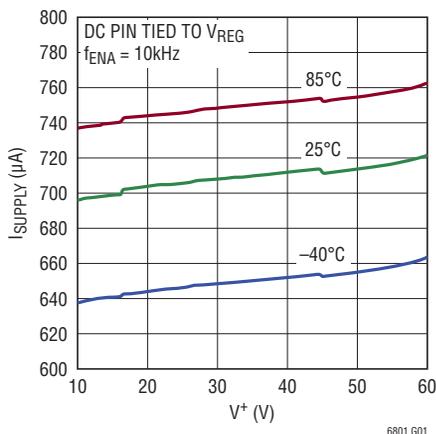
図1. 差動入力の仕様

6801 F01

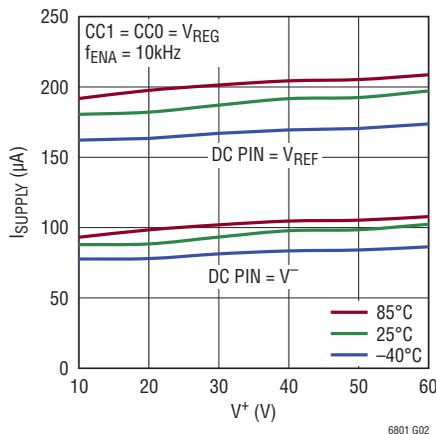
6801fb

標準的性能特性

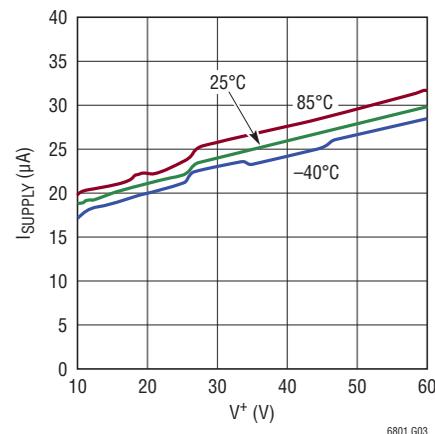
消費電流、モニタ・モード



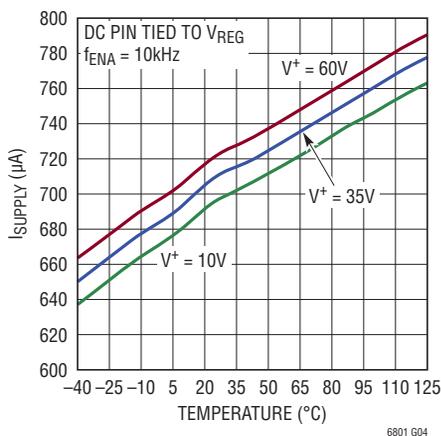
消費電流、モニタ・モード



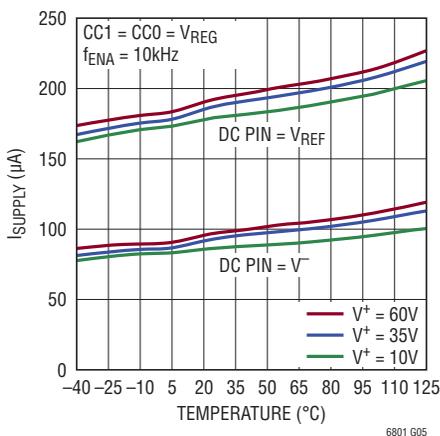
消費電流、アイドル・モード



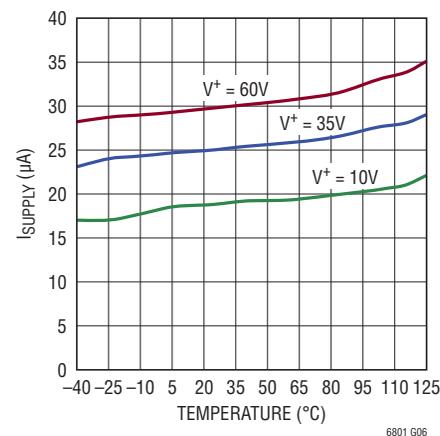
消費電流、モニタ・モード



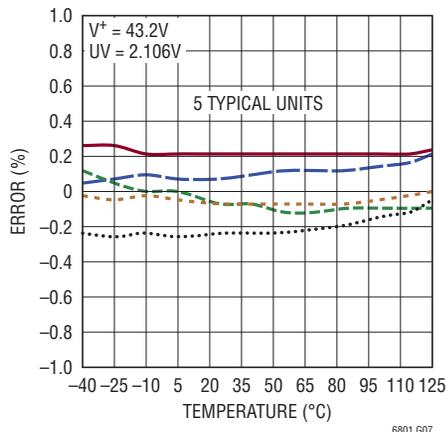
消費電流、モニタ・モード



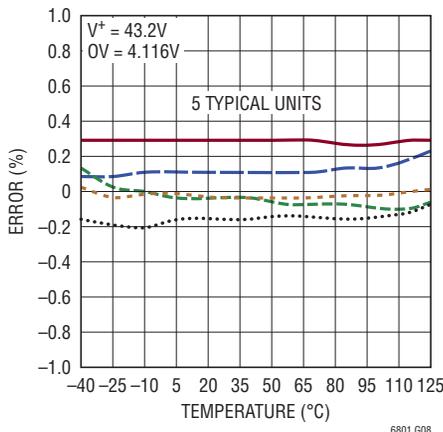
消費電流、アイドル・モード



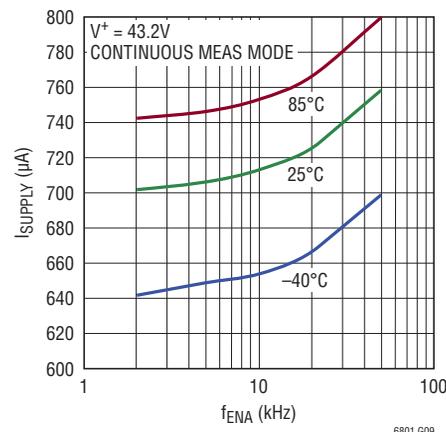
UV検出レベルの誤差



OV検出レベルの誤差

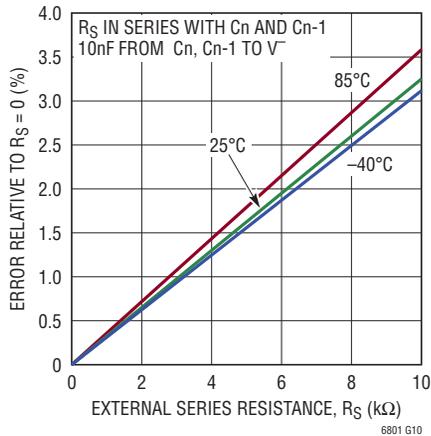


消費電流

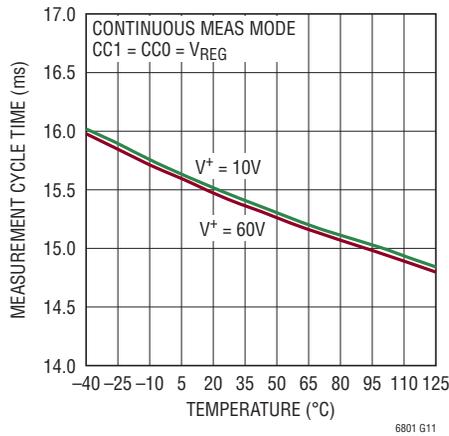


## 標準的性能特性

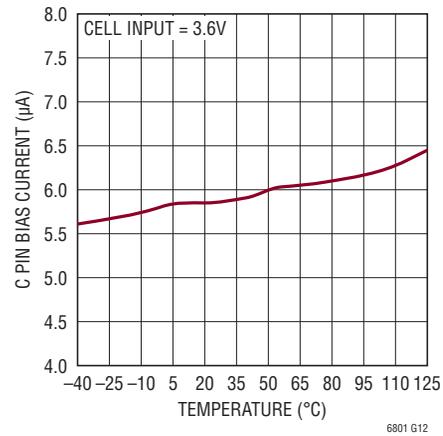
UV/OV検出レベルの誤差



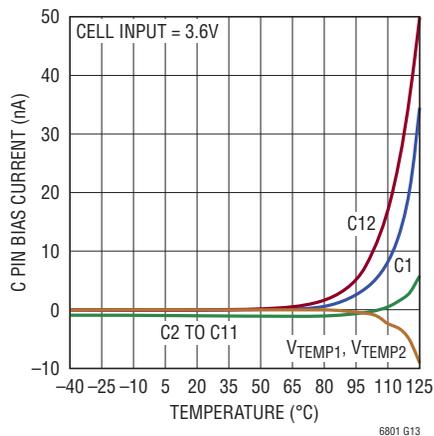
測定サイクル時間



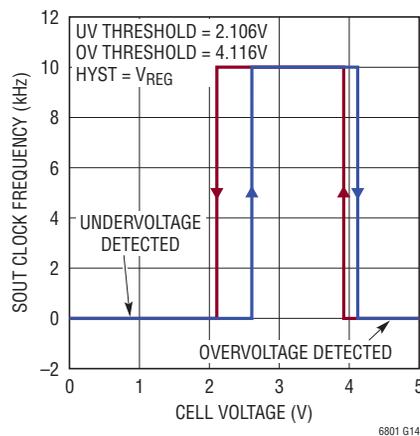
測定時のセル入力バイアス電流



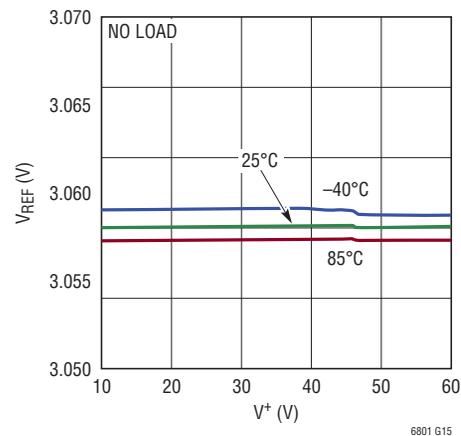
セル入力バイアス電流、  
アイドル・モード



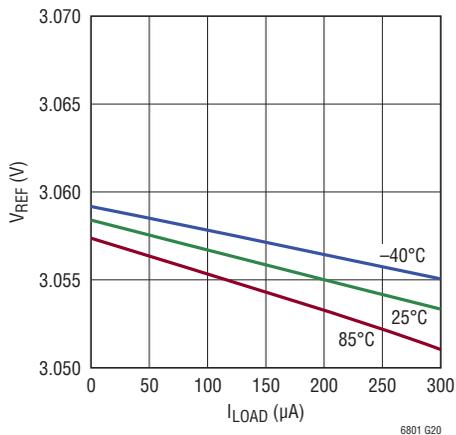
セル電圧測定のヒステリシス



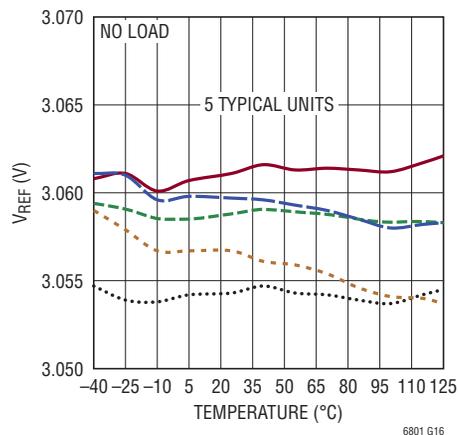
V<sub>REF</sub>のライン・レギュレーション



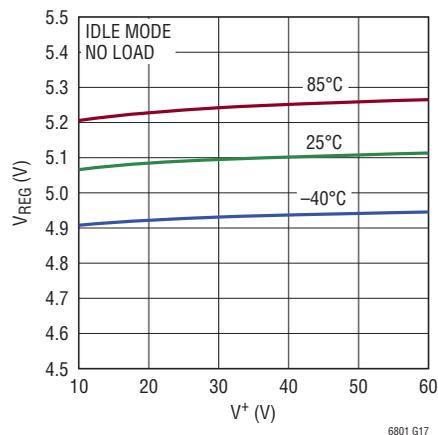
V<sub>REF</sub>の負荷レギュレーション



V<sub>REF</sub>の出力電圧

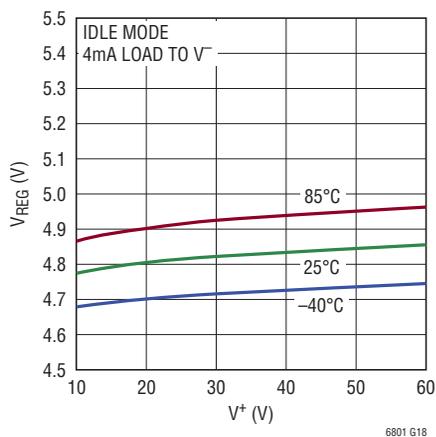


V<sub>REG</sub>のライン・レギュレーション

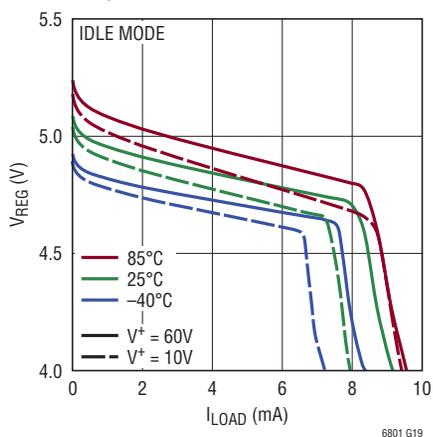


標準的性能特性

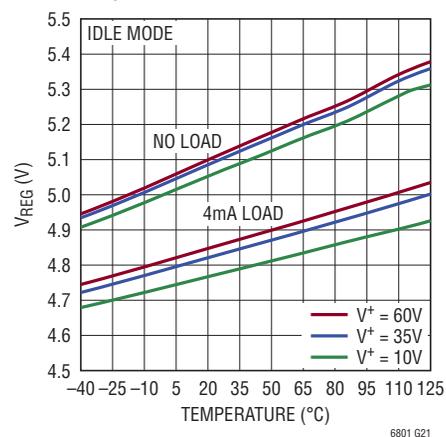
V<sub>REG</sub>のラインレギュレーション



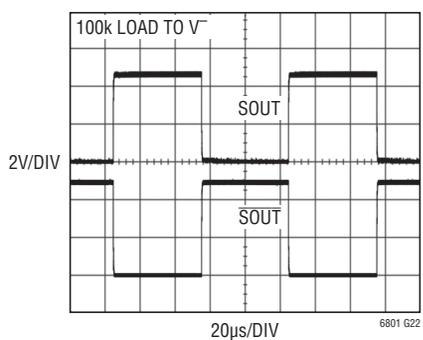
V<sub>REG</sub>の負荷レギュレーション



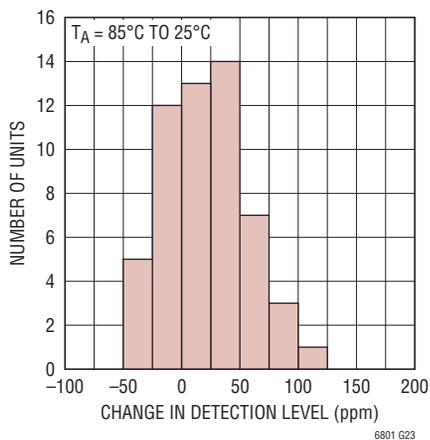
V<sub>REG</sub>の出力電圧



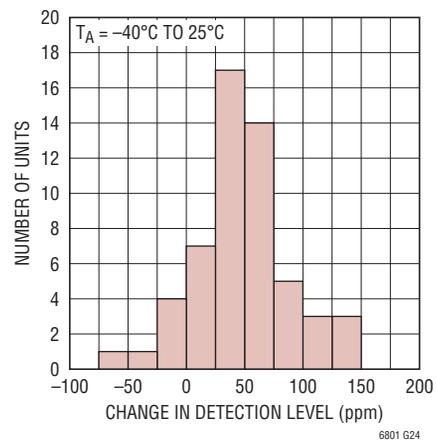
10kHzで動作時の状態出力



UV/OV検出レベルの熱ヒステリシス



UV/OV検出レベルの熱ヒステリシス



## ピン機能

**V<sup>+</sup> (ピン1)**: 電源電圧。バッテリースタックの最も高い正電位に接続します。たとえば、12セルのスタックを測定するときはC12と同じ電位、7セルのスタックを測定するときはC7と同じ電位に接続します。

**C12, C11, ... C1 (ピン2~ピン13)**: セル電圧入力。12セルまでモニタすることができます。最も低い電位はV<sup>-</sup>に接続します。次に低い電位はC1に接続し、以下同様にします。内部過電圧保護により、各C入力は次に低い番号のC入力以上の電位に接続する必要があります。LTC6801へのバッテリーの接続の詳細については、「アプリケーション情報」のセクションの図を参照してください。電圧範囲および入力バイアス電流の要件に関しては、「電気的特性」の表を参照してください。

**V<sup>-</sup> (ピン14)**: 最も大きな負のセル電位 (モニタされるセル・スタックのボトム) に接続します。

**V<sub>TEMP1</sub>, V<sub>TEMP2</sub> (ピン15, ピン16)**: 温度センサ入力。ADCはV<sup>-</sup>を基準にしたV<sub>TEMP1</sub>とV<sub>TEMP2</sub>の電圧を測定します。ADCの測定値はV<sub>REF</sub>ピンの電圧を基準にしています。したがって、V<sub>REF</sub>ピンに接続した簡単なサーミスタと抵抗の組合せを使って温度をモニタすることができます。これらのピンにはV<sub>REF</sub>の半分に等しい固定低電圧スレッシュホールドが備わっています。V<sup>-</sup>にフィルタ用コンデンサを接続することを推奨します。温度センサの入力ピンをV<sub>REF</sub>に接続してディスエーブルすることができます。

**V<sub>REF</sub> (ピン17)**: リファレンスの出力で、公称3.058Vです。V<sup>-</sup>への1μFのバイパス・コンデンサが必要です。V<sub>REF</sub>ピンはV<sup>-</sup>に接続された100kの抵抗性負荷をドライブすることができます。もっと大きな負荷をドライブするには、LT6003オペアンプまたは同様のデバイスでV<sub>REF</sub>をバッファする必要があります。ICがディスエーブルされるか、またはモニタ・イベントの間アイドル状態になると、V<sub>REF</sub>は高インピーダンスになります。

**V<sub>REG</sub> (ピン18)**: レギュレータの出力で、公称5Vです。V<sup>-</sup>への1μFのバイパス・コンデンサが必要です。V<sub>REG</sub>ピンは最大4mAを外部負荷に供給する能力があり、常にイネーブルされています。

**E<sub>IN</sub>, E<sub>IN</sub> (ピン19, ピン20)**: 差動イネーブル入力。2kHzを超えるクロック信号を与えると、LTC6801がイネーブルされます。シングルエンドのイネーブル信号 (最大10kHz) を使う動作では、E<sub>IN</sub>をドライブし、1nFのコンデンサをE<sub>IN</sub>からV<sup>-</sup>に接続します。

**S<sub>OUT</sub>, S<sub>OUT</sub> (ピン21, ピン22)**: 差動状態出力。V<sup>-</sup>からV<sub>REG</sub>まで振幅します。この出力は、S<sub>IN</sub>/S<sub>IN</sub>で有効な信号が検出され、モニタされるバッテリースタックが規定パラメータ以内であると、E<sub>IN</sub>/E<sub>IN</sub>と同じ周波数でトルグルします。そうでなければ、S<sub>OUT</sub>は“L”で、S<sub>OUT</sub>は“H”です。

**S<sub>IN</sub>, S<sub>IN</sub> (ピン23, ピン24)**: 上のICからの差動状態入力。スタックがグッドであることを示すには、S<sub>IN</sub>はE<sub>IN</sub>と周波数および位相が同じである必要があります。S<sub>IN</sub>と上のS<sub>OUT</sub>とのインタフェースに関しては、応用回路を参照してください。

**E<sub>OUT</sub>, E<sub>OUT</sub> (ピン25, ピン26)**: E<sub>IN</sub>/E<sub>IN</sub>のバッファされたバージョン。V<sup>-</sup>からV<sub>REG</sub>まで振幅します。スタック内で次に高い電圧のLTC6801のE<sub>IN</sub>/E<sub>IN</sub>入力に容量性結合するか、または同じデバイスのS<sub>IN</sub>/S<sub>IN</sub> (ピン23, 24) にループさせる必要があります。

**DC (ピン27)**: デューティ・サイクルの3レベル入力。このピンはV<sub>REG</sub>、V<sub>REF</sub>またはV<sup>-</sup>に接続することができます。DCピンはモニタ機能のデューティ・サイクルを選択し、V<sub>REG</sub>への内部プルアップを備えています。表3を参照してください。

**SLTOK (ピン28)**: 自己テストのロジック出力。SLTOKはリセット時または自己テスト・サイクルの完了時に“H” (V<sub>REG</sub>の電圧) に保持されます。出力レベルが“L” (V<sup>-</sup>の電圧) であれば、最後の自己テスト・サイクルが失敗したことを示します。

**SLT (ピン29)**: 自己テストのオープン・コレクタの入力/出力。SLTが外部で“L”に引き下げられると、自己テスト・サイクルが開始されます。“H”から“L”への遷移が検出されると、次に予定されている測定サイクルは自己テスト・サイクルになります。SLTが内部で“L”に引き下げられているとき、SLTは自己テスト・サイクルが進行中であることを示します。自己テストは1024測定サイクル後に自動的に開始されます。このピンにはV<sub>REG</sub>に接続された内部プルアップが備わっています。

**CC0, CC1 (ピン30, ピン31)**: セル・カウントの3レベル入力。これらのピンはV<sub>REG</sub>、V<sub>REF</sub>またはV<sup>-</sup>に接続することができます。CC1とCC0はデバイスに接続されるセルの個数を選択し、各ピンはV<sub>REG</sub>への内部プルアップを備えています。表5を参照してください。

**HYST (ピン32)**: ヒステリシスの3レベル入力。このピンはV<sub>REG</sub>、V<sub>REF</sub>またはV<sup>-</sup>に接続することができます。HYSTは低電圧および過電圧のスレッシュホールドの設定に適用されるヒステリシスの大きさを選択し、V<sup>-</sup>への内部プルダウンを備えています。表4を参照してください。

## ピン機能

**UV0、UV1 (ピン33、ピン34) :** 低電圧の3レベル入力。これらのピンは $V_{REG}$ 、 $V_{REF}$ または $V^-$ に接続することができます。UV1とUV0は低電圧スレッシュホールドを選択し、各ピンには $V_{REG}$ への内部プルアップが備わっています。表2を参照してください。

**OV0、OV1 (ピン35、ピン36) :** 過電圧の3レベル入力。これらのピンは $V_{REG}$ 、 $V_{REF}$ または $V^-$ に接続することができます。OV1とOV0は過電圧スレッシュホールドを選択し、各ピンには $V^-$ への内部プルダウンが備わっています。表1を参照してください。

表1. 過電圧入力

OV1	OV0	過電圧スレッシュホールド (V)
$V_{REG}$	$V_{REG}$	4.498
$V_{REG}$	$V_{REF}$	4.403
$V_{REG}$	$V^-$	4.307
$V_{REF}$	$V_{REG}$	4.211
$V_{REF}$	$V_{REF}$	4.116
$V_{REF}$	$V^-$	4.020
$V^-$	$V_{REG}$	3.924
$V^-$	$V_{REF}$	3.828
$V^-$	$V^-$	3.733

表2. 低電圧入力

UV1	UV0	低電圧スレッシュホールド (V)
$V_{REG}$	$V_{REG}$	2.871
$V_{REG}$	$V_{REF}$	2.680
$V_{REG}$	$V^-$	2.489
$V_{REF}$	$V_{REG}$	2.297
$V_{REF}$	$V_{REF}$	2.106
$V_{REF}$	$V^-$	1.914
$V^-$	$V_{REG}$	1.723
$V^-$	$V_{REF}$	1.531
$V^-$	$V^-$	0.766

表3. デューティ・サイクルの選択

DC	公称サイクル時間*
$V_{REG}$	15.5ms
$V_{REF}$	Approximately 130ms
$V^-$	Approximately 500ms

\*サイクル時間はLTC6801による12セルと2つの温度の測定に基づいている。

表4. ヒステリシスの選択

HYST	UVのヒステリシス*	OVのヒステリシス
$V_{REG}$	500mV	200mV
$V_{REF}$	250mV	100mV
$V^-$	0mV	0mV

\* 低電圧スレッシュホールドが0.766Vに設定されると、UVのヒステリシスはディスエーブルされる。

表5. セル・カウントの選択

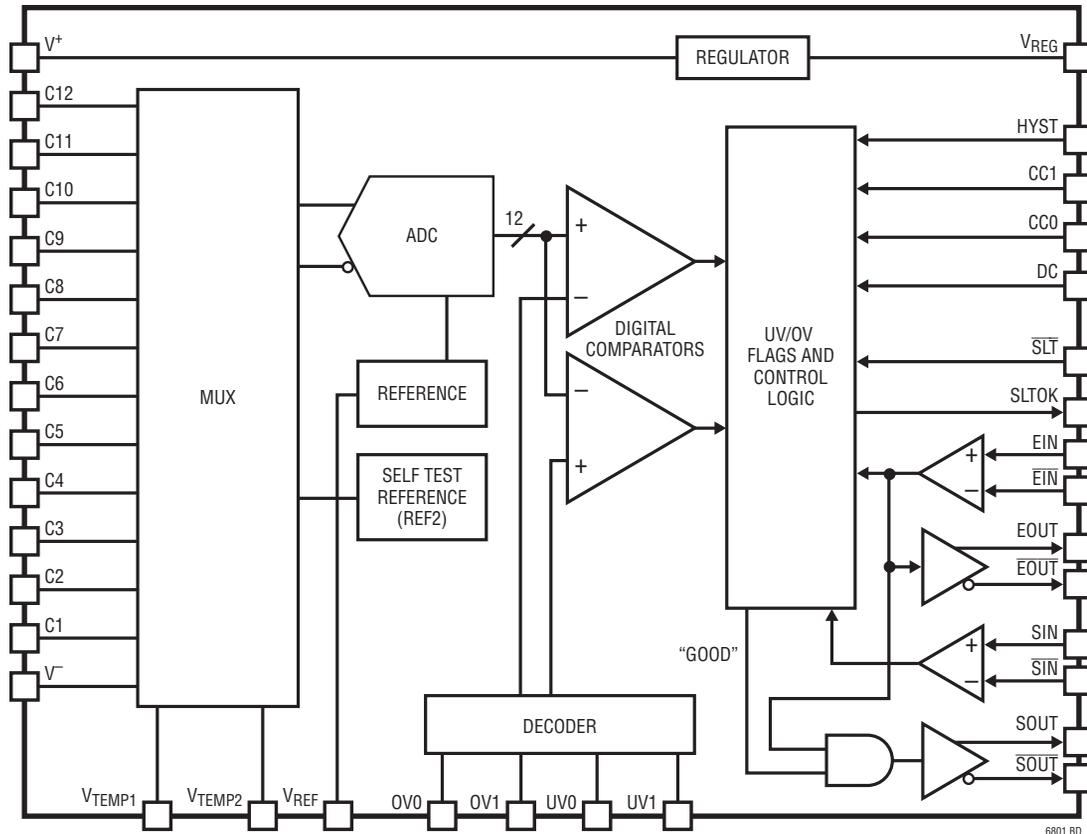
CC1	CC0	セル・カウント
$V_{REG}$	$V_{REG}$	12
$V_{REG}$	$V_{REF}$	11
$V_{REG}$	$V^-$	10
$V_{REF}$	$V_{REG}$	9
$V_{REF}$	$V_{REF}$	8
$V_{REF}$	$V^-$	7
$V^-$	$V_{REG}$	6
$V^-$	$V_{REF}$	5
$V^-$	$V^-$	4

# LTC6801

## ブロック図

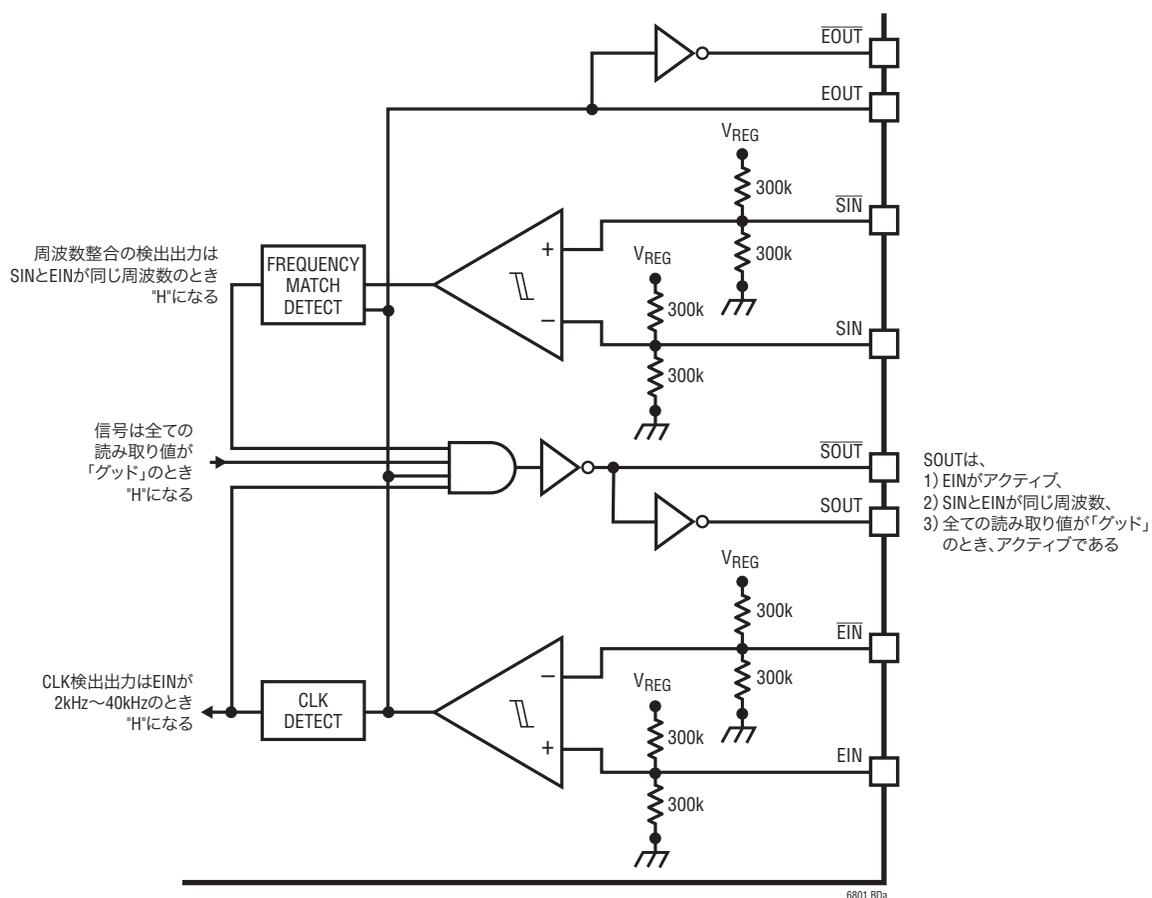
LTC6801は4~12個のセルの電圧と2つの温度入力を測定します。全ての測定値が受け入れ可能なウィンドウ内にあると、LTC6801は差動クロック出力信号(SOUT、 $\overline{\text{SOUT}}$ )を発生しま

す。チャンネルのどれかがユーザーが設定した上限と下限のスレッシュホールドから外れると、SOUTにロジック“L”の信号が発生します。



6801 BD

イネーブル入力/ 出力および状態入力/ 出力のブロック図



## アプリケーション情報

### 概要

LTC6801は実装しやすい、低コストのバッテリースタック・モニタとして設計されており、マイクロコントローラとのインタフェースを必要とすることなく、正常なバッテリー・スタック動作をシンプルに表示します。セル電圧の読み取りと放電回路を備えたバッテリー・スタック・モニタに関しては、LTC6802バッテリースタック・モニタのデータシートを参照してください。

LTC6801は、12ビットADC、高精度電圧リファレンス、サンプリング・コンパレータ、高電圧マルチプレクサおよびタイマ/シーケンサを搭載しています。通常動作の間、シーケンサが各チャネルの入力ピンの間でADC入力を順に多重化し、低電圧スレッシュホールドと過電圧スレッシュホールドに対して単一比較を行います。V<sub>TEMP</sub>入力に対してはV<sub>REF</sub>/2の固定スレッシュホールドで低電圧のモニタも行われます。

状態出力クロックの存在により、システムが「OK」であることが示されます。状態出力は動的なので、「OK」状態に固定してしまうことはありません。

### スタックに接続した動作

各LTC6801は最多12個の直列接続されたセル・グループをモニタします。複数のセル・グループを直列または並列に接続して大きなバッテリー・パックを形成することができます。LTC6801は簡単な容量性結合またはトランスによる結合を使ってデジチェーン接続することができます。これにより、大きなバッテリースタック内の各セルを単一の信号でモニタすることが可能になります。直列接続された36個のセルのモニタを図2に示します。

クロック・バッファによるデューティ・サイクルの構造的歪みをキャンセルするため、クロック・ラインを、図2に示されているように、スタックの上方や下方に向かって配線するとき、それらを交差結合する(EOUTをEINに配線する、等)ことを推奨します。

### 独立した動作

3つの12セルからなるグループをどのようにして独立にモニタすることができるかを図3に示します。

### 安定化された出力

バッテリースタックからバイアスされて、安定化された電圧がV<sub>REG</sub>に与えられます。V<sub>REG</sub>ピンは最大4mA/5Vを供給することができ、小さな外部回路に給電するのに使うことができます。安定化された出力は、合計スタック電圧が10V~50Vである限り、連続して5Vに留まります。

低電流の高精度リファレンス電圧がV<sub>REF</sub>ピンに与えられており、100kより大きな負荷をドライブすることができます。V<sub>REF</sub>出力はLTC6801がアイドル状態のとき高インピーダンスになります。

V<sub>REG</sub>ピンとV<sub>REF</sub>ピンの両方を1μFのコンデンサを使ってV<sup>-</sup>にバイパスする必要があります。

### 制御入力

LTC6801のスレッシュホールドはUV1、UV0、OV1およびOV0の各ピンによって制御されます。これらのピンは、全チャネルの比較スレッシュホールドを同時に設定するため、V<sub>REG</sub>、V<sub>REF</sub>またはV<sup>-</sup>に直接接続するように設計されています。これらのピンは可変用には設計されていません。特に、デバイスがアイドル・モードでないときにピンの状態を変化させると、予測できない動作をすることがあります。設定とスレッシュホールドに関しては、表1と表2を参照してください。

## アプリケーション情報

### イネーブル入力

スタック動作をサポートするため、LTC6801は、 $\overline{\text{EIN}}/\overline{\text{EIN}}$ 、 $\overline{\text{EOUT}}/\overline{\text{EOUT}}$ 、および $\overline{\text{SIN}}/\overline{\text{SIN}}$ の各ピンを含む差動信号チェーンを介してイネーブルされます。

2kHz～40kHzの周波数の差動方形波が $\overline{\text{EIN}}/\overline{\text{EIN}}$ に与えられると、LTC6801はイネーブルされます。そうでないと、LTC6801は既定で低消費電力のアイドル・モードになります。

$\overline{\text{SIN}}/\overline{\text{SIN}}$ の差動信号の周波数が $\overline{\text{EOUT}}/\overline{\text{EOUT}}$ の差動信号出力と異なると、LTC6801はイネーブルされますが、 $\overline{\text{SOUT}}$ は0Vに保持され、 $\overline{\text{SOUT}}$ は $V_{\text{REG}}$ に保持されます。

デバイスを1個だけ使う構成の最も簡単な動作では、 $\overline{\text{EOUT}}$ を $\overline{\text{SIN}}$ に直接接続し、 $\overline{\text{EOUT}}$ を $\overline{\text{SIN}}$ に直接接続し、2kHz～40kHzの周波数の方形波を $\overline{\text{EIN}}$ と $\overline{\text{EIN}}$ に差動で与えます。最大10kHzまでのイネーブル・クロック周波数では、振幅が5Vのシングルエンドの方形波を $\overline{\text{EIN}}$ に使うことができ、1nFのコンデンサを $\overline{\text{EIN}}$ から $V^-$ に接続します。

### 状態出力

デバイスが適切にイネーブルされ ( $\overline{\text{EIN}}/\overline{\text{EIN}}$ 、 $\overline{\text{SIN}}/\overline{\text{SIN}}$ が同じ周波数)、全てのセルが低電圧および過電圧のスレッショルドの内部にあり、 $V_{\text{TEMP1}}$ と $V_{\text{TEMP2}}$ の電圧が $V_{\text{REF}}$ の半分を超えると、 $\overline{\text{SOUT}}/\overline{\text{SOUT}}$ の差動出力が $\overline{\text{EIN}}/\overline{\text{EIN}}$ の信号と同じ周波数および位相でトグルします。そうでないと、 $\overline{\text{SOUT}}$ が“L”になり、 $\overline{\text{SOUT}}$ が“H”になります。

バッド・セル電圧が生じてから、それが検出されるまでの最大遅延は、測定のデューティ・サイクルの設定に依存します。 $\overline{\text{SOUT}}$ クロックは各測定サイクルの終点でオンまたはオフします。連続モニタ・モードでの最大検出遅延を図4に示します (DCピンを $V_{\text{REG}}$ に接続)。

## フォールト保護

### 概要

バッテリーなど高エネルギー源を使うときは常に注意します。バッテリーの長期性能に影響を与えるおそれのある、組立や保守の際にシステムが「誤って」構成設定される可能性のある様々な状況があります。保護回路を計画するとき検討すべき様々な状況を表6に示します。

### バッテリーの相互配線の完全性

注意してください: FMEAの表に示されている最後の条件は致命的なIC不良を引き起こすことがあります。この場合、1個のLTC6801によってモニタされる1つのセル・グループ内のバッテリー・ストリングの完全性が失われます。この状態では、特定のセルの入力信号クランプ・ダイオードに過度のストレスが加わる可能性があり、おそらくICの不具合が発生します。特定のアプリケーションでこのシナリオの可能性が非常に高いと思われる場合、図5に示すように直列ヒューズと並列ショットキー・ダイオードを接続して、ICの入力へのストレスを制限します。この状況で使用されるダイオードは、バッテリー・タップ信号の保護ヒューズをオープンするのに十分な電流定格であることが必要です。

# LTC6801

## アプリケーション情報

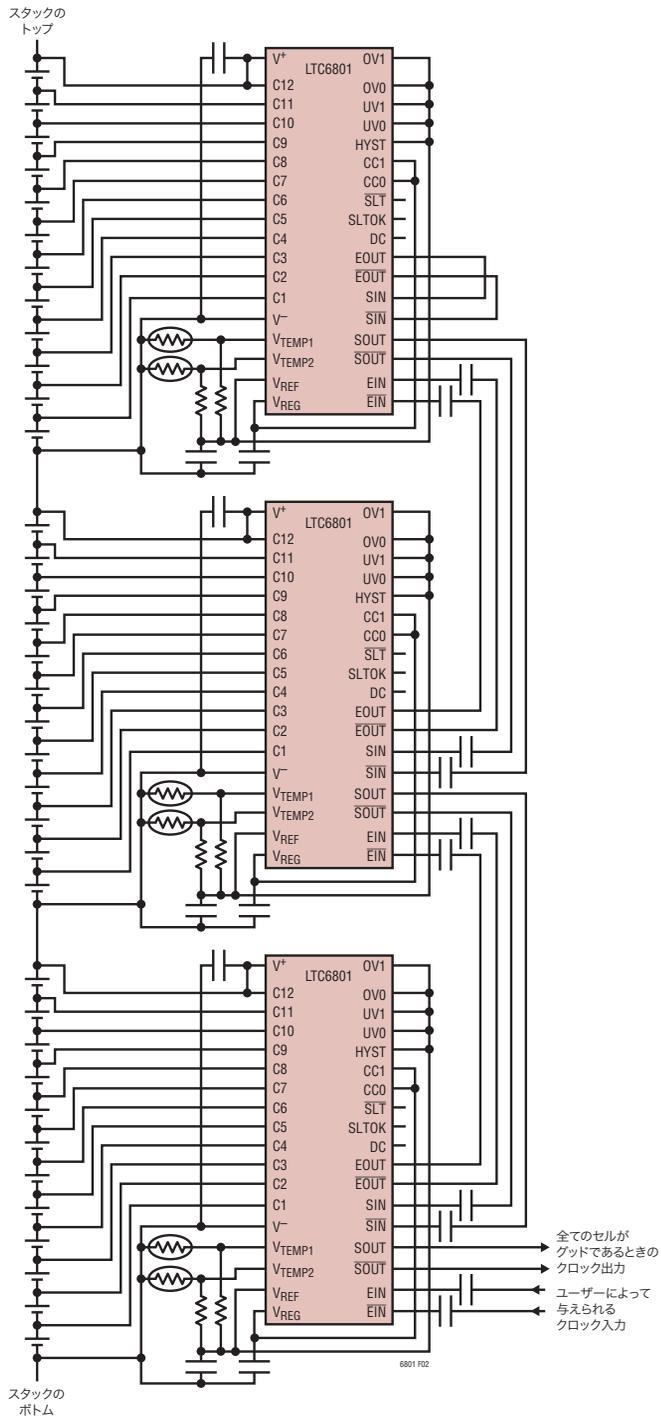
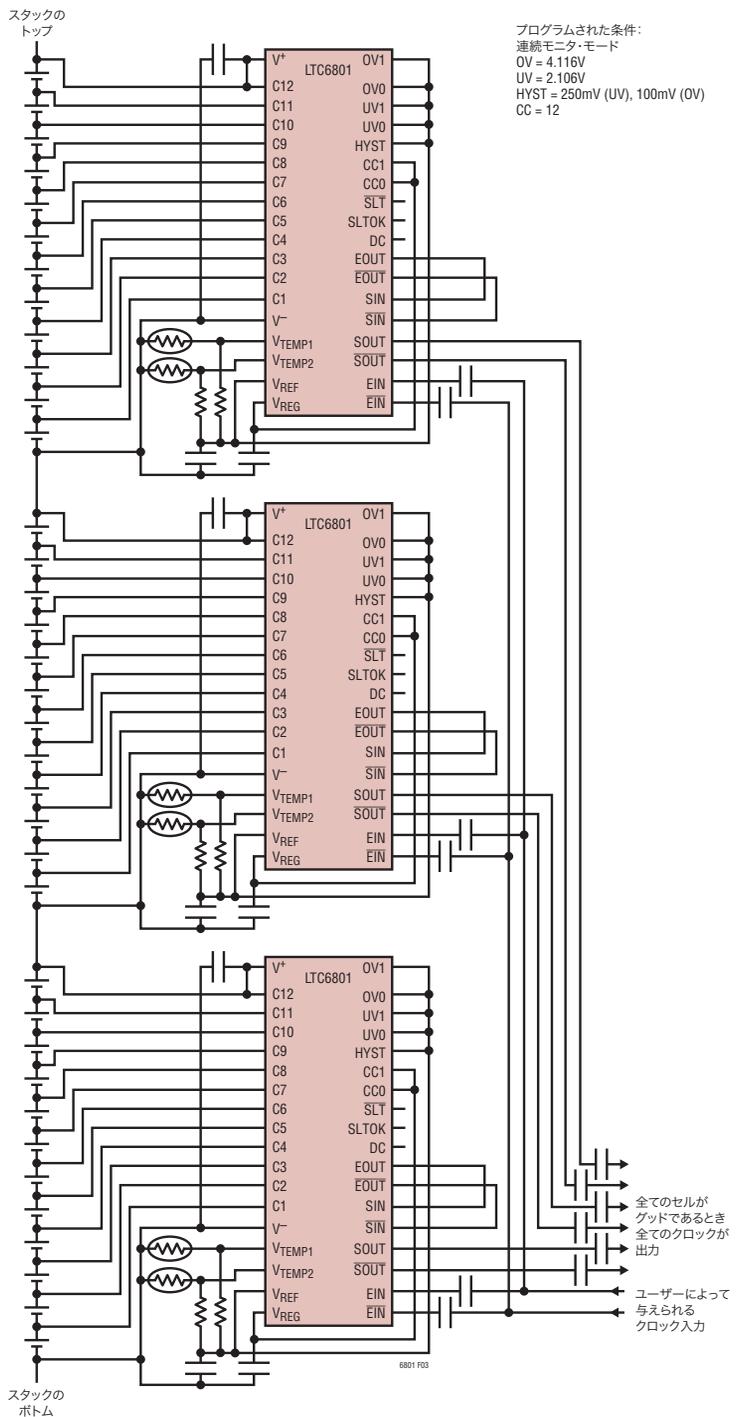


図2. 同じPCB上の複数のLTC6801の状態ラインの直列接続  
(簡略化された回路図、全ての部品が示されているわけではない)



プログラムされた条件:  
連続モニタ・モード  
OV = 4.116V  
UV = 2.106V  
HYST = 250mV (UV), 100mV (OV)  
CC = 12

図3. 同じPCB上の複数のLTC6801の独立した状態ライン  
(簡略化された回路図、全ての部品が示されているわけではない)

アプリケーション情報

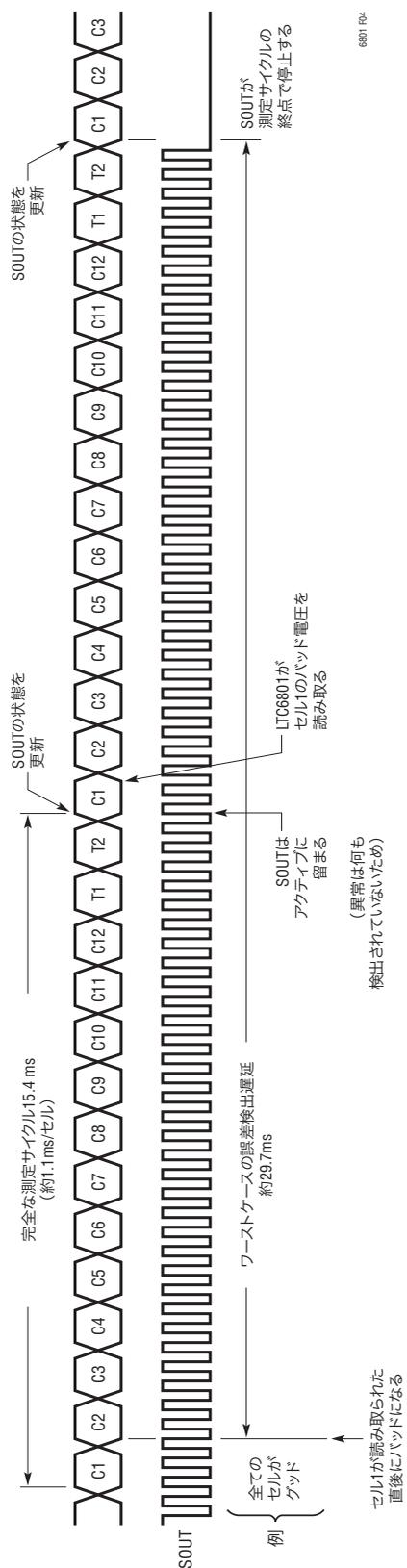


図4. 連続モニタ・モードのセルのUV/OV検出遅延

注記: SOUTは実際のスケールとは異なる  
最小値の穩定値については、「電気的特性」の表を参照

## アプリケーション情報

表6. 故障メカニズムの影響分析 (FMEA)

状況	影響	設計による緩和
セル入力のオープン回路 (偶発)	IC入力のパワーアップ・シーケンス	各ピンから $V^+$ および $V^-$ へのクランプ・ダイオード (IC内部) が代替りの電力経路を与える。
セル入力のオープン回路 (偶発)	差動入力電圧のオーバーストレス	各セル電圧入力対のツェナー・ダイオード (IC内部) がストレスを制限する。
トップ・セル入力接続なし ( $V^+$ )	電力は最上位に接続されたセル入力から与えられる	各ピンから $V^+$ および $V^-$ へのクランプ・ダイオード (IC内部) が代替りの電力経路を与える。エラー状態は全てのの上流および下流のユニットによって表示される (SOUT/SOUTにクロックなし)。
ボトム・セル入力接続なし ( $V^-$ )	電力は最下位に接続されたセル入力から与えられる	各ピンから $V^+$ および $V^-$ へのクランプ・ダイオード (IC内部) が代替りの電力経路を与える。エラー状態は全てのの上流および下流のユニットによって表示される (SOUT/SOUTにクロックなし)。
電源入力の切断 (スタック構成のユニット間)	電源の接続が失われる	各ピンから $V^+$ および $V^-$ へのクランプ・ダイオード (IC内部) が代替りの電力経路を与える。エラー状態は全てのの上流および下流のユニットによって表示される (SOUT/SOUTにクロックなし)。
状態リンクの切断 (スタック構成のユニット間)	「デ이지ーチェーン」通信の途絶 (ICへのストレスなし)	デ이지ーチェーンが切断され、エラー状態が全てのの上流および下流のユニットによって表示される (SOUT/SOUTにクロックなし)。
2つの構成設定入力間の短絡	ピンに接続されている電源が短絡される	$V_{REF}$ または $V_{REG}$ が $V^-$ に短絡すると、電源が内部回路から取り去られ、デ이지ーチェーンが切断され、エラー状態が全てのの上流および下流のユニットによって表示される (SOUT/SOUTにクロックなし)。 $V_{REF}$ が $V_{REG}$ に短絡すると、自己テスト・エラーのフラグが立つ。
構成設定入力の接続がオープン	制御入力ピンに依存して正または負の電位に向かって引っ張られる	制御入力ピンはもっと厳しい状態に引っ張られる (もっと多数のチャネル、もっと高いUVスレッショルド、もっと低いOVスレッショルド、もっと短いデューティ・サイクルなどにより、もっと厳格なモニタまたはエラー状態のどちらかが全てのの上流および下流のユニットによって確実に表示される (SOUT/SOUTにクロックなし))。
セル・バックの完全性、スタック構成のユニット間の切断	最大スタック電位へのデ이지ーチェーン電圧の反転	最大スタック電位が状態/イネーブル絶縁デバイス両端に現れることがあるが、ICからは見えず、したがって、絶縁コンデンサは最大スタック電位に耐える定格のものにする。
セル・バックの完全性、スタック構成のユニット内の切断	セル入力の逆オーバーストレス	バッテリー・タップ・ヒューズとショットキー・ダイオードをセル入力に並列に追加し、ICへのストレスを制限する。ダイオードとコネクションはヒューズを切るのに十分な電流を扱える必要がある。

## アプリケーション情報

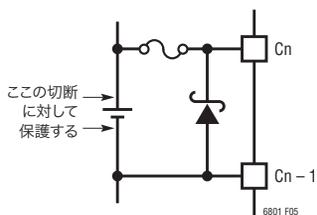


図5. セル入力保護のためのヒューズとダイオードの使用(1セルの接続が示されている)

## 内部保護の構造

LTC6801は、ESDや実際に使用しているとき生じる可能性のある過電圧状態に対する保護を与える、寄生ダイオード、ツェナー・ダイオードに似た過電圧サプレッサ、その他の内部機能を含む多数の保護構造を組み込んでいます。重要な保護構造とそれらの接続関係を示す簡略化された内部回路を図6に示します。様々なダイオードがデバイスに本来備わっている電流と電圧のおよその特性を表示しており、ホットスタート時のような、特定の外部ストレスに対する応答を分析するのに便利です。

## 自己テスト回路

LTC6801は、全ての測定機能の定期的自己テストを実行する内部回路を備えています。LTC6801の自己テスト回路は、検出不可能な不良モードを防ぐことを意図しています。高電圧マルチプレクサとADCのデシメーション・フィルタの機能とともに、電圧リファレンスとコンパレータの精度と機能が検証されます。さらに、セル入力ピンC1~C11のオープン接続が検知されます( $V^-$ またはC12/ $V^+$ のオープン接続は通常の測定サイクルの間に低電圧不良を発生します)。

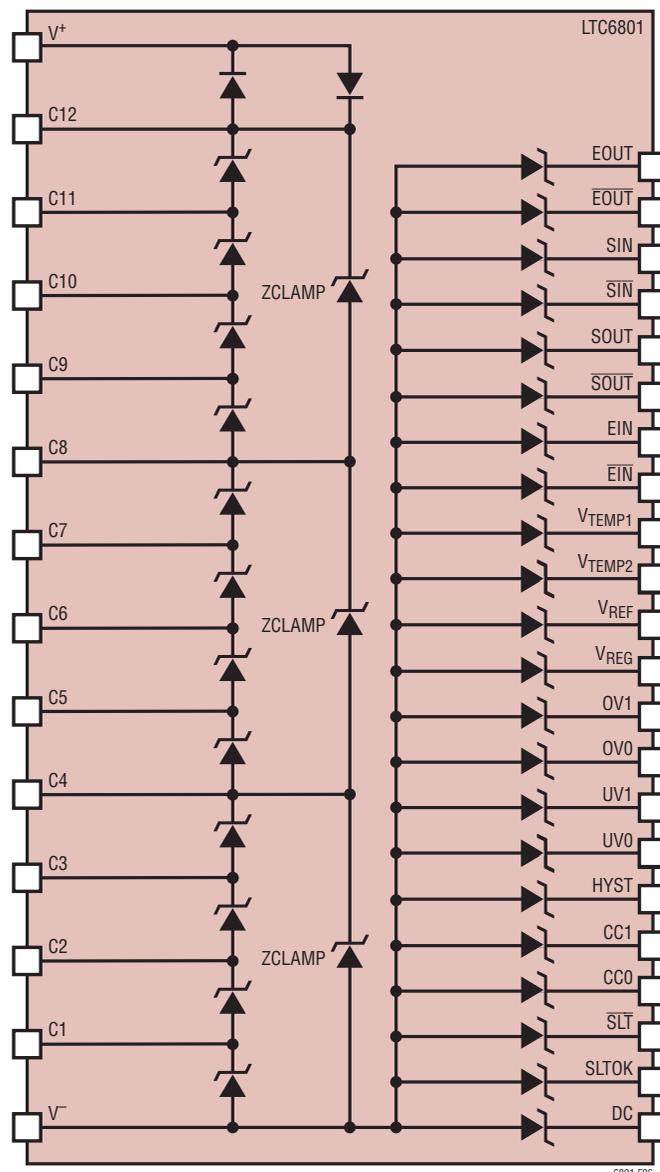


図6. 内部保護構造

## アプリケーション情報

### 自己テスト・ピン

$\overline{\text{SLT}}$ ピンを使って自己テストを開始します。これはオープン・コレクタの入力/出力として構成されています。このピンは通常100k以上の抵抗で $V_{\text{REG}}$ に接続するかフロートさせます。ピンはいつでも“L”に引き下げて自己テスト・サイクルを開始することができます。

デバイスは、 $\overline{\text{SLT}}$ が1024測定サイクルの間外部から起動されないと自動的に自己テストを開始し、 $\overline{\text{SLT}}$ ピンを内部でプルダウンして、自己テスト・モードであることを表示します。

SLTOKピンは簡単なロジック出力です。前の自己テストが失敗すると出力は“L”に保持され、そうでないと出力は“H”になります。起動するとSLTOKピンは“H”になります。SLTOK出力は絶縁経路を介してマイクロコントローラに接続することができます。

LTC6801の状態出力はSLTOKピンが“L”の間はアクティブな状態に留まります。LTC6801は自己テストが失敗した場合セルをモニタし続けます。次の自己テストが成功すると、SLTOK出力は“H”に戻ります。

### リファレンスとコンパレータの検証

LTC6801には補助内部バンドギャップ電圧リファレンス(REF2)が備わっており、リファレンスとコンパレータの検証に役立ちます。自己テスト・サイクルの間、REF2の電圧を測定するのにコンパレータと主リファレンスが使われます。

コンパレータの機能を検証するには、予期されるREF2電圧の周囲の狭いウィンドウ内に上下のスレッシュホールドが最初に設定され、コンパレータの出力が検証されます。次いで、上方のスレッシュホールドがREF2電圧より下に設定され、コンパレータの出力が再度検証されます。最後に、下方のスレッシュホールドがREF2電圧より上に設定され、コンパレータの出力が3度目に検証されます。

自己テストは $V_{\text{REF}}$ が規定された公称値の5%以内であることを保証します。また、このテストはADCのアナログ部分が動作していることを保証します。

### 高電圧マルチプレクサの検証

高電圧マルチプレクサの最も危険な故障モードは、アドレス・デコーダのスタック・ビット状態でしょう。このようなフォールトでは、いくつかのチャンネルが繰り返し測定され、他のチャンネルはスキップされるでしょう。チャンネルのスキップは、不良セルの測定値が検出できないことを意味している可能性があります。複数チャンネルの同時選択や信号経路の短絡のような他のマルチプレクサの不良は、チャンネルの少なくとも1つに低電圧または過電圧状態を生じるでしょう。

LTC6801は、要求された全てのチャンネルが必ず各測定サイクルの間に測定され、どれもスキップされないようにする回路を組み込んでいます。あるチャンネルがスキップされたら、自己テスト・サイクルの間にエラーのフラグが立ちます。

### ADCのデシメーション・フィルタの検証

ADCのデシメーション・フィルタのテストは、ADCのデジタル回路が動作していること、つまりADCの出力レジスタ内にスタック・ビットが存在しないことを検証します。各自己テスト・サイクル中に、LTC6801は2つのテスト波形をADCに与えます。内部で発生させた波形は(0と1が交互に繰り返される)補完ゼブラパターンをADCの出力に発生するように設計されています。波形のどちらかが正しくない出力値を発生したら、自己テスト・サイクルの間にエラーのフラグが立ちます。

### オープンしたセル接続の検出

オープン接続の検出アルゴリズムは、オープン回路が有効なセルの測定値として誤って解釈されないように保証します。

## アプリケーション情報

外部ノイズ・フィルタが存在しないと、ADCの入力抵抗によりオープンワイヤはゼロに近い測定値を生じます。この測定値は正常な測定サイクルの間に低電圧の誤動作を発生させます。

アプリケーションによっては、外部ノイズ・フィルタを追加して電圧比較の質を改善することができます。RCネットワークを使ってノイズをフィルタする場合、コンパレータの入力抵抗が大きすぎて入力ピンのコンデンサを放電しないため、オープンワイヤがゼロの測定値を生じないことがあります。継続する測定サイクルの間にオープン状態のピンに電荷が蓄積され、有効なセル電圧の測定値を示すほどになることがあります。

各自己テスト・サイクルの間に、LTC6801は測定しようとするセルの各サイドからV<sup>-</sup>に100 $\mu$ Aをシンクします。自己テストの間に低電圧スレッシュホールドはチェックされません。これは、場合によっては100 $\mu$ Aのブルダウン電流によって正しくないフォールトが生じるからです。入力がオープンだと、この電流はどんなフィルタ・コンデンサも放電し、入力はすぐ下のセルの入力より約0.7V下までフロートして下がります。ほとんどの場合、オープン状態の入力の上のセルのセル電圧は過電圧スレッシュホールドを超え、自己テスト・エラーのフラグを立てます。通常の測定サイクルの間に、LTC6801は測定しようとするセルの各サイドからV<sup>-</sup>に1 $\mu$ Aをシンクします。自己テストの間にセル電圧が十分低くて過電圧としてオープンワイヤが検出されないと、通常の測定サイクルの間にこの電流によりセル入力に十分低い電圧にセトリングして、低電圧状態がトリガされます。

UV = 0.766Vの設定が使用されると、オープン状態のセル接続が検出されないことがあるので注意してください。他の全てのUV設定では、オープン状態のセル接続は、自己テストのエラーまたはSOUTクロックの欠如を引き起こします。

### LTC6801と他のバッテリー・モニタとの併用

LTC6802-1と併用する場合、LTC6801の自己テストの結果をLTC6802-1とその絶縁されたSPIを介してチェックすることができます。図7に示されているように、SLTOK出力はLTC6802-1のGPIO2ピンに接続されています。自己テストをパスする限りSLTOKは“H”に留まります。自己テストは1024測定サイクルごとに(測定のデューティ・サイクルに依存して17秒~9分)自動的に行われます。自己テストはSLTの立ち下がりエッジによって、LTC6802-1のGPIO1ラインを介して開始することができます。自己テストは現在の測定サイクルが完了した後開始され、自己テストが完了するとSLTOK状態が有効になります。連続モニタ・モードでSLTOKが有効になる前のワーストケースの遅延は、現在のサイクルが完了するためのおよそ15msに自己テストが完了するための17msを加えた時間です。

6802-1はLTC6801のリファレンスを測定することができ、これによりLTC6802のアナログ回路が独立にテストされます。

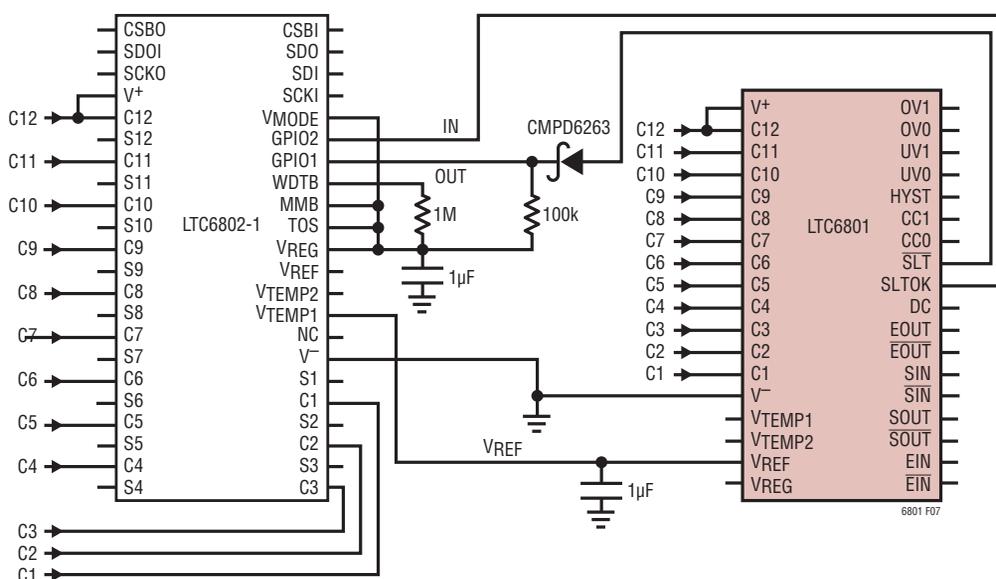


図7. 自己テストのためのLTC6802-1とLTC6801の相互接続

## アプリケーション情報

### セル電圧のフィルタ処理

LTC6801はA/D変換を行うサンプリング・システムを採用しており、基本的に0.5msの変換ウィンドウの平均である変換結果を与えます。500kHzの近くの周波数の大きなノイズがあると、デルタシグマ変調器にエイリアシングが生じることがあります。500kHzで30dB減衰するローパス・フィルタが有効なことがあります。デルタシグマ積分帯域幅は約1kHzなので、精確な変換を確実にを行うためにフィルタのコーナー周波数をこれより低くする必要はありません。

測定誤差を生じることなしに、1kの直列抵抗を入力経路に追加することができます。シャント・コンデンサをセルの入力からV<sup>-</sup>に追加して、図8に示されているようなRCフィルタを形成することができます。堅牢で費用効果の高いノイズフィルタとして、1kと10nFの組み合わせを推奨します。

### 様々な個数のセルの測定

LTC6801はCCピンの状態に依存して最多12セルを測定するように設計されています(表5を参照)。12セルより少ないセルを測定するように設定されたLTC6801を使うとき、たとえば、CC1とCC0の両方をV<sub>REF</sub>ピンに接続して8セルを測定するよう

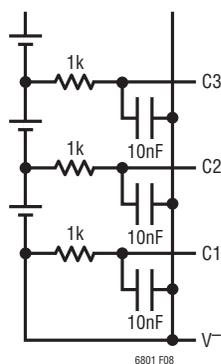


図8. セル入力へのRCフィルタの追加

に選択すると、正しく動作させるため、最高セル電位(この場合C8)をV<sup>+</sup>ピンに接続する必要があります。未使用のセル接続ピン(この場合C9~C12)はフロートさせたままにするか、あるいは最高セル電位に接続することもできます。

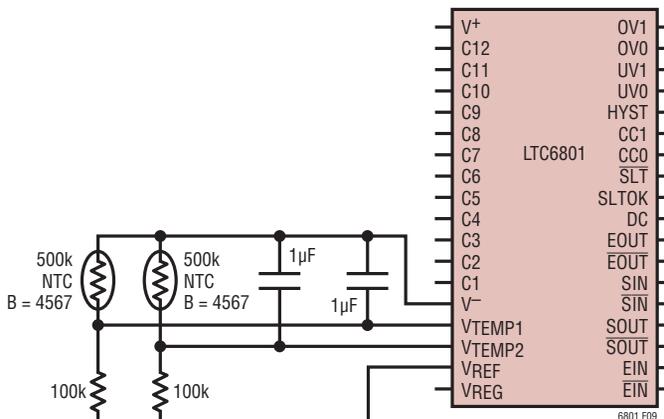


図9. サーマスタをV<sub>REF</sub>から直接ドライブする。  
+60°Cのトリップポイントによる2つの独立したプローブ

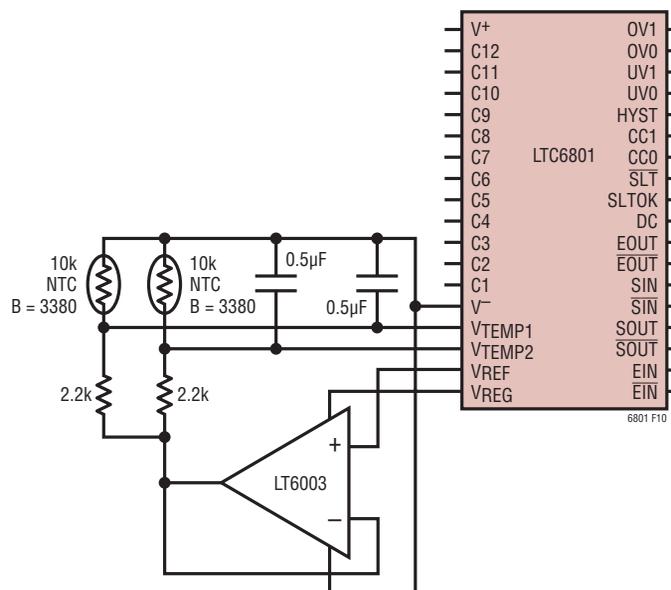


図10. 高電流センサーのためにV<sub>REF</sub>をバッファする。  
+70°Cのトリップポイントによる2つの独立したプローブ

## アプリケーション情報

### 外部温度プローブの読み取り

LTC6801は2チャンネルのADC入力( $V_{TEMP1}$ と $V_{TEMP2}$ )を備えており、セルアレイ内に配置されたサーミスタ(温度係数が一般に $-4\%/^{\circ}\text{C}$ )またはダイオード(標準 $-2.2\text{mV}/^{\circ}\text{C}$ )をモニタすることを意図しています。図9に示されているように、センサーには直接 $V_{REF}$ から給電することができます(標準で $30\mu\text{A}$ まで)。

LTC6801の温度測定入力( $V_{TEMP1}$ 、 $V_{TEMP2}$ )は、電圧スレッシュホールドが $V_{REF}$ の半分のコンパレータの入力チャンネルです。 $V_{REF}$ の半分より上の入力電圧はグッドと見なされます。 $V_{REF}$ の半分のスレッシュホールドより下の電圧はフォールト状態と見なされます。これらの入力は、抵抗、サーミスタ、またはダイオードと組み合わせて、上下両方の温度リミットを検出するのに使うことができます。図9、図10および図11はいくつかの可能性を示しています。これらの入力を無視するには、単に $V_{TEMP1}$ と $V_{TEMP2}$ を $V_{REF}$ に接続します。ADCの約 $700\text{k}$ の入力インピーダンスによって生じる誤差を最小に抑えるには、フィルタ・コンデンサを $V^-$ に接続することを推奨します。

高いドライブ電流を必要とするセンサーには、図10に示されているように、バッファ・アンプを使うことができます。この場合、センサーの電力は実際には $V_{REG}$ ピンから間接的にソースされます。プローブの最大約 $1\text{mA}$ の負荷はこの構成設定でサポートされます。測定サイクル終了から次の測定サイクル開始までLTC6801がアイドル状態の間 $V_{REF}$ はシャットダウンするので、サーミスタのドライブもオフし、電力損失が最小になります。 $V_{REG}$ は常にオンしたままなので、消費電流が極めて低い( $10\mu\text{A}$ )バッファ・オペアンプ(LT6003が示されています)が選択されています。

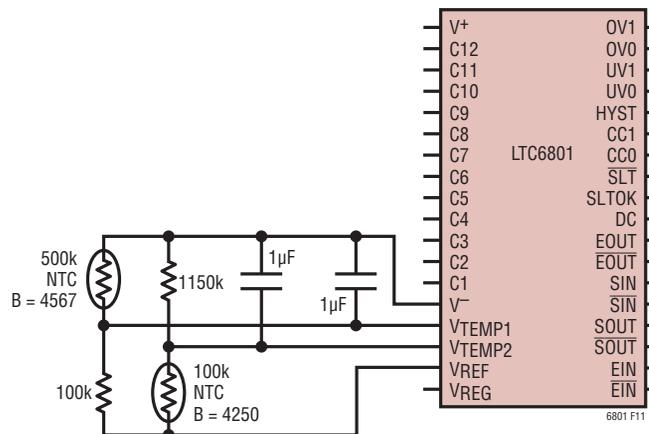


図11. 上下両方の温度スレッシュホールドの検出。この例では $-20^{\circ}\text{C}$   $\sim$   $+60^{\circ}\text{C}$ のウィンドウ検出器をモニタしている。サーミスタは近接させて配置する

フィルタリングの容量を含む回路では、DC設定( $V_{REG}$ の接続)を高速で行わないと、 $V_{REF}$ を安定に保てず、 $V_{TEMP}$ 電圧がセトリングできないことに注意してください。低電力のDC設定を使うには、約 $1\text{ms}$ を超えない時定数で低インピーダンスがADCに与えられるように $V_{REF}$ をバッファする必要があります(図10を参照)。

### デルタシグマADCの利点

LTC6801は電圧測定にデルタシグマA/Dコンバータを採用しています。デルタシグマ・コンバータのアーキテクチャは大きく異なることがありますが、共通の特徴として、変換過程にわたって入力が何回もサンプルされ、次いでフィルタされ、または平均化されてデジタル出力コードを発生します。

## アプリケーション情報

与えられたあるサンプル・レートで、デルタシグマ・コンバータは1回の変換で完全にセトリングしながら優れたノイズ除去を実現することができます。これは、ノイズの大きな車載システムでは特に重要です。デルタシグマ・コンバータの他の利点は、それらが本質的に単調であることです。つまり、ミッシング・コードがなく、DC仕様が優れています。

LTC6801のADCは、2次デルタシグマ変調器と、それに続くSinc2の有限インパルス応答(FIR)デジタル・フィルタ(ローパス帯域幅が1kHz)を備えています。フロントエンドのサンプル・レートは512kspsで、入力のフィルタ要件を大きく緩和します。各入力1k抵抗と10nFコンデンサで構成される簡単な16kHz、1ポールのフィルタがほとんどのアプリケーションで適切なフィルタ機能を与えます。これらの部品の値はADCのDC精度を低下させません。

各変換は2フェーズ(オートゼロ・フェーズおよび測定フェーズ)で構成されています。ADCは各変換ごとにオートゼロ調整され、CMRRを大幅に改善します。

### ガルバニック絶縁へのトランスの使用

図12に示されているように、ゲート・ドライブ信号用小型トランスを使って、絶縁バリアを越えてデバイス同士を相互接続し、イネーブル信号と検出信号を安全に送ることができます。方形波を使ってトランスをドライブするには、数ミリアンペアの過渡電流と、20kHz以上の動作周波数が必要です。LTC6801の出力ピンは1mA未満に電流が制限されているので、小さな外部ゲート・ペア(NC7WZ17デュアル・バッファ)を使って必要なドライブ電流を与えます。330Ωの抵抗が各バッファ出力に直列に接続されて、トランスの1次側に流れ込む電流を最適化し、静的状態で電流が流れるのをカップリング・コンデンサが防ぎます。2次側はセンタータップ付きの構成に配線されており、同相電圧を終端してノイズのピックアップを防ぎます。差動信号は1500Ωに終端されており、ICの入力のピーク信号振幅を(約±4V<sub>p-p</sub>)に最適化します。ICの入力の内部バイアス機能により、トランスの2次側の最適なDC同相レベルが維持されません。

### データ・アイソレータを使った相互通信

図13に示されているように、イネーブル信号と検出のクロック信号をデバイス間でやりとりするのに、低価格でコンパクトな2チャンネル・データ・アイソレータが使われています。配線は、上側のデバイスとのインタフェースで完全に絶縁されているアイソレータの電力とリターン、さらに2つのシングルエンドのロジック信号を担うので、これらの信号は同相成分の侵入の視点からは実効的に差動です。アイソレータはバッテリー・グループ間でノイズの優れた除去を実現しますが、動作時に数ミリアンペアを消費するので、普通のオプトカプラといくつかのディスプレイ部品により、モニタが不要な期間のパワーダウン回路が与えられます。直接使用されると必要な電流がV<sub>REG</sub>に負荷としてかかるので、NPNトランジスタを使って、バッテリー・グループの最大電位からこの電流を引き出す疑似安定化された4.3V電源を形成しています。また、これにより、大きな熱負荷をICの外に移しています。PMOSFETはオプトカプラの出力によって制御される低抵抗スイッチです。オプトカプラは小電流だけをスイッチするのに使われているので、LEDは約500μAでドライブする必要があるだけです。ホストのμP側でスタックのボトムのアイソレータをパワーダウンすると、アイソレータ・チェーン全体が自動的にパワーダウンします。

### デモ用ボードの回路

LTC6801のデモ用回路を図14に示します。この回路には、イネーブル信号を励起するための10kHzの発振器(U2)および状態出力の状態を表示するLED(D15、Q1によってドライブされる)、さらに堅牢な動作とセル接続の活線挿入を確実にするための重要な保護部品一式が含まれています。

直列抵抗(R14~R21)は、スタートアップ時やその他の突然の電位の変化の間に、IC間の接続のためのカップリング・コンデンサ(C14~C17)に制御された電流を供給し、関連したクランプ・ダイオード(D13とD14のクワッドアレイ・デバイス)はICの周囲の充電/サージ電流の方向を変えます。

各セルの入力フィルタ(R1、C1~R12、C12)には6.2Vのツェナー・ダイオード(D1~D12)も使われており、内部ESDクランプへのオーバーストレスを防ぎます。

V<sup>+</sup>入力フィルタ(R13、C13)の時定数はADCの入力フィルタと同じなので、V<sup>+</sup>ピンとC12ピンはスタートアップや過渡時にトラッキングする傾向があり、ストレスやADCの誤差を最小に抑えます。

## アプリケーション情報

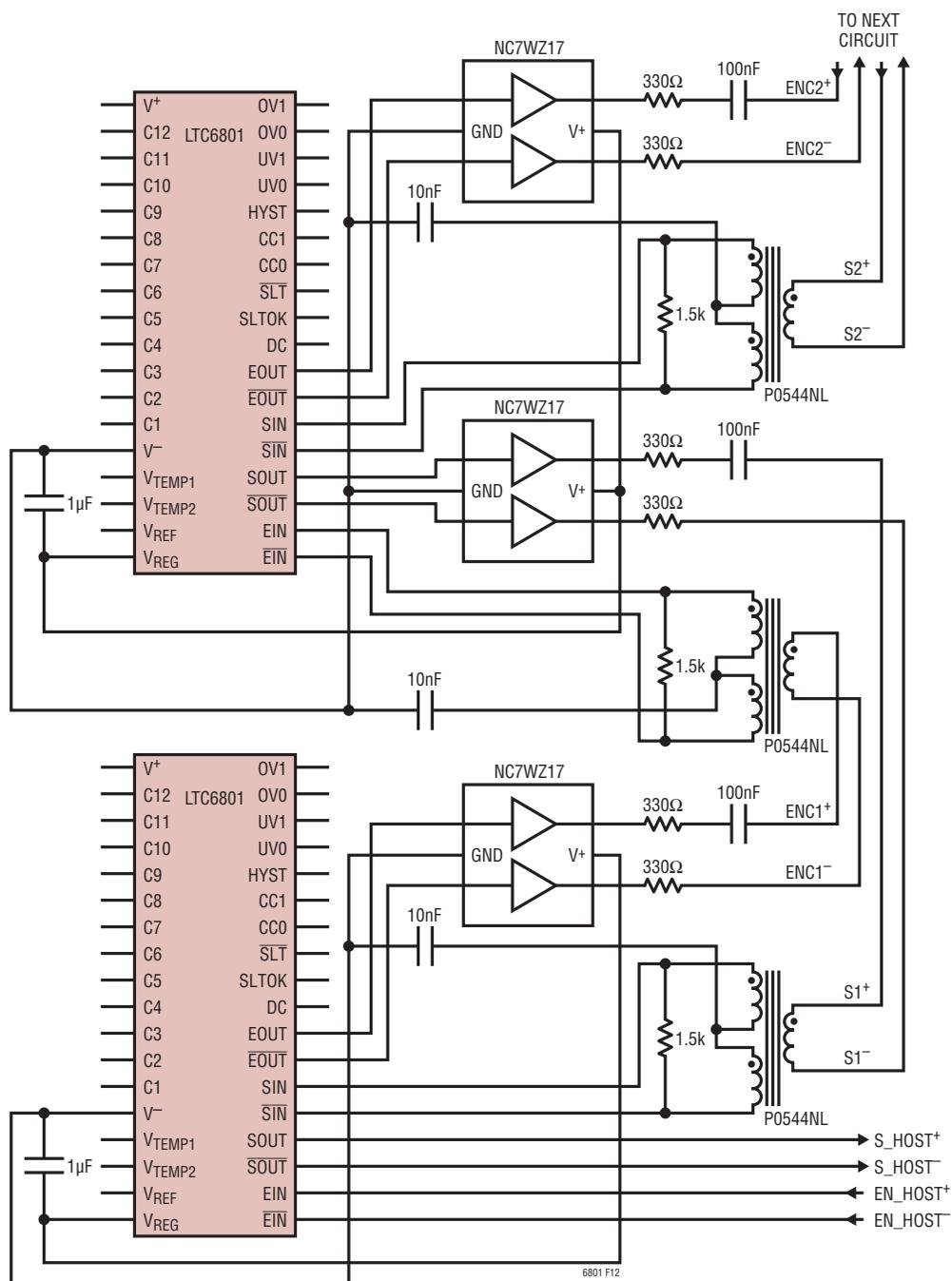


図12. ガルバニック絶縁へのトランスの使用

## アプリケーション情報

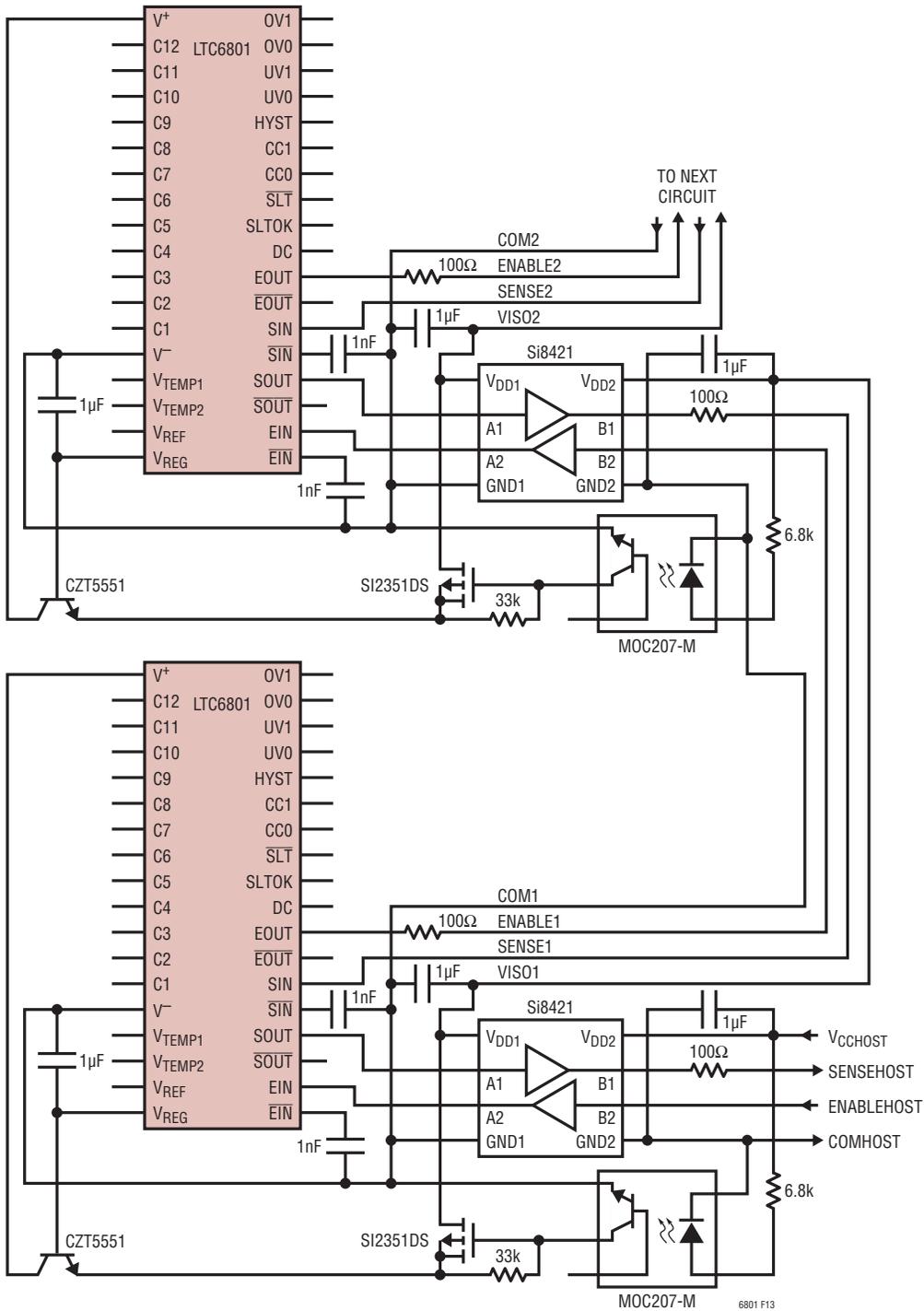


図13. データ・アイソレータを使ったIC間の通信

アプリケーション情報

注記: DDピンがVREFまたはV<sub>REG</sub>に接続されていると、VTEMP1とVTEMP2には十分なゼットリングによる過加測定感差が生じる(外部温度プローブの読み取りを参照)。

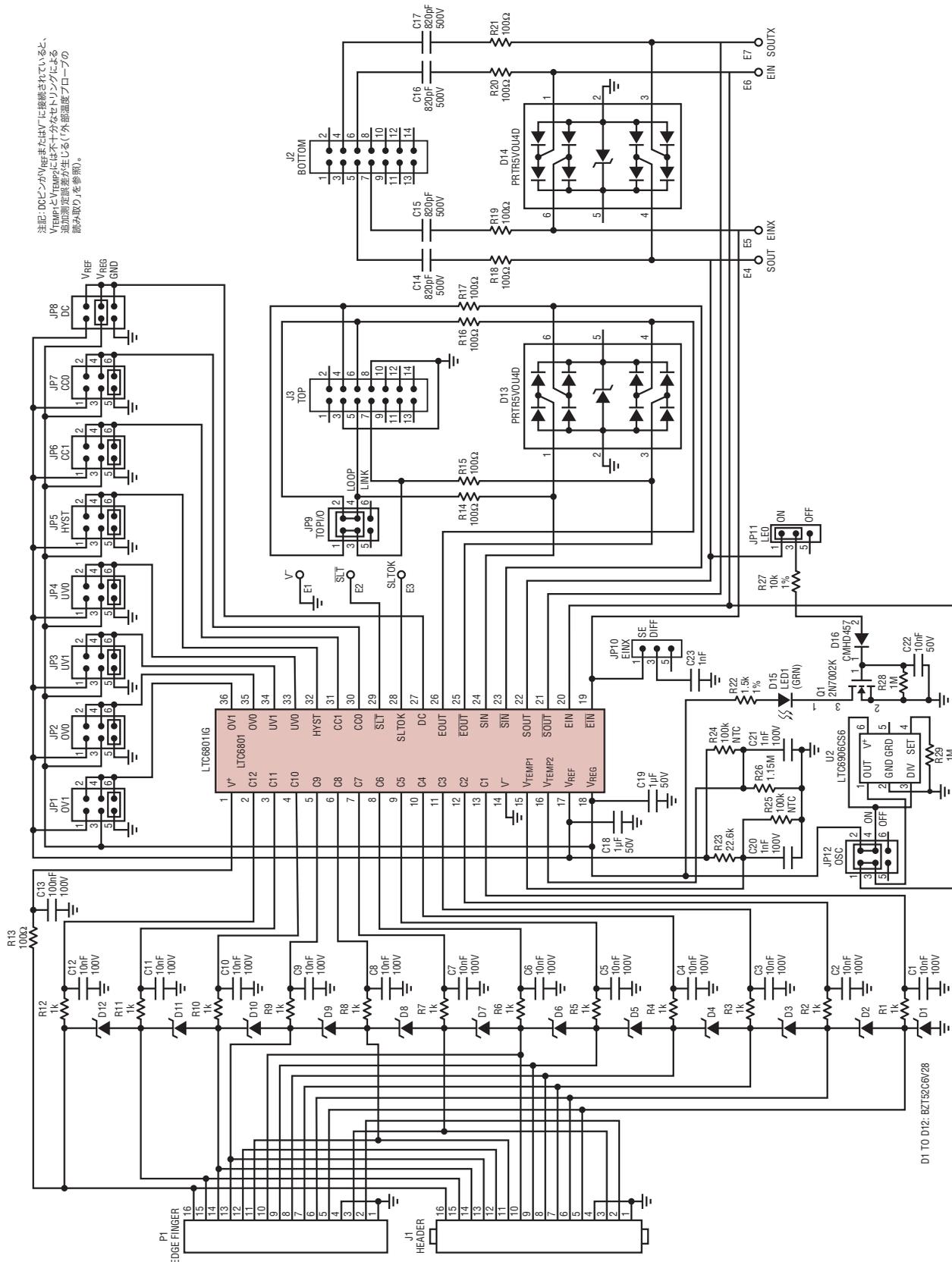
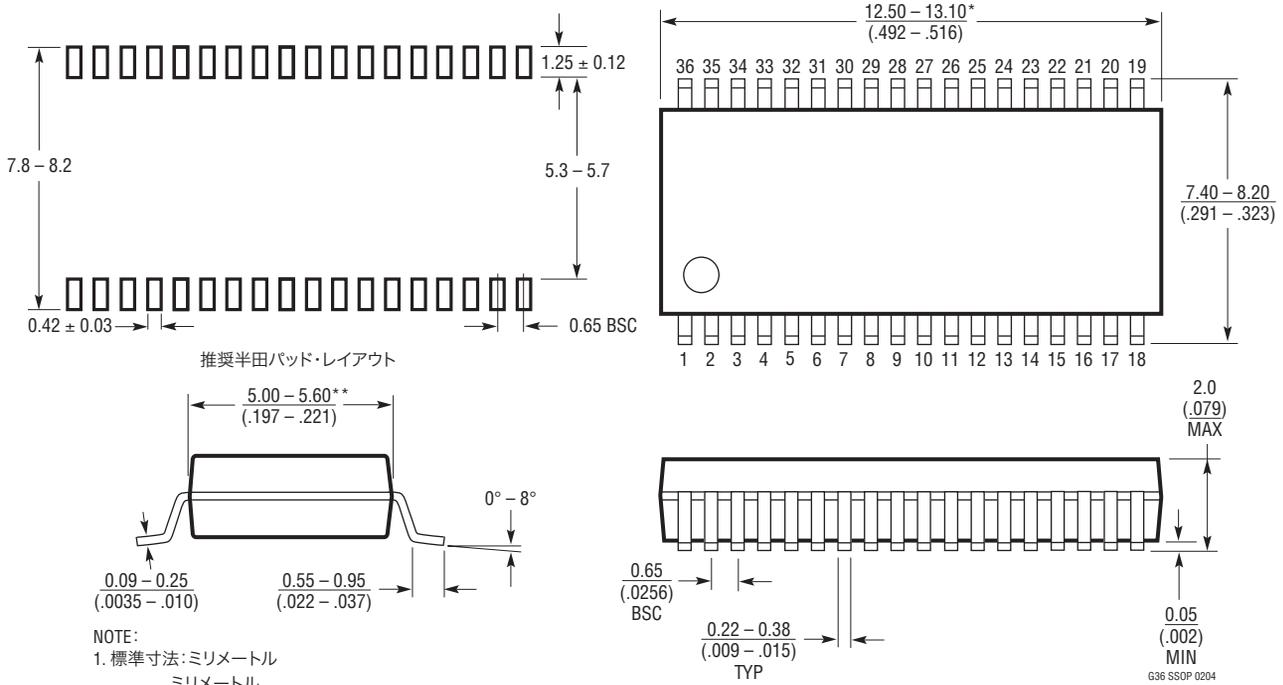


図14. LTC6801のデモ回路の回路図

## パッケージ

### G パッケージ 36 ピン・プラスチックSSOP (5.3mm) (Reference LTC DWG # 05-08-1640)



## 改訂履歴

REV	日付	概要	ページ番号
A	5/10	LTC6801のHグレードを追加。データシート全体に反映	1~28
B	7/10	「電気的特性」のV <sub>REG</sub> の条件を更新 表3を更新	3
			9

# LTC6801

## 標準的応用例

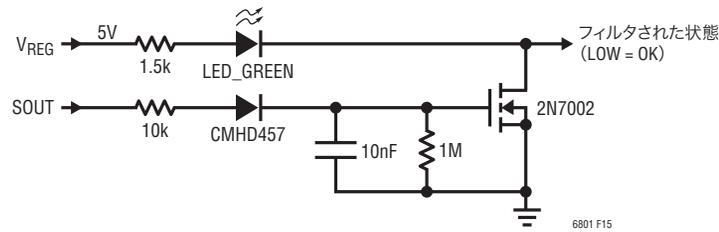


図15. 警告制限フィルタ/状態インジケータ

## 関連製品

製品番号	説明	注釈
LTC6802-1	スタック構成可能なシリアル・インタフェース付き マルチセル・バッテリースタック・モニタ	セル測定精度が $\pm 0.25\%$ の完全なバッテリー・モニタIC。 レベルシフト・シリアル・インタフェースにより、オプトカップラや アイソレータなしに、複数のLTC6802-1デバイスをデジチェーン接続可能
LTC6802-2	個別にアドレス指定可能なシリアル・インタフェース付き マルチセル・バッテリースタック・モニタ	機能的にLTC6802-1に等価: マイクロコントローラと 複数のLTC6802-2の間の並列接続