

特長

- 利得の影響を受けないCMRR : 116dB
- 最大オフセット電圧 : 100 μ V
- 最大オフセット電圧ドリフト : 250nV/
- -40 ~ 125 で動作
- レール・トゥ・レール入力範囲
- レール・トゥ・レール出力振幅
- 電源電圧動作 : 2.7V ~ 5.5V
- MS8パッケージと3mm x 3mm x 0.8mm DFNパッケージで供給

アプリケーション


- 熱電対アンプ
- 電子式秤
- 医療機器
- ストレイン・ゲージ・アンプ
- 高分解能データ収集

概要

LTC[®]6800は高精度の計装アンプです。CMRRは単一5V電源で標準116dBで、利得の影響は受けません。入力オフセット電圧は100 μ V以下が保証されており、温度ドリフトは250nV/以下です。LTC6800は使いやすく、従来のオペアンプと同様に、2本の外付け抵抗で利得を調整可能です。

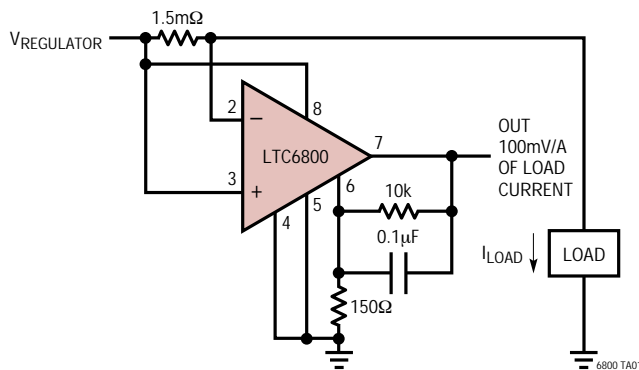
LTC6800はcharge balanced sampled data技法を使用して差動入力電圧をシングルエンド信号に変換し、次に、ゼロドリフト・オペアンプによって増幅します。

差動入力はレール・トゥ・レールで動作し、シングルエンド出力はレール・トゥ・レールでスイングします。LTC6800はMS8表面実装パッケージで供給されます。実装スペースが制約されているアプリケーション向けには、3mm x 3mm x 0.8mmのデュアル・ファインピッチ・リードレス・パッケージ(DFN)が供給されています。

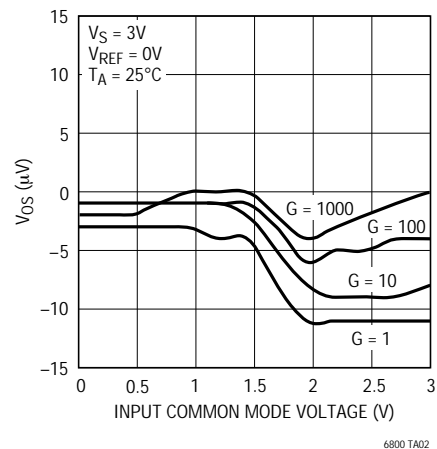
、LTC、LTはリアテクノロジー社の登録商標です。

標準的応用例

上側の電源電流検出



入力を基準にした標準オフセットと入力同相電圧($V_S=3V$)



LTC6800

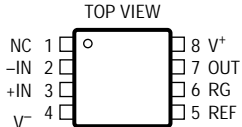
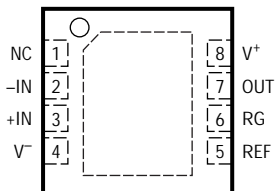
絶対最大定格

(Note 1)

全電源電圧($V^+ \sim V^-$)	5.5V
入力電流	$\pm 10\text{mA}$
$V_{IN^+} - V_{REF}$	5.5V
$V_{IN^-} - V_{REF}$	5.5V
出力短絡時間	無期限

動作温度範囲 (Note 7)	- 40 ~ 125
保存温度範囲	
MS8パッケージ	- 65 ~ 150
DDパッケージ	- 65 ~ 125
リード温度 (半田付け、10秒)	300

パッケージ/発注情報

 <p>TOP VIEW</p> <p>NC 1 V^+ 8 -IN 2 OUT 7 +IN 3 RG 6 V^- 4 REF 5</p> <p>MS8 PACKAGE 8-LEAD PLASTIC MSOP $T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 200^\circ\text{C/W}$</p>	ORDER PART NUMBER	 <p>TOP VIEW</p> <p>NC 1 V^+ 8 -IN 2 OUT 7 +IN 3 RG 6 V^- 4 REF 5</p> <p>DD PACKAGE 8-LEAD (3mm x 3mm) PLASTIC DFN $T_{JMAX} = 125^\circ\text{C}$, $\theta_{JA} = 160^\circ\text{C/W}$ UNDERSIDE METAL INTERNALLY CONNECTED TO V^- (PCB CONNECTION OPTIONAL)</p>	ORDER PART NUMBER
	LTC6800HMS8		LTC6800HDD
	MS8 PART MARKING		DD PART MARKING
	LTADE		LAEP

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $REF = 200\text{mV}$ 。出力電圧振幅は V^- を基準にする。他のすべての規格値では、OUTピンはREFピンを基準にする。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Offset Voltage (Note 2)	$V_{CM} = 200\text{mV}$			± 100	μV
Average Input Offset Drift (Note 2)	$T_A = -40^\circ\text{C}$ to 85°C	●		± 250	$\text{nV}/^\circ\text{C}$
	$T_A = 85^\circ\text{C}$ to 125°C	●	-1	-2.5	$\mu\text{V}/^\circ\text{C}$
Common Mode Rejection Ratio (Notes 4, 5)	$A_V = 1$, $V_{CM} = 0\text{V}$ to 3V	●	90	113	dB
Integrated Input Bias Current (Note 3)	$V_{CM} = 1.2\text{V}$		4	10	nA
Integrated Input Offset Current (Note 3)	$V_{CM} = 1.2\text{V}$		1	3	nA
Input Noise Voltage	DC to 10Hz		2.5		μV_{P-P}
Power Supply Rejection Ratio (Note 6)	$V_S = 2.7\text{V}$ to 5.5V	●	110	116	dB
Output Voltage Swing High	$R_L = 2\text{k}$ to V^-	●	2.85	2.94	V
	$R_L = 10\text{k}$ to V^-	●	2.95	2.98	V
Output Voltage Swing Low		●		20	mV
Gain Error	$A_V = 1$			0.1	%
Gain Nonlinearity	$A_V = 1$			100	ppm

6800fa

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。 $V^+ = 3V$ 、 $V^- = 0V$ 、 $REF = 200mV$ 。出力電圧振幅は V^- を基準にする。他のすべての規格値では、OUTピンはREFピンを基準にする。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Current	No Load			1.2	mA
Internal Op Amp Gain Bandwidth			200		kHz
Slew Rate			0.2		V/ μ s
Internal Sampling Frequency			3		kHz

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25$ での値。 $V^+ = 5V$ 、 $V^- = 0V$ 、 $REF = 200mV$ 。出力電圧振幅は V^- を基準にする。他のすべての規格値では、OUTピンはREFピンを基準にする。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Input Offset Voltage (Note 2)	$V_{CM} = 200mV$			± 100	μ V
Average Input Offset Drift (Note 2)	$T_A = -40^\circ C$ to $85^\circ C$ $T_A = 85^\circ C$ to $125^\circ C$		-1	± 250 -2.5	nV/ $^\circ C$ μ V/ $^\circ C$
Common Mode Rejection Ratio (Notes 4, 5)	$A_V = 1$, $V_{CM} = 0V$ to $5V$	90	116		dB
Integrated Input Bias Current (Note 3)	$V_{CM} = 1.2V$		4	10	nA
Integrated Input Offset Current (Note 3)	$V_{CM} = 1.2V$		1	3	nA
Power Supply Rejection Ratio (Note 6)	$V_S = 2.7V$ to $5.5V$	110	116		dB
Output Voltage Swing High	$R_L = 2k$ to V^- $R_L = 10k$ to V^-	4.85 4.95	4.94 4.98		V V
Output Voltage Swing Low				20	mV
Gain Error	$A_V = 1$			0.1	%
Gain Nonlinearity	$A_V = 1$			100	ppm
Supply Current	No Load			1.3	mA
Internal Op Amp Gain Bandwidth			200		kHz
Slew Rate			0.2		V/ μ s
Internal Sampling Frequency			3		kHz

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: これらのパラメータは設計により保証されている。熱電対効果により、高速自動テスト装置ではこれらの電圧レベルの測定は排除されている。 V_{OS} はテスト装置の能力によって決まるリミットまで測定される。

Note 3: 全ソース抵抗が10k未満であれば、入力バイアス電流または入力バイアス電流の不整合または $-IN$ と $+IN$ に接続された抵抗の不整合によるDC誤差は生じない。

Note 4: 10 を超す電圧利得 A_V でのCMRRは120dB(標準)である。

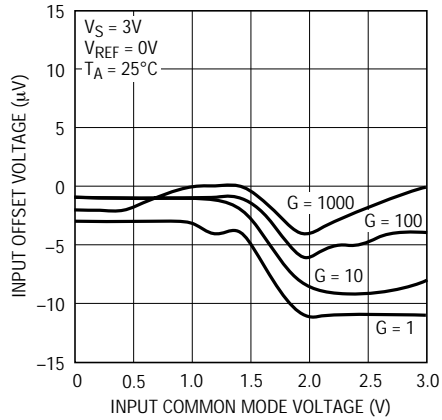
Note 5: 70 を超す温度では、同相入力電圧が電源電圧の100mV以内にあると同相除去比は低下する。

Note 6: 電源除去比(PSRR)の測定精度は電源バイパス・コンデンサがテストされるデバイスにどの位近く置かれているかに依存する。このため、PSRRは最終テストで緩められたリミット値に対して全数検査される。ただし、この値はデータシートのリミット値を満たすように設計で保証されている。

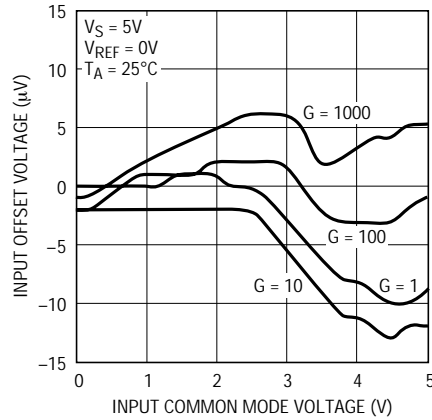
Note 7: LTC6800Hは、 $-40 \sim 125$ の動作温度範囲で動作することが保証されている。 $-40 \sim 125$ の動作温度範囲での仕様は設計および特性評価で確認されているが、これらの温度ではテストされないし、QAサンプリングもおこなわれない。

標準的性能特性

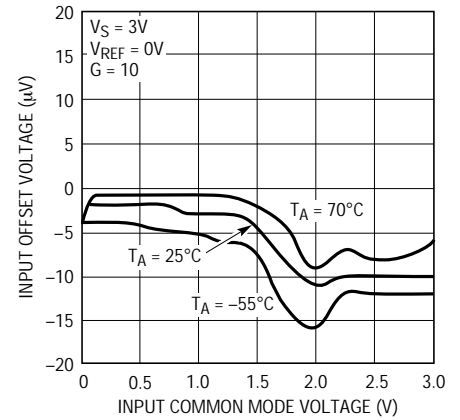
入力オフセット電圧と入力同相電圧



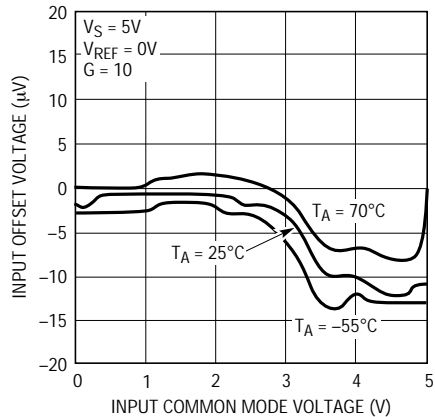
入力オフセット電圧と入力同相電圧



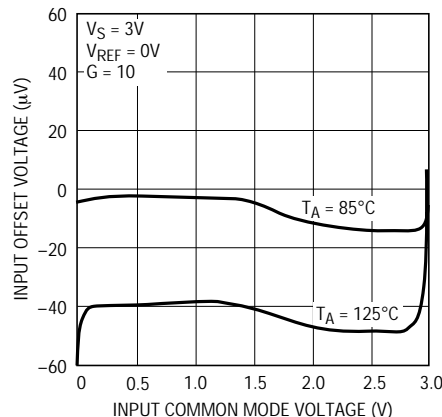
入力オフセット電圧と入力同相電圧



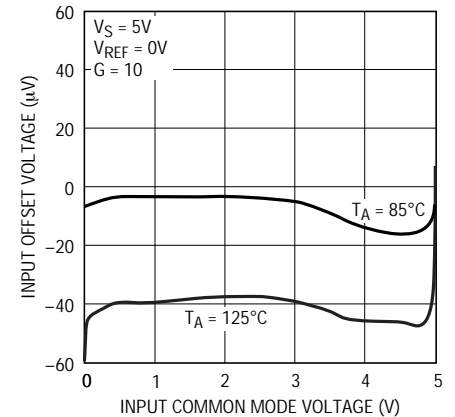
入力オフセット電圧と入力同相電圧



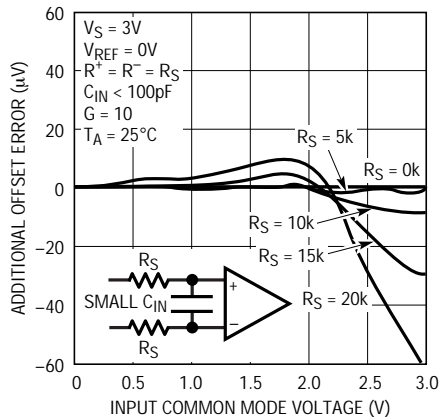
入力オフセット電圧と入力同相電圧、 $85 \leq T_A \leq 125$



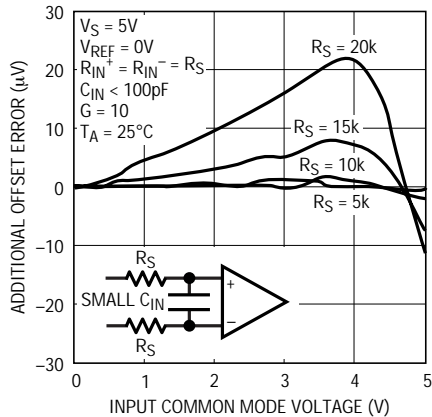
入力オフセット電圧と入力同相電圧、 $85 \leq T_A \leq 125$



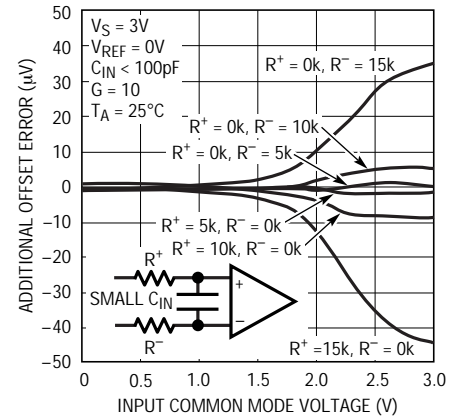
入力RSによる追加入力オフセットと入力同相電圧 ($C_{IN} < 100pF$)



入力RSによる追加入力オフセットと入力同相電圧 ($C_{IN} < 100pF$)

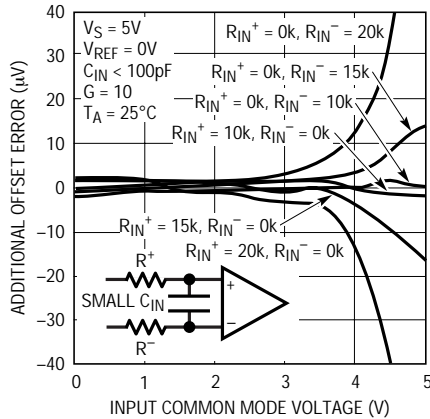


入力RSの不整合による追加入力オフセットと入力同相電圧 ($C_{IN} < 100pF$)

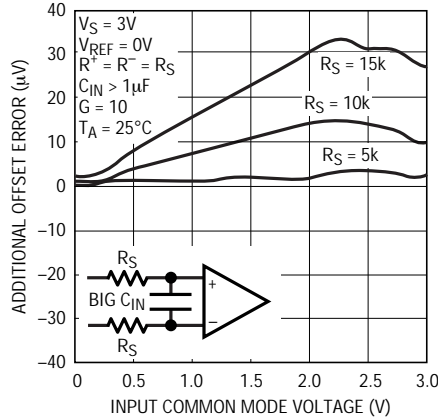


標準的性能特性

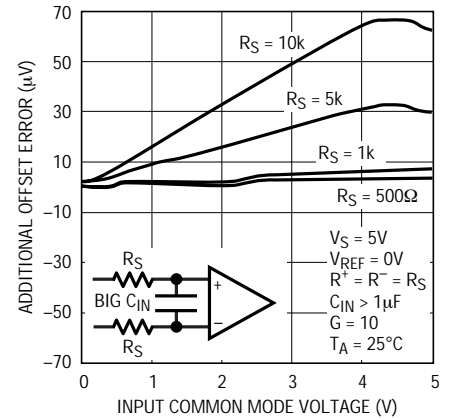
入力 R_S の不整合による追加入力オフセットと入力同相電圧 ($C_{IN} < 100\text{pF}$)



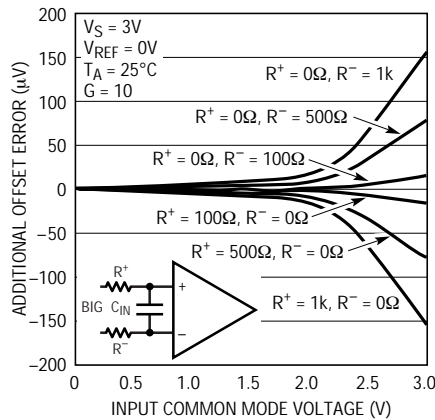
入力 R_S による追加入力オフセットと入力同相電圧 ($C_{IN} > 1\mu\text{F}$)



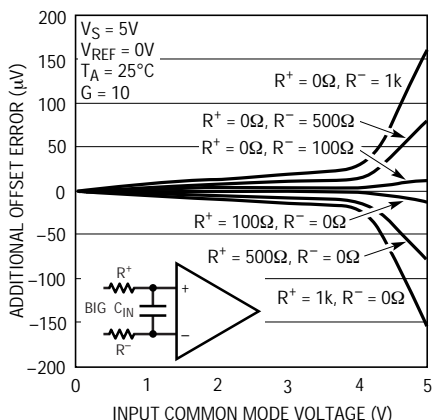
入力 R_S による追加入力オフセットと入力同相電圧 ($C_{IN} > 1\mu\text{F}$)



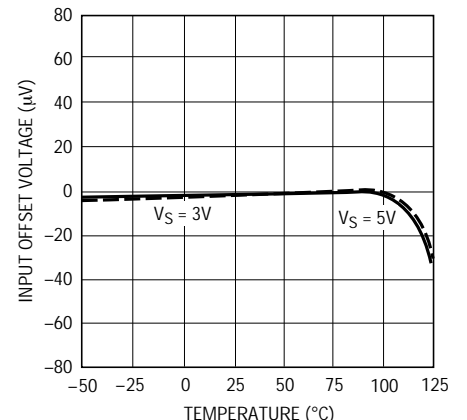
入力 R_S の不整合による追加入力オフセットと入力同相電圧 ($C_{IN} > 1\mu\text{F}$)



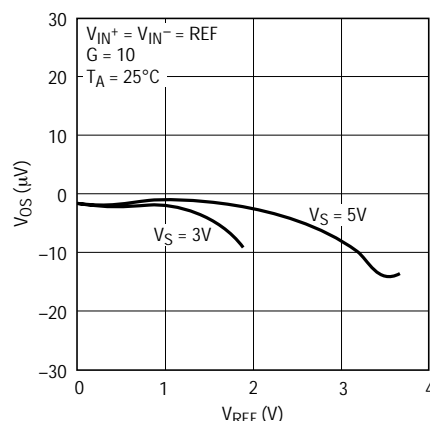
入力 R_S の不整合による追加入力オフセットと入力同相電圧 ($C_{IN} > 1\mu\text{F}$)



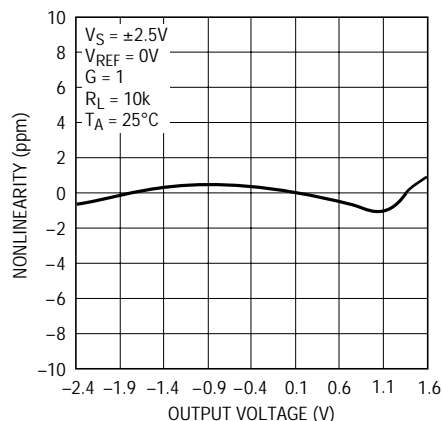
オフセット電圧と温度



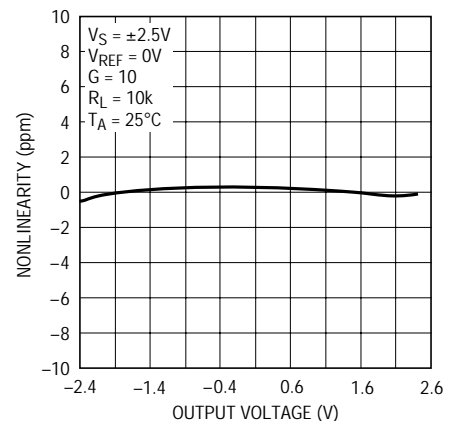
V_{OS} と V_{REF}



利得非直線性: $G = 1$

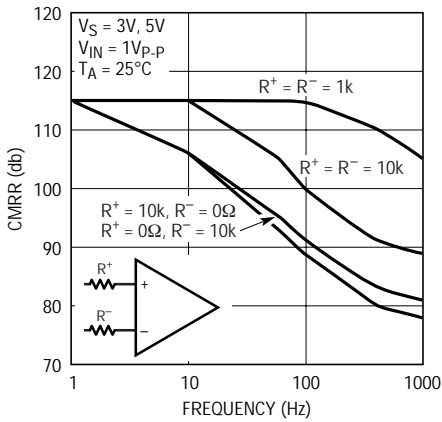


利得非直線性: $G = 10$

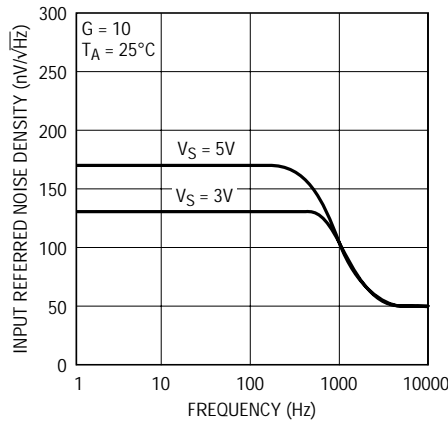


標準的性能特性

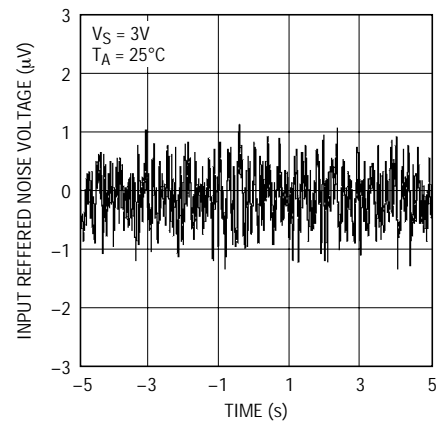
CMRRと周波数



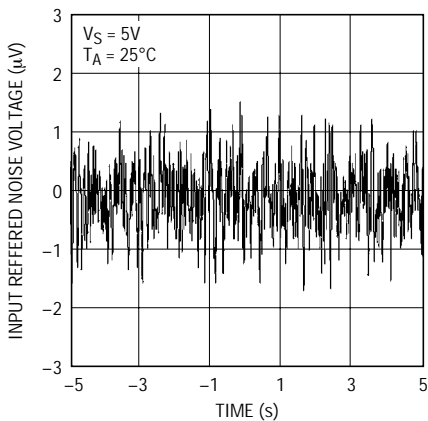
入力電圧ノイズ密度と周波数



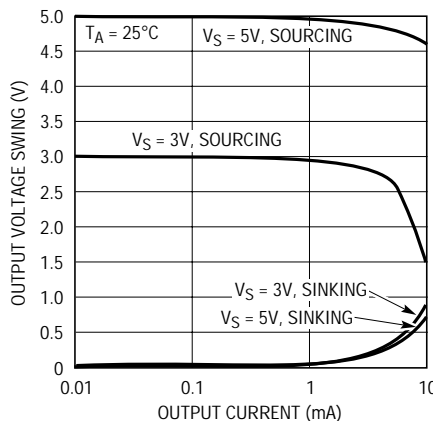
入力を基準にした10Hz帯域幅のノイズ



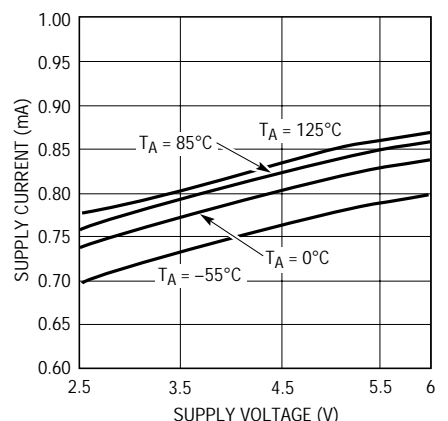
入力を基準にした10Hz帯域幅のノイズ



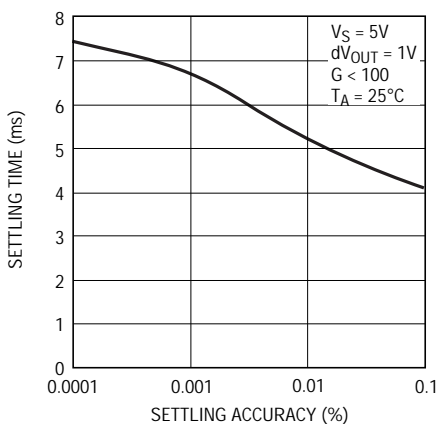
出力電圧振幅と出力電流



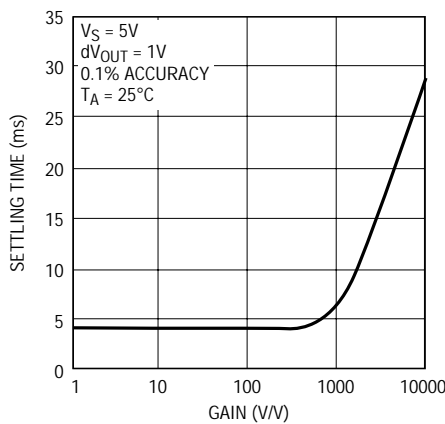
電源電流と電源電圧



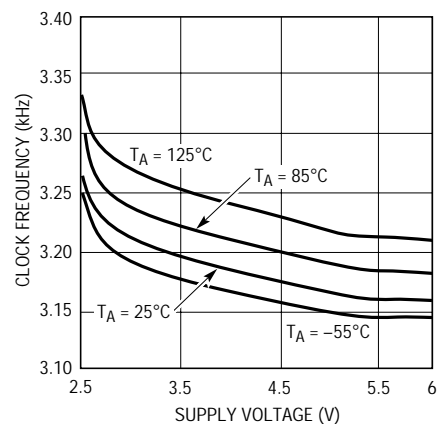
低利得セトリング時間とセトリング精度



セトリング時間と温度



内部クロック周波数と電源電圧



ピン機能

NC (ピン1) : NC。

- IN (ピン2) : 反転入力。

+ IN (ピン3) : 非反転入力

V⁻ (ピン4) : 負電源。

REF (ピン5) : アンプ出力用基準電圧 (V_{REF})。

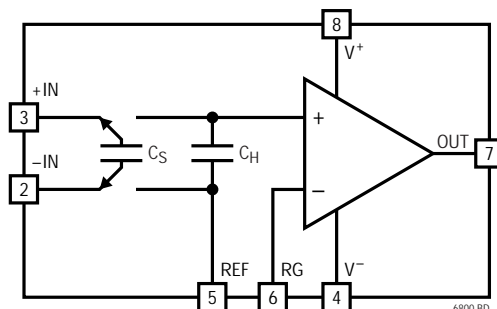
RG (ピン6) : 内部オペアンプの反転入力。OUTピンとRGピン間に抵抗R2を接続し、RGピンとREFピン間に抵抗R1を接続すると、DC利得は $1 + R2 / R1$ で与えられます。

OUT (ピン7) : アンプ出力。

$$V_{OUT} = GAIN (V_{+IN} - V_{-IN}) + V_{REF}$$

V⁺ (ピン8) : 正電源。

ブロック図



アプリケーション情報

動作原理

LTC6800は内部コンデンサ(C_S)を使ってDC同相電圧に重ね合わされた差動入力信号をサンプリングします(ブロック図を参照)。このコンデンサの電荷は2番目の内部ホールド・コンデンサ(C_H)に送られ、入力差動信号の同相電圧をREFピンの同相電圧に変換します。その結果得られる信号は非反転構成のゼロ・ドリフトのオペアンプによって増幅されます。RGピンはこのオペアンプの負入力で、これによりDC利得を外部からプログラムすることができます。帰還抵抗の両端に外部コンデンサを接続すると、簡単なフィルタ機能を実現することができます。

入力電圧範囲

LTC6800の入力同相電圧範囲はレール・トゥ・レールです。ただし、次式により、差動入力電圧の大きさが制限されます。

$$V^- \leq (V_{+IN} - V_{-IN}) + V_{REF} \leq V^+ - 1.3$$

ここで、 V_{+IN} と V_{-IN} はそれぞれ+INピンと-INピンの電圧です。 V_{REF} はREFピンの電圧で、 V^+ は正電源電圧です。

たとえば、3Vの単電源で、差動入力電圧が0V~100mVのとき、 V_{REF} は0V~1.6Vの間にある必要があります。

セトリング時間

サンプリング・レートは3kHzです。 C_S が入力差動電圧 V_{IN} まで充電される入力サンプリング時間は約150 μ sです。まず、各入力サンプリング時間に C_S が V_{IN} まで完全に充電されると仮定します。 $C_S = C_H (= 1000\text{pF})$ なので、入力の変化はNクロック・サイクル、つまり333 μ s(N)後に、オペアンプの非反転入力でNビットの精度までセトリングします。OUTピンのセトリング時間も、内部オペアンプのセトリングによって影響を受けます。内部オペアンプの利得帯域幅は標準で200kHzなので、セトリング時間は100未満の利得では、スイッチト・キャパシタのフロント・エンドによって支配されます(「標準的性能特性」を参照)。

単電源、ユニティゲイン

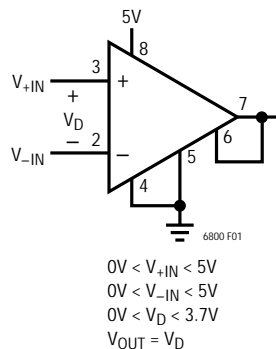


図1

アプリケーション情報

入力電流

差動入力 V_{IN} が変化するといつでも C_H は C_S を介して新しい入力電圧まで充電される必要があります。この結果、入力サンプリング期間ごとに入力充電電流が生じます。最終的には C_H と C_S は V_{IN} に達し、理想的には、入力電流はDC入力に対してゼロになります。

実際には、余分な寄生容量があり、 V_{IN} がDC電圧であっても、サイクルごとに C_S の電荷が乱されます。たとえば、 C_S のボトムプレートの寄生容量は、サイクルごとにREFピンの電圧から-INピンの電圧まで充電される必要があります。その結果生じる入力充電電流は、入力サンプリング期間ごとに $R_S C_S$ に等しい時定数で指数関数的に減衰します。これらの電流による電圧の乱れがサンプリング期間の終了する前にセトリングすれば、ソース抵抗または-INと+INのあいだのソース抵抗の不整合による誤差は生じません。 R_S が10k以下においては、この入力電流によるDC誤差は生じません。

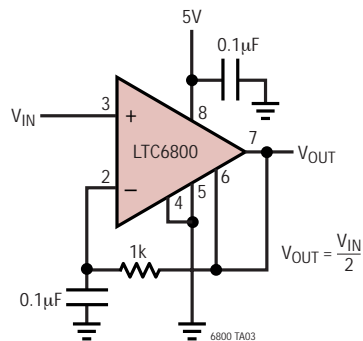
入力のゼロではないソース抵抗に起因する追加誤差を示す曲線が、このデータシートの「標準的性能特性」のセクションに示されています。入力間に大きなコンデンサが存在しなければ、ソース抵抗およびソース抵抗の不整合に対するアンプの感度は大きくありません。入力間に大きなコンデンサが接続されていると、上述した入力充電電流により、とくにソース抵抗の不整合があると、大きなDC誤差が生じます。

電源のバイパス

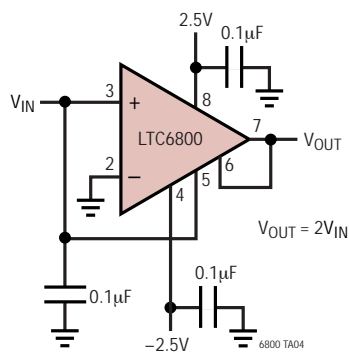
LTC6800にはデータ・サンプリングの技法が使われているので、クロックで駆動するデジタル回路が備わっています。そのため、電源バイパスに対して敏感です。0.1 μ Fのセラミック・コンデンサをピン8(V^+)とピン4(V^-)に、できるだけ短いリード線を使って、接続しなければいけません。

標準的応用例

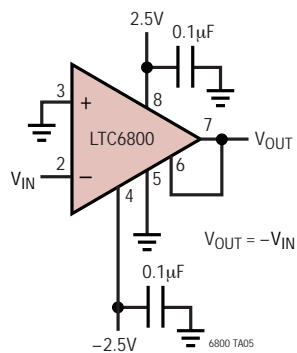
高精度 ÷ 2



高精度ダブル(汎用)

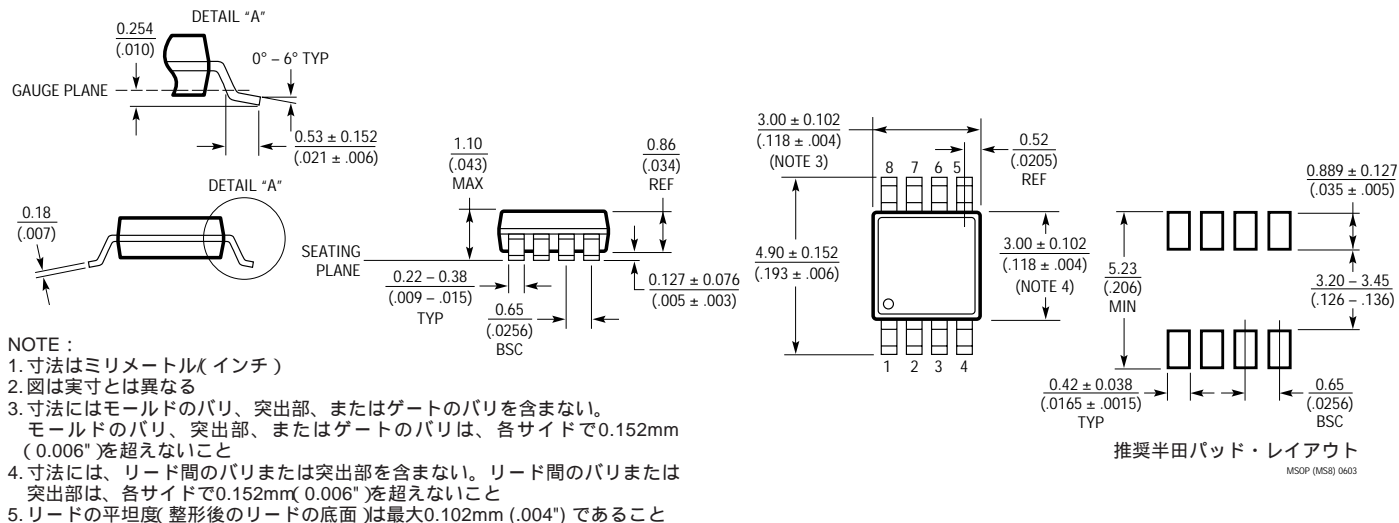


高精度反転(汎用)

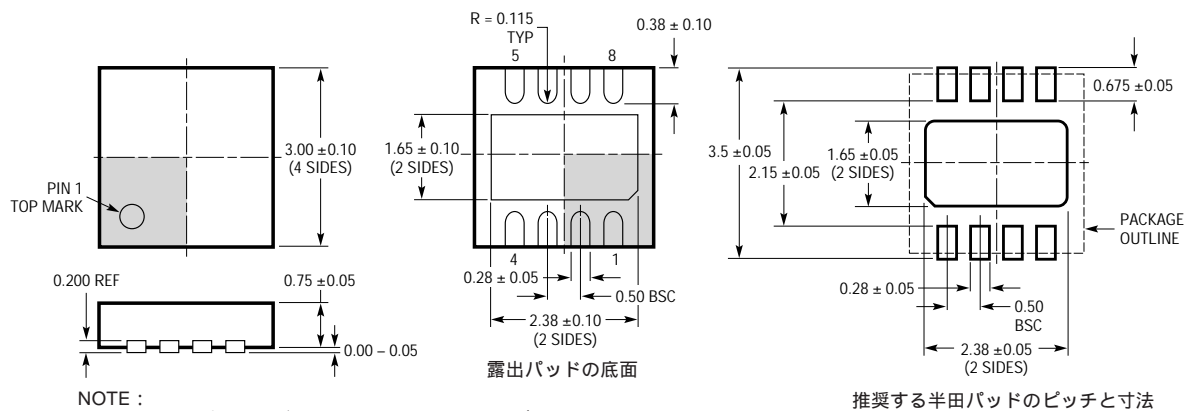


パッケージ寸法

MS8パッケージ
8ピン・プラスチックMSOP
(Reference LTC DWG # 05-08-1660)



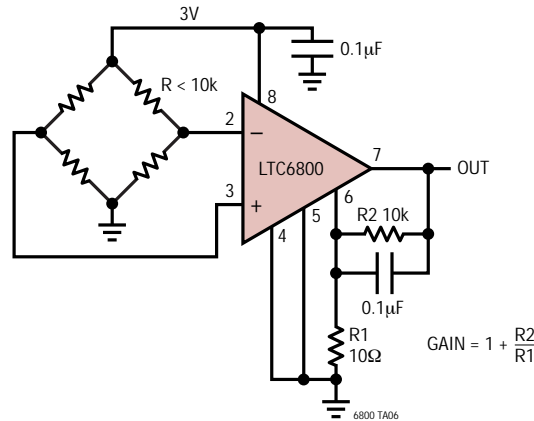
DDパッケージ
8ピン・プラスチックDFN (3mm × 3mm)
(Reference LTC DWG # 05-08-1698)



- NOTE :
- 図はJEDECパッケージ・アウトラインMO-229のバリエーション (WEED-1)になる予定
 - すべての寸法はミリメートル
 - パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
 - 露出パッドは半田メッキとする

標準的応用例

差動ブリッジ・アンプ



関連製品

製品番号	説明	注釈
LTC1100	ゼロ・ドリフトの高精度計装アンプ	10または100の固定利得、オフセット:10µV、入力バイアス電流:50pA
LT [®] 1101	マイクロパワー、単電源の高精度オペアンプ	10または100の固定利得、 $I_S < 105\mu A$
LT1167	抵抗1本で利得をプログラム可能な高精度計装アンプ	抵抗1本で周波数を設定:G = 1 ~ 10,000、低ノイズ:7.5nV/√Hz
LT1168	低消費電力、抵抗1本で利得をプログラム可能な高精度計装アンプ	$I_{SUPPLY} = 530\mu A$
LTC1043	デュアル高精度計装用スイッチト・キャパシタ・ビルディング・ブロック	レール・トゥ・レール入力、120dB CMRR
LT1789-1	単電源、レール・トゥ・レール出力、マイクロパワー計装用アンプ	$I_{SUPPLY} = \text{最大}80\mu A$
LTC2050	ゼロ・ドリフトのオペアンプ	SOT-23パッケージ、 V_{OS} :最大3µV、ドリフト:最大30nV/
LTC2051	ゼロ・ドリフトのデュアル・オペアンプ	MS8パッケージ、 V_{OS} :最大3µV、ドリフト:最大30nV/
LTC2052	ゼロ・ドリフトのクワッド・オペアンプ	GN-16パッケージ、 V_{OS} :最大3µV、ドリフト:最大30nV/
LTC2053	単電源、ゼロ・ドリフト、レール・トゥ・レール入出力計装アンプ	MS8パッケージ、 V_{OS} :最大10µV、ドリフト:最大50nV/