100kHz～1.4GHz 差動ADCドライバ/IFアンプ

特長

- **帯域幅：100kHz～1400MHz**
- **1MHzでのOIP3：54.4dBm（差動負荷：100Ω）**
- **150MHzでのOIP3：48.0dBm（差動負荷：100Ω）**
- **出力電力：最大15dBm**
- **240MHzでのNF：3.0dB**
- **1/fノイズのコーナー周波数が低い**
- **ユーザー定義の低周波数**
- **固定電力利得：15.2dB**
- **AグレードはOIP3を150MHzで全数検査済み**
- 全入力ノイズ：0.8nV/√Hz
- 線形出力振幅：>2.75V_{P-P}
- P1dB = 22.5dBm
- V_{CC}の変動の影響を受けない
- 入力/出力が内部で100Ωの差動インピーダンスに整合
- 5V単電源
- DC消費電力 = 850mW
- 無条件に安定

アプリケーション

- 帯域幅1GHzの差動ADCドライバ
- 広帯域幅のテスト機器アンプ
- 差動IFアンプ
- 50Ω/75Ω平衡型IFアンプ

概要

LTC®6432-15は、高分解能の高速A/Dコンバータを駆動する目的で設計された超高ダイナミックレンジの差動利得ブロック・アンプです。スペクトラム的に効率のよい複雑な変調方式の場合や、ブロッカまでの抵抗が重要である場合、完全にGHz台の数値が得られるデータ帯域幅を実現します。この独特なデバイスは、低ノイズ、無類の直線性、100kHz～1GHz帯域での平坦な利得を同時に達成することができます。

広帯域のGaAs PHEMT、MESFET、およびGaN FETとは異なり、このSiGeベースのアンプは1/fノイズが低く、最小100kHzまで使用することができます。

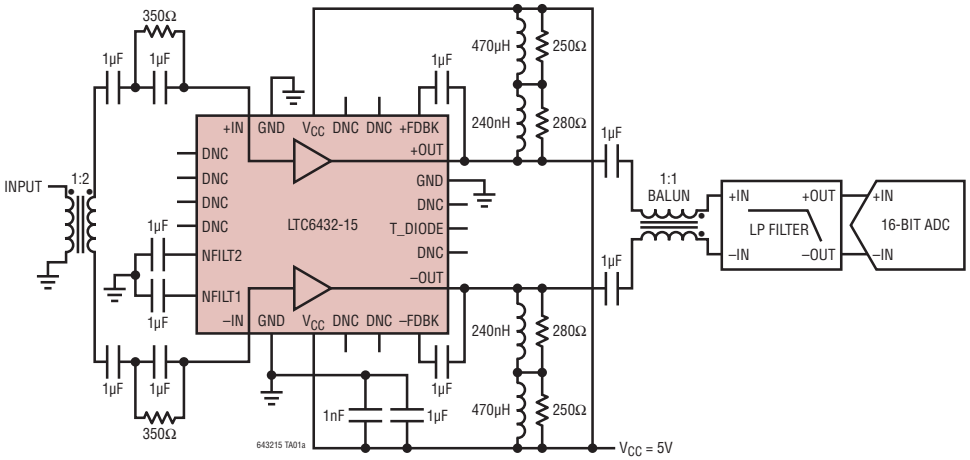
LTC6432-15は、使いやすく、必要な周辺部品が最小限で済むように設計されています。インピーダンス整合、温度補償、およびバイアス制御を内部処理して、環境の変化に対して安定した性能を確保します。

LTC6432-15の全てのAグレード・デバイスは、OIP3が150MHzでテストされ、保証されています。LTC6432-15は、熱管理のためと低インダクタンスを実現するため、露出パッドの付いた4mm×4mm、24ピンQFNパッケージに収容されています。

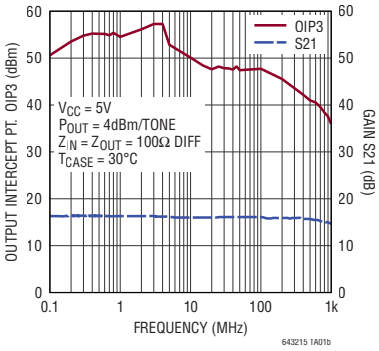
同様な性能を持つ50Ωシングルエンド IF利得ブロックの場合は、関連製品のLTC6433-15を参照してください。

、LT、LTC、LTM、Linear Technology、および会社ロゴは、Analog Devices, Inc.の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例



OIP3およびS21と周波数

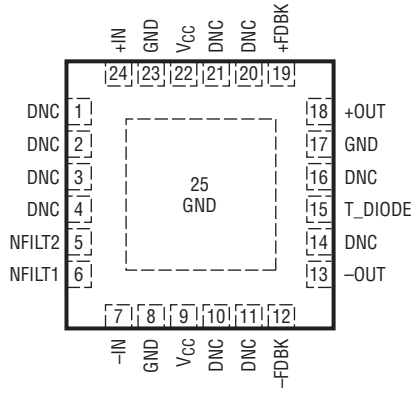


絶対最大定格

(Note 1)

全電源電圧（V_{CC}からGND）..... 5.5V
アンプ出力電流（+OUT）..... 105mA
アンプ出力電流（–OUT）..... 105mA
RF入力電力、連続、50Ω（Note 2）..... +15dBm
RF入力電力、100μsパルス、50Ω（Note 2）..... +20dBm
動作ケース温度
範囲（T_{CASE}）..... –40°C～85°C
保存温度範囲..... –65°C～150°C
接合部温度（T_J）..... 150°C
リード温度（半田付け、10秒）..... 300°C

ピン配置



UF PACKAGE
24-LEAD (4mm × 4mm) PLASTIC QFN
T_{JMAX} = 150°C, θ_{JC} = 40°C/W
EXPOSED PAD (PIN 25) IS GND, MUST BE SOLDERED TO PCB.
CASE TEMPERATURE IS MEASURED ON THE BACKSIDE OF THE PCB.

発注情報 http://www.linear-tech.co.jp/product/LTC6432-15#orderinfo

無鉛仕上げ	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲（T_{CASE}）
LTC6432AIUF-15#PBF	LTC6432AIUF-15#TRPBF	43215	24-Lead (4mm × 4mm) Plastic QFN	–40°C to 85°C
LTC6432BIUF-15#PBF	LTC6432BIUF-15#TRPBF	43215	24-Lead (4mm × 4mm) Plastic QFN	–40°C to 85°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、http://www.linear-tech.co.jp/leadfree/をご覧ください。
テープ・アンド・リールの仕様の詳細については、http://www.linear-tech.co.jp/tapeandreel/をご覧ください。
一部のパッケージは、#TRMPBF接尾部を付けることにより、指定の販売経路を通じて500個入りのリールで供給可能です。

LTC6432-15は2種類のグレードで供給されます。Aグレードは最小OIP3が150MHzで保証されますが、Bグレードでは保証されません。
AグレードとBグレードは出荷時のコンテナのラベルで識別されます。

DC電気的特性

● は全動作温度範囲での規格値を意味する。それ以外はT_A = 25°C、V_{CC} = 5V、Z_{SOURCE} = Z_{LOAD} = 100Ωでの値。テスト回路Aによって測定されたDC電気的性能の標準的測定値（Note 3）。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_S	Operating Supply Range			4.75	5	5.25	V
$I_{S,TOT}$	Total Supply Current	All V_{CC} Pins Plus +OUT and –OUT.	 ●	145 110	166	195 220	mA mA
$I_{S,OUT}$	Total Supply Current to OUT Pins	Current to +OUT and –OUT	 ●	130 100	152	185 200	mA mA
I_{VCC}	Current to V_{CC} Pin	Either V_{CC} Pin May Be Used	 ●	13 12.5	14	17 17.5	mA mA

AC電気的特性

● は全動作温度範囲の規格値を意味する。それ以外はT_{CASE} = 30°Cでの値（Note 3）。注記がない限り、V_{CC} = 5V、Z_{SOURCE} = Z_{LOAD} = 100Ω。測定はテスト回路Aを使用して、50ΩのSMAから50ΩのSMAまでディエンベディングなしで実行（Note 4）。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
小信号							
BW	–3dB Bandwidth	De-Embedded to Package w Ext.1µF FDBK Capacitor		0.1	2000		MHz
S11	Differential Input Match, 100kHz to 1400MHz	De-Embedded to Package w Ext.1µF FDBK Capacitor			–10		dB
S21	Forward Differential Power Gain, 100kHz to 400MHz	De-Embedded to Package w Ext.1µF FDBK Capacitor			15.1		dB
S12	Reverse Differential Isolation, 100kHz to 4000MHz	De-Embedded to Package w Ext.1µF FDBK Capacitor			–19		dB
S22	Differential Output Match, 100kHz to 1400MHz	De-Embedded to Package w Ext.1µF FDBK Capacitor			–10		dB
周波数 = 100kHz							
S21	Differential Power Gain	De-Embedded to Package w Ext.1µF FDBK Capacitor			16.0		dB
OIP3	Output Third-Order Intercept Point	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			50.5 47		dBm dBm
IM3	Third-Order Intermodulation	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			–97 –90		dBc dBc
HD2	Second Harmonic Distortion	P_{OUT} = 8dBm			–85		dBc
HD3	Third Harmonic Distortion	P_{OUT} = 8dBm			–61		dBc
P1dB	Output 1dB Compression Point				22.5		dBm
NF	Noise Figure	De-Embedded to Package for Balun Input Loss			6.6		dB
周波数 = 1MHz							
S21	Differential Power Gain	De-Embedded to Package w Ext.1µF FDBK Capacitor			15.9		dB
OIP3	Output Third-Order Intercept Point	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			54.5 51		dBm dBm
IM3	Third-Order Intermodulation	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			–105 –98		dBc dBc
HD2	Second Harmonic Distortion	P_{OUT} = 8dBm			–99.5		dBc
HD3	Third Harmonic Distortion	P_{OUT} = 8dBm			–66.8		dBc
P1dB	Output 1dB Compression Point				22.5		dBm
NF	Noise Figure	De-Embedded to Package for Balun Input Loss			3.9		dB
周波数 = 10MHz							
S21	Differential Power Gain	De-Embedded to Package w Ext.1µF FDBK Capacitor			15.9		dB
OIP3	Output Third-Order Intercept Point	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			50.1 47		dBm dBm
IM3	Third-Order Intermodulation	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			–96.2 –90		dBc dBc
HD2	Second Harmonic Distortion	P_{OUT} = 8dBm			–88.8		dBc
HD3	Third Harmonic Distortion	P_{OUT} = 8dBm			–84		dBc
P1dB	Output 1dB Compression Point				22.7		dBm
NF	Noise Figure	De-Embedded to Package for Balun Input Loss			3.6		dB

AC電気的特性

● は全動作温度範囲の規格値を意味する。それ以外は T_{CASE} = 30°C での値（Note 3）。注記がない限り、V_{CC} = 5V、Z_{SOURCE} = Z_{LOAD} = 100Ω。測定はテスト回路Aを使用して、50ΩのSMAから50ΩのSMAまでディエンベディングなしで実行（Note 4）。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
周波数 = 50MHz							
S21	Differential Power Gain	De-Embedded to Package w Ext.1µF FDBK Capacitor			15.9		dB
OIP3	Output Third-Order Intercept Point	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			48.0 45		dBm dBm
IM3	Third-Order Intermodulation	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			–92 –86		dBc dBc
HD2	Second Harmonic Distortion	P_{OUT} = 8dBm			–85.5		dBc
HD3	Third Harmonic Distortion	P_{OUT} = 8dBm			–90.5		dBc
P1dB	Output 1dB Compression Point				22.9		dBm
NF	Noise Figure	De-Embedded to Package for Balun Input Loss			2.9		dB
周波数 = 150MHz							
S21	Differential Power Gain	De-Embedded to Package w Ext.1µF FDBK Capacitor	●	14.5 14.2	15.9	16.5 16.8	dB
OIP3	Output Third-Order Intercept Point	P_{OUT} = 2dBm/Tone, Δf = 8MHz, Z_O = 100Ω Grade A Grade B		47.0	50.3 47		dBm dBm
IM3	Third-Order Intermodulation	P_{OUT} = 2dBm/Tone, Δf = 8MHz, Z_O = 100Ω Grade A Grade B			–96.6 –90		dBc dBc
HD2	Second Harmonic Distortion	P_{OUT} = 8dBm			–92.2		dBc
HD3	Third Harmonic Distortion	P_{OUT} = 8dBm			–86.5		dBc
P1dB	Output 1dB Compression Point				22.7		dBm
NF	Noise Figure	De-Embedded to Package for Balun Input Loss			3.2		dB
周波数 = 240MHz							
S21	Differential Power Gain	De-Embedded to Package w Ext.1µF FDBK Capacitor			15.8		dB
OIP3	Output Third-Order Intercept Point	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			45 42		dBm dBm
IM3	Third-Order Intermodulation	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			–86 –80		dBc dBc
HD2	Second Harmonic Distortion	P_{OUT} = 8dBm			–93.7		dBc
HD3	Third Harmonic Distortion	P_{OUT} = 8dBm			–81.5		dBc
P1dB	Output 1dB Compression Point				22.6		dBm
NF	Noise Figure	De-Embedded to Package for Balun Input Loss			3.4		dB
周波数 = 300MHz							
S21	Differential Power Gain	De-Embedded to Package w Ext.1µF FDBK Capacitor			15.8		dB
OIP3	Output Third-Order Intercept Point	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			43.5 40		dBm dBm
IM3	Third-Order Intermodulation	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			–83 –76		dBc dBc
HD2	Second Harmonic Distortion	P_{OUT} = 8dBm			–90.7		dBc
HD3	Third Harmonic Distortion	P_{OUT} = 8dBm			–81.4		dBc
P1dB	Output 1dB Compression Point				22.5		dBm
NF	Noise Figure	De-Embedded to Package for Balun Input Loss			3.6		dB

AC電気的特性

● は全動作温度範囲の規格値を意味する。それ以外はT_{CASE} = 30°Cでの値（Note 3）。注記がない限り、V_{CC} = 5V、Z_{SOURCE} = Z_{LOAD} = 100Ω。測定はテスト回路Aを使用して、50ΩのSMAから50ΩのSMAまでディエンベディングなしで実行（Note 4）。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
周波数 = 500MHz							
S21	Differential Power Gain	De-Embedded to Package w Ext.1µF FDBK Capacitor			15.4		dB
OIP3	Output Third-Order Intercept Point	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			41 39		dBm dBm
IM3	Third-Order Intermodulation	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			–78 –74		dBc dBc
HD2	Second Harmonic Distortion	P_{OUT} = 8dBm			–82.9		dBc
HD3	Third Harmonic Distortion	P_{OUT} = 8dBm			–67.4		dBc
P1dB	Output 1dB Compression Point				21.9		dBm
NF	Noise Figure	De-Embedded to Package for Balun Input Loss			3.9		dB
周波数 = 1000MHz							
S21	Differential Power Gain	De-Embedded to Package w Ext.1µF FDBK Capacitor			14.6		dB
OIP3	Output Third-Order Intercept Point	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			36 33		dBm dBm
IM3	Third-Order Intermodulation	P_{OUT} = 2dBm/Tone, Δf = 1MHz, Z_O = 100Ω Grade A Grade B			–68 –62		dBc dBc
HD2	Second Harmonic Distortion	P_{OUT} = 8dBm			–67.2		dBc
HD3	Third Harmonic Distortion	P_{OUT} = 8dBm			–57.5		dBc
P1dB	Output 1dB Compression Point				19.2		dBm
NF	Noise Figure	De-Embedded to Package for Balun Input Loss			4.8		dB

Note 1：絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2：設計および特性評価により保証されている。このパラメータに対するテストは実施されない。

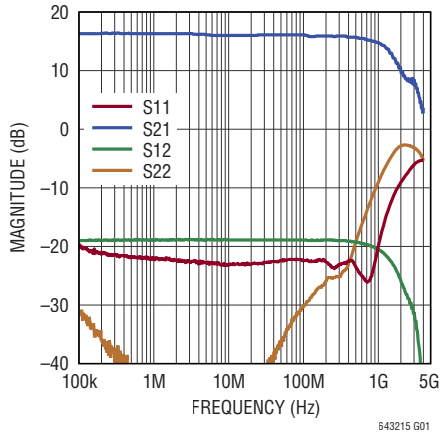
Note 3：LTC6432-15は–40°C～85°Cのケース動作温度範囲で動作することが保証されている。

Note 4：小信号パラメータSとノイズはパッケージ・ピンまでディエンベディングされているが、大信号パラメータはテスト回路から直接測定している。

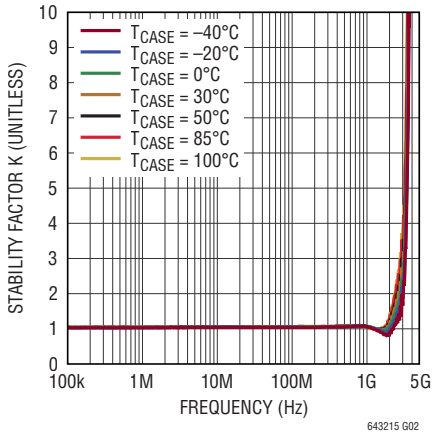
標準的性能特性

T_{CASE} = 30°C、V_{CC} = 5V、Z_{IN} = Z_{OUT} = 100Ω差動。注記がない限り、測定はテスト回路Aを使用して、50ΩのSMAから50ΩのSMAまでディエンベディングなしで実行。

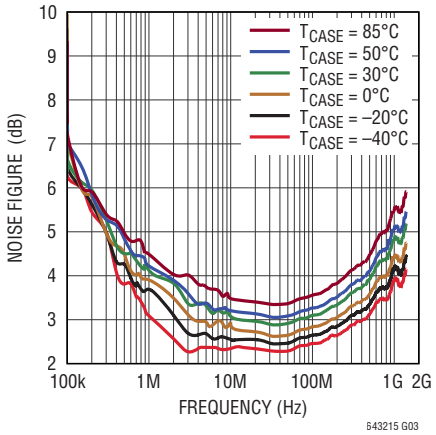
差動Sパラメータと周波数



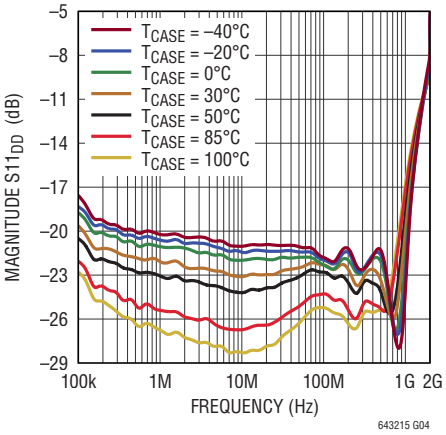
異なる温度での差動安定性係数Kと周波数



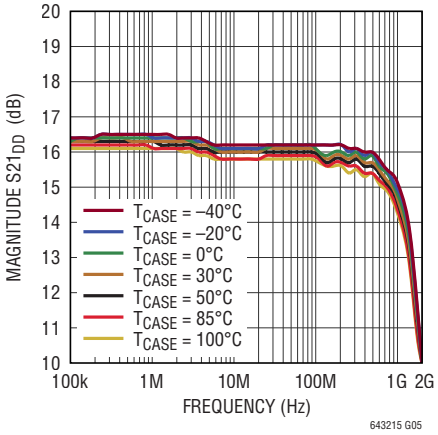
異なる温度での差動ノイズフィギュアと周波数



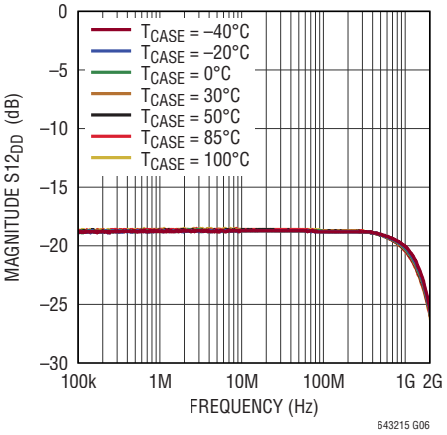
異なる温度での差動入力整合($S11_{DD}$)と周波数



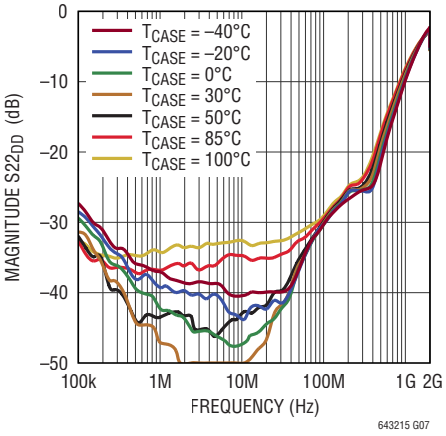
異なる温度での差動利得($S21_{DD}$)と周波数



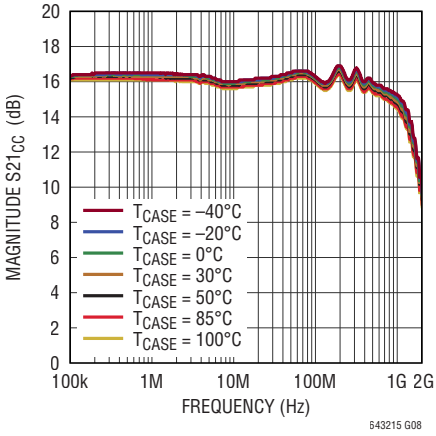
異なる温度での差動逆絶縁($S12_{DD}$)と周波数



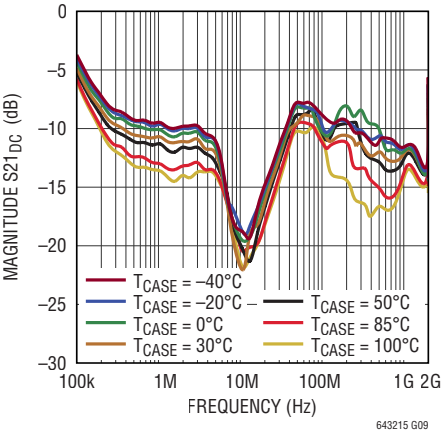
異なる温度での差動出力整合($S22_{DD}$)と周波数



異なる温度での同相利得($S21_{CC}$)と周波数



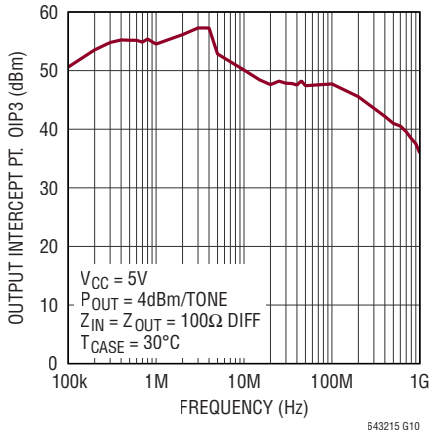
異なる温度でのCM-DM利得($S21_{DC}$)と周波数



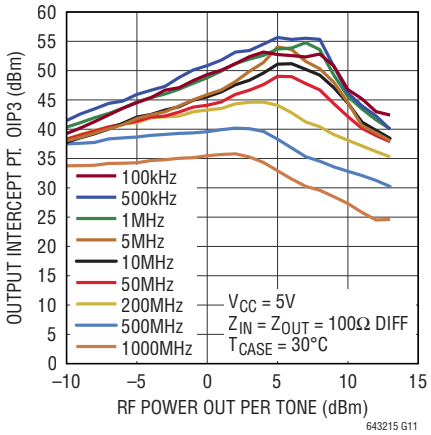
標準的性能特性

T_{CASE} = 30°C、V_{CC} = 5V、Z_{IN} = Z_{OUT} = 100Ωデ差動。注記がない限り、測定はテスト回路Aを使用して、50ΩのSMAから50ΩのSMAまでディエンベディングなしで実行。

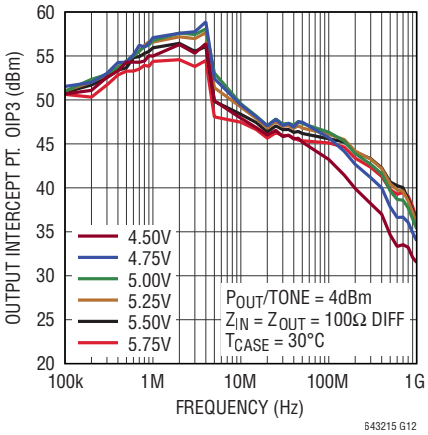
OIP3と周波数



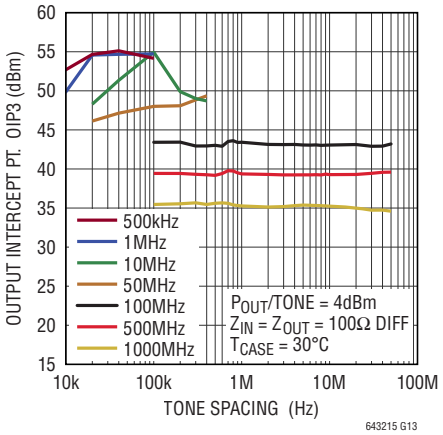
異なる温度での OIP3とRF出力電力/トーン



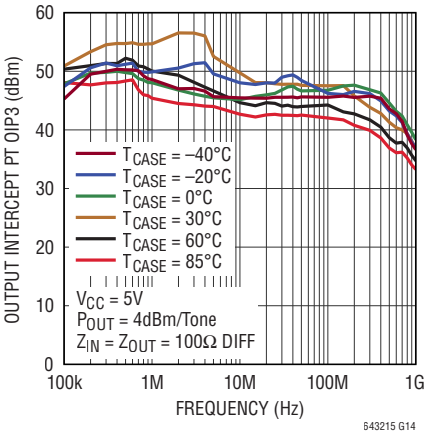
異なる周波数での OIP3と電源電圧



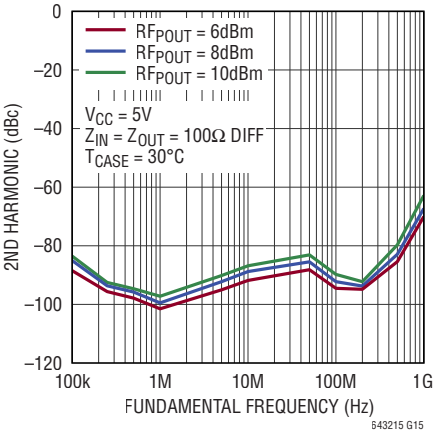
異なる周波数での OIP3とトーン間隔



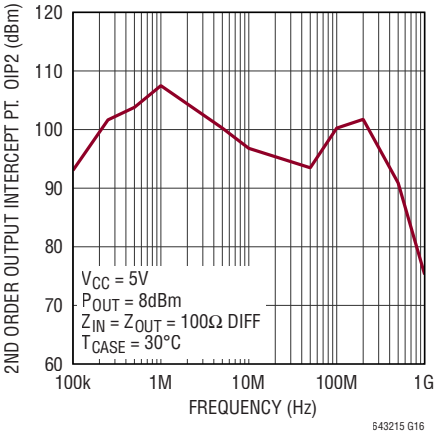
異なる温度での OIP3と周波数



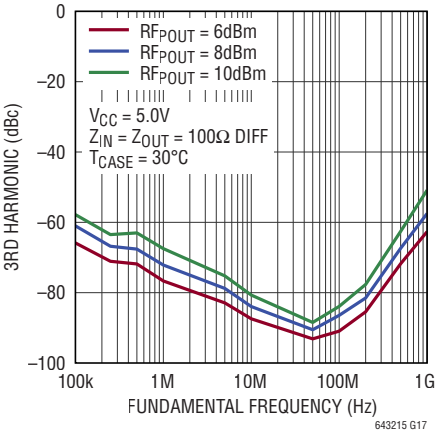
異なるRF電力出力での HD2と周波数



OIP2と周波数



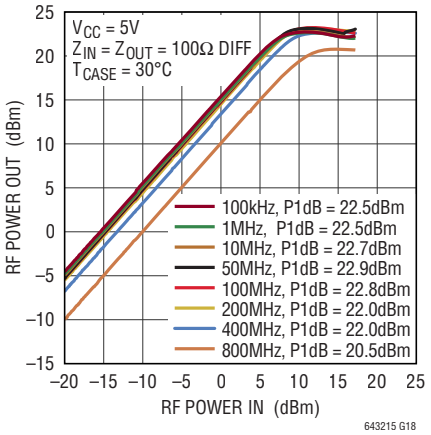
異なるRF電力出力での HD3と周波数



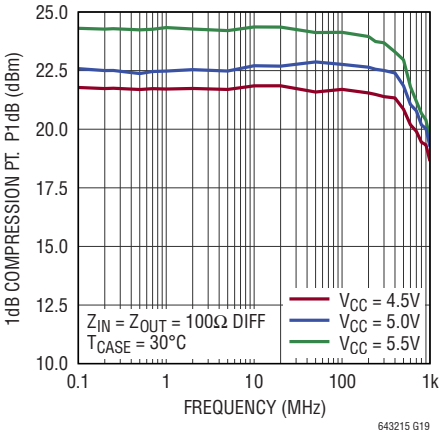
標準的性能特性

T_{CASE} = 30°C、V_{CC} = 5V、Z_{IN} = Z_{OUT} = 100Ω差動。注記がない限り、測定はテスト回路Aを使用して、50ΩのSMAから50ΩのSMAまでディエンベディングなしで実行。

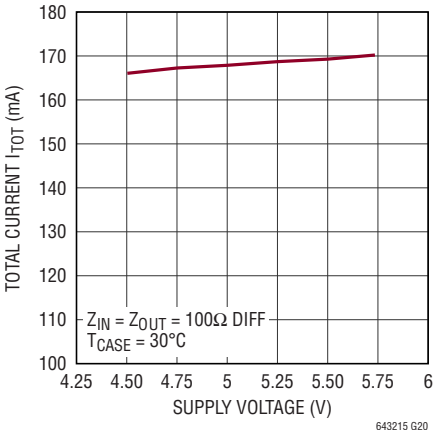
異なる周波数での出力電力と入力電力



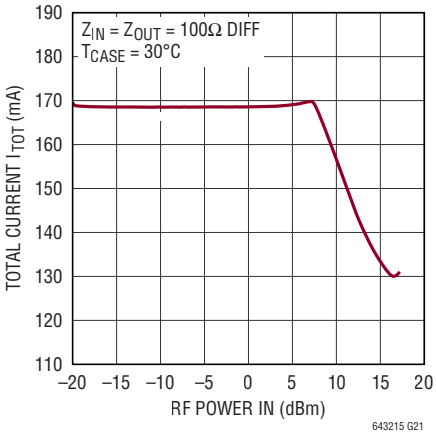
異なる電源電圧でのP1dBと周波数



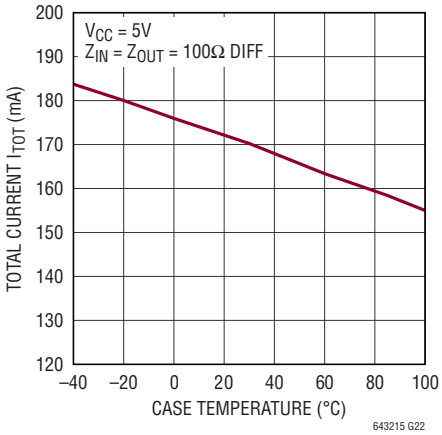
全電流と電源電圧



全電流とRF入力電力



全電流と温度



ピン機能

DNC（ピン1、2、3、4、10、11、14、16、20、21）：接続しないでください。これらのピンには接続せずに、フロート状態にします。**これらのピンをフロート状態にしないと、LTC6432-15の性能が損なわれる恐れがあります。**

NFILT2（ピン5）：グランドとの間に1μFのコンデンサを接続して、内部バイアス電源の低周波ノイズを低減することが必要です。

NFILT1（ピン6）：グランドとの間に1μFのコンデンサを接続して、内部バイアス電源の低周波ノイズを低減することが必要です。

–IN（ピン7）：負の信号入力ピン。このピンは内部で発生させたDC 2Vによってバイアスされています。DC阻止コンデンサが必要です。具体的な推奨事項については「アプリケーション情報」を参照してください。

GND（ピン8、17、23、露出パッド・ピン25）：グランド。RF性能を最適化するために、全てのグランド・ピンをプリント回路基板のグランド・プレーンに接続してください。露出パッド（ピン25）は、インダクタンスの低減と適切な放熱のために、複数のビア・ホールによって基板内層のグランド・プレーンに接続してください。

V_{CC}（ピン9、22）：正電源。一方または両方のV_{CC}ピンを、5V電源に接続する必要があります。ピン9とピン22はデバイス上で接続されています。V_{CC}ピンは1000pFおよび0.1μFのコンデンサによってバイパスしてください。1000pFのコンデンサは、物理的にV_{CC}ピンの近くに配置します。

–FDBK（ピン12）：低周波側の遮断周波数を広げるには、このピンと–OUTの間に1μFのコンデンサを接続することが必要です。

–OUT（ピン13）：負のアンプ出力ピン。DC電流の供給とRF絶縁の確保のため、センター・タップ付きトランスをV_{CC}に接続するか、チョーク・インダクタを使用する必要があります。最適性能を得るには、低損失で自己共振周波数（SRF）が高いチョーク・インダクタを選定してください。詳細については「アプリケーション情報」のセクションを参照してください。

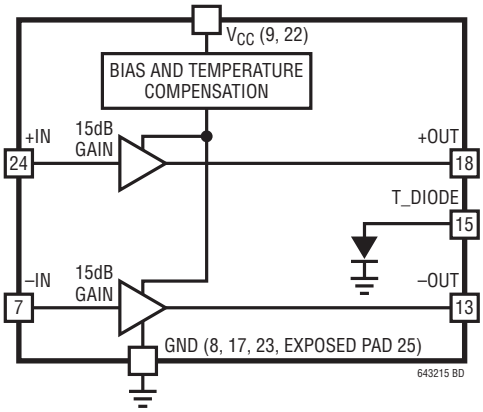
T_DIODE（ピン15）：オプション。グランドに向けて最大1mAの電流で順方向バイアスできるダイオード。このピンで測定される電圧をチップ温度の指標として使用します。

+OUT（ピン18）：正のアンプ出力ピン。DC電流の供給とRF絶縁の確保のため、センター・タップ付きトランスをV_{CC}に接続するか、チョーク・インダクタを5V電源に接続する必要があります。最適性能を得るには、低損失で自己共振周波数（SRF）が高いチョーク・インダクタを選定してください。詳細については「アプリケーション情報」のセクションを参照してください。

+FDBK（ピン19）：低周波側の遮断周波数を広げるには、このピンと+OUTの間に1μFのコンデンサを接続することが必要です。

+IN（ピン24）：正の信号入力ピン。このピンは内部で発生させたDC 2Vによってバイアスされています。DC阻止コンデンサが必要です。具体的な推奨事項については「アプリケーション情報」のセクションを参照してください。

ブロック図



テスト回路 A

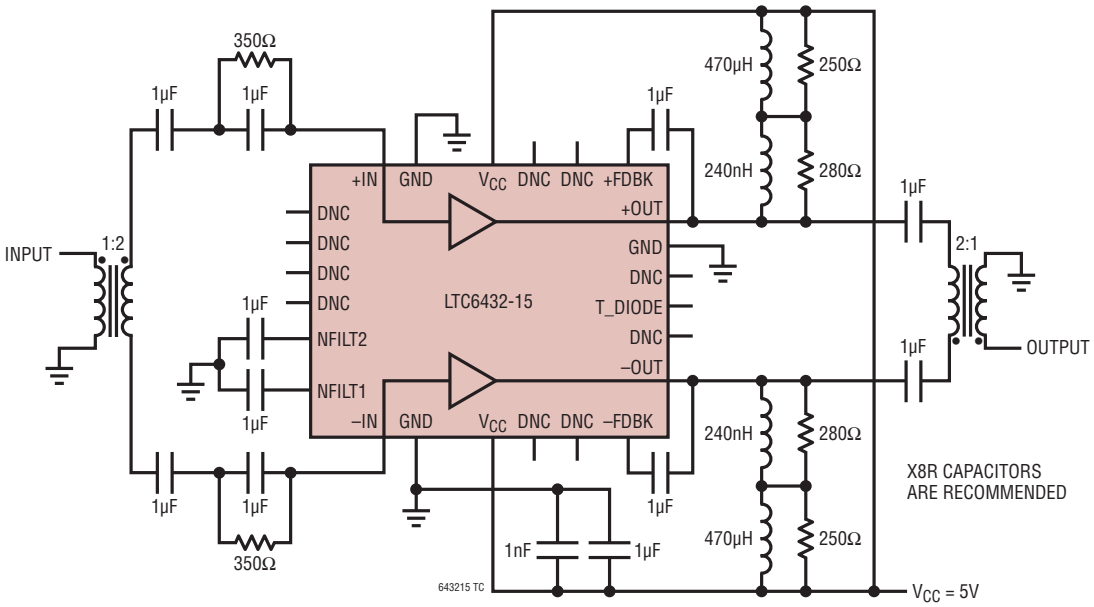


図1. 差動アプリケーション・テスト回路 A（平衡型アンプ）

動作

LTC6432-15は、直線性に優れた固定利得の差動アンプです。このデバイスは、180°離れて動作する一対の50Ωシングルエンド・デバイスと考えることができます。中心となる信号経路はアンプ1段から構成され、安定性の問題を最小限に抑えています。高入力インピーダンスと高電流利得を得るために、入力はダーリントン・ペアです。その他にも、入力インピーダンスに比例して出力インピーダンスを高め、内部のミラー容量の影響を低減するための回路が強化されています。

LTC6432-15は古典的なRF利得ブロック・トポロジを採用し、回路を強化して優れた直線性を達成しています。分路素子と直列帰還素子が同時に追加されて入力/出力インピーダンスが低減され、100Ωの差動信号源および負荷と整合されます。内部のバイアス・コントローラは、環境が変化してもピーク直線性のバイアス・ポイントを最適に保ちます。この回路アーキテクチャは、IFシグナルチェーン・アプリケーションに求められる特性、すなわち低ノイズ、優れたRF電力処理能力、広帯域幅を実現します。

アプリケーション情報

LTC6432-15は、使いやすさを考えて設計された、直線性に優れた固定利得アンプです。入力と出力は、規定の評価回路を使用した場合、いずれも100kHz～1000MHzの範囲で100Ωの差動信号源と負荷インピーダンスに整合します。バイアスと温度補償も、最適な性能が得られるように内部で処理されます。設計者が必要なのは、電源入力/出力の阻止コンデンサ、RFチョーク・インダクタ、帰還コンデンサ、フィルタ・コンデンサ、および5V電源用のデカップリング・コンデンサだけです。ただし、このデバイスは帯域幅の広い動作が可能なので、おそらく1つのアプリケーション回路だけでは、周波数帯域全体での最適性能が得られません。

差動回路は、多くの設計で発生する同相ノイズと2次高調波歪みの問題を最小限に抑えます。LTC6432の差動トポロジは、A/Dコンバータの差動入力に最適です。ただし、高分解能、高周波数の差動回路テスト機器が存在しないため、これらの差動回路の評価は簡単ではありません。

ここに掲載したテスト回路は、標準的なシングルエンドの50Ωテスト機器でデバイスを評価できるように設計されています。したがって、LTC6432-15の100Ω差動信号源/負荷インピーダンスを、大半のテスト機器と互換性のあるシングルエンドの50Ωインピーダンスに変換するために、入力と出力に1:2のバラン・トランスが追加されています。

バラン・トランス以外に、評価回路には最小限の外付け部品が必要です。このデバイスは最適動作のために内部バイアスが印加されているため、入力と出力にDC阻止コンデンサが必要です。また、適切な周波数特性のチョーク・インダクタとデカップリング・コンデンサにより、RFの±OUTノードにDCバイアスが供給されます。デバイスのいずれかのV_{CC}ピンに、5V単電源を接続する必要があります。V_{CC}ピンはいずれもパッケージ内部で接続されます。PCB上の電源配線がしやすいように、2本のV_{CC}ピンが用意されています。低周波数における安定性を確保するため、1μFと350Ωを並列接続したオプションの入力回路網を追加しました。

「テスト回路A」に示した特定の素子の値は、広い帯域幅で動作するように選択されています。目的の周波数に応じて、これらの周辺部品を適切に選択することにより、性能が改善されます。

適切なRFチョーク・インダクタの選択

チョーク・インダクタといっても、さまざまな特性のものがあります。必ずR_{LOSS}が小さいインダクタを選ぶことが重要です。この抵抗によってデバイスに供給される電圧が低下するためです。また、チョーク・インダクタを使用できる周波数の上限を決める、自己共振周波数(SRF)が高いインダクタを探す必要があります。SRFより高い周波数では、寄生容量が支配的になり、チョークのインピーダンスが低下します。このような理由から、RFチョーク・インダクタには巻線式のインダクタが望ましく、可能であれば多層セラミック・チップ・インダクタは避けます。LTC6432-15はこのような帯域幅の広い動作が可能なので、1つのチョーク・インダクタ値だけでは、全周波数帯域での最適性能は得られません。表1に一般的な周波数帯域と、これに対応する推奨インダクタ値を示します。

アプリケーション情報

表1. 目標周波数と推奨インダクタ値

周波数帯域（MHz）	インダクタ値（H）	SRF（MHz）	モデル番号	メーカー
0.1 to 20	470μH	4	LPS5030	Coilcraft www.coilcraft.com
20 to 100	1500nH	100	0603LS	
100 to 500	560nH	525	0603LS	
500 to 1000	100nH	1150	0603LS	

広帯域出力回路網の設計

1個のチョーク・インダクタでは、SRFやインダクタンスの値が低いことが原因で、広い帯域幅にわたって動作しないことがよくあります。複数段のチョーク・インダクタを使用すると、出力回路網の周波数範囲を広げることができます。このためには、回路シミュレータを使用し、インダクタ・メーカーが用意したSパラメータまたはユーザーが測定したSパラメータを使用するのが最善です。図1のテスト回路Aの出力回路網を参照してください。OUTから始めて2個のチョーク・インダクタ（240nHのRFチョーク・インダクタとその後段に470μHのチョーク・インダクタ）を直列に接続し、100kHzでのACインピーダンスを高くします。最適な性能を得るには、値の小さい（SRFの高い）チョーク・インダクタを信号線の近くに配置することが重要です。De-Qing抵抗250Ωおよび280Ωは、それぞれチョーク・インダクタと並列に配置されています。これにより、出力回路網の損失が平坦化され、アンプのアプリケーション回路の利得応答が全体的に平坦になります。チョーク・インダクタの選択時に適切な処置を行うことにより、広帯域性能が可能です。この場合、回路Aは13オクターブ以上動作します。

DC阻止コンデンサ

DC阻止コンデンサの役割ははっきりしています。DC電流の経路を遮断し、AC信号に対して直列インピーダンスの低い経路を確保することです。周波数が低いほど、DC阻止コンデンサの容量を大きくする必要があります。通常、最低100kHzの周波数までは、1μFで十分です。

RFバイパス・コンデンサ

RFバイパス・コンデンサは、AC信号をグランドに分流する低インピーダンスの経路として機能します。これらのコンデンサは、AC信号がDCバイアス電源に混入することを防ぎます。バイパス・コンデンサは、アンプのDC電源ピンのできるだけ近くに配置することを推奨します。余分な配線長は直列インダクタンスの増加につながり、バイパス・コンデンサの効果を低下させます。推奨のバイパス・コンデンサ回路網は、2つのコンデンサから構成されます。1つは高周波を分流する値の小さな1000pFのコンデンサで、もう1つは低周波を処理する値の大きな1μFのコンデンサです。それぞれの容量値について、適切な物理的サイズのセラミック・コンデンサを使用して、等価直列抵抗（ESR）を最小限に抑えます（例：1000pFの場合は0402、0.1μFの場合は0805）。

容量値の大きいコンデンサと直線性の低下

受動素子が信号の歪みを発生させると予想する人はあまりいないでしょう。ただし、コンデンサの容量値が大きいと、1MHzより低い周波数での応答が非直線的になることがあります。通常は比較的低品質の材料を使用して高密度コンデンサが製造されます。高品質のNPOコンデンサやフィルム・コンデンサは容量密度が低く、1μFの容量値は扱いにくいほど大きくなります。標準的な低品質コンデンサは電圧係数が高く、予想される線形応答からずれて、IM積や高調波が発生します。自動車グレードのX8Rコンデンサは、高い容量密度での電圧係数が適度なので、LTC6432-15の直線性が低下しないことが分かりました。アプリケーション回路に示す6個のDC阻止コンデンサと2個の帰還コンデンサには、これらのコンデンサを使用することを強く推奨します。

低周波数における安定性

ほとんどのRF利得ブロックは、低周波における不安定性から悪い影響を受けます。安定性の問題が発生しないように、LTC6432-15は、内蔵アンプの利得を下げて入力および出力インピーダンスを整合させる帰還回路網を内蔵しています。この帰還回路網には直列コンデンサが含まれます。このコンデンサの値は物理的サイズによって制限されます。したがって、低周波数では、この帰還コンデンサが断線のように見えるため、帰還が正常に動作せず、利得が増加し、総インピーダンスの不整合が発生します。これにより、システムが不安定になることがあります。この状況は、コンデンサと抵抗の並列回路網を入力に接続するだけで簡単に解決できます。これを図1に示します。この回路網は低周波数では抵抗性の損失が生じるので、目的の動作帯域ではコンデンサによってバイパスします。ただし、LTC6432-15の前段がチョーク・インダクタやバラン・トランスなどによって低周波数で終端されている場合は、入力安定回路網は不要です。

アプリケーション情報

露出パッドとグランド・プレーンに関する注意事項

どのようなRFデバイスにもあてはまることですが、グランドへのインダクタンスを最小化することはきわめて重要です。露出パッドはグランドへの最小誘導性経路となるので、露出パッド付きパッケージを使用する場合は、基板レイアウトに注意が必要です。露出パッドの下部には、可能な限り多くの最小径ビア・ホールを配置し、できるだけ多くのグランド・プレーン層に接続します。これによって、良好なRFグランドが得られ、熱インピーダンスも下げることができます。信号グランドおよびマイクロストリップ・グランドでのグランド・プレーンの銅箔の最大化も、熱の拡散を改善し、インダクタンスの低減に効果があります。PCB裏面のビア・ホールを半田マスクで覆うことを推奨します。半田がPCBと露出パッド界面から剥がれるのを防止できます。デバイスからの熱の拡散を改善するために、1〜2オンスの銅プレートの使用を推奨します。

周波数の制限

LTC6432-15は広帯域のアンプではあるものの、DCまで低周波で動作させることは想定していません。低周波側の遮断周波数は、チップに内蔵された整合用の素子によって制限されます。この遮断周波数は、外付けの素子によって適宜低くすることができます。ただし、値の低い固定DC同相入力電圧と値の高いオープン・コレクタDC同相出力バイアス点の間で変換が必要なので、DC結合動作は実用的ではありません。

テスト回路A

図1に示すテスト回路Aは、標準的なシングルエンドの50Ωテスト機器でLTC6432-15を評価できるように設計されています。このテスト回路により、設計者は差動動作時のデバイスの性能を検証できます。この評価用回路には、最低限の外付け部品しか必要ありません。LTC6432-15は非常に広い帯域幅で動作するため、評価用のテスト回路も広帯域幅動作向けに最適化されています。当然、より帯域幅の狭いアプリケーションでは、回路のさらなる最適化が可能です。

このデバイスは最適な性能を得るために内部DCバイアスが印加されているため、入力と出力にDC阻止コンデンサが必要です。また、適切な周波数特性のチョークとデカップリング・コンデンサにより、RF出力ノード(+OUTおよび–OUT)にDCバイアスを供給する必要があります。デバイスのいずれかのV_{CC}ピンには、5V電源を接続します。NFILT1およびNFILT2に接続している2個のノイズ・フィルタリング・コンデンサ(の他端)をグランドに接続して、20MHzより低い周波数のノイズを抑えます。更に、+FDBKと+OUTの間および–FDBKと–OUTの間に1μFのコンデンサを接続して、20MHzより低い周波数でのインピーダンスを整合させます。

1μFと350Ωを並列接続した推奨の安定回路網の部品を追加して、低周波数での安定性を確保しました。低周波数(<100kHz)での性能を向上するには、容量1μFを大きくします。ただし、設計者は、低周波数におけるインピーダンスが不安定化を引き起こさないことを確認する必要があります。

前述したように、LTC6432-15は帯域幅がきわめて広いデバイスです。その帯域幅は、ほとんどの場合、周辺の受動部品によって制限されます。DC2496A評価ボードは、バラン・トランスと出力回路網を置き換えることにより、LTC6432-15の全帯域幅での特性評価が可能になるよう設計されています。この平衡型アンプ回路は、テスト回路Aを複製したものです。この回路は、シングルエンド50Ωアンプの要件に好都合で、驚くほどの広帯域で動作します。この平衡型回路と適切な周波数特性のバラン・トランスを使用して、このデータシートの「AC電気的特性」に記載された相互変調性能と高調波性能を達成できます。LTC6432-15は、優れた相互変調性能以外に、印象的な2次高調波抑制能力を備えています。したがって、2次高調波を除去できないマルチオクターブ・アプリケーションに最適です。

この平衡型回路の例では、Mini-Circuits製の1:2のバラン・トランスを2個使用しています。バラン・トランスの選択基準は、その帯域幅と周波数のオプションです。表2を参照してください。これらのバラン・トランスのペア(バック・トゥ・バック)は、損失が1.5dB未満であるため、このレベルの性能低下は最小限に抑えられます。1:2の任意のバラン・トランスをLTC6432-15と組み合わせて平衡型アンプを作成することができますが、バラン・トランスが回路の直線性を低下させないよう注意する必要があります。

オプションの入力安定回路網が必要なのは、バラン・トランスの帯域幅が100kHzより低い周波数に達する場合だけです。この安定回路網は、LTC6432-15の入力に配置される受動素子の包括的な保護回路として回路内に組み込まれています。低周波数でのデバイスの性能低下は、1μFコンデンサの値を増やすことで軽減できます。

アプリケーション情報

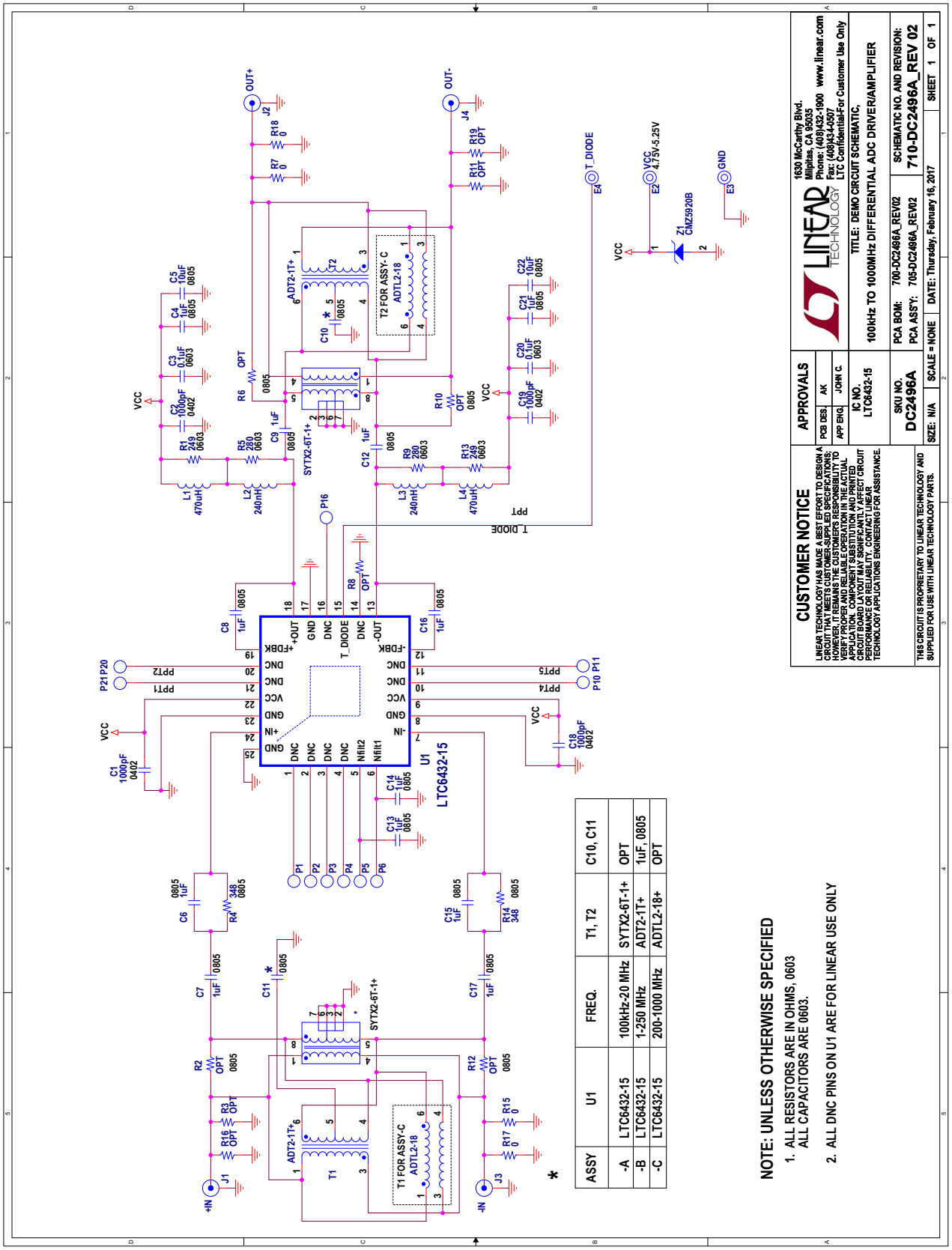


図 2. DC2496A 平衡型アンプ回路、50Ω入力および50Ω出力

643215f

アプリケーション情報

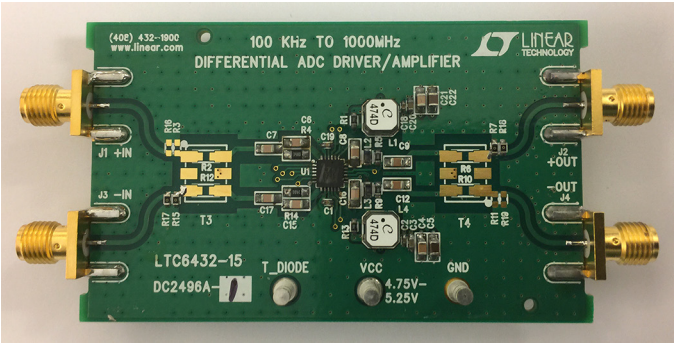


図3. バラン・トランスを装着していないDC2496Aの上面

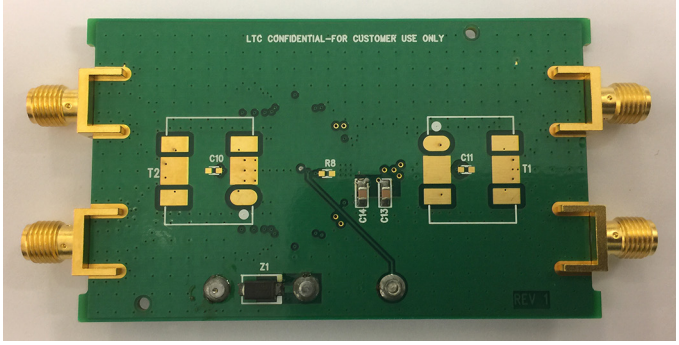


図4. バラン・トランスを装着していないDC2496Aの裏面

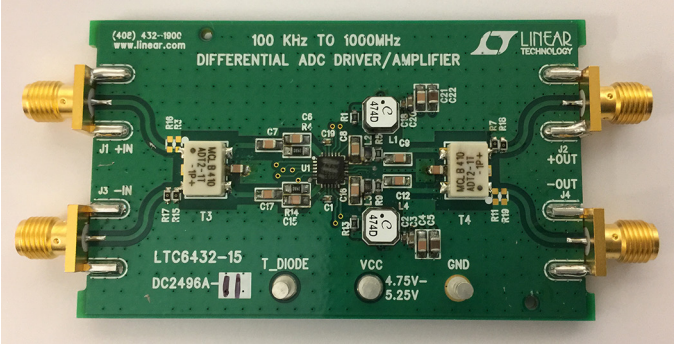


図5. バラン・トランスを装着したDC2496Aの上面

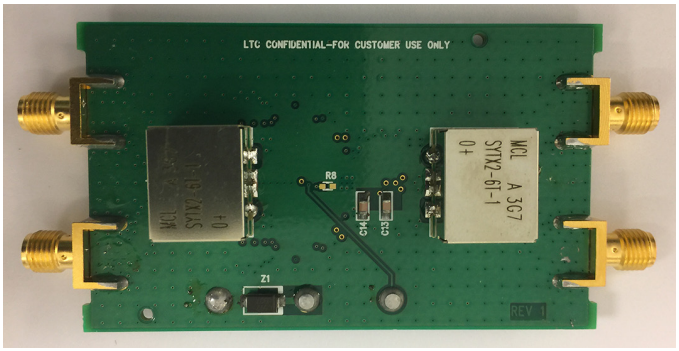


図6. バラン・トランスを装着したDC2496Aの裏面

表2. 目標周波数と2:1推奨バラン・トランス

周波数帯域 (MHz)	モデル番号	メーカー
0.1 to 20	SYTX2-6T-1+	Mini-Circuits www.minicircuits.com
1 to 250	ADT2-1T+	
20 to 400	ADT2-IT-1P+	
200 to 950	ADTL2-18+	

DC2496Aは、幅広いアプリケーションに対応する多機能性が得られるように設計されています。DC2496A PCBの上面と裏面の両方にバラン・トランスの取り付け場所があります。詳細については、図3〜図6を参照してください。実装面積の小さいADTX2-Xバラン・トランスは表面に実装できるのに対して、大型のSYTX2-6Tバラン・トランスは裏面に実装することができます。各周波数範囲での推奨のバラン・トランスを表2に示します。あるいは、T3とT4の両端に0Ωのジャンパを接続することにより、回路を差動で動作させることもできます。

以下のグラフは、選択したバラン・トランスごとの小信号性能の結果を示しています。詳細な結果と動作の詳細は、『DC2496A Quick Start Guide』に記載されています。

LTC6432-15は差動出力で直線性が高いので、高分解能A/Dコンバータの要求の厳しい差動入力を駆動する最適な解決策になります。A/Dコンバータを駆動する推奨回路を図11に示します。入力と出力の両方がAC結合されています。入力に1:2のバラン・トランスが挿入されているので、シングルエンドの50Ω入力が可能です。出力インピーダンスは100Ωの差動です。ただし、1:1のバラン・トランスを出力に追加して、同相信号を抑えます。この後段にローパス・フィルタが接続されているので、A/Dコンバータに入力されるノイズが制限されます。

アプリケーション情報

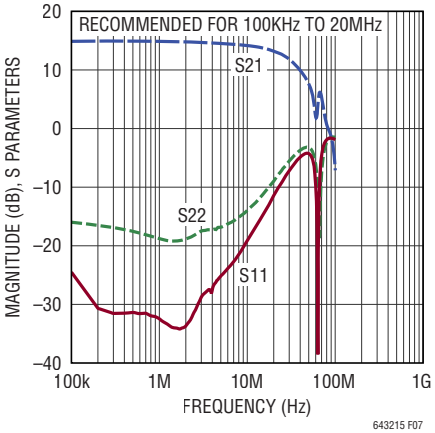


図7. SYTX2バラン・トランス装着時のDC2496A

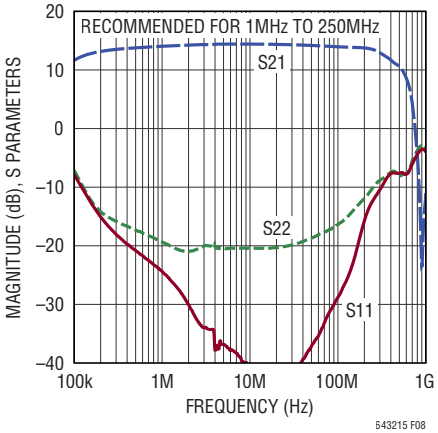


図8. ADT2-1Tバラン・トランス装着時のDC2496A

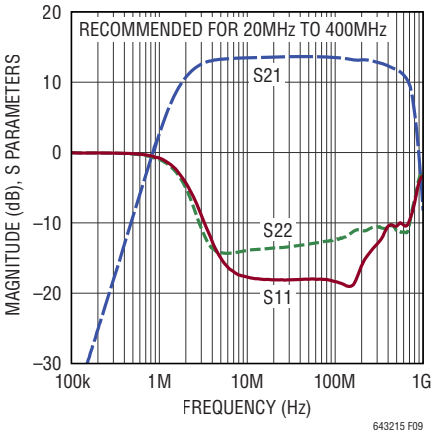


図9. ADT2-1T-1Pバラン・トランス装着時のDC2496A

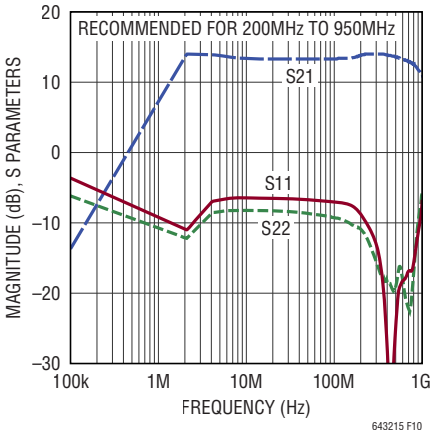


図10. ADTL2-18バラン・トランス装着時のDC2496A

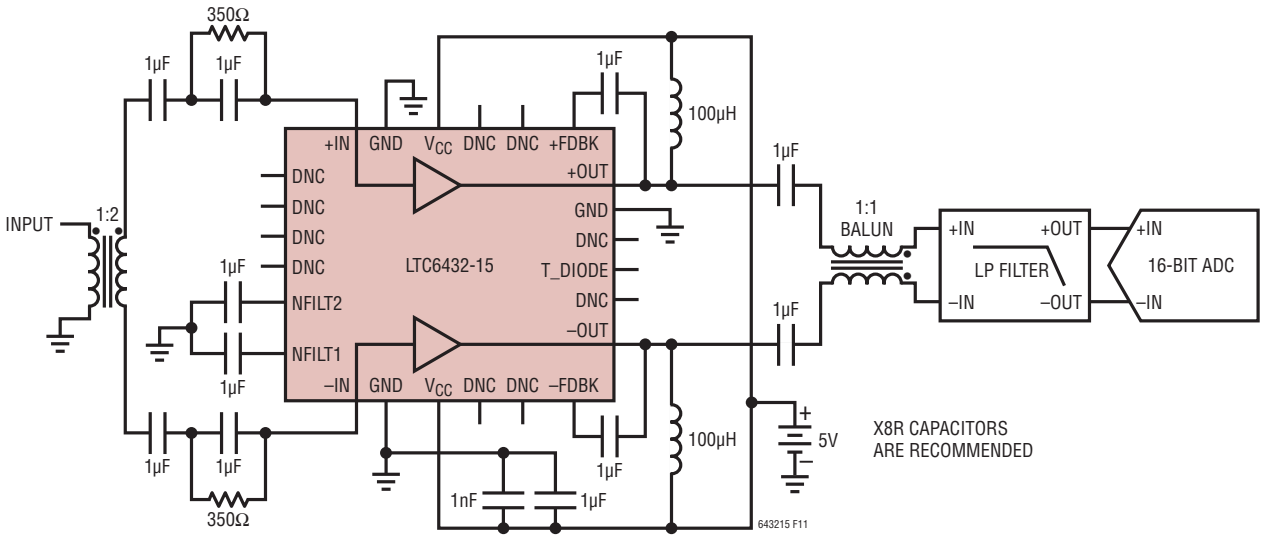


図11.

差動Sパラメータ

5V、Z_{DIFF} = 100Ω、T_{CASE} = 30°C、パッケージ・ピンまでディエンベッド済み、+FDBKとOUT⁺の間に1μFのコンデンサ、–FDBKとOUT⁻の間に1μFのコンデンサを接続。DD：差動入力/差動出力。

周波数 (Hz)	$S11_{DD}$ (Mag)	$S11_{DD}$ (Ph)	$S21_{DD}$ (Mag)	$S21_{DD}$ (Ph)	$S12_{DD}$ (Mag)	$S12_{DD}$ (Ph)	$S22_{DD}$ (Mag)	$S22_{DD}$ (Ph)	GTU (Max)	安定性 (k)
1.00E+05	–24.65	213.98	16.01	181.44	–18.97	1.08	–33.32	108.18	16.03	1.05
1.16E+05	–24.79	207.23	16.02	181.17	–18.89	1.05	–33.33	111.81	16.04	1.05
1.32E+05	–25.2	204.3	16.01	180.97	–18.89	1.53	–35.44	114.82	16.03	1.05
1.53E+05	–25.39	202.21	16.02	180.79	–18.74	1.31	–35.78	107.24	16.03	1.05
1.75E+05	–25.57	196.89	16	180.63	–18.97	2.09	–35.36	105.24	16.02	1.06
2.00E+05	–25.79	195.49	16.01	180.6	–18.86	1.12	–36.06	105.2	16.02	1.05
2.31E+05	–26.17	190.78	16	180.36	–18.92	1.28	–39.79	108.96	16.01	1.05
2.62E+05	–25.82	190.86	16	180.36	–18.94	0.73	–39.71	110.15	16.01	1.06
3.05E+05	–25.98	190.11	16.01	180.23	–18.85	0.79	–38.61	109.37	16.02	1.05
3.47E+05	–26.23	190.65	15.99	180.21	–18.98	0.85	–40.21	103.4	16	1.06
4.01E+05	–26.45	185.6	16	180.09	–18.84	0.86	–42.42	119.95	16.01	1.05
4.59E+05	–26.45	188.23	16	179.95	–18.91	0.84	–39.93	116.1	16.01	1.05
5.25E+05	–26.58	185.06	15.98	179.99	–18.79	–0.13	–41.67	99.54	15.99	1.05
6.06E+05	–26.29	183.94	15.98	179.93	–18.77	0.66	–46.44	115.06	15.99	1.05
6.88E+05	–26.23	181.89	15.98	179.89	–18.91	0.03	–42.61	121.63	15.99	1.06
7.99E+05	–26.37	181.41	15.98	179.92	–18.98	0.55	–43.66	121.57	15.99	1.06
9.10E+05	–26.08	180.72	15.97	179.86	–18.92	0.1	–43.9	107.29	15.98	1.06
1.05E+06	–26.42	180.43	15.96	179.75	–18.81	0.74	–44.98	111.22	15.97	1.05
1.20E+06	–26.64	182.6	15.96	179.82	–18.87	1.49	–48.41	89.98	15.97	1.06
1.38E+06	–26.64	179.74	15.96	179.8	–18.92	0.32	–45.69	70.77	15.97	1.06
1.59E+06	–26.27	180.38	15.96	179.62	–18.99	0.92	–46.98	70.78	15.97	1.06
1.80E+06	–26.84	178.66	15.94	179.67	–18.81	0.58	–46.36	39.09	15.95	1.05
2.10E+06	–27.03	179.86	15.94	179.66	–18.83	–0.31	–47.02	79.31	15.95	1.05
2.39E+06	–26.96	179.61	15.95	179.56	–18.68	0.06	–48.54	104.5	15.96	1.05
2.76E+06	–26.59	176.02	15.93	179.6	–18.82	–0.07	–45.61	39.58	15.94	1.05
3.16E+06	–27.18	175.48	15.95	179.52	–18.82	0.47	–50.75	6.16	15.95	1.05
3.62E+06	–27.27	176.96	15.93	179.52	–18.88	–1.04	–51.57	45.5	15.94	1.06
4.17E+06	–27.17	180.85	15.92	179.31	–18.78	–0.91	–47.24	56.08	15.93	1.05
4.73E+06	–27.01	177.52	15.93	179.38	–18.85	0.12	–51.03	–31.55	15.93	1.06
5.50E+06	–27.27	176.8	15.91	179.34	–18.87	0.02	–55.12	2.13	15.92	1.06
6.26E+06	–27.18	178.74	15.92	179.25	–18.75	–0.77	–63.87	–30.58	15.93	1.05
7.23E+06	–26.73	178.6	15.92	179.23	–18.89	–1.44	–50.17	–9.92	15.92	1.06
8.29E+06	–27.28	178.11	15.91	179.03	–18.78	–0.48	–51.41	12.11	15.92	1.05
9.48E+06	–27.26	179.63	15.92	179.01	–18.88	–0.56	–52.35	–41.82	15.93	1.06
1.09E+07	–27.26	179.73	15.91	178.89	–18.86	–0.95	–49.86	–24.68	15.92	1.06
1.24E+07	–27.21	180.03	15.92	178.77	–18.88	–1	–50.43	–51.11	15.92	1.06
1.44E+07	–27.13	181.01	15.91	178.58	–18.88	–1.13	–48.02	–52.74	15.92	1.06
1.64E+07	–27.37	179.77	15.91	178.43	–18.87	–1.23	–45.4	–49.5	15.92	1.06
1.90E+07	–27.4	180.64	15.91	178.21	–18.87	–1.36	–44.79	–59.22	15.91	1.06

差動Sパラメータ

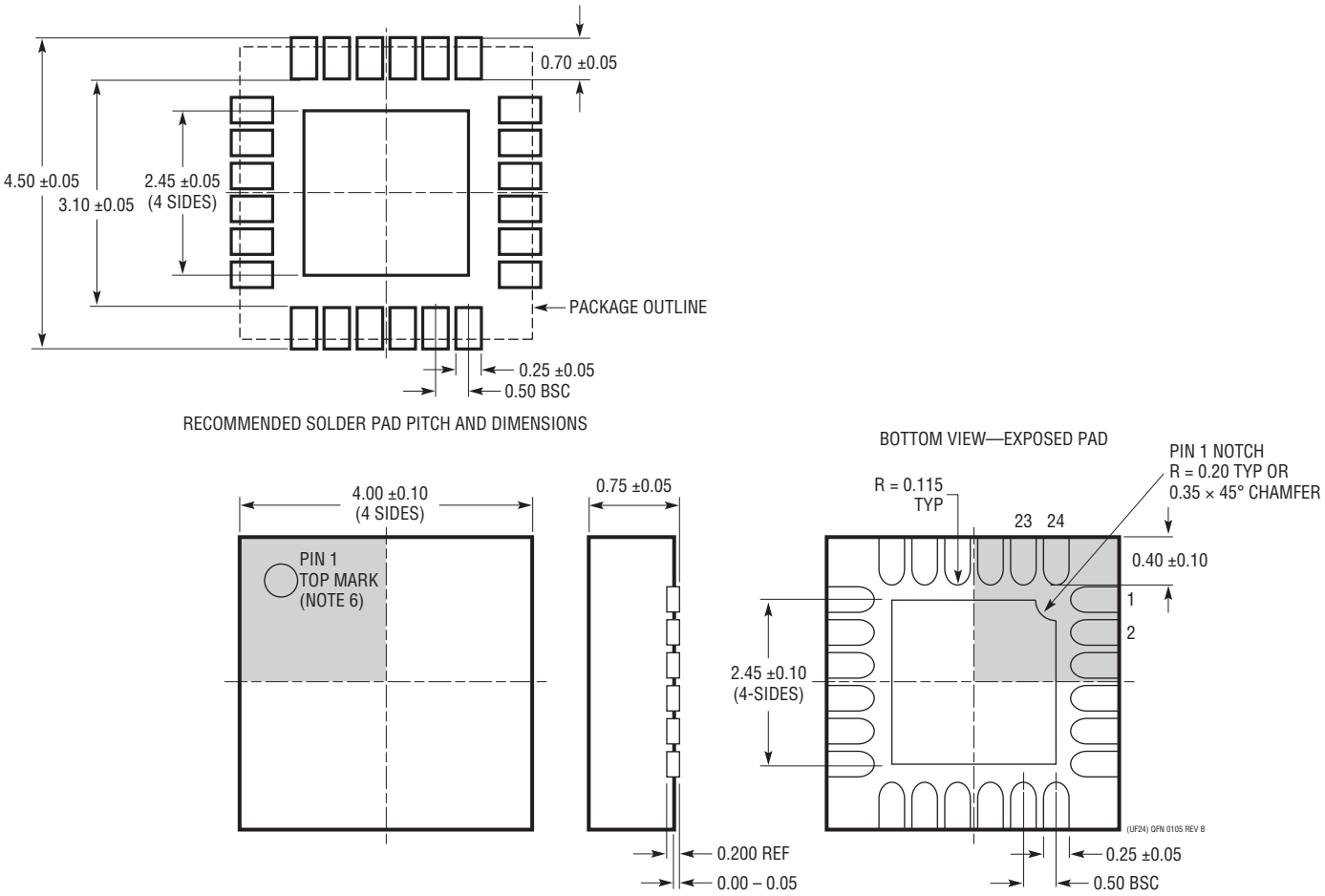
5V、Z_{DIFF} = 100Ω、T_{CASE} = 30°C、パッケージ・ピンまでディエンベッド済み、+FDBKとOUT⁺の間に1μFのコンデンサ、–FDBKとOUT⁻の間に1μFのコンデンサを接続。DD：差動入力/差動出力。

周波数 (MHz)	$S11_{DD}$ (Mag)	$S11_{DD}$ (Ph)	$S21_{DD}$ (Mag)	$S21_{DD}$ (Ph)	$S12_{DD}$ (Mag)	$S12_{DD}$ (Ph)	$S22_{DD}$ (Mag)	$S22_{DD}$ (Ph)	GTU (Max)	安定性 (k)
2.17E+07	–27.32	181.3	15.9	177.93	–18.88	–1.67	–42.22	–52.54	15.91	1.06
2.49E+07	–27.12	181.43	15.9	177.69	–18.85	–1.99	–41.72	–64.62	15.91	1.06
2.87E+07	–26.96	181.05	15.9	177.36	–18.86	–2.43	–40.84	–61.81	15.91	1.06
3.26E+07	–27.24	182.44	15.89	177.04	–18.86	–2.53	–39.61	–70.18	15.9	1.06
3.78E+07	–26.86	183.1	15.89	176.6	–18.89	–3.1	–38.18	–68.88	15.9	1.06
4.31E+07	–26.76	182.65	15.9	176.13	–18.86	–3.54	–37.65	–74.32	15.91	1.06
4.98E+07	–26.62	181.26	15.89	175.61	–18.91	–3.78	–35.95	–76.76	15.9	1.06
5.70E+07	–26.75	181.06	15.89	175	–18.91	–4.63	–34.6	–83.01	15.9	1.06
6.52E+07	–26.95	182.92	15.9	174.31	–18.9	–5.13	–33.59	–87.34	15.91	1.06
7.53E+07	–26.88	179.75	15.9	173.46	–18.92	–6.03	–32.99	–86.88	15.91	1.06
8.54E+07	–26.47	180.29	15.9	172.59	–18.95	–6.61	–31.62	–89.71	15.91	1.06
9.92E+07	–26.82	179.69	15.91	171.39	–18.92	–7.57	–30.3	–97.21	15.92	1.06
1.13E+08	–26.63	178.99	15.92	170.17	–18.95	–8.7	–29.22	–95.47	15.93	1.06
1.31E+08	–26.88	176.87	15.92	168.6	–18.96	–9.88	–28.31	–100.54	15.94	1.06
1.50E+08	–26.83	177.15	15.94	166.88	–18.96	–11.16	–27.4	–104.6	15.95	1.06
1.71E+08	–27	176.62	15.95	164.91	–18.96	–13.01	–26.82	–107.66	15.97	1.06
1.97E+08	–27.59	176.01	15.96	162.38	–18.96	–14.59	–26.14	–110.04	15.97	1.06
2.24E+08	–27.5	179.18	15.96	159.78	–18.94	–16.96	–25.69	–111.52	15.98	1.05
2.60E+08	–27.45	180.64	15.93	156.29	–18.97	–19.81	–25.41	–112.18	15.95	1.06
2.96E+08	–27.43	181.86	15.88	152.81	–18.97	–22.79	–24.98	–108.99	15.9	1.06
3.42E+08	–27	182.3	15.8	148.49	–19	–26.46	–24.35	–103.45	15.82	1.06
3.92E+08	–26.74	180.54	15.7	144	–19.06	–30.32	–22.82	–96.37	15.73	1.07
4.49E+08	–26.64	178.86	15.59	139.1	–19.17	–34.98	–20.83	–92.76	15.64	1.07
5.18E+08	–27.17	178.07	15.46	133.25	–19.27	–39.99	–18.56	–92.28	15.53	1.08
5.88E+08	–27.89	179.84	15.37	127.38	–19.43	–45.32	–16.49	–94.9	15.48	1.09
6.82E+08	–28.41	192.17	15.23	119.35	–19.65	–52.66	–14.25	–100.15	15.4	1.09
7.77E+08	–27.7	208.65	15.07	111.07	–19.84	–59.66	–12.39	–106.24	15.34	1.09
8.98E+08	–24.34	220.03	14.89	100.45	–20.16	–68.72	–10.43	–114.78	15.32	1.09
1.03E+09	–20.91	217.95	14.59	89.13	–20.53	–78.35	–8.69	–124.05	15.25	1.07
1.18E+09	–17.61	208.58	14.14	75.71	–21.11	–89.5	–7.1	–134.83	15.16	1.05
1.36E+09	–14.62	192.85	13.4	59.47	–21.9	–103.24	–5.56	–148.41	14.96	1.02
1.54E+09	–12.38	175.97	12.41	45.07	–22.92	–115.67	–4.41	–161.86	14.63	1.01
1.79E+09	–10.26	150.16	11.29	29.07	–24.47	–130.06	–3.34	179.45	14.42	1.01
2.04E+09	–8.89	126.71	10.6	12.81	–25.73	–143.95	–2.83	161.69	14.4	1.02
2.36E+09	–7.68	98.74	9.25	354.9	–27.3	–157.95	–2.67	139.37	13.44	1.28
2.70E+09	–6.66	71.35	8.02	336.79	–29.27	–174.25	–2.8	116.2	12.31	1.86
3.09E+09	–5.78	43.7	7.98	310.66	–30.89	166.1	–3.19	92.85	12.16	2.35
3.56E+09	–5.28	15	5.73	281.01	–34.09	137.29	–3.99	66.89	9.47	5.21

パッケージ

最新のパッケージ図は、http://www.linear-tech.co.jp/product/LTC6432-15#packaging を参照してください。

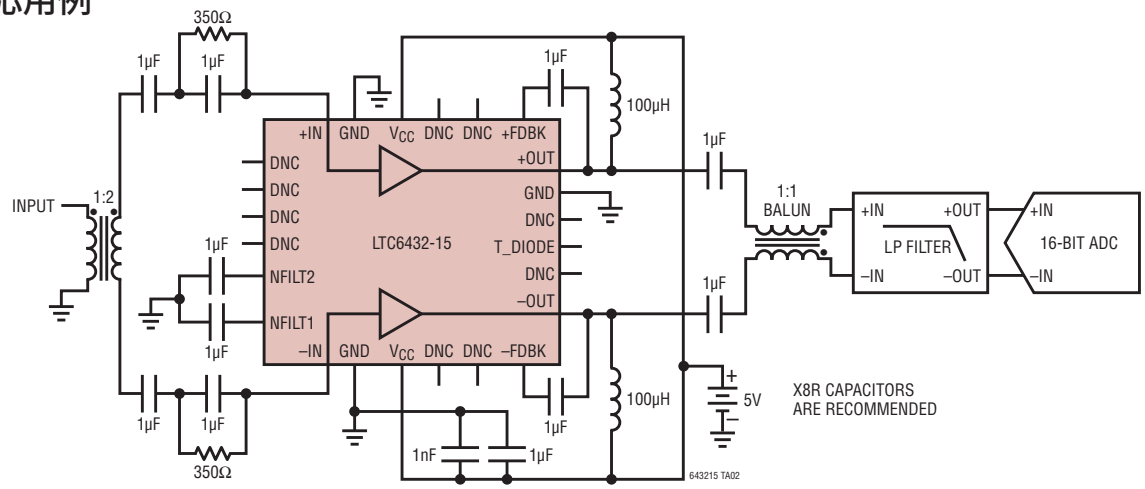
UF Package
24-Lead Plastic QFN (4mm × 4mm)
(Reference LTC DWG # 05-08-1697 Rev B)



注記：
1. 図は JEDEC のパッケージ外形 MO-220 のバリエーション（WGGD-X）に含めるよう提案されている（承認待ち）
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
   モールドのバリは（もしあれば）各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

リニアテクノロジー・コーポレーションがここで提供する情報は正確かつ信頼できるものと考えておりますが、その使用に関する責務は一切負いません。また、ここに記載された回路結線と既存特許とのいかなる関連についても一切関知いたしません。なお、日本語の資料はあくまでも参考資料です。訂正、変更、改版に追従していない場合があります。最終的な確認は必ず最新の英語版データシートでお願いいたします。

標準的応用例



関連製品

製品番号	概要	注釈
固定利得IFアンプ/ADCドライバ		
LTC6430-20	100Ω差動20dB利得ブロックIFアンプ	NF:2.9dB(20MHz〜2GHz)、利得:20.8dB、OIP3:51dBm @240MHz(100Ω差動負荷)
LTC6431-20	50Ω 20dB利得ブロックIFアンプ	LTC6430-20のシングルエンド・バージョン、利得:20.8dB、OIP3:46.2dBm @240MHz(50Ω負荷)
LTC6431-15	50Ω 15dB利得ブロックIFアンプ	LTC6430-15のシングルエンド・バージョン、利得15.5dB、OIP3 = 47dBm @240MHz(50Ω負荷)
LTC6430-15	100Ω差動15dB利得ブロックIFアンプ	NF:3.3dB(20MHz〜2GHz)、利得:15.5dB、OIP3:50dBm @240MHz(100Ω差動負荷)
LTC6417	1.6GHz、低ノイズ、優れた直線性を備えた差動バッファ/ADCドライバ	OIP3 = 41dBm @ 300MHz、50Ω差動出力を駆動可能、高速の電圧クランプにより後段回路を保護
LTC6400-8/LTC6400-14/LTC6400-20/LTC6400-26	1.8GHz、低ノイズ、低歪み、差動ADCドライバ	IM3:–71dBc(240MHz、2V_{P-P}の合成信号)、I_S = 90mA、A_V = 8dB、14dB、20dB、26dB
LTC6401-8/LTC6401-14/LTC6401-20/LTC6401-26	1.3GHz、低ノイズ、低歪み、差動ADCドライバ	IM3:–74dBc(@140MHz、2V_{P-P}の合成信号)、I_S = 50mA、A_V = 8dB、14dB、20dB、26dB
LTC6433-15	50Ω、15dB低周波数の利得ブロック	OIP3 = 52dBm @1MHz、LTC6432-15のシングルエンド・バージョン
可変利得IFアンプ/ADCドライバ		
LTC6412	800MHz、31dBレンジのアナログ制御VGA	OIP3 = 35dBm @240MHz、連続調整可能な利得制御
ベースバンド差動アンプ		
LTC6409	1.1nV/√Hz単電源差動アンプ/ADCドライバ	SFDR = 88dB @100MHz、ACまたはDC結合入力
LTC6419	3GHzレール・トゥ・レール入力差動アンプ/ADCドライバ	IM3:-65dBc @50MHz、2V_{P-P}コンポジット、レール・トゥ・レール入力、eN = 1.6nV√Hz、18mA
高速ADC		
LTC2208/LTC2209	16ビット、13Msps/160Msps ADC	ノイズ・フロア:74dBFS、SFDR > 89dB @140MHz、2.25V_{P-P}入力
LTC2259-16	16ビット、80Msps超低消費電力ADC	ノイズ・フロア:72dBFS、SFDR > 82dB @140MHz、2.00V_{P-P}入力
LTC2160/LTC2161	16ビット、25Msps/40Msps/60Msps低消費電力ADC	ノイズ・フロア:76.2dBFS、SFDR > 84dB @140MHz、2.00V_{P-P}入力
LTC2155-14/LTC2156-14/LTC2157-14/LTC2158-14	14ビット、170Msps/210Msps/250Msps/310Msps ADC 2チャネル	ノイズ・フロア:69dBFS、SFDR > 80dB @140MHz、1.50V_{P-P}入力、入力帯域幅 >1GHz
LTC2216	16ビット、80Msps ADC	ノイズ・フロア:79dBFS、SFDR > 91dB @140MHz、75V_{P-P}入力

リニアテクノロジー株式会社
〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp/LTC6432-15
LT0417 • PRINTED IN JAPAN
© LINEAR TECHNOLOGY CORPORATION 2017