

特長

- 統合した利得: $\pm 0.1\text{dB}$
- 統合した位相: 100MHz で $\pm 0.2^\circ$
- チャンネルの分離: 100MHz で 80dB
- 1.3GHz の -3dB 帯域幅、 10V/V (20dB) の固定利得
- IMD_3 : 100MHz 、 $2\text{V}_{\text{p-p}}$ で -76dBc
- 等価 OIP_3 : 100MHz で 42dBm
- 内部オペアンプ・ノイズ: $1\text{nV}/\sqrt{\text{Hz}}$
- ノイズフィギュア: 6.2dB
- 差動入出力
- レール・トゥ・レール出力振幅
- 消費電流: 40mA (120mW) / アンプ
- 調整可能な出力同相電圧: $1\text{V} \sim 1.6\text{V}$
- DC結合またはAC結合動作
- 20ピン $3\text{mm} \times 4\text{mm} \times 0.75\text{mm}$ QFNパッケージ

アプリケーション

- 差動ADCドライバ
- シングルエンドから差動への変換
- IFサンプリング (ダイバシティ) レシーバ
- 広帯域I/Qアンプ
- 衛星通信

概要

LTC[®]6421-20 は、DC ~ 140MHz の信号を処理するためのデュアル高速差動アンプです。このデバイスは、低ノイズ、低歪みで、12、14 および 16 ビット ADC をドライブするために特別に設計されていますが、汎用広帯域利得ブロックとしても使用できます。

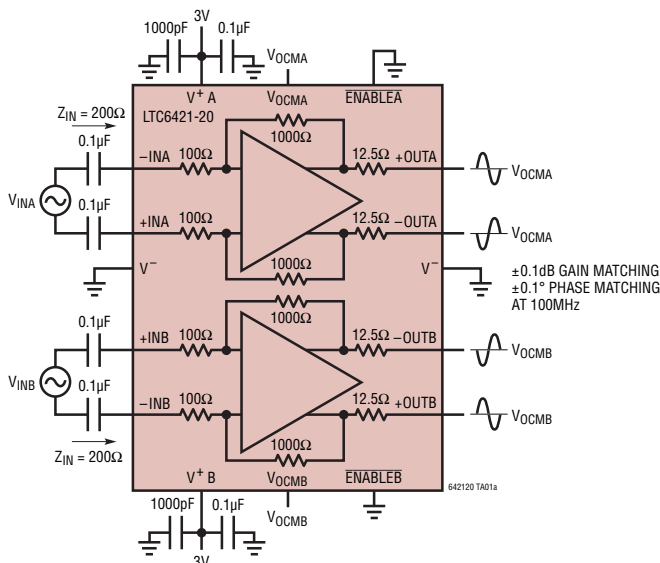
LTC6421-20 は使いやすい設計で、最小限のサポート回路しか必要としません。出力同相電圧は、入力と関係なく外部ピンを使用して設定され、多くのアプリケーションにおいてトランスや AC 結合コンデンサが不要です。利得は 20dB (10V/V) に内部設定されます。

LTC6421-20 は IF 利得ブロックやトランスを使用する代替ソリューションに比べて、実装面積と消費電力を節減します。LTC6421-20 は小型の 20ピン $3\text{mm} \times 4\text{mm}$ QFN パッケージで供給され、 $-40^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で動作します。

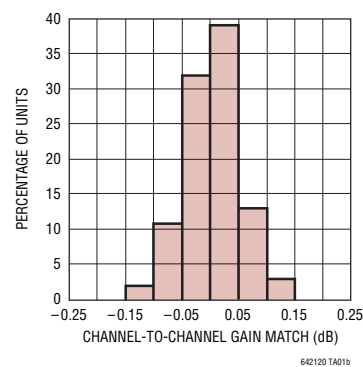
LT、LTC、LTM、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。他の全ての商標はそれぞれの所有者に所有権があります。

標準的応用例

出力同相バイアス付きの統合したデュアル・アンプ



利得整合の分布



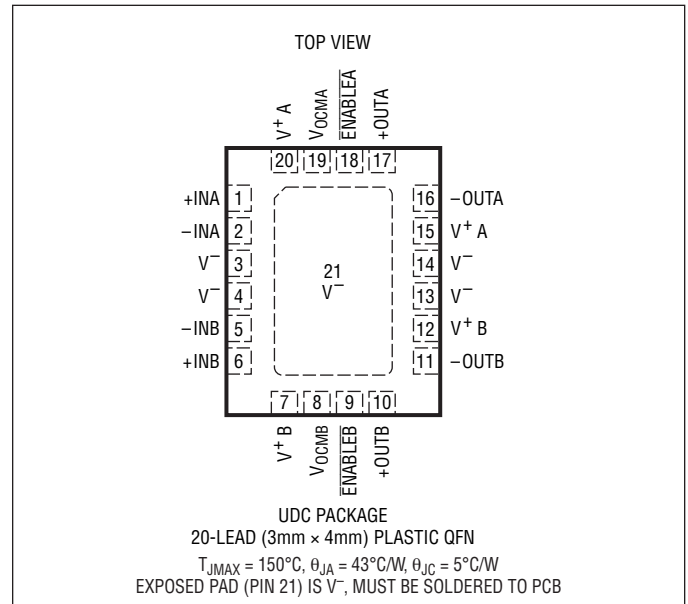
LTC6421-20

絶対最大定格

(Note 1)

電源電圧 ($V^+ \sim V^-$)	3.6V
入力電流 (Note 2)	$\pm 10\text{mA}$
動作温度範囲 (Note 3)	$-40^\circ\text{C} \sim 85^\circ\text{C}$
規定温度範囲 (Note 4)	$-40^\circ\text{C} \sim 85^\circ\text{C}$
保存温度範囲	$-65^\circ\text{C} \sim 150^\circ\text{C}$
最大接合部温度	150°C
出力短絡時間	無期限

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LTC6421CUDC-20#PBF	LTC6421CUDC-20#TRPBF	LDDN	20-Lead (3mm x 4mm) Plastic QFN	0°C to 70°C
LTC6421IUDC-20#PBF	LTC6421IUDC-20#TRPBF	LDDN	20-Lead (3mm x 4mm) Plastic QFN	-40°C to 85°C

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。*温度等級は出荷時のコンテナのラベルで識別されます。鉛ベースの非標準仕上げの製品の詳細については、弊社へお問い合わせください。

鉛フリー製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

SELECTOR GUIDE

製品番号		利得 (dB)	利得 (V/V)	Z_{IN} (差動) (Ω)	説明
シングル	デュアル				
LTC6400-8		8	2.5	400	低歪み
LTC6400-14		14	5	200	低歪み
LTC6400-20	LTC6420-20	20	10	200	低歪み
LTC6400-26		26	20	50	低歪み
LTC6401-8		8	2.5	400	低消費電力
LTC6401-14		14	5	200	低消費電力
LTC6401-20	LTC6421-20	20	10	200	低消費電力
LTC6401-26		26	20	50	低消費電力

DC 電気的特性 ● は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。
 注記がない限り、 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $+IN = -IN = V_{\text{OCM}} = 1.25\text{V}$ 、 $\text{ENABLE} = 0\text{V}$ 、 R_L なし。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
入出力特性							
G_{DIFF}	Gain	$V_{\text{IN}} = \pm 100\text{mV}$ Differential	●	19.6	20	20.4	dB
ΔG	Gain Matching	Channel-to-Channel	●		± 0.1	± 0.25	dB
TC_{GAIN}	Gain Temperature Drift	$V_{\text{IN}} = \pm 100\text{mV}$ Differential	●		0.0015		dB/ $^\circ\text{C}$
V_{SWINGMIN}	Output Swing Low ($V_{\text{OCM}} = 1.5\text{V}$)	Each Output, $V_{\text{IN}} = \pm 400\text{mV}$ Differential	●		0.1	0.25	V
V_{SWINGMAX}	Output Swing High ($V_{\text{OCM}} = 1.5\text{V}$)	Each Output, $V_{\text{IN}} = \pm 400\text{mV}$ Differential	●	2.75	2.9		V
$V_{\text{OUTDIFFMAX}}$	Maximum Differential Output Swing		●	5	5.6		$V_{\text{P-P}}$
I_{OUT}	Output Current Drive	$2V_{\text{P-P, OUT}}$ (Note 10)	●	10			mA
V_{OS}	Input Offset Voltage	Differential	●	-2	± 0.4	2	mV
TCV_{OS}	Input Offset Voltage Drift	Differential	●		1.4		$\mu\text{V}/^\circ\text{C}$
I_{VRMIN}	Input Common Mode Voltage Range, MIN		●			1	V
I_{VRMAX}	Input Common Mode Voltage Range, MAX		●	1.6			V
R_{INDIFF}	Input Resistance (+IN, -IN)	Differential	●	170	200	230	Ω
ΔR_{IN}	Input Impedance Matching	Channel-to-Channel	●		± 1	± 2.5	%
C_{INDIFF}	Input Capacitance (+IN, -IN)	Differential, Includes Parasitic			1		pF
R_{OUTDIFF}	Output Resistance (+OUT, -OUT)	Differential	●	20	25	36	Ω
CMRR	Common Mode Rejection Ratio	Input Common Mode Voltage 1V to 1.6V	●	45	68		dB
出力同相電圧制御							
G_{CM}	Common Mode Gain	$V_{\text{OCM}} = 1\text{V}$ to 1.6V			1		V/V
V_{OCMMIN}	Output Common Mode Range, MIN		●			1	V
V_{OCMMAX}	Output Common Mode Range, MAX		●	1.6			V
V_{OSCM}	Common Mode Offset Voltage	$V_{\text{OCM}} = 1.25\text{V}$ to 1.5V	●	-10	± 2	10	mV
TCV_{OSCM}	Common Mode Offset Voltage Drift		●		6		$\mu\text{V}/^\circ\text{C}$
I_{VOCM}	V_{OCM} Input Current		●	-15	-3	0	μA
ENABLE\bar{x} ピン (x = A, B)							
V_{IL}	ENABLE \bar{x} Input Low Voltage		●			0.8	V
V_{IH}	ENABLE \bar{x} Input High Voltage		●	2.4			V
	ENABLE \bar{x} Input Current	ENABLE $\bar{x} \leq 0.8\text{V}$ ENABLE $\bar{x} \geq 2.4\text{V}$	● ●		1.5	± 0.5 3	μA μA
電源							
V_{S}	Operating Supply Range		●	2.85	3	3.5	V
I_{S}	Supply Current	ENABLE $\bar{x} \leq 0.8\text{V}$; per Amplifier	●		40	50	mA
I_{SHDN}	Shutdown Supply Current	ENABLE $\bar{x} \geq 2.4\text{V}$; per Amplifier, Inputs Floating	●		1	3	mA
PSRR	Power Supply Rejection Ratio (Differential Outputs)	$V^+ = 2.85\text{V}$ to 3.5V	●	55	86		dB

LTC6421-20

AC 電气的特性 ●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。
注記がない限り、 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{OCM}} = 1.25\text{V}$ 、 $\text{ENABLE} = 0\text{V}$ 、 R_L なし。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
ΔG	Gain Matching	$f = 100\text{MHz}$ (Note 9)		± 0.1	± 0.25	dB
ΔP	Phase Matching	$f = 100\text{MHz}$		± 0.2		deg
	Channel Separation (Note 8)	$f = 100\text{MHz}$		80		dB
-3dB BW	-3dB Bandwidth	$200\text{mV}_{\text{P-P, OUT}}$ (Note 6)		1.3		GHz
0.5dB BW	Bandwidth for 0.5dB Flatness	$200\text{mV}_{\text{P-P, OUT}}$ (Note 6)		250		MHz
0.1dB BW	Bandwidth for 0.1dB Flatness	$200\text{mV}_{\text{P-P, OUT}}$ (Note 6)		130		MHz
NF	Noise Figure	$R_L = 375\Omega$ (Note 5), $f = 100\text{MHz}$		6.2		dB
e_{IN}	Input Referred Voltage Noise Density	Includes Resistors (Short Inputs), $f = 100\text{MHz}$		2.2		$\text{nV}/\sqrt{\text{Hz}}$
e_{ON}	Output Referred Voltage Noise Density	Includes Resistors (Short Inputs), $f = 100\text{MHz}$		22		$\text{nV}/\sqrt{\text{Hz}}$
1/f	1/f Noise Corner			12.5		kHz
SR	Slew Rate	Differential (Note 6)		4500		$\text{V}/\mu\text{s}$
$t_{\text{S1\%}}$	1% Settling Time	$2\text{V}_{\text{P-P, OUT}}$ (Note 6)		2		ns
t_{OVR}	Overdrive Recovery Time	$1.9\text{V}_{\text{P-P, OUT}}$ (Note 6) Single Ended		7		ns
$P_{1\text{dB}}$	1dB Compression Point	$R_L = 375\Omega$ (Notes 5, 7), $f = 100\text{MHz}$		18		dBm
t_{ON}	Turn-On Time	+OUT, -OUT Within 10% of Final Values		80		ns
t_{OFF}	Turn-Off Time	I_{CC} Falls to 10% of Nominal		150		ns
-3dB BW $_{\text{VOCM}}$	V_{OCM} Pin Small Signal -3dB BW	$0.1\text{V}_{\text{P-P}}$ at V_{OCM} , Measured Single-Ended at Output (Note 6)		15		MHz
IMD ₃	3rd Order Intermodulation Distortion	$f = 100\text{MHz}$ (1MHz Spacing), $V_{\text{OUT}} = 2\text{V}_{\text{P-P}}$ Composite		-76		dBc
OIP ₃	3rd Order Output Intercept	$f = 100\text{MHz}$ (Note 7)		42		dBc
IIP ₃	3rd Order Input Intercept	$f = 100\text{MHz}$ ($Z_{\text{IN}} = 50\Omega$) $f = 100\text{MHz}$ ($Z_{\text{IN}} = 200\Omega$)		22 16		dBc dBc
HD ₂	2nd Order Harmonic Distortion	$f = 100\text{MHz}$, $V_{\text{OUT}} = 2\text{V}_{\text{P-P}}$		-74		dBc
HD ₃	3rd Order Harmonic Distortion	$f = 100\text{MHz}$, $V_{\text{OUT}} = 2\text{V}_{\text{P-P}}$		-78		dBc

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 入力ピン (+IN, -IN) は、どちらの電源へもステアリング・ダイオードで保護されている。入力がどちらかのレールを超える場合、入力電流を10mA以下に制限する。

Note 3: LTC6421C と LTC6421I は $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作温度範囲で動作することが保証されている。

Note 4: LTC6421C は $0^\circ\text{C} \sim 70^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QA サンプルングも行われぬ。LTC6421I は $-40^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。

Note 5: 入力と出力にバランスが使われている。テスト回路 A を参照。

Note 6: テスト回路 B を使って測定。各出力で $R_L = 87.5\Omega$ 。

Note 7: LTC6421-20 は出力インピーダンスが低い帰還アンプなので、A/D コンバータをドライブするとき抵抗負荷は不要。したがって、標準出力電力は非常に小さい。50 Ω の出力負荷を必要とするアンプと LTC6421-20 を比較するため、与えられた R_L をドライブしている出力電圧振幅は、あたかも 50 Ω 負荷をドライブしているかのように、OIP3 および P1dB に変換してある。この修正された変換を使うと、実際の R_L には関係なく、 $2\text{V}_{\text{P-P}}$ は定義により 10dBm に等しい。

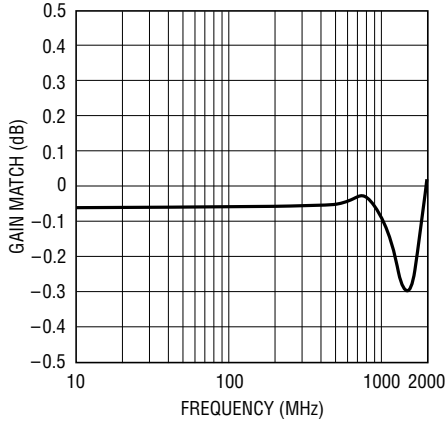
Note 8: チャンルの分離 (クロストークの逆数) は、一方の入力に信号をドライブし、他方の入力を終端して測定される。チャンネルの分離は、ドライブされるチャンネルで得られる出力信号の、ドライブされないチャンネルに対する比である。

Note 9: 製造時にはテストされない。設計により、また製造時にテストされるパラメータとの相関によって保証される。

Note 10: 出力振幅範囲は、20mA をソースまたはシンクしているときでさえ、少なくとも差動で $2\text{V}_{\text{P-P}}$ である。 $V_{\text{OCM}} = 1.5\text{V}$ でテストされる。

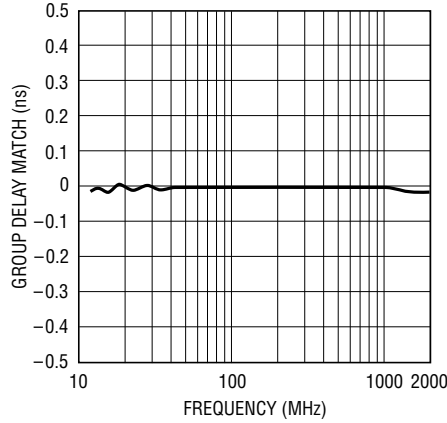
標準的性能特性

チャンネル間の利得整合と周波数



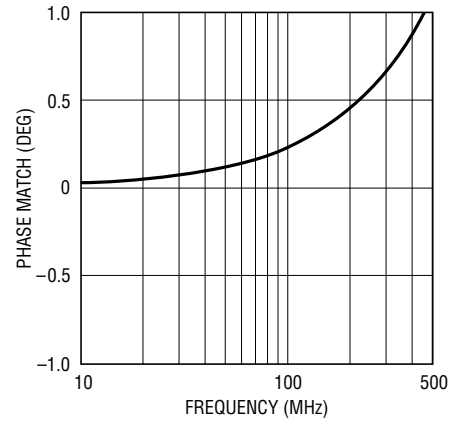
642120 G01

チャンネル間の群遅延整合と周波数



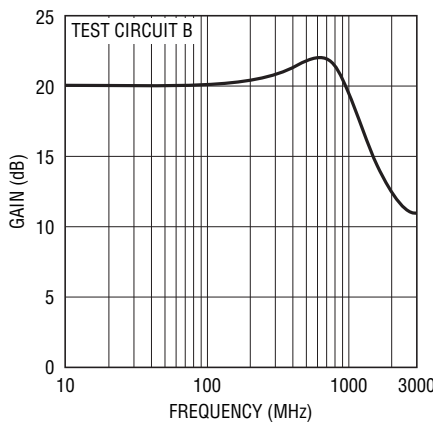
642120 G02

チャンネル間の位相整合と周波数



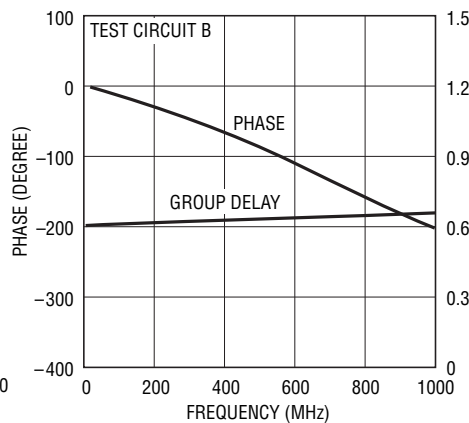
642120 G03

周波数応答



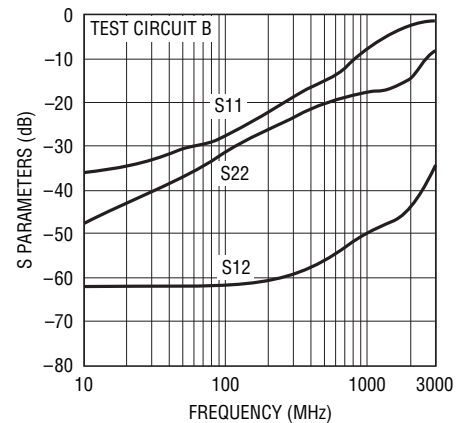
642120 G04

S21位相および群遅延と周波数



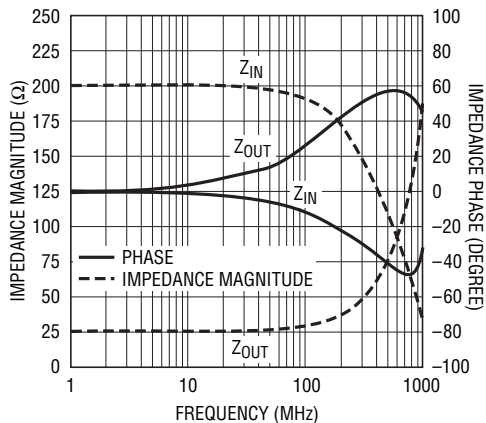
642120 G05

入力および出力の反射および逆絶縁と周波数



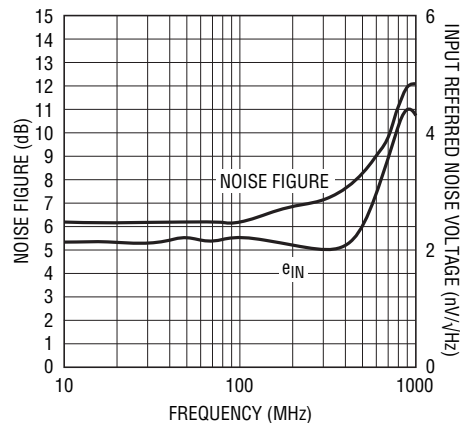
642120 G06

入力インピーダンスおよび出力インピーダンスと周波数



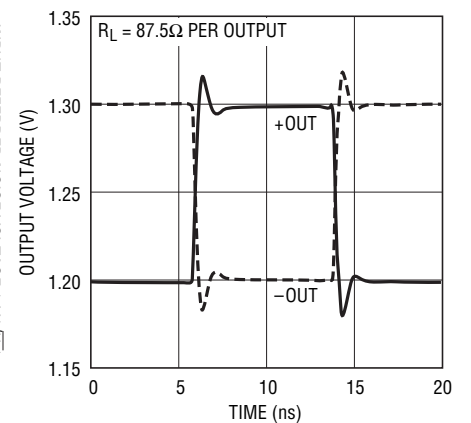
642120 G07

ノイズフィギュアおよび入力基準のノイズ電圧と周波数



642120 G08

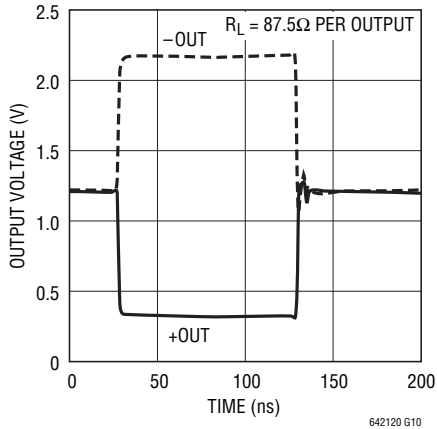
小信号過渡応答



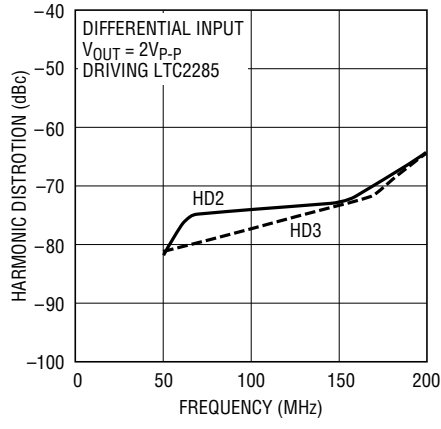
642120fb

標準的性能特性

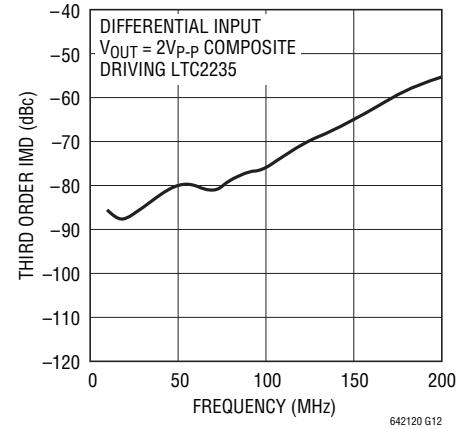
オーバードライブ過渡応答



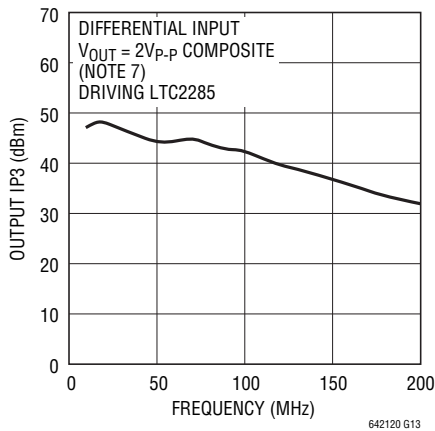
高調波歪みと周波数



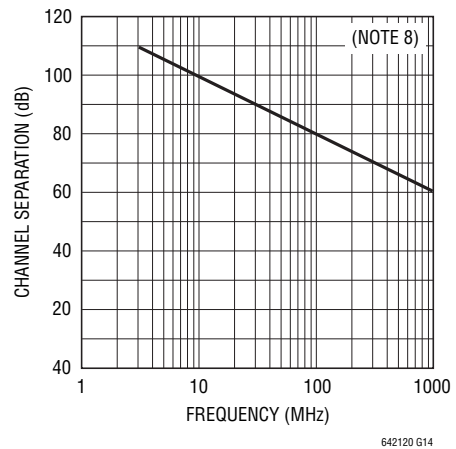
3次相互変調歪みと周波数



等価出力3次インターセプトと周波数



チャンネルの分離と周波数



ピン機能

+INA、-INA、-INB、+INB (ピン 1、2、5、6) : それぞれ A チャンネルと B チャンネルの差動入力。

V⁻ (ピン 3、4、13、14、21) : 負電源。露出パッドとともに 4 つのピン全てを同じ電圧 / グラウンドに接続する必要があります。

ENABLEA、ENABLEB (ピン 9、18) : ロジック入力。"L" にすると、アンプがイネーブルされます。"H" にすると、アンプがディスエーブルされ、低消費電力のシャットダウン・モードになり、アンプの出力が高インピーダンスになります。これらのピンは内部で分離されています。これらのピンはフロート状態のままにしないでください。

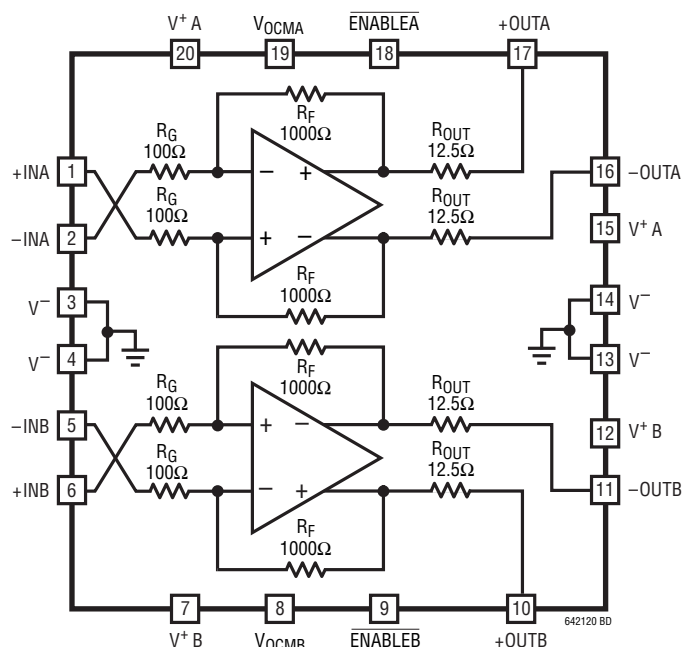
V⁺ A、V⁺ B (ピン 15、20、7、12) : 正電源 (通常は 3V または 3.3V に接続します)。A チャンネルと B チャンネルの電源ピンは内部で分離されています。できるだけピンに近づけた 1000pF と 0.1μF のコンデンサで各ピンをバイパスします。

-OUTA、+OUTA、-OUTB、+OUTB (ピン 16、17、11、10) : それぞれ A チャンネルと B チャンネルの差動出力。

VOCMA、VOCMB (ピン 19、8) : これらのピンはそれぞれのチャンネルの出力同相電圧を設定します。これらのピンは内部で分離されています。0.1μF の外部バイパス・コンデンサを推奨します。

露出パッド (ピン 21) : V⁻。露出パッドはピン 3、4、13、14 と同じ電圧 / グラウンドに接続する必要があります。

ブロック図



アプリケーション情報

回路動作

LTC6421-20 の 2 つのチャネルはそれぞれ内蔵帰還回路と出力同相電圧制御回路を備えた完全な差動アンプで構成されています。差動利得と入力インピーダンスは帰還ネットワーク内の $100\Omega/1000\Omega$ 抵抗によって設定されます。 12.5Ω の小さな出力抵抗により、多様な負荷条件にわたって回路の安定性が改善されます。

LTC6421-20 は I/O の結合方式の点で非常に柔軟性があります。入力、出力、さらに両方で AC 結合または DC 結合することができます。入力を AC 結合すると、入力の同相電圧は自動的に V_{OCM} の近くにバイアスされるので、バイアスのための外部回路は不要です。LTC6421-20 は V_{OCM} によって設定される出力同相電圧を備えているので、トランスや AC 結合用コンデンサなどの外部部品を使わずに、ADC を直接ドライブすることができます。入力信号はシングルエンドでも差動でもよく、歪み性能がわずかに違うだけです。

入力インピーダンスと整合

LTC6421-20 の差動入力インピーダンスは 200Ω です。 200Ω のソース・インピーダンスを利用できなければ、ソースのためにインピーダンスを整合させるため、差動入力をもっと低い値のインピーダンス（たとえば、 50Ω ）に終端する必要があるかもしれません。いくつかの選択肢があります。1 つの方法は差動シャント抵抗を使います（図 1）。別の方法は広帯域トランスを使います（図 2）。どちらの方法も広帯域インピーダンスを整合させます。終端抵抗またはトランスは、入力の不整合による反射を最小に抑えるため、入力ピンの近くに配置する必要があります。代わりに、周波数選択やノイズ削減のために、LTC6421-20 の入力の狭帯域インピーダンスを整合させることができます。

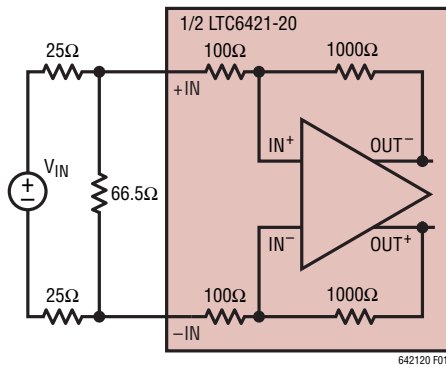


図1. シャント抵抗を使った 50Ω 差動入力インピーダンスの入力の終端

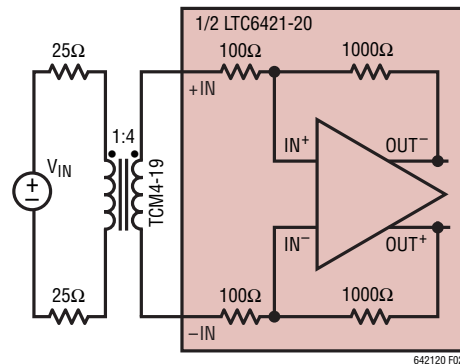


図2. 1:4 バランを使った 50Ω 差動入力インピーダンスの入力の終端

アプリケーション情報

図3を参照して、バランを使わずに、LTC6421-20をシングルエンド入力と差動出力に簡単に構成することができます。信号は整合ネットワークを通して一方の入力に与えられ、他方の入力と同じ整合ネットワークとソース抵抗に接続されます。2つの帰還経路のリターン比は等しいので、2つの出力は利得が同じであり、振幅が対称になります。一般に、シングルエンド入力のインピーダンスと終端抵抗 R_T は、 R_S 、 R_G および R_F の組み合わせで決まります。たとえば、 R_S が 50Ω のとき、 50Ω のソース・インピーダンスに整合させるには、シングルエンド入力のインピーダンスは 202Ω 、 R_T は 66.5Ω となります。

LTC6421-20は無条件に安定しています。ただし、全体の差動利得はソース・インピーダンスと負荷インピーダンスの両方から次のように影響を受けます。

$$A_V = \left| \frac{V_{OUT}}{V_{IN}} \right| = \frac{2000}{R_S + 200} \cdot \frac{R_L}{25 + R_L}$$

出力インピーダンスの整合

LTC6421-20は外部の出力インピーダンス整合なしにADCを直接ドライブすることができます。代わりに、直列抵抗またはLCネットワークによって、 25Ω の差動出力インピーダンスをもっと高い値のインピーダンス（たとえば、 50Ω ）に整合させることができます。

出力同相電圧の調節

出力同相電圧は V_{OCM} ピンによって設定されます。このピンは高インピーダンス入力です。出力同相電圧は $1V \sim 1.6V$ の範囲で V_{OCM} をトラッキングすることができます。 V_{OCM} 制御の帯域幅は標準 $15MHz$ で、 V_{OCM} ピンに接続されたローパス・フィルタによって支配され、出力での同相ノイズの発生を減らすことを目的にしています。内部同相帰還ループの $-3dB$ 帯域幅は $300MHz$ なので、同相出力電圧の攪乱の高速除去が可能です。 V_{OCM} ピンは $0.1\mu F$ のバイパス・コンデンサを使ってDCバイアス電圧に接続します。

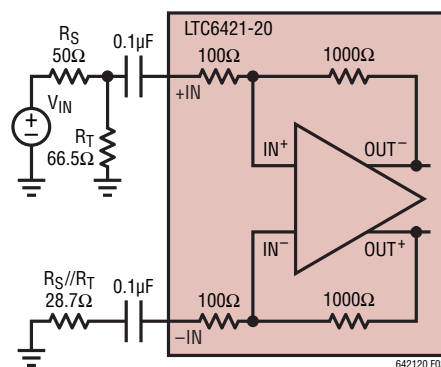


図3. シングルエンドの50Ω入力インピーダンスの入力の終端

アプリケーション情報

LTC22xx ファミリのよう A/D コンバータにインタフェースさせるときは、VOCM ピンを ADC の VCM ピンに接続することができます。

A/D コンバータのドライブ

LTC6421-20 は高速 A/D コンバータに直接インタフェースできるように特に設計されています。デュアルの 14 ビット、125Msps ADC である LTC2285 をドライブする LTC6421-20 をこのデータシートの最後のページに示します。

LTC6421-20 の VOCM ピンは LTC2285 の VCM ピンに接続されています。VCM ピンは 1.5V の DC 電圧レベルを与えます。両方の IC が同じ 3V 電源電圧から電力を供給されます。

LTC6421-20 への入力、このデータシートの「入力インピーダンスと整合」のセクションで説明されているように、多様な方法で構成することができます。LTC6421-20 の出力は ADC のアナログ入力に直接接続するか、または簡単なローパス・フィルタまたはバンドパス・フィルタを挿入して帯域外のノイズを減らすことができます。

テスト回路

LTC6421 は完全に差動の設計になっているため、また異なった特性仕様のアプリケーションで役立つように、2 つのテスト回路を使ってこのデータシートの情報を得ました。テスト回路 A は DC1299 で、LTC6420/LTC6421 ファミリの 2 ポート・デモ用回路です。回路図とシルクスクリーンを図 4 に示します。この回路にはシングルエンドから差動への変換およびインピーダンス変換のために入力トランス（バラン）と出力トランス（バラン）が含まれているので、2 ポート・ネットワーク・アナライザに直接接続することができます。出力には直列抵抗もあり、アンプに直接 50Ω 負荷がかかるのを防ぎます。入力トランスと出力トランスのため、-3dB 帯域幅は 1.3GHz から約 1.1GHz に減少します。

テスト回路 B は 4 ポート・ネットワーク・アナライザを使って S パラメータと利得 / 位相応答を測定します。これにより、広帯域バランと関連回路の影響が除去され、>1GHz の S パラメータと AC 特性の真の姿が得られます。

アプリケーション情報

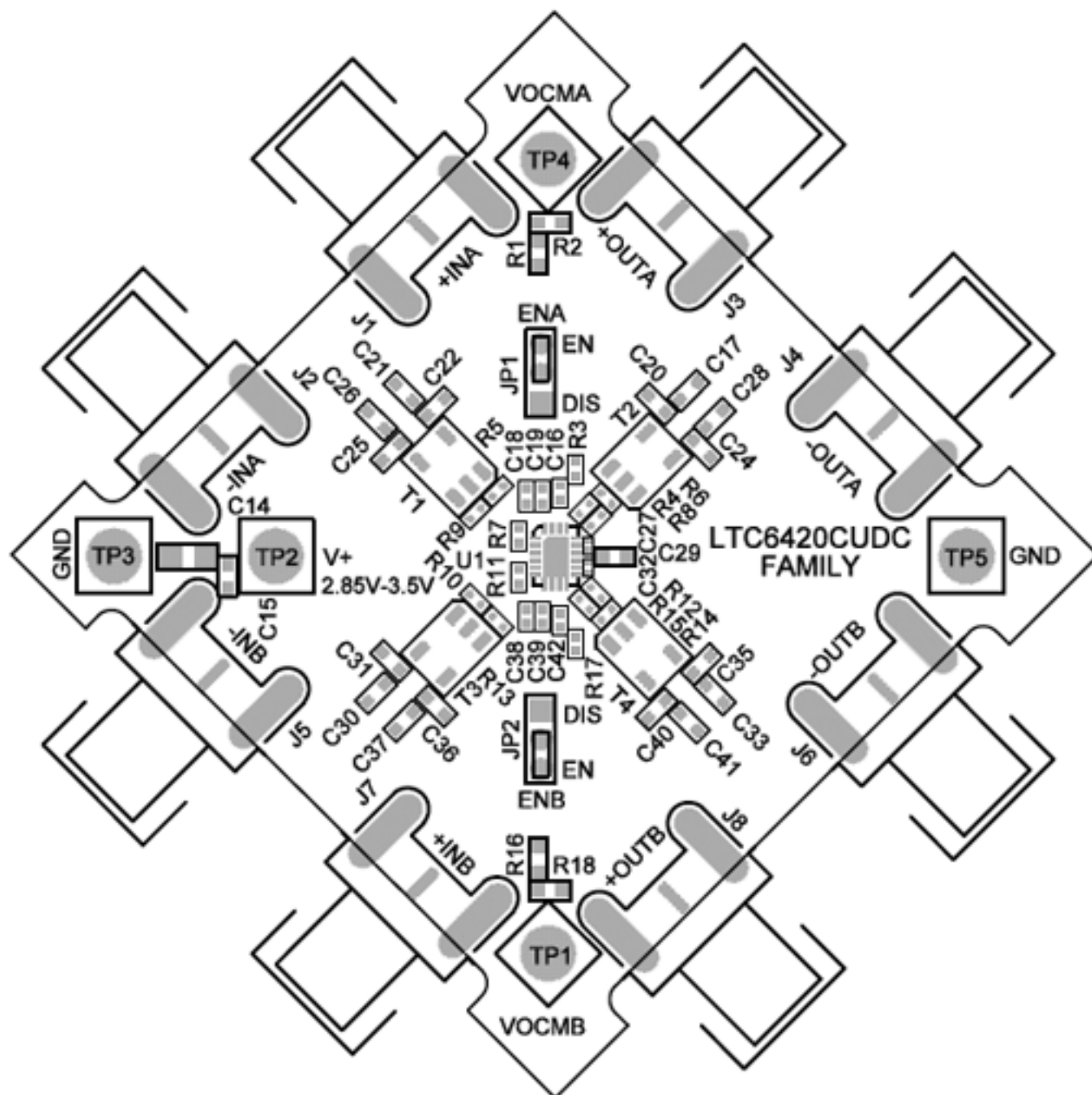


図4a. DC1299(テスト回路A)のトップ・シルクスクリーン

アプリケーション情報

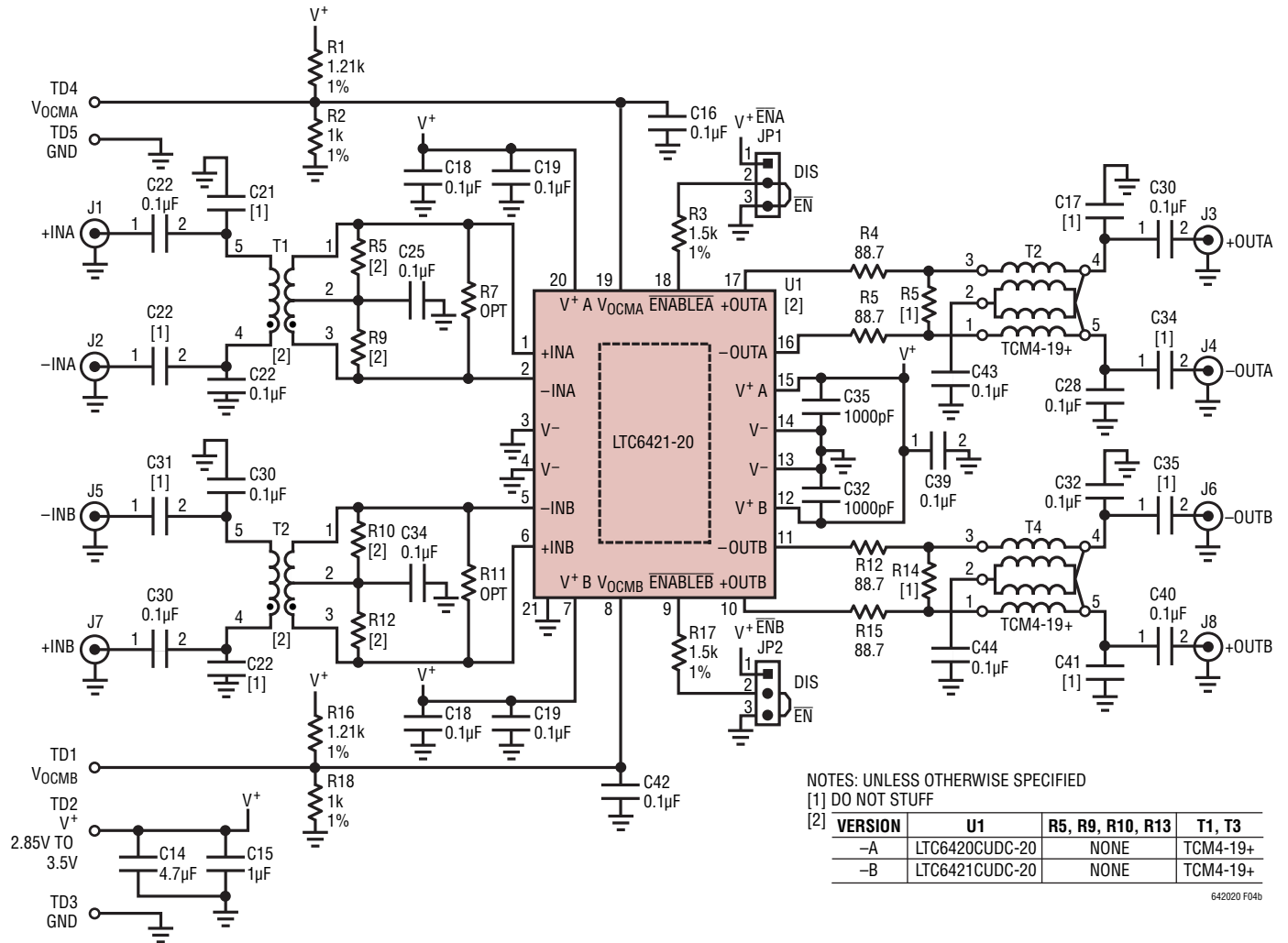
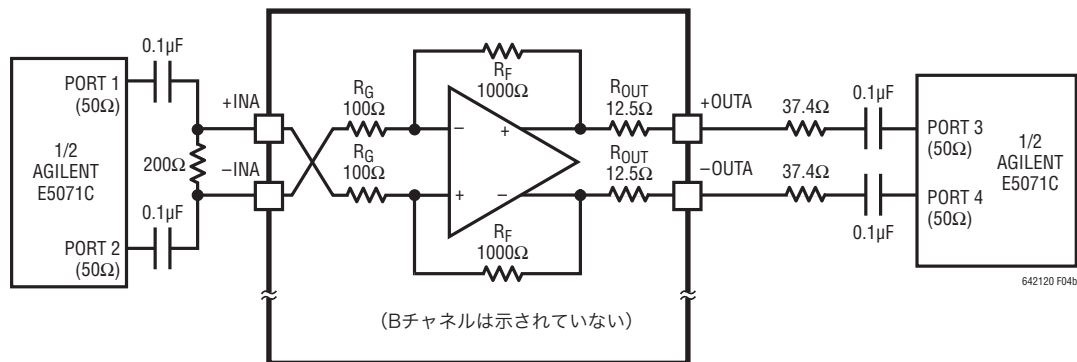


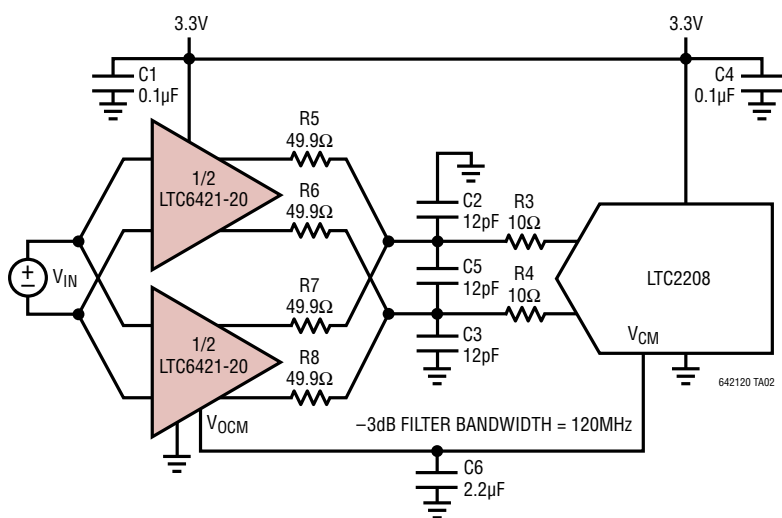
図4b. デモ回路1299の回路図(テスト回路A)

標準的応用例

テスト回路B、4ポート測定 (信号経路の接続だけが示されている)



広帯域ノイズを減らす並列ADCドライバ



改訂履歴

(改訂履歴はRev Bから開始)

REV	日付	概要	ページ番号
B	3/10	アプリケーションの変更 関連製品の変更	1 16

