

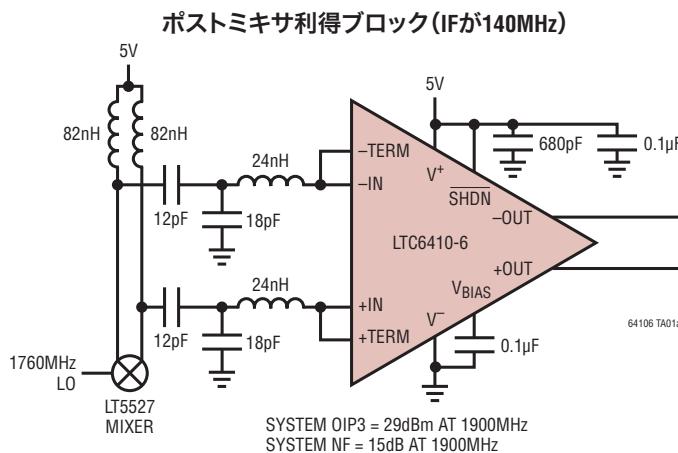
特長

- -3dB帯域幅: 1.4GHz
- 固定電圧利得: 6dB (50Ωシステム)
- 設定可能な入力インピーダンスにより、アクティブ・ミキサへのシンプルなインターフェイスとノイズ性能の改善が可能
- 広い電源電圧範囲: 2.8V~5.25V
- 低歪み:
70MHz時のOIP3: 36dBm
140MHz時のOIP3: 33dBm
300MHz時のOIP3: 31dBm
- 低ノイズ:
 Z_{IN} が50Ω時のNF: 11dB
 Z_{IN} が200Ω時のNF: 8dB
- 差動入出力
 - 自己バイアス入力/出力
 - シャットダウン・モード
 - 最小限のサポート回路
 - 16ピン(3mm×3mm×0.8mm)QFNパッケージ
セラミック・コンデンサで安定

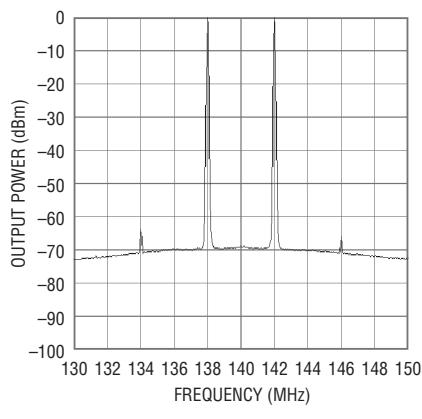
アプリケーション

- ポストミキサ利得ブロック
- SAWフィルタ・インターフェイス/バッファ
- 差動IFシグナル・チェーン利得ブロック
- 差動ライン・ドライバ/レシーバ

標準的応用例



2トーン・スペクトル・アナライザのプロット

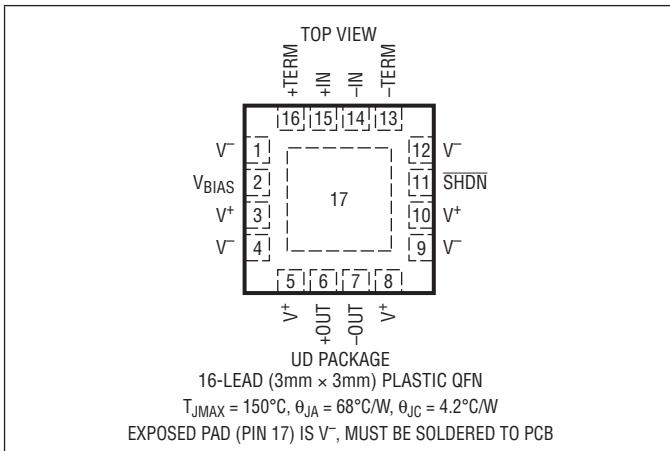


絶対最大定格

(Note 1)

全電源電圧($V^+ \sim V^-$)	5.5V
アンプ入力電流(DC)	
($+IN, -IN, +TERM, -TERM$)	$\pm 10mA$
アンプ入力電力(AC)	
($+IN, -IN, +TERM, -TERM$)	18dBm
入力電流($V_{BIAS}, SHDN$)	$\pm 10mA$
出力電流($+OUT, -OUT$)	$\pm 50mA$
動作温度範囲(Note 2)	-40°C ~ 85°C
規定温度範囲(Note 3)	-40°C ~ 85°C
保存温度範囲	-65°C ~ 150°C
接合部温度	150°C
リード温度(半田付け、10秒)	300°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲(Note 2,3)
LTC6410CUD-6#PBF	LTC6410CUD-6#TRPBF	LDBG	16-Lead (3mm × 3mm) Plastic QFN	-40°C to 85°C
LTC6410IUD-6#PBF	LTC6410IUD-6#TRPBF	LDBG	16-Lead (3mm × 3mm) Plastic QFN	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。
非標準の鉛ベース仕様の製品の詳細については、弊社へお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

3V DC電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。特に注記がない限り、 $V^+ = 3V$ 、 $V^- = 0V$ 、 $SHDN = 2V$ 、 $+IN$ は $+TERM$ に短絡、 $-IN$ は $-TERM$ に短絡、 $V_{BIAS} = 1.5V$ 、 $+IN = -IN = 1.5V$ 、各入力(50Ω差動)の入力ソース抵抗(R_S)は25Ω、 $+OUT$ から $-OUT$ は $R_L = 50\Omega$ 。 V_{BIAS} は V_{BIAS} ピンの電圧として定義。 V_{OUTCM} は $(+OUT + -OUT)/2$ 、 V_{INCM} は $(+IN + -IN)/2$ 、 V_{INDIFF} は $(+IN --IN)$ と定義。 $V_{OUTDIFF}$ は $(+OUT --OUT)$ と定義。DCテスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
G_{DIFF}	Differential Gain (Low Frequency S21)	$V_{INDIFF} = \pm 0.2V$	● 5.0 4.7	6.0 7.0	6.7 7.0	dB dB
$TC G_{DIFF}$	Differential Gain Temperature Coefficient		●	0.003		dB/°C
$V_{SWINGDIFF}$	Differential Output Voltage Swing	$V_{OUTDIFF}, V_{INDIFF} = \pm 2V$	● 2.2 2.0	2.8		V_{P-P} V_{P-P}
$V_{SWINGMIN}$	Output Swing Low	Single-Ended $+OUT, -OUT$, $V_{INDIFF} = \pm 2V$	● 0.7	0.9 1.0	1.0	V V
$V_{SWINGMAX}$	Output Swing High	Single-Ended $+OUT, -OUT$, $V_{INDIFF} = \pm 2V$	● 1.9 1.8	2.1		V V
I_{OUT}	Output Current Drive	Short $+OUT$ to $-OUT$, $V_{INDIFF} = \pm 2V$ (Note 4)	● ±38 ±36	±42		mA mA
V_{OS}	Input Offset Voltage		● -2.0 -3.0	0.4 3.0	2.0 3.0	mV mV

3V DC電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。特に注記がない限り、 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $\text{SHDN} = 2\text{V}$ 、 $+IN$ は $+TERM$ に短絡、 $-IN$ は $-TERM$ に短絡、 $V_{BIAS} = 1.5\text{V}$ 、 $+IN = -IN = 1.5\text{V}$ 、各入力(50Ω差動)の入力ソース抵抗(R_S)は25Ω、 $+OUT$ から $-OUT$ は $R_L = 50\Omega$ 。 V_{BIAS} は V_{BIAS} ピンの電圧として定義。 V_{OUTCM} は $(+OUT + -OUT)/2$ 、 V_{INCM} は $(+IN + -IN)/2$ 、 V_{INDIFF} は $(+IN - -IN)$ と定義。 $V_{OUTDIFF}$ は $(+OUT - -OUT)$ と定義。DCテスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Offset Voltage Drift		●		-0.3	$\mu\text{V}/^\circ\text{C}$
V_{OSINCM}	Common Mode Offset Voltage	$V_{OUTCM} - V_{INCM}$	●	-40 -50	13 50	mV mV
A_v	Internal Voltage Gain				2.7	V/V
I_{VRMIN}	Input Common Mode Voltage Range, (Min)		●		1.0	V
I_{VRMAX}	Input Common Mode Voltage Range, (Max)		●		2.0	V
R_{INDIFF}	Differential Input Resistance	$V_{INDIFF} = \pm 100\text{mV}$ (Note 4)	●	40 30	58 100	Ω Ω
X_{INDIFF}	Differential Input Reactance	$f = 100\text{MHz}$			1	pF
R_{INCM}	Input Common Mode Resistance				1000	Ω
CMRR	Common Mode Rejection Ratio	$V_{BIAS} = 1.5\text{V}$, $+IN = -IN = 1\text{V}$ to 2V , $(\Delta V_{OUTDIFF}/\text{Gain})$	●	45	60	dB
R_{ODIFF}	Differential Output Resistance	$V_{OUTDIFF} = \pm 100\text{mV}$ (Note 4)	●	17 13	22 47	Ω Ω
$X_{OUTDIFF}$	Differential Output Reactance	$f = 100\text{MHz}$			10	nH
R_{OUTCM}	Common Mode Output Resistance				7	Ω

バイアス電圧制御(V_{BIAS} ピン)

G_{CM}	Common Mode Gain	$V_{BIAS} = 1.2\text{V}$ to 1.8V (+IN and -IN floating), $\Delta V_{OUTCM}/(0.6\text{V})$	●	0.7 0.6	0.86 1.0	V/V V/V
V_{OCMMIN}	Output Common Mode Voltage Adjustment Range, (Min)		●		1.0	1.2
V_{OCMMAX}	Output Common Mode Voltage Adjustment Range, (Max)		●		1.8	2.0
V_{OSCM}	Output Common Mode Offset Voltage	$V_{OUTCM} - V_{BIAS}$	●	-200 -400	100 400	mV mV
R_{VOCM}	V_{BIAS} Input Resistance		●	2.4 2.0	3.0 4.0	$\text{k}\Omega$ $\text{k}\Omega$
C_{VBIAS}	V_{BIAS} Input Capacitance				3	pF

SHDNピン

V_{IL}	SHDN Input Low Voltage		●	0.8	1.0	V
V_{IH}	SHDN Input High Voltage		●		1.8	2
I_{IL}	SHDN Input Low Current	$\text{SHDN} = 0.8\text{V}$	●	-200	-85	0
I_{IH}	SHDN Input High Current	$\text{SHDN} = 2\text{V}$	●	-150	-30	0

電源

V_S	Operating Range		●	2.8	5.25	V
I_S	Supply Current		●		104 130 140	mA mA
I_{SSHDN}	Supply Current in Shutdown	$\text{SHDN} = 0.8\text{V}$	●		3 5	mA
PSRR	Power Supply Rejection Ratio	$V^+ = 2.8\text{V}$ to 5.25V , $V_{BIAS} = +IN = -IN = V^+/2$	●	73	100	dB

LTC6410-6

5V DC電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。特に注記がない限り、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $\text{SHDN} = 3\text{V}$ 、 $+\text{IN}$ は $+\text{TERM}$ に短絡、 $-\text{IN}$ は $-\text{TERM}$ に短絡、 $V_{\text{INCM}} = V_{\text{BIAS}} = 2.5\text{V}$ 、 $+\text{IN} = -\text{IN} = 2.5\text{V}$ 、各入力(50Ω差動)の入力ソース抵抗(R_s)は25Ω、 $+\text{OUT}$ から $-\text{OUT}$ は $R_L = 50\Omega$ 。 V_{BIAS} は V_{BIAS} ピンの電圧として定義。 V_{OUTCM} は $(+\text{OUT} + -\text{OUT})/2$ 、 V_{INCM} は $(+\text{IN} + -\text{IN})/2$ 、 V_{INDIFF} は $(+\text{IN} - -\text{IN})$ と定義。 V_{OUTDIFF} は $(+\text{OUT} - -\text{OUT})$ と定義。DCテスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
G_{DIFF}	Differential Gain (Low Frequency S21)	$V_{\text{IN}} = \pm 0.2\text{V}$	5 ● 4.7	6.1	6.7 7.0	dB dB
$V_{\text{SWINGDIFF}}$	Differential Output Voltage Swing	$V_{\text{OUTDIFF}}, V_{\text{IN}} = \pm 4\text{V}$	4.1 ● 3.5	4.8		$V_{\text{P-P}}$ $V_{\text{P-P}}$
V_{SWINGMIN}	Output Swing Low	Single-Ended $+\text{OUT}, -\text{OUT}$, $V_{\text{IN}} = \pm 4\text{V}$	●	1.1	1.4 1.6	V V
V_{SWINGMAX}	Output Swing High	Single-Ended $+\text{OUT}, -\text{OUT}$, $V_{\text{IN}} = \pm 4\text{V}$	●	3.2 3.0	3.5	V V
I_S	Supply Current		●	125	150 160	mA mA

SHDNピン

V_{IL}	SHDN Input Low Voltage		●	1.8	2.0	V
V_{IH}	SHDN Input High Voltage		●	2.8	3	V
I_{IL}	SHDN Input Low Current	$\text{SHDN} = 1.8\text{V}$	●	-300	-110 0	μA
I_{IH}	SHDN Input High Current	$\text{SHDN} = 3\text{V}$	●	-200	-60 0	μA

AC電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。特に注記がない限り、 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $\text{SHDN} = 2\text{V}$ 、 $+\text{IN}$ は $+\text{TERM}$ に短絡、 $-\text{IN}$ は $-\text{TERM}$ に短絡、 $V_{\text{INCM}} = V_{\text{BIAS}} = 1.5\text{V}$ 、各入力(50Ω差動)の入力ソース抵抗(R_s)は25Ω、 $+\text{OUT}$ から $-\text{OUT}$ は $R_L = 50\Omega$ 、 $+\text{IN}$ と $-\text{IN}$ はAC結合。 V_{BIAS} は V_{BIAS} ピンの電圧として定義。 V_{OUTCM} は $(+\text{OUT} + -\text{OUT})/2$ 、 V_{INCM} は $(+\text{IN} + -\text{IN})/2$ 、 V_{INDIFF} は $(+\text{IN} - -\text{IN})$ と定義。 V_{OUTDIFF} は $(+\text{OUT} - -\text{OUT})$ と定義。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
-3dB BW	-3dB Bandwidth	$V_{\text{INDIFF}} = -10\text{dBm}$	1	1.4		GHz
0.1dB BW	Bandwidth for 0.1dB Flatness	$V_{\text{INDIFF}} = -10\text{dBm}$		150		MHz
0.5dB BW	Bandwidth for 0.5dB Flatness	$V_{\text{INDIFF}} = -10\text{dBm}$		300		MHz
SR	Slew Rate			1.5		V/ns
t_s	1% Settling Time	1% Settling for a $1V_{\text{P-P}}$ V_{OUTDIFF} Step		3		ns
t_{ON}	Turn-On Time	$\text{SHDN} = 0\text{V}$ to 3V , $+\text{OUT}$ and $-\text{OUT}$ Within 10% of Final Values		30		ns
t_{OFF}	Turn-Off Time	$\text{SHDN} = 3\text{V}$ to 0V , $+\text{OUT}$ and $-\text{OUT}$ Within 10% of Final Values		30		ns

同相電圧制御(V_{BIAS} ピン)

-3dB BW CM	Common Mode Small-Signal -3dB Bandwidth	0.2V _{P-P} at V_{BIAS} , Measured V_{OUTCM}		1		GHz
SR CM	Common Mode Slew Rate			100		V/ μ s

ノイズ/高調波性能の入出力特性

10MHz信号

HD2	Second Harmonic Distortion	$V_{\text{OUTDIFF}} = 0\text{dBm}$		-85		dBc
HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 0\text{dBm}$		-71		dBc

AC電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。特に注記がない限り、 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $\text{SHDN} = 2\text{V}$ 、 $+\text{IN}$ は $+\text{TERM}$ に短絡、 $-\text{IN}$ は $-\text{TERM}$ に短絡、 $V_{\text{INCM}} = V_{\text{BIAS}} = 1.5\text{V}$ 、各入力(50Ω差動)の入力ソース抵抗(R_S)は25Ω、 $+\text{OUT}$ から $-\text{OUT}$ は $R_L = 50\Omega$ 、 $+\text{IN}$ と $-\text{IN}$ はAC結合。 V_{BIAS} は V_{BIAS} ピンの電圧として定義。 V_{OUTCM} は $(+\text{OUT} + -\text{OUT})/2$ 、 V_{INCM} は $(+\text{IN} + -\text{IN})/2$ 、 V_{INDIFF} は $(+\text{IN} - -\text{IN})$ と定義。 V_{OUTDIFF} は $(+\text{OUT} - -\text{OUT})$ と定義。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IM3	Third Order Intermodulated Distortion	F1 = 9.5MHz, F2 = 10.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$		-72		dBc
		F1 = 9.5MHz, F2 = 10.5MHz, $V_{\text{OUTDIFF}} = -5\text{dBm/Tone}$		-81		dBc
		F1 = 9.5MHz, F2 = 10.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$, $V_{\text{CC}} = 5\text{V}$, $V_{\text{BIAS}} = 2.5\text{V}$, $\text{SHDN} = 3\text{V}$		-66		dBc
OIP3	Output Third-Order Intercept	F1 = 9.5MHz, F2 = 10.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$		36		dBm
		F1 = 9.5MHz, F2 = 10.5MHz, $V_{\text{OUTDIFF}} = -5\text{dBm/Tone}$		36		dBm
		F1 = 9.5MHz, F2 = 10.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$, $V_{\text{CC}} = 5\text{V}$, $V_{\text{BIAS}} = 2.5\text{V}$, $\text{SHDN} = 3\text{V}$		33		dBm
P1dB	Output 1dB Compression Point			12.8		dBm
NF	Noise Figure	$Z_{\text{IN}} = 50\Omega$ (Note 5) $Z_{\text{IN}} = 200\Omega$		11 8		dB dB

70MHz信号

HD2	Second Harmonic Distortion	$V_{\text{OUTDIFF}} = 0\text{dBm}$		-85		dBc
HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 0\text{dBm}$		-69		dBc
IM3	Third Order Intermodulated Distortion	F1 = 69.5MHz, F2 = 70.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$		-72		dBc
		F1 = 69.5MHz, F2 = 70.5MHz, $V_{\text{OUTDIFF}} = -5\text{dBm/Tone}$		-79		dBc
		F1 = 69.5MHz, F2 = 70.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$, $V_{\text{CC}} = 5\text{V}$, $V_{\text{BIAS}} = 2.5\text{V}$, $\text{SHDN} = 3\text{V}$		-72		dBc
OIP3	Output Third-Order Intercept	F1 = 69.5MHz, F2 = 70.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$		36		dBm
		F1 = 69.5MHz, F2 = 70.5MHz, $V_{\text{OUTDIFF}} = -5\text{dBm/Tone}$		35		dBm
		F1 = 69.5MHz, F2 = 70.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$, $V_{\text{CC}} = 5\text{V}$, $V_{\text{BIAS}} = 2.5\text{V}$, $\text{SHDN} = 3\text{V}$		36		dBm
P1dB	Output 1dB Compression Point			12.8		dBm
NF	Noise Figure	$Z_{\text{IN}} = 50\Omega$ (Note 5) $Z_{\text{IN}} = 200\Omega$		11 8		dB dB

140MHz信号

HD2	Second Harmonic Distortion	$V_{\text{OUTDIFF}} = 0\text{dBm}$		-80		dBc
HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 0\text{dBm}$		-62		dBc
IM3	Third Order Intermodulated Distortion	F1 = 139.5MHz, F2 = 140.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$		-62		dBc
		F1 = 139.5MHz, F2 = 140.5MHz, $V_{\text{OUTDIFF}} = -5\text{dBm/Tone}$		-70		dBc
		F1 = 139.5MHz, F2 = 140.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$, $V_{\text{CC}} = 5\text{V}$, $V_{\text{BIAS}} = 2.5\text{V}$, $\text{SHDN} = 3\text{V}$		-66		dBc
		F1 = 130MHz, F2 = 150MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$, $V_{\text{CC}} = 5\text{V}$, $V_{\text{BIAS}} = 2.5\text{V}$, $\text{SHDN} = 3\text{V}$		-66	-56	dBc
OIP3	Output Third-Order Intercept	F1 = 139.5MHz, F2 = 140.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$		31		dBm
		F1 = 139.5MHz, F2 = 140.5MHz, $V_{\text{OUTDIFF}} = -5\text{dBm/Tone}$		30		dBm
		F1 = 139.5MHz, F2 = 140.5MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$, $V_{\text{CC}} = 5\text{V}$, $V_{\text{BIAS}} = 2.5\text{V}$, $\text{SHDN} = 3\text{V}$		33		dBm
		F1 = 130MHz, F2 = 150MHz, $V_{\text{OUTDIFF}} = 0\text{dBm/Tone}$, $V_{\text{CC}} = 5\text{V}$, $V_{\text{BIAS}} = 2.5\text{V}$, $\text{SHDN} = 3\text{V}$		28	33	dBm
P1dB	Output 1dB Compression Point			12.8		dBm

LTC6410-6

AC電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。特に注記がない限り、 $V^+ = 3\text{V}$ 、 $V^- = 0\text{V}$ 、 $\bar{SHDN} = 2\text{V}$ 、 $+IN$ は $+TERM$ に短絡、 $-IN$ は $-TERM$ に短絡、 $V_{INCM} = V_{BIAS} = 1.5\text{V}$ 、各入力(50Ω差動)の入力ソース抵抗(R_S)は25Ω、 $+OUT$ から $-OUT$ は $R_L = 50\Omega$ 、 $+IN$ と $-IN$ はAC結合。 V_{BIAS} は V_{BIAS} ピンの電圧として定義。 V_{OUTCM} は $(+OUT + -OUT)/2$ 、 V_{INCM} は $(+IN + -IN)/2$ 、 V_{INDIFF} は $(+IN - -IN)$ と定義。 $V_{OUTDIFF}$ は $(+OUT - -OUT)$ と定義。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
NF	Noise Figure	$Z_{IN} = 50\Omega$ (Note 5) $Z_{IN} = 200\Omega$		11 7		dB dB

240MHz信号

HD2	Second Harmonic Distortion	$V_{OUTDIFF} = 0\text{dBm}$		-66		dBc
HD3	Third Harmonic Distortion	$V_{OUTDIFF} = 0\text{dBm}$		-52		dBc
IM3	Third Order Intermodulated Distortion	$F1 = 239.5\text{MHz}$, $F2 = 240.5\text{MHz}$, $V_{OUTDIFF} = 0\text{dBm/Tone}$		-54		dBc
		$F1 = 239.5\text{MHz}$, $F2 = 240.5\text{MHz}$, $V_{OUTDIFF} = -5\text{dBm/Tone}$		-63		dBc
		$F1 = 239.5\text{MHz}$, $F2 = 240.5\text{MHz}$, $V_{OUTDIFF} = 0\text{dBm/Tone}$, $V_{CC} = 5\text{V}$, $V_{BIAS} = 2.5\text{V}$, $\bar{SHDN} = 3\text{V}$		-64		dBc
OIP3	Output Third-Order Intercept	$F1 = 239.5\text{MHz}$, $F2 = 240.5\text{MHz}$, $V_{OUTDIFF} = 0\text{dBm/Tone}$		27		dBm
		$F1 = 239.5\text{MHz}$, $F2 = 240.5\text{MHz}$, $V_{OUTDIFF} = -5\text{dBm/Tone}$		27		dBm
		$F1 = 239.5\text{MHz}$, $F2 = 240.5\text{MHz}$, $V_{OUTDIFF} = 0\text{dBm/Tone}$, $V_{CC} = 5\text{V}$, $V_{BIAS} = 2.5\text{V}$, $\bar{SHDN} = 3\text{V}$		32		dBm
P1dB	Output 1dB Compression Point			12.8		dBm
NF	Noise Figure	$Z_{IN} = 50\Omega$ (Note 5) $Z_{IN} = 200\Omega$		11 8		dB dB

380MHz信号

HD2	Second Harmonic Distortion	$V_{OUTDIFF} = 0\text{dBm}$		-57		dBc
HD3	Third Harmonic Distortion	$V_{OUTDIFF} = 0\text{dBm}$		-45		dBc
IM3	Third Order Intermodulated Distortion	$F1 = 379.5\text{MHz}$, $F2 = 380.5\text{MHz}$, $V_{OUTDIFF} = 0\text{dBm/Tone}$		-51		dBc
		$F1 = 379.5\text{MHz}$, $F2 = 380.5\text{MHz}$, $V_{OUTDIFF} = -5\text{dBm/Tone}$		-64		dBc
		$F1 = 379.5\text{MHz}$, $F2 = 380.5\text{MHz}$, $V_{OUTDIFF} = 0\text{dBm/Tone}$, $V_{CC} = 5\text{V}$, $V_{BIAS} = 2.5\text{V}$, $\bar{SHDN} = 3\text{V}$		-60		dBc
OIP3	Output Third-Order Intercept	$F1 = 379.5\text{MHz}$, $F2 = 380.5\text{MHz}$, $V_{OUTDIFF} = 0\text{dBm/Tone}$		26		dBm
		$F1 = 379.5\text{MHz}$, $F2 = 380.5\text{MHz}$, $V_{OUTDIFF} = -5\text{dBm/Tone}$		27		dBm
		$F1 = 379.5\text{MHz}$, $F2 = 380.5\text{MHz}$, $V_{OUTDIFF} = 0\text{dBm/Tone}$, $V_{CC} = 5\text{V}$, $V_{BIAS} = 2.5\text{V}$, $\bar{SHDN} = 3\text{V}$		30		dBm
P1dB	Output 1dB Compression Point			10.8		dBm
NF	Noise Figure	$Z_{IN} = 50\Omega$ (Note 5) $Z_{IN} = 200\Omega$		12 8		dB dB

Note 1: 絶対最大定格はそれを超えるとデバイスに永続的な損傷を与える可能性がある値。また、絶対最大定格状態が長時間続くと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2:LTC6410C-6/LTC6410I-6は $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作温度範囲で動作することが保証されている。

Note 3:LTC6410C-6は $0^\circ\text{C} \sim 70^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。LTC6410C-6は $-40^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングも行われない。LT6410I-6は $-40^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。

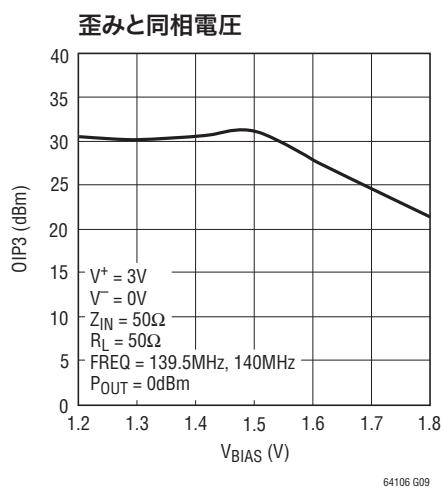
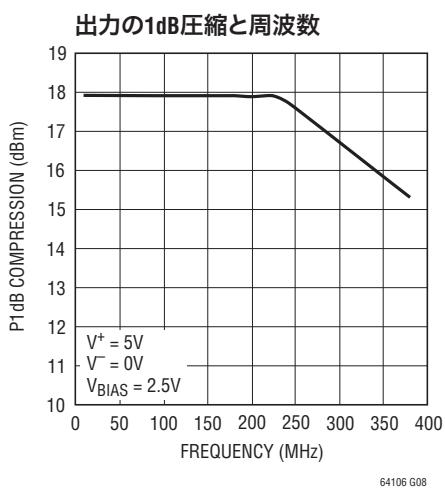
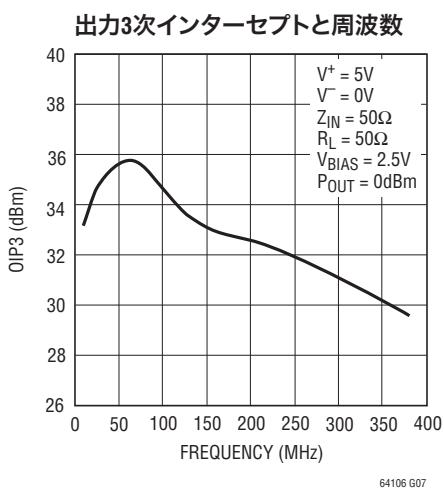
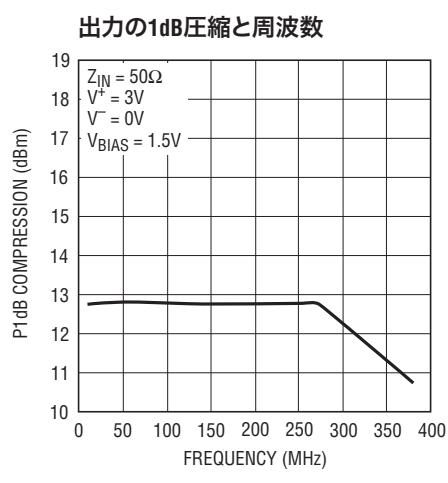
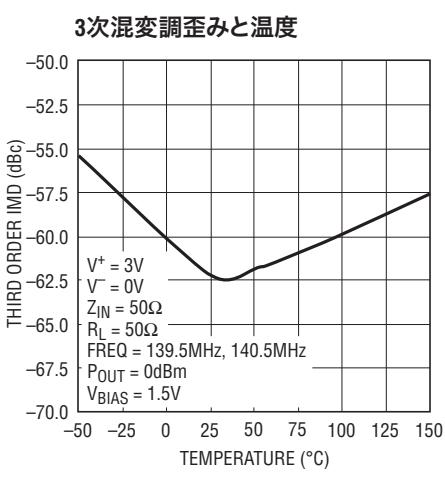
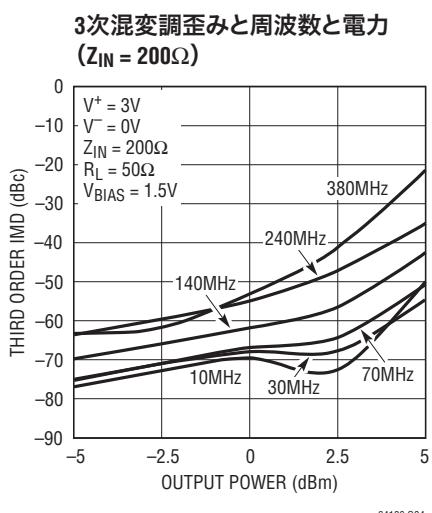
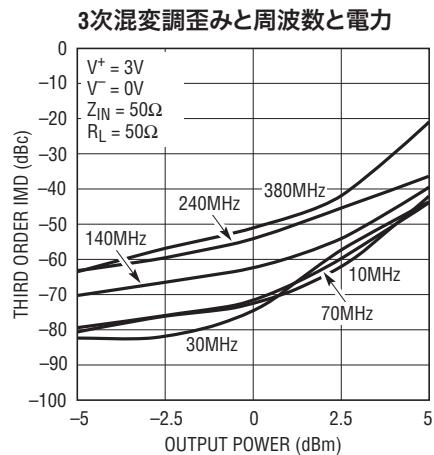
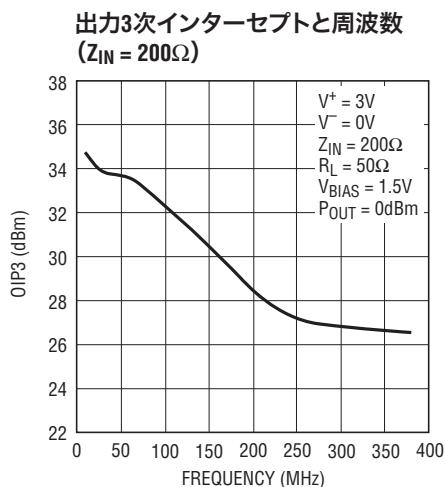
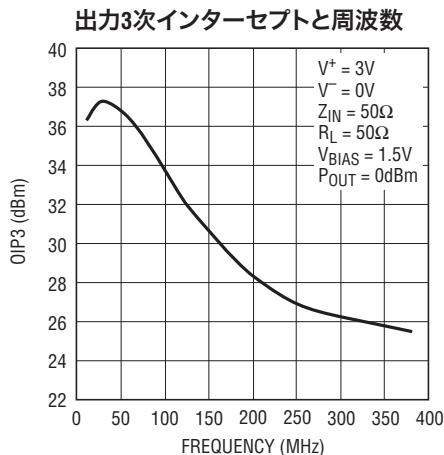
Note 4: このパラメータはパレス・テスト済み。

Note 5: e_n は $Z_{IN} = 50\Omega$ NFから次式で計算できる。

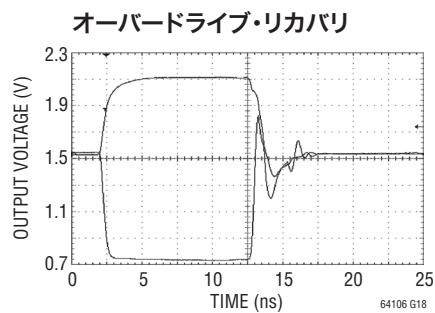
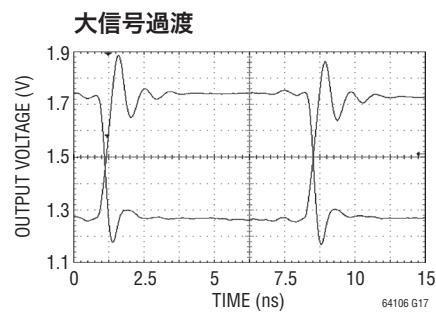
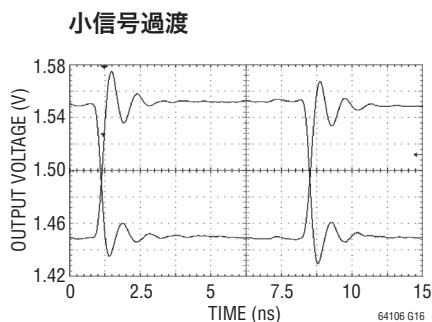
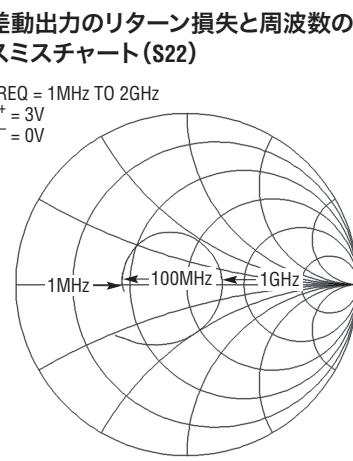
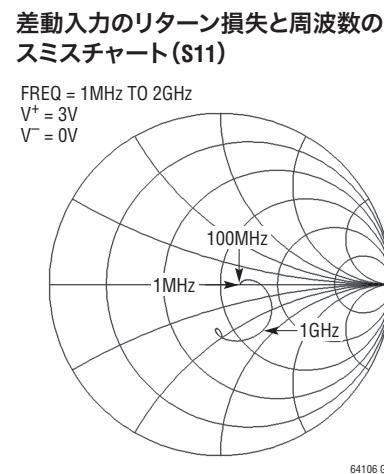
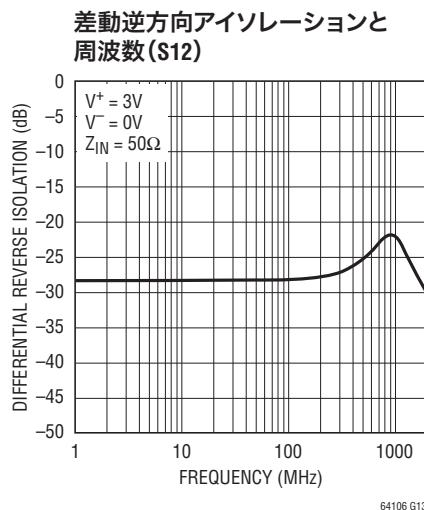
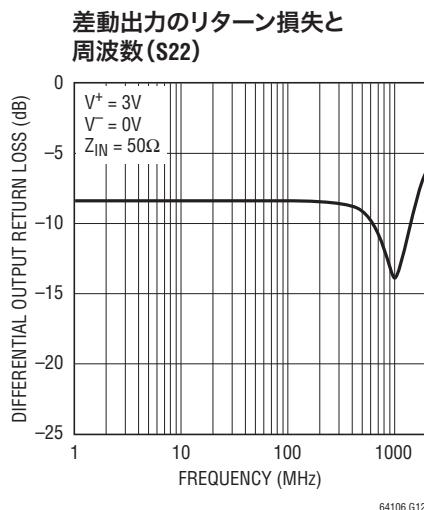
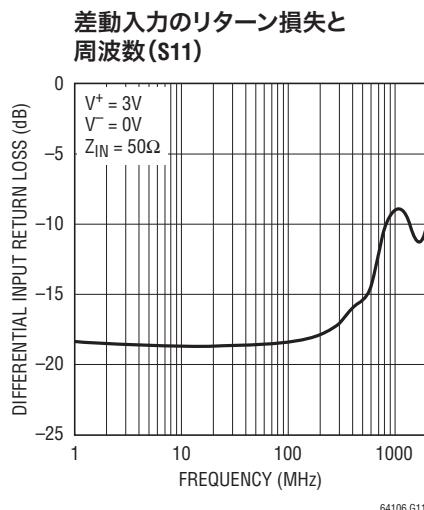
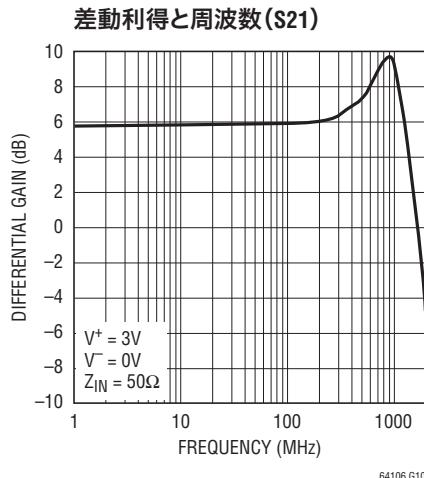
$$e_n = \sqrt{\frac{NF}{(10^{10} - 1)4kT_0}}$$

ここで、
k = ボルツマン定数
T = 絶対温度

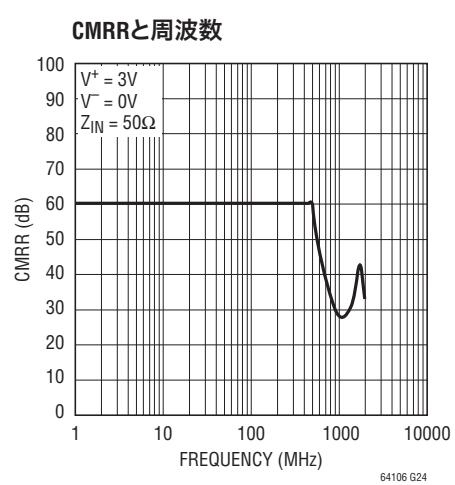
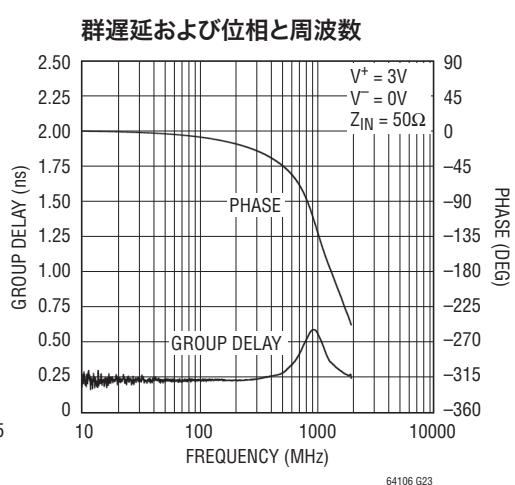
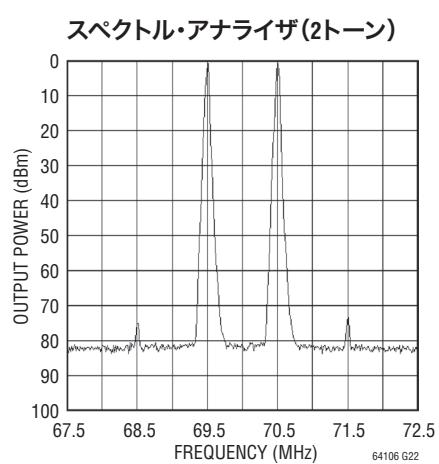
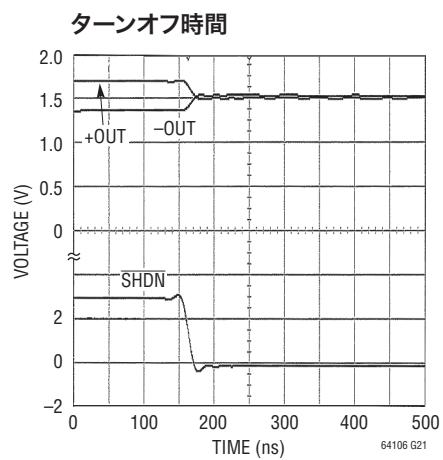
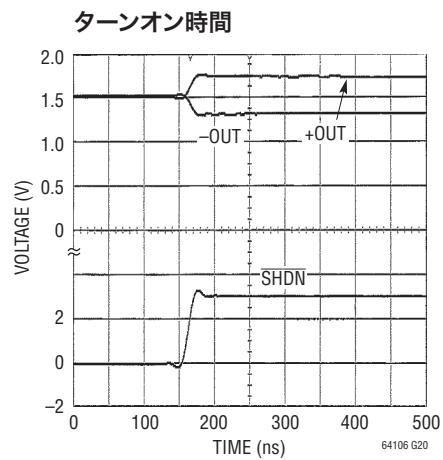
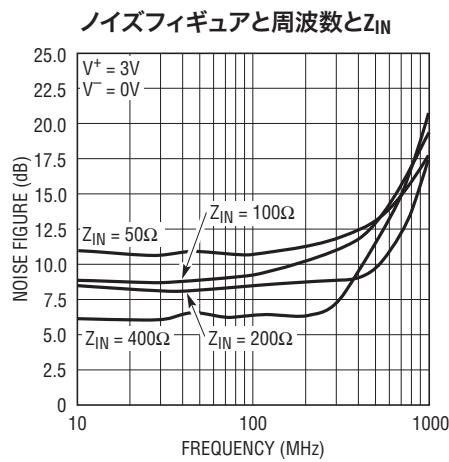
標準的性能特性



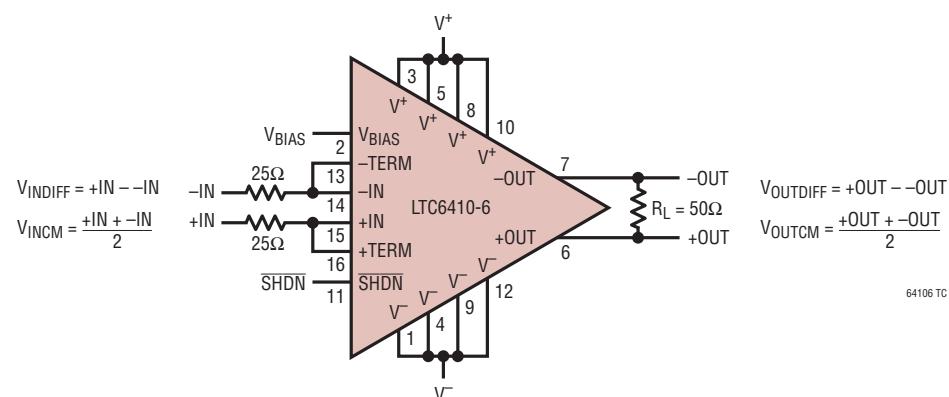
標準的性能特性



標準的性能特性



DCテスト回路図



64106fa

LTC6410-6

ピン機能

V⁻(ピン1、4、9、12、17): 負電源(通常はグランドに接続)。5つのピンはすべて同じ電圧に接続する必要があります。V⁺とV⁻間の電圧が2.8V～5.5Vである限り、V⁻をグランド以外の電圧に接続してもかまいません。V⁻ピンをグランドに接続しない場合は、できる限りパッケージに近づけて、680pFおよび0.1μFのコンデンサでそれぞれをバイパスします。

V_{BIAS}(ピン2): このピンは1kの大い出力抵抗のバッファを介して+INと-INをドライブすることにより、入出力の同相電圧を設定します。デバイスを入力でAC結合する場合は、V_{BIAS}によってV_{INCM}を設定し、V_{OUTCM}電圧を設定します。入力でDC結合する場合には、V_{BIAS}をフロート状態にしておきます。3V電源では、内部抵抗によってV_{BIAS}が1.4Vにバイアスされます。

V⁺(ピン3、5、8、10): 正電源。4つのピンはすべて同じ電圧に接続する必要があります。V⁺とV⁻間の電圧が2.8V～5.5Vである限り、両電源を使用できます。できるだけデバイスに近づけて配置した680pFおよび0.1μFのバイパス・コンデンサを、電源間に使用する必要があります。

+OUT、-OUT(ピン6、7): 出力。これらのピンはそれぞれ直列終端抵抗を内蔵し、差動出力抵抗を形成します。

SHDN(ピン11): このピンは、V⁺に接続されている標準30kの抵抗によって内部で“H”に引き上げられます。このピンを“L”に引き下げると、消費電流が標準3mAに減少します。規定ロジック・レベルについては、「DC電気的特性」の表を参照してください。

-TERM(ピン13): 負入力終端。-INに直接接続する場合に、+TERMも+INに直接接続されていると、アクティブ50Ω差動終端になります。

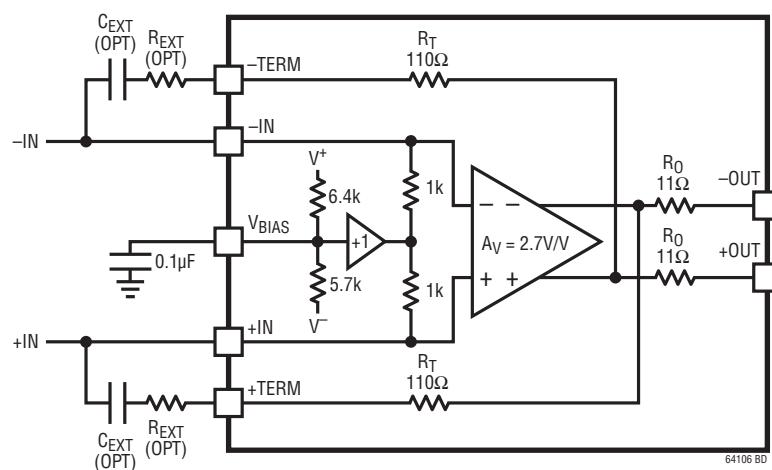
-IN(ピン14): 負入力。このピンは通常、入力終端ピン-TERMに接続します。AC結合の場合は、このピンがV_{BIAS}によって自己バイアスされます。

+IN(ピン15): 正入力。このピンは通常、入力終端ピン+TERMに接続します。AC結合の場合は、このピンがV_{BIAS}によって自己バイアスされます。

+TERM(ピン16): 正入力終端。+INに直接接続する場合に、-TERMも-INに直接接続されていると、アクティブ50Ω差動終端になります。

露出パッド(ピン17): V⁻。露出パッドはPCBの金属配線に半田付けする必要があります。

ブロック図



64106fa

アプリケーション情報

はじめに

LTC6410-6は低ノイズの高速差動アンプです。LTC6410-6は、デフォルトで電圧利得が6dBになり、 50Ω の差動入出力インピーダンスで動作するよう設計されています。 (R_{EXT}) を変更することによって構成を変えることで、最大 400Ω の入力抵抗を実現できるので、より低いノイズフィギュアとより大きな電力利得が得られます。「ブロック図」に基本的回路と主要な外付け部品を、表1に構成情報を示します。入力がAC結合の場合は、VBIASピンによって入力同相電圧が設定され、これにより、出力同相電圧が設定されます。

入力インピーダンス

LTC6410-6は非常に柔軟な入力終端回路を使用して設計されています。デフォルトでは、終端ピンを入力に直接接続した場合の入力インピーダンスは 58Ω です。「ブロック図」を参照してください。内部には、各入力と対向する出力(R_T)間に 110Ω があります。内部ノイズ利得 $2.7+1 = 3.7$ で抵抗値を割ると、 29.5Ω の入力インピーダンスが生成されます(59Ω 差動)。 $2k$ の同相抵抗と並列にして、合計 58Ω の差動入力インピーダンスを得ることができます。この終端方法は、終端抵抗の実効ノイズを低減する帰還を使用することで、より小さいノイズフィギュアを得るために使用します。終端ピンに直列に抵抗を追加することにより、大きな入力インピーダンスを得ることができます(表1を参照)。LTC6410-6のノイズフィギュアを最小限に抑える最適なインピーダンスは約 400Ω です。このアンプは本来電圧アンプなので、表1に示すように、入力と出力のインピーダンスの差によって電力利得が加わります。これらの高いインピーダンス・レベルは、出力インピーダンスが 400Ω 以上になる場合があるアクティブ・ミキサとのインターフェイスに役立ちます。

入出力同相バイアス

LTC6410-6はVBIASピンを介して内部で自己バイアスされています(ブロック図を参照)。したがって、LTC6410-6を外部バイアス回路を使用せずにAC結合できます。出力の同相電圧は入力とほぼ同じになります。

入力接続がDC結合の場合は、入力DC同相電圧によって出力同相電圧も設定されます。電圧分割器はVBIASバッファ出力とDC入力ソース・インピーダンスの間に形成されます。

VBIASピンは内部電圧分割器を備え、3V電源で約 $1.4V$ (0.47

- VSUPPLY)に自己バイアスされます。 $0.1\mu F$ の外付けコンデンサーで、このピンをグランドにバイパスすることを推奨します。ピンの抵抗は $3k$ です。「歪みと同相電圧」のグラフを参照してください。

同相の精度を上げるために、コンデンサ(C_{EXT})を使用して+TERMおよび-TERMピンを入力にAC結合できます。この結合により、終端抵抗からの帰還によるDC同相電圧誤差の増加を防止できます。「DC電気的特性」の表の G_{CM} と V_{OSCM} は、精度の低いDC結合の場合を示しています。

終端入力は高速帰還ループの一部です。安定性を確保し、利得ピークを最小にするために、終端ループ(R_{EXT} と C_{EXT})の物理的長さを最小限に抑える必要があります。

利得

LTC6410-6の内部電圧利得は $2.7V/V$ です。ほとんどのデータシートでは、デフォルトのソースおよび負荷抵抗を 50Ω 差動と仮定しています。LTC6410-6の入力および出力抵抗がそれぞれ 58Ω と 22Ω なので、 50Ω システムの全体の電圧利得は $6dB$ ($2V/V$)になります。抵抗分割器によって、他のソースおよび負荷抵抗では異なる利得が生成されます。図1に利得計算のためのシステム図を示します。

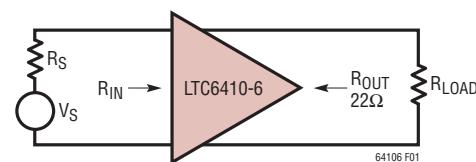


図1

アプリケーション情報

これにより、次式のように差動電圧利得を計算できます。

$$\text{電圧利得} = 2 \cdot \frac{R_{IN}}{R_{IN} + R_S} \cdot 2.7 \cdot \frac{R_L}{R_L + R_{OUT}}$$

50Ωの利得計算の例を以下に示します。

$$\begin{aligned}\text{電圧利得} &= 2 \cdot \frac{58}{58+50} \cdot 2.7 \cdot \frac{50}{50+22} \\ &= 2.0\text{V/V} = 6.0\text{dB}\end{aligned}$$

デバイスを異なる入力インピーダンスで使用することも可能で、この場合、追加の電圧利得は得られませんが、より高い電力利得を得ることができます。

たとえば、100Ωの入力インピーダンスの計算には、インピーダンス変換の効果が現れています。電圧利得は次式のように計算されます。

$$\begin{aligned}\text{電圧利得} &= 2 \cdot \frac{83}{83+100} \cdot 2.7 \cdot \frac{50}{50+22} \\ &= 1.7\text{V/V} = 4.6\text{dB}\end{aligned}$$

ただし、電力利得は以下のようになります。

$$\begin{aligned}\text{電力利得} &= \left(2 \cdot \frac{83}{83+100} \cdot 2.7 \cdot \frac{50}{50+22} \cdot \sqrt{2} \right)^2 \\ &= 5.8\text{mW/mW} = 7.6\text{dB}\end{aligned}$$

表1. 入力インピーダンス

差動ソース抵抗 (Ω) (R _S)	外部終端抵抗 (Ω) (R _{EXT})	実効差動入力 インピーダンス (Ω) (R _{IN})	差動負荷抵抗 (Ω)	出力抵抗 (Ω)	電力利得 (dB)	電圧利得 (記載のソース および負荷抵抗 (V/V))	10MHzのNF (dB)
50	0	58	50	22	6.0	2.0	11
100	49.9	83	50	22	7.6	1.7	9
200	249	177	50	22	10.9	1.8	7
400	750	377	50	22	14.2	1.8	6
2000	Open	2000	50	22	21.5	1.9	-

出力インピーダンス

LTC6410-6は50Ωの差動負荷をドライブするように設計されており、差動出力抵抗の合計は22Ωです。LTC6410-6は約50mAのソースおよびシンクが可能ですが、大きなDC出力電流は流さないようにする必要があります。従来の50Ωテスト装置でデバイスをテストするには、入力と出力にAC結合とバラン・トランスのいずれかまたは両方が必要です。

電源レール

電源経路のインダクタンスはLTC6410-6の性能に大きく影響する可能性があります。したがって、低インダクタンスのバイパス・コンデンサをデバイスにできるだけ近づけて取り付けることを推奨します。680pFおよび0.1μFのコンデンサを推奨します。さらに、インダクタンスと熱抵抗を低減するため、デバイスの露出パッドをV⁻に接続する必要があります。高周波数において低インピーダンス電源を供給できない場合、発振が生じて歪みが大きくなることがあります。

SHDN

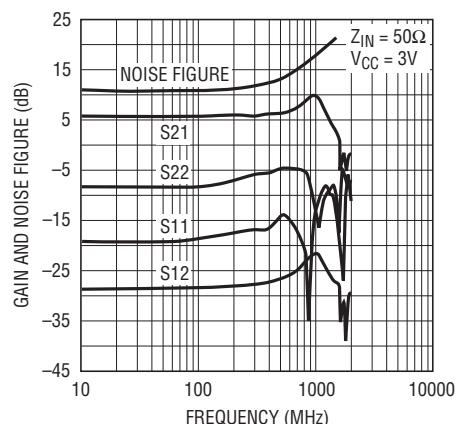
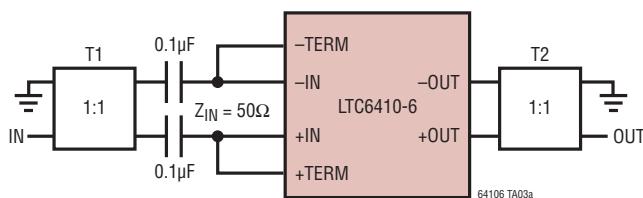
SHDNピンは30kの抵抗を介してV⁺に自己バイアスされています。デバイスをシャットダウンするためには、このピンを0.8V以下に引き下げる必要があります。

アプリケーション回路

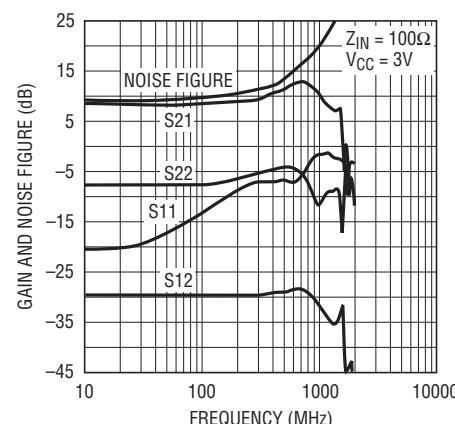
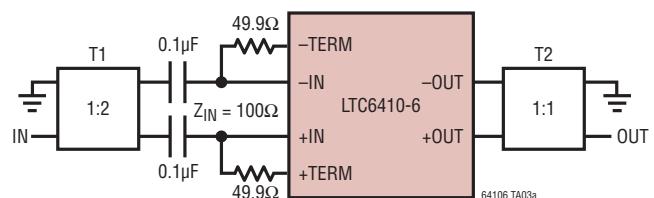
次のページのグラフは、DC1103Aデモボードで使用される4つの差動入力抵抗の例を示しています。50Ωのシングルエンド測定装置とのインターフェイスにバラン・トランスが使用されています。

アプリケーション情報

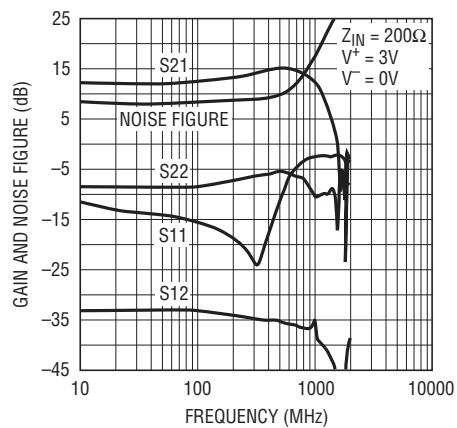
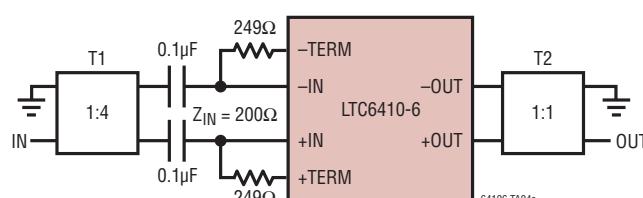
$Z_{IN} = 50\Omega, T1 = ETC1-1-13, T2 = ETC1-1-13$



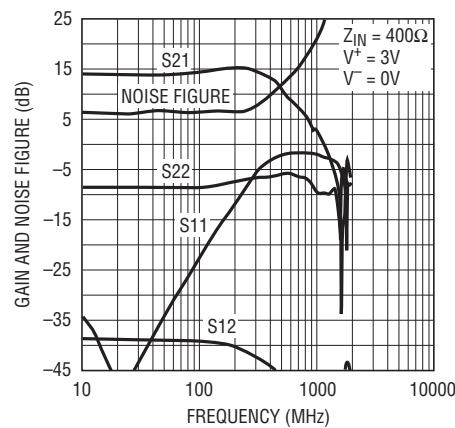
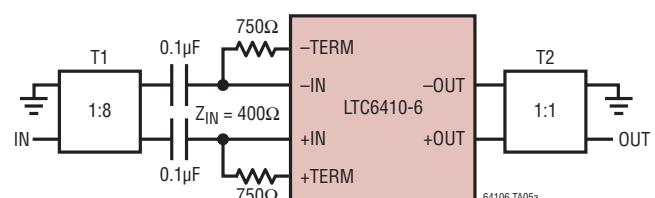
$Z_{IN} = 100\Omega, T1 = WBC2-1TL, T2 = ETC1-1-13$



$Z_{IN} = 200\Omega, T1 = WBC4-14L, T2 = ETC1-1-13$



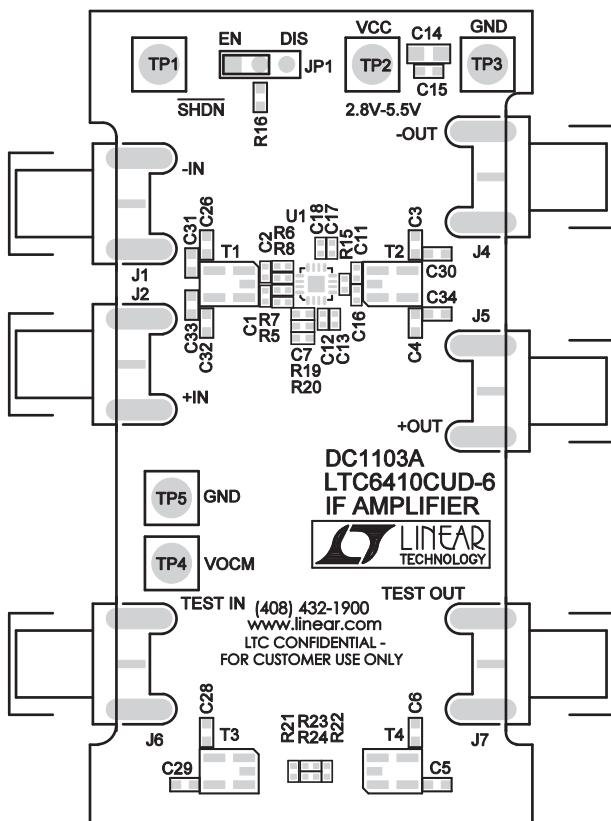
$Z_{IN} = 400\Omega, T1 = WBC8-1L, T2 = ETC1-1-13$



LTC6410-6

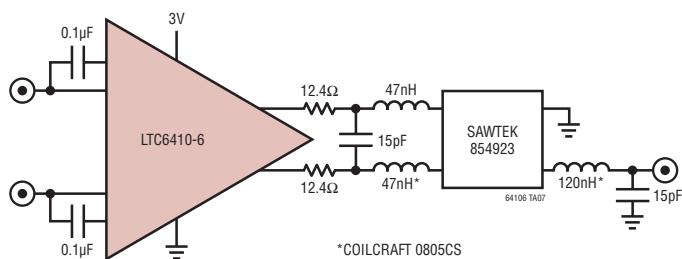
アプリケーション情報

デモボードDC1103Aのシルクスクリーンの上面



標準的応用例

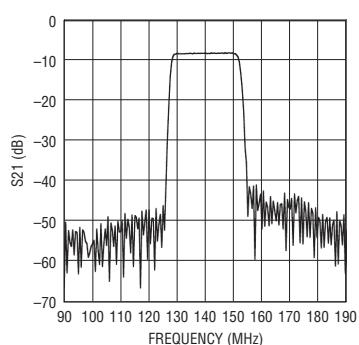
SAWフィルタのアプリケーション



上記の回路図は、LTC6410-6を中心周波数140MHz、帯域幅24MHzのSAWフィルタと組み合わせて使用した標準的なシグナル・チェーン・アプリケーションです。LTC6410-6を使用しない場合、SAWの減衰量は-11.5dBになります。LTC6410-6とSAWフィルタ間のネットワーク、そしてSAWフィルタの後のネットワークは、インピーダンス・マッチングを適正にするためのものです。

LTC6410-6の差動出力により、トランスを必要とすることなく SAWフィルタを差動ドライブすることができます。LTC6410-6が差動であることにより、差動シグナル・チェーンで簡単に使用でき、トランスの必要性を減らすことができます。

SAWフィルタのアプリケーション

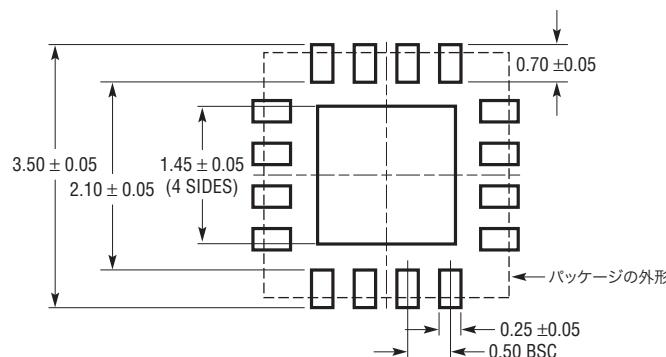


64106 TA08

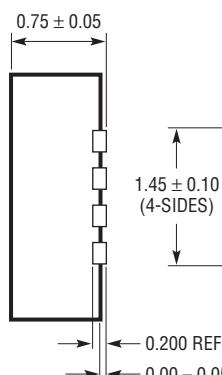
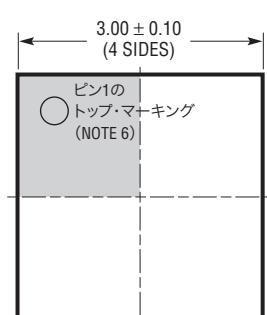
64106fa

パッケージ

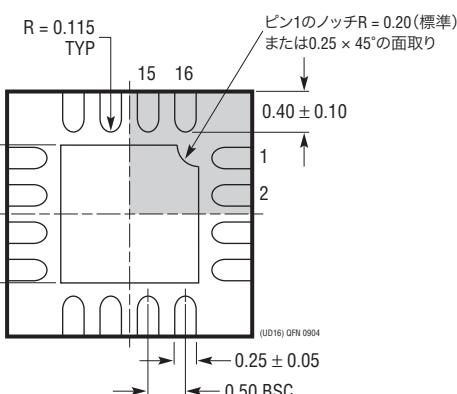
**UDパッケージ
16ピン・プラスチックQFN(3mm × 3mm)**
(Reference LTC DWG # 05-08-1691)



推奨する半田パッドのピッチと寸法



底面図—露出パッド



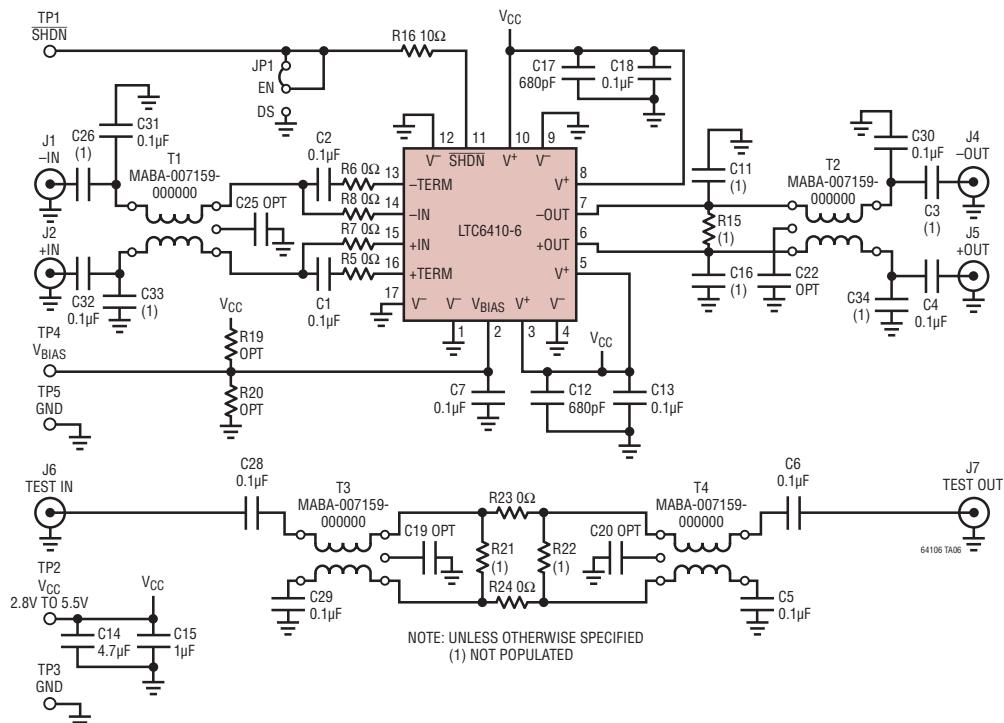
NOTE:

1. 図はJEDECのパッケージ外形M0-220のバリエーション(WEE-2)に適合
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のPin1の位置の参考に過ぎない

LTC6410-6

標準的応用例

デモボードDC1103Aの回路図



関連製品

製品番号	説明	注釈
LT1993-2	800MHz差動アンプ/ADCドライバ	$A_v = 2V/V$ 、NF = 12.3dB、OIP3 = 38dBm(70MHz)
LT1993-4	900MHz差動アンプ/ADCドライバ	$A_v = 4V/V$ 、NF = 14.5dB、OIP3 = 40dBm(70MHz)
LT1993-10	700MHz差動アンプ/ADCドライバ	$A_v = 10V/V$ 、NF = 12.7dB、OIP3 = 40dBm(70MHz)
LT5514	超低歪みIFアンプ/ADCドライバ	デジタル制御利得出力IP3 = 47dBm(100MHz)
LT5522	600MHz～2.7GHz高信号レベル・ダウンコンバーティング・ミキサ	4.5V～5.25V電源、IIP3 = 25dBm(900MHz)、NF = 12.5dB、50ΩシングルエンドのRFポートとLOポート、ROUT = 400Ω
LT5524	利得をデジタル・プログラム可能な低電力、低歪みADCドライバ	帯域幅:450MHz、OIP3 = 40dBm、利得制御:4.5dB～27dB
LT5525	高直線性、低消費電力ダウンコンバーティング・ミキサ	シングルエンド50ΩのRFポートとLOポート、IIP3 = 17.6dBm(1900MHz)、I _{CC} = 28mA
LT5526	高直線性、低消費電力ダウンコンバーティング・ミキサ	3V～5.3V電源、IIP3 = 16.5dBm、RF = 100kHz～2GHz、NF = 11dB、I _{CC} = 28mA、LO-RFリード:-65dBm
LT5527	400MHz～3.7GHz高信号レベル・ダウンコンバーティング・ミキサ	CG = 2.3dB(1900MHz)、IIP3 = 23.5dBm(1900MHz)、440mW、ROUT = 415Ω
LT5557	400MHz～3.8GHz高信号レベル・ダウンコンバーティング・ミキサ	CG = 2.9dB(1950MHz)、IIP3 = 24.7dBm(1950MHz)、300mW、ROUT = 560Ω
LTC6400-20	1.8GHz低ノイズ、低歪みADCドライバ(300MHz IF)	$A_v = 20dB$ 、Z _{IN} = 200Ω、I _{S(MAX)} = 105mA(25°C)
LTC6401-20	1.4GHz低ノイズ、低歪みADCドライバ(140MHz IF)	$A_v = 20dB$ 、Z _{IN} = 200Ω、I _{S(MAX)} = 62mA(25°C)
LT6402-6	300MHz差動アンプ/ADCドライバ	$A_v = 6dB$ 、e _n = 3.8nV/√Hz(20MHz)、150mW
LT6402-12	300MHz差動アンプ/ADCドライバ	$A_v = 12dB$ 、e _n = 2.6nV/√Hz(20MHz)、150mW
LT6402-20	300MHz差動アンプ/ADCドライバ	$A_v = 20dB$ 、e _n = 1.9nV/√Hz(20MHz)、150mW
LT6411	650MHz差動ADCドライバ/デュアル・セレクタブル利得アンプ	スルー・レート:3300V/μs、消費電流:16mA、セレクタブル利得: $A_v = -1, 1, 2$

64106fa

LT 0908 REV A • PRINTED IN JAPAN

