

# シングル/デュアル/クワッド 60MHz、 20V/μs、低消費電力、レール・トゥ・レール 入出力、高精度オペアンプ

## 特長

- 利得帯域幅積: 60MHz
- 両レールを含む入力同相範囲
- レール・トゥ・レールの出力振幅
- 低消費電力: 1mA(最大)
- 入力オフセット電圧: 350μV(最大)
- 入力バイアス電流: 150nA(最大)
- 広い電源電圧範囲: 2.2V ~ 12.6V
- 大きい出力電流: 50mA(標準)
- 低い電圧ノイズ: 10nV/√Hz(標準)
- スルーレート: 20V/μs(標準)
- 同相除去比: 102dB(標準)
- 電源除去比: 105dB(標準)
- 開ループ利得: 100V/mV(標準)
- 動作温度範囲: -40°C ~ 85°C
- シングル・バージョンは 8ピン SO パッケージと  
高さの低い(1mm) 5ピン ThinSOT™ パッケージ
- デュアル・バージョンは 8ピン SO および(3mm×3mm)  
DFN パッケージ
- クワッド・バージョンは 16ピン SSOP パッケージ

## アプリケーション

- 低電圧高周波信号処理
- A/D コンバータのドライブ
- レール・トゥ・レール・バッファ・アンプ
- アクティブ・フィルタ
- ビデオ・アンプ
- 高速電流センス・アンプ

## 概要

LT®6220/LT6221/LT6222 は、優れた DC 性能を備えたレール・トゥ・レール入出力の低消費電力、高速シングル/デュアル/クワッド・オペアンプです。LT6220/LT6221/LT6222 は、帯域幅が同等の他のデバイスと比較して、電源電流が少なく、低入力オフセット電圧、低入力バイアス電流で DC 利得が高いことが特長です。

LT6220/LT6221/LT6222 は、標準では入力オフセット電圧が 100μV 未満、入力バイアス電流が 15nA 未満、開ループ利得が 100V/mV です。このデバイスの入力電圧範囲には両方の電源レールが含まれ、出力振幅範囲は両方の電源レールの 10mV 以内なので、低電源電圧アプリケーションでの信号ダイナミック・レンジを最大にすることができます。

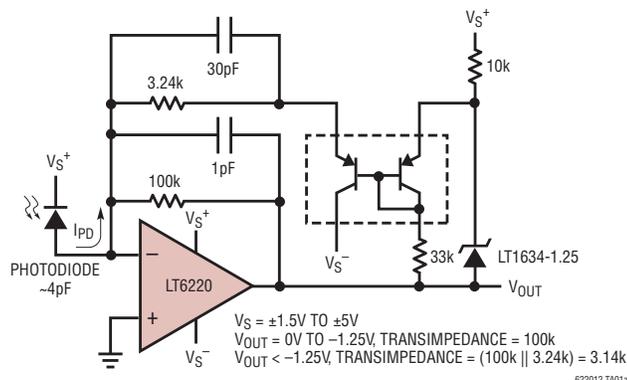
LT6220/LT6221/LT6222 は 2.2V ~ 12.6V の電源電圧範囲で性能を維持し、3V、5V、および ±5V の電源電圧で仕様が規定されています。入力は、損傷を受けることや出力の位相反転が生じることなく、電源電圧を超える電圧で駆動できます。

LT6220 は、標準的なオペアンプのピン配置を持つ 8ピン SO パッケージ、ならびに 5ピン SOT-23 パッケージに収容されています。LT6221 は、標準的なオペアンプのピン配置を持つ 8ピン SO パッケージおよび(高さの低い 3mm×3mm のデュアル・ファインピッチ・リードレス) DFN パッケージで供給されます。LT6222 は、標準的なクワッド・オペアンプ構成を特長としており、16ピン SSOP パッケージで供給されます。LT6220/LT6221/LT6222 は、多くのオペアンプの差し替え品として使用して、入力/出力電圧範囲および性能を向上できます。

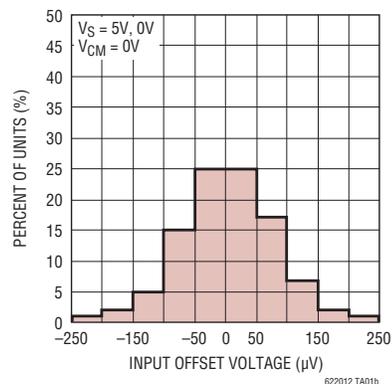
LT、LT、LTC、LTM、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。ThinSOT はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例

### ステップ増幅式フォトダイオード・アンプ



V<sub>OS</sub> の分布、V<sub>CM</sub> = 0V  
(S8、PNP 段)

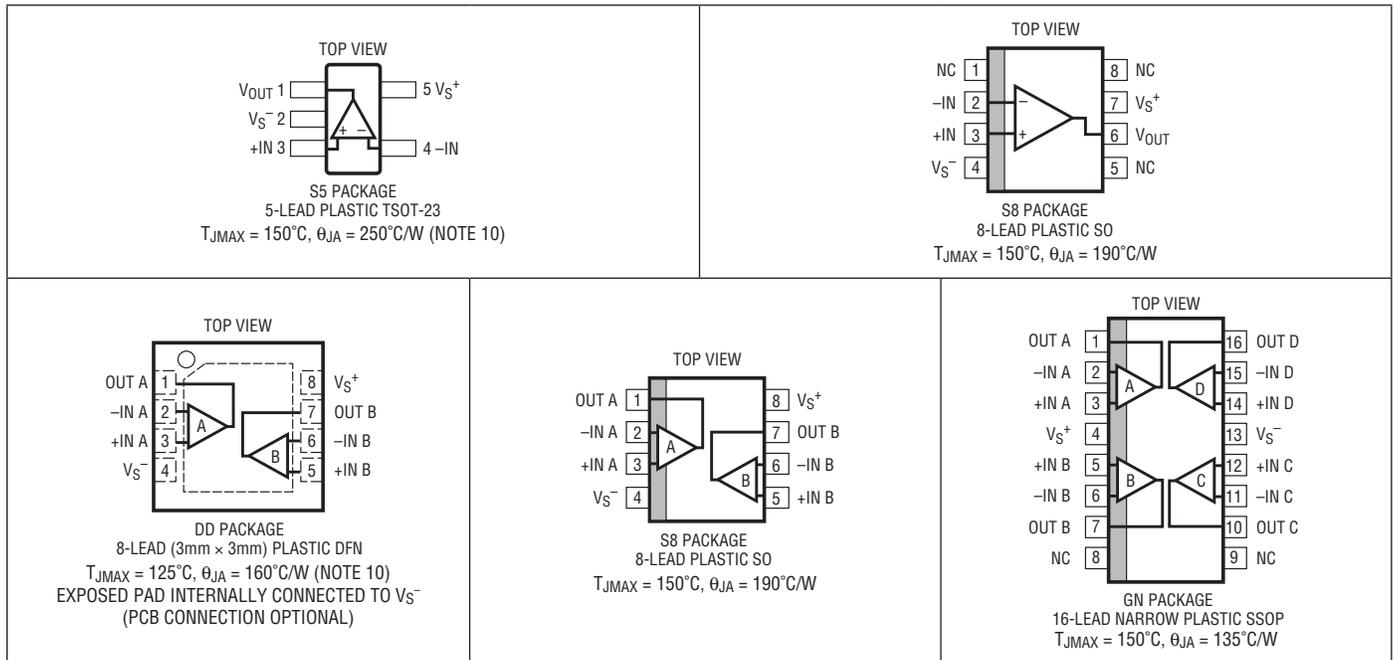


# LT6220/LT6221/LT6222

## 絶対最大定格 (Note 1)

全電源電圧 ( $V_S^- \sim V_S^+$ ) .....	12.6V	最大接合部温度.....	150°C
入力電圧 (Note 2) .....	$\pm V_S$	(DDパッケージ) .....	125°C
入力電流 (Note 2) .....	$\pm 10\text{mA}$	保存温度範囲.....	-65°C ~ 150°C
出力短絡時間 (Note 3) .....	無期限	(DDパッケージ) .....	-65°C ~ 125°C
動作温度範囲 (Note 4) .....	-40°C ~ 85°C	リード温度 (半田付け、10秒).....	300°C
規定温度範囲 (Note 5) .....	-40°C ~ 85°C		

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング	パッケージ	温度範囲
LT6220CS5#PBF	LT6220CS5#TRPBF	LTAFP	5-Lead Plastic TSOT-23	-40°C to 85°C
LT6220IS5#PBF	LT6220IS5#TRPBF	LTAFP	5-Lead Plastic TSOT-23	-40°C to 85°C
LT6220CS8#PBF	LT6220CS8#TRPBF	6220	8-Lead Plastic SO	-40°C to 85°C
LT6220IS8#PBF	LT6220IS8#TRPBF	6220I	8-Lead Plastic SO	-40°C to 85°C
LT6221CDD#PBF	LT6221CDD#TRPBF	LADZ	8-Lead (3mm × 3mm) Plastic DFN	-65°C to 125°C
LT6221IDD#PBF	LT6221IDD#TRPBF	LADZ	8-Lead (3mm × 3mm) Plastic DFN	-65°C to 125°C
LT6221CS8#PBF	LT6221CS8#TRPBF	6221	8-Lead Plastic SO	-40°C to 85°C
LT6221IS8#PBF	LT6221IS8#TRPBF	6221I	8-Lead Plastic SO	-40°C to 85°C
LT6222CGN#PBF	LT6222CGN#TRPBF	6222	16-Lead Narrow Plastic SSOP	-40°C to 85°C
LT6222IGN#PBF	LT6222IGN#TRPBF	6222I	16-Lead Narrow Plastic SSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。  
非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

622012fb

電気的特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = 5\text{V}/0\text{V}$ 、 $V_S = 3\text{V}/0\text{V}$ 、 $V_{CM} = V_{OUT} = 1/2V_S$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{OS}$	Input Offset Voltage	$V_{CM} = 0\text{V}$		70	350	$\mu\text{V}$
		$V_{CM} = 0\text{V}$ (DD Package)		150	700	$\mu\text{V}$
		$V_{CM} = 0\text{V}$ (S5 Package)		200	850	$\mu\text{V}$
		$V_{CM} = V_S$		0.5	2.5	mV
		$V_{CM} = V_S$ (S5 Package)		0.5	3	mV
$\Delta V_{OS}$	Input Offset Voltage Shift	$V_S = 5\text{V}$ , $V_{CM} = 0\text{V}$ to $3.5\text{V}$		30	195	$\mu\text{V}$
		$V_S = 3\text{V}$ , $V_{CM} = 0\text{V}$ to $1.5\text{V}$		15	120	$\mu\text{V}$
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	$V_{CM} = 0\text{V}$ $V_{CM} = 0\text{V}$ (DD Package)		100 150	600 1100	$\mu\text{V}$ $\mu\text{V}$
$I_B$	Input Bias Current	$V_{CM} = 1\text{V}$		15	150	nA
		$V_{CM} = V_S$		250	600	nA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	$V_{CM} = 1\text{V}$ $V_{CM} = V_S$		15 20	175 250	nA nA
$I_{OS}$	Input Offset Current	$V_{CM} = 1\text{V}$		15	100	nA
		$V_{CM} = V_S$		15	100	nA
	Input Noise Voltage	0.1Hz to 10Hz		0.5		$\mu\text{V}_{P-P}$
$e_n$	Input Noise Voltage Density	$f = 10\text{kHz}$		10		$\text{nV}/\sqrt{\text{Hz}}$
$i_n$	Input Noise Current Density	$f = 10\text{kHz}$		0.8		$\text{pA}/\sqrt{\text{Hz}}$
$C_{IN}$	Input Capacitance			2		pF
$A_{VOL}$	Large Signal Voltage Gain	$V_S = 5\text{V}$ , $V_{OUT} = 0.5\text{V}$ to $4.5\text{V}$ , $R_L = 1\text{k}$ at $V_S/2$	35	100		V/mV
		$V_S = 5\text{V}$ , $V_{OUT} = 1\text{V}$ to $4\text{V}$ , $R_L = 100\Omega$ at $V_S/2$	3.5	10		V/mV
		$V_S = 3\text{V}$ , $V_{OUT} = 0.5\text{V}$ to $2.5\text{V}$ , $R_L = 1\text{k}$ at $V_S/2$	30	90		V/mV
$CMRR$	Common Mode Rejection Ratio	$V_S = 5\text{V}$ , $V_{CM} = 0\text{V}$ to $3.5\text{V}$	85	102		dB
		$V_S = 3\text{V}$ , $V_{CM} = 0\text{V}$ to $1.5\text{V}$	82	102		dB
	CMRR Match (Channel-to-Channel) (Note 9)	$V_S = 5\text{V}$ , $V_{CM} = 0\text{V}$ to $3.5\text{V}$ $V_S = 3\text{V}$ , $V_{CM} = 0\text{V}$ to $1.5\text{V}$	79 76	100 100		dB dB
	Input Common Mode Range		0		$V_S$	V
$PSRR$	Power Supply Rejection Ratio	$V_S = 2.5\text{V}$ to $10\text{V}$ , $V_{CM} = 0\text{V}$	84	105		dB
			79	105		dB
	Minimum Supply Voltage (Note 6)			2.2	2.5	V
$V_{OL}$	Output Voltage Swing LOW (Note 7)	No Load		5	40	mV
		$I_{SINK} = 5\text{mA}$		100	200	mV
		$I_{SINK} = 20\text{mA}$		325	650	mV
$V_{OH}$	Output Voltage Swing HIGH (Note 7)	No Load		5	40	mV
		$I_{SOURCE} = 5\text{mA}$		130	250	mV
		$I_{SOURCE} = 20\text{mA}$		475	900	mV
$I_{SC}$	Short-Circuit Current	$V_S = 5\text{V}$	20	45		mA
		$V_S = 3\text{V}$	20	35		mA
$I_S$	Supply Current Per Amplifier			0.9	1	mA
$GBW$	Gain-Bandwidth Product	$V_S = 5\text{V}$ , Frequency = $1\text{MHz}$	35	60		MHz
$SR$	Slew Rate	$V_S = 5\text{V}$ , $A_V = -1$ , $R_L = 1\text{k}$ , $V_{OUT} = 4\text{V}$	10	20		V/ $\mu\text{s}$
$FPBW$	Full Power Bandwidth	$V_S = 5\text{V}$ , $A_V = 1$ , $V_{OUT} = 4\text{V}_{P-P}$		1.6		MHz
$HD$	Harmonic Distortion	$V_S = 5\text{V}$ , $A_V = 1$ , $R_L = 1\text{k}$ , $V_{OUT} = 2\text{V}_{P-P}$ , $f_C = 500\text{kHz}$		-77.5		dBc
$t_S$	Settling Time	0.01%, $V_S = 5\text{V}$ , $V_{STEP} = 2\text{V}$ , $A_V = 1$ , $R_L = 1\text{k}$		300		ns
$\Delta G$	Differential Gain (NTSC)	$V_S = 5\text{V}$ , $A_V = 2$ , $R_L = 1\text{k}$		0.3		%
$\Delta\theta$	Differential Phase (NTSC)	$V_S = 5\text{V}$ , $A_V = 2$ , $R_L = 1\text{k}$		0.3		Deg

# LT6220/LT6221/LT6222

## 電気的特性

●は  $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$  の温度範囲の規格値を意味する。注記がない限り、 $V_S = 5\text{V}/0\text{V}$ 、 $V_S = 3\text{V}/0\text{V}$ 、 $V_{CM} = V_{OUT} = 1/2V_S$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V <sub>OS</sub>	Input Offset Voltage	V <sub>CM</sub> = 0V	●	90	500	μV
		V <sub>CM</sub> = 0V (DD Package)	●	180	850	μV
		V <sub>CM</sub> = 0V (S5 Package)	●	230	1250	μV
		V <sub>CM</sub> = V <sub>S</sub>	●	0.5	3	mV
		V <sub>CM</sub> = V <sub>S</sub> (S5 Package)	●	0.5	3.5	mV
ΔV <sub>OS</sub>	Input Offset Voltage Shift	V <sub>S</sub> = 5V, V <sub>CM</sub> = 0V to 3.5V	●	30	280	μV
		V <sub>S</sub> = 3V, V <sub>CM</sub> = 0V to 1.5V	●	15	190	μV
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	V <sub>CM</sub> = 0V	●	110	850	μV
		V <sub>CM</sub> = 0V (DD Package)	●	180	1400	μV
V <sub>OS</sub> TC	Input Offset Voltage Drift (Note 8)		●	1.5	5	μV/°C
		(S5 Package)	●	3.5	10	μV/°C
I <sub>B</sub>	Input Bias Current	V <sub>CM</sub> = 1V	●	20	175	nA
		V <sub>CM</sub> = V <sub>S</sub> - 0.2V	●	275	800	nA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	V <sub>CM</sub> = 1V	●	15	200	nA
		V <sub>CM</sub> = V <sub>S</sub> - 0.2V	●	20	300	nA
I <sub>OS</sub>	Input Offset Current	V <sub>CM</sub> = 1V	●	15	125	nA
		V <sub>CM</sub> = V <sub>S</sub> - 0.2V	●	15	125	nA
A <sub>VOL</sub>	Large Signal Voltage Gain	V <sub>S</sub> = 5V, V <sub>OUT</sub> = 0.5V to 4.5V, R <sub>L</sub> = 1k at V <sub>S</sub> /2	●	30	90	V/mV
		V <sub>S</sub> = 5V, V <sub>OUT</sub> = 1V to 4V, R <sub>L</sub> = 100Ω at V <sub>S</sub> /2	●	3	9	V/mV
		V <sub>S</sub> = 3V, V <sub>OUT</sub> = 0.5V to 2.5V, R <sub>L</sub> = 1k at V <sub>S</sub> /2	●	25	80	V/mV
CMRR	Common Mode Rejection Ratio	V <sub>S</sub> = 5V, V <sub>CM</sub> = 0V to 3.5V	●	82	100	dB
		V <sub>S</sub> = 3V, V <sub>CM</sub> = 0V to 1.5V	●	78	100	dB
	CMRR Match (Channel-to-Channel) (Note 9)	V <sub>S</sub> = 5V, V <sub>CM</sub> = 0V to 3.5V	●	77	100	dB
		V <sub>S</sub> = 3V, V <sub>CM</sub> = 0V to 1.5V	●	73	100	dB
	Input Common Mode Range		●	0	V <sub>S</sub>	V
PSRR	Power Supply Rejection Ratio	V <sub>S</sub> = 2.5V to 10V, V <sub>CM</sub> = 0V	●	81	104	dB
			●	76	104	dB
	PSRR Match (Channel-to-Channel) (Note 9)		●	76	104	dB
	Minimum Supply Voltage (Note 6)		●	2.2	2.5	V
V <sub>OL</sub>	Output Voltage Swing LOW (Note 7)	No Load	●	8	50	mV
		I <sub>SINK</sub> = 5mA	●	110	220	mV
		I <sub>SINK</sub> = 20mA	●	375	750	mV
V <sub>OH</sub>	Output Voltage Swing HIGH (Note 7)	No Load	●	8	50	mV
		I <sub>SOURCE</sub> = 5mA	●	150	300	mV
		I <sub>SOURCE</sub> = 20mA	●	600	1100	mV
I <sub>SC</sub>	Short-Circuit Current	V <sub>S</sub> = 5V	●	20	40	mA
		V <sub>S</sub> = 3V	●	20	30	mA
I <sub>S</sub>	Supply Current Per Amplifier		●	1	1.4	mA
GBW	Gain-Bandwidth Product	V <sub>S</sub> = 5V, Frequency = 1MHz	●	30	60	MHz
SR	Slew Rate	V <sub>S</sub> = 5V, AV = -1, R <sub>L</sub> = 1k, V <sub>OUT</sub> = 4V <sub>P-P</sub>	●	9	18	V/μs

## 電気的特性

●は  $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$  の温度範囲の規格値を意味する。注記がない限り、 $V_S = 5\text{V}/0\text{V}$ 、 $V_S = 3\text{V}/0\text{V}$ 、 $V_{CM} = V_{OUT} = 1/2V_S$ 。(Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V <sub>OS</sub>	Input Offset Voltage	V <sub>CM</sub> = 0V	●	125	700	μV
		V <sub>CM</sub> = 0V (DD Package)	●	300	1300	μV
		V <sub>CM</sub> = 0V (S5 Package)	●	350	2000	μV
		V <sub>CM</sub> = V <sub>S</sub>	●	0.75	3.5	mV
		V <sub>CM</sub> = V <sub>S</sub> (S5 Package)	●	1	4.5	mV
ΔV <sub>OS</sub>	Input Offset Voltage Shift	V <sub>S</sub> = 5V, V <sub>CM</sub> = 0V to 3.5V	●	30	300	μV
		V <sub>S</sub> = 3V, V <sub>CM</sub> = 0V to 1.5V	●	30	210	μV
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	V <sub>CM</sub> = 0V	●	175	1200	μV
		V <sub>CM</sub> = 0V (DD Package)	●	300	2200	μV
V <sub>OS</sub> TC	Input Offset Voltage Drift (Note 8)		●	1.5	7.5	μV/°C
		(S5 Package)	●	3.5	15	μV/°C
I <sub>B</sub>	Input Bias Current	V <sub>CM</sub> = 1V	●	25	200	nA
		V <sub>CM</sub> = V <sub>S</sub> - 0.2V	●	300	900	nA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	V <sub>CM</sub> = 1V	●	15	250	nA
		V <sub>CM</sub> = V <sub>S</sub> - 0.2V	●	20	350	nA
I <sub>OS</sub>	Input Offset Current	V <sub>CM</sub> = 1V	●	20	150	nA
		V <sub>CM</sub> = V <sub>S</sub> - 0.2V	●	20	150	nA
A <sub>VOL</sub>	Large Signal Voltage Gain	V <sub>S</sub> = 5V, V <sub>OUT</sub> = 0.5V to 4.5V, R <sub>L</sub> = 1k at V <sub>S</sub> /2	●	25	70	V/mV
		V <sub>S</sub> = 5V, V <sub>OUT</sub> = 1.5V to 3.5V, R <sub>L</sub> = 100Ω at V <sub>S</sub> /2	●	2.5	8	V/mV
		V <sub>S</sub> = 3V, V <sub>OUT</sub> = 0.5V to 2.5V, R <sub>L</sub> = 1k at V <sub>S</sub> /2	●	20	60	V/mV
CMRR	Common Mode Rejection Ratio	V <sub>S</sub> = 5V, V <sub>CM</sub> = 0V to 3.5V	●	81	100	dB
		V <sub>S</sub> = 3V, V <sub>CM</sub> = 0V to 1.5V	●	77	100	dB
	CMRR Match (Channel-to-Channel) (Note 9)	V <sub>S</sub> = 5V, V <sub>CM</sub> = 0V to 3.5V	●	76	100	dB
		V <sub>S</sub> = 3V, V <sub>CM</sub> = 0V to 1.5V	●	72	100	dB
	Input Common Mode Range		●	0	V <sub>S</sub>	V
PSRR	Power Supply Rejection Ratio	V <sub>S</sub> = 2.5V to 10V, V <sub>CM</sub> = 0V	●	79	104	dB
			●	74	104	dB
	Minimum Supply Voltage (Note 6)		●	2.2	2.5	V
V <sub>OL</sub>	Output Voltage Swing LOW (Note 7)	No Load	●	10	60	mV
		I <sub>SINK</sub> = 5mA	●	120	240	mV
		I <sub>SINK</sub> = 10mA	●	220	450	mV
V <sub>OH</sub>	Output Voltage Swing HIGH (Note 7)	No Load	●	10	60	mV
		I <sub>SOURCE</sub> = 5mA	●	160	325	mV
		I <sub>SOURCE</sub> = 10mA	●	325	650	mV
I <sub>SC</sub>	Short-Circuit Current	V <sub>S</sub> = 5V	●	12.5	30	mA
		V <sub>S</sub> = 3V	●	12.5	25	mA
I <sub>S</sub>	Supply Current Per Amplifier		●	1.1	1.5	mA
GBW	Gain-Bandwidth Product	V <sub>S</sub> = 5V, Frequency = 1MHz	●	25	50	MHz
SR	Slew Rate	V <sub>S</sub> = 5V, A <sub>v</sub> = -1, R <sub>L</sub> = 1k, V <sub>OUT</sub> = 4V	●	8	15	V/μs

# LT6220/LT6221/LT6222

## 電気的特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 5\text{V}$ 、 $V_{CM} = 0\text{V}$ 、 $V_{OUT} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{OS}$	Input Offset Voltage	$V_{CM} = -5\text{V}$		80	500	$\mu\text{V}$
		$V_{CM} = -5\text{V}$ (DD Package)		150	750	$\mu\text{V}$
		$V_{CM} = -5\text{V}$ (S5 Package)		200	900	$\mu\text{V}$
		$V_{CM} = 5\text{V}$		0.7	2.5	mV
		$V_{CM} = 5\text{V}$ (S5 Package)		0.7	3	mV
$\Delta V_{OS}$	Input Offset Voltage Shift	$V_{CM} = -5\text{V}$ to $3.5\text{V}$		70	675	$\mu\text{V}$
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	$V_{CM} = -5\text{V}$ $V_{CM} = -5\text{V}$ (DD Package)		100	850	$\mu\text{V}$
				150	1300	$\mu\text{V}$
$I_B$	Input Bias Current	$V_{CM} = -4\text{V}$		20	150	nA
		$V_{CM} = 5\text{V}$		250	700	nA
	Input Bias Current Match (Channel-to-Channel)	$V_{CM} = -4\text{V}$ $V_{CM} = 5\text{V}$		15	175	nA
				20	250	nA
$I_{OS}$	Input Offset Current	$V_{CM} = -4\text{V}$		15	100	nA
		$V_{CM} = 5\text{V}$		15	100	nA
	Input Noise Voltage	0.1Hz to 10Hz		0.5		$\mu\text{V}_{P-P}$
$e_n$	Input Noise Voltage Density	$f = 10\text{kHz}$		10		$\text{nV}/\sqrt{\text{Hz}}$
$i_n$	Input Noise Current Density	$f = 10\text{kHz}$		0.8		$\text{pA}/\sqrt{\text{Hz}}$
$C_{IN}$	Input Capacitance	$f = 100\text{kHz}$		2		pF
$A_{VOL}$	Large Signal Voltage Gain	$V_{OUT} = -4\text{V}$ to $4\text{V}$ , $R_L = 1\text{k}$	35	95		V/mV
		$V_{OUT} = -2\text{V}$ to $2\text{V}$ , $R_L = 100\Omega$	3.5	10		V/mV
CMRR	Common Mode Rejection Ratio	$V_{CM} = -5\text{V}$ to $3.5\text{V}$	82	102		dB
		CMRR Match (Channel-to-Channel)	77	100		dB
		Input Common Mode Range	$V_S^-$		$V_S^+$	
PSRR	Power Supply Rejection Ratio	$V_S^+ = 2.5\text{V}$ to $10\text{V}$ , $V_S^- = 0\text{V}$ , $V_{CM} = 0\text{V}$	84	105		dB
		PSRR Match (Channel-to-Channel)	79	105		dB
$V_{OL}$	Output Voltage Swing LOW (Note 7)	No Load		5	40	mV
		$I_{SINK} = 5\text{mA}$		100	200	mV
		$I_{SINK} = 20\text{mA}$		325	650	mV
$V_{OH}$	Output Voltage Swing HIGH (Note 7)	No Load		5	40	mV
		$I_{SOURCE} = 5\text{mA}$		130	250	mV
		$I_{SOURCE} = 20\text{mA}$		475	900	mV
$I_{SC}$	Short-Circuit Current		25	50		mA
$I_S$	Supply Current Per Amplifier			1	1.5	mA
GBW	Gain-Bandwidth Product	Frequency = $1\text{MHz}$		60		MHz
SR	Slew Rate	$A_V = -1$ , $R_L = 1\text{k}$ , $V_{OUT} = \pm 4\text{V}$ , Measure at $V_{OUT} = \pm 2\text{V}$		20		V/ $\mu\text{s}$
FPBW	Full Power Bandwidth	$V_{OUT} = 8\text{V}_{P-P}$		0.8		MHz
HD	Harmonic Distortion	$A_V = 1$ , $R_L = 1\text{k}$ , $V_{OUT} = 2\text{V}_{P-P}$ , $f_C = 500\text{kHz}$		-77.5		dBc
$t_S$	Settling Time	0.01%, $V_{STEP} = 5\text{V}$ , $A_V = 1$ , $R_L = 1\text{k}$		375		ns
$\Delta G$	Differential Gain (NTSC)	$A_V = 2$ , $R_L = 1\text{k}$		0.15		%
$\Delta\theta$	Differential Phase (NTSC)	$A_V = 2$ , $R_L = 1\text{k}$		0.6		Deg

## 電気的特性

 ●は  $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$  の温度範囲の規格値を意味する。注記がない限り、 $V_S = \pm 5\text{V}$ 、 $V_{\text{CM}} = 0\text{V}$ 、 $V_{\text{OUT}} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V <sub>OS</sub>	Input Offset Voltage	V <sub>CM</sub> = -5V	●	100	650	μV
		V <sub>CM</sub> = -5V (DD Package)	●	180	900	μV
		V <sub>CM</sub> = -5V (S5 Package)	●	230	1300	μV
		V <sub>CM</sub> = 5V	●	0.75	3	mV
		V <sub>CM</sub> = 5V (S5 Package)	●	0.75	3.5	mV
ΔV <sub>OS</sub>	Input Offset Voltage Shift	V <sub>CM</sub> = -5V to 3.5V	●	90	850	μV
	Input Offset Voltage Match (Channel-to-Channel) (Note 9)	V <sub>CM</sub> = -5V	●	90	1100	μV
		V <sub>CM</sub> = -5V (DD Package)	●	180	1500	μV
V <sub>OS</sub> TC	Input Offset Voltage Drift (Note 8)	(S5 Package)	●	1.5	5	μV/°C
			●	3.5	10	μV/°C
I <sub>B</sub>	Input Bias Current	V <sub>CM</sub> = -4V	●	20	175	nA
		V <sub>CM</sub> = 4.8V	●	275	800	nA
	Input Bias Current Match (Channel-to-Channel) (Note 9)	V <sub>CM</sub> = -4V	●	15	200	nA
		V <sub>CM</sub> = 4.8V	●	20	300	nA
I <sub>OS</sub>	Input Offset Current	V <sub>CM</sub> = -4V	●	15	125	nA
		V <sub>CM</sub> = 4.8V	●	15	125	nA
A <sub>VL</sub>	Large Signal Voltage Gain	V <sub>OUT</sub> = -4V to 4V, R <sub>L</sub> = 1k	●	30	90	V/mV
		V <sub>OUT</sub> = -2V to 2V, R <sub>L</sub> = 100Ω	●	3	9	V/mV
CMRR	Common Mode Rejection Ratio	V <sub>CM</sub> = -5V to 3.5V	●	80	100	dB
	CMRR Match (Channel-to-Channel) (Note 9)		●	75	100	dB
	Input Common Mode Range		●	V <sub>S</sub> <sup>-</sup>	V <sub>S</sub> <sup>+</sup>	V
PSRR	Power Supply Rejection Ratio	V <sub>S</sub> <sup>+</sup> = 2.5V to 10V, V <sub>S</sub> <sup>-</sup> = 0V, V <sub>CM</sub> = 0V	●	81	104	dB
	PSRR Match (Channel-to-Channel) (Note 9)		●	76	104	dB
V <sub>OL</sub>	Output Voltage Swing LOW (Note 7)	No Load	●	8	50	mV
		I <sub>SINK</sub> = 5mA	●	110	220	mV
		I <sub>SINK</sub> = 20mA	●	375	750	mV
V <sub>OH</sub>	Output Voltage Swing HIGH (Note 7)	No Load	●	8	50	mV
		I <sub>SOURCE</sub> = 5mA	●	150	300	mV
		I <sub>SOURCE</sub> = 20mA	●	600	1100	mV
I <sub>SC</sub>	Short-Circuit Current		●	20	40	mA
I <sub>S</sub>	Supply Current Per Amplifier		●	1.2	2	mA
GBW	Gain-Bandwidth Product	Frequency = 1MHz	●	60		MHz
SR	Slew Rate	A <sub>V</sub> = -1, R <sub>L</sub> = 1k, V <sub>OUT</sub> = ±4V, Measure at V <sub>OUT</sub> = ±2V	●	18		V/μs

# LT6220/LT6221/LT6222

## 電気的特性

●は $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ の温度範囲の規格値を意味する。注記がない限り、 $V_S = \pm 5\text{V}$ 、 $V_{CM} = 0\text{V}$ 、 $V_{OUT} = 0\text{V}$ 。(Note 5)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{OS}$	Input Offset Voltage	$V_{CM} = -5\text{V}$	●	150	800	$\mu\text{V}$
		$V_{CM} = -5\text{V}$ (DD Package)	●	300	1300	$\mu\text{V}$
		$V_{CM} = -5\text{V}$ (S5 Package)	●	350	2000	$\mu\text{V}$
		$V_{CM} = 5\text{V}$	●	0.75	3.5	mV
		$V_{CM} = 5\text{V}$ (S5 Package)	●	1	4.5	mV
$\Delta V_{OS}$	Input Offset Voltage Shift	$V_{CM} = -5\text{V}$ to $3.5\text{V}$	●	90	950	$\mu\text{V}$
		Input Offset Voltage Match (Channel-to-Channel) (Note 9)	●	175	1350	$\mu\text{V}$
$V_{OS\ TC}$	Input Offset Voltage Drift (Note 8)	$V_{CM} = -5\text{V}$ to $3.5\text{V}$	●	1.5	7.5	$\mu\text{V}/^{\circ}\text{C}$
		(S5 Package)	●	3.5	15	$\mu\text{V}/^{\circ}\text{C}$
$I_B$	Input Bias Current	$V_{CM} = -4\text{V}$	●	25	200	nA
		$V_{CM} = 4.8\text{V}$	●	300	900	nA
$I_{OS}$	Input Bias Current Match (Channel-to-Channel) (Note 9)	$V_{CM} = -4\text{V}$	●	15	250	nA
		$V_{CM} = 4.8\text{V}$	●	20	350	nA
$I_{OS}$	Input Offset Current	$V_{CM} = -4\text{V}$	●	20	150	nA
		$V_{CM} = 4.8\text{V}$	●	20	150	nA
$A_{VOL}$	Large Signal Voltage Gain	$V_{OUT} = -4\text{V}$ to $4\text{V}$ , $R_L = 1\text{k}\Omega$	●	25	70	V/mV
		$V_{OUT} = -1\text{V}$ to $1\text{V}$ , $R_L = 100\Omega$	●	2.5	8	V/mV
CMRR	Common Mode Rejection Ratio	$V_{CM} = -5\text{V}$ to $3.5\text{V}$	●	79	100	dB
		CMRR Match (Channel-to-Channel) (Note 9)	●	74	100	dB
		Input Common Mode Range	●	-5	5	V
PSRR	Power Supply Rejection Ratio	$V_S^+ = 2.5\text{V}$ to $10\text{V}$ , $V_S^- = 0\text{V}$ , $V_{CM} = 0\text{V}$	●	79	104	dB
		PSRR Match (Channel-to-Channel) (Note 9)	●	74	104	dB
$V_{OL}$	Output Voltage Swing LOW (Note 7)	No Load	●	10	60	mV
		$I_{SINK} = 5\text{mA}$	●	120	240	mV
		$I_{SINK} = 10\text{mA}$	●	220	450	mV
$V_{OH}$	Output Voltage Swing HIGH (Note 7)	No Load	●	10	60	mV
		$I_{SOURCE} = 5\text{mA}$	●	160	325	mV
		$I_{SOURCE} = 10\text{mA}$	●	325	650	mV
$I_{SC}$	Short-Circuit Current		●	12.5	30	mA
$I_S$	Supply Current		●	1.4	2.25	mA
GBW	Gain-Bandwidth Product	Frequency = 1MHz	●	50		MHz
SR	Slew Rate	$A_V = -1$ , $R_L = 1\text{k}\Omega$ , $V_{OUT} = \pm 4\text{V}$ , Measure at $V_{OUT} = \pm 2\text{V}$	●	15		V/ $\mu\text{s}$

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** 入力はバック・トゥー・バック・ダイオードによって保護されている。差動入力電圧が1.4Vを超える場合、入力電流は10mA以下に制限されなければならない。

**Note 3:** 出力短絡状態が無限に続く場合は、接合部温度を絶対最大定格値未満に抑えるために、ヒートシンクが必要になることがある。

**Note 4:** LT6220C/LT6221C/LT6222CおよびLT6220/LT6221/LT6222は、温度範囲 $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ での動作が保証されている。

**Note 5:** LT6220C/LT6221C/LT6222Cは $0^{\circ}\text{C} \sim 70^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されている。LT6220C/LT6221C/LT6222Cは、 $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の温度範囲で性能仕様に適合するように設計と特性評価が行われているが、この温度範囲におけるテストやQAサンプリングは行われていない。LT6220/LT6221/LT6222は $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されている。

**Note 6:** 最小電源電圧は電源除去比テストによって保証されている。

**Note 7:** 出力電圧の振幅は出力と電源レールの間で測定。

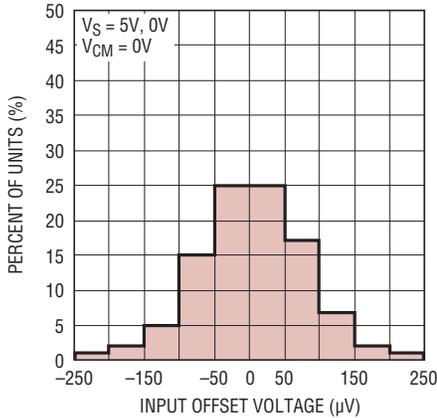
**Note 8:** このパラメータは100%テストされていない。

**Note 9:** マッチングパラメータは、LT6222ではアンプAとDの差およびアンプBとCの差。LT6221では2つのアンプの差。

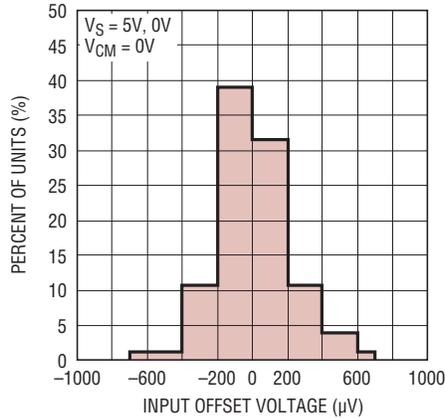
**Note 10:** 熱抵抗( $\theta_{JA}$ )はパッケージに接続されたPCボードの金属接合部の量に依存して変化する。規定値はリードに接続される短配線に対する値。必要なら、LT6220CS/LT6220ISのピン2またはDDパッケージの側面底部メタルを大きなメタル部( $V_S$ 配線など)に接続することで熱抵抗を大幅に低下させることができる。

標準的性能特性

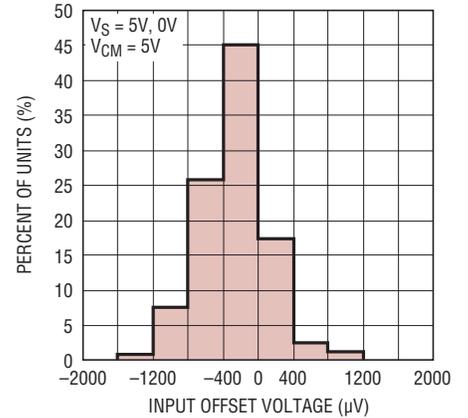
**$V_{OS}$ の分布、 $V_{CM} = 0V$  (S8、PNP 段)**



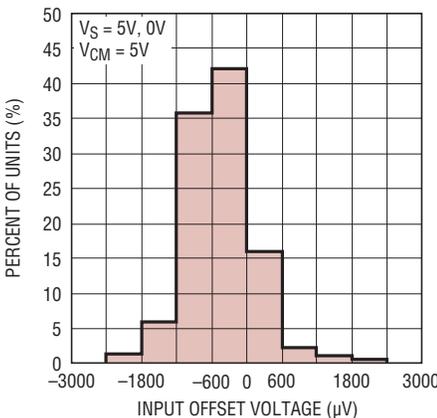
**$V_{OS}$ の分布、 $V_{CM} = 0V$  (SOT5、PNP 段)**



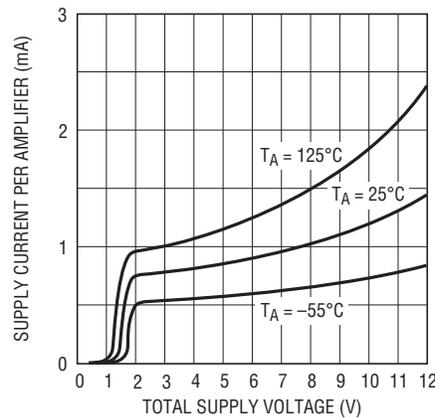
**$V_{OS}$ の分布、 $V_{CM} = 5V$  (S8、NPN 段)**



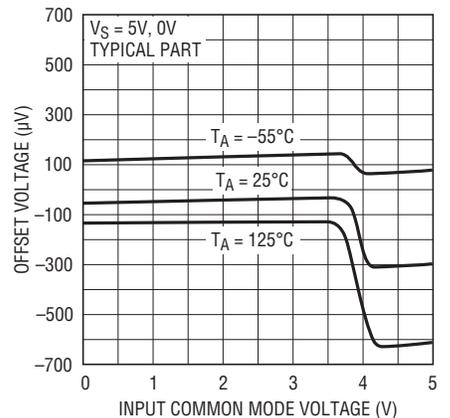
**$V_{OS}$ の分布、 $V_{CM} = 5V$  (SOT5、NPN 段)**



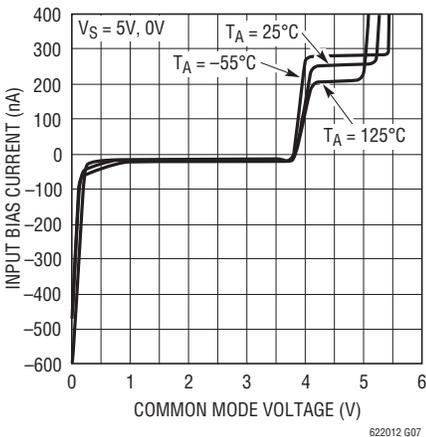
**電源電流と電源電圧**



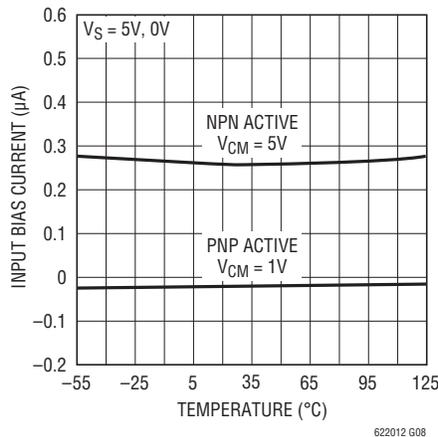
**オフセット電圧と入力同相電圧**



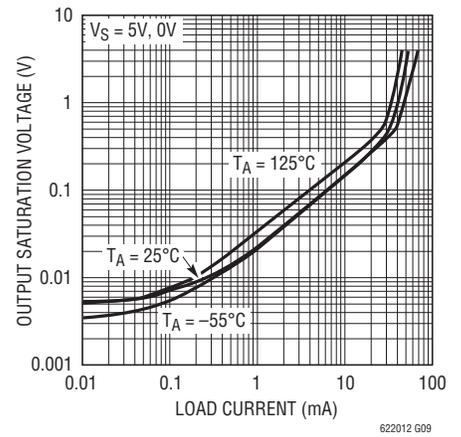
**入力バイアス電流と同相電圧**



**入力バイアス電流と温度**



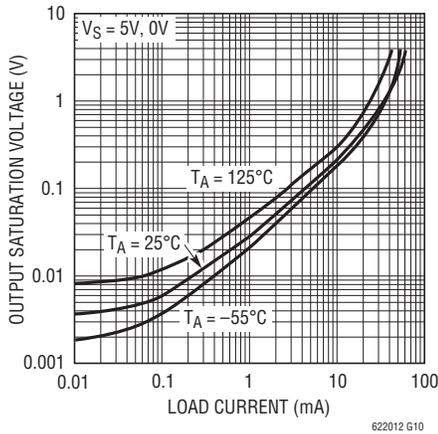
**出力飽和電圧と負荷電流 (出力“L”)**



# LT6220/LT6221/LT6222

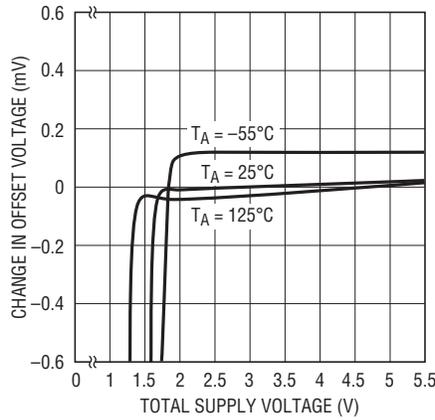
## 標準的性能特性

出力飽和電圧と負荷電流  
(出力“H”)



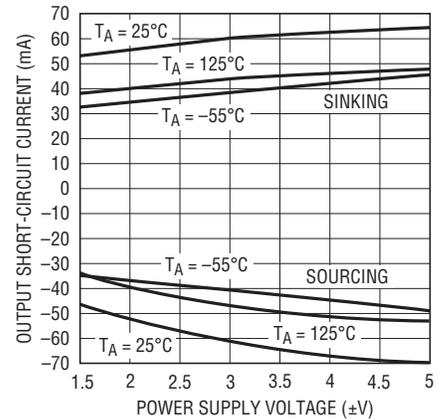
622012 G10

最小電源電圧



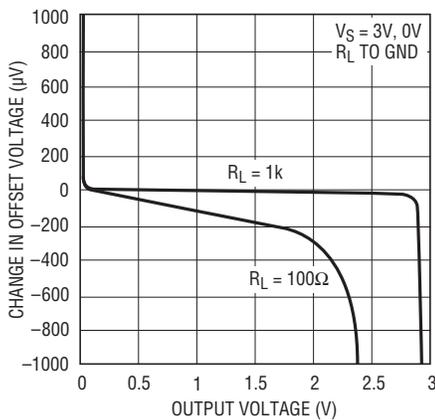
622012 G11

出力短絡電流と電源電圧



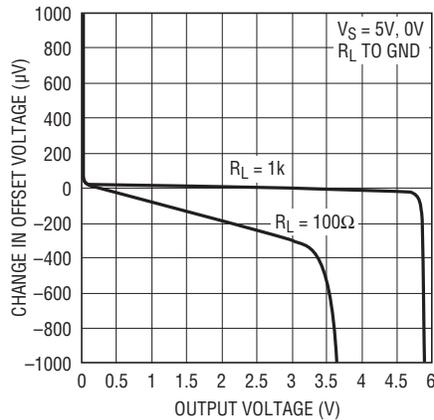
622012 G12

開ループ利得



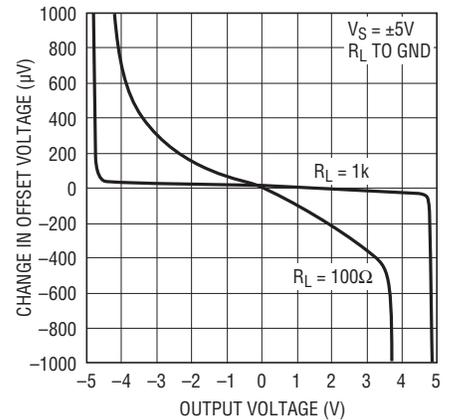
622012 G13

開ループ利得



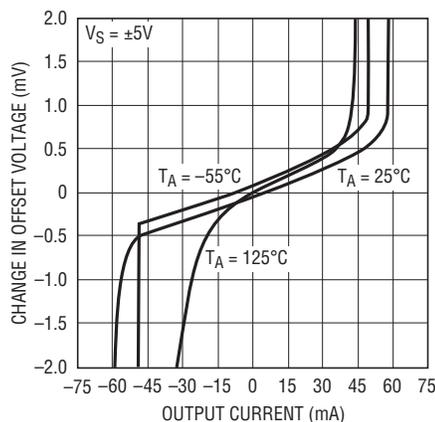
622012 G14

開ループ利得



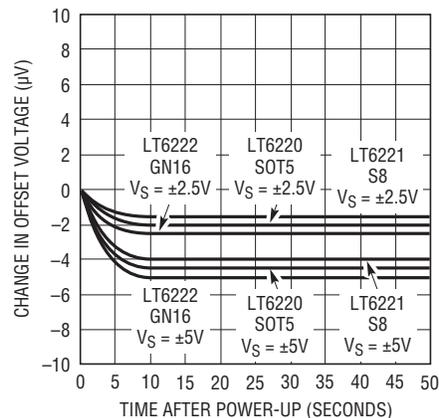
622012 G15

オフセット電圧と出力電流



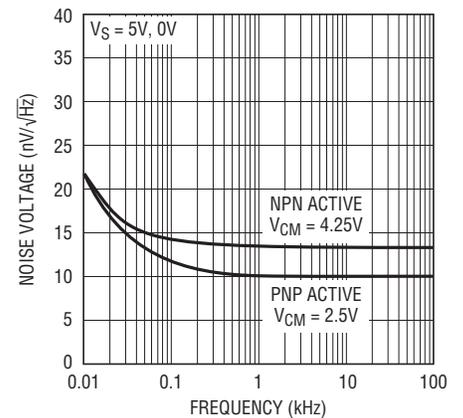
622012 G16

ウォームアップ・ドリフトと時間



622012 G17

入力ノイズ電圧と周波数

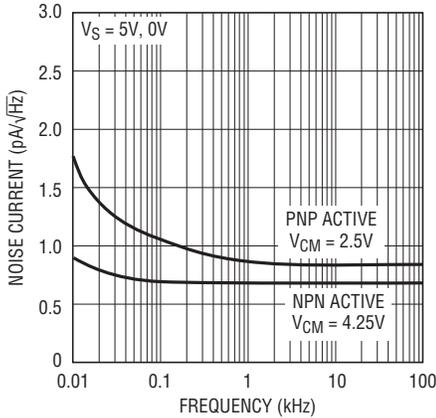


622012 G18

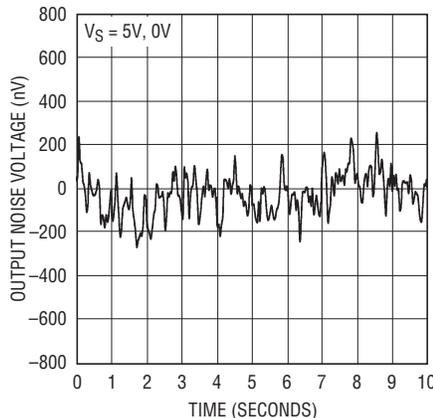
622012fb

## 標準的性能特性

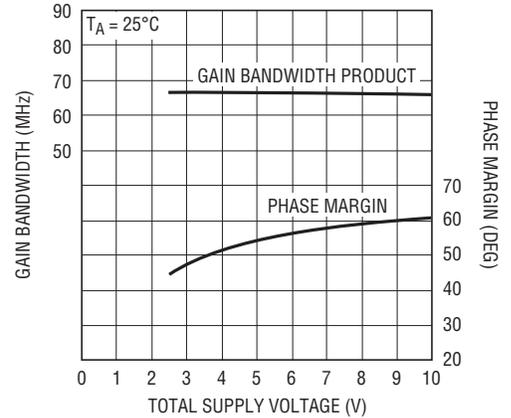
入力電流ノイズと周波数



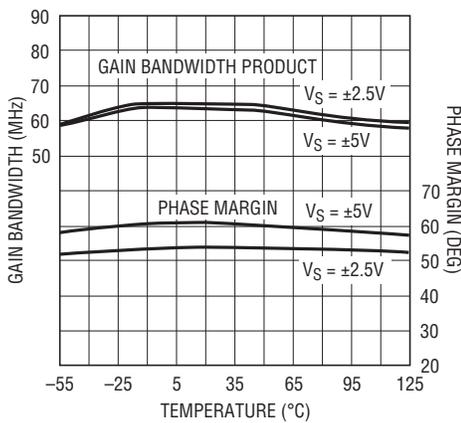
0.1Hz~10Hz出力電圧ノイズ



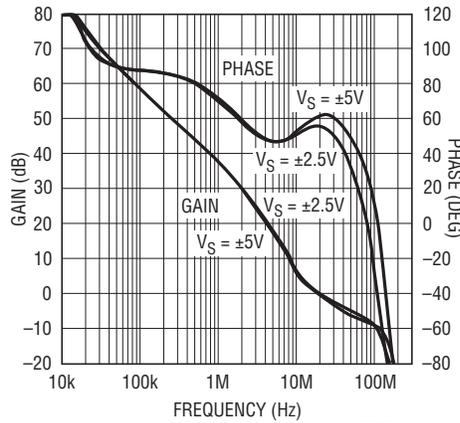
利得帯域幅および位相マージンと電源電圧



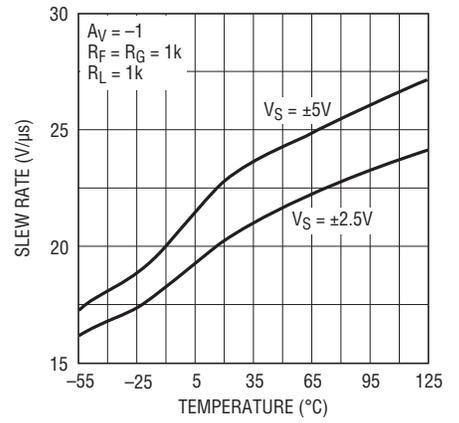
利得帯域幅および位相マージンと温度



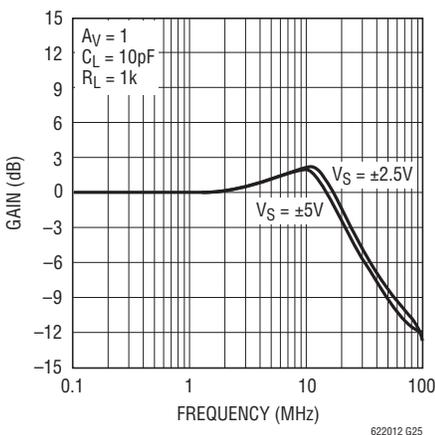
利得および位相と周波数



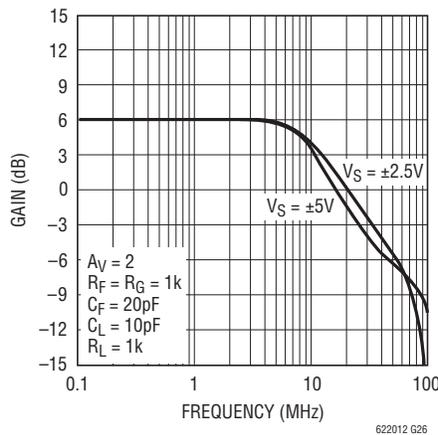
スルーレートと温度



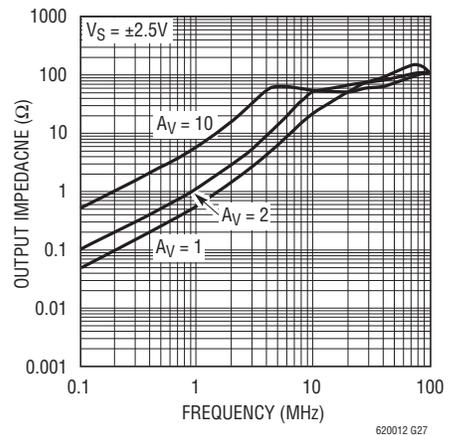
利得と周波数 (A\_V = 1)



利得と周波数 (A\_V = 2)

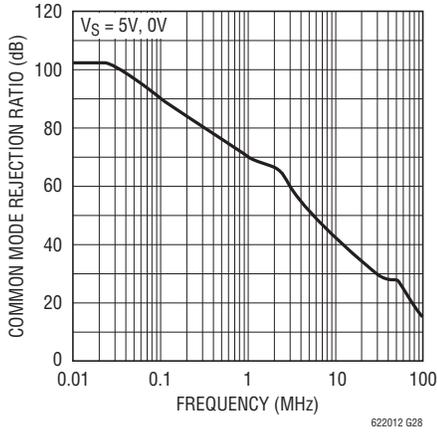


出力インピーダンスと周波数

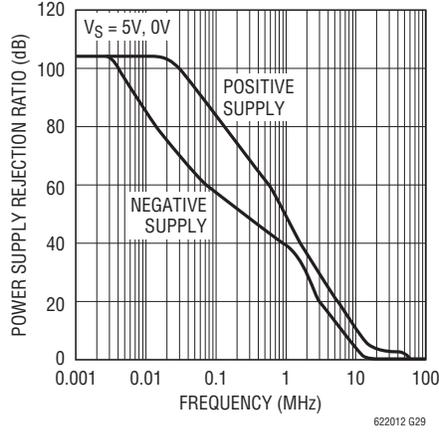


## 標準的性能特性

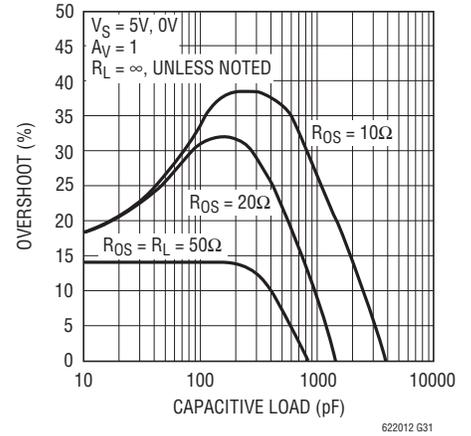
同相除去比と周波数



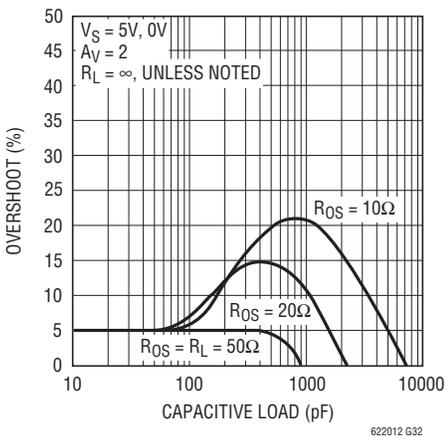
電源除去比と周波数



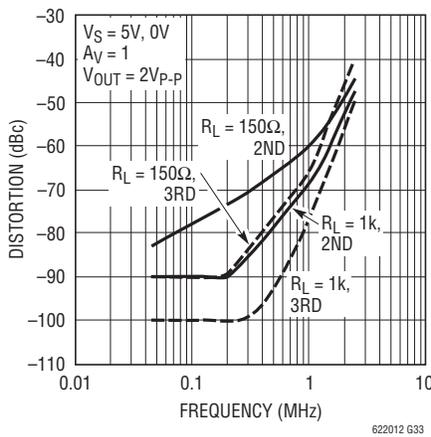
出力直列抵抗と容量性負荷



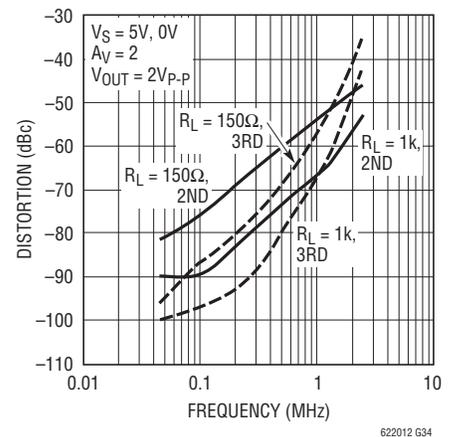
出力直列抵抗と容量性負荷



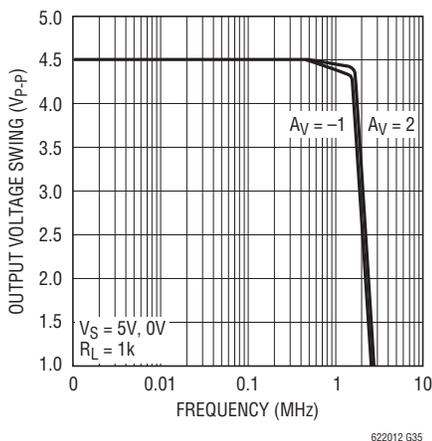
歪みと周波数



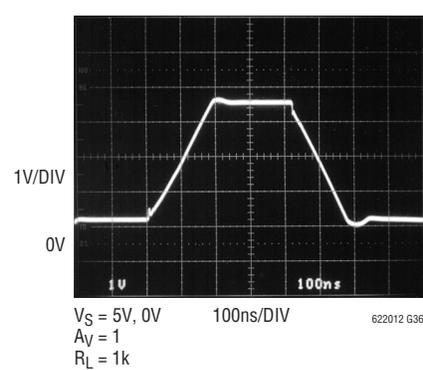
歪みと周波数



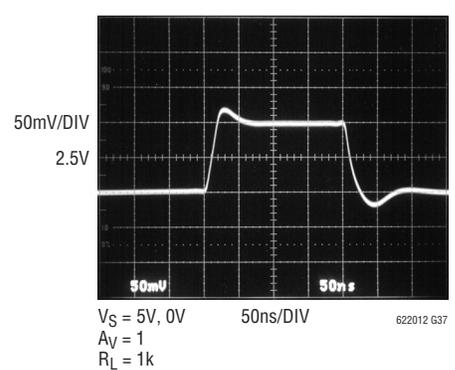
最大歪みなし出力信号と周波数



5Vでの大信号応答

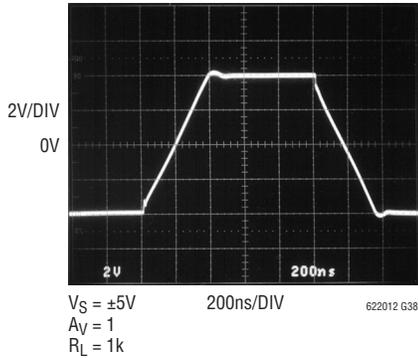


5Vでの小信号応答

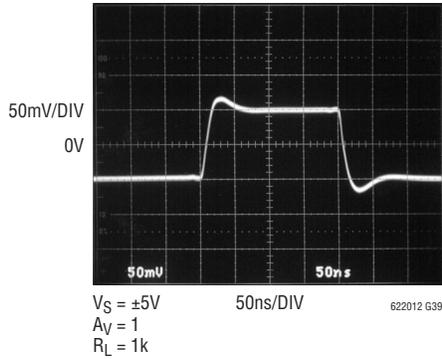


標準的性能特性

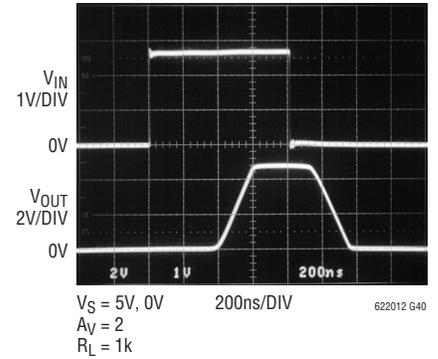
±5Vでの大信号応答



±5Vでの小信号応答



出力オーバードライブからの回復



アプリケーション情報

回路解説

LT6220/LT6221/LT6222の入出力信号範囲は負電源から正電源までに及びます。図1はこのアンプの簡略回路図です。入力段は2個の差動アンプ(PNP段Q1/Q2とNPN段Q3/Q4)から構成され、これらがアクティブになるときの同相入力電圧はそれぞれ異なります。PNP段は負電源から正電源より1.2V程度低い範囲でアクティブになります。入力電圧が正電源の方向に移動すると、トランジスタQ5がテール電流I1を電流ミラーQ6/Q7の方向に導き、それによってNPN差動ペアがアクティ

ブになり、PNPペアはそれ以降正電源までの同相入力電圧の範囲ではアクティブでなくなります。また、入力段では、Q17からQ19までのトランジスタがPNP入力ペアのバイアス電流を打ち消す役割を果たします。Q1/Q2ペアがアクティブのとき、Q16を流れる電流はQ1/Q2の電流と同じになるように制御されます。そのため、公称上Q16のベース電流は入力デバイスのベース電流と同じ大きさになります。Q16のベース電流はトランジスタQ17～Q19にミラーされ、入力デバイスQ1/Q2のベース電流を打ち消します。

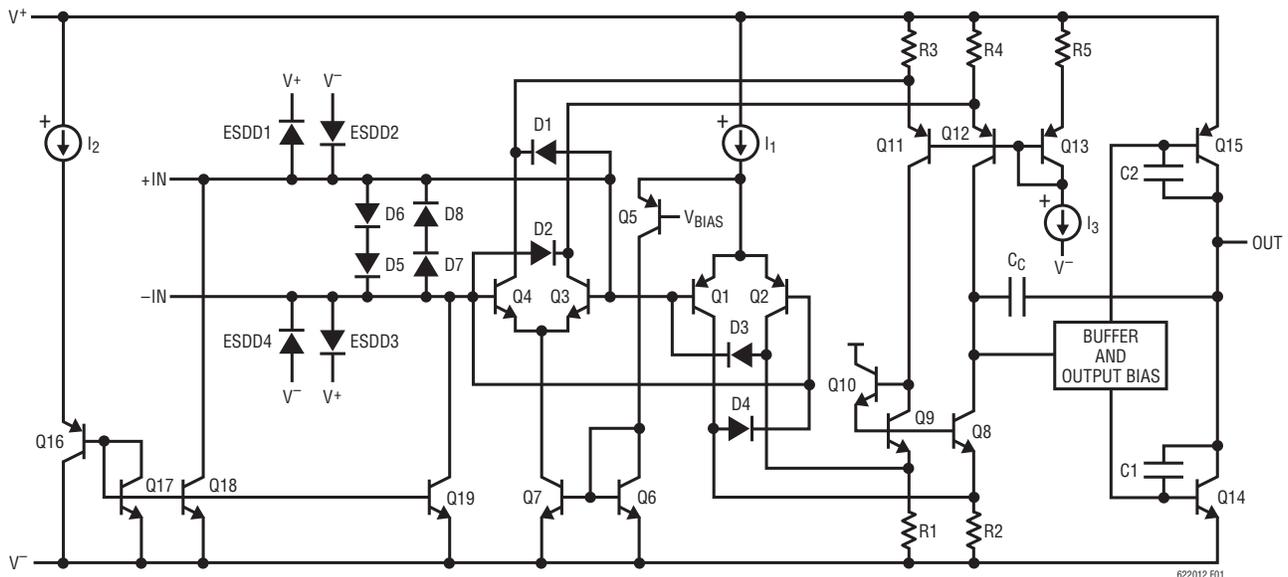


図1. LT6220/LT6221/LT6222の簡略回路図

622012fb

## アプリケーション情報

出力段を構成するのは、出力がレール・トゥ・レール振幅するのを可能にする相補共通エミッタ段のペアQ14/Q15です。コンデンサC2、C3が局所帰還ループを形成し、高周波における出力インピーダンスを引き下げます。これらのデバイスはリニアテクノロジー独自の高速相補型バイポーラ・プロセスで製造されています。

### 電力損失

4個のアンプを内蔵するLT6222は小型の16ピンSSOPパッケージに封止されており、熱抵抗( $\theta_{JA}$ )は標準135°C/Wです。ダイの接合部温度が150°Cを超えないようにする必要があります。接合部温度 $T_J$ は周囲温度 $T_A$ 、電力損失 $P_D$ 、および熱抵抗 $\theta_{JA}$ から算出します。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

ICの電力損失は、電源電圧、出力電圧および負荷抵抗の関数です。所定の電源電圧における最悪条件の電力損失 $P_{D(MAX)}$ は、最大電源電流時および所定の負荷抵抗のもとで出力電圧がどちらかの電源電圧の半分であるときに発生します。 $P_{D(MAX)}$ は次式で与えられます。

$$P_{D(MAX)} = (V_S \cdot I_{S(MAX)}) + \left(\frac{V_S}{2}\right)^2 / R_L$$

例：16ピンSSOPパッケージのLT6222を±5Vの電源で動作させ、100Ωの負荷をドライブする場合、最悪条件の電力損失は次の通りです。

$$\begin{aligned} P_{D(MAX)}/\text{Amp} &= (10 \cdot 1.8\text{mA}) + (2.5)^2 / 100 \\ &= 0.018 + 0.0625 = 80.5\text{mW} \end{aligned}$$

4個のアンプすべてに同時に負荷がかかると仮定すると、総電力損失は322mWです。

このデバイスが動作可能な最大の周囲温度は次の通りです。

$$\begin{aligned} T_A &= T_J - (P_{D(MAX)} \cdot 135^\circ\text{C/W}) \\ &= 150^\circ\text{C} - (0.322\text{W} \cdot 135^\circ\text{C/W}) = 106.5^\circ\text{C} \end{aligned}$$

### 入力オフセット電圧

オフセット電圧はどの入力段がアクティブになっているかによって変わります。入力範囲が負電源レールから正電源レールの1.2V下の間ではPNP入力段がアクティブになり、それ以上の正電源レールの範囲ではNPN入力段がアクティブになり、PNP段はアクティブでなくなります。オフセット電圧はPNP入力段がアクティブな範囲では通常70μVより下です。

### 入力バイアス電流

LT6220/LT6221/LT6222は特許申請中の技術によって、同相入力電圧が負電源レールの0.2V上から正電源レールの1.2V下の範囲で入力バイアス電流が150nAより低くなるように調整します。LT6220/LT6221/LT6222は入力オフセット電圧と入力バイアス電流が低く抑えられるので、特にソースインピーダンスの高いアプリケーションで高精度な処理が可能です。

### 出力

LT6220/LT6221/LT6222は大きな出力電流を供給できるので、デバイスの損傷を防ぐために短絡電流制限は50mA付近に設定されています。出力が連続的に短絡する場合は、ICの接合部温度が絶対最大定格の150°Cを超えないよう注意してください(電力損失の項を参照)。このアンプの出力には、各電源に接続された逆バイアスされたダイオードが付属しています。出力がどちらかの電源を超える値で強制的にドライブされると、このダイオードに無制限の電流が流れます。電流が過渡的で数100mA以下であれば、デバイスは損傷しません。

### オーバードライブ保護

入力電圧が電源電圧を超えると、2対の交差ダイオードD1～D4が出力の極性反転を防ぎます。入力電圧がどちらかの電源を700mV以上超えると、ダイオードD1/D2またはD3/D4がターン・オンし、出力の極性を適正に保ちます。位相反転保護が正しく働くには、入力電流が5mAよりも低く抑えられなければなりません。このアンプが過度にオーバードライブされる場合は、抵抗を外付けしてオーバードライブ電流を抑制する必要があります。

## アプリケーション情報

LT6220/LT6221/LT6222の入力段は1組のバック・トゥ・バック・ダイオードD5/D8によって1.4V以上の大きな差動入力電圧から保護されています。これによって入力トランジスタがエミッターベース間ブレイクダウンを起こすのを防止しています。動作中のこのダイオードを流れる電流は10mAより低くなるよう制限する必要があります。最悪条件の差動入力電圧が発生するのは一般的に、ユニティゲイン構成で、入力がドライブされているときに出力がグラウンドに短絡したときです。さらに、このアンプでは、図1に示すように、電源に接続された1組の保護ダイオードが各ピンに付属しており、ピンはこれによって最大3kVまでのESDから保護されています。

### 容量性負荷

LT6220/LT6221/LT6222は広帯域、低消費電力かつ高精度のアプリケーション向けに最適化されています。このデバイスはユニティゲイン構成で最大100pFの容量性負荷をドライブ可能で、利得がそれより大きい場合はもっと高い容量性負荷をドライブできます。100pFを超える容量性負荷をドライブす

る場合、出力と容量性負荷の間に10Ωから50Ωの抵抗を配置し、リングングや発振で防ぐようにします。帰還は出力から取り、抵抗で容量性負荷を分離して安定性が保証されるようにします。12ページの容量性負荷のグラフに、特定の直列抵抗が付随する容量性負荷をドライブした場合のアンプの過渡応答が示されています。

### 帰還部品

帰還抵抗で利得を設定する場合、この帰還抵抗で形成されるポールと反転入力との総容量によって安定性が落ちないように注意する必要があります。例えば、LT6220/LT6221/LT6222で、非反転利得が2に設定され、5kΩの抵抗2個と5pFのコンデンサが配置されていると(デバイスとPCボード)、高い確率で発振を起こします。ポールは12.7MHzで形成され、その場合位相マージンはアンプのクロスオーバー周波数が10MHz付近の場合で52度減少します。容量10pF以上のコンデンサを帰還抵抗に接続することでリングングや発振を抑えることができます。

## 標準的応用例

### ステップ増幅式フォトダイオード・アンプ

図2の回路はステップ増幅式トランスインピーダンス・フォトダイオード・アンプです。小信号レベルでは100kΩによる高利得が得られますが、大信号レベルでは自動かつスムーズに3.2kΩによる低利得に変化します。ステップ増幅のメリットは、ダイナミックレンジが最大になるので、電源に制約があるときにも便利なことです。言い換えると、この回路で100kΩでの感度を得ながら利得を下げずに1mAの信号レベルを処理するには、100Vの負電源を接続する必要があります。

回路の動作はごく単純です。フォトダイオードの電流が低い(10μA未満)場合、オペアンプの出力と反転入力とは最大でもグラウンドの1V以下です。R3とQ2に並列されたLT1634がQ2を流れる電流を20μA程度に固定します。R4はLT1634の消費電流を維持し、Q2のエミッタをグラウンドより上に引き上げるので、Q1は逆バイアスされ、R2に電流が流れなくなります。そ

のため、小信号において、帰還経路はR1(およびC1)だけになり、回路は100kΩの利得を持つ単純なトランスインピーダンス・アンプになります。

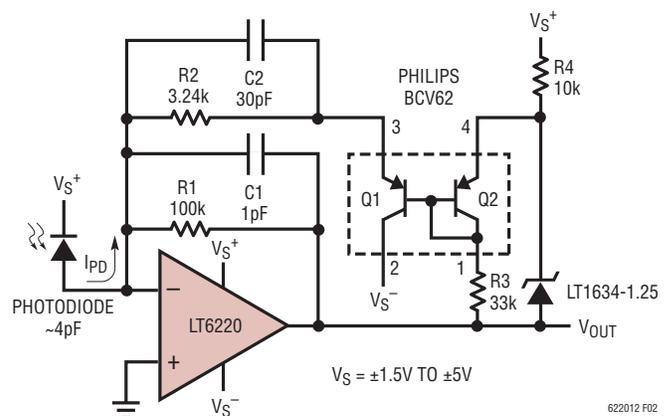


図2. ステップ増幅式フォトダイオード・アンプ

## 標準的応用例

信号レベルが上がっていくと、オペアンプの出力は負の方に移動していきます。フォトダイオードの電流が12.5μAの場合、100kΩの利得があるとLT6220の出力はグラウンドよりも約1.25V低くなります。ただしこのとき、Q2のエミッタ電位はグラウンドと同じで、Q1のベースはグラウンドよりも1V下にあります。そのため、Q1がターン・オンされ、フォトダイオードの電流はR2の方へ流れ始めます。トランスインピーダンス利得はR1とR2が並列したとき(R1||R2)の値、つまり約3.1kΩに低下します。回路の応答を図3に示します。リニアリティとともに、2段の動作利得の間を円滑に遷移することに注目してください。

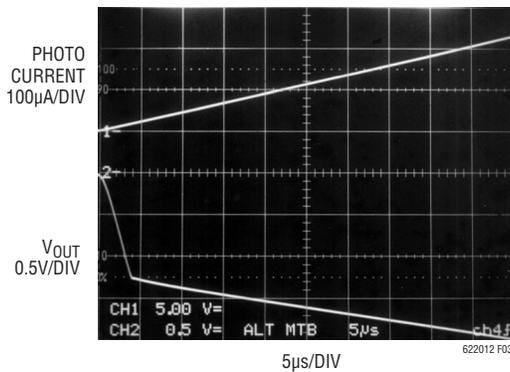


図3. ステップ増幅式フォトダイオード・アンプの応答

## 単一3V電源、1MHz、4次バターワース・フィルタ

図4の回路は、低電圧かつ広帯域なLT6221を活用した、3V電源の高DC精度、1MHz、4次ローパスフィルタです。アンプは反転モードで使用して歪みを最大限減らし、出力はレール・トゥ・レールで振幅するので、ダイナミックレンジは最大限広がります。図5にこのフィルタの周波数応答のグラフを示します。ストップバンド減衰は50MHzで100dBよりも大きくなります。

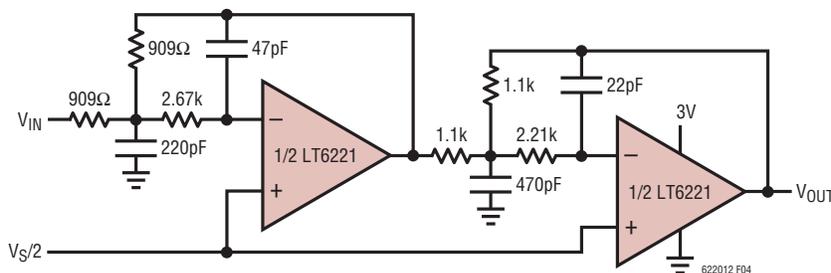


図4. 3V、1MHz、4次バターワース・フィルタ

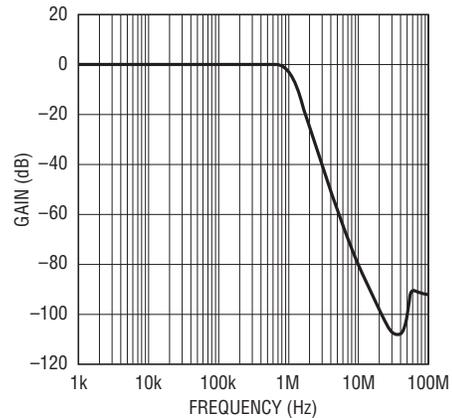


図5. フィルタの周波数応答

## 差動入力・差動出力アンプ

図6はLT6222が利得2のバッファ付き差動入力・差動出力アンプとして適用された回路です。オペアンプA、Bは単純なユニティゲイン・バッファとして設定され、上流の回路に高い入力インピーダンスを与えます。抵抗R1、R2は同相入力電圧の平均化関数として機能し、R3でその電圧は2/3に減衰し、電圧ソースV<sub>OCM</sub>を基準とします。その結果発生する電圧は、V<sub>MID</sub> = 2/3 • V<sub>ICM</sub>となり、オペアンプCおよびDの反転入力に送られます。その他4個の抵抗によって、非反転入力からは利得+3が、反転回路では利得-2が設定されます。そのため、上側の回路の出力電圧は次のようになります。

$$\begin{aligned} -\text{OUT} &= 3 \cdot (2/3 \cdot V_{\text{ICM}} + 1/3 \cdot V_{\text{OCM}}) - 2 \cdot (V_{\text{ICM}} + V_{\text{DIFF}}/2) \\ &= 2V_{\text{ICM}} + V_{\text{OCM}} - 2V_{\text{ICM}} - V_{\text{DIFF}} \\ &= V_{\text{OCM}} - V_{\text{DIFF}} \end{aligned}$$

## 標準的応用例

下側の回路の出力は次のようになります。

$$\begin{aligned} +\text{OUT} &= 3 \cdot (2/3 \cdot V_{\text{ICM}} + 1/3 \cdot V_{\text{OCM}}) - 2 \cdot (V_{\text{ICM}} - V_{\text{DIFF}}/2) \\ &= 2V_{\text{ICM}} + V_{\text{OCM}} - 2V_{\text{ICM}} + V_{\text{DIFF}} \\ &= V_{\text{OCM}} + V_{\text{DIFF}} \end{aligned}$$

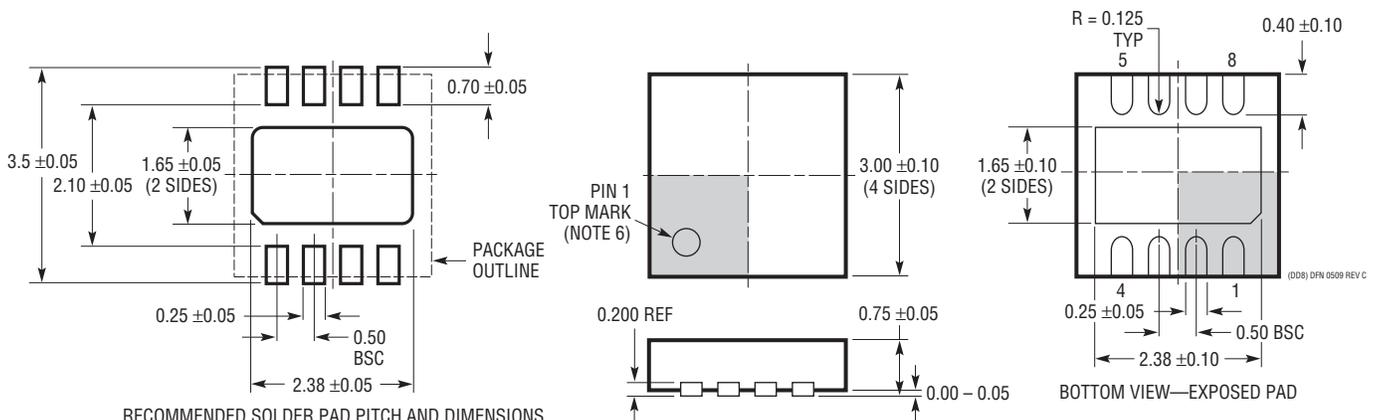
同相入力電圧は同相出力の項としても差動出力の項にも現れません。電圧  $V_{\text{OCM}}$  は出力項に現れますが、同じ極性なので、出力のDCレベルを決定します。また、差動入力電圧  $V_{\text{DIFF}}$  は完全に正反対の極性で両方の出力に現れ、これによって事実上差動利得は2になります。計算から、1%抵抗は、出力同相

モードでも差動モードでも-31dBよりも良好な最悪条件の同相入力フィードスルーを与えます。6dBの利得を考える場合、最悪条件の同相除去比は37dBです(ここでは1%抵抗を仮定しています。もちろん、これより精度の高い抵抗を使えば改善されます)。典型的な1%抵抗を用いたベンチマークの結果では、低周波でCMRRが67dB、1MHzでCMRRが40dBとなりました。2以外の利得  $\alpha$  を得るには、 $R3 = \alpha \cdot (R1 \parallel R2)$ 、 $R5 = \alpha \cdot R4$ 、 $R7 = \alpha \cdot R6$  とします。

## パッケージ

最新のパッケージの図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

**DD Package**  
**8-Lead Plastic DFN (3mm × 3mm)**  
(Reference LTC DWG # 05-08-1698 Rev C)



**NOTE:**

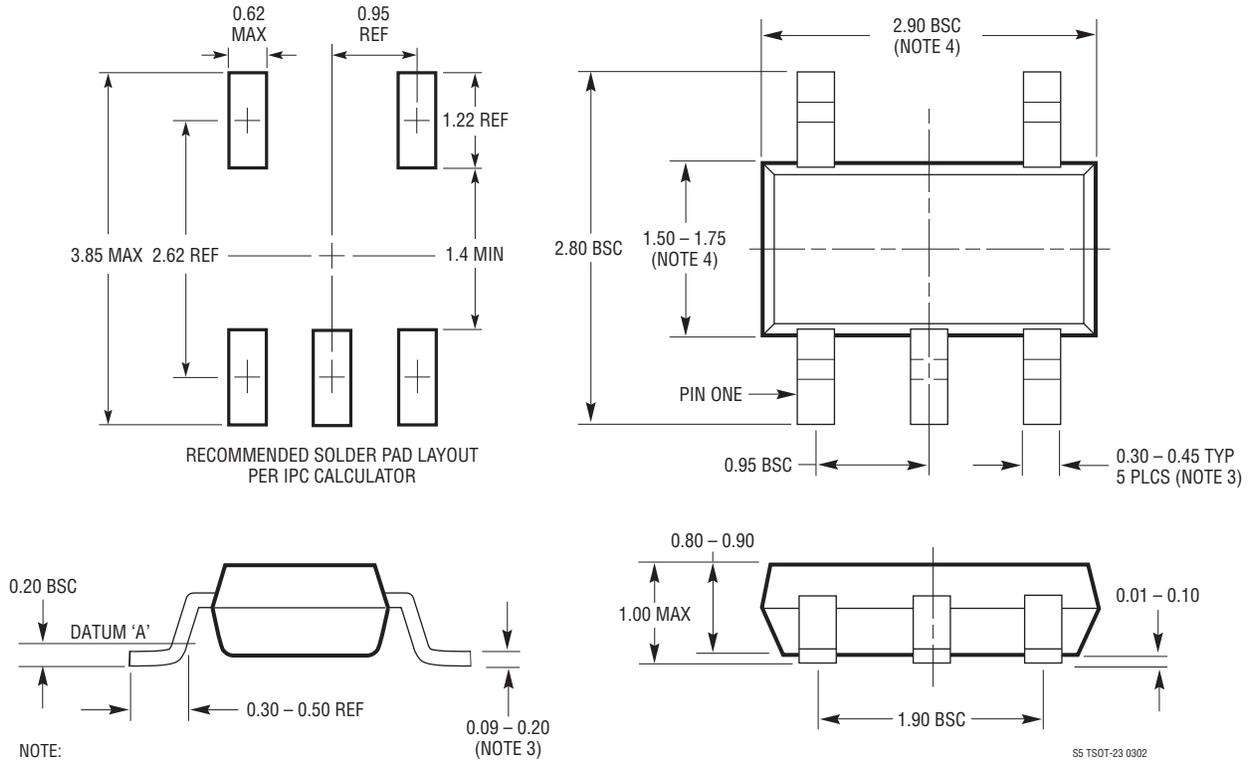
1. 図は JEDEC パッケージ外形 MO-229 のバリエーション WEED-1
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

# LT6220/LT6221/LT6222

## パッケージ

最新のパッケージの図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

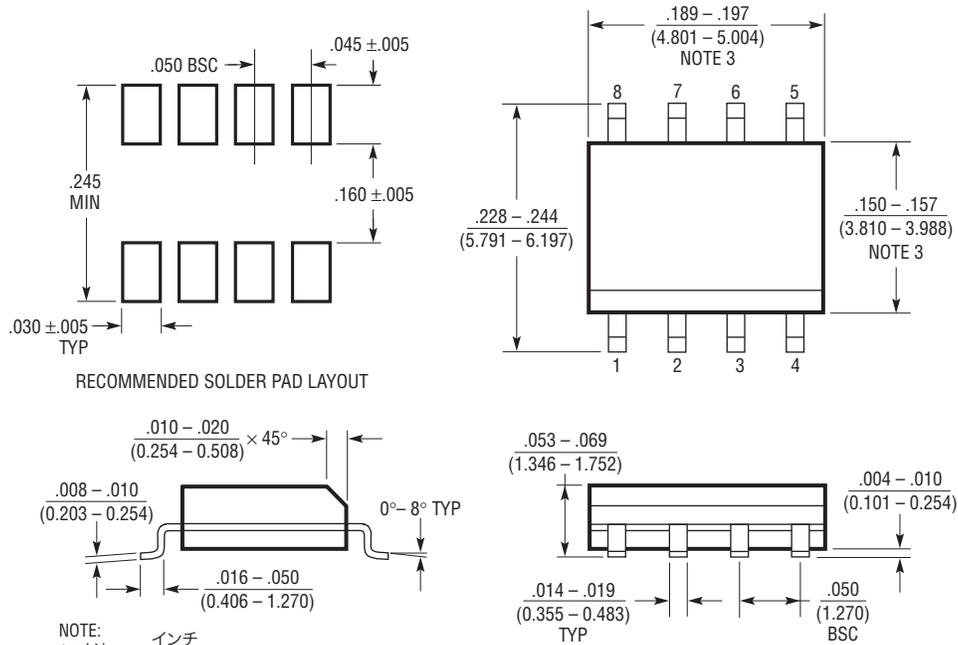
### S5 Package 5-Lead Plastic TSOT-23 (Reference LTC DWG # 05-08-1635)



## パッケージ

最新のパッケージの図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

### S8 Package 8-Lead Plastic Small Outline (Narrow .150 Inch) (Reference LTC DWG # 05-08-1610 Rev G)



- NOTE:
1. 寸法  $\frac{\text{インチ}}{\text{(ミリメートル)}}$
  2. 図は実寸とは異なる
  3. これらの寸法にはモールドのバリや突出部を含まない  
モールドのバリや突出部は、各サイドで 0.15mm (0.006") を超えないこと
  4. ピン 1 は斜めのエッジかへこみのいずれか

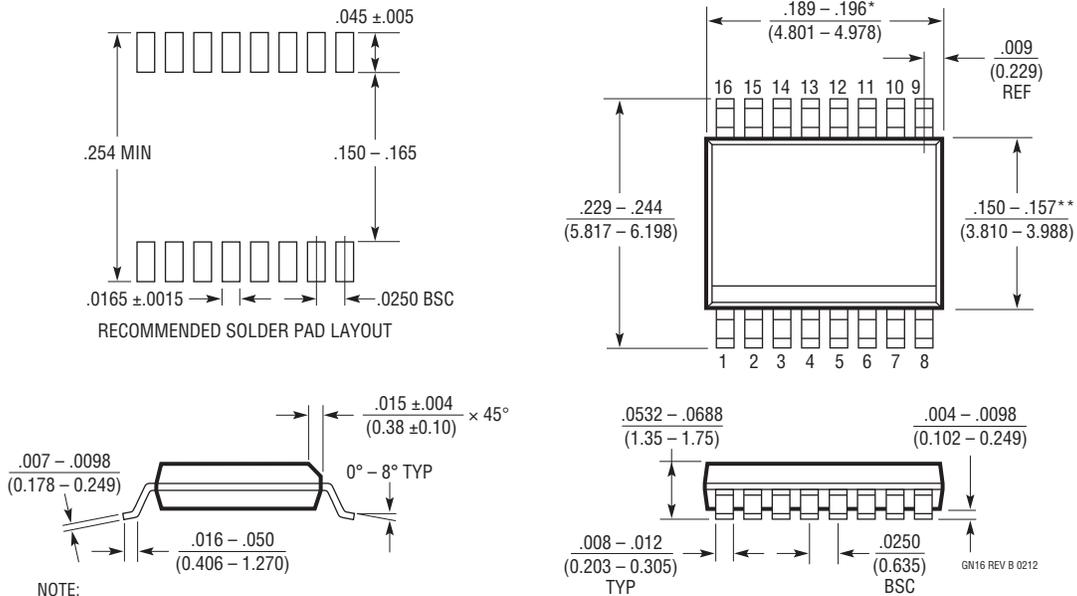
S08 REV G 0212

# LT6220/LT6221/LT6222

## パッケージ

最新のパッケージの図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

### GN Package 16-Lead Plastic SSOP (Narrow .150 Inch) (Reference LTC DWG # 05-08-1641 Rev B)



## 改訂履歴 (改訂履歴は Rev B から開始)

REV	日付	概要	ページ番号
B	05/14	「標準的応用例」に $V_{OUT}$ の情報を追加。 「発注情報」の表を更新。	1 2

# LT6220/LT6221/LT6222

## 標準的応用例

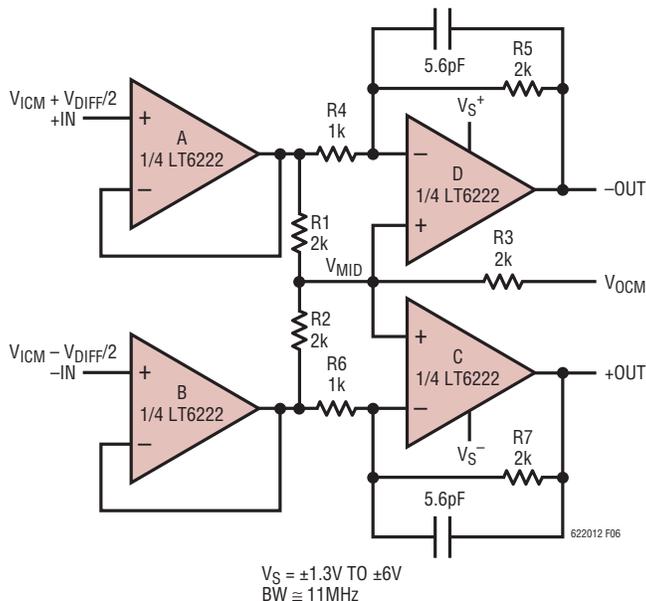


図6. バッファ付き利得2の差動入力/差動出力アンプ

## 関連製品

製品番号	説明	注釈
LT1498/LT1499	デュアル/クワッド、10MHz、6V/μs、レール・トゥ・レール入出力 C <sub>LOAD</sub> オペアンプ	高DC精度: 475μV V <sub>OS(MAX)</sub> 、最大電源電流: 2.2mA/アンプ、広い電源電圧範囲: 2.2V ~ 30V
LT1800/LT1801/ LT1802	シングル/デュアル/クワッド、80MHz、25V/μs、低消費レール・トゥ・レール入出力高精度オペアンプ	350μV V <sub>OS(MAX)</sub> 、250nA I <sub>BIAS(MAX)</sub> 、最大電源電流: 2mA/アンプ
LT1803/LT1804/ LT1805	シングル/デュアル/クワッド 85MHz、100V/μs、レール・トゥ・レール入出力オペアンプ	2mV V <sub>OS(MAX)</sub> 、最大電源電流 3mA/アンプ
LT1806/LT1807	シングル/デュアル 325MHz、140V/μs、レール・トゥ・レール入出力オペアンプ	高DC精度: 550μV V <sub>OS(MAX)</sub> 、最大低ノイズ: 3.5nV/√Hz、低歪み: 5MHzで-80dBc、パワーダウン (LT1806)
LT1809/LT1810	シングル/デュアル 180MHz、レール・トゥ・レール入出力オペアンプ	スルーレート 350V/μs、低歪み: 5MHzで-90dBc、パワーダウン (LT1809)