

リファレンスとコンパレータを備えたハイサイド電流検出アンプ

特長

- 電流検出アンプ
 - 高速ステップ応答: 500ns
 - 低オフセット電圧: 最大 350 μ V
 - 低入力バイアス電流: 最大 300 μ A
- 400mVの高精度リファレンス内蔵
- リセット付きラッチング・コンパレータ内蔵
 - 高速応答時間: 700ns
 - 全スレッショルド誤差: 最大 \pm 2%
 - コンパレータの極性: 2つの選択肢
- 広い電源電圧範囲: 2.7V ~ 60V
- 消費電流: 550 μ A
- 低シャットダウン電流: 5 μ A
- -40 $^{\circ}$ C ~ 125 $^{\circ}$ Cの温度範囲で仕様を規定
- 10ピンMSOPパッケージ

アプリケーション

- 電過電流、低電流、フォールトの検出
- 電流シャント測定
- バッテリーのモニタ
- モータ制御
- 車載モニタおよび制御
- リモートセンス
- 産業用制御

概要

LT[®]6109は、高精度電流検出アンプ、電圧リファレンス、および2個のコンパレータを内蔵した、ハイサイド電流検出デバイスです。LT6109には2つのバージョンがあります。LT6109-1のコンパレータは逆極性で接続されており、LT6109-2のコンパレータは同じ極性で接続されています。また、電流検出アンプとコンパレータの出力は直接アクセス可能です。アンプの利得とコンパレータのトリップポイントは外付け抵抗で設定します。オープンレインのコンパレータ出力は、他のシステム・コンポーネントと容易にインタフェース可能です。

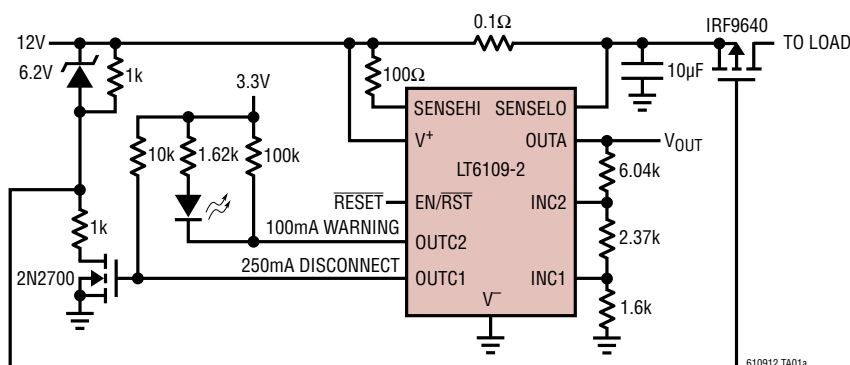
LT6109のシステム全体の伝搬遅延は標準でわずか1.4 μ sなので、過電流状態や低電流状態に迅速に対応できます。また、帯域幅が1MHzなので、モータ制御などの重要なアプリケーションでのエラー検出に使用できます。コンパレータのスレッショルド精度が高く、両方のコンパレータをラッチできるため、高速イベントを確実に捕捉することができます。

LT6109は-40 $^{\circ}$ C ~ 125 $^{\circ}$ Cで動作が完全に規定されているので、産業用や車載などのアプリケーションに適しています。小型10ピンMSOPパッケージで供給されます。

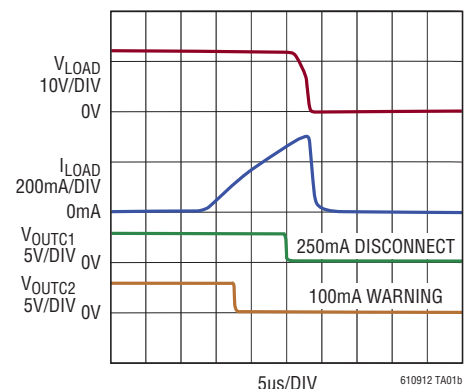
LT、LT、LTC、LTM、TimerBlox、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。他の全ての商標はそれぞれの所有者に所有権があります。

標準的応用例

ラッチによる負荷切断と早期警報表示による回路のフォールトに対する保護



過電流イベントに対する応答



610912f

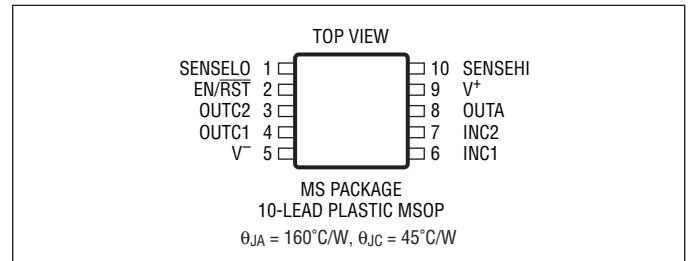
LT6109-1/LT6109-2

絶対最大定格

(Note 1)

全電源電圧 (V ⁺ から V ⁻)	60V
最大電圧	
(SENSELO、SENSEHI、OUTA)	V ⁺ + 1V
最大 V ⁺ - (SENSELO または SENSEHI)	33V
最大 EN/RST [̄] 電圧	60V
最大コンパレータ入力電圧	60V
最大コンパレータ出力電圧	60V
アンプの入力電流 (Note 2)	-10mA
SENSEHI または SENSELO 入力電流	±10mA
差動 SENSEHI、SENSELO 入力電流	±2.5mA
アンプの出力短絡時間	無期限
動作温度範囲 (Note 3)	
LT6109I	-40°C ~ 85°C
LT6109H	-40°C ~ 125°C
規定温度範囲 (Note 3)	
LT6109I	-40°C ~ 85°C
LT6109H	-40°C ~ 125°C
最大接合部温度	150°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10 秒)	300°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LT6109IMS-1#PBF	LT6109IMS-1#TRPBF	LTFNJ	10-Lead Plastic MSOP	-40°C to 85°C
LT6109HMS-1#PBF	LT6109HMS-1#TRPBF	LTFNJ	10-Lead Plastic MSOP	-40°C to 125°C
LT6109IMS-2#PBF	LT6109IMS-2#TRPBF	LTFWY	10-Lead Plastic MSOP	-40°C to 85°C
LT6109HMS-2#PBF	LT6109HMS-2#TRPBF	LTFWY	10-Lead Plastic MSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 + R_3 = 10\text{k}$ 、利得 = 100、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ 。(図3を参照)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V^+	Supply Voltage Range		● 2.7		60	V
I_S	Supply Current (Note 4)	$V^+ = 2.7\text{V}$, $R_{\text{IN}} = 1\text{k}$, $V_{\text{SENSE}} = 5\text{mV}$		475		μA
		$V^+ = 60\text{V}$, $R_{\text{IN}} = 1\text{k}$, $V_{\text{SENSE}} = 5\text{mV}$	●	600	700 1000	μA μA
	Supply Current in Shutdown	$V^+ = 2.7\text{V}$, $V_{\text{EN/RST}} = 0\text{V}$, $R_{\text{IN}} = 1\text{k}$, $V_{\text{SENSE}} = 0.5\text{V}$	●	3	5 7	μA μA
		$V^+ = 60\text{V}$, $V_{\text{EN/RST}} = 0\text{V}$, $R_{\text{IN}} = 1\text{k}$, $V_{\text{SENSE}} = 0.5\text{V}$	●	7	11 13	μA μA
	EN/RST Pin Current	$V_{\text{EN/RST}} = 0\text{V}$, $V^+ = 60\text{V}$		-200		nA
	EN/RST Pin Threshold	$V^+ = 2.7\text{V}$ to 60V	● 0.8		1.9	V

電流検出アンプ

V_{OS}	Input Offset Voltage	$V_{\text{SENSE}} = 5\text{mV}$	●	-350 -450	350 450	μV μV
$\Delta V_{\text{OS}}/\Delta T$	Input Offset Voltage Drift	$V_{\text{SENSE}} = 5\text{mV}$	●	± 0.8		$\mu\text{V}/^\circ\text{C}$
I_B	Input Bias Current (SENSELO, SENSEHI) (Note 5)	$V^+ = 2.7\text{V}$ to 60V	●	60	300 350	nA nA
		$V^+ = 2.7\text{V}$ to 60V		± 5		nA
I_{OS}	Input Offset Current	$V^+ = 2.7\text{V}$ to 60V		± 5		nA
I_{OUTA}	Maximum Output Current (Note 6)		●	1		mA
PSRR	Power Supply Rejection Ratio (Note 7)	$V^+ = 2.7\text{V}$ to 60V, $V_{\text{SENSE}} = 5\text{mV}$	●	120 114	127	dB dB
		$V^+ = 36\text{V}$, $V_{\text{SENSE}} = 5\text{mV}$, $V_{\text{ICM}} = 2.7\text{V}$ to 36V			125	dB
CMRR	Common Mode Rejection Ratio	$V^+ = 60\text{V}$, $V_{\text{SENSE}} = 5\text{mV}$, $V_{\text{ICM}} = 27\text{V}$ to 60V	●	110 103	125	dB dB
		$R_{\text{IN}} = 500\Omega$	●	500		mV
$V_{\text{SENSE(MAX)}}$	Full-Scale Input Sense Voltage (Note 6)	$V^+ = 2.7\text{V}$, $V_{\text{SENSE}} = 5\text{mV}$ to 24mV	●	-0.2	-0.08	%
		$V^+ = 12\text{V}$ to 60V, $V_{\text{SENSE}} = 5\text{mV}$ to 100mV	●		0	%
	SENSELO Voltage (Note 9)	$V^+ = 2.7\text{V}$, $V_{\text{SENSE}} = 100\text{mV}$, $R_{\text{OUT}} = 2\text{k}$	●	2.5		V
		$V^+ = 60\text{V}$, $V_{\text{SENSE}} = 100\text{mV}$	●	27		V
	Output Swing High (V^+ to V_{OUTA})	$V^+ = 2.7\text{V}$, $V_{\text{SENSE}} = 27\text{mV}$	●		0.2	V
		$V^+ = 12\text{V}$, $V_{\text{SENSE}} = 120\text{mV}$	●		0.5	V
BW	Signal Bandwidth	$I_{\text{OUT}} = 1\text{mA}$		1		MHz
		$I_{\text{OUT}} = 100\mu\text{A}$		140		kHz
t_r	Input Step Response (to 50% of Final Output Voltage)	$V^+ = 2.7\text{V}$, $V_{\text{SENSE}} = 24\text{mV}$ Step, Output Rising Edge		500		ns
		$V^+ = 12\text{V}$ to 60V, $V_{\text{SENSE}} = 100\text{mV}$ Step, Output Rising Edge		500		ns
t_{SETTLE}	Settling Time to 1%	$V_{\text{SENSE}} = 10\text{mV}$ to 100mV, $R_{\text{OUT}} = 2\text{k}$		2		μs

LT6109-1/LT6109-2

電気的特性 ● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 + R_3 = 10\text{k}$ 、利得 = 100、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ 。(図3を参照)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
リファレンスとコンパレータ							
$V_{\text{TH(R)}}$ (Note 10)	Rising Input Threshold Voltage (LT6109-1 Comparator 1 LT6109-2 Both Comparators)	$V^+ = 2.7\text{V to } 60\text{V}$	●	392	400	408	mV
$V_{\text{TH(F)}}$ (Note 10)	Falling Input Threshold Voltage (LT6109-1 Comparator 2)	$V^+ = 2.7\text{V to } 60\text{V}$	●	392	400	408	mV
V_{HYS}	$V_{\text{HYS}} = V_{\text{TH(R)}} - V_{\text{TH(F)}}$ (Note 5)	$V^+ = 2.7\text{V to } 60\text{V}$		3	10	15	mV
	Comparator Input Bias Current	$V_{\text{INC1,2}} = 0\text{V}$, $V^+ = 60\text{V}$	●	-50			nA
V_{OL}	Output Low Voltage	$I_{\text{OUTC1,C2}} = 500\mu\text{A}$, $V^+ = 2.7\text{V}$	●		60	150 220	mV mV
	High to Low Propagation Delay	5mV Overdrive 100mV Overdrive			3 0.5		μs μs
	Output Fall Time				0.08		μs
t_{RESET}	Reset Time				0.5		μs
t_{RPW}	Valid $\overline{\text{RST}}$ Pulse Width		●	2		15	μs

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 入力ピンと出力ピンにはグラウンドに接続されたESDダイオードが備わっている。

Note 3: LT6109Iは $-40^\circ\text{C} \sim 85^\circ\text{C}$ で規定性能を満たすことが保証されている。LT6109Hは $-40^\circ\text{C} \sim 125^\circ\text{C}$ で規定性能を満たすことが保証されている。

Note 4: 消費電流はコンパレータの出力が“H”の状態に規定されている。コンパレータの出力が“L”になると、消費電流はコンパレータ当たり標準75 μA 増加する。

Note 5: この仕様は自動テスト装置の精度によって制限される。

Note 6: 規定性能を達成するには、フルスケール入力検出電圧と最大出力電流を検討する必要がある。

Note 7: アンプの入力オフセット電圧をモニタしながら、電源電圧と入力同相電圧を変化させる。

Note 8: 規定利得誤差には外部抵抗の R_{IN} と R_{OUT} の影響は含まれない。

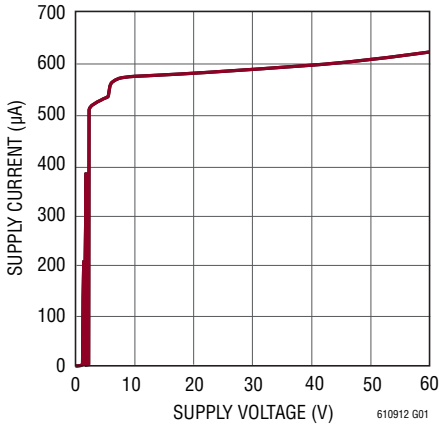
Note 9: 詳細に関しては、「アプリケーション情報」のセクションの「SENSELO、SENSEHIの範囲」を参照。

Note 10: コンパレータの出力電圧が“H”から“L”に遷移する入力レッシュリョルド電圧が規定されている。コンパレータの出力が“L”から“H”に遷移する入力電圧は、規定レッシュリョルドとヒステリシスの差の大きさである。

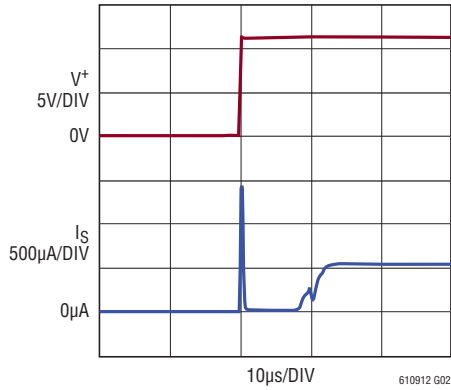
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R1 + R2 + R3 = 10\text{k}$ 、利得 = 100、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ で測定された性能特性。(図3を参照)

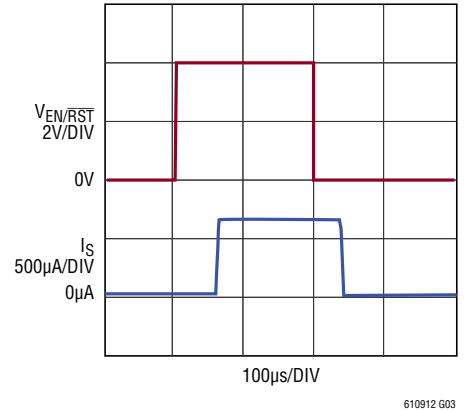
消費電流と電源電圧



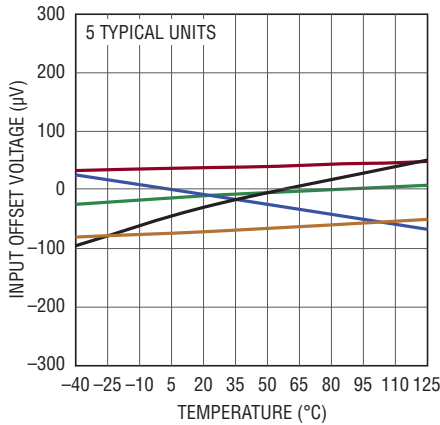
起動時消費電流



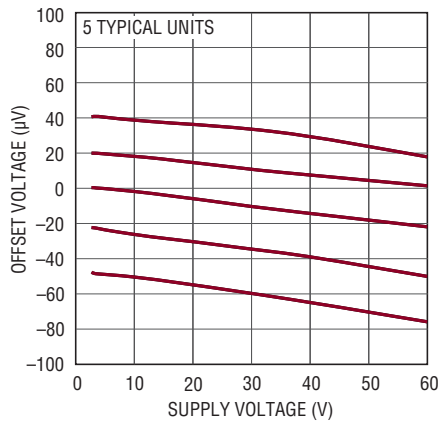
イネーブル/ディスエーブル応答



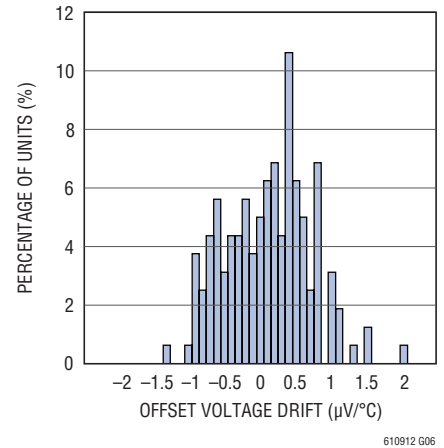
入力オフセット電圧と温度



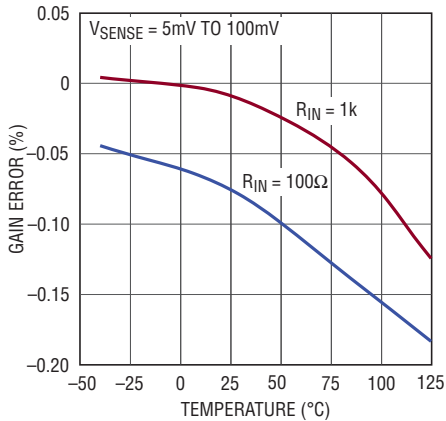
アンプのオフセット電圧と電源電圧



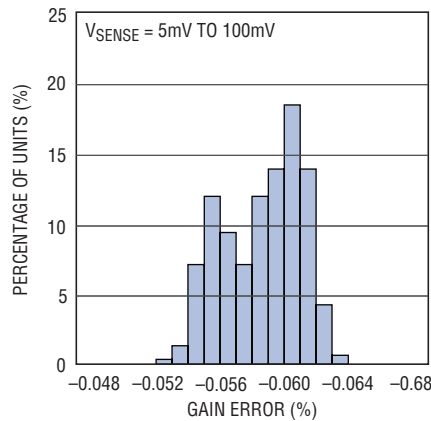
オフセット電圧ドリフトのヒストグラム



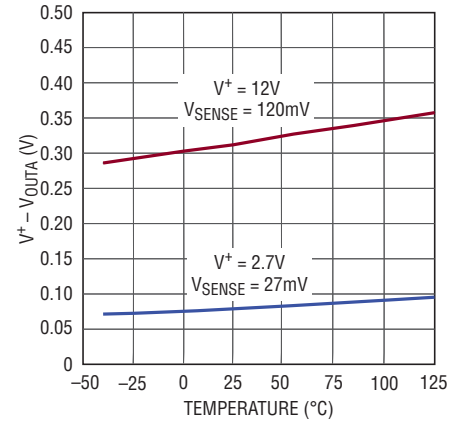
アンプの利得誤差と温度



アンプの利得誤差の分布



アンプの出力振幅と温度

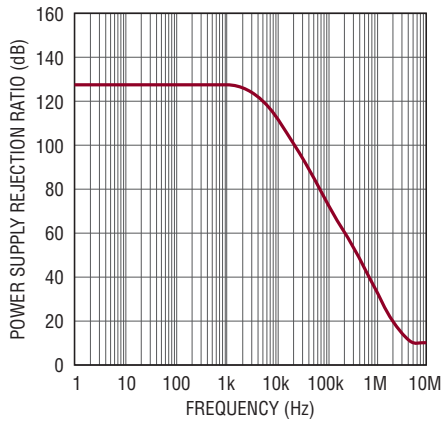


LT6109-1/LT6109-2

標準的性能特性

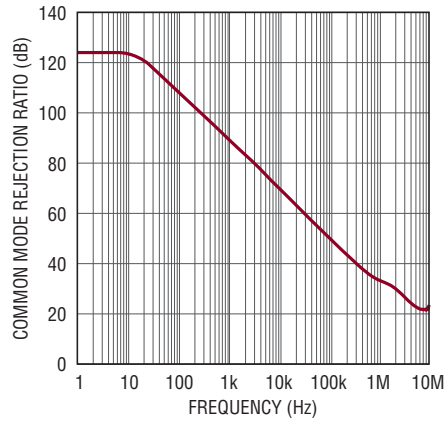
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 + R_3 = 10\text{k}$ 、利得 = 100、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ で測定された性能特性。(図3を参照)

電源除去比と周波数



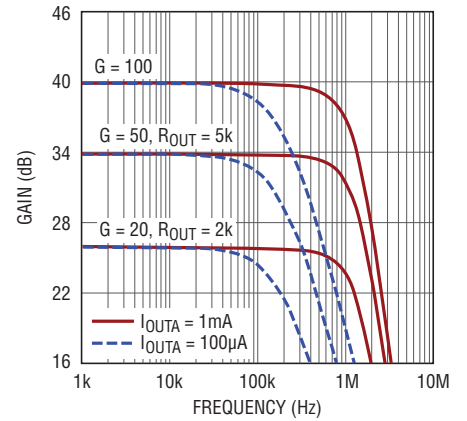
610912 G09

同相除去比と周波数



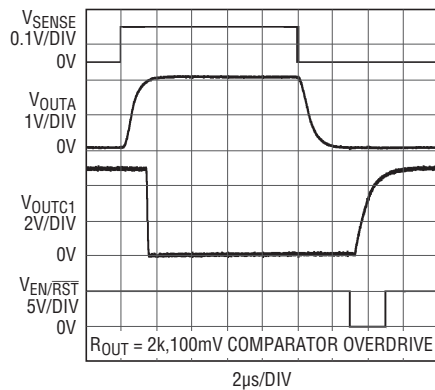
610912 G10

アンプの利得と周波数



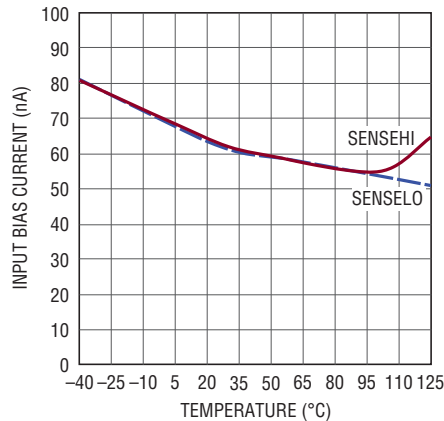
610912 G11

システムのステップ応答



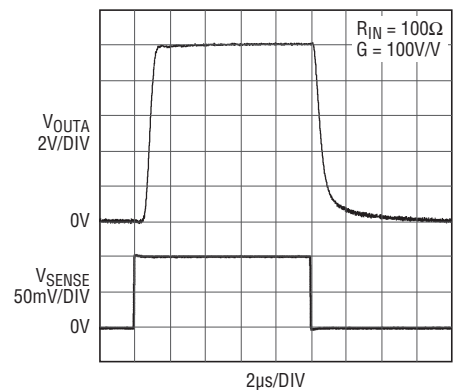
610912 G12

アンプの入力バイアス電流と温度



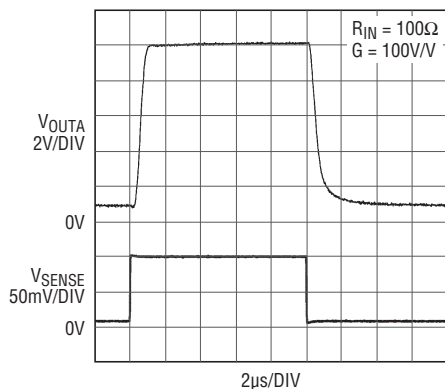
610912 G13

アンプのステップ応答
($V_{\text{SENSE}} = 0\text{mV}$ から 100mV)



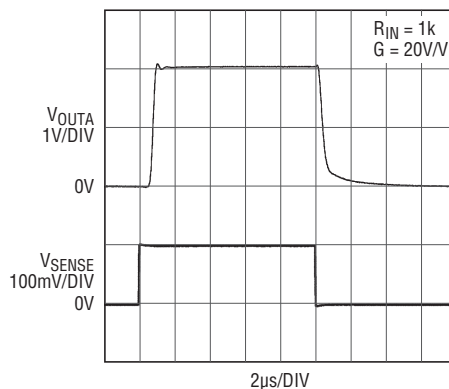
610912 G14

アンプのステップ応答
($V_{\text{SENSE}} = 10\text{mV}$ から 100mV)



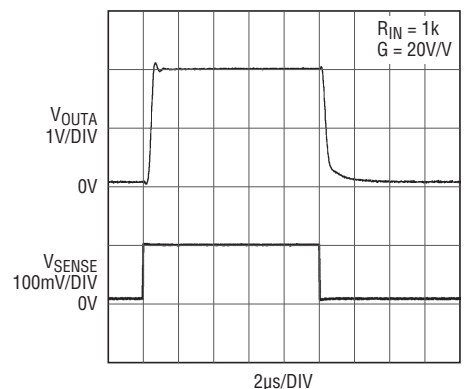
610912 G15

アンプのステップ応答
($V_{\text{SENSE}} = 0\text{mV}$ から 100mV)



610912 G16

アンプのステップ応答
($V_{\text{SENSE}} = 10\text{mV}$ から 100mV)



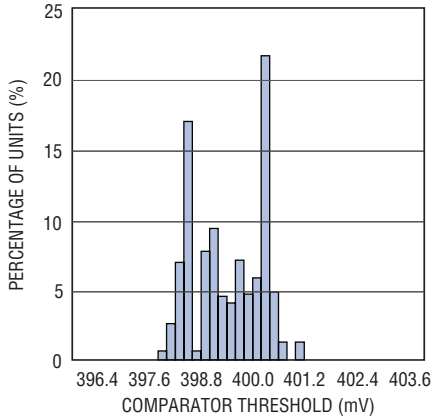
610912 G17

610912f

標準的性能特性

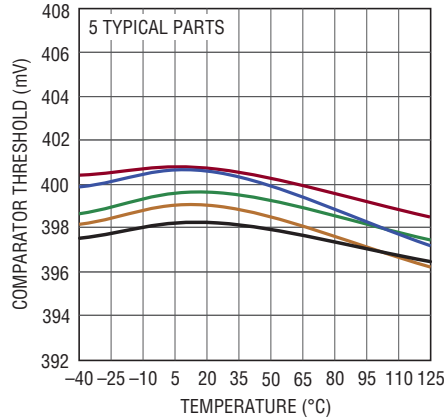
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 + R_3 = 10\text{k}$ 、利得 = 100、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ で測定された性能特性。(図3を参照)

コンパレータのスレッシュホールドの分布



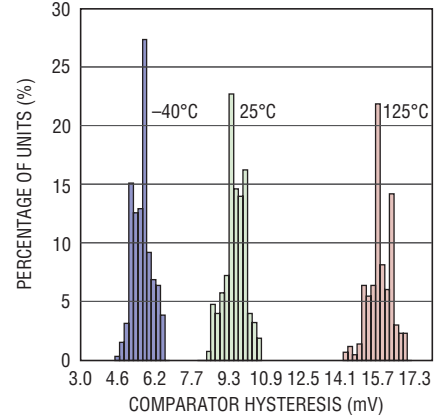
610912 G19

コンパレータのスレッシュホールドと温度



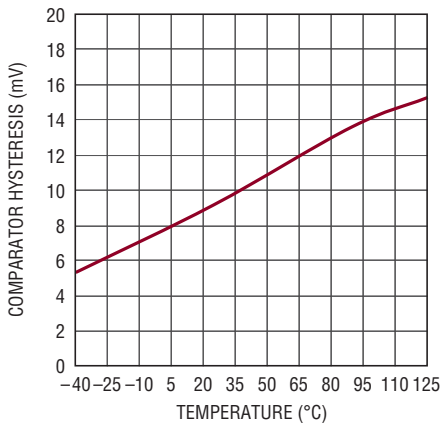
610912 G20

ヒステリシスの分布



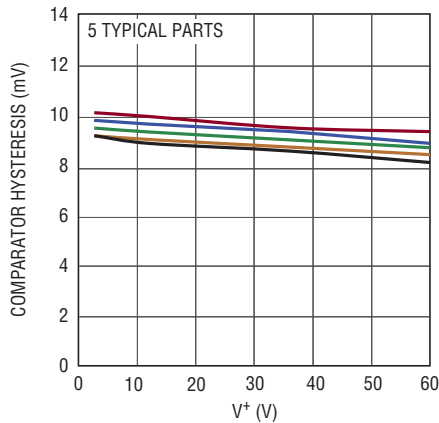
610912 G21

ヒステリシスと温度



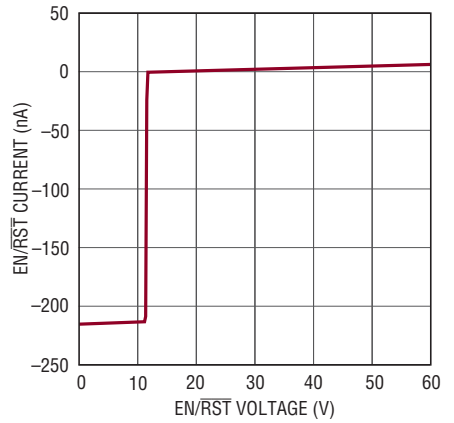
610912 G22

ヒステリシスと電源電圧



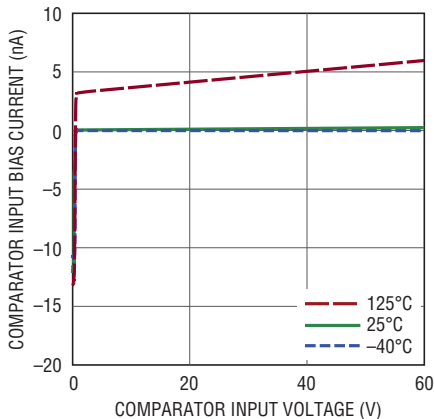
610912 G23

EN/RSTの電流と電圧



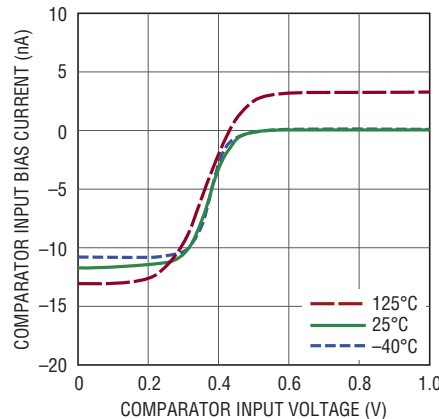
610912 G24

コンパレータの入カバイアス電流と入力電圧



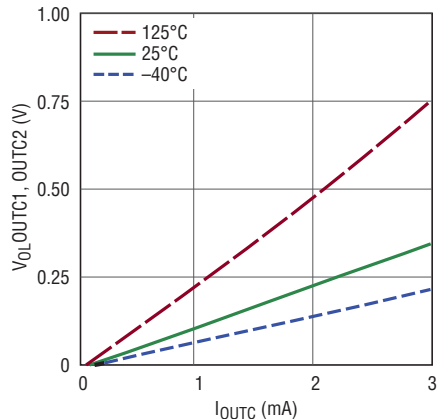
610912 G25

コンパレータの入カバイアス電流と入力電圧



610912 G26

コンパレータの出力“L”の電圧と出力シンク電流



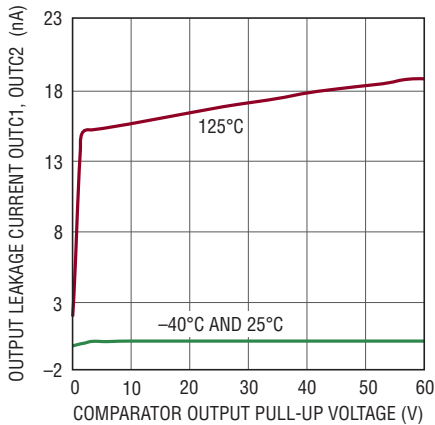
610912 G27

LT6109-1/LT6109-2

標準的性能特性

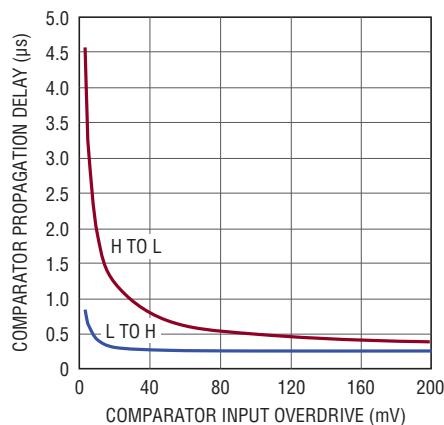
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 + R_3 = 10\text{k}$ 、利得 = 100、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ で測定された性能特性。(図3を参照)

コンパレータの出力のリーク電流
とプルアップ電圧



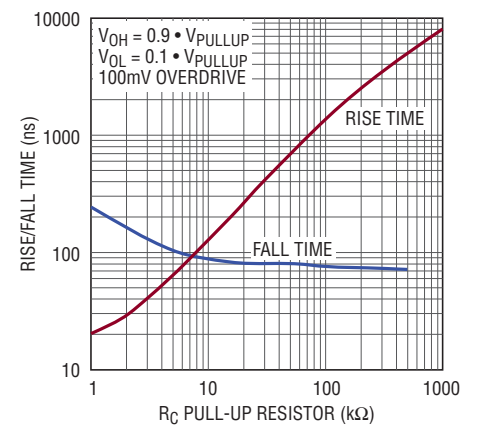
610912 G28

コンパレータの伝播遅延
と入力のオーバードライブ



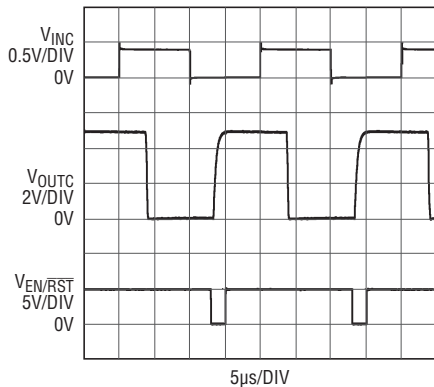
610912 G29

コンパレータの立ち上がり時間/
立ち下がり時間とプルアップ抵抗



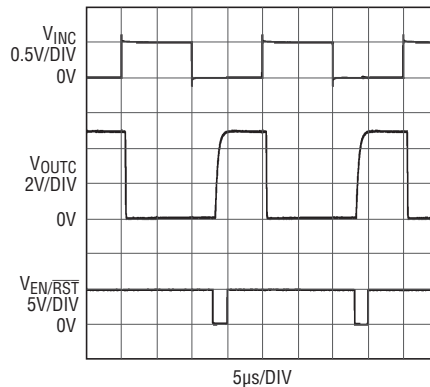
610912 G30

コンパレータのステップ応答
(5mVのINC1のオーバードライブ)



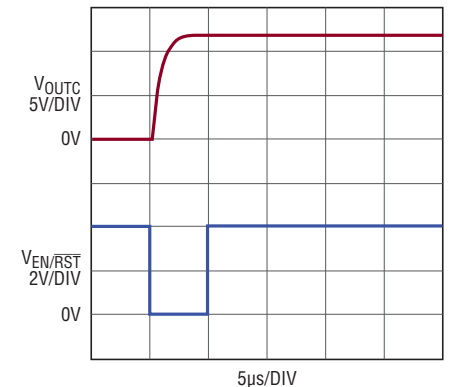
610912 G31

コンパレータのステップ応答
(100mVのINC1のオーバードライブ)



610912 G32

コンパレータのリセット応答



610912 G33

ピン機能

SENSELO (ピン1) : センスアンプの入力。このピンはセンス抵抗の負荷端に接続する必要があります。

EN/RST (ピン2) : イネーブル/コンパレータ・リセット入力。標準 150µs より長く“L”にすると、LT6109 はシャットダウン・モードになります。このピンに 2µs ~ 15µs の間“L”のパルスを与えると、LT6109 のコンパレータはリセットします。

OUTC2 (ピン3) : コンパレータ2のオープン・ドレイン出力。オフ状態の電圧は、使われる V^+ には関係なく、グラウンドより最大 60V 上まで許容されます。

OUTC1 (ピン4) : コンパレータ1のオープン・ドレイン出力。オフ状態の電圧は、使われる V^+ には関係なく、グラウンドより最大 60V 上まで許容されます。

V⁻ (ピン5) : 負電源ピン。このピンは通常グラウンドに接続します。

INC1 (ピン6) : コンパレータ1の反転入力。非反転入力は内部で 400mV のリファレンスに接続されています。

610912f

ピン機能

INC2 (ピン7) : コンパレータ2の入力。LT6109-1では、これはコンパレータ2の非反転入力です。LT6109-2では、これはコンパレータ2の反転入力です。コンパレータの他方の入力は内部で400mVのリファレンスに接続されています。

OUTA (ピン8) : センスアンプの電流出力。このピンは、検出電圧を外部の利得設定抵抗(R_{IN})で割った値に等しい電流をソースします。

V⁺ (ピン9) : 正電源ピン。V⁺ピンはセンス抵抗(R_{SENSE})のどちらの側にも直接接続することができます。V⁺がセンス抵抗の負荷端に接続されると、SENSEHIピンはV⁺の0.2V上になることがあります。消費電流はこのピンを流れます。

SENSEHI (ピン10) : センスアンプの入力。内部のセンスアンプは、SENSEHIをSENSELOと同じ電位になるようにドライブします。V⁺からSENSEHIに接続した抵抗(一般に R_{IN})により、出力電流 $I_{OUT} = V_{SENSE}/R_{IN}$ が設定されます。ここで、 V_{SENSE} は R_{SENSE} 両端に生じる電圧です。

ブロック図

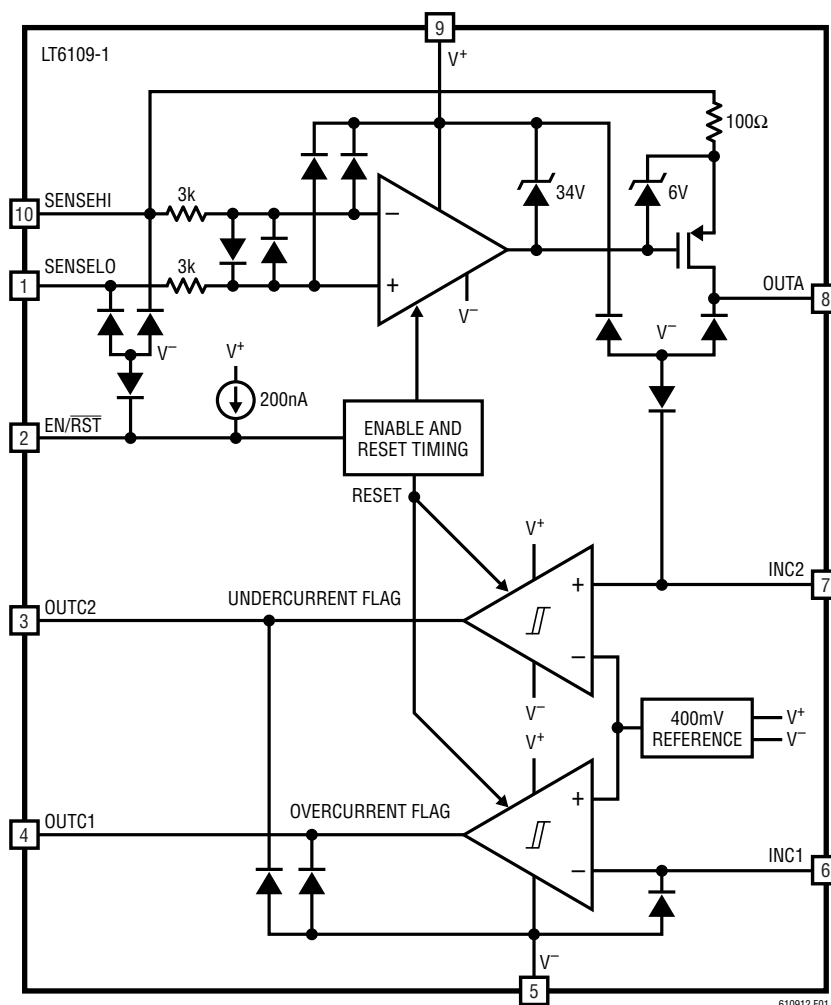


図1. LT6109-1のブロック図(反対の極性のコンパレータ)

ブロック図

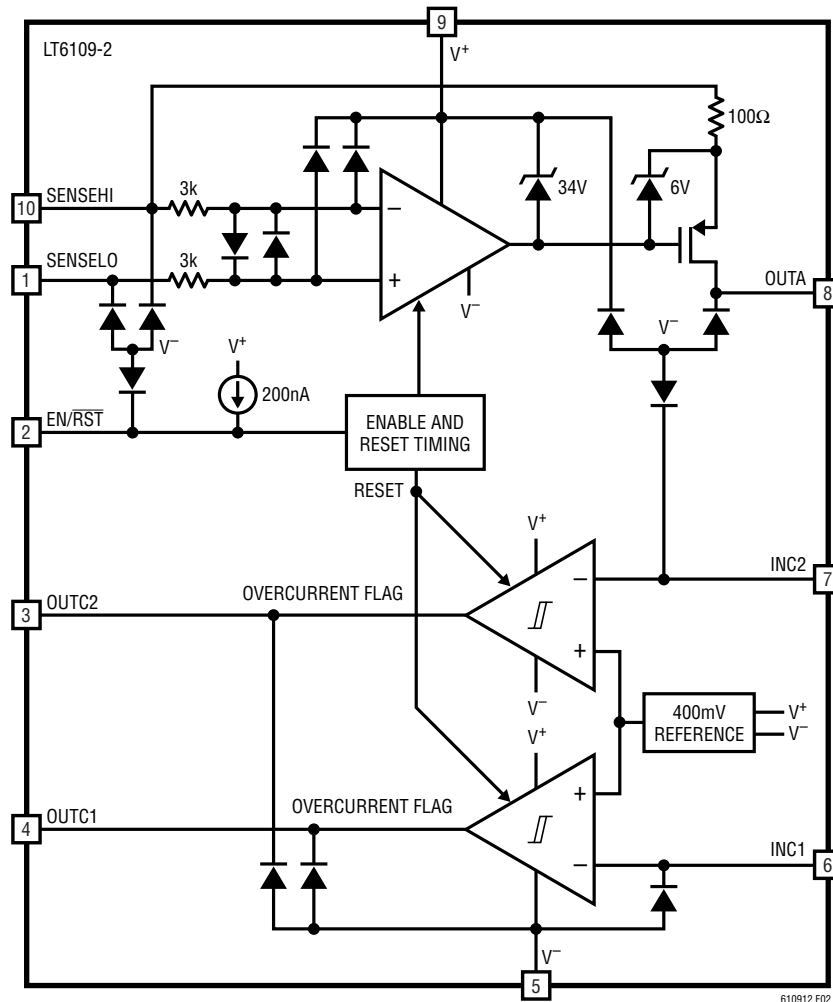


図2. LT6109-2のブロック図(同じ極性のコンパレータ)

アプリケーション情報

LT6109のハイサイド電流検出アンプは、外部センス抵抗によって電流を正確にモニタします。検出された電圧は、外部抵抗で設定された利得で増幅され、正電源からグランドを基準にした出力にレベルがシフトされます。

LT6109のコンパレータのスレッシュホールドは、400mVの高精度内蔵リファレンスによって設定され、10mVのヒステリシスがあります。オープンドレイン出力は、デジタル電源にレベルシフトするのに簡単に使用することができます。

アンプの動作原理

内部のセンスアンプ・ループは、SENSEHIをSENSELOと同じ電位になるように強制します。外部抵抗(R_{IN})をSENSEHIと V^+ の間に接続すると、 R_{SENSE} 両端に現れる電圧である電位(V_{SENSE})を R_{IN} 両端に強制します。対応する電流 I_{OUTA} (V_{SENSE}/R_{IN} に等しい)が R_{IN} に流れます。センスアンプの高インピーダンス入力はこの電流を流さないため、この電流は内部MOSFETを通して出力ピン(OUTA)に流れます。

アプリケーション情報

OUTA から V^- (一般にグランド) に抵抗を接続することにより、この出力電流を電圧に変換することができます。出力電圧は次のようになります。

$$V_{OUT} = V^- + I_{OUTA} \cdot R_{OUT}$$

ここで、図3に示されているように、 $R_{OUT} = R1 + R2 + R3$ です。

表1. 利得構成の例

利得	R_{IN}	R_{OUT}	V_{SENSE} FOR $V_{OUT} = 5V$	I_{OUTA} AT $V_{OUT} = 5V$
20	499 Ω	10k	250mV	500 μ A
50	200 Ω	10k	100mV	500 μ A
100	100 Ω	10k	50mV	500 μ A

便利な式

$$\text{Input Voltage: } V_{SENSE} = I_{SENSE} \cdot R_{SENSE}$$

$$\text{Voltage Gain: } \frac{V_{OUT}}{V_{SENSE}} = \frac{R_{OUT}}{R_{IN}}$$

$$\text{Current Gain: } \frac{I_{OUTA}}{I_{SENSE}} = \frac{R_{SENSE}}{R_{IN}}$$

アンプに損傷を与えることなく $V_{SENSE(MAX)}$ を超えることができますが、 V_{SENSE} が $V_{SENSE(MAX)}$ を超えるにつれ、出力の精度は低下することに注意してください。

外部電流センス抵抗の選択

外部センス抵抗 (R_{SENSE}) は電流検出システムの機能に大きな影響を与えますので、注意して選択します。

最初に、抵抗の電力消費について検討します。測定された負荷電流により、 R_{SENSE} の電圧降下とともに電力損失が生じます。そのため、測定で必要な入力ダイナミックレンジを確保しながら、センス抵抗をできるだけ小さくします。入力ダイナミックレンジは最大入力信号と精確に再現される最小信号の差であり、LT6109の内部センスアンプの入力DCオフセットによって主に制限されることに注意してください。規定性能を確実に得るには、 R_{SENSE} を十分小さくして、ピーク負荷条件で V_{SENSE} が $V_{SENSE(MAX)}$ を超えないようにします。一例として、アプリケーションによっては最大検出電圧が100mVでなければならないことがあります。このアプリケーションではピーク負荷で2A流れると予想される場合、 R_{SENSE} を50m Ω に設定します。

最大 R_{SENSE} の値が決まったら、最小センス抵抗の値は要求される分解能またはダイナミックレンジによって設定されます。このセンス・アンプによって精確に表わすことができる最小信号は入力オフセットによって制限されます。一例として、LT6109の最大入力オフセットは350 μ Vです。最小電流が20mAだと、17.5m Ω のセンス抵抗は V_{SENSE} を350 μ Vに設定します。これは入力オフセットと同じ値です。センス抵抗を大きくすると負荷電流に対するセンス電圧が増加するのでオフセットによる誤差が低下します。50m Ω の R_{SENSE} を選択すると、ダイナミックレンジが最大になり、ピーク負荷(2A)でセンス抵抗両端の電圧が100mVになるシステムになりますが、入力オフセットにより、わずか7mAの負荷電流に相当する誤差が生じます。

前の例では、 R_{SENSE} のピーク電力損失は200mWです。5m Ω のセンス抵抗を採用すると実効電流誤差は70mAとなり、2Aでのピーク検出電圧は10mVに減少し、わずか20mWを消費します。

LT6109はオフセットが小さく、それに対応してダイナミック・レンジが大きいので、その点では他のソリューションより柔軟性があります。350 μ Vの最大オフセットにより、最大500mVに制限される検出電圧のダイナミックレンジは63dBになります。

センス抵抗の接続

非常に低電力のアプリケーションを除き、すべてのアプリケーションで4端子接続を使ってSENSEHI入力とSENSELO入力をセンス抵抗に接続します。高電流が流れる半田接続やPCボードの相互配線には比較的大きな抵抗があるので、大きな測定誤差を生じることがあります。1オンス銅の10mm \times 10mm平方のトレースは約0.5m Ω あります。この小さな相互配線を流れるわずか2Aの電流により1mVの誤差が生じます。これにより100mVのフルスケール V_{SENSE} に1%の誤差が生じます。同じ相互配線に10Aの負荷電流が流れると同じ100mVの信号に5%の誤差が生じます。検出トレースを高電流経路から絶縁することにより、この誤差を何桁も減らすことができます。ケルビン検出端子を内蔵したセンス抵抗により最良の結果が得られます。SENSEHIピンとSENSELOピンをセンス抵抗に接続するための推奨方法を図3に示します。

アプリケーション情報

内で消費される場合、熱勾配による利得誤差が最小に抑えられるように R_{IN} と R_{OUT} を配置するように注意します。

外部出力抵抗 (R_{OUT}) の選択

出力抵抗 (R_{OUT}) により、出力電流がどのように電圧に変換されるかが決まります。 V_{OUT} は単純に $I_{OUTA} \cdot R_{OUT}$ です。一般に、 R_{OUT} は抵抗分割器として構成された抵抗の組み合わせで、その電圧タップはコンパレータの入力に接続されてコンパレータのスレッシュホールドを設定します。

出力抵抗を選択するには、最大出力電圧について最初に検討する必要があります。後続の回路が入力範囲の制限されたバッファまたは ADC であれば、 $I_{OUTA(MAX)} \cdot R_{OUT}$ がこの回路の最大許容入力範囲より小さくなるように R_{OUT} を選択する必要があります。

さらに、出力インピーダンスは R_{OUT} で決定されます。別の回路がドライブされる場合、その回路の入力インピーダンスを考慮する必要があります。後続の回路の入力インピーダンスが十分高ければ、ほとんどどんな実用的な出力インピーダンスでも許容できます。ただし、後続の回路の入力インピーダンスが比較的低いか、または (ADC が負荷の場合のように) 電流スパイクが流れる場合、出力の精度を維持するため、出力インピーダンスを下げる必要があるかもしれません。詳細については「出力のフィルタリング」のセクションで説明します。一例として、ドライブされる回路の入力インピーダンス $R_{IN(DRIVEN)}$ が R_{OUT} の 100 倍だとすると、 V_{OUT} の精度は次のように 1% だけ低下します。

$$\begin{aligned} V_{OUT} &= I_{OUTA} \cdot \frac{R_{OUT} \cdot R_{IN(DRIVEN)}}{R_{OUT} + R_{IN(DRIVEN)}} \\ &= I_{OUTA} \cdot R_{OUT} \cdot \frac{100}{101} = 0.99 \cdot I_{OUTA} \cdot R_{OUT} \end{aligned}$$

アンプの誤差源

電流検出システムはアンプと抵抗を使って利得を適用し、結果をレベルシフトします。したがって、出力は、外部抵抗の整合とともに、利得誤差や入力オフセットなどのアンプの特性に依存します。

理想的には、回路の出力は次のようになります。

$$V_{OUT} = V_{SENSE} \cdot \frac{R_{OUT}}{R_{IN}}; V_{SENSE} = R_{SENSE} \cdot I_{SENSE}$$

この場合、唯一の誤差は外部抵抗の不整合に起因しますが、これは利得誤差だけを生じます。ただし、アンプのオフセット電圧、入力バイアス電流および有限の利得により、その他の誤差が生じることがあります。

アンプの DC オフセット電圧 (V_{OS}) による出力電圧誤差 ($\Delta V_{OUT(VOS)}$)

$$\Delta V_{OUT(VOS)} = V_{OS} \cdot \frac{R_{OUT}}{R_{IN}}$$

アンプの DC オフセット電圧はセンス電圧 (V_{SENSE}) の値に直接加わります。 V_{SENSE} が増加するにつれ、精度も改善されます。これはシステムの支配的誤差で、利用可能なダイナミックレンジを制限します。

バイアス電流 (I_{B^+} と I_{B^-}) による出力電圧誤差 ($\Delta V_{OUT(IBIAS)}$)

アンプのバイアス電流 I_{B^+} は SENSELO ピンに流れ込み、 I_{B^-} は SENSEHI ピンに流れ込みます。 I_{B} による誤差は次のとおりです。

$$\Delta V_{OUT(IBIAS)} = R_{OUT} \left(I_{B^+} \cdot \frac{R_{SENSE}}{R_{IN}} - I_{B^-} \right)$$

$I_{B^+} \approx I_{B^-} = I_{BIAS}$ なので、 $R_{SENSE} \ll R_{IN}$ ならば次のようになります。

$$\Delta V_{OUT(IBIAS)} = -R_{OUT} (I_{BIAS})$$

入力を基準に誤差を表すと便利です。

$$\Delta V_{IN(IBIAS)} = -R_{IN} (I_{BIAS})$$

たとえば、 I_{BIAS} が 100nA で R_{IN} が 1k だと、入力を基準にした誤差は 100μV です。この誤差は、 R_{IN} の値が減少するにつれそれほどではなくなります。図 5 に示されているように外部抵抗 (R_{IN^+}) が接続されると、バイアス電流誤差を減らすことができ、次のようになります。

$$V_{OUT(IBIAS)} = \pm R_{OUT} \cdot I_{OS}; I_{OS} = I_{B^+} - I_{B^-}$$

上述のように R_{IN^+} を追加すると、図 5 に示されているように、回路のダイナミックレンジが大きくなります。

アプリケーション情報

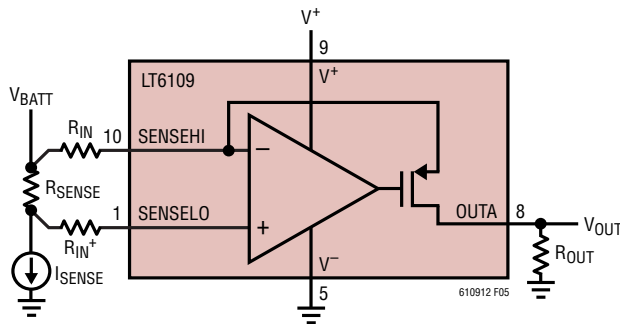


図5. I_B による誤差を減らす R_{IN+}

外部抵抗による出力電圧誤差 ($\Delta V_{OUT}(\text{GAIN ERROR})$)

LT6109は非常に低い利得誤差を示します。その結果、利得誤差は、利得の設定に使用される外部抵抗の精度によって主に決まります。たとえば、 R_{IN} および R_{OUT} に0.1%抵抗を使用すると、その結果生じるワーストケースの利得誤差は、 $R_{IN} = 100\Omega$ のとき0.4%です。図6は、予期される最大利得誤差と外部抵抗の許容誤差のグラフです。

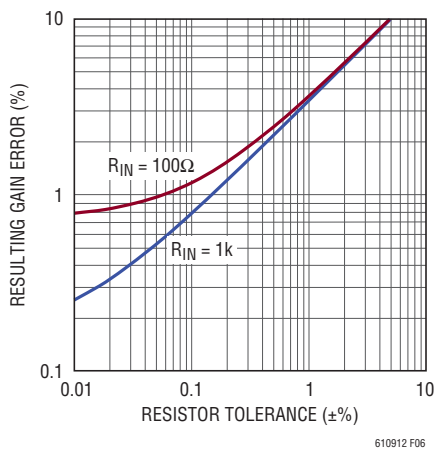


図6. 利得誤差と抵抗の許容誤差

電力損失による出力電流の制限

LT6109は1mAの電流を連続してOUTAピンに供給することができます。この電流は R_{IN} を通して流れ、SENSEHIピンを介して電流検出アンプに入ります。出力信号によりLT6109で消費される電力は次のとおりです。

$$P_{OUT} = (V_{SENSEHI} - V_{OUTA}) \cdot I_{OUTA}$$

$$V_{SENSEHI} \approx V_+ \text{ なので、} P_{OUTA} \approx (V_+ - V_{OUTA}) \cdot I_{OUTA}$$

静止消費電流による電力損失もあります。

$$P_S = I_S \cdot V_+$$

コンパレータの出力電流はコンパレータの出力ピンに流れ、 V^- ピンから流れ出します。各コンパレータによってLT6109内部で消費される電力は多くの場合大きくはなく、次のように計算することができます。

$$P_{OUTC1,C2} = (V_{OUTC1,C2} - V^-) \cdot I_{OUTC1,C2}$$

全電力損失はこれらの電力損失の和です。

$$P_{TOTAL} = P_{OUTA} + P_{OUTC1} + P_{OUTC2} + P_S$$

最大消費電流と最大出力電流では、全電力損失が100mWを超えることがあります。このため、LT6109のダイがかなり発熱します。LT6109への損傷を防ぐため、アプリケーションごとに最大予想電力損失を計算します。この数値に θ_{JA} の値(160°C/W)を掛けて、最大予想ダイ温度を求めることができます。適切なヒートシンクおよびサーマルリリーフを使用して、ダイ温度が高くなりすぎないようにします。

出力のフィルタリング

AC出力電圧(V_{OUT})は単純に $I_{OUTA} \cdot Z_{OUT}$ です。このためフィルタリングは簡単です。望みのフィルタ応答を得るため、要求される Z_{OUT} を発生する任意の回路を使うことができます。たとえば、 R_{OUT} に並列に接続したコンデンサによりローパス応答が得られます。このコンデンサは出力のノイズを減らし、マルチプレクサやADCなどスイッチング回路をドライブする場合、出力を安定に保つための蓄電装置としても役立ちます。 R_{OUT} に並列に接続されたこの出力コンデンサにより、次のように出力にポールが生じます。

$$f_{-3dB} = \frac{1}{2 \cdot \pi \cdot R_{OUT} \cdot C_L}$$

SENSELO、SENSEHIの範囲

SENSELOピンが「電気的特性」の表に示されている範囲を超えないように、 V_{SENSE} の最大値とともに、 V_{BATT} (図7を参照)と V_+ の間の差を考慮する必要があります。LT6109のSENSELOピンとSENSEHIピンは、正電源より0.2V上から33V下まで機能することができます。これらの動作電圧は、

アプリケーション情報

図1と図2に示されている内部ダイオード・クランプによって制限されます。35.5Vより低い電源では、低い方の範囲は $V^- + 2.5V$ によって制限されます。これにより、モニタされる電源 (V_{BATT}) は、図7に示されているように、LT6109の正電源と別の電源にすることができます。異なる電源電圧入力 (V^+) に対する、SENSELO入力とSENSEHI入力の動作電圧範囲を図8に示します。SENSELOとSENSEHIの範囲は、 V_{SENSE} が200mV未満である限り、LT6109が(負荷電流に加えて)自己の消費電流をモニタできるように設計されています。これを図9に示します。

最小出力電圧

LT6109の電流検出アンプの出力は、検出電圧がゼロのときゼロではない出力電圧を発生することができます。これは、「出力電圧誤差 ($\Delta V_{OUT(VOS)}$)」のセクションで前に説明したように、センスアンプの V_{OS} が R_{IN} の両端に強制されるためです。 V_{OS} のリミットでのデバイスの伝達関数に対する入力オフセット電圧の影響を図10に示します。負のオフセット電圧では、ゼロの入力検出電圧は出力電圧を発生します。正のオフセット電圧では、入力検出電圧が入力オフセット電圧を超えるまで、出力電圧はゼロです。 V_{OS} を無視すると、出力回路はプルダウン回路の飽和によって制限されず、0Vに達することができます。

応答時間

LT6109アンプは回路の保護または電流モニタのため、高速で入力にตอบสนองするように設計されています。この応答時間は2つの形態(遅延と速度)で外部部品による影響を受けます。

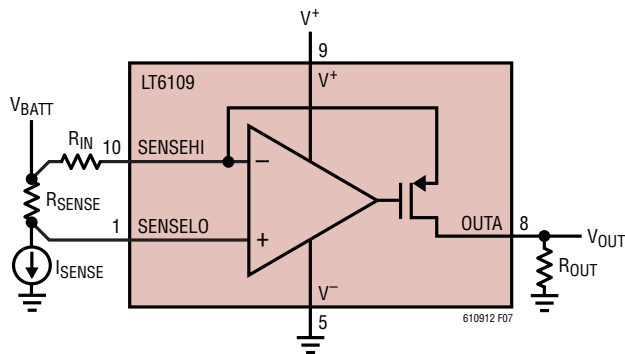


図7. 負荷電源 (V_{BATT}) とは別に電力を供給される V^+

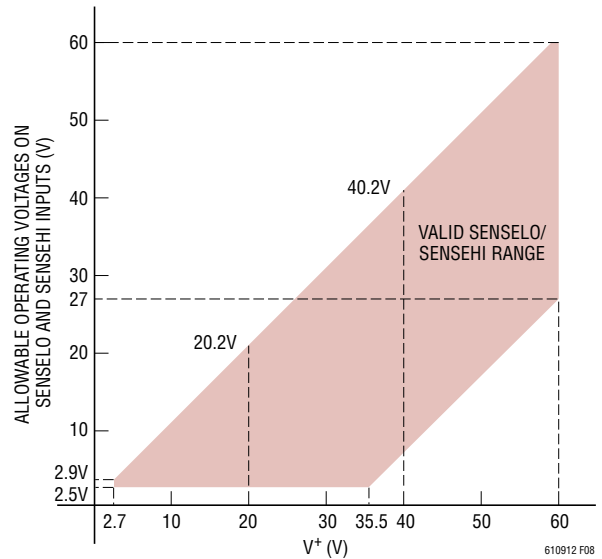


図8. SENSELO、SENSEHIの許容電圧範囲

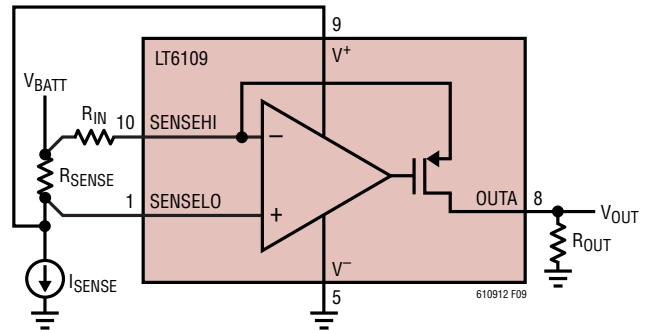


図9. 負荷と一緒にモニタされるLT6109の消費電流

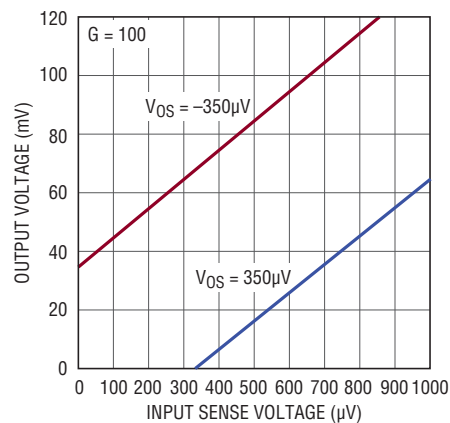


図10. アンプの出力電圧と入力検出電圧

アプリケーション情報

出力電流が非常に低くて入力過渡が生じると、出力電圧が変化し始めるまでに大きな遅延が生じる可能性があります。「標準的性能特性」はこの遅延が小さいことを示しており、これは、 R_{SENSE} を大きくするか、または R_{IN} を小さくして、最小出力電流を増やすことにより改善することができます。「標準的性能特性」には、初期出力電流を基準にしてラベルが付けられていることに注意してください。

速度も外部部品による影響を受けます。 $V_{OUT} = I_{OUTA} \cdot Z_{OUT}$ なので、大きな R_{OUT} を使うと応答時間が減少します。ここで、 Z_{OUT} は R_{OUT} と寄生容量や負荷容量の並列組み合わせです。 R_{IN} を小さくするか、 R_{OUT} を大きくすると、両方とも回路の電圧利得を大きくする効果があることに注意してください。出力容量がシステムのを制限している場合、望みの利得を維持しながら、出力容量を充電する電流を増やすため、 R_{IN} と R_{OUT} と一緒に減らすことができます。

コンパレータの応答時間は伝播遅延と立ち下がり時間の和です。伝播遅延はコンパレータの入力のオーバードライブ電圧の関数です。オーバードライブが大きいほど、伝播遅延が小さくなります。これにより、フォールトイベントに対するシステムの応答が速くなります。立ち下がり時間は、プルアップ電圧とともに、コンパレータの出力の負荷によって影響を受けます。

LT6109アンプの標準応答時間は500nsで、コンパレータの標準応答時間は700nsです。システムとして構成される場合、アンプの出力はコンパレータの入力をドライブし、システムの合計応答時間は、個別に規定された応答時間によって示唆されるより一般に大きくなります。これは、コンパレータの入力のオーバードライブが、アンプの出力の速度によって決まるためです。

内部のリファレンスとコンパレータ

高精度電流検出と組み合わせられた内蔵の高精度リファレンスとコンパレータにより、異常な負荷電流を素早く容易に検出できます。これは、高いレベルの安全性と信頼性を必要とするシステムでは多くの場合不可欠です。LT6109のコンパレータはフォールト検出に最適化されており、ラッチング出力付きで設計されています。ラッチング出力はフォールトが自己をクリアするのを防ぎ、システムまたはユーザーが出力を個別にリセッ

トすることを必要とします。コンパレータの出力が介入して負荷を電源から切断できるアプリケーションでは、発振を避けるためにラッチされた出力が必要です。ラッチング出力は間欠的な問題の検出にも有用です。LT6109のコンパレータの出力は常にラッチしており、この機能をディスエーブルする方法はありません。

各コンパレータは外部から利用可能な入力を1つ備えており、このデバイスの2つのバージョンはこれらの利用可能な入力の極性が異なります。コンパレータの他方の入力には内部で400mVの高精度リファレンスに接続されています。入力スレッショルド(出力が“H”から“L”に遷移する電圧)はリファレンスの電圧に等しくなるように設計されています。リファレンス電圧はデバイスの V^- 接続を基準にしています。

コンパレータ入力

コンパレータの入力は、使われる電源電圧に関係なく、 V^- ~60Vで振幅することができます。スレッショルドより十分上の入力電流はわずか数pAです。入力電圧が下がるにつれ、スレッショルドに近い入力から小さなバイアス電流が流れ出し始め、グランド電位では最大50nAに達します。入力バイアス電流のこの変化により、コンパレータの入力が分圧器によってアンプの出力に結合されている場合、 O_{UTA} の伝達関数に小さな非直線性が生じる可能性があることに注意してください。たとえば、コンパレータの最大入力電流が50nA、コンパレータの入力から見た抵抗値が1kであれば、コンパレータの入力電圧がそのスレッショルドを通過するとき、50 μ Vの出力電圧の変化がアナログ出力で見られます。コンパレータの両方の入力が出力に接続されていると、それら両方を考慮する必要があります。

コンパレータのスレッショルドの設定

コンパレータは400mVの高精度リファレンスを内蔵しています。LT6109-1のコンパレータのトリップ・ポイントを設定するには、最大出力電流(I_{MAX})とともに出力電流(I_{OVER} と I_{UNDER})を計算する必要があります。

$$I_{OVER} = \frac{V_{SENSE(OVER)}}{R_{IN}}, \quad I_{UNDER} = \frac{V_{SENSE(UNDER)}}{R_{IN}},$$

$$I_{MAX} = \frac{V_{SENSE(MAX)}}{R_{IN}}$$

アプリケーション情報

ここで、 I_{OVER} と I_{UNDER} は、コンパレータをトリップさせる、センス抵抗を流れる過電流および低電流です。 I_{MAX} はセンス抵抗を流れる最大電流です。

アンプの望みの最大出力電圧(V_{MAX})に依存して、3個の出力抵抗($R1$ 、 $R2$ 、および $R3$)を2つの方法で構成することができます。もし、

$$V_{MAX} > \left[\frac{400mV}{I_{OVER}} + \frac{400mV - I_{UNDER}(R1)}{I_{UNDER}} \right] I_{MAX}$$

であれば、図3に示されている構成を使います。図3の回路の望みのトリップ・ポイントとフルスケール・アナログ出力電圧は、以下の式を使って実現することができます。

$$R1 = \frac{400mV}{I_{OVER}}$$

$$R2 = \frac{400mV - I_{UNDER}(R1)}{I_{UNDER}}$$

$$R3 = \frac{V_{MAX} - I_{MAX}(R1 + R2)}{I_{MAX}}$$

もし、

$$V_{MAX} < \left[\frac{400mV}{I_{OVER}} + \frac{400mV - I_{UNDER}(R1)}{I_{UNDER}} \right] I_{MAX}$$

であれば、図11に示されている構成を使います。

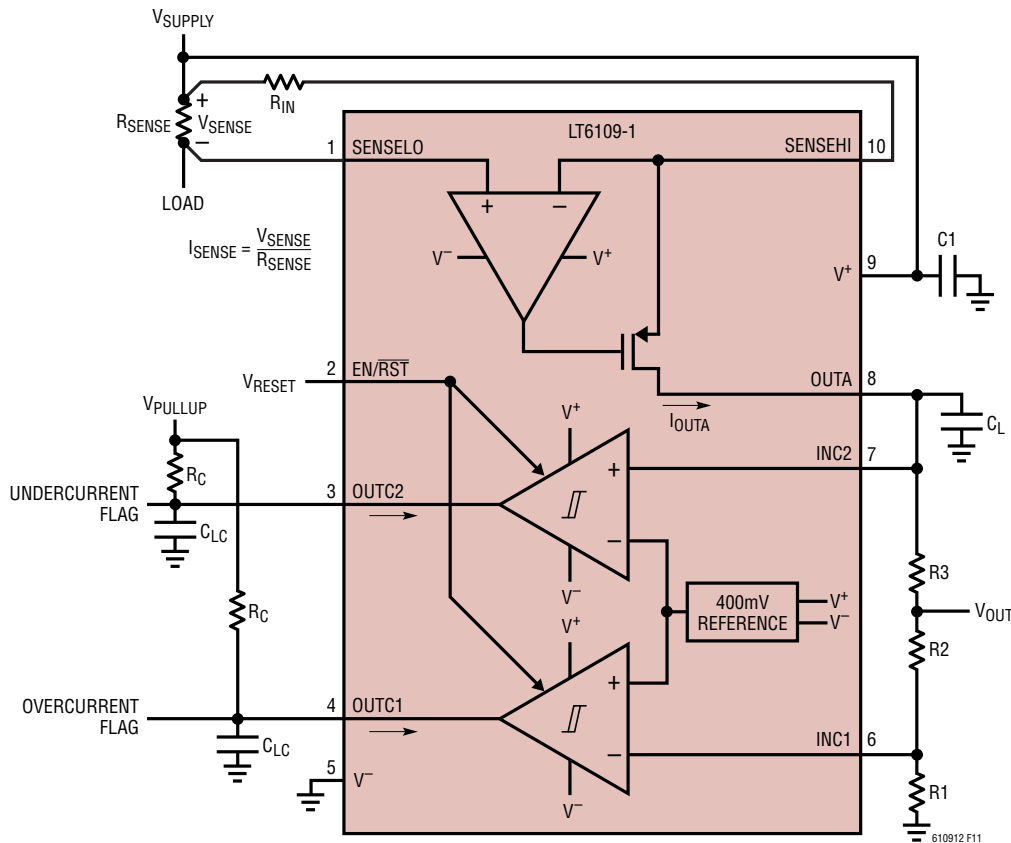


図11. 代わりにRout構成を使った標準的構成方法

アプリケーション情報

図13の回路の望みのトリップ・ポイントとフルスケール・アナログ出力電圧は、以下のようにして実現することができます。

$$R1 = \frac{400\text{mV}}{I_{\text{OVER}}}$$

$$R2 = \frac{V_{\text{MAX}} - I_{\text{MAX}}(R1)}{I_{\text{MAX}}}$$

$$R3 = \frac{400\text{mV} - I_{\text{UNDER}}(R1 + R2)}{I_{\text{UNDER}}}$$

LT6109-2のトリップ・ポイントは、 I_{UNDER} を2番目の過電流($I_{\text{OVER}2}$)で置換することによって設定することができます。

ヒステリシス

各コンパレータには標準10mVのヒステリシスが作り込まれているので、設計が簡単になり、入力にノイズがあっても安定して動作し、状態変化による負荷の過渡変動によって誘起される可能性のある電源レール・ノイズを除去します。図12に示されているように、出力が“L”から“H”に遷移するときスレッシュホールド電圧が変化するように、ヒステリシスは設計されています。

そうしたければ、外部正帰還回路を使って実効ヒステリシスを大きくすることができますが、このような回路は上昇時と

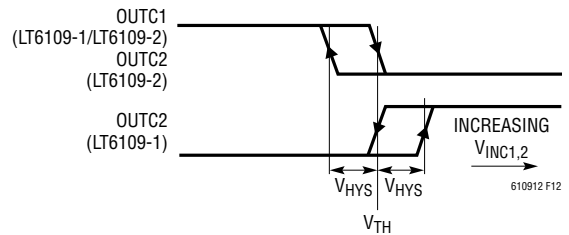


図12. コンパレータの出力の伝達特性

下降時の両方の入力スレッシュホールド(V_{TH})に影響を与えます(実際の内部スレッシュホールドは影響を受けません)。

追加のヒステリシスを非反転コンパレータに追加する方法を図13に示します。

$R6$ は、追加されるヒステリシス($V_{\text{HYS(EXTRA)}}$)、およびコンパレータの出力をトリップさせたいアンプの出力電流(I_{UNDER})から計算することができます。追加されるヒステリシス($V_{\text{HYS(EXTRA)}}$)は、10mVの組み込みヒステリシスに追加されることに注意してください。

$$R6 = \frac{400\text{mV} - V_{\text{HYS(EXTRA)}}}{I_{\text{UNDER}}}$$

コンパレータがトリップするとき V_{OUTA} が大きく変化しないように、 $R1 \gg R6$ となる $R1$ を選択します。

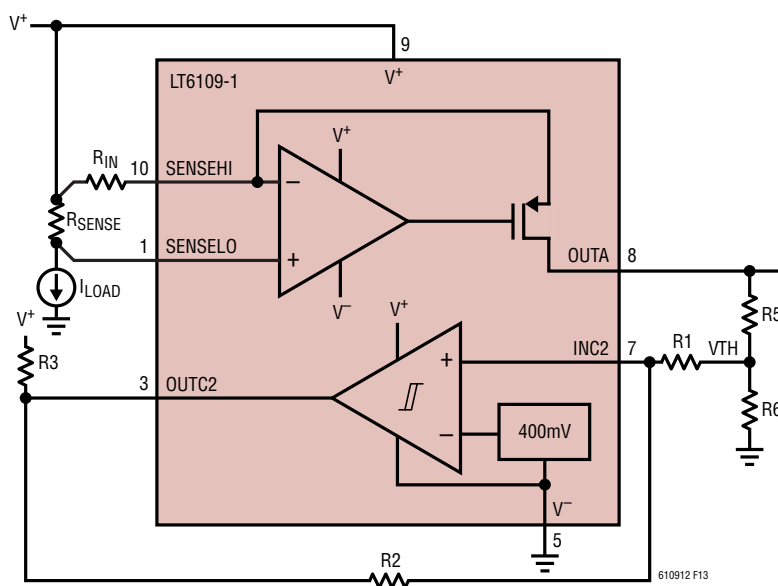


図13. 追加のヒステリシスを備えた非反転コンパレータ

アプリケーション情報

十分な V_{OL} と、容量性負荷によるコンパレータの出力の立ち上がり時間を与えるように $R3$ を選択します。

$R2$ は次のように計算することができます。

$$R2 = \frac{R1 \cdot (V^+ - 400\text{mV}) - (V_{\text{HYS(EXTRA)}} \cdot R3)}{V_{\text{HYS(EXTRA)}}$$

非常に大きな値の $R2$ の場合、PCB に関連したリーク電流が問題になることがあります。必要な抵抗値を減らすために、T回路網を実装することができます。

合計ヒステリシスはおよそ次のようになります。

$$V_{\text{HYS}} = 10\text{mV} + R1 \cdot \left(\frac{V^+ - 400\text{mV}}{R2 + R3} \right)$$

たとえば、 $I_{\text{UNDER}} = 100\mu\text{A}$ (50mV の合計ヒステリシス) を達成するには、 $R6 = 3.57\text{k}$ です。 $R1 = 35.7\text{k}$ 、 $R3 = 10\text{k}$ 、および $V^+ = 5\text{V}$ を選択すると、 $R2 = 4.12\text{M}$ になります。

正帰還によって $R6$ に注入される電流によってコンパレータがトリップするとき、アナログ出力電圧も影響を受けます。このため、 $(R1 + R2 + R3) \gg R6$ とすることが望ましいといえます。これによって生じる最大 V_{OUTA} 誤差は次のように計算することができます。

$$\Delta V_{\text{OUTA}} = V^+ \cdot \left(\frac{R6}{R1 + R2 + R3 + R6} \right)$$

前の例では、これはアンプの出力で 4.3mV の誤差、つまり 100 の利得を仮定するとアンプの入力で 43 μV の誤差です。

コンパレータの入力をアンプの出力からデカップリングしてコンパレータを使用するとき、それらを電圧源で直接ドライブすることができます。追加ヒステリシスを伴うスレッシュホールド電圧の式を知っていると便利です。出力を“H”から“L”に遷移させる入力の立ち下がりエッジのスレッシュホールドは次のとおりです。

$$V_{\text{TH(F)}} = 400\text{mV} \cdot R1 \cdot \left(\frac{1}{R1} + \frac{1}{R2 + R3} \right) - \left(\frac{V^+ \cdot R1}{R2 + R3} \right)$$

出力を“L”から“H”に遷移させる入力の立ち上がりエッジのスレッシュホールドは次のとおりです。

$$V_{\text{TH(R)}} = 410\text{mV} \cdot R1 \cdot \left(\frac{1}{R1} + \frac{1}{R2} \right)$$

追加のヒステリシスを反転コンパレータに追加する方法を図 14 に示します。

$R7$ は、コンパレータの出力をトリップさせるのに必要なアンプの出力電流 (I_{OVER}) から計算することができます。

$$R7 = \frac{400\text{mV}}{I_{\text{OVER}}}, \text{ Assuming } (R1 + R2) \gg R7$$

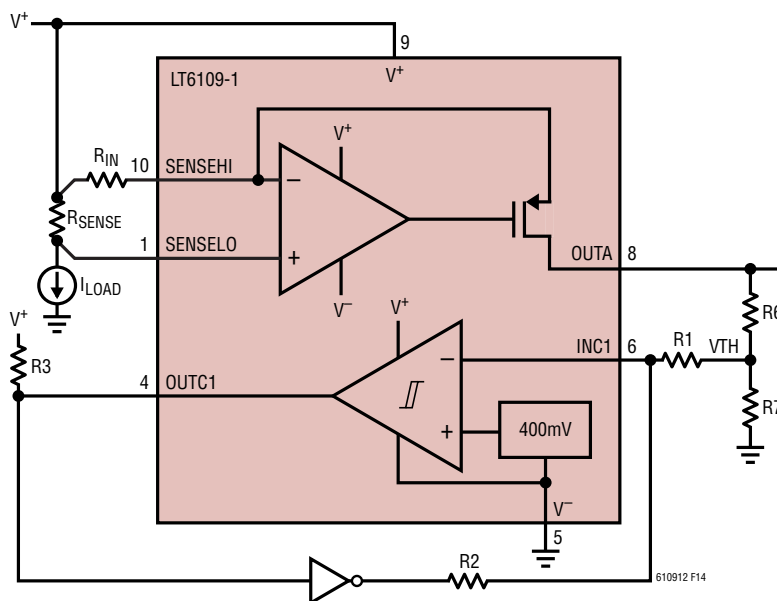


図 14. 追加のヒステリシスを備えた反転コンパレータ

アプリケーション情報

コンパレータがトリップするとき V_{OUTA} が大きく変化しないように、 $R1 \gg R7$ となる $R1$ を選択します。

十分な V_{OL} と、容量性負荷によるコンパレータの出力の立ち上がり時間を与えるように $R3$ を選択します。

$R2$ は次のように計算することができます。

$$R2 = R1 \cdot \left(\frac{V^+ - 390\text{mV}}{V_{\text{HYS(EXTRA)}}} \right)$$

追加されるヒステリシス ($V_{\text{HYS(EXTRA)}}$) は、10mV の組み込みヒステリシスに追加されることに注意してください。非常に大きな値の $R2$ の場合、PCB に関連したリーク電流が問題になることがあります。必要な抵抗値を減らすために、T回路網を実装することができます。

合計ヒステリシスはおおよそ次のようになります。

$$V_{\text{HYS}} = 10\text{mV} + R1 \cdot \left(\frac{V^+ - 390\text{mV}}{R2} \right)$$

たとえば、 $I_{\text{OVER}} = 900\mu\text{A}$ (50mV の合計ヒステリシス) を達成するには、 $R7 = 442\Omega$ です。 $R1 = 4.42\text{k}$ 、 $R3 = 10\text{k}$ 、および $V^+ = 5\text{V}$ を選択すると、 $R2 = 513\text{k}$ になります。

正帰還によって $R7$ に注入される電流によってコンパレータがトリップするとき、アナログ出力電圧も影響を受けます。このため、 $(R1 + R2) \gg R7$ とすることが望ましいといえます。これによって生じる最大 V_{OUTA} 誤差は次のように計算することができます。

$$\Delta V_{OUTA} = V^+ \cdot \left(\frac{R7}{R1 + R2 + R7} \right)$$

前の例では、これはアンプの出力で 4.3mV の誤差、つまり 100 の利得を仮定するとアンプの入力で 43 μV の誤差です。

コンパレータの入力をアンプの出力からデカップリングしてコンパレータを使用するとき、それらを電圧源で直接ドライブすることができます。追加ヒステリシスを伴うスレッショルド電圧の式を知っていると便利です。出力を“H”から“L”に遷移させる入力の立ち上がりエッジのスレッショルドは次のとおりです。

$$V_{\text{TH(R)}} = 400\text{mV} \cdot R1 \cdot \left(\frac{1}{R1} + \frac{1}{R2} \right)$$

出力を“L”から“H”に遷移させる入力の立ち上がりエッジのスレッショルドは次のとおりです。

$$V_{\text{TH(F)}} = 390\text{mV} \cdot R1 \cdot \left(\frac{1}{R1} + \frac{1}{R2} \right) - \left(\frac{V^+ \cdot R1}{R2} \right)$$

コンパレータの出力

コンパレータの出力は、500 μA をシンクするときのロジック“L”のレベルを 150mV に保つことができます。「標準的性能特性」に示されているように、出力はもっと高い V_{OL} レベルではもっと大きな電流を供給することができます。負荷電流は V^- ピンに流れます。出力のオフ状態の電圧は、使われている電源電圧に関係なく、 V^- を基準にして 0V ~ 60V の範囲をとることができます。どんなオープンドレインのデバイスの場合もそうであるように、出力を相互に結線してワイヤード OR ロジック機能を実現することができます。LT6109-1 はこのように 1 出力のウィンドウ・コンパレータとして使うことができます。

EN/RST ピン

EN/RST ピンは、コンパレータのラッチ機能および LT6109 のシャットダウン機能の 2 つの機能を行います。

EN/RST ピンにパルスを与えると、コンパレータの入力が、反転コンパレータの場合はスレッショルドとヒステリシスより下である限り、あるいは、非反転コンパレータの場合はスレッショルドおよびヒステリシスより上である限り、コンパレータをそれらのトリップした状態からリセットします。たとえば、 V_{INC1} が 400mV より上になってコンパレータをラッチすると、その入力が 10mV の標準ヒステリシスより大きな電圧だけスレッショルドより下に保たれない限り、リセット・パルスはそのコンパレータをリセットしません。

EN/RST ピンのリセット機能を図 15 に示します。コンパレータをリセットするために与えるパルスの幅は、 trpw(MIN) (2 μs) より大きく、 trpw(MIN) (15 μs) より小さくする必要があります。標準 40 μs より長いパルスを与えると (またはピンを“L”に接続すると)、デバイスはシャットダウンします。デバイスがシャットダウンすると消費電流は標準 6 μA に減少し、EN/RST ピンが“H”に遷移するまで、アンプ、コンパレータ、およびリファレンスは機能を停止します。デバイスがディスエーブルされると、アンプとコンパレータの両方の出力が高インピーダンスになります。

アプリケーション情報

EN/RSTピンが“L”から“H”に遷移してデバイスをイネーブると、アンプの出力のPMOSが直ちにオンして、電流がSENSEHIピンに流れ込み、OUTAピンから流れ出すことができます。アンプが完全にオンすると、出力は正しい電流になります。この振る舞いと、V_{OUTA}へのその影響を図16に示します。V_{OUTA}をクランプする外部ダイオードまたはV_{OUTA}をフィルタするコンデンサを使って、OUTAに接続された回路をこれらの過渡変動から保護することができます。

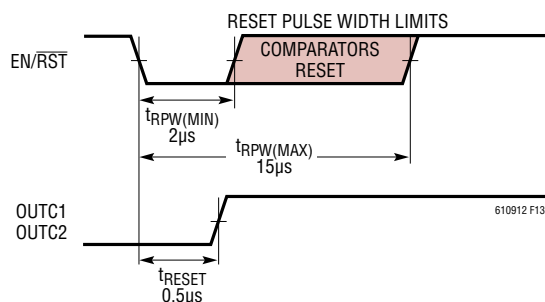


図 15. コンパレータ・リセット機能

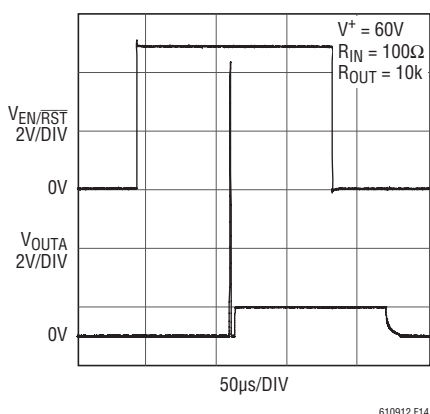


図 16. アンプ・イネーブル応答

パワーアップ

LT6109を起動した後、それらの出力を確実に有効な状態にするため、コンパレータをリセットする必要があります。「標準的性能特性」に示されているように、高速電源ランプにより、起動時に電源電流の過渡変動が生じることがあります。この電流は、電源のエッジ速度を下げるにより減らすことができます。

逆電源保護

アプリケーションによっては、電源の極性の反転が偶発することがあります。LT6109は電源の極性の反転に対して保護されていません。

誤差バジェット

この電流検出アンプ(図17)は、アンプを使って外部抵抗(R_{IN})両端の検出電圧をレプリケートすることにより動作します。その結果生じるR_{IN}を通る電流は、出力FETを通過して外部抵抗(R_{OUT})に運ばれ、出力電圧を発生します。利得はR_{OUT}/R_{IN}の比によって設定されます。このセクションでは、様々な誤差源が、図17に示されている回路のシステム精度にどのように寄与するかを説明します。解析を簡単にするため、2番目のコンバータは無視されていることに注意してください。

100°Cの温度範囲のワーストケースの誤差を表2にまとめ、以下で説明します。アンプとコンパレータは非常に精度が高く、ほとんどのシステムの精度は外部部品によって制限されることに注意してください。

入力オフセット電圧：アンプの入力オフセット電圧はR_{IN}両端の電圧の誤差として現れます。その結果生じる、最大100mVのV_{SENSE}のシステム誤差は次のようになります。

$$\frac{450\mu\text{V}}{100\text{mV}} = 0.45\%$$

入力バイアス電流：アンプの入力バイアス電流は、R_{IN}から出力のFETに供給される電流から差し引かれます。その結果生じる誤差は次のようになります。

$$350\text{nA} \cdot \frac{100\Omega}{100\text{mV}} = 0.035\%$$

I_B⁺はR_{SENSE}両端に非常に小さい電圧を生じるので無視されます。

利得誤差：内部アンプの利得誤差は、R_{IN}両端にどれだけ正確に検出電圧が強制されるかの尺度です。これはパーセンテージで規定されているので、結果として生じる誤差は0.2%です。

アプリケーション情報

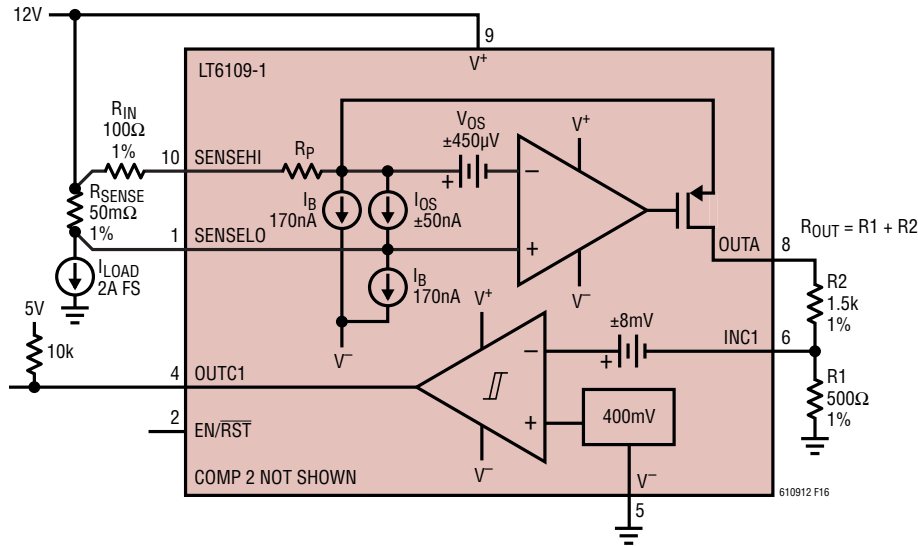


図17. LT6109-1の誤差バジェット表の構成

アンプの利得誤差は $R_{IN} = 100\Omega$ で規定されているので、値が $200m\Omega$ の直列抵抗 (R_P) として表すことができます。大きな値の R_{IN} を使うと、図6に示されているように、 R_P がパーセンテージとして小さくなるので、利得誤差を減らすことができます。

電源除去比：アンプの電源除去比は、電源と入力同相電圧の変化に伴い、入力オフセット電圧がどのように変化するか の尺度です。114dBでは、10Vの電源が±10%だけ変化すると次の誤差が生じます。

$$\frac{2\mu V}{V} \cdot 1.2V = 0.0024\%$$

同相除去比：アンプの同相除去比は、SENSEHIピンとSENSELOピンによる同相電圧の変化に伴い、入力オフセット電圧がどのように変化するか の尺度です。入力が V^+ に接続されていると、PSRRの規定の仕方により、この誤差は考慮する必要がありません (Note 7を参照)。103dBでは、SENSEHI、SENSELOの電圧に接続されている12Vのバッテリーの±10%の変化によって生じるオフセット電圧の変化により、次の誤差が生じます。

$$\frac{7\mu V}{V} \cdot 1.2V = 0.0084\%$$

外部の利得設定抵抗の精度：利得は外部抵抗の R_{IN} と R_{OUT} によって設定されます。これらの外部抵抗の精度はシステム誤差に直接寄与します。0.1%の抵抗を使うと、次の誤差になります。

$$2 \cdot 0.1\% = 0.2\%$$

利得設定抵抗のドリフト：外部の利得設定抵抗のドリフトもシステム誤差に直接寄与します。最大ドリフトの規定値が $50ppm/^{\circ}C$ の抵抗を使うと、次の誤差が生じます。

$$2 \cdot 50 \frac{ppm}{^{\circ}C} \cdot 100^{\circ}C = 1\%$$

スレッシュホールドの精度：コンパレータとリファレンスの合計誤差は次の誤差を生じます。

$$\frac{8mV}{400mV} = 2\%$$

外部抵抗の精度：コンパレータのトリップ・ポイントは外部抵抗の $R1$ と R_{IN} によって設定されます。これらの外部抵抗の精度はシステム誤差に直接寄与します。0.1%の抵抗を使うと、次の誤差になります。

$$2 \cdot 0.1\% = 0.2\%$$

アプリケーション情報

外部抵抗のドリフト：R_IとR_{IN}のドリフトもトリップ・ポイントの精度に影響します。最大ドリフトが50ppm/°Cの抵抗を使うと、次の誤差が生じます。

$$2 \cdot 50 \frac{\text{ppm}}{^\circ\text{C}} \cdot 100^\circ\text{C} = 1\%$$

外部センス抵抗の精度：負荷電流はR_{SENSE}によって検出電圧に変換されます。R_{SENSE}の許容誤差はシステム誤差に直接寄与します。1%のセンス抵抗を使うと1%の誤差を生じます。

外部センス抵抗のドリフト：R_{SENSE}のドリフトも精度に影響します。50ppm/°Cのドリフトの抵抗を使うと、次の誤差が生じます。

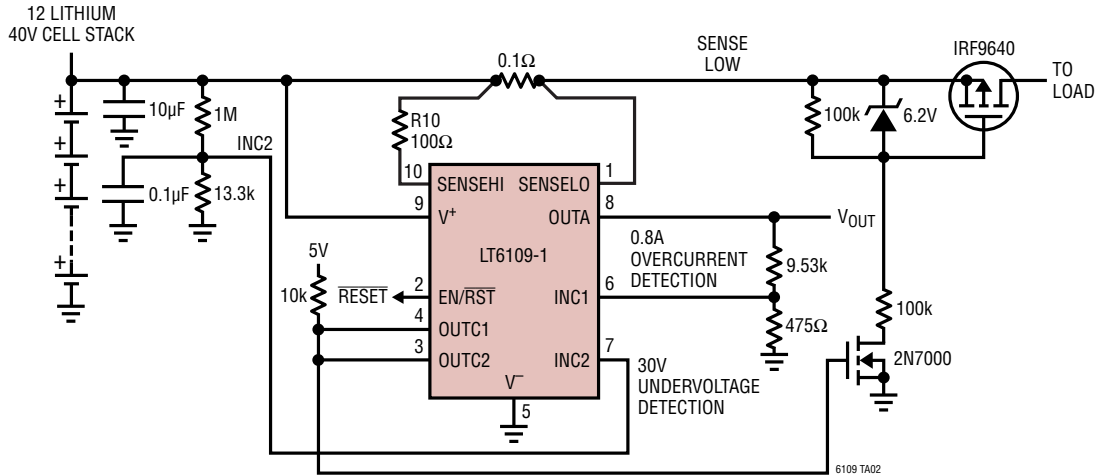
$$50\text{ppm}/^\circ\text{C} \cdot 100^\circ\text{C} = 0.5\%$$

表2. 誤差バジェット表(全温度範囲のワーストケース)

誤差の原因	LT6109の回路計算	% 誤差
アンプの精度		
入力オフセット電圧	450μV/100mV • 100	0.45
入力バイアス電流	350nA • 100Ω/100mV • 100	0.035
Gain Error	0.20%	0.2
電源除去比	(2μV/V • 1.2V)/100mV • 100	0.002
同相除去比	(7μV/V • 1.2V)/100mV • 100	0.008
	アンプの全精度	0.7
R _{IN} 、R _{OUT} 抵抗の精度	2 • 0.1%	0.2
R _{IN} 、R _{OUT} 抵抗のドリフト	2 • 50ppm/°C • 100°C • 100	1
外部センス抵抗の精度	1 • 1%	1
外部センス抵抗のドリフト	1 • 50ppm/°C • 100°C • 100	0.5
	外部抵抗を使ったアンプの全精度	3.4
コンパレータ/リファレンスの精度		
スレッシュホールドの精度	2%	2
	コンパレータとリファレンスの全精度	2
R _{IN} 、R _{OUT} 抵抗の精度	2 • 0.1%	0.2
R _{IN} 、R _{OUT} 抵抗のドリフト	2 • 50ppm/°C • 100°C • 100	1
外部センス抵抗の精度	1 • 1%	1
外部センス抵抗のドリフト	1 • 50ppm/°C • 100°C • 100	0.5
	外部抵抗付きのコンパレータとリファレンスの全精度	4.7

標準的応用例

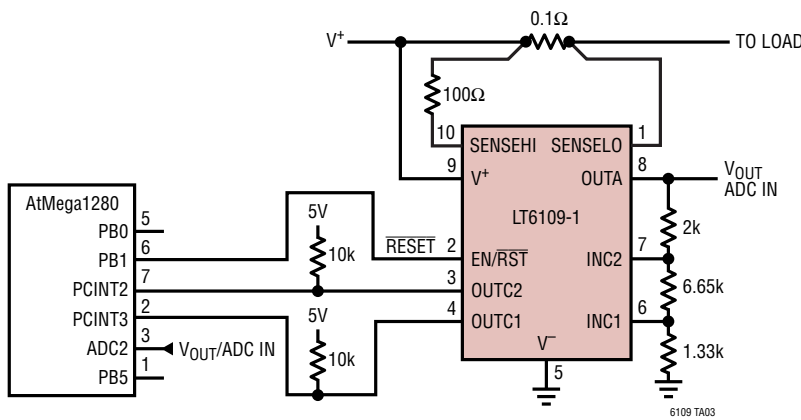
過電流および低電圧バッテリー・フォールトに対する保護



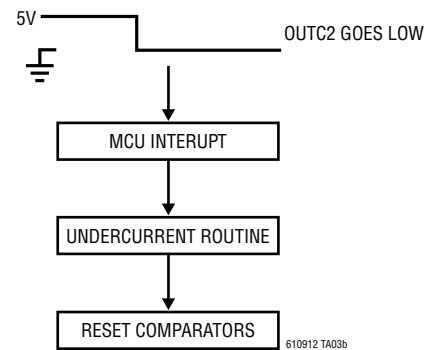
コンパレータは過電流と低電圧の状態をモニタします。どちらかのフォールト状態が検出されると、バッテリーは直ちに負荷から切断されます。ラッチング・コンパレータの出力により、外部

のソースがLT6109のコンパレータの出力をリセットするまで、バッテリーは確実に負荷から切断された状態に留まります。

MCUとハードウェア割り込みのインターフェース



例:

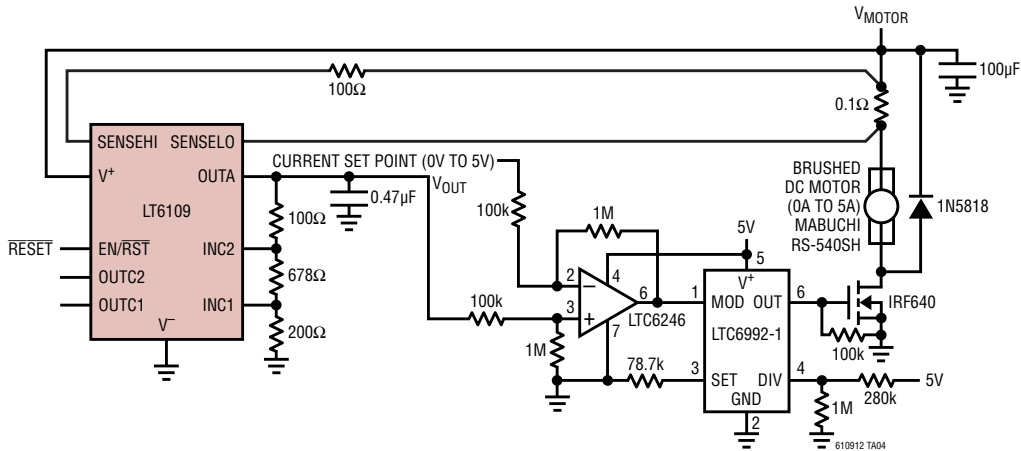


コンパレータは50mAの低電流スレッシュホールドと300mAの過電流スレッシュホールドに設定されます。MCUはコンパレータ

の出力をハードウェア割り込みとして受け取り、直ちに適切なフォールト・ルーチンを実行します。

標準的応用例

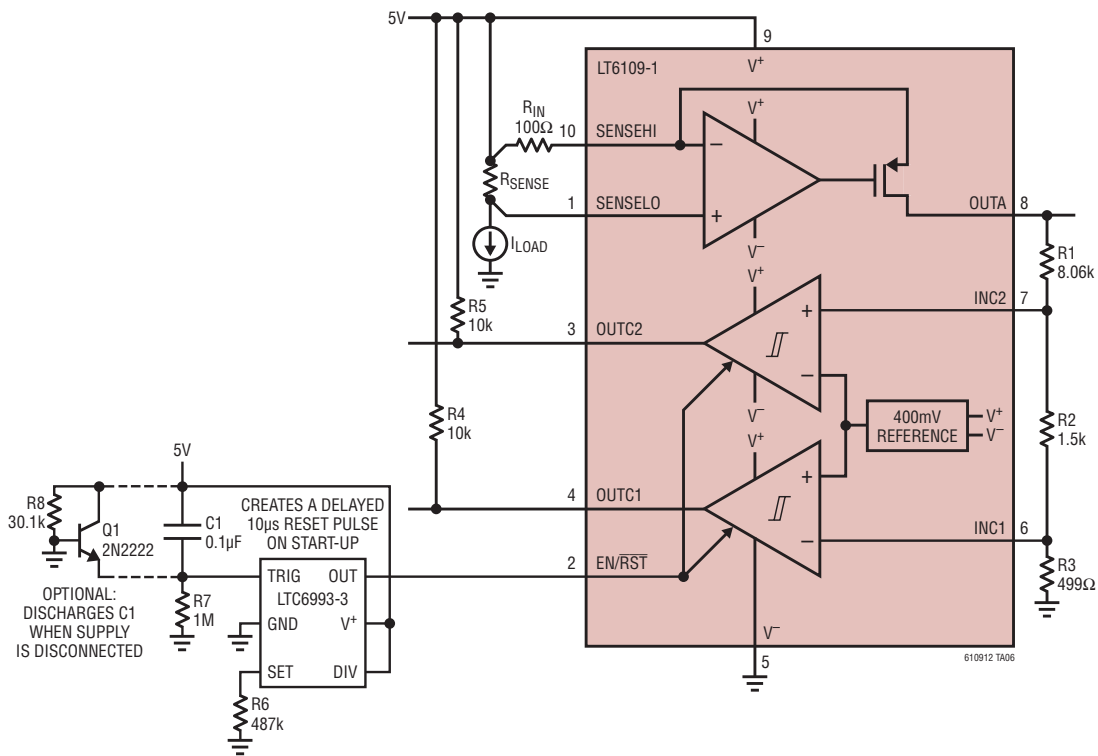
簡略化したDCモータのトルク制御



図は簡略化したDCモータ制御回路を示しています。この回路はモータの電流を制御します。この電流はモータのトルクに比例します。モータの電流を制御する差動アンプへの電流帰

還を与えるのに、LT6109が使われています。差動アンプの出力をモータのPWM制御信号に変換するのに、LTC®6992が使われています。

TimerBlox®回路を使ったパワーオン・リセットまたは切断

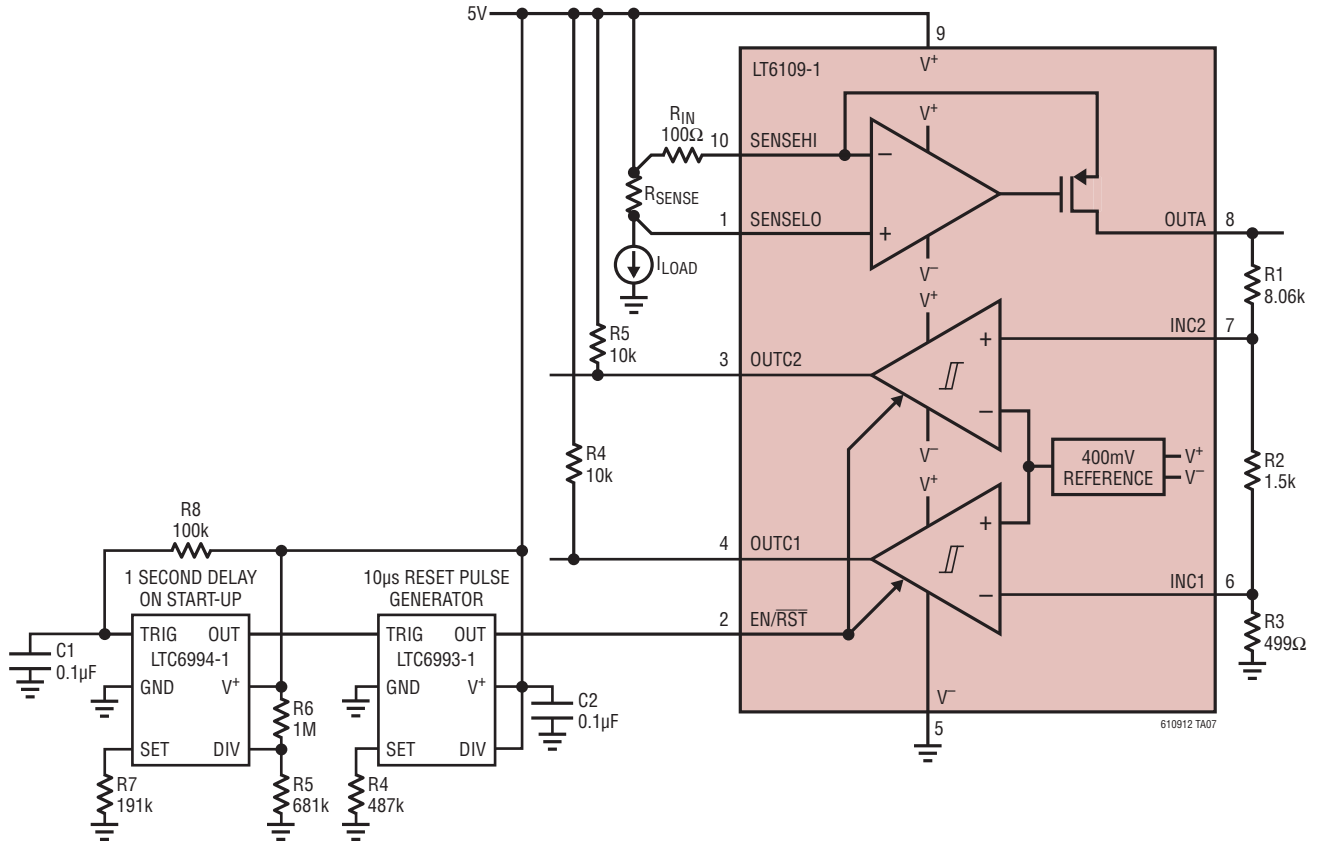


LTC6993-1はLT6109-1への10μsのリセット・パルスを与えます。リセット・パルスはR7とC1によって遅延します。その時定数は10msより大きく、電源のターンオン時間より長い必要があります。電源とグラウンドの両方または片方が切断されると、

オプション部品のR8とQ1がコンデンサC1を放電します。電源が回復すると、C1を再充電する必要があり、別のリセット・パルスがLT6109-1に与えられます。

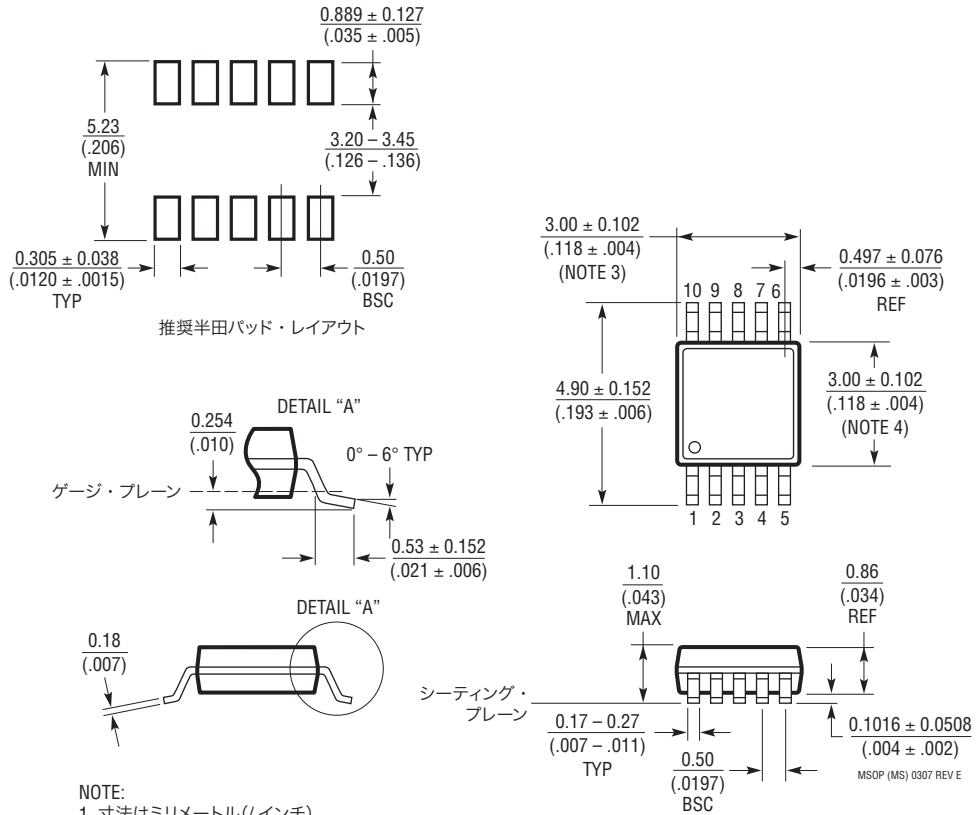
標準的応用例

TimerBlox[®]回路を使った高精度パワーオン・リセット



パッケージ

MS パッケージ
 10ピン・プラスチック MSOP
 (Reference LTC DWG # 05-08-1661 Rev E)

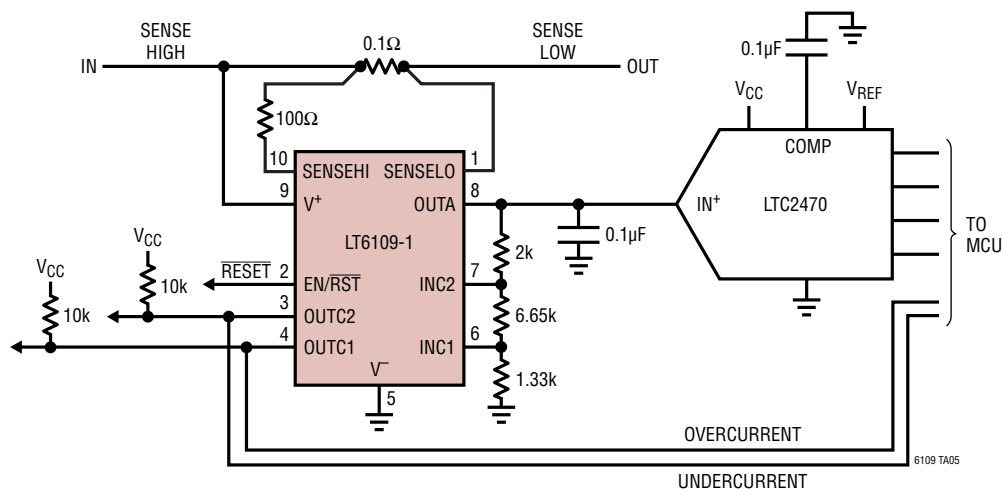


- NOTE:
1. 寸法はミリメートル(インチ)
 2. 図は実寸とは異なる
 3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
 モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006") を超えないこと
 4. 寸法には、リード間のバリまたは突出部を含まない
 リード間のバリまたは突出部は、各サイドで 0.152mm (0.006") を超えないこと
 5. リードの平坦度 (成形後のリードの底面) は最大 0.102mm (0.004") であること

LT6109-1/LT6109-2

標準的応用例

ADCをドライブするアプリケーション



LTC2470の16ビット・デルタ・シグマADCの低サンプリング電流はLT6109に最適です。

関連製品

製品番号	説明	注釈
LT1787	双方向ハイサイド電流センスアンプ	2.7V～60V、オフセット:75μV、消費電流:60μA、利得:8V/V
LTC4150	クーロン・カウンタ/バッテリー・ガスゲージ	電荷の量と極性を表示
LT6100	利得選択可能なハイサイド電流センスアンプ	4.1V～48V、利得設定: 10、12.5、20、25、40、50V/V
LTC6101	高電圧ハイサイド電流センスアンプ	最大100Vまで、抵抗による利得設定、オフセット:300μV、SOT-23
LTC6102	ゼロドリフトのハイサイド電流センスアンプ	最大100Vまで、抵抗による利得設定、オフセット:10μV、MSOP8/DFN
LTC6103	デュアル・ハイサイド電流センスアンプ	4V～60V、抵抗による利得設定、2つの独立したアンプ、MSOP8
LTC6104	双方向ハイサイド電流センスアンプ	4V～60V、各方向に別個の利得制御、MSOP8
LT6105	高精度レール・トゥ・レール入力電流センスアンプ	入力範囲:-0.3V～44V、オフセット:300μV、利得誤差:1%
LT6106	低コストのハイサイド電流センスアンプ	2.7V～36V、オフセット:250μV、抵抗による利得設定、SOT-23
LT6107	高温度ハイサイド電流センスアンプ	2.7V～36V、-55℃～150℃、テスト温度:-55℃、25℃、150℃
LT6700	デュアル・コンパレータ、400mVリファレンス付き	1.4V～18V、消費電流:6.5μA

610912f