

特長

- 電流検出アンプ
 - 高速ステップ応答: 500ns
 - 低オフセット電圧: 最大 350 μ V
 - 低利得誤差: 最大 0.2%
- 400mVの高精度リファレンスを内蔵
- コンパレータを内蔵
 - 高速応答時間: 500ns
 - 全スレッシュホールド誤差: 最大 \pm 2%
 - ラッチング・コンパレータまたは非ラッチング・コンパレータを選択可能
- 広い電源範囲: 2.7V ~ 60V
- 消費電流: 450 μ A
- 低シャットダウン電流: 最大 5 μ A
- -40°C ~ 125°Cの温度範囲で仕様を規定
- 8ピンMSOPおよび8ピン(2mm \times 3mm)DFNパッケージ

アプリケーション

- 過電流とフォルトの検出
- 電流シャント測定
- バッテリのモニタ
- モータ制御
- 車載モニタおよび制御
- リモートセンス
- 産業用制御

概要

LT[®]6108は、高精度電流検出アンプ、電圧リファレンス、およびコンパレータを内蔵した、ハイサイド電流検出デバイスです。LT6108には2つのバージョンがあり、LT6108-1はラッチング・コンパレータを、LT6108-2は非ラッチング・コンパレータを内蔵しています。また、電流検出アンプとコンパレータの入力および出力は直接アクセス可能です。アンプの利得とコンパレータのトリップ・ポイントは外付け抵抗で設定します。オープン・ドレインのコンパレータ出力は他のシステム・コンポーネントと容易にインタフェース可能です。

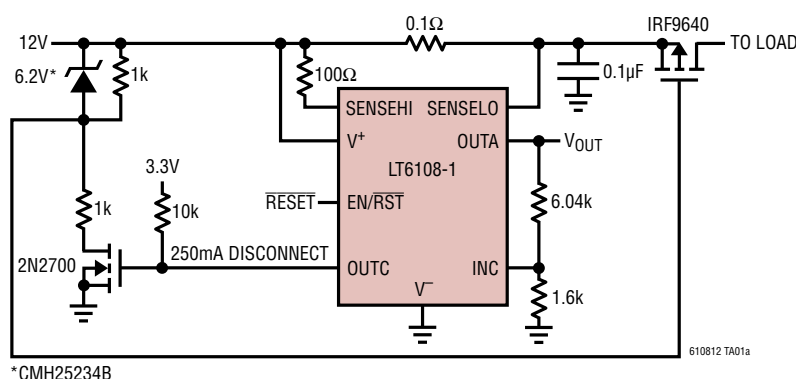
LT6108の全体の伝播遅延は標準でわずか1.4 μ sで、過電流状態に迅速に対応できます。また、帯域幅が1MHzなので、モータ制御などの重要なアプリケーションでのエラー検出に使用できます。コンパレータのスレッシュホールド精度が高く、コンパレータをラッチできるため、高速イベントを捕捉することができます。

LT6108は-40°C ~ 125°Cで動作が完全に規定されているので、産業用や車載などのアプリケーションに適しています。LT6108は小型の8ピンMSOPパッケージと8ピンDFNパッケージで供給されます。

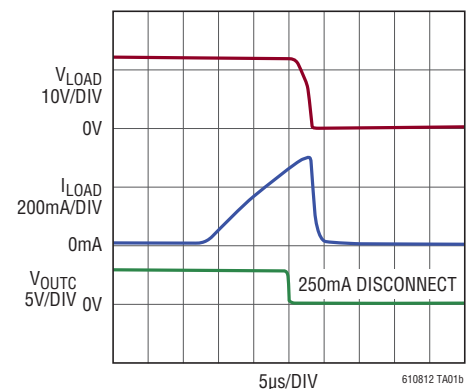
LT、LT、LTC、LTM、TimerBlox、Linear TechnologyおよびLinearのロゴはリアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

非常に高速なラッチング負荷切断機能を備えた回路のフォルト保護



過電流事象に対する応答



LT6108-1/LT6108-2

絶対最大定格 (Note 1)

全電源電圧 ($V^+ \sim V^-$)	60V
最大電圧 (SENSELO、SENSEHI、OUTA)	$V^+ + 1V$
V^- (SENSELOまたはSENSEHI)の最大値	33V
EN、EN/RSTの最大電圧	60V
コンパレータ入力電圧の最大値	60V
コンパレータ出力電圧の最大値	60V
入力電流 (Note 2)	-10mA
SENSEHI、SENSELOの入力電流	$\pm 10mA$
SENSEHIまたはSENSELOの差動入力電流	$\pm 2.5mA$
アンプの出力短絡時間	無期限

動作温度範囲 (Note 3)

LT6108I	$-40^{\circ}C \sim 85^{\circ}C$
LT6108H	$-40^{\circ}C \sim 125^{\circ}C$

規定温度範囲 (Note 3)

LT6108I	$-40^{\circ}C \sim 85^{\circ}C$
LT6108H	$-40^{\circ}C \sim 125^{\circ}C$

最大接合部温度..... 150°C

保存温度範囲..... $-65^{\circ}C \sim 150^{\circ}C$

MSOPのリード温度(半田付け、10秒)..... 300°C

ピン配置

<p>LT6108-1</p> <p style="text-align: center;">TOP VIEW</p> <p style="text-align: center;">MS8 PACKAGE 8-LEAD PLASTIC MSOP $\theta_{JA} = 163^{\circ}C/W, \theta_{JC} = 45^{\circ}C/W$</p>	<p>LT6108-2</p> <p style="text-align: center;">TOP VIEW</p> <p style="text-align: center;">MS8 PACKAGE 8-LEAD PLASTIC MSOP $\theta_{JA} = 163^{\circ}C/W, \theta_{JC} = 45^{\circ}C/W$</p>
<p style="text-align: center;">TOP VIEW</p> <p style="text-align: center;">DCB PACKAGE 8-LEAD (2mm x 3mm) PLASTIC DFN $\theta_{JA} = 64^{\circ}C/W, \theta_{JC} = 10^{\circ}C/W$ EXPOSED PAD (PIN 9) IS V^-, PCB CONNECTION OPTIONAL</p>	<p style="text-align: center;">TOP VIEW</p> <p style="text-align: center;">DCB PACKAGE 8-LEAD (2mm x 3mm) PLASTIC DFN $\theta_{JA} = 64^{\circ}C/W, \theta_{JC} = 10^{\circ}C/W$ EXPOSED PAD (PIN 9) IS V^-, PCB CONNECTION OPTIONAL</p>

発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LT6108IMS8-1#PBF	LT6108IMS8-1#TRPBF	LTFND	8-Lead Plastic MSOP	-40°C to 85°C
LT6108HMS8-1#PBF	LT6108HMS8-1#TRPBF	LTFND	8-Lead Plastic MSOP	-40°C to 125°C
LT6108IMS8-2#PBF	LT6108IMS8-2#TRPBF	LTFNG	8-Lead Plastic MSOP	-40°C to 85°C
LT6108HMS8-2#PBF	LT6108HMS8-2#TRPBF	LTFNG	8-Lead Plastic MSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛ベース仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/designtools/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

無鉛仕上げ

テープアンドリール(ミニ)	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LT6108IDCB-1#TRMPBF	LT6108IDCB-1#TRPBF	LFNF	8-Lead (2mm × 3mm) Plastic DFN	-40°C to 85°C
LT6108HDCB-1#TRMPBF	LT6108HDCB-1#TRPBF	LFNF	8-Lead (2mm × 3mm) Plastic DFN	-40°C to 125°C
LT6108IDCB-2#TRMPBF	LT6108IDCB-2#TRPBF	LFNH	8-Lead (2mm × 3mm) Plastic DFN	-40°C to 85°C
LT6108HDCB-2#TRMPBF	LT6108HDCB-2#TRPBF	LFNH	8-Lead (2mm × 3mm) Plastic DFN	-40°C to 125°C

TRM = 500個。* 温度グレードは出荷時のコンテナのラベルで識別されます。

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

鉛ベース仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

LT6108-1/LT6108-2

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ の値。注記がない限り、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN}} = V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 = 10\text{k}$ 、利得 = 100、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ 。(図3を参照)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V^+	Supply Voltage Range		● 2.7		60	V
I_S	Supply Current (Note 4)	$V^+ = 2.7\text{V}$, $R_{\text{IN}} = 1\text{k}$, $V_{\text{SENSE}} = 5\text{mV}$		450		μA
		$V^+ = 60\text{V}$, $R_{\text{IN}} = 1\text{k}$, $V_{\text{SENSE}} = 5\text{mV}$	●	550	650 950	μA μA
	Supply Current in Shutdown	$V^+ = 2.7\text{V}$, $V_{\text{EN/RST}} = 0\text{V}$, $R_{\text{IN}} = 1\text{k}$, $V_{\text{SENSE}} = 0.5\text{V}$	●	3	5 7	μA μA
		$V^+ = 60\text{V}$, $V_{\text{EN/RST}} = 0\text{V}$, $R_{\text{IN}} = 1\text{k}$, $V_{\text{SENSE}} = 0.5\text{V}$	●	7	11 13	μA μA
	EN/RST Pin Current	$V_{\text{EN/RST}} = 0\text{V}$, $V^+ = 60\text{V}$ (LT6108-1 Only)		-200		nA
	EN Pin Current	$V_{\text{EN}} = 0\text{V}$, $V^+ = 60\text{V}$ (LT6108-2 Only)		-100		nA
V_{IH}	EN/RST Pin Input High	$V^+ = 2.7\text{V}$ to 60V (LT6108-1 Only)	●	1.9		V
V_{IL}	EN/RST Pin Input Low	$V^+ = 2.7\text{V}$ to 60V (LT6108-1 Only)	●		0.8	V
V_{IH}	EN Pin Input High	$V^+ = 2.7\text{V}$ to 60V (LT6108-2 Only)	●	1.9		V
V_{IL}	EN Pin Input Low	$V^+ = 2.7\text{V}$ to 60V (LT6108-2 Only)	●		0.8	V

電流センス・アンプ

V_{OS}	Input Offset Voltage	$V_{\text{SENSE}} = 5\text{mV}$	●	-350 -450	350 450	μV μV
$\Delta V_{\text{OS}}/\Delta T$	Input Offset Voltage Drift	$V_{\text{SENSE}} = 5\text{mV}$	●	± 0.8		$\mu\text{V}/^\circ\text{C}$
I_B	Input Bias Current (SENSELO, SENSEHI)	$V^+ = 2.7\text{V}$ to 60V	●	60	300	nA
			●		350	nA
I_{OS}	Input Offset Current	$V^+ = 2.7\text{V}$ to 60V		± 5		nA
I_{OUTA}	Output Current (Note 5)		●	1		mA
PSRR	Power Supply Rejection Ratio (Note 6)	$V^+ = 2.7\text{V}$ to 60V	●	120	127	dB
			●	114		dB
CMRR	Common Mode Rejection Ratio	$V^+ = 36\text{V}$, $V_{\text{SENSE}} = 5\text{mV}$, $V_{\text{ICM}} = 2.7\text{V}$ to 36V			125	dB
		$V^+ = 60\text{V}$, $V_{\text{SENSE}} = 5\text{mV}$, $V_{\text{ICM}} = 27\text{V}$ to 60V	●	110 103	125	dB dB
$V_{\text{SENSE(MAX)}}$	Full-Scale Input Sense Voltage (Note 5)	$R_{\text{IN}} = 500\Omega$	●	500		mV
		Gain Error (Note 7)			-0.08	%
		$V^+ = 2.7\text{V}$ to 12V	●	-0.2	0	%
		$V^+ = 12\text{V}$ to 60V, $V_{\text{SENSE}} = 5\text{mV}$ to 100mV, MS8 Package	●	-0.3	0	%
		$V^+ = 12\text{V}$ to 60V, $V_{\text{SENSE}} = 5\text{mV}$ to 100mV, DFN Package	●			%
	SENSELO Voltage (Note 8)	$V^+ = 2.7\text{V}$, $V_{\text{SENSE}} = 100\text{mV}$, $R_{\text{OUT}} = 2\text{k}$	●	2.5		V
		$V^+ = 60\text{V}$, $V_{\text{SENSE}} = 100\text{mV}$	●	27		V
	Output Swing High (V^+ to V_{OUTA})	$V^+ = 2.7\text{V}$, $V_{\text{SENSE}} = 27\text{mV}$	●		0.2	V
		$V^+ = 12\text{V}$, $V_{\text{SENSE}} = 120\text{mV}$	●		0.5	V
BW	Signal Bandwidth	$I_{\text{OUT}} = 1\text{mA}$		1		MHz
		$I_{\text{OUT}} = 100\mu\text{A}$		140		kHz
t_r	Input Step Response (to 50% of Final Output Voltage)	$V^+ = 2.7\text{V}$, $V_{\text{SENSE}} = 24\text{mV}$ Step, Output Rising Edge		500		ns
		$V^+ = 12\text{V}$ to 60V, $V_{\text{SENSE}} = 100\text{mV}$ Step, Output Rising Edge		500		ns
t_{SETTLE}	Settling Time to 1%	$V_{\text{SENSE}} = 10\text{mV}$ to 100mV, $R_{\text{OUT}} = 2\text{k}$		2		μs

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ の値。注記がない限り、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN}} = V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 = 10\text{k}$ 、利得 = 100、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ 。(図3を参照)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
リファレンスおよびコンパレータ							
$V_{\text{TH(R)}}$ (Note 9)	Rising Input Threshold Voltage	$V^+ = 2.7\text{V to } 60\text{V}$	●	392	400	408	mV
V_{HYS}	$V_{\text{HYS}} = V_{\text{TH(R)}} - V_{\text{TH(F)}}$	$V^+ = 2.7\text{V to } 60\text{V}$		3	10	15	mV
	Comparator Input Bias Current	$V_{\text{INC}} = 0\text{V}$, $V^+ = 60\text{V}$	●	-50			nA
V_{OL}	Output Low Voltage	$I_{\text{OUTC}} = 500\mu\text{A}$, $V^+ = 2.7\text{V}$	●		60	150	mV
					220		mV
	High to Low Propagation Delay	5mV Overdrive 100mV Overdrive			3		μs
					0.5		μs
	Output Fall Time				0.08		μs
t_{RESET}	Reset Time	LT6108-1 Only			0.5		μs
t_{RPW}	Valid RST Pulse Width	LT6108-1 Only	●	2		15	μs

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 入力ピンと出力ピンには ESD ダイオードがグランドに接続されている。SENSEHI ピンと SENSELO ピンには、SENSEHI、SENSELO の入力電流として規定されている、追加の電流処理能力がある。

Note 3: LT6108-1 は $-40^\circ\text{C} \sim 85^\circ\text{C}$ で規定の性能を満たすことが保証されている。LT6108-2 は $-40^\circ\text{C} \sim 125^\circ\text{C}$ で規定の性能を満たすことが保証されている。

Note 4: 電源電流はコンパレータの出力が“H”の状態と規定されている。コンパレータの出力が“L”になると、電源電流は標準で $75\mu\text{A}$ 増加する。

Note 5: 規定の性能を実現するには、フルスケールの入力センス電圧と最大出力電流を考慮する必要がある。

Note 6: 電源電圧と入力同相電圧を変化させ、その間にアンプの入力オフセット電圧をモニタする。

Note 7: 規定されている利得誤差には、外付け抵抗 R_{IN} および R_{OUT} の影響は含まれていない。利得誤差は $12\text{V} \sim 60\text{V}$ の範囲内でのみ保証されるが、 $V^+ < 12\text{V}$ でも同様な性能が期待される。

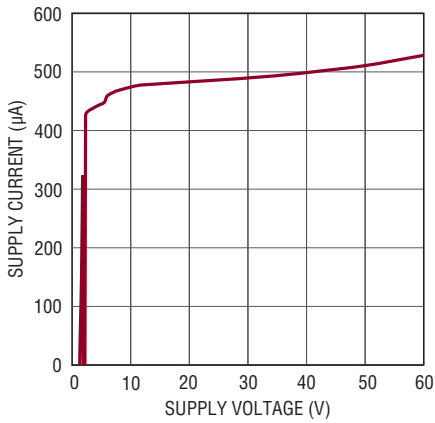
Note 8: 詳細については、「アプリケーション情報」の項の「SENSELO、SENSEHI の範囲」を参照。

Note 9: コンパレータの出力電圧が“H”から“L”に遷移する入力しきい値電圧が規定されている。コンパレータの出力電圧が“L”から“H”に遷移する入力電圧は、規定されているしきい値とヒステリシスとの差の大きさである。

LT6108-1/LT6108-2

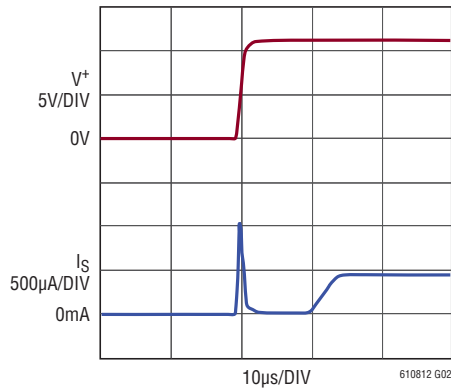
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN}} = V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 = 10\text{k}$ 、 $\text{利得} = 100$ 、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ で測定された性能特性。(図3を参照)

消費電流と電源電圧



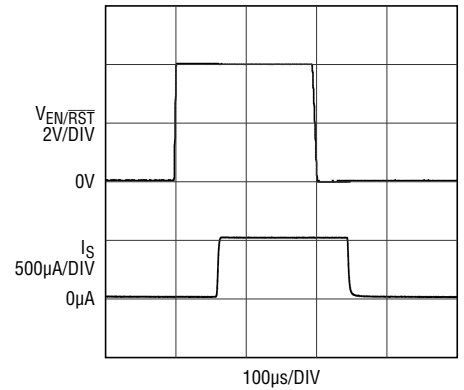
610812 G01

起動時の電源電流



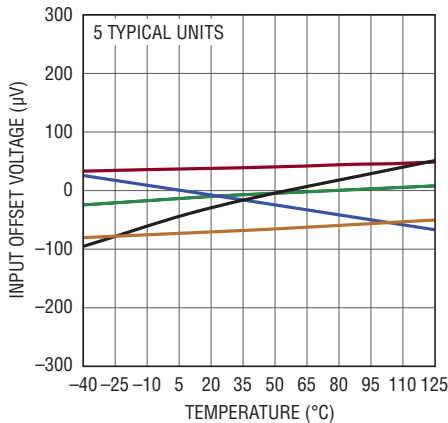
610812 G02

イネーブル/ディスエーブルの応答



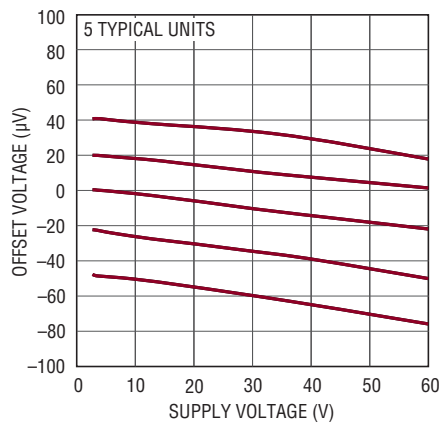
610812 G03

入力オフセット電圧と温度



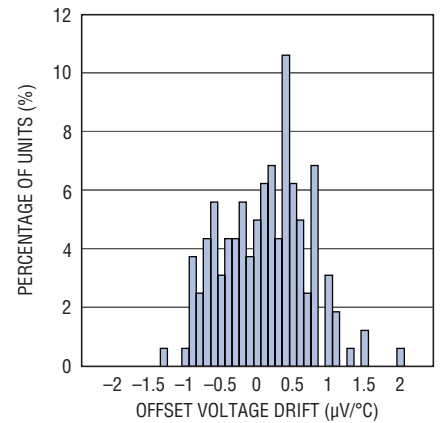
610812 G04

アンプのオフセット電圧と電源電圧



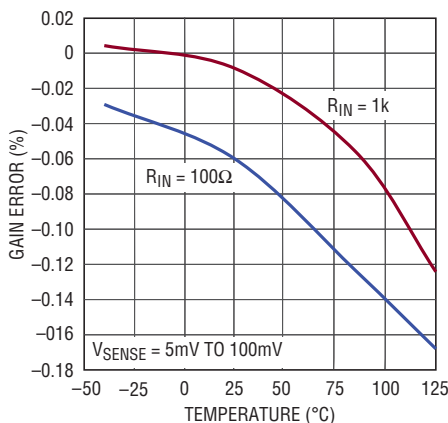
610812 G05

オフセット電圧ドリフトの分布



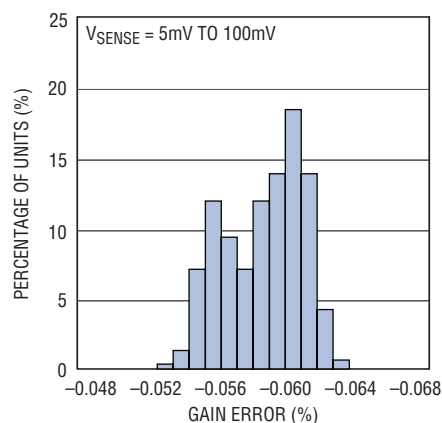
610812 G08

アンプの利得誤差と温度



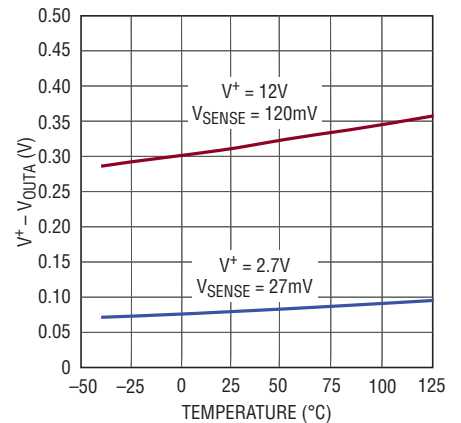
610812 G06

アンプの利得誤差の分布



610812 G07

アンプの出力振幅と温度

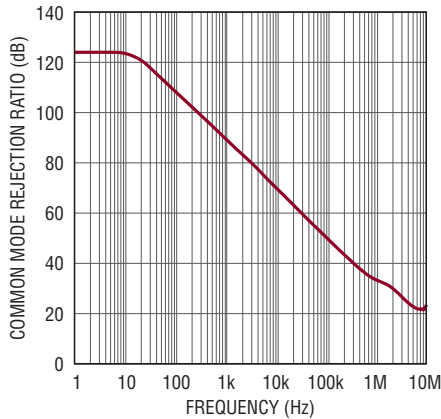


610812 G18

610812f

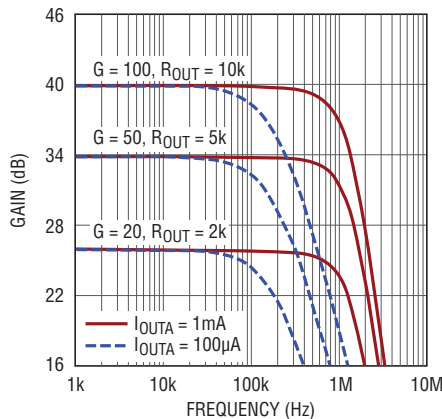
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN}} = V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 = 10\text{k}$ 、 $\text{利得} = 100$ 、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ で測定された性能特性。(図3を参照)

同相信号除去比と周波数



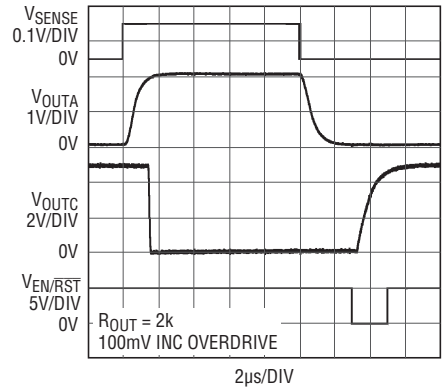
610812 G09

アンプの利得と周波数



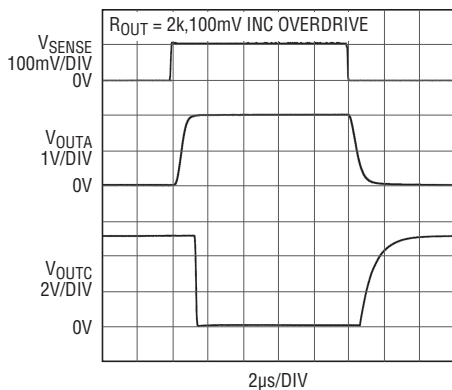
610812 G10

LT6108-1のステップ応答



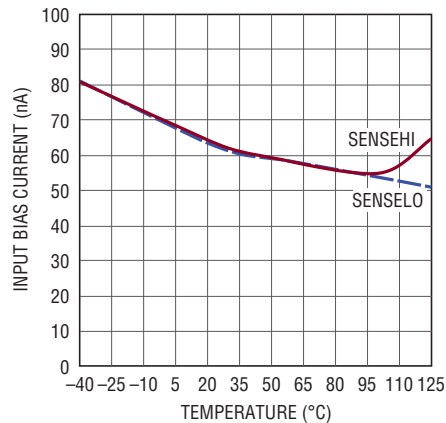
610812 G11

LT6108-2のステップ応答



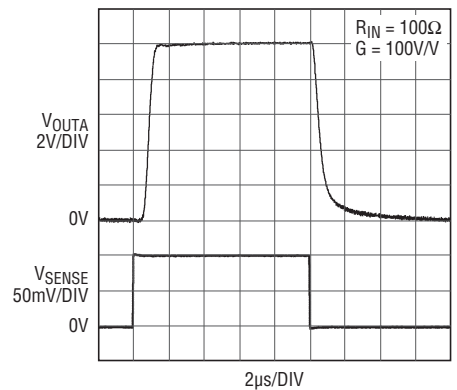
610812 G12

アンプの入力バイアス電流と温度



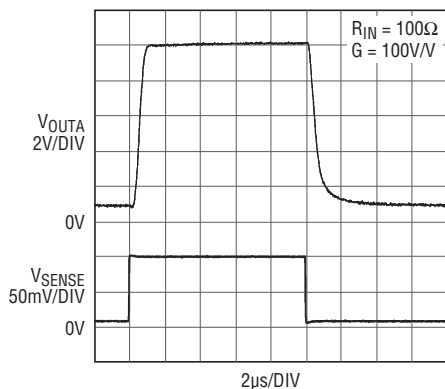
610812 G13

アンプのステップ応答
($V_{\text{SENSE}} = 0\text{mV} \sim 100\text{mV}$)



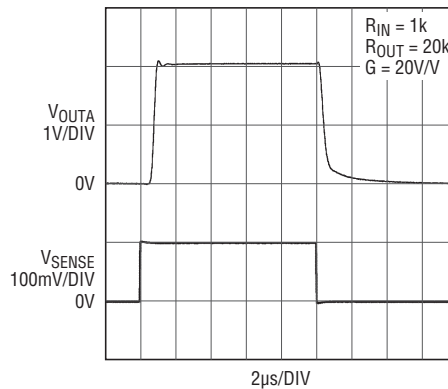
610812 G14

アンプのステップ応答
($V_{\text{SENSE}} = 10\text{mV} \sim 100\text{mV}$)



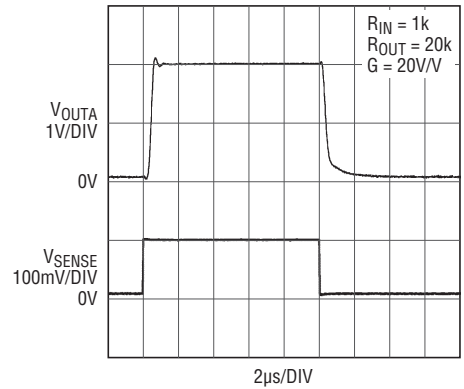
610812 G15

アンプのステップ応答
($V_{\text{SENSE}} = 0\text{mV} \sim 100\text{mV}$)



610812 G16

アンプのステップ応答
($V_{\text{SENSE}} = 10\text{mV} \sim 100\text{mV}$)

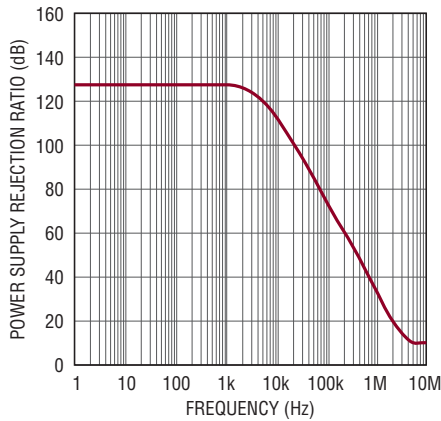


610812 G17

LT6108-1/LT6108-2

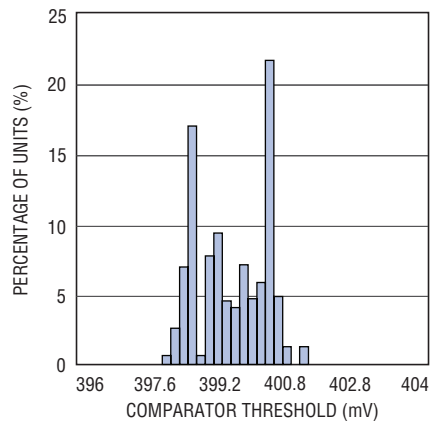
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN}} = V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 = 10\text{k}$ 、 $\text{利得} = 100$ 、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ で測定された性能特性。(図3を参照)

電源除去比と周波数



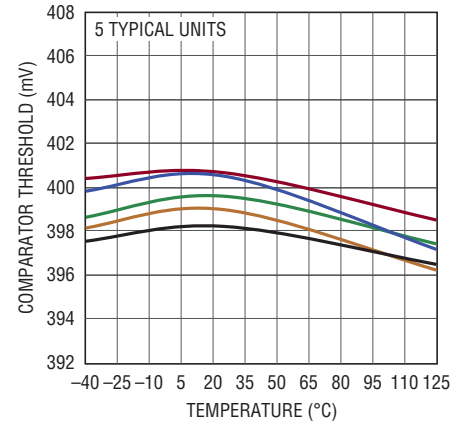
610812 G08

コンパレータのしきい値の分布



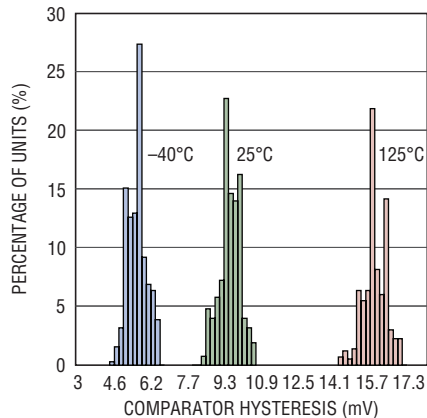
610812 G19

コンパレータのしきい値と温度



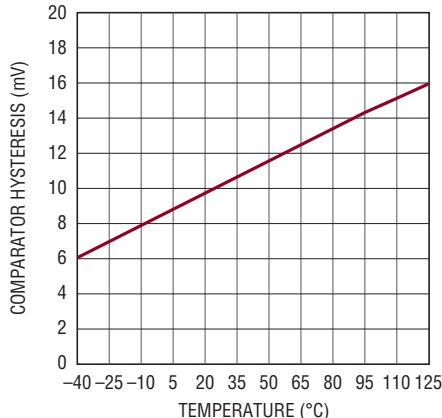
610812 G20

ヒステリシスの分布



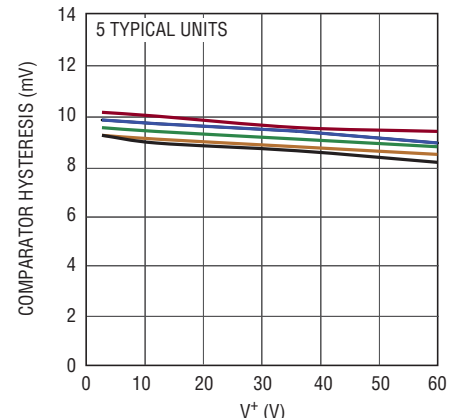
610812 G21

ヒステリシスと温度



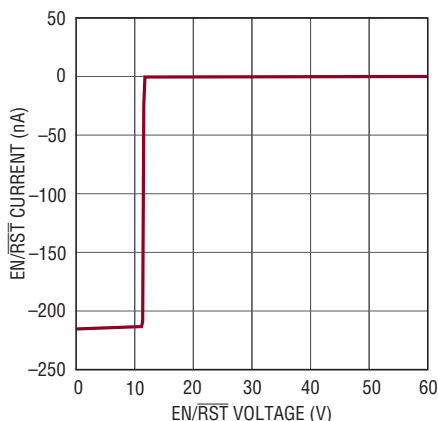
610812 G22

ヒステリシスと電源電圧



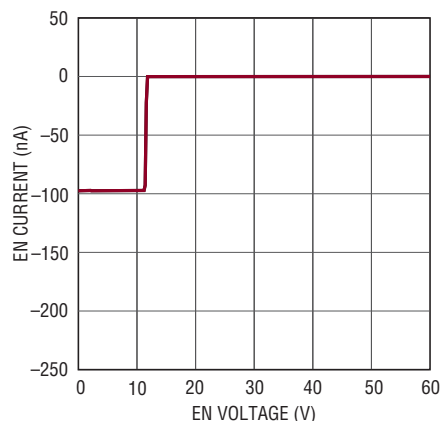
610812 G23

LT6108-1のEN/RST電流と電圧



610812 G24

LT6108-2のEN電流と電圧

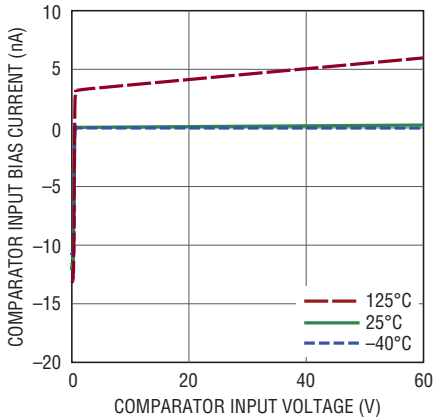


610812 G25

610812f

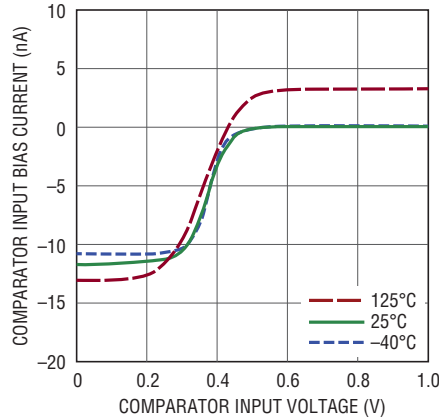
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN}} = V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 = 10\text{k}$ 、 $\text{利得} = 100$ 、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{LC}} = 2\text{pF}$ で測定された性能特性。(図3を参照)

コンパレータの入力バイアス電流と入力電圧



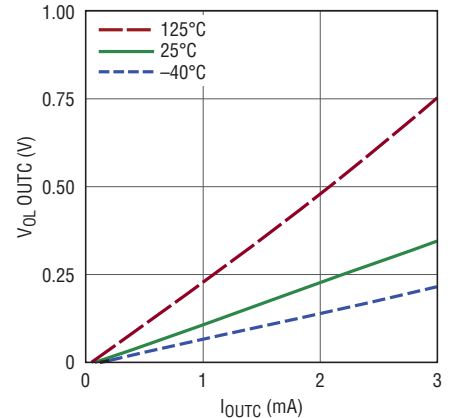
610812 G27

コンパレータの入力バイアス電流と入力電圧



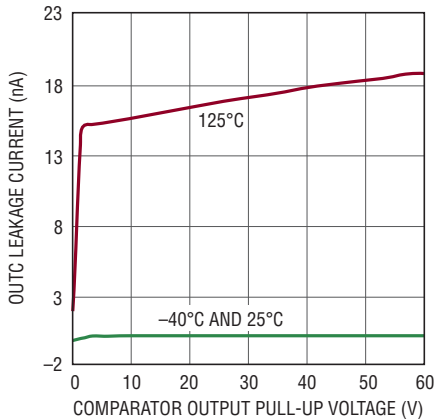
610812 G28

コンパレータ出力“L”の電圧と出力シンク電流



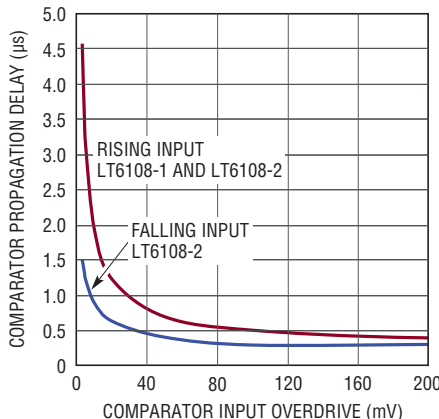
610812 G29

コンパレータの出力リーク電流とプルアップ電圧



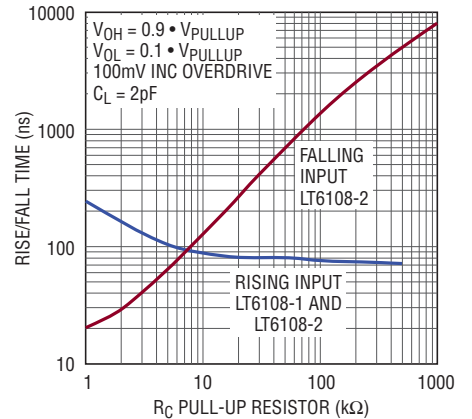
610812 G30

コンパレータの伝播遅延と入力オーバードライブ



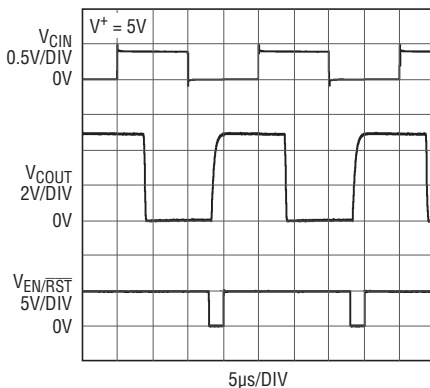
610812 G31

コンパレータの立ち上がり/立ち下がり時間とプルアップ抵抗



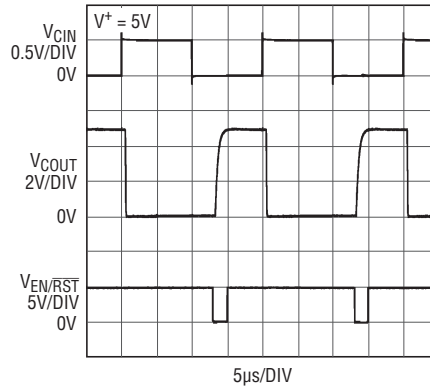
610812 G32

LT6108-1のコンパレータのステップ応答 (INCのオーバードライブは5mV)



610812 G33

LT6108-1のコンパレータのステップ応答 (INCのオーバードライブは100mV)

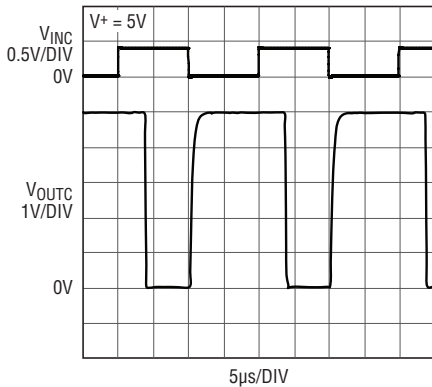


610812 G34

LT6108-1/LT6108-2

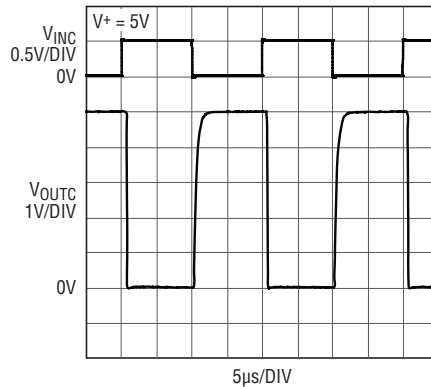
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V^+ = 12\text{V}$ 、 $V_{\text{PULLUP}} = V^+$ 、 $V_{\text{EN}} = V_{\text{EN/RST}} = 2.7\text{V}$ 、 $R_{\text{IN}} = 100\Omega$ 、 $R_{\text{OUT}} = R_1 + R_2 = 10\text{k}$ 、 $\text{利得} = 100$ 、 $R_C = 25.5\text{k}$ 、 $C_L = C_{\text{CL}} = 2\text{pF}$ で測定された性能特性。(図3を参照)

LT6108-2のコンパレータのステップ
応答(INCのオーバードライブは5mV)



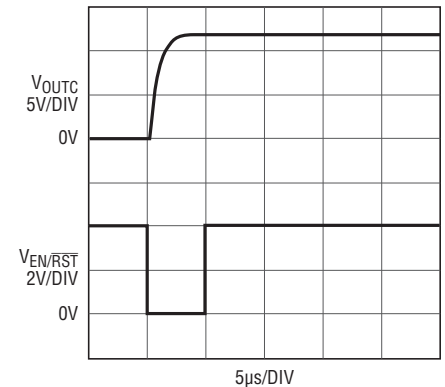
610812 G35

LT6108-2のコンパレータのステップ
応答(INCのオーバードライブは100mV)



610812 G36

LT6108-1のコンパレータの
リセット応答



610812 G37

ピン機能

SENSELO(ピン1): センス・アンプの入力。このピンはセンス抵抗の負荷側の端に接続する必要があります。

EN/RST(ピン2、LT6108-1のみ): イネーブル入力およびラッチ・リセット入力。このイネーブル・ピンを“H”にすると、LT6108-1はイネーブルされます。このイネーブル・ピンを標準で40µsより長い時間“L”にすると、LT6108-1はシャットダウン・モードに入ります。このピンに2µs～15µsの間“L”のパルスを入力すると、LT6108-1のコンパレータはリセットされます。

EN(ピン2、LT6108-2のみ): イネーブル入力。このイネーブル・ピンを“H”にすると、LT6108-2はイネーブルされます。このイネーブル・ピンを標準で40µsより長い時間“L”にすると、LT6108-2はシャットダウン・モードに入ります。

OUTC(ピン3): オープン・ドレインのコンパレータ出力。オフ・ステートの電圧は、使用している V^+ の値に関係なく、 V^- より60V高くすることができます。

V^- (ピン4): 負の電源ピン。このピンは通常グラウンドに接続します。

INC(ピン5): これはコンパレータの反転入力です。もう一方のコンパレータ入力は内部で400mVのリファレンスに接続されています。

OUTA(ピン6): センス・アンプの電流出力。このピンは、センス電圧を外付けの利得設定抵抗 R_{IN} で割った値に等しい電流を出力します。

V^+ (ピン7): 正の電源ピン。 V^+ ピンはセンス抵抗 R_{SENSE} のいずれか一方の側に直接接続できます。 V^+ をセンス抵抗の負荷側の端に接続した場合、SENSEHIピンは V^+ より0.2V高い電圧まで上昇させることができます。電源電流はこのピンを通過して流れます。

SENSEHI(ピン8): センス・アンプの入力。内部のセンス・アンプは、SENSEHIがSENSELOと同じ電位になるまでドライブします。電源とSENSEHIとの間に接続した抵抗(通常は R_{IN})によって、出力電流 $I_{\text{OUT}} = V_{\text{SENSE}}/R_{\text{IN}}$ が設定されます。ここで、 V_{SENSE} は R_{SENSE} の両端に発生する電圧です。

背面パッド(ピン9、DCBパッケージのみ): V^- 。背面パッドは開放状態のままでも、デバイスの V^- に接続してもかまいません。背面パッドを V^- の平面に接続すると、高電圧アプリケーションでの熱管理が改善されます。背面パッドは V^- の一次接続としては使用しないでください。

610812f

ブロック図

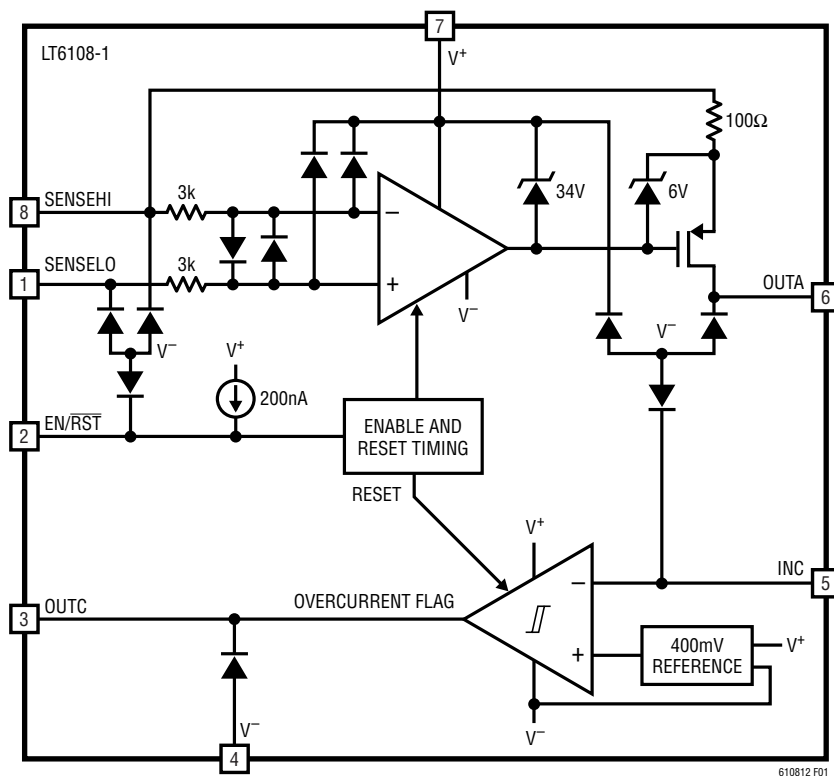


図1. LT6108-1のブロック図(ラッチング・コンパレータ)

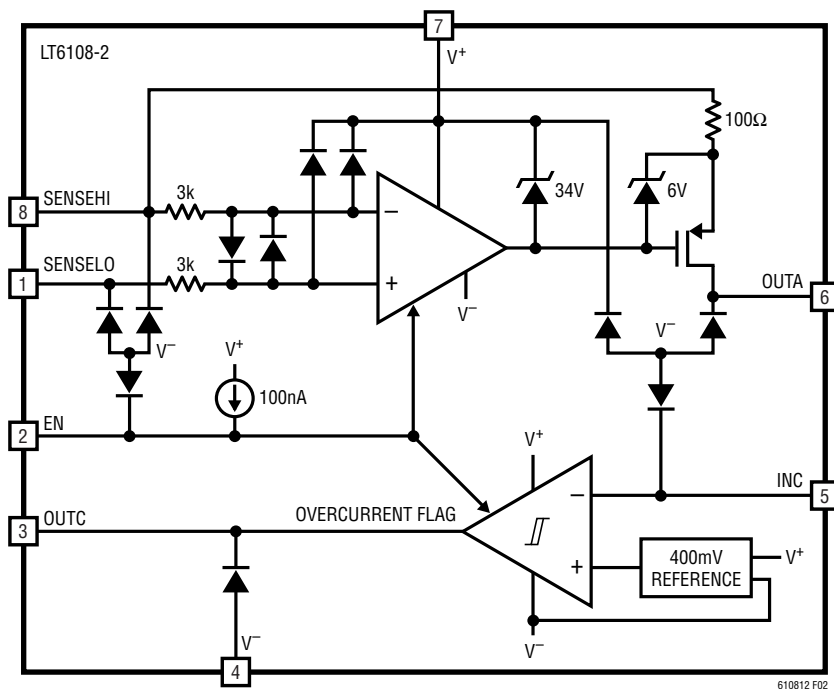


図2. LT6108-2のブロック図(非ラッチング・コンパレータ)

アプリケーション情報

LT6108 ハイサイド電流センス・アンプは、外付けのセンス抵抗を流れる電流を正確にモニタします。入力センス電圧は、検出された電源の電位からグラウンドを基準とした出力の電位までレベルがシフトされ、ユーザーが選択した利得によって出力まで増幅されます。出力電圧はセンス抵抗を流れる電流に正比例します。

LT6108 のコンパレータには、内蔵の 400mV 高精度リファレンスによって設定されたしきい値と 10mV のヒステリシスがあります。オープン・ドレイン出力を使用することにより、デジタル電源へのレベル・シフトを簡単に行うことができます。

アンプの動作原理

内部のセンス・アンプ・ループは、図3に示すように、SENSEHI が SENSELO と同じ電位になるように動作します。外付け抵抗 R_{IN} を SENSEHI と V_{SUPPLY} の間に接続すると、電位 V_{SENSE} が R_{IN} の両端にかかるように発生します。対応する電流 I_{OUTA} は V_{SENSE}/R_{IN} に等しい電流ですが、これが R_{IN} に流れます。インピーダンスが高いセンス・アンプの入力にはこの電流が流れないので、この電流は内蔵の MOSFET から出力ピン OUTA に流れます。

出力電流は、OUTA と V^- (通常はグラウンド) の間に抵抗を追加することにより、変換されて電圧に戻ります。したがって、出力電圧は次のようになります。

$$V_{OUT} = V^- + I_{OUTA} \cdot R_{OUT}$$

ここで、図3に示すように、 $R_{OUT} = R1 + R2$ です。

表 1. 利得構成の例

利得	R_{IN}	R_{OUT}	V_{SENSE} ($V_{OUT}=5V$ の場合)	I_{OUTA} ($V_{OUT}=5V$ 時)
20	499 Ω	10k	250mV	500 μ A
50	200 Ω	10k	100mV	500 μ A
100	100 Ω	10k	50mV	500 μ A

便利な式

$$\text{Input Voltage: } V_{SENSE} = I_{SENSE} \cdot R_{SENSE}$$

$$\text{Voltage Gain: } \frac{V_{OUT}}{V_{SENSE}} = \frac{R_{OUT}}{R_{IN}}$$

$$\text{Current Gain: } \frac{I_{OUTA}}{I_{SENSE}} = \frac{R_{SENSE}}{R_{IN}}$$

V_{SENSE} (MAX) を超えてもアンプが損傷することはありませんが、 V_{SENSE} が V_{SENSE} (MAX) を超えると、それに応じて出力電流 I_{OUTA} が増加するので、出力精度は低下します。

外付けの電流センス抵抗の選択

外付けのセンス抵抗である R_{SENSE} には、電流検出システムの機能に大きな影響があるので、慎重に選択する必要があります。

まず、抵抗の電力損失について検討します。測定された負荷電流により、 R_{SENSE} での電力損失と電圧降下が生じます。このため、センス抵抗はできるだけ小さくしますが、測定に必要な入力ダイナミックレンジは引き続き確保します。入力ダイナミックレンジとは最大の入力信号と正確に再現された最小の信号との差を表しており、主に LT6108 の内部センス・アンプの入力 DC オフセットによって制限されることに注意してください。規定された性能を確実に得るには、 R_{SENSE} を十分に小さくして、ピークの負荷条件で V_{SENSE} が V_{SENSE} (MAX) を超えないようにします。一例として、あるアプリケーションで必要な最大センス電圧が 100mV であるとします。このアプリケーションではピーク負荷時に 2A の電流が流れると予想される場合は、 R_{SENSE} を 50m Ω に設定します。

R_{SENSE} の最大値が決まると、センス抵抗の最小値は、必要な分解能またはダイナミックレンジによって設定されます。このセンス・アンプが正確に表現できる最小の信号は、入力オフセットによって制限されます。一例として、LT6108 の最大入力オフセットは 350 μ V です。最小電流が 20mA の場合、センス抵抗を 17.5m Ω にすると、 V_{SENSE} は 350 μ V に設定されます。これは入力オフセットと同じ値です。センス抵抗を大きくすると、与えられた負荷電流に対するセンス電圧が大きくなるので、オフセットによる誤差は軽減されます。50m Ω の R_{SENSE} を選択すると、ダイナミックレンジは最大になり、ピーク負荷 (2A) 時のセンス抵抗両端の電圧が 100mV のシステムが得られる上に、入力オフセットによって生じる誤差は 7mA の負荷電流に相当する誤差で済みます。

前の例では、 R_{SENSE} での電力損失のピーク値は 200mW です。5m Ω のセンス抵抗を使用すると、実質的な電流誤差は 70mA ですが、センス電圧のピーク値は 2A で 10mV に減り、消費するのはわずか 20mW です。

アプリケーション情報

この方法は、時折発生する大電流のバーストを無視できる場合に役立ちます。

R_{IN} の基板レイアウトを設計するときには、特に R_{IN} の値が小さい場合、注意が必要です。すべてのトレース抵抗および相互接続箇所の抵抗は R_{IN} の値を実質的に増加させるので、それによって利得誤差が発生します。

R_{IN} と R_{OUT} がそれぞれ異なる温度で動作するように配置されていると、センス抵抗での電力損失によってプリント基板の両端間に熱勾配が発生し、その結果利得誤差が生じることがあります。センス抵抗で大電力が消費される場合は、熱勾配による利得誤差が最小になるように R_{IN} と R_{OUT} を配置するように注意します。

外付けの出力利得設定抵抗 R_{OUT} の選択

出力抵抗 R_{OUT} は、出力電流がどのように電圧に変換されるかを決定します。 V_{OUT} は、単純に I_{OUTA} と R_{OUT} の積です。通常、 R_{OUT} は抵抗分割器として構成された抵抗の組み合わせであり、ここには、コンパレータのしきい値を設定するためにコンパレータの入力に接続される電圧タップがあります。

出力抵抗を選択するときは、最大出力電圧を最初に検討する必要があります。後続の回路が入力範囲の制限されたバッファまたはADCである場合は、 $I_{OUTA}(\text{MAX}) \cdot R_{OUT}$ がこの回路の許容最大入力範囲より小さくなるように R_{OUT} を選択する必要があります。

さらに、出力インピーダンスは R_{OUT} によって決まります。別の回路をドライブする場合は、その回路の入力インピーダンスを考慮する必要があります。後続の回路の入力インピーダンスが十分高い場合は、大半の実用的な出力インピーダンスが許容されます。ただし、後続の回路の入力インピーダンスが比較的低い場合か、ADCの負荷のように電流のスパイクを引き込む場合は、出力の精度を維持するために比較的低い出力インピーダンスが必要になることがあります。詳細については、「出力のフィルタリング」の項を参照してください。一例として、ドライブ対象回路の入力インピーダンス $R_{IN}(\text{DRIVEN})$ が R_{OUT} の100倍である場合、次に示すように V_{OUT} の精度は1%低下します。

$$\begin{aligned} V_{OUT} &= I_{OUTA} \cdot \frac{R_{OUT} \cdot R_{IN}(\text{DRIVEN})}{R_{OUT} + R_{IN}(\text{DRIVEN})} \\ &= I_{OUTA} \cdot R_{OUT} \cdot \frac{100}{101} = 0.99 \cdot I_{OUTA} \cdot R_{OUT} \end{aligned}$$

アンプの誤差発生源

電流センス・システムは、センスした結果を増幅したり、レベルシフトしたりするために、1つのアンプと複数の抵抗を使用します。従って、その出力は、外付け抵抗の整合性と同様に、利得誤差や入力オフセットなどのアンプの特性にも依存します。

理想的には、回路の出力は次のようになります。

$$V_{OUT} = V_{SENSE} \cdot \frac{R_{OUT}}{R_{IN}}; V_{SENSE} = R_{SENSE} \cdot I_{SENSE}$$

この場合、唯一の誤差は外付け抵抗の不整合によるもので、これによる誤差は利得でのみ生じます。ただし、アンプのオフセット電圧、入力バイアス電流、および有限な利得により、以下に説明するようなさらなる誤差が発生することがあります。

アンプのDCオフセット電圧 V_{OS} に起因する出力電圧誤差 $\Delta V_{OUT(VOS)}$

$$\Delta V_{OUT(VOS)} = V_{OS} \cdot \frac{R_{OUT}}{R_{IN}}$$

アンプのDCオフセット電圧は、センス電圧 V_{SENSE} の値にそのまま加算されます。 V_{SENSE} が増加するにつれて、精度は向上します。これはシステムの大勢を占める誤差であり、この誤差によって使用可能なダイナミックレンジが制限されます。

バイアス電流 I_B^+ and I_B^- に起因する出力電圧誤差 $\Delta V_{OUT(IBIAS)}$

アンプのバイアス電流 I_B^+ はSENSELOピンに流れ込み、 I_B^- はSENSEHIピンに流れ込みます。 I_B に起因する誤差は次のとおりです。

$$\Delta V_{OUT(IBIAS)} = R_{OUT} \left(I_B^+ \cdot \frac{R_{SENSE}}{R_{IN}} - I_B^- \right)$$

$I_B^+ \approx I_B^- = I_{BIAS}$ であるため、 $R_{SENSE} \ll R_{IN}$ である場合は、次式が成り立ちます。

$$\Delta V_{OUT(IBIAS)} = -R_{OUT} (I_{BIAS})$$

次に示すように、入力を基準にして誤差を表すと便利です。

$$\Delta V_{VIN(IBIAS)} = -R_{IN} (I_{BIAS})$$

たとえば、 I_{BIAS} が100nAで R_{IN} が1kの場合、入力を基準にした誤差は100 μ Vです。この誤差は、 R_{IN} の値が減少するにつれて有効ではなくなります。バイアス電流による誤差は、外付け

アプリケーション情報

抵抗 R_{IN}^+ を図5に示すように接続すると低減できます。接続後、誤差は次のようになります。

$$V_{OUT(IBIAS)} = \pm R_{OUT} \cdot I_{OS}; I_{OS} = I_{B^+} - I_{B^-}$$

小電流による誤差を最小限に抑えると、回路のダイナミックレンジを最大にすることができます。

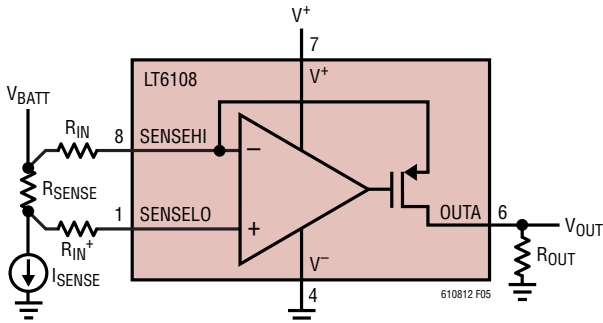


図5. R_{IN}^+ が I_B による誤差を低減

外付け抵抗に起因する出力電圧誤差 ΔV_{OUT} (GAIN ERROR)

LT6108は非常に小さい利得誤差を示します。その結果、利得誤差が重要なのは、許容差が少ない抵抗を使用して利得を設定する場合に限られます。利得誤差は体系的に負の値であることに注意してください。たとえば、 R_{IN} および R_{OUT} に0.1%精度の抵抗を使用すると、結果として生じる最悪の場合の利得誤差は、 $R_{IN} = 100\Omega$ の場合-0.4%です。図6は、予想できる最大利得誤差と外付け抵抗の許容差のグラフです。

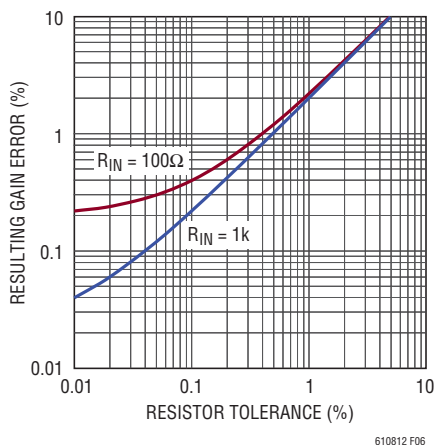


図6. 利得誤差と抵抗の許容差

電力損失に起因する出力電流制限

LT6108は、1mAの電流を $OUTA$ ピンに連続して供給できます。この電流は R_{IN} を通り、 $SENSEHI$ ピンを介して電流センス・アンプに流れ込みます。出力信号により、LT6108の内部で消費される電力は次のとおりです。

$$P_{OUT} = (V_{SENSEHI} - V_{OUTA}) \cdot I_{OUTA}$$

$$V_{SENSEHI} \approx V^+ \text{ であるため、} P_{OUTA} \approx (V^+ - V_{OUTA}) \cdot I_{OUTA} \text{ となります。}$$

静止電源電流による電力損失もあります(次式参照)。

$$P_S = I_S \cdot V^+$$

コンパレータの出力電流は、コンパレータの出力ピンに流れ込み、 V^- ピンから流れ出します。コンパレータにより、LT6108の内部で消費される電力は、多くの場合問題にならない程度であり、次のように計算できます。

$$P_{OUTC} = (V_{OUTC} - V^-) \cdot I_{OUTC}$$

全電力損失は、これらの電力損失の合計です(次式参照)。

$$P_{TOTAL} = P_{OUTA} + P_{OUTC} + P_S$$

最大電源電流時および最大出力電流時は、全電力損失が150mWを超える可能性があります。これにより、LT6108のダイは著しく発熱します。LT6108が損傷するのを防ぐため、各アプリケーションで予想される最大の電力損失を計算しておきます。この数値に θ_{JA} の値(MS8パッケージの場合は 163°C/W 、DFNパッケージの場合は 64°C/W)を掛けることにより、予想される最大のダイ温度を求めることができます。適切な放熱と熱の軽減措置を講じることにより、ダイ温度が最大定格を超えないようにします。

出力のフィルタリング

AC出力電圧 V_{OUT} は、単純に I_{OUTA} と Z_{OUT} の積です。このため、フィルタリングは簡単になります。目的のフィルタ応答を得るために、求められる Z_{OUT} を発生する任意の回路を使用できます。たとえば、コンデンサを R_{OUT} と並列に接続することにより、低域通過応答を得ることができます。こうすると、出力のノイズを減少させることができます。また、MUXやADCなどのスイッチング回路をドライブしているときに出力を安定状態に維持する

LT6108-1/LT6108-2

アプリケーション情報

ための電荷貯蔵場所として役立つ場合もあります。この出力コンデンサと R_{OUT} との並列回路により、次の周波数で出力パルスが発生します。

$$f_{-3dB} = \frac{1}{2 \cdot \pi \cdot R_{OUT} \cdot C_L}$$

SENSELO、SENSEHI の範囲

SENSELO ピンの電圧が「電気的特性」の表に記載されている範囲を超えないように、 V_{BATT} (図7参照) と V^+ との差、ならびに V_{SENSE} の最大値を考慮する必要があります。LT6108 の SENSELO ピンと SENSEHI ピンは、正の電源電圧より 0.2V 高い電圧 (上限) から 33V 低い電圧 (下限) まで機能することができます。これらの動作電圧は、図1および2に示す内蔵ダイオードのクランプによって制限されます。電源電圧が 35.5V 未満の場合、範囲の下限は $V^- + 2.5V$ に制限されます。これにより、モニタ対象の電源 V_{BATT} を、図7に示すように LT6108 の正電源とは別の電源にすることができます。さまざまな電源電圧入力 V^+ に対する SENSELO 入力と SENSEHI 入力の動作電圧範囲を図8に示します。SENSELO と SENSEHI の範囲は、 V_{SENSE} が 200mV より小さい限り、LT6108 が (負荷のほかに) 自己の電源電流をモニタできるように設計されています。これについては図9に示します。

最小出力電圧

LT6108 電流センス・アンプの出力は、センス電圧がゼロのとき、ゼロ以外の出力電圧を出力することがあります。これは、「アンプの DC オフセット電圧に起因する出力電圧誤差 $\Delta V_{OUT} (V_{OS})$ 」の項で説明したように、センス・アンプの V_{OS} が R_{IN} の両端に強制的に加えられた結果によるものです。 V_{OS} の上下限值でのデバイスの伝達関数における入力オフセット電圧の影響を図10に示します。オフセット電圧が負の場合は、入力センス電圧がゼロのときに出力電圧が発生します。オフセット電圧が正の場合は、入力センス電圧が入力オフセット

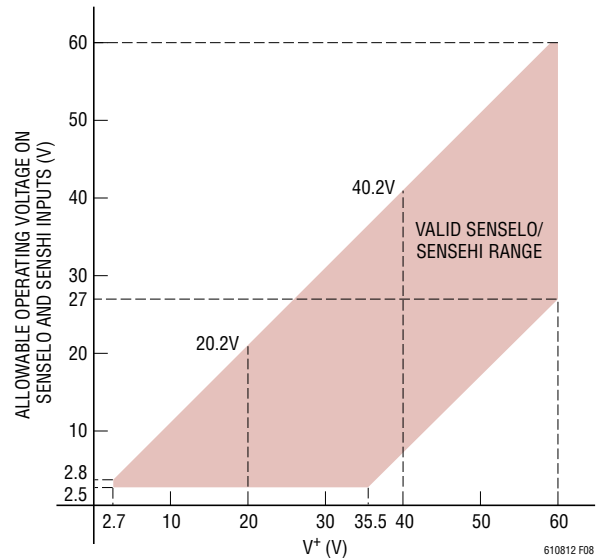


図8. 許容される SENSELO、SENSEHI の電圧範囲

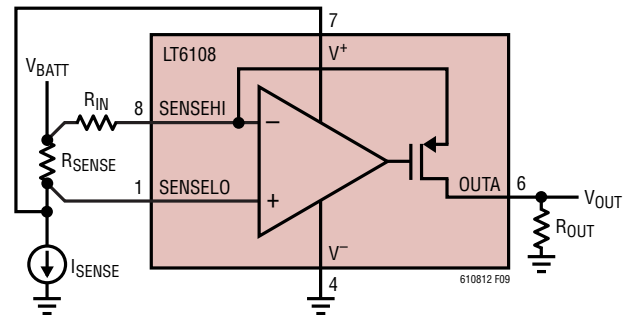


図9. 負荷と一緒にモニタされる LT6108 の電源電流

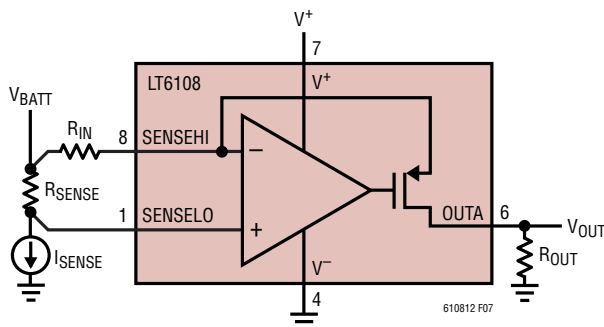


図7. 負荷の電源 (V_{BATT}) とは別に電源が供給される V^+

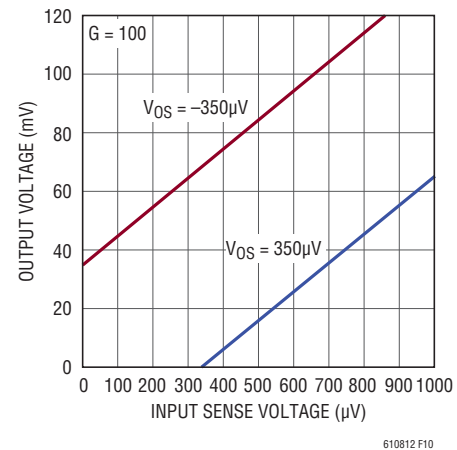


図10. アンプの出力電圧と入力センス電圧

アプリケーション情報

電圧を超えるまで出力電圧はゼロのままです。V_{OS}を無視すると、出力回路はプルダウン回路の飽和によって制限されることなく、0Vに到達できます。

応答時間

LT6108アンプは、回路の保護や電流のモニタを行うために、入力に対して素早く応答できるように設計されています。この応答時間は、遅延と速度の2つの面で外付け部品による影響を受けます。

出力電流が非常に小さい場合に入力トランジェントが発生すると、出力電圧が変化し始めるまでの遅延時間が長くなる場合があります。「標準的性能特性」には、この遅延は短時間であることと、R_{SENSE}を大きくするかR_{IN}を小さくすることによって最小出力電流を増やせば遅延を改善できることが示されています。「標準的性能特性」には、初期のセンス電圧を基準にしてラベルが付けられることに注意してください。

速度は外付け部品によっても影響を受けます。大きいR_{OUT}を使用すると応答時間は短くなります。これは、V_{OUT} = I_{OUTA} • Z_{OUT}であり、Z_{OUT}は何らかの寄生容量あるいは負荷容量とR_{OUT}との並列接続であるからです。R_{IN}を小さくするか、R_{OUT}を大きくすると、いずれの場合も回路の電圧利得を大きくする効果があります。出力容量がシステムのを制限している場合は、所望の利得を維持し、出力容量を充電する電流を増やすためにR_{IN}とR_{OUT}をまとめて減らすことができます。

コンパレータの応答時間は、伝播遅延時間と立ち下がり時間の合計です。伝播遅延は、コンパレータの入力に印加されたオーバードライブ電圧の関数です。オーバードライブを大きくすると、伝播遅延は小さくなります。これは、障害事象に対するシステムの応答時間を短くするのに役立ちます。立ち下がり時間は、コンパレータの出力にかけられる負荷とプルアップ電圧に影響を受けます。

LT6108のアンプの標準応答時間は500nsであり、コンパレータの標準応答時間も500nsです。システムとして構成した場合、アンプの出力がコンパレータの入力をドライブするので、システム全体の応答時間は、個々に規定された応答時間によって示される応答時間よりも通常は長くなります。この原因は、コ

ンパレータ入力でのオーバードライブがアンプ出力の速度によって決まるからです。

内部リファレンスとコンパレータ

内蔵の高精度リファレンスおよびコンパレータを高精度の電流センス回路と組み合わせることにより、異常な負荷電流を素早く簡単に検出することができます。高水準の安全性と信頼性が要求されるシステムでは、こうした機能が多くの場合きわめて重要です。LT6108-1のコンパレータは、フォルト検出に合わせて最適化されており、ラッチング出力付きで設計されています。ラッチング出力により、フォルトによってフォルト自体がクリアされないようになり、出力をリセットするには別のシステムまたはユーザーが必要になります。コンパレータ出力が介在して負荷を電源から切り離すことができるアプリケーションでは、発振を回避するためにラッチされた出力が必要です。ラッチング出力は、断続的な問題を検出する場合にも役立ちます。LT6108-2のコンパレータ出力は非ラッチングであり、ラッチ出力を必要としないアプリケーションで使用できます。

コンパレータの一方の入力は外部から使用できます。もう一方のコンパレータ入力は内部で400mVの高精度リファレンスに接続されています。入力のしきい値(出力が“H”から“L”に遷移する電圧)は、リファレンスの電圧に等しくなるように設計されています。リファレンス電圧は、デバイスのV⁻接続の電位を基準にして確立されます。

コンパレータの入力

コンパレータの入力は、使用した電源電圧に関係なく、V⁻から60Vまでの振幅が可能です。入力電圧がしきい値より十分に高い場合、その入力に流れる入力電流はわずか数pAです。入力電圧が低下し、しきい値に近づくと、入力から少量のバイアス電流が流れ始め、グランド電位になると最大値の50nAに達します。分圧器を使用してコンパレータの入力をアンプの出力に結合している場合は、この入力バイアス電流の変化によってOUTAの伝達関数に小さい非直線性が発生することがあります。たとえば、コンパレータの最大入力電流が50nAで、コンパレータの入力から見た抵抗が1kである場合、コンパレータの入力電圧がそのしきい値を通過すると、出力電圧の変化として50μVがアナログ出力で観測されます。

アプリケーション情報

コンパレータのしきい値の設定

コンパレータには、400mVの高精度リファレンスが内蔵されています。図11に構成されているようなLT6108のコンパレータの作動点を設定するには、コンパレータが作動する入力センサ電圧 $V_{SENSE(TRIP)}$ を次式で計算する必要があります。

$$V_{SENSE(TRIP)} = I_{SENSE(TRIP)} \cdot R_{SENSE}$$

R_{IN} の選択については、「外付けの入力利得設定抵抗 R_{IN} の選択」の項で説明します。 R_{IN} を選択したら、 R_{OUT} は次式で計算できます。

$$R_{OUT} = R_{IN} \frac{400mV}{V_{SENSE(TRIP)}}$$

アンプ出力はコンパレータの入力に直接接続されるので、 V_{SENSE} から V_{OUT} への利得は、次のようになります。

$$A_V = \frac{400mV}{V_{SENSE(TRIP)}}$$

図12に示すように、 R_2 を使用して、 $V_{SENSE(TRIP)}$ を変更せずに V_{SENSE} から V_{OUT} への利得を大きくすることができます。前述したように、 R_1 は次式で簡単に計算できます。

$$R_1 = R_{IN} \frac{400mV}{V_{SENSE(TRIP)}}$$

したがって、利得は次のようになります。

$$A_V = \frac{R_1 + R_2}{R_{IN}}$$

この利得の式は R_2 について簡単に解くことができます(次式)。

$$R_2 = A_V \cdot R_{IN} - R_1$$

図11の構成では利得が大きすぎる場合は、図13に示すように、 R_2 を使用して $V_{SENSE(TRIP)}$ を変更せずに利得を小さくすることができます。 A_V は次式で簡単に計算できます。

$$A_V = \frac{R_1}{R_{IN}}$$

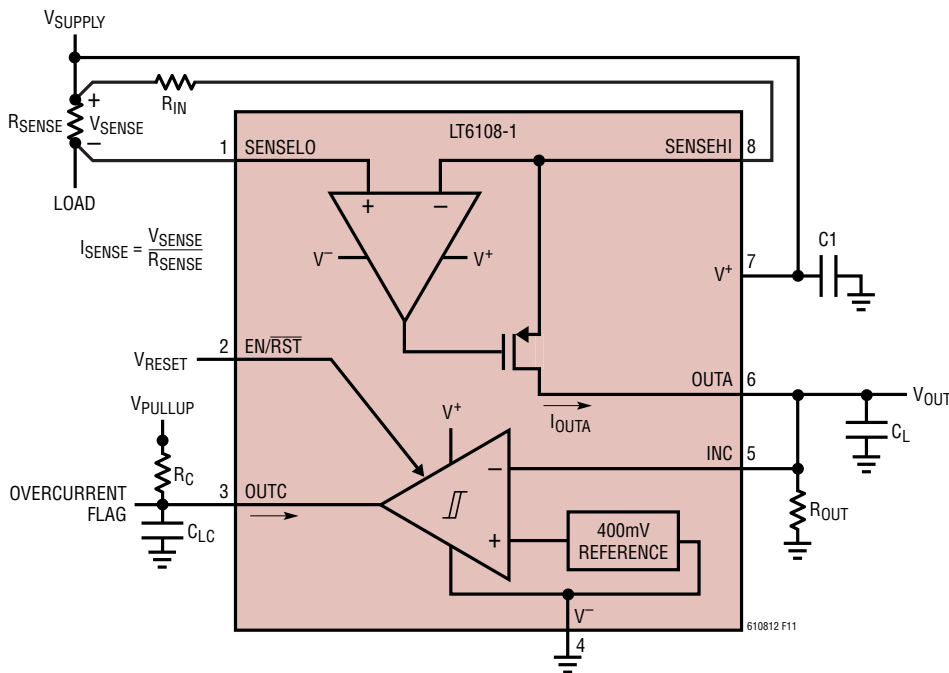


図11. 基本的なコンパレータの構成

アプリケーション情報

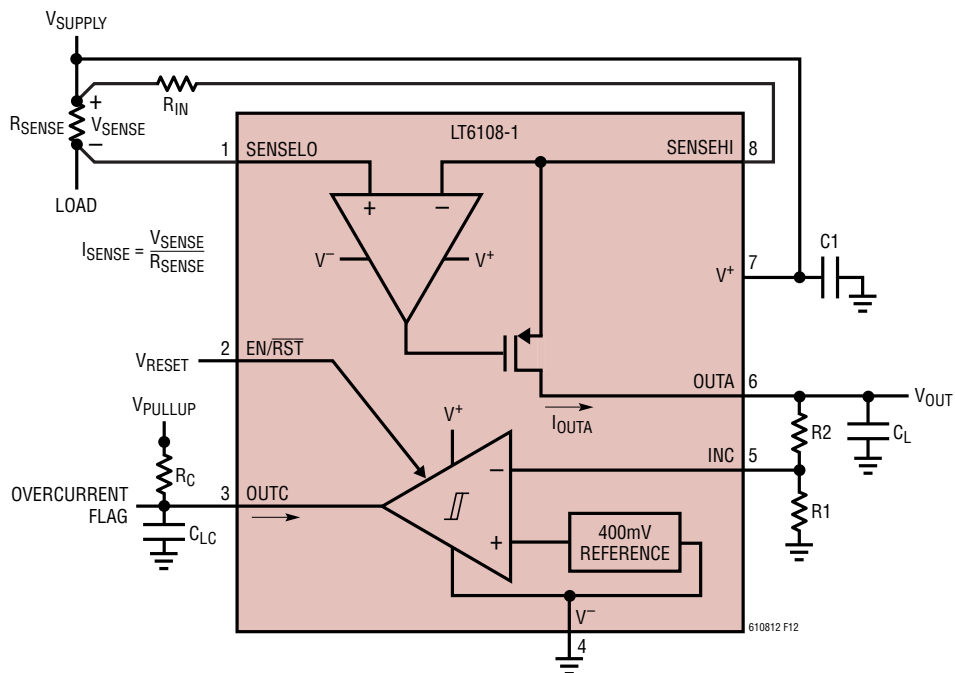


図 12. A_V を大きくしたときのコンパレータの構成

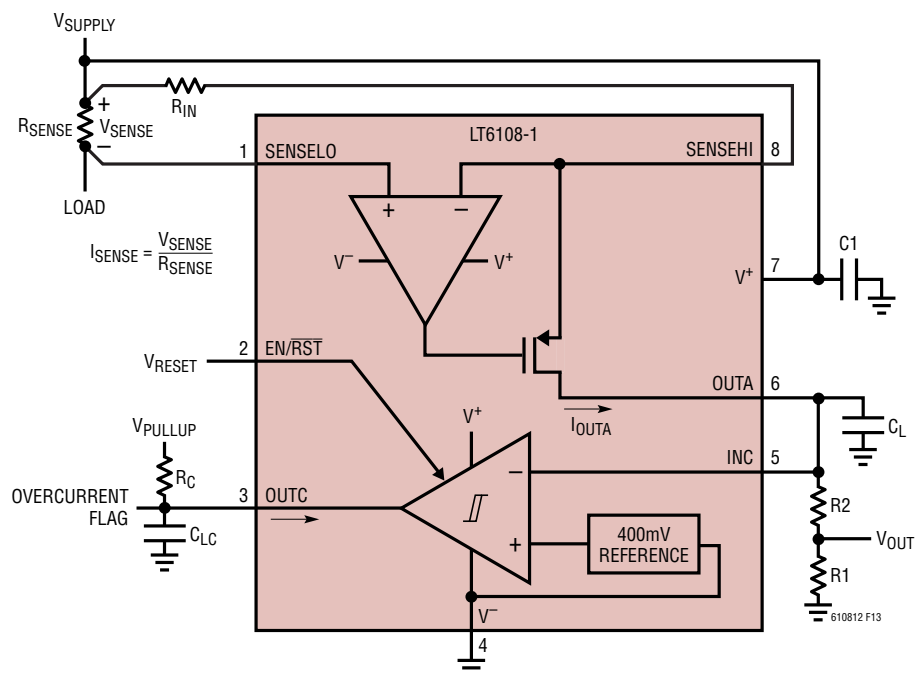


図 13. A_V を小さくしたときのコンパレータの構成

アプリケーション情報

この利得の式はR1について簡単に解くことができます(次式)。

$$R1 = A_V \cdot R_{IN}$$

R2の値は次式で計算できます。

$$R2 = \frac{400\text{mV} \cdot R_{IN} - V_{SENSE(TRIP)} \cdot R1}{V_{SENSE(TRIP)}}$$

ヒステリシス

設計を簡素化し、入力にノイズがあっても安定した動作を確保し、状態が変化したときの負荷トランジェントによって誘起される場合がある電源ノイズを除去するために、コンパレータには標準10mVのヒステリシスが組み込まれています。図14に示すように、出力が“L”から“H”へ遷移するとしきい値電圧が変更されるようにヒステリシスは設計されています。

必要な場合は、外付けの正帰還回路を使用して実効的なヒステリシスを大きくすることができますが、このような回路には、

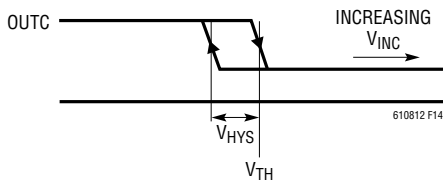


図14. コンパレータ出力の伝達特性

立ち上がりと立ち下がりの両方の入力しきい値VTHに影響します(実際の内部しきい値は影響されず元のままです)。

コンパレータのヒステリシスを大きくする方法を図15に示します。

R5は、コンパレータの出力を作動させるために必要なアンプの出力電流IOVERから計算できます。

$$R5 = \frac{400\text{mV}}{I_{OVER}}, \text{ Assuming } (R1+R2) \gg R5$$

確実に $(R1 + R2) \gg R5$ となるようにするには、 $R1 \gg R5$ となるようにR1を選択します。これにより、コンパレータが作動したときにVOUTAが大幅に変化しないようになります。

R3は、十分なVOLの値と、容量性負荷によるコンパレータ出力の立ち上がり時間を許容できるように選択します。

R2は次式で計算できます。

$$R2 = R1 \cdot \left(\frac{V_{DD} - 390\text{mV}}{V_{HYS(EXTRA)}} \right)$$

追加されるヒステリシスVHYS(EXTRA)は、標準10mVの組み込みヒステリシスに上乗せされることに注意してください。R2の値が非常に大きい場合は、プリント基板関連のリークが問題になることがあります。T形回路網を実装して、必要な抵抗値を減らすことができます。

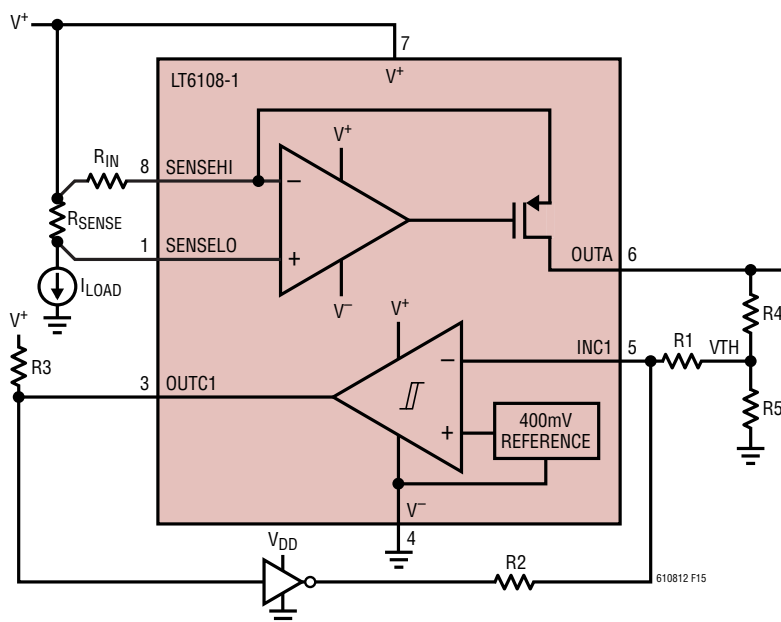


図15. ヒステリシスが増加した反転コンパレータ

アプリケーション情報

ヒステリシスの合計値は概算で次のとおりです。

$$V_{HYS} = 10\text{mV} + R1 \cdot \left(\frac{V_{DD} - 390\text{mV}}{R2} \right)$$

たとえば、ヒステリシスの合計値を 50mV にして $I_{OVER} = 900\mu\text{A}$ を実現するには、 $R5 = 442\Omega$ にします。 $R1 = 4.42\text{k}$ 、 $R3 = 10\text{k}$ 、 $V_{DD} = 5\text{V}$ を選択すると、 $R2 = 513\text{k}$ となります。

正帰還により $R5$ に電流が流れ込むことによってコンパレータが作動すると、アナログ出力電圧も影響を受けます。このため、 $(R1 + R2) \gg R5$ とすることが適しています。これに起因した V_{OUTA} の誤差の最大値は、次式で計算できます。

$$\Delta V_{OUTA} = V_{DD} \cdot \left(\frac{R5}{R1 + R2 + R5} \right)$$

前の例では、これはアンプの出力に 4.3mV の誤差があることに相当します。利得を 100 とするとアンプの入力換算で 43μV です。

コンパレータの入力をアンプの出力から切り離してコンパレータを使用する場合は、コンパレータを電圧源によって直接ドライブすることができます。追加のヒステリシスがあるしきい値電圧の式を知っておくと便利です。出力が“H”から“L”に遷移する入力立ち上がりエッジのしきい値は次のとおりです。

$$V_{TH}(R) = 400\text{mV} \cdot \left(1 + \frac{R1}{R2} \right)$$

出力が“L”から“H”に遷移する入力立ち下がりエッジのしきい値は次のとおりです。

$$V_{TH}(F) = 390\text{mV} \cdot \left(1 + \frac{R1}{R2} \right) - V_{DD} \cdot \left(\frac{R1}{R2} \right)$$

コンパレータの出力

コンパレータの出力は、シンク電流が 500μA のとき、ロジックの“L”レベルである 150mV を維持できます。「標準的性能特性」に示すように、 V_{OL} のレベルが高いときは、出力のシンク電流を増やすことができます。負荷電流は V^- ピンへ流れます。出力オフ状態の電圧は、使用している電源電圧に関係なく、 V^- を基準にして 0V ~ 60V の範囲にすることができます。

EN/RST ピン (LT6108-1 のみ)

EN/RST ピンは、コンパレータ上でのラッチをリセットすること、LT6108-1 をシャットダウンすることの 2 つの役割を果たします。このピンを“H”にすると、LT6108-1 はイネーブルされます。LT6108-1 に電源を投入後、コンパレータの出力でのステートが有効であることを保証するために、コンパレータをリセットする必要があります。

EN/RST ピンにパルスを印加すると、コンパレータの入力がしきい値とヒステリシスの和より低くならない限り、コンパレータは作動時の“L”ステートからリセットされます。たとえば、 V_{INC} を 400mV より高い電圧にしてコンパレータをラッチすると、コンパレータの入力がヒステリシスの標準値である 10mV より大きい電圧だけしきい値より低い電圧に保持されていない限り、リセット・パルスによってコンパレータがリセットされることはありません。コンパレータの出力は、2pF の容量性負荷の場合、通常は 0.5μs でラッチを解除します。コンパレータ出力に容量性負荷が増えると、ラッチ解除に要する時間が長くなります。

EN/RST ピンのリセット機能を図 16 に示します。コンパレータをリセットするために印加するパルスの幅は、 $t_{RPW}(\text{MIN})$ (2μs) より長く、 $t_{RPW}(\text{MAX})$ (15μs) より短くする必要があります。標準で 40μs より長いパルス印加(するか、このピンを“L”電位に接続)すると、デバイスはシャットダウン動作に入ります。デバイスがシャットダウン動作に入ると、電源電流は標準で 3μA に減少し、アンプ、コンパレータ、およびリファレンスは、EN/RST ピンが“H”に遷移するまで機能を停止します。デバイスがディスエーブルされると、アンプとコンパレータの出力は両方とも高インピーダンスになります。

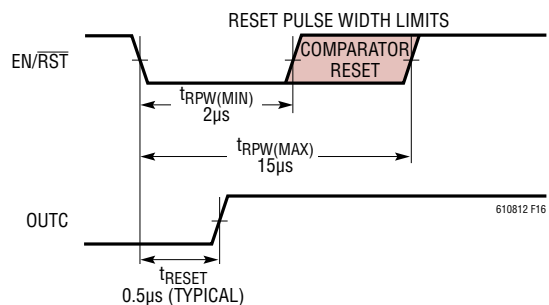


図 16. コンパレータのリセット機能

EN/RST ピンが“L”から“H”に遷移してデバイスをイネーブルすると、アンプ出力の PMOS が瞬間的にオンになり、標準で 1mA の電流が SENSEHI ピンに流れ込んで、OUTA ピンから流れ出すことがあります。アンプが完全にオンになると、出力は

アプリケーション情報

正しい電流状態に移行します。この挙動と V_{OUTA} 上でのその影響を図 17 に示します。OUTA に接続されている回路は、外付けのダイオードを使用して V_{OUTA} をクランプするか、コンデンサを使用して V_{OUTA} をフィルタにかけることにより、これらの過渡電圧から保護することができます。

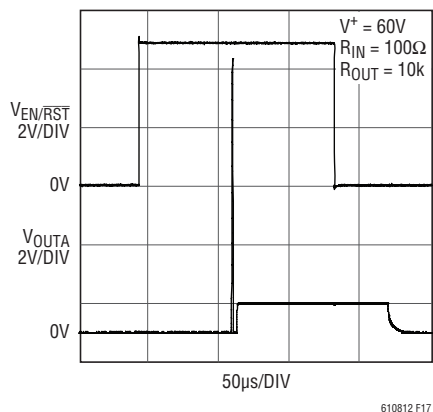


図 17. アンプをイネーブルしたときの応答

ENピン(LT6108-2)

このピンを“H”にすると、LT6108-2はイネーブルされます。イネーブル(EN)ピンを標準で40µsより長い時間“L”にすると、LT6108-2はシャットダウン・モードに入ります。

電源の投入

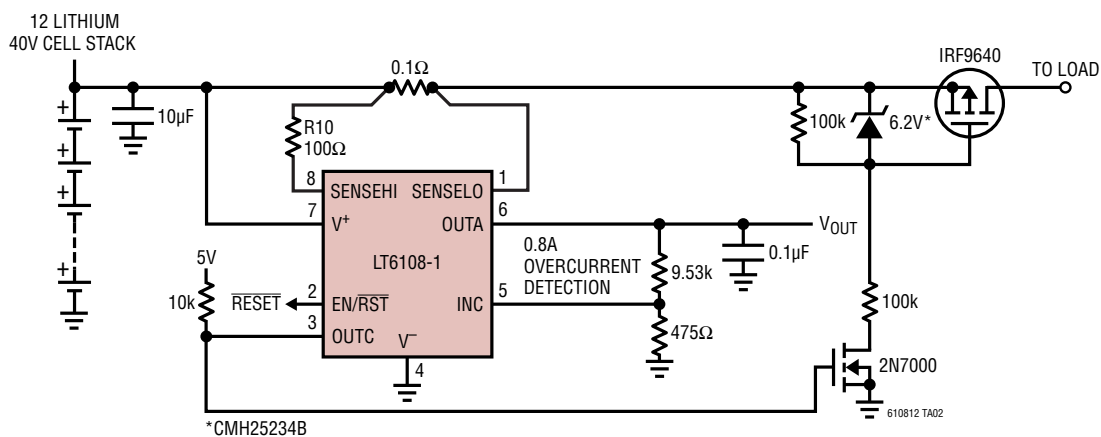
LT6108-1に電源を投入後、コンパレータの出力でのステートが有効であることを保証するために、コンパレータをリセットする必要があります。「標準的性能特性」に示すように、電源のランプ速度が高いと、起動時に電源電流トランジェントが発生する場合があります。この電流を減少させるには、電源のエッジ速度を低下させます。

電源の逆極性保護

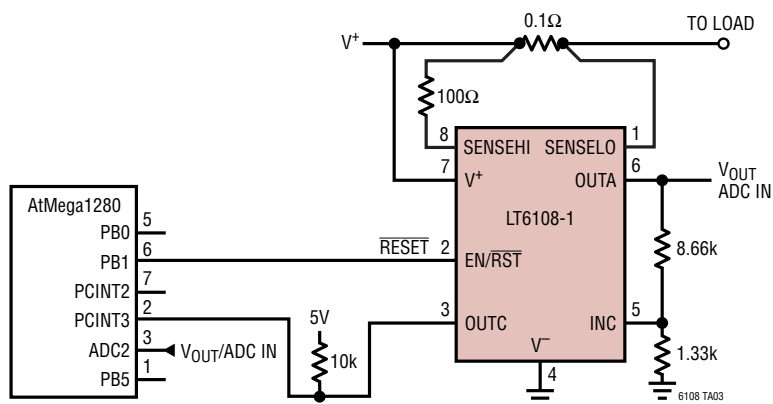
LT6108は電源の極性が逆になった状態に対して保護されていないので、この状態の発生を防止するよう注意する必要があります。LT6108は、電源極性の反転に対して保護されていません。

標準的応用例

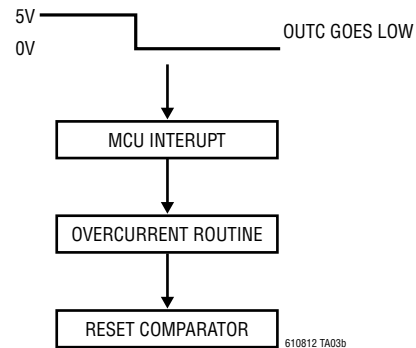
過電流によるバッテリー・フォルト保護



ハードウェア割り込みによるMCUインタフェース動作



例:

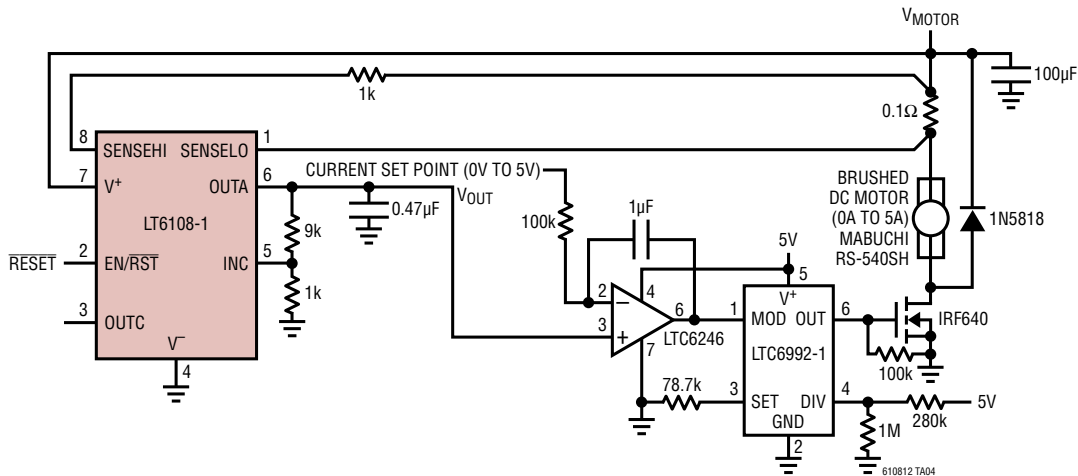


コンパレータには300mAの過電流しきい値が設定されます。MCUはコンパレータ出力をハードウェア割り込みとして受け

取り、該当するフォルト・ルーチンを即座に実行します。

標準的応用例

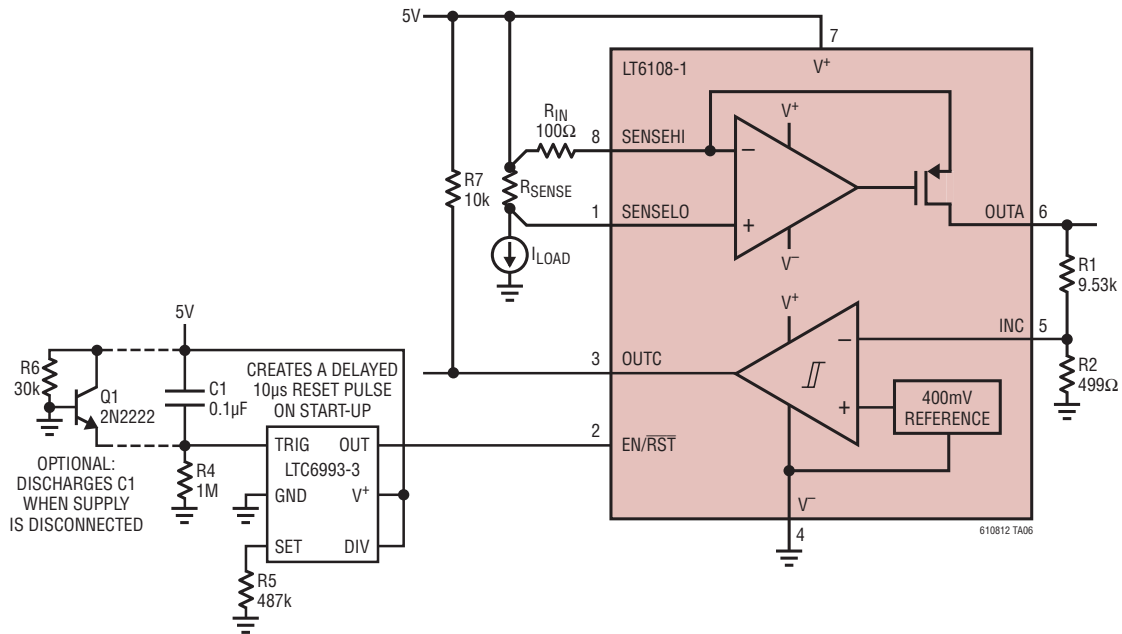
DCモータのトルク制御の概略図



上の図は、DCモータ制御回路の概略を示しています。この回路は、モータのトルクに比例したモータ電流を制御します。LT6108は、モータの電流を電流の設定値にサーボ制御する積

分器に電流帰還を与えるために使用されます。LTC[®]6992は、作動アンプの出力をモータのPWM制御信号に変換するために使用されます。

TimerBlox[®]回路を使用したパワーオン・リセットまたは切断

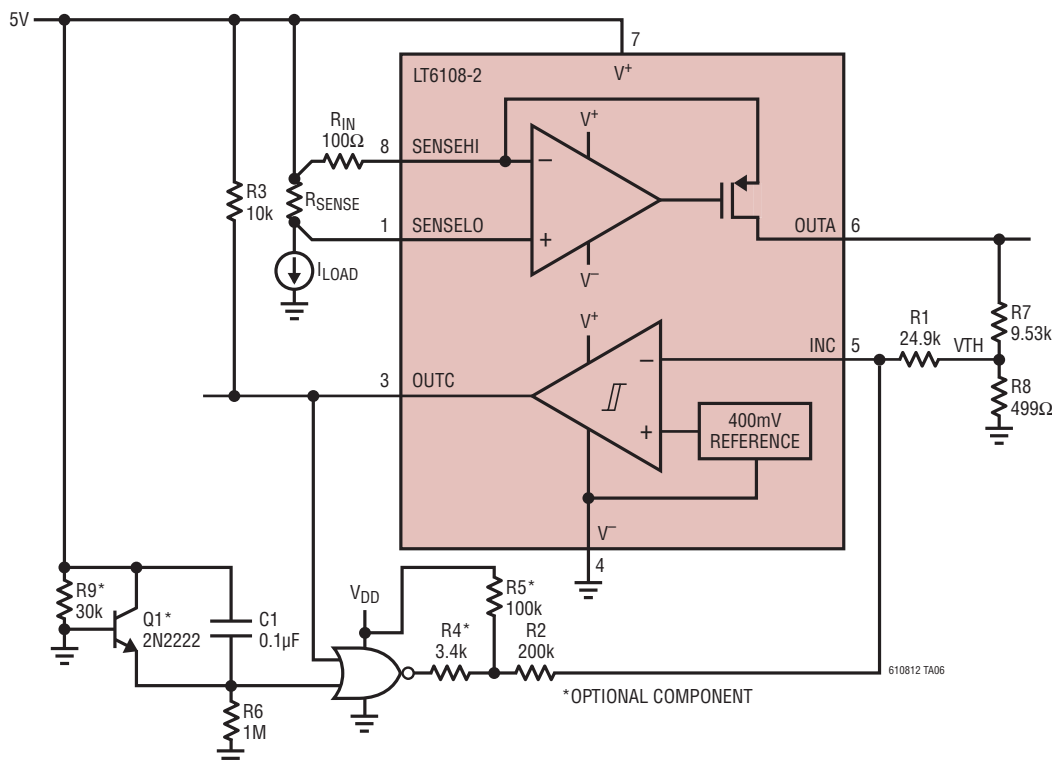


LTC6993-3は、10 μ sのリセット・パルスを出します。このリセット・パルスはR4とC1によって遅延します。R4とC1の時定数は、10msより大きく、かつ電源の投入に要する時間より長くする必要があります。オプションの部品R6およびQ1は、電源またはグラウンドあるいはその両方が切り離されると、コンデンサC1を放電します。これにより、電源またはグラウンドある

はその両方が復帰すると、コンデンサC1を完全に再充電して、LTC6993-3を作動し、別のコンパレータ・リセット・パルスを出しできるようにになります。電源あるいはグラウンドの接続が断続的である場合、これらのオプション部品は特に役立ちます。断続的な接続は、プリント基板をコネクタに差し込むときに発生する可能性があるからです。

標準的応用例

外部ラッチとパワーオン・リセットまたは切断機能を備えた LT6108-2



外部ラッチは正帰還により実現されます。R6とC1により、電源投入時にリセット・パルスが発生します。R6とC1によって生じる時定数は、電源の時定数よりも長い値に設定します。オプションの部品R9およびQ1は、電源またはグランドあるいはその両方が切り離されると、コンデンサC1を放電します。これにより、電源またはグランドあるいはその両方が復帰すると、コンデンサC1を完全に再充電できるようになります。C1の充電中NORゲート出力は“L”になるので、これによってコンパレータは正しい状態で起動します。電源あるいはグランドの接続が断続的である場合、これらのオプション部品は特に役立ちます。断続的な接続は、プリント基板をコネクタに差し込むときに発生する可能性があるからです。R4とR5はオプションであり、立ち上がりの入力しきい値電圧のずれを最小限に抑える役目を果たします。

出力が“H”から“L”に遷移する入力立ち上がりエッジのしきい値は次のとおりです。

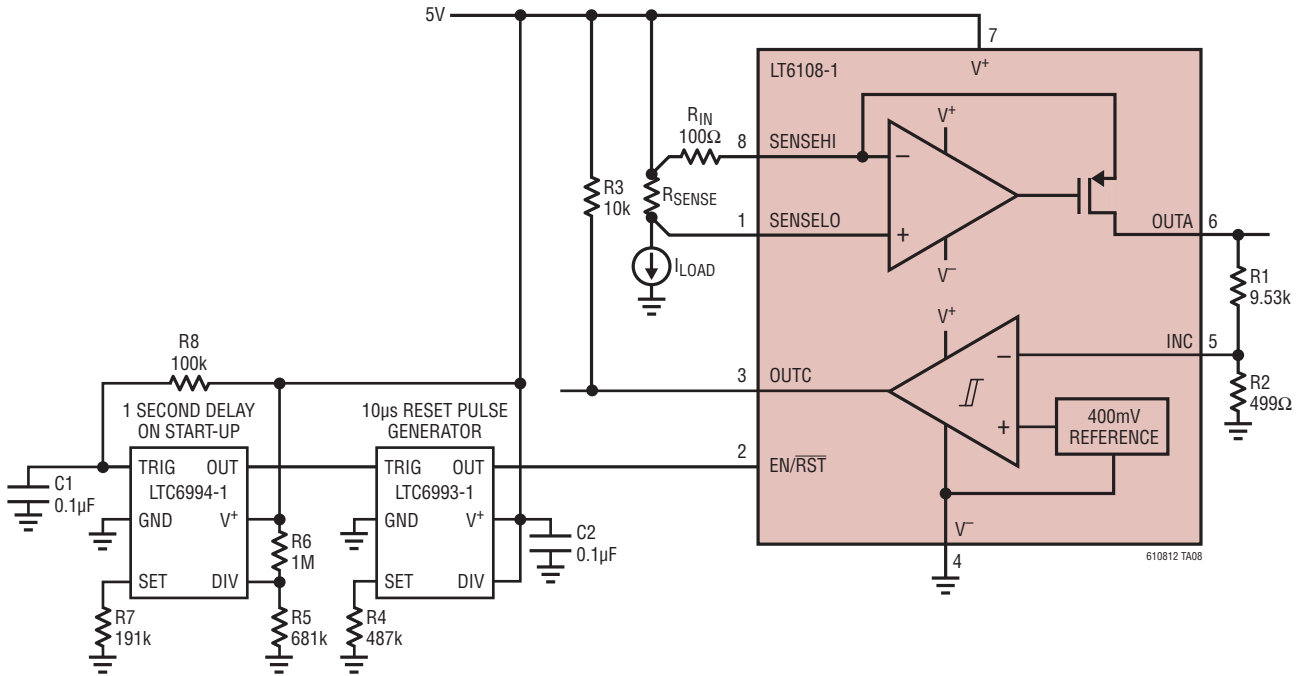
$$V_{TH}(R) = 400\text{mV if } R_4 = R_5 \cdot \left(\frac{400\text{mV}}{V_{DD} - 400\text{mV}} \right)$$

出力が“L”から“H”に遷移する入力立ち下がりエッジのしきい値は次のとおりです。

$$V_{TH}(F) = 390\text{mV} \cdot R_1 \cdot \left(\frac{1}{R_1} + \frac{1}{R_2 + R_4 \parallel R_5} \right) - \left(\frac{V_{DD} \cdot R_1}{R_2 + R_4 \parallel R_5} \right)$$

標準的応用例

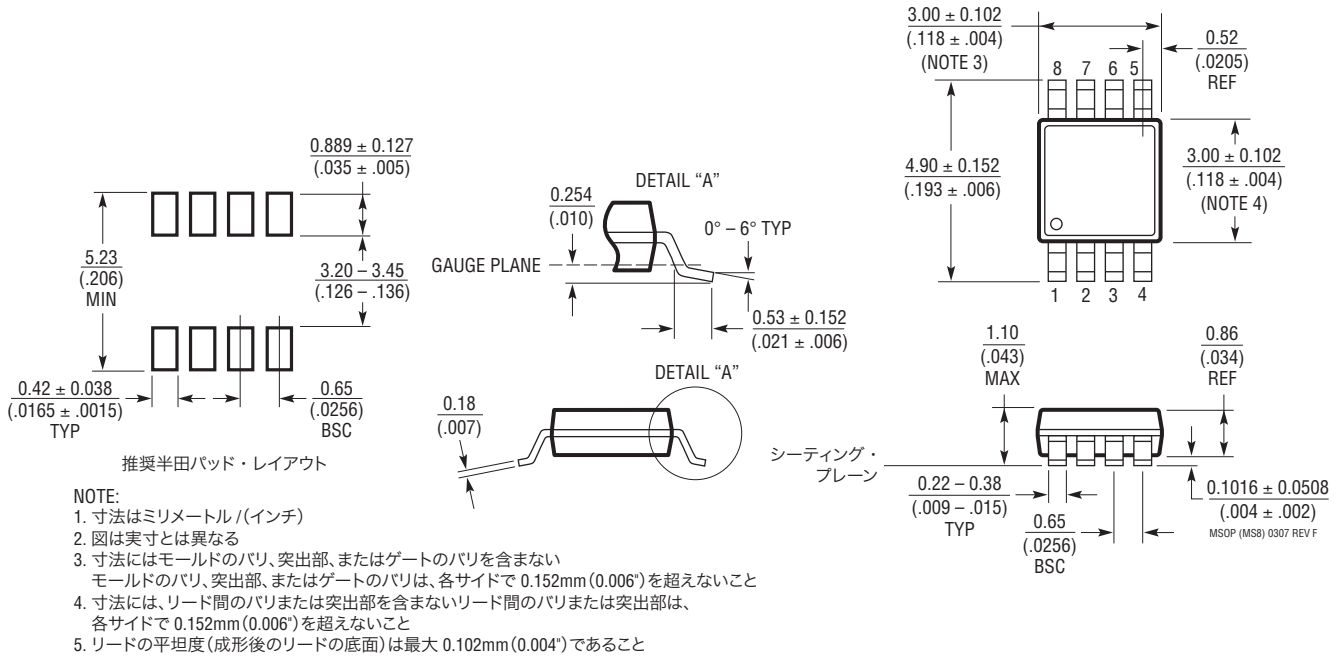
TimerBlox回路を使用した高精度パワーオン・リセット



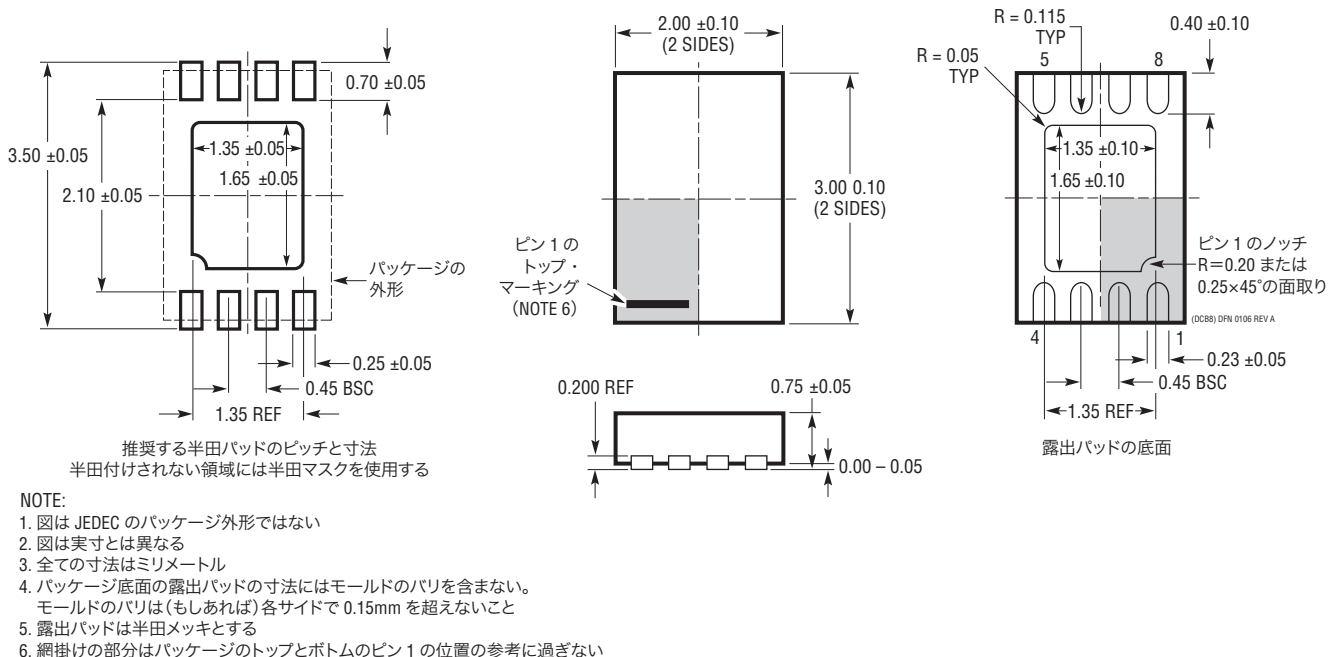
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

MS8パッケージ
8ピン・プラスチックMSOP
 (Reference LTC DWG # 05-08-1660 Rev F)



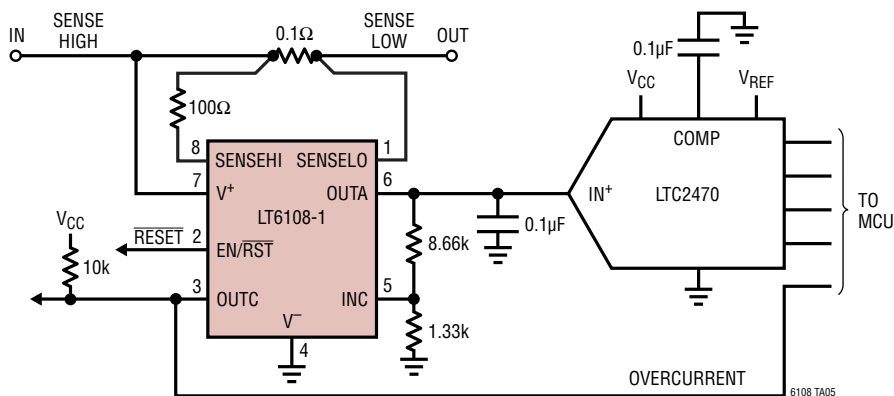
DCBパッケージ
8ピン・プラスチックDFN (2mm×3mm)
 (Reference LTC DWG # 05-08-1718 Rev A)



LT6108-1/LT6108-2

標準的応用例

ADCをドライブするアプリケーション



16ビットの $\Delta\Sigma$ ADCであるLTC2470の低サンプリング電流はLT6108に最適です。

関連製品

製品番号	説明	注釈
LT1787	双方向ハイサイド電流センス・アンプ	2.7V～60V、オフセット:75 μ V、消費電流:60 μ A、利得:8V/V
LTC4150	クーロン・カウンタ/バッテリー・ガスゲージ	電荷の量と極性を表示
LT6100	利得選択可能なハイサイド電流センス・アンプ	4.1V～48V、利得設定:10、12.5、20、25、40、50V/V
LTC6101	高電圧、ハイサイド電流センス・アンプ	最大100V、抵抗による利得設定、オフセット:300 μ V、SOT-23
LTC6102	ゼロ・ドリフトのハイサイド電流センス・アンプ	最大100V、抵抗による利得設定、オフセット:10 μ V、MSOP8/DFN
LTC6103	デュアルのハイサイド電流センス・アンプ	4V～60V、抵抗設定による利得、独立した2つのアンプ、MSOP8
LTC6104	双方向ハイサイド電流センス・アンプ	4V～60V、各方向で個別の利得制御、MSOP8
LT6105	レール・ツー・レール動作の高精度入力電流センス・アンプ	入力範囲:-0.3V～44V、オフセット:300 μ V、利得誤差:1%
LT6106	低コスト、ハイサイド電流センス・アンプ	2.7V～36V、抵抗による利得設定、オフセット:250 μ V、SOT-23
LT6107	高温動作のハイサイド電流センス・アンプ	2.7V～36V、-55 $^{\circ}$ C～150 $^{\circ}$ C、全数テストの温度:-55 $^{\circ}$ C、25 $^{\circ}$ C、150 $^{\circ}$ C
LT6109	リファレンスとコンパレータを備えたハイサイド電流センス・アンプ	2.7V～60V、抵抗による利得設定、しきい値誤差: \pm 2%
LT6700	400mVリファレンスを備えたデュアル・コンパレータ	1.4V～18V、電源電流:6.5 μ A

610812f