デュアル/クワッド1.5MHz レール・トゥ・レールCMOS アンプ

特長

- **低いオフセット電圧: 750μV (最大)**
- **低いオフセット・ドリフト: 5μV/°C (最大)**
- **低い入力バイアス電流:**
  標準1pA (25°C)
  40pA (≤85°C)
- **レール・トゥ・レール入出力**
- **2.5V～5.5Vの動作電圧**
- 利得帯域幅積: 1.5MHz
- CMRR: 70dB (最小)
- PSRR: 94dB (最小)
- 消費電流: 110μA/アンプ
- シャットダウン電流: 1.1μA/アンプ
- 8ピンMSOPおよび10ピンDFNパッケージ (LTC6084)、16ピンSSOPおよびDFNパッケージ (LTC6085)

アプリケーション

- 携帯テスト装置
- 医療機器
- 民生品
- データ収集

概要

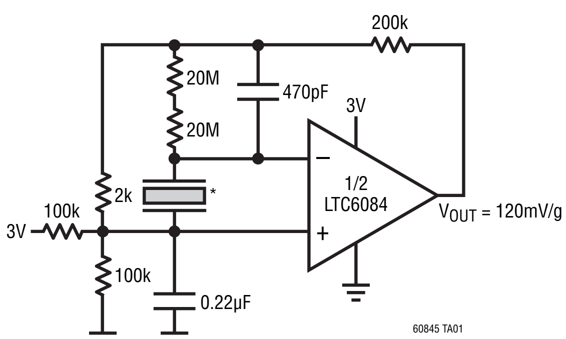
LTC®6084/LTC6085は、1pAの入力バイアス電流を特長とする低価格のデュアル/クワッド、低オフセット、レール・トゥ・レール入出力、ユニティゲイン安定CMOSオペアンプです。

利得帯域幅1.5MHz、スルーレート0.5V/μs、広い電源範囲、低オフセット（0.75mV）を特長とするLTC6084/LTC6085は、データ収集から医療機器や民生品に至る様々なアプリケーションに有用です。消費電流が110μAで、シャットダウン・モードを備えているので、最小値の消費電力での性能が求められる信号処理アプリケーションに最適です。

LTC6084/LTC6085は、両方の電源レールの5mV以内に振幅する出力段を備えているので、低電源アプリケーションにおいて信号ダイナミックレンジを最大にすることができます。入力同相範囲は全電源電圧を含みます。これらのオペアンプは、–40°C～125°Cにわたって2.5Vと5Vの電源電圧で規定されています。デュアル・アンプLTC6084は8ピンMSOPと10ピンDFNパッケージで、クワッド・アンプLTC6085は16ピンSSOPおよびDFNパッケージで供給されます。

標準的応用例

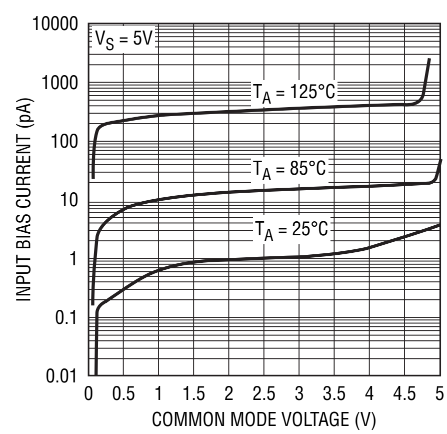
衝撃センサ・アンプ



7Hz TO 5kHz

*SHOCK SENSOR MURATA ERIE PKGS-OOMX1
www.murata.com

入力バイアス電流と同相電圧

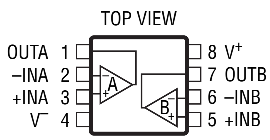


絶対最大定格

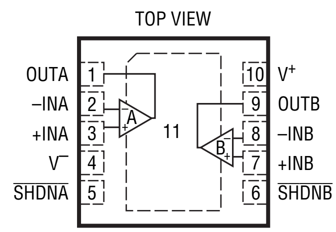
(Note 1)

全電源電圧(V^+～V^-) 6V
入力電圧 .... V^-～V^+
入力電流 .... ±10mA
SHDNA/SHDNB電圧 .... V^-～V^+
出力短絡時間(Note 2) .... 無制限
動作温度範囲(Note 3)
LTC6084C/LTC6085C .... –40°C～85°C
LTC6084H/LTC6085H .... –40°C～125°C
規定温度範囲(Note 4)
LTC6084C/LTC6085C .... 0°C～70°C
LTC6084H/LTC6085H .... –40°C～125°C
接合部温度 .... 150°C
保存温度範囲 .... –65°C～125°C
リード温度(半田付け、10秒)
MS8、GNのみ .... 300°C

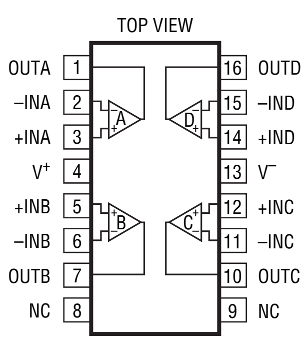
ピン配置



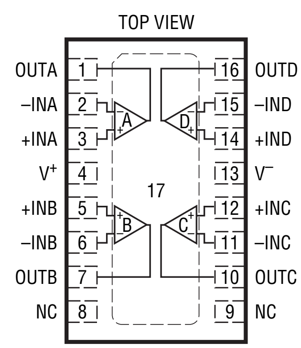
MS8 PACKAGE
8-LEAD PLASTIC MSOP
T_{JMAX} = 150°C, θ_{JA} = 200°C/W



DD PACKAGE
10-LEAD (3mm × 3mm) PLASTIC DFN
T_{JMAX} = 150°C, θ_{JA} = 43°C/W
EXPOSED PAD(PIN 11) IS V–, MUST BE SOLDERED TO PCB



GN PACKAGE
16-LEAD PLASTIC SSOP NARROW
T_{JMAX} = 150°C, θ_{JA} = 110°C/W



DHC PACKAGE
16-LEAD (5mm × 3mm) PLASTIC DFN
T_{JMAX} = 150°C, θ_{JA} = 43°C/W
EXPOSED PAD (PIN 17) IS V–, MUST BE SOLDERED TO PCB

発注情報

鉛フリー仕上げ	テープアンドリール	デバイスのマーキング*	パッケージ寸法	温度範囲
LTC6084CMS8#PBF	LTC6084CMS8#TRPBF	LTDNG	8-Lead Plastic MSOP	0°C to 70°C
LTC6084HMS8#PBF	LTC6084HMS8#TRPBF	LTDNG	8-Lead Plastic MSOP	–40°C to 125°C
LTC6084CDD#PBF	LTC6084CDD#TRPBF	LDNH	10-Lead (3mm × 3mm) Plastic DFN	0°C to 70°C
LTC6084HDD#PBF	LTC6084HDD#TRPBF	LDNH	10-Lead (3mm × 3mm) Plastic DFN	–40°C to 125°C

発注情報

鉛フリー仕上げ	テープアンドリール	デバイスのマーキング*	パッケージ寸法	温度範囲
LTC6085CGN#PBF	LTC6085CGN#TRPBF	6085	16-Lead Plastic SSOP	0°C to 70°C
LTC6085HGN#PBF	LTC6085HGN#TRPBF	6085	16-Lead Plastic SSOP	–40°C to 125°C
LTC6085CDHC#PBF	LTC6085CDHC#TRPBF	6085	16-Lead (5mm × 3mm) Plastic DFN	0°C to 70°C
LTC6085HDHC#PBF	LTC6085HDHC#TRPBF	6085	16-Lead (5mm × 3mm) Plastic DFN	–40°C to 125°C

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。*温度等級は出荷時のコンテナのラベルで識別されます。
鉛ベースの非標準仕上げの製品の詳細については、弊社へお問い合わせください。

鉛フリー製品のマーキングの詳細については、http://www.linear-tech.co.jp/leadfree/ をご覧ください。
テープアンドリールの仕様の詳細については、http://www.linear-tech.go.jp/tapeandreel/ をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃での値。注記がない限り、テスト条件はV^+ = 2.5V、V^- = 0V、V_{CM} = 0.5V。

SYMBOL	PARAMETER	CONDITIONS		C SUFFIX MIN	C SUFFIX TYP	C SUFFIX MAX	H SUFFIX MIN	H SUFFIX TYP	H SUFFIX MAX	UNITS
V_{OS}	Offset Voltage (Note 5)	LTC6084MS8, LTC6085GN LTC6084DD, LTC6085DHC LTC6084MS8, LTC6085GN LTC6084DD, LTC6085DHC	 ● ●		300 300	750 1100 900 1350		300 300	750 1100 1100 1600	μV μV μV μV
$\Delta V_{OS}/\Delta T$	Input Offset Voltage Drift (Note 6)		●		2	5		2	5	μV/°C
I_B	Input Bias Current (Notes 5, 7)	Guaranteed by 5V Test	 ●		1	 40		1	 750	pA pA
I_{OS}	Input Offset Current (Notes 5, 7)	Guaranteed by 5V Test	 ●		0.5	 30		0.5	 150	pA pA
e_n	Input Noise Voltage Density	f = 1kHz f = 10kHz			31 27			31 27		$nV/\sqrt{Hz}$ $nV/\sqrt{Hz}$
	Input Noise Voltage	0.1Hz to 10Hz			3			3		μV_{P-P}
i_n	Input Noise Current Density (Note 8)				0.56			0.56		$fA/\sqrt{Hz}$
	Input Common Mode Range		●	V^-		V^+	V^-		V^+	V
C_{IN}	Input Capacitance Differential Mode Common Mode	f = 100kHz			 5 9			 5 9		 pF pF
CMRR	Common Mode Rejection Ratio	$0 \le V_{CM} \le 2.5V$	 ●	64 63	80		64 61	80		dB dB
PSRR	Power Supply Rejection Ratio	V_S = 2.5V to 5.5V	 ●	94 91	115		94 89	115		dB dB
V_{OUT}	Output Voltage, High, (Referred to V^+)	No Load I_{SOURCE} = 1mA I_{SOURCE} = 5mA	● ● ●		0.5 39 220	5 85 460		0.5 39 220	10 100	mV mV mV
	Output Voltage, Low, (Referred to V^-)	No Load I_{SINK} = 1mA I_{SINK} = 5mA	● ● ●		0.5 36 200	5 85 460		0.5 36 200	10 100	mV mV mV
A_{VOL}	Large-Signal Voltage Gain	R_{LOAD} = 10k, $0.4V \le V_{OUT} \le 2.1V$	 ●	400 200	2000		400 150	2000		V/mV V/mV

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、テスト条件はV^+ = 2.5V、V^- = 0V、V_{CM} = 0.5V。

SYMBOL	PARAMETER	CONDITIONS		C SUFFIX MIN	C SUFFIX TYP	C SUFFIX MAX	H SUFFIX MIN	H SUFFIX TYP	H SUFFIX MAX	UNITS
I_{SC}	Output Short-Circuit Current	Source and Sink		7.7	12.5		7.7	12.5		mA
			●	6			4.5			mA
SR	Slew Rate	A_V = 1			0.5			0.5		V/µs
GBW	Gain Bandwidth Product (f_{TEST} = 10kHz)	R_{LOAD} = 50k, V_{CM} = 1.25V		0.9	1.5		0.9	1.5		MHz
			●	0.7			0.6			
Φ_0	Phase Margin	R_L = 10k, C_L = 150pF, A_V = 1			45			45		Deg
t_S	Settling Time 0.1%	V_{STEP} = 1V, A_V = 1			6			6		µs
I_S	Supply Current (Per Amplifier)	No Load			110	130		110	130	µA
			●			140			145	µA
	Shutdown Current (Per Amplifier)	Shutdown, V_{SHDNx} ≤ 0.5V	●		0.2	0.3		0.2	0.5	µA
V_S	Supply Voltage Range	Guaranteed by the PSRR Test	●	2.5		5.5	2.5		5.5	V
	Channel Separation	f_S = 10kHz			–120			–120		dB
	Shutdown Logic	SHDNx High		1.8			1.8			V
		SHDNx Low				0.5			0.5	V
t_{ON}	Turn On Time	V_{SHDNx} = 0.5V to 1.8V			7			7		µs
t_{OFF}	Turn Off Time	V_{SHDNx} = 1.8V to 0.5V			1			1		µs
	Leakage of SHDN Pin	V_{SHDNx} = 0V	●		0.2	0.3		0.2	0.5	µA

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、テスト条件はV^+ = 5V、V^- = 0V、V_{CM} = 0.5V。

SYMBOL	PARAMETER	CONDITIONS		C SUFFIX MIN	C SUFFIX TYP	C SUFFIX MAX	H SUFFIX MIN	H SUFFIX TYP	H SUFFIX MAX	UNITS
V_{OS}	Offset Voltage (Note 5)	LTC6084MS8, LTC6085GN			300	750		300	750	µV
		LTC6084DD, LTC6085DHC			300	1100		300	1100	µV
		LTC6084MS8, LTC6085GN	●			900			1100	µV
		LTC6084DD, LTC6085DHC	●			1350			1600	µV
$\Delta V_{OS}/\Delta T$	Input Offset Voltage Drift (Note 6)		●		2	5		2	5	µV/°C
I_B	Input Bias Current (Notes 5, 7)				1			1		pA
			●			40			750	pA
I_{OS}	Input Offset Current (Notes 5, 7)				0.5			0.5		pA
			●			30			150	pA
e_n	Input Noise Voltage Density	f = 1kHz			31			31		$nV/\sqrt{Hz}$
		f = 10kHz			27			27		$nV/\sqrt{Hz}$
	Input Noise Voltage	0.1Hz to 10Hz			3			3		μV_{P-P}
i_n	Input Noise Current Density (Note 8)				0.56			0.56		$fA/\sqrt{Hz}$
	Input Common Mode Range		●	V^-		V^+	V^-		V^+	V
C_{IN}	Input Capacitance	f = 100kHz								
	Differential Mode				5			5		pF
	Common Mode				9			9		pF

LINEAR TECHNOLOGY

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25℃での値。注記がない限り、テスト条件はV^+ = 5V、V^- = 0V、V_{CM} = 0.5V。

				C SUFFIX			H SUFFIX			
SYMBOL	**PARAMETER**	**CONDITIONS**		**MIN**	**TYP**	**MAX**	**MIN**	**TYP**	**MAX**	**UNITS**
CMRR	Common Mode Rejection Ratio	$0 \le V_{CM} \le 5V$	 ●	70 68	84		70 66	84		dB dB
PSRR	Power Supply Rejection Ratio	V_S = 2.5V to 5.5V	 ●	94 91	115		94 89	115		dB dB
V_{OUT}	Output Voltage, High, (Referred to V^+)	No Load I_{SOURCE} = 1mA I_{SOURCE} = 5mA	● ● ●		0.5 39 220	5 85 460		0.5 39 220	10 100	mV mV mV
	Output Voltage, Low, (Referred to V^-)	No Load I_{SINK} = 1mA I_{SINK} = 5mA	● ● ●		0.5 36 200	5 85 460		0.5 36 200	10 100	mV mV mV
A_{VOL}	Large-Signal Voltage Gain	R_{LOAD} = 10k, $0.5V \le V_{OUT} \le 4.5V$	 ●	1000 400	5000		1000 300	5000		V/mV V/mV
I_{SC}	Output Short-Circuit Current	Source and Sink	 ●	7.7 6	12.5		7.7 4.5	12.5		mA mA
SR	Slew Rate	A_V = 1			0.5			0.5		V/µs
GBW	Gain Bandwidth Product (f_{TEST} = 10kHz)	R_{LOAD} = 50k, V_{CM} = 2.5V	 ●	0.9 0.7	1.5		0.9 0.6	1.5		MHz
Φ_0	Phase Margin	R_L = 10k, C_L = 150pF, A_V = 1			45			45		Deg
t_S	Settling Time 0.1%	V_{STEP} = 1V, A_V = 1			5			5		µs
I_S	Supply Current (Per Amplifier)	No Load	 ●		110	130 140		110	130 145	µA µA
	Shutdown Current (Per Amplifier)	Shutdown, $V_{SHDNx} \le 1.2V$	●		1.1	1.8		1.1	2	µA
V_S	Supply Voltage Range	Guaranteed by the PSRR Test	●	2.5		5.5	2.5		5.5	V
	Channel Separation	f_S = 10kHz			–120			–120		dB
	Shutdown Logic	SHDNx High SHDNx Low		3.5		 1.2	3.5		 1.2	V V
t_{ON}	Turn On Time	V_{SHDNx} = 1.2V to 3.5V			7			7		µs
t_{OFF}	Turn Off Time	V_{SHDNx} = 3.5V to 1.2V			1			1		µs
	Leakage of SHDN Pin	V_{SHDNx} = 0V	●		0.5	0.9		0.5	1.2	µA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 接合部温度を絶対最大定格以下に抑えるためにヒートシンクが必要な場合がある。これは電源電圧と全出力電流に依存する。

Note 3: LTC6084C/LTC6085Cは、–40℃〜85℃の動作温度範囲で動作することが保証されている。LTC6084H/LTC6085Hは、–40℃〜125℃の動作温度範囲で動作することが保証されている。

Note 4: LTC6084C/LTC6085Cは、0℃〜70℃の温度範囲で性能仕様に適合することが保証されている。LTC6084C/LTC6085Cは、–40℃〜85℃の温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングも行われない。LTC6084H/LTC6085Hは、–40℃〜125℃の温度範囲で性能仕様に適合することが保証されている。

Note 5: ESD(静電気放電)の影響を受けやすいデバイス。ESD保護されたデバイスが幅広くLTC6084/LTC6085内でも使われているが、大量の静電気放電が発生するとデバイスが損傷したり、性能が低下することがある。ESDに対する適切な取り扱いに注意を払うこと。

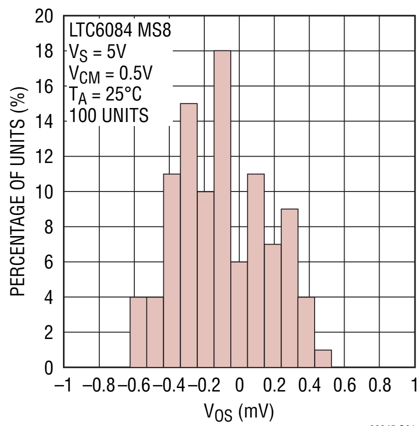
Note 6: このパラメータに対しては全数テストは実施されない。

Note 7: この規定値は高速自動テスタの能力によって制限される。実際の性能については、「標準的性能特性」の曲線を参照。

Note 8: 電流ノイズは $i_n = \sqrt{2qI_B}$ で計算される。ここで、$q = 1.6 \bullet 10^{-19}$ クーロンである。

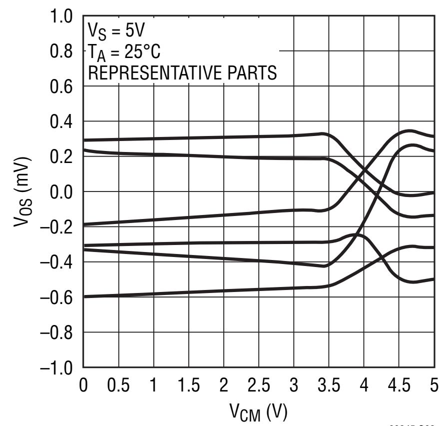
標準的性能特性

V_{OS}の分布



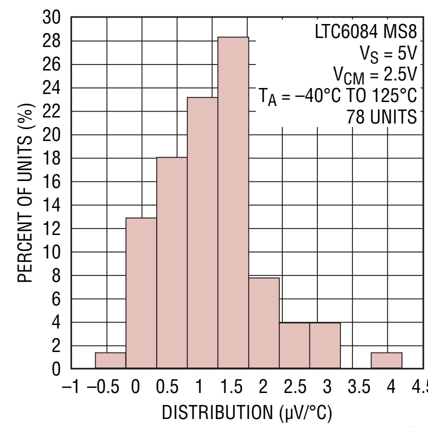
60845 G01

V_{OS}とV_{CM}



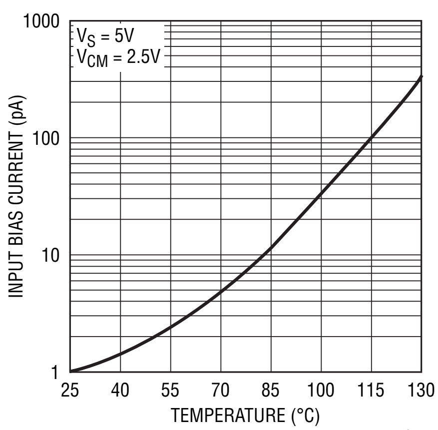
60845 G02

V_{OS}ドリフトの分布



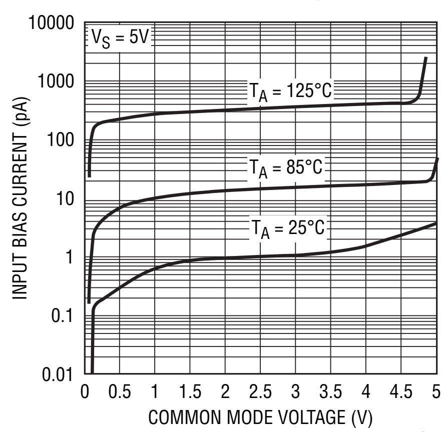
60845 G03

入力バイアスと温度



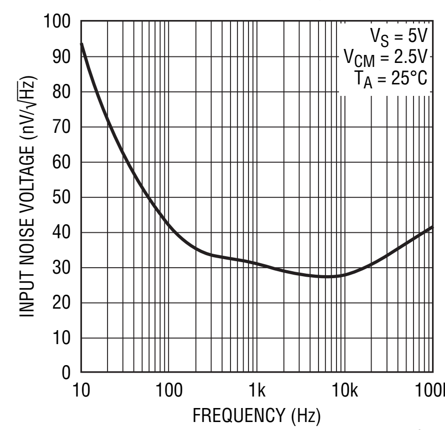
60845 G04

入力バイアス電流と同相電圧



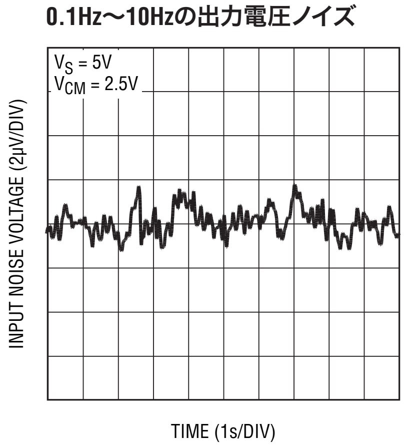
60845 G05

入力ノイズ電圧と周波数



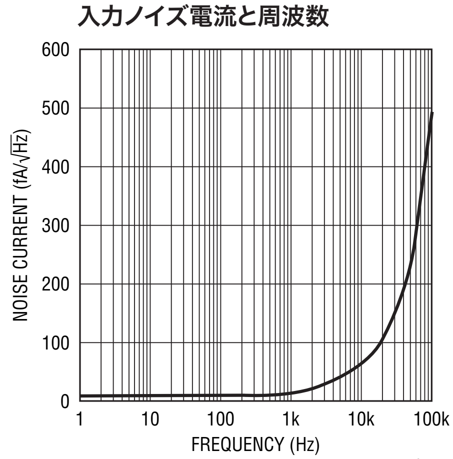
60845 G06

0.1Hz～10Hzの出力電圧ノイズ



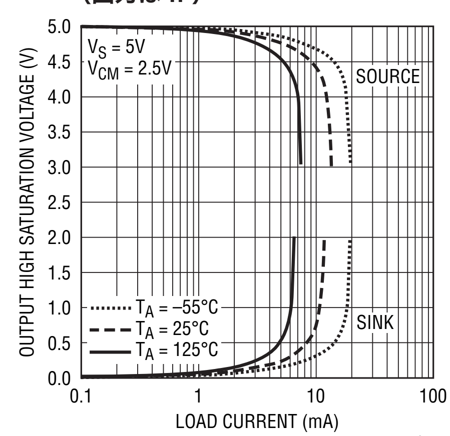
60845 G07

入力ノイズ電流と周波数



60845 G08

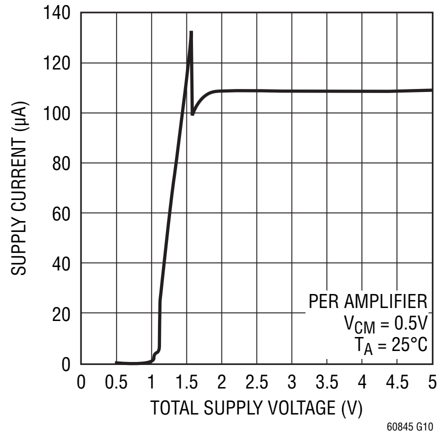
出力飽和電圧と負荷電流（出力は"H"）



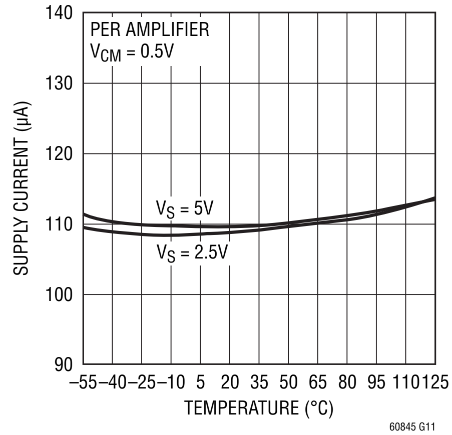
60845 G09

標準的性能特性

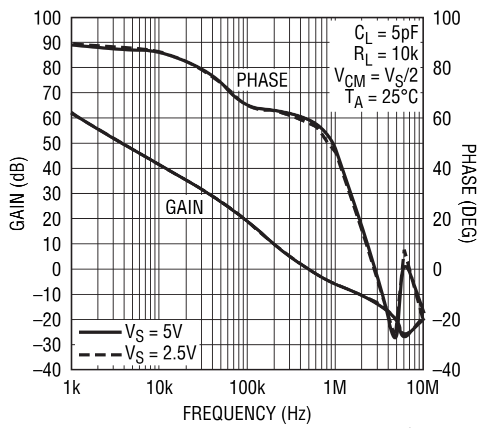
電源電流と電源電圧



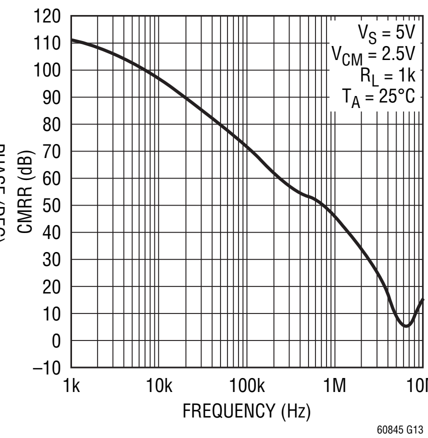
電源電流と温度



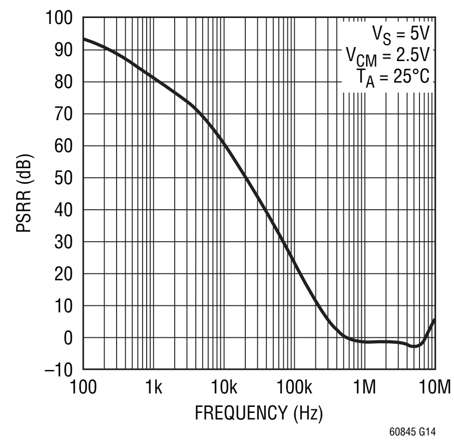
開ループ利得と周波数



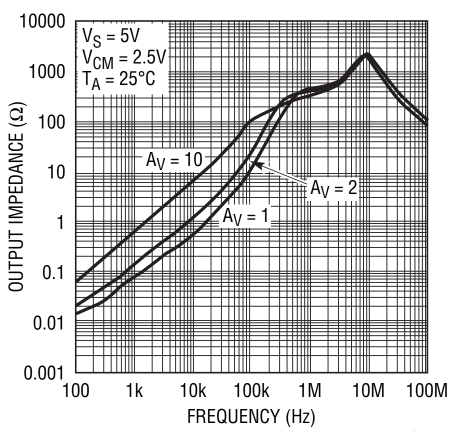
CMRRと周波数



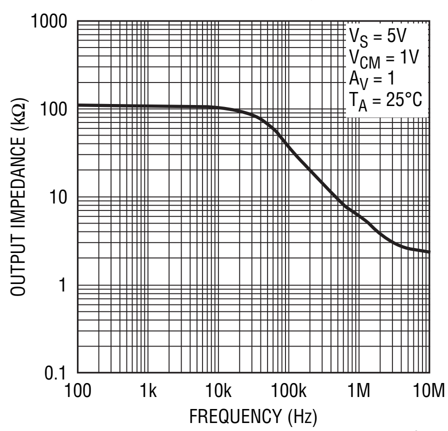
PSRRと周波数



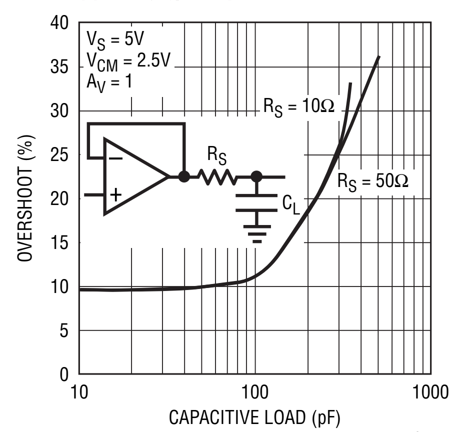
出力インピーダンスと周波数



ディスエーブルされた出力のインピーダンスと周波数

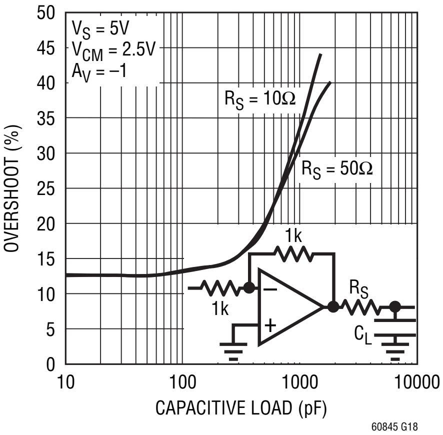


容量性負荷の取り扱い

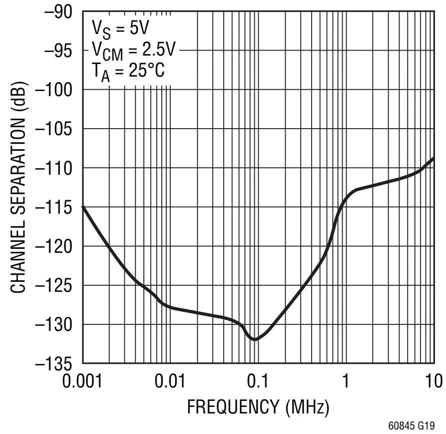


標準的性能特性

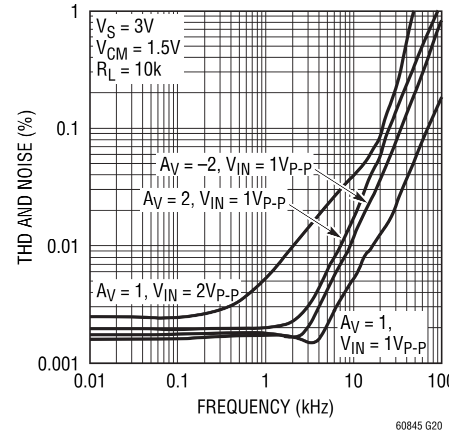
容量性負荷の取り扱い



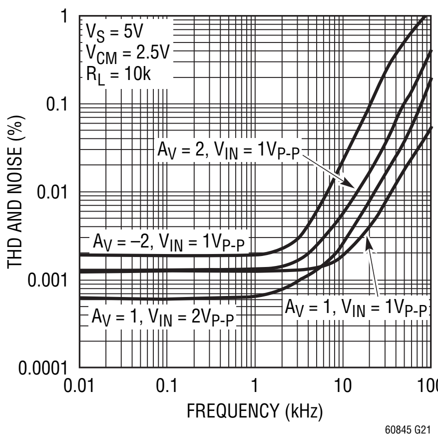
チャネルの分離と周波数



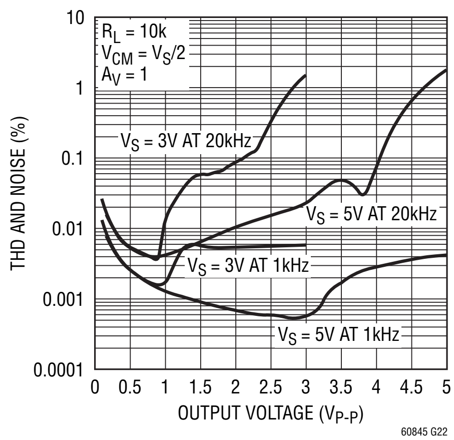
全高調波歪み + ノイズと周波数



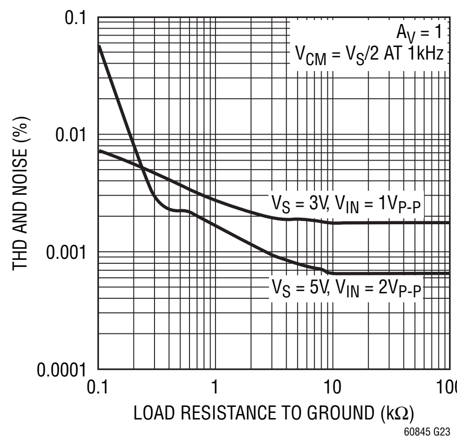
全高調波歪み + ノイズと周波数



全高調波歪み + ノイズと出力電圧

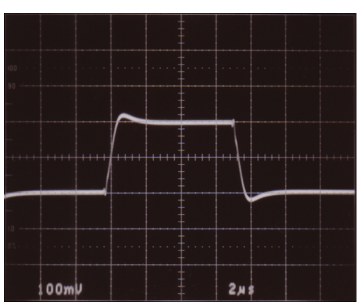


全高調波歪み + ノイズと負荷抵抗



小信号応答

100mV/DIV



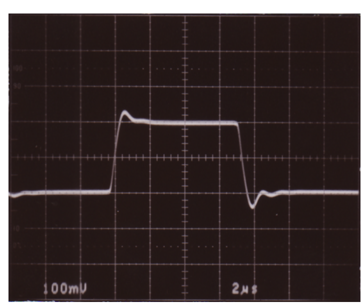
2µs/DIV

V_S = 5V
A_V = 1
R_L = ∞

60845 G24

小信号応答

100mV/DIV



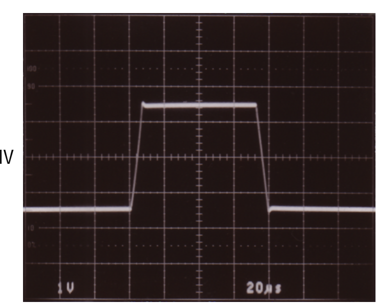
2µs/DIV

V_S = 5V
A_V = 1
R_L = ∞
C_L = 220pF

60845 G25

大信号応答

1V/DIV



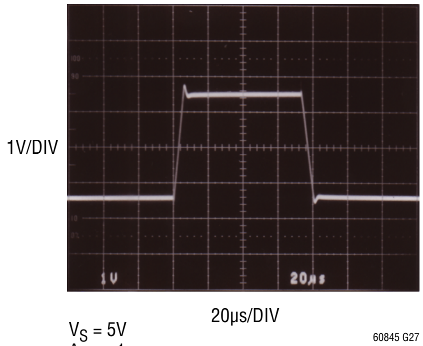
20µs/DIV

V_S = 5V
A_V = 1
R_L = ∞

60845 G26

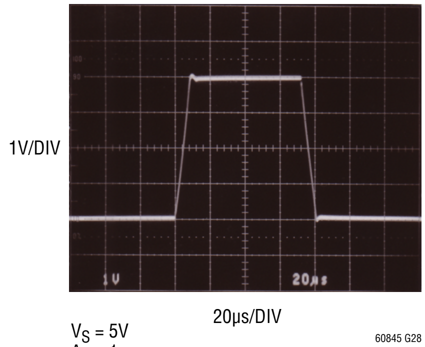
標準的性能特性

大信号応答



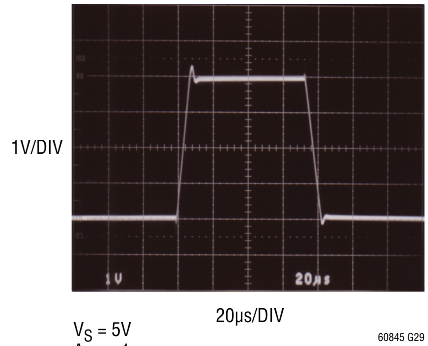
V_S = 5V
A_V = –1
R_L = 1k

大信号応答



V_S = 5V
A_V = 1
R_L = ∞

大信号応答



V_S = 5V
A_V = –1
R_L = 1k

ピン機能

OUT: アンプの出力。

–IN: 反転入力。

+IN: 非反転入力。

V⁺: 正電源。

V⁻: 負電源。

$\overline{\text{SHDNA}}$: アンプAのシャットダウン・ピン。"L" でアクティブ（負論理)、LTC6084DD でのみ利用可能。このピンはフロートさせると、内部電流源により V^+ にプルされます。

$\overline{\text{SHDNB}}$: アンプBのシャットダウン・ピン。"L" でアクティブ（負論理)、LTC6084DD でのみ利用可能。このピンはフロートさせると、内部電流源により V^+ にプルされます。

NC: 内部で接続されていません。

露出パッド : V^- に接続されています。

アプリケーション情報

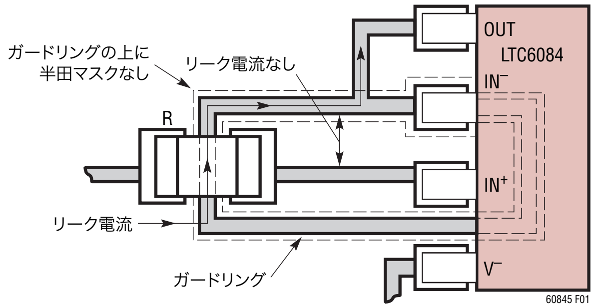


図1. サンプル・レイアウト。ユニティゲイン構成。ガードリングを使用して高インピーダンス入力をボードのリーク電流からシールド

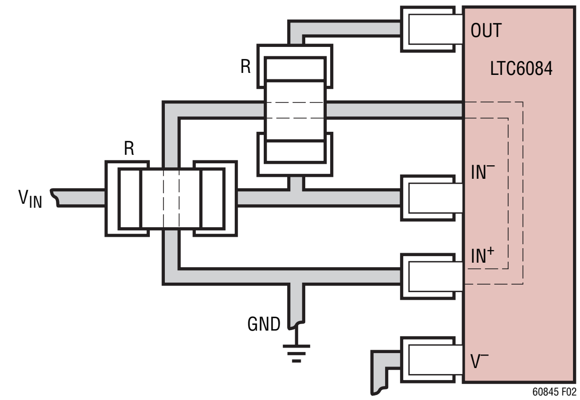


図2. サンプル・レイアウト。反転利得構成。ガードリングを使用して高インピーダンス入力をボードのリーク電流からシールド

レール・トゥ・レール入力

LTC6084/LTC6085 の入力段は PMOS 差動対と NMOS 差動対の両方を組み合わせて、入力同相電圧範囲を正負両方の電源電圧まで拡張しています。高い方の同相範囲では NMOS 対がオンになります。低い方の同相範囲では PMOS 対がオンになります。同相電圧が 1.3V と正電源より 0.9V 下の間にあるときは、遷移が生じます。

低い入力バイアス電流の実現

DD パッケージと DHC パッケージはリードレスなので、パッケージの下で PCB に接触します。デバイスを PCB に接着するとき使われる半田フラックスはリーク電流経路を形成することがあり、デバイスの入力バイアス電流性能を低下させることがあります。バックサイド・パドルが内部で V^- に接続されているので、すべての入力が影響を受けやすくなります。入力電圧または V^- が変化するにつれ、リーク経路が形成され、観察される入力バイアス電流が変化することがあります。バイアス電流を最小にしたい場合、ピン付きの MSOP/GN パッケージの LTC6084/LTC6085 を使用します。微細な PCB デザイン・ルールでは、入力の周囲にガードリングを設けることもできます。

たとえば、pH プローブ、フォトダイオード、ひずみゲージなどソース・インピーダンスの高いアプリケーションでは、これらのデバイスの入力バイアス電流は低いので、高インピーダンス信号ノードへの追加リーク電流を最小に抑え るため、クリーンな基板レイアウトが必要です。5V 電源のトレースとグランド電位に近い入力トレースの間の 100G Ωの PC ボード抵抗でも 50pA のリーク電流が加わります。このリーク電流はオペアンプのバイアス電流よりはるかに大きなものです。入力電圧に等しい低インピーダンスのソースによってドライブされる高インピーダンス入力トレースの周囲のガードリングは、このようなリーク電流の問題を防ぎます。ガードリングは、高インピーダンス信号をすべてのリーク電流経路からシールドするのに必要なだけ延ばす必要があります。ユニティゲイン構成のガードリングの使用方法を図 1 に示します。この場合、ガードリングは出力に接続されており、V^- からの高インピーダンス非反転入力をシールドしています。反転利得構成の場合を図 2 に示します。

レール・トゥ・レール出力

高インピーダンス負荷をドライブするとき、つまり、DC 負荷電流が存在しないとき、LTC6084/LTC6085 の出力段の振幅幅は、電源レールの 5mV 以内です。出力振幅と負荷電流の曲線に関しては、「標準的性能特性」を参照してください。出力段がクラス AB の設計なので、オペアンプは静止電源電流よりはるかに大きな負荷電流を供給することができます。たとえば、室温での短絡電流は標準で 12.5mA です。

容量性負荷

LTC6084/LTC6085 は最大 300pF までの容量性負荷をユニティゲインでドライブすることができます。このアンプをもっと高い利得構成で使用すると、容量性負荷ドライブ能力が増大します。出力と負荷の間に小さな直列抵抗を入れると、アンプがドライブできる容量がさらに増大します。

アプリケーション情報

$\overline{\text{SHDN}}$ ピン

DD パッケージの LTC6084 をシャットダウンするには、ピン 5 とピン 6 を使用します。ピン 5 とピン 6 をフロートさせると、内部電流源がこれらのピンを V^+ にプルし、アンプは通常動作を行います。シャットダウン時、アンプの出力は高インピーダンスになり、各アンプに流れる電流は 1μA 未満です。この機能により、図 3 に示すような多重化された出力のアプリケーションにこのデバイスを使用することができます。

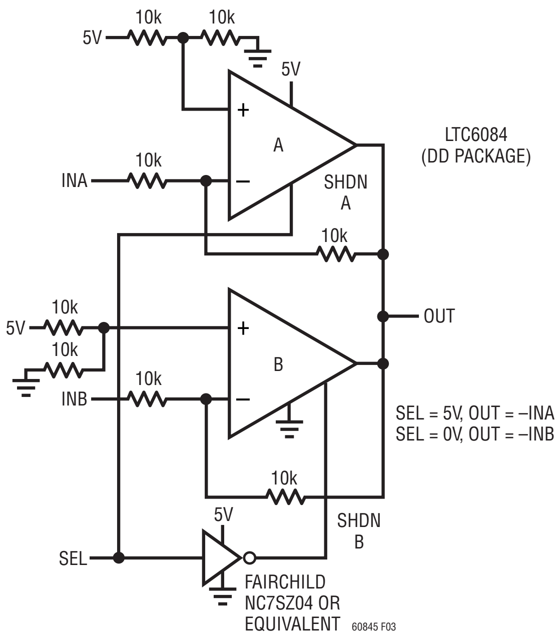


図3. 多重化された出力付き反転アンプ

ESD

LTC6084/LTC6085 のすべての入力と出力には、簡略回路図に示すように逆バイアスされた EDS 保護ダイオードが装備されています。これらのピンにどちらかの電源を超えた電圧が強制的に印加されると、無制限の電流がこれらのダイオードを通って流れます。この電流が過渡的なもので、100mA に制限されていれば、デバイスに損傷は生じません。

アンプの入力バイアス電流はこれらの EDS ダイオードのリーク電流です。「標準的性能特性」に示すように、このリーク電流は温度とアンプの同相電圧の関数です。

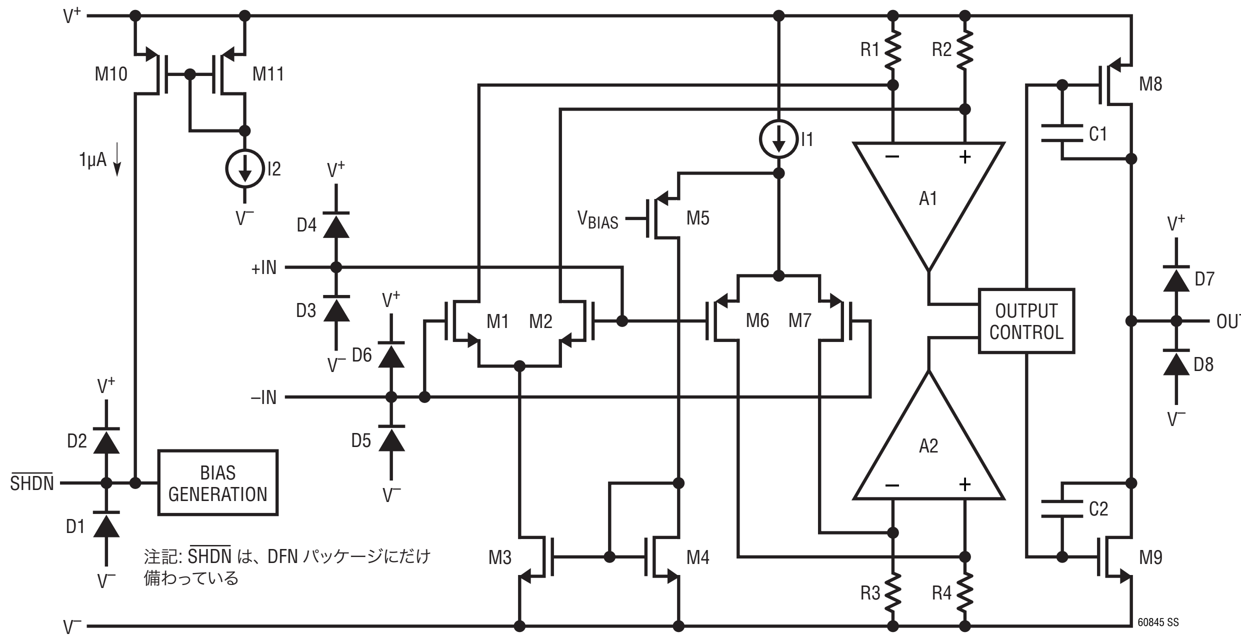
ノイズ

1kHz を超える周波数領域でも、LTC6084/LTC6085 は良好なノイズ電圧性能を示します。この領域では、ノイズは特定のアプリケーションの全ソース抵抗によって支配されることがあります。具体的には、これらのアンプは 58k の抵抗のノイズを示します。これはソース抵抗と帰還抵抗をこの値（つまり、$R_S + R_G || R_{FB} \leq 58k$）以下に保つことが望ましいことを意味します。この全ソース・インピーダンスを超えるとノイズ電圧は抵抗によって支配されます。

低周波数では、ノイズ電流は式 $i_n = \sqrt{2qI_B}$ から算定することができます。ここで、$q = 1.6 \cdot 10^{-19}$ クーロンです。$\sqrt{4kTR\Delta f}$ と $R\sqrt{2qI_B\Delta f}$ を等価とすることで、50G Ωより小さいソース抵抗では、アンプのノイズがソース抵抗によって支配されることが示されます。ノイズ電流は周波数とともに増加します。「標準的性能特性」の「ノイズ電流と周波数」の曲線を参照してください。

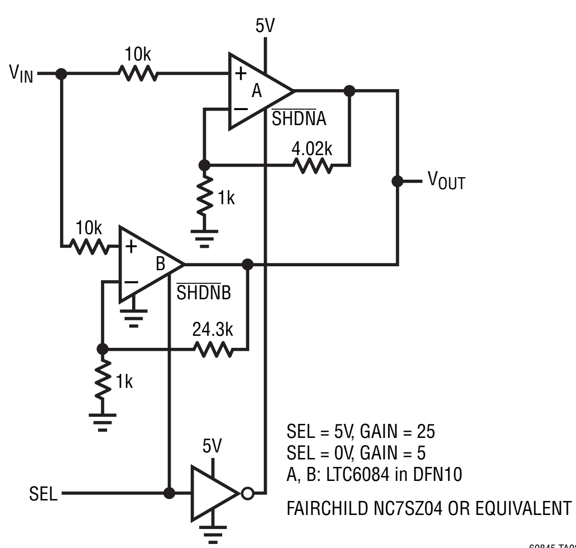
簡略回路図

アンプの簡略回路図



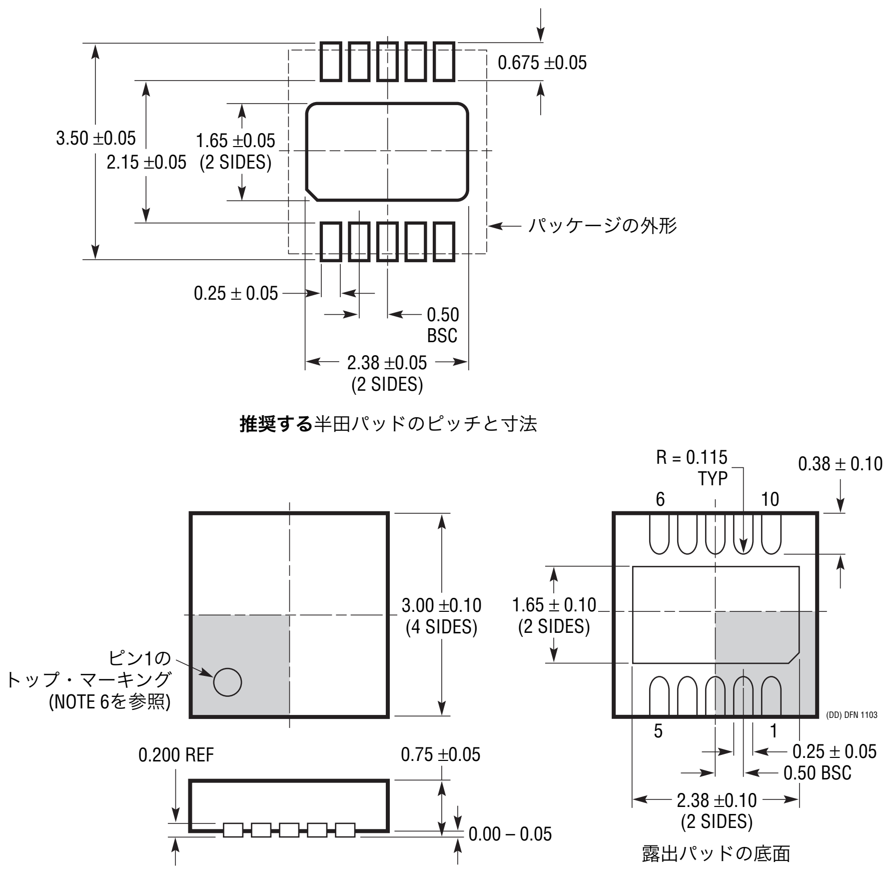
標準的応用例

利得選択可能なアンプ



パッケージ寸法

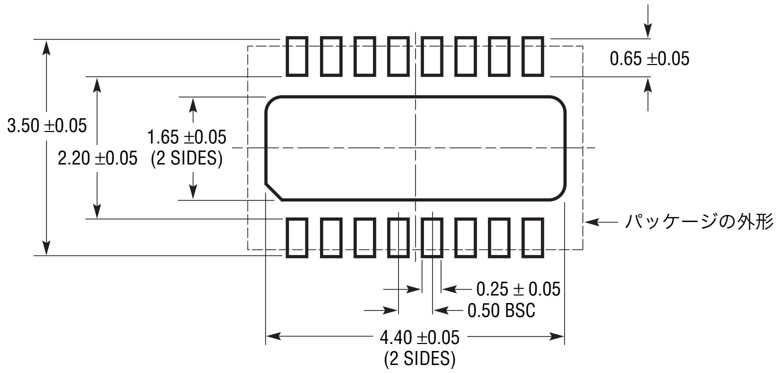
DDパッケージ
10ピン・プラスチックDFN(3mm × 3mm)
(Reference LTC DWG # 05-08-1699)



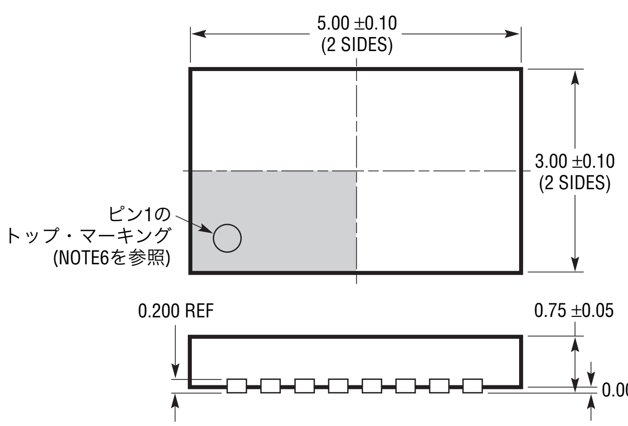
注記:
1. 図面はJEDECのパッケージ外形M0-229のバリエーション(WEED-2)に適合。
   バリエーションの指定の現状についてはLTCのWebサイトのデータ・シートを参照
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
   モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

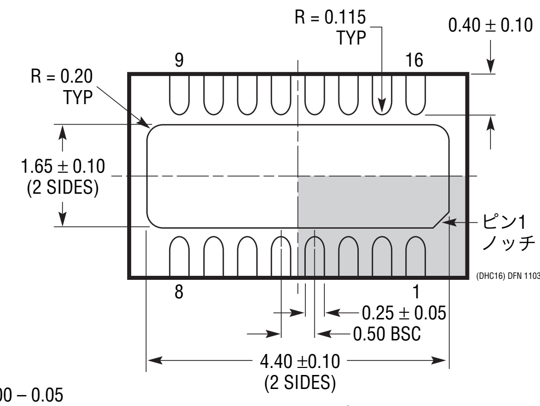
パッケージ寸法

DHCパッケージ
16ピン・プラスチックDFN(5mm × 3mm)
(Reference LTC DWG # 05-08-1706)



推奨する半田パッドのピッチと寸法



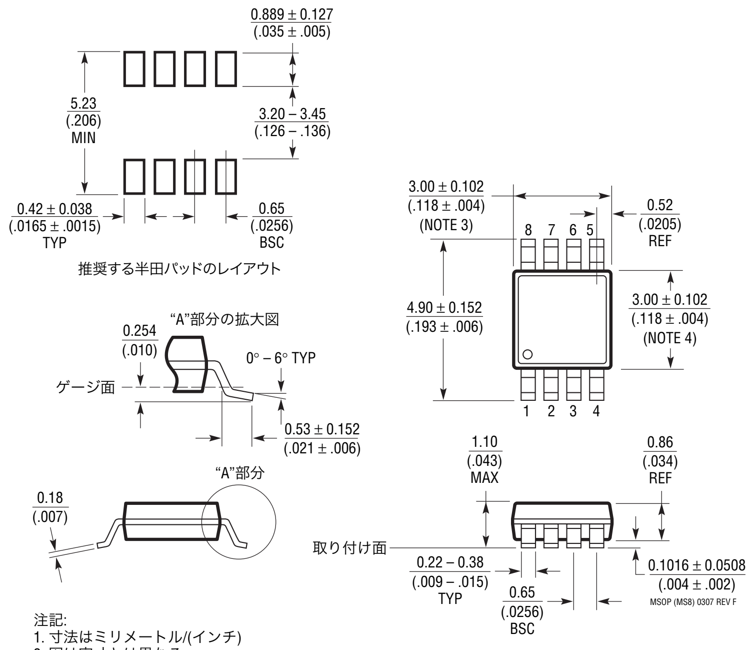


露出パッドの底面

注記:
1. 図面はJEDECのパッケージ外形M0-229のバリエーション・バージョン(WJED-1)に適合
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
   モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

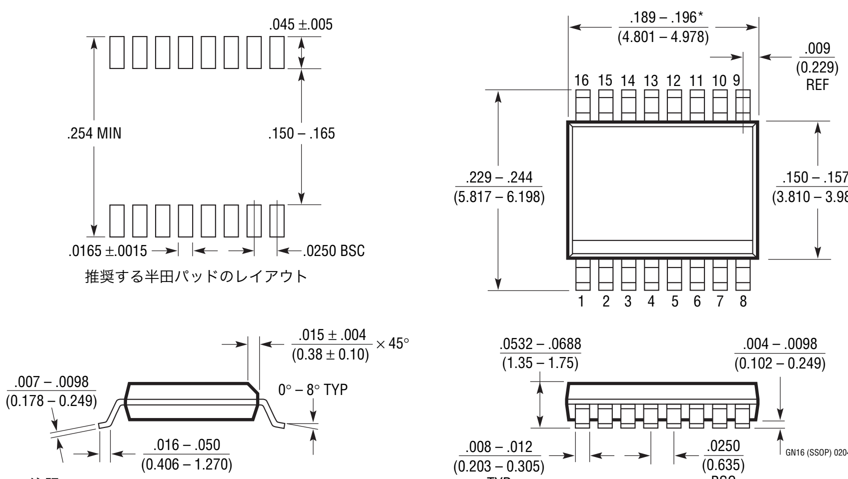
パッケージ寸法

MS8パッケージ
8ピン・プラスチックMSOP
（Reference LTC DWG # 05-08-1660）



注記:
1. 寸法はミリメートル/(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
　モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。
　リード間のバリまたは突出部は、各サイドで0.152mm (0.006")を超えないこと
5. リードの平坦度(整形後のリードの底面)は最大0.102mm (0.004")であること

GNパッケージ
16ピン・プラスチックSSOP（細型 0.150インチ）
（Reference LTC DWG # 05-08-1641）

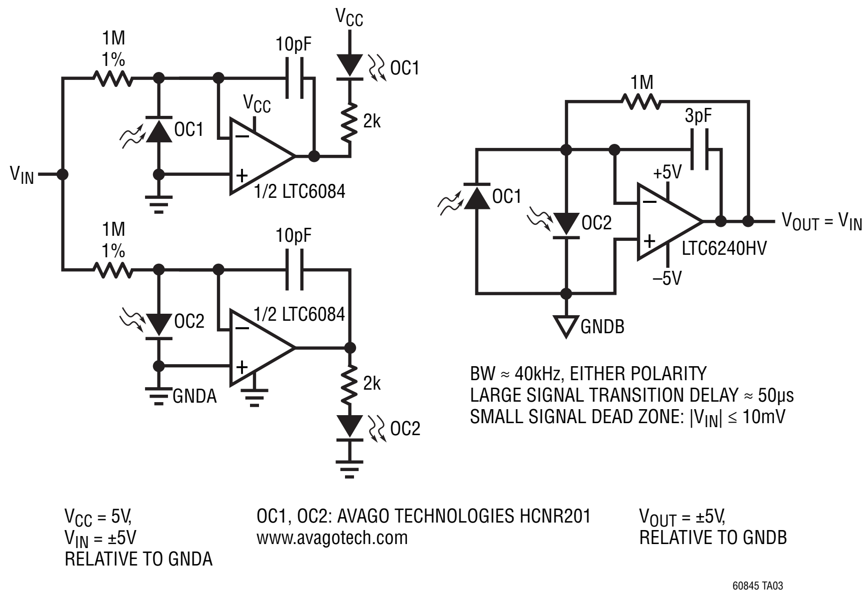


注記:
1. 制御寸法: インチ
2. 寸法は、$\frac{\text{インチ}}{\text{(ミリメートル)}}$
3. 図は実寸とは異なる
*寸法はモールドのバリを含まない。
モールドのバリは、各サイドで0.006"(0.152mm)を超えないこと
**寸法はリード間のバリを含まない。
リード間のバリは、各サイドで0.010"(0.254mm)を超えないこと

60845fa

標準的応用例

バイポーラ・アナログ絶縁アンプ



関連製品

部品番号	説明	注釈
LTC6078/LTC6079	デュアル/クワッド高精度レール・トゥ・レール・オペアンプ	$V_{OS(MAX)}$: 25µV、V_{OS}ドリフト(MAX): 0.7µV/°C、$I_{BIAS(MAX)}$: 1pA
LTC6081/LTC6082	デュアル/クワッド高精度レール・トゥ・レール入力/出力アンプ	$V_{OS(MAX)}$: 70µV、V_{OS}ドリフト(MAX): 0.8µV/°C、$I_{BIAS(MAX)}$: 1pA
LTC6087/LTC6088	デュアル/クワッド14MHzレール・トゥ・レール入力/出力アンプ	$V_{OS(MAX)}$: 750µV、V_{OS}ドリフト(MAX): 5µV/°C、I_{BIAS}: 1pA
LTC6240/LTC6241/LTC6242	シングル/デュアル/クワッド低ノイズ・レール・トゥ・レール出力オペアンプ	ノイズ: 7nV/$\sqrt{Hz}$、I_{BIAS}: 0.2pA、利得帯域幅: 18MHz
LTC6244	デュアル低ノイズ・レール・トゥ・レール出力オペアンプ	ノイズ: 8nV/$\sqrt{Hz}$、I_{BIAS}: 1pA、利得帯域幅: 50MHz

リニアテクノロジー株式会社
〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03- 5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp
LT 0209 REV A • PRINTED IN JAPAN