

300MHz～4GHz、  
3.3Vデュアル・アクティブ・  
ダウンコンバーティング・ミキサ

## 特長

- 高いIIP3:26.8dBm(1950MHz)
- 変換利得:2dB
- 低いノイズフィギュア:11.7dB(1950MHz)
- 5dBmのブロッキングで17dBのNF
- チャネル間分離:44dB
- 低消費電力:3.3V/600mW(合計)
- 超小型ソリューション
- 各ミキサにイネーブル・ピン
- 広いIF周波数範囲
- LO入力はすべてのモードで50Ωに整合
- 動作温度範囲:-40°C～105°C
- 16ピン(4mm×4mm)QFNパッケージ

## アプリケーション

- ワイヤレス・インフラストラクチャ・ダイバーシティ・レシーバ
- MIMOインフラストラクチャ・レシーバ
- リモート無線装置

## 概要

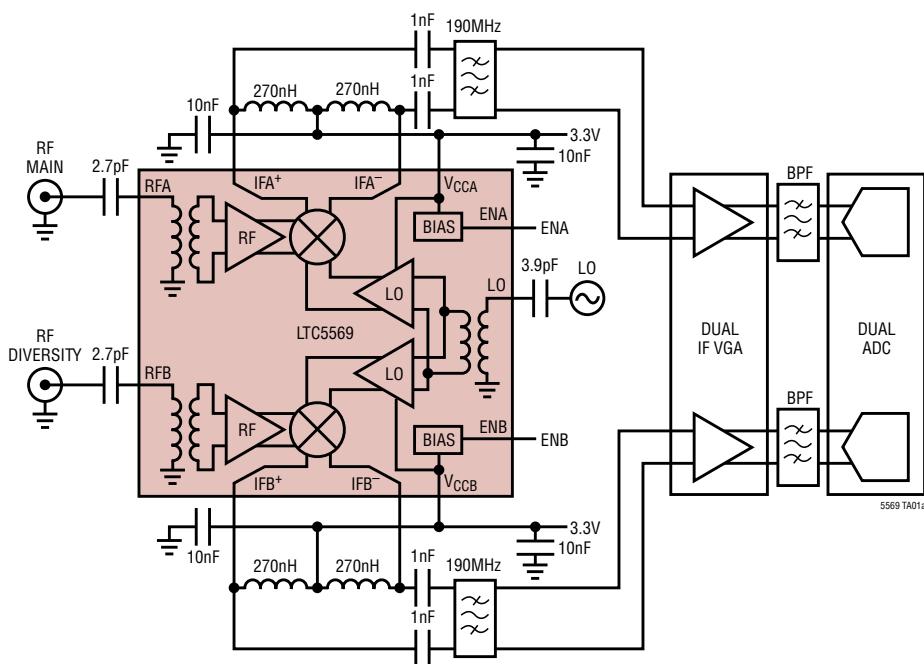
LTC<sup>®</sup>5569 デュアル・アクティブ・ダウンコンバーティング・ミキサは、低消費電力で小サイズが要求されるダイバーシティ・レシーバおよびMIMOレシーバのアプリケーション向けに最適化されています。各ミキサには、独立したLOバッファ・アンプ、アクティブ・ミキサ・コア、イネーブル・ピンを備えたバイアス回路があります。ICの対称性により、位相と振幅のコヒーレントなLO信号が各ミキサに与えられます。

RF入力は、1.4GHz～3.3GHzで50Ωに整合しており、この範囲の外のRF周波数でも簡単な外部整合を使って容易に整合させることができます。LO入力は、一方または両方のミキサがディスエーブルされても1GHz～3.5GHzで50Ωに整合します。LO入力は、この範囲の外の周波数でも、最低350MHzまで、簡単な外部整合を使って容易に整合させることができます。低容量の差動IF出力は、最高1.6GHzまで使用可能です。

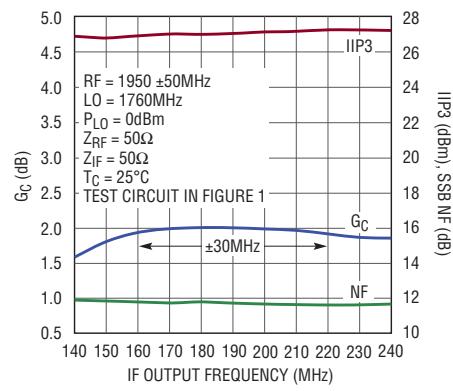
□、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴは、リニアテクノロジー社の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例

### 190MHzのバンドパスIF整合を備えたダイバーシティ・レシーバ



ミキサの変換利得、IIP3およびNFと  
IF出力周波数



5569 TA01b

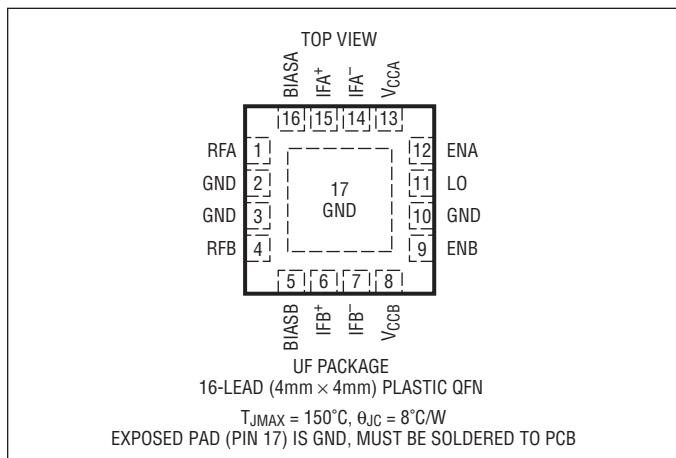
## 絶対最大定格

(Note 1)

### 電源電圧

$V_{CCA}$ 、 $V_{CCB}$ 、 $IFA^+$ 、 $IFA^-$ 、 $IFB^+$ 、 $IFB^-$ .....	4.0V
イネーブル入力電圧(ENA、ENB).....	-0.3V ~ $V_{CC}$ + 0.3V
ミキサのバイアス電圧(BIASA、BIASB).....	-0.3V ~ $V_{CC}$ + 0.3V
LO 入力電力(350MHz ~ 4.3GHz).....	10dBm
LO 入力のDC電圧.....	$\pm 0.1V$
RFA、RFBの入力電力(300MHz ~ 4GHz).....	15dBm
RFA、RFBの入力DC電圧.....	$\pm 0.1V$
動作温度範囲( $T_C$ ).....	-40°C ~ 105°C
接合部温度( $T_J$ ).....	150°C
保存温度範囲.....	-65°C ~ 150°C

## ピン配置



## 発注情報

鉛フリー仕様	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC5569IUF#PBF	LTC5569IUF#TRPBF	5569	16-Lead (4mm x 4mm) Plastic QFN	-40°C to 105°C

より広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

## AC 電気的特性

$V_{CC} = 3.3V$ 、ENA、ENB = "H"。テスト回路は図1に示す(Note 2、3、4)。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RF Input Frequency Range				300 to 4000	MHz
LO Input Frequency Range				350 to 4500	MHz
IF Output Frequency Range	External Matching Required			5 to 1600	MHz
RF Input Return Loss	$Z_0 = 50\Omega$ , 1400MHz to 3300MHz			>12	dB
LO Input Return Loss	$Z_0 = 50\Omega$ , 1000MHz to 3500MHz			>12	dB
IF Output Impedance	Differential at 190MHz			530Ω  1.3pF	R  C
LO Input Power		-6	0	6	dBm

**AC 電気的特性**  $V_{CC} = 3.3V$ 、 $ENA$ 、 $ENB = "H"$ 。注記がない限り、 $T_C = 25^\circ C$ 、 $P_{LO} = 0dBm$ 、 $IF = 190MHz$ 、 $P_{RF} = -6dBm$  (2トーン・テストでは $-6dBm$ /トーン)。テスト回路は図1に示す (Note 2, 3, 4)。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Power Conversion Gain	RF = 450MHz, High Side LO	0.5	1.5	1.4	dB	
	RF = 850MHz, High Side LO		2.0			
	RF = 1950MHz, Low Side LO		2.0			
	RF = 2550MHz, Low Side LO		1.8			
	RF = 3500MHz, Low Side LO		1.4			
Conversion Gain Flatness	RF = $1950 \pm 30MHz$ , LO = $1760MHz$ , IF = $190 \pm 30MHz$	$\pm 0.05$		dB		
Conversion Gain vs Temperature	$T_C = -40^\circ C$ to $105^\circ C$ , RF = 1950MHz, Low Side LO	$-0.014$		dB/ $^\circ C$		
2-Tone Input 3rd Order Intercept ( $\Delta f = 2MHz$ )	RF = 450MHz, High Side LO	24.0	26.0	25.2	dBm	
	RF = 850MHz, High Side LO		27.1			
	RF = 1950MHz, Low Side LO		26.8			
	RF = 2550MHz, Low Side LO		26.0			
	RF = 3500MHz, Low Side LO		25.2			
2-Tone Input 2nd Order Intercept ( $\Delta f = 190MHz$ , $f_{SPUR} = f_{RF1} - f_{RF2}$ )	$f_{RF1} = 945MHz$ , $f_{RF2} = 755MHz$ , $f_{LO} = 1040MHz$	62.3		dBm		
	$f_{RF1} = 2045MHz$ , $f_{RF2} = 1855MHz$ , $f_{LO} = 1760MHz$	63.1		dBm		
SSB Noise Figure	RF = 450MHz, High Side LO		11.9	14.3	dB	
	RF = 850MHz, High Side LO		11.7			
	RF = 1950MHz, Low Side LO		11.7			
	RF = 2550MHz, Low Side LO		12.1			
	RF = 3500MHz, Low Side LO		14.3			
SSB Noise Figure Under Blocking	RF = 850MHz, High Side LO, 750MHz Blocker at 5dBm	17.5		dB		
	RF = 1950MHz, Low Side LO, 2050MHz Blocker at 5dBm	17.0		dB		
LO to RF Leakage	LO = 350MHz to 1000MHz		<58	dBm	dBm	
	LO = 1000MHz to 2900MHz		<50			
	LO = 2900MHz to 4500MHz		<42			
LO to IF Leakage	LO = 350MHz to 1000MHz		<38	dBm	dBm	
	LO = 1000MHz to 2900MHz		<35			
	LO = 2900MHz to 4500MHz		<33			
RF to LO Isolation	RF = 300MHz to 2500MHz		>57	dB	dB	
	RF = 2500MHz to 4000MHz		>50			
RF to IF Isolation	RF = 300MHz to 1400MHz		>28	dB	dB	
	RF = 1400MHz to 3000MHz		>30			
	RF = 3000MHz to 4000MHz		>31			
1/2IF Output Spurious Product ( $f_{RF}$ Offset to Produce Spur at $f_{IF} = 190MHz$ )	850MHz: $f_{RF} = 945MHz$ at $-10dBm$ , $f_{LO} = 1040MHz$		-75	dBc	dBc	
	1950MHz: $f_{RF} = 1855MHz$ at $-10dBm$ , $f_{LO} = 1760MHz$		-71			
1/3IF Output Spurious Product ( $f_{RF}$ Offset to Produce Spur at $f_{IF} = 190MHz$ )	850MHz: $f_{RF} = 976.67MHz$ at $-10dBm$ , $f_{LO} = 1040MHz$		-88	dBc	dBc	
	1950MHz: $f_{RF} = 1823.33MHz$ at $-10dBm$ , $f_{LO} = 1760MHz$		-84			
Input 1dB Compression	RF = 450MHz, High Side LO		11.1	10.2	dBm	
	RF = 850MHz, High Side LO		10.4			
	RF = 1950MHz, Low Side LO		10.2			
	RF = 2550MHz, Low Side LO		10.4			
	RF = 3500MHz, Low Side LO		10.2			
Channel-to-Channel Isolation	RF = 300MHz to 1000MHz		>44	dB	dB	
	RF = 1000MHz to 2700MHz		>44			
	RF = 2700MHz to 3000MHz		>42			
	RF = 3000MHz to 3300MHz		>36			
	RF = 3300MHz to 3800MHz		>34			

## DC 電気的特性 $V_{CC} = 3.3V$ , $T_C = 25^\circ C$ 。図1に示されているテスト回路 (Note 2)。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Supply Voltage ( $V_{CC}$ )		3.0	3.3	3.6	V
Supply Current	One Mixer Enabled Both Mixers Enabled	90 180	106 212		mA
Shutdown Current—Both Mixers Disabled	ENA and ENB = Low		200		$\mu A$
<b>イネーブル・ロジック入力(ENA、ENB)</b>					
ENA, ENB Input High Voltage (On)		2.5			V
ENA, ENB Input Low Voltage (Off)		0.3			V
ENA, ENB Input Current	-0.3V to $V_{CC} + 0.3V$	100			$\mu A$
Turn-On Time		0.6			$\mu s$
Turn-Off Time		0.5			$\mu s$
<b>ミキサのDCバイアス調整(BIASA、BIASB)</b>					
Open-Circuit DC Voltage		2.2			V
Short-Circuit DC Current	Pin Shorted to Ground	1.8			mA

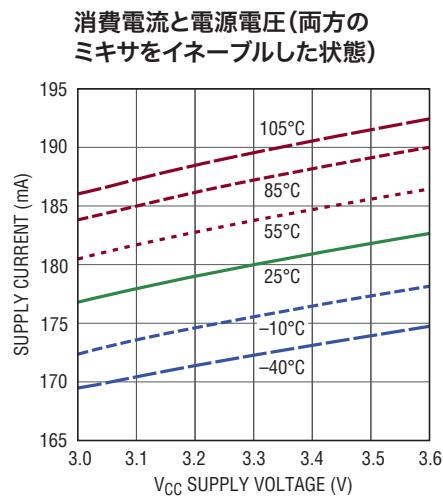
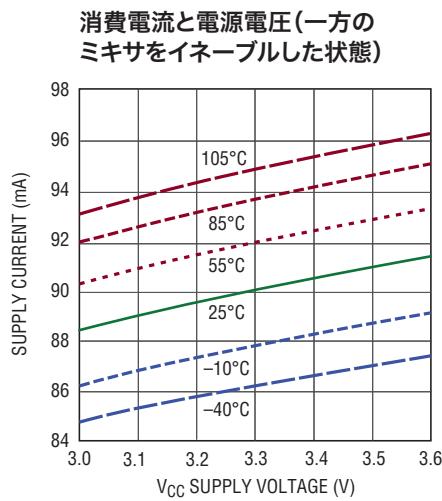
**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** LTC5569は $-40^\circ C$  ~  $105^\circ C$ のケース温度範囲で機能することが保証されている( $\theta_{JC} = 8^\circ C/W$ )。

**Note 3:** SSB ノイズフィギュアは、小信号ノイズ源、バンドパス・フィルタ、および2dB整合パッドをRF入力に使用し、バンドパス・フィルタをLO入力に使用して測定される。

**Note 4:** チャネルAとチャネルB間の分離は、チャネルAにRF入力信号を加えた状態で、チャネルBとチャネルAの相対IF出力電力として測定される。チャネルBのRF入力は $50\Omega$ で終端され、両方のミキサがイネーブルされている。

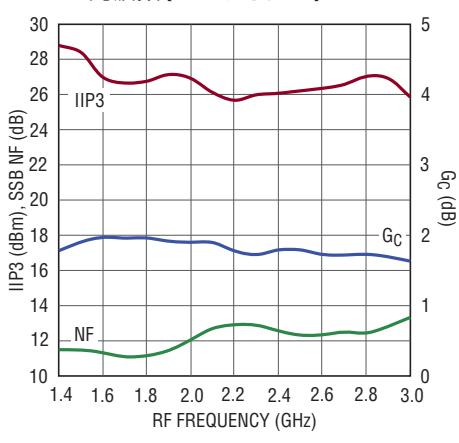
## 標準的DC性能特性 図1に示されているテスト回路。



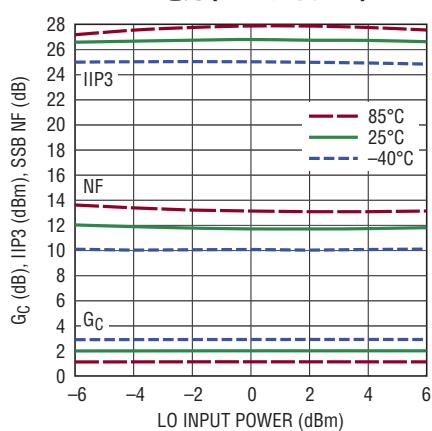
## 標準的性能特性

1400MHz～3000MHzのアプリケーション。図1に示されているテスト回路。  
注記がない限り、 $V_{CC} = 3.3V$ 、 $T_C = 25^{\circ}C$ 、 $P_{LO} = 0\text{dBm}$ 、 $P_{RF} = -6\text{dBm}$ (2トーン IIP3 テストでは $-6\text{dBm}/\text{トーン}$ 、 $\Delta f = 2\text{MHz}$ )、IF = 190MHz。

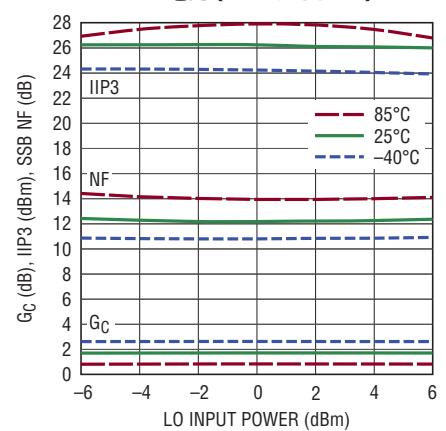
## 変換利得、IIP3 および NF と RF 周波数(ローサイド LO)



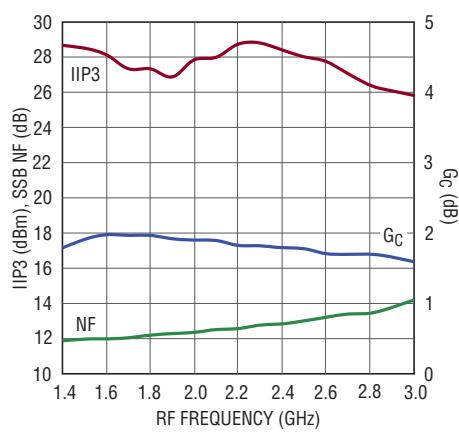
## 1950MHzでの変換利得、IIP3 および NF と LO 電力(ローサイド LO)



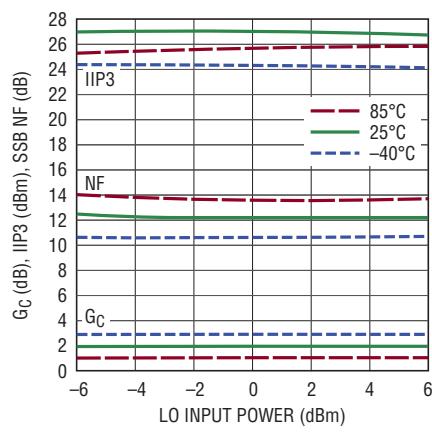
## 2550MHzでの変換利得、IIP3 および NF と LO 電力(ローサイド LO)



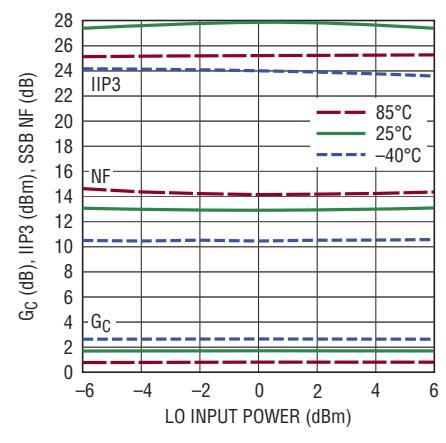
## 変換利得、IIP3 および NF と RF 周波数(ハイサイド LO)



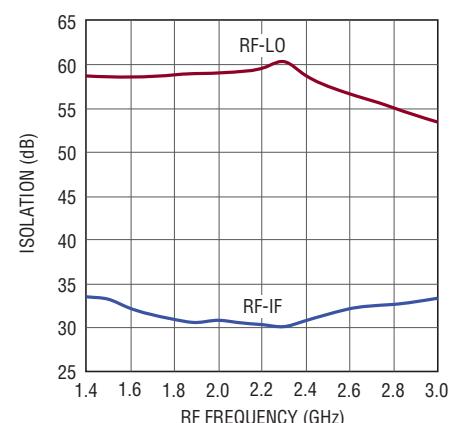
## 1950MHzでの変換利得、IIP3 および NF と LO 電力(ハイサイド LO)



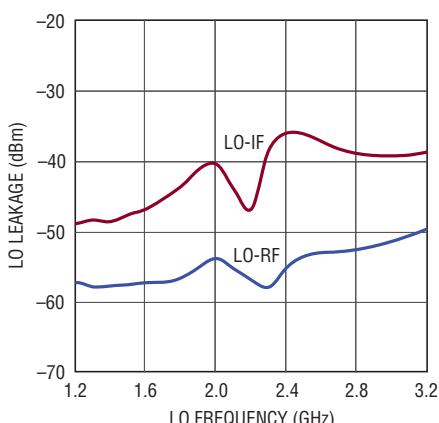
## 2550MHzでの変換利得、IIP3 および NF と LO 電力(ハイサイド LO)



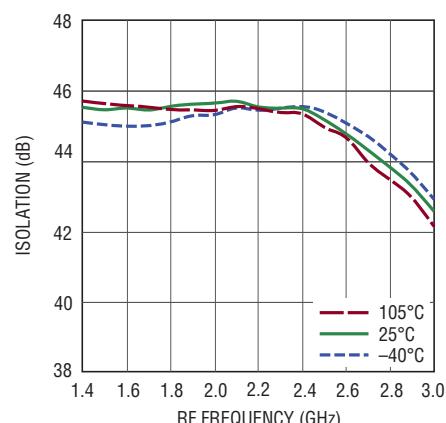
## RF アイソレーションと RF 周波数



## LO リークと LO 周波数



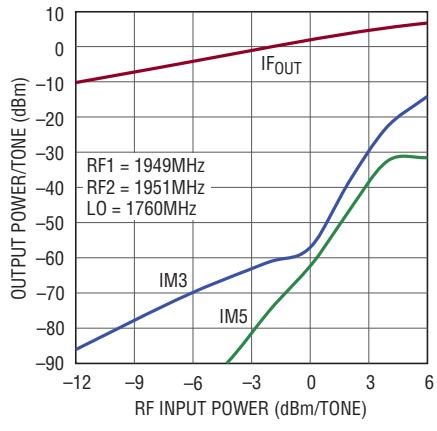
## チャネル分離と RF 周波数



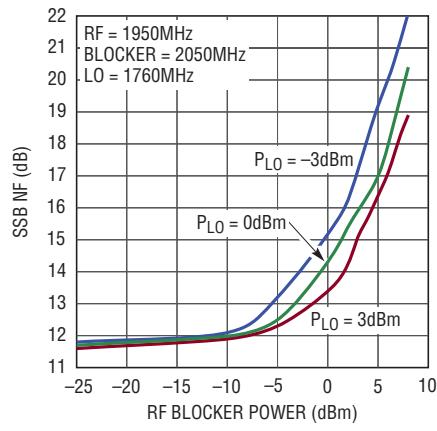
## 標準的性能特性 1400MHz～3000MHzのアプリケーション。図1に示されているテスト回路。

注記がない限り、 $V_{CC} = 3.3V$ 、 $T_C = 25^\circ C$ 、 $P_{LO} = 0dBm$ 、 $P_{RF} = -6dBm$  (2トーン IIP3 テストでは $-6dBm$  /トーン、 $\Delta f = 2MHz$ )、IF = 190MHz。

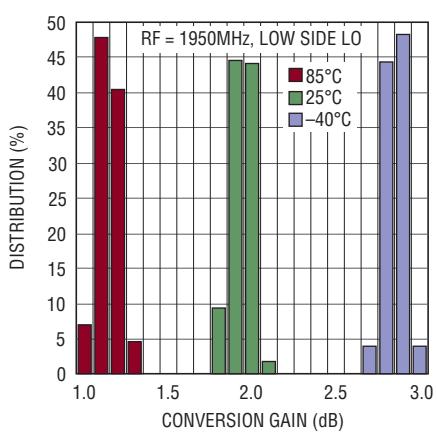
### 2トーンIF出力電力、IM3およびIM5とRF入力電力



SSBノイズフィギュアと  
RF抑圧搬送波レベル

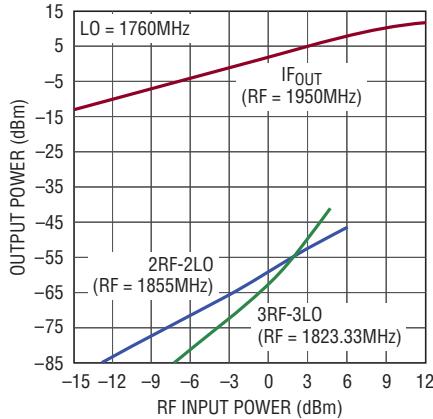


### 1950MHzでの変換利得のヒストグラム



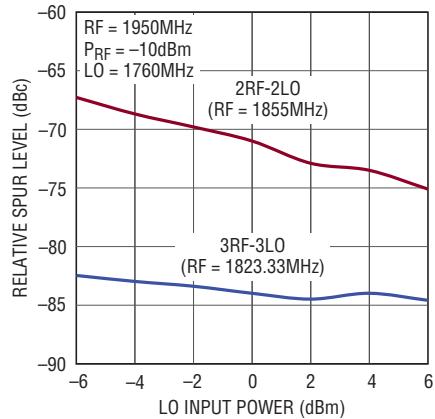
5569 G18

### シングルトーンIF出力電力、 2x2および3x3のスプリアスと RF入力電力



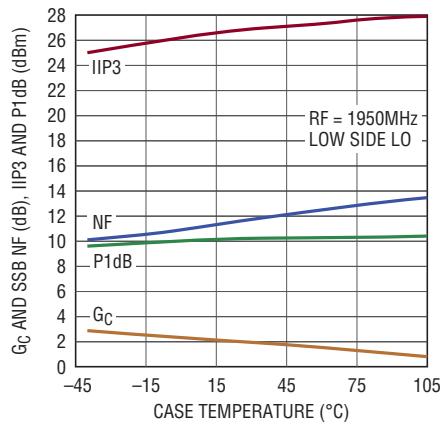
5569 G13

### 2x2および3x3の スプリアス抑圧とLO電力



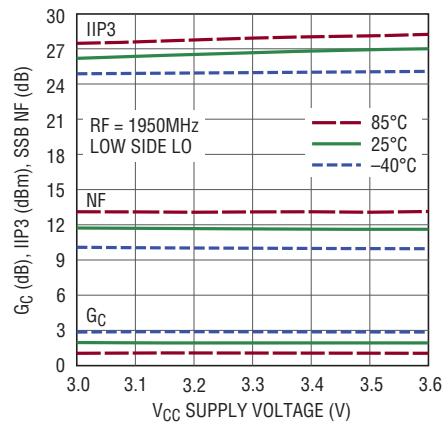
5569 G14

### 変換利得、IIP3、NFおよび RF入力のP1dBと温度



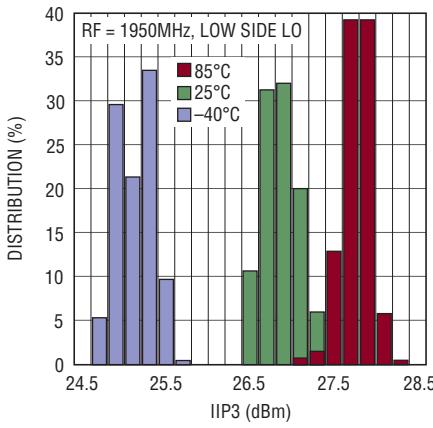
5569 G16

### 変換利得、IIP3 および NFと電源電圧



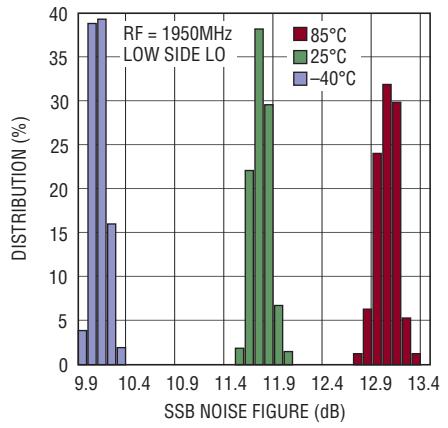
5569 G17

### 1950MHzでのIIP3のヒストグラム



5569 G19

### 1950MHzでのSSB NFのヒストグラム



5569 G20

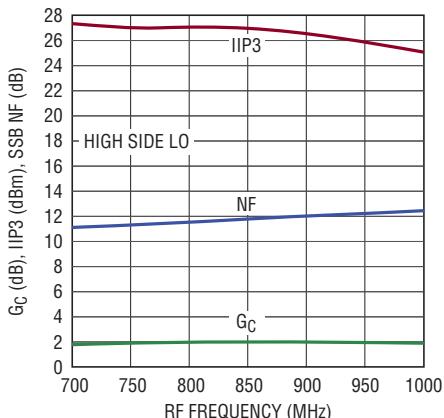
5569fa

## 標準的性能特性

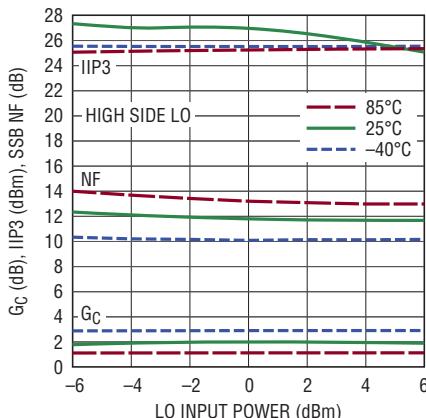
700MHz～1000MHzのアプリケーション。図1に示されているテスト回路。

注記がない限り、 $V_{CC} = 3.3V$ 、 $T_C = 25^\circ C$ 、 $P_{LO} = 0dBm$ 、 $P_{RF} = -6dBm$  (2トーン IIP3 テストでは $-6dBm/トーン$ 、 $\Delta f = 2MHz$ )、IF = 190MHz。

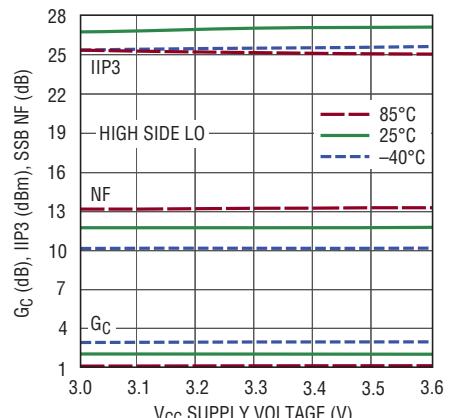
## 変換利得、IIP3 および NF と RF 周波数



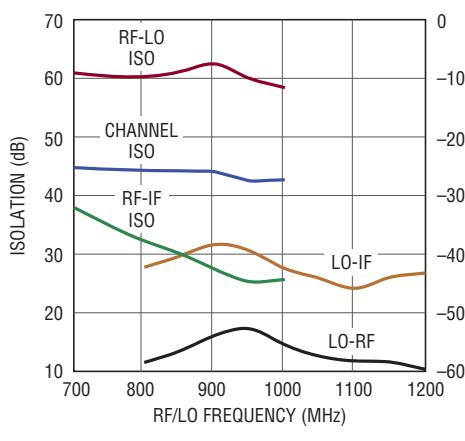
## 850MHz での変換利得、IIP3 および NF と LO 電力



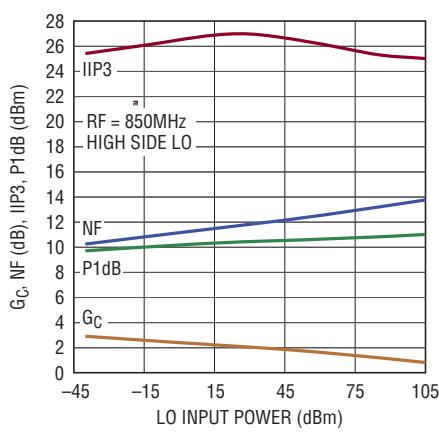
## 850MHz での変換利得、IIP3 および NF と 電源電圧



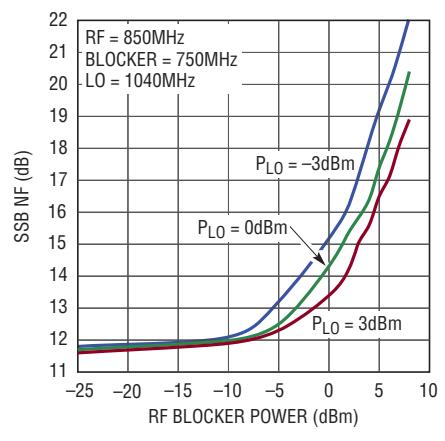
## チャネル分離、RF 分離、および LO リークと周波数



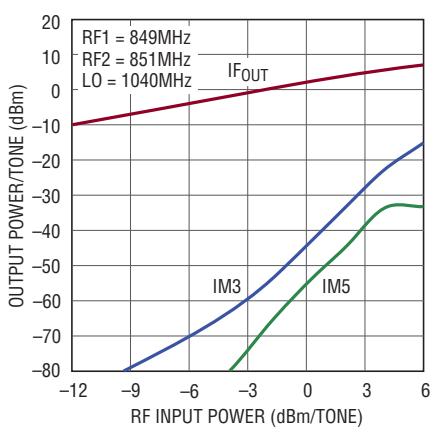
## 変換利得、IIP3、NF および RF 入力の P1dB と 温度



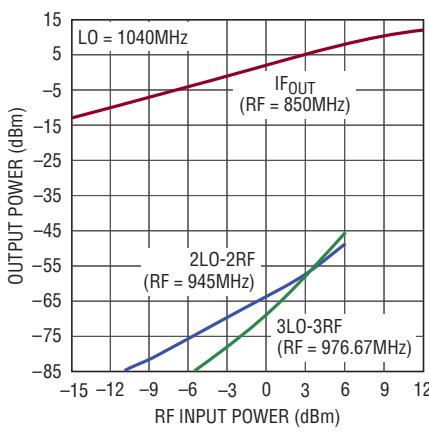
## SSB ノイズフィギュアと RF 抑圧搬送波レベル



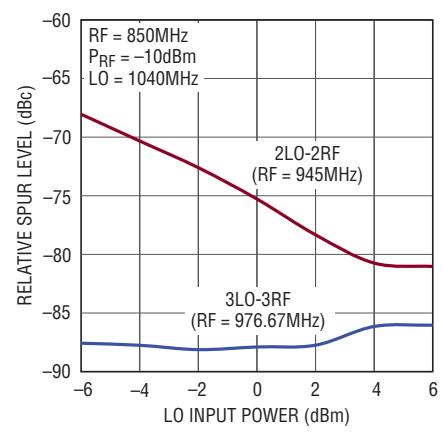
## 2トーンIF出力電力、IM3 および IM5 と RF 入力電力



## シングルトーンIF出力電力、2x2 および 3x3 のスピアスと RF 入力電力



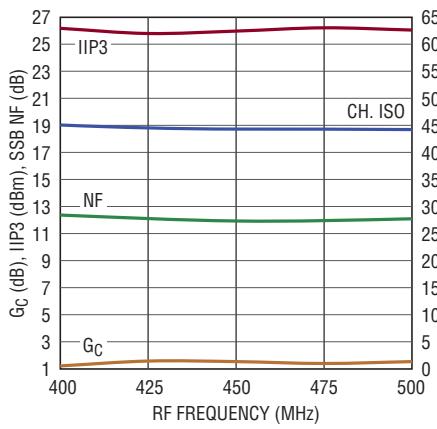
## 2x2 および 3x3 の スピアス抑圧と LO 電力



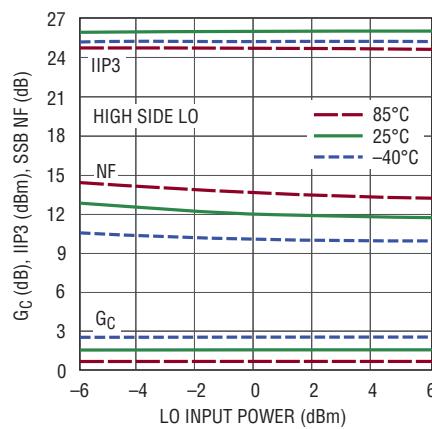
## 標準的性能特性

400MHz～500MHzのアプリケーション。図1に示されているテスト回路。  
注記がない限り、 $V_{CC} = 3.3V$ 、 $T_C = 25^\circ C$ 、 $P_{LO} = 0dBm$ 、 $P_{RF} = -6dBm$  (2トーンIIP3テストでは $-6dBm/トーン$ 、 $\Delta f = 2MHz$ )、IF = 190MHz。

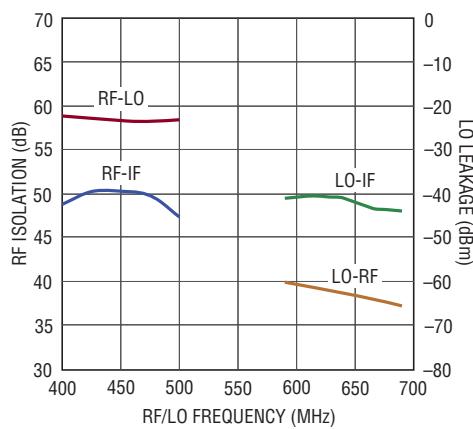
### 変換利得、IIP3、NFおよび チャネル分離とRF周波数



### 450MHzでの変換利得、 IIP3およびNFとLO電力

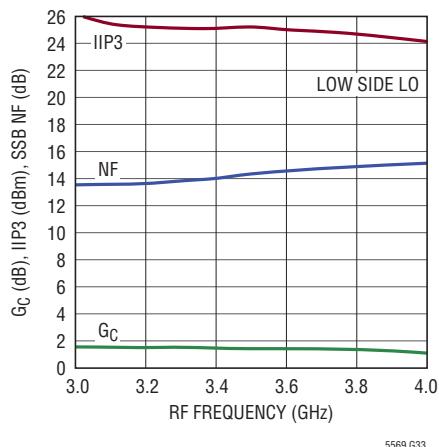


### RF分離およびLOリークと RFおよびLO周波数

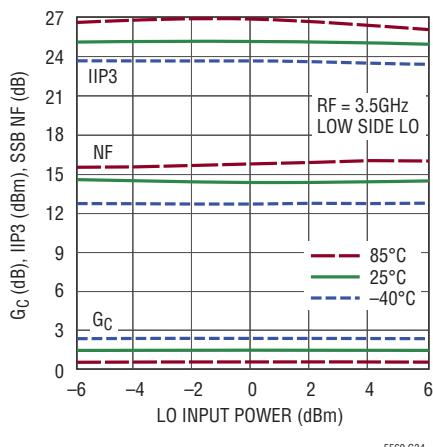


3GHz～4GHzのアプリケーション。図1に示されているテスト回路。

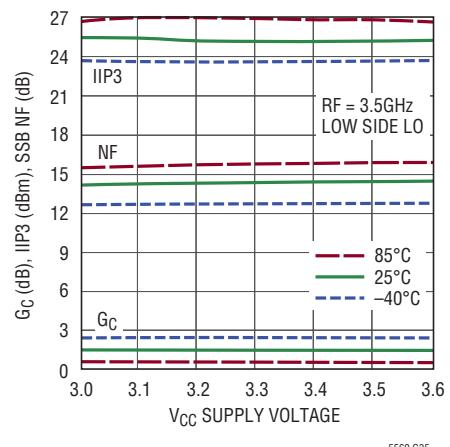
### 変換利得、IIP3およびNFと RF周波数



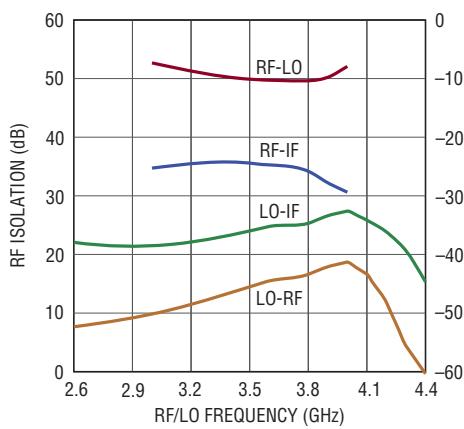
### 3500MHzでの変換利得、 IIP3およびNFとLO電力



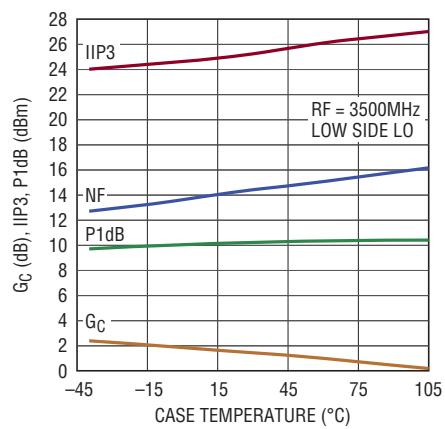
### 3500MHzでの変換利得、 IIP3およびNFと電源電圧



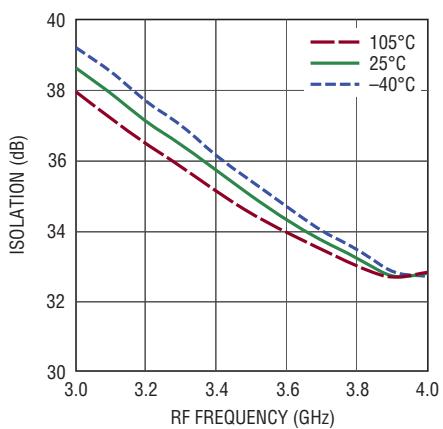
### RF分離およびLOリークと RFおよびLO周波数



### 変換利得、IIP3およびRF入力の P1dBと温度



### チャネル分離とRF周波数



## ピン機能

**RFA/RFB (ピン1/ピン4)**：それぞれミキサAおよびBのシングルエンドRF入力。これらのピンは、グランドに対して小さいDC抵抗を持つ、内蔵RFトランスの1次側に内部で接続されています。**RF信号源にDC電圧が存在する場合は、直列のDCブロッキング・コンデンサを使用する必要があります。**RF入力は、ミキサがイネーブルされている限り、1.4GHz～3.3GHzの範囲で50Ωにインピーダンスが整合しています。最小300MHzまでの動作または最大4GHzまでの動作は、外部整合により可能です。

**GND (ピン2、3、10、露出パッドのピン17)**：グランド。これらのピンはプリント回路基板のRFグランド・プレーンに半田付けする必要があります。パッケージの露出した金属パッドにより、グランドへの電気的接触とプリント回路基板への十分な熱的接触の両方が実現されます。

**LO (ピン11)**：シングルエンドのローカル発振器入力。このピンは、グランドに対して小さいDC抵抗を持つ、内蔵トランスの1次側に内部で接続されています。**内蔵のトランスが損傷しないように、直列のDCブロッキング・コンデンサを使用する必要があります。**この入力は、一方または両方のミキサがディスエーブルされている場合でも1GHz～3.5GHzで50Ωのインピーダンスに整合します。最小350MHzまでの動作または最大4500MHzまでの動作は、外部整合により可能です。

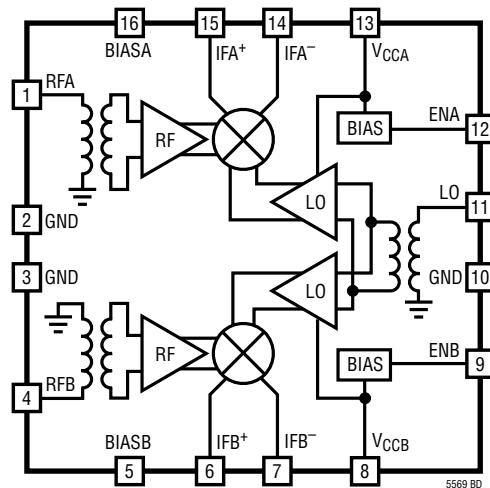
**ENA/ENB (ピン12/ピン9)**：それぞれミキサAおよびBのイネーブル・ピン。入力電圧が2.5Vより大きいとき、ミキサはイネーブルされています。入力電圧が0.3Vより小さいとき、ミキサはディスエーブルされます。標準の入力電流は30μA未満です。これらのピンにはプルダウン抵抗が内蔵されています。

**VCCA/VCCB (ピン13/ピン8)**：それぞれミキサAおよびBの電源ピン。これらのピンは3.3Vの安定化電源に接続し、ピンの近くにバイパス・コンデンサを配置する必要があります。標準のDC消費電流は、それぞれ34mAです。

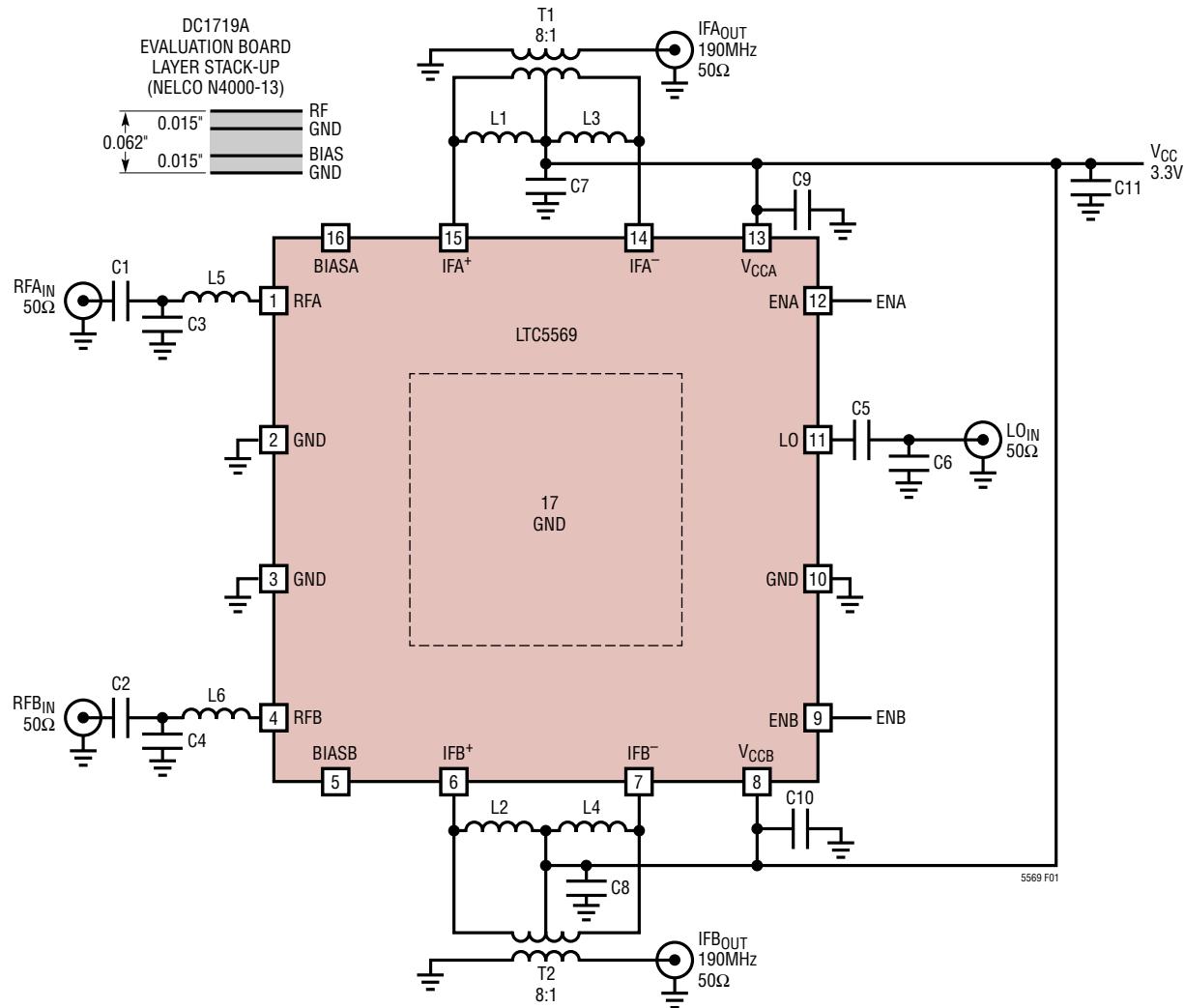
**IFA<sup>+</sup>/IFA<sup>-</sup> (ピン15/ピン14)、IFB<sup>+</sup>/IFB<sup>-</sup> (ピン6/ピン7)**：それぞれミキサAおよびBのオープン・コレクタ差動IF出力。これらのピンは、インピーダンスの整合したインダクタまたはトランスのセンタータップを介してV<sub>CC</sub>電源に接続する必要があります。各ピンに流れる標準のDC消費電流は28mAです。

**BIASA/BIASB (ピン16/ピン5)**：これらのピンでは、それぞれミキサAおよびBのミキサDC消費電流を調整できます。標準の開放回路DC電圧は2.2Vです。最適性能を得るには、これらのピンを開放回路のままにしておきます。

## ブロック図



## テスト回路



アプリケーション		RF整合			LO整合	
RF(MHz)	LO	C1、C2	C3、C4	L5、L6	C5	C6
300～400	HS	120pF	18pF	3.3nH	1nF	10pF
400～500	HS	120pF	12pF	2nH	27pF	6.8pF
700～1000	HS	68pF	4.7pF	—	6.8pF	2.2pF
1400～3000	LS、HS	2.7pF	—	—	3.9pF	—
3000～4000	LS	3.9pF	0.7pF	—	3.9pF	0.3pF

LS = ローサイド、HS = ハイサイド

REF DES	VALUE	SIZE	VENDOR	REF DES	VALUE	SIZE	VENDOR
C1、C2	表を参照	0402	AVX	C11	2.2μF	0603	AVX
C3、C4	表を参照	0402	AVX	T1、T2	8:1	—	Mini-Circuits TC8-1-10LN+
C5	表を参照	0402	AVX	L1～L4	180nH	0603	Coilcraft 0603HP
C6	表を参照	0402	AVX	L5、L6	表を参照	0402	Coilcraft 0402HP
C7～C10	10nF	0402	AVX				

図1. ダウンミキサの標準的テスト回路(190MHzバンドパスIF整合)

## アプリケーション情報

### はじめに

LTC5569は2つの同一な対称の二重平衡アクティブ・ミキサで、共通のLO入力、個別のRF入力、および個別のIF出力を備えています。各ピンの説明については、「ピン機能」と「ブロック図」のセクションを参照してください。データシートに規定されている性能を実現するのに必要な全ての外付け部品を示すテスト回路図を図1に示します。いくつかの追加部品を使用することにより、DC消費電流または周波数応答を変更することができます。これについては以降のセクションで説明します。

LO入力とRF入力はシングルエンドです。IF出力は差動です。ローサイドまたはハイサイドのLOインジェクションを使うことができます。図1に示すテスト回路では、バンドパスIF出力整合と8:1のIFトランスを使用して、50ΩシングルエンドIF出力を実現しています。評価用ボードのレイアウトを図2に示します。

### RF入力

Aチャネルのミキサの簡略回路図を図3に示します。Bチャネルは同一であり、分かりやすくするため示していません。図に示すように、内蔵RFトランスの1次巻線の一方の端子はピン1に接続されていますが、他方の端子は内部でDC接地されています。このため、RF信号源にDC電圧が存在する場合は、直列のDCブロッキング・コンデンサ(C1)が必要です。1次巻線のDC抵抗は約4Ωです。RFトランスの2次巻線は内部でRFバッファ・アンプに接続されています。

RF入力は1400MHz～3300MHzまで50Ωに整合しており、各入力には2.7pFの直列コンデンサが1つあります。この周波数範囲の外側(上下)にRF周波数を整合させることは、図3に示すようにシャント・コンデンサC3を追加すれば容易に達成されます。500MHzより低いRF周波数の場合は、直列イン

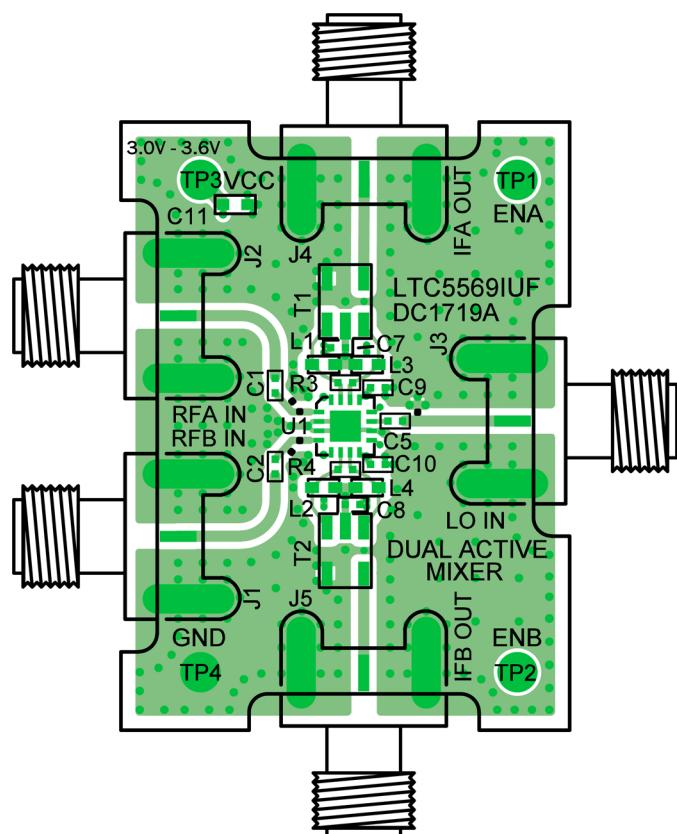


図2. 評価用ボードのレイアウト

## アプリケーション情報

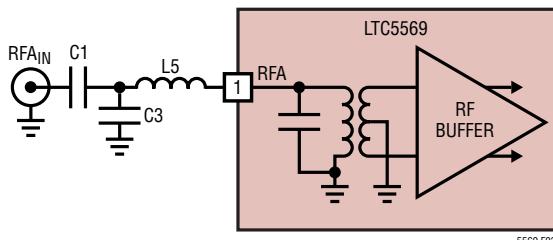


図3. RF入力回路

ダクタL5も必要です。評価用ボードには直列インダクタのパッドは含まれていないので、 $50\Omega$ のRF入力トレースを切断してインダクタを直列に取り付ける必要があります。各アプリケーションのRF入力整合素子の値を図1の表に示します。測定されたRF入力のリターン損失を図4に示します。RF入力インピーダンスおよび入力反射係数と周波数の関係を表1に示します。

表1. RF入力のインピーダンスとS11  
(ピン1、外部整合なし、ミキサはイネーブル状態)

周波数 (MHz)	入力 インピーダンス	S11	
		振幅	位相
350	$9.0 + j11.9$	0.71	152.5
450	$11.0 + j13.8$	0.66	147.7
575	$13.1 + j15.7$	0.62	143.0
700	$15.2 + j17.3$	0.58	138.6
900	$18.1 + j20.0$	0.53	131.6
1100	$21.3 + j22.4$	0.49	124.6
1400	$27.0 + j25.3$	0.42	114.1
1700	$33.4 + j26.8$	0.36	103.9
1950	$39.1 + j25.6$	0.30	97.1
2200	$43.4 + j21.5$	0.23	94.2
2450	$44.3 + j15.9$	0.18	100.2
2700	$40.8 + j9.9$	0.15	126.5
3000	$33.1 + j6.4$	0.22	154.7
3300	$24.3 + j6.8$	0.36	159.9
3600	$17.6 + j9.6$	0.49	155.4
3900	$12.9 + j12.7$	0.61	149.6

## LO入力

LO入力と外付け部品の簡略回路図を図5に示します。RF入力と同様、内蔵LOトランジスタの1次巻線は内部でDC接地されているので、外付けのDCブロッキング・コンデンサが必要です。コンデンサC5は必要なDCブロッキング機能を提供し、1GHz～3.5GHzの周波数範囲にわたってLO入力の整合を最適化します。リミット・アンプは±5dBの入力電力範囲で優

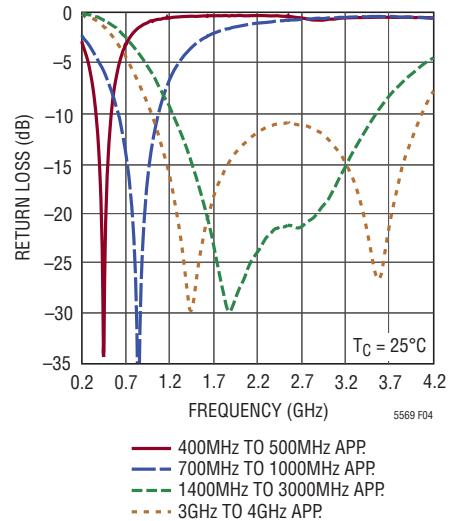


図4. RF入力のリターン損失

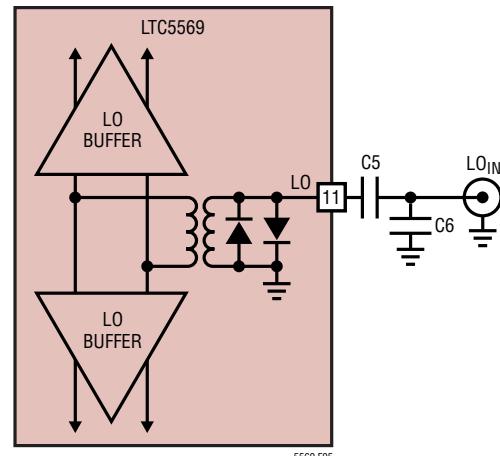


図5. LO入力回路

れた性能を発揮しますが、公称LO入力レベルは0dBmです。LOの入力電力が+6dBmより大きいと内部ESDダイオードが導通することがあります。

1GHzより低い周波数に対するLO入力の整合を最適化するには、C5の値を大きくして、シャント・コンデンサC6を追加します。C5およびC6の値とLO周波数範囲の要約を表2に示します。測定されたLO入力のリターン損失を図6に示します。最後に、LO入力インピーダンスおよび入力反射係数と周波数の関係を表3に示します。

## アプリケーション情報

表2. LO入力の整合値とLO周波数範囲

周波数 (MHz)	C5 (pF)	C6 (pF)
350～430	390	22
480～630	68	12
576～722	27	6.8
720～980	15	4.7
814～1155	6.8	2.2
1000～3500	3.9	—
2200～4000	3.9	0.3

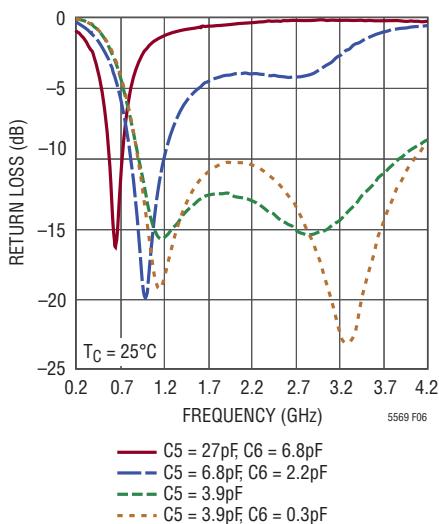


図6. LO入力のリターン損失

LOバッファは、ミキサの一方または両方がディスエーブルされたときに、LO入力インピーダンスが大幅に変化しないように設計されています。この機能が必要とするのは、電源電圧を両方のミキサに印加しておくことだけです。この機能の実際の性能を図7に示します。この図では、両方のミキサをイネーブルした状態、一方のミキサをイネーブルした状態、両方のミキサをディスエーブルした状態、という3つの動作状態についてLO入力のリターン損失と周波数を示しています。図に示すように、LO入力のリターン損失は、3つの動作状態全てに対して1000MHz～3500MHzの周波数範囲にわたって12dBより優れています。

表3. LO入力のインピーダンスとS11 (ピン11、外部整合なし、両方のミキサがイネーブル状態)

周波数 (MHz)	入力インピーダンス	S11	
		振幅	位相
350	$5.5 + j15.1$	0.82	146.1
400	$6.0 + j17.3$	0.81	141.3
450	$6.9 + j19.5$	0.79	136.7
500	$8.0 + j21.8$	0.77	131.9
600	$10.3 + j26.5$	0.73	122.6
800	$17.6 + j35.7$	0.63	104.5
1000	$29.5 + j43.6$	0.53	86.5
1500	$70.8 + j28.3$	0.28	40.5
2000	$60.1 - j4.2$	0.10	-20.2
2500	$41.8 - j3.2$	0.10	-156.6
3000	$33.1 + j7.4$	0.22	151.3
3500	$29.8 + j19.2$	0.34	122.9
4000	$29.5 + j29.9$	0.43	103.7
4500	$32.0 + j37.6$	0.46	90.9

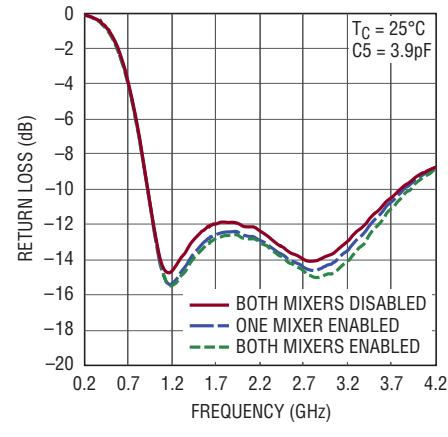


図7. 3つの動作状態に対するLO入力のリターン損失

## IF出力

AチャネルのIF出力の簡略回路図と外付けの整合部品を図8に示します。Bチャネルは同一であり、分かりやすくするために示していません。図に示すように、出力は差動オープン・コレクタです。各IF出力ピンは電源電圧(V<sub>CC</sub>)でバイアスする必要があります。

## アプリケーション情報

あります。電源電圧は、図8に示すように外付けの整合インダクタ(L1およびL3)を介して印加されます。あるいは、IF出力をIFトランスのセンタータップを介してバイアスすることもできます。デバイスの各IF出力ピンには約28mAのDC消費電流(ミキサ当たり合計56mA)が流れます。

差動IF出力インピーダンスは並列RC回路としてモデル化できます。これらのRC値とIF周波数を表4に示します。このデータは(外付け部品のない状態での)パッケージのピンを基準にしており、デバイスおよびパッケージの寄生要素の影響が含まれています。L1およびL3の値は、目的のIF中心周波数での内部容量( $C_{IF}$ )と共振するように、次式を使用して計算されます。

$$L1, L3 = \frac{1}{(2 \cdot \pi \cdot f_{IF})^2 \cdot 2 \cdot C_{IF}}$$

130MHzより低いIF周波数の場合はIF出力容量が小さいため、整合インダクタは必要ありません。評価用ボードでは、トランスのセンタータップが整合インダクタのセンター・ノードに接続されているので、回路を整合インダクタなしで使用できます。この場合の測定されたIF出力のリターン損失を図9に示します。

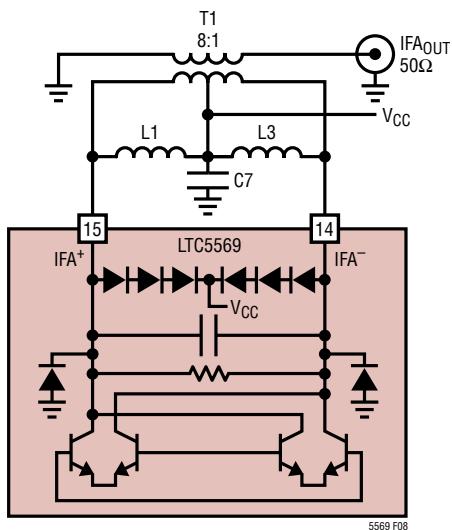


図8. バンドパス整合および8:1のトランスを使用したIF出力回路

図1に示す標準のダウンミキサ・テスト回路で使用される最適なIF整合インダクタの値とIF中心周波数の要約を表4に示します。表に示すインダクタ値は、8:1のトランスが持つ追加の容量のため、理想計算値より小さくなります。8:1のトランスを取り除いた差動IF出力アプリケーションでは、理想計算値を使用してください。測定されたIF出力のリターン損失を図9に示します。

表4. IF出力インピーダンスおよびバンドパス整合素子の値とIF周波数

IF周波数 (MHz)	差動IF出力インピーダンス ( $R_{IF}  C_{IF}$ )	バンドパス整合	
		L1, L3 (A)	L2, L4 (B)
50	540Ω  1.3pF	開放	
140	532Ω  1.3pF	330nH	
190	530Ω  1.3pF	180nH	
240	525Ω  1.3pF	110nH	
300	519Ω  1.3pF	72nH	
380	511Ω  1.3pF	43nH	
456	502Ω  1.3pF	30nH	
580	490Ω  1.33pF		
810	477Ω  1.35pF		
1000	450Ω  1.4pF		

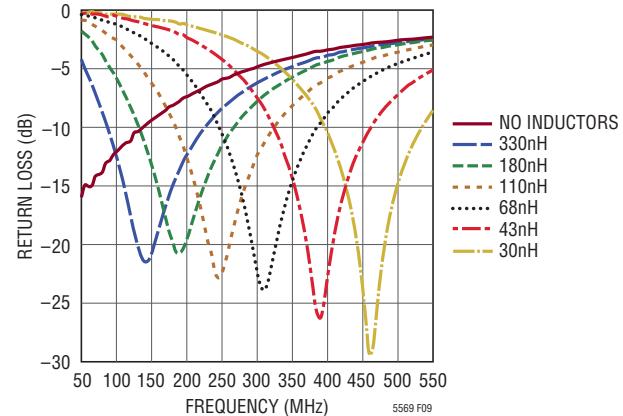


図9. IF出力のリターン損失 - 8:1のトランスを使用したバンドパス整合

## アプリケーション情報

### 負荷抵抗および4:1のトランスを使用した広帯域IF

広いIF帯域幅および高い入力1dB圧縮を得るには、図10に示すように、シャント抵抗(R3)を接続してIF出力抵抗を減らします。これにより、ミキサの変換利得は低くなりますが、IIP3やノイズフィギュアは低下しません。評価用ボードには、R3(およびBチャネルのR4)のパッドが組み込まれています。低めの合計IF抵抗値に対応するため、トランスT1は8:1のインピーダンス比のものから4:1のインピーダンス比のものに変更してください。外付けの整合インダクタL1およびL3の値は、IFトランス寄生要素の差異を考慮して調整する必要があります。

負荷抵抗の3つの値について、測定された変換利得、IIP3、ノイズフィギュア、RF入力P1dB、およびIF帯域幅を表5に要約します。インダクタL1およびL3は、190MHzを中心としたIF整合を維持するため、180nH～270nHまで増加しました(8:1のトランスの方が容量が大きい)。比較のため、8:1のIFトランスを使用し、負荷抵抗がない場合の測定性能も示します。測定された変換利得およびIF出力のリターン損失とIF周波数を、それぞれの場合について図11に示します。

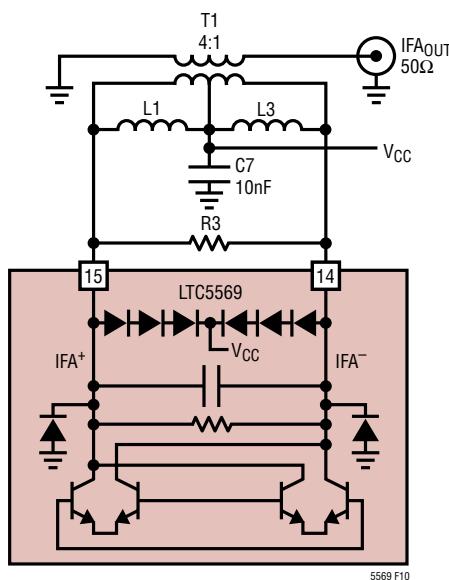


図10. 広帯域整合および4:1のトランスを使用したIF出力回路

表5. IF負荷抵抗(R3)および4:1のトランスを使用して測定された性能(RF = 1950MHz、ローサイドLO、IF = 190MHz、V<sub>CC</sub> = 3.3V、T<sub>C</sub> = 25°C)

IF XFMER	R3(Ω)	G <sub>C</sub> (dB)	IIP3(dBm)	SSB NF(dB)	入力P1dB(dBm)	0.5dB IF帯域幅(MHz)
8:1	—	2.0	26.8	11.7	10.2	-55/+85
	1210	0.9	26.8	11.7	12.8	-90/+110
4:1	604	0.0	26.8	11.7	13.0	-100/+120
	374	-1.1	26.8	11.8	13.3	-115/+120

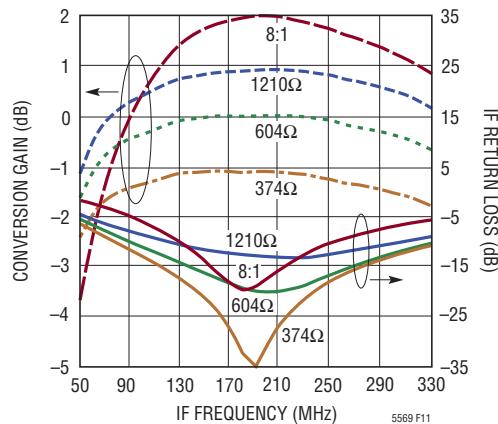


図11. 変換利得およびIF出力のリターン損失とIF周波数 — 4:1のトランスを使用した広帯域整合

### ディスクリートのIFバラン整合

狭帯域IFアプリケーションでは、図12に示すディスクリートのIFバラン回路でIFトランスを置き換えることができます(分かりやすくするため、Aチャネルのみ示します)。L3、L7、C13およびC15の値は、目的の周波数で180°の位相シフトを実現し、50Ωのシングルエンド出力を得るために、以下に示す式を使用して計算します。インダクタL1は、内部のIF容量(表4のC<sub>IF</sub>)を相殺する目的で計算します。L1およびL3は、IF出力ピンにDCバイアスを供給する役割も果たします。R5およびR7は差動出力抵抗(R<sub>S</sub>)を減らすために使用されます。この出力抵抗が増えるとIF帯域幅は広くなりますが、変換利得は低くなります。C17はDCブロッキング・コンデンサです。

## アプリケーション情報

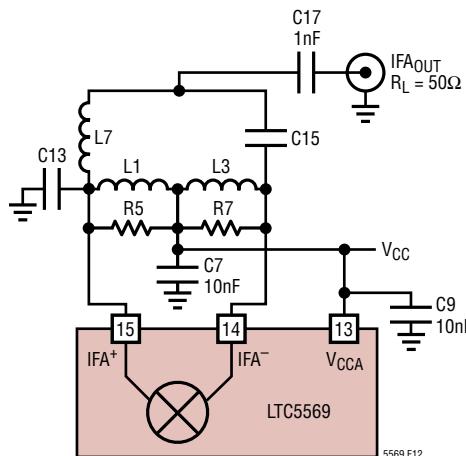


図12. ディスクリートのIFバラン整合

$$R_S = \frac{2 \cdot R_5 \cdot R_{IF}}{2 \cdot R_5 + R_{IF}} \quad (R_5 = R_7)$$

$$L_1 = \frac{1}{2 \cdot C_{IF} \cdot (\omega_{IF})^2}$$

$$L_7 = \frac{\sqrt{R_S \cdot R_L}}{\omega_{IF}}$$

$$L_3 = \frac{L_1 \cdot L_7}{L_1 + L_7}$$

$$C_{13}, C_{15} = \frac{1}{\omega_{IF} \sqrt{R_S \cdot R_L}}$$

これらの式からは妥当な出発点が得られます。通常は回路を作成してテストした後で部品の値を調整する必要があります。繰り返しなしで最終的に解決するには、前述の式で L1 および L3 の寄生要素を考慮します。特に、(製造元の Q データから算出された) L1 および L3 の実効並列抵抗により、R<sub>S</sub> の値が小さくなり、これによって L7、C13 および C15 の計算値が影響を受けます。更に、(製造元の SRF データから得られる) L1 および L3 の実効並列抵抗を考慮する必要があります。この抵抗は C<sub>IF</sub> と並列だからです。多くの場合、L7 の計算値は

目的の IF の標準値にはあてはまりません。この場合、簡単な解決方法は、L7 が標準値になるまで R5 (R7) の値を変化させ、それによって R<sub>S</sub> の値を変更することです。

5 つの一般的な IF 周波数のディスクリート IF バラン素子の値を表6に示します。測定された IF 出力のリターン損失を図13 に示します。測定された変換利得、IIP3、およびノイズフィギュアと IF 出力周波数を図14 に示します。

トランジス・ベースの IF 整合方法と比較すると、最も大きな性能の違いは、図14 に示すように IF 帯域幅が制限されることです。IF 周波数が低い場合は通過帯域の帯域幅が狭いのに対して、IF 周波数が高いと帯域幅が広くなります。

表6. ディスクリートのIFバラン素子の値( $R_L = 50\Omega$ )  
(A チャネルおよび B チャネルについて示した値)

IF(MHz)	R5, R7(A) R6, R8(B) (Ω)	L1(A) L2(B) (nH)	L3(A) L4(B) (nH)	L7(A) L8(B) (nH)	C13, C15(A) C14, C16(B) (pF)
170	475	330	91	120	7
190	750	270	82	120	6
240	332	180	56	82	5.6
300	604	110	43	72	3.9
380	475	68	30	56	3.3

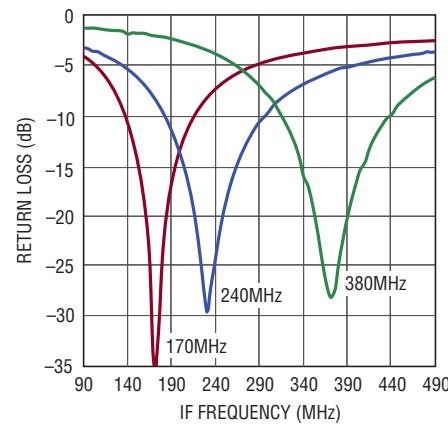


図13. ディスクリートのIFバラン整合を使用した  
IF出力のリターン損失

## アプリケーション情報

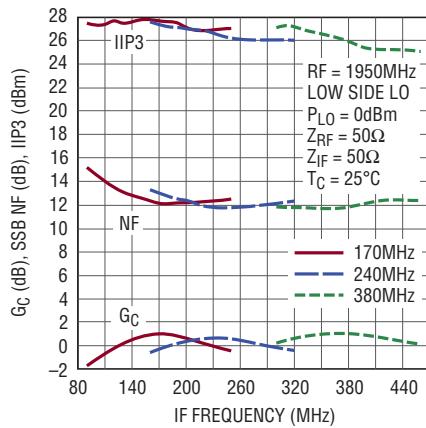


図14. 変換利得、IIP3 および SSB NF とディスクリートの IF バラン整合を使用した IF 出力の周波数

## ミキサのバイアス電流の低減

BIASAピンおよびBIASBピン(ピン16および5)を使用すると、直線性およびP1dBを犠牲にして、それぞれAチャネルおよびBチャネルのミキサ・コアのDC消費電流を減らすことができます。最高の性能を得るため、これらのピンは開放回路のままにしておきます。図15に示すように、内部バイアス回路は、ミキサ・コアごとに3mAのリファレンス電流を生成します。図15に示すように、抵抗をピン16に接続すると、リファレンス電流の一部をグランドに分流できるので、ミキサ・コアの電流が減少します。例えば、 $R1 = 1k\Omega$ にすると、ピン16から1mAが分岐して流れ出し、ミキサ・コアの電流が33%減少します。BIASAピンおよびBIASBピンでの公称の開放回路DC電圧は2.2Vです。 $R1$ のさまざまな値に対する1950MHzでのDC消費電流およびRF性能を表7に示します。

表7. 電流減少時のミキサ性能  
(RF = 1950MHz、ローサイド LO、IF = 190MHz)

R1(Ω)	I <sub>CC</sub> (mA)	G <sub>C</sub> (dB)	IIP3(dBm)	P1dB(dBm)	NF(dB)
開放	90.0	2.0	26.8	10.2	11.7
10k	85.2	1.9	25.6	10.2	11.4
1k	71.0	1.6	21.4	10.1	10.4
100	58.6	1.1	17.9	8.9	10.0

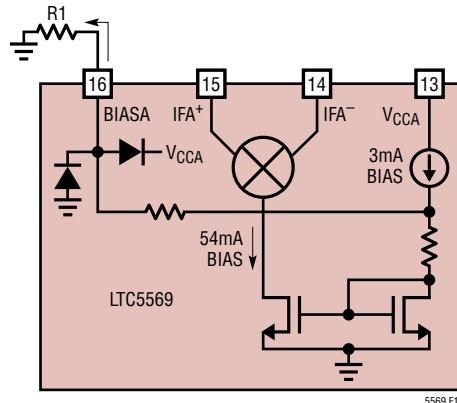


図15. BIASAのインターフェース(BIASBも同一)

## イネーブル・インターフェース

Aチャネルのイネーブル・インターフェースの簡略回路図を図16に示します。Bチャネルは同一であり、分かりやすくするために示していません。Aチャネルのミキサをイネーブルするには、ENA電圧を2.5Vより高くする必要があります。イネーブル機能が不要な場合は、このピンをVCCに直接接続してください。ENAピンの電圧は、電源電圧(VCC)を0.3Vより高く超えることのないようにしてください。万一この状況が生じると、消費電流がESDダイオードを通して供給され、デバイスを傷めるおそれがあります。

ENAピンおよびENBピンには300kΩのプルダウン抵抗が内蔵されています。したがって、使用しないミキサに対応するイネーブル・ピンをフロート状態のままにすると、そのミキサはディスエーブルされます。

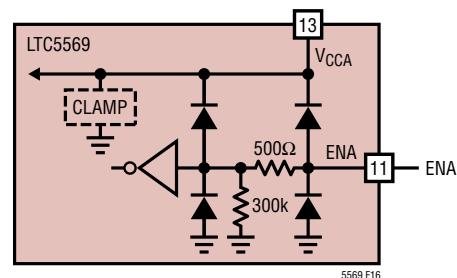


図16. イネーブル入力回路

## アプリケーション情報

### 電源電圧のランプ

電源電圧の高速ランプを行うと、V<sub>CCA</sub>ピンおよびV<sub>CCB</sub>ピンに接続されている内蔵のESDクランプ回路に電流グリッチが発生するおそれがあります。電源のインダクタンスによっては、これが4.0Vの最大定格を超える電源過渡電圧を生じる可能性があります。1msより長い電源電圧のランプ時間を推奨します。

### スプリアス出力レベル

ミキサのスプリアス出力レベルとRFおよびLOの高調波成分を表8に示します。スプリアス・レベルは、図1に示すテスト回路を使用して標準の評価用ボード上で測定しました。スプリアス周波数は次式を使用して計算できます。

$$f_{\text{SPUR}} = (M \cdot f_{\text{RF}}) - (N \cdot f_{\text{LO}})$$

表8. IF出力のスプリアス・レベル(dBm)

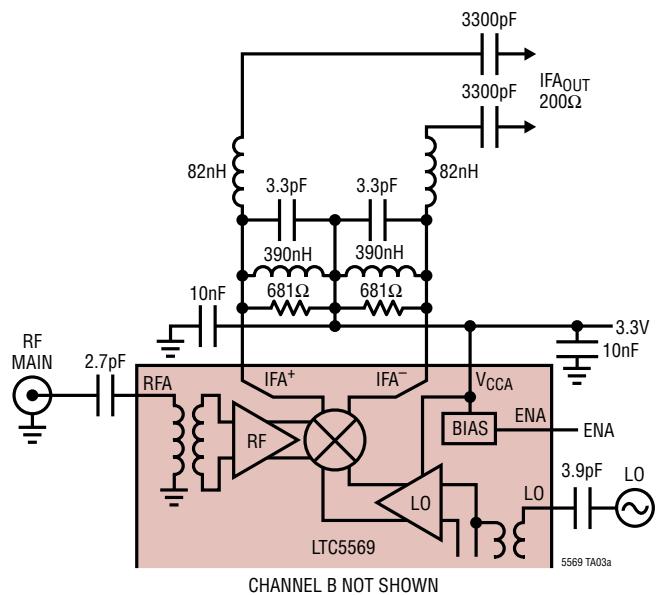
(RF = 1950MHz、P<sub>RF</sub> = -2dBm、190MHzでのP<sub>IF</sub> = 0dBm、ローサイドLO、P<sub>LO</sub> = 0dBm、V<sub>CC</sub> = 3.3V、T<sub>C</sub> = 25°C)

		N									
		0	1	2	3	4	5	6	7	8	9
M	0	-56	-24	-58	-36	-51	-44	-58	-49	-80	
	1	-32	0	-56	-57	-68	-41	-69	-52	-75	-58
	2	-59	-56	-67	-65	-76	-85	-71	-85	-80	*
	3	*	-88	-89	-74	*	*	*	*	-89	*
	4	*	*	-85	*	*	*	*	*	-85	*
	5	*	*	*	*	*	*	*	*	*	*
	6	*	*	*	*	*	*	*	*	*	*
	7				*	*				*	

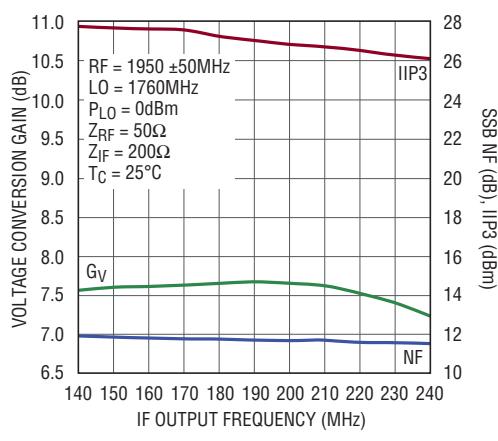
\*-90dBc未満

## 標準的応用例

200Ω差動ローパスIF出力整合  
(示されている素子の値はIFが190MHzの場合)



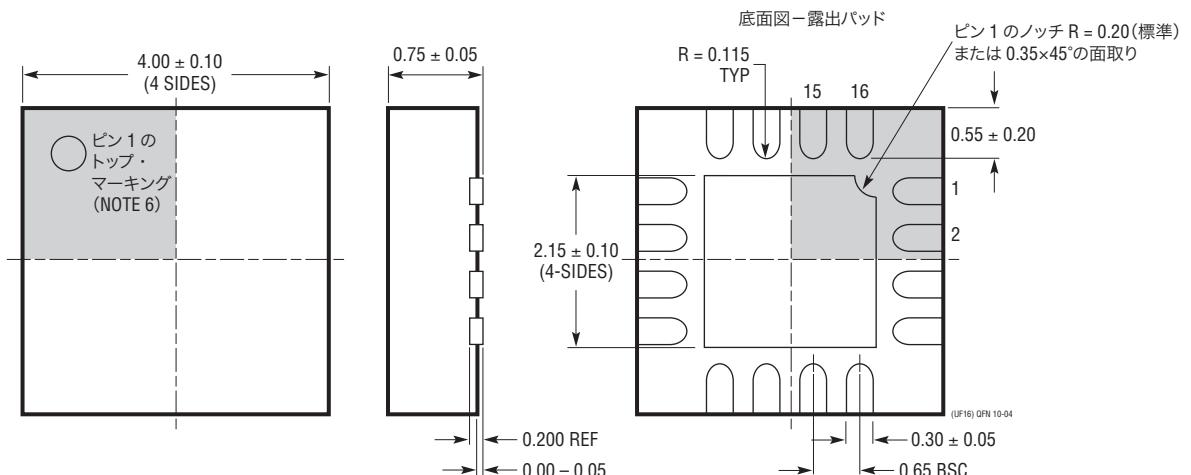
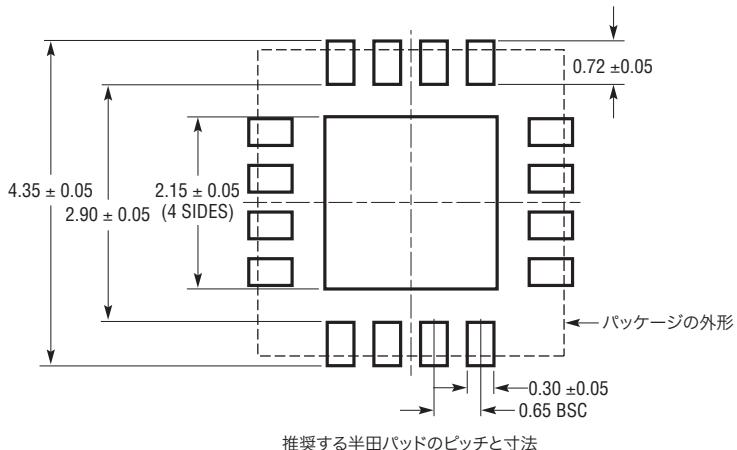
## 電圧変換利得、IIP3 および NF と IF 周波数



## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

UFパッケージ  
16ピン・プラスチック QFN(4mm×4mm)  
(Reference LTC DWG # 05-08-1692)



**NOTE-**

- NOTE.

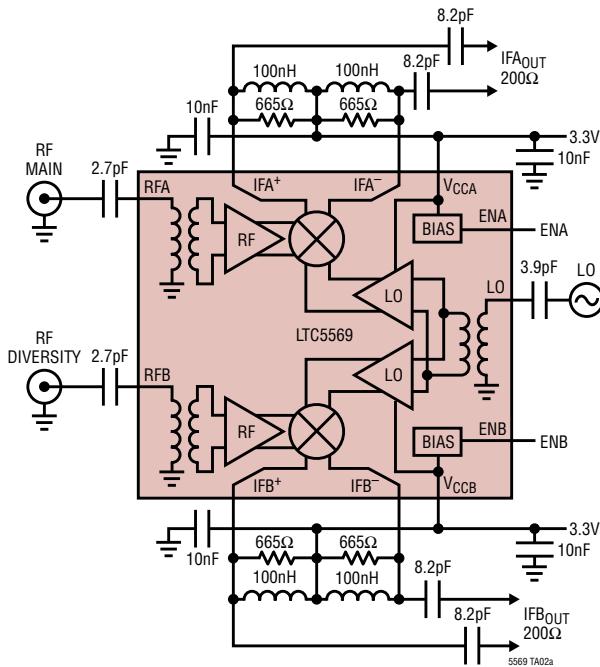
  1. 図面は JEDEC のパッケージ外形 MO-220 のバリエーション(WGGC)に適合
  2. 図は実寸とは異なる
  3. 全ての寸法はミリメートル
  4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
モールドのバリは(もしかれば)各サイドで 0.15mm を超えないこと
  5. 露出パッドは半田メッキとする
  6. 網掛けの部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

## 改訂履歴

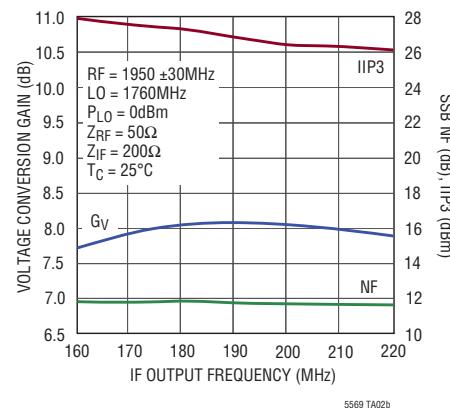
REV	日付	概要	ページ番号
A	10/11	DC電気的特性のTurn-On TimeとTurn-Off Timeの標準値を改訂	4

## 標準的応用例

200Ω差動ハイパスIF出力整合  
(示されている素子の値はIFが190MHzの場合)



電圧変換利得、IIP3 および NF と IF 周波数



## 関連製品

製品番号	説明	注釈
<b>インフラストラクチャ</b>		
LTC559x	600MHz～4.5GHzデュアル・ダウンコンバーティング・ミキサ・アミリ	利得:8.5dB、IIP3:26.5dBm、NF:9.9dB、3.3V/380mA電源
LT®5527	400MHz～3.7GHzの5Vダウンコンバーティング・ミキサ	利得:2.3dB、IIP3:1900MHzで23.5dBm、NF:1900MHzで12.5dB、5V/78mA電源
LT5557	400MHz～3.8GHzの3.3Vダウンコンバーティング・ミキサ	利得:2.9dB、IIP3:1950MHzで24.7dBm、NF:1950MHzで11.7dB、3.3V/82mA電源
LTC6400-X	300MHz低歪みIFアンプ/ADCドライバ	固定利得:8dB、14dB、20dB および 26dB; OIP3:300MHzで>36dBm、差動I/O
LTC6416	2GHz 16ビットADCバッファ	OIP3:300MHzまで40dBm、プログラム可能な高速リカバリ出力クランプ
LTC6412	31dBリニアアナログ制御VGA	OIP3:240MHzで35dBm、連続利得範囲:-14dB～17dB
LT5554	超低歪みIFデジタルVGA	OIP3:200MHzで48dBm、利得範囲:2dB～18dB、利得ステップ:0.125dB
LT5575	700MHz～2.7GHz I/Q復調器	IIP3:28dBm、P1dB:13dBm、I/Q振幅整合:0.03dB、位相整合:0.4°
LT5578	400MHz～2.7GHzアップコンバーティング・ミキサ	OIP3:900MHzで27dBm、1.95GHzで24.2dBm、RFトランス内蔵
LT5579	1.5GHz～3.8GHzアップコンバーティング・ミキサ	OIP3:2.14GHzで27.3dBm、NF=9.9dB、3.3V電源、シングルエンドのLOおよびRFポート
LTC5588-1	200MHz～6GHz I/Q変調器	OIP3:2.14GHzで31dBm、ノイズフロア:-160.6dBm/Hz
<b>RFパワー検出器</b>		
LT5538	40MHz～3.8GHzログ検出器	全温度範囲にわたる精度:±0.8dB、感度:-72dBm、ダイナミックレンジ:75dB
LT5581	6GHz低消費電力RMS検出器	ダイナミックレンジ:40dB、全温度範囲にわたる精度:±1dB、消費電流:1.5mA
LTC5582	40MHz～10GHz RMS検出器	全温度範囲にわたる精度:±0.5dB、直線性誤差:±0.2dB、ダイナミックレンジ:57dB
LTC5583	6GHzデュアルRMSパワー検出器	ダイナミックレンジ:最大60dB、全温度範囲にわたる精度:±0.5dB、分離:>50dB
<b>ADC</b>		
LTC2208	16ビット、130Msps ADC	ノイズフロア:78dBFS、SFDR:250MHzで>83dB
LTC2285	デュアルの14ビット、125Msps低消費電力ADC	SNR:72.4dB、SFDR:88dB、消費電力:790mW
LTC2268-14	デュアルの14ビット、125Mspsシリアル出力ADC	SNR:73.1dB、SFDR:88dB、消費電力:299mW

5569fa