

400MHz~3.8GHzの 3.3Vアクティブ・ ダウンコンバーティング・ミキサ

特長

- 広いRF周波数範囲: 400MHz~3.8GHz*
- 高い入力IP3: 900MHzで25.6dBm
1950MHzで24.7dBm
2.6GHzで23.7dBm
- 変換利得: 900MHzで3.3dB
1950MHzで2.9dB
- LOドライブ・レベル: -3dBm
- 低いLOリーク
- 低ノイズ・フィギュア: 900MHzで10.6dB
1950MHzで11.7dB
- 低消費電力: 3.3V/269mW
- 50ΩシングルエンドのRFポートとLOポート
- 非常に少ない外付け部品
- 16ピン(4mm × 4mm) QFNパッケージ

アプリケーション

- セルラー、CDMA、WCDMA、TD-SCDMAおよびUMTSのインフラストラクチャ
- WiMAX
- ワイヤレス・インフラストラクチャ受信機
- ワイヤレス・インフラストラクチャPA直線化
- 900MHz/2.4GHz/3.5GHzのWLAN

概要

LT[®]5557アクティブ・ミキサは、高直線性と広いダイナミックレンジを必要とするダウンコンバータのアプリケーション向けに最適化されています。このデバイスは二重平衡ミキサをドライブする高速差動LOバッファ・アンプを内蔵しています。RF入力とLO入力の広帯域トランスを内蔵しているため、シングルエンドの50Ωインタフェースを提供します。差動IF出力により、差動IFフィルタやアンプへ容易にインタフェース可能です。また、外部トランスを使っても、使わなくても、差動IF出力を容易に整合させてシングルエンドの50Ω負荷をドライブすることができます。

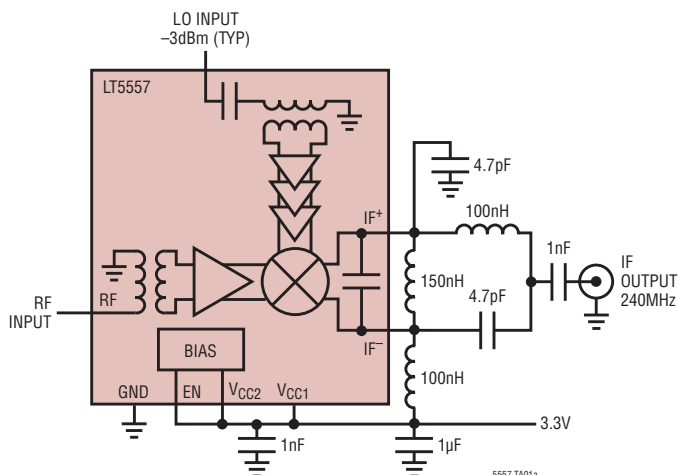
RF入力は1.6GHz~2.3GHzで50Ωに内部で整合しており、LO入力は1GHz~5GHzで50Ωに内部で整合しています。両ポートの周波数範囲は簡単な外部整合を使って容易に拡張されます。IF出力は600MHzまでのIF周波数で部分的に整合しており、使用可能です。

LT5557は高度に集積化されているので、ソリューション全体のコスト、ボード・スペースおよびシステム・レベルのばらつきが最小に抑えられます。

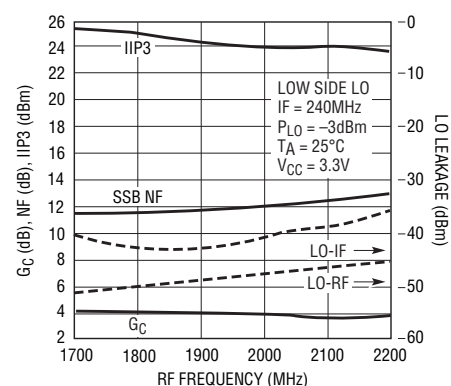
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。*性能を下げれば、さらに広い周波数での動作が可能です。詳細とサポートについては弊社にお問い合わせください。

標準的応用例

マルチキャリアのワイヤレス・インフラストラクチャ用の
高信号レベル・ダウンミキサ



変換利得、IIP3、SSB NFおよび
LOリークとRF周波数



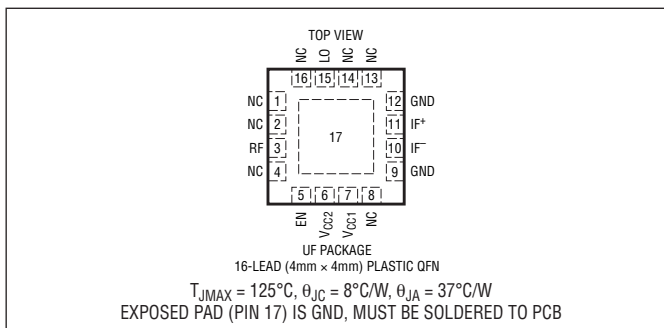
LT5557

絶対最大定格

(Note 1)

電源電圧 (V_{CC1} 、 V_{CC2} 、 IF^+ 、 IF^-)	4V
イネーブル電圧	-0.3V~($V_{CC}+0.3V$)
LO入力電力(380MHz~4.2GHz)	+10dBm
LO入力のDC電圧	-1V~($V_{CC}+1V$)
RF入力電力(400MHz~3.8GHz)	+15dBm
連続RF入力電力(400MHz~3.8GHz)	+12dBm
RF入力のDC電圧	$\pm 0.1V$
動作温度範囲	-40°C~85°C
保存温度範囲	-65°C~125°C
接合部温度(T_J)	125°C

ピン配置



注意: このデバイスは静電気放電(ESD)に敏感です。LT5557を取り扱うときは適切なESD対策をとることが非常に重要です。

発注情報

鉛フリー仕様	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC4221IGN#PBF	LTC4221IGN#TRPBF	42211	16-Lead Plastic SSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/>をご覧ください。

DC電気的特性

注記がない限り、 $V_{CC} = 3.3V$ 、 $EN = "H"$ 、 $T_A = 25^\circ C$ 。図1に示されているテスト回路。(Note 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Power Supply Requirements (V_{CC})					
Supply Voltage		2.9	3.3	3.9	V
Supply Current	V_{CC1} (Pin 7)		25.1		mA
	V_{CC2} (Pin 6)		3.3		mA
	$IF^+ + IF^-$ (Pin 11 + Pin 10)		53.2	60	mA
	Total Supply Current		81.6	92	mA
Enable (EN) Low = Off, High = On					
Shutdown Current	$EN = Low$			100	μA
Input High Voltage (On)		2.7			V
Input Low Voltage (Off)				0.3	V
EN Pin Input Current	$EN = 3.3V DC$		53	90	μA
Turn-ON Time			1.6		μs
Turn-OFF Time			1.6		μs

AC電気的特性 図1に示されているテスト回路。(Note 2, 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RF Input Frequency Range	No External Matching (Midband)		1600 to 2300		MHz
	With External Matching (Low Band or High Band)	400		3800	MHz
LO Input Frequency Range	No External Matching		1000 to 4200		MHz
	With External Matching	380			MHz
IF Output Frequency Range	Requires Appropriate IF Matching		0.1 to 600		MHz
RF Input Return Loss	$Z_0 = 50\Omega$, 1600MHz to 2300MHz (No External Matching)		>12		dB

5557c

AC電气的特性 図1に示されているテスト回路。(Note 2, 3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
LO Input Return Loss	$Z_0 = 50\Omega$, 1000MHz to 5000MHz (No External Matching)		>10		dB
IF Output Impedance	Differential at 240MHz		529 Ω 2.6pF		R C
LO Input Power	1200MHz to 4200MHz 380MHz to 1200MHz	-8 -5	-3 0	2 5	dBm dBm

標準的ダウンミキサのアプリケーション: 注記がない限り、 $V_{CC} = 3.3V$ 、 $EN = "H"$ 、 $T_A = 25^\circ C$ 、 $P_{RF} = -6dBm$ (2トーンIIP3テストの場合 $-6dBm$ /tone、 $\Delta f = 1MHz$)、 $f_{LO} = f_{RF} - f_{IF}$ 、 $P_{LO} = -3dBm$ (450MHzと900MHzのテストの場合0dBm)、240MHzで測定されたIF出力。図1に示されているテスト回路。(Note 2, 3, 4)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Conversion Gain	RF = 450MHz, IF = 70MHz, High Side LO		2.9		dB
	RF = 900MHz, IF = 140MHz		3.3		dB
	RF = 1750MHz		3.0		dB
	RF = 1950MHz		2.9		dB
	RF = 2150MHz		2.9		dB
	RF = 2600MHz, IF = 360MHz		2.5		dB
	RF = 3600MHz, IF = 450MHz		1.7		dB
Conversion Gain vs Temperature	$T_A = -40^\circ C$ to $85^\circ C$, RF = 1950MHz		-0.0217		dB/°C
Input 3rd Order Intercept	RF = 450MHz, IF = 70MHz, High Side LO		24.1		dBm
	RF = 900MHz, IF = 140MHz		25.6		dBm
	RF = 1750MHz		25.5		dBm
	RF = 1950MHz		24.7		dBm
	RF = 2150MHz		24.3		dBm
	RF = 2600MHz, IF = 360MHz		23.7		dBm
	RF = 3600MHz, IF = 450MHz		23.5		dBm
Single-Sideband Noise Figure	RF = 450MHz, IF = 70MHz, High Side LO		12.7		dB
	RF = 900MHz, IF = 140MHz		10.6		dB
	RF = 1750MHz		11.3		dB
	RF = 1950MHz		11.7		dB
	RF = 2150MHz		12.8		dB
	RF = 2600MHz, IF = 360MHz		13.2		dB
	RF = 3600MHz, IF = 450MHz		15.4		dB
LO to RF Leakage	$f_{LO} = 380MHz$ to $1600MHz$		≤ -50		dBm
	$f_{LO} = 1600MHz$ to $4000MHz$		≤ -45		dBm
LO to IF Leakage	$f_{LO} = 380MHz$ to $2200MHz$		≤ -42		dBm
	$f_{LO} = 2200MHz$ to $4000MHz$		≤ -38		dBm
RF to LO Isolation	$f_{RF} = 400MHz$ to $1700MHz$		>50		dB
	$f_{RF} = 1700MHz$ to $3800MHz$		>42		dB
RF to IF Isolation	$f_{RF} = 400MHz$ to $2300MHz$		>41		dB
	$f_{RF} = 2300MHz$ to $3800MHz$		>37		dB
2RF-2LO Output Spurious Product ($f_{RF} = f_{LO} + f_{IF}/2$)	900MHz: $f_{RF} = 830MHz$ at $-6dBm$, $f_{IF} = 140MHz$		-61		dBc
	1950MHz: $f_{RF} = 1830MHz$ at $-6dBm$, $f_{IF} = 240MHz$		-53		dBc
3RF-3LO Output Spurious Product ($f_{RF} = f_{LO} + f_{IF}/3$)	900MHz: $f_{RF} = 806.67MHz$ at $-6dBm$, $f_{IF} = 140MHz$		-83		dBc
	1950MHz: $f_{RF} = 1790MHz$ at $-6dBm$, $f_{IF} = 240MHz$		-70		dBc
Input 1dB Compression	RF = 450MHz, IF = 70MHz, High Side LO		10.0		dBm
	RF = 900MHz, IF = 140MHz		8.8		dBm
	RF = 1950MHz		8.8		dBm
	RF = 2600MHz, IF = 360MHz		8.6		dBm
	RF = 3600MHz, IF = 450MHz		9.1		dBm

Note 1: 絶対最大定格に記載された値を超すストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 450MHzと900MHzの性能はLOとRFの外部整合を使って測定される。2600MHzと3600MHzの性能はRFの外部整合を使って測定される。図1と「アプリケーション情報」を参照。

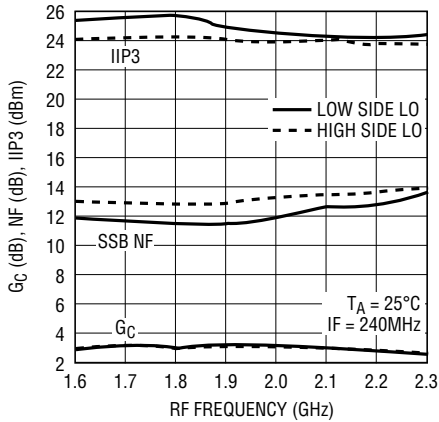
Note 3: LT5557は、 $-40^\circ C \sim 85^\circ C$ の動作温度範囲で動作することが保証されている。

Note 4: SSBノイズ・フィギュアは、RF入力に小信号雑音源とバンドパス・フィルタを使い、他のRF信号を与えずに測定される。

標準的性能特性

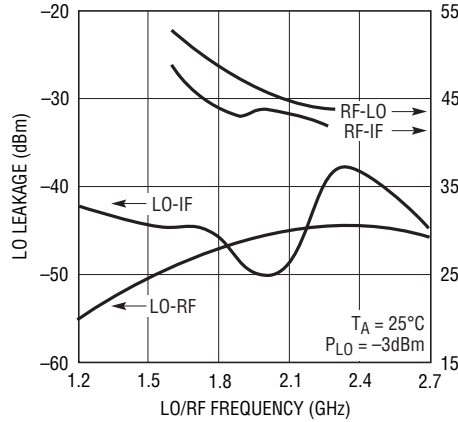
$V_{CC} = 3.3V$ 、図1に示されているテスト回路。注記がない限り、ミッドバンド(外部RF/LO整合なし)240MHz IF出力、 $P_{RF} = -6dBm$ (2トーンIIP3テストで $-6dBm/tones$ 、 $\Delta f = 1MHz$)、 $P_{LO} = -3dBm$ 。

変換利得、IIP3およびNFとRF周波数



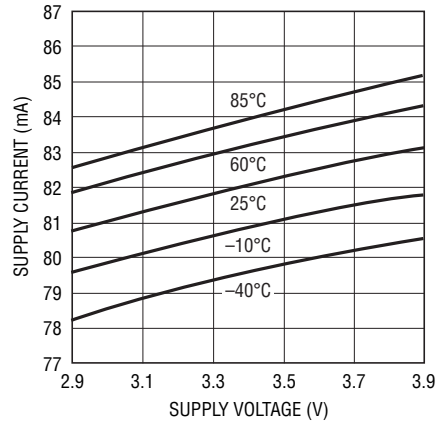
5557 G01

LOリークおよびRF絶縁とLOおよびRFの周波数



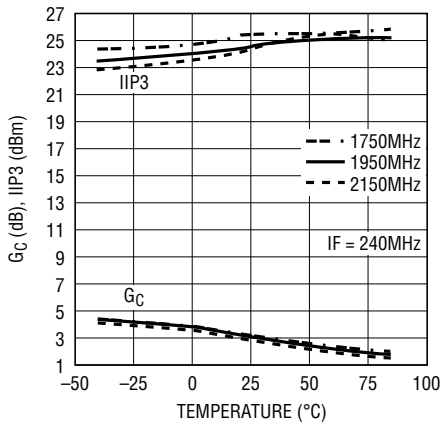
5557 G02

電源電流と電源電圧



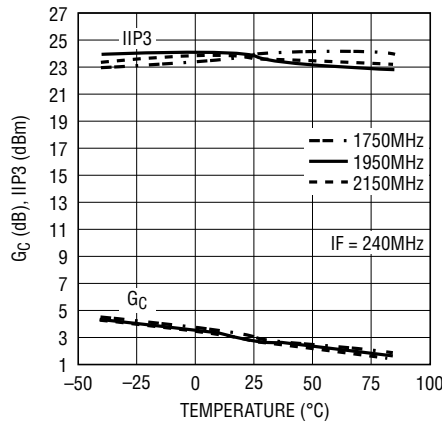
5557 G03

変換利得およびIIP3と温度(ローサイドLO)



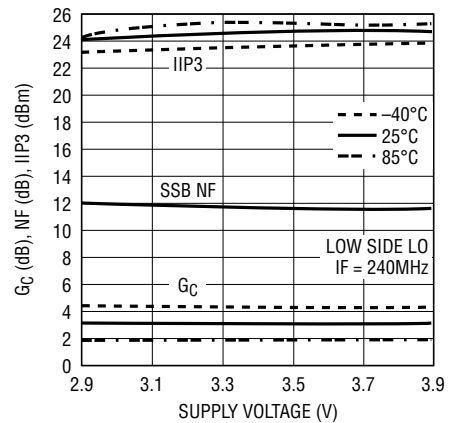
5557 G04

変換利得およびIIP3と温度(ハイサイドLO)



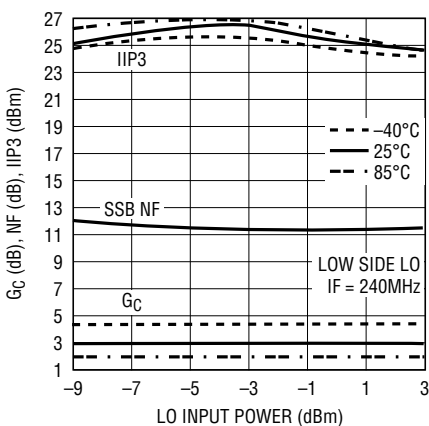
5557 G05

1950MHz変換利得、IIP3およびNFと電源電圧



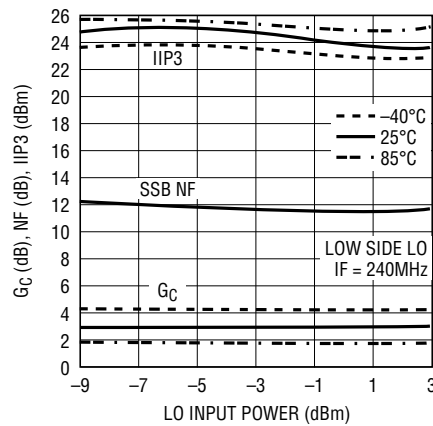
5557 G06

1750MHz変換利得、IIP3およびNFとLO電力



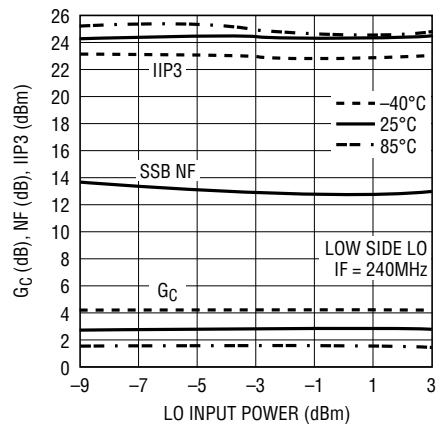
5557 G07

1950MHz変換利得、IIP3およびNFとLO電力



5557 G08

2150MHz変換利得、IIP3およびNFとLO電力

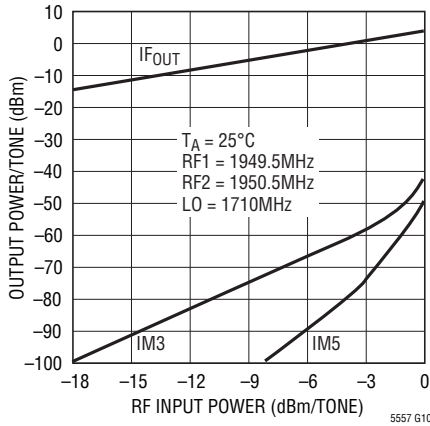


5557 G09

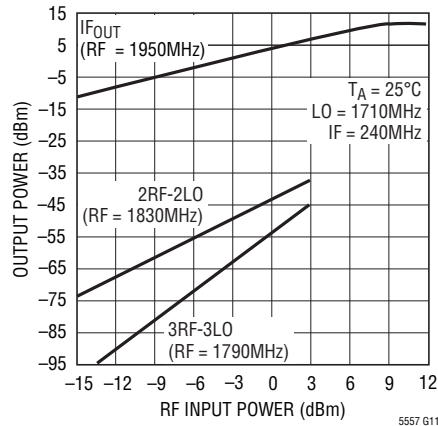
標準的性能特性

V_{CC} = 3.3V、図1に示されているテスト回路。注記がない限り、ミッドバンド(外部RF/LO整合なし)240MHz IF出力、P_{RF} = -6dBm(2トーンIIP3テストで-6dBm/tone、Δf = 1MHz)、P_{LO} = -3dBm。

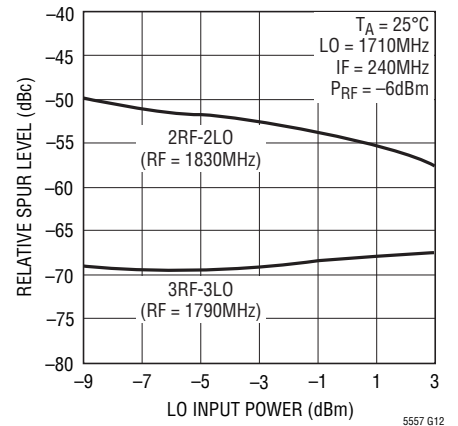
IF出力電力、IM3およびIM5とRF入力電力(2つの入力トーン)



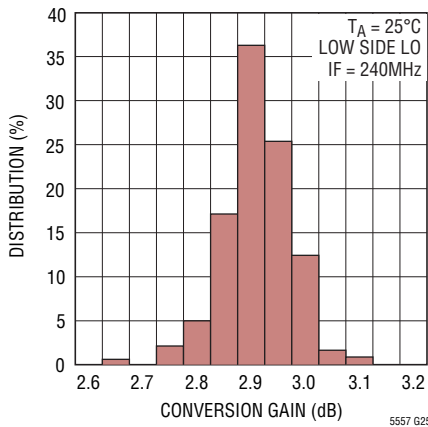
IFOUT、2×2および3×3のスパークとRF入力電力(シングル・トーン)



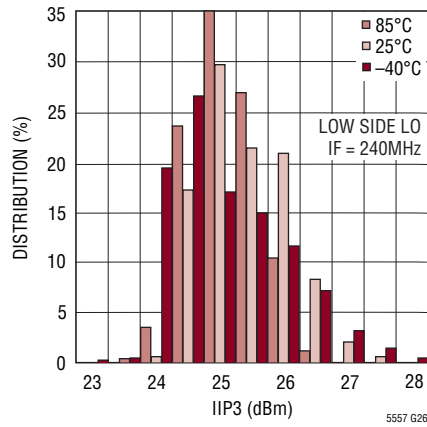
2×2および3×3のスパークとLO電力(シングル・トーン)



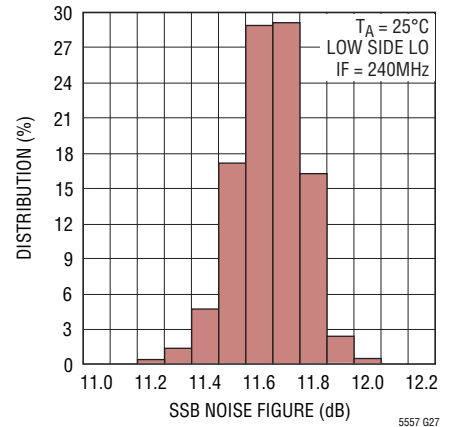
1950MHzでの変換利得の分布



1950MHzでのIIP3の分布

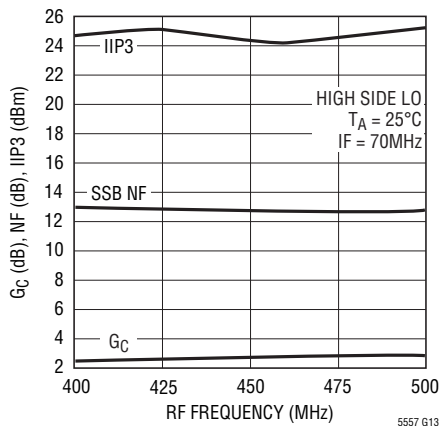


1950MHzでのSSBノイズ・フィギュアの分布

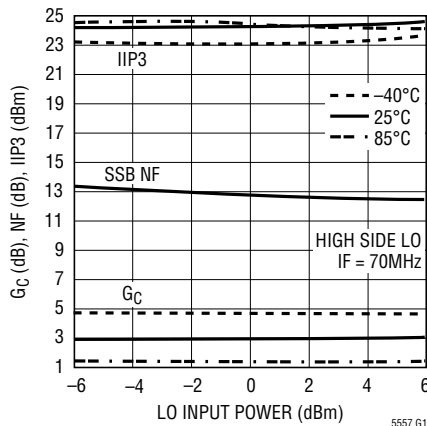


注記がない限り、450MHzアプリケーション(外部RF/LO整合付き)70MHz IF出力、P_{RF} = -6dBm(2トーンIIP3テストで-6dBm/tone、Δf = 1MHz)、0dBmでハイサイドLO。

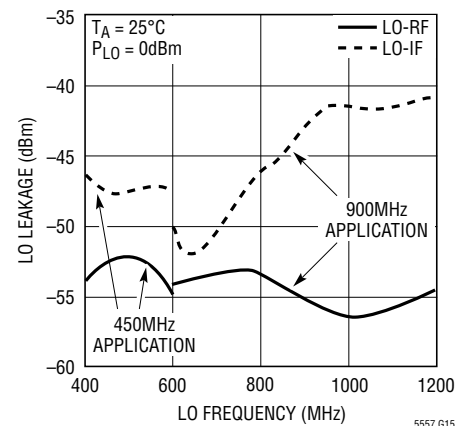
変換利得、IIP3およびNFとRF周波数



450MHz変換利得、IIP3およびNFとLO電力



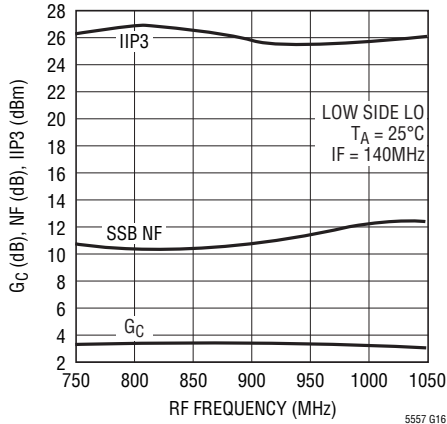
LOリークとLO周波数 450MHzと900MHzのアプリケーション



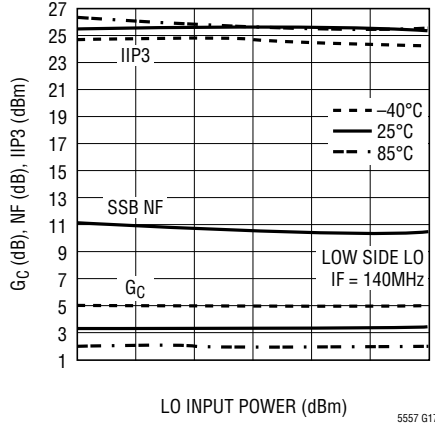
標準的性能特性

$V_{CC} = 3.3V$ 。図1に示されているテスト回路。注記がない限り、900MHzアプリケーション（外部RF/LO整合付き）、140MHz IF出力、 $P_{RF} = -6dBm$ （2トーンIIP3テストで $-6dBm/tones$ 、 $\Delta f = 1MHz$ ）、0dBmでローサイドLO。

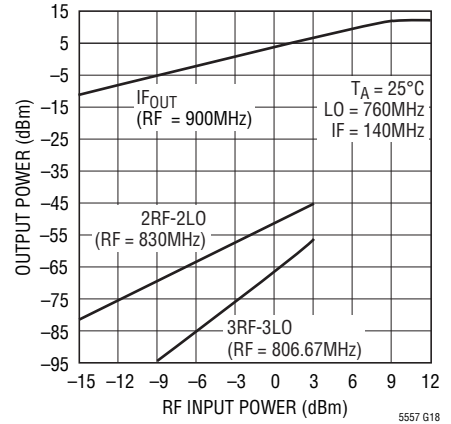
変換利得、IIP3およびNFとRF周波数



900MHz変換利得、IIP3およびNFとLO電力

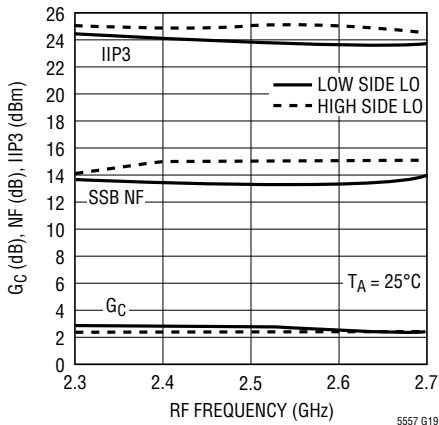


IFOUT、2×2および3×3のスパークとRF入力電力（シングル・トーン）

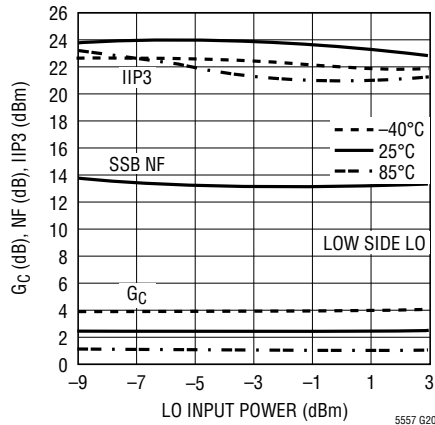


注記がない限り、2.3~2.7GHzアプリケーション（外部RF整合あり）、360MHz IF出力、 $P_{RF} = -6dBm$ （2トーンIIP3テストで $-6dBm/tones$ 、 $\Delta f = 1MHz$ ）、 $P_{LO} = -3dBm$ 。

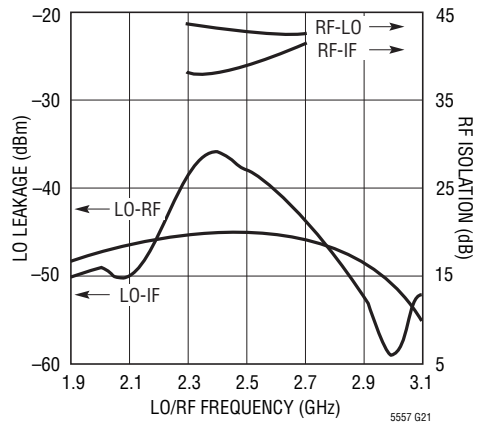
変換利得、IIP3およびSSB NFとRF周波数



2.6GHz変換利得、IIP3およびNFとLO電力

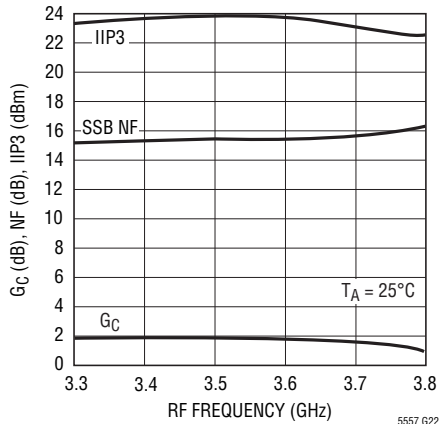


LOリークおよびRF絶縁とLOおよびRFの周波数

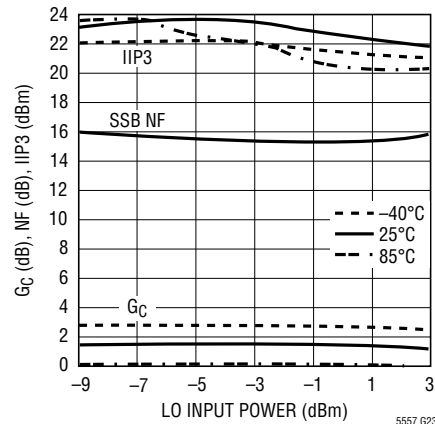


注記がない限り、3.3~3.8GHzアプリケーション（外部RF整合あり）、450MHz IF出力、 $P_{RF} = -6dBm$ （2トーンIIP3テストで $-6dBm/tones$ 、 $\Delta f = 1MHz$ ）、 $-3dBm$ のローサイドLO。

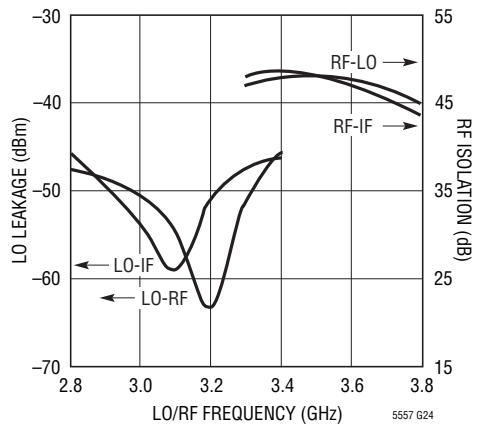
変換利得、IIP3およびSSB NFとRF周波数



3.6GHz変換利得、IIP3およびSSB NFとLO電力



LOリークおよびRF絶縁とLOおよびRFの周波数



ピン機能

NC (ピン1、2、4、8、13、14、16) : 内部で接続されていません。これらのピンは、LOとRFの間およびLOとIFの間を十分絶縁するため、回路基板上で接地します。

RF (ピン3) : RF信号のシングルエンド入力。このピンは内部でRF入力トランスの1次側に接続されており、グランドへの小さなDC抵抗があります。**RFソースがDCブロックされていない場合、直列にブロッキング・コンデンサを使う必要があります。** RF入力は1.6GHz~2.3GHzで内部整合されています。簡単な外部整合を使うと、下は400MHzまで、上は3.8GHzまで動作可能です。

EN (ピン5) : イネーブル・ピン。入力イネーブル電圧が2.7Vより高いとき、ピン6、7、10および11によって電力を供給されるミキサ回路がイネーブルされます。入力電圧が0.3Vより低いとき、すべての回路がディスエーブルされます。入力電流はEN = 3.3Vのとき標準53μAで、EN = 0Vのとき0μAです。このピンはフロート状態のままにしないでください。いかなる場合も(起動時であっても)、ENピンの電圧はV_{CC}+0.3Vを超えてはいけません。

V_{CC2} (ピン6) : バイアス回路の電源ピン。標準電流消費は3.3mAです。このピンは外部でV_{CC1}ピンに接続し、1000pFと1μFのコンデンサでデカップリングします。

V_{CC1} (ピン7) : LOバッファ回路の電源ピン。標準電流消費は25.1mAです。このピンは外部でV_{CC2}ピンに接続し、1000pFと1μFのコンデンサでデカップリングします。

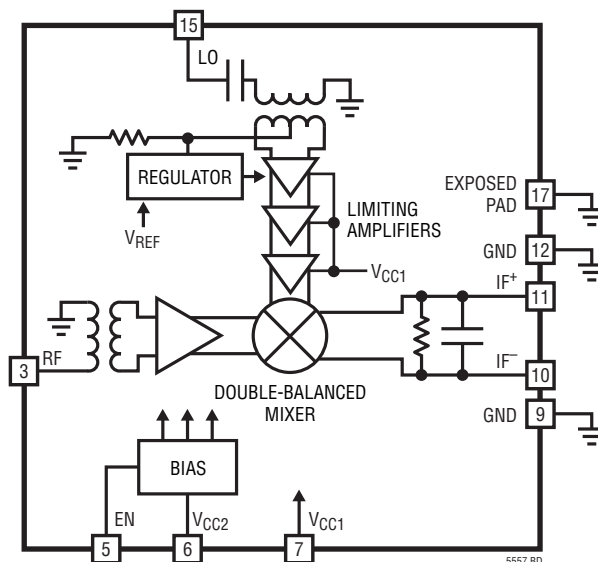
GND (ピン9、12) : グランド。これらのピンは絶縁を良くするため内部で裏面のグランドに接続されています。これらを回路基板上のRFグランドに接続します。ただし、これらのピンで、パッケージの裏面コンタクトを介した主要な接地を置き換えることは意図されていません。

IF⁻、IF⁺ (ピン10、11) : IF信号の差動出力。出力を整合させるためにインピーダンス変換が必要になることがあります。これらのピンは、インピーダンス整合用のインダクタ、RFチョークコイル、またはトランスのセンタータップを介して、V_{CC}に接続する必要があります。電流消費は標準でそれぞれ26.6mA(合計53.2mA)です。

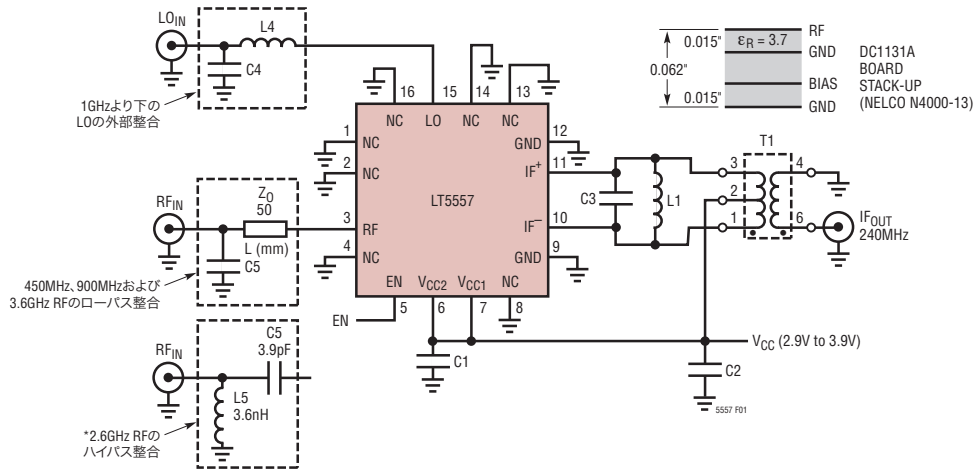
LO (ピン15) : ローカル発振器信号のシングルエンド入力。このピンは内部でLOトランスの1次側に接続されており、内部でDCブロックされています。外部にブロッキング・コンデンサは不要です。LO入力は1GHz~5GHzで内部整合されています。簡単な外部整合を使うと、下は380MHzまで動作可能です。

露出パッド (ピン17) : デバイス全体の回路のグランド・リターン。これはプリント回路基板のグランド・プレーンに半田付けする必要があります。

ブロック図



テスト回路



REF DES	VALUE	SIZE	PART NUMBER	REF DES	VALUE	SIZE	PART NUMBER
C1	1000pF	0402	AVX 04025C102JAT	L4, C4, C5		0402	See Applications Information
C2	1μF	0603	AVX 0603ZD105KAT	L1	82nH	0603	Toko LLQ1608-F82NG
C3	2.2pF	0402	AVX 04025A2R2BAT	T1	8:1		Mini-Circuits TC8-1+

図1. ダウンミキサの標準的テスト回路—トランスをベースにしたバンドパスIF整合 (240MHzのIF)

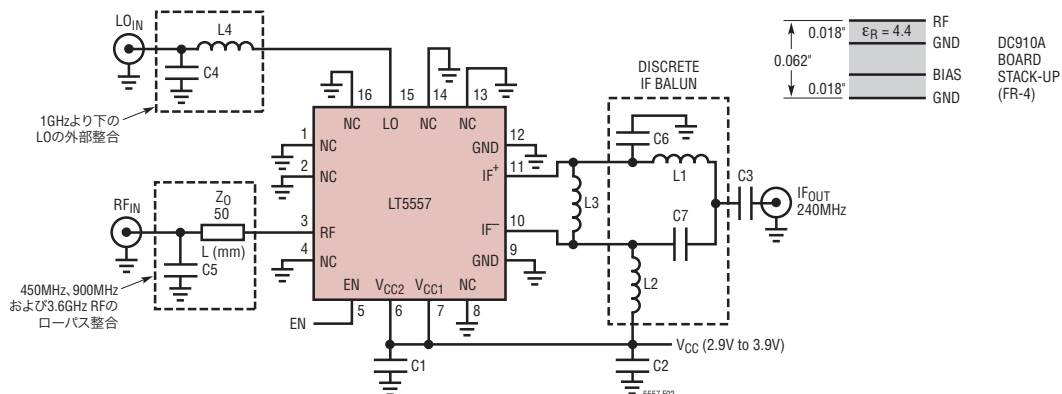


図2. ダウンミキサのテスト回路—ディスクリートIFバラン整合 (240MHzのIF)

アプリケーション情報

はじめに

LT5557は高直線性の二重平衡ミキサ、RFバッファ・アンプ、高速リミットLOバッファ・アンプ、およびバイアス/イネーブル回路で構成されています。RF入力とLO入力は両方ともシングルエンドです。IF出力は差動です。ローサイドまたはハイサイドのLOインジェクションを使うことができます。

2種類の評価回路を利用できます。図1に示されている標準評価回路はトランスをベースにしたIF整合を備えており、最も高いダイナミックレンジと最も広いIF帯域幅を必要とするアプリケーション向けです。図2に示されている2番目の評価回路では、ソリューションのコストとサイズを減らすため、IFトランスがディスクリートのIFバランで置き換えられています。ディスクリートのIFバランは、最高の変換利得を与えますが、IIP3とノイズ・フィギュアがわずかに劣り、IF帯域幅が減少します。

RF入力ポート

図3に示されているミキサのRF入力は内蔵トランスと高直線性の差動アンプによって構成されています。トランスの1次側端子はRF入力(ピン3)とグランドに接続されています。トランスの2次側は内部でアンプの差動入力に接続されています。1次側のDC抵抗は4.2Ωです。RFソースにDC電圧が存在すると、RF入力ピンに直列にカップリング・コンデンサを使う必要があります。

RF入力は1.6GHz～2.3GHzで内部整合されていますので、この周波数範囲では外付け部品は不要です。図4aに示されている入力リターン損失は帯域幅の両端で標準12dBです。帯域幅の低い方の端の入力整合は3.9pFのコンデンサをピン3に直列に使うことで最適化することができ、1.6GHzのリターン損失

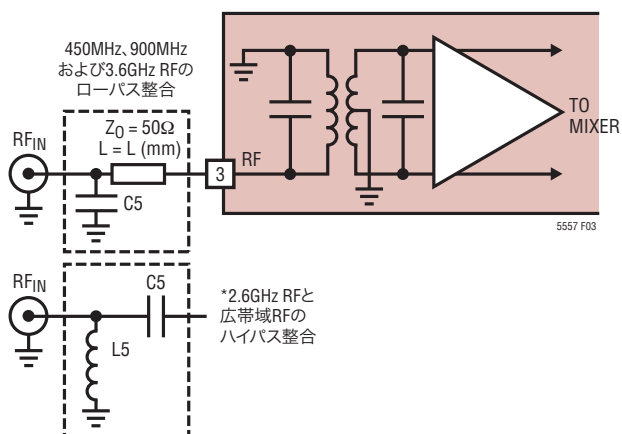
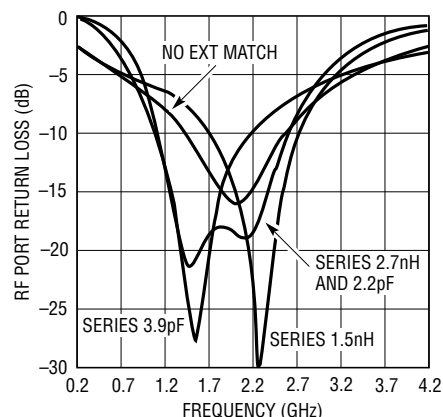


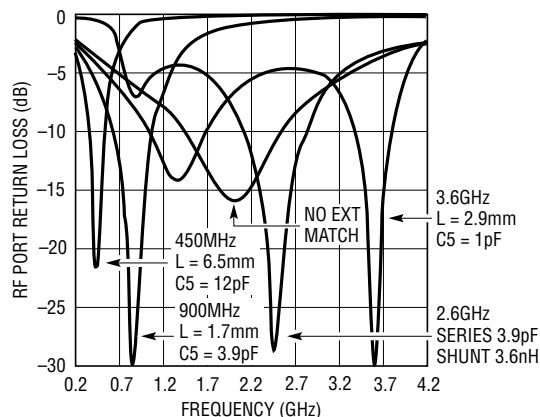
図3. RF入力回路

が25dBを超えるまで改善されます。同様に、2.3GHzの整合は1.5nHのインダクタを直列に使うことで25dBを超えるまで改善することができます。2.7nH/2.2pFの直列ネットワークは帯域幅の上下両端を同時に最適化し、RF入力帯域幅を1.2GHz～2.5GHzに拡大します。これら3つの場合に測定したRF入力のリターン損失も図4aに示されています。

代わりに、シャント・コンデンサ(C5)をRF入力に追加して、入力の整合を400MHzまで下げるか、3800MHzまで上げることができます。評価用ボードの50Ω入力伝送ライン上にピン3から6.5mm離してC5 = 12pFを追加すると、450MHzの入力整合が実現されます。900MHzの入力整合を得るには、1.7mmのところ



(4a) 直列リアクタンス整合



(4b) 直列シャント整合

図4. 外部整合を使った場合と使わない場合のRF入力のリターン損失

アプリケーション情報

この直列伝送ライン/シャント・コンデンサ整合トポロジーにより、回路基板のレイアウトを修正せずに、LT5557を複数の周波数規格で使用することができます。レイアウトを小さくするには、直列伝送ラインを直列チップ・インダクタで置き換えることもできます。

450MHz、900MHz、2.6GHzおよび3.6GHzのアプリケーションの入力リターン損失を図4bに示します。比較のため、外部整合なしの入力リターン損失も再度図4bに示します。2.6GHz RF入力整合は図1と図3に示されているハイパス整合ネットワークを使い、 $C5 = 3.9\text{pF}$ および $L5 = 3.6\text{nH}$ です。このハイパス入力整合ネットワークは広帯域または二重帯域の入力整合を与えるのにも使われます。たとえば、 $C5 = 3.3\text{pF}$ および $L5 = 10\text{nH}$ では、RF入力は800MHz~2.2GHzで整合し、最適整合は800MHz~1.1GHzおよび1.6GHz~2.2GHzの帯域で同時に得られます。

RF入力インピーダンスおよびS11と周波数(外部整合なし)が表1に記載されており、ピン3を基準にしています。S11データは、カスタム整合ネットワークを設計し、RF入力フィルタへの基板レベルのインタフェースをシミュレートするため、マイクロ波回路シミュレータに使うことができます。

表1. RF入力インピーダンスと周波数

FREQUENCY (MHz)	INPUT IMPEDANCE	S11	
		MAG	ANGLE
50	4.6 + j2.3	0.832	174.7
300	9.1 + j11.2	0.706	153.8
450	12.0 + j14.5	0.639	145.8
600	14.7 + j17.4	0.588	138.7
900	20.5 + j23.3	0.506	123.4
1300	34.4 + j30.3	0.380	97.5
1700	59.6 + j23.8	0.229	55.8
1950	69.2 + j2.8	0.163	6.9
2200	59.2 - j18.1	0.184	-53.5
2450	41.5 - j24.5	0.274	-94.2
2700	28.3 - j21.3	0.374	-120.3
3000	19.0 - j13.5	0.481	-145.5
3300	13.9 - j5.1	0.568	-167.3
3600	10.8 + j3.4	0.645	171.9
3900	9.4 + j12.3	0.700	151.4

LO入力ポート

図5に示されているミキサのLO入力には内蔵トランスと高速リミット差動アンプによって構成されています。最高の直線性と最低のノイズ・フィギュアを得るため、これらのアンプは正確にミキサをドライブするように設計されています。トランスの1次側と直列に接続された内部DCブロッキング・コンデンサにより、外部ブロッキング・コンデンサは不要です。

LO入力は1GHz~5GHzで内部整合されています。入力整合はピン15に1個のシャント・コンデンサ(C4)を使って750MHzまでシフトさせることができます。一例を図6に示します。この場合、 $C4 = 2.7\text{pF}$ により750MHz~1GHzの整合が得られます。

750MHzより下のLO入力の整合には、図5に示されている直列インダクタ(L4)/シャント・コンデンサ(C4)のネットワークが必要です。2つの例を図6に示します。この場合、 $L4 = 2.7\text{nH}/C4 = 3.9\text{pF}$ により650MHz~830MHzの整合が得られ、 $L4 = 10\text{nH}/C4 = 8.2\text{pF}$ により460MHz~560MHzの整合が得られます。評価用ボードにはL4用のパッドが備わっていませんので、ピン15の近くで回路トレースを切断してL4を挿入する必要があります。L4には低コストの多層チップ・インダクタで十分です。

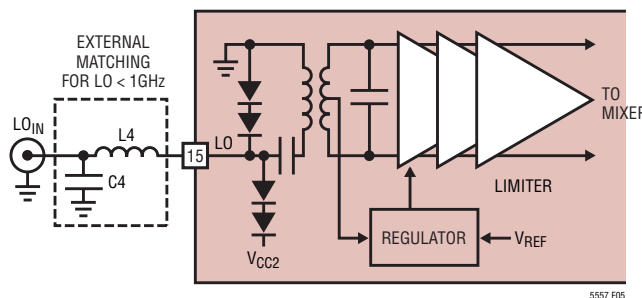


図5. LO入力回路

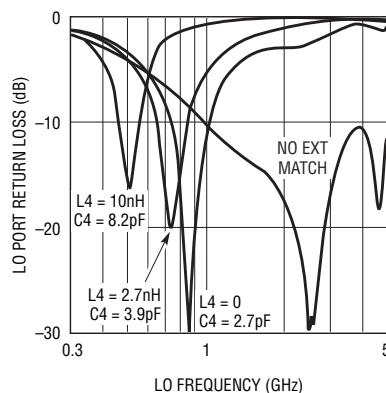


図6. LO入力のリターン損失

アプリケーション情報

アンプは数dBのLO入力電力の変動に対して順応するように設計されており、ミキサ性能の大きな変化は生じませんが、最適LOドライブは1.2GHzを超えるLO周波数では-3dBmです。1.2GHzより下では、-3dBmが依然として十分な変換利得と直線性を与えますが、最適ノイズ・フィギュアを得るには、0dBmのLOドライブを推奨します。

表2に記載されているポート・インピーダンスのデータを使って、カスタム整合ネットワークを設計することができます。このデータは外部整合を使わないLOピンを基準にしています。

表2. LO入力インピーダンスと周波数

FREQUENCY (MHz)	INPUT IMPEDANCE	S11	
		MAG	ANGLE
50	10.0 - j326	0.991	-17.4
300	8.5 - j41.9	0.820	-99.2
500	11.8 - j10.1	0.632	-155.9
700	18.8 + j10.9	0.474	151.8
900	35.0 + j27.4	0.350	100.8
1200	72.9 + j19.3	0.241	31.3
1500	70.0 - j12.6	0.196	-26.1
1800	55.0 - j17.0	0.167	-64.3
2200	47.8 - j9.7	0.102	-97.2
2600	53.6 - j1.9	0.039	-26.8
3000	66.7 + j0.7	0.143	2.1
3500	82.1 - j13.9	0.263	-17.4
4000	69.0 - j30.1	0.290	-43.5
4500	43.7 - j13.2	0.154	-107.5
5000	36.4 + j19.8	0.271	111.6

IF出力ポート

IF出力 (IF⁺とIF⁻) は、内部でミキサのスイッチング・トランジスタのコレクタに接続されています (図7を参照)。両方のピンとも電源電圧でバイアスする必要があります。電源電圧はトランスのセンタータップまたは整合インダクタを通して印加することができます。各IFピンには26.6mAの電源電流が流れます (合計53.2mA)。最適なシングルエンド性能を得るには、IFトランスまたはディスクリートのIFバラン回路を通して、これらの差動出力を外部で結合します。標準評価用ボード (図1を参照) にはインピーダンス変換と差動からシングルエンドへの変換のためにIFトランスが備わっています。2番目の評価用ボード (図2を参照) は、ディスクリートIFバラン回路を使って、同じ機能を実現しています。

IF出力インピーダンスは低周波数では2.6pFに並列に接続された560Ωとしてモデル化することができます。等価小信号モデル (ボンドワイヤのインダクタンスを含む) を図8に示します。周波数に依存する差動IF出力のインピーダンスを表3に示します。このデータはパッケージのピンを基準にしており (外付け部品なし)、デバイスとパッケージの寄生要素の影響を含んでいます。低い方は数kHzまで、高い方は600MHzまでのIF周波数に対してIF出力を整合させることができます。

表3. IF出力インピーダンスと周波数

FREQUENCY (MHz)	DIFFERENTIAL OUTPUT IMPEDANCE (R _{IF} X _{IF})
1	560 -j63.7k (2.6pF)
70	556 -j870 (2.6pF)
140	551 -j440 (2.6pF)
190	523 -j320 (2.6pF)
240	529 -j254 (2.6pF)
300	509 -j200 (2.66pF)
360	483 -j163 (2.7pF)
450	448 -j125 (2.83pF)
600	396 -j92 (2.88pF)

差動とシングルエンドのIF整合の2つの方法について説明します:

- トランスをベースにしたバンドパス
- ディスクリートのIFバラン

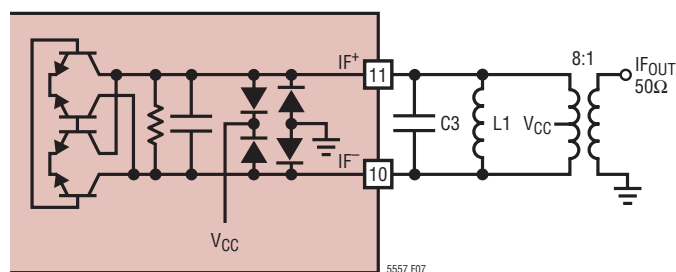


図7. 外部整合付きIF出力

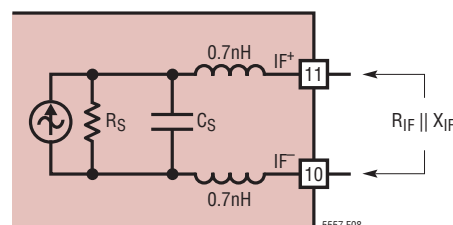


図8. IF出力の小信号モデル

アプリケーション情報

トランスをベースにしたバンドパスIF整合

図1に示されている標準的な評価ボードにはL-CバンドパスIF整合ネットワークが使われており、8:1のトランスがIFピン間に接続されています。L-Cネットワークは望みのIF周波数でミキサの性能を最大にします。このトランスはインピーダンスを変換し、シングルエンドの50Ω出力を与えます。

L1の値は次のように計算されます。

$$L1 = 1 / [(2\pi f_{IF})^2 \cdot C_{IF}]$$

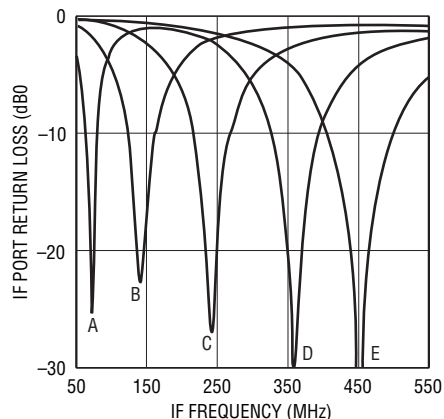
ここで、 C_{IF} はC3と(表3に示されている)内部IF容量の和です。C3の値は、L1が標準値になるとともに、望みのIF帯域幅を満たすように選択します。IF帯域幅は次のように推算することができます。

$$BW_{IF} = 1 / (2\pi R_{EFF} C_{IF})$$

ここで、トランスとインダクタ損失で負荷をかけられた実効IF抵抗である R_{EFF} は約200Ωです。

40MHzより下では、内部IFリアクタンスの大きさは内部抵抗に比べて相対的に高くなります。この場合、L1(およびC3)は取り去ることができ、8:1トランスの単独使用がIF整合に適しています。

LT5557は70MHz、140MHz、240MHz、360MHzおよび450MHzのIF周波数で特性が評価されています。これらの周波数で使われるL1とC3の値は図1の表にまとめられており、図9に再度示されています。全ての場合、最高の変換利得を得るため、L1はQの高い0603巻線チップ・インダクタです。低コストの多層チップ・インダクタで置き換えることができますが、変換利得がわずかに低下します。測定されたIF出力のリターン損失を図9に示します。



A:	70MHz, L1 = 270nH, C3 = 15pF
B:	140MHz, L1 = 180nH, C3 = 3.9pF
C:	240MHz, L1 = 82nH, C3 = 2.2pF
D:	360MHz, L1 = 47nH, C3 = 1.2pF
E:	450MHz, L1 = 39nH, C3 = 0pF

図9. トランスをベースにしたバンドパス整合のIF出力リターン損失

ディスクリートIFバランによる整合

多くのアプリケーションでは、IFトランスを図2に示されているディスクリートのIFバランで置き換えることができます。L1、L2、C6およびC7の値は、望みのIF周波数で180度の位相シフトを生じさせ、50Ωのシングルエンド出力を与えるように、以下の式を使って計算します。インダクタL3は2.6pFの内部容量をキャンセルするように計算します。また、L3はIF⁺ピンにバイアス電圧を供給します。L1、L2およびL3には低コストの多層チップ・インダクタが適しています。C3はDCブロッキング・コンデンサです。

$$L1, L2 = \frac{\sqrt{R_{IF} \cdot R_{OUT}}}{\omega_{IF}}$$

$$C6, C7 = \frac{1}{\omega_{IF} \cdot \sqrt{R_{IF} \cdot R_{OUT}}}$$

$$L3 = \frac{|X_{IF}|}{\omega_{IF}}$$

アプリケーション情報

これらの式は良い出発点を与えますが、回路を作成し、テストした後、一般に部品の値を調整する必要があります。上述の計算で、L3の寄生要素を考慮することにより、少ない反復回数で最終ソリューションを得ることができます。具体的には、(製造元のQデータから計算される)L3の実効並列抵抗により、 R_{IF} の値が減少し、それが次にL1(=L2)およびC6(=C7)の計算値に影響を与えます。また、(製造元のSRFデータから取られた)L3の実効並列容量は(表3の) X_{IF} と並列になるので、考慮に入れる必要があります。多くの場合、L1の計算値は望みのIFの標準値に合致しません。その場合、簡単な解決策として、L1が標準値になるまで、大きな値の外部チップ抵抗(これは R_{IF} の値を下げます)をL3に並列にIF出力に接続します。

4つの一般的IF周波数(190MHz、240MHz、360MHzおよび450MHz)に対するディスクリートIFバランの素子の値を表4に示します。190MHzのアプリケーションには上述のようにL3に並列に3.3kΩ抵抗が使われています。対応する測定されたIF出力リターン損失を図10に示します。4つの全ての例について、RF入力周波数に対する標準的変換利得、IIP3およびLO-IFリークを図11に示します。IF出力周波数に対する標準的変換利得、IIP3およびノイズ・フィギュアを図12に示します。

トランスをベースにしたIF整合方法に比べて、このネットワークは(IFトランスの損失が除去されているので)約1dB高い変換利得を与えますが、ノイズ・フィギュアとIIP3はわずかに悪くなります。図12に示されているように、最も大きな性能差は、ディスクリートの手法で利用可能なIF帯域幅が制限されていることです。低いIF周波数では絶対帯域幅が小さく、高いIF周波数では帯域幅が広がります。

表5. ディスクリートIFバランの素子の値($R_{OUT} = 50\Omega$)

IF FREQUENCY (MHz)	L1, L2	C6, C7	L3
190	120nH	6.0pF	270nH 3.3kΩ
240	100nH	4.7pF	150nH
360	56nH	3.0pF	82nH
450	47nH	2.2pF	47nH

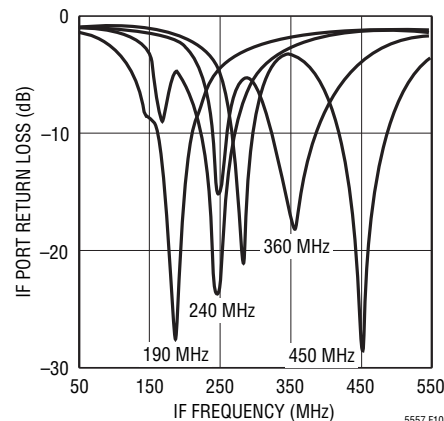


図10. ディスクリート・バランによる整合のIF出力リターン損失

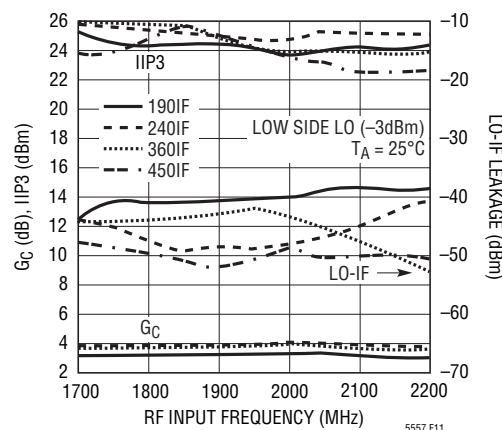


図11. ディスクリートIFバランによる整合を使ったときの変換利得、IIP3およびLO-IFリークとRF入力周波数およびIF出力周波数 (MHz)

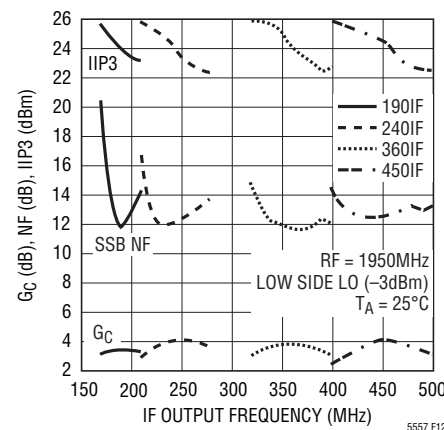


図12. ディスクリートIFバランによる整合を使ったときの変換利得、IIP3およびSSB NFとIF出力周波数

アプリケーション情報

差動IF出力の整合

完全に差動のIFアーキテクチャでは、ミキサのIF出力をSAWフィルタまたはIFアンプに直接整合させることにより、IFトランスを取り去ることができます。一例を図13に示します。ここでは、タップ付きコンデンサの手法を使って、ミキサの500Ω差動出力抵抗を100Ω差動SAWフィルタに整合させています。インダクタL1とL2が整合ネットワークの誘導性部分を形成し、2.6pFの内部容量をキャンセルし、DCバイアス電流をミキサ・コアに供給します。コンデンサのC6～C9は整合ネットワークの容量性の部分で、インピーダンスをステップダウンします。

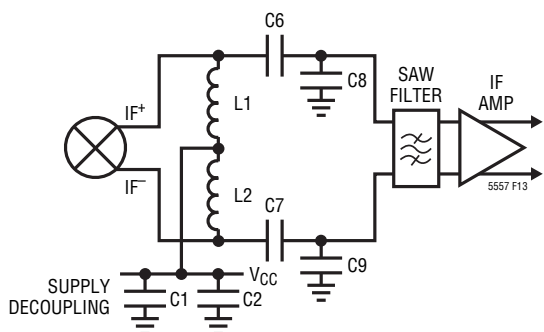


図13. タップ付きコンデンサの手法を使った差動IF整合

タップ付きコンデンサによる整合の計算については文献で扱われていますので、ここでは繰り返しません。他の差動整合オプションには、ローパス、ハイパスおよびバンドパスが含まれます。その選択は、システムの性能目標、IF周波数、IF帯域幅およびフィルタ(またはアンプ)の入力インピーダンスに依存します。アプリケーション支援に関しては弊社へお問い合わせください。

イネーブル・インタフェース

ENピンのインタフェースの簡略回路を図14に示します。LT5557をオンするのに必要な電圧は2.7Vです。デバイスをディスエーブルするには、イネーブル電圧が0.3Vより低くなければなりません。ENピンをフロートさせたままにしておくと、デバイスは最後の動作状態を保とうとします。したがって、イネーブル機能をこのように使用することは推奨できません。シャットダウン機能が不要なら、ENピンはVCCに直接接続します。

ENピンの電圧が決して電源電圧(VCC)を0.3V以上超えないようにします。万一これが生じると、電源電流がENピンのESDダイオードを通してソースされ、デバイスを傷めるおそれがあります。

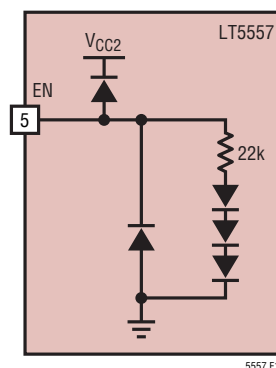


図14. イネーブル入力回路

アプリケーション情報

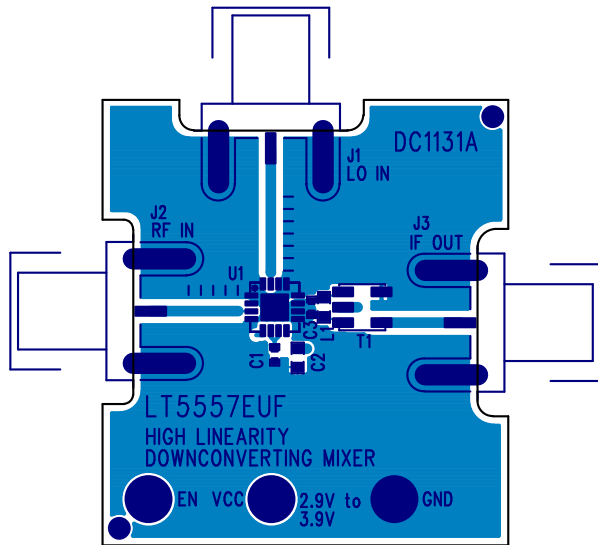


図15. 標準評価用ボードのレイアウト (DC1131A)

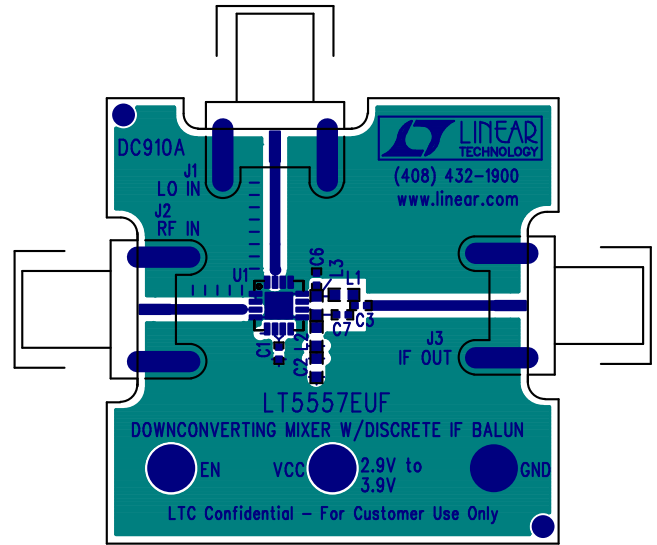
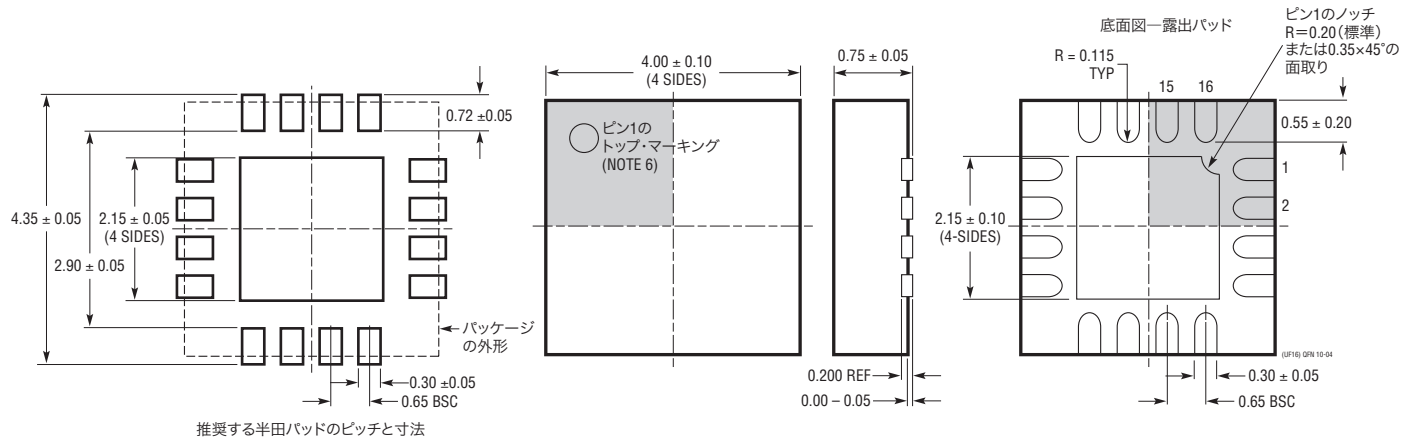


図16. ディスクリートのIF評価用ボードのレイアウト (DC910A)

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

UFパッケージ 16ピン・プラスチックQFN (4mm×4mm) (Reference LTC DWG # 05-08-1692)



NOTE:

1. 図面はJEDECのパッケージ外形M0-220のバリエーション(WGGC)に適合
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと

5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考過ぎない

改訂履歴 (改訂履歴は Rev C から開始)

REV	日付	概要	ページ番号
C	6/11	タイトルと特長を改訂 絶対最大定格、ピン配置、DC電气的特性、AC電气的特性、Note 3を改訂 関連製品のリストを更新	1 2, 3 18

関連製品

製品番号	説明	注釈
インフラストラクチャ		
LT5512	1kHz～3GHz高信号レベル・アクティブ・ミキサ	IIP3:20dBm (30MHz～900MHz)、内蔵LOバッファ、HF/VHF/UHFに最適化
LT5514	デジタル利得制御付き超低歪みIFアンプ/ADCドライバ	帯域幅:850MHz、OIP3:100MHzで47dBm、利得制御範囲:10.5dB～33dB
LT5515	1.5GHz～2.5GHz直接変換直交復調器	IIP3:20dBm、内蔵LO直交ジェネレータ
LT5516	0.8GHz～1.5GHz直接変換直交復調器	IIP3:21.5dBm、内蔵LO直交ジェネレータ
LT5517	40MHz～900MHz直交復調器	IIP3:21dBm、内蔵LO直交ジェネレータ
LT5519	0.7GHz～1.4GHz高直線性アップコンバーティング・ミキサ	IIP3:1GHzで17.1dBm、50Ω整合付き内蔵RF出力トランス、シングルエンドのLOポートとRFポートの動作
LT5520	1.3GHz～2.3GHz高直線性アップコンバーティング・ミキサ	IIP3:1.9GHzで15.9dBm、50Ω整合付き内蔵RF出力トランス、シングルエンドのLOポートとRFポートの動作
LT5521	10MHz～3700MHz高直線性アップコンバーティング・ミキサ	IIP3:1.95GHzで24.2dBm、NF = 12.5dB、3.15V～5.25Vの電源、シングルエンドのLOポート動作
LT5522	400MHz～2.7GHz高信号レベル・ダウンコンバーティング・ミキサ	4.5V～5.25Vの電源、IIP3:900MHzで25dBm、NF = 12.5dB、50ΩシングルエンドのRFポートとLOポート
LT5525	高直線性、低消費電力のダウンコンバーティング・ミキサ	50ΩシングルエンドのRFポートとLOポート、IIP3:1900MHzで17.6dBm、I _{CC} = 28mA
LT5526	高直線性、低消費電力のダウンコンバーティング・ミキサ	3V～5.3Vの電源、IIP3:16.5dBm、RF:100kHz～2GHz、NF = 11dB、I _{CC} = 28mA、LO-RFリーク: -65dBm
LT5527	400MHz～3.7GHz、5V高信号レベル・ダウンコンバーティング・ミキサ	IIP3:1.9GHzで23.5dBm、NF:12.5dB、シングルエンドのRFポートとLOポート
LT5528	1.5GHz～2.4GHz高直線性ダイレクトI/Q変調器	OIP3:2GHzで21.8dBm、ノイズフロア: -159dBm/Hz、すべてのポートで50Ωインタフェース
LT5568	600MHz～1.2GHz高直線性ダイレクトI/Q変調器	OIP3:22.9dBm、ノイズフロア: -160.3dBm/Hz、イメージ除去: -46dBc、キャリアリーク: -43dBm
LTC [®] 5569	300MHz～4GHz、3.3Vデュアル・アクティブ・ダウンコンバーティング・ミキサ	利得: 2dB、IIP3: 26.8dBm、NF: 1950MHzで11.7dB
RFパワー検出器		
LTC5505	ダイナミックレンジが>40dBのRFピーク検出器	300MHz～3GHz、温度補償、-32dBm～12dBm
LTC5507	100kHz～1000MHzのRFピーク・パワー検出器	100kHz～1GHz、温度補償、-34dBm～14dBm
LTC5508	300MHz～7GHzのRFピーク・パワー検出器	44dBのダイナミックレンジ、温度補償、SC70パッケージ、-32dBm～12dBm
LTC5509	300MHz～3GHzのRFピーク・パワー検出器	36dBのダイナミックレンジ、低消費電力、SC70パッケージ、-30dBm～6dBm
LTC5530	300MHz～7GHzの高精度RFピーク・パワー検出器	高精度V _{OUT} オフセット制御、シャットダウン、調節可能な利得、-32dBm～10dBm
LTC5531	300MHz～7GHzの高精度RFピーク・パワー検出器	高精度V _{OUT} オフセット制御、シャットダウン、調節可能なオフセット、-32dBm～10dBm
LTC5532	300MHz～7GHzの高精度RFピーク・パワー検出器	高精度V _{OUT} オフセット制御、調節可能な利得とオフセット、オフセット電圧の誤差: ±35mV
LTC5533	300MHz～11GHzの高精度デュアルRFピーク・パワー検出器	-32dBm～12dBm、調節可能なオフセット、チャンネル間絶縁: 45dB
LT5534	ダイナミックレンジが>60dBの50MHz～3GHzのログ検出器	全温度範囲で±1dBの出力変動、応答時間: 38ns
LTC5536	高速コンパレータ出力付き高精度600MHz～7GHzのRFピーク検出器	応答時間: 25ns、コンパレータの基準入力、ラッチ・イネーブル入力、入力範囲: -26dBm～+12dBm
LT5537	90dBダイナミックレンジのRFログ検出器	LF～1GHz、-79dBm～12dBm、非常に低い温度係数
低電圧RFビルディング・ブロック		
LT5546	500MHz直交復調器、VGA付き、17MHzベースバンド帯域幅	17MHzベースバンド帯域幅、40MHz～500MHzのIF、1.8V～5.25Vの電源、-7dB～56dBのリニア電力利得

5557c