

高直線性、低消費電力の ダウンコンバーティング・ミキサ

特長

- 2GHzまで動作可能
- 広帯域RF、LO、IFの各動作
- 高入力IP3：900MHzで+16.5dBm
- 標準変換利得：900MHzで0.6dB
- SSBノイズ指数：900MHzで11dB
- 50Ωに整合したLOを内蔵
- LOバッファ内蔵：-5dBmのドライブ・レベル
- LO-RFとLO-IFの高い絶縁度
- 低消費電流：28mA(標準)
- イネーブル機能
- 5V単電源
- 16ピンQFN(4mm × 4mm)パッケージ


アプリケーション

- ポイント・トゥ・ポイントのデータ通信システム
- ワイヤレス・インフラストラクチャ
- ケーブル・ダウンリンク・インフラストラクチャ
- 高直線性レシーバ・アプリケーション

概要

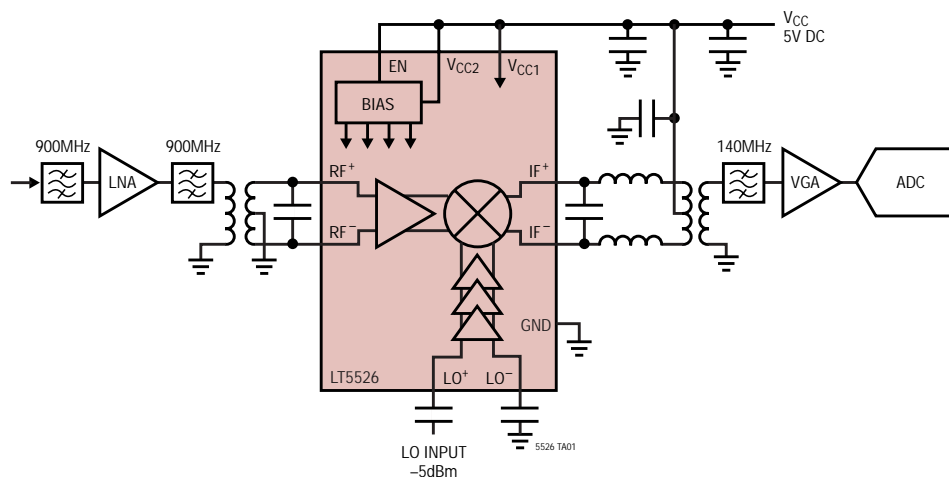
LT[®]5526は、ポイント・トゥ・ポイント・データ通信、ケーブル・インフラストラクチャ、ワイヤレス・インフラストラクチャなどの高直線性を要するアプリケーション向けに最適化された低消費電力の広帯域ミキサです。このデバイスは二重平衡アクティブ・ミキサ・コアをドライブする内部で整合した高速LOアンプを内蔵しています。内蔵RFバッファ・アンプにより非常に良いLO-RF絶縁が得られます。RFポートとIFポートは広い周波数範囲で容易に整合できるので、様々なアプリケーションに使用できます。

LT5526はパッシブ・ミキサに対する高性能の代替デバイスです。変換損失を生じて高いLOドライブ・レベルを必要とするパッシブ・ミキサとは異なり、LT5526はかなり低いLO入力レベルでも変換利得が得られ、LOのパワー・レベルの変化に対してはるかに影響を受けにくくなります。

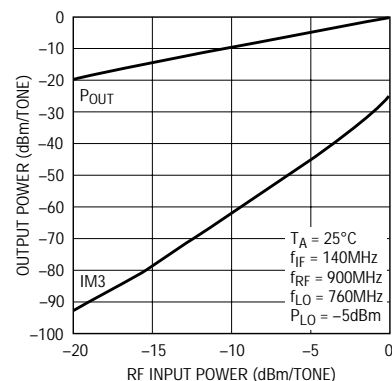
、LTC、LTはリアテクノロジー社の登録商標です。

標準的応用例

高信号レベル周波数ダウン変換



IF出力電力およびIM3と
RF入力電力(2つの入力トーン)



5526 TA02

LT5526

絶対最大定格

(Note 1)

電源電圧	5.5V
イネーブル電圧	- 0.3V ~ (V _{CC} + 0.3V)
LO入力電力	+ 10dBm
LO ⁺ ~ LO ⁻ 差動DC電圧	± 1V
RF入力電力	+ 10dBm
RF ⁺ ~ RF ⁻ 差動DC電圧	± 0.7V
動作温度範囲	- 40 ~ 85
保存温度範囲	- 65 ~ 125
接合部温度 (T _J)	125

パッケージ/発注情報

<p style="text-align: center;">TOP VIEW</p> <p style="text-align: center;">16-LEAD (4mm × 4mm) PLASTIC QFN</p> <p style="text-align: center;">T_JMAX = 125°C, θ_{JA} = 37°C/W EXPOSED PAD (PIN 17) IS GND, MUST BE SOLDERED TO PCB. NC PINS SHOULD BE GROUNDED</p>	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="text-align: center;">ORDER PART NUMBER</td> </tr> <tr> <td style="text-align: center;">LT5526EUF</td> </tr> <tr> <td style="text-align: center;">UF PART MARKING</td> </tr> <tr> <td style="text-align: center;">5526</td> </tr> </table>	ORDER PART NUMBER	LT5526EUF	UF PART MARKING	5526
ORDER PART NUMBER					
LT5526EUF					
UF PART MARKING					
5526					

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

DC電気的特性

注記がない限り、V_{CC} = 5V、EN = 3V、T_A = 25 (Note 3)。図1に示されているテスト回路。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
電源の必要条件 (V_{CC})					
Supply Voltage		3.6	5	5.3	V
Supply Current	V _{CC} = 5V		28	33	mA
Shutdown Current	EN = Low			100	μA
イネーブル (EN) “L” = オフ、“H” = オン					
EN Input High Voltage (On)		3			V
EN Input Low Voltage (Off)				0.3	V
Enable Pin Input Current	EN = 5V EN = 0V		55 0.01		μA μA
Turn-On Time (Note 5)			3		μs
Turn-Off Time (Note 5)			6		μs

AC電気的特性 (Note 2、3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RF Input Frequency Range (Note 4)	Requires RF Matching		0.1 to 2000		MHz
LO Input Frequency Range (Note 4)	Requires DC Blocks		0.1 to 2500		MHz
IF Output Frequency Range (Note 4)	Requires IF Matching		0.1 to 1000		MHz

V_{CC} = 5V、EN = 3V、T_A = 25。図1と図2に示されているテスト回路。(Note 2、3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RF Input Return Loss	Z ₀ = 50Ω, External Match		15		dB
LO Input Return Loss	Z ₀ = 50Ω, External DC Blocks		15		dB
IF Output Return Loss	Z ₀ = 50Ω, External Match		15		dB
LO Input Power			-10 to 0		dBm

5526f

AC電气的特性

注記がない限り、 $V_{CC} = 5V$ 、 $EN = 3V$ 、 $T_A = 25$ 、 $P_{RF} = -15dBm$ (2トーンIIP3テストの場合 - 15dBm/tone、 $\Delta f = 1MHz$)、 $P_{LO} = -5dBm$ 。図1と図2に示されているテスト回路。(Note 2、3)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RF to LO Isolation	$f_{RF} = 350MHz$, $f_{IF} = 70MHz$, $f_{LO} = 420MHz$		69		dB
	$f_{RF} = 900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 760MHz$		55		dB
	$f_{RF} = 1900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 1760MHz$		50		dB
Conversion Gain	$f_{RF} = 350MHz$, $f_{IF} = 70MHz$, $f_{LO} = 420MHz$		0.6		dB
	$f_{RF} = 900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 760MHz$		0.6		dB
	$f_{RF} = 1900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 1760MHz$		0.4		dB
Conversion Gain vs Temperature	$T_A = -40^\circ C$ to $85^\circ C$		-0.013		dB/ $^\circ C$
Input 3rd Order Intercept	$f_{RF} = 350MHz$, $f_{IF} = 70MHz$, $f_{LO} = 420MHz$		15.2		dBm
	$f_{RF} = 900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 760MHz$		16.5		dBm
	$f_{RF} = 1900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 1760MHz$		14.1		dBm
Single Sideband Noise Figure	$f_{RF} = 350MHz$, $f_{IF} = 70MHz$, $f_{LO} = 420MHz$		12.7		dB
	$f_{RF} = 900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 760MHz$		11.0		dB
	$f_{RF} = 1900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 1760MHz$		13.7		dB
LO to RF Leakage	$f_{RF} = 350MHz$, $f_{IF} = 70MHz$, $f_{LO} = 420MHz$		-65		dBm
	$f_{RF} = 900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 760MHz$		-65		dBm
	$f_{RF} = 1900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 1760MHz$		-55		dBm
LO to IF Leakage	$f_{RF} = 350MHz$, $f_{IF} = 70MHz$, $f_{LO} = 420MHz$		-56		dBm
	$f_{RF} = 900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 760MHz$		-74		dBm
	$f_{RF} = 1900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 1760MHz$		-37		dBm
2RF-2LO Output Spurious Product ($f_{RF} = f_{LO} \pm f_{IF}/2$)	350MHz: $f_{RF} = 385MHz$ at $-15dBm$, $f_{LO} = 420MHz$		-75		dBc
	900MHz: $f_{RF} = 830MHz$ at $-15dBm$, $f_{LO} = 760MHz$		-72		dBc
	1900MHz: $f_{RF} = 1830MHz$ at $-15dBm$, $f_{LO} = 1760MHz$		-48		dBc
3RF-3LO Output Spurious Product ($f_{RF} = f_{LO} \pm f_{IF}/3$)	350MHz: $f_{RF} = 396.67MHz$ at $-15dBm$, $f_{LO} = 420MHz$		-65		dBc
	900MHz: $f_{RF} = 806.67MHz$ at $-15dBm$, $f_{LO} = 760MHz$		-68		dBc
	1900MHz: $f_{RF} = 1806.67MHz$ at $-15dBm$, $f_{LO} = 1760MHz$		-56		dBc
Input 1dB Compression	$f_{RF} = 350MHz$, $f_{IF} = 70MHz$, $f_{LO} = 420MHz$		5		dBm
	$f_{RF} = 900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 760MHz$		5		dBm
	$f_{RF} = 1900MHz$, $f_{IF} = 140MHz$, $f_{LO} = 1760MHz$		1		dBm

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: 900MHzと1900MHzの性能は図1の回路を使って測定される。350MHzの性能は図2の回路を使って測定される。

Note 3: $-40 \sim 85$ の温度範囲での仕様は設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。

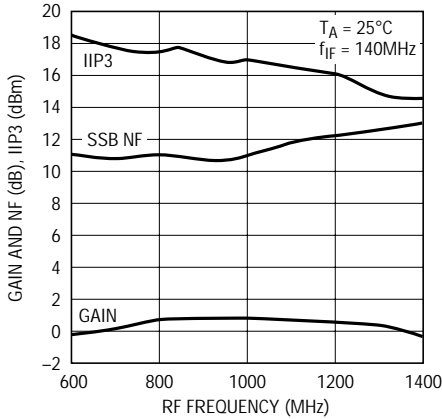
Note 4: 性能を下げれば、さらに広い周波数範囲で動作可能。情報と支援に関しては弊社へお問い合わせください。

Note 5: ターンオン時間とターンオフ時間は出力レベルの40dBの変化に対応している。

標準的AC性能特性

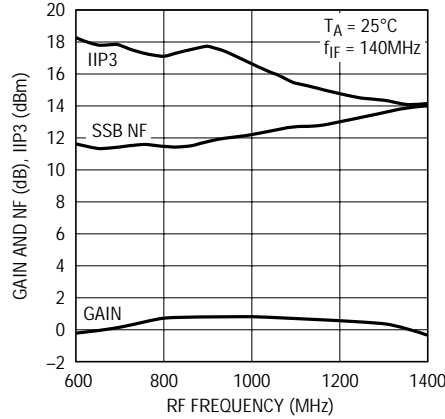
900MHzのアプリケーション。注記がない限り、 $V_{CC} = 5V$ 、 $EN = 3V$ 、 $T_A = 25^\circ C$ 、 $P_{RF} = -15dB$ (2トーンIIP3テストの場合 $-15dBm/ tone$ 、 $\Delta f = 1MHz$)、 $f_{LO} = f_{RF} - 140MHz$ 、 $P_{LO} = -5dBm$ 、140MHzで測定されたIF出力。図1に示されているテスト回路。

変換利得、IIP3およびSSB NFとRF周波数(ローサイドLO)



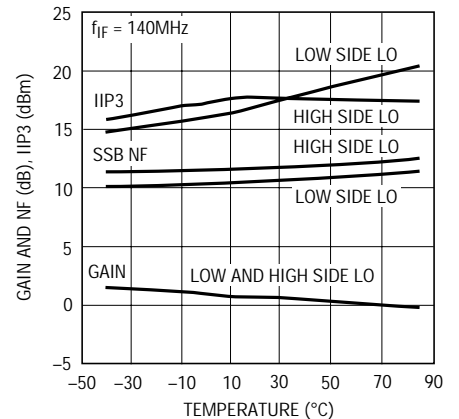
5526 G01

変換利得、IIP3およびSSB NFとRF周波数(ハイサイドLO)



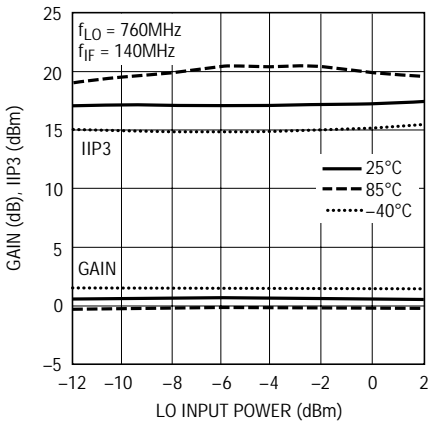
5526 G02

変換利得、IIP3およびSSB NFと温度



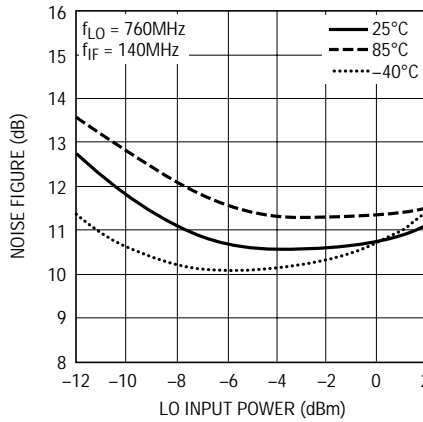
5526 G03

変換利得およびIIP3とLO入力電力



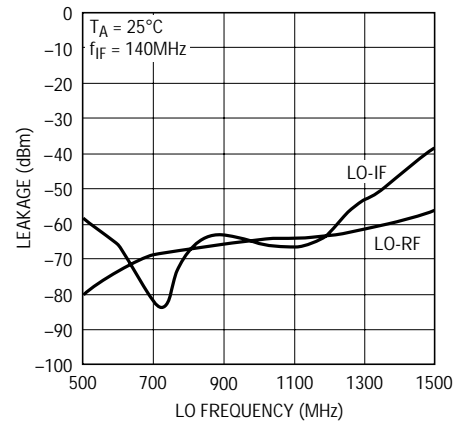
5526 G04

SSB ノイズ指数とLO入力電力



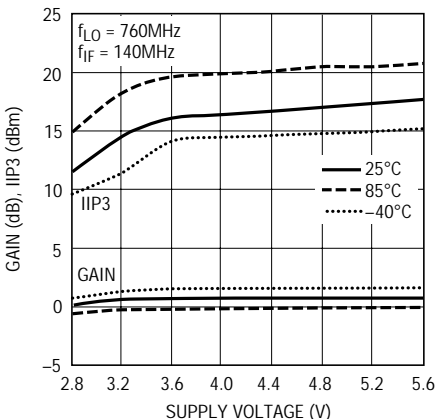
5526 G05

LO-IFおよびLO-RFリークとLO入力周波数



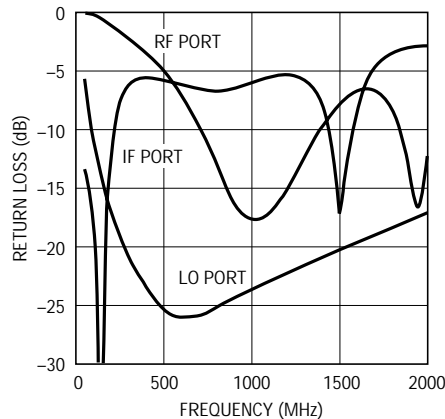
5526 G06

変換利得およびIIP3と電源電圧



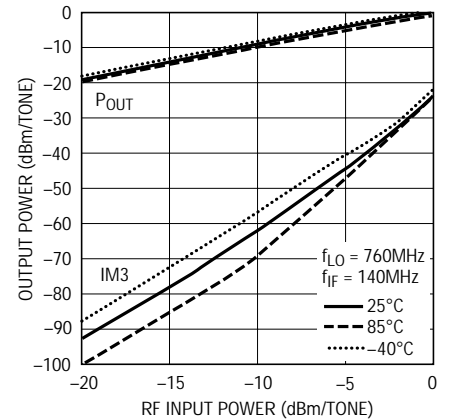
5526 G07

RF、LOおよびIFの各ポートのリターン損失と周波数



5526 G08

IF出力電力およびIM3とRF入力電力(2つの入力トーン)

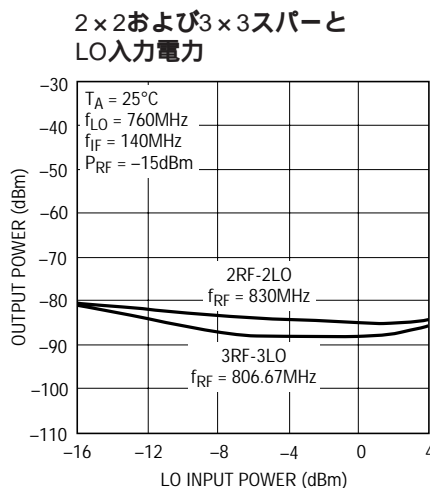
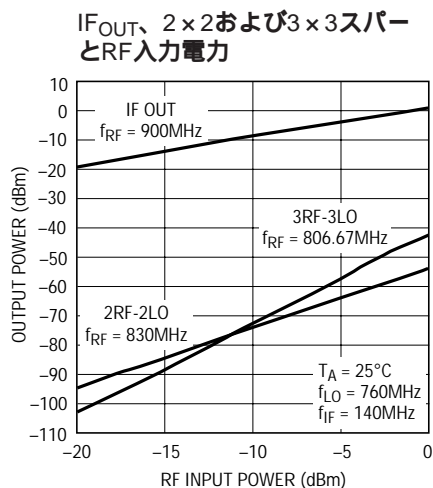


5526 G09

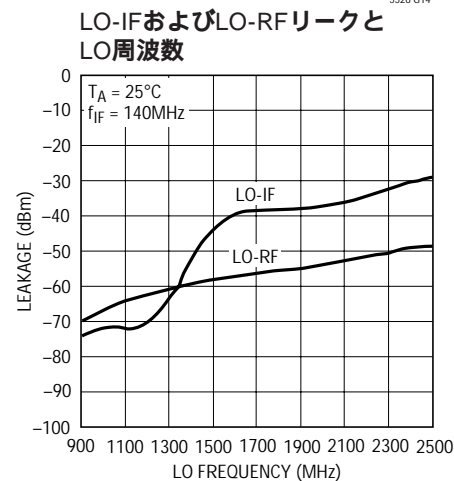
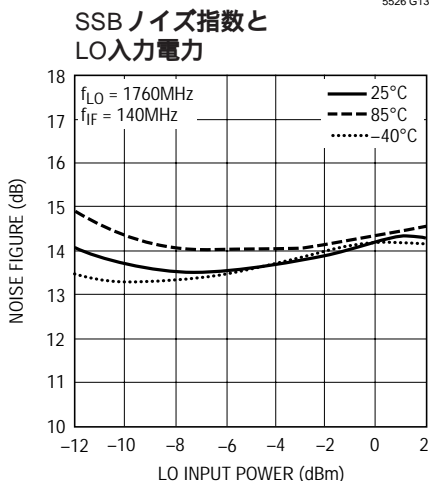
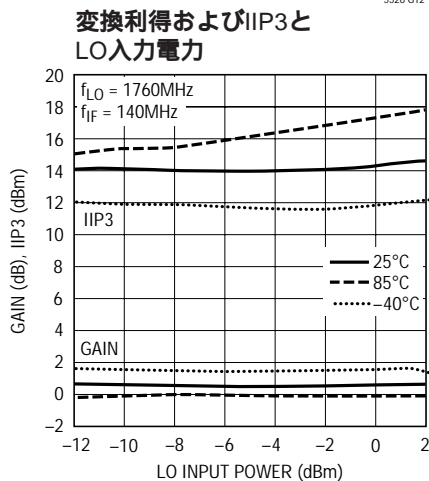
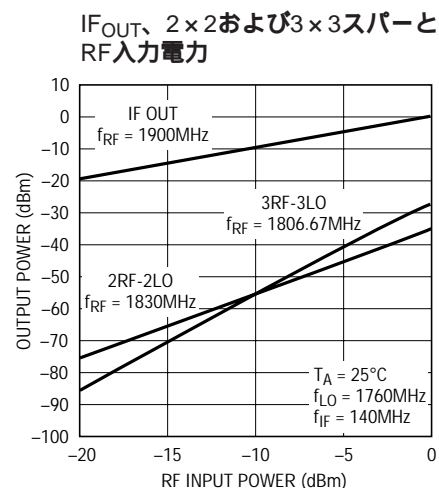
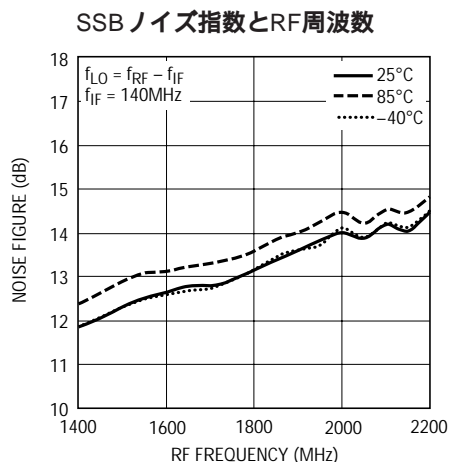
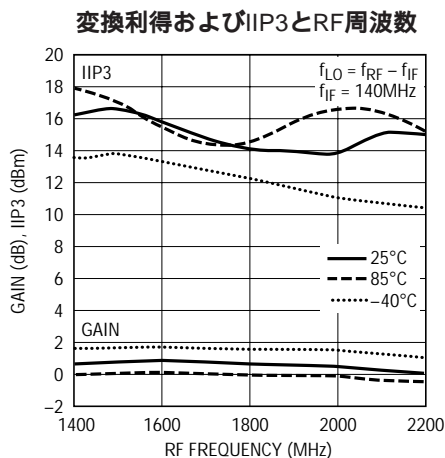
5526f

標準的AC性能特性

900MHzのアプリケーション。注記がない限り、 $V_{CC} = 5V$ 、 $EN = 3V$ 、 $T_A = 25$ 、 $P_{RF} = -15dB$ (2トーンIIP3テストの場合 -15dBm/tone、 $\Delta f = 1MHz$)、 $f_{LO} = f_{RF} - 140MHz$ 、 $P_{LO} = -5dBm$ 、140MHzで測定されたIF出力。図1に示されているテスト回路。



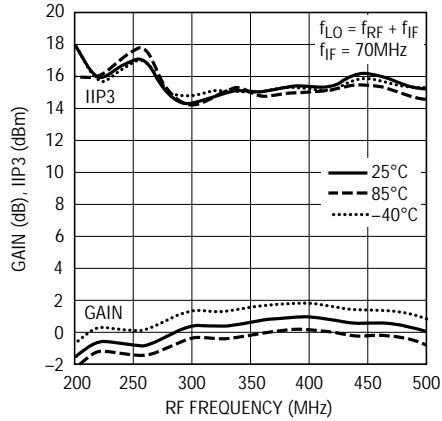
1900MHzのアプリケーション。注記がない限り、 $V_{CC} = 5V$ 、 $EN = 3V$ 、 $T_A = 25$ 、 $P_{RF} = -15dB$ (2トーンIIP3テストの場合 -15dBm/tone、 $\Delta f = 1MHz$)、 $f_{LO} = f_{RF} - 140MHz$ 、 $P_{LO} = -5dBm$ 、140MHzで測定されたIF出力。図1に示されているテスト回路。



標準的AC性能特性

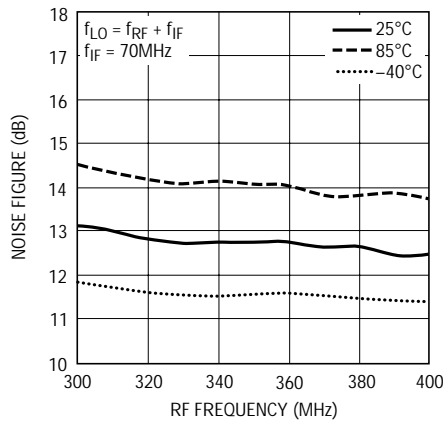
350MHzのアプリケーション。注記がない限り、 $V_{CC} = 5V$ 、 $EN = 3V$ 、 $T_A = 25$ 、 $P_{RF} = -15dB$ (2トーンIIP3テストの場合 $-15dBm/$ tone、 $\Delta f = 1MHz$)、 $f_{LO} = f_{RF} + 70MHz$ 、 $P_{LO} = -5dBm$ 、 $70MHz$ で測定されたIF出力。図2に示されているテスト回路。

変換利得およびIIP3とRF周波数



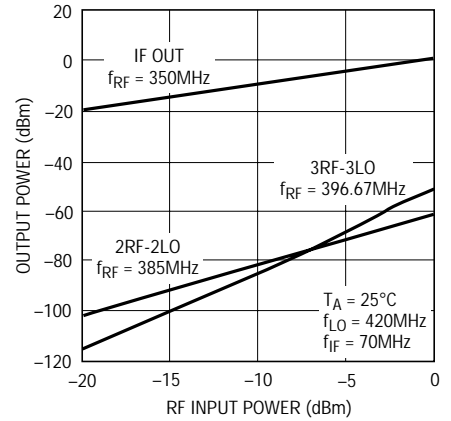
5526 G18

SSB ノイズ指数とRF周波数



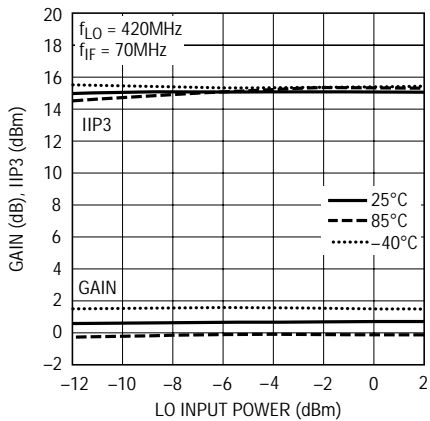
5526 G19

IF_{OUT}、2×2および3×3スパーとRF入力電力



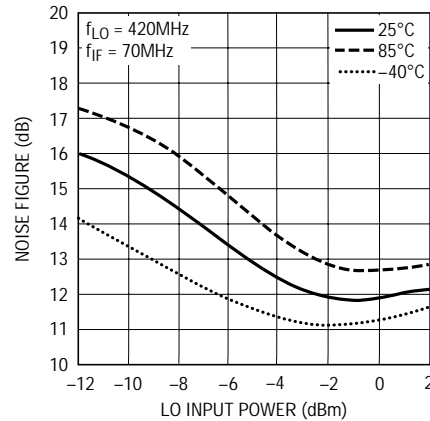
5526 G20

変換利得およびIIP3とLO入力電力



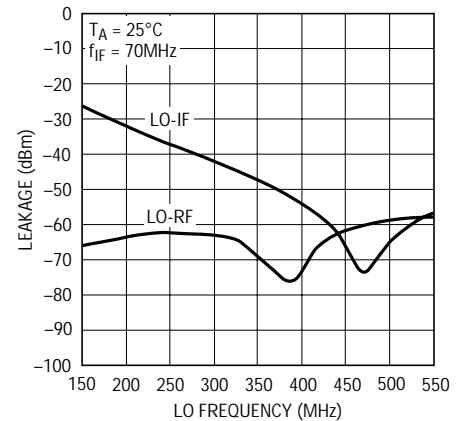
5526 G21

SSB ノイズ指数とLO入力電力



5526 G22

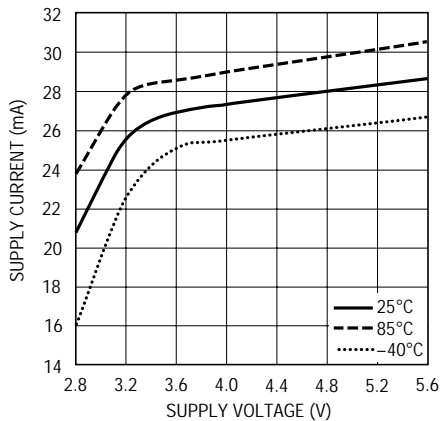
LO-IFおよびLO-RFリークとLO周波数



5526 G23

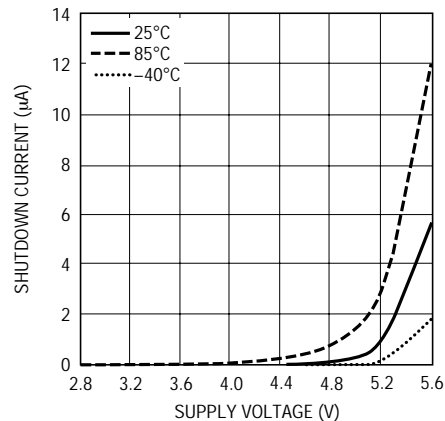
標準的DC性能特性 図1に示されているテスト回路。

電源電流と電源電圧



5526 G24

シャットダウン電流と電源電圧



5526 G25

5526f

ピン機能

NC (ピン1、4、8、13、16) : 内部で接続されていません。これらのピンはLOとRF間およびLOとIF間の絶縁をよくするために回路基板上で接地します。

RF⁺、RF⁻ (ピン2、3) : RF信号の差動入力。これらのピンは差動信号でドライブする必要があります。また、各ピンは7.5mA(合計15mA)をシンクできるDCグラウンドに接続する必要があります。このDCバイアス・リターンはバランのセンタータップまたはシャント・インダクタを使って実現することができます。RF入力を50Ω(または75Ω)に整合させるためにインピーダンス変換が必要です。

EN(ピン5) : イネーブル・ピン。入力電圧が3Vより高いとき、ピン6、7、10、および11によって電力を供給されるミキサ回路がイネーブルされます。入力電圧が0.3Vより低いとき、すべての回路がディスエーブルされます。イネーブル・ピンの標準的入力電流はEN = 5Vのとき55μAで、EN = 0Vのとき0.01μAです。

V_{CC1} (ピン6) : LOバッファ回路の電源ピン。標準的電流消費は11mAです。このピンは外部で他のV_{CC}ピンに接続し、100pFと0.01μFのコンデンサでデカップリングします。

V_{CC2} (ピン7) : バイアス回路の電源ピン。標準的電流消費は2.5mAです。このピンは外部で他のV_{CC}ピンに接続

し、100pFと0.01μFのコンデンサでデカップリングします。

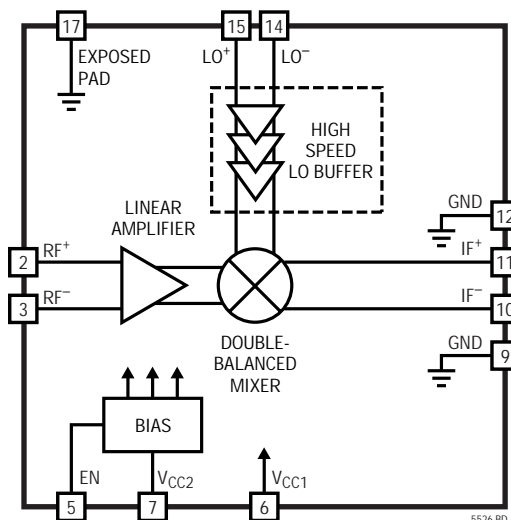
GND (ピン9、12) : グラウンド。これらのピンは絶縁を良くするため内部で露出パッドに接続されています。これらを回路基板上のRFグラウンドに接続します。ただし、これらでパッケージの露出パッドを介した主要な接地を置き換えることは意図されていません。

IF⁻とIF⁺ (ピン10、11) : IF信号の差動出力。出力を整合させるためにインピーダンス変換が必要になることがあります。これらのピンは、インピーダンス・マッチング・インダクタ、RFチョークコイル、またはトランスのセンタータップを介して、V_{CC}に接続する必要があります。

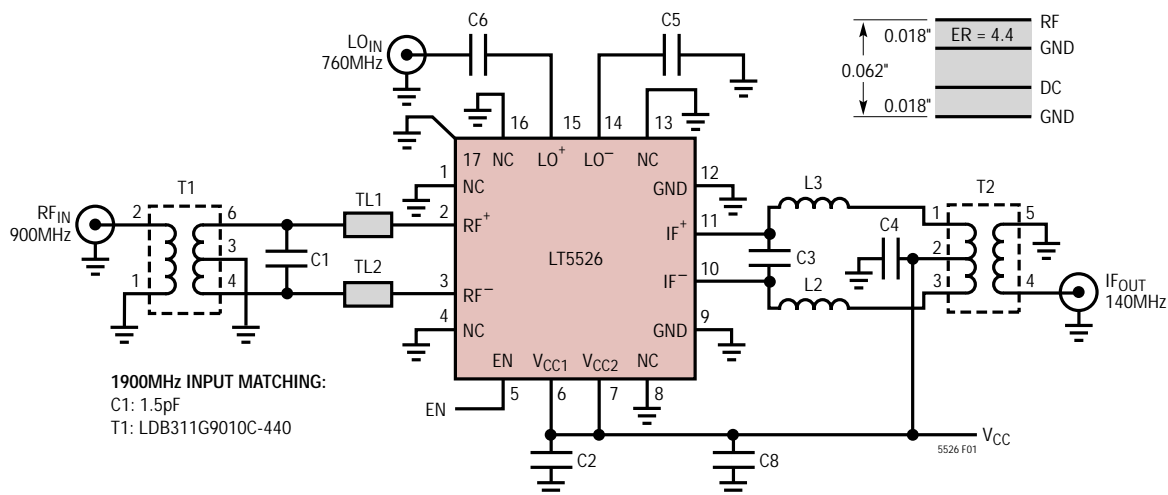
LO⁻、LO⁺ (ピン14、15) : ローカル発振器の信号の差動入力。LO入力は内部で50Ωに整合しています。ただし、これらのピンは内部で約1.7V DCにバイアスされていますので、外付けのDCブロッキング・コンデンサが必要です。どちらのLO入力でもシングルエンドのソースでドライブすることができます。使わない方はDCブロッキング・コンデンサを介してグラウンドに接続します。

露出パッド (ピン17) : デバイス全体の回路のグラウンド・リターン。これはプリント回路基板のグラウンド・プレーンに半田付けする必要があります。

ブロック図

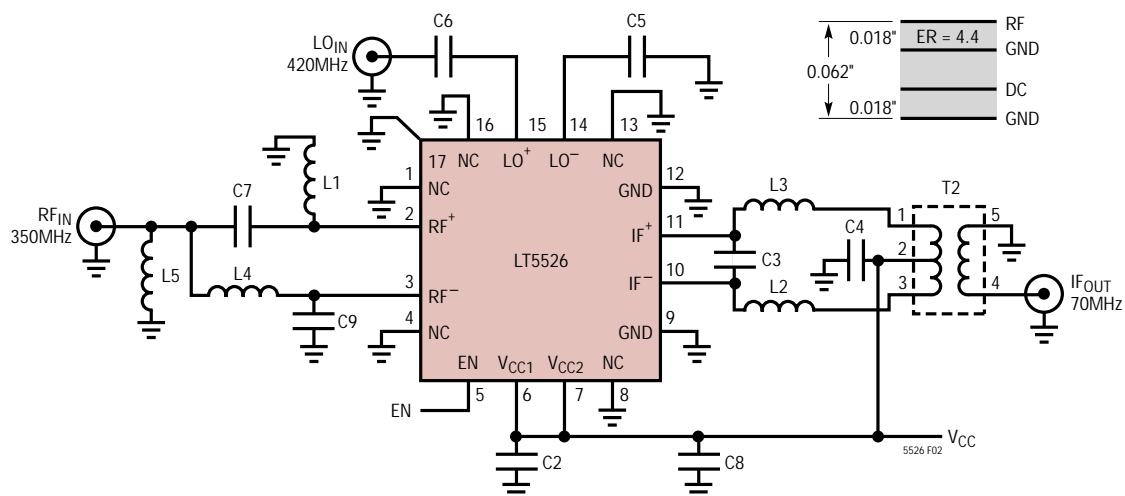


テスト回路



REF DES	VALUE	SIZE	PART NUMBER	REF DES	VALUE	SIZE	PART NUMBER
C1	2.7pF	0402	AVX 04025A2R7CAT	L2, L3	150nH	1608	Toko LL1608-FSR15J
C2	0.01μF	0402	AVX 04023C103JAT	T1	1:1	1206	Murata LDB31900M05C-417
C3	1.2pF	0402	AVX 04025A1R2BAT	T2	4:1	SM-22	M/A-COM ETC4-1-2
C4, C5, C6	100pF	0402	AVX 04025A101JAT	TL1, TL2	Z ₀ = 80	L = 1.25mm	
C8	1μF	0603	Taiyo Yuden LMK107BJ105MA				

図1 . 900MHzのアプリケーションのテスト回路。1900MHzのアプリケーションやその他のアプリケーションでは、部品の値は図1と「アプリケーション」のセクションに示されているとおり



REF DES	VALUE	SIZE	PART NUMBER	REF DES	VALUE	SIZE	PART NUMBER
C2	0.01pF	0402	AVX 04023C103JAT	L1, L4	15nH	1005	Toko LL1005-FH15NJ
C3	3.9pF	0402	AVX 04025A3R9BAT	L2, L3	270nH	1608	Toko LL1608-FSR27J
C4, C5, C6	100pF	0402	AVX 04025A101JAT	L5	100nH	1005	Toko LL1005-FHR10J
C8	1μF	0603	Taiyo Yuden LMK107BJ105MA	T2	4:1	SM-22	M/A-COM ETC4-1-2
C7, C9	10pF	0402	AVX 04025A100JAT				

図2 . 350MHzのアプリケーションのテスト回路

アプリケーション情報

LT5526は二重平衡ミキサ、RFバッファ・アンプ、高速リミットLOバッファ、およびバイアス/イネーブル回路で構成されています。このデバイスは、2GHzまでのRF入力信号と2.5GHzまでのLO信号のダウンコンバータ・アプリケーション向けに最適化されています。正しく整合していると、IF出力は0.1MHz~1GHzの周波数での動作に調整することができます。性能は下がりますが、さらに広い入力周波数範囲でも動作可能です。

RF、LOおよびIFの各ポートはすべて差動です。ただし、LOポートは(外付けのDCブロッキング・コンデンサを使った)シングルエンド・ドライブ向けに内部で整合されています。LT5526はシングルエンドのLOドライブを使って特性評価がおこなわれ、製造時にテストされます。ローサイドまたはハイサイドのLOインジェクションを使うことができます。

RF入力ポート

内部RF入力回路の簡略回路図と900MHzのアプリケーションのインピーダンス整合用外付け部品の例を図3に示します。各RF入力ピンは、7.5mAを扱える、グラウンドへの抵抗値の低いDCリターンを必要とします。DCグラウンドは、図に示されているような入力トランス(T1)のセンタータップ、またはピン2とピン3からグラウンドに接続した整合用インダクタまたはバイアス・チョークコイルを使って実現することができます。

図3と図4に示されているように、ピン2とピン3の差動入力インピーダンスをパラン出力に最適な値に変換するためにローパス・インピーダンス整合ネットワークが使われます。整合を取りやすくするため、異なったRF周波数に対するピン2とピン3の差動入力インピーダンスと反射係数を表1に示します。次の例では、RF入力のためのローパス・インピーダンス変換ネットワークの設計方法を示します。

表1から、900MHzでの差動入力インピーダンスは $R_{RF} + jX_{RF} = 31.3 + j8.41\Omega$ です。8.41Ωのリアクタンスは半分に分かれ、図4に示されているように、31.3Ωの内部負荷抵抗のそれぞれの側に半分ずつ存在します。整合ネットワークは追加の外部直列インダクタンスと所期のソース・インピーダンス(この例では50Ω)に並列なコンデンサ(C1)で構成されます。外部の容量とインダクタンスは次のように計算されます。

$$n = R_S/R_{RF} = 50/31.3 = 1.597$$

$$Q = \sqrt{n - 1} = 0.773$$

$$X_C = R_S/Q = 64.7\Omega$$

$$C1 = 1/(\omega \cdot X_C) = 2.74\text{pF}$$

$$X_L = R_{RF} \cdot Q = 24.2\Omega$$

$$X_{EXT} = X_L - X_{RF} = 15.8\Omega$$

$$L_{EXT} = X_{EXT}/\omega = 2.79\text{nH}$$

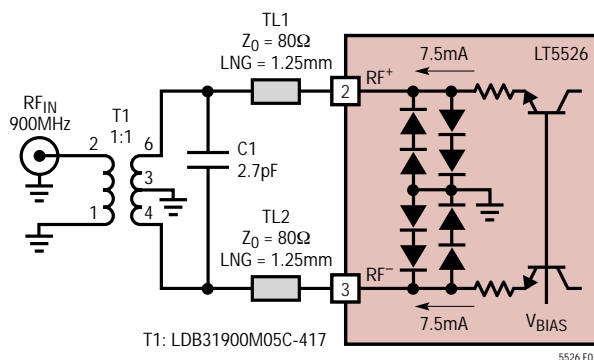


図3 . 900MHzのアプリケーションのための外部整合付きRF入力

アプリケーション情報

外部インダクタンスは、図4に示されているように、2分割され(1.4nH)、それぞれピンとC1の間に接続されます。このインダクタンスは、図3に示されているように、短い高インピーダンスのプリント配線で実装されるので、ボードのレイアウトがコンパクトになり部品点数が減ります。1:1のトランス(図3のT1)は50Ωの差動インピーダンスを50Ωのシングルエンド入力に変換します。

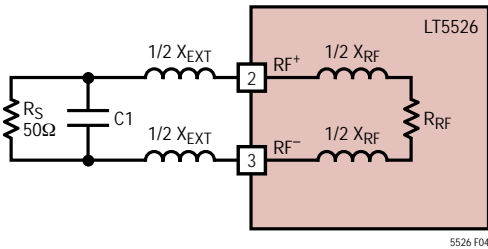


図4 . RF入力インピーダンス整合のトポロジー

表1 . RF入力の差動インピーダンス

FREQUENCY (MHz)	INPUT IMPEDANCE	REFLECTION COEFFICIENT	
		MAG	ANGLE
70	28.0 + j1.34	0.282	176
140	28.2 + j2.46	0.280	172
240	28.4 + j3.30	0.278	169
360	28.4 + j4.75	0.282	164
450	28.6 + j5.42	0.280	162
750	29.9 + j7.39	0.268	155
900	31.3 + j8.41	0.251	150
1500	38.3 + j17.9	0.237	112
1900	42.5 + j24.6	0.269	92.2

RF入力をドライブする別の方法として、図5に示されているように、ランプト・エレメント・バラン構成を使います。このタイプのネットワークは狭帯域アプリケーション(比帯域 < 30%)向けのもっと費用効果の高いソリューションを提供することができます。実際のバランは部品C7、C9、L1、およびL4で構成されており、それらの値は以下のように計算することができます。

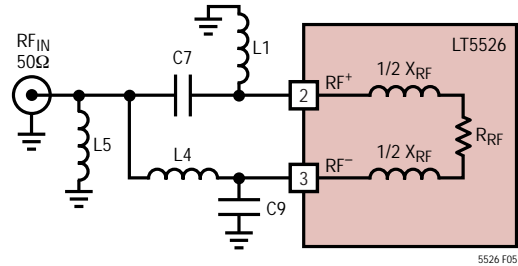


図5 . 入力のランプト・エレメント・バランの回路図

$$L1 = L4 = \frac{\sqrt{R_S \cdot R_{RF}}}{\omega}$$

$$C7 = C9 = \frac{1}{\omega \sqrt{R_S \cdot R_{RF}}}$$

ここで、RSはソースの抵抗(50Ω)、RRFは表1のミキサの入力抵抗です。

XRFや外付け部品の寄生成分の影響を計算に入れてないので、計算された値は近似にすぎません。異なった周波数に対する部品の実際の値を表2に示し、測定されたりターン損失と周波数の関係をそれぞれの例について図6に示します。

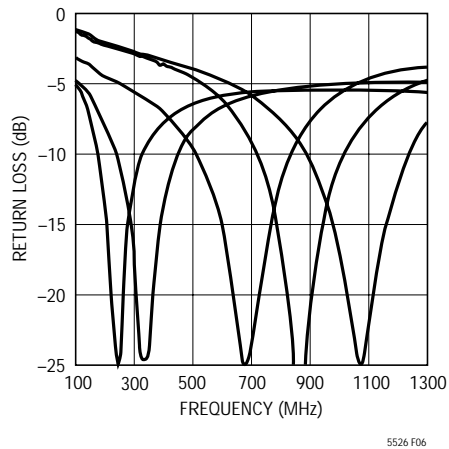


図6 . 表2の値を使ったランプト・エレメント・バランの入力リターン損失

アプリケーション情報

L5の役目はピン3のDCリターン経路を与えることです。(L5をピン2とピン3のあいだに配置することも可能で、この場合はL1をDCリターンの一部として使います。) L5のインダクタンスと共振周波数は十分大きくして、入力インピーダンスとバランの性能に大きな影響を与えないようにします。多層インダクタと巻線インダクタのどちらでも使うことができます。

入力整合に対するL5の影響はそれに並列にコンデンサを追加して減らすことができます。この場合、コンデンサの値はC7やC9と同じにし、L5の値はL1やL4と同じにします。

表2. RF入力のランプト・バランの部品の値

FREQUENCY (MHz)	L (nH)	C (pF)	L5 (nH)	BANDWIDTH (MHz)
240	27	18	100	100
380	15	10	100	130
680	6.8	4.7	47	215
900	6.8	3.9	18	230
1100	3.9	2.7	15	230

LO入力ポート

LOバッファ・アンプは、高直線性を得るため、ミキサ・コアをドライブするように設計された複数の高速リミティング差動アンプで構成されています。LO⁺ピンとLO⁻ピンはシングルエンドのドライブ用に設計されていますが、そうしたければ差動ドライブを使うこともできます。LO入力は内部で50Ωに整合しています。ただし、LOピンは内部で約1.7V DCにバイアスされていますので、外付けのDCブロッキング・コンデンサが必要です。LO入力の簡略回路図を図7に示します。

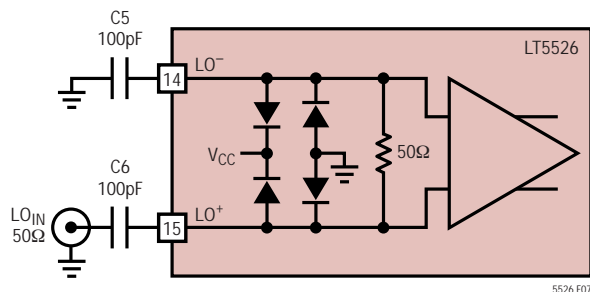


図7. LO入力回路

外付けの100pF DCブロッキング・コンデンサにより、図8の「リターン損失と周波数」のプロットに示されているように、約110MHzから2.7GHzの広帯域整合が得られます。もっと低い周波数ではC5とC6の値を増やしてLOの入力整合を改善することができます。

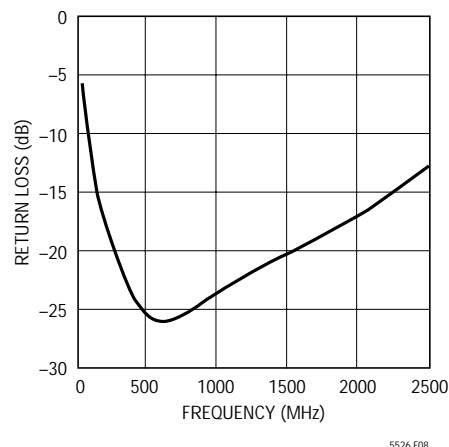


図8. 100pF DCブロッキング・コンデンサを使ったときのLO入力の標準的リターン損失

表3. シングルエンドのLO入力のインピーダンス

FREQUENCY (MHz)	INPUT IMPEDANCE	REFLECTION COEFFICIENT	
		MAG	ANGLE
400	63.4 - j12.0	0.158	-35.8
600	61.6 - j8.38	0.128	-31.5
800	61.8 - j6.86	0.122	-26.6
1000	62.4 - j7.09	0.127	-26.1
1200	62.8 - j8.32	0.135	-28.8
1400	62.6 - j10.3	0.144	-34.0
1600	61.9 - j12.6	0.154	-40.3
1800	60.5 - j14.4	0.160	-46.2

IF出力ポート

IF出力の簡略回路図を図9に示します。出力ピン(IF⁺とIF⁻)は内部でミキサのスイッチング・トランジスタのコレクタに接続されています。両方のピンとも電源電圧でバイアスする必要があります。電源電圧はトランスのセンタータップまたはインピーダンス整合用インダクタを通して印加することができます。

アプリケーション情報

各IFピンには約7.5mAの電源電流が流れます(合計15mA)。最適なシングルエンド性能を得るには、IFトランスまたはバランを通してこれらの差動出力を外部で結合します。

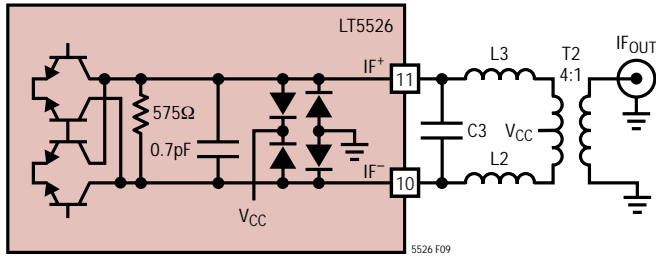


図9．外部整合付きIF出力

出力の等価小信号モデルを図10に示します。出力インピーダンスは0.7pFのコンデンサに並列な575Ωの抵抗でモデル化することができます。ほとんどのアプリケーションでは、ボンドワイヤ・インダクタンス(片側0.7nH)は無視することができます。

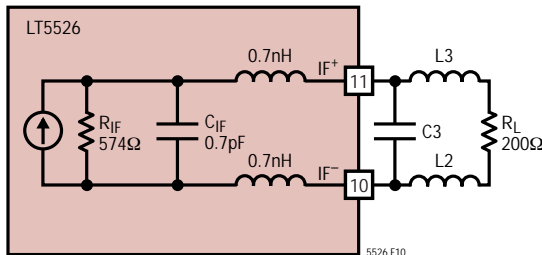


図10．IF出力の小信号モデル

外付け部品のC3、L2、およびL3は、ミキサの出力インピーダンスをトランスT2の入力インピーダンスに整合させるインピーダンス変換ネットワークを形成します。これらの部品の値は、表4に示されているインピーダンス値とともに、入力整合ネットワークに使用されたもの

と同じ式を使って計算することができます。一例として、周波数が140MHz、 $R_L = 200\Omega$ (T2には4:1のトランスを使用)では以下ようになります。

$$n = R_{IF}/R_L = 574/200 = 2.87$$

$$Q = \sqrt{(n - 1)} = 1.368$$

$$X_C = R_{IF}/Q = 420\Omega$$

$$C = 1/(\omega \cdot X_C) = 2.71\text{pF}$$

$$C3 = C - C_{IF} = 2.01\text{pF}$$

$$X_L = R_L \cdot Q = 274\Omega$$

$$L2 = L3 = X_L/2\omega = 156\text{nH}$$

表4．IF差動インピーダンス(並列相当)

FREQUENCY (MHz)	OUTPUT IMPEDANCE	REFLECTION COEFFICIENT	
		MAG	ANGLE
70	575 -j3.39k	0.840	-1.8
140	574 -j1.67k	0.840	-3.5
240	572 -j977	0.840	-5.9
450	561 -j519	0.838	-11.1
750	537 -j309	0.834	-18.6
860	525 -j267	0.831	-21.3
1000	509 -j229	0.829	-24.8
1250	474 -j181	0.822	-31.3
1500	435 -j147	0.814	-38.0

低コストの出力整合

IF出力の必要とされる帯域が25%より小さい低コストのアプリケーションでは、出力トランスを、RF入力の場合に以前説明したのと同様の、ランプト・エレメント・ネットワークで置き換えることができるかもしれません。この回路を図11に示します。この場合、L11、L12、C11、およびC12により狭帯域ブリッジ・バランが構成されます。これらの素子の値は望みのIF周波数で180度の位相シフトが生じるように選択し、以下の式を使って計算することができます。この場合、 R_{IF} はミキサの出力抵抗、 R_L は負荷抵抗(50Ω)です。

アプリケーション情報

$$L11=L12 = \frac{\sqrt{R_{IF} \cdot R_L}}{\omega}$$

$$C11=C12 = \frac{1}{\omega \sqrt{R_{IF} \cdot R_L}}$$

インダクタL13とL14はV_{CC}とIF⁺ピンのあいだのDC経路を与えます。これらのインダクタのどれかひとつだけがが必要です。L11、L12、およびL13には低コストの多層チップ・インダクタが適しています。L13の代わりにL14を使うと、通常大きな値が必要となり、巻線インダクタを使う必要があるかもしれません。コンデンサC13はDCブロック用で、インピーダンス整合を調節するのに使うこともできます。コンデンサC14はバイパス・コンデンサです。

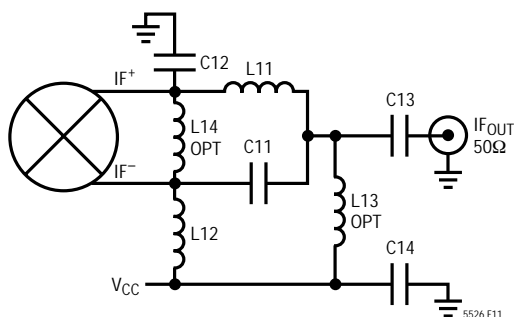
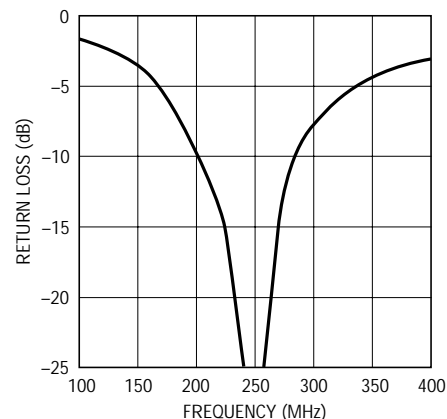


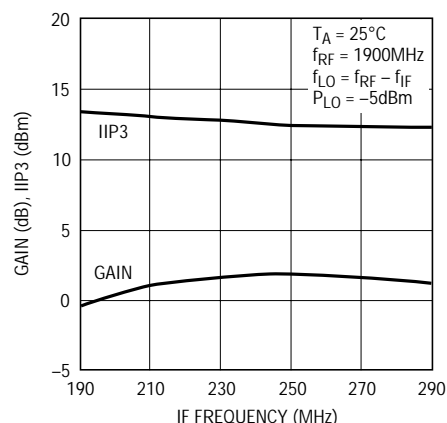
図11．狭帯域ブリッジIFバラン

240MHzで設計したバランのIF出力ポートの標準的リターン損失を周波数に対してプロットしたものを図12に示します。この例ではL11 = L12 = 100nH、C11 = C12 = 3.9pF、L14 = 560nH、C13 = 100pFです。1900MHzのRF入力の場合の性能とIF出力周波数を図13に示します。これらの結果は、許容差の小さな整合部品を使うと仮定すると、利用可能なIF帯域幅が60MHzより大きいことを示しています。この回路のアプリケーション支援に関しては弊社へお問い合わせください。



5526 F12

図12．240MHzの狭帯域ブリッジIFバランの標準的リターン損失性能(IFを掃引)



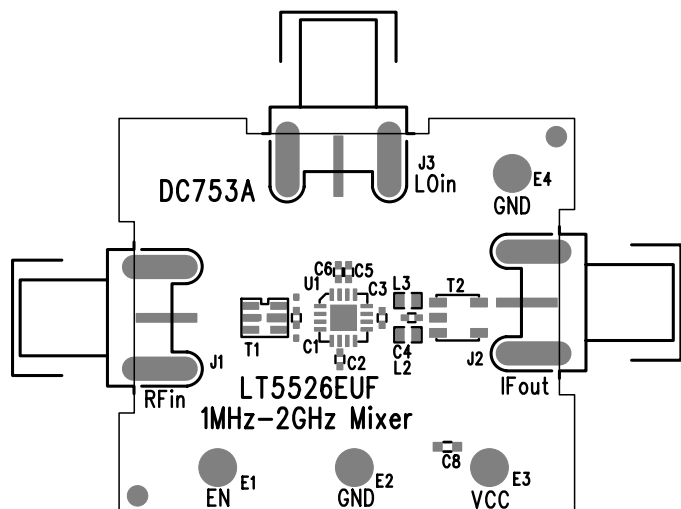
5526 F13

図13．240MHzの狭帯域ブリッジIFバランの標準的利得とIIP3の性能(IFを掃引)

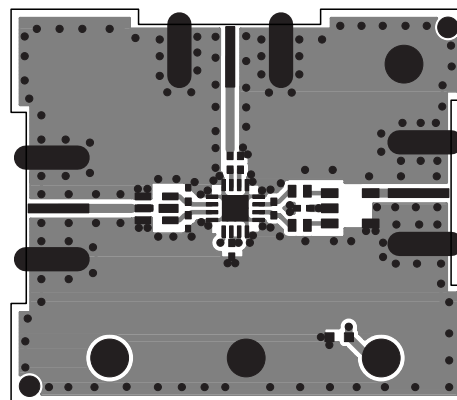
標準的応用例

評価用ボードのレイアウト

最上層のシルクスクリーン

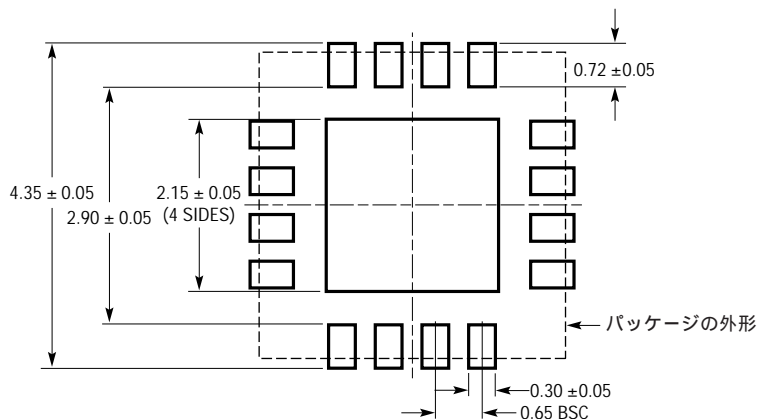


最上層のメタル配線

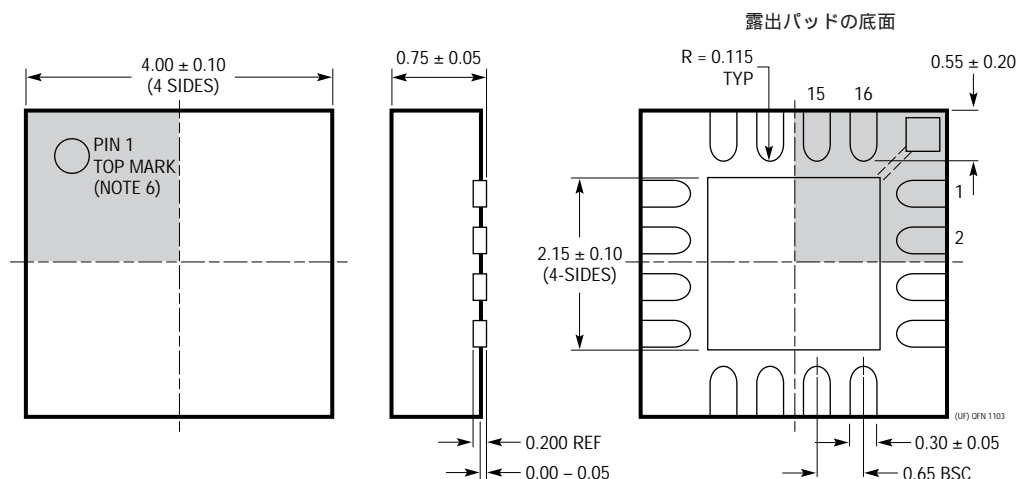


パッケージ寸法

UFパッケージ
16ピン・プラスチックQFN(4mm × 4mm)
(Reference LTC DWG # 05-08-1692)



推奨する半田パッドのピッチと寸法



- NOTE :
1. 図面はJEDECのパッケージ外形MO-220のバリエーション(WGCG)に適合
 2. 図は実寸とは異なる
 3. すべての寸法はミリメートル
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
 5. 露出パッドは半田メッキとする
 6. 網掛けの部分はパッケージのトップとボトムのパイン1の位置の参考に過ぎない

関連製品

製品番号	説明	注釈
インフラストラクチャ		
LT5511	高直線性アップコンバーティング・ミキサ	RF出力:最大3GHz、IIP3:17dBm、内蔵LOバッファ
LT5512	DC ~ 3GHz高信号レベル・ダウンコンバーティング・ミキサ	DC ~ 3GHz、IIP3:21dBm、内蔵LOバッファ
LT5514	デジタル利得制御付き超低歪みIFアンプ/ADCドライバ	帯域幅:850MHz、OIP3:47dBm(100MHz)、利得制御範囲:10.5dB ~ 33dB
LT5515	1.5GHz ~ 2.5GHz直接変換直交復調器	IIP3:20dBm、内蔵LO直交ジェネレータ
LT5516	0.8GHz ~ 1.5GHz直接変換直交復調器	IIP3:21.5dBm、内蔵LO直交ジェネレータ
LT5517	40MHz ~ 900MHz直交復調器	IIP3:21dBm、内蔵LO直交ジェネレータ
LT5519	0.7GHz ~ 1.4GHz高直線性アップコンバーティング・ミキサ	IIP3:1GHzで17.1dBm、50Ω整合付き内蔵RF出力トランス、シングルエンドのLOポートとRFポートの動作
LT5520	1.3GHz ~ 2.3GHz高直線性アップコンバーティング・ミキサ	IIP3:1.9GHzで15.9dBm、50Ω整合付き内蔵RF出力トランス、シングルエンドのLOポートとRFポートの動作
LT5521	3.7GHz高直線性ミキサ	IIP3:1.95GHzで24.2dBm、SSBNF:12.5dB、LOリーク: -42dBm、電源電圧:3.15V ~ 5.25V
LT5522	600MHz ~ 2.7GHz高信号レベル・ダウンコンバーティング・ミキサ	4.5V ~ 5.25V電源、IIP3:900MHzで25dBm、NF = 12.5dB、50ΩシングルエンドのRFポートとLOポート
RFパワー検出器		
LT5504	800MHz ~ 2.7GHzのRF測定用レシーバ	80dBのダイナミックレンジ、温度補償、2.7V ~ 5.25V電源
LTC®5505	ダイナミックレンジが>40dBのRFパワー検出器	300MHz ~ 3GHz、温度補償、2.7V ~ 6V電源
LTC5507	100kHz ~ 1000MHzのRFパワー検出器	100kHz ~ 1GHz、温度補償、2.7V ~ 6V電源
LTC5508	300MHz ~ 7GHzのRFパワー検出器	44dBのダイナミックレンジ、温度補償、SC70パッケージ
LTC5509	300MHz ~ 3GHzのRFパワー検出器	36dBのダイナミックレンジ、低消費電力、SC70パッケージ
LTC5530	300MHz ~ 7GHzの高精度RFパワー検出器	高精度V _{OUT} オフセット制御、シャットダウン、調節可能な利得
LTC5531	300MHz ~ 7GHzの高精度RFパワー検出器	高精度V _{OUT} オフセット制御、シャットダウン、調節可能なオフセット
LTC5532	300MHz ~ 7GHzの高精度RFパワー検出器	高精度V _{OUT} オフセット制御、調節可能な利得とオフセット
LT5534	ダイナミックレンジが60dBの50MHz ~ 3GHz RFパワー検出器	全温度範囲で±1dBの出力変動、応答時間:38ns
低電圧RFビルディング・ブロック		
LT5500	1.8GHz ~ 2.7GHzのレシーバ・フロント・エンド	1.8V ~ 5.25V電源、デュアルLNA利得、ミキサ、LOバッファ
LT5502	400MHz直交IF復調器、RSSI付き	1.8V ~ 5.25V電源、70MHz ~ 400MHzのIF、84dBのリミット利得、90dBのRSSI範囲
LT5503	1.2GHz ~ 2.7GHzの直接I _Q 変調器およびアップコンバーティング・ミキサ	1.8V ~ 5.25V電源、4ステップRFパワー制御、120MHz変調帯域幅
LT5506	500MHz直交IF復調器、VGA付き	1.8V ~ 5.25V電源、40MHz ~ 500MHzのIF、-4dB ~ 57dBのリニア電力利得、8.8MHzベースバンド帯域幅
LT5546	500MHz直交IF復調器、VGA付き、17MHzベースバンド帯域幅	17MHzベースバンド帯域幅、40MHz ~ 500MHzのIF、1.8V ~ 5.25V電源、-7dB ~ 56dBのリニア電力利得
広帯域幅ADC		
LT1749	12ビット、80Msps	500MHz BW S/H、71.8dB SNR、87dB SFDR
LT1750	14ビット、80Msps	500MHz BW S/H、75.5dB SNR、90dB SFDR、2.25V _{p-p} または1.35V _{p-p} の入力レンジ