

特長

- 広帯域RF、LO、IFの各動作
 - 高入力IP3:30MHz～900MHzで>20dBm
1900MHzで+17dBm
 - 標準変換利得:1dB
 - SSBノイズ指数:900MHzで11dB
1900MHzで14dB
 - LOバッファ内蔵:LOドライブ・レベルの影響なし
 - シングルエンドまたは差動のLOドライブ
 - 高LO-RF絶縁
 - イネーブル機能
 - 電源電圧範囲:4.5V～5.25V
 - 4mm×4mm QFNパッケージ

アプリケーション

- HF/VHF/UHF ミキサ
 - セルラー/PCS/UMTSインフラストラクチャ
 - 高直線性ミキサ・アプリケーション
 - ISM帯域レシーバ
 - 無線医療テレメトリ・システム(WMTS)

概要

LT[®]5512は、高直線性HF、VHFおよびUHFアプリケーション向けに最適化されたアクティブ二重平衡ミキサ・デバイスです。このデバイスはミキサをドライブするLOバッファ・アンプとRFバッファ・アンプを内蔵し、優れたLO-RF絶縁を提供します。また、バイアス回路を内蔵しているので、高精度の外付け抵抗が不要で、イネーブル制御(EN)ピンを使用してデバイスのパワーダウンが可能になります。

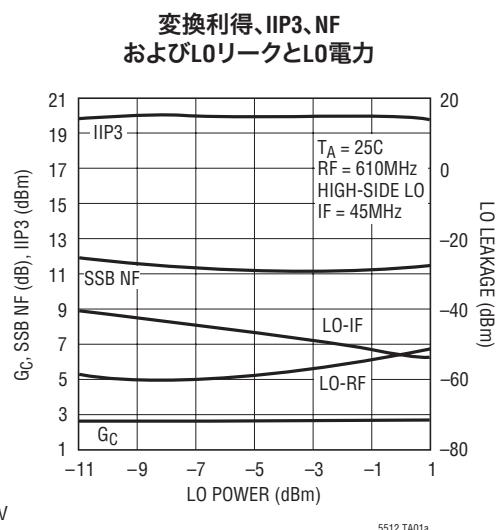
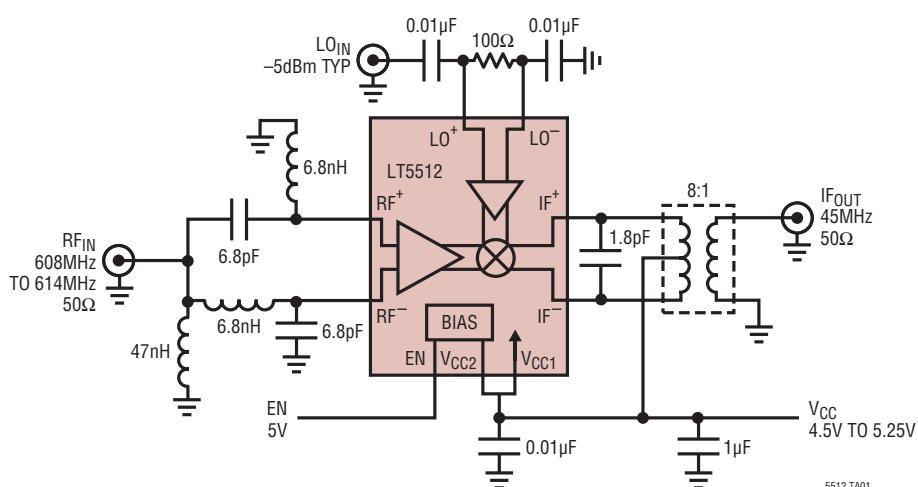
RFポートとIFポートが外部で整合されるので、ミキサを1MHz以下という非常に低い周波数から最大3GHzの範囲で使用可能です。差動LO入力はシングルエンドまたは差動入力ドライブが可能です。

LT5512はパッシブ・ダイオード・ミキサに対する高直線性の代替デバイスです。変換損失を生じ、高いLOドライブ・レベルを必要とするパッシブ・ミキサと異なり、変換利得が得られ、必要なLOドライブ・レベルを大幅に引き下げることができます。

「D」、LTC、LTはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的应用例

600MHz無線医療システム用高信号レベル・ダウンミキサ



絶対最大定格

(Note 1)

電源電圧 (V_{CC1} 、 V_{CC2} 、 IF^+ 、 IF^-)	5.5V
イネーブル電圧	-0.3V~(V_{CC} +0.3V)
LO^+ ~ LO^- 差動電圧	$\pm 1.5V$ (+6dBm相当)
RF^+ ~ RF^- 差動電圧	$\pm 0.7V$ (+11dBm相当)
動作温度範囲	-40°C~85°C
保存温度範囲	-65°C~125°C
リード温度 (T_J)	125°C

パッケージ/発注情報

TOP VIEW	
NC	16
NC	15
NC	14
NC	13
NC	12
RF ⁺	11
RF ⁻	10
NC	9
NC	8
NC	7
NC	6
NC	5
V _{CC}	V _{CC}
V _{CC}	V _{CC}
UF PACKAGE	
16-LEAD (4mm x 4mm) PLASTIC QFN	
$T_{JMAX} = 125^\circ\text{C}$, $\theta_{JA} = 37^\circ\text{C/W}$	
EXPOSED PAD IS GROUND (PIN 17) (MUST BE SOLDERED TO PCB)	
ORDER PART NUMBER	PART MARKING
LT5512EUF	5512
Order Options Tape and Reel: Add #TR Lead Free: Add #PBF Lead Free Tape and Reel: Add #TRPBF Lead Free Part Marking: http://www.linear.com/leadfree/	

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

DC電気的特性 (図2に示されているテスト回路)

注記がない限り、 $V_{CC} = 5V$ 、EN = "H"、 $T_A = 25^\circ\text{C}$ (Note 3)。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Enable (EN) Low = Off, High = On					
Turn On Time		3			μs
Turn Off Time		13			μs
Input Current	$V_{ENABLE} = 5V$	50			μA
Enable = High (On)		3			V
Enable = Low (Off)			0.3		V
Power Supply Requirements (V_{CC})					
Supply Voltage		4.5	5.25		V
Supply Current		56	74		mA
Shutdown Current	EN = Low		100		μA

AC電気的特性

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
RF Input Frequency Range	Requires Appropriate Matching	0.001	to 3000		MHz
LO Input Frequency Range	Requires Appropriate Matching	0.001	to 3000		MHz
IF Output Frequency Range	Requires Appropriate Matching	0.001	to 2000		MHz
LO Input Power	1kHz to 1700MHz (Resistive Match) 1200MHz to 3000MHz (Reactive Match)	-11 -18	-5 -10	1 -2	dBm dBm

AC電気的特性

ダウンミキサのアプリケーション: (図1と図2に示されているテスト回路)注記がない限り、 $V_{CC} = 5V$ 、EN = "H"、 $T_A = 25^\circ C$ 、 $P_{RF} = -10\text{dBm}$ (2トーンIIP3テストの場合-10dBm/トーン、 $\Delta f = 200\text{kHz}$)、45MHz、140MHz、および450MHzのテストの場合、-5dBmでハイサイドLO、900MHz、1900MHz、および2450MHzのテストの場合、-10dBmでローサイドLO。(Note 2, 3, 4)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Conversion Gain	RF = 45MHz, IF = 2MHz		1		dB
	RF = 140MHz, IF = 10MHz		2		dB
	RF = 450MHz, IF = 70MHz		1.1		dB
	RF = 900MHz, IF = 170MHz		0		dB
	RF = 1900MHz, IF = 170MHz	-1	1		dB
	RF = 2450MHz, IF = 240MHz		2		dB
Conversion Gain vs Temperature	$T_A = -40^\circ C$ to $85^\circ C$, RF = 900MHz		-0.011		dB/°C
Input 3rd Order Intercept	RF = 45MHz, IF = 2MHz		20.4		dBm
	RF = 140MHz, IF = 10MHz		20.7		dBm
	RF = 450MHz, IF = 70MHz		21.3		dBm
	RF = 900MHz, IF = 170MHz		21		dBm
	RF = 1900MHz, IF = 170MHz		17		dBm
	RF = 2450MHz, IF = 240MHz		13		dBm
Single-Sideband Noise Figure	RF = 140MHz, IF = 10MHz		10.3		dB
	RF = 450MHz, IF = 70MHz		10.3		dB
	RF = 900MHz, IF = 170MHz		11		dB
	RF = 1900MHz, IF = 170MHz		14		dB
	RF = 2450MHz, IF = 240MHz		13.4		dB
LO to RF Leakage	$f_{LO} = 250\text{kHz}$ to 700MHz (Figure 1)		≤ -63		dBm
	$f_{LO} = 700\text{MHz}$ to 2500MHz (Figure 2)		≤ -50		dBm
LO to IF Leakage	$f_{LO} = 250\text{kHz}$ to 500MHz (Figure 1)		≤ -35		dBm
	$f_{LO} = 500\text{MHz}$ to 1250MHz (Figure 1)		≤ -40		dBm
	$f_{LO} = 700\text{MHz}$ to 1500MHz (Figure 2)		≤ -45		dBm
	$f_{LO} = 1500\text{MHz}$ to 1950MHz (Figure 2)		≤ -40		dBm
	$f_{LO} = 1950\text{MHz}$ to 2500MHz (Figure 2)		≤ -32		dBm
RF to LO Isolation	$f_{RF} = 250\text{kHz}$ to 800MHz (Figure 1)		>61		dB
	$f_{RF} = 700\text{MHz}$ to 1200MHz (Figure 2)		>49		dB
	$f_{RF} = 1200\text{MHz}$ to 1700MHz (Figure 2)		>46		dB
	$f_{RF} = 1700\text{MHz}$ to 2500MHz (Figure 2)		>43		dB
2RF-2LO Output Spurious Product ($f_{RF} = f_{LO} + f_{IF}/2$)	900MHz: $f_{RF} = 815\text{MHz}$ at -12dBm , $f_{IF} = 170\text{MHz}$		-66		dBc
	1900MHz: $f_{RF} = 1815\text{MHz}$ at -12dBm , $f_{IF} = 170\text{MHz}$		-59		dBc
3RF-3LO Output Spurious Product ($f_{RF} = f_{LO} + f_{IF}/3$)	900MHz: $f_{RF} = 786.67\text{MHz}$ at -12dBm , $f_{IF} = 170\text{MHz}$		-83		dBc
	1900MHz: $f_{RF} = 1786.67\text{MHz}$ at -12dBm , $f_{IF} = 170\text{MHz}$		-58		dBc
Input 1dB Compression	RF = 10MHz to 500MHz (Figure 1)		10.5		dBm
	RF = 900MHz (Figure 2)		10.1		dBm
	RF = 1900MHz (Figure 2)		6.2		dBm

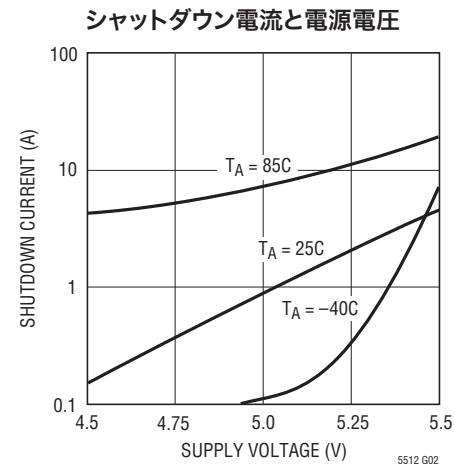
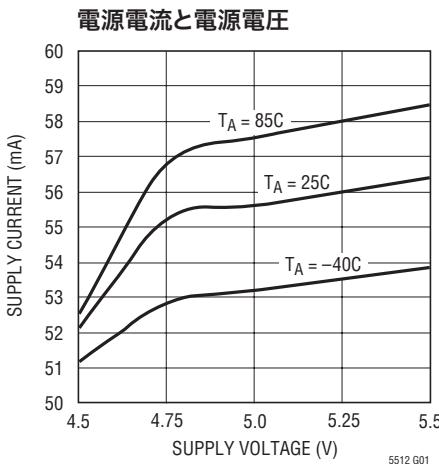
Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: 図1のテスト回路で測定された45MHz、140MHzおよび450MHzの性能。図2のテスト回路で測定された900MHz、1900MHzおよび2450MHzの性能。

Note 3: $-40^\circ C$ ～ $85^\circ C$ の温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で保証されている。

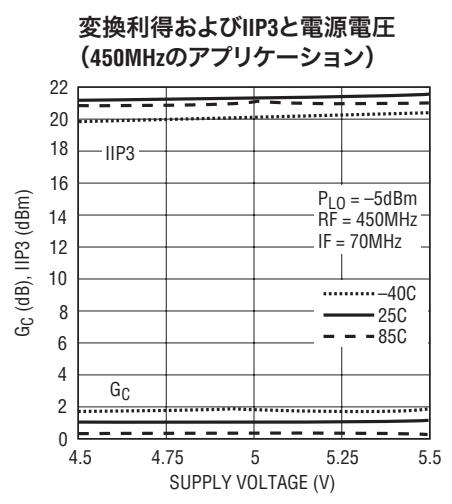
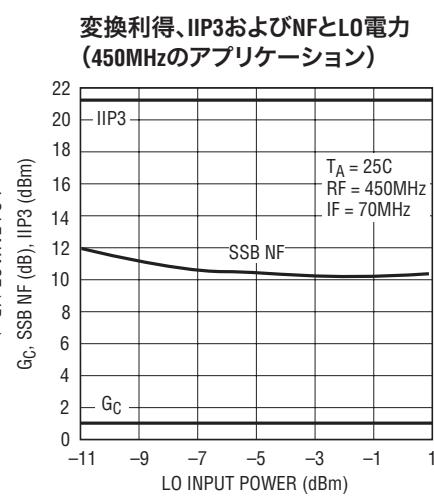
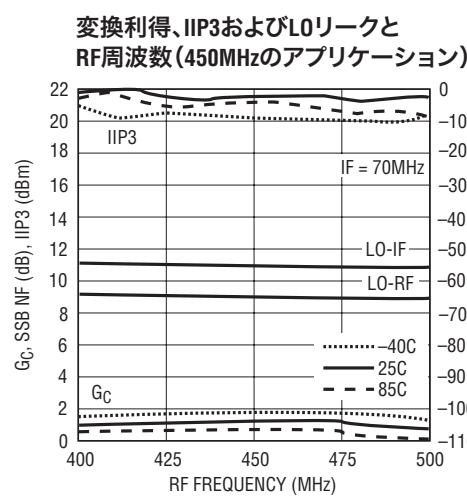
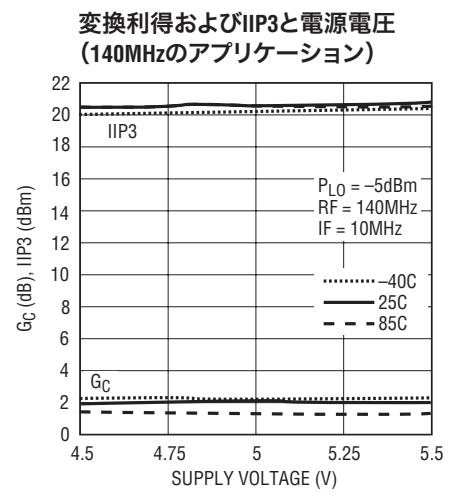
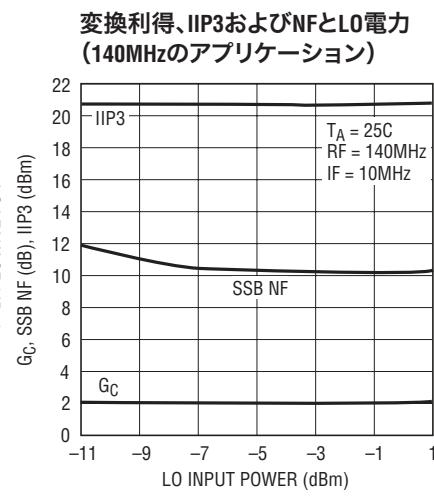
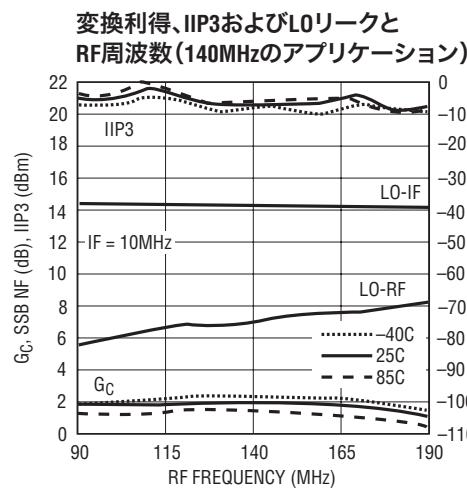
Note 4: SSBノイズ・フィギュアは、RF入力に小信号ノイズ源とバンドパス・フィルタを使い、他のRF信号を与えずに測定される。

標準的DC性能特性 (図2に示されているテスト回路)



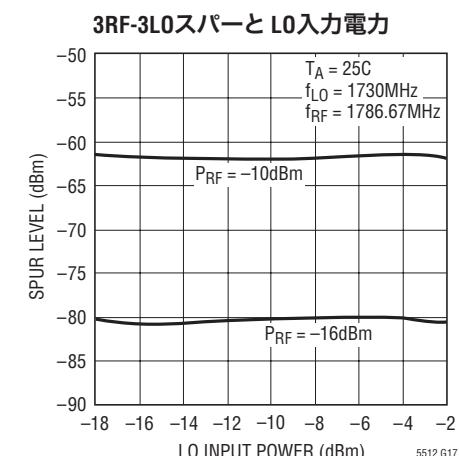
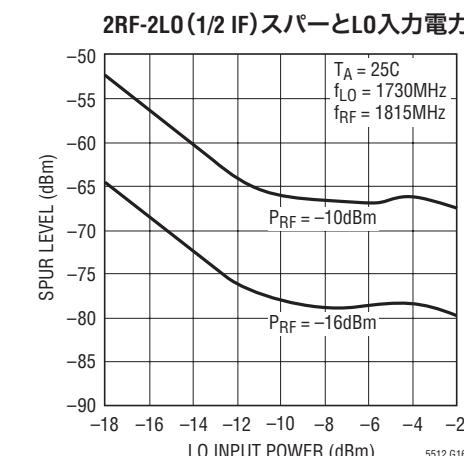
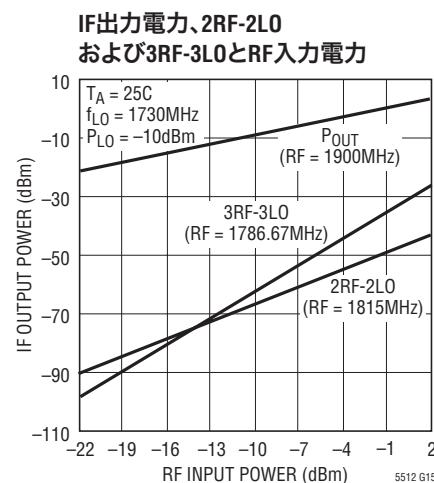
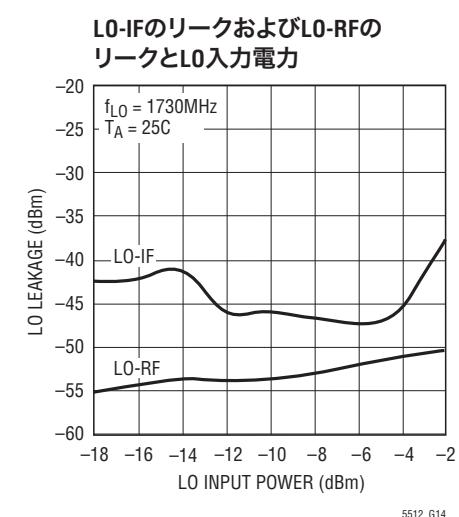
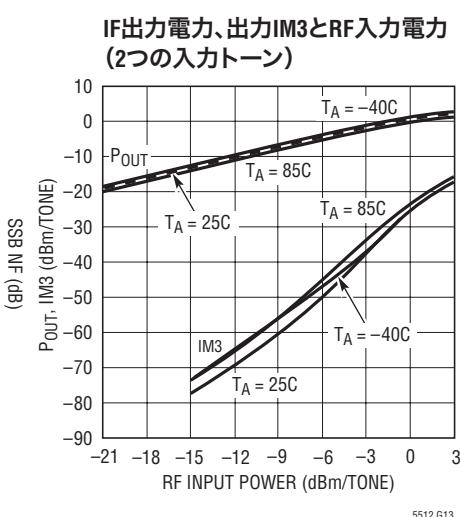
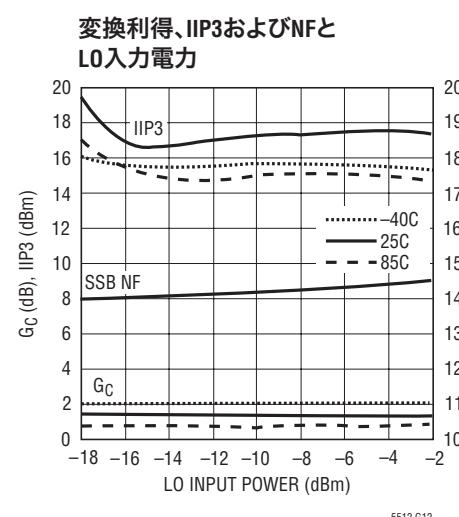
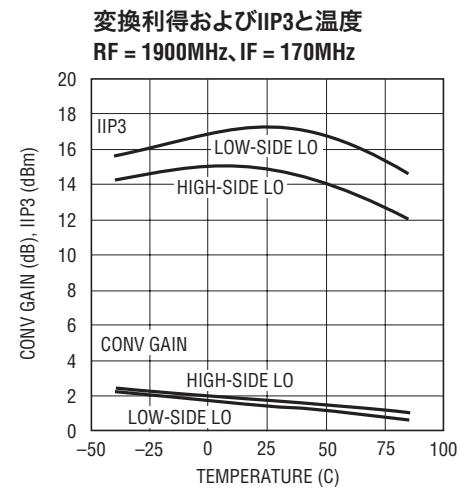
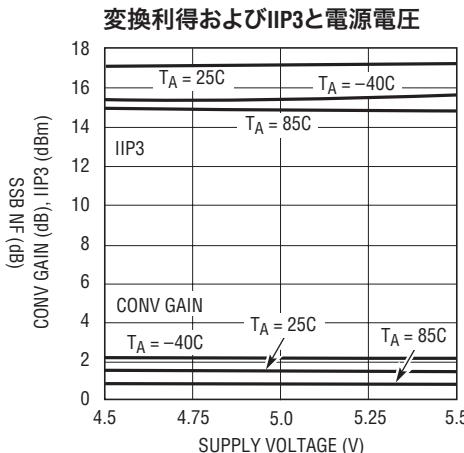
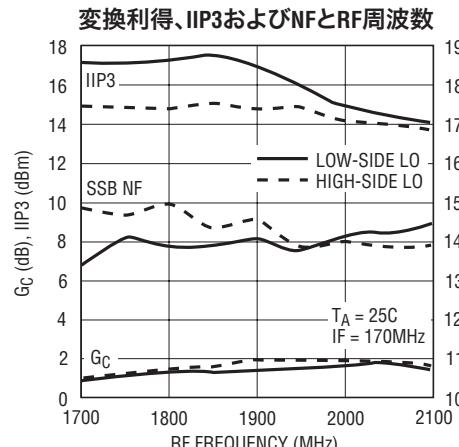
標準的AC性能特性 (HF/VHF/UHFダウンミキサのアプリケーション)

注記がない限り、 $V_{CC} = 5V$ 、EN = "H"、 $P_{RF} = -10\text{dBm}$ (2トーンIIP3テストの場合 $-10\text{dBm}/\text{トーン}, \Delta f = 200\text{kHz}$)、ハイサイドLO、 $P_{LO} = -5\text{dBm}$ 。図1に示されているテスト回路。



標準的性能特性 (1900MHzのダウンミキサのアプリケーション)

注記がない限り、 $V_{CC} = 5V$ 、EN = "H"、 $T_A = 25^\circ C$ 、1900MHzのRF入力整合、 $P_{RF} = -10\text{dBm}$ (2トーンIIP3テストの場合-10dBm/トーン、 $\Delta f = 200\text{kHz}$)、ローサイドLO、 $P_{LO} = -10\text{dBm}$ 、170MHzで測定されたIF出力。図2に示されているテスト回路。



標準的性能特性

NC(ピン1、4、8、13、16): 内部で接続されていません。これらのピンはLOとRF間およびLOとIF間の絶縁をよくするために回路基板上で接地します。

RF⁺、RF⁻(ピン2、3): RF信号の差動入力。これらのピンは差動信号でドライブする必要があります。各ピンは15mA(合計30mA)をシンクできるDCグランドに接続する必要があります。このDCバイアス・リターンはバランのセンタータップまたはシャント・インダクタを使って実現することができます。RF入力を50Ω(または75Ω)に整合させるために、インピーダンス変換が必要です。

EN(ピン5): イネーブル・ピン。入力電圧が3Vより高いとき、ピン6、7、10、および11によって電力を供給されるミキサ回路がイネーブルされます。入力電圧が0.3Vより低いとき、すべての回路はディスエーブルされます。イネーブル・ピンの標準的入力電流はEN = 5Vのとき50µAで、EN = 0Vのとき0µAです。

V_{CC1}(ピン6): LOバッファ回路の電源ピン。標準的電流消費は22mAです。このピンは外部で他のV_{CC}ピンに接続し、0.01µFと1µFのコンデンサでデカップリングします。

V_{CC2}(ピン7): バイアス回路の電源ピン。標準的電流消費は4mAです。このピンは外部で他のV_{CC}ピンに接続し、0.01µFと1µFのコンデンサでデカップリングします。

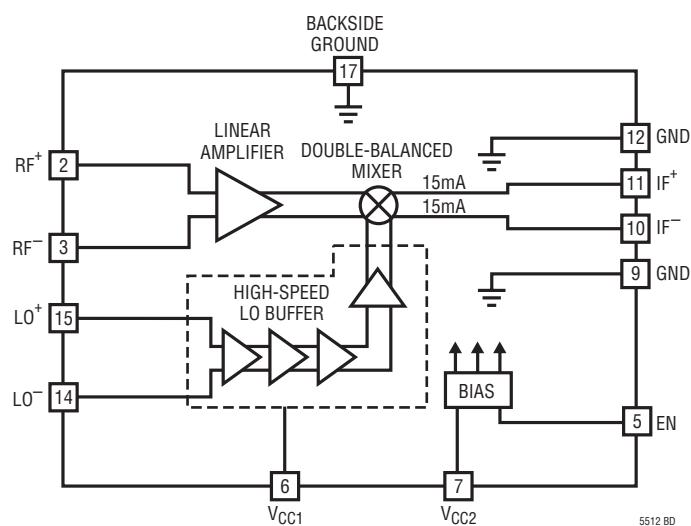
GND(ピン9とピン12): グランド。これらのピンは絶縁を良くするため内部で裏面のグランドに接続されています。これらを回路基板上のRFグランドに接続します。ただし、これらでパッケージの裏面コンタクトを介した主要な接地を置き換えることは意図されていません。

IF⁻、IF⁺(ピン10、11): IF信号の差動出力。出力をマッチングするために、インピーダンス変換が必要になります。これらのピンは、インピーダンス・マッチング・インダクタ、RFチョークコイル、またはトランスのセンタータップを介して、V_{CC}に接続する必要があります。

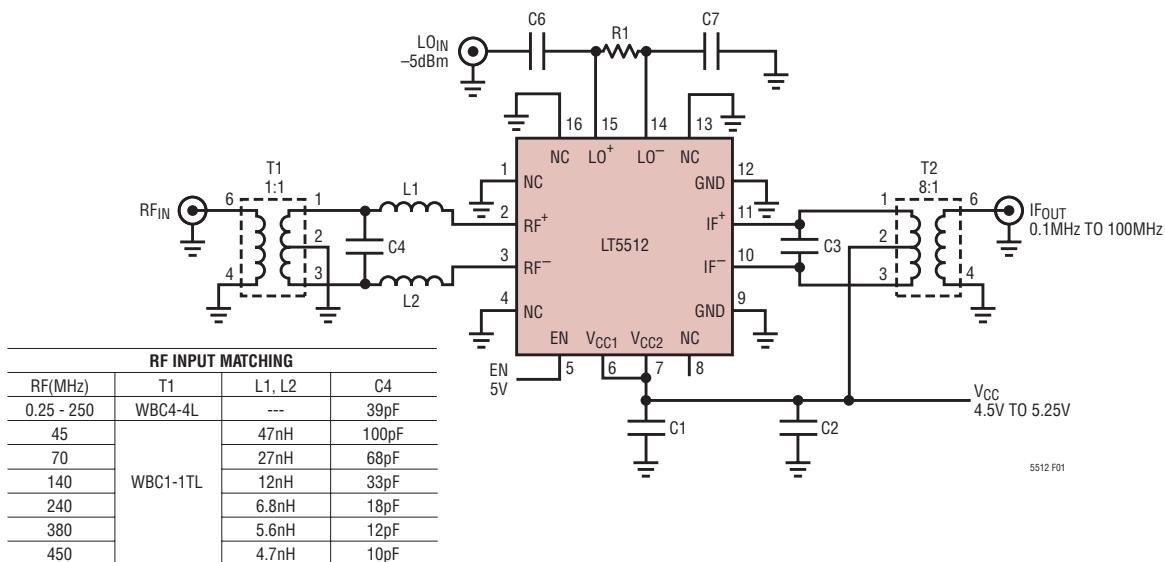
LO⁻、LO⁺(ピン14、15): ローカル発振器の信号の差動入力。これらは、片方をDCブロッキング・コンデンサを介してRFグランドに接続することにより、シングルエンドで使用することができます。これらのピンは内部で2Vにバイアスされていますので、DCブロッキング・コンデンサが必要です。LO入力を50Ω(または75Ω)に整合させるために、インピーダンス変換が必要です。

GROUND(ピン17): (裏面のコンタクト): デバイス全体の回路のグランド・リターン。これはプリント回路基板のグランド・プレーンに半田付けする必要があります。

ブロック図

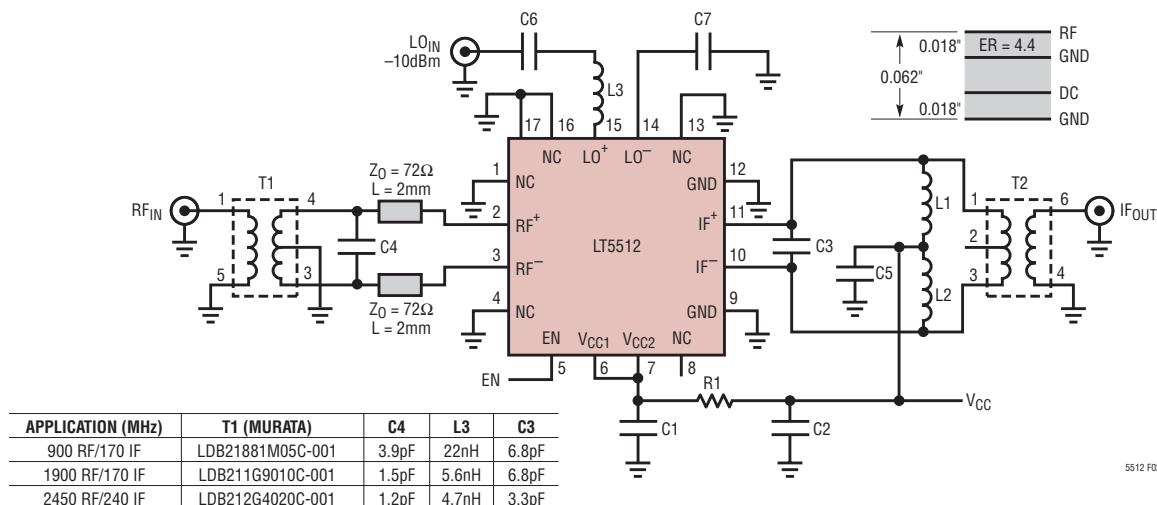


テスト回路



REF DES	VALUE	SIZE	PART NUMBER	REF DES	VALUE	SIZE	PART NUMBER
R1	100Ω	0402	AAC CR05-101J	C4	See Table	0402	AVX 0402
C1, C6, C7	0.01μF	0402	AVX 04023C103JAT	L1, L2	See Table	0402	Toko LL1005-FH
C2	1μF	0603	AVX 0603ZD105KAT	T1	1:1		Coilcraft WBC1-1TL
C3	1.8pF	0402	AVX 04025A1R8BAT	T2	8:1		Mini-Circuits TC8-1

図1. HF/VHF/UHFダウンミキサ・アプリケーション用テスト回路



REF DES	VALUE	SIZE	PART NUMBER	REF DES	VALUE	SIZE	PART NUMBER
C5, C6, C7	100pF	0402	Murata GRP1555C1H101J	L1, L2	47nH	0402	Coilcraft 0402CS-47NX
C1	0.01μF	0402	Murata GRP155R71C103K	L3	See Table	0402	Toko LL1005-FH
C2	1.0μF	0603	Taiyo Yuden LMK107F105ZA	R1	10	0402	
C4	See Table	0402	Murata GRP1555C	T1	See Table		Murata LDB21 Series
C3	See Table	0402	Murata GRP1555C	T2	8:1		Mini-Circuits TC8-1

図2. 900MHz~2.5GHzダウンミキサ・アプリケーション用テスト回路

アプリケーション情報

LT5512は二重平衡ミキサ、RFバッファ・アンプ、高速リミットLOバッファ、およびバイアス/イネーブル回路で構成されています。RF、LO、およびIFの各差動ポートには、1MHz未満の低周波数または最大3GHzの周波数でミキサを使用できるようにする簡単な外部整合が必要です。

2種類の評価回路を使用できます。HF/VHF/UHFの評価回路を図1に、900MHz～2.5GHzの評価回路を図2に示します。これらの回路に対応するデモ・ボードのレイアウトをそれぞれ図10、図11に示します。

RF入力ポート

450MHzのアプリケーション用の関連した外部インピーダンス整合用素子とともに、差動RF入力の簡略回路図を図3に示します。各RF入力は、15mAをシンクできる、抵抗値の低いグランドへのDCリターンを必要とします。差動RF入力信号が使

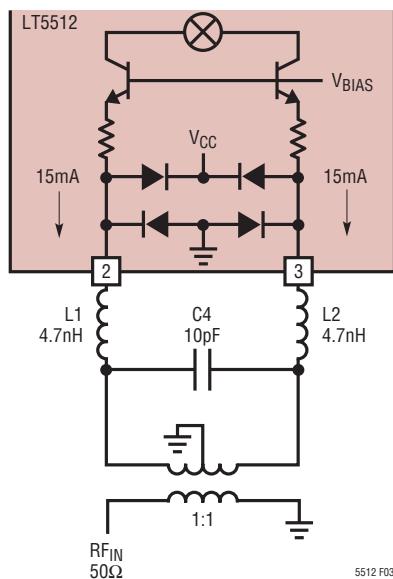


図3. 450MHzのアプリケーションのための外部整合付きRF入力

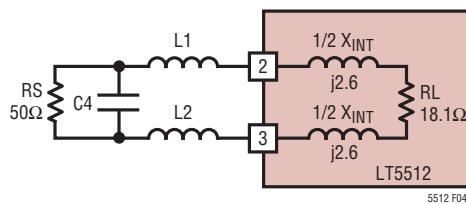


図4. 450MHzのRF入力整合

用できる場合、これは、図3に示されているようなバランのセンタータップまたはピン2およびピン3からグランドに接続したバイアス・ chokeコイルを使って実現することができます。対象となる周波数で入力インピーダンスが減少するのを避けるために、バイアス・ chokeの値を十分高くします。

よく使われるいくつかのRF周波数に対するピン2とピン3間の差動入力インピーダンスと差動反射係数が表1にまとめてあります。図3と図4に示されているように、差動入力インピーダンスをバラン入力の適した値に変換するのに、ローパス・インピーダンス整合が使われています。以下の例では、RF入力のためのローパス・インピーダンス変換ネットワークの設計方法を示します。

表1から、450MHzでの差動入力インピーダンスは $18.1 + j5.2$ です。図4に示されているように、 5.2Ω のリアクタンスが分割され、半分ずつ 18.1Ω の負荷抵抗のそれぞれの側に接続されています。整合ネットワークは、内部インダクタンスに直列に接続された追加のインダクタンス、および望みの 50Ω のソース・インピーダンスと並列に接続されたコンデンサで構成されます。容量(C4)とインダクタンスは次のように計算されます。

$$Q = \sqrt{(R_S / R_L) - 1} = \sqrt{(50 / 18.1) - 1} = 1.328$$

$$C4 = \frac{Q}{\omega R_S} = \frac{1.328}{2\pi \cdot 450\text{MHz} \cdot 50} = 9.4\text{pF} \quad (10\text{pF} \text{を使用})$$

$$L1, L2 = \frac{R_L \cdot Q}{2\omega} = \frac{18.1 \cdot 1.328}{2 \cdot 2\pi \cdot 450\text{MHz}} \\ = 4.2\text{nH} \quad (4.7\text{nH} \text{を使用})$$

表1. RF入力の差動インピーダンス

Frequency (MHz)	Differential Input Impedance	Differential S11	
		Mag	Angle
10	$18.2 + j0.14$	0.467	179.6
44	$18 + j0.26$	0.470	178.6
240	$18.1 + j2.8$	0.471	172.6
450	$18.1 + j5.2$	0.473	166.3
950	$18.7 + j11.3$	0.479	150.8
1900	$20.6 + j22.8$	0.503	124.3
2150	$21.4 + j26.5$	0.512	116.9
2450	$22.5 + j30.5$	0.522	109.2
2700	$24.1 + j34.7$	0.530	101.7

アプリケーション情報

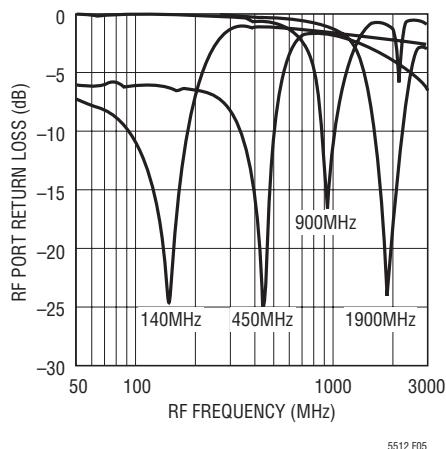


図5. RF入力のリターン損失
(140MHz、450MHz、900MHz、1900MHzの整合)

900MHzを超える高い周波数では、これと同じ整合方法が使用されますが、外部インダクタンスを計算する際にデバイスの入力リアクタンスを考慮することが重要です。図2に示されているように、高周波数の評価用ボードには、チップ・インダクタの代わりに短い(2mm)72Ωのマイクロストリップ・ラインを使用して必要なインダクタンスを実現します。

いくつかの周波数(45MHz~2.45GHz)の外部整合の値を図1と図2に示します。図5のグラフに、RF入力リターン損失の測定値を示します。

LO入力ポート

LOバッファ・アンプは、高直線性を得るために、ミキサ・クワッドをドライブするように設計された複数の高速リミティング差動アンプで構成されています。LO⁺ピンとLO⁻ピンは差動またはシングルエンドのドライブ用に設計されています。両方のLOピンは内部で2V_{DC}にバイアスされています。

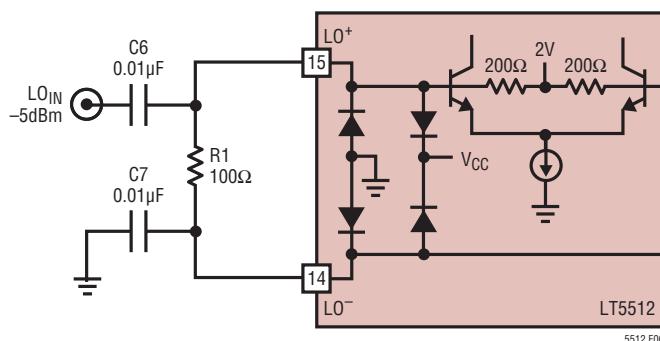


図6. 抵抗による整合を用いたLO入力

表2. LO入力の差動インピーダンス

Frequency (MHz)	Differential Input Impedance	Differential S11	
		Mag	Angle
750	263 + j172	0.766	-10.2
1000	213 + j178	0.760	-13.4
1250	175 + j173	0.752	-16.6
1500	146 + j164	0.743	-19.8
1750	125 + j153	0.733	-22.8
2000	108 + j142	0.722	-25.8
2250	95 + j131	0.709	-28.9
2500	86 + j122	0.695	-31.8
2750	78 + j133	0.68	-34.6

LO入力の簡略回路図を(簡単な抵抗による整合およびDCブロッキング・コンデンサと共に)図6に示します。これは1.5GHzより低いLO周波数に対して推奨される整合です。内部(DC)抵抗は400Ωです。デバイスに必要なLOドライブは150mV_{RMS}(標準)で、50ΩのソースまたはPECLのようなインピーダンスの高いソースから得ることができます。入力段は性能を著しく落とすことなく10dBのオーバードライブに耐えますが、外部整合抵抗は、デバイスが受け取るLO信号の振幅を小さくするためにのみ必要です。LOポートの抵抗による整合は、低周波数の評価用ボードに使用されます(図1を参照)。

1.5GHzより高い周波数では、内部容量がかなり大きくなり、直列インダクタ1個とDCブロッキング・コンデンサを用いた50Ωへのリアクティブ整合が推奨されます。図7に回路図を示します。

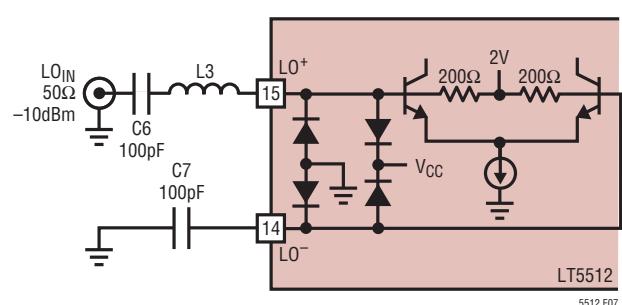


図7. リアクティブ整合を用いたLO入力

アプリケーション情報

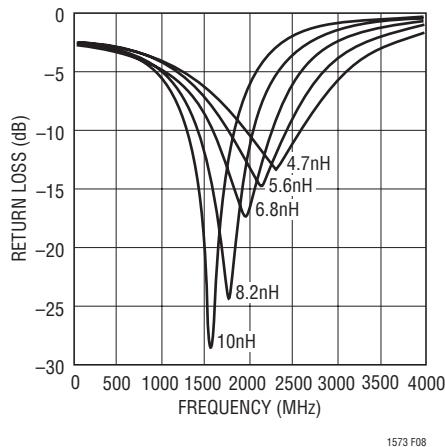


図8. 様々なL3の値に対するシングルエンド LOポートのリターン損失と周波数

LO⁺ピンとLO⁻ピンの間の差動入力インピーダンスと差動反射係数を表2にまとめます。このデータは、直列整合インダクタ(L3)の値を計算するのに使用できます。代わりのデータとして、様々なL3の値に対するLO入力のリターン損失と周波数の測定値を図8に示します。LOポートのリアクティブ整合は、高周波数の評価用ボードに使用されます(図2を参照)。

IF出力ポート

差動IF出力(IF⁺とIF⁻)は、図9に示されているように、内部でミキサのスイッチング・トランジスタのコレクタに接続されています。これらの出力は、最適動作を実現するために、RFバランまたは180度ハイブリッドを介して外部で結合します。これら両方のピンは電源電圧でバイアスする必要があります。この電圧は整合インダクタを通して(図2参照)、または出力トランジスタのセンタータップを通して(図1を参照)印加することができます。これらのピンはESDダイオードで保護されています。これらのダイオードにより、ピークAC信号はVCCより1.3V上までスイングすることができます。

表3に示されているように、IF出力差動インピーダンスは0.44pFに並列接続された約390Ωになります。ワイヤレス・アプリケーションに適した簡単なバンドパスIF整合ネットワークを図9に示します。ここで、L1、L2、およびC3により、望みのIF出力周波数が設定されます。390Ωの差動出力は次に直接差動フィルタに接続するか、または8:1のバランに接続してインピーダンスを50Ωまで下げることができます。直線性を最大にするに

は、C3をできる限りIF⁺/IF⁻ピンに近づけて配置してください。C3に直列なインダクタンス(ビア孔など)は、たとえ小さな値であっても、IIP3を大きく劣化させる可能性があります。C3の値は内部容量の値だけ小さくします(表3を参照)。この整合ネットワークは簡単で、狭帯域のIFアプリケーションに十分な選択性を与えます。

100MHzより低いIF周波数では、最も簡単なIF整合方法として、図1に示すように、IFピンに8:1トランスを接続します。トランスのセンタータップを介してIF⁺ピンとIF⁻ピンにDCバイアスが与えられます。小さな値のIFコンデンサ(C3)はLO-IFリーカーを改善し、不要なイメージ周波数を減衰させます。インダクタは必要ありません。

表3. IF出力の差動インピーダンス(並列相当)

Frequency (MHz)	Differential Output Impedance	Differential S11	
		Mag	Angle
10	396 II - j10k	0.766	0
70	394 II - j5445	0.775	-1.1
170	393 II - j2112	0.774	-2.8
240	392 II - j1507	0.773	-3.9
450	387 II - j798	0.772	-7.3
750	377 II - j478	0.768	-12.2
860	371 II - j416	0.766	-14.0
1000	363 II - j359	0.762	-16.2
1250	363 II - j295	0.764	-19.6
1500	346 II - j244	0.756	-23.6
1900	317 II - j192	0.743	-29.9

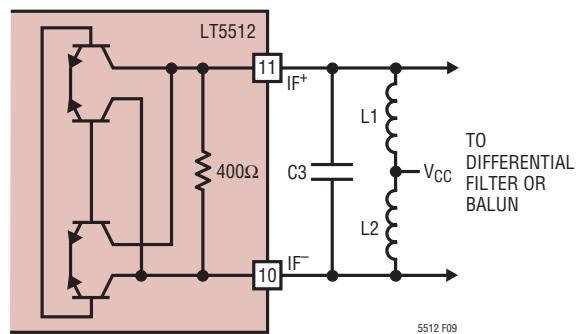
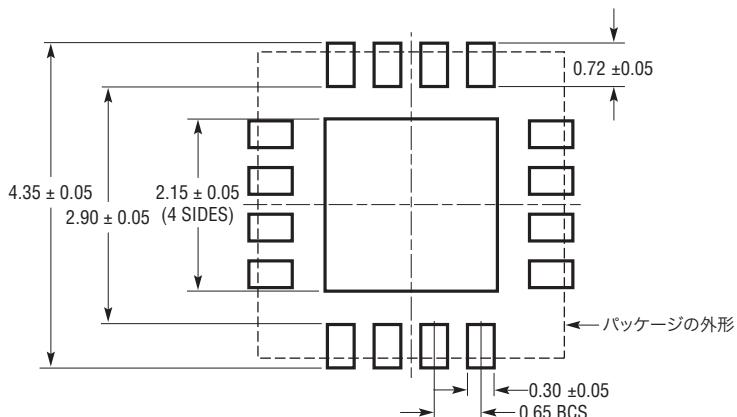


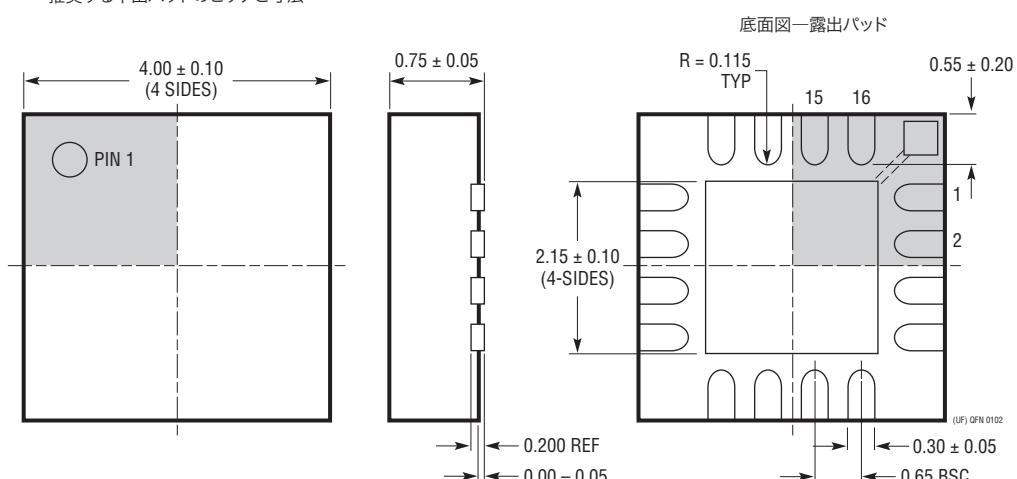
図9. バンドパス整合素子を使用した IF出力の等価回路

パッケージ

UFパッケージ
16ピン・プラスチックQFN (4mm×4mm)
(Reference LTC DWG # 05-08-1692)



推奨する半田パッドのピッチと寸法



NOTE:

1. 図面はJEDECのパッケージ外形MO-220バリエーション(WGGC)に適合
2. すべての寸法はミリメートル
3. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
4. 露出パッドは半田メッキとする

アプリケーション情報

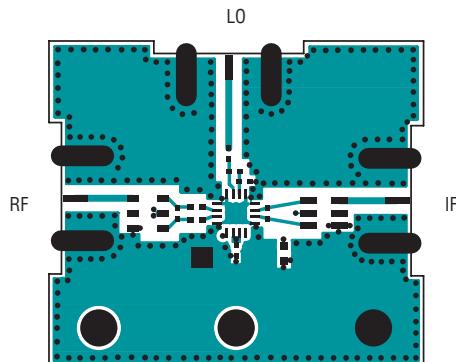


図10. HF/VHF/UHF評価用ボードのレイアウト
(DC933A)

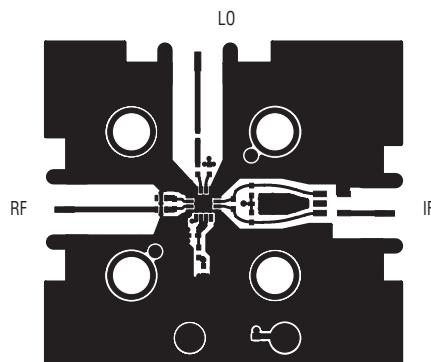


図11. 高周波数の評価用ボードのレイアウト
(DC4788)

関連製品

製品番号	説明	注釈
インフラストラクチャ		
LT5511	高直線性アップコンバーティング・ミキサ	RF出力:最大3GHz、IIP3:17dBm、内蔵LOバッファ
LT5514	デジタル利得制御付き超低歪みIFアンプ/ADCドライバ	帯域幅:850MHz、OIP3:47dBm(100MHz)、利得制御範囲:10.5dB~33dB
LT5515	1.5GHz~2.5GHz直接変換直交復調器	IIP3:20dBm、内蔵LO直交ジェネレータ
LT5516	0.8GHz~1.5GHz直接変換直交復調器	IIP3:21.5dBm、内蔵LO直交ジェネレータ
LT5517	40MHz~900MHz直交復調器	IIP3:21dBm、内蔵LO直交ジェネレータ
LT5519	0.7GHz~1.4GHz高直線性 アップコンバーティング・ミキサ	IIP3:1GHzで17.1dBm、50Ω整合付き内蔵RF出力トランジスタ、シングルエンドのLOポートとRFポートの動作
LT5520	1.3GHz~2.3GHz高直線性アップコンバーティング・ミキサ	IIP3:1.9GHzで15.9dBm、50Ω整合付き内蔵RF出力トランジスタ、シングルエンドのLOポートとRFポートの動作
LT5521	10MHz~3700MHz高直線性 アップコンバーティング・ミキサ	IIP3:1.95GHzで24.2dBm、NF = 12.5dB、3.15V~5.25Vの電源、シングルエンドのLOポート動作
LT5522	400MHz~2.7GHz高信号レベル・ ダウンコンバーティング・ミキサ	4.5V~5.25V電源、IIP3:900MHzで25dBm、NF = 12.5dB、50ΩのシングルエンドのRFポートとLOポート
LT5524	低消費電力、低歪みADCドライバ (利得をデジタルでプログラム可能)	帯域幅:450MHz、OIP3:40dBm、利得制御範囲:4.5dB~27dB
LT5525	高直線性、低消費電力の ダウンコンバーティング・ミキサ	シングルエンド50ΩのRFポートとLOポート、IIP3:17.6dBm(1900MHz)、I _{CC} = 28mA
LT5526	高直線性、低消費電力のダウンコンバーティング・ミキサ	3V~5.3V電源、IIP3:16.5dBm、RF:100kHz~2GHz、NF = 11dB、I _{CC} = 28mA、LO-RFリーク:-65dBm
LT5527	400MHz~3.7GHz、 高信号レベル・ダウンコンバーティング・ミキサ	シングルエンド50ΩのRFポートとLOポート、IIP3:1.9GHzで23.5dBm
LT5528	1.5GHz~2.4GHz高直線性ダイレクトI/Q変調器	OIP3:2GHzで21.8dBm、ノイズ・フロア:-159dBm/Hz、全てのポートで50Ωのインターフェース