

10A 降圧 DC/DC μModule レギュレータ

特長

- DC 出力電流: 10A
- 入力電圧範囲: 4.5V ~ 16V
- 出力電圧範囲: 0.6V ~ 3.3V
- 最大 85°C の周囲温度までヒートシンクまたは電流ディレーティング不要
- 全 DC 電圧出力誤差: $\pm 1.5\%$
- 電流分担によるマルチフェーズ動作
- リモート検出アンプ
- 汎用温度モニタ内蔵
- 軽負荷時の効率を高めるため、パルス・スキップ・モード / Burst Mode[®] 動作を選択可能
- ソフトスタート / 電圧トラッキング
- 保護回路: 出力過電圧および過電流フォールドバック
- 9mm×15mm×4.92mm BGA パッケージ

アプリケーション

- 通信機器、ネットワーク機器、および産業用機器
- ポイントオブロード・レギュレーション

LT、LT、LTC、LTM、Burst Mode、μModule、PolyPhase、Linear Technology およびリニアのロゴはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5481178、5705919、5929620、6100678、6144194、6177787、6304066、6580258 を含む米国特許により保護されています。その他にも出願中の特許があります。

概要

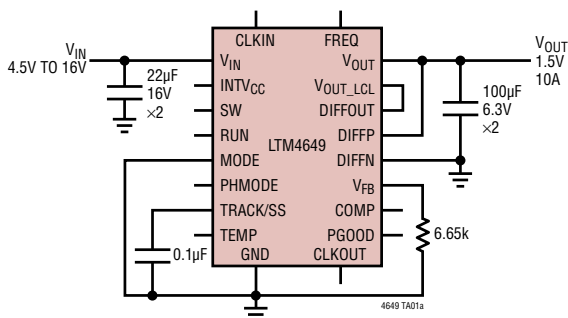
LTM[®]4649 は、10A 出力の完全な高効率スイッチング・モード降圧 DC/DC μModule[®] レギュレータで、9mm×15mm×4.92mm の BGA パッケージに収容されています。スイッチング・コントローラ、パワー FET、インダクタ、およびすべての支持部品がパッケージに搭載されています。LTM4649 は、4.5V ~ 16V の入力電圧範囲で動作し、0.6V ~ 3.3V の出力電圧範囲をサポートしており、出力電圧は 1 本の外付け抵抗で設定されます。この高効率設計により、10A の連続電流を供給します。必要なのは入力と出力のバルク・コンデンサだけです。

高いスイッチング周波数と電流モード・アーキテクチャにより、安定性を損なうことなく入力および負荷の変動に対するきわめて高速なトランジェント応答が可能です。このデバイスは、周波数同期、プログラム可能なマルチフェーズ動作、スペクトラム拡散、出力電圧トラッキングによる電源レールのシーケンシングをサポートしています。

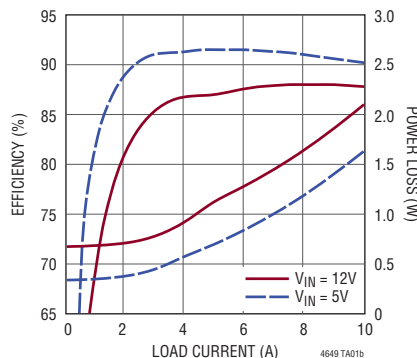
フォルト保護機能には、過電圧保護と過電流保護が含まれます。LTM4649 は、熱特性が改善された 9mm×15mm×4.92mm の小型 BGA パッケージで供給されます。LTM4649 は、SnPb (BGA) または RoHS 準拠の端子仕上げで供給されます。

標準的応用例

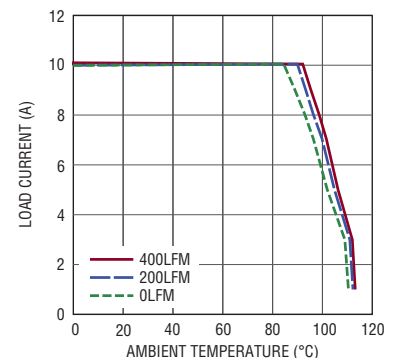
4.5V ~ 16V 入力、1.5V 出力の DC/DC
μModule レギュレータ



効率および電力損失
12V 入力時および 5V 入力時



電流ディレーティング: 12V 入力、
1.5V 出力、ヒートシンクなし

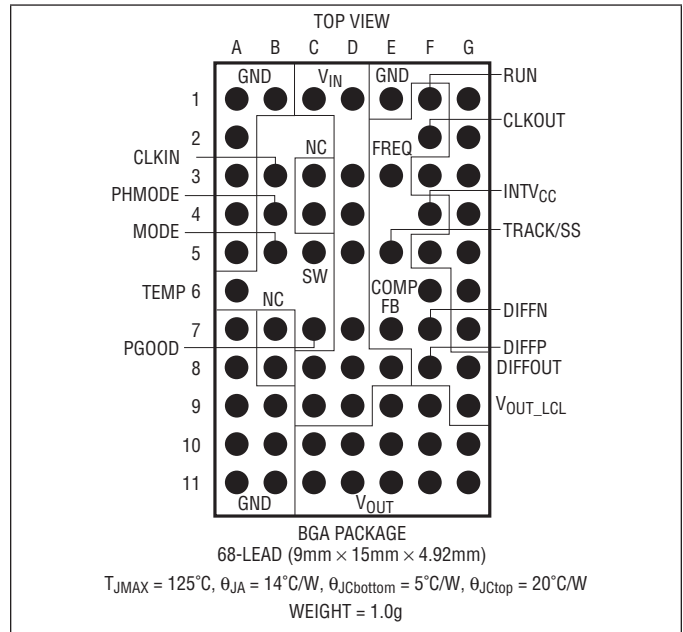


LTM4649

絶対最大定格 (Note 1)

V_{IN}	-0.3V ~ 18V
V_{OUT}	-0.3V ~ 3.6V
INTV _{CC} 、PGOOD、RUN (Note 5)	-0.3V ~ 6V
MODE、CLKIN、TRACK/SS、DIFFP、DIFFN、 DIFFOUT、PHASMD	-0.3V ~ INTV _{CC}
V_{FB}	-0.3V ~ 2.7V
COMP (Note 6)	-0.3V ~ 2.7V
INTV _{CC} のピーク出力電流 (Note 6)	100mA
内部動作温度範囲 (Note 2)	-55°C ~ 125°C
保存温度範囲	-55°C ~ 125°C
半田リフローのピーク・ボディ温度	245°C

ピン配置



発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ	MSL レーティング	温度範囲 (Note 2)
		デバイス	コード			
LTM4649EY#PBF	SAC305 (RoHS)	LTM4649Y	e1	BGA	3	-40°C to 125°C
LTM4649IY#PBF	SAC305 (RoHS)	LTM4649Y	e1	BGA	3	-40°C to 125°C
LTM4649IY	SnPb (63/37)	LTM4649Y	e0	BGA	3	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。パッド/ボール仕上げのコードは、IPC/JEDEC J-STD-609による。

- 無鉛仕上げおよび非無鉛仕上げの製品マーキング:
www.linear-tech.co.jp/leadfree

- 推奨される LGA/BGA の PCB アセンブリおよび製造方法:
www.linear-tech.co.jp/umodule/pcbassembly
- LGA/BGA パッケージおよびトレイ図面:
www.linear-tech.co.jp/packaging

電氣的特性

●は全内部動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。「標準的応用例」に基づき、 $V_{IN} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}	Input DC Voltage		4.5		16	V
$V_{OUT(RANGE)}$	Output Voltage Range		0.6		3.3	V
$V_{OUT(DC)}$	Output Voltage, Total Variation with Line and Load	$C_{IN} = 10\mu\text{F} \times 1, C_{OUT} = 100\mu\text{F}$ Ceramic, $100\mu\text{F}$ POSCAP, $R_{FB} = 6.65\text{k}$, $MODE = \text{GND}$, $V_{IN} = 4.5\text{V}$ to 16V , $I_{OUT} = 0\text{A}$ to 10A	1.477	1.50	1.523	V

入力の規格

V_{RUN}	RUN Pin On Threshold	V_{RUN} Rising	1.1	1.25	1.4	V
$V_{RUN(HYS)}$	RUN Pin On Hysteresis			150		mV
$I_{Q(VIN)}$	Input Supply Bias Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, Burst Mode Operation $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, Pulse-Skipping Mode $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, Switching Continuous Shutdown, $RUN = 0$, $V_{IN} = 12\text{V}$		5 15 75 70		mA mA mA μA
$I_S(VIN)$	Input Supply Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 10\text{A}$		1.5		A

出力の規格

$I_{OUT(DC)}$	Output Continuous Current Range	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$ (Note 4)	0		10	A
$\frac{\Delta V_{OUT(LINE)}}{V_{OUT}}$	Line Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, V_{IN} from 4.5V to 16V , $I_{OUT} = 0\text{A}$		0.010	0.04	%/V
$\frac{\Delta V_{OUT(LOAD)}}{V_{OUT}}$	Load Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$ to 10A , $V_{IN} = 12\text{V}$ (Note 4)		0.15	0.5	%
$V_{OUT(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F}$ Ceramic, $100\mu\text{F}$ POSCAP, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		15		mV
$\Delta V_{OUT(START)}$	Turn-On Overshoot	$C_{OUT} = 100\mu\text{F}$ Ceramic, $100\mu\text{F}$ POSCAP, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$, $V_{IN} = 12\text{V}$		20		mV
t_{START}	Turn-On Time	$C_{OUT} = 100\mu\text{F}$ Ceramic, $100\mu\text{F}$ POSCAP, No Load, $TRACK/SS = 0.01\mu\text{F}$, $V_{IN} = 12\text{V}$		5		ms
ΔV_{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load, $C_{OUT} = 100\mu\text{F}$ Ceramic, $100\mu\text{F}$ POSCAP, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		60		mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load, $C_{OUT} = 100\mu\text{F}$ Ceramic, $100\mu\text{F}$ POSCAP, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		20		μs
I_{OUTPK}	Output Current Limit	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$ (Note 4)	12			A

制御系の規格

V_{FB}	Voltage at V_{FB} Pin	$I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$	0.593	0.60	0.607	V
I_{FB}	Current at V_{FB} Pin	(Note 6)		-12	-25	nA
V_{OVL}	Feedback Overvoltage Lockout		0.64	0.66	0.68	V
$I_{TRACK/SS}$	Track Pin Soft-Start Pull-Up Current	$TRACK/SS = 0\text{V}$	1.0	1.2	1.4	μA
$t_{ON(MIN)}$	Minimum On-Time	(Note 3)		90		ns
R_{FBHI}	Resistor Between V_{OUT_LCL} and V_{FB} Pins		9.90	10	10.10	$\text{k}\Omega$
$\text{DIFFP, DIFFN CM RANGE}$	Common Mode Input Range	$V_{IN} = 12\text{V}$, $RUN > 1.4\text{V}$	0		3.6	V
$V_{DIFFOUT(MAX)}$	Maximum DIFFOUT Voltage	$I_{DIFFOUT} = 300\mu\text{A}$	$\text{INTV}_{CC}-1.4$			V
V_{OS}	Input Offset Voltage	$V_{OSNS+} = V_{DIFFOUT} = 1.5\text{V}$, $I_{DIFFOUT} = 100\mu\text{A}$			4	mV
A_V	Differential Gain			1		V/V
SR	Slew Rate			2		V/ μs

4649fa

LTM4649

電気的特性

●は全内部動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。「標準的応用例」に基づき、 $V_{IN} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
GBP	Gain Bandwidth Product			3		MHz
CMRR	同相除去比	(Note 6)		60		dB
I_{DIFFOUT}	DIFFOUT Current	Sourcing	2			mA
R_{IN}	Input Resistance	DIFFP, DIFFN to GND		80		$k\Omega$
V_{PGOOD}	PGOOD Trip Level	V_{FB} With Respect to Set Output V_{FB} Ramping Negative V_{FB} Ramping Positive		-10 10		% %
V_{PGL}	PGOOD Voltage Low	$I_{\text{PGOOD}} = 2\text{mA}$		0.1	0.3	V

INTV_{CC} リニア・レギュレータ

V_{INTVCC}	Internal V_{CC} Voltage		4.8	5	5.2	V
$V_{\text{INTVCC Load Reg}}$	INTV _{CC} Load Regulation	$I_{\text{CC}} = 0\text{mA}$ to 50mA		0.9		%

発振器とフェーズロック・ループ

f_{SYNC}	SYNC Capture Range		250		800	kHz
f_{S}	Nominal Switching Frequency		400	450	500	kHz
R_{MODE}	Mode Input Resistance			250		$k\Omega$
$V_{\text{IH_CLKIN}}$	Clock Input Level High		2.0			V
$V_{\text{IL_CLKIN}}$	Clock Input Level Low				0.8	V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。Noteスタイルを適用すると、Noteには自動的に番号が付与される。

Note 2: LTM4649は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTM4649Eは、 0°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが保証されている。 -40°C ~ 125°C の内部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4649Iは、 -40°C ~ 125°C の内部動作温度範囲で仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

Note 3: 最小オン時間条件はウェハソート時にテストされる。

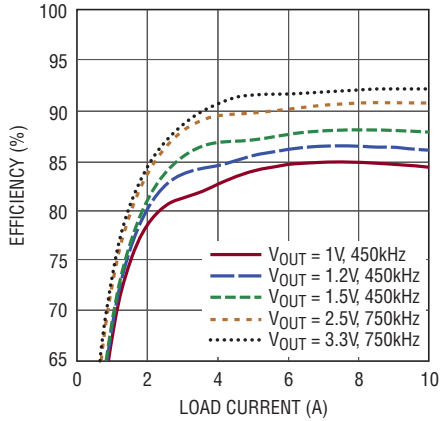
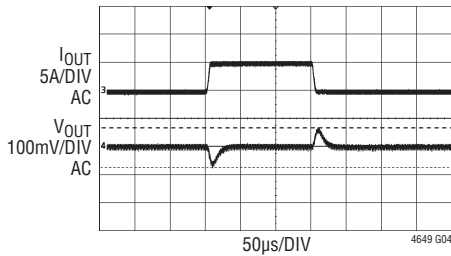
Note 4: 異なる V_{IN} 、 V_{OUT} および T_A については出力電流のディレーティング曲線を参照。

Note 5: 設計により保証されている。

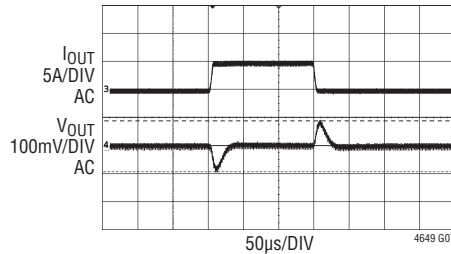
Note 6: ウェハ・レベルで全数テストされる。

標準的性能特性

12V入力での効率

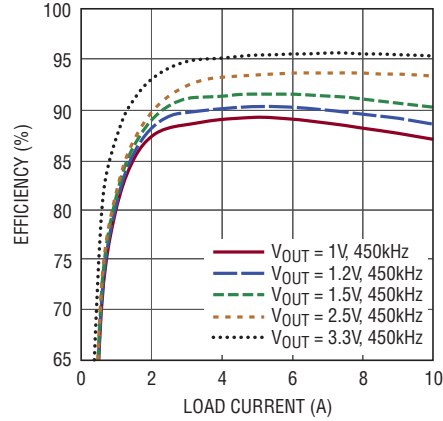
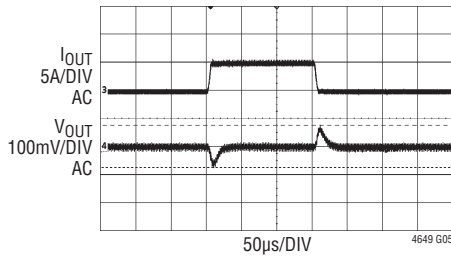
5V入力、1V出力での
負荷トランジェント

5VIN, 1VOUT, 5A TO 10A LOAD STEP
 $C_{OUT} = 2 \cdot 220\mu F$ 4V CERAMIC CAPACITOR
 NO C_{FF} CAPACITOR

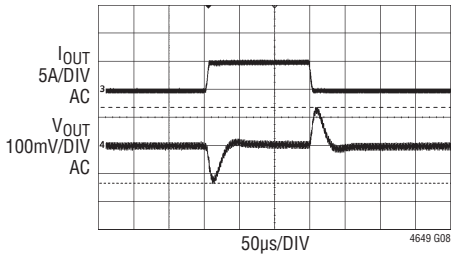
12V入力、1.5V出力での
負荷トランジェント

12VIN, 1.5VOUT, 5A TO 10A LOAD STEP
 $C_{OUT} = 2 \cdot 220\mu F$ 4V CERAMIC CAPACITOR
 NO C_{FF} CAPACITOR

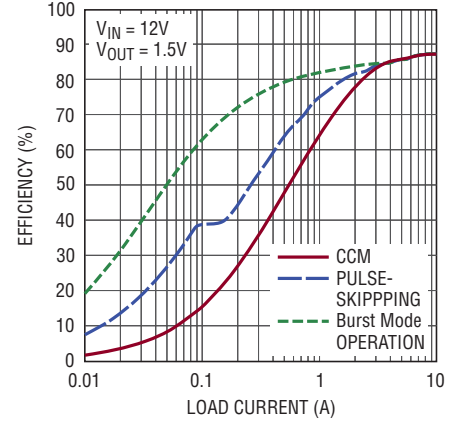
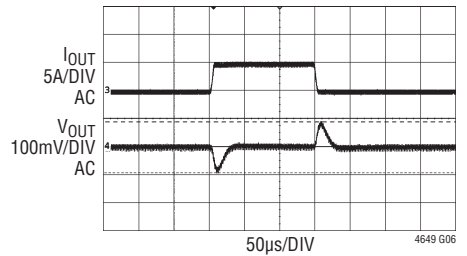
5V入力での効率

12V入力、1V出力での
負荷トランジェント

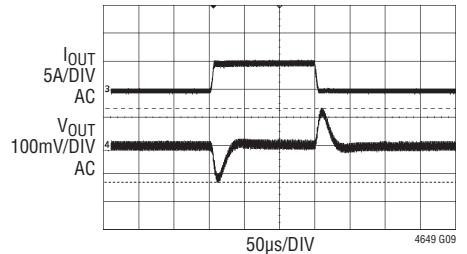
12VIN, 1VOUT, 5A TO 10A LOAD STEP
 $C_{OUT} = 2 \cdot 220\mu F$ 4V CERAMIC CAPACITOR
 NO C_{FF} CAPACITOR

5V入力、2.5V出力での
負荷トランジェント

5VIN, 2.5VOUT, 5A TO 10A LOAD STEP
 $C_{OUT} = 2 \cdot 220\mu F$ 4V CERAMIC CAPACITOR
 NO C_{FF} CAPACITOR

CCM、Burst Mode、
パルス・スキップ・モードでの効率5V入力、1.5V出力での
負荷トランジェント

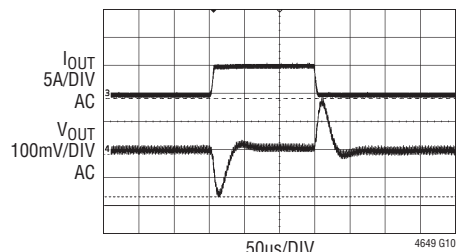
5VIN, 1.5VOUT, 5A TO 10A LOAD STEP
 $C_{OUT} = 2 \cdot 220\mu F$ 4V CERAMIC CAPACITOR
 NO C_{FF} CAPACITOR

12V入力、2.5V出力での
負荷トランジェント

12VIN, 2.5VOUT, 5A TO 10A LOAD STEP, 750kHz
 $C_{OUT} = 2 \cdot 220\mu F$ 4V CERAMIC CAPACITOR
 NO C_{FF} CAPACITOR

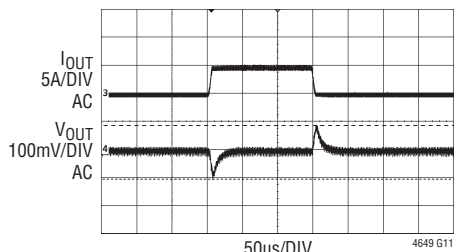
標準的性能特性

5V入力、3.3V出力での
負荷トランジェント



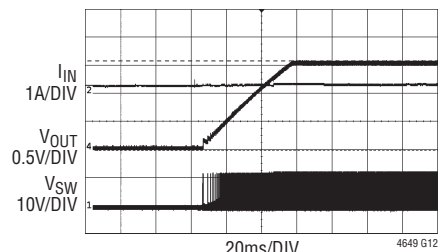
5VIN, 3.3VOUT, 5A TO 10A LOAD STEP
COUT = 2 • 220µF 4V CERAMIC CAPACITOR
NO CFF CAPACITOR

12V入力、3.3V出力での
負荷トランジェント



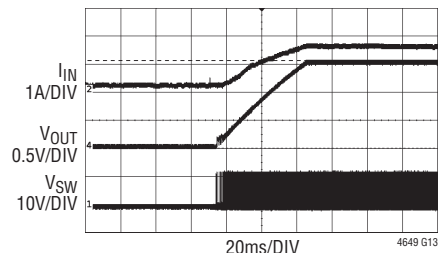
12VIN, 3.3VOUT, 5A TO 10A LOAD STEP, 750kHz
COUT = 2 • 220µF 4V CERAMIC CAPACITOR
NO CFF CAPACITOR

無負荷でのソフトスタート



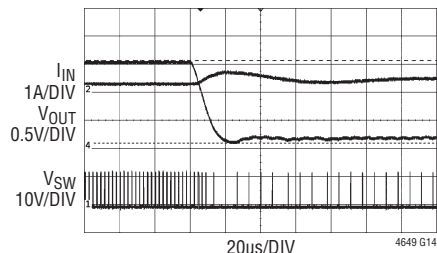
12VIN, 1.5VOUT
IO = 0A START-UP
CSS = 0.1µF

最大負荷でのソフトスタート



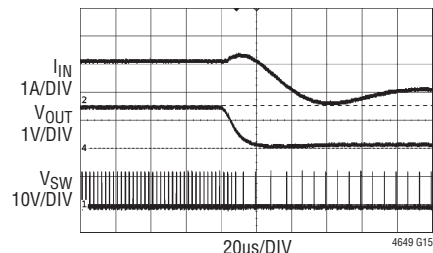
12VIN, 1.5VOUT
IO = 10A START-UP
CSS = 0.1µF

短絡保護 (無負荷)



12VIN, 1.5VOUT
SHORT CIRCUIT WITH NO LOAD
COUT = 2 • 220µF 4V CERAMIC CAPACITOR

短絡保護 (最大負荷)



12VIN, 1.5VOUT
SHORT CIRCUIT WITH FULL LOAD
COUT = 2 • 220µF 4V CERAMIC CAPACITOR

ピン機能



パッケージの行と列のラベルはμModule製品間で異なります。各パッケージのレイアウトをよく確認してください。

GND (A1～A5、A7～A11、B1、B9～B11、E1、F3、F5、G1～G7) : 入力帰路と出力帰路の両方のグランド・ピン。すべてのグランド・ピンはユニットの下の広い銅箔領域に接続する必要があります。

TEMP (A6) : VBE 接合電圧の温度変化をモニタする内蔵温度検出ダイオード。「アプリケーション情報」のセクションを参照してください。

CLKIN (B3) : 位相検出器の外部同期入力ピン。このピンにクロックを入力すると、強制連続動作による同期が可能になります。「アプリケーション情報」のセクションを参照してください。

PHMODE (B4) : このピンはGNDに接続するか、INTV_{CC}に接続するか、フロート状態のままにしておくことができます。このピンは、内部コントローラ間の相対位相と、CLKOUT信号の位相調整を決定します。「動作」のセクションの表2を参照してください。

MODE (B5) : モード選択入力。Burst Mode動作をイネーブルするには、このピンをINTV_{CCV}に接続します。強制連続モード動作をイネーブルするには、グランドに接続します。このピンをフロート状態にすると、パルス・スキップ・モードがイネーブルされます。

NC (B7～B8、C3～C4) : 無接続ピン。これらのピンはフロート状態にするか、放熱のためGNDに接続します。

V_{IN} (C1、C8、C9、D1、D3～D5、D7～D9およびE8) : 電源入力ピン。これらのピンとGNDピンの間に入力電圧を印加します。入力デカップリング・コンデンサはV_{IN}ピンとGNDピンの間に直接配置することを推奨します。

V_{OUT} (C10～C11、D10～D11、E9～E11、F9～F11、G10～G11) : 電源の出力ピン。これらのピンとGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとGNDピンの間に直接配置することを推奨します。

SW (C5) : 回路のスイッチング・ノード。このピンは、スイッチング周波数を検査するときに使用します。このピンはフロート状態のままにします。SWとPGNDの間に抵抗/コンデンサ構成のスナバ回路を配置することにより、スイッチ・ノードで高周波のリングングが発生しないようにすることができます。「アプリケーション情報」のセクションを参照してください。

PGOOD (C7) : 出力電圧のパワーグッド・インジケータ。オープンドレインのロジック出力で、出力電圧がレギュレーション点の±10%以内になると、グランド電位に低下します。

V_{OUT_LCL} (G9) : このピンは、出力の内部上側帰還抵抗の上端に接続されています。リモート検出アンプを使用する場合は、リモート検出アンプの出力DIFFOUTをV_{OUT_LCL}に接続して、10kの上側帰還抵抗を駆動します。リモート検出アンプを使用しない場合は、V_{OUT_LCL}をV_{OUT}に直接接続します。

FREQ (E3) : 周波数設定ピン。このピンからは10μAの電流が供給されます。このピンとグランドの間に接続された抵抗によって、動作周波数をプログラムする電圧が設定されます。これに代わる方法として、このピンをDC電圧で駆動して動作周波数を設定することもできます。「アプリケーション情報」のセクションを参照してください。LTM4649は、周波数を450kHzにプログラムする抵抗を内蔵しています。

TRACK/SS (E5) : 出力電圧トラッキング・ピンおよびソフトスタートの入力ピン。このピンは1.2μAのプルアップ電流源を備えています。このピンとグランドの間にコンデンサを接続することにより、ソフトスタートのランプレートを設定できます。トラッキング時には、レギュレータ出力を別の電圧に追従させることができます。この別の電圧は分圧器に加えられ、次いでスレーブ出力のトラック・ピンに加えられます。この分圧器は同時トラッキング用スレーブ出力の帰還分割器と同じです。「アプリケーション情報」のセクションを参照してください。

FB (E7) : エラーアンプの負入力。このピンは内部で10kの精密抵抗を介してV_{OUT_LCL}に接続されています。V_{FB}ピンとGNDピンの間に抵抗を追加して、異なる出力電圧をプログラムすることができます。PolyPhase動作では、V_{FB}ピンを相互接続することによって並列動作が可能になります。詳細については、「アプリケーション情報」のセクションを参照してください。

RUN (F1) : 実行制御ピン。1.25Vを超える電圧を入力するとモジュールがオンします。各RUNピンには1μAのプルアップ電流が流れ、RUNピンの電圧が1.2Vに達すると、このピンに流れるプルアップ電流は4.5μA増加します。

ピン機能

CLKOUT (F2) : PolyPhase 動作の出力クロック信号。CLKOUT の位相は PHMODE ピンの状態で決まります。

INTV_{CC} (F4) : 制御回路とパワー MOSFET ドライバをドライブするための 5V の内部 LDO。5V LDO は 100mA の電流制限機能を備えています。

COMP (F6) : 電流制御しきい値およびエラーアンプの補償点。電流コンパレータのしきい値はこの制御電圧に応じて増加します。並列動作時は、すべての COMP ピンを相互に接続します。

DIFFN (F7) : リモート検出アンプの入力。このピンは、グラウンドのリモート検出点に接続します。使用しない場合は、グラウンドに接続してください。

DIFFP (F8) : リモート検出アンプの入力。このピンは、出力のリモート検出点に接続します。使用しない場合は、グラウンドに接続してください。

DIFFOUT (G8) : リモート検出アンプの出力。リモート検出アプリケーションでは、このピンを V_{OUT_LCL} ピンに接続します。それ以外の場合で使わないときはフロート状態にします。

ブロック図

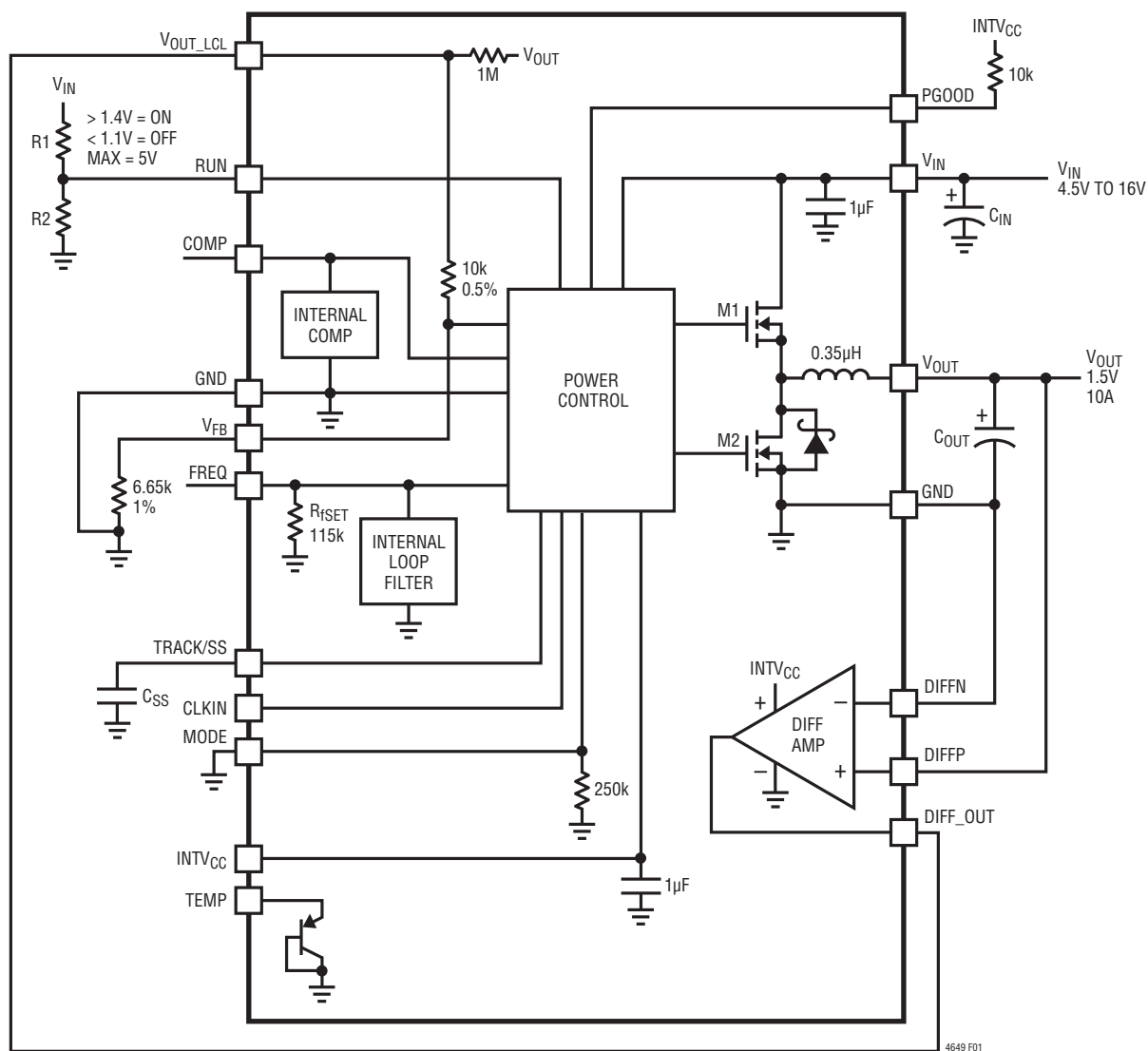


図1. LTM4649の簡略ブロック図

動作

電源モジュールの概要

LTM4649は、高性能のシングル出力独立型非絶縁スイッチング・モードDC/DC電源です。入力と出力にいくつかの外付けコンデンサを使用するだけで、最大10Aの出力電流を供給することができます。このモジュールは、4.5V～16Vの入力電圧範囲で、1本の外付け抵抗によって設定可能な0.6VDC～3.3VDCの高精度で安定化された出力電圧を供給します。標準的応用例の回路図を図17に示します。

LTM4649は、固定周波数電流モード・レギュレータ、パワーMOSFET、インダクタ、その他のディスクリートのサポート部品を内蔵しています。標準スイッチング周波数は450kHzです。スイッチング・ノイズの影響を受けやすいアプリケーションでは、400kHz～750kHzの範囲で外部同期可能です。「アプリケーション情報」のセクションを参照してください。

電流モード制御と内部帰還ループ補償により、LTM4649モジュールは、広範囲の出力コンデンサを使って(特に、すべてセラミック出力コンデンサを使用した場合)十分に余裕のある安定性と良好な過渡性能を達成します。

電流モード制御により、過電流状態ではサイクルごとの高速電流制限が行われます。10%を超える過電圧が発生すると、内蔵の過電圧モニタが出力を保護します。過電圧出力が解消されるまでは、上側MOSFETがオフし、下側MOSFETがオンします。

RUNピンの電圧を1.1Vより低くすると、レギュレータは強制的にシャットダウン状態になります。TRACK/SSピンは、起動時の出力電圧のランプと電圧トラッキングを設定するために使用します。「アプリケーション情報」のセクションを参照してください。

LTM4649は内部補償され、あらゆる動作条件で安定しています。いくつかの動作条件での入力容量と出力容量のガイドラインを表3に示します。リニアテクノロジーからμModule Power Design Toolが過渡と安定性の解析のために提供されています。V_{FB}ピンは、グラウンドとの間に1本の外付け抵抗を接続して、出力電圧の設定に使用します。

負荷点での3.3V以下の出力電圧を高精度で検出するため、LTM4649はリモート検出アンプを備えています。

同期入力に外部クロック信号源を使って、マルチフェーズ動作を容易に行うことができます。アプリケーションの例を参照してください。

MODEピンを使って選択可能なBurst Mode動作により、軽負荷時に高効率を実現できます。これらの軽負荷に対応する機能はバッテリー動作に適しています。「標準的性能特性」セクションに軽負荷動作での効率のグラフが掲載されています。

ベースとコレクタが接地されたダイオード接続のPNPトランジスタが、汎用のシングルエンド温度モニタとしてモジュールに内蔵されています。この温度モニタの目的は汎用の温度モニタとして使用することです。「アプリケーション情報」のセクションを参照してください。

機能や動作をモニタリングするために、スイッチング・ノードが外部ピンとして出力されています。また、このピンとグラウンドの間に抵抗とコンデンサによるスナバ回路を適切に接続することで、遷移エッジにおけるあらゆる高周波リングを減衰できます。詳細については、「アプリケーション情報」のセクションを参照してください。

アプリケーション情報

LTM4649の代表的なアプリケーション回路を図17に示します。外付け部品の選択は主に最大負荷電流と出力電圧で決まります。個々のアプリケーションに対する外付けコンデンサの具体的な要件については、表3を参照してください。

V_{IN}からV_{OUT}への降圧比

所定の入力電圧で実現可能なV_{IN}からV_{OUT}への降圧比には制限があります。V_{IN}とV_{OUT}の間の最小ドロップアウト電圧は負荷電流の関数であり、内部の上側パワー MOSFETは周囲温度が高いと10A動作の定格を満たさないため、入力電圧が非常に低くてデューティ・サイクルが高いアプリケーションでは、出力電力が制限されることがあります。デューティ・サイクルが非常に低い場合は、110nsの最小オン時間を維持する必要があります。「周波数の選択」セクションと温度ディレーティング曲線を参照してください。

出力電圧のプログラミング

PWMコントローラには0.6V±0.5%の内部リファレンス電圧があります。「ブロック図」に示すように、10k/0.5%の内部帰還抵抗によって、V_{OUT_LCL}ピンとV_{FB}ピンが相互に接続されています。リモート検出アンプを使用する場合は、DIFFOUTをV_{OUT_LCL}ピンに接続します。リモート検出アンプを使用しない場合は、V_{OUT_LCL}をV_{OUT}に接続します。出力電圧は、帰還抵抗がない場合、デフォルトでは0.6Vになります。V_{FB}ピンとグランドの間に抵抗R_{FB}を追加すると、出力電圧は次のように設定されます。

$$V_{OUT} = 0.6V \cdot \frac{10k + R_{FB}}{R_{FB}}$$

表1. 各種出力電圧に対するV_{FB}抵抗

V _{OUT} (V)	0.6	1.0	1.2	1.5	1.8	2.5	3.3
R _{FB} (k)	開放	15	10	6.65	4.99	3.09	2.21

N個のLTM4649を並列動作させる場合は、次式を使ってR_{FB}を求めることができます。

$$R_{FB} = \frac{\frac{10k}{N}}{\frac{V_{OUT}}{0.6} - 1}$$

並列動作の場合、V_{FB}ピンにはチャネルあたり最大20nAのI_{FB}電流が流れます。この電流による出力電圧の誤差を低減するには、他のV_{OUT_LCL}ピンもV_{OUT}ピンに接続し、R_{FB}抵

抗も増やすことで、この電流に対する総テブナン等価抵抗を低減します。

入力コンデンサ

LTM4649モジュールは、ACインピーダンスの低いDC電圧源に接続してください。RMS入力リップル電流定格に対応するには、入力コンデンサを追加する必要があります。後に出てくるI_{CIN}(RMS)の式を使って入力コンデンサの要件を算出することができます。通常は、RMSリップル電流定格がそれぞれ約2Aである22μFのX7Rセラミック・コンデンサを選択するのが適切です。より大きな入力バルク容量には、47μF～100μFの表面実装アルミ電解バルク・コンデンサを使うことができます。このバルク入力コンデンサは、長い誘導性のリードやトレースまたは電源の容量不足によって入力電源インピーダンスが損なわれる場合にだけ必要です。低インピーダンスの電源プレーンを使用している場合は、このバルク・コンデンサは不要です。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように推定することができます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

インダクタのリップル電流を考慮しなければ、入力コンデンサのRMS電流は、各出力に対して次のように概算できます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

直前の式で、η%は電源モジュールの推定効率です。バルク・コンデンサは、スイッチャー定格のアルミ電解コンデンサ、またはポリマー・コンデンサにすることができます。

出力コンデンサ

LTM4649は出力電圧リップル・ノイズを小さくするように設計されています。C_{OUT}として定義されているバルク出力コンデンサは、出力電圧リップルとトランジェントの要件を満たすために、等価直列抵抗(ESR)が十分に小さいものを選択します。C_{OUT}には低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサまたはセラミック・コンデンサを使うことができます。標準的な出力容量範囲は200μF～470μFです。出力リップルや動的トランジェント・スパイクをさらに低減するために、システム設計者による出力フィルタの追加が必要になる場合があります。5A/μsのトランジェント発生時の電圧低下やオー

アプリケーション情報

バーシュートを最小限に抑えるための、さまざまな出力電圧と出力コンデンサの一覧を表3に示します。この表では、最適のトランジェント性能を得るために、全等価ESRと全バルク容量が最適化されています。表3の一覧では安定性の判定基準が考慮されており、リニアテクノロジーからμModule Power Design Toolが安定性の解析のために提供されています。マルチフェーズ動作では、位相数に応じて実効出力リップルが低減されます。このノイズ低減と出力リップル電流の相殺については「アプリケーションノート77」で解説していますが、出力容量と安定性やトランジェント応答の関係を注意深く検討する必要があります。リニアテクノロジーのμModule Power Design Toolは、実装される位相数のN倍の増加に伴う出力リップルの減少を計算することができます。

Burst Mode 動作

LTM4649は、パワー MOSFETが負荷要件に応じて間欠的に動作するBurst Mode動作が可能なので、静止電流が節減されます。非常に軽い負荷での効率最大化を重視するアプリケーションでは、Burst Mode動作を使用します。Burst Mode動作をイネーブルするには、MODEピンをそのままINTV_{CC}に接続します。Burst Mode動作の間、COMPピンの電圧が低い値を示しても、インダクタのピーク電流は通常動作における最大ピーク電流値の約30%に設定されます。インダクタの平均電流が負荷の要求値より大きいと、COMPピンの電圧は下がります。COMPピンの電圧が0.5Vより低くなると、バースト・コンパレータが作動し、内部のスリープ・ラインが“H”になって両方のパワー MOSFETをオフします。

スリープ・モードでは内部回路が部分的にオフするので、静止電流は減少します。このとき、負荷電流は出力コンデンサから供給されます。出力電圧が低下して、COMPピンの電圧が上昇すると、内部のスリープ・ラインは“L”になり、LTM4649は通常動作を再開します。次の発振器サイクルで上側のパワー MOSFETがオンし、スイッチング・サイクルが繰り返されます。

パルス・スキップ・モード動作

低出力リップルおよび中程度の電流での高い効率が望まれるアプリケーションでは、パルス・スキップ・モードを使います。パルス・スキップ動作により、LTM4649は低出力負荷時にサイクルをスキップすることができるので、スイッチング損失が減少し

て効率が向上します。MODEピンをフロート状態にすると、パルス・スキップ動作がイネーブルされます。軽負荷時のパルス・スキップ・モードでは、内部の電流コンパレータが数サイクルにわたって作動したままになることがあるので、動作サイクルがスキップされます。このモードはリップルがBurst Mode動作より小さく、Burst Mode動作より高い周波数動作を維持します。

強制連続動作

低電流での効率より周波数固定の動作が重要で、出力リップルを最小限に抑える必要があるアプリケーションでは、強制連続動作を使います。強制連続動作は、MODEピンをグランドに接続すればイネーブルできます。このモードでは、インダクタ電流が低出力負荷の間反転可能で、COMPの電圧が電流コンパレータのしきい値を常に制御し、上側のMOSFETは発振器のパルスごとに必ずオンします。起動時には、LTM4649の出力電圧が安定化されるまで、強制連続モードがデイスエーブルされ、インダクタ電流の反転が防止されます。

周波数の選択

LTM4649 デバイスは、電力変換効率を高めるために、内部で450kHzのスイッチング周波数にプログラムされます。これは、V_{IN}が低いかV_{OUT}が低いすべてのアプリケーションで推奨されます。V_{IN}が高く(V_{IN} ≥ 12V) V_{OUT}が高い(V_{OUT} ≥ 1.8V)アプリケーションでは、FREQをINTV_{CC}に直接接続して750kHzと周波数を高く設定し、インダクタのリップル電流を制限することを推奨します。さまざまなV_{IN}、V_{OUT}の条件に対するさまざまな周波数およびFREQピン接続の推奨条件を表3に示します。

必要に応じて、FREQピンとINTV_{CC}の間に抵抗を接続してFREQピンのDC電圧を調整し、それによってスイッチング周波数をデフォルトの450kHzから最大値の750kHzの範囲内で増加させることができます。FREQピンのDC電圧に対する周波数設定のグラフを図2に示します。周波数を650kHzに設定した例を図18に示します。抵抗値を計算するときは、10μAの高精度電流がFREQピンから供給されることに注意してください。

アプリケーション情報

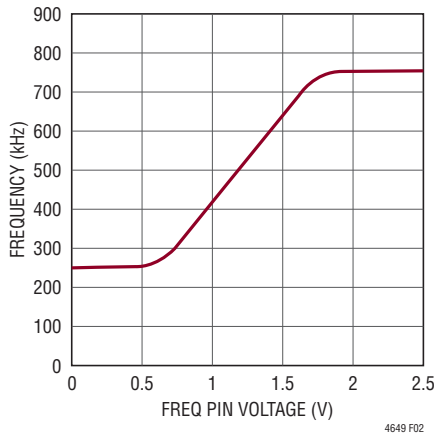


図2. 動作周波数とFREQピンの電圧

PLLと周波数の同期

LTM4649 デバイスは、電力変換効率を高めるために、一定の周波数範囲で動作します。公称のスイッチング周波数は450kHzです。CLKINピンでの“H”レベルが2Vより高く“L”レベルが0.8Vより低い入力クロックに400kHz～750kHzの範囲で同期することもできます。LTM4649は、いったん外部クロック周波数に同期すると、常に強制連続動作で動作するようになります。動作周波数の下限が400kHzに設定されているのは、インダクタのリップル電流を制限するためです。

マルチフェーズ動作

10A より大きな負荷電流を必要とする出力の場合は、複数のLTM4649 デバイスを並列接続して、より多くの出力電流を供給し、入力と出力の電圧リップルを低減することができます。

CLKOUTの信号をCLKINピンに入力して追加のパワー段をカスケード接続することにより、マルチフェーズ電源ソリューションを実現できます。PHMODEピンをINTV_{CC}またはGNDに接続するか、フロート状態にすると、表2に示すように、(CLKINとCLKOUTの間に)それぞれ180°、120°、90°の位相差が発生します。LTM4649のチャンネルごとにPHMODEピンを異なるレベルにプログラムすることにより、全4相をカスケード接続し、互いを基準にして同時に動作させることができます。図3は、クロックの位相調整の設計例として3相、4相の構成をPHASMDの表と併せて示したものです。

表2. PHASEMDとCLKOUT信号の関係

PHASEMD	GND	フロート	INTV _{CC}
CLKOUT	120°	90°	180°

LTM4649は本来、電流モードで制御されるデバイスなので、並列モジュールは優れた電流分担特性を示します。これにより、設計回路での発熱バランスがよくなります。各LTM4649のCOMPピン、V_{FB}ピン、TRACK/SSピン、RUNピンを相互接続し、電流を均等に分担します。並列設計の回路図を図19および図20に示します。

マルチフェーズ電源では、入力と出力のどちらのコンデンサのリップル電流の量も大幅に減少する可能性があります。RMS入力リップル電流は使用する位相数が増えると低減され、実効リップル周波数は位相数倍されます(入力電圧が、使用される位相数×出力電圧より大きいと仮定)。出力リップルの振幅も使用される位相数によって減少します。

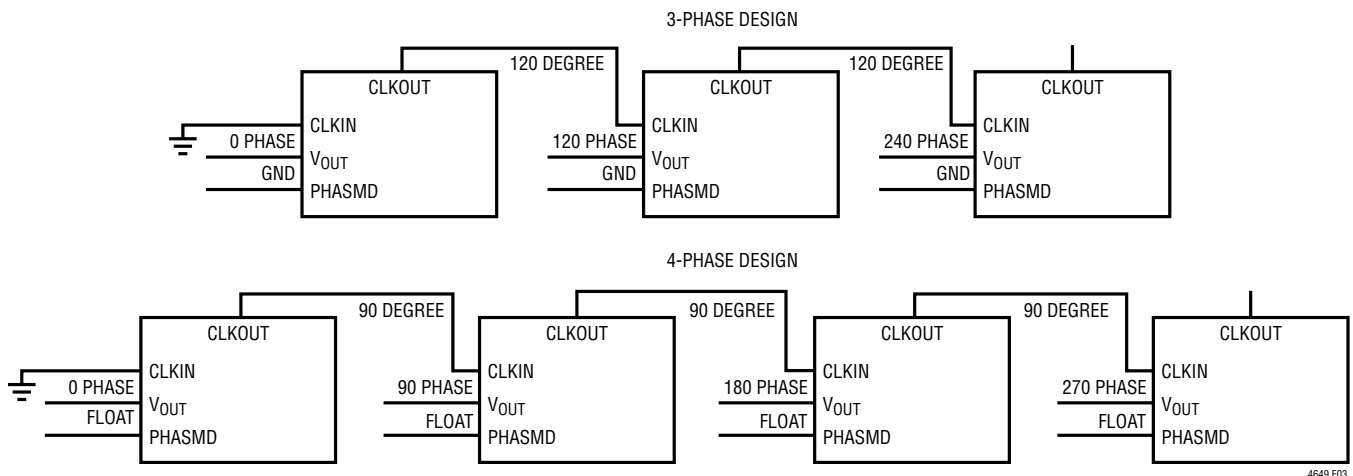


図3. 3相、4相動作の例 (PHASMDの表を併記)

アプリケーション情報

入力RMSリップル電流の相殺

マルチフェーズ動作は「アプリケーションノート77」で詳細に説明されています。入力RMSリップル電流の相殺の算出方法が説明され、RMSリップル電流の減少と交互に入れ替わった位相数の関係を表すグラフが示されています(図4を参照)。

最小オン時間

最小オン時間 t_{ON} は、LTM4649が上側MOSFETをオンすることができる最小時間です。これは内部タイミング遅延と上側MOSFETをオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間のリミットに接近する可能性があるため、次の条件を満たすように注意してください。

$$\frac{V_{OUT}}{V_{IN} \cdot FREQ} > t_{ON(MIN)}$$

デューティ・サイクルが最小オン時間で対応可能な値より低くなると、コントローラはサイクル・スキップを開始します。出力

電圧は引き続き安定化されますが、出力リップルと出力電流が増加します。最小オン時間は、スイッチング周波数を低くすれば長くすることができます。目安としては、110nsというオン時間を使用するのが妥当です。

ソフトスタート

マスタのTRACK/SSピンは、マスタ・レギュレータのTRACK/SSピンとグランドとの間に接続したコンデンサによって制御できます。TRACK/SSピンは、1.2 μ Aの電流源によってリファレンス電圧まで充電され、さらに最大INTV_{CC}まで電圧が高くなります。電圧が0.6Vまで上昇するとTRACK/SSピンは制御されなくなり、内部電圧リファレンスが帰還分圧器を介して出力レギュレーションを制御するようになります。フォールドバック電流制限は、トラッキング時またはソフトスタート時でのこのオン・シーケンス中はディスエーブルされます。RUNピンの電圧が1.2Vより低くなると、TRACK/SSピンは“L”になります。ソフトスタートの合計時間は次のように計算できます。

$$t_{ss} = \left(\frac{C_{SS}}{1.2\mu A} \right) \cdot 0.6$$

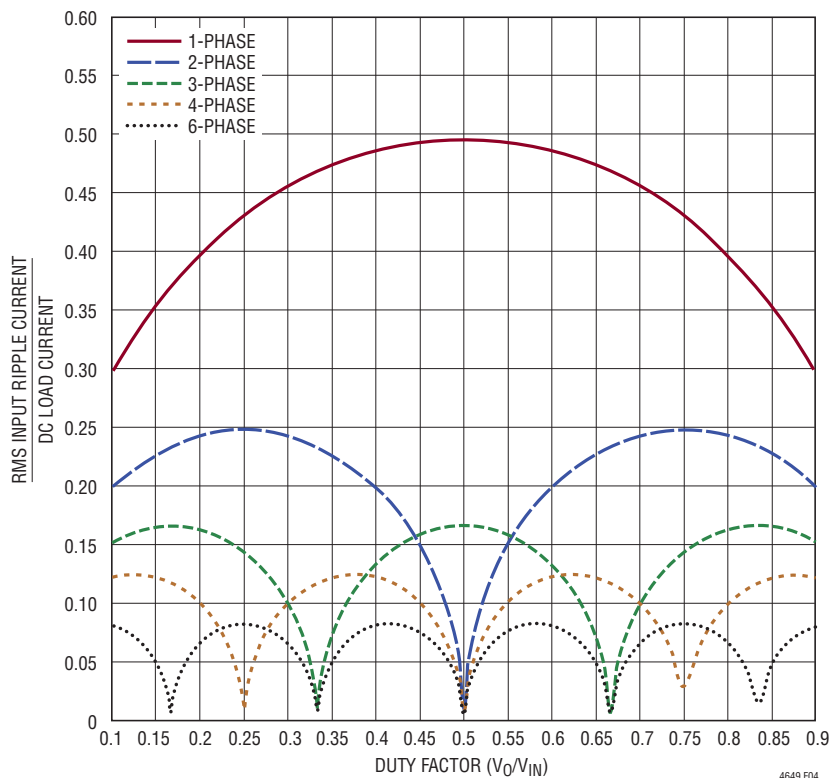


図4. DC負荷電流に対する入力RMS電流の比率のデューティ・サイクル依存性

4649fa

アプリケーション情報

TRACK/SS = 0.5Vまでは、MODEピンによる選択モードに関係なく、レギュレータ・チャンネルは常にパルス・スキップ・モードで起動します。TRACK/SS = 0.5V ~ 0.54Vでは強制連続モードで動作し、TRACK/SS > 0.54Vになると選択モードに復帰します。LTM4649は、定常状態の動作に移行すると、もう一方のチャンネルをトラックするために、V_{FB}が0.54Vを下回った時点で、MODEピンの設定に関係なく、強制的に連続モード動作に切り替わります。

出力電圧のトラックング

出力電圧のトラックングはTRACK/SSピンを使って外部から設定することができます。出力を別のレギュレータに追従させて、その電圧を増減させることができます。マスタ・レギュレータの出力は、同時トラックングを実現するため、スレーブ・レギュレータの帰還抵抗分割器と同じ外部抵抗分割器で分割されます。LTM4649は、各チャンネルの上側帰還抵抗として

10k/0.5%の高精度抵抗を内蔵しています。同時トラックングの例を図6に示します。式は次のようになります。

$$V_{\text{SLAVE}} = \left(1 + \frac{10k}{R_{\text{TA}}}\right) \cdot V_{\text{TRACK}}$$

V_{TRACK}はスレーブのトラック・ピンに印加するトラック・ランプ電圧です。V_{TRACK}の制御範囲は0V ~ 0.6V (内部リファレンスの電圧)です。スレーブの出力を設定するのに使われる抵抗値と同じ値でマスタの出力が分圧されると、スレーブはその最終値に達するまでマスタを同時トラックングします。マスタはスレーブのレギュレーション点からその最終値まで上昇を続けます。V_{TRACK}が0.6Vを超えると、電圧トラックングはディスエーブルされます。同時トラックングの場合、図5のRTAはR_{FB}に等しくなります。同時トラックングの波形を図6に示します。

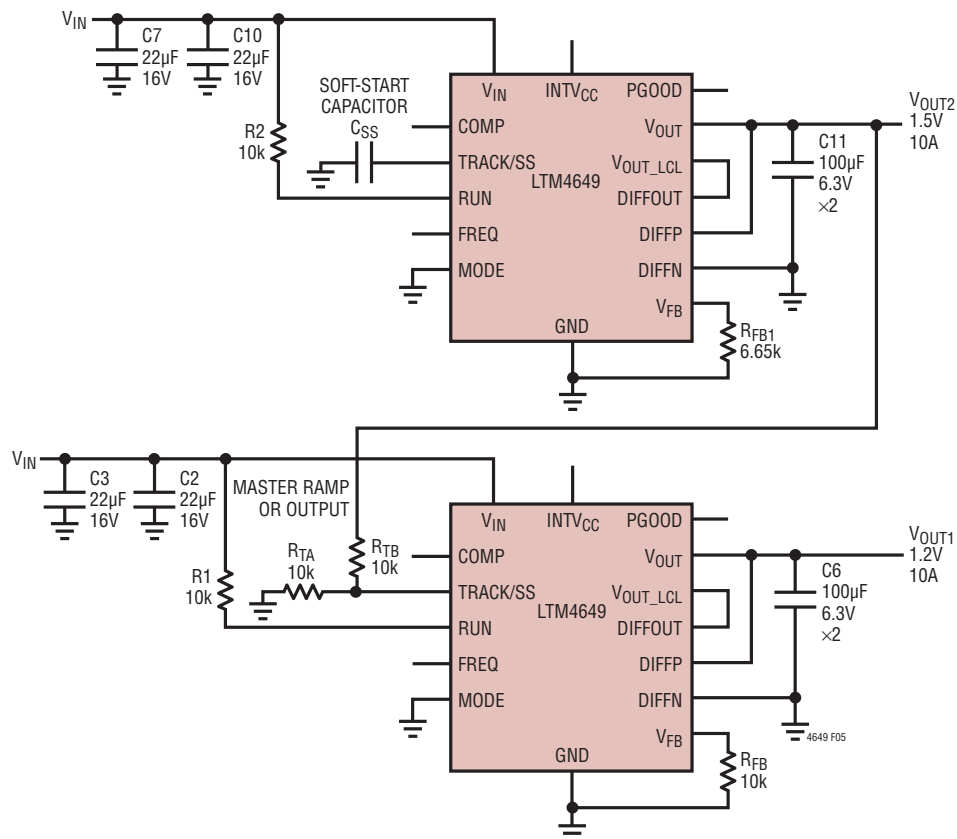


図5. トラックング機能を備えたデュアル出力 (1.5V および 1.2V)

4649fa

アプリケーション情報

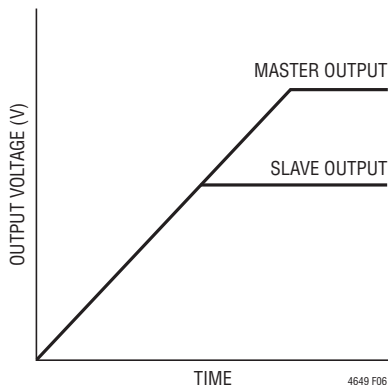


図6. 出力同時トラッキングの波形

比例トラッキングは、いくつかの簡単な計算とマスタの TRACK/SS ピンに入力される信号のスルーレート値によって実現できます。前述したように、TRACK/SS ピンの制御範囲は0V～0.6Vです。マスタのTRACK/SSピンのスルーレートは、マスタの出力スルーレート(単位:ボルト/時間)に等しくなります。式は次のようになります。

$$\frac{MR}{SR} \cdot 10k = R_{TB}$$

ここで、MRはボルト/時間で表したマスタの出力スルーレート、SRはスレーブの出力スルーレートです。同時トラッキングが必要な場合には、MRとSRが等しくなるので R_{TB} は10kに等しくなります。 R_{TA} は次式から求められます。

$$R_{TA} = \frac{0.6V}{\frac{V_{FB}}{10k} + \frac{V_{FB}}{R_{FB}} - \frac{V_{TRACK}}{R_{TB}}}$$

ここで、 V_{FB} はレギュレータの帰還電圧リファレンスで、 V_{TRACK} は0.6Vです。スルーレートが等しいトラッキング(つまり同時トラッキング)では、 R_{TB} はスレーブ・レギュレータの10kの上側帰還抵抗に等しいので、 $V_{FB} = V_{TRACK}$ のとき、 R_{TA} は R_{FB} に等しくなります。したがって、図5では $R_{TB} = 10k$ 、 $R_{TA} = 10k$ になります。

比例トラッキングでは、スレーブ・レギュレータに異なるスルーレートが必要になる可能性があります。SRがMRより低いときの R_{TB} を求めることができます。スルーレートが十分に速いスレーブ電源を選択して、スレーブの出力電圧がマスタの出力より早く最終値に達するようにしてください。

各TRACK/SSピンは、その特定のチャネルのトラッキングを抵抗分割器によって実装している場合、1.3μAの電流源をオンします。このため、TRACK/SSピン入力にはオフセットが生じ

ます。上式で計算した抵抗値と比が同じで、値がより小さな抵抗を使用してもかまいません。たとえば、10kが使用されている場合は、1.0kを使用してTRACK/SSピンのオフセットを無視できる値に下げることができます。

パワーグッド

PGOODピンはオープンドレインのピンで、有効な出力電圧レギュレーションをモニタするのに使うことができます。このピンはレギュレーション点の上下±7.5%の範囲をモニタします。モニタ用の抵抗を、最大6Vを超えない特定の電源電圧でプルアップできます。

安定性補償

モジュールはあらゆる出力電圧に対して内部で補償済みです。ほとんどのアプリケーションの要件に対して表3が与えられています。その他の制御ループの最適化のためには、リニアテクノロジーよりμModule Power Design Toolが提供されています。

RUN イネーブル

RUNピンのイネーブルしきい値は、最大1.35V、標準1.22Vで、80mVのヒステリシスが付加されています。RUNピンはμModuleのオン/オフを制御します。5V動作の場合は、RUNピンを V_{IN} にプルアップしてもかまいません。5Vより高い入力でμModuleをイネーブルする場合は、5Vのツェナー・ダイオードをRUNピンに接続し、10k～100kの抵抗を入力とRUNピンの間に接続する方法もあります。RUNピンは、出力電圧のシーケンス制御にも使用できます。

並列動作では、RUNピンを相互に接続して1つの信号で制御できます。図19および図20の「標準的応用例」の回路を参照してください。RUNピンはフロート状態のままにしてもかまいません。RUNピンには1μAのプルアップ電流源があり、電圧上昇時には電流が4.5μAに増加します。

差動リモート検出アンプ

離れた負荷点で低い出力電圧を正確に検出するため、LTM4649は高精度の差動リモート検出アンプを備えています。大電流の負荷には特に役立ちます。DIFFPとDIFFNを出力に適切に接続し、DIFFOUTを V_{OUT_LCL} に接続することが非常に重要です。図19および図20の並列回路図を参照してください。

アプリケーション情報

SWピン

通常、SWピンはテスト時のモニタリング目的で使用します。また、スイッチング動作する電流経路でのLC寄生素子によって発生する、スイッチ・ノードのリングングを減衰させる目的でも使用します。これには通常、スナバ回路と呼ばれる直列RC回路を使用します。抵抗が共振を減衰させるので、コンデンサには、抵抗両端の高周波リングングだけに作用する値を選択します。

浮遊インダクタンスまたは容量を測定できる場合、または近似値が既知の場合は、スナバ回路の値を選択するのにある程度解析的な手法を適用できます。通常は、インダクタンスの方が予測が容易です。電源経路のボード・インダクタンスとMOSFET相互接続ボンディング・ワイヤのインダクタンスを組み合わせた値になります。

はじめに、広帯域幅のオシロスコープと高周波のプロープによってSWピンをモニタします。これによって、リングング周波数の値を測定できます。インピーダンスZは次式により計算できます。

$$Z_L = 2\pi \cdot f \cdot L$$

ここで、fはリングングの共振周波数、Lはスイッチ経路の寄生インダクタンスの合計値です。この式のZに等しい抵抗を選べば、リングングは減衰するはずですが、スナバのコンデンサの値は、インピーダンスがリングング周波数における抵抗に等しくなるように選択されます。次式で計算されます。

$$Z_C = \frac{1}{2\pi \cdot f \cdot C}$$

これらの値は、検討を始める初期値として妥当です。ただし、最小限の電力損失でリングングを減衰できるように、これらの部品の値は変更する必要があります。

温度のモニタリング

ダイオードの絶対温度は、次に示す古典的なダイオードの式によって表される、電流、電圧、温度間の関係を使って測定できます。

$$I_D = I_S \cdot e^{\left(\frac{V_D}{\eta \cdot V_T} \right)}$$

or

$$V_D = \eta \cdot V_T \cdot \ln \frac{I_D}{I_S}$$

ここで、 I_D はダイオードの電流、 V_D はダイオードの電圧、 η は理想係数(通常は1.0に近い値)であり、 I_S (飽和電流)はプロセスに依存するパラメータです。 V_T は、次のように書き換えることができます。

$$V_T = \frac{k \cdot T}{q}$$

ここでTはダイオードの接合部温度(単位:K)、qは電子電荷、kはボルツマン定数です。 V_T は室温(298K)で約26mVであり、絶対温度に対して線形に変化します。ダイオードが温度センサに適しているのは、この温度に対する線形性のためです。上式の I_S の項はダイオードの接合を通して流れる電流を、ダイオード端子間の電圧が0Vになる点まで外挿した値です。 I_S の項はプロセス間や温度によってばらつきますが、その定義から常に I_D より小さくなければなりません。すべての定数を1つの項にまとめると、次のようになります。

$$K_D = \frac{\eta \cdot k}{q}$$

ここで $K_D = 8.62^{-5}$ であり、 I_D が常に I_S より大きいため、 $\ln(I_D/I_S)$ は常に正になることがわかります。これらのことから、次の式が得られます。

$$V_D = T(\text{KELVIN}) \cdot K_D \cdot \ln \frac{I_D}{I_S}$$

この式から、 V_D が温度とともに増加するのがわかります。しかし、電流源によってバイアスされたシリコン・ダイオードの温度係数が約 $-2\text{mV}/^\circ\text{C}$ になることは広く知られた事実であり(図7)、これは上式と一致しません。実際には、 I_S の項は温度とともに増加し、 $\ln(I_D/I_S)$ の絶対値が減少します。この効果が複合されることで、約 $-2\text{mV}/^\circ\text{C}$ というダイオードの電圧スロープが得られます。

外付けのダイオード接続PNPトランジスタを1本の抵抗で V_{IN} にプルアップして電流を $100\mu\text{A}$ に設定し、温度に応じたダイオード電圧の降下をモニタすることによって、このダイオード接続トランジスタを汎用の温度モニタとして使用することができます。一例としては、図21を参照してください。

アプリケーション情報

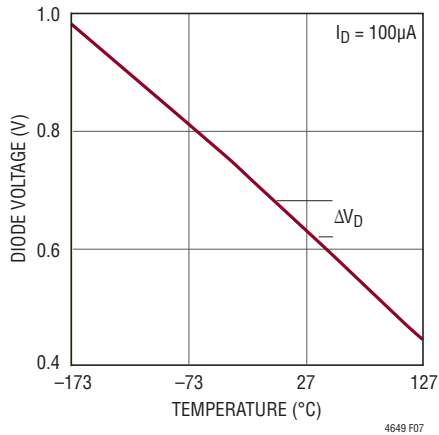


図7. 差動バイアス電流時のダイオードの電圧 V_D と温度 $T(^{\circ}\text{C})$

熱に関する検討事項と出力電流のディレーティング

データシートの「ピン配置」セクションに記載された熱抵抗は、JESD 51-9に定義されたパラメータと整合しています。これらのパラメータは、有限要素解析(FEA)ソフトウェアのモデリング・ツールでの使用を意図したものです。モデリング・ツールでは、JESD 51-9 (“Test Boards for Area Array Surface Mount Package Thermal Measurements”)によって定義されたハードウェア・テストボードに μModule パッケージを実装して行われたハードウェア評価で得られた熱的モデリング、シミュレーション、相関の結果を使用します。これらの熱係数を示す意図は、JESD51-12 (“Guidelines for Reporting and Using Electronic Package Thermal Information”)に示されています。

多くの設計者は、さまざまな電気的および環境的動作条件で動作する実際のアプリケーションにおける μModule レギュレータの熱性能を予測するのに、実験室の装置およびデモボードのようなテスト手段の使用を選択して、FEAの作業を補強できます。FEAソフトウェアがないと、「ピン配置」セクションに記載されている熱抵抗自体では熱性能の目安を示すことになりません。代わりに、このデータシートに記載のディレーティング曲線を一定の方法で使用すれば、各ユーザのアプリケーション/使用法に関する見通しと参考情報が得られますし、熱性能をユーザ独自のアプリケーションと対応付けるようにディレーティング曲線を適合させることもできます。

「ピン配置」には、通常はJESD 51-12に明示的に定義された4つの熱係数が記載されています。以下に、これらの係数の定義の引用または説明を示します。

1. θ_{JA} (接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、JESD 51-9で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
2. $\theta_{JCbottom}$ (接合部から製品のケースの底面までの熱抵抗)は、部品全体の電力損失がパッケージの底面を通して流れ出す場合の接合部から基板までの熱抵抗です。標準的な μModule では、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザのアプリケーションに合致しません。
3. θ_{JCtop} (接合部から製品のケースの上面までの熱抵抗)は、部品のほぼ全電力損失がパッケージの上面を通して流れ出す状態で決定されます。標準的な μModule の電氣的接続はパッケージの底面なので、熱の大半が接合部からデバイスの上面に流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合と同様に、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザのアプリケーションには当てはまりません。
4. θ_{JB} (接合部からプリント回路基板までの熱抵抗)は、熱の大部分が μModule の底面を通して基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底面から半田接合部を通り、基板の一部までの熱抵抗の和です。基板の温度は、両面の2層基板を使って、パッケージからの規定された距離で測定されます。この基板はJESD 51-9に記述されています。

アプリケーション情報

前述の熱抵抗を図式化したものが図8です。青色の部分は μ Module レギュレータ内部の熱抵抗、緑色の部分は μ Module レギュレータ外部の熱抵抗です。

実際には、JESD51-12で定義されている「ピン配置」セクションに示されている4種類の熱抵抗パラメータは、その1つ1つでもいくつかの組み合わせでも、 μ Moduleの通常の動作条件を再現することも伝達することもないことを明らかにする必要があります。たとえば、標準規格では θ_{JCtop} および $\theta_{JCbottom}$ を個別に定義していますが、通常の基板実装アプリケーションでは、 μ Moduleの全電力損失(熱)の100%がパッケージの上面だけまたは底面だけを通して熱的に伝達されることはありません。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

SIP (System-In-Package) モジュール内部では、電力損失を生じるパワーデバイスや部品が複数存在するので、その結果、部品やダイのさまざまな接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確に線形ではないことに注意してください。この複雑な問題をモデリングの簡潔性を犠牲にすることなく、(しかも実用的な現実性を無視せずに) 解決するため、制御環境室でのラボ・テストとともにFEAソフトウェア・

モデリングを使用するやり方を採用して、このデータシートに記載されている熱抵抗値を合理的に定義して相関をとります。(1)はじめに、FEAソフトウェアを使用し、正確な材料係数に加えて正確な電力損失源の定義を使用することにより、 μ Moduleと指定のPCBの機械的形狀モデルを高い精度で構築します。(2)このモデルによって、JESD 51-9に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、さまざまな界面における電力損失熱流と温度測定値を予測します。その値からJEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合の μ Moduleの熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内でさまざまな動作条件によるシミュレーションを行った上で、これを再現する徹底した評価実験を実施します。具体的には、制御環境チャンバ内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。このプロセスと必要な作業の結果、このデータシートの別のセクションに示されているデレーティング曲線が得られました。これらの実験室評価を実施し、 μ Moduleモデルとの相関をとってから θ_{JB} と θ_{BA} を合計すると、適切な環境のチャンバ内における空気流およびヒートシンクなしの μ Moduleモデルと、きわめてよい相関が得られました。この $\theta_{JB} + \theta_{BA}$ の値は「ピン配置」セク

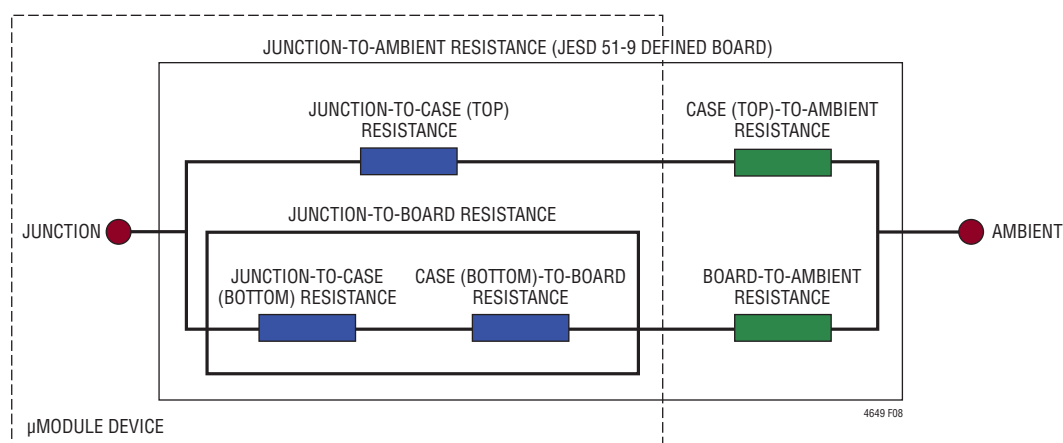


図8. JESD51-12の熱係数の図解

アプリケーション情報

ションに示されていますが、空気流がなく上面にヒートシンクを取り付けていない状態では、電力損失のほぼ100%が接合部から基板を通して周囲に流れるので、この値は θ_{JA} の値に正確に等しくなります。

図9および図10に示す5V入力および12V入力での電力損失曲線を図11～図14の負荷電流デレーティング曲線と組み合わせて使用することにより、ヒートシンクおよび空気流のさまざまな条件でのLTM4649の概略の θ_{JA} 熱抵抗を計算することができます。電力損失曲線は室温で測定されますが、周囲温度に応じた倍率によって増加します。この近似倍率は、

120°Cでは1.4です。デレーティング曲線は、10Aの出力電流と40°Cの周囲温度を起点としてプロットされます。出力電圧は1.5Vおよび3.3Vです。これらの電圧は熱抵抗との相関を取るため、低い方と高い方の出力電圧範囲を含むように選択されています。熱モデルは、恒温槽での数回の温度測定と熱モデリング解析から得られます。空気流ありと空気流なしの条件で周囲温度を上げながら接合部温度をモニタします。周囲温度の変化による電力損失の増加はデレーティング曲線に加味されています。周囲温度を上げながら、他方、出力電流つまり電力は減らして、接合部温度を最大120°Cに維持します。

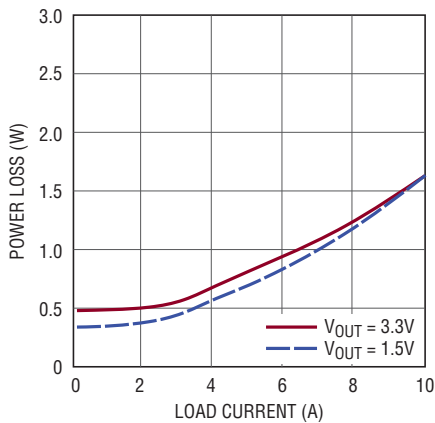


図9. 5V入力、3.3V出力
および1.5V出力での電力損失

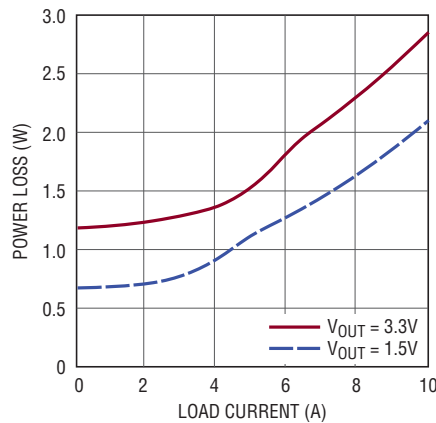


図10. 12V入力、3.3V出力
および1.5V出力での電力損失

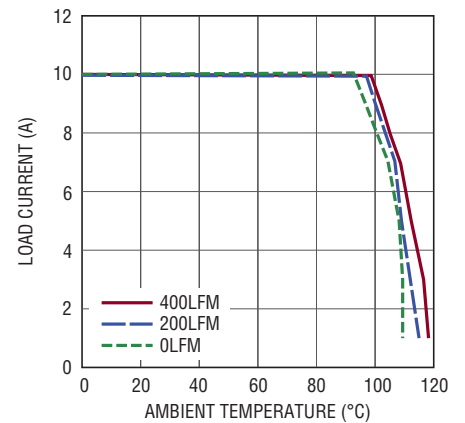


図11. ヒートシンクなし、5V入力、
1.5V出力の場合

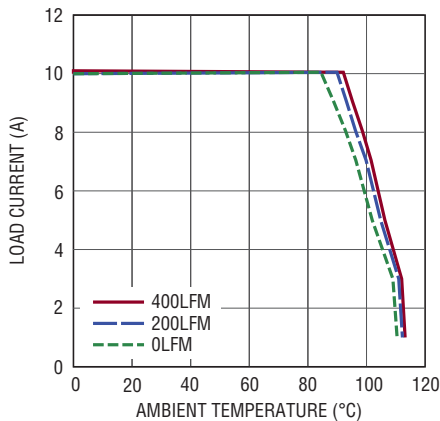


図12. ヒートシンクなし、
12V入力、1.5V出力の場合

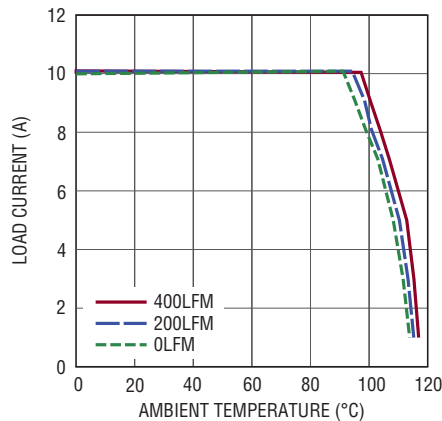


図13. ヒートシンクなし、
5V入力、3.3V出力の場合

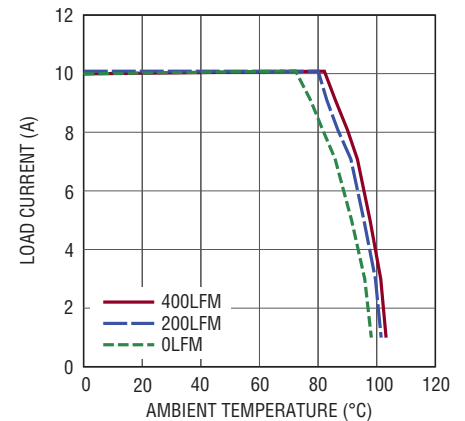


図14. ヒートシンクなし、
12V入力、3.3V出力の場合

アプリケーション情報

周囲温度を上げながら出力電流を減らすと、内部モジュールの損失は減少します。モニタされている接合部温度である120°Cから周囲動作温度を引くと、許容できるモジュールの温度上昇が規定されます。図12の例では、空気流とヒートシンクなしで約90°Cのとき、負荷電流は約8Aにディレーティングされ、12V入力から1.5V/8A出力を得る場合の電力損失は約2.24Wです。2.24Wの損失は、12V入力、1.5V/8A出力での電力損失曲線から得られる約1.6Wの室温での損失、および120°Cの接合部温度での1.40の倍率を使って計算されます。120°Cの接合部温度から90°Cの周囲温度を差し引き、その差の30°Cを2.24Wで割ると13°C/Wの熱抵抗 θ_{JA} が得られます。表4はこれと非常に近い14°C/Wの値を規定しています。空気流とヒートシンクの有無を条件とした1.5V出力と3.3V出力の等価熱抵抗を表4と表5に示します。さまざまな条件で

得られた表4と表5の熱抵抗に、周囲温度の関数として計算された電力損失を掛けて、周囲温度を超える温度上昇(したがって最大接合部温度)を求めることができます。室温での電力損失を「標準的性能特性」セクションの効率曲線から求めて、前述の周囲温度の倍率で調整することができます。プリント回路基板は1.6mm厚の4層構造で、外側2層には2オンス銅箔、内側2層には1オンス銅箔を使用しています。PCBの寸法は95mm×76mmです。

安全性に関する検討事項

LTM4649モジュールでは、 V_{IN} と V_{OUT} の間は絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護してください。

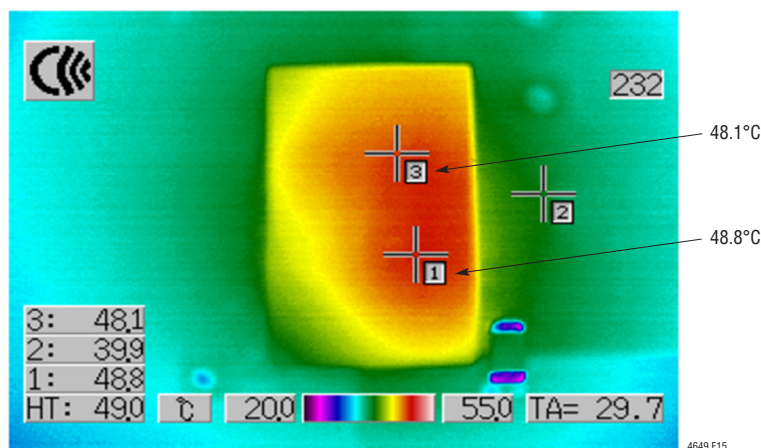


図15. 12V入力、1.5V/10A出力での熱画像
(ヒートシンクなし、空気流なし。周囲温度は室温)

アプリケーション情報

レイアウトのチェックリスト/例

LTM4649は高度に集積化されているため、PCB基板レイアウトが非常に簡単です。ただし、電気的性能と熱的性能を最適化するには、さらにレイアウト上の配慮がいくつか必要です。

- V_{IN} 、GNDおよび V_{OUT} を含む大電流経路では、PCBの銅箔面積を広くします。これはPCBの導通損失と熱ストレスを最小限に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、GNDおよび V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小限に抑えます。

- ユニットの下に専用の電源グランド層を配置します。
- ビアの導通損失を最小に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使います。
- 充填ビアでない限り、パッドの上に直接ビアを配置しないでください。
- 信号ピンに接続する部品には、SGNDピンにつながるグランド銅箔領域を別途使用してください。SGNDとGNDをユニットの下で接続します。

推奨レイアウトの良い例を図16に示します。

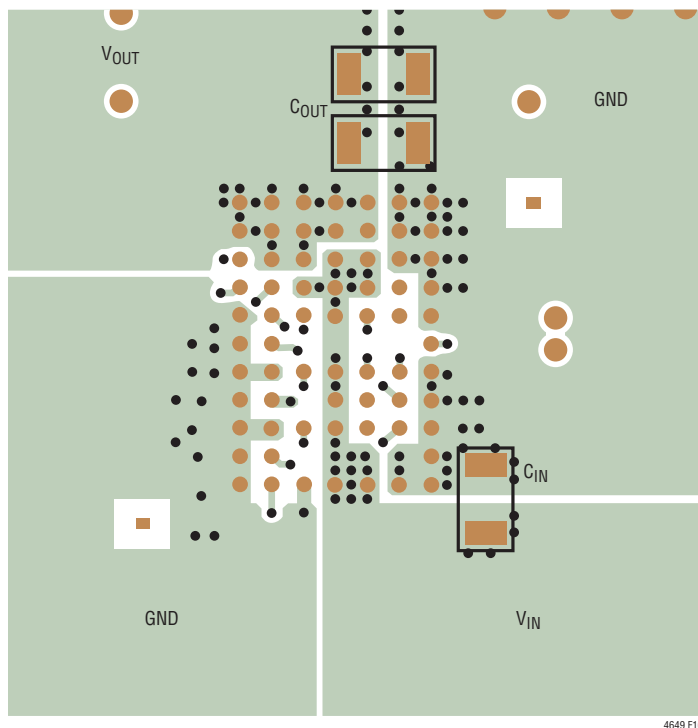


図16. PCBの推奨レイアウト

アプリケーション情報

表 3. 出力電圧応答と部品の一覧 (図 18 を参照)、0A から 5A への負荷ステップ時の標準的測定値

C _{IN} (バルク)*	メーカー	製品番号	C _{IN} (セラミック)	メーカー	製品番号	C _{OUT} (セラミック)	メーカー	製品番号
150μF、16V	三洋電機 OSCON	25HVH150MT	22μF、16V	村田製作所	GRM32ER71C226KE18L	100μF、6.3V	村田製作所	GRM32ER60J107ME20L
						220μF、4V	村田製作所	GRM31CR60G227M

V _{OUT}	V _{IN}	C _{IN} (バルク)*	C _{IN} (セラミック)	C _{OUT} (セラミック)	C _{FF}	負荷ステップ	V _{DR00P}	V _{P-P}	回復時間	負荷ステップ 速度	R _{FB}	スイッチング 周波数	FREQ ピン
1V	5V, 12V	120μF*	22μF × 2	100μF × 3	None	75% ~ 100%	45mV	90mV	40μs	1A/μs	15kΩ	450kHz	フロート
1.2V	5V, 12V	120μF*	22μF × 2	100μF × 3	None	75% ~ 100%	50mV	100mV	50μs	1A/μs	10kΩ	450kHz	フロート
1.5V	5V, 12V	120μF*	22μF × 2	100μF × 3	None	75% ~ 100%	57mV	114mV	60μs	1A/μs	6.65kΩ	450kHz	フロート
2.5V	5V	120μF*	22μF × 2	100μF × 3	None	75% ~ 100%	75mV	150mV	70μs	1A/μs	3.16kΩ	450kHz	フロート
2.5V	12V	120μF*	22μF × 2	100μF × 3	None	75% ~ 100%	75mV	150mV	70μs	1A/μs	3.16kΩ	750kHz	INTV _{CC}
3.3V	5V	120μF*	22μF × 2	100μF × 3	None	75% ~ 100%	95mV	190mV	70μs	1A/μs	2.21kΩ	450kHz	フロート
3.3V	12V	120μF*	22μF × 2	100μF × 3	None	75% ~ 100%	95mV	190mV	70μs	1A/μs	2.21kΩ	750kHz	INTV _{CC}
1V	5V, 12V	120μF*	22μF × 2	220μF × 2	なし	50% ~ 100%	70mV	140mV	30μs	1A/μs	15kΩ	450kHz	フロート
1.2V	5V, 12V	120μF*	22μF × 2	220μF × 2	なし	50% ~ 100%	75mV	150mV	40μs	1A/μs	10kΩ	450kHz	フロート
1.5V	5V, 12V	120μF*	22μF × 2	220μF × 2	なし	50% ~ 100%	90mV	180mV	40μs	1A/μs	6.65kΩ	450kHz	フロート
2.5V	5V	120μF*	22μF × 2	220μF × 2	なし	50% ~ 100%	135mV	270mV	50μs	1A/μs	3.16kΩ	450kHz	フロート
2.5V	12V	120μF*	22μF × 2	220μF × 2	なし	50% ~ 100%	135mV	270mV	50μs	1A/μs	3.16kΩ	750kHz	INTV _{CC}
3.3V	5V	120μF*	22μF × 2	220μF × 2	なし	50% ~ 100%	175mV	350mV	60μs	1A/μs	2.21kΩ	450kHz	フロート
3.3V	12V	120μF*	22μF × 2	220μF × 2	なし	50% ~ 100%	175mV	350mV	60μs	1A/μs	2.21kΩ	750kHz	INTV _{CC}

* バルク・コンデンサは V_{IN} の入力インピーダンスが非常に低い場合のオプション。

表 4. 1.5V 出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図 11、図 12	5, 12	図 9	0	なし	14
図 11、図 12	5, 12	図 9	200	なし	12
図 11、図 12	5, 12	図 9	400	なし	10

表 5. 3.3V 出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図 13、図 14	5, 12	図 10	0	なし	14
図 13、図 14	5, 12	図 10	200	なし	12
図 13、図 14	5, 12	図 10	400	なし	10

標準的応用例

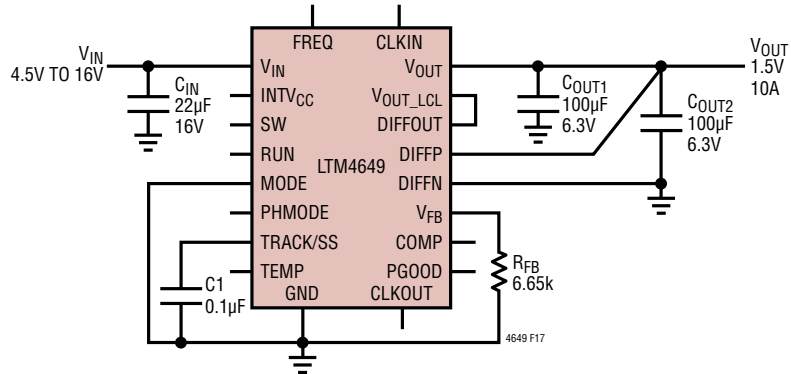


図 17. 4.5V～16V 入力、1.5V/10A 出力の設計

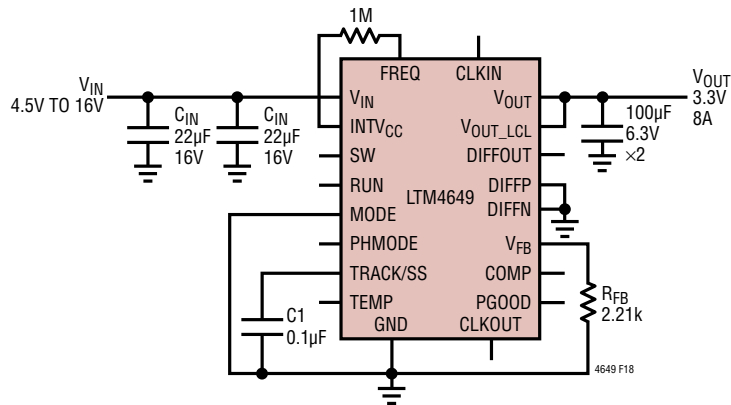


図 18. 周波数を 650kHz に高めた 4.5V～16V 入力、3.3V/8A 出力の設計

標準的応用例

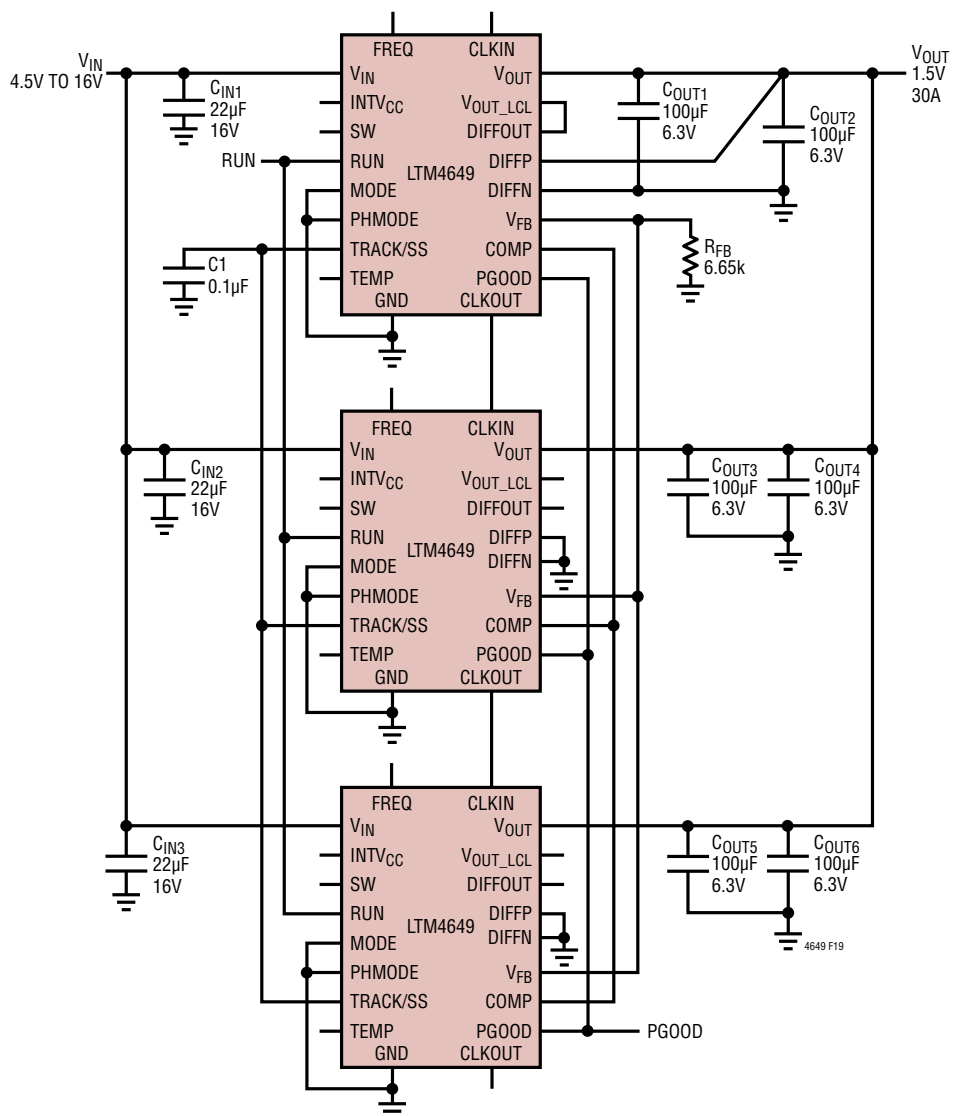


図19. 3つのLTM4649を並列に接続した1.5V/30A出力の設計

標準的応用例

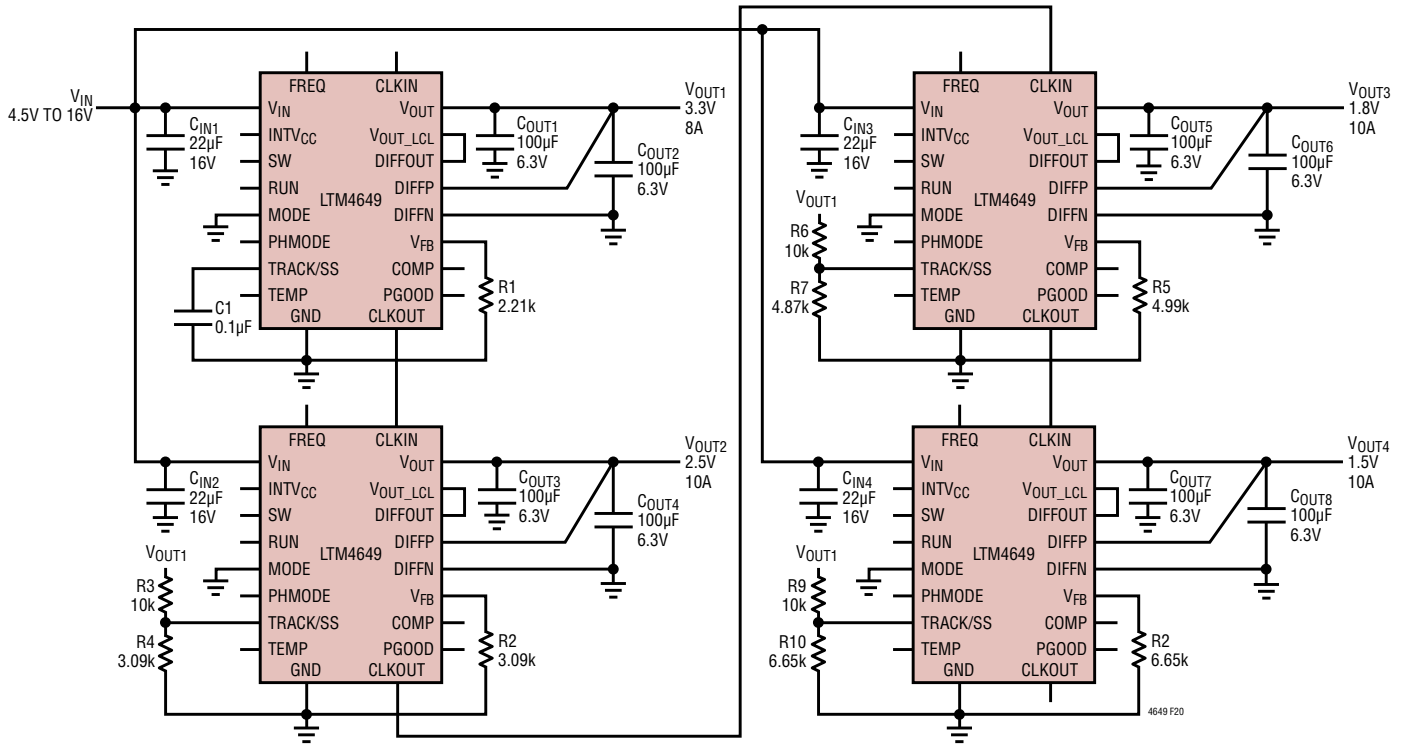


図 20. トラッキング機能を備えたクワッド出力の4相LTM4649レギュレータ

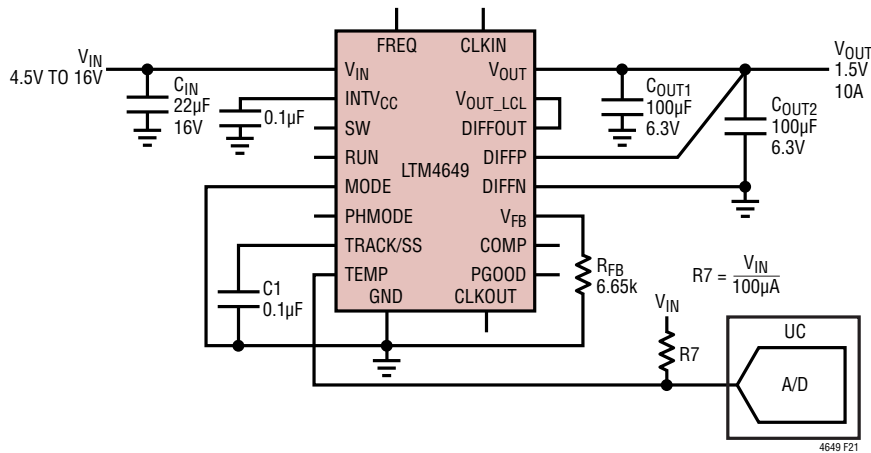
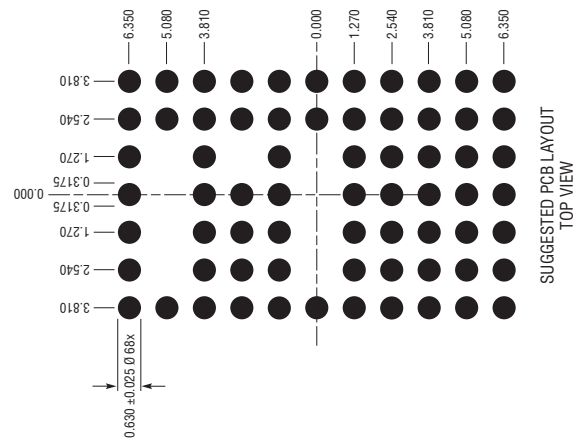
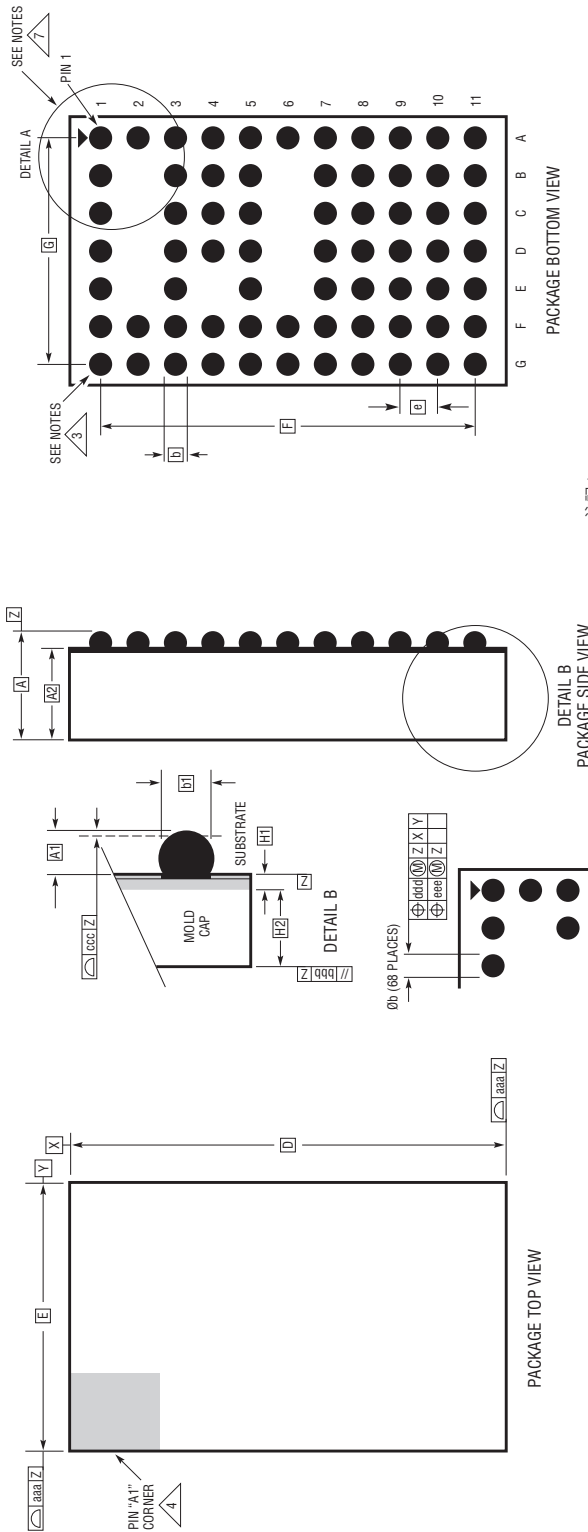


図 21. 温度モニタ機能を備えた1つのLTM4649による10A出力設計

パッケージ

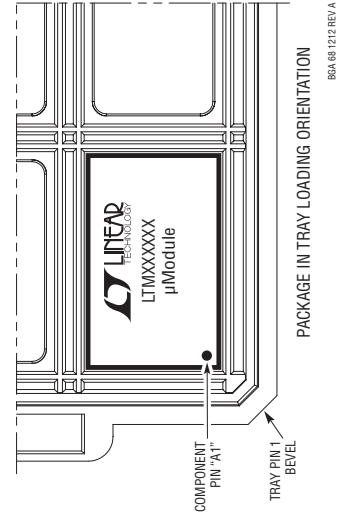
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

BGA Package 68-Lead (15.00mm × 9.00mm × 4.92mm) (Reference LTC DWG# 05-08-1892 Rev A)



DIMENSIONS			
SYMBOL	MIN	NOM	MAX
A	4.72	4.92	5.12
A1	0.50	0.60	0.70
A2	4.22	4.32	4.42
b	0.60	0.75	0.90
b1	0.60	0.63	0.66
D		15.00	
E		9.00	
e		1.27	
F		12.70	
G		7.62	
H1	0.27	0.32	0.37
H2	3.95	4.00	4.05
aaa		0.15	
bbb		0.10	
ccc		0.20	
ddd		0.30	
eee		0.15	
TOTAL NUMBER OF BALLS: 68			

- 注記:
- 寸法と許容誤差は ASME Y14.5M-1994 による
 - 全ての寸法はミリメートル
 - ボールの指定は JESD MS-028 および JEP95 による
 - ピン #1 の識別マークの詳細はオプションだが、示された領域内になければならない。
ピン #1 の識別マークはモールドまたはマーキングにすることができる
 - 主データム-z はシーティングプレーン
 - 半田ボールは、元素構成比がスズ (Sn) 96.5%、銀 (Ag) 3.0%、銅 (Cu) 0.5% の合金、またはスズ鉛共晶合金とできる。
 - パッケージの行と列のラベルは pModule 製品間で異なります。
各パッケージのレイアウトを十分にご確認ください。



LTM4649

パッケージ

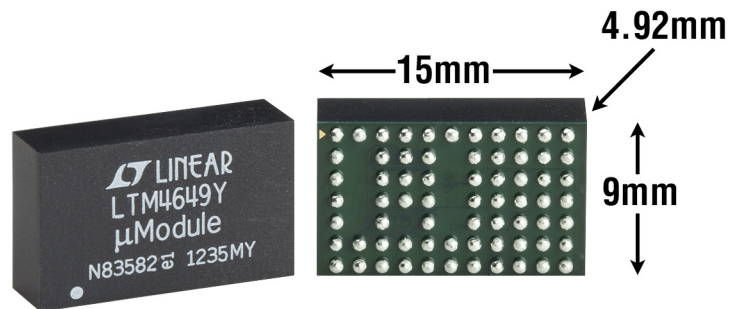


パッケージの行と列のラベルはμModule製品間で異なります。各パッケージのレイアウトをよく確認してください。

LTM4649 BGAのピン配列

ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
A1	GND	B1	GND	C1	V _{IN}	D1	V _{IN}	E1	GND	F1	RUN	G1	GND
A2	GND	B2	—	C2	—	D2	—	E2	—	F2	CLKOUT	G2	GND
A3	GND	B3	CLKIN	C3	NC	D3	V _{IN}	E3	FREQ	F3	GND	G3	GND
A4	GND	B4	PHMODE	C4	NC	D4	V _{IN}	E4	—	F4	INTVCC	G4	GND
A5	GND	B5	MODE	C5	SW	D5	V _{IN}	E5	TRACK/SS	F5	GND	G5	GND
A6	TEMP	B6	—	C6	—	D6	—	E6	—	F6	COMP	G6	GND
A7	GND	B7	NC	C7	PGOOD	D7	V _{IN}	E7	FB	F7	DIFFN	G7	GND
A8	GND	B8	NC	C8	V _{IN}	D8	V _{IN}	E8	V _{IN}	F8	DIFFP	G8	DIFFOUT
A9	GND	B9	GND	C9	V _{IN}	D9	V _{IN}	E9	V _{OUT}	F9	V _{OUT}	G9	V _{OUT_LCL}
A10	GND	B10	GND	C10	V _{OUT}	D10	V _{OUT}	E10	V _{OUT}	F10	V _{OUT}	G10	V _{OUT}
A11	GND	B11	GND	C11	V _{OUT}	D11	V _{OUT}	E11	V _{OUT}	F11	V _{OUT}	G11	V _{OUT}

パッケージの写真



改訂履歴

REV	日付	概要	ページ番号
A	2/14	SnPb (lead) BGA パッケージオプションを追加。 図 9、図 10 の Y 軸を Power Loss (W) に変更。	1、2 20

標準的応用例

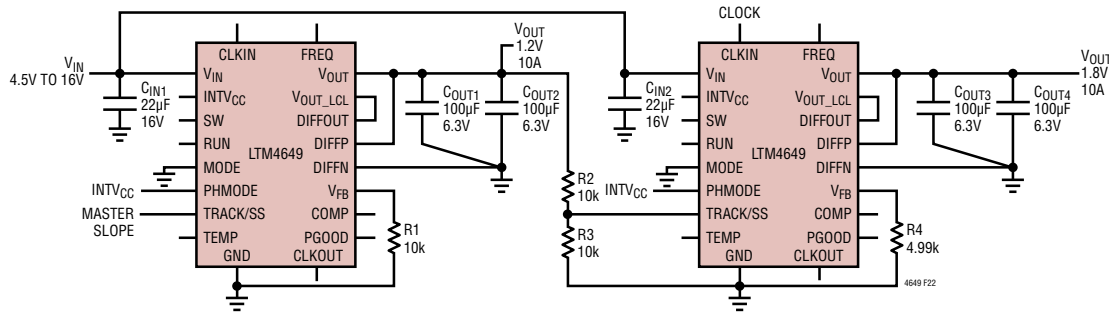


図 22. トラッキング機能を備えたデュアル出力(1.2V、1.8V)の 2 相 LTM4649 レギュレータ

設計リソース

主題	説明
µModule の設計/製造リソース	<div>設計:</div> <ul style="list-style-type: none"> • 選択ガイド • デモボードおよび Gerber ファイル • 無料シミュレーション・ツール <div>製造:</div> <ul style="list-style-type: none"> • クイック・スタート・ガイド • PCB の設計、組立、および製造ガイドライン • パッケージおよびボード・レベルの信頼性
µModule レギュレータ製品の検索	<ol style="list-style-type: none"> 1. 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする 2. Quick Power Search パラメトリック・テーブルを使って検索を実行する <div> Quick Power Search Input V_{in} (Min) <input type="text"/> V V_{in} (Max) <input type="text"/> V Output V_{out} <input type="text"/> V I_{out} <input type="text"/> A <input type="button" value="Search"/> </div>
TechClip ビデオ	µModule 製品の電気的特性と熱特性のベンチマーク・テストの方法を詳しく説明した短いビデオ
デジタル・パワーシステム・マネージメント	リニアテクノロジーのデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、ユーザの構成とフォルト・ログを保存する EEPROM を搭載しています。

関連製品

製品番号	説明	注釈
LTM4627	20V、15A 降圧 µModule レギュレータ	$4.5V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5V$ 、PLL 入力、リモート検出アンプ、 V_{OUT} のトラッキング、15mm×15mm×4.3mm LGA および 15mm×15mm×4.9mm BGA
LTM4620A	デュアル 16V/13A またはシングル 26A 降圧 µModule レギュレータ	$4.5V \leq V_{IN} \leq 16V$ 、 $0.6V \leq V_{OUT} \leq 5.3V$ 、PLL 入力、リモート検出アンプ、 V_{OUT} のトラッキング、15mm×15mm×4.41mm LGA
LTM4613	EN55022 クラス B 準拠の 36V 入力、8A DC/DC 降圧 µModule レギュレータ	$5V \leq V_{IN} \leq 36V$ 、 $3.3V \leq V_{OUT} \leq 15V$ 、PLL 入力、 V_{OUT} のトラッキングおよびマージニング、15mm×15mm×4.32mm LGA
LTM8045	最大出力電流が 700mA で反転または SEPIC 構成の µModule DC/DC コンバータ	$2.8V \leq V_{IN} \leq 18V$ 、 $\pm 2.5V \leq V_{OUT} \leq \pm 15V$ 、同期可能、6.25mm×11.25mm×4.92mm BGA
LTM8061	設定可能な入力電流制限機能を備えた 32V、2A 降圧 µModule バッテリ・チャージャ	1 セルおよびデュアル・セル・リチウムイオンまたはリチウムポリマー・バッテリーの CC-CV 充電、 $4.95V \leq V_{IN} \leq 32V$ 、C/10 または調整可能なタイマによる充電終了、9mm×15mm×4.32mm LGA
LTM8048	LDO ポスト・レギュレータを備えた 1.5W、725VDC 絶縁型 µModule コンバータ	$3.1V \leq V_{IN} \leq 32V$ 、 $2.5V \leq V_{OUT} \leq 12V$ 、出力リップル: 1mV _{pp} 、絶縁トランス内蔵、9mm×11.25mm×4.92mm BGA
LTC2974	EEPROM を内蔵したクワッド・デジタル電源マネージャ	I ² C/PMBus インタフェース、設定用 EEPROM、フォルト・ロギング、チャネルごとの電圧、電流および温度測定

4649fa