

過電圧/過熱保護回路を内蔵した 40A μ Moduleレギュレータ

特長

- 過熱保護、入力/出力過電圧保護
- 上流の電源またはブレーカを遮断
- 積層インダクタはヒートシンクとして機能
- 広い入力電圧範囲: 4.7V ~ 15V
- 出力電圧範囲: 0.6V ~ 3.3V
- 全DC出力電圧誤差: $\pm 1.3\%$ ($-40^\circ\text{C} \sim 125^\circ\text{C}$)
- 差動リモート検出アンプによる高精度レギュレーション
- 電流モード制御/高速トランジェント応答
- 周波数同期
- 並列接続による電流分担(最大240A)
- 効率: 88% (12V入力、1V/40A出力)
- 過電流フォールドバックによる保護
- 過熱シャットダウン
- 16mm \times 16mm \times 7.07mm BGAパッケージ

アプリケーション

- 通信サーバおよびネットワーク機器
- 産業用機器および医療用システム

概要

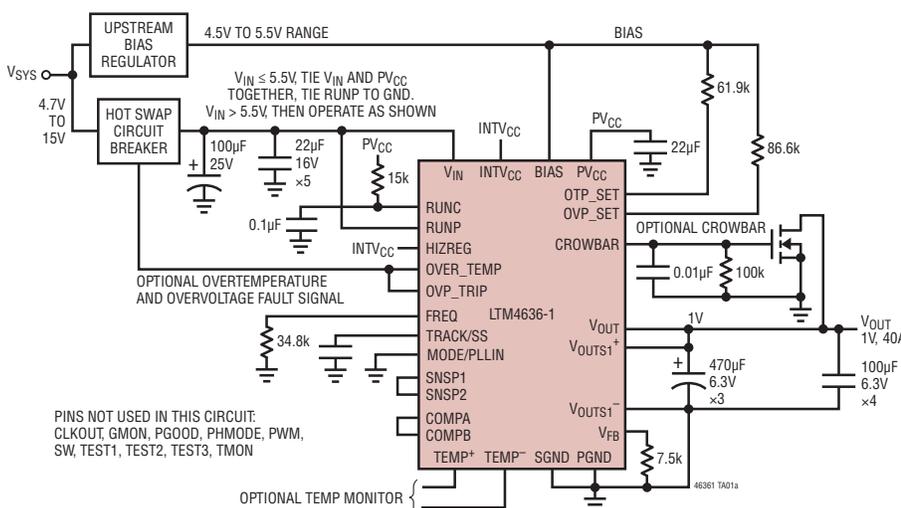
LTM[®]4636-1は、40A降圧 μ Module[®] (パワーモジュール) スイッチング・レギュレータで、積層インダクタをヒートシンクとして内蔵して小型パッケージでの放熱と低温動作に対応します。LTM4636-1は、過熱状態と入力/出力過電圧状態を検出して、上流の電源または回路ブレーカを遮断し、デバイス自体とその負荷を保護することができます。露出したインダクタをヒートシンクとして利用することにより、どの方向からでも空気流に直接触れることができます。LTM4636-1は40W (12V入力、1V/40A出力、200LFM) を供給可能であり、周囲温度からの温度上昇はわずか40 $^\circ\text{C}$ です。最大83 $^\circ\text{C}$ の周囲温度までは最大電力の40Wが供給され、110 $^\circ\text{C}$ の周囲温度では半分の20Wがサポートされます。

LTM4636-1は92%、90%、88%の効率で動作し、1Vの負荷(12V入力)に対してそれぞれ15A、30A、40Aの電流を供給します。この μ Moduleレギュレータは、4つのレギュレータが電流分担時にわずか40 $^\circ\text{C}$ の温度上昇と88%の効率で160Wを供給する拡張性があります(12V入力、1V出力、400LFM)。LTM4636-1は、16mm \times 16mm \times 7.07mmのBGAパッケージで供給されます。

LT、LT、LTC、LTM、PolyPhase、Burst Mode、 μ Module、Linear Technologyおよびリニアのロゴはリニアテクノロジー社の登録商標です。LTpowerCADはリニアテクノロジー社の商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。5481178、5847554、6580258、6304066、6476589、6774611、6677210、8163643を含む米国特許により保護されています。

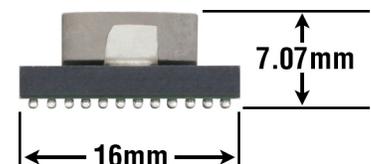
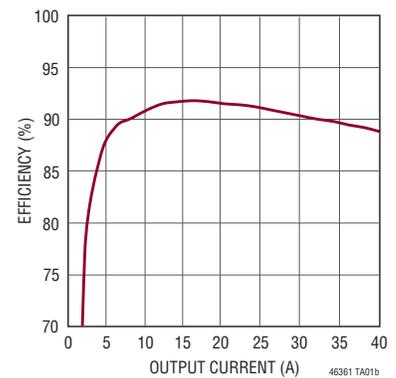
標準的応用例

1V、40A DC/DC μ Moduleレギュレータ



より簡単な回路で機能を抑える場合は、LTM4636を参照してください。

12V入力、1V出力、
350kHzでの効率と出力電流



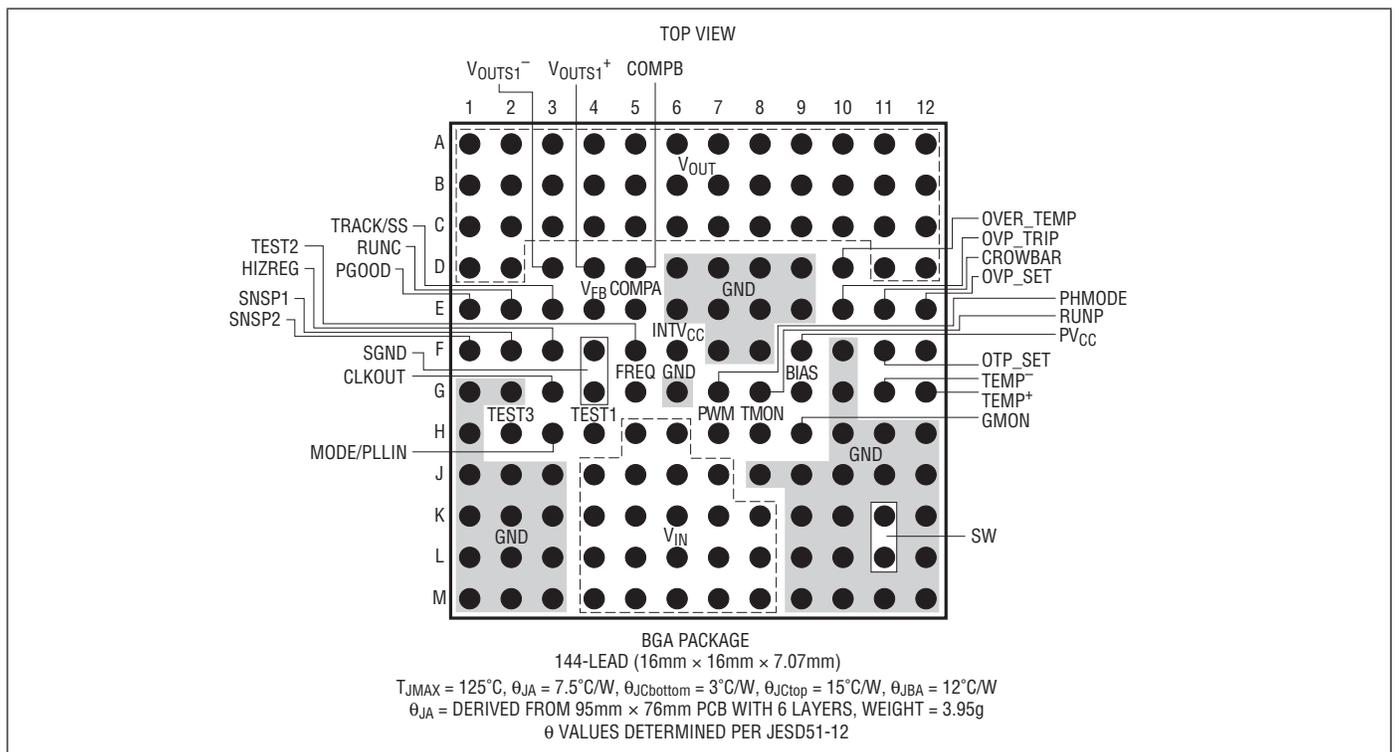
LTM4636-1

絶対最大定格 (Note 1)

V_{IN} , SW, HZBREG, RUNP, OVR_TRIP,	PV_{CC} の付加出力電流.....	0mA ~ 50mA
OVER_TEMP	TEMP ⁺ , TEMP ⁻	-0.3V ~ 16V
V_{OUT}	INTV _{CC} のピーク出力電流(Note 6)	-0.3V ~ 3.5V
PGOOD, RUNC, TMON, PV_{CC} , MODE/PLLIN,	内部動作温度範囲	
PHMODE, FREQ, TRACK/SS, TEST1, TEST2,	(Note 2)	-40°C ~ 125°C
V_{OUTS1^-} , V_{OUTS1^+} , SNSP1, SNSP2, TEST3,	保存温度範囲.....	-55°C ~ 125°C
OVP_SET, CROWBAR.....	リフロー(ピーク・ボディ)温度.....	250°C
V_{FB} , COMPA, COMPB(Note 7)		
BIAS.....		

注記:PWM、CLKOUT、およびGMONは出力専用です。

ピン配置



注記: $\theta_{JA} = (\theta_{Jcbottom} + \theta_{JBA}) || \theta_{Jctop}$. θ_{JBA} は基板と周囲間の熱抵抗

発注情報 <http://www.linear-tech.co.jp/product/LTM4636-1#orderinfo>

無鉛仕上げ	トレイ	製品マーキング*	パッケージ	温度範囲
LTM4636-1EY#PBF	LTM4636-1EY#PBF	LTM4636-1	144-Lead (16mm×16mm×7.07mm) BGA	-40°C to 125°C
LTM4636-1IY#PBF	LTM4636-1IY#PBF	LTM4636-1	144-Lead (16mm×16mm×7.07mm) BGA	-40°C to 125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。

この製品はトレイでのみ供給されます。詳細については、<http://www.linear-tech.co.jp/packaging/>をご覧ください。

電気的特性 ●は規定の内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値。
 図 20 の標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IN}	Input DC Voltage	$V_{IN} \leq 5.5\text{V}$, Tie V_{IN} and PV_{CC} Together, Tie $RUNP$ to GND	●	4.70		15	V
V_{OUT}	V_{OUT} Range		●	0.6		3.3	V
$V_{OUT(DC)}$	DC Output Voltage, Total Variation with Line and Load	$C_{IN} = 22\mu\text{F} \times 5$ $C_{OUT} = 100\mu\text{F} \times 4$ Ceramic, $470\mu\text{F}$ POSCAP $\times 3$ $R_{FB} = 40.2\text{k}$, $MODE_PLLIN = GND$ $V_{IN} = 4.70\text{V}$ to 15V , $I_{OUT} = 0\text{A}$ to 40A (Note 4)	●	1.4805	1.50	1.5195	V

入力の規格

V_{RUNC}	RUNC Pin On Threshold	V_{RUNC} Rising		1.1	1.22	1.35	V
$V_{RUNCHYS}$	RUNC Pin On Hysteresis				150		mV
V_{RUNP}	RUNP Pin On Threshold	RUNP Pin Rising	●	0.7	0.8	0.9	V
RUNP HYS	RUNP Pin Hysteresis				60		mV
HIZREG	HIZREG Input Threshold	$V_{IN} = 12\text{V}$, $RUNC = 5\text{V}$, $RUNP = V_{IN}$, $V_{OUT} = 1.5\text{V}$			2.3		V
HIZREG HYS	HIZREG Hysteresis	$V_{IN} = 12\text{V}$, $RUNC = 5\text{V}$, $RUNP = V_{IN}$, $V_{OUT} = 1.5\text{V}$			0.8		V
$I_{Q(VIN)}$	Input Supply Bias Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, Burst Mode Operation, $I_{OUT} = 0.1\text{A}$ $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, Pulse-Skipping Mode, $I_{OUT} = 0.1\text{A}$ $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, Switching Continuous, $I_{OUT} = 0.1\text{A}$ Shutdown, $RUN = 0$, $V_{IN} = 12\text{V}$			16 23 105 30		mA mA mA μA
$I_S(VIN)$	Input Supply Current	$V_{IN} = 5\text{V}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 40\text{A}$ $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 40\text{A}$			14.7 5.66		A A

出力の規格

$I_{OUT(DC)}$	Output Continuous Current Range	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$ (Note 4)		0		40	A
$\frac{\Delta V_{OUT}(\text{Line})}{V_{OUT}}$	Line Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, V_{IN} from 4.70V to 15V $I_{OUT} = 0\text{A}$	●		0.02	0.06	%/V
$\frac{\Delta V_{OUT}(\text{Load})}{V_{OUT}}$	Load Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$ to 40A , $V_{IN} = 12\text{V}$ (Note 4)	●		0.2	0.35	%
$V_{OUT(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F} \times 3$ Ceramic, $470\mu\text{F} \times 3$ POSCAP, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			15		mVp-p
$\Delta V_{OUT(START)}$	Turn-On Overshoot	$C_{OUT} = 100\mu\text{F} \times 4$ Ceramic, $470\mu\text{F} \times 3$ POSCAP, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$, $V_{IN} = 12\text{V}$, $TRACK/SS = 0.1\mu\text{F}$			5		mV
t_{START}	Turn-On Time	$C_{OUT} = 100\mu\text{F} \times 3$ Ceramic, $470\mu\text{F} \times 3$ POSCAP, No Load, $TRACK/SS = 0.001\mu\text{F}$, $V_{IN} = 12\text{V}$			50		ms
ΔV_{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load $C_{OUT} = 100\mu\text{F} \times 4$ Ceramic, $470\mu\text{F} \times 3$ POSCAP, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, $CFF = 22\text{pF}$			45		mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load, $V_{IN} = 5\text{V}$, $C_{OUT} = 100\mu\text{F} \times 4$ Ceramic, $470\mu\text{F} \times 3$ POSCAP, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, $CFF = 22\text{pF}$			25		μs
I_{OUTPK}	Output Current Limit	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$ $V_{IN} = 5\text{V}$, $V_{OUT} = 1.5\text{V}$			54 54		A A

制御セクション

V_{FB}	Voltage at V_{FB} Pin	$I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$	●	0.594	0.600	0.606	V
I_{FB}	Current at V_{FB} Pin	(Note 6)			-30	-100	nA
V_{OVL}	Feedback Overvoltage Lockout	Measure at V_{OUTS1}	●	5	7.5	10	%
$I_{TRACK/SS}$	Track Pin Soft-Start Pull-Up Current	$TRACK/SS = 0\text{V}$, Default $750\mu\text{s}$ Turn on with $TRACK/SS$ Tied to $INTV_{CC}$		1.1	1.35	1.6	μA
$t_{ON(MIN)}$	Minimum On-Time	(Note 3)			100		ns
R_{FBHI}	Resistor Between V_{OUTS1} and V_{FB} Pins				4.99		k Ω

LTM4636-1

電気的特性 ●は規定の内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値。
 図 20 の標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
リモート検出アンプ						
$A_{V(VFB)}$	V_{FB} Differential Gain	(Note 6)		1		V/V
GBP V_{FB} Path	Gain Bandwidth Product	(Note 5)		4		MHz
汎用の制御ピンまたはモニタ・ピン						
OVP Δt	OVP to OVP_TRIP	OVP Response Time		500		ns
Crowbar Δt	OVP to CROWBAR	OVP Response Time to CROWBAR		500		ns
OVP Delay	OVP to OVER_TEMP	OVP_TEMP to OVP_TEMP Response Time		8		μs
OVP_Trip Sink	OVP_TRIP Sink Current	$V_{CE} \leq 0.4\text{V}$			15	mA
OTP_Trip Sink	OVER_TEMP Sink Current	$V_{CE} \leq 0.4\text{V}$			15	mA
Crowbar Source	CROWBAR Source Current	$V_{CROWBAR} \geq 3.0\text{V}$		15		mA
OTP_SET	Overtemperature Set Register			24.9		k Ω
OVP_SET	Overvoltage Set Register			24.9		k Ω
I_{TMON}		Temperature Monitor Current, $T_J = 25^\circ\text{C}$ Into 24.9k Ω Temperature Monitor Current, $T_J = 150^\circ\text{C}$ Into 24.9k Ω	38	40.3 58	44	μA μA
$I_{TMON(SLOPE)}$		Temperature Monitor Current Slope, $R_{TMON} = 24.9\text{k}\Omega$		0.144		$\mu\text{A}/^\circ\text{C}$
V_{PGOOD}	PGOOD Trip Level	V_{FB} With Respect to Set Output V_{FB} Ramping Negative V_{FB} Ramping Positive		-7.5 7.5		% %
V_{PGL}	PGOOD Voltage Low	$I_{PGOOD} = 2\text{mA}$		0.2	0.4	V
t_{PGOOD}	PGOOD High-to-Low Delay			65		μs
$I_{PGOOD(OFF)}$	PGOOD Leakage Current	$V_{PGOOD} = 5\text{V}$	-2		2	μA
$V_{PG1(HYST)}$	PGOOD Trip Level Hysteresis			25		%
INTV_{CC} リニア・レギュレータ						
V_{INTVCC}	Internal V_{CC} Voltage Source	$6\text{V} < V_{IN} < 15\text{V}$	5.3	5.5	5.7	V
V_{INTVCC} Load Reg	INTV _{CC} Load Regulation	$I_{CC} = 0\text{mA}$ to 10mA		0.5		%
UVLO HYS	Controller UVLO Hysteresis	(Note 6)		0.5		V
$PV_{CC(UVLO)}$	Drivers and Power MOSFETs UVLO	PV_{CC} Rising	3.5	3.8	4.1	V
$PV_{CC(HYS)}$	PV_{CC} UVLO Hysteresis			0.45		V
PV_{CC}	Power Stage Bias	12V Input, PV_{CC} Load = 50mm		5.0		V
BIAS	External Bias for OTP and OVP Function	Range Operating	4	5.0	5.5	V

電気的特性 ●は規定の内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値。
 図 20 の標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
発振器とフェーズロック・ループ							
f _{OSC}	Oscillator Frequency V _{PHSMD} = 0V	R _{FREQ} = 30.1k Ω		210	250	290	kHz
		R _{FREQ} = 47.5k Ω		540	600	660	kHz
		R _{FREQ} = 54.9k Ω		625	750	825	kHz
		R _{FREQ} = 75.0k Ω		945	1.05	1.155	MHz
		Maximum Frequency	●	1.2			MHz
		Minimum Frequency	●		0.2	MHz	
I _{FREQ}	FREQ Pin Output Current	V _{FREQ} = 0.8V	19	20	21	μA	
R _{MODE/PLLIN}	MODE_PLLIN Input Resistance			250		k Ω	
V _{MODE/PLLIN}	PLLIN Input Threshold	V _{MODE/PLLIN} Rising		2		V	
		V _{MODE/PLLIN} Falling		1.2		V	
V _{CLKOUT}	Low Output Voltage High Output Voltage	Verified Levels		0.2		V	
		Measurements on CLKOUT		5.2		V	
PWM-CLKOUT	PWM to Clockout Phase Delay	V _{PHMODE} = 0V		90		Deg	
		V _{PHMODE} = 1/4 INTV _{CC}		90		Deg	
		V _{PHMODE} = Float		120		Deg	
		V _{PHMODE} = 3/4 INTV _{CC}		60		Deg	
		V _{PHMODE} = INTV _{CC}		180		Deg	
PWM/PWMEN 出力							
PWM	PWM Output High Voltage	I _{LOAD} = 500 μA	5.0			V	
	PWM Output Low Voltage	I _{LOAD} = -500 μA			0.5	V	
温度ダイオード							
Diode V _f	Diode Forward Voltage	I = 100 μA , TEMP ⁺ to TEMP ⁻		0.598		V	
TC	Temperature Coefficient		●	-2.0		mV/ $^\circ\text{C}$	

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTM4636-1 は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTM4636-1E は、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全内部動作温度範囲での仕様は設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LTM4636-1I は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全内部動作温度範囲で仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

Note 3: 最小オン時間の条件は、I_{MAX} の負荷の約 40% のピーク・トゥ・ピーク・インダクタ・リップル電流に対して規定される。(「アプリケーション情報」のセクションを参照。)

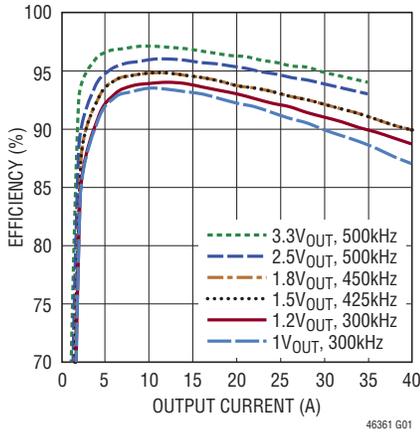
Note 4: 異なる V_{IN} 、 V_{OUT} 、および T_A については出力電流のデイレートング曲線を参照。

Note 5: 設計により保証されている。

Note 6: ウェハ・レベルで全数テストされる。

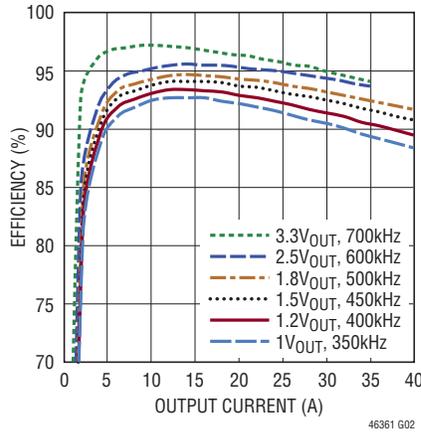
標準的性能特性

効率と負荷電流
($V_{IN} = 5V$)



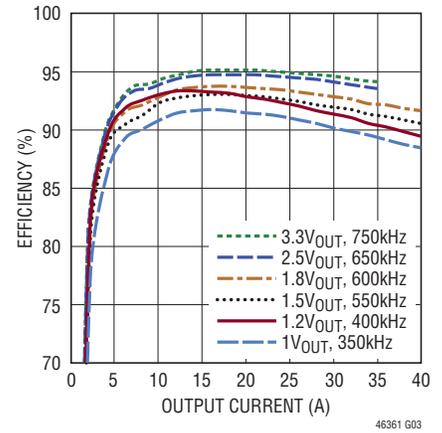
46361 G01

効率と負荷電流
($V_{IN} = 8V$)



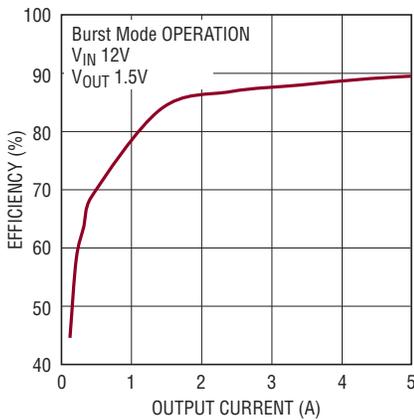
46361 G02

効率と負荷電流
($V_{IN} = 12V$)



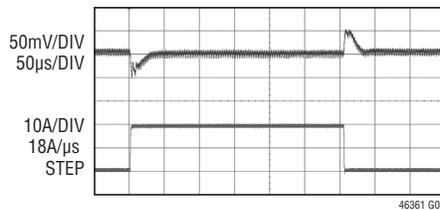
46361 G03

Burst Mode の効率と負荷電流



46361 G04

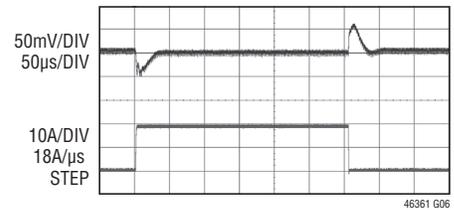
1V トランジェント応答



46361 G05

12V TO 1V TRANSIENT RESPONSE
 $C_{OUT} = 4 \times 100\mu\text{F CERAMIC}, 3 \times 470\mu\text{F } 2.5V$
 POSCAP $5m\Omega$
 $C_{FF} = 22pF, SW \text{ FREQ} = 400kHz$

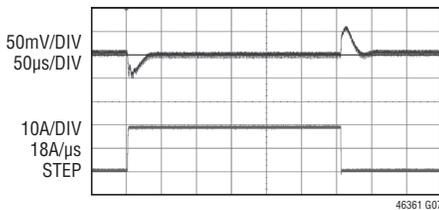
1.2V トランジェント応答



46361 G06

12V TO 1.2V TRANSIENT RESPONSE
 $C_{OUT} = 4 \times 100\mu\text{F CERAMIC}, 3 \times 470\mu\text{F } 2.5V$
 POSCAP $5m\Omega$
 $C_{FF} = 22pF, SW \text{ FREQ} = 400kHz$
 $C_{COMP} = 100pF$

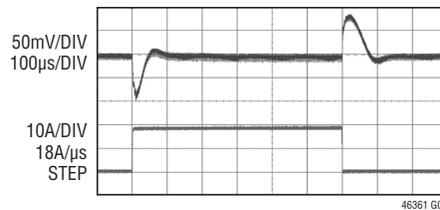
1.5V トランジェント応答



46361 G07

12V TO 1.5V TRANSIENT RESPONSE
 $C_{OUT} = 4 \times 100\mu\text{F CERAMIC}, 3 \times 470\mu\text{F } 2.5V$
 POSCAP $5m\Omega$
 $C_{FF} = 22pF, SW \text{ FREQ} = 425kHz$
 $C_{COMP} = 100pF$

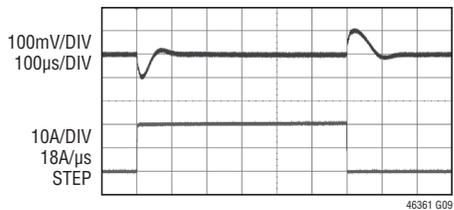
1.8V トランジェント応答



46361 G08

12V TO 1.8V TRANSIENT RESPONSE
 $C_{OUT} = 6 \times 100\mu\text{F CERAMIC}, 2 \times 470\mu\text{F } 4V$
 POSCAP $5m\Omega$
 $C_{FF} = 22pF, SW \text{ FREQ} = 500kHz$
 $C_{COMP} = 100pF$

2.5V トランジェント応答

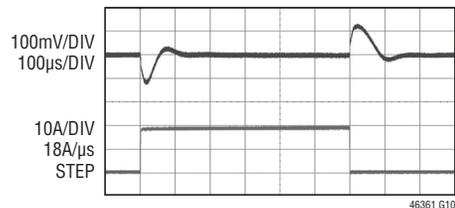


46361 G09

12V TO 2.5V TRANSIENT RESPONSE
 $C_{OUT} = 6 \times 100\mu\text{F CERAMIC}, 2 \times 470\mu\text{F } 4V$
 POSCAP $5m\Omega$
 $C_{FF} = 22pF, SW \text{ FREQ} = 650kHz$
 $C_{COMP} = 100pF$

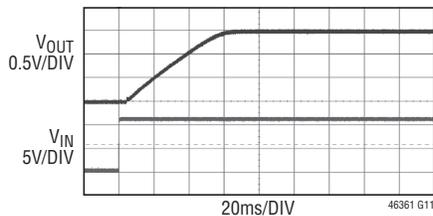
標準的性能特性

3.3Vトランジェント応答



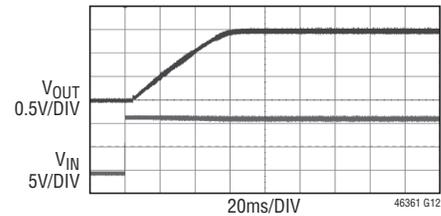
12V TO 3.3V TRANSIENT RESPONSE
 $C_{OUT} = 6 \times 100\mu\text{F CERAMIC}, 2 \times 470\mu\text{F 4V}$
 POSCAP $5\text{m}\Omega$
 $C_{FF} = 22\text{pF}, \text{SW FREQ} = 750\text{kHz}$
 $C_{COMP} = 100\text{pF}$

無負荷でのソフトスタートによる起動



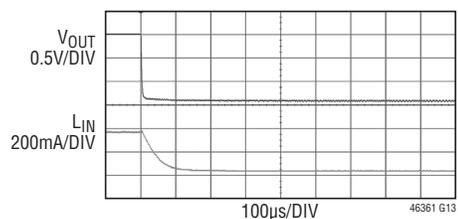
RUN PIN CAPACITOR = $0.1\mu\text{F}$
 TRACK/SS CAPACITOR = $0.1\mu\text{F}$
 $C_{OUT} = 4 \times 100\mu\text{F CERAMIC AND } 3 \times 470\mu\text{F}$
 POSCAP

最大負荷でのソフトスタートによる起動

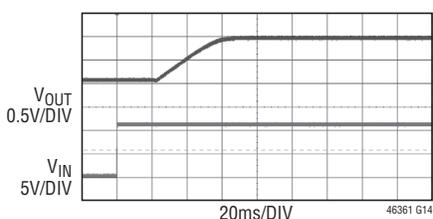


RUN PIN CAPACITOR = $0.1\mu\text{F}$
 TRACK/SS CAPACITOR = $0.1\mu\text{F}$
 $C_{OUT} = 4 \times 100\mu\text{F CERAMIC AND } 3 \times 470\mu\text{F}$
 POSCAP

40A負荷での短絡

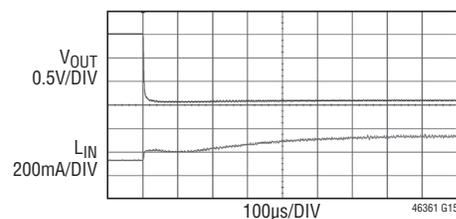


出力を0.5Vにプリバイアスした状態での起動



RUN PIN CAPACITOR = $0.1\mu\text{F}$
 TRACK/SS CAPACITOR = $0.1\mu\text{F}$
 $C_{OUT} = 4 \times 100\mu\text{F CERAMIC AND } 3 \times 470\mu\text{F}$

無負荷での短絡



ピン機能



パッケージの行と列のラベルは μ Module 製品間で異なります。各パッケージのレイアウトをよく確認してください。

V_{OUT} (A1 ~ A12, B1 ~ B12, C1 ~ C12, D1 ~ D2, D11 ~ D12) : 電源の出力ピン。これらのピンと GND ピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンと GND ピンの間に配置することを推奨します。表4を参照してください。

MODE_PLLIN (H3) : 強制連続モード、Burst Mode 動作、またはパルス・スキップ・モードの選択ピン、および位相検出器への外部同期入力ピン。パルス・スキップ動作モードをイネーブルするには、このピンを INTV_{CC} に接続します。強制連続モード動作をイネーブルするには、グラウンドに接続します。このピンをフロート状態にすると、Burst Mode 動作がイネーブルされます。このピンにクロックを入力すると、強制連続動作による同期が可能になります。「アプリケーション情報」のセクションを参照してください。

V_{OUTS1}⁻ (D3) : リモート検出アンプの V_{OUT} 検出グラウンド。このピンは、グラウンドのリモート検出点に接続します。使用しない場合は、グラウンドに接続してください。「アプリケーション情報」のセクションを参照してください。

V_{OUTS1}⁺ (D4) : このピンは V_{OUT} に接続する必要があり、4.99k の抵抗を介して V_{FB} に接続されています。電圧を正確に検出するには、このピンを使用して負荷のリモート検出点に接続します。リモート検出点に接続するか、V_{OUT} に直接接続します。詳細については、「アプリケーション情報」のセクションを参照してください。

COMPB (D5) : 内部補償回路網。表5の値を使用して適切な安定性を確保することが条件です。このピンを COMPA に接続するだけで内部補償が可能です。他の LTM4636-1 デバイスと並列に動作させる場合は、COMPA ピンと COMPB ピンを互いに接続して内部補償してから、全ての COMPA ピンを互いに接続します。

GND (D6 ~ D9, E6 ~ E9, F7, F8, F10, F12, G1 ~ G2, G6 G10, H1, H10 ~ H12, J1 ~ J3, J8 ~ J12, K1 ~ K3, K9 ~ K10, K12, L1 ~ L3, L9 ~ L10, L12, M1 ~ M3, M9 ~ M12) : 入力帰路と出力帰路の両方のグラウンド・ピン。

PGOOD (E1) : 出力電圧のパワーグッド・インジケータ。オープンレインのロジック出力は、出力電圧が $\pm 7.5\%$ のレギュレーション範囲を超えると、グラウンドに引き下げられます。

RUNC (E2) : 実行制御ピン。1.35V を超える電圧を入力するとモジュールの制御セクションがオンします。モジュールにはグラウンドとの間に 10k の抵抗が内蔵されており、その目的は、5V との間に抵抗を接続して RUN ピンのしきい値を設定することと、プルアップ抵抗を PV_{CC} に接続してデバイスをイネーブルすることです。図1のブロック図を参照してください。

TRACK/SS (E3) : 出力電圧トラッキング・ピンおよびソフトスタートの入力ピン。このピンは 1.25 μ A のプルアップ電流源を備えています。このピンとグラウンドの間にコンデンサを接続することにより、ソフトスタートのランプレートを設定できます。トラッキング時には、レギュレータ出力を別の電圧に追従させることができます。異なる電圧が抵抗分割器に加わり、その後、スレープ出力のトラック・ピンに加わります。この分圧器は同時トラッキング用スレープ出力の帰還分割器と同じです。デフォルトのソフトスタート時間である 750 μ s を設定するには、TRACK/SS ピンを INTV_{CC} ピンに接続します。「アプリケーション情報」のセクションを参照してください。PolyPhase[®] アプリケーションでは、TRACK/SS ピンを互いに接続します。

V_{FB} (E4) : エラーアンプの負入力。このピンは内部で 4.99k の高精度抵抗を介して V_{OUTS1} に接続されています。V_{FB} と V_{OSNS}⁻ の間に抵抗を追加して、異なる出力電圧を設定することができます。PolyPhase 動作では、V_{FB} ピンを相互接続することによって並列動作が可能になります。「アプリケーション情報」のセクションを参照してください。

COMPA (E5) : 電流制御しきい値およびエラーアンプの補償点。電流コンパレータのしきい値はこの制御電圧に応じて増加します。並列動作を行うには全ての COMPA ピンを相互に接続します。このピンにより、外部補償が可能です。「アプリケーション情報」のセクションを参照してください。

OVP_TRIP (E10) : このオープンコレクタ・ピンを使用すると、入力回路ブレーカを作動させて再試行することや、OVP_SET ピンで設定した出力過電圧をシステムに通知することができます。「アプリケーション情報」のセクションを参照してください。

CROWBAR (E11) : このピンをオプションで使用すると、過電圧状態の出力電圧をクランプし、過電圧をより厳しく管理して負荷を保護することができます。「アプリケーション情報」のセクションを参照してください。

SNSP2 (F1) : 電流検出信号の経路。このピンは SNSP1 (F2) に接続します。

SNSP1 (F2) : 電流検出信号の経路。このピンは SNSP2 (F1) に接続します。これら2つのピンは、最終テスト時に電流検出の整合性と電流制限値を較正する目的で使用されます。

HIZREG (F3) : このピンを“L”にすると、パワー段がディスエーブルされて高インピーダンスになります。通常動作にする場合は、このピンを V_{IN} または INTV_{CC} に接続します。

ピン機能

OVER_TEMP (D10) : この過熱保護機能は、TMONピンとOTP_SETピンを基準にしている内部モニタを使用して設定することができます。モジュールのレギュレータが過熱した場合は、OVER_TEMPピンを使用してシステムにアラート信号を送信することができます。また、この信号を使用してフォルト状態の電子回路ブレーカを作動させて再試行することができます。このピンはオープンコレクタで、OVER_TEMPに応答してアクティブ“L”になります。OVER_TEMPピンは、使用しない場合はフロートのままでかまいません。詳細については、「アプリケーション情報」のセクションを参照してください。

SGND (F4, G4) : 信号グランド・ピン。すべてのアナログ回路と低電力回路のリターン・グランド・パス。アプリケーションでは出力コンデンサのGNDに一点接続します。図18のレイアウトのガイドラインを参照してください。

INTV_{CC} (F6) : LTM4636-1の制御回路を駆動するための5.5Vの内部LDO。INTV_{CC}は、RUNCがアクティブ“H”のときに制御され、イネーブルされます。

FREQ (G5) : このピンとグランドの間に抵抗を接続して、動作周波数を設定することができます。このピンからは20 μ Aの電流が流れ出します。「アプリケーション情報」のセクションを参照してください。

PHMODE (G7) : このピンの電圧を設定することにより、内部クロックまたは入力に同期したクロックを基準にしてCLKOUTピンの位相関係を変更することができます。INTV_{CC} (5.5V)出力を分圧してPHMODEピンに入力すると、特定の位相を設定することができます。特定の位相を選択するためのさまざまな設定を「電気的特性」に示します。「アプリケーション情報」のセクションを参照してください。

RUNP (G8) : このピンはPV_{CC}電源をイネーブルします。このピンはV_{IN}に接続することができます。PV_{CC}を5.5V以下のV_{IN}に接続する場合は、グランドに接続することができます。RUNPの電圧は、シーケンス制御によってRUNCより先に立ち上げる必要があります。PV_{CC}とRUNCの間に15kの抵抗を接続し、RUNCに0.1 μ Fのコンデンサを接続すれば、十分な遅延時間が得られます。複数のLTM4636-1を接続した並列動作では、抵抗の値をN分の1に低減して、0.1 μ FをN倍に増やしてもかまいません。「アプリケーション情報」を参照してください。RUNPを分圧器に接続して使用すると、UVLOの最小値を設定することができます。図1を参照してください。

PV_{CC} (F9) : 5Vの電源出力および内部パワーMOSFETドライバの電源。レギュレータは、付加的な用途に対応する50mAの外部電流源の電力を供給することができます。このピンとグランドの間に22 μ Fのセラミック・フィルタ・コンデンサを接続します。V_{IN} < 5.5Vである場合は、V_{IN}とPV_{CC}を互いに接続し

ます。その後、RUNPをGNDに接続します。V_{IN} > 5.5Vである場合は、PV_{CC}レギュレータを通常どおり動作させます。「標準的応用例」の例を参照してください。

OVP_SET (F12) : このピンは出力過電圧保護回路の作動点を設定するために使用します。このピンはグランドとの間に24.9k Ω の抵抗を内蔵しています。「アプリケーション情報」のセクションを参照してください。使用しない場合は、フロート状態にしておきます。

BIAS (G9) : このピンは、主電源による供給とは無関係にOTP回路とOVP回路に電力を供給するために使用します。「アプリケーション情報」のセクションを参照してください。

TEMP⁺ (G12) : 温度モニタ。内部のダイオード接続NPNトランジスタ。「アプリケーション情報」のセクションを参照してください。

OTP_SET (F11) : このピンは過熱保護回路の設定点を設定するために使用します。このピンはグランドとの間に24.9kの抵抗を内蔵しています。「アプリケーション情報」を参照してください。使用しない場合は、フロート状態にしておきます。

TEMP⁻ (G11) : 内部温度モニタの低電位側。

CLKOUT (G3) : PHMODEピンを使用することにより、メインの内部クロックまたは同期クロックに合わせて位相を選択できるクロック出力信号。CLKOUTを使用すると、マルチフェーズ・アプリケーションに対応することができます。「アプリケーション情報」のセクションを参照してください。

TEST1 (H4)、TEST2 (F5)、TEST3 (H2)、GMON (H9) : これらはデバイスの製造時最終テストで使用されるテスト・ピンです。フロート状態のままにします。

V_{IN} (H5 ~ H6, J4 ~ J7, K4 ~ K8, L4 ~ L8, M4 ~ M8) : 電源入力ピン。これらのピンとGNDピンの間に入力電圧を印加します。入力デカップリング・コンデンサはV_{IN}ピンとGNDピンの間に直接配置することを推奨します。

PWM (H7) : パワー段を駆動するPWM出力。主な用途はテストですが、デバッグ時またはテスト時にモニタすることができます。

TMON (H8) : 温度モニタ・ピン。内部温度モニタ。25 $^{\circ}$ C時の1.0Vから150 $^{\circ}$ C時には1.44Vに変化します。150 $^{\circ}$ Cを超えるとパワー段をデイスエーブルします。OTP_Trip信号は150 $^{\circ}$ Cより低い値でブレーカが作動するように設定されます。温度モニタ機能が不要な場合は、TMONピンをGNDに接続します。

SW (L11, K11) : これらは内部スイッチ・ノードへのピン接続で、テスト評価やモニタに使用します。スイッチ・ピンとGNDの間にRCスナバを接続して、高周波リングングを除去することができます。「アプリケーション情報」のセクションを参照してください。

ブロック図

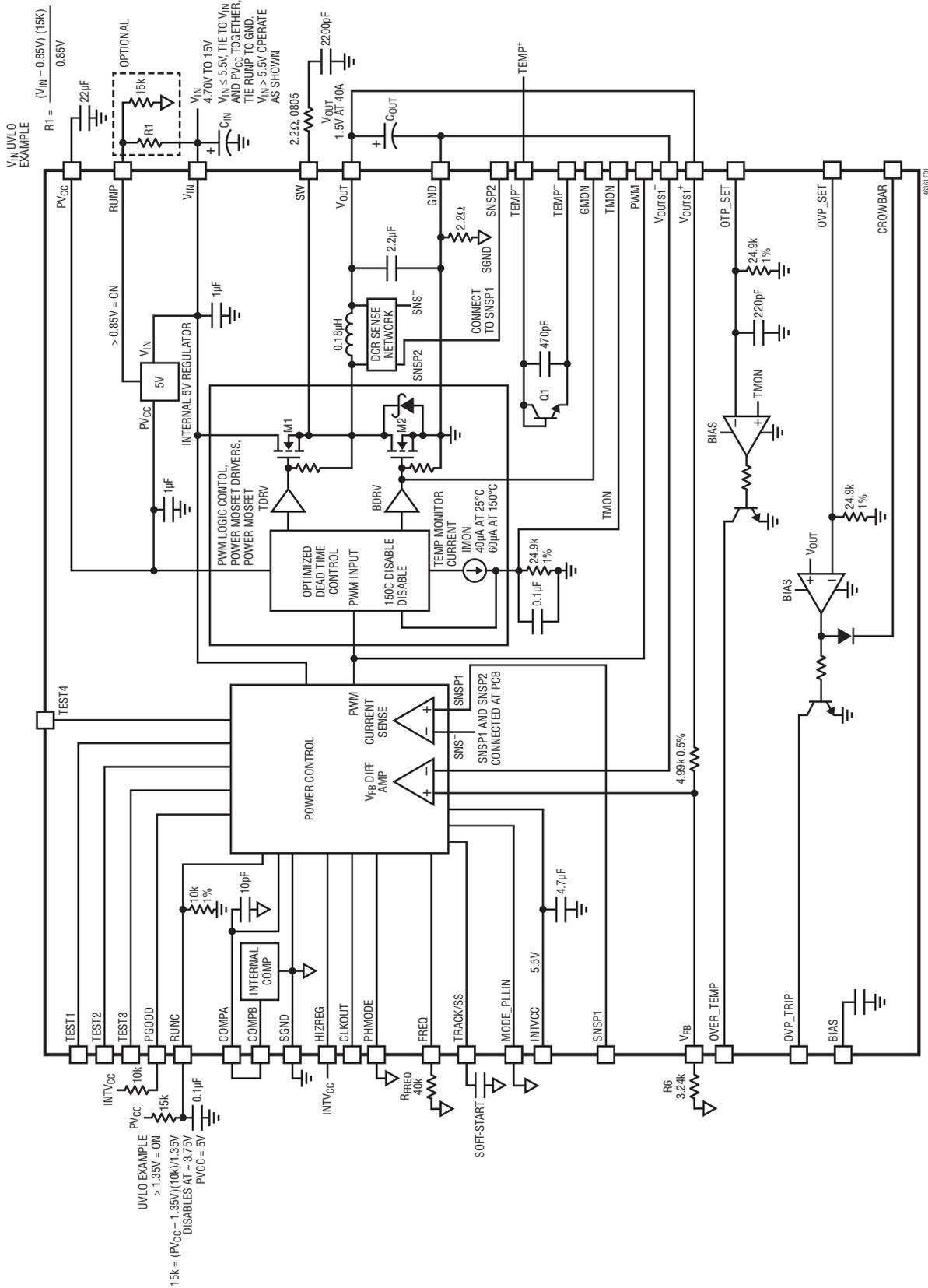


図 1. LTM4636-1 の簡略ブロック図

デカップリングの要件 $T_A = 25^\circ\text{C}$ 。図1の構成を使用。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C _{IN}	External Input Capacitor Requirement (V _{IN} = 4.70V to 16V, V _{OUT} = 1.5V)	I _{OUT} = 40A, 6 × 22μF Ceramic X7R Capacitors (See Table 4)	100			μF
C _{OUT}	External Output Capacitor Requirement (V _{IN} = 4.70V to 16V, V _{OUT} = 1.5V)	I _{OUT} = 40A (See Table 4)		1000		μF

動作

電源モジュールの概要

LTM4636-1は、数個の入力コンデンサと出力コンデンサを外付けするだけで40Aの出力を供給できる効率の高いレギュレータです。このモジュールは、4.70V～15Vの入力電圧範囲で、外付け抵抗によって設定可能なDC0.6V～3.3Vの高精度安定化出力電圧を供給します。保護回路付きの標準的応用例の回路図を図20に示します。

LTM4636-1は、固定周波数電流モード・レギュレータ、パワーMOSFET、0.18μHのインダクタ、保護回路、5Vレギュレータ、その他のディスクリット周辺部品を内蔵しています。スイッチング周波数の範囲は250kHz～770kHzであり、標準動作周波数は400kHzです。スイッチング・ノイズの影響を受けやすいアプリケーションでは、250kHz～800kHzの範囲で外部から同期することができます。ただし条件として、最小オン時間の制限があり、インダクタのリップル電流は最大出力電流の40%未満に制限されます。

周波数の設定には抵抗を1個使用します。「アプリケーション情報」のセクションを参照してください。

電流モード制御と内部帰還ループ補償により、LTM4636-1モジュールは、広範囲の出力コンデンサを使って(全てセラミック出力コンデンサを使用する場合でも)十分に余裕のある安定性と良好なトランジェント性能を達成します。外部ループ補償のオプションが用意されています。LTpowerCAD™を使用して外部補償オプションを最適化することができます。「アプリケーション情報」のセクションを参照してください。

電流モード制御により、過電流状態ではサイクルごとの高速電流制限が行われます。10%を超える過電圧が発生すると、帰還ピンの電圧を基準とする内部過電圧モニタが出力電圧を保護しようとします。過電圧出力が解消されるまでは、上側MOSFETがオフし、下側MOSFETがオンします。

RUNCピンの電圧を1.1Vより低くすると、レギュレータ・コントローラは強制的にシャットダウン状態になります。TRACK/SS

ピンは、起動時の出力電圧のランプと電圧トラッキングを設定するために使用します。「アプリケーション情報」のセクションを参照してください。

オプションの内部過電圧保護機能および過熱保護機能を使用して、パワーMOSFETの故障や、入力および出力の過電圧状態および過熱状態から保護することができます。過電圧フォルトと過熱フォルトのいずれかまたは両方が発生した場合には、これら2つの機能を使用して入力回路ブレーカを作動させ、再試行することができます。OVP_TRIP、OVER_TEMP、TMON、OVP_SET、CROWBAR、OTP_SETの各ピンは、全てこれら2つの機能をサポートする目的で使用されます。これらの機能を実装して入力回路ブレーカと併用することにより、高価なシステム基板、プロセッサ、およびFPGAデバイスを損傷から保護することができます。「アプリケーション情報」のセクションを参照してください。

LTM4636-1は内部補償され、あらゆる動作条件で安定しています。いくつかの動作条件での入力容量と出力容量のガイドラインを表5に示します。トランジェントと安定性の解析に、LTpowerCADを使用できます。このツールを使用して、レギュレータのループ応答を最適化することができます。

負荷点での出力電圧を高精度で検出するために、リモート検出アンプを備えています。

内部クロック信号源を使用するか、外部クロック信号源を使用してMODE/PLLIN入力に同期クロックを入力し、CLKOUTピンを接続することにより、マルチフェーズ動作を簡単に使用することができます。「アプリケーション情報」のセクションを参照してください。図4を確認してください。

MODE_PLLINピンを使って選択可能なBurst Mode動作により、軽負荷時に高効率を実現できます。これらの軽負荷に対応する機能はバッテリー動作に適しています。「標準的性能特性」セクションに軽負荷動作での効率のグラフが掲載されています。

動作

TEMP⁺ピンおよびTEMP⁻ピンを使用すると、内蔵のダイオード接続NPNトランジスタを使用して内部デバイス温度をモニタすることができます。

MODE_PLLINピンを使って選択可能なBurst Mode動作により、軽負荷時に高効率を実現できます。これらの軽負荷に対応する機能はバッテリー動作に適しています。「標準的性能特性」セクションに軽負荷動作での効率のグラフが掲載されています。

アプリケーション情報

LTM4636-1の標準的なアプリケーション回路を図20に示します。外付け部品の選択は主に最大負荷電流と出力電圧で決まります。個々のアプリケーションに対する外付けコンデンサの具体的な要件については、表5を参照してください。

V_{IN}からV_{OUT}への降圧比

実現可能なV_{IN}からV_{OUT}への降圧比には、与えられた入力電圧に応じた制約があります。500kHz動作時の最大デューティ・サイクルは94%（標準）です。V_{IN}からV_{OUT}の最小電圧降下は、負荷電流と、非常に入力電圧が低くデューティ・サイクルが高いアプリケーションの動作の関数です。非常に低いデューティ・サイクルでは、100nsの最小オン時間を維持する必要があります。「PLL、周波数の調整、および同期」セクションと温度デレレーティング曲線を参照してください。

出力電圧のプログラミング

PWMコントローラには0.6V±1%の内部リファレンス電圧があります。「ブロック図」に示すように、4.99kの内部帰還抵抗によって、V_{OUTS1}ピンとV_{FB}ピンが互いに接続されています。リモート検出を使用する場合は、V_{OUTS1}⁺およびV_{OUTS1}⁻を離れた場所のV_{OUT}およびGNDに接続します。リモート検出点がない場合は、V_{OUTS1}⁺をV_{OUT}に接続します。出力電圧は、帰還抵抗がない場合、デフォルトでは0.6Vになります。V_{FB}ピンとグラウンドの間に抵抗R_{FB}を追加すると、出力電圧は次のように設定されます。

$$V_{OUT} = 0.6V \cdot \frac{4.99k + R_{FB}}{R_{FB}}$$

表1. 各種出力電圧に対するV_{FB}抵抗

V _{OUT} (V)	0.6	1.0	1.2	1.5	1.8	2.5	3.3
R _{FB} (k)	Open	7.5	4.99	3.24	2.49	1.58	1.1

N個のLTM4636-1を並列動作させる場合は、次式を使用しR_{FB}を求めることができます。

$$R_{FB} = \frac{4.99k/N}{\frac{V_{OUT}}{0.6V} - 1}$$

または1つのチャンネルでV_{OUTS1}を使用し、1本の帰還抵抗を使用して全ての帰還ピンを互いに接続します。

並列出力ごとに各V_{FB}ピンを互いに接続します。COMPピンも相互接続する必要があります。「標準的応用例」の例を参照してください。

入力コンデンサ

LTM4636-1モジュールは低ACインピーダンスのDC電源に接続する必要があります。RMS入力リップル電流定格に対応するには、入力コンデンサを追加する必要があります。後出するI_{CIN}(RMS)の式を使って入力コンデンサの要件を算出することができます。通常は、RMSリップル電流定格がそれぞれ約4Aの22μFのX7Rセラミック・コンデンサを選択するのが適しています。より大きな入力バルク容量には、47μF～100μFの表面実装アルミ電解バルク・コンデンサを使うことができます。このバルク入力コンデンサは、長い誘導性のリードやトレースまたは電源の容量不足によって入力電源インピーダンスが損なわれる場合にだけ必要です。低インピーダンスの電源プレーンを使用している場合は、このバルク・コンデンサは不要です。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように推定することができます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

アプリケーション情報

インダクタのリップル電流を考慮しなければ、入力コンデンサのRMS電流は、各出力に対して次のように概算できます。

$$I_{\text{CIN(RMS)}} = \frac{I_{\text{OUT(MAX)}}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

ここで、 $\eta\%$ は電源モジュールの推定効率です。バルク・コンデンサは、スイッチャ定格のアルミ電解コンデンサ、またはポリマー・コンデンサにすることができます。

出力コンデンサ

LTM4636-1は出力電圧リップル・ノイズを小さくするように設計されています。C_{OUT}として定義されているバルク出力コンデンサは、出力電圧リップルとトランジェントの要件を満たすために、等価直列抵抗(ESR)が十分に小さいものを選択します。C_{OUT}には低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサまたはセラミック・コンデンサを使うことができます。標準的な出力容量範囲は400 μ F～1000 μ Fです。出力リップルやダイナミック・トランジェント・スパイクをさらに低減する必要がある場合、システム設計者が出力フィルタを追加することが必要になる可能性があります。15A/ μ sのトランジェント発生時の電圧低下やオーバーシュートを最小限に抑えるための、さまざまな出力電圧と出力コンデンサの一覧を表5に示します。この表では、最適のトランジェント性能を得るために、全ESRと全バルク容量が最適化されています。表5のマトリックスは安定性に対する判定基準が考慮されています。安定性の解析にはLTpowerCADを使用できます。マルチフェーズ動作では、位相数に応じて実効出力リップルが低減されます。このノイズ低減と出力リップル電流の相殺については「アプリケーションノート77」で解説していますが、出力容量と安定性やトランジェント応答の関係を注意深く検討する必要があります。LTpowerCADを使用すると、実装される位相数をN倍に増加させたときの、出力リップルの減少を計算できます。外部ループ補償を使用することにより、トランジェント応答を最適化することができます。

Burst Mode 動作

LTM4636-1は、パワーMOSFETが負荷要件に応じて間欠的に動作するBurst Mode動作が可能なので、静止電流を節減できます。非常に軽い負荷での効率最大化を重視するアプリケーションでは、Burst Mode動作を使用します。Burst Mode

動作をイネーブルするには、単にMODE_PLLINピンをフロート状態にします。Burst Mode動作の間、COMPAピンの電圧が低い値を示しても、インダクタのピーク電流は通常動作時の最大ピーク電流値の約30%に設定されます。インダクタの平均電流が負荷の要求値より大きいと、COMPAピンの電圧は下がります。COMPAピンの電圧が0.5Vより低くなると、バースト・コンパレータが作動し、内部のスリープ・ラインが“H”になって両方のパワーMOSFETをオフします。

スリープ・モードでは内部回路が部分的にオフするので、静止電流は減少します。このとき、負荷電流は出力コンデンサから供給されます。出力電圧が低下して、COMPAの電圧が上昇すると、内部のスリープ・ラインは“L”になり、LTM4636-1は通常動作を再開します。次の発振器サイクルで上側のパワーMOSFETがオンし、スイッチング・サイクルを繰り返します。

パルス・スキップ・モードの動作

低出力リップルおよび中程度の電流での高い効率が望まれるアプリケーションでは、パルス・スキップ・モードを使います。パルス・スキップ動作では、LTM4636-1は低出力負荷時にサイクルをスキップすることができるので、スイッチング損失が減少して効率が向上します。MODE_PLLINピンをINTV_{CC}に接続すると、パルス・スキップ動作がイネーブルされます。軽負荷時のパルス・スキップ・モードでは、内部の電流コンパレータが数サイクルにわたって作動したままになることがあるので、動作サイクルがスキップされます。このモードはBurst Mode動作より低リップルであり、Burst Mode動作より高周波数動作を維持します。

強制連続動作

低電流での効率より周波数固定の動作が重要で、さらに出力リップルを最小限に抑える必要があるアプリケーションでは、強制連続動作を使用する必要があります。MODE_PLLINピンをグラウンドに接続すると、強制連続動作をイネーブルできます。このモードでは、インダクタ電流が低出力負荷の間反転可能で、COMPAの電圧が電流コンパレータのしきい値を常に制御し、上側のMOSFETは発振器のパルスごとに必ずオンします。起動時には、LTM4636-1の出力電圧が安定化されるまで、強制連続モードがデイスエーブルされ、インダクタ電流の反転が防止されます。

アプリケーション情報

マルチフェーズ動作

40Aより大きな負荷電流を必要とする出力の場合、複数のLTM4636-1デバイスを並列接続して、入力と出力のリップル電圧を増大させることなく出力電流を大きくすることができます。MODE_PLLINピンによってLTM4636-1を外部クロックに同期させることができ、内部フェーズロック・ループによってLTM4636-1を入力クロックの位相にロックさせることもできます。通常の周波数に合わせてFREQ抵抗を選択すれば、規定されている範囲でデバイスを入力クロック信号に同期させることができます。

マルチフェーズ電源では、入力と出力のどちらのコンデンサのリップル電流の量も大幅に減少します。RMS入力リップル電流は使用する位相数が増えると低減され、実効リップル周波数は位相数倍されます(入力電圧が、使用される位相数×出力電圧より大きいと仮定)。出力リップルの振幅も使用される位相数によって減少します。「アプリケーションノート77」を参照してください。

LTM4636-1は本来、電流モードで制御されるデバイスなので、並列モジュールは優れた電流分担特性を示します。これにより、設計回路での発熱バランスがよくなります。COMP AをCOMP Bに接続してからCOMP Aピン同士を互いに接続し、各LTM4636-1のV_{FB}ピンを互いに接続して、電流を均等に分担します。並列構成の回路を図21に示します。外部補償および並列動作の場合は、COMP Aピンだけを外部補償回路と接続します。

入力RMSリップル電流の相殺

マルチフェーズ動作は「アプリケーションノート77」で詳細に説明されています。入力RMSリップル電流の相殺の算出方法が説明され、RMSリップル電流の減少と交互に入れ替わった位相数の関係を表すグラフが示されています(図2を参照)。

PLL、周波数の調整、および同期

LTM4636-1のスイッチング周波数は、FREQピンと信号グラウンドの間の抵抗(R_{FREQ})によって設定されます。FREQピンからR_{FREQ}を通して流れ出す20μAの電流(I_{FREQ})により、FREQピンに電圧が発生します。R_{FREQ}は次式で計算できます。

$$R_{FREQ} = \frac{FREQV}{20\mu A}$$

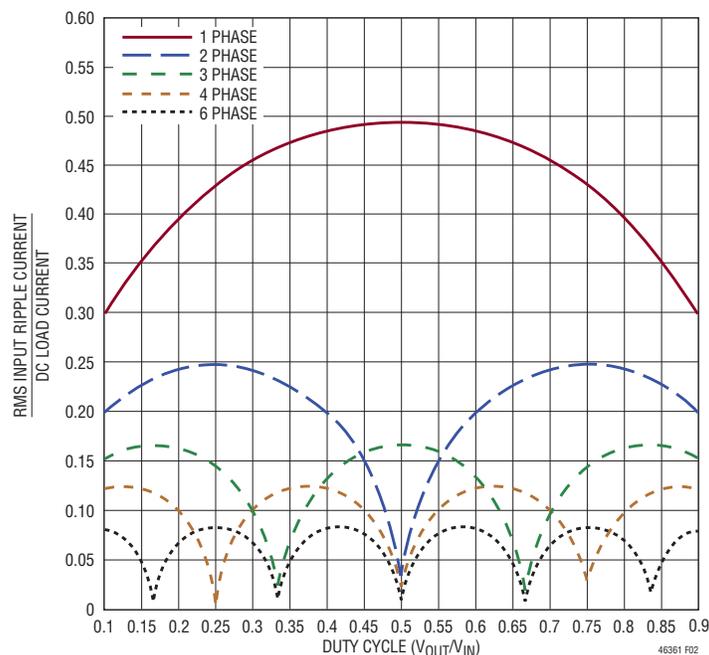


図2. 正規化された入力RMSリップル電流と1個～6個(1相～6相)のμ Moduleレギュレータのデューティ・サイクル

アプリケーション情報

FREQVの電圧とスイッチング周波数の関係を図3に示します。0.6V～1.2Vの低出力電圧の場合、インダクタ電流を最大負荷電流の約45%に抑えながら最高の電力変換効率を得るには、350kHz動作が最適な周波数です。1.5V～1.8Vの出力電圧では、500kHzが最適です。2.5V～3.3Vの出力電圧では、700kHzが最適です。最適な周波数設定点については、効率のグラフを参照してください。2.5V出力と3.3V出力を35Aに制限します。

LTM4636-1は、“H”レベルが2Vより高く“L”レベルが1.2Vより低い、200kHz～1200kHzの入力クロックに同期することができます。同期の例については、「標準的応用例」のセクションを参照してください。LTM4636-1の最小オン時間は約100nsに制限されています。オン時間は次式で計算することができます。

$$t_{ON(MIN)} = \frac{1}{FREQ} \cdot \left(\frac{V_{OUT}}{V_{IN}} \right)$$

LTM4636-1のCLKOUTピンとV_{OUT}ピンとの位相差は、PHMODEピンに電圧を入力することで設定できます。この電圧は5.5VのINTV_{CC}ピンを使用すれば設定できます。ほとんどの位相選択は、このピンをグランドに接続するか、フロート状態にするか、またはINTV_{CC}に接続することで設定できます。位相シフトを60°にするには、INTV_{CC}の3/4の電圧が必要であり、分圧器をINTV_{CC}ピンから取り付けて設定することができます。位相の設定と2～6相の接続については、図4を参照してください。設計例については、図21を参照してください。

出力電圧のトラッキング

出力電圧のトラッキングはTRACK/SSピンを使って外部から設定することができます。出力を別のレギュレータに追従させて、その電圧を増減させることができます。マスタ・レギュレータの出力は、スレーブ・レギュレータの帰還分割器と同じ外部抵抗分割器によって分割され、同時トラッキングを実装します。LTM4636-1は、上側の帰還抵抗として4.99kの高精度抵

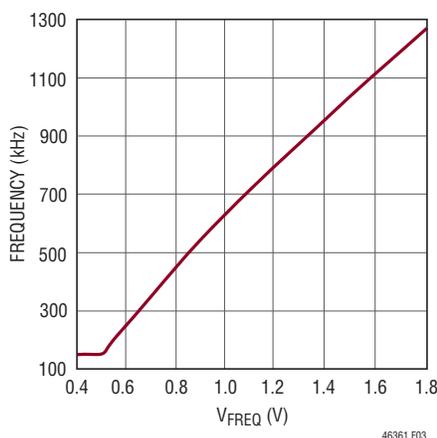


図3. FREQVの電圧とスイッチング周波数

アプリケーション情報

抗を内部で使用しています。同時トラッキングの例を図5に示します。

$$V_{OUT(SLAVE)} = \left(1 + \frac{4.99k}{R_{TA}}\right) \cdot V_{TRACK}$$

V_{TRACK} はスレーブのトラック・ピンに印加するトラック・ランプ電圧です。 V_{TRACK} の制御範囲は0V～0.6V (内部リファレンスの電圧)です。スレーブの出力を設定するのに使われる抵抗値と同じ値でマスタの出力が分圧されると、スレーブはその最終値に達するまでマスタを同時トラッキングします。マスタはスレーブのレギュレーション点からその最終値まで上昇を続けます(図6を参照)。 V_{TRACK} が0.6Vを超えると、電圧トラッキングはディスエーブルされます。同時トラッキングの場合、図5の R_{TA} は R_{FB} に等しくなります。

マスタのTRACK/SSピンは、外部ランプによって制御できます。あるいは、このレギュレータのソフトスタート機能を使用して、このマスタ・ランプを生成することもできます。LTM4636-1は、ソフトスタート・コンデンサを使ってトラック・ピンのランプレートを設定することにより、マスタとして使用することができます。1.25 μ Aの電流源を使ってソフトスタート・コンデンサを充電します。以下の式を使用できます。

$$t_{SOFT-START} = 0.6V \cdot \left(\frac{C_{SS}}{1.25\mu A}\right)$$

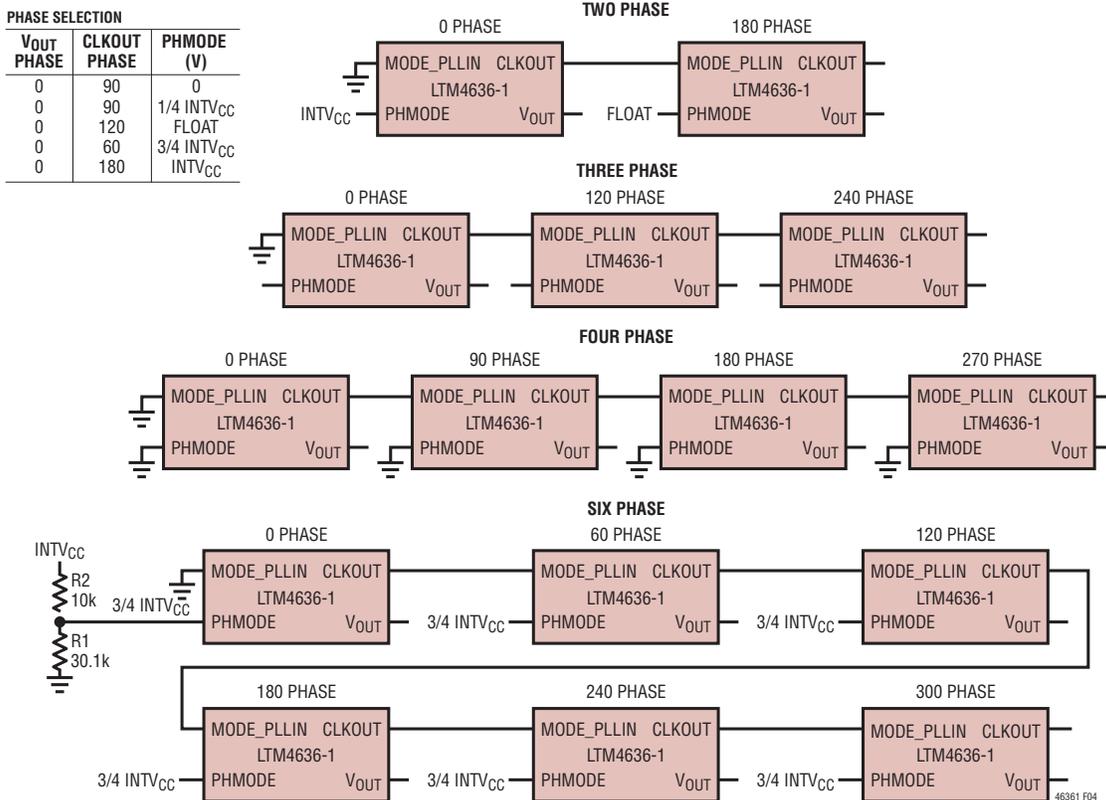
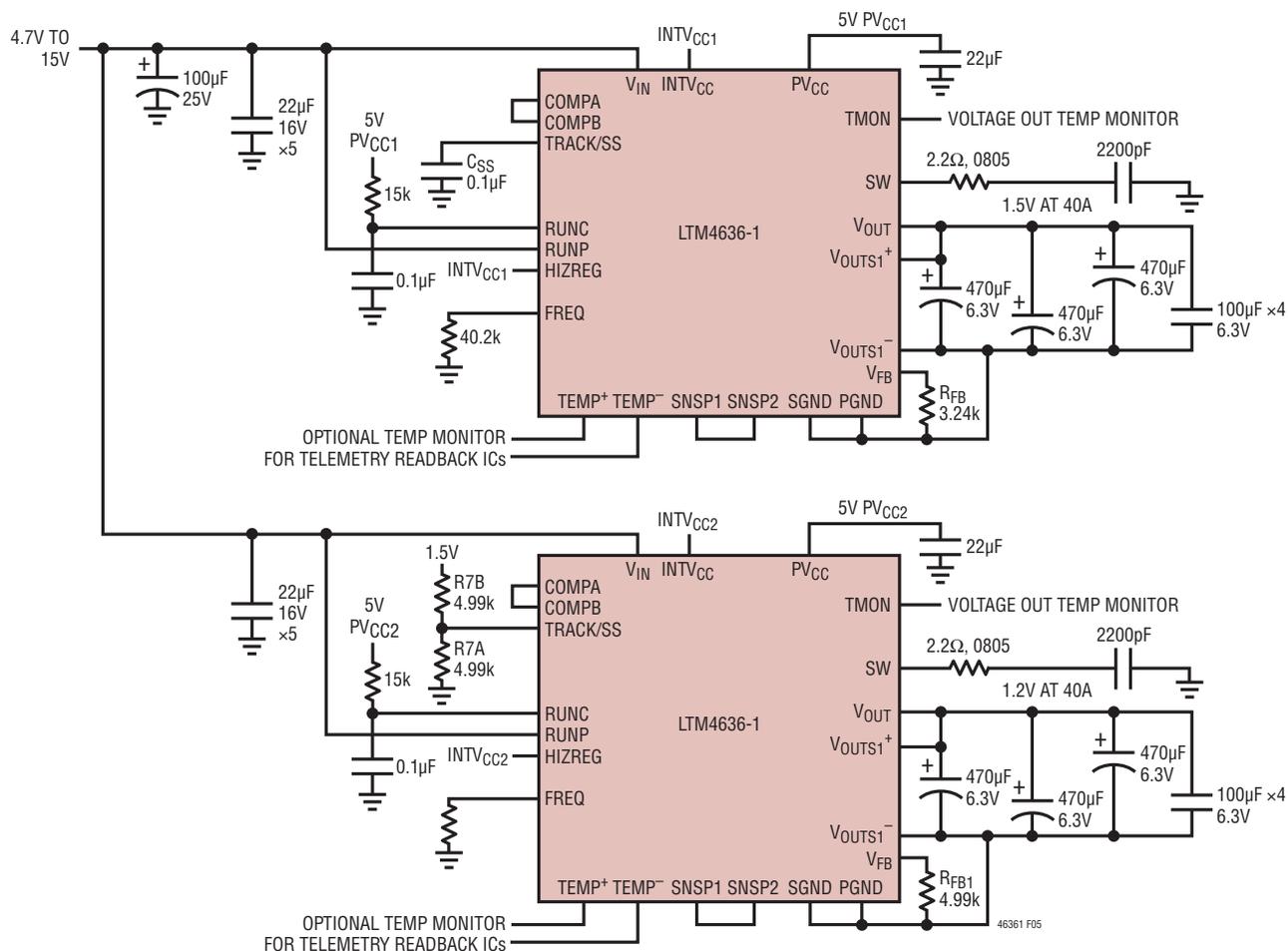


図4. 位相選択の例

アプリケーション情報



PINS NOT USED IN THIS CIRCUIT:
 CLKOUT, GMON, MODE/PLLIN, PGOOD, OTP_SET, CROWBAR, OVP_TRIP,
 OVP_SET, BIAS, OVER_TEMP, PHMODE, PWM, TEST1, TEST2, TEST3

図5. トラッキング機能を備えたデュアル出力(1.5Vおよび1.2V)

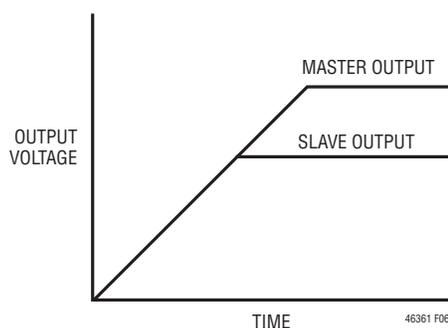


図6. 出力電圧の同時トラッキング特性

アプリケーション情報

比例トラッキングは、いくつかの簡単な計算とマスタの TRACK/SS ピンに入力される信号のスルーレート値によって実現できます。前述のとおり、TRACK/SS ピンの制御範囲は 0V ~ 0.6V です。マスタの TRACK/SS ピンのスルーレートは、マスタの出力スルーレート (単位: ボルト/時間) に等しくなります。式は次のようになります。

$$\frac{MR}{SR} \cdot 4.99k = R_{TB}$$

ここで、MR はボルト/時間で表したマスタの出力スルーレート、SR はスレーブの出力スルーレートです。同時トラッキングが必要な場合には、MR と SR が等しくなるので R_{TB} は 60.4k に等しくなります。 R_{TA} は次式から求められます。

$$R_{TA} = \frac{0.6V}{\frac{V_{FB}}{4.99k} + \frac{V_{FB} - V_{TRACK}}{R_{FB1}} - \frac{V_{TRACK}}{R_{TB}}}$$

ここで、 V_{FB} はレギュレータの帰還電圧リファレンスで、 V_{TRACK} は 0.6V です。 R_{TB} はスルーレートが等しい (つまり同時トラッキング時の) スレーブ・レギュレータの 4.99k の上側帰還抵抗に等しいので、 $V_{FB} = V_{TRACK}$ のとき、 R_{TA} は R_{FB1} に等しくなります。したがって、図 5 の $R_{TB} = 4.99k$ 、 $R_{TA} = 4.99k$ になります。

比例トラッキングでは、スレーブ・レギュレータに異なるスルーレートが必要になる可能性があります。SR が MR より低いときの R_{TB} を求めることができます。マスタの出力より前にスレーブの出力電圧がその最終値に達するように、十分速いスレーブ電源のスルーレートが選択されていることを確認してください。

例えば、 $MR = 1.5V/ms$ 、および $SR = 1.2V/ms$ とした場合、 $R_{TB} = 6.19k$ になります。 R_{TA} について解くと、4.22k が得られます。

トラッキングもシーケンス制御も必要としないアプリケーションでは、TRACK/SS ピンを INTV_{CC} ピンに接続するだけで RUN がオン/オフを制御することができます。RUN ピンがしきい値を下回っている場合や V_{IN} 低電圧ロックアウトの場合、TRACK/SS は“L”になります。

デフォルトの過電流保護と過電圧保護

LTM4636-1 は短絡時の過電流保護 (OCP) 機能を備えています。短絡時に、内部電流コンパレータのしきい値がフォールドバックして出力電流を低減します。安定化出力電圧を 10% 上回る過電圧状態 (OVP) では、この状態が解消されるまでトップ MOSFET がオフに、ボトム MOSFET がオンに強制されます。

フォールドバック電流制限は、ソフトスタートまたはトラッキングによる起動時はディスエーブルされます。

温度のモニタリング

ダイオードの絶対温度は、次に示す古典的なダイオードの式によって表される、電流、電圧、温度間の関係を使って測定できます。

$$I_D = I_S \cdot e^{\left(\frac{V_D}{\eta \cdot V_T}\right)}$$

or

$$V_D = \eta \cdot V_T \cdot \ln \frac{I_D}{I_S}$$

ここで、 I_D はダイオードの電流、 V_D はダイオードの電圧、 η は理想係数 (通常は 1.0 に近い値) であり、 I_S (飽和電流) はプロセスに依存するパラメータです。 V_T は、次のように書き換えることができます。

$$V_T = \frac{k \cdot T}{q}$$

ここで T はダイオードの接合部温度 (単位: K)、 q は電子電荷、 k はボルツマン定数です。 V_T は室温 (298K) で約 26mV であり、絶対温度に対して線形に変化します。ダイオードが温度センサに適しているのは、この温度に対する線形性のためです。前式の I_S の項はダイオードの接合を通して流れる電流を、ダイオード端子間の電圧が 0V になる点まで外挿した値です。 I_S の項はプロセス間や温度によってばらつきますが、その定義から常に I_D より小さくしなければなりません。すべての定数を 1 つの項にまとめると、次のようになります。

$$K_D = \frac{\eta \cdot k}{q}$$

ここで $K_D = 8.62^{-5}$ であり、 I_D が常に I_S より大きいため、 $\ln(I_D/I_S)$ は常に正になることがわかります。これらのことから、次の式が得られます。

$$V_D = T(\text{KELVIN}) \cdot K_D \cdot \ln \frac{I_D}{I_S}$$

アプリケーション情報

この式から、 V_D が温度とともに増加するのがわかります。しかし、電流源によってバイアスされたシリコン・ダイオードの温度係数が約 $-2\text{mV}/^\circ\text{C}$ になることは広く知られた事実であり(図7)、これは式と一致しません。実際には、 I_S の項は温度とともに増加し、 $\ln(I_D/I_S)$ の絶対値が減少します。この効果が複合されることで、約 $-2\text{mV}/^\circ\text{C}$ というダイオードの電圧スロープが得られます。

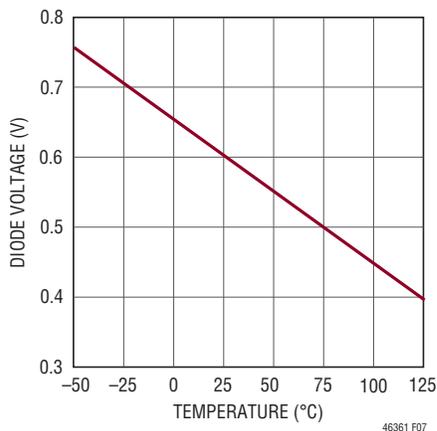


図7. ダイオードの電圧 V_D と温度 $T(^{\circ}\text{C})$

温度に比例する線形の電圧特性を得るために、自然対数の項の I_S 変数を消去して、式1から I_S の依存性を排除します。それには、ダイオードの電圧を、2つの電流 I_1 と I_2 で測定します。両者の間には $I_1 = 10 \cdot I_2$ の関係があり、引き算することで次式が得られます。

$$\Delta V_D = T(\text{KELVIN}) \cdot K_D \cdot \ln \frac{I_1}{I_S} - T(\text{KELVIN}) \cdot K_D \cdot \ln \frac{I_2}{I_S}$$

類似の項をまとめ、自然対数の項を簡単化すると、次式が得られます。

$$\Delta V_D = T(\text{KELVIN}) \cdot K_D \cdot \ln(10)$$

定数を次のように定義し直します。

$$K'_D = K_D \cdot \ln(10) = \frac{198\mu\text{V}}{\text{K}}$$

式を書き換えると、次のようになります。

$$\Delta V_D = K'_D \cdot T(\text{KELVIN})$$

これを温度について解きます。

$$T(\text{KELVIN}) = \frac{\Delta V_D}{K'_D} (\text{°CELSIUS}) = T(\text{KELVIN}) - 273.15$$

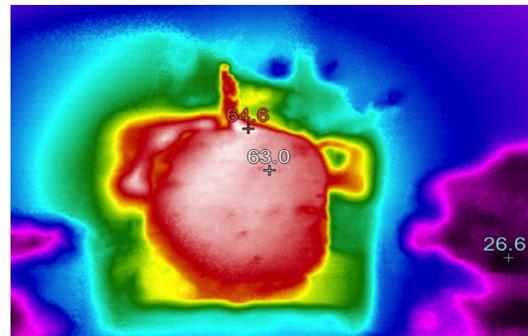
ここで、

$$300\text{K} = 27^\circ\text{C}$$

これは、比率が10倍の2つの電流でダイオード両端の電圧を測定して、その差から接合部の絶対温度1Kあたり $198\mu\text{V}$ の電圧スロープと、0Kでの切片として0が得られたことを意味します。

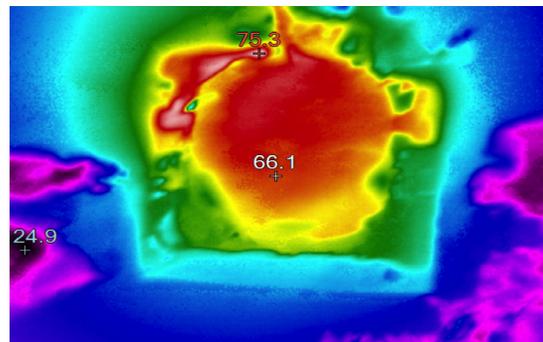
TEMPピンのダイオード接続NPNトランジスタを使用することにより、LTM4636-1の内部温度をモニタできます。

V_{IN}	V_{OUT}	I_{OUT}	空気流
12	1	40	200 LFM



(8a)

V_{IN}	V_{OUT}	I_{OUT}	空気流
12	3.3	35	200 LFM



(8b)

図8. 2つの画像は12Vの入力、1V/40Aおよび3.3V/35A出力で動作するLTM4636-1を示す。両画像とも、最大負荷電流、200LFMの条件で、わずか $40^\circ\text{C} \sim 45^\circ\text{C}$ の温度上昇を示している

アプリケーション情報

高性能化した過電圧保護 OVP および過熱保護 OTP

LTM4636-1は高性能化した2つの保護機能を備えており、これらを使用することで過熱状態および過電圧状態を検出することができます。

BIASピンは、大電力の回路ブレーカ経路とは別の補助監視電源から保護回路に電力を供給するために設けられています。これが必要なのは、保護回路に対して適切なバイアス電圧を供給して、電源投入時や回路ブレーカの再試行時に適切なヘッドルームを確保するためです。この別個のバイアス電源は、過電圧発生時には1モジュールにつき1mAを供給する必要があり、過熱状態時には1モジュールにつき6mAを供給する必要があります。CROWBAR信号を使用する場合は、瞬時の電流でクローバMOSFETを駆動する必要があります。この電流は約50mAです。バイアス電圧を使用して、OTPおよびOVPの設定点を設定することができます。

TMONピンの電圧は、25°C時の1.0Vから150°C時には1.45Vに変化します。TMONピンの電圧は、OTP_SETピンとグラウンドの間にある24.9kの抵抗を使用して、プログラム可能な設定点と比較することができます。ブロック図を参照してください。このピンとBIASピンの間に外付け抵抗を追加することにより、OTPの作動点を過熱状態検出点として150°C (1.45V)より低いレベルに設定できます。また、OVER_TEMPオープンコレクタ・ピンを“L”にしてシステム・アラートを送信するか、電源を遮断するのに使用することができます。この機能は、OVER_TEMPピンとOTP_SETピンをフロート状態にすれば無視されます。

式は次のようになります。

$$R_{OTP} = 24.9k \cdot \left[\left(\frac{BIAS}{OTP_SET} \right) - 1 \right];$$

$$OTP_SET = 1.0V(25^\circ C) + 3.52mV/^\circ C \cdot 105^\circ C$$

130°Cに設定する場合、OTP_SET = 1.37Vです。

ここで、BIASはBIASピンに加わる電圧です。例：5V。OTP_SETの電圧は、TMONピンの温度に等しい電圧です。例えば、BIAS = 5Vで、過熱保護の作動点を130°Cに設定します。25°C～150°CでのTMONの電圧範囲は440mVなので、TMONピンは25°C以上では3.52mV/°Cの割合で変化します。温度の上昇は、130°C - 25°C = 105°Cです。

抵抗ROTPを計算して1%精度の標準値に近い値を求めると、66.5kになります。

BIAS電源の電圧範囲は4V～5.5Vにしてかまいませんが、OTP_SETの作動点は、BIASの電源電圧が高精度であることに依存します。それ以外の場合は、より高精度のリファレンスをBIAS電源から得て、設定点を設定するのに使用することができます。アプリケーションの回路図を参照してください。

LTM4636-1コントローラは過電圧保護の帰還電圧を基準にしており、この電圧がV_{OUT}より約7.5%高くなると保護回路が作動します。この機能は過電圧トランジェントの問題を解消しようとはしますが、下側のスイッチがオンして負荷を保護しようとしているときに上側のパワー・スイッチが短絡した場合には、短絡状態の入力電源を保護しません。この状態では、入力電源からグラウンドへの直通経路が存在します。帰還経路が開放状態であることに起因する過電圧の問題も、この機能によって保護されることはありません。高性能化した過電圧保護回路は、OVP_SETピンで設定された設定値とV_{OUT}を比較する高速コンパレータで構成されます。OVP_TRIPの電圧は、BIAS電源と外付け抵抗(R_{OVP})を使用し、24.9kの内部抵抗と組み合わせることにより設定できます。式は次のようになります。

$$R_{OVP} = 24.9k \cdot \left[\left(\frac{BIAS}{OVP_TRIP} \right) - 1 \right]$$

ここで、OVP_TRIPは過電圧レベル設定点の最大値です。OVP_TRIPオープンコレクタ出力を“L”にして、回路ブレーカを作動させたり、OVPフォルトをシステムに通知したりするのに使用することができます。CROWBAR出力駆動回路を使用して外付けのNチャンネルパワーMOSFETを駆動し、出力電圧をクランプして、インダクタに蓄積されたエネルギーを放電することができます。電源の設計、OVPの作動点、および出力容量によっては、CROWBARのクランプが必要ないこともあります。テストを実施して、クローバ回路の有無によるクランプ回路の動作の違いを評価する必要があります。クローバ・パワーMOSFETのSOA(安全動作領域)を適切に選択して、MOSFETが放電電流を処理できるか確認することが必要です。値の小さな表面実装抵抗をV_{OUT}とCROWBARのFETのドレインの間に配置してCROWBARの電圧を制限できますが、それでも出力はクランプされます。この機能をディスエーブルするには、OVP_SET、OVP_TRIP、およびCROWBARピンをフロート状態にします。

BIAS電源の電圧範囲は4.0V～5.5Vにしてかまいませんが、OVP_TRIPの作動点はBIAS電源電圧の精度に依存します。そうしない場合には、高精度のリファレンスをBIAS電源から得ることができます。

アプリケーション情報

RUNPおよびRUNCのイネーブル

RUNPピンは、5VのPV_{CC}電源をイネーブルするために使用します。この電源は、パワー・ドライバ段に電力を供給して、約1ms後にパワー段をイネーブルします。RUNCピンは、パワー段を駆動する制御セクションをイネーブルする目的で使用します。先にRUNPをイネーブルしてからRUNCをイネーブルする必要があります。RUNPはしきい値が0.85Vであり、入力電圧に接続することができます。RUNCのしきい値は1.35Vであり、グラウンドとの間に10kの抵抗を内蔵しています。詳細については、「ブロック図」を参照してください。RUNCピンとグラウンドの間に0.1μFのコンデンサを接続して、RUNCイネーブルの遅延を設定します。

INTV_{CC}レギュレータとPV_{CC}レギュレータ

LTM4636-1は、INTV_{CC}と呼ばれるV_{IN}からの低ドロップアウト・レギュレータを内蔵しています。このレギュレータの出力は4.7μFのセラミック・コンデンサを内蔵しています。このレギュレータは制御セクションに電力を供給します。PV_{CC}の5Vレギュレータは、パワーMOSFETドライバ段に電力を供給します。この5V PV_{CC}電源から供給される追加の50mAを他の要求に使用することができます。5Vの入力電源で動作する場合、IR電圧降下を最小限に抑えるため、入力電源のソース抵抗をきわめて低くする必要があります。出力電圧および出力電流に応じて、入力電源から大電流が流れる可能性があり、PV_{CC}の5Vレギュレータは最小4.7Vの電源が必要です。入力電圧の低下を制限するため、5V入力には追加の入力容量が必要になる可能性があります。

安定性補償

COMPBをCOMP_Aに接続している場合、LTM4636-1はあらゆる出力電圧に対して内部で既に補償されています。ほとんどのアプリケーションの要件に対して表5が与えられています。特定の最適化要件では、COMPBをCOMP_Aから切り離し、LTpowerCADを使用して特定の制御ループ最適化を実行します。その後、目的の外部補償および目的の最適な応答に合わせて出力容量を選択します。

SWピン

通常、SWピンはテスト時のモニタリング目的で使用します。また、スイッチング動作する電流パスのLC寄生素子によって発生する、スイッチ・ノード・リングングを減衰させる目的でも使用します。これには通常、スナバ回路と呼ばれる直列RC回路を使用します。抵抗が共振を減衰させるので、コンデンサには、抵抗両端の高周波リングングだけに作用する値を選択し

ます。浮遊インダクタンスまたは容量を測定できる場合、または近似値が既知の場合は、スナバ回路の値を選択するのにある程度解析的な手法を適用できます。通常は、インダクタンスの方が予測が容易です。電源経路のボード・インダクタンスとMOSFET相互接続ボンディング・ワイヤのインダクタンスを組み合わせた値になります。

はじめに、広帯域幅のオシロスコープと高周波のプロープによってSWピンをモニタします。これによって、リングング周波数の値を測定できます。インピーダンスZは次式により計算できます。

$$Z(L) = 2\pi fL,$$

ここで、fはリングングの共振周波数、Lはスイッチ経路の寄生インダクタンスの合計値です。この式のZに等しい抵抗を選べば、リングングは減衰するはずですが、スナバのコンデンサの値は、インピーダンスがリングング周波数における抵抗に等しくなるように選択されます。次式で計算されます。 $Z(C) = 1/(2\pi fC)$ 。これらの値は、検討を始める初期値として妥当です。最小限の電力損失でリングングを減衰できるように、これらの部品の値は変更する必要があります。ほとんどのアプリケーションでは、推奨値である2.2Ωと2200pFの直列接続で機能します。レイアウトのガイドラインについては、図19を参照してください。2.2Ωの抵抗は0805サイズにします。

熱に関する検討事項と出力電流のディレーティング

データシートの「ピン配置」のセクションに記載されている熱抵抗はJESD51-12で定義されているパラメータと整合しており、有限要素解析(FEA)ソフトウェア・モデリング・ツールを併用することを想定しています。このツールは、熱モデリング、シミュレーションの他に、ハードウェア・テスト基板に実装したμModuleパッケージで実行したハードウェア評価に対する補正の結果を活用します。これらの熱係数を示す意図は、JESD51-12 (“Guidelines for Reporting and Using Electronic Package Thermal Information”)に示されています。

多くの設計者は、さまざまな電気的および環境的動作条件での実際のアプリケーションにおけるμModuleレギュレータの熱性能を予測するのに、実験室の装置やテスト手段(デモ用基板など)の使用を選択して、FEAの作業を補足することができます。FEAソフトウェアを使用しない場合、「ピン配置」セクションに記載された熱抵抗は、それだけでは熱性能の目安を示すことになりません。むしろ、このデータシートに示されたディレーティング曲線を使った方が、アプリケーションへの適用方法に沿った見通しと参考情報が得られ、熱性能をユー

アプリケーション情報

ザー独自のアプリケーションと対応付けるようにデレイトング曲線を適合させることができます。

「ピン配置」セクションには、JESD51-12に明示的に定義されている4つの熱係数を示しています。これらの係数について以下に示します。

1. θ_{JA} (接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、95mm×76mmの4層PCBに実装された部品によって決まります。
2. $\theta_{JCbottom}$ (接合部から製品のケースの底面までの熱抵抗)は、パッケージの底面を流れていく部品の全電力損失によって決まります。標準的な μ Moduleレギュレータでは、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
3. θ_{JCtop} (接合部から製品のケースの上面までの熱抵抗)は、パッケージの上面を流れていく部品のほぼすべての電力損失から求められます。標準的な μ Moduleレギュレータの電気的接続はパッケージの底面なので、接合部からデバイスの上面に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。

4. θ_{JB} (接合部からプリント回路基板までの熱抵抗)は、熱の大部分が μ Moduleパッケージの底面を流れていく基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底面から半田接合部を通り、基板の一部までの熱抵抗の和です。基板温度は、パッケージから規定された距離をおいて測定されます。

前述の熱抵抗を図式化したものが図9です。青色の部分は μ Moduleレギュレータ内部の熱抵抗、緑色の部分は μ Moduleパッケージの外部に存在する熱抵抗です。

実際には、JESD51-12または「ピン配置」で定義されている4種類の熱抵抗パラメータの個々のものまたはサブグループは、 μ Moduleレギュレータの通常の動作条件を再現または表現するものではないことに注意してください。例えば、通常の基板実装アプリケーションでは、デバイスの全電力損失(熱)の100%がパッケージの μ Moduleパッケージの上面だけを通って、または底面だけを通って熱的に伝達されることはありません。これは、 θ_{JCtop} および $\theta_{JCbottom}$ を標準規格で個々に定義しているのと同様です。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

LTM4636-1の内部では、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、部品やダイのさまざまな接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確には線形になっていないことに注意してください。この複雑な問題をモデリングの簡潔性を犠牲にすることなく、(しかも実用的な現実性を無視せずに)解決するため、

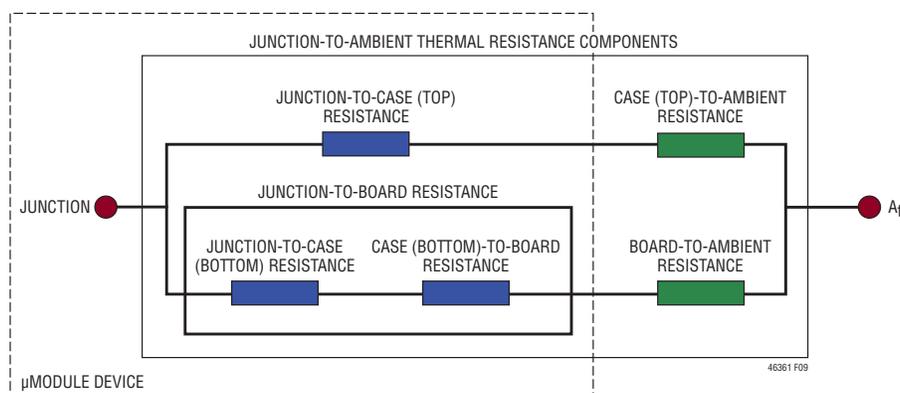


図9. JESD51-12の熱係数の図解

アプリケーション情報

制御環境室でのラボ・テストとともにFEAソフトウェア・モデリングを使用するやり方を採用して、このデータシートに記載されている熱抵抗値を合理的に定義して相関をとります。(1)最初に、FEAソフトウェアを使用し、正しい材料係数に加えて正確な電力損失源の定義を使用することにより、LTM4636-1と指定のPCBの機械的形状モデルを高精度で作成します。(2)このモデルにより、JESD51-12に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、さまざまな界面での電力損失熱流と温度測定値を予測します。これにより、JEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合のLTM4636-1の熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内でさまざまな動作条件によるシミュレーションを行った上で、徹底した実験室評価を実施してシミュレーションで得た状態を再現します。具体的には、制御環境室内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。このプロセスと必要な作業の結果、このデータシートに示されているディレーティング曲線が得られました。

図10～図12の電力損失曲線を図13～図18の負荷電流ディレーティング曲線と組み合わせて使用することにより、LTM4636-1の概略の θ_{JA} 熱抵抗をさまざまな空気流条件で計算することができます。電力損失曲線は、室温で測定され、接合部温度に応じた倍率(120°Cでは1.4)で増加します。ディレーティング曲線は、40Aの出力電流と上昇後の周囲温度を起点としてプロットされます。出力電圧は1V、2.5V、および3.3Vです。これらの電圧は熱抵抗との相関を取るため、低め、中間、および高めの出力電圧範囲を含むように選択されています。熱モデルは、恒温槽での数回の温度測定と熱モデリング解析から得られます。空気流ありと空気流なしの条件で周囲温度を上げながら接合部温度をモニタします。周囲温度の変化による電力損失の増加はディレーティング曲線に加味されています。周囲温度の上昇に合わせて出力電流つまり電力が減少するので、接合部温度は最大で約125°Cに維持されます。出力電流が減少することにより、周囲温度が上昇するにつれて内部モジュールの損失は減少します。モニタされている接合部温度である125°Cから周囲動作温度を引くと、許容できるモジュールの温度上昇が規定されます。図14の例では、空

気流もヒートシンクもなしで約94°Cのとき負荷電流は約30Aにディレーティングされ、12V入力で1.0V/30A出力の場合の電力損失は約4.2Wです。4.2Wの損失は、12V入力、1.0V/30A出力での電力損失曲線から得られる約3Wの室温での損失、および125°Cの接合部温度での1.4の倍率を使って計算されます。125°Cの接合部温度から94°Cの周囲温度を差し引き、その差の31°Cを4.2Wで割ると7.4°C/Wの熱抵抗 θ_{JA} が得られます。表2はこれと非常に近い7.2°C/Wの値を規定しています。表2、表3、および表4は、空気流とヒートシンクの有無を条件として、1V出力、1.5V出力、および3.3V出力の等価熱抵抗を示しています。さまざまな条件で得られた表2～表4の熱抵抗に、周囲温度の関数として計算された電力損失を掛けて、周囲温度を超える温度上昇(したがって最大接合部温度)を求めることができます。室温での電力損失を図10～図12に示します。プリント回路基板は1.6mm厚の6層構造で、全部の層に2オンスの銅箔、内側2層に1オンスの銅箔を使用しています。PCBの寸法は95mm×76mmです。

安全性に関する検討事項

LTM4636-1では、 V_{IN} と V_{OUT} の間が電氣的に絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護してください。

内蔵の上側MOSFETのフォルトによる過電圧状態の間、レギュレータへの電流を制限するために、ヒューズまたは回路ブレーカを選定してください。内蔵の上側MOSFETに障害が発生した場合、これをターンオフするだけでは過電圧は解消されません。このため、内蔵の下側MOSFETがオンしつづけて負荷の保護を試みます。このようなフォルト条件では、障害が発生した内部の上側MOSFETとイネーブルされた内部の下側MOSFETを通して、入力電圧源からグラウンドにきわめて大きな電流が流れます。この電流によって、入力電圧源がこのシステムに供給できる電力量に応じて、過度の熱が発生したり、基板に損傷を与えたりする可能性があります。このような状況に対する2次的なフォルト保護として、ヒューズまたは回路ブレーカを使用できます。前述したように、LTM4636-1は高性能化した保護機能を備えており、アプリケーションの回路図をデータシートの最後に示します。

アプリケーション情報

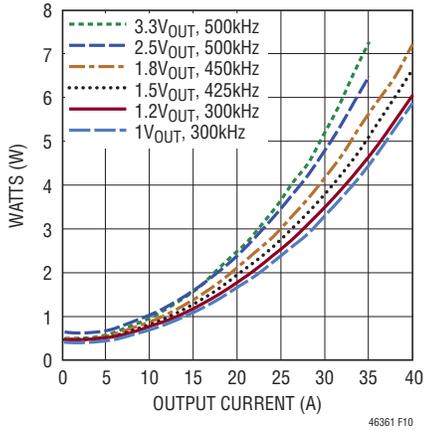


図10. 5V入力での電力損失曲線

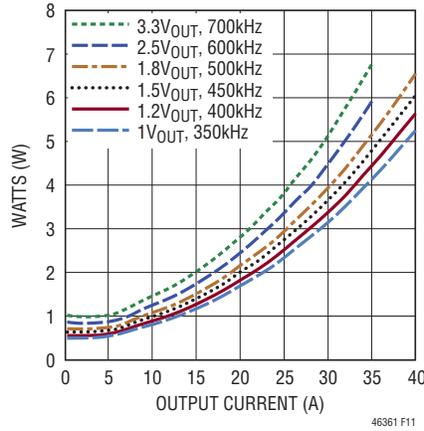


図11. 8V入力での電力損失曲線

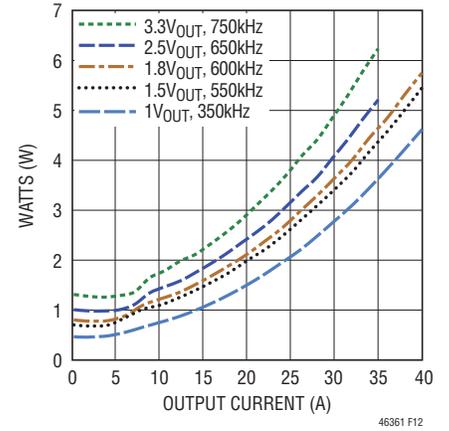


図12. 12V入力での電力損失曲線

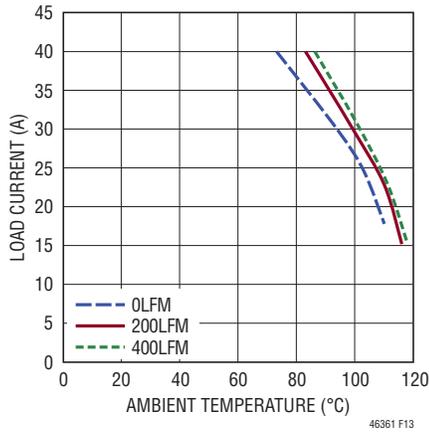


図13. 5V入力、1V出力時の
ディレーティング曲線

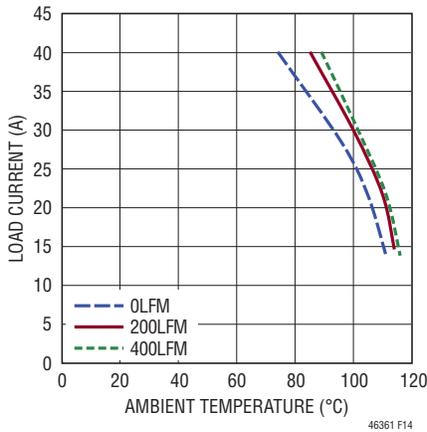


図14. 12V入力、1V出力時の
ディレーティング曲線

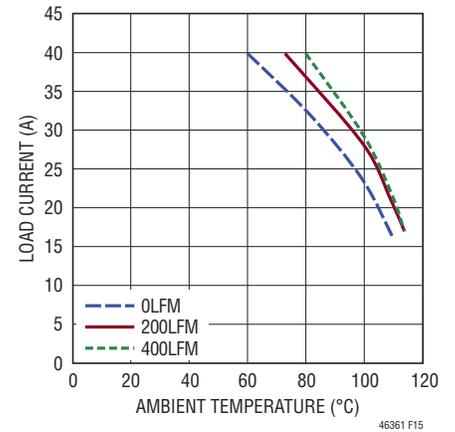


図15. 5V入力、1.5V出力時の
ディレーティング曲線

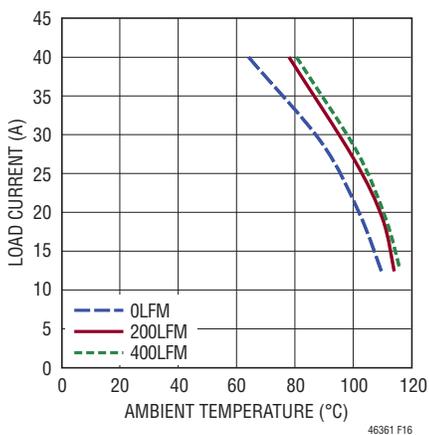


図16. 12V入力、1.5V出力時の
ディレーティング曲線

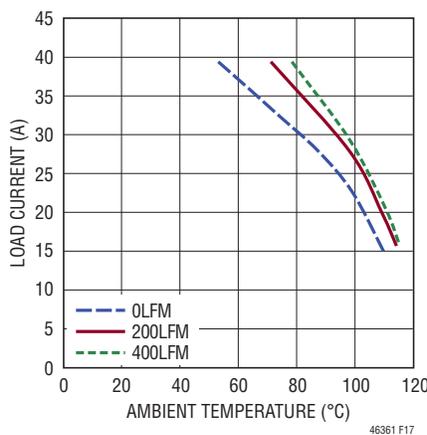


図17. 5V入力、3.3V出力時の
ディレーティング曲線

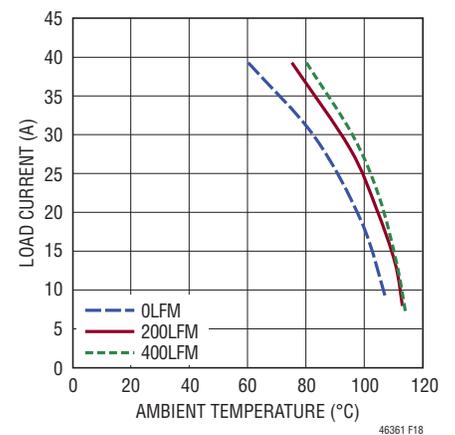


図18. 12V入力、3.3V出力時の
ディレーティング曲線

アプリケーション情報

表2. 1V出力

ディレーティング 曲線	V _{IN}	電力損失曲線	空気流(LFM)	θ _{JA} (°C/W)
Figures 13, 14	5V, 12V	Figures 10, 12	0	7.2
Figures 13, 14	5V, 12V	Figures 10, 12	200	5.4
Figures 13, 14	5V, 12V	Figures 10, 12	400	4.8

表3. 1.5V出力

ディレーティング 曲線	V _{IN}	電力損失曲線	空気流(LFM)	θ _{JA} (°C/W)
Figures 15, 16	5V, 12V	Figures 10, 12	0	7.4
Figures 15, 16	5V, 12V	Figures 10, 12	200	5.0
Figures 15, 16	5V, 12V	Figures 10, 12	400	4.5

表4. 3.3V

ディレーティング 曲線	V _{IN}	電力損失曲線	空気流(LFM)	θ _{JA} (°C/W)
Figures 17, 18	12V	Figures 10, 12	0	7.4
Figures 17, 18	12V	Figures 10, 12	200	5.0
Figures 17, 18	12V	Figures 10, 12	400	4.4

表5. LTM4636-1のコンデンサー一覧。以下に示す全パラメータは標準値であり、基板レイアウトにより異なる

Taiyo Yuden	22μF, 25V	C3216X7S0J226M	Panasonic SP	470μF 2.5V	EEFGX0E471R	Sanyo	20SEP100M	100μF 20V
Murata	22μF, 25V	GRM31CR61C226KE15L	Panasonic POSCAP	470μF 2R5	2R5TPD470M5			
Murata	100μF, 6.3V	GRM32ER60J107M	Panasonic POSCAP	470μF 6.3V	6TPD470M5			
AVX	100μF, 6.3V	18126D107MAT						
Taiyo Yuden	220μF, 4V							
Murata	220μF, 4V							

アプリケーション情報

V _{OUT} (V)	C _{IN} (セラミック)	C _{IN} (バルク)	C _{OUT1} (セラミック)および C _{OUT2} (セラミックおよびバルク)	C _{FF} * (pf)	C _{COMP} (pF)	V _{IN} (V)	電圧 低下量 (mV)	ピーク・トゥ・ ピークの偏差 (mV)	回復時間 (μs)	負荷 ステップ (A/μs)	R _{FB} (kΩ)	周波数 (kHz)
0.9	22μF×5	100μF	100μF×8, 470μF×3	22	100	5,12	38	76	40	15	10	350
0.9	22μF×5	100μF	220μF×6, 470μF×2	68	100	5,12	40	80	30	15	10	350
0.9	22μF×5	100μF	220μF×10, 470μF	None	220	5,12	40	80	30	15	10	350
1	22μF×5	100μF	100μF×4, 470μF×3	None	100	5,12	40	80	30	15	7.5	350
1	22μF×5	100μF	100μF×6, 470μF×2	None	100	5,12	50	100	30	15	7.5	350
1	22μF×5	100μF	100μF×8, 470μF×2	None	150	5,12	55	105	30	15	7.5	350
1.2	22μF×5	100μF	100μF×4, 470μF×3	None	100	5,12	45	90	35	15	4.99	350
1.2	22μF×5	100μF	100μF×6, 470μF×2	None	100	5,12	45	90	35	15	4.99	400
1.2	22μF×5	100μF	220μF×4, 470μF	None	100	5,12	50	104	30	15	4.99	400
1.5	22μF×5	100μF	100μF×4, 470μF×3	None	100	5,12	60	120	35	15	3.24	425
1.5	22μF×5	100μF	100μF×4, 470μF×2	None	100	5,12	56	110	35	15	3.24	425
1.5	22μF×5	100μF	100μF×3, 470μF	None	100	5,12	75	150	25	15	3.24	425
1.8	22μF×5	100μF	100μF×3, 470μF	None	220	5,12	90	180	25	15	2.49	500
1.8	22μF×5	100μF	100μF, 470μF	None	220	5,12	95	197	24	15	2.49	500
1.8	22μF×5	100μF	220μF×2, 470μF	None	220	5,12	90	180	20	15	2.49	500
2.5	22μF×5	100μF	100μF×2, 470μF	None	220	5,12	120	220	30	15	1.58	650 (12V) 500 (5V)
2.5	22μF×5	100μF	100μF×6, 470μF	22	220	5,12	87	174	40	15	1.58	650 (12V) 500 (5V)
3.3	22μF×5	100μF	100μF×4	220	220	5,12	130	260	25	15	1.1	750 (12V) 500 (5V)
3.3	22μF×5	100μF	100μF, 470μF	None	220	5,12	140	280	30	15	1.1	750 (12V) 500 (5V)

* C_{FF}はV_{OUT}とV_{FB}の間のコンデンサ。

表 6. 外部補償性能を向上し、トランジェント時の電圧遷移を低減する場合。慎重な電源保全レイアウトが必要

V _{OUT} (V)	C _{IN} (セラミック)	C _{IN} (バルク) [†]	C _{OUT1} (セラミック)および C _{OUT2} (セラミックおよびバルク)	C _{FF} (pf)	C _{COMP} (pF)	V _{IN} (V)	電圧 低下量 (mV)	ピーク・トゥ・ ピークの偏差 (mV)	回復時間 (μs)	負荷 ステップ (A/μs)	R _{FB} (kΩ)	周波数 (kHz)	R _{COMP} (k)	C _{COMP} (pF)
0.9	22μF×5	100μF	220μF×10, 470μF	47	100	5, 12	25	50	26	15	10	350	15	1000
1	22μF×5	100μF	220μF×10, 470μF	47	100	5, 12	28	55	25	15	7.5	350	15	1000
1.2	22μF×5	100μF	220μF×10, 470μF	47	100	5, 12	33	66	30	15	4.99	350	15	1000

[†]バルク容量は、V_{IN}の入力インピーダンスが非常に低い場合はオプション。

アプリケーション情報

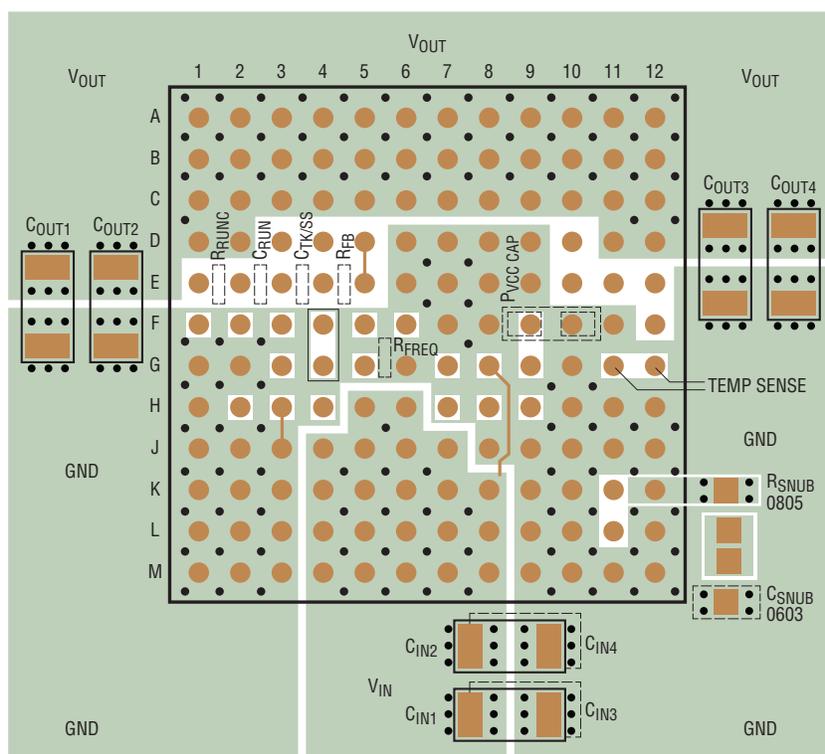
レイアウトのチェックリスト/例

LTM4636-1は高度に集積化されているため、PCB基板レイアウトが非常に簡単です。ただし、電氣的性能と熱的性能を最適化するには、さらにレイアウト上の配慮がいくつか必要です。

- V_{IN} 、GNDおよび V_{OUT} を含む大電流経路では、PCBの銅箔面積を広くします。PCBの導通損失と熱ストレスを最小限に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、GNDおよび V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小に抑えます。
- デバイスの下に専用の電源グランド層を配置します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使用します。

- 充填ビアまたはメッキビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンには、テスト用のテスト・ポイントを配置してください。
- 信号ピンに接続された部品には、別のSGNDグランド銅領域を使います。SGNDとGNDをデバイスの下で接続します。
- 並列モジュールの場合、COMPピンとVFBピンを相互接続します。内部層を使ってこれらのピンを互いに近づけて接続します。
- RSNUB (2.2Ω) および CSNUB (2200pF) を追加して、スイッチのリングングを減衰させます。

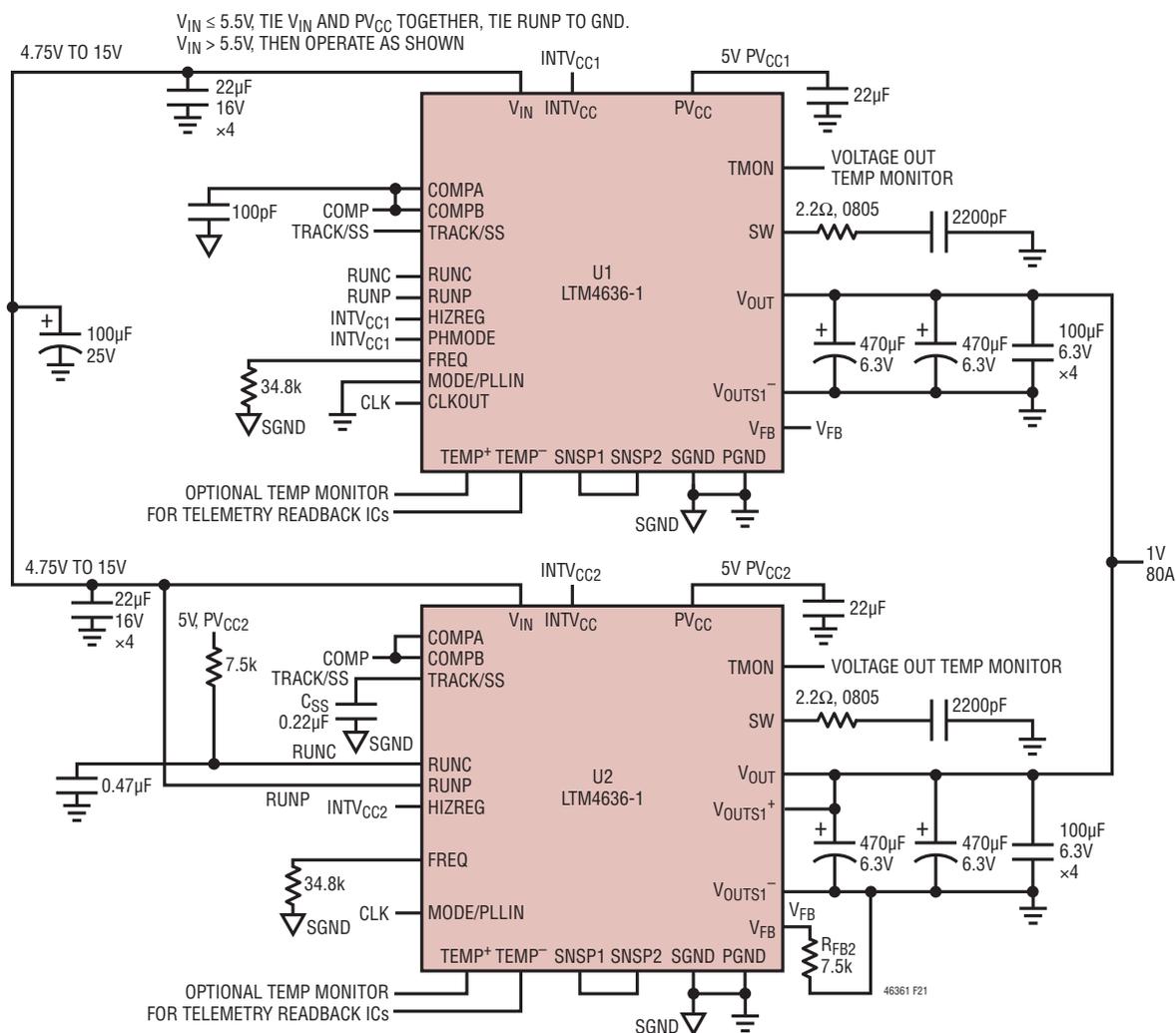
図19 推奨レイアウトの良い例を図19に示します。



46361 F19

図19. 推奨のPCBレイアウト

標準的応用例



PINS NOT USED IN CIRCUIT LTM4636-1 U1:
 GMON, PGOOD, PWM, TEST1, TEST2, TEST3,
 V_{OSNS1}^+ , CROWBAR, OTP_SET, OVP_SET, BIAS,
 OVP_TRIP, OVER_TEMP

PINS NOT USED IN CIRCUIT LTM4636-1 U2:
 GMON, PGOOD, PHMODE, PWM, TEST1, TEST2,
 TEST3, CROWBAR, OTP_SET, OVP_SET, BIAS,
 OVP_TRIP, OVER_TEMP

図21. 2相、1V/80A出力レギュレータの設計

標準的応用例

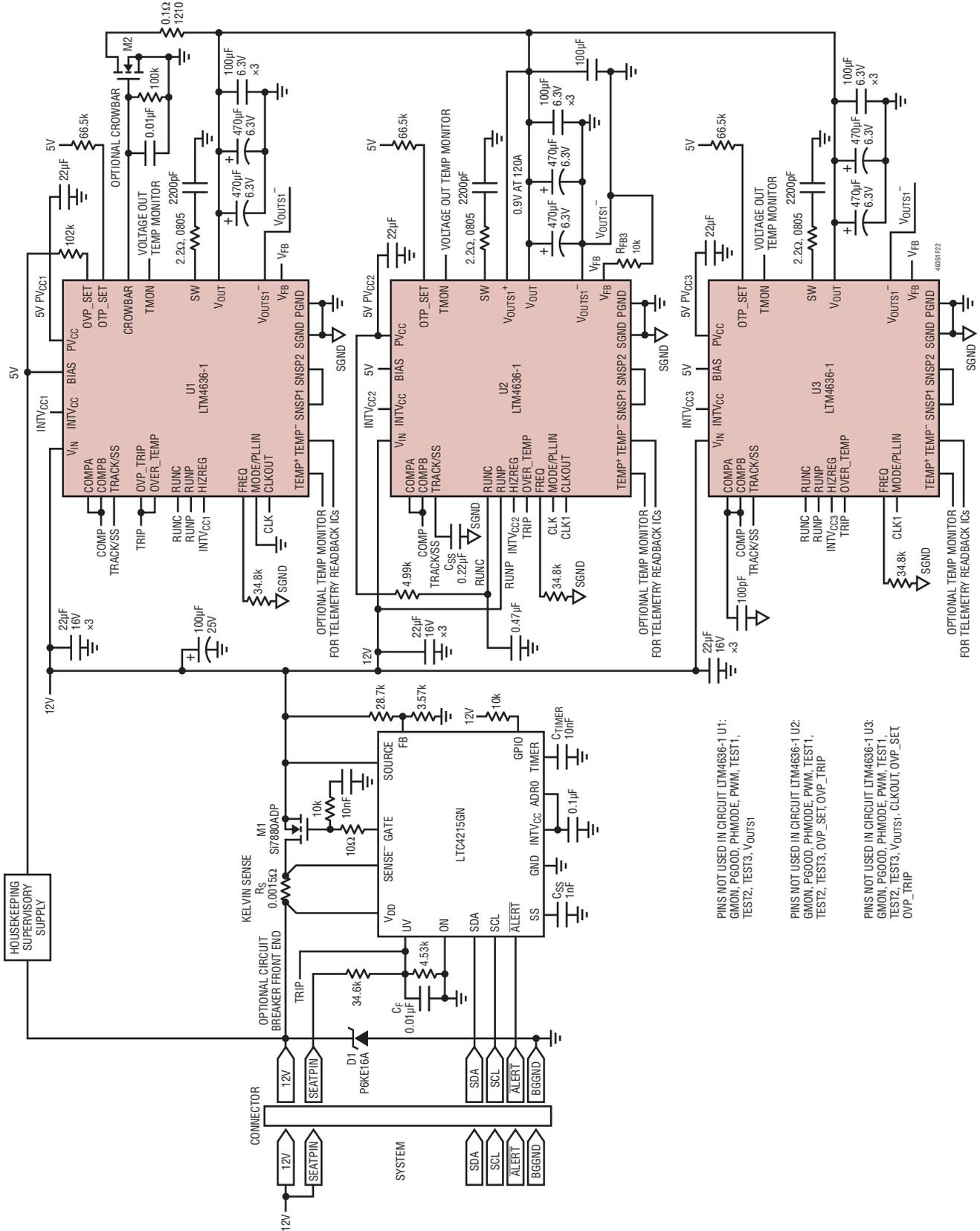


図 22. 過熱保護回路と過電圧保護回路を備えた3相、0.9V/120A 出力

標準的応用例

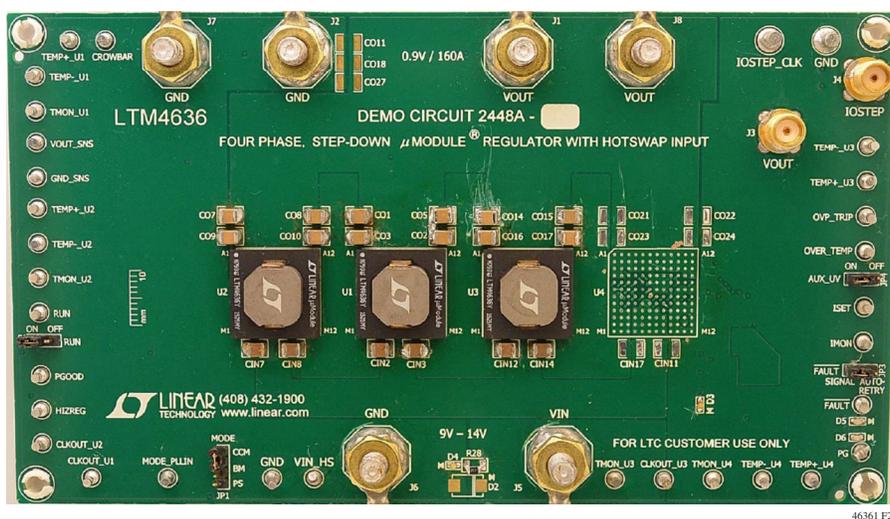


図 23. DC2448A デモ・ボード

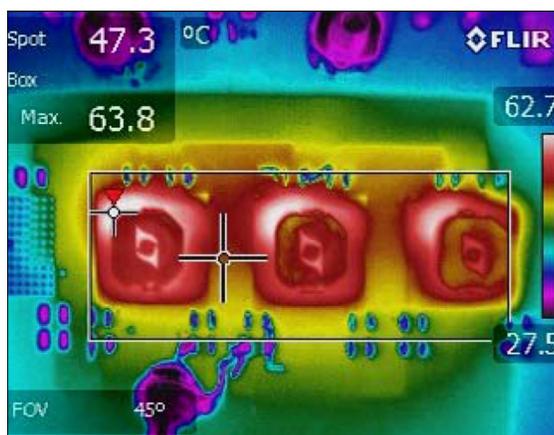


図 24. 12V 入力、0.9V/120A 出力、空気流 400LFM での熱画像。

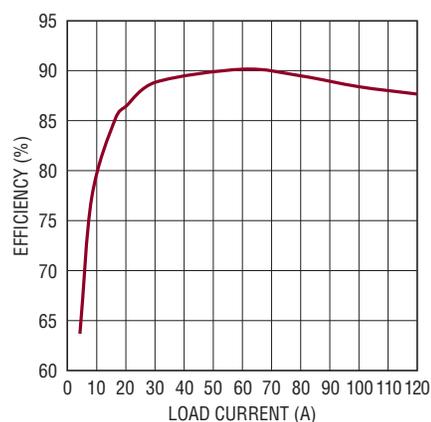


図 25. 効率、12V 入力、0.9V/120A 出力

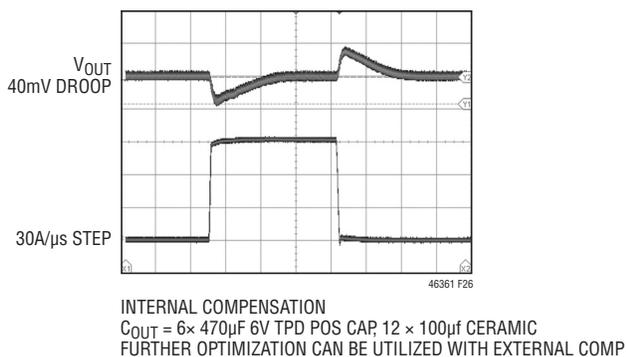


図 26. 12V 入力、0.9V 出力、30A/μs の負荷ステップ

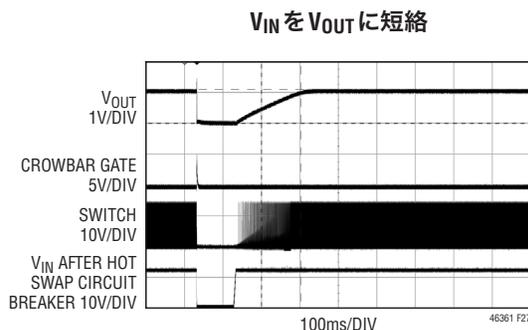
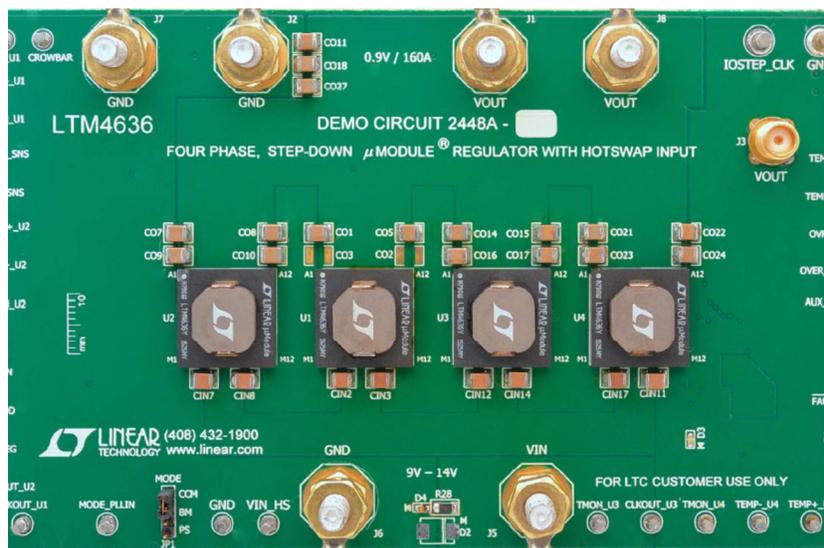


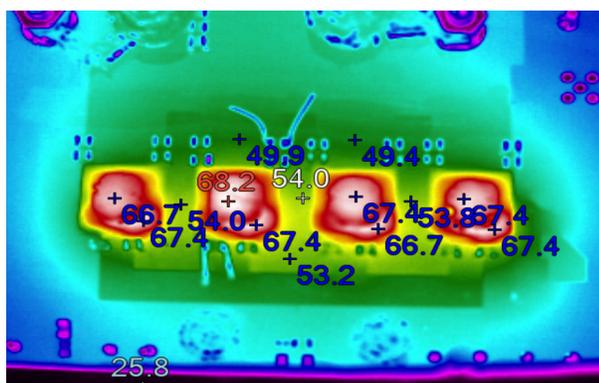
図 27. 12V 入力、0.9V 出力での過電圧保護回路の作動

標準的応用例



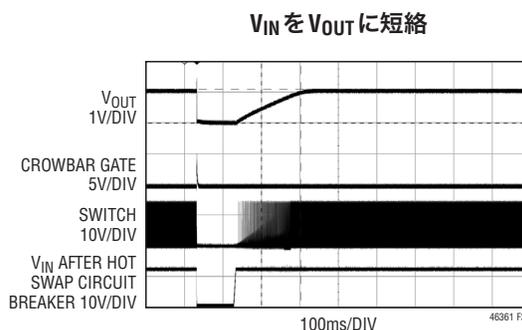
46361 F29

図29. DC2448A デモ・ボード



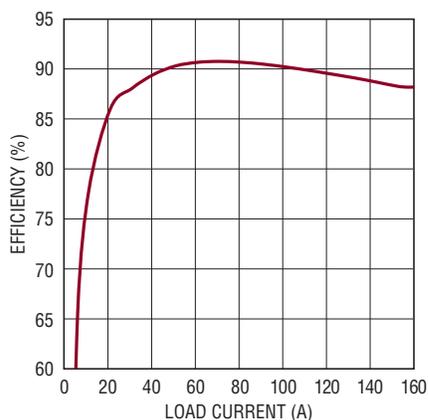
46361 F30

図30. 12V入力、0.9V/160A出力、
空気流400LFMでの熱画像



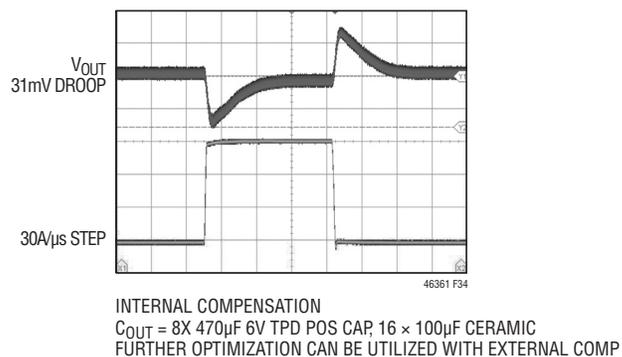
46361 F31

図31. 12V入力、0.9V出力での過電圧保護回路の作動



46361 F32

図32. 効率、12V入力、0.9V/160A出力



46361 F34

図33. 12V入力、0.9V出力、30A/μsの負荷ステップ

LTM4636-1

パッケージ



パッケージの行と列のラベルはμ Module 製品間で異なります。各パッケージのレイアウトをよく確認してください。

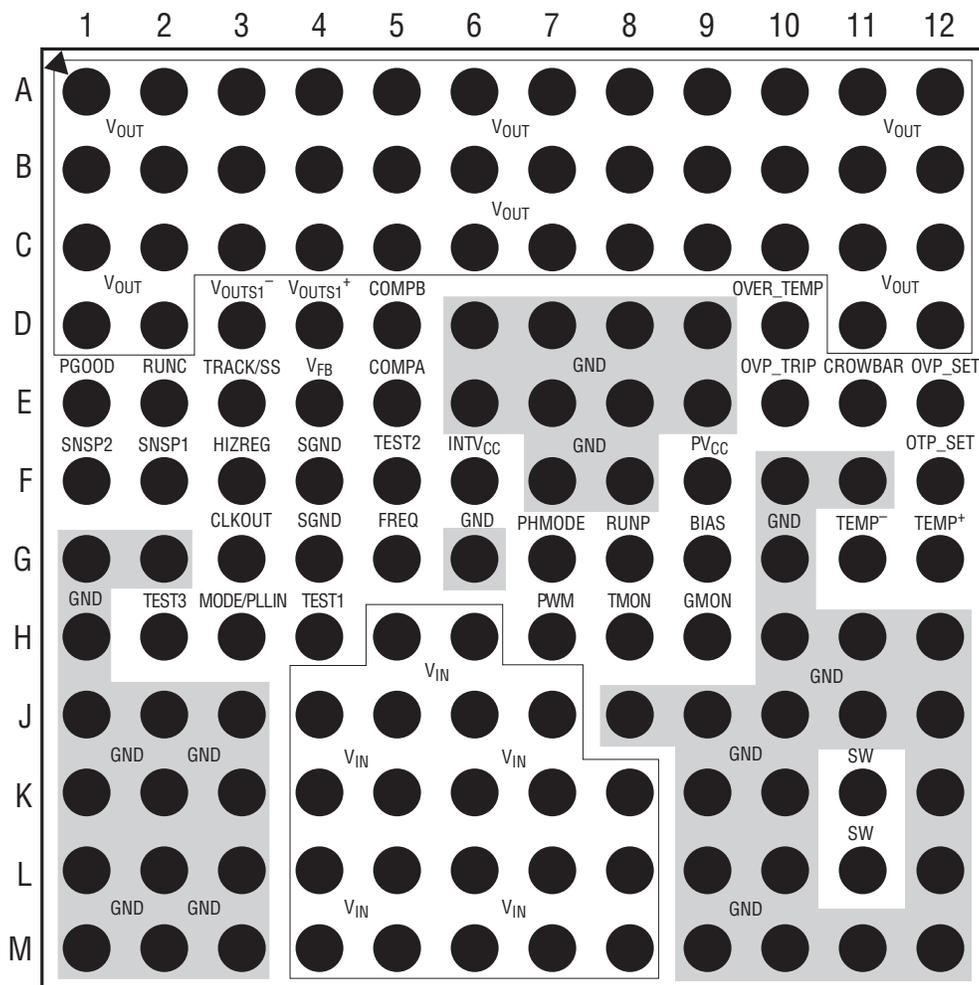
ピン配置表(ピン番号順)

ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
A1	V _{OUT}	B1	V _{OUT}	C1	V _{OUT}	D1	V _{OUT}	E1	PGOOD	F1	SNSP2
A2	V _{OUT}	B2	V _{OUT}	C2	V _{OUT}	D2	V _{OUT}	E2	RUNC	F2	SNSP1
A3	V _{OUT}	B3	V _{OUT}	C3	V _{OUT}	D3	V _{OUTS1-}	E3	TRACK/SS	F3	HIZREG
A4	V _{OUT}	B4	V _{OUT}	C4	V _{OUT}	D4	V _{OUTS1+}	E4	V _{FB}	F4	SGND
A5	V _{OUT}	B5	V _{OUT}	C5	V _{OUT}	D5	COMPB	E5	COMPA	F5	TEST2
A6	V _{OUT}	B6	V _{OUT}	C6	V _{OUT}	D6	GND	E6	GND	F6	INTV _{CC}
A7	V _{OUT}	B7	V _{OUT}	C7	V _{OUT}	D7	GND	E7	GND	F7	GND
A8	V _{OUT}	B8	V _{OUT}	C8	V _{OUT}	D8	GND	E8	GND	F8	GND
A9	V _{OUT}	B9	V _{OUT}	C9	V _{OUT}	D9	GND	E9	GND	F9	PV _{CC}
A10	V _{OUT}	B10	V _{OUT}	C10	V _{OUT}	D10	OVER_TEMP	E10	OVP_TRIP	F10	GND
A11	V _{OUT}	B11	V _{OUT}	C11	V _{OUT}	D11	V _{OUT}	E11	CROWBAR	F11	OTP_SET
A12	V _{OUT}	B12	V _{OUT}	C12	V _{OUT}	D12	V _{OUT}	E12	OVP_SET	F12	GND

ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
G1	GND	H1	GND	J1	GND	K1	GND	L1	GND	M1	GND
G2	GND	H2	TEST3	J2	GND	K2	GND	L2	GND	M2	GND
G3	CLKOUT	H3	MODE/PLLIN	J3	GND	K3	GND	L3	GND	M3	GND
G4	SGND	H4	TEST1	J4	V _{IN}	K4	V _{IN}	L4	V _{IN}	M4	V _{IN}
G5	FREQ	H5	V _{IN}	J5	V _{IN}	K5	V _{IN}	L5	V _{IN}	M5	V _{IN}
G6	GND	H6	V _{IN}	J6	V _{IN}	K6	V _{IN}	L6	V _{IN}	M6	V _{IN}
G7	PHMODE	H7	PWM	J7	V _{IN}	K7	V _{IN}	L7	V _{IN}	M7	V _{IN}
G8	RUNP	H8	TMON	J8	GND	K8	V _{IN}	L8	V _{IN}	M8	V _{IN}
G9	BIAS	H9	GMON	J9	GND	K9	GND	L9	GND	M9	GND
G10	GND	H10	GND	J10	GND	K10	GND	L10	GND	M10	GND
G11	TEMP ⁻	H11	GND	J11	GND	K11	SW	L11	SW	M11	GND
G12	TEMP ⁺	H12	GND	J12	GND	K12	GND	L12	GND	M12	GND

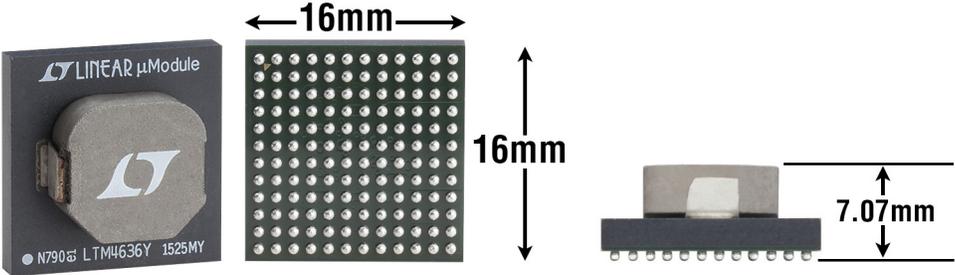
パッケージ

TOP VIEW



LTM4636-1

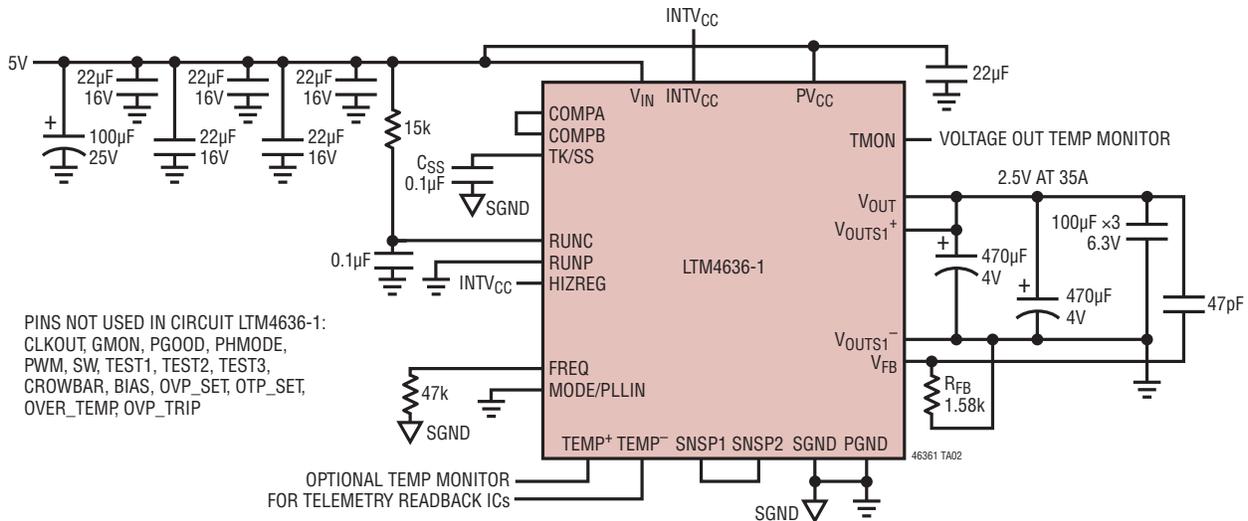
パッケージの写真



LTM4636-1

標準的応用例

5V 入力、2.5V/30A 出力の設計



デザイン・リソース

主題	説明
µModule の設計/製造リソース	<p>設計:</p> <ul style="list-style-type: none"> • 選択ガイド • デモボードおよび Gerber ファイル • 無料シミュレーション・ツール <p>製造:</p> <ul style="list-style-type: none"> • クイック・スタート・ガイド • PCB の設計、組立、および製造ガイドライン • パッケージおよびボード・レベルの信頼性
µModule レギュレータ製品の検索	<ol style="list-style-type: none"> 1. 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする 2. Quick Power Search パラメトリック・テーブルを使って検索を実行する <div style="border: 1px solid gray; padding: 5px; margin: 5px 0;"> <p>Quick Power Search</p> <p>Input V_{in} (Min) <input type="text"/> V V_{in} (Max) <input type="text"/> V</p> <p>Output V_{out} <input type="text"/> V I_{out} <input type="text"/> A</p> <p style="text-align: right;"><input type="button" value="Search"/></p> </div>
TechClip ビデオ	µModule 製品の電気的特性と熱特性のベンチマーク・テストの方法を詳しく説明した短いビデオ
デジタル・パワーシステム・マネージメント	リニアテクノロジーのデジタル電源管理デバイス・ファミリーは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、ユーザーの構成とフォルト・ログを保存する EEPROM を搭載しています。

関連製品

製品番号	説明	注釈
LTM4609	昇降圧 DC/DC µModule ファミリー	全てピン互換、最大 5A、最大入力 36V、最大出力 34V 15mm×15mm×2.82mm
LTM4612	超低ノイズ、高電圧出力 DC/DC µModule レギュレーター	5A、 $5V \leq V_{IN} \leq 36V$ 、 $3.3V \leq V_{OUT} \leq 15V$ 、15mm×15mm×2.82mm パッケージ
LTM4627	15A DC/DC µModule レギュレータ	$4.5V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5V$ 、LGA および BGA パッケージ
LTM4620	デュアル 13A、シングル 26A DC/DC µModule レギュレータ	並列な 4 つのデバイスにより最大 100A、 $4.5V \leq V_{IN} \leq 16V$ 、 $0.6V \leq V_{OUT} \leq 2.5V$ 。
LTM4636	過電圧/過熱保護回路を内蔵していない以外は LTM4636-1 と同じ	$4.75V \leq V_{IN} \leq 15V$ 、 $0.6V \leq V_{OUT} \leq 3.3V$ 、16mm×16mm×7.12mm BGA パッケージ

46361f

38

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6 紀尾井町パークビル8F

TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp/LTM4636-1

LT0117 • PRINTED IN JAPAN

LINEAR
TECHNOLOGY

© LINEAR TECHNOLOGY CORPORATION 2017