

特長

- 実装面積が 1cm^2 (片面 PCB) または 0.5cm^2 (両面 PCB) 以内の完全なソリューション
- 広い入力電圧範囲: $4\text{V} \sim 20\text{V}$
- 外部バイアス使用時の入力電圧は最小 2.375V
- 出力電圧範囲: $0.6\text{V} \sim 5.5\text{V}$
- DC 出力電流: 5A
- 入力、負荷、温度の全範囲での全 DC 出力電圧誤差: 最大 $\pm 1.5\%$
- 電流モード制御、高速トランジェント応答
- 外部の周波数に同期
- 複数の LTM4625 のマルチフェーズ並列接続による電流分担
- 出力電圧トラッキング
- 選択可能な不連続モード
- パワーグッド・インジケータ
- 過電圧保護、過電流保護、および過熱保護
- $6.25\text{mm} \times 6.25\text{mm} \times 5.01\text{mm}$ BGA パッケージ

アプリケーション

- 通信機器、データ通信機器、ネットワーク機器、および産業用機器
- 医療診断機器
- データ・ストレージ・ラック装置およびカード
- テスト・システムおよびデバッグ・システム

概要

LTM[®]4625 は、 $6.25\text{mm} \times 6.25\text{mm} \times 5.01\text{mm}$ の小型 BGA パッケージに収容された完全な 5A 降圧スイッチング・モード μ Module (マイクロモジュール) レギュレータです。スイッチング・コントローラ、パワー FET、インダクタ、および支持部品がパッケージに搭載されています。LTM4625 は、 $4\text{V} \sim 20\text{V}$ または $2.375\text{V} \sim 20\text{V}$ (外部バイアス電源使用時) の入力電圧範囲で動作し、 $0.6\text{V} \sim 5.5\text{V}$ の出力電圧範囲をサポートしており、出力電圧を 1 本の外付け抵抗で設定します。高効率設計により、最大 5A の連続出力電流を供給します。必要なのは入力と出力のバルク・コンデンサだけです。

LTM4625 は、選択可能な不連続モード動作と、出力電圧トラッキングによる電源レールのシーケンシングをサポートしています。高いスイッチング周波数と電流モード制御により、安定性を損なうことなく入力および負荷の変動に対するきわめて高速なトランジェント応答が可能です。

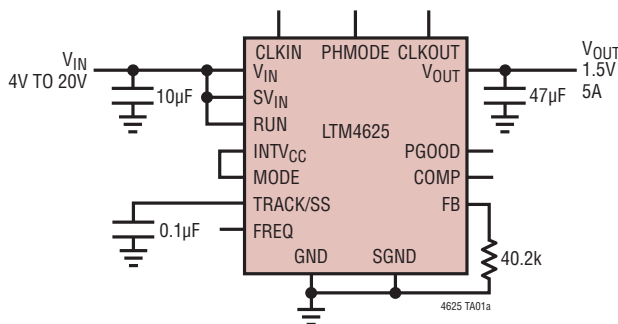
フォルト保護機能には、過電圧保護、過電流保護、過熱保護が含まれます。

LTM4625 は、SnPb または RoHS 準拠の端子仕上げで供給されます。

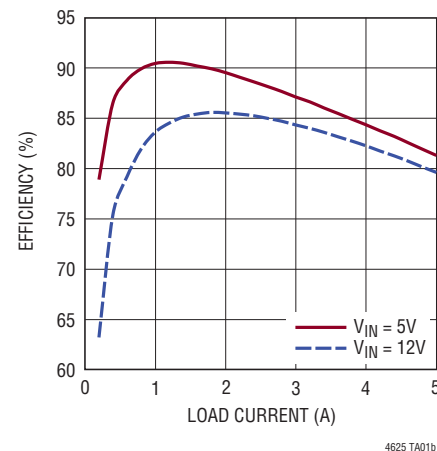
LT、LT、LTC、LTM、 μ Module、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。LTpowerCAD はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

5A、1.5V 出力 DC/DC μ Module[®] 降圧レギュレータ



1.5V 出力の効率と負荷電流



LTM4625

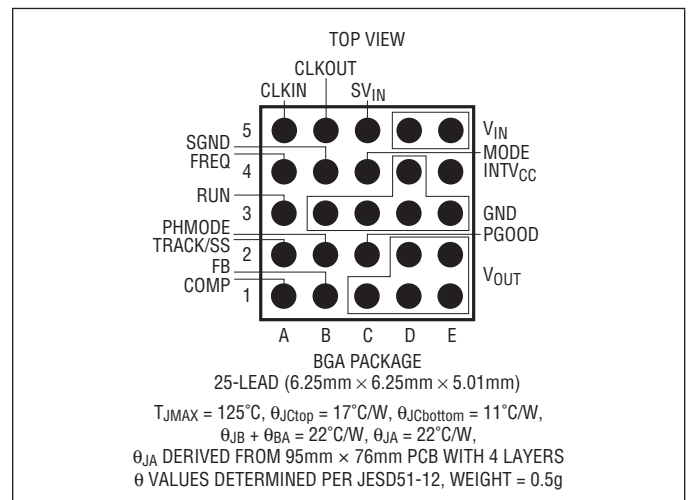
絶対最大定格

(Note 1)

V_{IN} , SV_{IN}	-0.3V ~ 22V
RUN	-0.3V ~ SV_{IN}
PGOOD, MODE, TRACK/SS, FREQ, PHMODE, CLKIN.....	-0.3V ~ $INTV_{CC}$
内部動作温度範囲 (Note 2, 5)	-40°C ~ 125°C
保存温度範囲.....	-55°C ~ 125°C
半田リフローのピーク・ボディ温度	245°C

ピン配置

(ピン機能、ピン配置の表を参照)



発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ・タイプ	MSL 定格	温度範囲 (Note 2)
		デバイス	仕上げコード			
LTM4625EY#PBF	SAC305 (RoHS)	LTM4625Y	e1	BGA	3	-40°C to 125°C
LTM4625IY#PBF	SAC305 (RoHS)	LTM4625Y	e1	BGA	3	-40°C to 125°C
LTM4625IY	SnPb (63/37)	LTM4625Y	e0	BGA	3	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* デバイスの温度グレードは出荷時のコンテナのラベルで示してあります。パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。

• 端子仕上げの製品マーキングの参照先:
www.linear-tech.co.jp/leadfree

• LGA/BGAの推奨のPCBアセンブリ手順および製造手順の参照先:
www.linear-tech.co.jp/module/pcbassembly

• LGA/BGAパッケージおよびトレイの図面の参照先:
www.linear-tech.co.jp/packaging

電気的特性

● は規定の内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^{\circ}\text{C}$ 、 $V_{IN} = SV_{IN} = 12\text{V}$ での値。表紙の標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
スイッチング・レギュレータ部:チャンネル当たり							
V_{IN}	Input DC Voltage	$SV_{IN} = V_{IN}$	●	4	20	V	
V_{OUT}	Output Voltage Range		●	0.6	5.5	V	
$V_{OUT(DC)}$	Output Voltage, Total Variation with Line and Load	$C_{IN} = 22\mu\text{F}$, $C_{OUT} = 100\mu\text{F}$ Ceramic, $R_{FB} = 40.2\text{k}$, MODE = $INTV_{CC}$, $I_{OUT} = 0\text{A}$ to 5A (Note 3) -40°C to 125°C	●	1.477	1.50	1.523	V
V_{RUN}	RUN Pin On Threshold	V_{RUN} Rising		1.1	1.2	1.3	V
$I_Q(SV_{IN})$	Input Supply Bias Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, MODE = $INTV_{CC}$ $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, MODE = GND Shutdown, RUN = 0, $V_{IN} = 12\text{V}$		6			mA
				2			mA
				11			μA
$I_S(V_{IN})$	Input Supply Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 5\text{A}$		0.75			A

4625f

電気的特性

● は規定の内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = SV_{IN} = 12\text{V}$ での値。
表紙の標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$I_{OUT(DC)}$	Output Continuous Current Range	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$	0		5	A	
$\Delta V_{OUT}(\text{Line})/V_{OUT}$	Line Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, $V_{IN} = 4\text{V to } 20\text{V}$, $I_{OUT} = 0\text{A}$	●	0.04	0.15	%/V	
$\Delta V_{OUT}(\text{Load})/V_{OUT}$	Load Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A to } 5\text{A}$	●	0.5	1.5	%	
$V_{OUT(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F Ceramic}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		5		mV	
$\Delta V_{OUT(START)}$	Turn-On Overshoot	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F Ceramic}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		30		mV	
t_{START}	Turn-On Time	$C_{OUT} = 100\mu\text{F Ceramic}$, No Load, $TRACK/SS = 0.01\mu\text{F}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		2.5		ms	
ΔV_{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load, $C_{OUT} = 47\mu\text{F Ceramic}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		160		mV	
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load, $C_{OUT} = 47\mu\text{F Ceramic}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		40		μs	
I_{OUTPK}	Output Current Limit	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$	6	7		A	
V_{FB}	Voltage at FB Pin	$I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$, $-40^\circ\text{C to } 125^\circ\text{C}$	●	0.593	0.60	0.607	V
I_{FB}	Current at FB Pin	(Note 4)			± 30	nA	
R_{FBHI}	Resistor Between V_{OUT} and FB Pins		60.05	60.40	60.75	k Ω	
$I_{TRACK/SS}$	Track Pin Soft-Start Pull-Up Current	$TRACK/SS = 0\text{V}$		2.0	4	μA	
$V_{IN(UVLO)}$	V_{IN} Undervoltage Lockout	V_{IN} Falling V_{IN} Hysteresis	2.4	2.6 350	2.8	V mV	
$t_{ON(MIN)}$	Minimum On-Time	(Note 4)		40		ns	
$t_{OFF(MIN)}$	Minimum Off-Time	(Note 4)		70		ns	
V_{PGOOD}	PGOOD Trip Level	V_{FB} With Respect to Set Output V_{FB} Ramping Negative V_{FB} Ramping Positive	-15 7	-10 10	-7 15	% %	
I_{PGOOD}	PGOOD Leakage				2	μA	
V_{PGL}	PGOOD Voltage Low	$I_{PGOOD} = 1\text{mA}$		0.02	0.1	V	
V_{INTVCC}	Internal V_{CC} Voltage	$SV_{IN} = 4\text{V to } 20\text{V}$	3.1	3.2	3.3	V	
f_{OSC}	Oscillator Frequency			1		MHz	

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTM4625 は T_J が T_A にほぼ等しい V パルス負荷条件でテストされる。LTM4625E は、 0°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが保証されている。 -40°C ~ 125°C の内部動作温度範囲での仕様は設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LTM4625I は -40°C ~ 125°C の全内部動作温度範囲で仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

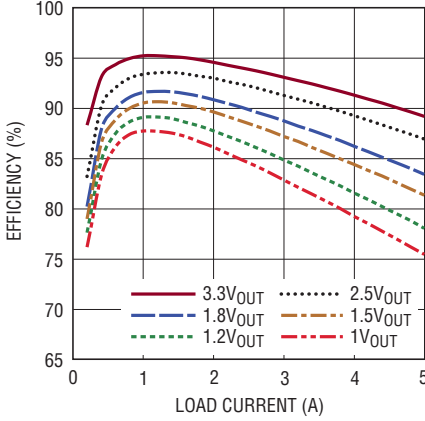
Note 3: 異なる V_{IN} 、 V_{OUT} 、および T_A については出力電流のディレーティング曲線を参照。

Note 4: ウェハ・レベルで全数テストされる。

Note 5: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

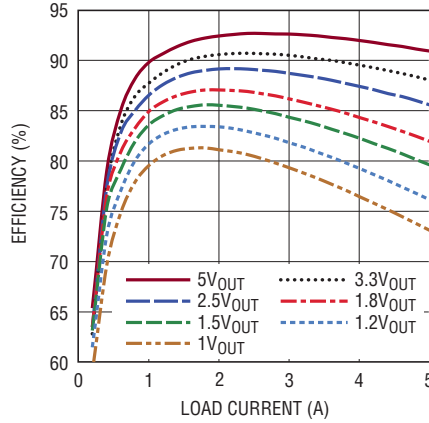
標準的性能特性

効率と負荷電流
(5V入力時)



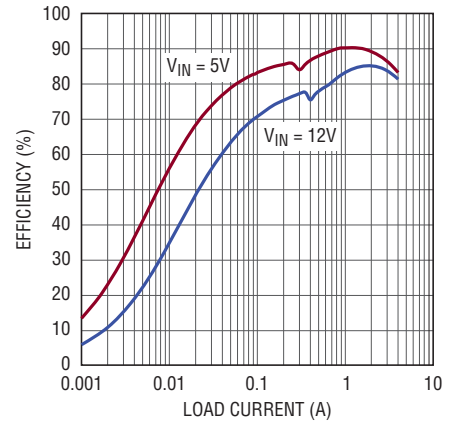
4625 G01

効率と負荷電流
(12V入力時)



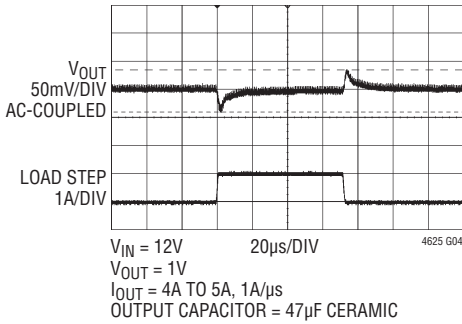
4625 G02

DCMモードでの効率、 $V_{OUT} = 1.5V$



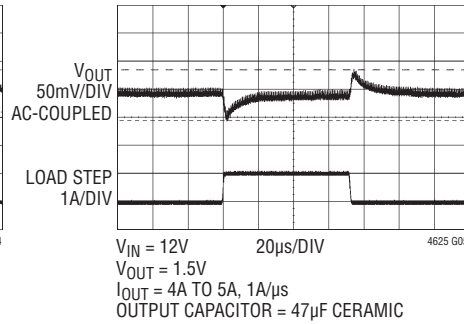
4625 G03

1Vの出カトランジェント応答



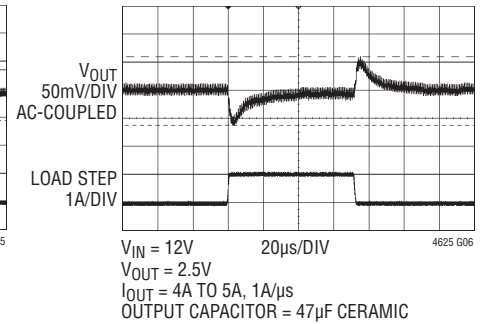
4625 G04

1.5Vの出カトランジェント応答



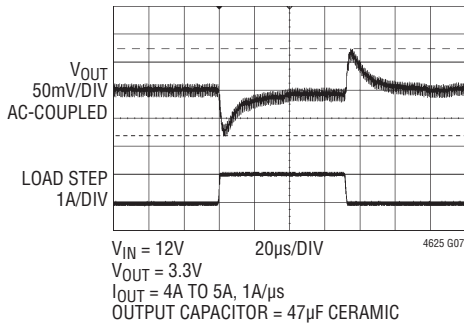
4625 G05

2.5Vの出カトランジェント応答



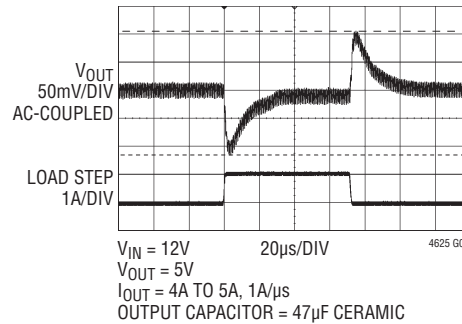
4625 G06

3.3Vの出カトランジェント応答



4625 G07

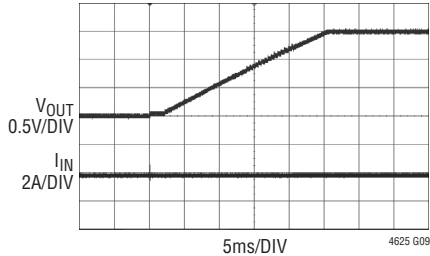
5Vの出カトランジェント応答



4625 G08

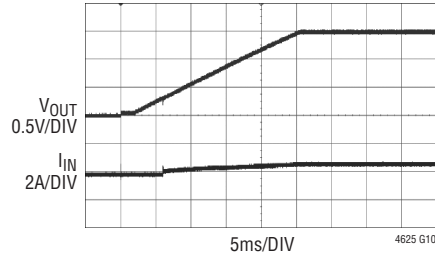
標準的性能特性

無負荷電流での起動



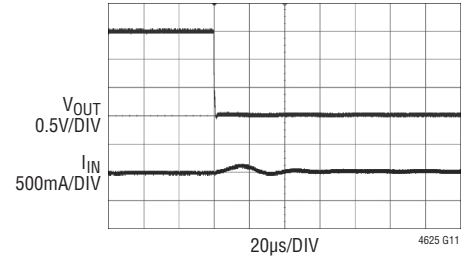
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR
 SOFT-START CAPACITOR = 0.1 μ F

負荷電流5Aでの起動



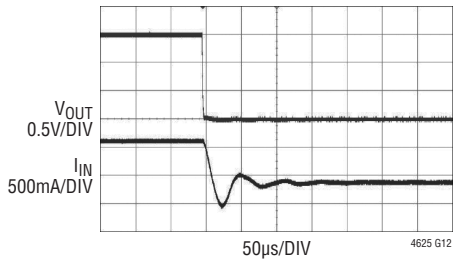
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR
 SOFT-START CAPACITOR = 0.1 μ F

無負荷での短絡



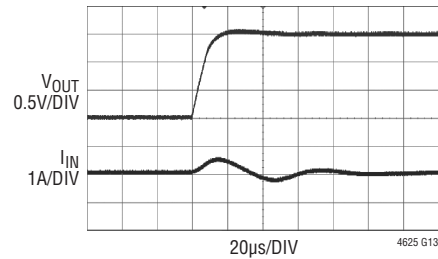
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR

5A負荷での短絡



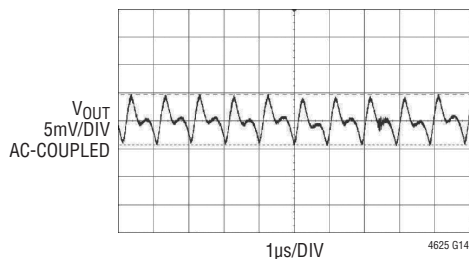
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR

無負荷での短絡からの回復



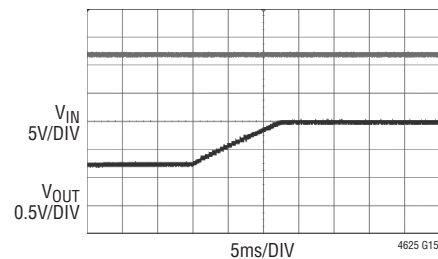
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR

定常状態での出力電圧リップル



$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR
 20MHz BW

プリバイアス出力到達までの起動



$V_{IN} = 12V$
 $V_{OUT} = 1.5V$ WITH 0.75V PREBIASED VOLTAGE
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR

ピン機能



パッケージの行と列のラベルは μ Module 製品間で異なります。各パッケージのレイアウトをよく確認してください。

COMP (A1) : 電流制御しきい値およびエラーアンプの補償点。電流コンパレータの作動しきい値は、(通常0.3V~1.8V)のこの電圧に直線的に比例します。並列動作を行うにはCOMPピンを相互に接続します。このデバイスは内部で補償されています。出力専用ピンです。このピンは駆動しないでください。

TRACK/SS (A2) : 出力トラッキングおよびソフトスタートの入力ピン。このピンを使うと、出力電圧の立ち上がり時間を制御することができます。このピンの電圧が0.6Vより低くなると、内部リファレンス入力エラーアンプにバイパスされ、FBピンの電圧がTRACK/SSピンの電圧に一致するようサーボ制御されます。0.6Vより高くなるとトラッキング機能が停止し、内部リファレンスによってエラーアンプの制御が再開されます。このピンにはINTV_{CC}から2 μ Aの内部プルアップ電流が流れるので、このピンにコンデンサを接続すると、ソフトスタート機能を実現できます。

RUN (A3) : スイッチング・モード・レギュレータの動作制御入力。RUNピンを1.2Vより高い電圧に接続すると、デバイスの動作がイネーブルされます。RUNピンを1.1Vより低い電圧にすると、デバイスはシャットダウンします。このピンはフロート状態のままにしないでください。

FREQ (A4) : 周波数は内部で1MHzに設定されます。外付け抵抗をこのピンとSGNDピンの間に接続して周波数を高くするか、またはこのピンとINTV_{CC}の間に接続して周波数を低くすることができます。周波数の調整については「アプリケーション情報」のセクションを参照してください。

FB (B1) : エラーアンプの負入力。このピンは内部で60.4kの高精度抵抗を介してV_{OUT}に接続されています。FBピンとSGNDピンの間に抵抗を追加して、異なる出力電圧を設定することができます。並列動作を行うにはFBピンを相互に接続します。詳細については、「アプリケーション情報」のセクションを参照してください。

PHMODE (B2) : スイッチング・モード・レギュレータ・チャネルの位相セクタへの制御入力。このピンは、内部発振器とCLKOUT信号の間の位相関係を決定します。2相動作の場合はこのピンをINTV_{CC}に接続し、3相動作の場合はSGNDに接続し、4相動作の場合はINTV_{CC}/2に接続します。

GND (B3, C3, D3~D4, E3) : 入力帰路と出力帰路の両方の電源グランド・ピン。

SGND (B4) : 信号グランドの接続ピン。最小の距離でGNDピンに接続します。必要に応じて、FREQピンの抵抗、COMPピンの部品、MODEピン、TRACK/SSピンの部品、FBピンの抵抗をこのピンに接続してください。

V_{OUT} (C1, D1~D2, E1~E2) : 電源の出力ピン。これらのピンとGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとGNDピンの間に直接配置することを推奨します。

PGOOD (C2) : オープンドレイン・ロジックを備えた出力パワーグッド・ピン。FBピンの電圧が内部0.6Vリファレンスの $\pm 10\%$ 以内に入らない場合、PGOODはグランド電位になります。

MODE (C4) : 動作モード選択ピン。すべての出力負荷で連続同期動作を強制するには、このピンをINTV_{CC}に接続します。SGNDに接続すると、軽負荷で不連続モード動作がイネーブルされます。このピンはフロート状態のままにしないでください。

SV_{IN} (C5) : 信号用V_{IN}ピン。内蔵3.3Vレギュレータへのフィルタを通した入力電圧。ほとんどのアプリケーションでは、このピンをV_{IN}ピンに接続します。そうでない場合、SV_{IN}ピンは4V以上の外部電源に接続しますが、外部電源はV_{OUT}より電圧が高いことも必要です。

V_{IN} (D5, E5) : 電源入力ピン。これらのピンとGNDピンの間に入力電圧を印加します。入力デカップリング・コンデンサはV_{IN}ピンとGNDピンの間に直接配置することを推奨します。

INTV_{CC} (E4) : 内部レギュレータの出力。内部パワー・ドライバおよび制御回路はこの電圧から電力を供給されます。このピンは低ESRの1 μ Fセラミック・コンデンサにより、内部でGNDにデカップリングされています。このピンは駆動しないでください。

CLKIN (A5) : スイッチング・モード・レギュレータの位相検出器の外部同期入力。このピンは内部でSGNDに20kで終端されています。位相同期ループにより、上側のパワーNMOSのターンオン信号は、CLKIN信号の立ち上がりエッジと強制的に同期されます。

CLKOUT (B5) : スイッチング・モード・レギュレータのPolyPhase動作時の出力クロック信号。CLKINを基準にしたCLKOUTの位相はPHMODEピンの状態で決まります。CLKOUTでのピーク・トゥ・ピークの振幅範囲はINTV_{CC}からGNDまでです。このピンは駆動しないでください。

ブロック図

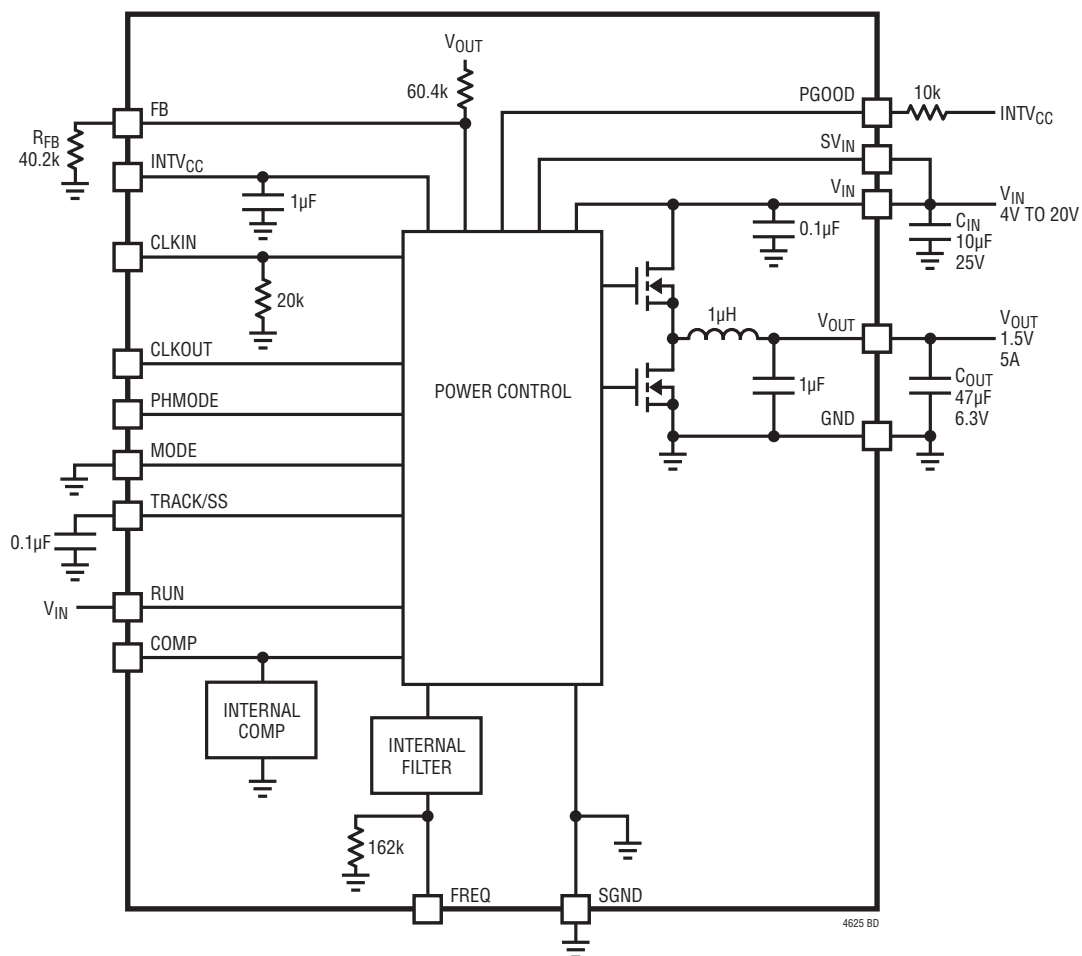


図1. LTM4625の簡略ブロック図

デカップリングの要件

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C _{IN}	External Input Capacitor Requirement (V _{IN} = 4V to 20V, V _{OUT} = 1.5V)	I _{OUT} = 5A	4.7	10		µF
C _{OUT}	External Output Capacitor Requirement (V _{IN} = 4V to 20V, V _{OUT} = 1.5V)	I _{OUT} = 5A	22	47		µF

動作

LTM4625は独立型の非絶縁スイッチ・モードDC/DC電源です。入力と出力にいくつかの外付けコンデンサを使用するだけで、最大5AのDC出力電流を供給することができます。このモジュールは、1本の外付け抵抗により、4V～20Vの入力電圧範囲にわたって0.6V～5.5Vの範囲で調整可能な高精度の安定化出力電圧を実現します。電圧が4Vより高い外付けのバイアス電源を SV_{IN} に接続すると、このモジュールは最小2.375Vの入力電圧で動作します。標準的応用例の回路図を図20に示します。

LTM4625は、オン時間固定の谷電流モード・レギュレータ、パワーMOSFET、インダクタ、その他のディスクリート・サポート部品を内蔵しています。デフォルトのスイッチング周波数は1MHzです。スイッチング・ノイズの影響を受けやすいアプリケーションでは、スイッチング周波数を外付け抵抗によって調整できます。また、 μ Moduleレギュレータは、設定周波数の $\pm 30\%$ 以内の範囲で外部からクロックに同期することができます。「アプリケーション情報」のセクションを参照してください。

電流モード制御と内部帰還ループ補償により、LTM4625モジュールは、広範囲の出力コンデンサを使って(すべてセラミック出力コンデンサを使用する場合でも)十分に余裕のある安定性と良好なトランジェント性能を達成します。

電流モード制御により、各サイクルごとに高速電流制限が行われます。フォールドバック電流制限は V_{FB} の電圧降下によって示される過電流状態で動作し、インダクタの谷電流が元の値の約40%まで減少します。内蔵されている出力過電圧コンパレータと出力低電圧コンパレータは、出力帰還電圧がレギュレーション点の上下 $\pm 10\%$ の範囲から外れると、オーブ

ン・ドレインのPGOOD出力を“L”に引き下げます。OV状態とUV状態の間は連続動作が強制されます。ただし、TRACKピンの電圧が0.6Vまで上昇している起動時は除きます。

さらに、内部のパワーMOSFETデバイスをトランジェント電圧スパイクから保護するため、LTM4625では V_{IN} ピンを絶えずモニタして、過電圧状態の有無を検査します。 V_{IN} が23.5Vより高くなると、レギュレータは上下両側のパワーMOSFETをオフして動作を一時停止します。 V_{IN} が21.5Vより低くなると、レギュレータは直ちに通常動作を再開します。レギュレータは、過電圧状態から抜け出るときはソフトスタート機能を実行しません。

同期制御および位相モード制御により、マルチフェーズ動作を容易に行うことができます。PHMODEピンを異なったレベルにプログラムすることにより、最大12フェーズをカスケード接続し、相互に同時に動作させることができます。LTM4625にはCLKINピンおよびCLKOUTピンがあり、複数デバイスのPolyPhase動作または周波数同期に対応します。

RUNピンの電圧を1.1Vより低い値まで下げると、コントローラは強制的にシャットダウン状態になり、上下両側のパワーMOSFETおよびほとんどの内部制御回路はオフします。軽負荷電流では、MODEピンの電圧をSGNDまで下げることにより、不連続モード(DCM)動作をイネーブルして、連続モード(CCM)に比べて高い効率を達成することができます。TRACK/SSピンは電源トラッキングとソフトスタートの設定に使用されます。「アプリケーション情報」のセクションを参照してください。

アプリケーション情報

LTM4625の標準的なアプリケーション回路を図20に示します。外部部品の選択は主に、入力電圧、出力電圧、および最大負荷電流で決まります。個々のアプリケーションに対する外付けコンデンサの具体的な要件については、表7を参照してください。

V_{IN}からV_{OUT}への降圧比

レギュレータには最小オフ時間と最小オン時間の制限があるので、所定の入力電圧で実現可能なV_{IN}とV_{OUT}との最大降圧比には制約があります。最小オフ時間の制限によって最大デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MAX} = 1 - (t_{OFF(MIN)} \cdot f_{SW})$$

ここで、t_{OFF(MIN)}は最小オフ時間でLTM4625では標準で70nsであり、f_{SW}(Hz)はスイッチング周波数です。反対に、最小オン時間の制限によってコンバータの最小デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MIN} = t_{ON(MIN)} \cdot f_{SW}$$

ここで、t_{ON(MIN)}は最小オン時間であり、LTM4625では標準で40nsです。最小デューティ・サイクルを超える稀なケースでは、出力電圧はレギュレーション状態に留まりますが、スイッチング周波数は設定値より減少します。さらにサーマル・デイレレーティングが適用される可能性があることに注意してください。このデータシートの「熱に関する検討事項と出力電流のデイレレーティング」のセクションを参照してください。

出力電圧のプログラミング

PWMコントローラには0.6Vの内部リファレンス電圧があります。「ブロック図」に示すように、60.4kの内部帰還抵抗によって、V_{OUT}ピンとFBピンは相互に接続されています。FBピンとSGNDの間に抵抗R_{FB}を追加すると、出力電圧は次のように設定されます。

$$R_{FB} = \frac{0.6V}{V_{OUT} - 0.6V} \cdot 60.4k$$

表1. 各種出力電圧に対するR_{FB}抵抗の表

V _{OUT} (V)	0.6	1.0	1.2	1.5	1.8	2.5	3.3	5.0
R _{FB} (kΩ)	開放	90.9	60.4	40.2	30.1	19.1	13.3	8.25

N個のチャンネルを並列動作させる場合は、次式を使ってR_{FB}を求めます。V_{OUT}、COMP、FBの各ピンを並列接続した出力ごとに相互に接続します。次式によって求められる1本の抵抗をFBとGNDの間に接続します。

$$R_{FB} = \frac{0.6V}{V_{OUT} - 0.6V} \cdot \frac{60.4k}{N}$$

並列動作の例については図23を参照してください。

入力デカップリング・コンデンサ

LTM4625モジュールはACインピーダンスの低いDC電圧源に接続してください。レギュレータでは、RMSリップル電流のデカップリングのため、10μFの入力セラミック・コンデンサが必要です。このバルク入力容量は、長い誘導性のリードやトレースまたは電源の容量不足によって入力電源のインピーダンスが損なわれる場合にだけ必要です。バルク・コンデンサは、アルミ電解コンデンサまたはポリマー・コンデンサでもかまいません。

インダクタのリップル電流を考慮しなければ、入力コンデンサのRMS電流は次のように概算することができます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

ここで、η%は電源モジュールの推定効率です。

出力デカップリング・コンデンサ

LTM4625は高い周波数と広い帯域幅に合わせて設計が最適化されているので、低ESRの出力セラミック・コンデンサを1つ取り付けるだけで、低い出力リップル電圧と非常に良好なトランジェント応答を実現できます。出力リップルや動的トランジェント・スパイクをさらに低減するために、システム設計者による出力フィルタの追加が必要になる場合があります。1Aまたは2Aの負荷ステップ・トランジェント時の電圧低下やオーバーシュートを最小限に抑えるための、さまざまな出力電圧と出力コンデンサの一覧を表7に示します。リニアテクノロジーのLTpowerCAD™ 設計ツールをオンラインでダウンロードして出力リップル、安定性、トランジェント応答を解析し、さらに最適化を進めることができます。

アプリケーション情報

不連続電流モード (DCM)

中間の電流で低出力リップルと高効率が要求されるアプリケーションでは、MODEピンをSGNDに接続して不連続電流モード (DCM) を使用する必要があります。軽い負荷では、内部電流コンパレータが数サイクルにわたって作動したままになり、上側MOSFETを数サイクルにわたって強制的にオフのままにする (つまり、サイクルをスキップする) ことがあります。このモードでは、インダクタ電流は反転しません。

強制連続電流モード (CCM)

低電流での効率より周波数固定の動作が重要で、さらに出力リップルを最小限に抑える必要があるアプリケーションでは、強制連続動作を使用する必要があります。強制連続動作をイネーブルするには、MODEピンをINTV_{CC}に接続します。このモードでは、インダクタ電流が低出力負荷の間反転可能で、常にCOMP電圧が電流コンパレータのしきい値を制御し、トップMOSFETは発振器のパルスごとに必ずオンします。起動時には、LTM4625の出力電圧が安定化されるまで、強制連続モードがディスエーブルされ、インダクタ電流の反転が防止されます。

動作周波数

LTM4625の動作周波数は、小型パッケージ・サイズと最小出力リップル電圧を達成し、なおかつ高い効率を維持するように最適化されています。デフォルトの動作周波数は1MHzです。ほとんどのアプリケーションでは、追加の周波数調整は必要ありません。

1MHz以外の動作周波数がアプリケーションによって要求される場合は、図22に示すように、FREQピンとSGNDの間に抵抗R_{FSET}を追加して動作周波数を高くすることができます。動作周波数は次式で計算することができます。

$$f(\text{Hz}) = \frac{1.6e11}{162k \parallel R_{FSET} (\Omega)}$$

FREQピンとINTV_{CC}の間に抵抗を追加すれば、次式で計算されるように動作周波数を低くすることもできます。

$$f(\text{Hz}) = 1\text{MHz} - \frac{2.8e11}{R_{FSET} (\Omega)}$$

設定可能な動作周波数範囲は800kHz～4MHzです。

周波数同期とクロックイン

この電源モジュールには電圧制御発振器と位相検出器で構成されるフェーズロック・ループが内蔵されています。これにより、内部の上側MOSFETのターンオンを外部クロックの立ち上がりエッジにロックすることができます。外部クロックの周波数範囲は、抵抗で設定した動作周波数を中心にして±30%以内にする必要があります。CLKINピンのクロックを検出してフェーズロック・ループをオンするのにパルス検出回路が使われています。クロックのパルス幅は100ns以上にする必要があります。クロックの“H”レベルは2Vより高くする必要があり、クロックの“L”レベルは0.3Vより低くする必要があります。レギュレータの起動時、フェーズロック・ループ機能はディスエーブルされます。

マルチフェーズ動作

出力負荷が5Aを超える電流を必要とする場合、複数のLTM4625を並列接続した上で、位相をずらして動作させ、入力と出力の電圧リップルを抑えたまま出力電流を増やすことができます。

CLKOUT信号を次段のLTM4625のCLKINピンに接続し、システム全体の周波数と位相の両方を揃えることができます。PHMODEピンをINTV_{CC}またはSGNDに接続するか、フロート状態にすると、(CLKINとCLKOUTの間に)それぞれ180°、120°、または90°の位相差が発生し、それぞれが2相、3相、または4相の動作に対応します。各LTM4625のPHMODEピンを異なるレベルにプログラムすることにより、合計12相をカスケード接続し、互いに位相がずれた状態で同時に動作させることができます。クロックの位相調整を目的とした4相および6相の設計例を図2に示します。

表2. PHMODEピンの状態と対応する位相関係 (CLKINが基準)

PHMODE	INTV _{CC}	SGND	フロート
CLKOUT	180°	120°	90°

マルチフェーズ電源では、入力と出力のどちらのコンデンサのリップル電流の量も大幅に減少します。RMS入力リップル電流は使用する位相数が増えると低減され、実効リップル周波数は位相数倍されます (入力電圧が、使用される位相数×出力電圧より大きいと仮定)。すべての出力を互いに接続した高電流のシングル出力デザインでは、使用する位相数によって出力リップルの振幅を低減することができます。

アプリケーション情報

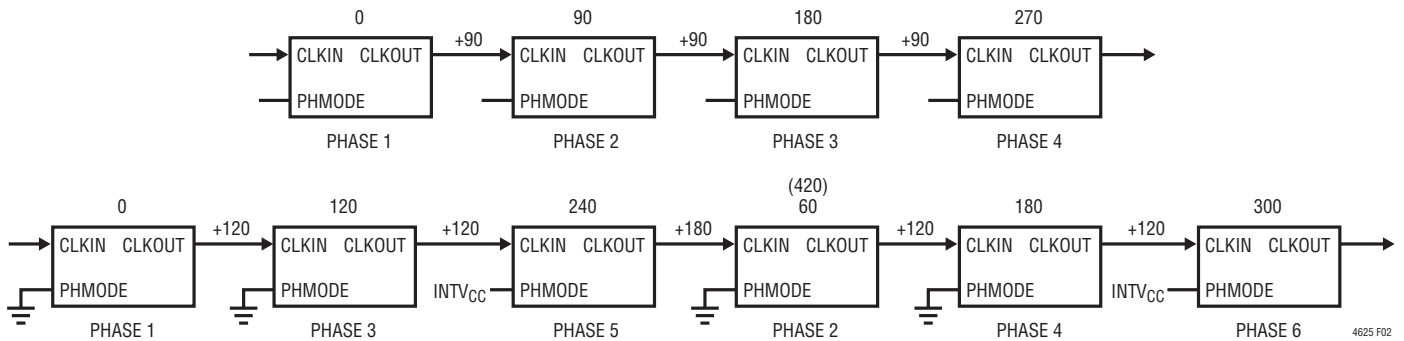


図2. 4相、6相動作

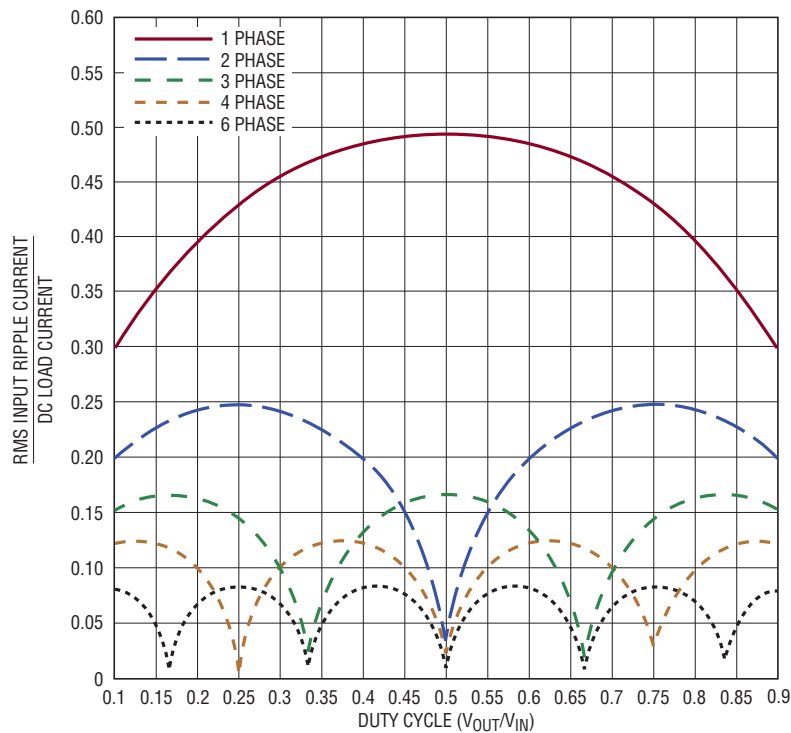


図3. DC負荷電流に対するRMS入力リップル電流の比率のデューティ・サイクル依存性

LTM4625は本来、電流モードで制御されるデバイスなので、並列モジュールは優れた電流分担特性を示します。このため、デザインの発熱バランスがよくなります。並列接続される各チャンネルのRUN、TRACK/SS、FBおよびCOMPピンを相互接続します。図23に、並列動作とピン接続の例を示します。

入力RMSリップル電流の相殺

マルチフェーズ動作は「アプリケーションノート77」で詳細に説明されています。入力RMSリップル電流の相殺を数学的に導出し、RMSリップル電流の減少を、インタリーブされた位相の数の関数として表したグラフを掲載しています。図3に、そのグラフを示します。

アプリケーション情報

ソフトスタートおよび出力電圧トラッキング

TRACK/SSピンによって、レギュレータをソフトスタートさせることも、別の電源をトラッキングさせることもできます。TRACK/SSピンに接続されたコンデンサにより、出力電圧の上昇率が設定されます。内部の2μA電流源が外付けのソフトスタート・コンデンサを充電し、その電圧はINTV_{CC}ピンの電圧に近づきます。TRACK/SSピンの電圧が0.6Vより低くなると、出力電圧の制御は0.6Vの内部リファレンス電圧に引き継がれます。ソフトスタートの合計時間は次のように計算できます。

$$t_{SS} = 0.6 \cdot \frac{C_{SS}}{2\mu A}$$

ここで、C_{SS}はTRACK/SSピンに接続されている容量です。電流フォールドバックと強制連続モードは、ソフトスタートの間ディスエーブルされます。

出力電圧のトラッキングはTRACK/SSピンを使用して外部から設定することもできます。出力を別のレギュレータに追従させて、その電圧を増減させることができます。スレーブ・レギュレータの出力スルーレートをマスタのスルーレートに比例する比例トラッキングの波形および回路図の例を図4および図5に示します。

スレーブ・レギュレータのTRACK/SSピンは抵抗分割器R_{TR(TOP)}/R_{TR(BOT)}を介してマスタの出力に接続されており、その電圧は、TRACK/SSピンの電圧が0.6Vより低いとき、スレーブの出力電圧を安定化するために使用されるので、スレーブの出力電圧とマスタの出力電圧は起動時に次の式を満たす必要があります。

$$V_{OUT(SL)} \cdot \frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} =$$

$$V_{OUT(MA)} \cdot \frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

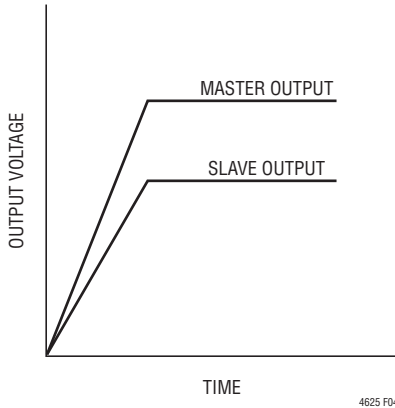


図4. 出力比例トラッキングの波形

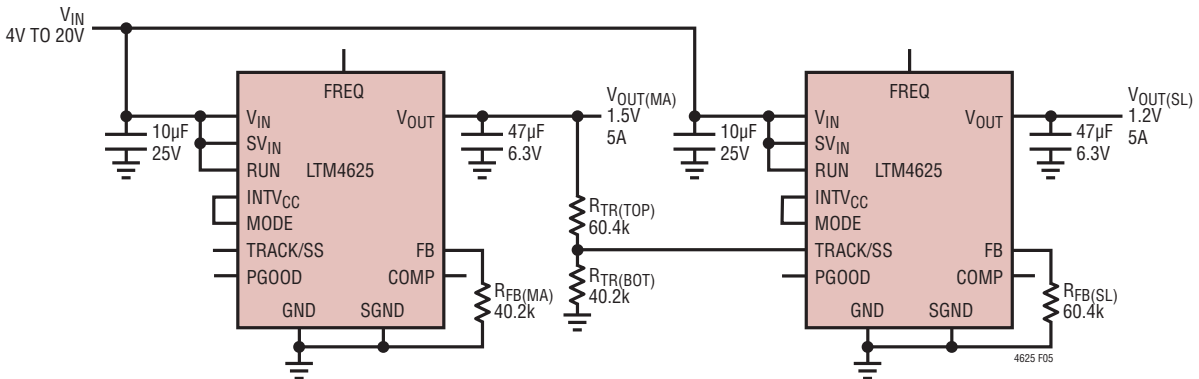


図5. 出力電圧比例トラッキングの回路例

アプリケーション情報

図5に示すように、 $R_{FB(SL)}$ は帰還抵抗であり、 $R_{TR(TOP)}$ / $R_{TR(BOT)}$ はスレーブ・レギュレータの TRACK/SS ピンに接続されている抵抗分割器です。

前述の式に従うと、マスタの出力スルーレート (MR) とスレーブの出力スルーレート (SR) の比は次式により求められます。

$$\frac{MR}{SR} = \frac{\frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k}}{\frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}}$$

たとえば、 $V_{OUT(MA)} = 1.5V$ 、 $MR = 1.5V/1ms$ および $V_{OUT(SL)} = 1.2V$ 、 $SR = 1.2V/1ms$ とします。前述の式から、 $R_{TR(TOP)} = 60.4k$ および $R_{TR(BOT)} = 40.2k$ が比例トラッキングに適した組み合わせであると解くことができます。

抵抗分割器を使用してスレーブ・レギュレータでのトラッキングを実現している場合、TRACK/SS ピンは $2\mu A$ の電流源をオンします。このため、TRACK/SS ピンの入力にはオフセットが生じます。上式で計算した抵抗値より値が小さく比が等しい抵抗を使うことができます。たとえば、 $60.4k$ を使っている場合は、 $6.04k$ を使って TRACK/SS ピンのオフセットを無視できる値まで低減できます。

図6の波形に示すように、同時出力トラッキングは、マスタの出力スルーレート (MR) がスレーブの出力スルーレート (SR) と同じである特殊な比例出力トラッキングとして認識することができます。

式から容易に分かるように、同時トラッキングでは、スレーブ・レギュレータの TRACK/SS ピンの抵抗分割器が帰還抵抗分割器と常に同じです。

$$\frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} = \frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

たとえば、 $R_{TR(TOP)} = 60.4k$ および $R_{TR(BOT)} = 60.4k$ は、 $V_{OUT(MA)} = 1.5V$ および $V_{OUT(SL)} = 1.2V$ のアプリケーションの同時トラッキングに適した組み合わせです。

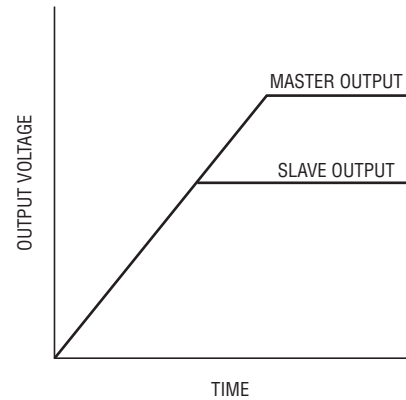


図6. 出力同時トラッキングの波形

パワーグッド

PGOOD ピンはオープン・ドレインのピンで、有効な出力電圧レギュレーションをモニタするのに使うことができます。このピンは、出力電圧がレギュレーション点を中心とした $\pm 10\%$ の範囲を超えると“L”になります。トランジエント時または V_{OUT} の動的変化時に PGOOD の不要なグリッチを防ぐため、LTM4625 の PGOOD の立ち下がりエッジにはスイッチング・サイクル約 52 回分のブランキング遅延が含まれています。

安定性補償

LTM4625 の内部補償ループは、低 ESR のセラミック出力コンデンサを取り付けて使用するよう設計され、最適化されています。ほとんどのアプリケーションの要件に対して表7が与えられています。出力リップルや動的なトランジエント・スパイクを低減するために大容量の出力コンデンサが必要な場合は、 $10pF \sim 15pF$ のフィードフォワード・コンデンサ (C_{FF}) を V_{OUT} ピンと FB ピンの間に追加する必要があります。制御ループの最適化に LTpowerCAD 設計ツールを利用できます。

RUN イネーブル

RUN ピンの電圧をグランド電位まで下げると、LTM4625 は強制的にシャットダウン状態になり、上下両側のパワー MOSFET およびほとんどの内部制御回路はオフします。RUN ピンの電圧を $0.7V$ より高くすると、内部リファレンスだけはオンしますが、パワー MOSFET は依然オフに保たれます。RUN ピンの電圧をさらに $1.2V$ より高くすると、デバイス全体がオンします。

アプリケーション情報

プリバイアスされた出力の起動

出力コンデンサが多少充電された状態で電源を起動しなければならない状況もあり得ます。LTM4625は、出力コンデンサを放電せずに、プリバイアスした状態で安全に起動できます。

LTM4625は、TRACK/SSピンの電圧が0.6Vのリファレンス電圧に達するまで不連続モード(DCM)の動作を強制することにより、これを実現します。これにより、プリバイアスされた出力での起動中にBGがオンして出力を放電することを防ぎます。

INTV_{CC}の電圧(3.3V)より高い電圧または帰還抵抗(R_{FB})で設定した出力電圧より高い出力電圧でLTM4625をプリバイアスしないようにしてください。

過熱保護

内蔵されている過熱保護機能は、モジュールの接合部温度をモニタします。接合部温度が約160°Cに達すると、温度が約15°C下がるまで両方のパワースイッチがオフします。

低入力電圧アプリケーション

LTM4625モジュールには独立したSV_{IN}ピンがあるので、2.375Vまでの低入力電圧アプリケーションに最適です。SV_{IN}ピンは制御回路全体の単一の入力であるのに対して、V_{IN}ピンは上側MOSFETのドレインに直接接続されている電源入力です。V_{IN}が4Vより高い大半のアプリケーションでは、SV_{IN}ピンを短いトレースでV_{IN}ピンに直接接続します。SV_{IN}ピンとV_{IN}ピンの間に抵抗(1Ω~10Ω)を接続し、SV_{IN}ピンとグラウンドの間に0.1μFのバイパス・コンデンサを接続してオプションのフィルタを構成すれば、ノイズ耐性を高めることができます。優れたPCBレイアウト手法に従っていれば、ほとんどの場合、このフィルタは不要です(図19参照)。低入力電圧(2.375V~4V)アプリケーションでは、あるいは内部バイアスLDOでの電力損失を低減するには、4Vより高い外部電圧にSV_{IN}ピンを接続し、1μFのバイパス・コンデンサを近くに取り付けます。低入力電圧アプリケーションの例を図21に示します。SV_{IN}ピンの電圧はV_{OUT}ピンの電圧より低い電圧にならないことに注意してください。

熱に関する検討事項と出力電流のディレーティング

データシートの「ピン配置」のセクションに記載されている熱抵抗はJESD 51-12で定義されているパラメータと整合しており、有限要素解析(FEA)ソフトウェア・モデリング・ツールを併用することを想定しています。このツールは、熱モデリング、シミュレーションの他に、ハードウェア・テスト基板に実装したμModuleパッケージで実行したハードウェア評価との相関の結果を活用します。これらの熱係数を示す目的は、JESD 51-12 (Guidelines for Reporting and Using Electronic Package Thermal Information)に記載されています。

多くの設計者は、さまざまな電気的および環境的動作条件で動作する実際のアプリケーションにおけるμModuleレギュレータの熱性能を予測するのに、実験室の装置およびデモボードのようなテスト手段の使用を選択して、FEAの作業を補強できます。FEAソフトウェアを使用しない場合、「ピン配置」セクションに記載された熱抵抗は、それだけでは熱性能の目安を示すことになりません。むしろ、このデータシートに示されたディレーティング曲線を使った方が、アプリケーションへの適用方法に沿った見通しと参考情報が得られ、熱性能をユーザー独自のアプリケーションと対応付けるようにディレーティング曲線を適合させることができます。

「ピン配置」セクションには、JESD 51-12に明示的に定義されている4つの熱係数を示しています。これらの係数について以下に示します。

1. θ_{JA} (接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、95mm×76mmの4層PCBに実装された部品によって決まります。
2. $\theta_{Jcbottom}$ (接合部から製品のケースの底面までの熱抵抗)は、パッケージの底面を通して流れ出す部品の全電力損失によって決まります。標準的なμModuleレギュレータでは、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。

アプリケーション情報

3. θ_{JCtop} (接合部から製品のケースの上面までの熱抵抗)は、部品のほぼ全電力損失がパッケージの上面を流れて出す状態で決定されます。標準的な μ Moduleレギュレータの電氣的接続はパッケージの底面なので、接合部からデバイスの上面に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
4. θ_{JB} (接合部からプリント回路基板までの熱抵抗)は、熱の大部分が μ Moduleの底面を流れて基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底面から半田接合部を通り、基板の一部までの熱抵抗の和です。基板温度は、パッケージから規定された距離をおいて測定されます。

前述の熱抵抗を図式化したものが図7です。青色の部分は μ Moduleレギュレータ内部の熱抵抗、緑色の部分は μ Moduleパッケージの外部に存在する熱抵抗です。

実際には、JESD 51-12または「ピン配置」のセクションで定義されている4種類の熱抵抗パラメータは、個別でもいくつかの組み合わせでも、 μ Moduleレギュレータの通常の動作条件を再現することも表現することもないので注意してください。たとえば、標準規格では θ_{JCtop} および $\theta_{JCbottom}$ を個別に定義していますが、通常の基板実装アプリケーションでは、デバイスの全電力損失(熱)の100%がパッケージの上面だけまたは底面だけを通して熱的に伝達されることは決してありません。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

LTM4625の内部では、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、部品やダイのさまざまな接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確には線形になっていないことに注意してください。この複雑な問題をモデリングの簡潔性を犠牲にすることなく、(しかも実用的な現実性を無視せずに)解決するため、

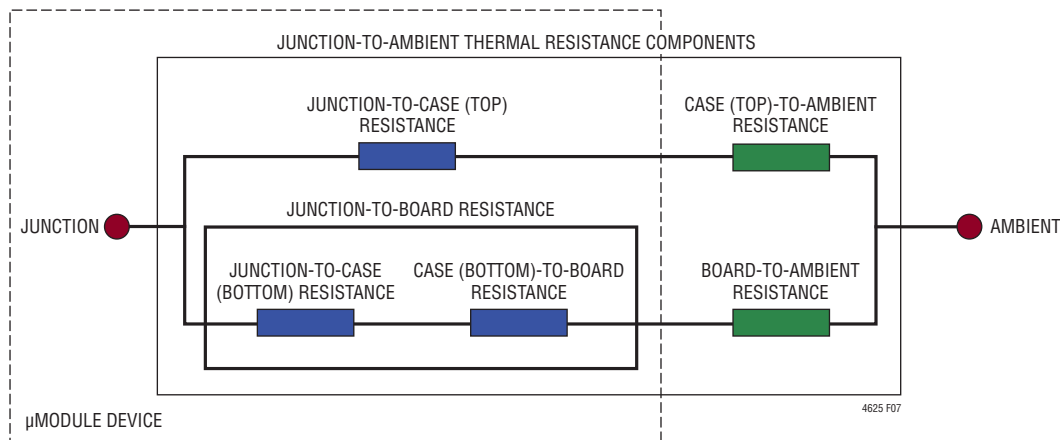


図7. JESD 51-12熱係数の図解

アプリケーション情報

制御環境室でのラボ・テストとともにFEAソフトウェア・モデリングを使用するやり方を採用して、このデータシートに記載されている熱抵抗値を合理的に定義して相関をとります。(1)最初に、FEAソフトウェアを使用し、正しい材料係数に加えて正確な電力損失源の定義を使用することにより、LTM4625と指定のPCBの機械的形状モデルを高精度で作成します。(2)このモデルにより、JSDE 51-12に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、さまざまな界面での電力損失熱流と温度測定値を予測します。これにより、JEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合のLTM4625の熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内でさまざまな動作条件によるシミュレーションを行った上で、徹底した実験室評価を実施してシミュレーションで得た状態を再現します。具体的には、制御環境室内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。このプロセスと必要な作業の結果、このデータシートに示されているデレーティング曲線が得られました。これらの実験室評価を実施し、LTM4625モデルとの相関をとってから θ_{JB} と θ_{BA} を合計すると、 θ_{JA} の値とほぼ等しい値が得られます。なぜなら、空気流がない状態やヒートシンクが上面に取り付けられていない状態では、電力損失のほぼ100%が接合部から基板を通過して周囲に流れるからです。

図8～図11の1.0V、1.5V、3.3V、5Vの電力損失曲線を図12～図18の負荷電流デレーティング曲線と組み合わせることで、さまざまな空気流条件でのLTM4625の概略の θ_{JA} 熱抵抗を計算することができます。電力損失曲線は室温で測定されますが、周囲温度に応じた倍数因子によって増加します。この近似倍率は、接合部温度が120°Cの場合1.4です。接合部温度が120°C(5°Cは最大接合部温度125°Cからのガードバンド)より低い限り、周囲温度が高くなっても最大負荷電流を達成できます。接合部温度が120°Cになる点まで周囲温度が高くなると、負荷電流が減少して接合部温度を120°Cに維持する一方で、周囲温度は最大120°Cまで

上昇します。デレーティング曲線は、5Aを始点とする出力電流と30°Cを始点とする周囲温度の関数としてプロットされます。出力電圧は1.0V、1.5V、3.3Vおよび5Vです。これらの数値が選ばれたのは、低めおよび高めの出力電圧範囲を含むようにして、熱抵抗の相関をとるためです。熱モデルは、制御温度室での数回の温度測定と熱モデリング解析から得られます。空気流ありと空気流なしの条件で周囲温度を上げながら接合部温度をモニタします。周囲温度の変化による電力損失の増加はデレーティング曲線に加味されています。周囲温度の上昇に合わせて出力電流つまり電力が減少するので、接合部温度は最大で120°Cに維持されます。出力電流が減少することにより、周囲温度が上昇するにつれて内部モジュールの損失は減少します。モニタされた120°Cの接合部温度から周囲動作温度を差し引いた値は、どれだけのモジュール温度の上昇を許容できるかを規定します。図13の例では、空気流もヒートシンクもなしで約95°Cのとき負荷電流は約3Aにデレーティングされ、12V入力で1.0V/3A出力の場合の電力損失は約1.15Wです。1.15Wの損失は、12V入力、1.0V/3A出力での電力損失曲線から得られる約0.82Wの室温での損失、および120°Cの接合部温度での1.4の倍率を使って計算されます。120°Cの接合部温度から95°Cの周囲温度を差し引き、その差の25°Cを1.15Wで割ると22°C/Wの熱抵抗 θ_{JA} が得られます。表3はこれと非常に近い22°C/Wの値を規定しています。表4、表5、および表6は、空気流とヒートシンクの有無を条件として、1.5V出力、3.3V出力、および5V出力の等価熱抵抗を示しています。表3、表4、表5、および表6で得られるさまざまな条件での熱抵抗を、周囲温度の関数として算出した電力損失で乗算すると、周囲温度からの温度上昇値が得られ、したがって最大接合部温度が得られます。室温での電力損失を「標準的性能特性」セクションの効率曲線から求めて、前述の周囲温度の倍率で調整することができます。プリント回路基板は1.6mm厚の4層構造で、外側2層には2オンス銅箔、内側2層には1オンス銅箔を使用しています。PCBの寸法は95mm×76mmです。

アプリケーション情報

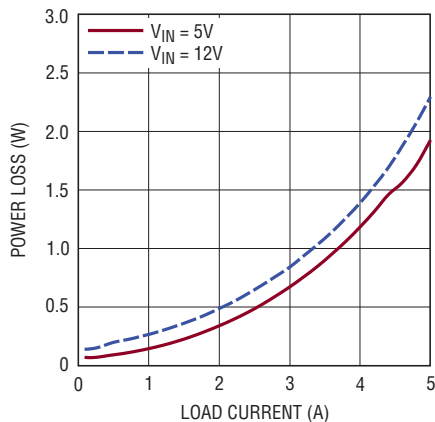


図8. 1V出力での電力損失

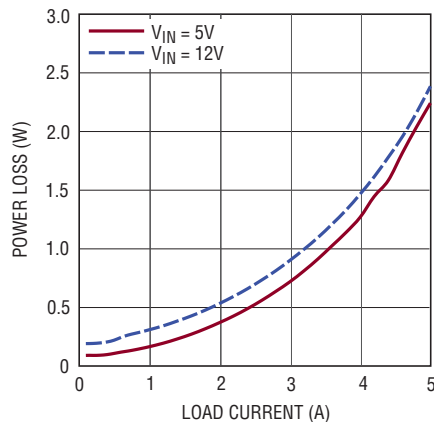


図9. 1.5V出力での電力損失

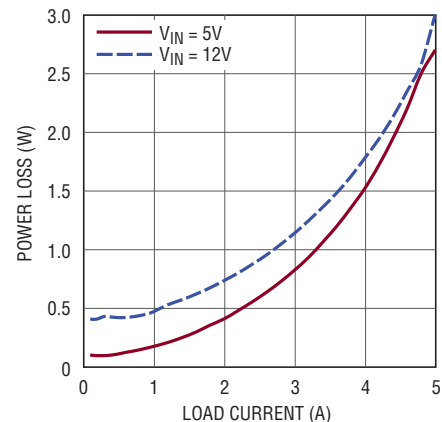


図10. 3.3V出力での電力損失

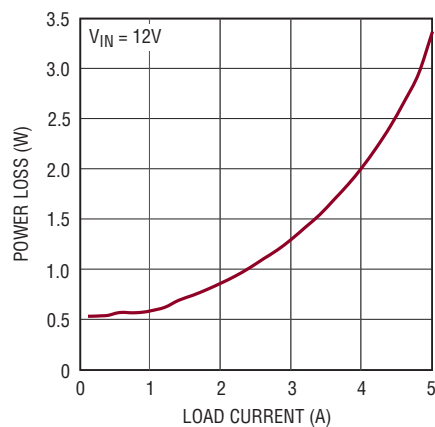


図11. 5V出力での電力損失

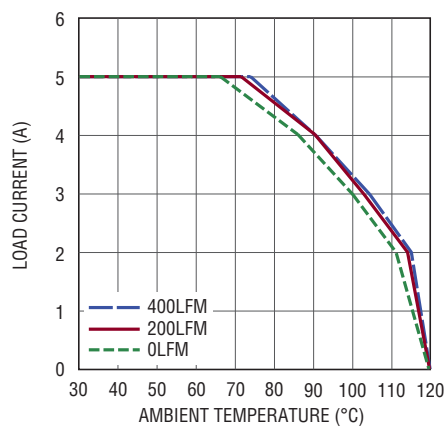


図12. 5V入力、1V出力のディレーティング曲線、ヒートシンクなし

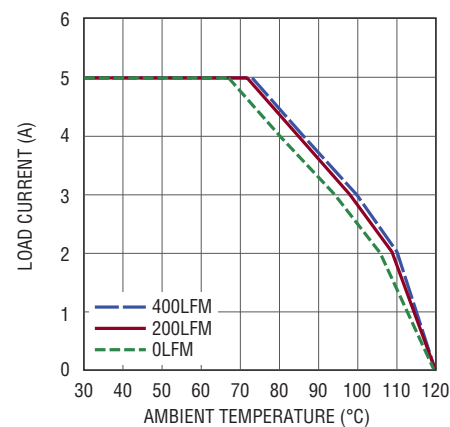


図13. 12V入力、1V出力のディレーティング曲線、ヒートシンクなし

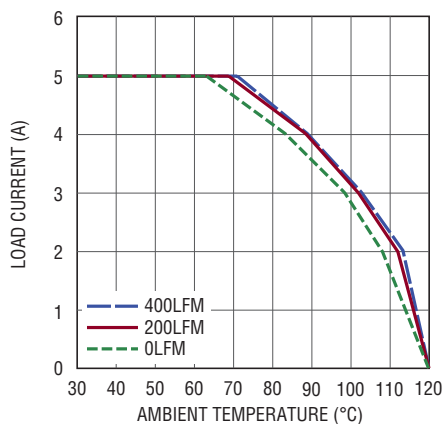


図14. 5V入力、1.5V出力のディレーティング曲線、ヒートシンクなし

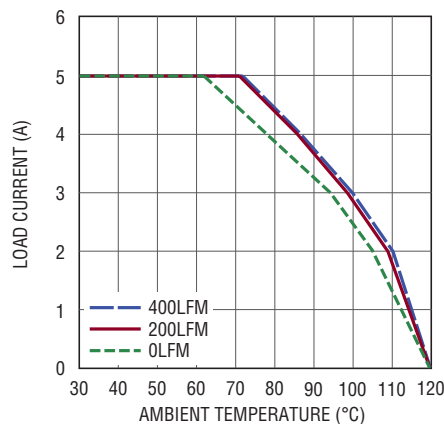


図15. 12V入力、1.5V出力のディレーティング曲線、ヒートシンクなし

アプリケーション情報

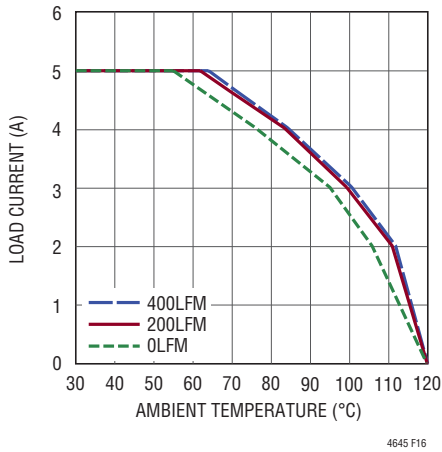


図16. 5V入力、3.3V出力のディレーティング曲線、ヒートシンクなし

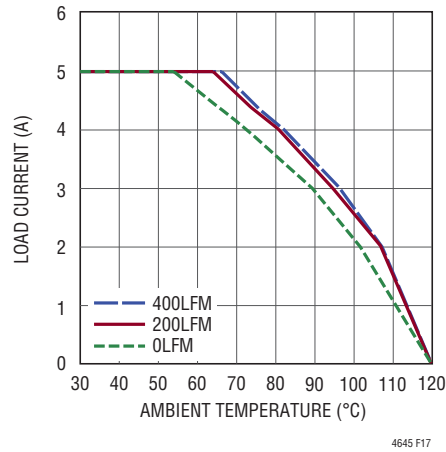


図17. 12V入力、3.3V出力のディレーティング曲線、ヒートシンクなし

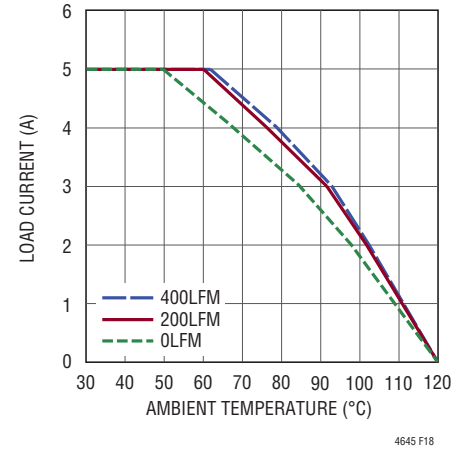


図18. 12V入力、5V出力のディレーティング曲線、ヒートシンクなし

表3. 1.0V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図12、図13	5、12	図8	0	なし	22
図12、図13	5、12	図8	200	なし	19
図12、図13	5、12	図8	400	なし	18

表4. 1.5V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図14、図15	5、12	図9	0	なし	22
図14、図15	5、12	図9	200	なし	19
図14、図15	5、12	図9	400	なし	18

表5. 3.3V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図16、図17	5、12	図10	0	なし	22
図16、図17	5、12	図10	200	なし	19
図16、図17	5、12	図10	400	なし	18

表6. 5V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図18	12	図11	0	なし	22
図18	12	図11	200	なし	19
図18	12	図11	400	なし	18

アプリケーション情報

表 7. 出力電圧応答と部品の一覧(図 20 を参照)

C _{IN}	製品番号	値	C _{OUT1}	製品番号	値	C _{OUT2}	製品番号	値
村田製作所	GRM21BR61E106KA73L	10μF、25V、0805、X5R	村田製作所	GRM21BR60J476ME15	47μF、6.3V、0805、X5R	三洋	4TPE100MZB	4V 100μF
太陽誘電	TMK212BBJ106KG-T	10μF、25V、0805、X5R	太陽誘電	JMK212BJ476MG-T	47μF、6.3V、0805、X5R			
村田製作所	GRM31CR61E226ME15L	22μF、25V、1206、X5R						
太陽誘電	TMK316BBJ226ML-T	22μF、25V、1206、X5R						

V _{OUT} (V)	C _{IN} (セラミック) (μF)	C _{IN} (バルク)	C _{OUT1} (セラミック) (μF)	C _{OUT2} (バルク) (μF)	C _{FF} (pF)	V _{IN} (V)	電圧低下量 (mV)	P-P 変動量 (mV)	回復時間 (μs)	負荷ステップ (A)	負荷ステップのスルーレート (A/μs)	R _{FB} (kΩ)
1	10		47			5、12	5	72	40	1	1	90.9
1	10			100	10	5、12	5	60	40	1	1	90.9
1	10		47			5、12	5	127	40	2	1	90.9
1	10			100	10	5、12	5	90	40	2	1	90.9
1.2	10		47			5、12	5	76	40	1	1	60.4
1.2	10			100	10	5、12	5	65	40	1	1	60.4
1.2	10		47			5、12	5	145	40	2	1	60.4
1.2	10			100	10	5、12	5	103	40	2	1	60.4
1.5	10		47			5、12	5	80	40	1	1	40.2
1.5	10			100	10	5、12	5	70	40	1	1	40.2
1.5	10		47			5、12	5	161	40	2	1	40.2
1.5	10			100	10	5、12	5	115	40	2	1	40.2
1.8	10		47			5、12	5	95	40	1	1	30.1
1.8	10			100	10	5、12	5	80	40	1	1	30.1
1.8	10		47			5、12	5	177	40	2	1	30.1
1.8	10			100	10	5、12	5	128	40	2	1	30.1
2.5	10		47			5、12	5	125	40	1	1	19.1
2.5	10			100	10	5、12	5	100	50	1	1	19.1
2.5	10		47			5、12	5	225	40	2	1	19.1
2.5	10			100	10	5、12	5	161	50	2	1	19.1
3.3	10		47			5、12	5	155	40	1	1	13.3
3.3	10			100	10	5、12	5	122	60	1	1	13.3
3.3	10		47			5、12	5	285	40	2	1	13.3
3.3	10			100	10	5、12	5	198	60	2	1	13.3
5	10		47			5、12	5	220	40	1	1	8.25
5	10		47			5、12	5	420	40	2	1	8.25

アプリケーション情報

安全性に関する検討事項

LTM4625 モジュールでは、 V_{IN} と V_{OUT} の間が電氣的に絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護してください。デバイスはサーマル・シャットダウンおよび過電流保護機能を備えています。

レイアウトのチェックリスト/例

LTM4625 は高度に集積化されているため、PCB 基板レイアウトが非常に簡単です。ただし、電氣的性能と熱的性能を最適化するにはいくつかのレイアウト上の配慮が依然として必要です。

- V_{IN} 、GND および V_{OUT} を含む大電流経路では、PCB の銅箔面積を広くします。PCB の導通損失と熱ストレスを最小限に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、PGND および V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小に抑えます。

- ユニットの下の専用の電源グランド層を配置します。
- ビアの導通損失を最小に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使います。
- 充填ビアまたはメッキビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続する部品には、SGNDピンに接続されるグランド銅箔領域を別途使用してください。SGNDとGNDをユニットの下で接続します。
- 信号ピンからは、モニタリング用にテスト・ポイントを引き出してください。
- CLKIN、CLKOUT、およびFREQピンのトレース間離隔距離を維持して、これらの信号間のクロストークに起因するノイズの可能性を最小限に抑えてください。

推奨レイアウトの良い例を図19に示します。

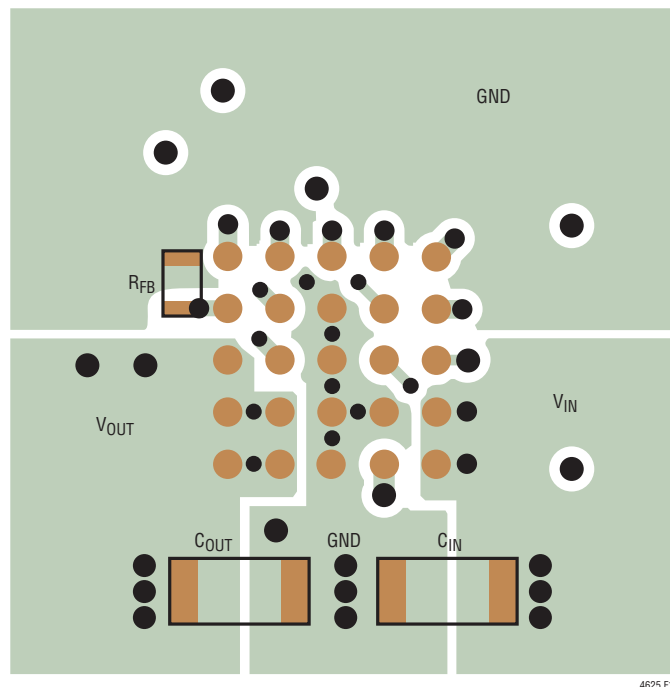


図19. 推奨のPCBレイアウト

アプリケーション情報

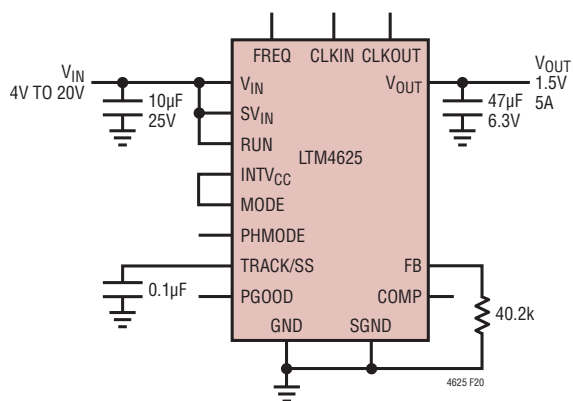


図 20. 4V～20V 入力、1.5V/5A 出力の設計

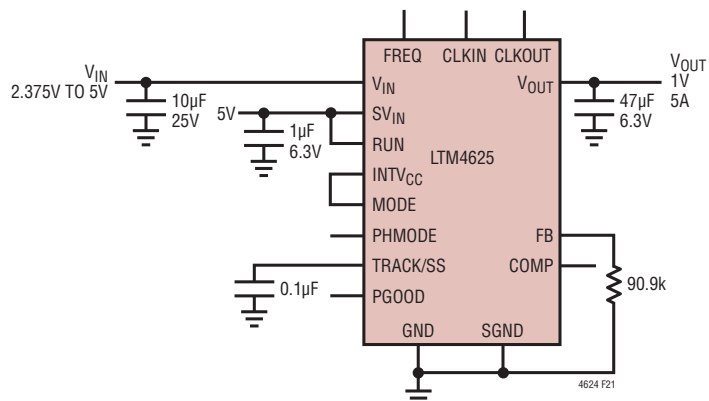


図 21. 2.375V～5V 入力、1V/5A 出力の設計

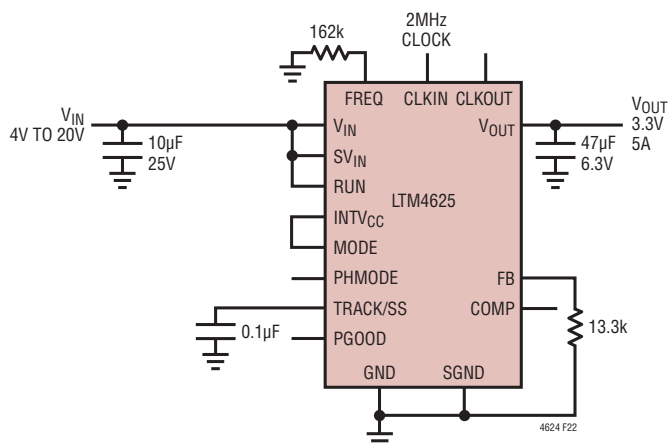


図 22. 4V～20V 入力、3.3V 出力、2MHz の外部クロック

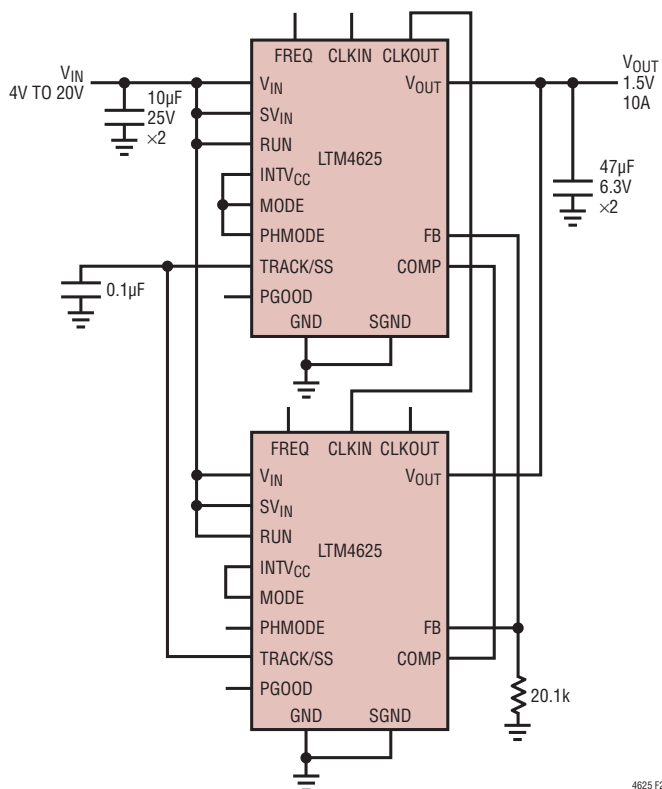


図 23. 4V～20V 入力、2相、1.5V/10A 出力の設計

アプリケーション情報

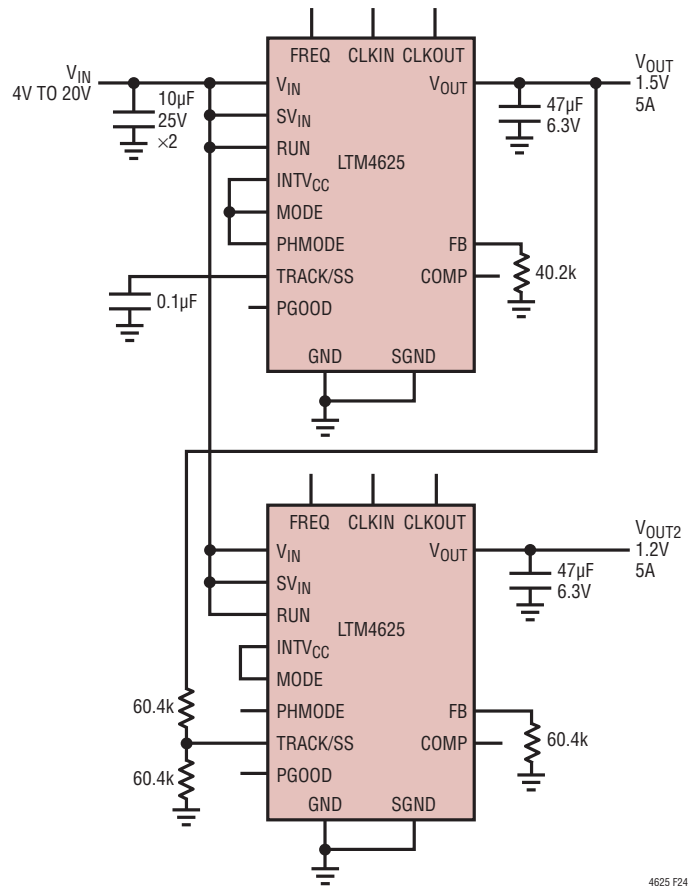


図 24. 4V 入力～20V 入力、1.2V および 1.5V 出力 (同時トラッキング)

パッケージ



パッケージの行と列のラベルは μ Module 製品間で異なります。各パッケージのレイアウトをよく確認してください。

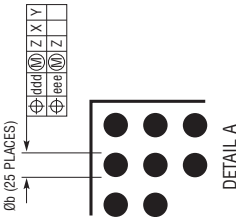
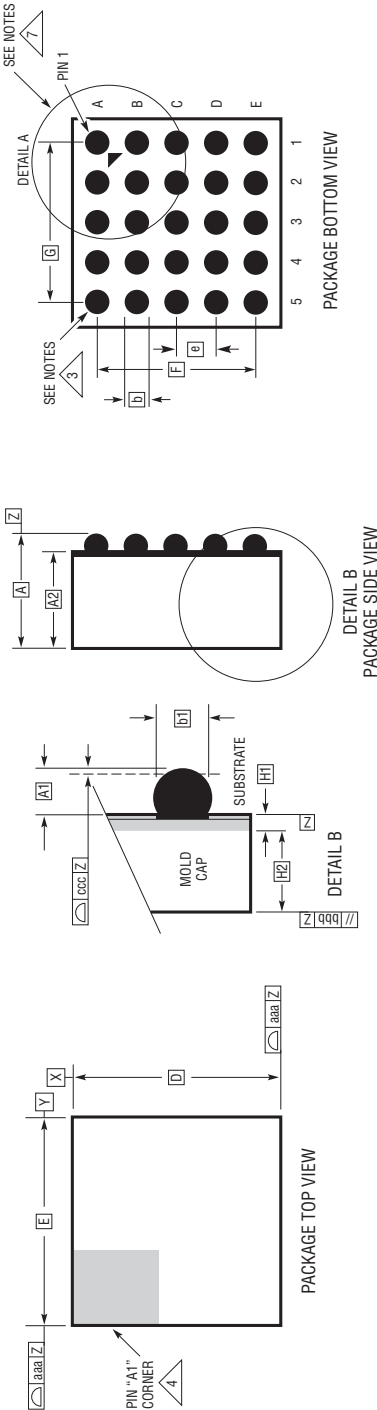
LTM4625 の構成要素の BGA ピン配列

ピン ID	機能	ピン ID	機能	ピン ID	機能	ピン ID	機能	ピン ID	機能
A1	COMP	A2	TRACK/SS	A3	RUN	A4	FREQ	A5	CLKIN
B1	FB	B2	PHMODE	B3	GND	B4	SGND	B5	CLKOUT
C1	V _{OUT}	C2	PGOOD	C3	GND	C4	MODE	C5	SV _{IN}
D1	V _{OUT}	D2	V _{OUT}	D3	GND	D4	GND	D5	V _{IN}
E1	V _{OUT}	E2	V _{OUT}	E3	GND	E4	INTV _{CC}	E5	V _{IN}

パッケージ

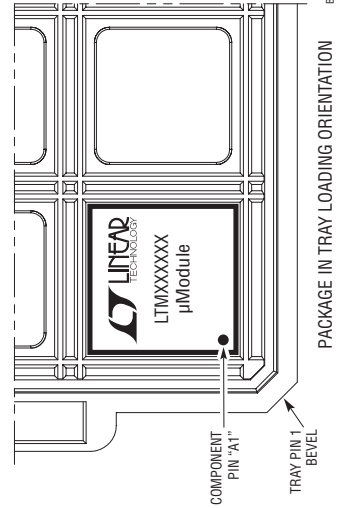
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

BGA Package
25-Lead (6.25mm × 6.25mm × 5.01mm)
 (Reference LTC DWG # 05-08-1905 Rev B)



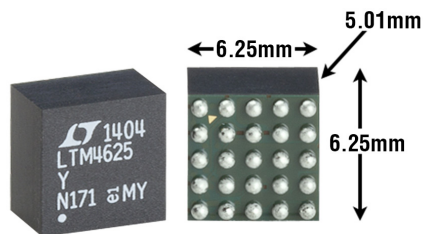
DIMENSIONS			
SYMBOL	MIN	NOM	MAX
A	4.81	5.01	5.21
A1	0.50	0.60	0.70
A2	4.31	4.41	4.51
b	0.60	0.75	0.90
b1	0.60	0.63	0.66
D		6.25	
E		6.25	
e		1.27	
F		5.08	
G		5.08	
H1	0.36	0.41	0.46
H2	3.95	4.00	4.05
aaa			0.15
bbb			0.10
ccc			0.20
ddd			0.30
eee			0.15
TOTAL NUMBER OF BALLS:			25

- 注記:
1. 寸法と許容誤差は ASME Y14.5M-1994 による
 2. すべての寸法はミリメートル
 3. ボールの指定は JESD MS-028 および JEP95 による
 4. ピン #1 の識別マークの詳細はオプションだが、示された領域内になければならない。ピン #1 の識別マークはモールドまたはマーキングにすることができる
 5. 主データム -Z はシーティングプレーン
 6. 半田ボールは、元素構成比がスズ (Sn) 96.5%、銀 (Ag) 3.0%、銅 (Cu) 0.5% の合金とする
 7. パッケージの行と列のラベルは、µModule 製品間で異なります。各パッケージのレイアウトを十分にご確認ください。



LTM4625

パッケージの写真



デザイン・リソース

主題	説明		
μModuleのデザイン/製造リソース	<table border="0"> <tr> <td> デザイン: <ul style="list-style-type: none"> • 選択ガイド • デモボードおよび Gerber ファイル • 無料シミュレーション・ツール </td> <td> 製造: <ul style="list-style-type: none"> • クイック・スタート・ガイド • PCBの設計、組立、および製造ガイドライン • パッケージおよびボード・レベルの信頼性 </td> </tr> </table>	デザイン: <ul style="list-style-type: none"> • 選択ガイド • デモボードおよび Gerber ファイル • 無料シミュレーション・ツール 	製造: <ul style="list-style-type: none"> • クイック・スタート・ガイド • PCBの設計、組立、および製造ガイドライン • パッケージおよびボード・レベルの信頼性
デザイン: <ul style="list-style-type: none"> • 選択ガイド • デモボードおよび Gerber ファイル • 無料シミュレーション・ツール 	製造: <ul style="list-style-type: none"> • クイック・スタート・ガイド • PCBの設計、組立、および製造ガイドライン • パッケージおよびボード・レベルの信頼性 		
μModuleレギュレータ製品の検索	<ol style="list-style-type: none"> 1. 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする 2. Quick Power Searchパラメトリック・テーブルを使って検索を実行する <div style="border: 1px solid gray; padding: 5px; margin-top: 10px;"> <p>Quick Power Search</p> <p>Input V_{in} (Min) <input type="text"/> V V_{in} (Max) <input type="text"/> V</p> <p>Output V_{out} <input type="text"/> V I_{out} <input type="text"/> A</p> <p style="text-align: right;"><input type="button" value="Search"/></p> </div>		
TechClipビデオ	μModule製品の電気的特性と熱特性のベンチマーク・テストの方法を詳しく説明した短いビデオ		
デジタル・パワーシステム・マネージメント	リニアテクノロジーのデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、ユーザーの構成とフォルト・ログを保存するEEPROMを搭載しています。		

関連製品

製品番号	説明	注釈
LTM4624	LTM4625より電流が少なく、 V_{IN} が低く、 V_{OUT} 精度が低く、パッケージ(BGA)、実装面積、および高さが同じ	4A、 $4V < V_{IN} < 16V$ (最大)、 $\pm 2\%$ の V_{OUT} 精度、クロック同期機能なし
LTM4623	超薄型LGA、LTM4625より電流が少なく、パッケージの実装面積は同じ	高さ1.82mm、6.25mm×6.25mm LGA、3A
LTM4619	デュアル4A	$4.5V < V_{IN} < 28V$ (最大)、15mm×15mm×2.82mm LGA
LTM4644	クワッド4A	最大16Aに構成可能、 $4V < V_{IN} < 16V$ (最大)、9mm×15mm×5.01mm BGA
LTM4649	10A	$4.5V < V_{IN} < 18V$ (最大)、9mm×15mm×4.92mm BGA
LTM8020	200mA、LTM4625より V_{IN} が高く、パッケージの実装面積は同じ	$4V < V_{IN} < 40V$ (最大)、6.25mm×6.25mm×2.32mm LGA