


特長

- 実装面積が1cm²(片面PCB)または0.5cm²(両面PCB) 以内の完全なソリューション 
- 広い入力電圧範囲: 4V ~ 14V
- 外部バイアス使用時の入力電圧は最小2.375V
- 出力電圧範囲: 0.6V ~ 5.5V
- 出力電流: 4A (DC)、5A (ピーク値)
- 全 DC 出力電圧誤差: $\pm 2\%$
- 電流モード制御、高速トランジェント応答
- 出力電圧トラッキング
- 選択可能な不連続モード
- パワーグッド・インジケータ
- 過電圧保護、過電流保護、および過熱保護
- 6.25mm \times 6.25mm \times 5.01mm BGA パッケージ

アプリケーション

- 通信機器、データ通信機器、ネットワーク機器、および産業用機器
- 医療診断機器
- データ・ストレージ・ラック装置およびカード
- テスト・システムおよびデバッグ・システム

概要

LTM[®]4624 は、6.25mm \times 6.25mm \times 5.01mm の小型 BGA パッケージに収容された完全な 4A 降圧スイッチング・モード μ Module[®] (マイクロモジュール) レギュレータです。スイッチング・コントローラ、パワー FET、インダクタ、および支持部品がパッケージに搭載されています。LTM4624 は、4V ~ 14V または 2.375V ~ 14V (外部バイアス電源使用時) の入力電圧範囲で動作し、0.6V ~ 5.5V の出力電圧範囲をサポートしており、出力電圧を 1 本の外付け抵抗で設定します。高効率設計により、4A の連続出力電流 (5A のピーク出力電流) を供給します。必要なのは入力と出力のバルク・コンデンサだけです。

LTM4624 は、選択可能な不連続モード動作と、出力電圧トラッキングによる電源レールのシーケンシングをサポートしています。高いスイッチング周波数と電流モード制御により、安定性を損なうことなく入力および負荷の変動に対するきわめて高速なトランジェント応答が可能です。

フォルト保護機能には、過電圧保護、過電流保護、過熱保護が含まれます。

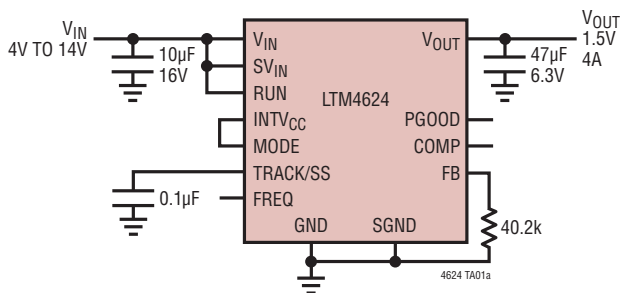
LTM4624 は、SnPb (BGA) または RoHS 準拠の端子仕上げで供給されます。

、LT、LTC、LTM、 μ Module、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。LTpowerCAD はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

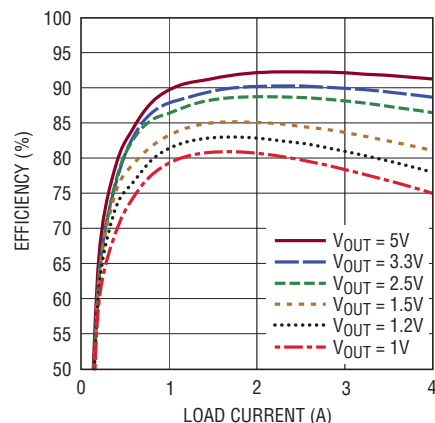
 クリックすると、関連する TechClip ビデオが表示されます。

標準的応用例

4A、1.5V 出力 DC/DC μ Module 降圧レギュレータ



12V 入力の効率と負荷電流



4624 TA01b

LTM4624

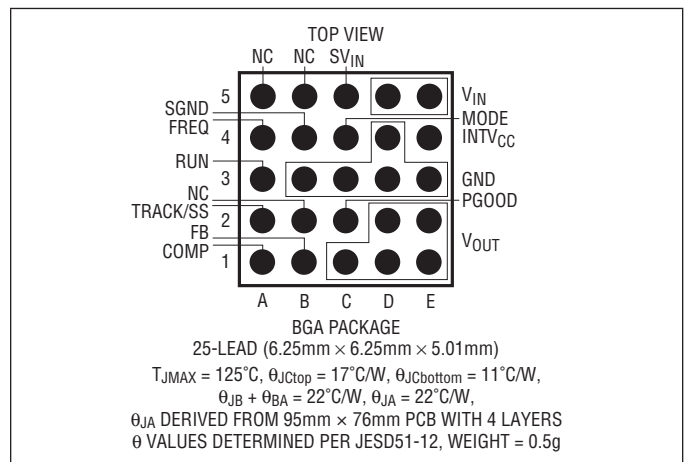
絶対最大定格

(Note 1)

V_{IN} , SV_{IN}	-0.3V ~ 15V
V_{OUT} (Note 4)	-0.3V ~ SV_{IN} または 6V
RUN	-0.3V ~ SV_{IN}
INTV _{CC}	-0.3V ~ 3.6V
PGOOD、MODE、TRACK/SS、FREQ.....	-0.3V ~ INTV _{CC}
COMP、FB (Note 4)	-0.3V ~ INTV _{CC}
内部動作接合部温度範囲 (Note 2、5)	-40°C ~ 125°C
保存温度範囲.....	-55°C ~ 125°C
半田リフローのピーク・ボディ温度	245°C

ピン配置

(ピン機能、ピン配置の表を参照)



発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ	MSL レーティング	温度範囲 (Note 2)
		デバイス	コード			
LTM4624EY#PBF	SAC305 (RoHS)	LTM4624Y	e1	BGA	3	-40°C to 125°C
LTM4624IY#PBF	SAC305 (RoHS)	LTM4624Y	e1	BGA	3	-40°C to 125°C
LTM4624IY	SnPb (63/37)	LTM4624Y	e0	BGA	3	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。パッド/ボール仕上げのコードは、IPC/JEDEC J-STD-609による。

• 端子仕上げの製品マーキング:
www.linear-tech.co.jp/leadfree

• 推奨される LGA/BGA の PCB アセンブリおよび製造方法:
www.linear-tech.co.jp/umodule/pcbassembly

• LGA/BGA パッケージおよびトレイ図面:
www.linear-tech.co.jp/packaging

電気的特性

● は全内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^{\circ}C$ 、 $V_{IN} = SV_{IN} = 12V$ での値。
 表紙の標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
スイッチング・レギュレータ部:チャネル当たり						
V_{IN}	Input DC Voltage	$SV_{IN} = V_{IN}$	● 4		14	V
$V_{OUT(RANGE)}$	Output Voltage Range		● 0.6		5.5	V
$V_{OUT(DC)}$	Output Voltage, Total Variation with Line and Load	$C_{IN} = 22\mu F$, $C_{OUT} = 100\mu F$ Ceramic, $R_{FB} = 40.2k$, MODE = INTV _{CC} , $V_{IN} = 4V$ to 14V, $I_{OUT} = 0A$ to 4A (Note 3) 0°C to 125°C -40°C to 125°C	● 1.477	1.50	1.523	V
			1.47	1.50	1.53	V
V_{RUN}	RUN Pin On Threshold	V_{RUN} Rising	1.1	1.2	1.3	V
$I_Q(SV_{IN})$	Input Supply Bias Current	$V_{IN} = 12V$, $V_{OUT} = 1.5V$, MODE = INTV _{CC} $V_{IN} = 12V$, $V_{OUT} = 1.5V$, MODE = GND Shutdown, RUN = 0, $V_{IN} = 12V$		6		mA
				2		mA
				11		μA
$I_S(V_{IN})$	Input Supply Current	$V_{IN} = 12V$, $V_{OUT} = 1.5V$, $I_{OUT} = 4A$		0.62		A
$I_{OUT(DC)}$	Output Continuous Current Range	$V_{IN} = 12V$, $V_{OUT} = 1.5V$	0		4	A

4624fc

電気的特性 ●は全内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = SV_{IN} = 12\text{V}$ での値。
表紙の標準的応用例の構成による。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$\Delta V_{OUT}(\text{Line})/V_{OUT}$	Line Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, $V_{IN} = 4\text{V}$ to 14V , $I_{OUT} = 0\text{A}$	●		0.04	0.15	%/V
$\Delta V_{OUT}(\text{Load})/V_{OUT}$	Load Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$ to 4A	●		1	1.5	%
$V_{OUT(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F}$ Ceramic, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			5		mV
$\Delta V_{OUT(\text{START})}$	Turn-On Overshoot	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F}$ Ceramic, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			30		mV
t_{START}	Turn-On Time	$C_{OUT} = 100\mu\text{F}$ Ceramic, No Load, TRACK/SS = $0.01\mu\text{F}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			2.5		ms
ΔV_{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load, $C_{OUT} = 47\mu\text{F}$ Ceramic, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			160		mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load, $C_{OUT} = 47\mu\text{F}$ Ceramic, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			40		μs
I_{OUTPK}	Output Current Limit	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		5	7		A
V_{FB}	Voltage at FB Pin	$I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$ $I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$, -40°C to 125°C	●	0.594 0.591	0.60 0.60	0.606 0.609	V V
I_{FB}	Current at FB Pin	(Note 4)				± 30	nA
R_{FBHI}	Resistor Between V_{OUT} and FB Pins			60.05	60.40	60.75	k Ω
$I_{\text{TRACK/SS}}$	Track Pin Soft-Start Pull-Up Current	TRACK/SS = 0V			2.5	4	μA
$V_{IN(UVLO)}$	V_{IN} Undervoltage Lockout	V_{IN} Falling V_{IN} Hysteresis		2.4	2.6 350	2.8	V mV
$t_{\text{ON(MIN)}}$	Minimum On-Time	(Note 4)			40		ns
$t_{\text{OFF(MIN)}}$	Minimum Off-Time	(Note 4)			70		ns
V_{PGOOD}	PGOOD Trip Level	V_{FB} With Respect to Set Output V_{FB} Ramping Negative V_{FB} Ramping Positive		-13 7	-10 10	-7 13	% %
I_{PGOOD}	PGOOD Leakage					2	μA
V_{PGL}	PGOOD Voltage Low	$I_{\text{PGOOD}} = 1\text{mA}$			0.02	0.1	V
V_{INTVCC}	Internal V_{CC} Voltage	$SV_{IN} = 4\text{V}$ to 14V		3.2	3.3	3.4	V
$V_{\text{INTVCC Load Reg}}$	INTVCC Load Regulation	$I_{CC} = 0\text{mA}$ to 20mA			0.5		%
f_{OSC}	Oscillator Frequency				1		MHz

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTM4624は T_J が T_A にほぼ等しいVパルス負荷条件でテストされる。LTM4624Eは、 0°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが保証されている。 -40°C ~ 125°C の内部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4624Iは -40°C ~ 125°C の全内部動作温度範囲で仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

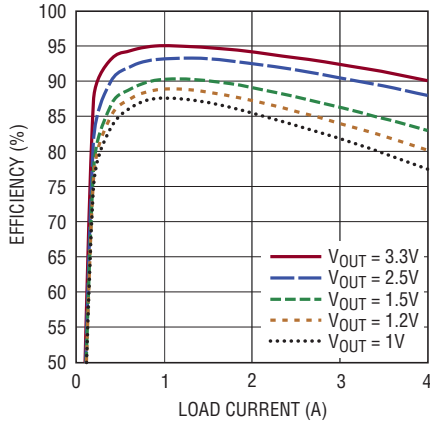
Note 3: 異なる V_{IN} 、 V_{OUT} 、および T_A については出力電流のディレーティング曲線を参照。

Note 4: ウェハ・レベルで全数テストされる。

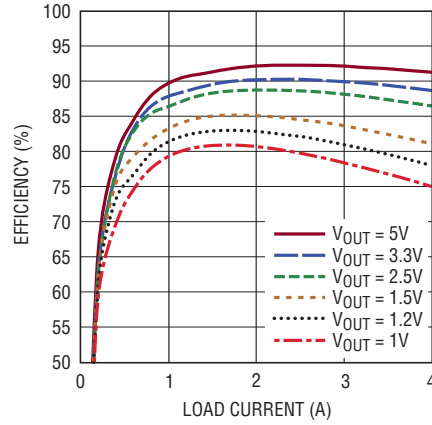
Note 5: このデバイスは短時間の過負荷状態の間デバイスを保護するための過熱保護機能を備えている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

標準的性能特性

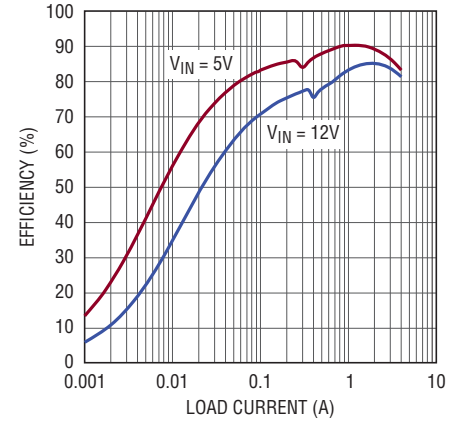
効率と負荷電流
(5V入力時)



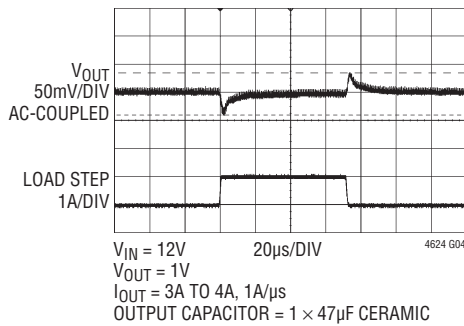
効率と負荷電流
(12V入力時)



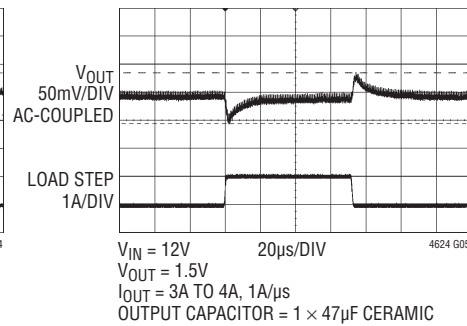
DCMモードでの効率、 $V_{OUT} = 1.5V$



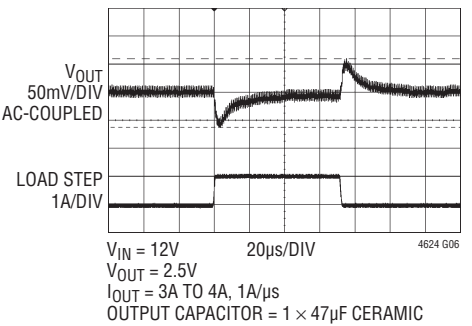
1Vの出カトランジェント応答



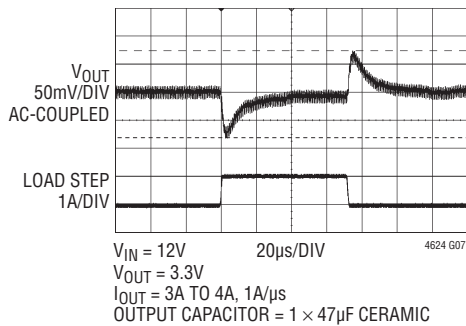
1.5Vの出カトランジェント応答



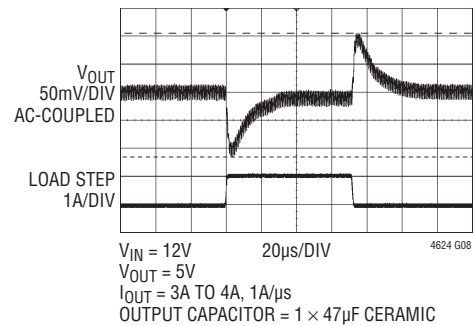
2.5Vの出カトランジェント応答



3.3Vの出カトランジェント応答

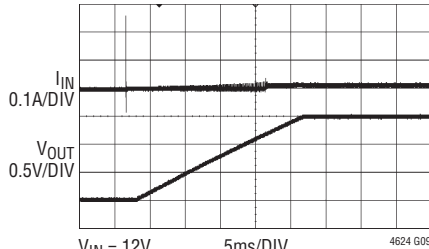


5Vの出カトランジェント応答



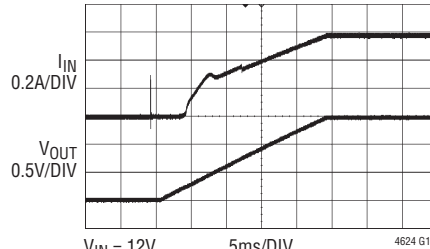
標準的性能特性

無負荷での起動



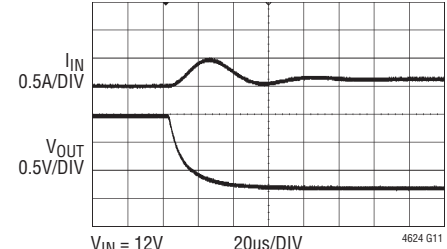
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 150 μ F SANYO ELECTROLYTIC CAPACITOR (OPTIONAL) + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR
 SOFT-START CAPACITOR = 0.1 μ F

4A 負荷での起動



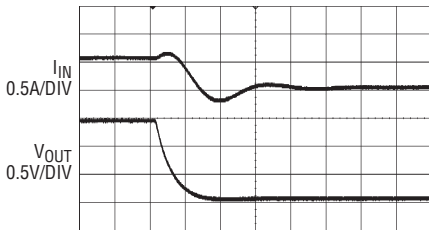
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 150 μ F SANYO ELECTROLYTIC CAPACITOR (OPTIONAL) + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR
 SOFT-START CAPACITOR = 0.1 μ F

無負荷での短絡

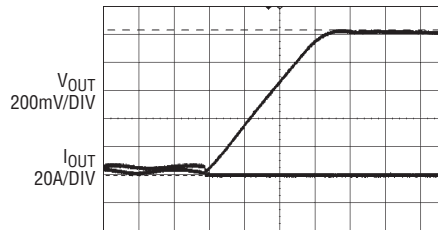


$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 150 μ F SANYO ELECTROLYTIC CAPACITOR (OPTIONAL) + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR

4A 負荷時の短絡

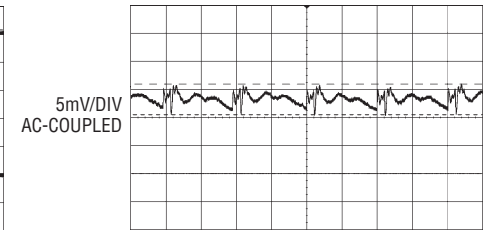


$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 150 μ F SANYO ELECTROLYTIC CAPACITOR (OPTIONAL) + 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 47 μ F CERAMIC CAPACITOR

短絡状態から
無負荷状態への回復

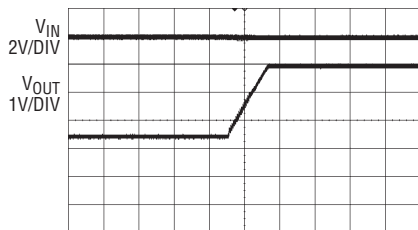
$V_{IN} = 12V$
 $V_{OUT} = 1V$
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR (OPTIONAL) + 2 \times 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 2 \times 47 μ F CERAMIC CAPACITOR
 SOFT-START CAPACITOR = 0.1 μ F

出力リップル

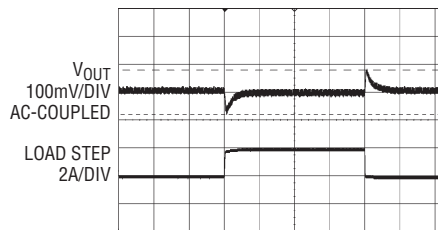


$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR (OPTIONAL) + 2 \times 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 2 \times 47 μ F CERAMIC CAPACITOR
 SOFT-START CAPACITOR = 0.1 μ F

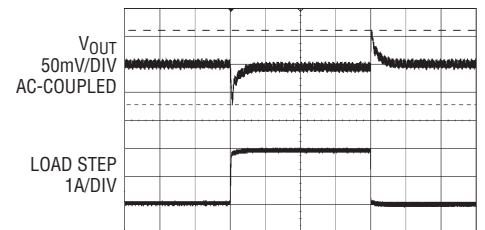
プリバイアス出力到達までの起動



$V_{IN} = 12V$
 $V_{OUT} = 5V$
 INPUT CAPACITOR = 22 μ F SANYO ELECTROLYTIC CAPACITOR (OPTIONAL) + 2 \times 22 μ F CERAMIC CAPACITOR
 OUTPUT CAPACITOR = 2 \times 47 μ F CERAMIC CAPACITOR
 SOFT-START CAPACITOR = 0.1 μ F

12V 入力/1.8V 出力、
50% 負荷でのトランジェント応答

$V_{IN} = 12V$
 $V_{OUT} = 1.8V$
 $I_{OUT} = 2A$ TO 4A, 1A/ μ s
 OUTPUT CAPACITOR = 1 \times 47 μ F CERAMIC

5V 入力/1.2V 出力、
50% 負荷でのトランジェント応答

$V_{IN} = 5V$
 $V_{OUT} = 1.2V$
 $I_{OUT} = 2A$ TO 4A, 1A/ μ s
 OUTPUT CAPACITOR = 1 \times 47 μ F CERAMIC

ピン機能



パッケージの行と列のラベルは μ Module 製品間で異なります。各パッケージのレイアウトを確認してください。

COMP (A1) : 電流制御しきい値およびエラーアンプの補償点。電流コンパレータの作動しきい値は、(通常 0.3V ~ 1.8V の) この電圧に直線的に比例します。並列動作を行うには COMP ピンを相互に接続します。このデバイスは内部補償されています。

TRACK/SS (A2) : 出力トラッキングおよびソフトスタートの入力ピン。このピンを使うと、出力電圧の立ち上がり時間を制御することができます。このピンの電圧が 0.6V より低くなると、内部リファレンス入力エラーアンプにバイパスされ、FB ピンの電圧が TRACK/SS ピンの電圧に一致するようサーボ制御されます。0.6V より高くなるとトラッキング機能が停止し、内部リファレンスによってエラーアンプの制御が再開されます。このピンには INTV_{CC} から 2.5 μ A のプルアップ電流が流れるので、このピンにコンデンサを接続すると、ソフトスタート機能を実現できます。

RUN (A3) : スwitching・モード・レギュレータの動作制御入力。RUN ピンを 1.25V より高い電圧に接続すると、デバイスの動作がイネーブルされます。RUN ピンを 1.1V より低い電圧にすると、デバイスはシャットダウンします。このピンはフロート状態のままにしないでください。

FREQ (A4) : 周波数は内部で 1MHz に設定されます。外付け抵抗をこのピンと SGND ピンの間に接続して周波数を高くするか、またはこのピンと INTV_{CC} の間に接続して周波数を低くすることができます。周波数の調整については「アプリケーション情報」のセクションを参照してください。

NC (A5, B2, B5) : 接続されていないピン。これらのピンは内部で接続されていません。これらのピンはフロート状態にするかグラウンドに接続します。

FB (B1) : エラーアンプの負入力。このピンは内部で 60.4k の高精度抵抗を介して V_{OUT} に接続されています。FB ピンと SGND ピンの間に抵抗を追加して、異なる出力電圧を設定することができます。並列動作を行うには FB ピンを相互に接続します。詳細については、「アプリケーション情報」のセクションを参照してください。

GND (B3, C3, D3 ~ D4, E3) : 入力帰路と出力帰路の両方の電源グラウンド・ピン。

SGND (B4) : 信号グラウンドの接続ピン。最小の距離で GND ピンに接続します。必要に応じて、FREQ ピンの抵抗、COMP ピンの部品、MODE ピン、TRACK/SS ピンの部品、FB ピンの抵抗をこのピンに接続してください。

V_{OUT} (C1, D1 ~ D2, E1 ~ E2) : 電源の出力ピン。これらのピンと GND ピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンと GND ピンの間に直接配置することを推奨します。

PGOOD (C2) : オープンドレイン・ロジックを備えた出力パワーグッド・ピン。FB ピンの電圧が内部 0.6V リファレンスの $\pm 10\%$ 以内に入らない場合、PGOOD はグラウンド電位になります。

MODE (C4) : 動作モード選択ピン。すべての出力負荷で連続同期動作を強制するには、このピンを INTV_{CC} に接続します。SGND に接続すると、軽負荷で不連続モード動作がイネーブルされます。このピンはフロート状態のままにしないでください。

SV_{IN} (C5) : 信号用 V_{IN} ピン。内蔵 3.3V レギュレータへのフィルタを通した入力電圧。ほとんどのアプリケーションではこのピンを V_{IN} ピンに接続します。SV_{IN} ピンは 4V 以上の外部電源に接続できますが、外部電源は V_{OUT} より電圧が高いことも必要です。

V_{IN} (D5, E5) : 電源入力ピン。これらのピンと GND ピンの間に入力電圧を印加します。入力デカップリング・コンデンサは V_{IN} ピンと GND ピンの間に直接配置することを推奨します。

INTV_{CC} (E4) : 内蔵 3.3V レギュレータの出力。内部パワー・ドライバおよび制御回路はこの電圧から電力を供給されます。このピンは低 ESR の 1 μ F セラミック・コンデンサにより、内部で GND にデカップリングされています。

ブロック図

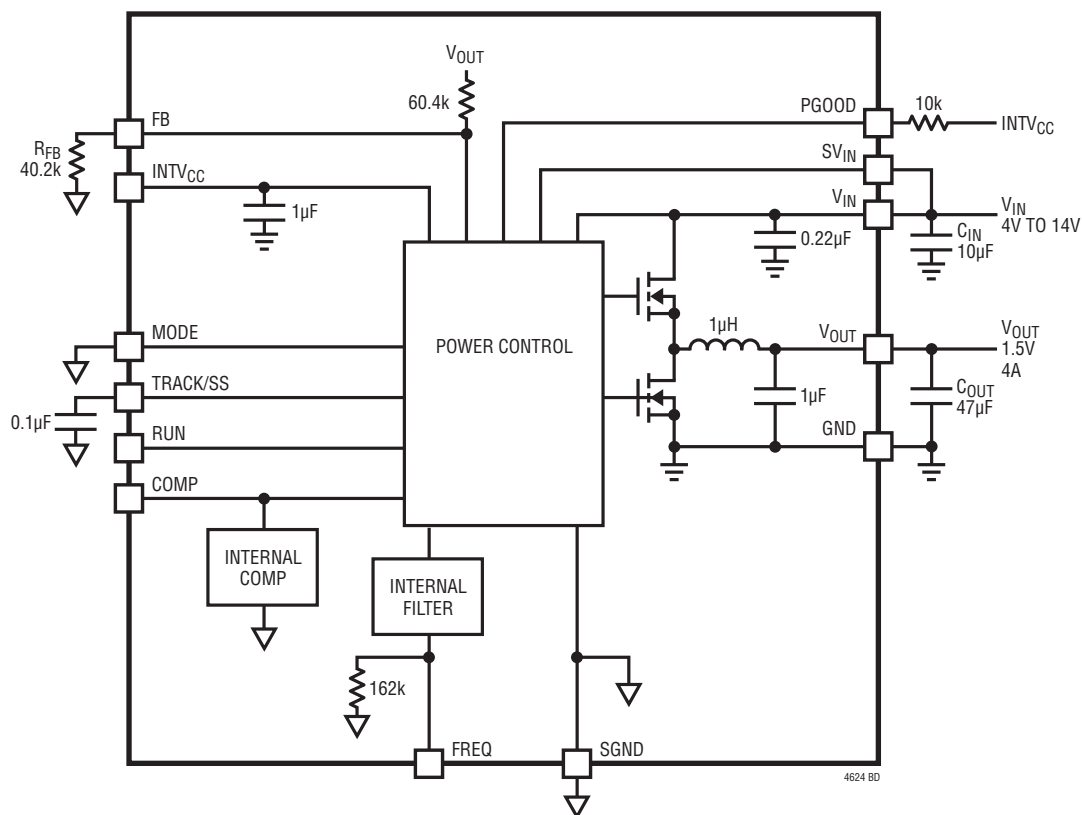


図1. LTM4624の簡略ブロック図

デカップリングの要件

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C_{IN}	External Input Capacitor Requirement ($V_{IN} = 4V$ to $14V$, $V_{OUT} = 1.5V$)	$I_{OUT} = 4A$	4.7	10		μF
C_{OUT}	External Output Capacitor Requirement ($V_{IN} = 4V$ to $14V$, $V_{OUT} = 1.5V$)	$I_{OUT} = 4A$	22	47		μF

動作

LTM4624は独立型の非絶縁スイッチ・モードDC/DC電源です。入力と出力にいくつかの外付けコンデンサを使用するだけで、最大4A（ピーク値は5A）のDC出力電流を供給することができます。このモジュールは、1本の外付け抵抗により、4V～14Vの入力電圧範囲にわたって0.6V～5.5Vの範囲で調整可能な高精度の安定化出力電圧を実現します。外付けのバイアス電源を使用すると、このモジュールは最小2.375Vの入力電圧で動作します。標準的応用回路を図20に示します。

LTM4624は、オン時間固定の谷電流モード・レギュレータ、パワーMOSFET、インダクタ、その他のディスクリート・サポート部品を内蔵しています。デフォルトのスイッチング周波数は1MHzです。ノイズの影響を受けやすいアプリケーションでは、スイッチング周波数を外付け抵抗で調整できます。「アプリケーション情報」のセクションを参照してください。

電流モード制御と内部帰還ループ補償により、LTM4624モジュールは、広範囲の出力コンデンサを使って（すべてセラミック出力コンデンサを使用する場合でも）十分に余裕のある安定性と良好な過渡性能を達成します。

電流モード制御により、各サイクルごとに高速電流制限が行われます。フォールドバック電流制限は V_{FB} の電圧降下によって示される過電流状態で動作し、インダクタの谷電流が元の値の約40%まで減少します。内蔵されている出力過電圧コンパレータと出力低電圧コンパレータは、出力帰還電圧がレギュレーション点の上下 $\pm 10\%$ の範囲から外れると、オープン・ドレインのPGOOD出力を“L”に引き下げます。OV状態とUV状態の間は連続動作が強制されます。ただし、TRACKピンの電圧が0.6Vまで上昇している起動時は除きます。

RUNピンの電圧を1.1Vより低い値まで下げると、コントローラは強制的にシャットダウン状態になり、上下両側のパワーMOSFETおよびほとんどの内部制御回路はオフします。軽負荷電流では、MODEピンの電圧をSGNDまで下げることにより、不連続モード(DCM)動作をイネーブルして、連続モード(CCM)に比べて高い効率を達成することができます。TRACK/SSピンは電源トラッキングとソフトスタートの設定に使用されます。「アプリケーション情報」のセクションを参照してください。

アプリケーション情報

LTM4624の標準的なアプリケーション回路を図20に示します。外部部品の選択は主に、入力電圧、出力電圧、および最大負荷電流で決まります。個々のアプリケーションに対する外付けコンデンサの具体的な要件については、表6を参照してください。

V_{IN}からV_{OUT}への降圧比

レギュレータには最小オフ時間と最小オン時間の制限があるので、所定の入力電圧で実現可能なV_{IN}とV_{OUT}との最大降圧比には制約があります。最小オフ時間の制限によって最大デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MAX} = 1 - (t_{OFF(MIN)} \cdot f_{SW})$$

ここで、t_{OFF(MIN)}は最小オフ時間でLTM4624では標準で70nsであり、f_{SW}(Hz)はスイッチング周波数です。反対に、最小オン時間の制限によってコンバータの最小デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MIN} = t_{ON(MIN)} \cdot f_{SW}$$

ここで、t_{ON(MIN)}は最小オン時間であり、LTM4624では標準で40nsです。最小デューティ・サイクルを超える稀なケースでは、出力電圧はレギュレーション状態に留まりますが、スイッチング周波数は設定値より減少します。さらに熱的デレーティングが適用される可能性があることに注意してください。このデータシートの「熱に関する検討事項と出力電流のデレーティング」のセクションを参照してください。

出力電圧の設定

PWMコントローラには0.6Vの内部リファレンス電圧があります。「ブロック図」に示すように、60.4kの内部帰還抵抗によって、V_{OUT}ピンとFBピンは相互に接続されています。FBピンとSGNDの間に抵抗R_{FB}を追加すると、出力電圧は次のように設定されます。

$$R_{FB} = \frac{0.6V}{V_{OUT} - 0.6V} \cdot 60.4k$$

表1. 各種出力電圧に対するR_{FB}抵抗の表

V _{OUT} (V)	0.6	1.0	1.2	1.5	1.8	2.5	3.3	5.0
R _{FB} (kΩ)	開放	90.9	60.4	40.2	30.1	19.1	13.3	8.25

入力デカップリング・コンデンサ

LTM4624モジュールはACインピーダンスの低いDC電圧源に接続してください。レギュレータでは、RMSリップル電流のデカップリングのため、10μFの入力セラミック・コンデンサが必要です。このバルク入力容量は、長い誘導性のリードやトレースまたは電源の容量不足によって入力電源のインピーダンスが損なわれる場合にだけ必要です。バルク・コンデンサは、アルミ電解コンデンサまたはポリマー・コンデンサでもかまいません。

インダクタのリップル電流を考慮しなければ、入力コンデンサのRMS電流は次のように概算することができます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

ここで、η%は電源モジュールの推定効率です。

出力デカップリング・コンデンサ

LTM4624は高い周波数と広い帯域幅に合わせて設計が最適化されているので、低ESRの出力セラミック・コンデンサを1つ取り付けるだけで、低い出力リップル電圧と非常に良好なトランジェント応答を実現できます。出力リップルや動的トランジェント・スパイクをさらに低減するために、システム設計者による出力フィルタの追加が必要になる場合があります。1Aおよび2Aの負荷ステップ・トランジェント時の電圧低下やオーバーシュートを最小限に抑えるための、さまざまな出力電圧と出力コンデンサの一覧を表6に示します。リニアテクノロジーのLTpowerCAD™ 設計ツールをオンラインでダウンロードして出力リップル、安定性、トランジェント応答を解析し、さらに最適化を進めることができます。

アプリケーション情報

不連続電流モード (DCM)

中間の電流で低出力リップルと高効率が必要されるアプリケーションでは、MODEピンをSGNDに接続して不連続電流モード(DCM)を使用する必要があります。軽い負荷では、内部電流コンパレータが数サイクルにわたって作動したままになり、上側MOSFETを数サイクルにわたって強制的にオフのままにする(つまり、サイクルをスキップする)ことがあります。このモードでは、インダクタ電流は反転しません。

強制連続電流モード (CCM)

低電流での効率より周波数固定の動作が重要で、さらに出力リップルを最小限に抑える必要があるアプリケーションでは、強制連続動作を使用する必要があります。強制連続動作をイネーブルするには、MODEピンをINTV_{CC}に接続します。このモードでは、低出力負荷時にインダクタ電流を反転可能であり、COMPピンの電圧が電流コンパレータのしきい値を常に制御し、上側のMOSFETは発振器のパルスごとに必ずオンします。起動時には、LTM4624の出力電圧が安定化されるまで、強制連続モードがディスエーブルされ、インダクタ電流の反転が防止されます。

動作周波数

LTM4624の動作周波数は、小型パッケージ・サイズと最小出力リップル電圧を達成し、なおかつ高い効率を維持するように最適化されています。デフォルトの動作周波数は内部で1MHzに設定されています。ほとんどのアプリケーションで、追加の周波数調節は不要です。

1MHz以外の動作周波数がアプリケーションによって要求される場合は、図21に示すように、FREQピンとSGNDの間に抵抗R_{FSET}を追加して動作周波数を高くすることができます。動作周波数は次式で計算することができます。

$$f(\text{Hz}) = \frac{1.6e11}{162k \parallel R_{FSET}(\Omega)}$$

FREQピンとINTV_{CC}の間に抵抗を追加すれば、次式で計算されるように動作周波数を低くすることもできます。

$$f(\text{Hz}) = 1\text{MHz} - \frac{2.8e11}{R_{FSET}(\Omega)}$$

設定可能な動作周波数範囲は800kHz～4MHzです。

ソフトスタートおよび出力電圧トラッキング

TRACK/SSピンによって、レギュレータをソフトスタートさせることも、別の電源をトラッキングさせることもできます。TRACK/SSピンに接続されたコンデンサにより、出力電圧の上昇率が設定されます。内部の2.5μA電流源が外付けのソフトスタート・コンデンサを充電し、その電圧はINTV_{CC}ピンの電圧に近づきます。TRACK/SSピンの電圧が0.6Vより低くなると、出力電圧の制御は0.6Vの内部リファレンス電圧に引き継がれます。ソフトスタートの合計時間は次のように計算できます。

$$t_{SS} = 0.6 \cdot \frac{C_{SS}}{2.5\mu\text{A}}$$

ここで、C_{SS}はTRACK/SSピンに接続されている容量です。電流フォールドバックと強制連続モードは、ソフトスタートの間ディスエーブルされます。

アプリケーション情報

出力電圧のトラッキングはTRACK/SSピンを使用して外部から設定することもできます。出力を別のレギュレータによってトラッキングアップおよびトラッキングダウンさせることができます。スレーブ・レギュレータの出力スルーレートのマスタのスルーレートに比例する比例トラッキングの波形および回路図の例を図2および図3に示します。

スレーブ・レギュレータのTRACK/SSピンは抵抗分割器 $R_{TR(TOP)}/R_{TR(BOT)}$ を介してマスタの出力に接続されており、その電圧は、TRACK/SSピンの電圧が0.6Vより低いとき、スレーブの出力電圧を安定化するために使用されるので、スレーブの出力電圧を安定化するために使用されるので、スレーブの出力電圧を安定化するために使用されるので、

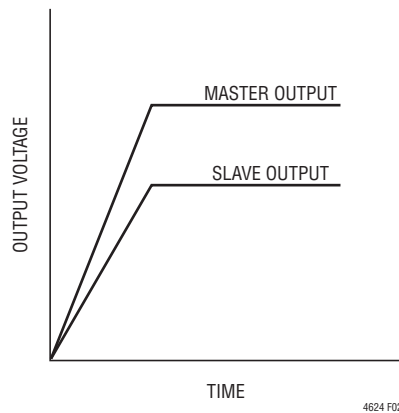


図2. 出力比例トラッキングの波形

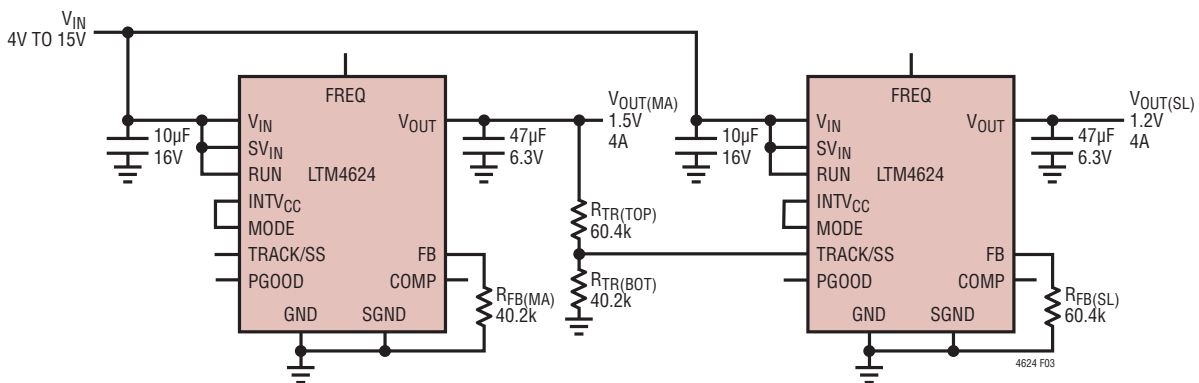


図3. 出力電圧比例トラッキングの回路例

アプリケーション情報

スレーブの出力電圧とマスタの出力電圧は起動時に次の式を満たす必要があります。

$$V_{OUT(SL)} \cdot \frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} =$$

$$V_{OUT(MA)} \cdot \frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

図3に示すように、 $R_{FB(SL)}$ は帰還抵抗であり、 $R_{TR(TOP)}/R_{TR(BOT)}$ はスレーブ・レギュレータのTRACK/SSピンに接続されている抵抗分割器です。

前述の式に従うと、マスタの出力スルーレート(MR)とスレーブの出力スルーレート(SR)の比は次式により求められます。

$$\frac{MR}{SR} = \frac{\frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k}}{\frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

たとえば、図5に示すように $V_{OUT(MA)} = 1.5V$ 、 $MR = 1.5V/1ms$ および $V_{OUT(SL)} = 1.2V$ 、 $SR = 1.2V/1ms$ とします。前述の式から、 $R_{TR(TOP)} = 60.4k$ および $R_{TR(BOT)} = 40.2k$ が比例トラッキングに適した組み合わせであると解くことができます。

抵抗分割器を使用してスレーブ・レギュレータでのトラッキングを実現している場合、TRACK/SSピンは $2.5\mu A$ の電流源をオンします。このため、TRACK/SSピンの入力にはオフセットが生じます。上式で計算した抵抗値より値が小さく比が等しい抵抗を使うことができます。たとえば、 $60.4k$ を使っている場合は、 $6.04k$ を使ってTRACK/SSピンのオフセットを無視できる値まで低減できます。

図4の波形に示すように、同時出力トラッキングは、マスタの出力スルーレート(MR)がスレーブの出力スルーレート(SR)と同じである特殊な比例出力トラッキングとして認識することができます。

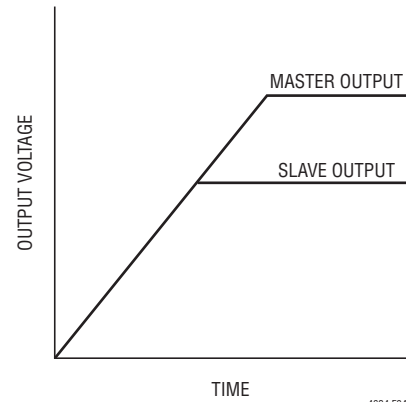


図4. 出力同時トラッキングの波形

式から容易に分かるように、同時トラッキングでは、スレーブ・レギュレータのTRACK/SSピンの抵抗分割器が帰還抵抗分割器と常に同じです。

$$\frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} = \frac{R_{TR(BOT)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

たとえば、 $R_{TR(TOP)} = 60.4k$ および $R_{TR(BOT)} = 60.4k$ は、 $V_{OUT(MA)} = 1.5V$ および $V_{OUT(SL)} = 1.2V$ のアプリケーションの同時トラッキングに適した組み合わせです。

パワーグッド

PGOODピンはオープン・ドレインのピンで、有効な出力電圧レギュレーションをモニターするのに使うことができます。このピンは、出力電圧がレギュレーション点を中心とした $\pm 10\%$ の範囲を超えると“L”になります。トランジェント時または V_{OUT} の動的変化時にPGOODの不要なグリッチを防ぐため、LTM4624のPGOODの立ち下がりがエッジにはスイッチング・サイクル約52回分のブランキング遅延が含まれています。

安定性補償

LTM4624の内部補償ループは、低ESRのセラミック出力コンデンサを取り付けて使用するよう設計され、最適化されています。ほとんどのアプリケーションの要件に対して表5が与えられています。出力リップルや動的なトランジェント・スパイクを低減するために大容量の出力コンデンサが必要な場合は、 $10pF \sim 15pF$ のフィードフォワード・コンデンサ(C_{FF})を V_{OUT} ピンとFBピンの間に追加することが必要です。制御ループの最適化にLTpowerCAD設計ツールを利用できます。

アプリケーション情報

RUN イネーブル

RUNピンの電圧をグランド電位まで下げると、LTM4624は強制的にシャットダウン状態になり、上下両側のパワーMOSFETおよびほとんどの内部制御回路はオフします。RUNピンの電圧を0.7Vより高くすると、内部リファレンスだけはオンしますが、パワーMOSFETは依然オフに保たれます。RUNピンの電圧をさらに1.25Vより高くすると、デバイス全体がオンします。

出力がプリバイアスされた状態での起動

出力コンデンサが充電された状態で電源を起動する必要がある場合があります。LTM4624は、出力がプリバイアスされた状態で、出力を放電することなく安全に起動することができます。

これを達成するため、LTM4624は、TRACK/SSピンの電圧が0.6Vのリファレンス電圧に達するまで不連続モード(DCM)動作を強制します。これにより、プリバイアス出力での起動時にBGがオンするのを防ぎます。もしオンすると出力が放電してしまうでしょう。

INTV_{CC}電圧(3.3V)またはFB抵抗で設定される電圧のどちらか低い方の電圧より高い出力電圧でLTM4624をプリバイアスしないでください。

過熱保護

内部過熱保護機能がモジュールの接合部温度をモニタします。接合部温度が約160°Cに達すると両方のパワースイッチをオフし、約15°C温度が下がるまでオフのまま保ちます。

低入力電圧アプリケーション

LTM4624モジュールには独立したSV_{IN}ピンがあるので、2.375Vまでの低入力電圧アプリケーションに最適です。SV_{IN}ピンは制御回路全体の単一の入力であるのに対して、V_{IN}ピンは上側MOSFETのドレインに直接接続されている電源入力です。V_{IN}が4Vより高い大半のアプリケーションでは、SV_{IN}ピンを短いトレースでV_{IN}ピンに直接接続します。SV_{IN}ピンとV_{IN}ピンの間に抵抗(1Ω~10Ω)を接続し、SV_{IN}ピンとグランドの間に0.1μFのバイパス・コンデンサを接続してオプションのフィルタを構成すれば、ノイズ耐性を高めることができます。優れたPCBレイアウト手法に従っていれば、ほとん

どの場合、このフィルタは不要です(図19参照)。低入力電圧(2.375V~4V)アプリケーションでは、あるいは内部バイアスLDOでの電力損失を低減するには、4Vより高い外部電圧にSV_{IN}ピンを接続し、0.1μFのバイパス・コンデンサを近くに取り付けます。低入力電圧アプリケーションの例を図21に示します。SV_{IN}ピンの電圧はV_{OUT}ピンの電圧より低い電圧にならないことに注意してください。

熱に関する検討事項と出力電流のディレーティング

データシートの「ピン配置」のセクションに記載されている熱抵抗はJESD51-12で定義されているパラメータと整合しており、有限要素解析(FEA)ソフトウェア・モデリング・ツールを併用することを想定しています。このツールは、熱モデリング、シミュレーションの他に、ハードウェア・テスト基板に実装したμModuleパッケージで実行したハードウェア評価との関連の結果を活用します。これらの熱係数を示す目的は、JESD51-12 (Guidelines for Reporting and Using Electronic Package Thermal Information)に記載されています。

多くの設計者は、さまざまな電気的および環境的動作条件で動作する実際のアプリケーションにおけるμModuleレギュレータの熱性能を予測するのに、実験室の装置およびデモボードのようなテスト手段の使用を選択して、FEAの作業を補強できます。FEAソフトウェアを使用しない場合、「ピン配置」セクションに記載された熱抵抗は、それだけでは熱性能の目安を示すことになりません。むしろ、このデータシートに示されたディレーティング曲線を使った方が、アプリケーションへの適用方法に沿った見通しと参考情報が得られ、熱性能をユーザー独自のアプリケーションと対応付けるようにディレーティング曲線を適合させることができます。

「ピン配置」セクションには、JESD 51-12に明示的に定義されている4つの熱係数を示しています。これらの係数について以下に示します。

1. θ_{JA} (接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、95mm×76mmの4層PCBに実装された部品によって決まります。

アプリケーション情報

2. $\theta_{JCbottom}$ (接合部から製品のケースの底面までの熱抵抗) は、パッケージの底面を通して流れ出す部品の全電力損失によって決まります。標準的な μ Module レギュレータでは、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
3. θ_{JCTop} (接合部から製品のケースの上面までの熱抵抗) は、部品のほぼ全電力損失がパッケージの上面を通して流れ出す状態で決定されます。標準的な μ Module レギュレータの電氣的接続はパッケージの底面なので、接合部からデバイスの上面に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
4. θ_{JB} (接合部からプリント回路基板までの熱抵抗) は、熱の大部分が μ Module の底面を通して基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底面から半田接合部を通り、基板の一部までの熱抵抗の和です。基板温度は、パッケージから規定された距離をおいて測定されます。

前述の熱抵抗を図式化したものが図5です。青色の部分は μ Module レギュレータ内部の熱抵抗、緑色の部分は μ Module パッケージの外部に存在する熱抵抗です。

実際には、JESD51-12 または「ピン配置」のセクションで定義されている4種類の熱抵抗パラメータは、個別でもいくつかの組み合わせでも、 μ Module レギュレータの通常の動作条件を再現することも表現することもないので注意してください。たとえば、標準規格では θ_{JCTop} および $\theta_{JCbottom}$ を個別に定義していますが、通常の基板実装アプリケーションでは、デバイスの全電力損失(熱)の100%がパッケージの上面だけまたは底面だけを通して熱的に伝達されることは決してありません。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

LTM4624 の内部では、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、部品やダイのさまざまな接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確には線形になっていないことに注意してください。この複雑さを(モデリングの簡単さを犠牲にすることなく、しかも実用的な現実性を無視せずに)調和させるため、制御された環境室でのラボ・テストとともにFEAソフトウェア・モデリン

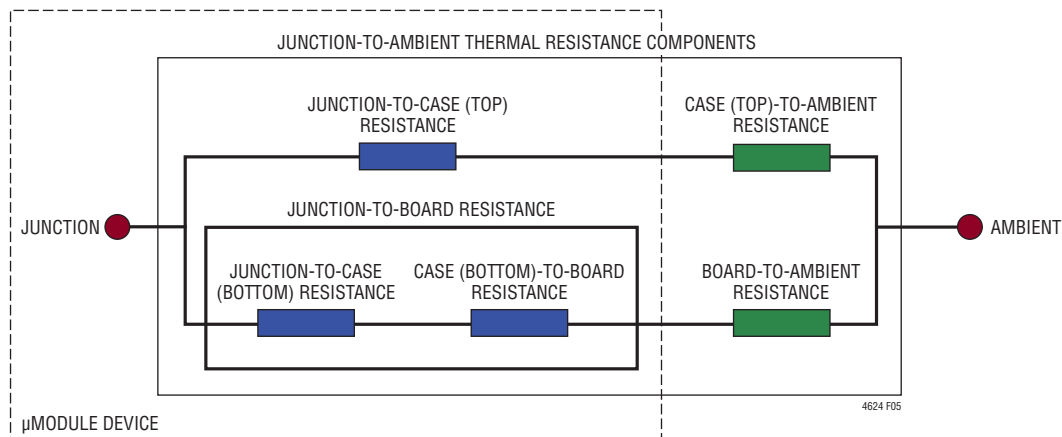


図5. JESD 51-12熱係数の図解

アプリケーション情報

グを使うアプローチが取られ、このデータシートで与えられている熱抵抗値の定義と相関が得られました。(1)最初に、FEAソフトウェアを使用し、正しい材料係数に加えて正確な電力損失源の定義を使用することにより、LTM4624と指定のPCBの機械的形狀モデルを高精度で構築します。(2)このモデルにより、JESD 51-12に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、さまざまな界面での電力損失熱流と温度測定値を予測します。その値からJEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合のLTM4624の熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内でさまざまな動作条件によるシミュレーションを行った上で、徹底した実験室評価を実施してシミュレーションで得た状態を再現します。具体的には、制御環境室内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。このプロセスと必要な作業の結果、このデータシートに示されているディレーティング曲線が得られました。これらの実験室評価を実施し、LTM4624モデルとの相関をとってから θ_{JB} と θ_{BA} を合計すると、 θ_{JA} の値とほぼ等しい値が得られます。なぜなら、空気流がない状態やヒートシンクが上面に取り付けられていない状態では、電力損失のほぼ100%が接合部から基板を通して周囲に流れるからです。

図6～図9の1.0V、1.5V、3.3V、5Vの電力損失曲線を図10～図16の負荷電流ディレーティング曲線と組み合わせて使用することにより、さまざまな空気流条件でのLTM4624の概略の θ_{JA} 熱抵抗を計算することができます。電力損失曲線は室温で測定されますが、周囲温度に応じた倍数因子によって増加します。この近似倍率は、接合部温度が120°Cの場合1.4です。接合部温度が120°C(5°Cは最大接合部温度125°Cからのガードバンド)より低い限り、周囲温度が高くなっても最大負荷電流を達成できます。接合部温度が120°Cになる点まで周囲温度が高くなると、負荷電流が減少して接合部温度

を120°Cに維持する一方で、周囲温度は最大120°Cまで上昇します。ディレーティング曲線は、4Aを始点とする出力電流と30°Cを始点とする周囲温度の関数としてプロットされます。出力電圧は1.0V、1.5V、3.3Vおよび5Vです。これらの数値が選ばれたのは、低めおよび高めの出力電圧範囲を含むようにして、熱抵抗の相関をとるためです。熱モデルは、制御温度室での数回の温度測定と熱モデリング解析から得られます。空気流ありと空気流なしの条件で周囲温度を上げながら接合部温度をモニタします。周囲温度の変化による電力損失の増加はディレーティング曲線に加味されています。周囲温度の上昇に合わせて出力電流つまり電力が減少するので、接合部温度は最大で約120°Cに維持されます。出力電流が減少することにより、周囲温度が上昇するにつれて内部モジュールの損失は減少します。モニタされている接合部温度である120°Cから周囲動作温度を引くと、許容できるモジュールの温度上昇が規定されます。図11の例では、空気流もヒートシンクもなしで約95°Cのとき負荷電流は約3Aにディレーティングされ、12V入力での1.0V/3A出力の場合の電力損失は約1.15Wです。1.15Wの損失は、12V入力、1.0V/3A出力での電力損失曲線から得られる約0.82Wの室温での損失、および120°Cの接合部温度での1.4の倍率を使って計算されます。120°Cの接合部温度から95°Cの周囲温度を差し引き、その差の25°Cを1.15Wで割ると22°C/Wの熱抵抗 θ_{JA} が得られます。表2はこれと非常に近い22°C/Wの値を規定しています。表3、表4、および表5は、空気流とヒートシンクの有無を条件として、1.5V出力、3.3V出力、および5V出力の等価熱抵抗を示しています。表3、表4、および表5で得られるさまざまな条件での熱抵抗を、周囲温度の関数として算出した電力損失で乗算すると、周囲温度からの温度上昇値が得られ、したがって最大接合部温度が得られます。室温での電力損失を「標準的性能特性」セクションの効率曲線から求めて、前述の周囲温度の倍率で調整することができます。プリント回路基板は1.6mm厚の4層構造で、外側2層には2オンス銅箔、内側2層には1オンス銅箔を使用しています。PCBの寸法は95mm×76mmです。

アプリケーション情報

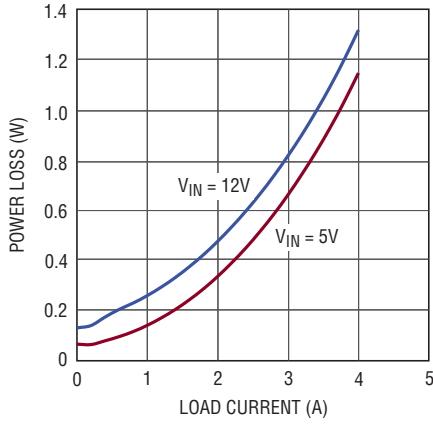


図6. 1.0V出力での電力損失

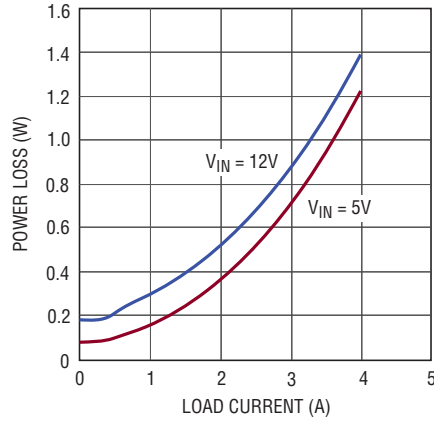


図7. 1.5V出力での電力損失

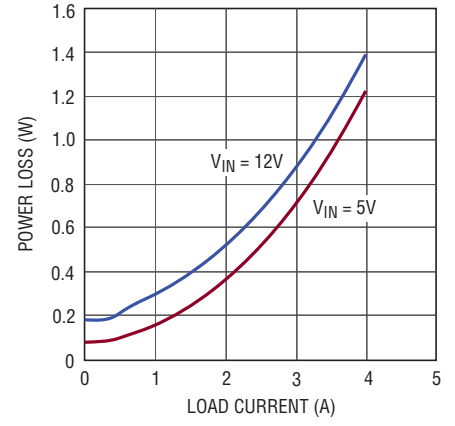


図8. 3.3V出力での電力損失

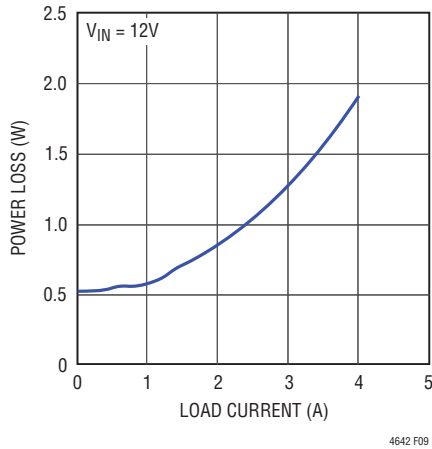


図9. 5V出力での電力損失

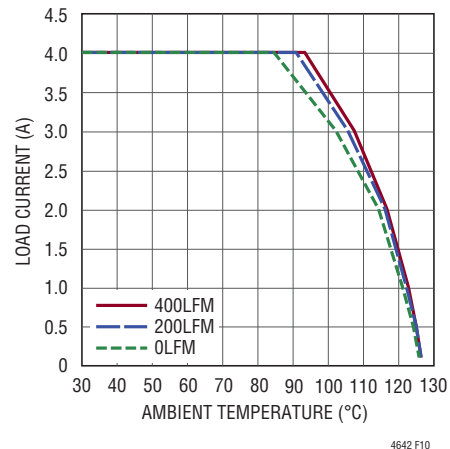


図10. 5V入力、1V出力の
ディレーティング曲線、ヒートシンクなし

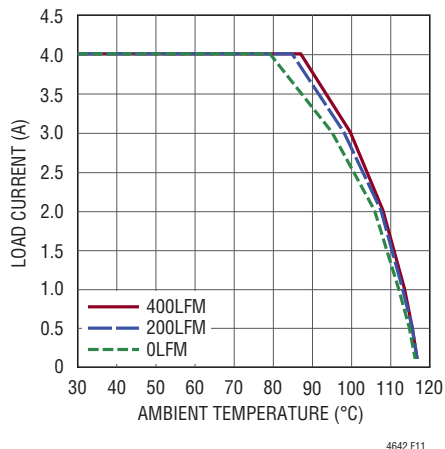


図11. 12V入力、1V出力の
ディレーティング曲線、ヒートシンクなし

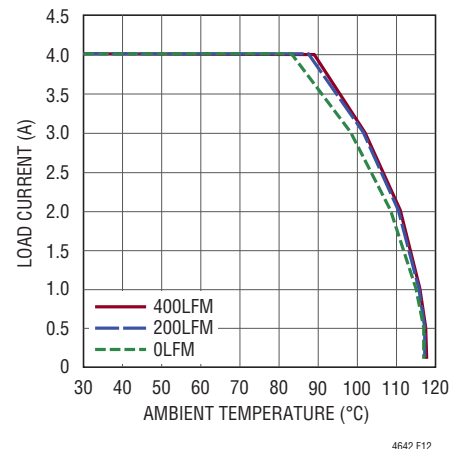
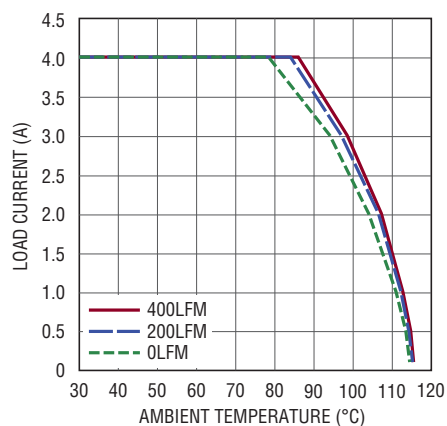


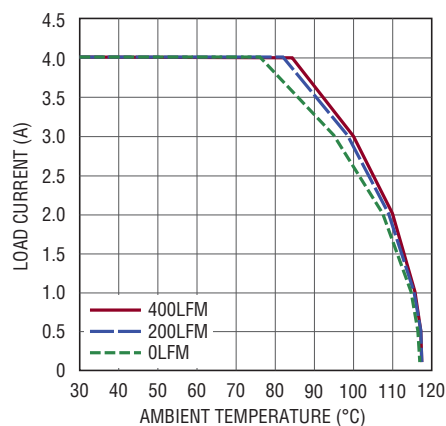
図12. 5V入力、1.5V出力の
ディレーティング曲線、ヒートシンクなし

アプリケーション情報



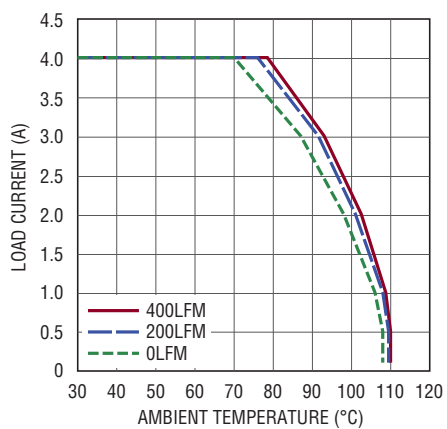
4642 F13

図13. 12V入力、1.5V出力の
ディレーティング曲線、ヒートシンクなし



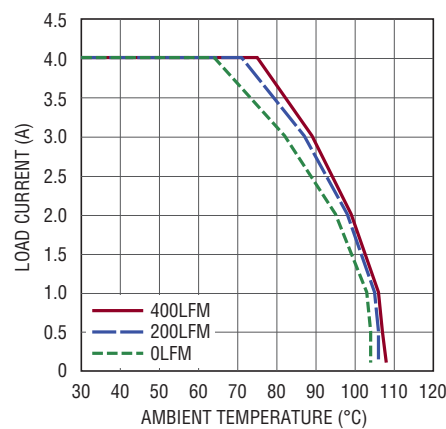
4642 F14

図14. 5V入力、3.3V出力の
ディレーティング曲線、ヒートシンクなし



4642 F15

図15. 12V入力、3.3V出力の
ディレーティング曲線、ヒートシンクなし



4642 F16

図16. 12V入力、5V出力の
ディレーティング曲線、ヒートシンクなし

表2. 1.0V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図10、図11	5, 12	図6	0	なし	22
図10、図11	5, 12	図6	200	なし	19
図10、図11	5, 12	図6	400	なし	18

表3. 1.5V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図12、図13	5, 12	図7	0	なし	22
図12、図13	5, 12	図7	200	なし	19
図12、図13	5, 12	図7	400	なし	18

表4. 3.3V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図14、図15	5, 12	図8	0	なし	22
図14、図15	5, 12	図8	200	なし	19
図14、図15	5, 12	図8	400	なし	18

表5. 5V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	空気流 (LFM)	ヒートシンク	θ _{JA} (°C/W)
図16	12	図9	0	なし	22
図16	12	図9	200	なし	19
図16	12	図9	400	なし	18

アプリケーション情報

表 6. 出力電圧応答と部品の一覧 (図 20 を参照)

C _{IN}	製品番号	値	C _{OUT1}	製品番号	値	C _{OUT2}	製品番号	値
村田製作所	GRM21BR61C106KE15L	10 μ F、16V、0805、X5R	村田製作所	GRM21BR60J476ME15	47 μ F、6.3V、0805、X5R	三洋	4TPE100MZB	4V 100 μ F
太陽誘電	EMK212BJ106KG-T	10 μ F、16V、0805、X5R	太陽誘電	JMK212BJ476MG-T	47 μ F、6.3V、0805、X5R			
村田製作所	GRM31CR61C226ME15L	22 μ F、16V、1206、X5R						
太陽誘電	EMK316BJ226ML-T	22 μ F、16V、1206、X5R						

V _{OUT} (V)	C _{IN} (セラミック) (μ F)	C _{IN} (バルク)	C _{OUT1} (セラミック) (μ F)	C _{OUT2} (バルク) (μ F)	C _{FF} (pF)	V _{IN} (V)	電圧低下量 (mV)	P-P変動量 (mV)	回復時間 (μ s)	負荷ステップ (A)	負荷ステップのスルーレート (A/ μ s)	R _{FB} (k Ω)
1	10		47			5、12	5	72	40	1	1	90.9
1	10			100	10	5、12	5	60	40	1	1	90.9
1	10		47			5、12	5	127	40	2	1	90.9
1	10			100	10	5、12	5	90	40	2	1	90.9
1.2	10		47			5、12	5	76	40	1	1	60.4
1.2	10			100	10	5、12	5	65	40	1	1	60.4
1.2	10		47			5、12	5	145	40	2	1	60.4
1.2	10			100	10	5、12	5	103	40	2	1	60.4
1.5	10		47			5、12	5	80	40	1	1	40.2
1.5	10			100	10	5、12	5	70	40	1	1	40.2
1.5	10		47			5、12	5	161	40	2	1	40.2
1.5	10			100	10	5、12	5	115	40	2	1	40.2
1.8	10		47			5、12	5	95	40	1	1	30.1
1.8	10			100	10	5、12	5	80	40	1	1	30.1
1.8	10		47			5、12	5	177	40	2	1	30.1
1.8	10			100	10	5、12	5	128	40	2	1	30.1
2.5	10		47			5、12	5	125	40	1	1	19.1
2.5	10			100	10	5、12	5	100	50	1	1	19.1
2.5	10		47			5、12	5	225	40	2	1	19.1
2.5	10			100	10	5、12	5	161	50	2	1	19.1
3.3	10		47			5、12	5	155	40	1	1	13.3
3.3	10			100	10	5、12	5	122	60	1	1	13.3
3.3	10		47			5、12	5	285	40	2	1	13.3
3.3	10			100	10	5、12	5	198	60	2	1	13.3
5	10		47			5、12	5	220	40	1	1	8.25
5	10		47			5、12	5	420	40	2	1	8.25

アプリケーション情報

安全性に関する検討事項

LTM4624 モジュールでは、 V_{IN} と V_{OUT} の間が電氣的に絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護してください。デバイスはサーマル・シャットダウンおよび過電流保護機能を備えています。

レイアウトのチェックリスト/例

LTM4624 は高度に集積化されているため、PCB 基板レイアウトが非常に簡単です。ただし、電氣的性能と熱的性能を最適化するには、さらにレイアウト上の配慮がいくつか必要です。

- V_{IN} 、GND および V_{OUT} を含む大電流経路では、PCB の銅箔面積を広くします。PCB の導通損失と熱ストレスを最小に抑えるのに役立ちます。

- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、PGND および V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小に抑えます。
- ユニットの下の専用の電源グランド層を配置します。
- ビアの導通損失を最小に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使います。
- 充填ビアまたはメッキビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続する部品には、SGND ピンに接続されるグランド銅箔領域を別途使用してください。SGND と GND をユニットの下で接続します。
- 信号ピンからは、モニタリング用にテスト・ポイントを引き出してください。

推奨レイアウトの良い例を図 19 に示します。

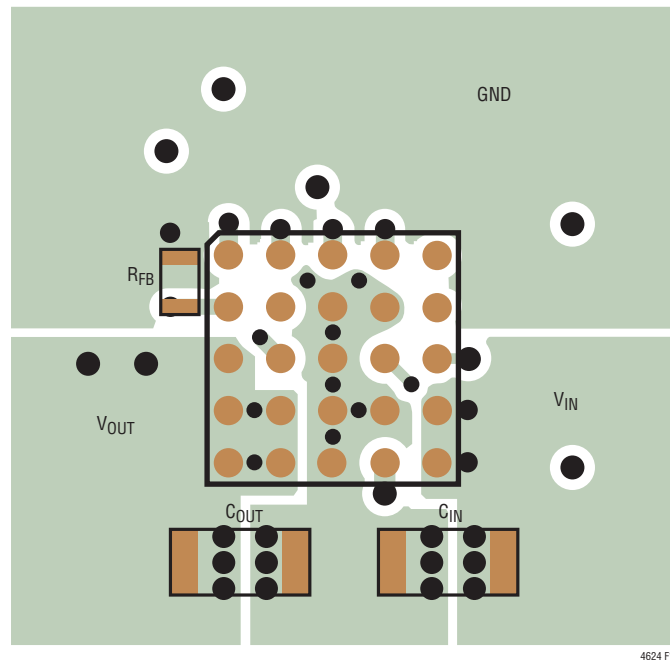


図 19. 推奨の PCB レイアウト

アプリケーション情報

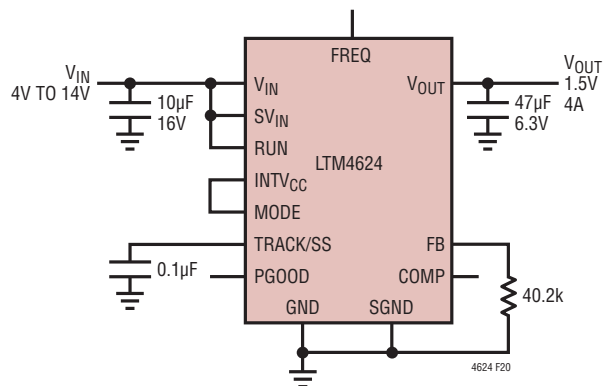


図 20. 4V～14V 入力、1.5V/4A 出力の設計

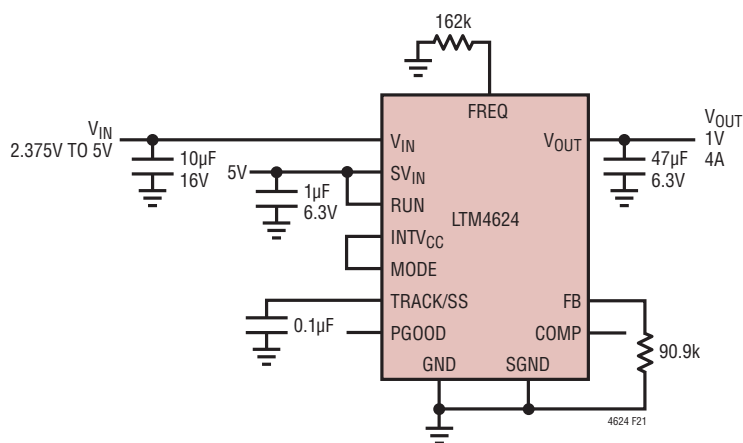


図 21. 2.375V～5V 入力、1V 出力 (動作周波数 2MHz) の設計

アプリケーション情報

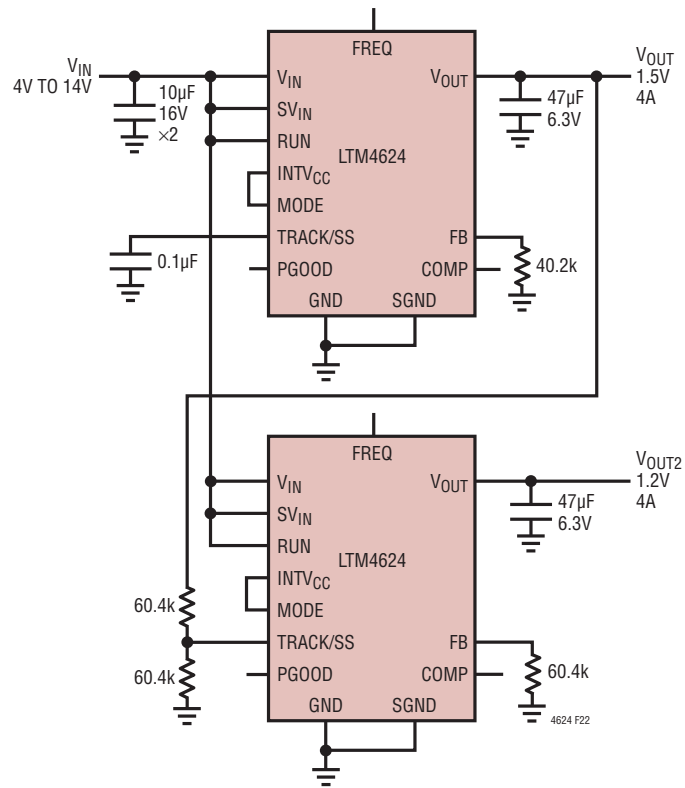


図 22. 4V 入力～14V 入力、1.2V および 1.5V 出力 (同時トラッキング)

パッケージ



パッケージの行と列のラベルはμModule 製品間で異なります。各パッケージのレイアウトを確認してください。

LTM4624の構成要素のBGAピン配列

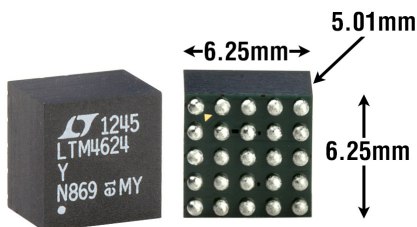
ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
A1	COMP	A2	TRACK/SS	A3	RUN	A4	FREQ	A5	NC
B1	FB	B2	NC	B3	GND	B4	SGND	B5	NC
C1	V _{OUT}	C2	PGOOD	C3	GND	C4	MODE	C5	S _{VIN}
D1	V _{OUT}	D2	V _{OUT}	D3	GND	D4	GND	D5	V _{IN}
E1	V _{OUT}	E2	V _{OUT}	E3	GND	E4	INTV _{CC}	E5	V _{IN}

改訂履歴

REV	日付	概要	ページ番号
A	8/13	FREQ ピンの記述を更新	6
		出力過電圧保護の記述を更新	8
B	2/14	SnPb BGA パッケージオプションを追加	1、2
		RUN しきい値を更新	2
C	7/14	ビデオクリックのハイパーリンクを追加	1
		「絶対最大定格」セクションを更新	2
		「出力がプリバイアスされた状態での起動」セクションを更新	13

LTM4624

パッケージの写真



デザイン・リソース

主題	説明
μModuleのデザイン/製造リソース	<p>デザイン:</p> <ul style="list-style-type: none"> • 選択ガイド • デモボードおよび Gerber ファイル • 無料シミュレーション・ツール <p>製造:</p> <ul style="list-style-type: none"> • クイック・スタート・ガイド • PCBのデザイン、組立、および製造ガイドライン • パッケージおよびボード・レベルの信頼性
μModuleレギュレータ製品の検索	<p>1. 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする</p> <p>2. Quick Power Searchパラメトリック・テーブルを使って検索を実行する</p> <div style="border: 1px solid gray; padding: 5px; margin: 5px 0;"> <p>Quick Power Search</p> <p>Input V_{in} (Min) <input type="text"/> V V_{in} (Max) <input type="text"/> V</p> <p>Output V_{out} <input type="text"/> V I_{out} <input type="text"/> A</p> <p style="text-align: center;"><input type="button" value="Search"/></p> </div>
TechClipビデオ	μModule製品の電気的特性と熱特性のベンチ・テストの方法を詳しく説明した短いビデオ
デジタル・パワー・システム管理	リアテクノロジーのデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、ユーザーの構成とフォルト・ログを保存するEEPROMを搭載しています。

関連製品

製品番号	説明	注釈
LTM4619	デュアル26V、4A降圧μModuleレギュレータ	$4.5V \leq V_{IN} \leq 26.5V$ 、 $0.8V \leq V_{OUT} \leq 5V$ 、PLL入力、 V_{OUT} のトラッキング、PGOOD、15mm×15mm×2.82mm LGA
LTM4618	26V、6A降圧μModuleレギュレータ	$4.5V \leq V_{IN} \leq 26.5V$ 、 $0.8V \leq V_{OUT} \leq 5V$ 、PLL入力、 V_{OUT} のトラッキング、9mm×15mm×4.32mm LGA
LTM4628	デュアル26V、8A降圧μModuleレギュレータ	$4.5V \leq V_{IN} \leq 26.5V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、リモート検出アンプ、内部温度検出出力、15mm×15mm×4.32mm LGA
LTM4614	デュアル5V、4A μModuleレギュレータ	$2.375V \leq V_{IN} \leq 5.5V$ 、 $0.8V \leq V_{OUT} \leq 5V$ 、15mm×15mm×2.82mm LGA
LTM4608A	トラッキング、マージニング、周波数同期機能を備えた5V、8A降圧μModuleレギュレータ	$2.7V \leq V_{IN} \leq 5.5V$ 、 $0.6V \leq V_{OUT} \leq 5V$ 、PLL入力、クロック出力、 V_{OUT} のトラッキングとマージニング、PGOOD、9mm×15mm×2.82mm LGA
LTM4616	トラッキング、マージニング、周波数同期機能を備えた5V、8Aデュアル降圧μModuleレギュレータ	$2.7V \leq V_{IN} \leq 5.5V$ 、 $0.6V \leq V_{OUT} \leq 5V$ 、PLL入力、クロック出力、 V_{OUT} のトラッキングとマージニング、PGOOD、15mm×15mm×2.82mm LGA
LTM8045	最大出力電流が700mAで反転またはSEPIC構成のμModule DC/DCコンバータ	$2.8V \leq V_{IN} \leq 18V$ 、 $\pm 2.5V \leq V_{OUT} \leq \pm 15V$ 、同期可能、反転構成時にデイレティンク不要および制御入力のロジックレベル・シフト不要、6.25mm×11.25mm×4.92mm BGA
LTC®2978	オクタール・デジタル電源マネージャ、EEPROM付き	I ² C/PMBusインタフェース、設定用EEPROM、フォルト・ロギング、TUE±0.25%の16ビットADC、3.3V～15V動作
LTC2974	クワッド・デジタル電源マネージャ、EEPROM付き	I ² C/PMBusインタフェース、設定用EEPROM、フォルト・ロギング、チャンネルごとの電圧、電流および温度測定

4624fc

26

リアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp/LTM4624

LT 0714 REV C • PRINTED IN JAPAN


LINEAR TECHNOLOGY
© LINEAR TECHNOLOGY CORPORATION 2013