

特長

- 完全な独立型電源
- 広い入力電圧範囲: 4.5V~26.5V ($V_{IN} \leq 5.5V$ ではEXTV_{CC}を使用可能)
- 180°位相のずれたデュアル出力(各出力の標準出力電流: 4A DC、ピーク出力電流: 5A)
- 出力電圧範囲が0.8V~5Vのデュアル出力
- 出力電圧トラッキング
- 全DC出力電圧誤差: 最大±1.5%
- 電流モード制御/高速トランジェント応答
- パワーグッド
- 位相同期可能な固定周波数 (250kHz~780kHz)
- 周波数同期回路搭載
- 並列接続による電流分担
- 選択可能なBurst Mode®動作
- 出力過電圧保護
- 15mm×15mm×2.82mmのLGAパッケージ

アプリケーション

- 通信機器およびネットワーク機器
- サーバ
- ストレージ・カード
- ATCAカード
- 産業用機器
- ポイントオブロード・レギュレーション

LT、LT、LTC、LTM、Linear Technology、Linearのロゴ、Burst ModeおよびμModuleはリニアテクノロジー社の登録商標です。LTpowerCADはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

概要

LTM®4619は、デュアル4Aまたはシングル8Aの完全な降圧DC/DC μModule®(マイクロモジュール)レギュレータです。スイッチング・コントローラ、パワーFET、インダクタ、およびすべての支持部品がパッケージに搭載されています。LTM4619は、4.5V~26.5Vの入力電圧範囲で動作し、電圧範囲が0.8V~5Vの2つの出力をサポートしており、各出力電圧は1本の外付け抵抗で設定されます。高効率設計により、出力ごとに4Aの連続電流(5Aのピーク電流)を供給します。

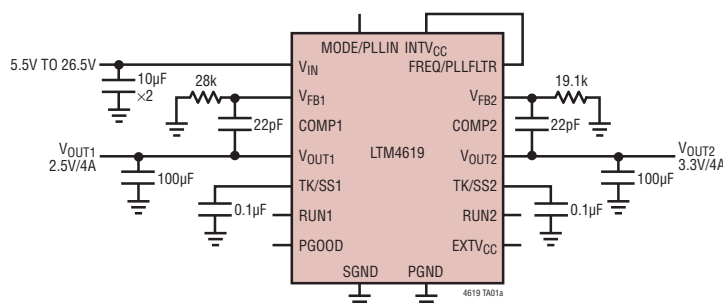
高いスイッチング周波数と電流モード・アーキテクチャにより、安定性を損なうことなく入力および負荷の変動に対するきわめて高速なトランジェント応答が可能です。2つの出力は位相を180°ずらすことにより、リップル・ノイズを最小限に抑え、入力/出力のコンデンサを減らします。このデバイスは、周波数同期と、出力電圧トラッキングによる電源レールのシーケンシングをサポートしています。軽負荷時の動作では、Burst Mode動作またはパルス・スキップ・モードを選択できます。

フォルト保護機能には、過電圧保護、過電流保護、フォールドバック電流制限による短絡保護があります。

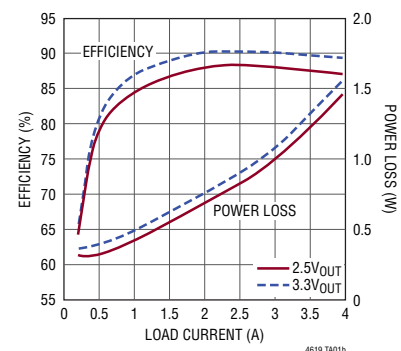
高さの低いパッケージ(2.82mm)なので、プリント回路基板裏面の未使用スペースを利用して、高密度のポイントオブロード・レギュレーションに使用できます。このパワー・モジュールは15mm×15mm×2.82mmのLGAパッケージで供給されます。LTM4619は無鉛仕上げでRoHSに準拠しています。

標準的応用例

デュアル4A 3.3V/2.5V DC/DC μModuleレギュレータ



12V入力時の効率および電力損失



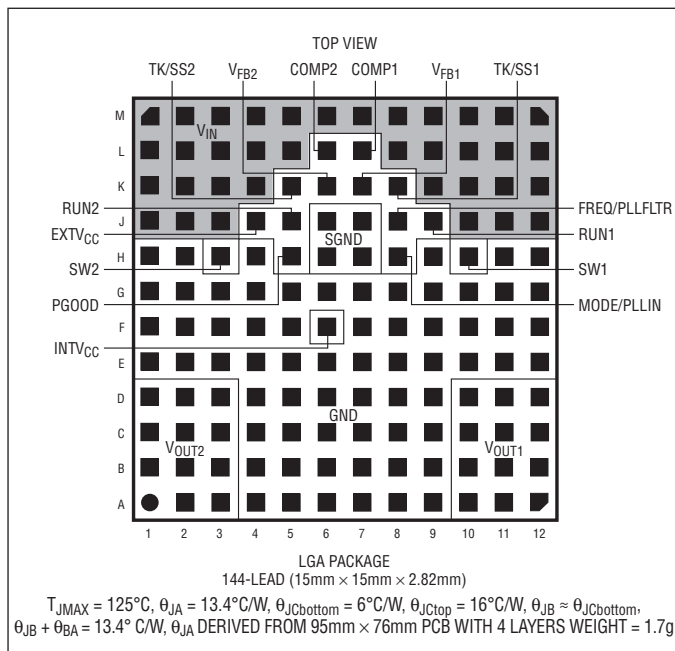
LTM4619

絶対最大定格

(Note 1)

V_{IN}	-0.3V~28V
INTV _{CC} 、PGOOD、RUN1、RUN2、EXTV _{CC}	-0.3V~6V
V_{FB1} 、 V_{FB2}	-0.3V~2.7V
COMP1、COMP2 (Note 4)	-0.3V~2.7V
MODE/PLLIN、TK/SS1、TK/SS2、 FREQ/PLLFLTR	-0.3V~INTV _{CC}
V_{OUT1} 、 V_{OUT2}	0.8V~5V
内部動作温度範囲 (Note 2)	-40°C~125°C
最大リフロー・ボディ温度	245°C
保存温度範囲.....	-55°C~125°C

ピン配置



発注情報

製品番号	パッド/ボール仕上げ	製品マーキング		パッケージ	MSL レーティング	温度範囲 (Note 2)
		デバイス	コード			
LTM4619EV#PBF	Au (RoHS)	LTM4619V	e4	LGA	3	-40°C to 125°C
LTM4619IV#PBF	Au (RoHS)	LTM4619V	e4	LGA	3	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。パッド/ボール仕上げのコードは、IPC/JEDEC J-STD-609による。

- 端子仕上げの製品マーキング：
www.linear-tech.co.jp/leadfree

- 推奨されるLGA/BGAのPCBアセンブリおよび製造方法：
www.linear-tech.co.jp/umodule/pcbassembly
- LGA/BGAパッケージおよびトレイ図面：
www.linear-tech.co.jp/packaging

電気的特性

●は全内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値。図19の標準的応用例の構成による。各チャネルで規定されている (Note 3)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{IN(DC)}$	Input DC Voltage	$V_{IN} \leq 5.5\text{V}$, Connect V_{IN} and INTV _{CC} Together	● 4.5		26.5	V
$V_{OUT1,2(RANGE)}$	Output Voltage Range	$V_{IN} = 5.5\text{V to } 26.5\text{V}$	● 0.8		5.0	V
$V_{OUT1,2(DC)}$	Output Voltage	$C_{IN} = 10\mu\text{F} \times 1$, $C_{OUT} = 100\mu\text{F Ceramic}$, $100\mu\text{F POSCAP}$, $R_{SET} = 28.0\text{k}\Omega$ $V_{IN} = 12\text{V}$, $V_{OUT} = 2.5\text{V}$, $I_{OUT} = 0\text{A}$	● 2.483	2.52	2.557	V
		$V_{IN} = 12\text{V}$, $V_{OUT} = 2.5\text{V}$, $I_{OUT} = 4\text{A}$	● 2.470	2.52	2.570	V

入力の仕様

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{IN(UVLO)}$	Undervoltage Lockout Thresholds	V_{INTVCC} Rising	2.00	2.2	2.35	V
		V_{INTVCC} Falling	1.85	2.0	2.15	V

4619fc

電氣的特性

●は全内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値。図19の標準的応用例の構成による。各チャンネルで規定されている (Note 3)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$I_{INRUSH}(VIN)$	Input Inrush Current at Start-Up	$I_{OUT} = 0\text{A}$, $C_{IN} = 10\mu\text{F}$, $C_{OUT} = 100\mu\text{F}$, $V_{OUT} = 2.5\text{V}$ $V_{IN} = 12\text{V}$		0.25		A
$I_Q(VIN)$	Input Supply Bias Current	$V_{IN} = 12\text{V}$, $V_{OUT1} = 2.5\text{V}$, Switching Continuous $V_{IN} = 12\text{V}$, $V_{OUT2} = 2.5\text{V}$, Switching Continuous $V_{IN} = 26.5\text{V}$, $V_{OUT1} = 2.5\text{V}$, Switching Continuous $V_{IN} = 26.5\text{V}$, $V_{OUT2} = 2.5\text{V}$, Switching Continuous Shutdown, RUN = 0, $V_{IN} = 20\text{V}$		30 30 40 40 40		mA mA mA mA μA
$I_S(VIN)$	Input Supply Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 2.5\text{V}$, $I_{OUT} = 4\text{A}$ $V_{IN} = 26.5\text{V}$, $V_{OUT} = 2.5\text{V}$, $I_{OUT} = 4\text{A}$		0.97 0.480		A A
INTV _{CC}	Internal V _{CC} Voltage	$V_{IN} = 12\text{V}$, $V_{RUN} > 2\text{V}$, No Load	4.8	5	5.2	V
EXTV _{CC}	EXTV _{CC} Switchover Voltage	EXTV _{CC} Ramping Positive	●	4.5	4.7	V

出力の仕様

$I_{OUT1, 2}(DC)$	Output Continuous Current Range	$V_{IN} = 12\text{V}$, $V_{OUT} = 2.5\text{V}$ (Note 5)		0	4	A
$\frac{\Delta V_{OUT1}(LINE)}{V_{OUT}(NOM)}$	Line Regulation Accuracy	$V_{OUT} = 2.5\text{V}$, V_{IN} from 6V to 26.5V $I_{OUT} = 0\text{A}$ For Each Output	●	0.15 0.25	0.3 0.5	% %
$\frac{\Delta V_{OUT2}(LINE)}{V_{OUT}(NOM)}$	Line Regulation Accuracy	$V_{OUT} = 2.5\text{V}$, V_{IN} from 6V to 26.5V $I_{OUT} = 0\text{A}$ For Each Output	●	0.15 0.25	0.3 0.5	% %
$\frac{\Delta V_{OUT1}(LOAD)}{V_{OUT1}(NOM)}$	Load Regulation Accuracy	For Each Output, $V_{OUT} = 2.5\text{V}$, 0A to 4A (Note 5) $V_{IN} = 12\text{V}$	●	0.6	0.8	$\pm\%$
$\frac{\Delta V_{OUT2}(LOAD)}{V_{OUT2}(NOM)}$	Load Regulation Accuracy	For Each Output, $V_{OUT} = 2.5\text{V}$, 0A to 4A (Note 5) $V_{IN} = 12\text{V}$	●	0.6	0.8	$\pm\%$
$V_{OUT1, 2}(AC)$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F}$ X5R Ceramic $V_{IN} = 12\text{V}$, $V_{OUT} = 2.5\text{V}$ $V_{IN} = 26.5\text{V}$, $V_{OUT} = 2.5\text{V}$		20 25		mV mV
f_s	Output Ripple Voltage Frequency	$I_{OUT} = 2\text{A}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 2.5\text{V}$ FREQ/PLLFLTR = INTV _{CC}		780		kHz
$\Delta V_{OUTSTART}$	Turn-On Overshoot	$C_{OUT} = 100\mu\text{F}$ X5R Ceramic, $V_{OUT} = 2.5\text{V}$, $I_{OUT} = 0\text{A}$ $V_{IN} = 12\text{V}$ $V_{IN} = 26.5\text{V}$		10 10		mV mV
t_{START}	Turn-On Time	$C_{OUT} = 100\mu\text{F}$ X5R Ceramic, $V_{OUT} = 2.5\text{V}$, $I_{OUT} = 0\text{A}$ Resistive Load, $V_{IN} = 12\text{V}$ $V_{IN} = 26.5\text{V}$		0.250 0.130		ms ms
ΔV_{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load $C_{OUT} = 100\mu\text{F}$ X5R Ceramic, $V_{OUT} = 2.5\text{V}$, $V_{IN} = 12\text{V}$		15		mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load $C_{OUT} = 100\mu\text{F}$ X5R Ceramic, $V_{OUT} = 2.5\text{V}$, $V_{IN} = 12\text{V}$		10		μs
I_{OUTPK}	Output Current Limit	$C_{OUT} = 100\mu\text{F}$ X5R Ceramic, $V_{IN} = 6\text{V}$, $V_{OUT} = 2.5\text{V}$ $V_{IN} = 26.5\text{V}$, $V_{OUT} = 2.5\text{V}$		12 11		A A

制御セクションV

V_{FB1}, V_{FB2}	Voltage at V _{FB} Pin	$I_{OUT} = 0\text{A}$, $V_{OUT} = 2.5\text{V}$	●	0.792 0.788	0.8 0.8	0.808 0.810	V
$I_{TK/SS1, 2}$	Soft-Start Charge Current	$V_{TK/SS} = 0\text{V}$, $V_{OUT} = 2.5\text{V}$		0.9	1.3	1.7	μA
DF _{MAX}	Maximum Duty Factor	In Dropout (Note 4)		97			%
$t_{ON(MIN)}$	Minimum On-Time	(Note 4)		90			ns

電気的特性

●は全内部動作温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値。図19の標準的応用例の構成による。各チャンネルで規定されている (Note 3)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
f_{NOM}	Nominal Frequency	$V_{\text{FREQ}} = 1.2\text{V}$	450	500	550	kHz
f_{LOW}	Lowest Frequency	$V_{\text{FREQ}} = 0\text{V}$	210	250	290	kHz
f_{HIGH}	Highest Frequency	$V_{\text{FREQ}} \geq 2.4\text{V}$	700	780	860	kHz
$R_{\text{MODE/PLLIN}}$	MODE/PLLIN Input Resistance			250		k Ω
I_{FREQ}	Frequency Setting Sinking Current Sourcing Current	$f_{\text{MODE}} > f_{\text{OSC}}$ $f_{\text{MODE}} < f_{\text{OSC}}$		-13 13		μA μA
$V_{\text{RUN1, 2}}$	RUN Pin ON/OFF Threshold	RUN Rising RUN Falling	1.1 1.02	1.22 1.14	1.35 1.27	V V
$R_{\text{FB1}}, R_{\text{FB2}}$	Resistor Between V_{OUT} and V_{FB} Pins for Each Channel		60.1	60.4	60.7	k Ω
V_{PGL}	PGOOD Voltage Low	$I_{\text{PGOOD}} = 2\text{mA}$		0.1	0.3	V
I_{PGOOD}	PGOOD Leakage Current	$V_{\text{PGOOD}} = 5\text{V}$			± 2	μA
ΔV_{PGOOD}	PGOOD Range	V_{FB} Ramping Negative V_{FB} Ramping Positive	-5 5	-7.5 7.5	-10 10	% %

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LTM4619Eは $0^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全内部動作温度範囲での仕様は設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。LTM4619Iは全内部動作温度範囲で仕様に適合することが保証されている。これらの仕様と調和する最高周囲温度は、ボード・レイアウト、パッケージの定格熱抵抗およびその他の環境要因に関連した特定の動作条件によって決定されることに注意。

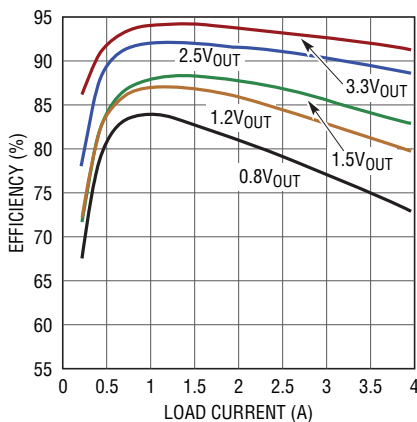
Note 3: 2つの出力は個別にテストされ、同じテスト条件が各出力に適用される。

Note 4: ウェハーレベルのみで全数テスト済み。

Note 5: 異なる V_{IN} 、 V_{OUT} および T_A に対する出力電流のディレーティング曲線を参照。

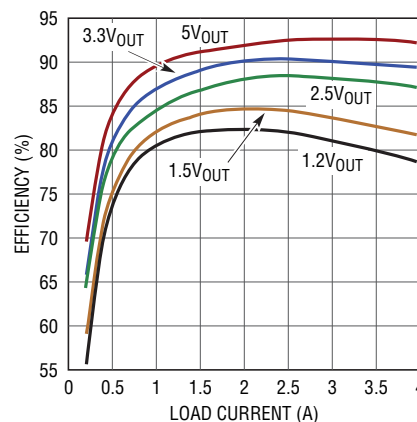
標準的性能特性 (図19と図20を参照)

5V_{IN}での効率と負荷電流
(0.8V_{OUT}、1.2V_{OUT}および1.5V_{OUT}では
 $f = 500\text{kHz}$)



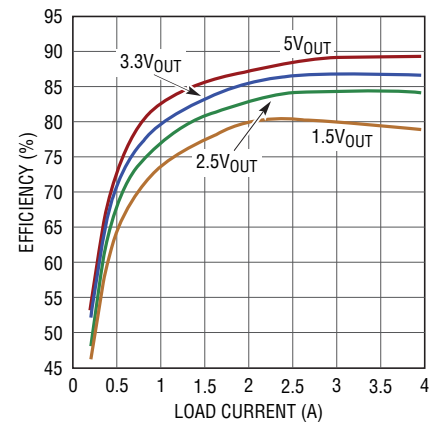
4619 G01

12V_{IN}での効率と負荷電流
(1.2V_{OUT}および1.5V_{OUT}では
 $f = 500\text{kHz}$)



4619 G02

24V_{IN}での効率と負荷電流
(1.5V_{OUT}では $f = 500\text{kHz}$)

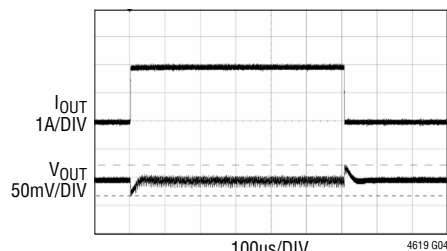


4619 G03

4619fc

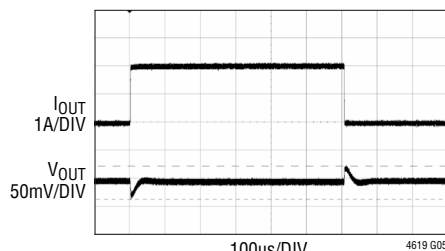
標準的性能特性 (図19と図20を参照)

1.2Vの出力過渡応答



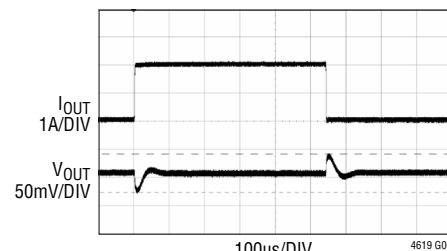
6V_{IN} 1.2V_{OUT} AT 2A/µs LOAD STEP
f = 780kHz
C_{OUT} 2× 22µF, 6.3V X5R CERAMIC
C_{OUT} 1× 330µF, 6.3V SANYO POSCAP

1.5Vの出力過渡応答



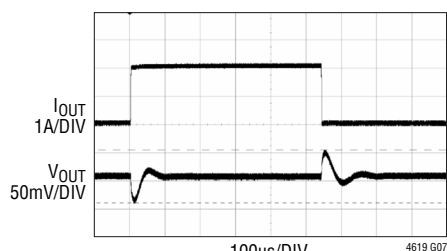
6V_{IN} 1.5V_{OUT} AT 2A/µs LOAD STEP
f = 780kHz
C_{OUT} 2× 22µF, 6.3V X5R CERAMIC
C_{OUT} 1× 330µF, 6.3V SANYO POSCAP

2.5Vの出力過渡応答

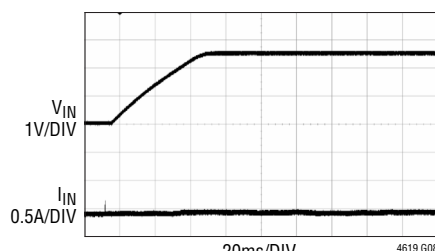


6V_{IN} 2.5V_{OUT} AT 2A/µs LOAD STEP
f = 780kHz
C_{OUT} 2× 22µF, 6.3V X5R CERAMIC
C_{OUT} 1× 330µF, 6.3V SANYO POSCAP

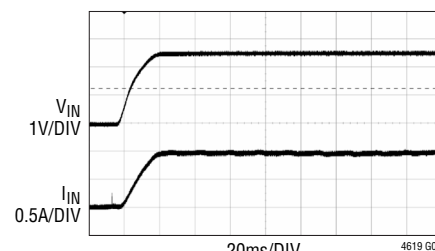
3.3Vの出力過渡応答



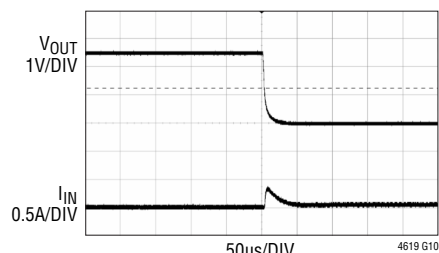
6V_{IN} 3.3V_{OUT} AT 2A/µs LOAD STEP
f = 780kHz
C_{OUT} 2× 22µF, 6.3V X5R CERAMIC
C_{OUT} 1× 330µF, 6.3V SANYO POSCAP

起動、I_{OUT} = 0A

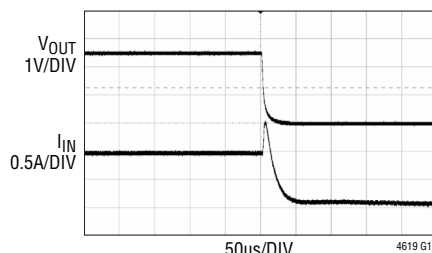
V_{IN} = 12V, V_{OUT} = 2.5V, I_{OUT} = 0A
C_{OUT} = 2× 22µF 10V
AND 1× 100µF 6.3V CERAMIC CAPS
C_{SOFTSTART} = 0.1µF
USE RUN PIN TO CONTROL START-UP

起動、I_{OUT} = 4A

V_{IN} = 12V, V_{OUT} = 2.5V,
I_{OUT} = 4A RESISTIVE LOAD
C_{OUT} = 2× 22µF 10V,
AND 1× 100µF 6.3V CERAMIC CAPS
C_{SOFTSTART} = 0.1µF
USE RUN PIN TO CONTROL START-UP

短絡、I_{OUT} = 0A

V_{IN} = 12V, V_{OUT} = 2.5V, I_{OUT} = 0A
C_{OUT} = 2× 22µF 10V,
AND 1× 100µF 6.3V CERAMIC CAPS

短絡、I_{OUT} = 4A

V_{IN} = 12V, V_{OUT} = 2.5V, I_{OUT} = 4A
C_{OUT} = 2× 22µF 10V,
AND 1× 100µF 6.3V CERAMIC CAPS

ピン機能



パッケージの行と列のラベルは、μModule製品間で異なる可能性がある。各パッケージのレイアウトを確認すること。

V_{IN} (J1~J3, J10~J12, K1~K4, K9~K12, L1~L5, L8~L12, M1~M12) : 電源入力ピン。これらのピンとPGNDピンの間に入力電圧を印加します。入力デカップリング・コンデンサをV_{IN}ピンとPGNDピンの間に直接接続することを推奨します。V_{IN}が5.5Vを下回る場合、V_{IN}とINTV_{CC}を接続します。

V_{OUT1}, V_{OUT2} (A10~D10, A11~D11, A12~D12, A1~D1, A2~D2, A3~D3) : 電源出力ピン。これらのピンとPGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサをこれらのピンとPGNDピンの間に直接接続することを推奨します。

PGND (H1, H2, H4, H9, H11, H12, G1~G12, F1~F5, F7~F12, E1~E12, D4~D9, C4~C9, B4~B9, A4~A9) : 入力ターンと出力ターンの両方の電源グランド・ピン。

INTV_{CC} (F6) : 内部5Vレギュレータの出力。このピンは5V内部レギュレータの追加デカップリング用です。

EXTV_{CC} (J4) : コントローラへの外部電源入力。EXTV_{CC}が4.7Vを上回ると、内部5Vレギュレータがディスエーブルされ、外部電源が電流を供給してモジュールの電力損失を低減します。これにより、高入力電圧でさらに効率が向上します。

SGND (J6, J7, H6, H7) : 信号グランド・ピン。アナログ回路と低消費電力回路すべてのグランド・パスを戻します。アプリケーションではPGNDに一点接続します。

MODE/PLLIN (H8) : モード選択または外部同期ピン。このピンを“H”に接続すると、パルススキップ・モードがイネーブルされます。このピンを“L”に接続すると、強制連続動作がイネーブルされます。このピンをフロート状態にすると、Burst Mode動作がイネーブルされます。ピンにクロックを入力すると、コントローラは連続動作モードに強制され、内部発振器を同期させます。適した同期可能周波数の範囲は、FREQ/PLLFLTRピンのセクションで述べているインダクタ・リップル電流の制限値に応じて、250kHz~780kHzとなっています。外部クロック入力の“H”スレッショルドは1.6Vであり、“L”スレッショルドは1Vです。

FREQ/PLLFLTR (J8) : 周波数選択ピン。内部のローパス・フィルタはこのピンに接続されています。このピンのDC電圧を0V~2.4Vに変化させることにより、250kHz~780kHzの周波数を選択することができます。公称周波数設定値は500kHzです。インダクタ・リップル電流が出力電流の約40%未満から50%の範囲にある限りは、周波数の選択を修正できます。

$$I_{\text{RIPPLE}} = \frac{1}{L} \left(1 - \frac{V_{\text{OUT}}}{V_{\text{IN}}} \right) V_{\text{OUT}}$$

ここで、FREQは選択された動作周波数、Lはインダクタの値です。外部同期を使用する場合、このピンはフロート状態にします。

TK/SS1, TK/SS2 (K8, K5) : 出力電圧のトラッキングおよびソフトスタート・ピン。1.3μAの内部ソフトスタート電流によってソフトスタート・コンデンサが充電されます。トラッキング機能の使用については、「アプリケーション情報」を参照してください。

V_{FB1}, V_{FB2} (K7, K6) : エラーアンプの負入力。このピンは内部で60.4kの高精度抵抗を介してV_{OUT}に接続されています。V_{FB}ピンとSGNDピンの間に抵抗を追加して、異なった出力電圧を設定することができます。詳細については、「アプリケーション情報」を参照してください。

COMP1, COMP2 (L7, L6) : 電流制御スレッショルドおよびエラーアンプの補償点。このモジュールは、ほとんどのI/O範囲に対して内部で補償されています。

PGOOD (H5) : 出力電圧パワーグッド・インジケータ。オープンドレインのロジック出力で、出力電圧がレギュレーション・ポイントから±7.5%の範囲を外れると、グランドに引き下げられます。

RUN1, RUN2 (J9, J5) : 実行制御ピン。これらのピンがフロート状態の場合、0.5μAのプルアップ電流によってモジュールがオンします。これらのピンのいずれかを1.2V以下に強制すると、対応する出力をシャットダウンします。RUNピンが1.2Vを上回ると、さらに4.5μAのプルアップ電流がこのピンに追加されます。アクティブ制御抵抗またはプルアップ抵抗を使用してRUNピンをイネーブルすることもできます。これらのピンの最大電圧は6Vです。

SW1, SW2 (H10, H3) : スwitchングのテスト・ピン。これらのピンは外部で動作周波数をチェックするためのものです。

簡略ブロック図

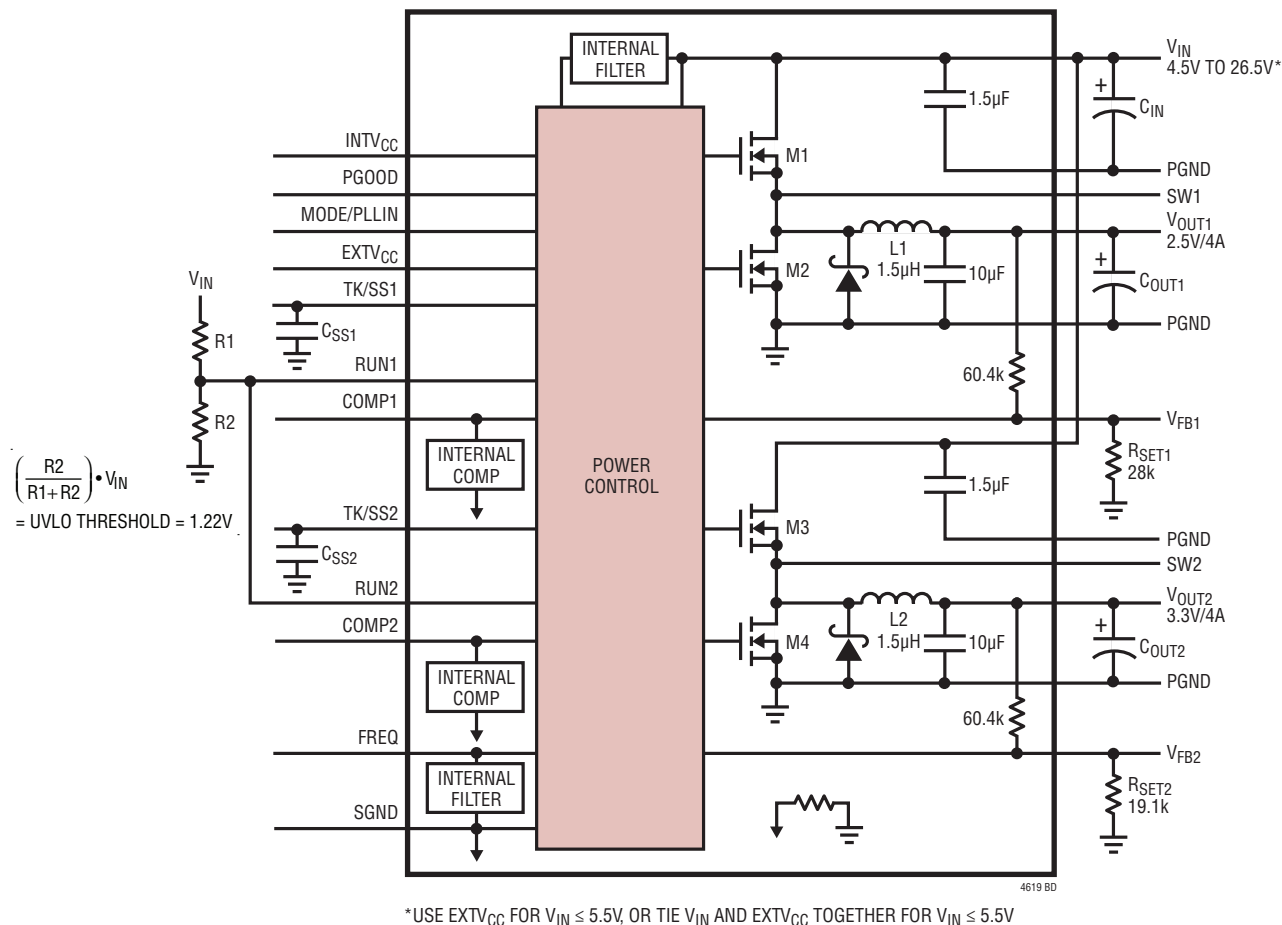


図1. LTM4619の簡略ブロック図

デカップリングの要件 $T_A = 25^\circ C$ 。図1の構成を使用。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C_{IN}	External Input Capacitor Requirement ($V_{IN} = 4.5V$ to $26.5V$, $V_{OUT1} = 2.5V$, $V_{OUT2} = 3.3V$)	$I_{OUT1} = 4A$, $I_{OUT2} = 4A$	10			μF
C_{OUT1} C_{OUT2}	External Output Capacitor Requirement ($V_{IN} = 4.5V$ to $26.5V$, $V_{OUT1} = 2.5V$, $V_{OUT2} = 3.3V$)	$I_{OUT1} = 4A$ $I_{OUT2} = 4A$		200 200		μF μF

動作

LTM4619はデュアル出力のスタンドアロン非絶縁型スイッチング・モードDC/DC電源です。入力と出力にいくつかの外付けコンデンサを使用するだけで、各出力に最大4A (DC電流)を供給することができます。このモジュールは、4.5V~26.5Vの入力電圧範囲で、外付け抵抗によって設定可能な0.8VDC~5.0VDCの高精度で安定化された出力電圧を供給します。標準的応用回路を図19に示します。

LTM4619は、固定周波数電流モード・レギュレータと高速スイッチングのパワーMOSFET素子を内蔵しています。標準的なスイッチング周波数は780kHzです。スイッチング・ノイズを低減するため、2つの出力は内部で180°位相がずれており、MODE/PLLINピンを使用した外部同期が可能です。

電流モード制御と内部帰還ループ補償により、LTM4619モジュールは、広範囲の出力コンデンサを使用して(すべてセラミック出力コンデンサを使用する場合でも)十分に余裕のある安定性と良好な過渡性能を実現します。

電流モード制御によって、サイクルごとの高速電流制限と短絡状態での電流フォールドバックが行われます。内蔵されてい

る過電圧コンパレータと低電圧コンパレータは、出力帰還電圧がレギュレーション・ポイントから±7.5%の範囲を外れると、オープンレインのPGOOD出力を“L”にします。パワーグッド・ピンは起動時にディスエーブルされます。

RUNピンを1.2V以下にすると、コントローラは両方のMOSFETをオフすることによって強制的にシャットダウン状態になります。起動時に、TK/SSピンは出力電圧のランプと電圧トラッキングの設定に使用されます。「アプリケーション情報」を参照してください。

LTM4619は内部補償され、あらゆる動作条件で安定しています。LTPowerCAD™により、過渡および安定性の解析が可能になります。V_{FB}ピンは、グランドとの間に1本の外付け抵抗を接続して、出力電圧の設定に使用します。同期にマルチフェーズ動作を容易に使用することができます。

MODE/PLLINピンを使用して選択可能なBurst Mode動作またはパルススキップ・モードにより、軽負荷時に高効率を実現できます。効率のグラフは「標準的性能特性」の軽負荷時の動作に示されています。

アプリケーション情報

LTM4619の標準的応用回路を図19に示します。外付け部品の選択は、主に最大負荷電流と出力電圧によって決まります。

出力電圧の設定

PWMコントローラには0.8Vの内部リファレンス電圧が備わっています。ブロック図に示すように、60.4kの内部帰還抵抗 R_{FB} によって V_{OUT} ピンと V_{FB} ピンが接続されています。帰還抵抗がない場合、出力電圧はデフォルトで0.8Vになります。 V_{FB} ピンからSGNDピンに抵抗 R_{SET} を追加して、次のように出力電圧を設定します。

$$V_{OUT} = 0.8V \cdot \frac{60.4k + R_{SET}}{R_{SET}}$$

また、以下のようにも指定できます。

$$R_{SET} = \frac{60.4k}{\left(\frac{V_{OUT}}{0.8V} - 1\right)}$$

表1. 各種出力電圧に対する V_{FB} 抵抗

V_{OUT} (V)	0.8	1.2	1.5	1.8	2.5	3.3	5
R_{SET} (k Ω)	Open	121	68.1	48.7	28.0	19.1	11.5

入力コンデンサ

LTM4619モジュールは低ACインピーダンスのDCソースに接続します。2個の1.5 μ F入力セラミック・コンデンサがモジュール内に実装されています。最大4Aレベルの大きな負荷が必要な場合、追加の入力コンデンサが必要になります。入力のバルク容量を大きくするには、47 μ F～100 μ Fのバルクの表面実装型アルミ電解コンデンサを使用することができます。このバルク・コンデンサは、長い誘導性のリードやトレース、または不十分なソース容量に入力ソース・インピーダンスが影響される場合のみ必要です。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように概算することができます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

各出力にインダクタの電流リップルを考慮しなければ、入力コンデンサのRMS電流は次のように概算することができます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta} \cdot \sqrt{D \cdot (1-D)}$$

上の式で、 η は電源モジュールの推定効率です。高インピーダンスのトレースやリードのためのバルク入力容量として、バルク・コンデンサは、スイッチャ定格のアルミ電解コンデンサやポリマー・コンデンサにすることができます。1個の10 μ F入力セラミック・コンデンサのRMSリップル電流の定格は通常2Aなので、4Aの最大電流時の各出力に対するワーストケースのRMS入力電流は約2Aになります。デバイスの電力供給に低インダクタンスのプレーンが使用されている場合には、4A負荷時の両方の出力に対して2個の10 μ Fセラミック・コンデンサで十分であり、バルク入力コンデンサを外付けする必要はありません。

出力コンデンサ

LTM4619は出力電圧リップル・ノイズを小さくするように設計されています。バルク出力コンデンサ C_{OUT} は、出力電圧リップルと過渡の要件を満たすのに十分小さい等価直列抵抗(ESR)のものが選択されます。 C_{OUT} には低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサ、またはセラミック・コンデンサを使用することができます。各出力に対する標準的な出力容量範囲は47 μ F～220 μ Fです。出力リップルや動的過渡スパイクをさらに低減する必要がある場合、システム設計者が出力フィルタを追加することが必要になる可能性があります。LTPowerCADにより、安定性の解析が可能になります。マルチフェーズ動作では、位相数に応じて実効出力リップルが低減されます。このノイズ低減と出力リップル電流の相殺については「アプリケーション・ノート77」で解説していますが、出力容量と安定性および過渡応答の関係を注意深く検討する必要があります。LTPowerCADは、使用する位相数がN倍に増加したときの出力リップルの低減量を算出します。

アプリケーション情報

モード選択とフェーズロック・ループ

LTM4619は、高効率Burst Mode動作、固定周波数パルススキップ・モード、または強制連続導通モードになるようにイネーブルすることができます。強制連続動作を選択するには、MODE/PLLINピンを0.8V以下のDC電圧に接続します。パルススキップ・モードの動作を選択するには、MODE/PLLINピンをINTV_{CC}に接続します。Burst Mode動作を選択するには、MODE/PLLINピンをフロート状態にします。

周波数同期

LTM4619にはフェーズロック・ループが備わっており、MODE/PLLINピンに接続された外部クロック・ソースに内部クロックを同期させることができます。クロックの“H”レベルは1.6V以上で、クロックの“L”レベルは1V以下である必要があります。外部クロックに同期させる場合、周波数の設定電圧や設定分圧器はFREQ/PLLFLTRピンから取り外す必要があります。FREQ/PLLFLTRピンには、クロック同期に必要なPLLフィルタ素子が実装されています。クロック同期の間、LTM4619はデフォルトで強制連続モードになります。チャンネル1は外部クロックの立ち上がりエッジに同期し、チャンネル2は外部クロックと180°位相がずれています。

周波数の選択

LTM4619のコントローラのスイッチング周波数はFREQ/PLLFLTRピンを使用して選択することができます。MODE/PLLINピンが外部クロック・ソースによってドライブされていない場合、INTV_{CC}に接続された分圧器を使用することにより、FREQ/PLLFLTRピンを0V～2.4Vに設定してコントローラの動作周波数を250kHz～780kHzに設定することができます(図20を参照)。標準周波数は780kHzです。出力が低すぎる場合や最小オン時間に達した場合、周波数を下げてターンオン時間を長くする必要があります。そうしないと、非常に大きなサイクルスキップが生じる可能性があり、それに対応して電流および電圧リップルが大きくなります。

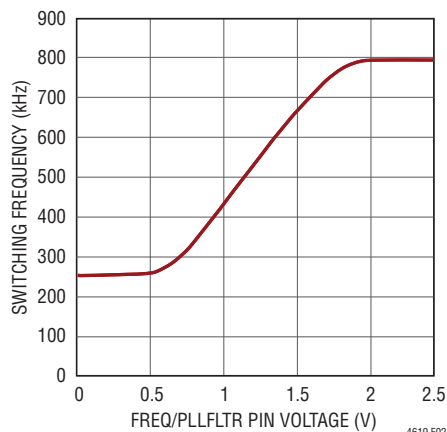


図2. スwitchング周波数とFREQ/PLLFLTRピンの電圧

アプリケーション情報

ソフトスタートとトラッキング

LTM4619はコンデンサを使用して自身でソフトスタートを行うか、または別のチャンネルや外部電源の出力をトラッキングする能力があります。1つの特定のチャンネルを自身によるソフトスタートに構成するときは、コンデンサをそのTK/SSピンに接続します。このチャンネルはそのRUNピンの電圧が1.2Vより低いとシャットダウン状態になります。このシャットダウン状態では、そのTK/SSピンがアクティブにグランドに引き下げられます。

RUNピンの電圧が1.2Vを超えるとチャンネルが起動します。次いで、1.3μAのソフトスタート電流がそのソフトスタート・コンデンサの充電を開始します。ソフトスタートまたはトラッキングはコントローラの最大出力電流を制限することによってではなく、TK/SSピンのランプ・レートに従って出力ランプ電圧を制限することによって実現されることに注意してください。スムーズなソフトスタートまたはトラッキングを確保するため、電流フォールドバックはこのフェーズの間ディスエーブルされます。ソフトスタートまたはトラッキングの範囲は、TK/SSピンで0V～0.8Vの電圧範囲に決定されます。合計ソフトスタート時間は次のように算出できます。

$$t_{\text{SOFT-START}} = \frac{0.8\text{V} \cdot C_{\text{SS}}}{1.3\mu\text{A}}$$

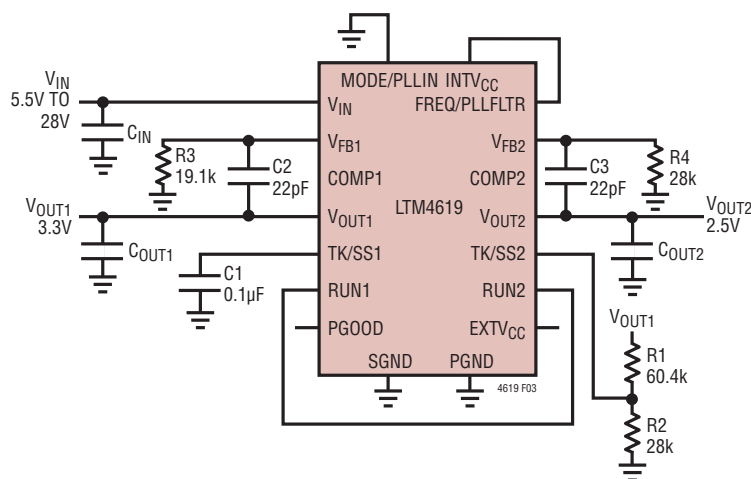


図3. 同時トラッキングの例

出力電圧のトラッキングは、TK/SSピンを使用することによって外部から設定することができます。マスタ・チャンネルは、スレーブ・チャンネルの帰還分割器と同じ外付け抵抗分割器を使用して分割され、同時トラッキングが実行されます。LTM4619はトップ帰還抵抗用に60.4kの高精度抵抗を内蔵しています。図3に同時トラッキングの例を示します。図4に同時トラッキングの出力電圧を示します。

$$V_{\text{SLAVE}} = \left(1 + \frac{R1}{R2}\right) \cdot V_{\text{TRACK}}$$

V_{TRACK} はスレーブのTK/SS2ピンに印加されたトラック・ランプです。 V_{TRACK} の制御範囲は0V～0.8Vです。マスタの出力がスレーブの出力の設定に使用されたものと同じ抵抗値で分割された場合、スレーブはマスタが最終値に達するまでマスタと同時トラッキングを行います。マスタはスレーブのレギュレーション・ポイントから最終値へと進みます。

比例モードのトラッキングは、異なる分割器の抵抗値を選択して出力トラッキングの比率を変更することによって実行されます。トラッキングを実行するためには、マスタ出力はスレーブ出力よりも大きくなければなりません。マスタ・データ入力とスレーブ・データ入力を使用して、同時トラッキングまたは比例トラッキングの正確な抵抗値を実装することができます。

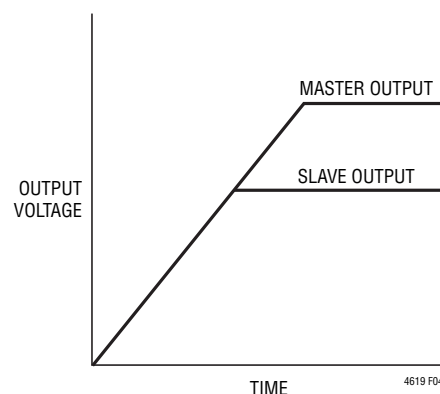


図4. 同時トラッキング

アプリケーション情報

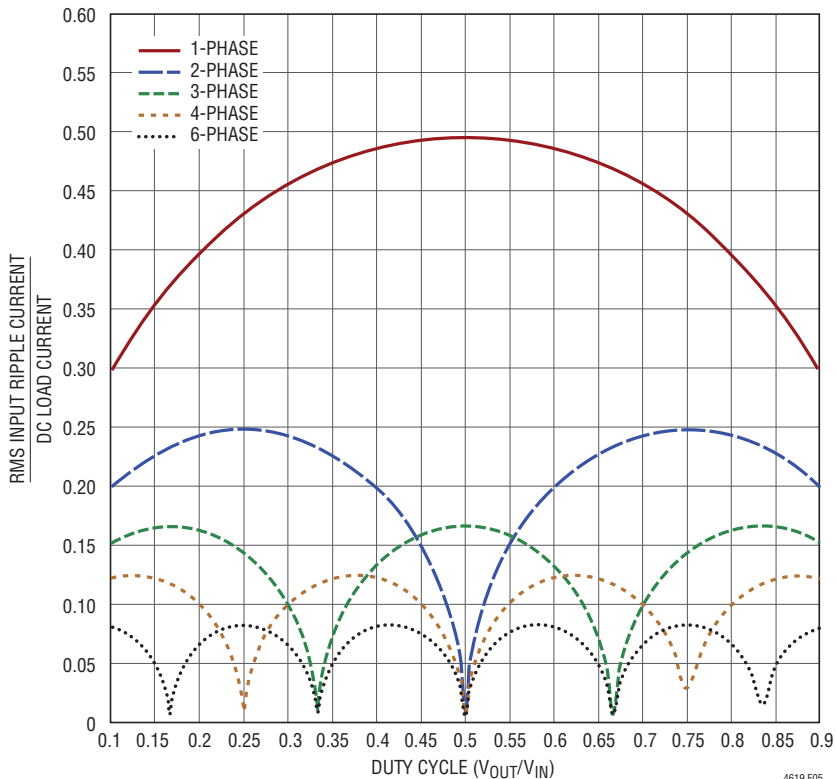


図5. 正規化された入力RMSリップル電流と1~6位相のデューティ・ファクタ

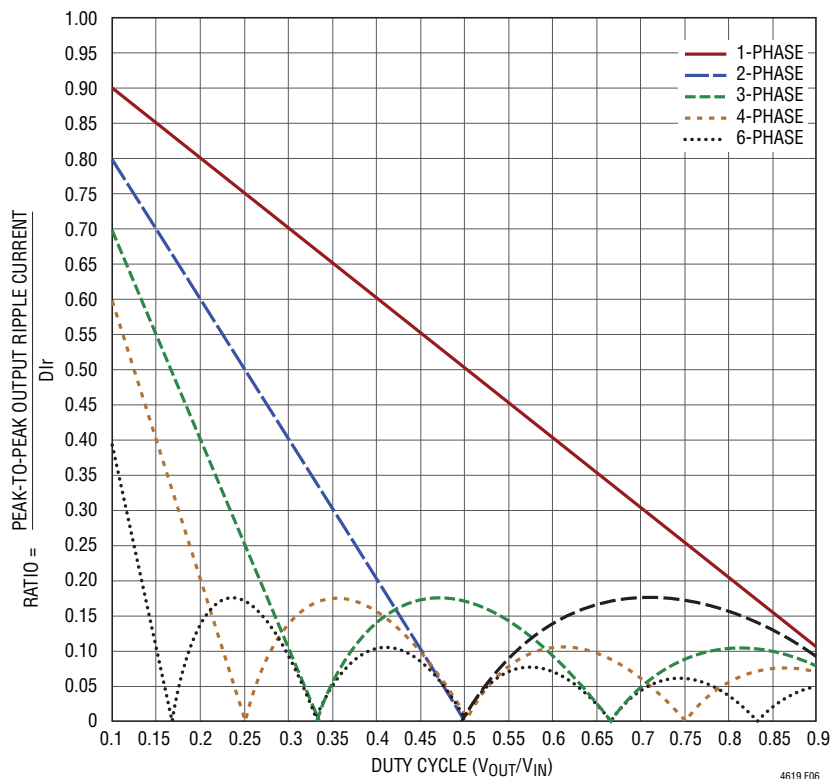


図6. 正規化された出力リップル電流とデューティ・サイクル、 $D_{lr} = V_{out} T/L$

アプリケーション情報

マルチフェーズ動作

複数のLTM4619デバイスを並列に接続したマルチフェーズ動作では、レギュレータを交互動作させることによって実効入力RMSリップル電流とともに出力リップル電流を低減します。図5に、デューティ・サイクルと並列位相数に対する入力RMSリップル電流とDC負荷電流の比率を示します。該当するデューティ・ファクタと位相数を選択すると、正確なリップル電流値が得られます。たとえば、1個のLTM4619に対する2フェーズ並列の設計では、12Vの入力から2.5V/8Aの出力が得られます。デューティ・サイクルは $DC = 2.5V/12V = 0.21$ です。0.21のデューティ・サイクルでは、2フェーズ曲線の比率は約0.25です。8AのDC負荷電流に対するRMSリップル電流のこの0.25の比率は、外付け入力コンデンサの約2Aの入力RMSリップル電流に相当します。

マルチフェーズ動作では実効出力リップル電流も減少します。図6に、デューティ・ファクタと並列位相数に対するピーク・ピーク間出力リップル電流と正規化された出力リップル電流との比率を示します。該当するデューティ・ファクタと位相数を選択すると、出力リップル電流の正確な比率が得られます。21%のデューティ・ファクタで12VINから2.5VOUTの2フェーズ動作を選択すると、デューティ・ファクタがゼロのときの正規化された出力リップル電流とインダクタ・リップルDIRの比率は0.6になります。これにより、DIRが2.2A時の値の場合、実効出力リップル電流 ΔI_L は約1.3Aになります。並列位相に対する出力リップル電流の低減の詳細については、「アプリケーション・ノート77」を参照してください。

出力電圧リップルには、バルク・コンデンサの容量に対応する成分と出力バルク・コンデンサの等価直列抵抗(ESR)に対応する成分があります。したがって、出力電圧リップルは、既知の実効出力リップル電流を使用して算出することができます。計算式:

$$\Delta V_{OUT(P-P)} \approx \Delta I_L / (8 \cdot f \cdot N \cdot C_{OUT}) + ESR \cdot \Delta I_L$$

ここで、fは周波数、Nは並列位相数です。

RUNピン

RUNピンを使用して、個別のレギュレータ・チャネルのイネーブルまたはシーケンス制御を行うことができます。RUNピンにはピンを1.2Vまでプルアップする0.5 μ Aの電流源が内蔵されており、1.2Vを超えると電流が4.5 μ Aまで増加します。基板の汚れや残留物が負荷となり0.5 μ Aのプルアップ電流を減少させないように注意深い検討が必要です。そうでない場合には、これらのピンにアクティブ制御を使用してレギュレータを起動することができます。VINからの分圧器を使用し、レギュレータのUVLO機能として使用可能なイネーブル・ポイントを設定することができます。抵抗分割器の抵抗は十分小さくしてプルアップ電流源を無効にし、十分な電源電圧が与えられていないときデバイスをイネーブルしないようにする必要があります。「簡略ブロック図」を参照してください。

パワーグッド

PGOODピンは内部NチャネルMOSFETのオープンドレインに接続されています。いずれかのVFBピンの電圧が0.8Vのリファレンス電圧から $\pm 7.5\%$ の範囲を外れると、MOSFETがオンしてPGOODピンを“L”に引き下げます。RUNピンが1.2Vを下回るか、またはLTM4619がソフトスタート状態とトラッキング・フェーズのいずれかの場合にも、PGOODピンは“L”に引き下げられます。VFBピンの電圧が $\pm 7.5\%$ の要件を満たすと、MOSFETがオフするので、外付け抵抗を使って、このピンを最大6Vの電源までプルアップすることができます。両方のVFBピンが $\pm 7.5\%$ の範囲になると、PGOODピンは直ちにパワーグッドを示します。ただし、いずれかのVFBが $\pm 7.5\%$ の範囲を外れた場合には17 μ sの内部パワーバッド・マスクが生じます。

アプリケーション情報

INTV_{CC}とEXTV_{CC}

INTV_{CC}は、LTM4619の内部回路の電源供給とパワーMOSFETのドライブを行う内部5Vレギュレータです。LTM4619には入力電圧からの内部LDO損失があるので、INTV_{CC}を適正な5Vレベルに安定化するには6V以上の入力電圧が必要です。6Vを下回る入力動作する必要があるアプリケーションの場合、入力電圧をEXTV_{CC}ピンに直接接続してLDO損失の問題を回避するか、あるいは、入力電圧が電源範囲のハイエンドのときに、外部5V電源を使用してEXTV_{CC}ピンに電力供給し、モジュールの電力損失を低減することができます。たとえば、24V入力に対する損失電圧は $24V - 5V = 19V$ になります。そして、この19Vのヘッドルームは約15mAのパワーMOSFETのドライブ電流と乗算され約0.3Wの追加電力損失に等しくなります。したがって、EXTV_{CC}に外部5V電源を使用すると、設計効率が向上してデバイスの温度上昇が低減されます。

スロープ補償

このモジュールは、すべての出力電圧に対して既に内部で補償されています。LTPowerCADにより、制御ループの最適化が可能になります。

Burst Mode動作とパルススキップ・モード

LTM4619レギュレータは、軽負荷状態のときに高効率の省電力モードにして電力を節約することができます。Burst Mode動作はMODE/PLLINピンをフロート状態にすることによって選択でき、パルススキップ・モードはMODE/PLLINをINTV_{CC}にプルアップすることによって選択できます。Burst Mode動作では軽負荷時に最高の効率を実現できますが、出力リップルが増加し、システムによっては障害となる恐れのある低い周波数の範囲になる可能性があります。パルススキップ・モードの効率はBurst Mode動作ほど良好ではありませんが、このモードだけがパルスをスキップして効率を確保し、低出力リップルと高スイッチング周波数を維持します。Burst Mode動作およびパルススキップ・モードの効率は「標準的性能特性」のグラフで参照することができます。

フォルト状態:電流制限と過電流フォールドバック

LTM4619は電流モード・コントローラを備えており、定常状態の動作時だけでなく、過渡状態においても本質的にサイクルごとにインダクタ電流を制限します。

過負荷状態が生じたとき電流をさらに制限するため、LTM4619はフォールドバック電流制限機能を備えています。出力電圧が50%以上低下すると、最大出力電流はその最大電流制限値の約1/3まで次第に減少します。フォールドバック電流制限はソフトスタートとトラックアップの間はディスエーブルされます。

熱に関する検討事項と出力電流のデレーティング

熱に関する検討事項と出力電流のデレーティング
データシートの「ピン配置」のセクションに示されている熱抵抗はJESD51-12で定義されているパラメータに従っており、有限要素解析 (FEA) ソフトウェア・モデリング・ツールを使用することを目的にしています。このツールは、サーマル・モデリング、シミュレーションと、ハードウェア・テスト・ボードに実装されたμModuleパッケージに対して行われたハードウェア評価との相関の結果を利用しています。これらの熱係数を示す意図は、JESD51-12 (“Guidelines for Reporting and Using Electronic Package Thermal Information”) に示されています。

多くの設計者は、様々な電気的および物理的環境の動作条件での実際のアプリケーションにおけるμModuleレギュレータの熱性能を予測するのに、ラボの装置およびデモボードのようなテスト手段の使用を選択して、FEAの作業を補足することができます。FEAソフトウェアなしでは、「ピン配置」のセクションに示されている熱抵抗はそれ自体としては熱性能の目安として役立ちません。代わりに、特定のアプリケーションでの利用に関係した洞察と目安を与えるような方法で、データシートに与えられているデレーティング曲線を使うことができ、熱性能を特定のアプリケーションに関係づけるように適応させることができます。

「ピン配置」のセクションには、JESD 51-12で明確に定義されている4つの熱係数が示されています。これらの係数の定義を引用して、または言い換えて下に示します。

アプリケーション情報

- 1 θ_{JA} (接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、4層を持つ95mm×76mmのPCBに実装したデバイスを使って決定されます。
- 2 $\theta_{Jcbottom}$ (接合部から製品のケースの底部までの熱抵抗)は、部品の全電力損失がパッケージの底部を流れて出す状態で決定されます。標準的 μ Moduleレギュレータでは、熱の大半がパッケージの底部から流れ出しますが、周囲の環境に流れ出す熱流も常に存在します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
- 3 θ_{JcTop} (接合部から製品のケースの頂部までの熱抵抗)は、部品のほぼ全電力損失がパッケージの頂部を流れて出す状態で決定されます。標準的 μ Moduleレギュレータの電気的接続はパッケージの底部なので、接合部からデバイスの頂部に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{Jcbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
- 4 θ_{JB} (接合部からプリント回路基板までの熱抵抗)は、熱の大部分が μ Moduleレギュレータの底部を流れて基板に流れ出す場合の接合部から基板までの熱抵抗であり、実際には、 $\theta_{Jcbottom}$ と、デバイスの底部から半田接合部を通り、基板の一部を通る熱抵抗の和です。基板温度は、パッケージから規定された距離をおいて測定されます。

前述の熱抵抗を図解したものを図7に示します。青色の抵抗は μ Moduleレギュレータ内部に含まれており、緑色の抵抗は μ Moduleパッケージの外部です。

実際には、JESD 51-12または「ピン配置」のセクションで定義されている4種類の熱抵抗パラメータの個々のものまたはサブグループは、 μ Moduleレギュレータの通常の動作条件を再現または表現するものではないことに注意してください。たとえば、基板に実装された通常の実アプリケーションでは、標準規格が θ_{JcTop} および $\theta_{Jcbottom}$ をそれぞれ定義しているように、デバイスの全電力損失(熱)の100%が μ Moduleパッケージの頂部だけを通して、または底部だけを通して熱的に伝わることは決してありません。実際には、電力損失はパッケージから両方の方向に熱的に放散します。もちろん、ヒートシンクやエアフローがないと、熱の大半は基板に向かって流れます。

LTM4619内部では、電力損失を生じる複数のパワーデバイスや部品が存在し、その結果、部品やダイの異なる接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確にリニアではないことに注意してください。この複雑さを(モデリングの簡単さを犠牲にすることなく、しかも実用的な現実性を無視せずに)調和させるため、制御された環境室でのラボ・テストとともにFEAソフトウェア・モデリングを使うアプローチが取られ、このデータシートで与えられている熱抵抗値の定義と相関が得られました。(1)最初に、FEAソフトウェアを使い、全ての素材の正しい係数および電力損失源の精確な定義を使ってLTM4619および規定されたPCBの機械的形狀を精確に作成します。(2)このモデルは、JESD51-12と矛盾しないソフトウェアで定義されたJEDECの環境をシミュレートして、(JEDECで定義されている熱抵抗値の計算を可能にする)電力損失による熱の流れと、異なったインタフェースでの温度の測定値を予測します。(3)モデルとFEAソフトウェアを使って、ヒートシンクとエアフローを与えたLTM4619を評価します。(4)これらの熱抵抗の値を計算して評価し、ソフトウェア・モデルの様々な動作条件をシミュレートした後、徹底したラボでの評価により、制御された環境チャンバ内部で熱電対を使い、デバイスをシミュレートされた電力損失と同じ電力損失で動作させて、シミュレートされた条件を再現します。このプロセスと必要な作業の結果、このデータシートに示されているデレティング曲線が得られました。

アプリケーション情報

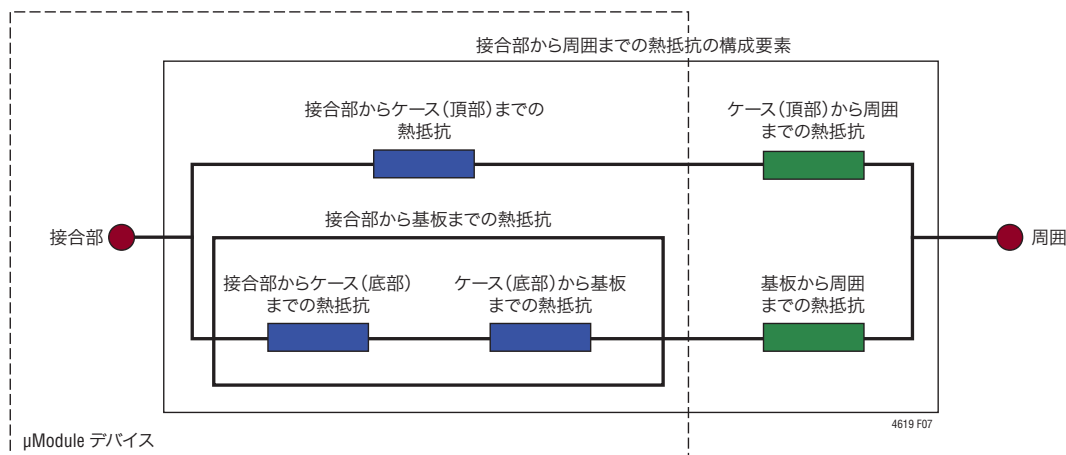


図 7. JESD51-12 の熱抵抗係数の図解

図8と図9の1.5Vと3.3Vの電力損失曲線を図10～図17の負荷電流デレレーティング曲線と一緒に使って、様々なヒートシンクおよびエアフロー条件でのLTM4619のおおよその θ_{JA} 熱抵抗を計算することができます。電力損失曲線は室温で得られており、120°Cで1.35の増加係数を使って増加させます。デレレーティング曲線は、CH1およびCH2を並列接続したシングル出力動作を、負荷電流8Aから測定しはじめます。周囲温度は常温です。出力電圧は1.5Vと3.3Vです。これらは熱抵抗の相関をとるため、低い方と高い方の出力電圧範囲を含むように選択されています。サーマルモデルは恒温室を使いたいいくつかの温度測定とサーマルモデル解析から得られます。

エアフローありとエアフローなしの条件で周囲温度を上げながら接合部温度をモニタします。周囲温度の変化に伴う電力損失の増加はデレレーティング曲線に加味されています。周囲温度を上げながら、他方、出力電流つまり電力を減らして、接合部温度を最大約120°Cに維持します。周囲温度が上昇するにつれ、出力電流の減少によりモジュール内部の損失が減少します。

モニタされた120°Cの接合部温度から周囲動作温度を差し引いた温度は、どれだけのモジュール温度の上昇が許されるかを規定します。一例として、図12では、エアフローやヒートシンクなしで、負荷電流は約95°Cで5Aにデレレーティングされ、12Vから1.5V/5A出力の電力損失は約1.83Wです。1.83Wの損失は、12Vから1.5Vへの5Aでの電力損失曲線から得られる

1.35Wの室温での損失、および120°Cの周囲温度での1.35の増加係数を使って計算されます。120°Cの接合部温度から95°Cの周囲温度を差し引き、その差の25°Cを1.83Wで割ると13.6°C/Wの θ_{JA} 熱抵抗になります。表2はこれと非常に近い13.4°C/Wの値を規定しています。エアフローありのグラフは、これよりさらに正確です。周囲温度環境が、エアフローによってより適切に管理されているためです。図14の例からは、400LFMのエアフローのもとで約95°Cのとき負荷電流が5Aにデレレーティングされ、12V入力、3.3V/5A出力の電力損失は約2.5Wであることがわかります。2.5Wの損失は、12V入力、3.3V/5A出力での電力損失曲線から得られる約1.85Wの室温での損失、および120°Cの周囲温度での1.35の増加係数を使って計算されます。120°Cの接合部温度から95°Cの周囲温度を差し引き、その差の25°Cを2.5Wで割ると10°C/Wの熱抵抗 θ_{JA} が得られます。表2はこれと非常に近い9.7°C/Wの値を規定しています。表2と表3はエアフローとヒートシンクのありとなしの1.5V出力と3.3V出力の等価熱抵抗を与えます。

様々な条件で得られた表2と表3の熱抵抗に、周囲温度の関数として計算された電力損失を掛けて、周囲温度を超える温度上昇(したがって最大接合部温度)を求めることができます。室温での電力損失は効率曲線から求め、上の周囲温度の増加係数を使って調整することができます。プリント回路基板は厚さ1.6mmの4層基板です。外側の2層には2オンス銅、内側の2層には1オンス銅が使われています。PCBの寸法は95mm×76mmです。BGAヒートシンクを表3に示します。

アプリケーション情報

表2. 1.5V出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEATSINK	θ _{JA} (°C/W)
Figures 10, 12	6, 12	Figure 8	0	none	13.4
Figures 10, 12	6, 12	Figure 8	200	none	11.2
Figures 10, 12	6, 12	Figure 8	400	none	9.7
Figures 11, 13	6, 12	Figure 8	0	BGA Heatsink	12.6
Figures 11, 13	6, 12	Figure 8	200	BGA Heatsink	10.0
Figures 11, 13	6, 12	Figure 8	400	BGA Heatsink	9.6

表3. 3.3V出力

DERATING CURVE	V _{IN} (V)	POWER LOSS CURVE	AIRFLOW (LFM)	HEATSINK	θ _{JA} (°C/W)
Figures 14, 16	12, 24	Figure 9	0	none	13.4
Figures 14, 16	12, 24	Figure 9	200	none	11.2
Figures 14, 16	12, 24	Figure 9	400	none	9.7
Figures 15, 17	12, 24	Figure 9	0	BGA Heatsink	12.6
Figures 15, 17	12, 24	Figure 9	200	BGA Heatsink	10.0
Figures 15, 17	12, 24	Figure 9	400	BGA Heatsink	9.6

ヒートシンクの製造元

製品番号

Webサイト

Aavid Thermalloy	375424B00034G	www.aavidthermalloy.com
Cool Innovations	4-050503P to 4-050508P	www.coolinnovations.com

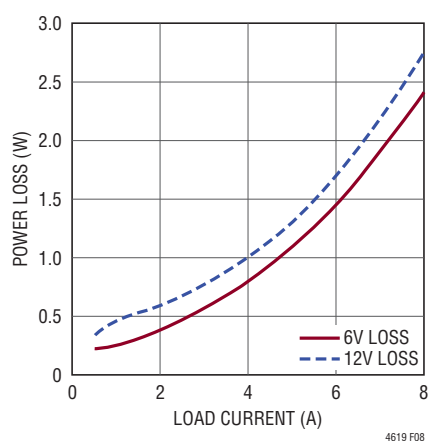


図8. 1.5V出力での電力損失

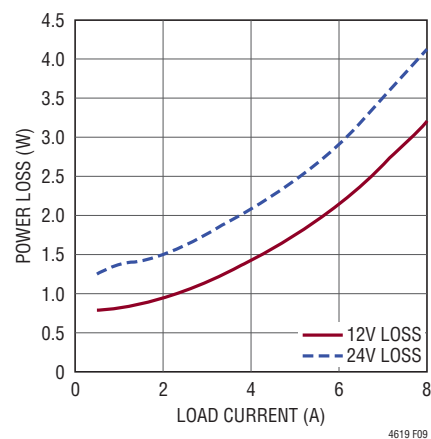


図9. 3.3V出力での電力損失

アプリケーション情報

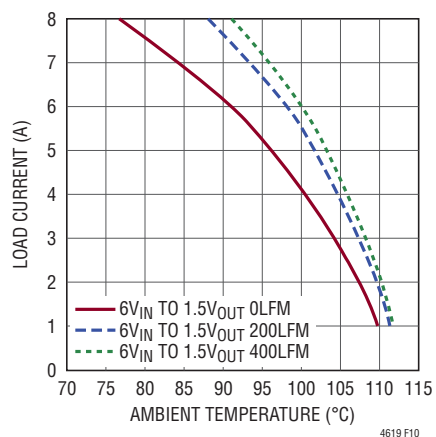


図10. 6V_{IN}から1.5V_{OUT}、ヒートシンクなし

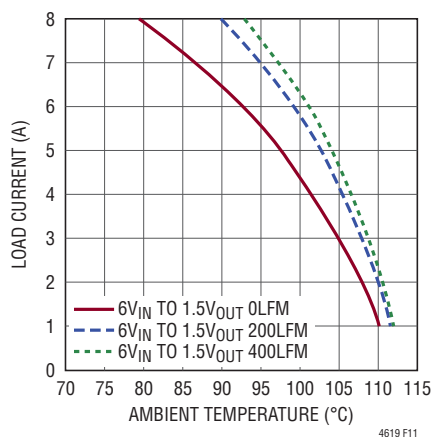


図11. 6V_{IN}から1.5V_{OUT}、ヒートシンクあり

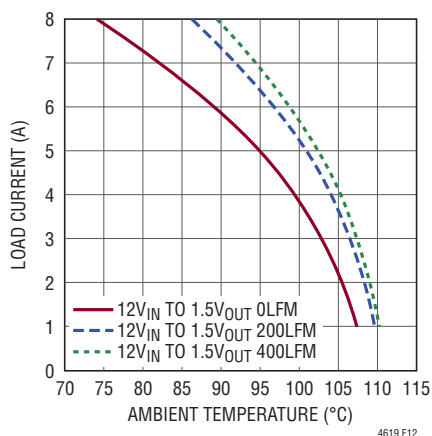


図12. 12V_{IN}から1.5V_{OUT}、ヒートシンクなし

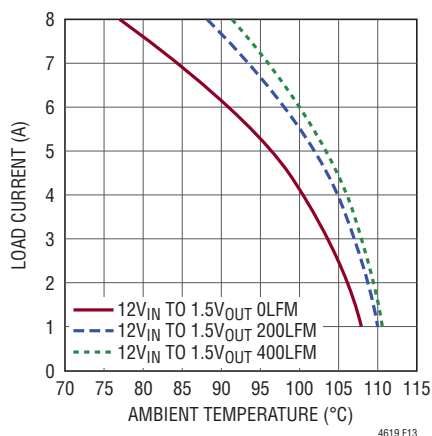


図13. 12V_{IN}から1.5V_{OUT}、ヒートシンクあり

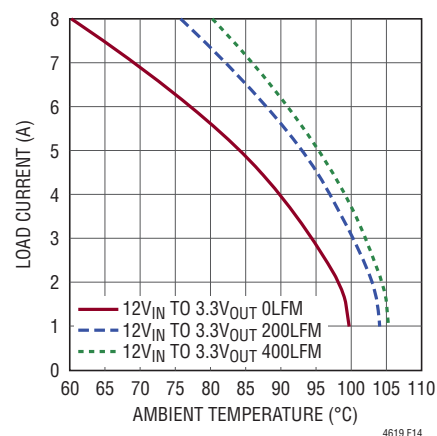


図14. 12V_{IN}から3.3V_{OUT}、ヒートシンクなし

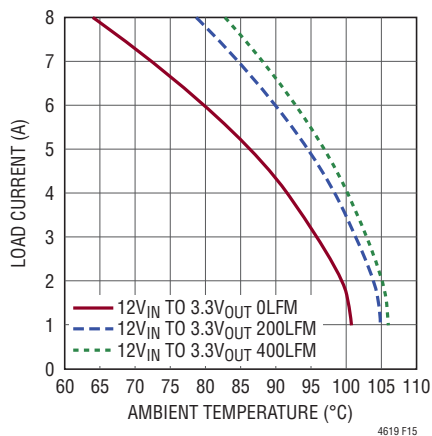


図15. 12V_{IN}から3.3V_{OUT}、ヒートシンクあり

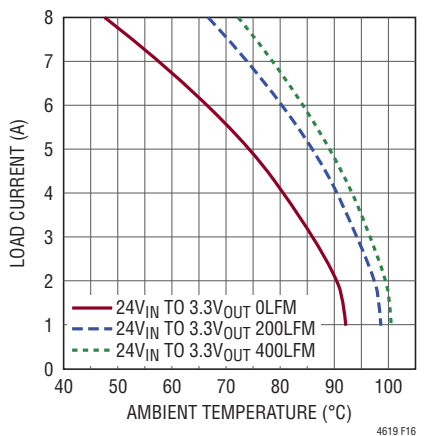


図16. 24V_{IN}から3.3V_{OUT}、ヒートシンクなし

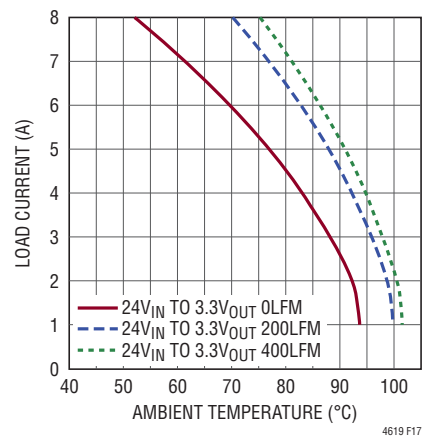


図17. 24V_{IN}から3.3V_{OUT}、ヒートシンクあり

アプリケーション情報

安全性に関する検討事項

LTM4619モジュールでは V_{IN} と V_{OUT} が絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使用して各ユニットを致命的損傷から保護します。

レイアウトのチェックリスト/例

LTM4619は集積度が高いので、PCBボードのレイアウトが非常にシンプルで容易です。ただし、電気的性能と熱性能を最適化するには、いくつかのレイアウト上の配慮がさらに必要になります。

- V_{IN} 、PGND、 V_{OUT1} 、 V_{OUT2} を含む高電流経路には大きなPCB銅領域を使用します。これは、PCBの導通損失と熱ストレスを最小限に抑えるのに役立ちます。

- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、PGND、 V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小限に抑えます。
- ユニットの下の専用の電源グランド層を配置します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使用します。
- パッドの上に直接ビアを置かないでください。
- 信号ピンに接続された部品には、別のSGNDグランドの銅領域を使用します。SGNDとPGNDをユニットの下で接続します。
- 入力グランドと出力グランドをデカップリングして出力リップル・ノイズを低減します。

推奨レイアウトの良い例を図18に示します。

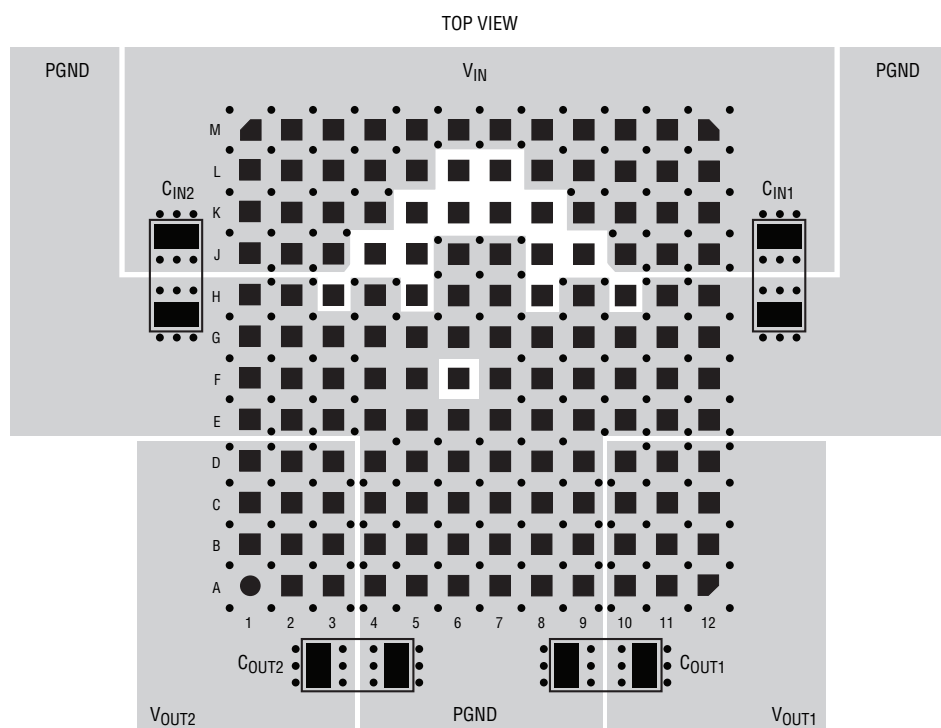


図18. 推奨するPCBレイアウト

標準的応用例

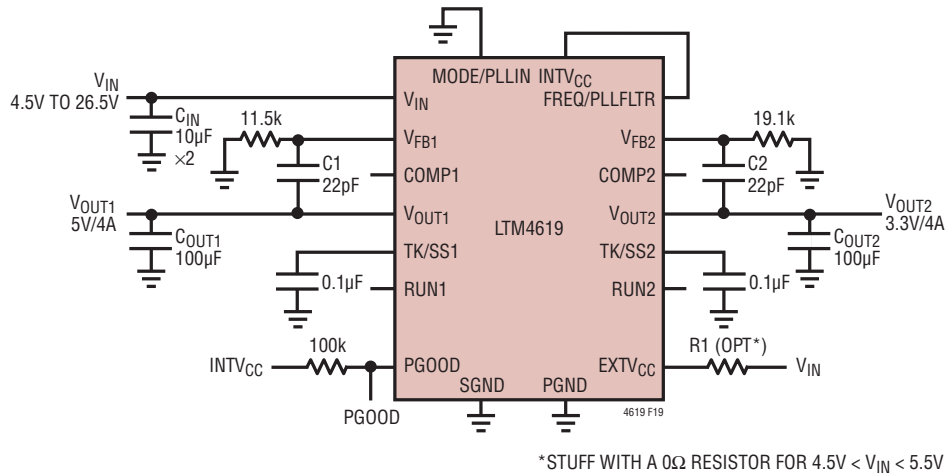


図19. 標準的な4.5V~26.5V入力、5V/4Aおよび3.3V/4A出力の設計

標準的応用例

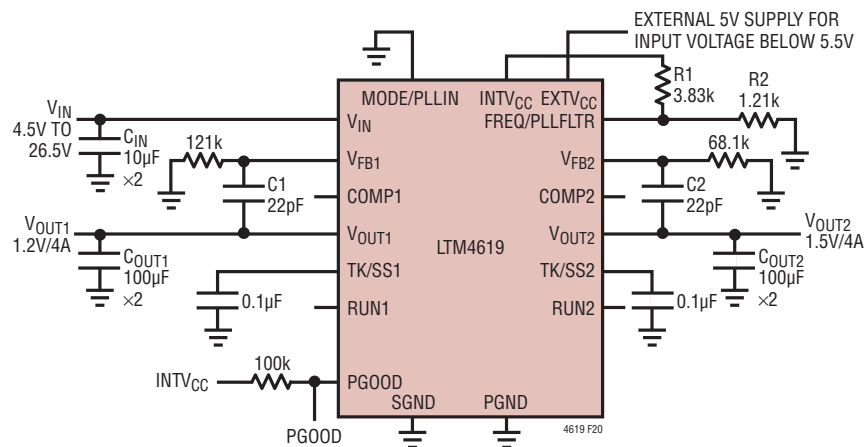


図20. 標準的な4.5V~26.5V入力、1.2V/4A
および1.5V/4A出力の設計(周波数を500kHzに調整)

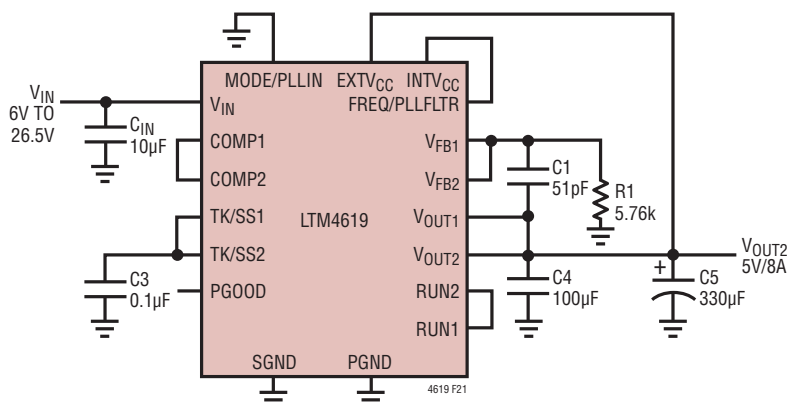


図21. LTM4619モジュールの出力を並列接続した5V/8A出力の設計

標準的応用例

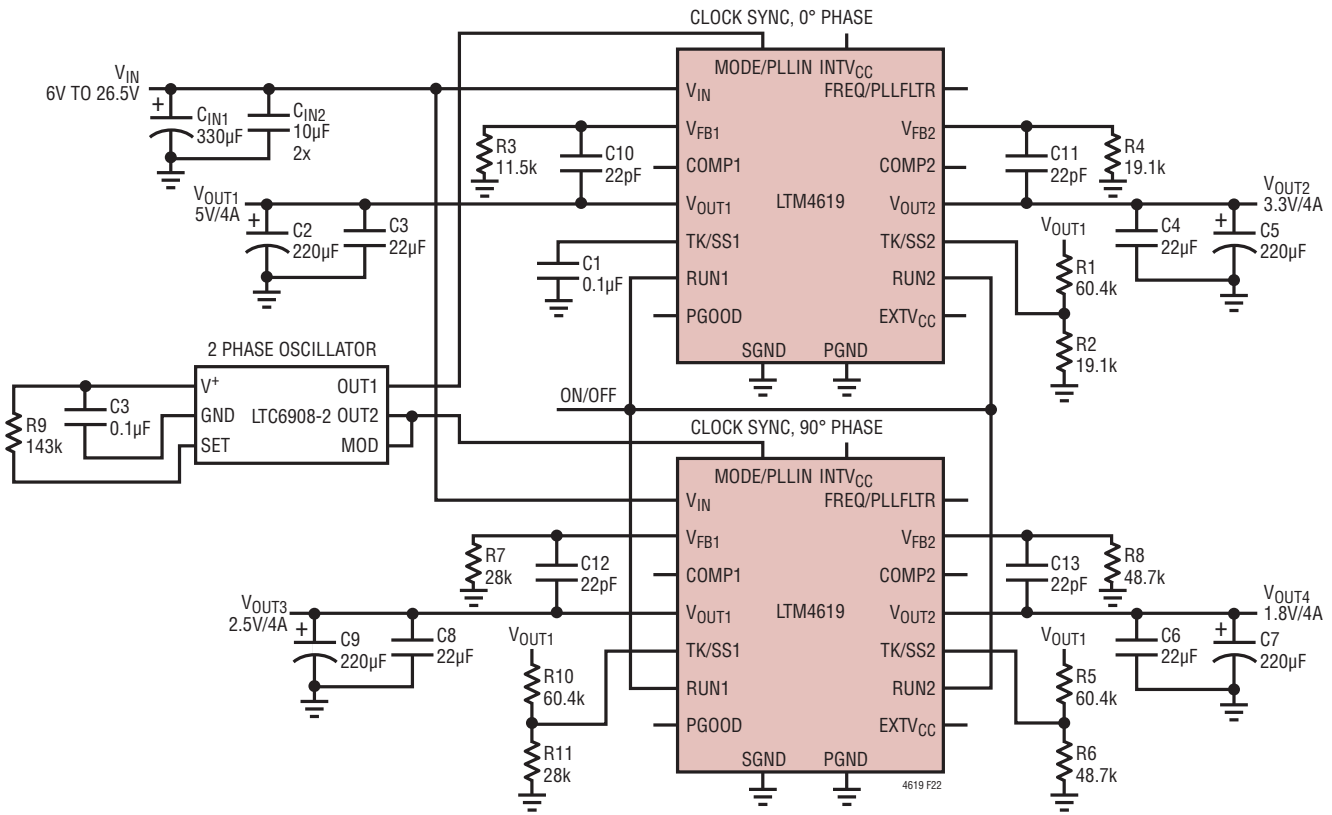


図22. トラッキングを使用した4フェーズ、4出力(5V、3.3V、2.5V、1.8V)

パッケージ



パッケージの行と列のラベルは、 μ Module製品間で異なる可能性がある。各パッケージのレイアウトを確認すること。

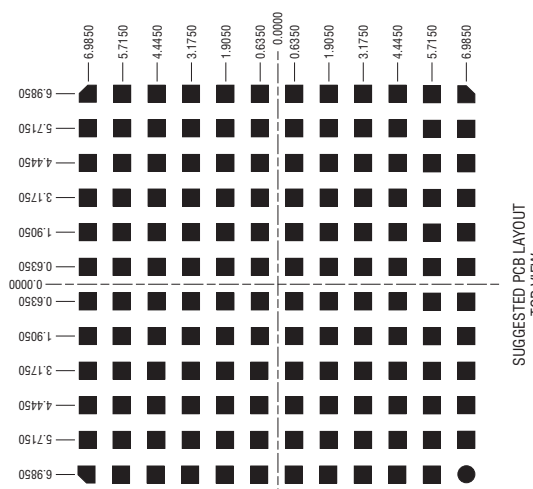
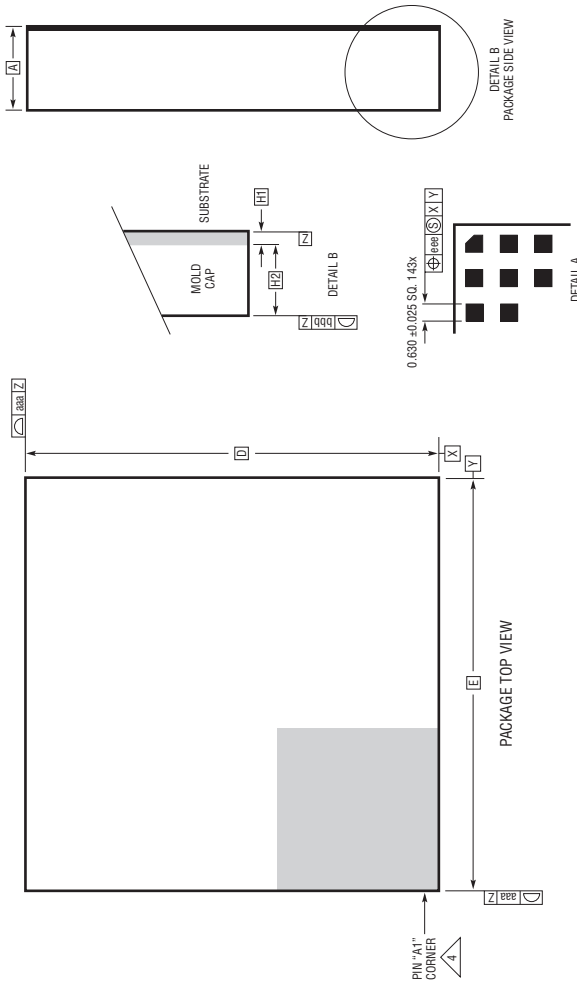
表4. ピン配置
(ピン機能によって整理)

PIN NAME		PIN NAME		PIN NAME		PIN NAME	
A1	V _{OUT2}	D1	V _{OUT2}	G1	PGND	K1	V _{IN}
A2	V _{OUT2}	D2	V _{OUT2}	G2	PGND	K2	V _{IN}
A3	V _{OUT2}	D3	V _{OUT2}	G3	PGND	K3	V _{IN}
A4	PGND	D4	PGND	G4	PGND	K4	V _{IN}
A5	PGND	D5	PGND	G5	PGND	K5	TK/SS2
A6	PGND	D6	PGND	G6	PGND	K6	V _{FB2}
A7	PGND	D7	PGND	G7	PGND	K7	V _{FB1}
A8	PGND	D8	PGND	G8	PGND	K8	TK/SS1
A9	PGND	D9	PGND	G9	PGND	K9	V _{IN}
A10	V _{OUT1}	D10	V _{OUT1}	G10	PGND	K10	V _{IN}
A11	V _{OUT1}	D11	V _{OUT1}	G11	PGND	K11	V _{IN}
A12	V _{OUT1}	D12	V _{OUT1}	G12	PGND	K12	V _{IN}
B1	V _{OUT2}	E1	PGND	H1	PGND	L1	V _{IN}
B2	V _{OUT2}	E2	PGND	H2	PGND	L2	V _{IN}
B3	V _{OUT2}	E3	PGND	H3	SW2	L3	V _{IN}
B4	PGND	E4	PGND	H4	PGND	L4	V _{IN}
B5	PGND	E5	PGND	H5	PGOOD	L5	V _{IN}
B6	PGND	E6	PGND	H6	SGND	L6	COMP2
B7	PGND	E7	PGND	H7	SGND	L7	COMP1
B8	PGND	E8	PGND	H8	MODE/PLLIN	L8	V _{IN}
B9	PGND	E9	PGND	H9	PGND	L9	V _{IN}
B10	V _{OUT1}	E10	PGND	H10	SW1	L10	V _{IN}
B11	V _{OUT1}	E11	PGND	H11	PGND	L11	V _{IN}
B12	V _{OUT1}	E12	PGND	H12	PGND	L12	V _{IN}
C1	V _{OUT2}	F1	PGND	J1	V _{IN}	M1	V _{IN}
C2	V _{OUT2}	F2	PGND	J2	V _{IN}	M2	V _{IN}
C3	V _{OUT2}	F3	PGND	J3	V _{IN}	M3	V _{IN}
C4	PGND	F4	PGND	J4	EXTV _{CC}	M4	V _{IN}
C5	PGND	F5	PGND	J5	RUN2	M5	V _{IN}
C6	PGND	F6	INTV _{CC}	J6	SGND	M6	V _{IN}
C7	PGND	F7	PGND	J7	SGND	M7	V _{IN}
C8	PGND	F8	PGND	J8	FREQ/PLLFLTR	M8	V _{IN}
C9	PGND	F9	PGND	J9	RUN1	M9	V _{IN}
C10	V _{OUT1}	F10	PGND	J10	V _{IN}	M10	V _{IN}
C11	V _{OUT1}	F11	PGND	J11	V _{IN}	M11	V _{IN}
C12	V _{OUT1}	F12	PGND	J12	V _{IN}	M12	V _{IN}

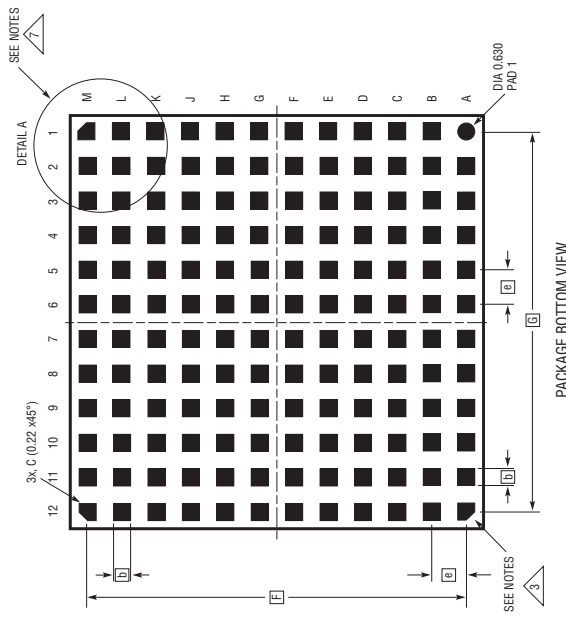
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

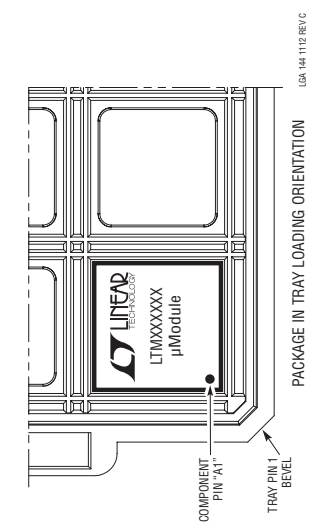
LGA Package
144-Lead (15mm × 15mm × 2.82mm)
 (Reference LTC DWG # 05-08-1816 Rev C)



DIMENSIONS			
SYMBOL	MIN	NOM	MAX
A	2.72	2.82	2.92
b	0.60	0.63	0.66
D		15.00	
E		15.00	
e		1.27	
F		13.97	
G		13.97	
H1	0.27	0.32	0.37
H2	2.45	2.50	2.55
aaa		0.15	
bbb		0.10	
eee		0.05	
TOTAL NUMBER OF LGA PADS: 144			



- 注記:
1. 寸法と許容誤差はASME Y14.5M-1994による
 2. すべての寸法はミリメートル
 3. ボールの名称はJESD MS-028およびJEPC95による
 4. ピン#1の識別マークの詳細はオプションだが、示された領域内になければならない。ピン#1の識別マークはモールドまたはマーキングにすることができる
 5. 主ターム-Zはシーティング・プレーン
 6. パッドの総数: 144
 7. パッケージの行と列のラベルはModule製品間で異なります。各パッケージのレイアウトを十分に確認してください



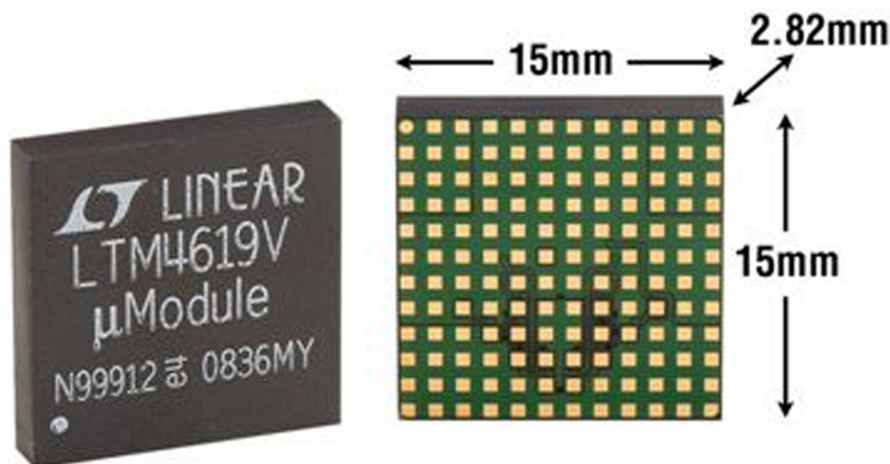
LGA 144 11/12 REV C

改訂履歴 (改訂履歴はRev Bから開始)

REV	日付	概要	ページ番号
B	8/13	概要に「またはシングル8A」の文を追加。 MODEをMODE/PLLINに変更。 GNDをPGNDに変更。 「デザイン・リソース」を追加。	1
			8
			22
			24
C	5/14	「発注情報」の表を更新。 熱抵抗の図を更新。 「熱に関する検討事項」のセクションを更新。	2
			2、17
			14、15、16

LTM4619

パッケージ写真



関連製品

製品番号	説明	注釈
LTM4614	デュアル4A、低 V_{IN} 、DC/DC μ Moduleレギュレータ	$2.375V \leq V_{IN} \leq 5.5V$ 、 $0.8V \leq V_{OUT} \leq 5V$ 、 $15mm \times 15mm \times 2.8mm$ LGA
LTM4615	トリプル出力、低 V_{IN} 、DC/DC μ Moduleレギュレータ	2つの4A出力と1つの1.5A出力、 $15mm \times 15mm \times 2.8mm$ LGA
LTM4616	デュアル8A、低 V_{IN} 、DC/DC μ Moduleレギュレータ	$2.7V \leq V_{IN} \leq 5.5V$ 、 $0.6V \leq V_{OUT} \leq 5V$ 、 $15mm \times 15mm \times 2.8mm$ LGA
LTM4628	デュアル8A、26V、DC/DC μ Moduleレギュレータ	$4.5V \leq V_{IN} \leq 28.5V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、リモート検出アンプ、内部温度検出ダイオード出力、 $15mm \times 15mm \times 4.32mm$ LGAパッケージ
LTM4620A	デュアル13Aまたはシングル26Aの16V降圧 μ Moduleレギュレータ	$4.5V \leq V_{IN} \leq 16V$ 、 $0.6V \leq V_{OUT} \leq 5.3V$ 、 $15mm \times 15mm \times 4.41mm$ LGAパッケージ

デザイン・リソース

主題	説明
μModuleのデザイン/製造リソース	<div style="display: flex; justify-content: space-between;"> <div style="width: 45%;"> <p>デザイン</p> <ul style="list-style-type: none"> • 選択ガイド • デモボードおよびGerberファイル • 無料シミュレーション・ツール </div> <div style="width: 45%;"> <p>製造:</p> <ul style="list-style-type: none"> • クイック・スタート・ガイド • PCBのデザイン、組立および製造ガイドライン • パッケージおよびボード・レベルの信頼性 </div> </div>
μModuleレギュレータ製品の検索	<ol style="list-style-type: none"> 1. 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする 2. Quick Power Searchパラメトリック・テーブルを使って検索を実行する <div style="border: 1px solid #ccc; padding: 5px; margin-top: 10px;"> <p>Quick Power Search</p> <p>Input V_{in} (Min) <input type="text"/> V V_{in} (Max) <input type="text"/> V</p> <p>Output V_{out} <input type="text"/> V I_{out} <input type="text"/> A</p> <p style="text-align: right;"><input type="button" value="Search"/></p> </div>
TechClipビデオ	μModule製品の電氣的性能と熱特性のベンチマーク・テストの方法を詳しく説明した短いビデオ
デジタル・パワー・システム管理	リニアテクノロジーのデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御および、シーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、ユーザーの構成設定とフォルト・ログを格納するEEPROMを搭載しています。

4619fc