

# トラッキング機能と周波数同期 を備えた 6A DC/DC μModule レギュレータ

## 特長

- 完全なスタンドアロン電源
- 広い入力電圧範囲: 4.5V~26.5V
- 標準6AのDC出力電流、8Aのピーク出力電流
- 出力電圧: 0.8V~5V
- 出力電圧トラッキング
- 最大±1.75%の全DC誤差
- 電流モード制御/高速過渡応答
- フェーズロック可能な固定周波数: 250kHz~780kHz
- 周波数同期機能を搭載
- 選択可能なBurst Mode®動作
- パワーグッド電圧インジケータ
- 出力過電圧保護
- 出力電流フォールドバック制限
- 9mm×15mm×4.32mm LGA パッケージ

## アプリケーション

- テレコムおよびネットワーク機器
- サーバ
- ストレージ・カード
- ATCAカード
- 産業用機器
- ポイントオブロード・レギュレーション
- 医療システム

## 概要

LTM<sup>®</sup>4618は9mm×15mm×4.32mm LGAパッケージの6A出力スイッチング・モードDC/DC電源で、スイッチング・コントローラ、パワーFET、インダクタの他、すべてのサポート部品をパッケージに搭載しています。LTM4618は4.5V~26.5Vの入力電圧で動作し、出力電圧は1本の外付け抵抗を使用して0.8V~5Vの範囲で設定できます。高効率設計により、6Aの連続電流(ピーク電流は8A)を供給します。必要なのは、数個の入力コンデンサと出力コンデンサのみです。

高いスイッチング周波数と電流モード・アーキテクチャにより、安定性を損なうことなく、入力負荷の変動に対する高速過渡応答が可能です。このデバイスは、周波数同期に加えて、電源レールのシーケンス制御のための出力電圧トラッキングをサポートしています。軽負荷時にはBurst Mode動作とパルス・スキップ・モードのいずれかを選択できます。

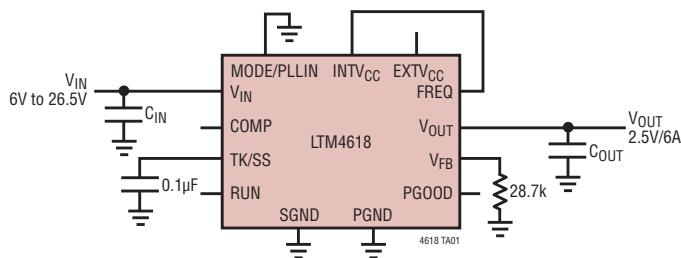
フォールト保護機能には、過電圧保護、過電流保護、および短絡保護用のフォールドバック電流制限などがあります。

LTM4618は鉛フリーで、RoHSに準拠しています。

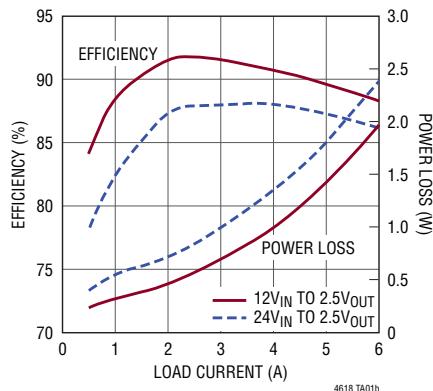
、LT、LTC、LTM、Linear Technology、Linear のロゴ、Burst Mode および μModule はリニアテクノロジー社の登録商標です。LTpowerCAD はリニアテクノロジー社の商標です。他の全ての商標はそれぞれの所有者に所有権があります。

## 標準的応用例

### 入力が6V~26.5Vの2.5V/6A DC/DC/パワーμModule<sup>®</sup>



### 効率および電力損失と負荷電流

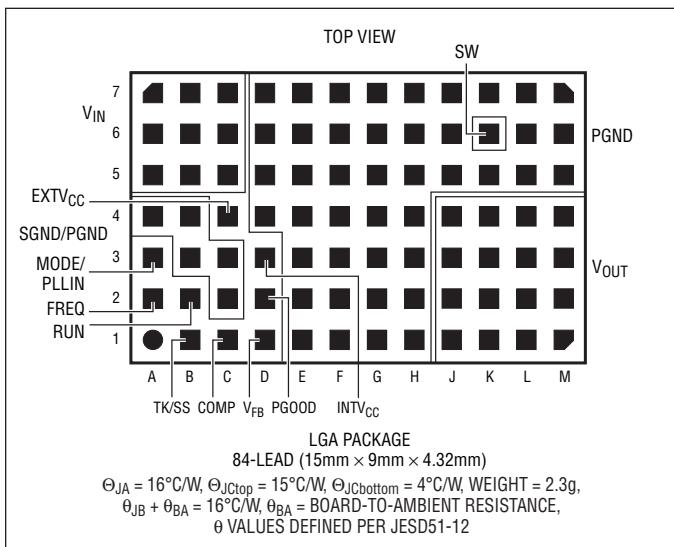


## 絶対最大定格

### (Note 1)

$V_{IN}$ , SW	-0.3V~28V
$INTV_{CC}$ , RUN, $EXTV_{CC}$ , PGOOD	-0.3V~6V
COMP, $V_{FB}$	-0.3V~2.7V
MODE/PLLIN, TK/SS,	
FREQ	-0.3V~ $INTV_{CC}$
$V_{OUT}$	0.8V~5V
内部動作温度範囲(Note 2)	-40°C~125°C
保存温度範囲	-55°C~125°C
ピーク・パッケージ・ボディ温度	250°C

## ピン配置



## 発注情報

無鉛仕上げ	製品マーキング*	パッケージ	温度範囲
LTM4618EV#PBF	LTM4618V	84-Lead (15mm x 9mm x 4.32mm) LGA	-40°C to 125°C
LTM4618IV#PBF	LTM4618V	84-Lead (15mm x 9mm x 4.32mm) LGA	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\*温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
この製品はトレイでのみ供給されます。詳細については、<http://www.linear-tech.co.jp/packaging/> をご覧下さい。

## 電気的特性

●は全内部動作温度範囲の規格値を意味する。それ以外は $T_A=25^\circ\text{C}$ (Note 2)、 $V_{IN}=12\text{V}$ 、「標準的応用例」の図21による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$V_{IN(DC)}$	Input DC Voltage	(Note 5)	●	4.5	26.5	V	
$V_{OUT(DC)}$	Output Voltage Total Variation with Line and Load	$C_{IN} = 10\mu\text{F} \times 2$ , $R_{FB} = 28.0\text{k}\Omega$ $C_{OUT} = 100\mu\text{F} \times 3$ X7R Ceramic MODE/PLLIN = 0V, $V_{FREQ} = 2.4\text{V}$ $V_{IN} = 6\text{V}$ to $26.5\text{V}$ , $I_{OUT} = 0\text{A}$ to $6\text{A}$ (Note 4)	●	2.476	2.52	2.557	V

### 入力の仕様

$V_{IN(UVLO)}$	Undervoltage Lockout Thresholds	$V_{INTVCC}$ Rising $V_{INTVCC}$ Falling		2.00 1.85	2.20 2.00	2.35 2.15	V
$I_{INRUSH(VIN)}$	Input Inrush Current at Start-Up	$I_{OUT} = 0\text{A}$ , $C_{IN} = 10\mu\text{F} \times 2$ , $C_{OUT} = 100\mu\text{F} \times 3$ $V_{OUT} = 2.5\text{V}$ $V_{IN} = 12\text{V}$ $V_{IN} = 26.5\text{V}$				0.3 0.2	A

## 電気的特性

●は全内部動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ (Note 2)、 $V_{IN} = 12\text{V}$ 、「標準的応用例」の図21による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$I_Q(VIN)$	Input Supply Bias Current	$V_{IN} = 12\text{V}, V_{OUT} = 2.5\text{V}, I_{OUT} = 0\text{A}$ $V_{IN} = 26.5\text{V}, V_{OUT} = 2.5\text{V}, I_{OUT} = 0\text{A}$ Shutdown, RUN = 0, $V_{IN} = 26.5\text{V}$		26 20 80		mA mA $\mu\text{A}$
$I_S(VIN)$	Input Supply Current	$V_{IN} = 12\text{V}, V_{OUT} = 2.5\text{V}, I_{OUT} = 6\text{A}$ $V_{IN} = 26.5\text{V}, V_{OUT} = 2.5\text{V}, I_{OUT} = 6\text{A}$		1.430 0.675		A A
INTV <sub>CC</sub>	Internal $V_{CC}$ Voltage	$V_{IN} = 12\text{V}, V_{RUN} > 2\text{V}$ , No Load	4.8	5	5.2	V
$V_{EXTVCC}$	EXTV <sub>CC</sub> Switchover Voltage	EXTV <sub>CC</sub> Ramping Positive	●	4.5	4.7	V
VLDO External	EXTV <sub>CC</sub> Voltage Drop	INTV <sub>CC</sub> = 20mA, $V_{EXTVCC} = 5\text{V}$		50	100	mV
$V_{EXTVCC}$ Hysteresis	EXTV <sub>CC</sub> Hysteresis			200		mV

## 出力の仕様

$I_{OUT(DC)}$	Output Continuous Current Range	$V_{IN} = 12\text{V}, V_{OUT} = 2.5\text{V}$ (Note 4)	0	6		A
$\Delta V_{OUT(LINE)} / V_{OUT}$	Line Regulation Accuracy	$V_{OUT} = 2.5\text{V}, V_{IN}$ from 6V to 26.5V $I_{OUT} = 0\text{A}$	●	0.02	0.04	%/V
$\Delta V_{OUT(LOAD)} / V_{OUT}$	Load Regulation Accuracy	$V_{IN} = 12\text{V}, V_{OUT} = 2.5\text{V}$ , 0 to 6A (Note 4)	●	0.3	0.6	%
$V_{OUT(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}, C_{OUT} = 100\mu\text{F} \times 3$ X5R Ceramic $V_{IN} = 12\text{V}, V_{OUT} = 2.5\text{V}$ $V_{IN} = 26.5\text{V}, V_{OUT} = 2.5\text{V}$		10 12		mV mV
$f_S$	Output Ripple Voltage Frequency	$I_{OUT} = 2\text{A}, V_{IN} = 12\text{V}, V_{OUT} = 2.5\text{V}, V_{FREQ} = \text{INTV}_{CC}$		780		kHz
$\Delta V_{OUT(START)}$	Turn-On Overshoot	$C_{OUT} = 100\mu\text{F} \times 3$ X5R Ceramic $V_{OUT} = 2.5\text{V}, I_{OUT} = 0\text{A}$ $V_{IN} = 12\text{V}$ $V_{IN} = 26.5\text{V}$		20 20		mV mV
$t_{START}$	Turn-On Time	$C_{OUT} = 100\mu\text{F} \times 3$ X5R Ceramic, $V_{OUT} = 2.5\text{V}, I_{OUT} = 0\text{A}$ , TK/SS Capacitor = 0.01μF $V_{IN} = 12\text{V}$ $V_{IN} = 26.5\text{V}$		0.75 0.70		ms ms
$\Delta V_{OUTLS}$	Peak Deviation for Dynamic Load	Load: 0% to 50% of Full Load $C_{OUT} = 100\mu\text{F} \times 3$ X5R Ceramic, $V_{OUT} = 2.5\text{V}$ $V_{IN} = 12\text{V}$		15		mV
$t_{SETTLE}$	Settling Time for Dynamic Load Step	Load: 0% to 50% of Full Load $C_{OUT} = 100\mu\text{F} \times 3$ X5R Ceramic, $V_{OUT} = 2.5\text{V}$ $V_{IN} = 12\text{V}$		10		μs
$I_{OUT(PK)}$	Output Current Limit	$C_{OUT} = 100\mu\text{F} \times 3$ X5R Ceramic $V_{IN} = 6\text{V}, V_{OUT} = 2.5\text{V}$ $V_{IN} = 26.5\text{V}, V_{OUT} = 2.5\text{V}$		11 11		A A

## 制御セクション

$V_{FB}$	Error Amplifier Feedback Voltage	$I_{OUT} = 0\text{A}, V_{OUT} = 2.5\text{V}$	●	0.792 0.788	0.8 0.8	0.808 0.808	V V
$I_{FB}$	Error Amplifier Feedback Current	(Note 3)			-10	-50	nA
$V_{OVL}$	Feedback Voltage Lockout	Measured at $V_{FB}$		0.84	0.86	0.88	V
$I_{TK/SS}$	Soft-Start Charge Current	$V_{TK/SS} = 0\text{V}$		0.9	1.3	1.7	μA
$DF_{MAX}$	Maximum Duty Factor	In Dropout (Note 3)			97		%
$t_{ON(MIN)}$	Minimum On-Time	(Note 3)			90		ns
$f_{NOM}$	Nominal Frequency	$V_{FREQ} = 1.2\text{V}$		450	500	550	kHz
$f_{LOW}$	Lowest Frequency	$V_{FREQ} = 0\text{V}$		210	250	290	kHz

## 電気的特性

●は全内部動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ (Note 2)、 $V_{IN} = 12\text{V}$ 、「標準的応用例」の図21による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$f_{HIGH}$	Highest Frequency	$V_{FREQ} \geq 2.4\text{V}$ , $\text{INTV}_{CC}$	700	780	860	kHz
$V_{IH(MODE/PLLIN)}$	Synchronous Clock High Level		2.0			V
$V_{IL(MODE/PLLIN)}$	Synchronous Clock Low Level			0.8		V
$R_{MODE/PLLIN}$	MODE/PLLIN Input Resistance			250		k $\Omega$
$I_{FREQ}$	FREQ Pin Sinking Current Sourcing Current	$f_{MODE/PLLIN} > f_{OSC}$ $f_{MODE/PLLIN} < f_{OSC}$		-13 13		$\mu\text{A}$ $\mu\text{A}$
$V_{RUN}$	RUN Pin On Threshold	RUN Rising	1.1	1.22	1.35	V
$V_{RUN}$ Hysteresis	RUN Pin Hysteresis			120		mV
$R_{FBHI}$	Resistor Between $V_{OUT}$ and $V_{FB}$ Pins		60.1	60.4	60.7	k $\Omega$

### PGOOD出力

$V_{PGL}$	PGOOD Voltage Low	$I_{PGOOD} = 2\text{mA}$		0.1	0.3	V
$I_{PGOOD}$	PGOOD Leakage Current	$V_{PGOOD} = 5\text{V}$			$\pm 2$	$\mu\text{A}$
$V_{PG}$	PGOOD Trip Level	$V_{FB}$ with Respect to Set Regulated Voltage $V_{FB}$ Ramping Negative $V_{FB}$ Ramping Positive	-5 5	-7.5 7.5	-10 10	%

**Note 1 :** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2 :** LTM4618 は  $T_J$  が  $T_A$  にほぼ等しいパルス負荷条件でテストされる。LTM4618E は  $0^\circ\text{C} \sim 125^\circ\text{C}$  の内部動作温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$  の全内部動作温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4618I は全内部動作温度範囲で性能仕様に適合すること

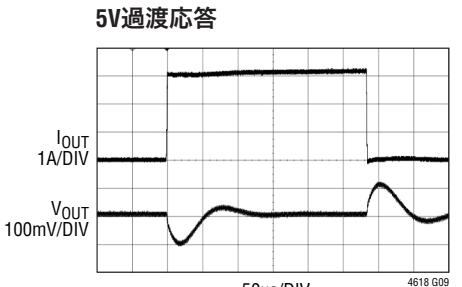
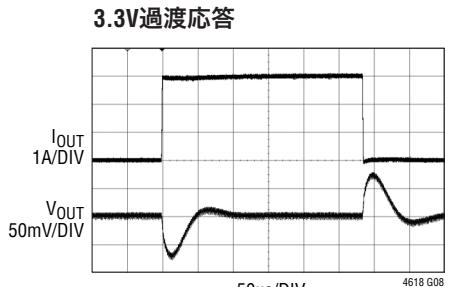
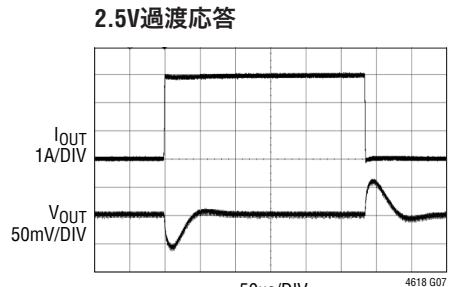
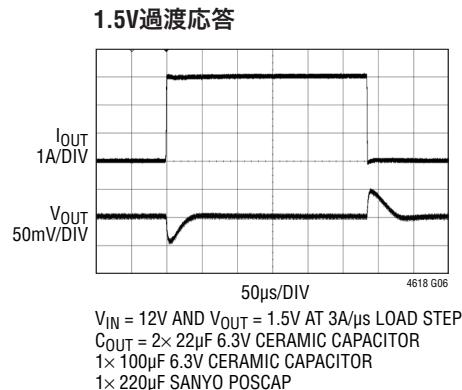
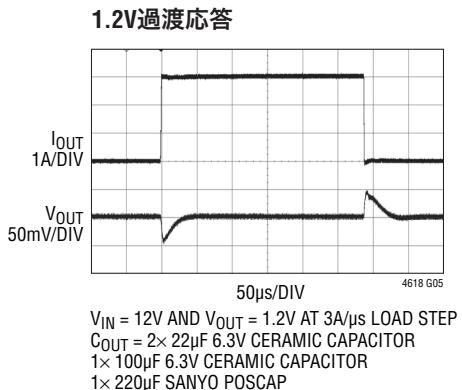
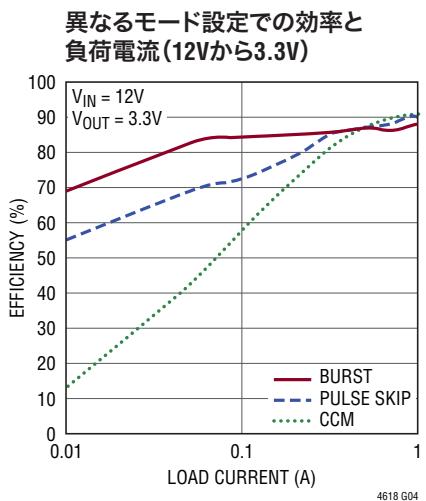
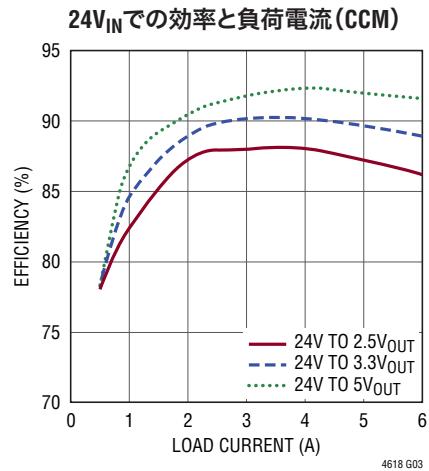
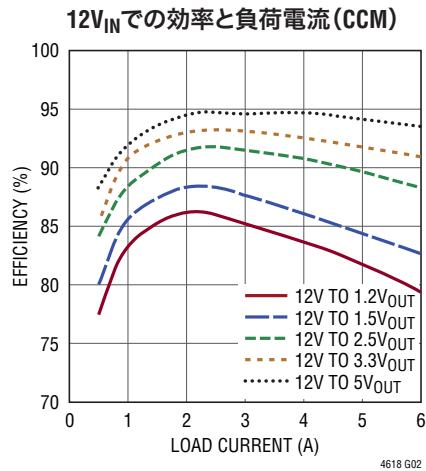
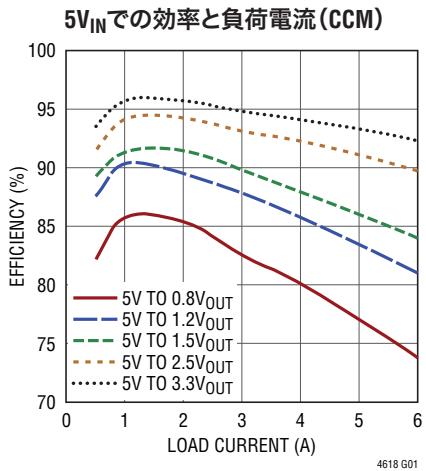
が保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

**Note 3 :** ウェハ・レベルでのみ全数テストされる。

**Note 4 :** 異なる  $V_{IN}$ 、 $V_{OUT}$  および  $T_A$  の「出力電流のディレーティング」曲線を参照。

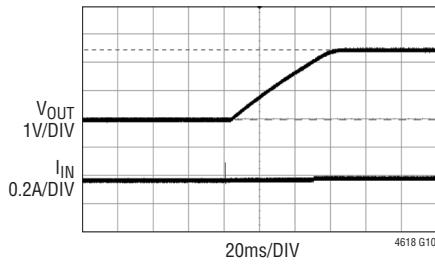
**Note 5 :** 6V 未満の入力電圧では、 $V_{IN}$ 、 $\text{INTV}_{CC}$  および  $\text{EXTV}_{CC}$  を一緒に接続する。LTM4618 は 5V 入力で動作するが、 $V_{IN}$ 、 $\text{INTV}_{CC}$  および  $\text{EXTV}_{CC}$  を一緒に接続する必要がある。

## 標準的性能特性



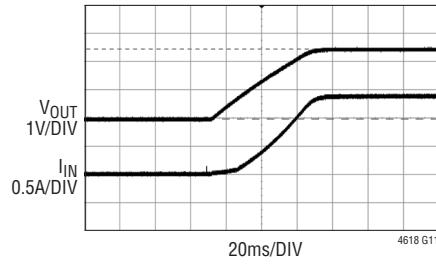
## 標準的性能特性

スタートアップ、 $I_{OUT} = 0A$



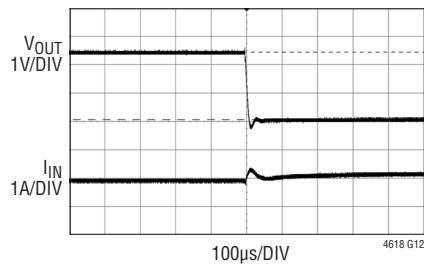
$V_{IN} = 12V$  AND  $V_{OUT} = 2.5V$   
 $C_{OUT} = 2 \times 22\mu F$  6.3V CERAMIC,  
 $1 \times 100\mu F$  6.3V CERAMIC AND  
 $1 \times 220\mu F$  SANYO POSCAP  
 $C_{SOFT-START} = 0.1\mu F$

スタートアップ、 $I_{OUT} = 6A$



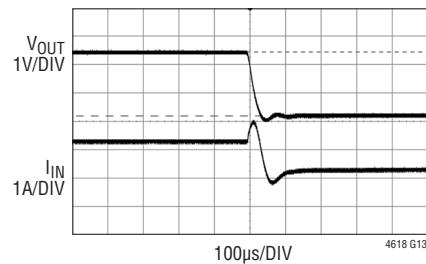
$V_{IN} = 12V$  AND  $V_{OUT} = 2.5V$   
 $C_{OUT} = 2 \times 22\mu F$  6.3V CERAMIC,  
 $1 \times 100\mu F$  6.3V CERAMIC AND  
 $1 \times 220\mu F$  SANYO POSCAP  
 $C_{SOFT-START} = 0.1\mu F$

短絡保護、 $I_{OUT} = 0A$



$V_{IN} = 12V$  AND  $V_{OUT} = 2.5V$   
 $C_{OUT} = 2 \times 22\mu F$  6.3V CERAMIC,  
 $1 \times 100\mu F$  6.3V CERAMIC AND  
 $1 \times 220\mu F$  SANYO POSCAP

短絡保護、 $I_{OUT} = 6A$



$V_{IN} = 12V$  AND  $V_{OUT} = 2.5V$   
 $C_{OUT} = 2 \times 22\mu F$  6.3V CERAMIC,  
 $1 \times 100\mu F$  6.3V CERAMIC AND  
 $1 \times 220\mu F$  SANYO POSCAP

## ピン機能

**NC (A1)** : NC。フロート状態のままにします。

**FREQ (A2)** : 周波数選択ピン。内部ローパス・フィルタがこのピンに接続されています。このピンからSGNDへの電圧により周波数を選択することができます。設定用抵抗分割器を使って動作周波数を設定することができます。提案されている動作周波数範囲は400kHz～780kHzですが、必要な構成を実現するために、インダクタのリップル電流を評価した後で250kHzという低い動作周波数を設定することも可能です。「アプリケーション情報」のセクションを参照してください。

**MODE/PLLIN (A3)** : モードの選択または外部同期用ピン。このピンをINTV<sub>CC</sub>に接続すると、パルス・スキップ・モードがイネーブルされます。このピンを“L”に接続すると、強制連続モード動作がイネーブルされます。このピンをフロートさせると、Burst Mode動作がイネーブルされます。ピンにクロックを与えると、コントローラは強制連続モードの動作に強制され、内部発振器に同期します。クロックを同期させる場合、設定用DC電圧を取り去る必要があります。

**PGND (バンク2: A4、B4、D4～D7、E1～E7、F1～F7、G1～G7、H1～H7、J5～J7、K5、K7、L5～L7、M5～M7)** : 入力リターンと出力リターンの両方の電源グランド・ピン。

**V<sub>IN</sub> (バンク1: A5～A7、B5～B7、C5～C7)** : 電源入力ピン。これらのピンとPGNDピンの間に入力電圧を与えます。入力デカップリング・コンデンサはV<sub>IN</sub>ピンとPGNDピンの間に直接配置することを推奨します。

**TK/SS (B1)** : 出力電圧トラッキングおよびソフトスタート・ピン。1.3μAの内部ソフトスタート電流がソフトスタート・コンデンサを充電します。「アプリケーション情報」のセクションを参照してください。

**RUN (B2)** : 実行制御ピン。このピンの電圧が1.35Vを超えるとモジュールがオンします。このピンを1.1Vより下に強制する

と、出力がシャットダウンします。RUNピンには1μAのプルアップ電流源が備わっており、この電流源は、RUNピンの電圧が1.5Vに達してさらに上に追従するにつれ、10μAまで増加します。したがて、通常動作ではこのピンをフロート状態のままにすることができます。このピンには最大6Vを印加することができます。UVLO機能では分圧器を使うことができます。「アプリケーション情報」のセクションを参照してください。

**SGND (B3、C2およびC3)** : 信号グランド・ピン。全てのアナログ回路と低電力回路のリターン・グランド・パス。1箇所でPGNDに接続します。詳細については「アプリケーション情報」を参照してください。

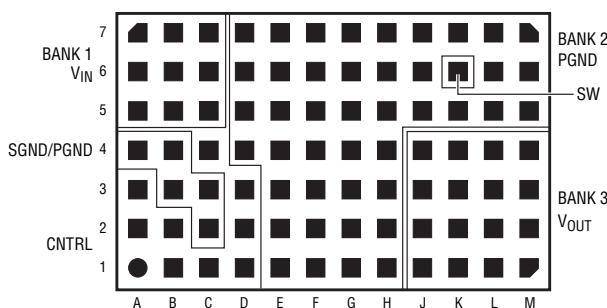
**COMP (C1)** : 電流制御スレッショルドおよびエラー・アンプの補償点。モジュールはほとんどの入力/出力電圧範囲に対して内部で補償されています。

**EXTV<sub>CC</sub> (C4)** : 外部電圧入力。内部INTV<sub>CC</sub> LDOを迂回して、内部回路とMOSFETドライバに電力を供給します。5V電源を利用できれば、内部LDOがディスエーブルされ、特に入力電圧が高いとき電力損失が減少します。「アプリケーション情報」のセクションを参照してください。

**V<sub>FB</sub> (D1)** : エラー・アンプの負入力。このピンは内部で60.4kΩの精密抵抗を介してV<sub>OUT</sub>に接続されています。V<sub>FB</sub>ピンとSGNDピンの間に抵抗を追加して、異なった出力電圧をプログラムすることができます。詳細については「アプリケーション情報」を参照してください。

**PGOOD (D2)** : 出力電圧パワーグッド・インジケータ。オープン・ドレインのロジック出力で、出力電圧がレギュレーション・ポイントの±7.5%以内にないと、グランドに引き下げられます。

**INTV<sub>CC</sub> (D3)** : 内部5Vレギュレータの出力。このピンは5V内部レギュレータのデカップリングを追加するために使います。



## ピン機能

**V<sub>OUT</sub> (バンク3: J1~J4, K1~K4, L1~L4, M1~M4)** : 電源の出力ピン。これらのピンとPGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとPGNDピンの間に直接配置することを推奨します。

**SW (K6)** : 回路のスイッチング・ノード。このピンはスイッチング周波数をチェックするのに使われます。このピンはフロート状態のままにします。抵抗-コンデンサのスナバをSWからPGNDに接続して、スイッチング・ノードの高周波リンクを除去することができます。「アプリケーション情報」のセクションを参照してください。

## 簡略ブロック図

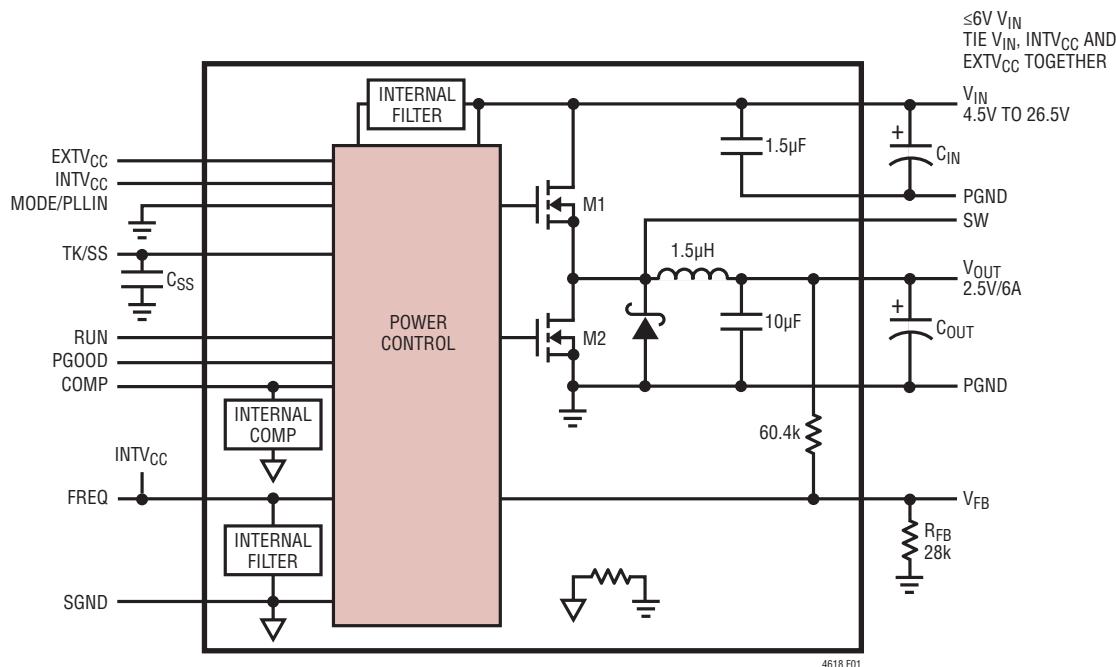


図1. LTM4618の簡略ブロック図

デカップリングの要件  $T_A = 25^\circ\text{C}$ 。図1の構成設定を使用。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C <sub>IN</sub>	External Input Capacitor Requirement ( $V_{IN} = 4.5\text{V}$ to $26.5\text{V}$ , $V_{OUT} = 2.5\text{V}$ )	$I_{OUT} = 6\text{A}$		10		μF
C <sub>OUT</sub>	External Output Capacitor Requirement ( $V_{IN} = 4.5\text{V}$ to $26.5\text{V}$ , $V_{OUT} = 2.5\text{V}$ )	$I_{OUT} = 6\text{A}$		200		μF

## 動作

### 電源モジュールの概要

LTM4606はスタンダードアロン非絶縁型スイッチング・モードDC/DC電源です。入力と出力にわずかの外部コンデンサを使って、最大6AのDC電流出力を供給することができます。このモジュールは、4.5V～26.5Vの入力電圧から、外付け抵抗によってプログラム可能な0.8VDC～5.0VDCの精密に安定化された出力電圧を供給します。標準的応用回路を図21に示します。6V以下の入力の場合、 $V_{IN}$ 、 $INTV_{CC}$ および $EXTV_{CC}$ と一緒に接続します。

LTM4618は固定周波数電流モード・レギュレータと高速スイッチング・スピードの内蔵パワーMOSFETデバイスを一体化しています。標準スイッチング周波数は750kHzです。

電流モード制御と内部帰還ループ補償により、広い範囲の出力コンデンサで（全てがセラミックの出力コンデンサであっても）、LTM4618モジュールは十分な安定性のマージンと十分な過渡性能を備えています。

電流モード制御により、各サイクルごとの高速電流制限および短絡状態での電流フォールドバックが実現されます。RUNピンを1.1Vより下にすると、両方のMOSFETをオフしてコントローラをシャットダウン状態に強制します。TK/SSピンは、起動時の出力電圧のランプと電圧トラッキングをプログラムするのに使うことができます。「アプリケーション情報」のセクションを参照してください。

LTM4618は全ての動作条件で安定するように内部で補償されています。LTpowerCAD™が過渡と安定性の解析のために提供されています。 $V_{FB}$ ピンはグランドに接続された1個の外部抵抗を使って出力電圧をプログラムするのに使います。同期制御を使ってマルチフェーズ動作を簡単に採用することができます。

MODE/PLLINピンを使って選択可能なBurst Mode動作またはパルス・スキップ動作により、軽負荷でも高い効率を達成することができます。「標準的性能特性」のセクションに軽負荷動作での効率のグラフが与えられています。

## アプリケーション情報

LTM4618の標準的応用回路を図21に示します。外付け部品の選択は主に最大負荷電流と出力電圧によって決まります。

### V<sub>IN</sub> から V<sub>OUT</sub> への降圧比

与えられた入力電圧にしたがって、実現可能なV<sub>IN</sub>からV<sub>OUT</sub>への最大降圧比には制約があります。制約の1つは最小オン時間t<sub>ON(MIN)</sub>です。これはLTM4618が動作可能な最小時間です。この動作オン時間が下の式に示されている最小オン時間より大きいことを確認してください。電流の制限については、このデータシートの「熱に関する検討事項と出力電流のディレーティング」のセクションを参照してください。t<sub>ON(MIN)</sub>は約90nsなので、ガードバンドを与えて110nsとします。

$$t_{ON(MIN)} < \frac{V_{OUT}}{V_{IN} \cdot f}$$

### 出力電圧のプログラミング

PWMコントローラには0.8Vの内部リファレンス電圧が備わっています。ブロック図に示されているように、60.4kの内部帰還抵抗がV<sub>OUT</sub>ピンをV<sub>FB</sub>ピンに接続しています。V<sub>FB</sub>ピンからSGNDに抵抗R<sub>FB</sub>を追加して出力電圧を設定します。

$$V_{OUT} = 0.8V \cdot \frac{60.4k + R_{FB}}{R_{FB}}$$

表1. V<sub>FB</sub>抵抗と様々な出力電圧

V <sub>OUT</sub> (V)	0.8	1	1.2	1.5	1.8	2.5	3.3	5
R <sub>FB</sub> (kΩ)	Open	243	121	69.8	48.7	28.7	19.1	11.5

### 入力コンデンサ

LTM4618モジュールは低ACインピーダンスのDCソースに接続します。1個の1.5μFの入力セラミック・コンデンサがモジュール内に含まれています。追加の入力コンデンサは最大6Aレベルの大きな負荷ステップが必要な場合にだけ必要です。さらに大きな入力バルク容量には、47μF～100μFの表面実装アルミ電解バルク・コンデンサを使うことができます。このバルク入力コンデンサは、長い誘導性のリード、トレスまたはソースの容量不足によって入力のソース・インピーダンスが損なわれる場合にだけ必要です。低インピーダンスのパワー・プレーンが使われる場合、この47μFコンデンサは不要です。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように推定することができます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

インダクタの電流リップルを考慮しないと、入力コンデンサのRMS電流は次のように推定することができます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta} \cdot \sqrt{D \cdot (1-D)}$$

上の式で、ηは電源モジュールの推定効率です。1個の10μFセラミック入力コンデンサの標準的RMSリップル電流定格は2Aなので、ワーストケースで6Aの最大電流でのRMS入力電流は約3Aです。低インダクタンスのプレーンを使ってデバイスに給電する場合、6A負荷の出力には2個の10μFセラミック・コンデンサで十分で、外部の入力バルク・コンデンサは不要です。複数のLTM4618パワー・モジュールを位相をずらして並列に接続することにより、入力のRMSリップル電流をキャンセルすることができるので、入力コンデンサの使用個数を減らすことができます。詳細は「アプリケーションノート77」で説明されています。

## アプリケーション情報

### 出力コンデンサ

LTM4618は低出力電圧リップル・ノイズ用に設計されています。C<sub>OUT</sub>として定義されているバルク出力コンデンサは、出力電圧リップルと過渡の要件を満たすのに十分低い等価直列抵抗(ESR)のものを選択します。C<sub>OUT</sub>には低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサまたはセラミック・コンデンサを使うことができます。標準的出力容量は100μF～300μFです。出力リップルや動的過渡スパイクをさらに減らす必要がある場合、システム設計者が出力フィルタの追加を要求するかもしれません。異なる出力電圧と、3A/μsの過渡での電圧の垂下やオーバーシュートを最小に抑えるための出力コンデンサの一覧を表4に示します。表は過渡性能を最適化する合計等価ESRと合計バルク容量の最適値を与えます。表4のマトリックスでは安定性の判定基準が考慮されており、リニアテクノロジーからμModule Power Design Toolが安定性の解析のために提供されています。マルチフェーズ動作は位相数の関数として実効出力リップルを減少させます。「アプリケーションノート77」ではこのノイズの減少と出力リップル電流のキャンセルについて説明されていますが、出力容量を安定性と過渡応答の関数として注意深く検討します。リニアテクノロジーのμModule Power Design Toolは、位相のN倍の増加に伴う出力リップルの減少を計算することができます。

### モードの選択とフェーズロック・ループ

LTM4618は、高効率Burst Mode動作、固定周波数パルス・スキップ動作、または強制連続導通モードに入るようにイネーブルすることができます。強制連続動作を選択するには、MODE/PLLINピンをグランドに接続します。パルス・スキップ・モード動作を選択するには、MODE/PLLINピンをINTV<sub>CC</sub>に接続します。Burst Mode動作を選択するには、このピンをフロートさせます。

LTM4618にはフェーズロック・ループ(PLL)が備わっており、MODE/PLLINピンに接続された外部クロック・ソースに内部発振器を同期させることができます。レギュレータのRUNピンがイネーブルされる前に、外部クロックを与える必要があります。

### 周波数の選択

LTM4618のコントローラのスイッチング周波数はDC電圧を使って選択することができます。MODE/PLLINピンが外部クロック・ソースによってドライブされない場合、図21に示され

ているように抵抗分割器を接続することにより、FREQピンを使ってコントローラの動作周波数を250kHz～780kHzにプログラムすることができます。400kHzより低い周波数で動作する際は、インダクタのリップル電流が妥当な値になるようにしてください。標準的周波数は750kHzです。ただし、最小オン時間に達する場合、ターンオン時間を増やすため、低い周波数に設定する必要があります。そうしないと、かなりのパルス・スキップが生じ、それに応じてリップル電流と電圧リップルが大きくなる可能性があります。

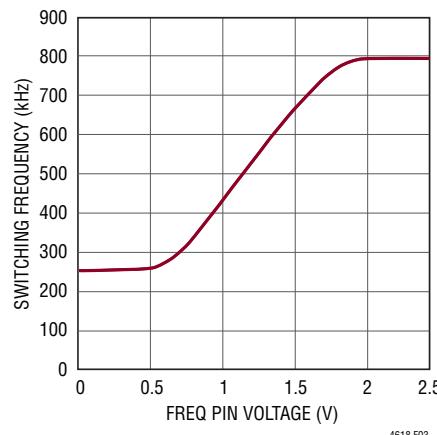


図3. スイッチング周波数とFREQピンの電圧の関係

### 周波数同期

MODE/PLLINピンによりLTM4618を外部クロック(250kHz～780kHz)に同期させることができ、内部フェーズロック・ループによってLTM4618は入力クロックの位相にもロックすることができます。400kHzより低い周波数で動作する際は、インダクタのリップル電流が妥当な値になるようにしてください。インダクタのリップル電流が負荷電流の50%を超えないことを推奨します。FREQピンにはPLLの内部ループ・フィルタが備わっています。RUNピンがイネーブルされる前に、外部クロックを与える必要があります。LTM4618のINTV<sub>CC</sub>からクロック・ソースに給電しているアプリケーションでは、クロック・ソースのためにINTV<sub>CC</sub>をアクティブにするために、RUNピンをイネーブルする必要があります。この状況では(図22を参照)、TK/SSピンに約0.22μFのコンデンサを使って、100msかけてレギュレータをソフトスタートすることができます。これにより、レギュレータのインダクタ・リップル電流がピークになる前に、レギュレータが正しい周波数に同期することができます。

## アプリケーション情報

LTM4618は、“H”レベルが2.0Vより高く、“L”レベルが0.8Vより低い入力クロックを使って、400kHz～780kHzに同期させることができます。動作範囲の下限は、インダクタのリップル電流を制限するために400kHzに設定されています。同期の例については、「標準的応用例」のセクションを参照してください。LTM4618の最小オン時間は約90nsに制限されています。オン時間はガードバンドを加えて110nsにします。オン時間は次のように計算することができます。

$$t_{ON(MIN)} = \frac{1}{FREQ} \cdot \left( \frac{V_{OUT}}{V_{IN}} \right)$$

### ソフトスタートとトラッキング

LTM4618はコンデンサを使って自己でソフトスタートを行うか、または外部電源の出力をトラッキングする能力があります。モジュールを自己によるソフトスタートに構成するときは、コンデンサをそのTK/SSピンに接続します。モジュールがシャットダウン状態のとき、TK/SSピンがアクティブにグランドに引き下げられます。

RUNピンの電圧が1.22Vを超えるとモジュールが起動します。次いで、1.3μAのソフトスタート電流がそのソフトスタート・コンデンサの充電を開始します。ソフトスタートまたはトラッキングはコントローラの最大出力電流を制限することによってではなく、TK/SSピンのランプ・レートに従って出力ランプ電圧を制限することによって実現されることに注意してください。滑らかなソフトスタートまたはトラッキングを保証するため、電流フォールドバックはこのフェーズの間ディスエーブルされます。ソフトスタートまたはトラッキングの範囲は、TK/SSピンの0V～0.8Vの電圧範囲として定義されます。合計ソフトスタート時間は次のように計算できます。

$$t_{SOFT-START} = \frac{0.8V \cdot C_{SS}}{1.3\mu A}$$

出力電圧のトラッキングはTK/SSピンを使って外部でプログラムすることができます。マスタの電圧は、スレーブの帰還分割器と同じ外部抵抗分割器によって分圧され、同時トラッキングを実装します。LTM4618は上側の帰還抵抗に精確な内部60.4k抵抗を使います。同時トラッキングの例を図4に示します。

$$V_{OUT(SLAVE)} = \left( 1 + \frac{R_1}{R_2} \right) \cdot V_{TRACK}$$

$V_{TRACK}$ はスレーブのTK/SSピンに与えられるトラック・ランプです。 $V_{TRACK}$ の制御範囲は0V～0.8Vです。スレーブの出力を設定するのに使われる抵抗値と同じ値でマスタの出力が分圧されると、スレーブはその最終値に達するまでマスタを同時トラッキングします。マスタはスレーブのレギュレーション・ポイントからその最終値まで上昇を続けます。

レシオメトリック・モードのトラッキングは、分圧器の異なった抵抗値を選択して出力のトラッキング比を変えることにより、実現することができます。トラッキングがうまく動作するには、マスタ出力がスレーブ出力より大きくなればなりません。マスタとスレーブのデータが与えられると、それらを使って、同時トラッキングまたはレシオメトリック・トラッキングのための正しい抵抗値を実装することができます。

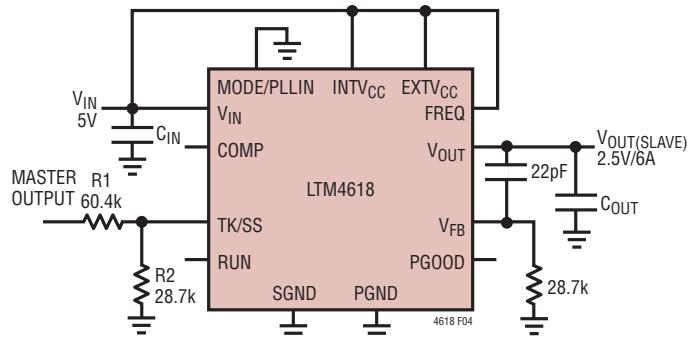


図4. 出力電圧の同時トラッキング

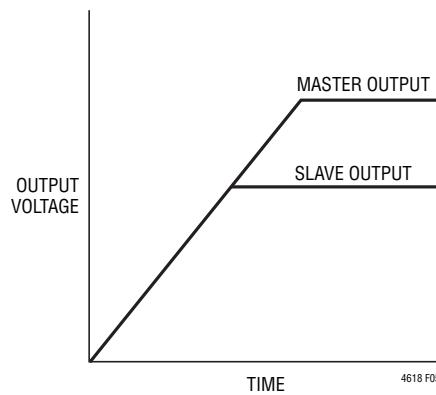


図5. 同時トラッキングの特性

## アプリケーション情報

### スロープ補償

モジュールは全ての出力電圧に対して既に内部で補償されています。LTpowerCADを利用して、制御ループをさらに最適化することができます。

### RUN ピン

RUNピンには $1\mu A$ のプルアップ電流源が備わっており、このピンがフロート状態のときデバイスをイネーブルします。分圧器を使って、RUNピンを使ったUVLO機能を実現することができます。図21を参照してください。

### フォールト状態：電流制限と過電流フォールドバック

LTM4618には電流モード・コントローラが備わっており、定常状態の動作時だけでなく、過渡においても本来的にサイクルごとにインダクタ電流を制限します。

過負荷状態が発生したとき電流をさらに制限するため、LTM4618にはフォールドバック電流制限機能が備わっています。出力が40%以上低下すると、最大出力電流はその最大電流リミット値の約25%に徐々に低下します。

### 熱に関する検討事項と出力電流のディレーティング

データシートの「ピン配置」のセクションに示されている熱抵抗はJESD51-9で定義されているパラメータに従っており、有限要素解析 (FEA) ソフトウェア・モデリング・ツールで使用することを目的にしています。このツールは、サーマル・モデリング、シミュレーションと、ハードウェア・テスト・ボードに実装されたμModuleレギュレータ・パッケージに対して行われたハードウェア評価との相関の結果を利用しています。このテスト・ボードも、JESD51-9 (“Test Boards for Area Array Surface Mount Package Thermal Measurements”) で定義されています。これらの熱係数を示す意図は、JESD 51-12 (“Guidelines for Reporting and Using Electronic Package Thermal Information”) に示されています。

多くの設計者は、様々な電気的および物理的環境の動作条件での実際のアプリケーションにおけるμModuleレギュレータの熱性能を予測するのに、ラボの装置およびデモボードのようなテスト手段の使用を選択して、FEAの作業を補足することができます。FEAソフトウェアなしでは、「ピン配置」のセクションに示されている熱抵抗はそれ自体としては熱性能の

目安として役立ちません。代わりに、特定のアプリケーションでの利用に関係した洞察と目安を与えるような方法で、データシートに与えられているディレーティング曲線を使うことができ、熱性能を特定のアプリケーションに関係づけるように適応させることができます。

「ピン配置」のセクションには、JESD 51-12で明確に定義されている4つの熱係数が示されています。これらの係数の定義を引用して、または言い換えて下に示します。

- $\theta_{JA}$  (接合部から周囲までの熱抵抗) は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、JESD 51-9で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
- $\theta_{JCbottom}$  (接合部から製品のケースの底部までの熱抵抗) は、部品の全電力損失がパッケージの底部を通じて流れ出す場合の接合部から基板までの熱抵抗です。標準的μModuleレギュレータでは、熱の大半がパッケージの底部から流れ出しますが、周囲の環境に流れ出す熱流も常に存在します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
- $\theta_{JCtop}$  (接合部から製品のケースの頂部までの熱抵抗) は、部品のほぼ全電力損失がパッケージの頂部を通じて流れ出す状態で決定されます。標準的μModuleレギュレータの電気的接続はパッケージの底部なので、接合部からデバイスの頂部に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
- $\theta_{JB}$  (接合部からプリント回路基板までの熱抵抗) は、熱の大部分がμModuleレギュレータの底部を通じて基板に流れ出す場合の接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底部から半田接合部を通り、基板の一部を通る熱抵抗の和です。基板温度は、両面2層基板を使って、パッケージから規定された距離をおいて測定されます。この基板はJESD 51-9に記述されています。

## アプリケーション情報

前述の熱抵抗を図解したものを図6に示します。青色の抵抗はμModuleレギュレータ内部に含まれており、緑色の抵抗はμModuleレギュレータの外部です。

実際には、JESD 51-12または「ピン配置」のセクションで定義されている4種類の熱抵抗パラメータの個々のものまたはサブグループは、μModuleレギュレータの通常の動作条件を再現または表現するものではないことに注意してください。たとえば、基板に実装された実際のアプリケーションでは、標準規格が $\theta_{JCtop}$ および $\theta_{JCbottom}$ をそれぞれ定義しているように、デバイスの全電力損失(熱)の100%がμModuleレギュレータの頂部だけを通って、または底部だけを通って熱的に伝わることは決してありません。実際には、電力損失はパッケージから両方の方向に熱的に放散します。もちろん、ヒートシンクやエアフローがないと、熱の大半は基板に向かって流れます。

SIP (System-In-Package) モジュール内部では、電力損失を生じる複数のパワーデバイスや部品が存在し、その結果、部品やダイの異なる接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確にリニアではないことに注意してください。この複雑さを(モデリングの簡単さを犠牲にすることなく、しかも実用的な現実性を無視せずに)調和させるため、制御された環境室でのラボ・テストとともにFEAソフトウェア・モデリングを使うアプローチが取られ、このデータシートで与えられている熱抵抗値の定義と相関が得されました。

(1) 最初に、FEAソフトウェアを使い、全ての素材の正しい係数および電力損失源の精確な定義を使ってμModuleレギュレータおよび規定されたPCBの機械的形状を精確に作成します。(2) このモデルは、JESD51-9と矛盾しないソフトウェアで定義されたJEDECの環境をシミュレートして、(JEDECで定義されている熱抵抗値の計算を可能にする)電力損失による熱の流れと、異なったインターフェースでの温度の測定値を予測します。(3) モデルとFEAソフトウェアを使って、ヒートシンクとエアフローを与えたμModuleレギュレータを評価します。

(4) これらの熱抵抗の値を計算して評価し、ソフトウェア・モデルの様々な動作条件をシミュレートした後、徹底したラボでの評価により、制御された環境チャンバ内部で熱電対を使い、デバイスをシミュレートされた電力損失と同じ電力損失で動作させて、シミュレートされた条件を再現します。このプロセスと必要な作業の結果、このデータシートの別のセクションに示されているディレーティング曲線が得されました。これらの実験室でのテストが行われ、μModuleパッケージ・モデルとの相関がとられた後、 $\theta_{JB}$ と $\theta_{BA}$ が足し合わされ、適正に定義された環境チャンバ内のエアフローやヒートシンクなしのμModuleパッケージ・モデルと非常によく相関がとれました。この $\theta_{JB} + \theta_{BA}$ の値は「ピン配置」のセクションに示されており、エアフローや頂部に実装したヒートシンクがない状態では、電力損失のほぼ100%が接合部から基板を通って周囲に流れるので、この値は $\theta_{JA}$ の値に精確に等しくなります。

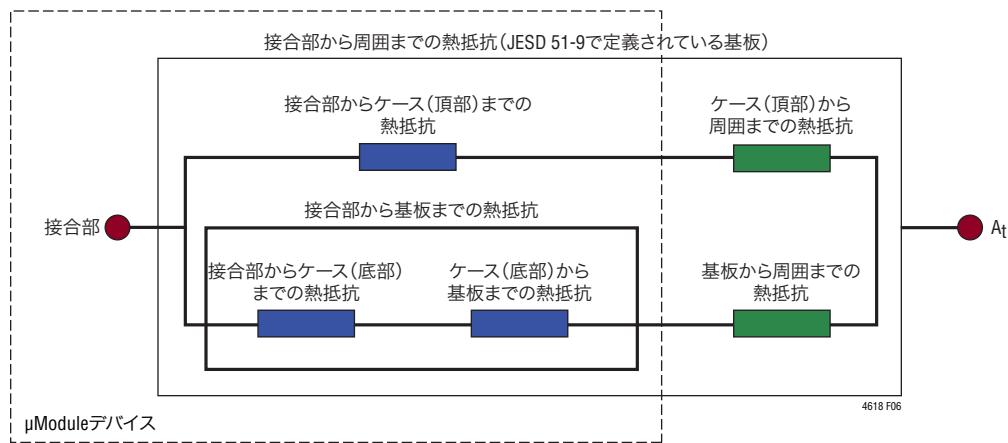


図6. JESD51-12の熱抵抗係数の図解

## アプリケーション情報

図7と図8の1.5Vと3.3Vの電力損失曲線を図9～図16の負荷電流ディレーティング曲線と一緒に使って、様々なヒートシンクおよびエアフロー条件でのLTM4618のおおよその $\theta_{JA}$ 熱抵抗を計算することができます。電力損失曲線は室温で得られており、周囲温度に従って増加係数を使って増加させます。これらの近似係数は次のとおりです。40°Cで1、50°Cで1.05、60°Cで1.1、70°Cで1.15、80°Cで1.2、90°Cで1.25、100°Cで1.3、110°Cで1.35、125°Cで1.4です。ディレーティング曲線は、6Aから始まる出力電流と、40°Cの周囲温度でプロットされています。出力電圧は1.5Vと3.3Vです。これらは熱抵抗の相関をとるため、低い方と高い方の出力電圧範囲を含むように選択されています。サーマルモデルは恒温室を使ついくつかの温度測定とサーマルモデル解析から得られます。エアフローありとエアフローなしの条件で周囲温度を上げながら接合部温度をモニタします。周囲温度の変化に伴う電力損失の増加はディレーティング曲線に取り込まれています。周囲温度の上昇に伴い、出力電流つまり電力を減らしながら、接合部を最大120°Cに維持します。周囲温度が上昇するにつれ、出力電流の減少によりモジュール内部の損失が減少します。モニタされた120°Cの接合部温度から周囲動作温度を差し引いた温度は、どれだけのモジュール温度の上昇が許されるかを規定します。一例として、図11では、エアフローやヒートシンクなしで、負荷電流は約85°Cで約5Aにディレーティングされ、12V

から1.5V/5A出力の電力損失は約1.7Wです。1.7Wの損失は、12Vから1.5Vへの5Aでの電力損失曲線から得られる約1.4Wの室温での損失、および85°Cの周囲温度での1.2の増加係数を使って計算されます。115°Cの接合部温度から85°Cの周囲温度を差し引き、その差の30°Cを1.7Wで割ると17°C/Wの $\theta_{JA}$ 熱抵抗になります。表2はこれと非常に近い16°C/Wの値を規定しています。表2と表3はエアフローとヒートシンクのありなしの1.5V出力と3.3V出力の等価熱抵抗を与えます。様々な条件で得られた表2と表3の熱抵抗に、周囲温度の関数として計算された電力損失を掛けて、周囲温度を超える温度上昇（したがって最大接合部温度）を求めるることができます。室温での電力損失は「標準的性能特性」のセクションの効率曲線から求め、上の周囲温度の増加係数を使って調整することができます。プリント回路基板は厚さ1.6mmの4層基板です。外側の2層には2オンス銅、内側の2層には1オンス銅が使われています。PCBの寸法は95mm×76mmです。BGAヒートシンクを表3に示します。

### 安全性に関する検討事項

LTM4618モジュールでは $V_{IN}$ と $V_{OUT}$ が絶縁されていません。内部にヒューズはありません。必要なら、各ユニットを致命的損傷から保護するため、最大入力電流の2倍の定格の低速溶断ヒューズを使う必要があります。

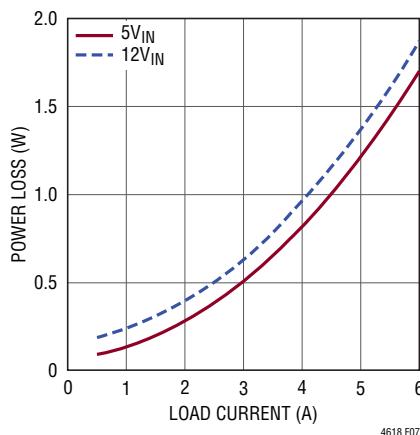


図7. 1.5V<sub>OUT</sub>の電力損失

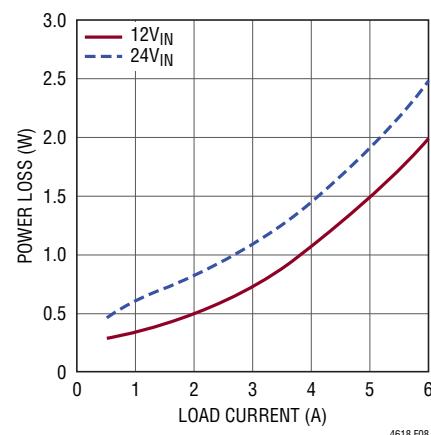


図8. 3.3V<sub>OUT</sub>の電力損失

## アプリケーション情報

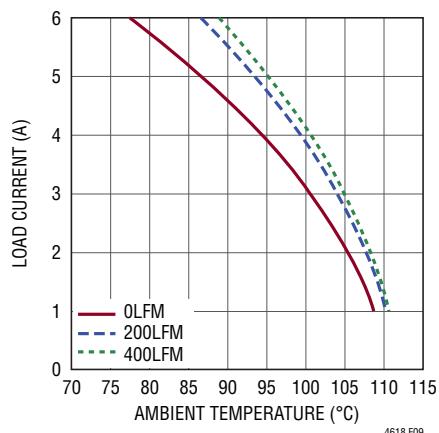


図9. 5V<sub>IN</sub>から1.5V<sub>OUT</sub>、  
ヒートシンクなし

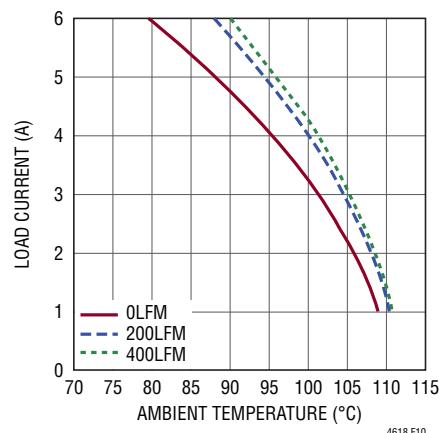


図10. 5V<sub>IN</sub>から1.5V<sub>OUT</sub>、  
ヒートシンク付き

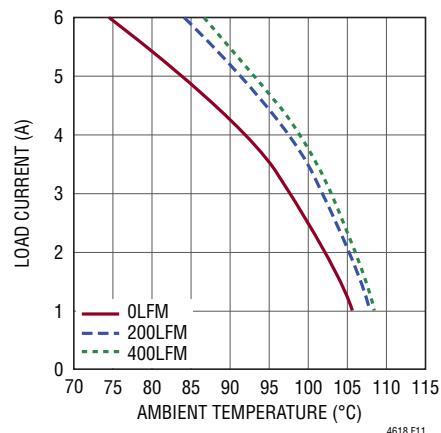


図11. 12V<sub>IN</sub>から1.5V<sub>OUT</sub>、  
ヒートシンクなし

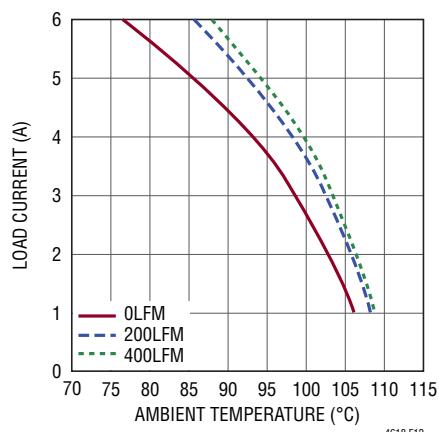


図12. 12V<sub>IN</sub>から1.5V<sub>OUT</sub>、  
ヒートシンク付き

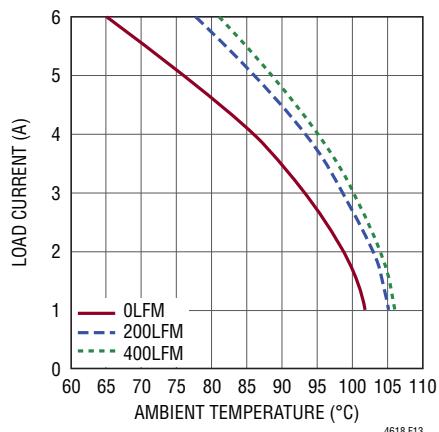


図13. 12V<sub>IN</sub>から3.3V<sub>OUT</sub>、  
ヒートシンクなし

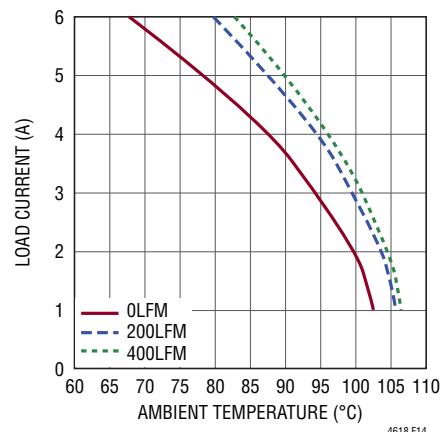


図14. 12V<sub>IN</sub>から3.3V<sub>OUT</sub>、  
ヒートシンク付き

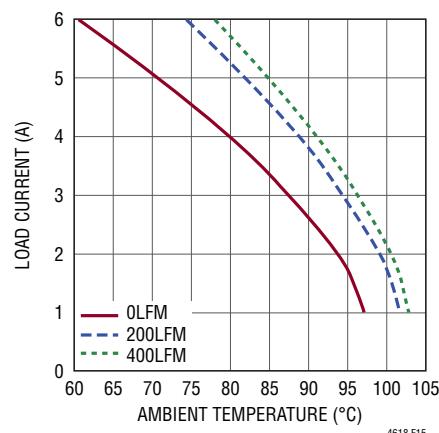


図15. 24V<sub>IN</sub>から3.3V<sub>OUT</sub>、  
ヒートシンクなし

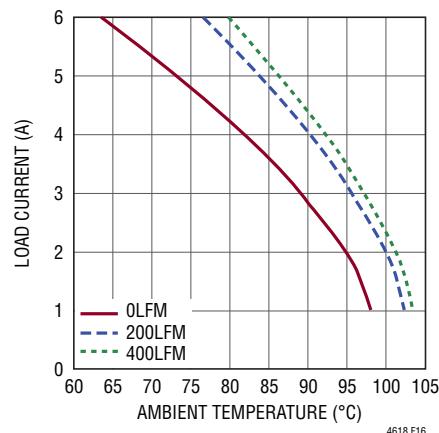


図16. 24V<sub>IN</sub>から3.3V<sub>OUT</sub>、  
ヒートシンク付き

## アプリケーション情報

表2. 1.5V出力

ディレーティング曲線	V <sub>IN</sub> (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	Θ <sub>JA</sub> (°C/W)
図9、図11	5, 12	図7	0	なし	16
図9、図11	5, 12	図7	200	なし	12.2
図9、図11	5, 12	図7	400	なし	11.2
図10、図12	5, 12	図7	0	BGAヒートシンク	15.2
図10、図12	5, 12	図7	200	BGAヒートシンク	11.6
図10、図12	5, 12	図7	400	BGAヒートシンク	10.7

表3. 3.3V出力

ディレーティング曲線	V <sub>IN</sub> (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	Θ <sub>JA</sub> (°C/W)
図13、図15	12, 24	図8	0	なし	15
図13、図15	12, 24	図8	200	なし	11.2
図13、図15	12, 24	図8	400	なし	10.2
図14、図16	12, 24	図8	0	BGAヒートシンク	14.2
図14、図16	12, 24	図8	200	BGAヒートシンク	10.6
図14、図16	12, 24	図8	400	BGAヒートシンク	9.7

使用されたヒートシンク : Aavid の #375424B000346 の 15 × 9 バージョン

表4. 出力電圧応答と部品のマトリックス(図21を参照)0Aから3Aへの負荷ステップ

V <sub>OUT</sub> (V)	C <sub>IN</sub> (CERAMIC)	C <sub>IN</sub> (BULK)	C <sub>OUT1</sub> (CERAMIC)	C <sub>OUT2</sub> (BULK)	COMP	C <sub>2</sub> (pF)	FREQ (kHz)	DROOP (mV)	P-P DEVIATION (mV)	RECOVERY TIME (μs)	LOAD STEP (A/μs)	R <sub>FB</sub> (kΩ)
1	22μF × 2	68μF	100μF × 4	None	None	100	400	38	76	35	3	242
1	22μF × 2	68μF	100μF × 2	220μF	None	None	400	35	70	35	3	242
1	22μF × 2	68μF	100μF	470μF	None	None	400	30	60	35	3	242
1.2	22μF × 2	68μF	100μF × 4	None	None	47	400	40	80	30	3	121
1.2	22μF × 2	68μF	100μF × 2	220μF	None	None	400	37	74	35	3	121
1.2	22μF × 2	68μF	100μF	470μF	None	None	400	27	54	35	3	121
1.5	22μF × 2	68μF	100μF × 3	None	None	47	500	48	96	36	3	68.1
1.5	22μF × 2	68μF	100μF	220μF	None	None	500	40	80	36	3	68.1
1.5	22μF × 2	68μF	100μF	470μF	None	None	500	30	60	40	3	68.1
1.8	22μF × 2	68μF	100μF × 3	None	None	47	500	52	104	36	3	48.7
1.8	22μF × 2	68μF	100μF	220μF	None	None	500	45	90	35	3	48.7
1.8	22μF × 2	68μF	100μF × 4	None	None	47	500	50	100	35	3	48.7
2.5	22μF × 2	68μF	100μF × 3	None	None	47	500	65	130	38	3	28
2.5	22μF × 2	68μF	100μF × 4	None	None	600	75	150	35	3	28	
2.5	22μF × 2	68μF	100μF	220μF	None	None	600	60	120	45	3	28
3.3	22μF × 2	68μF	100μF × 2	None	None	22	600	90	180	36	3	19.1
3.3	22μF × 2	68μF	100μF × 2	None	None	47	600	80	160	40	3	19.1
5	22μF × 2	68μF	100μF	None	None	47	600	150	300	40	3	11.5

# LTM4618

## アプリケーション情報

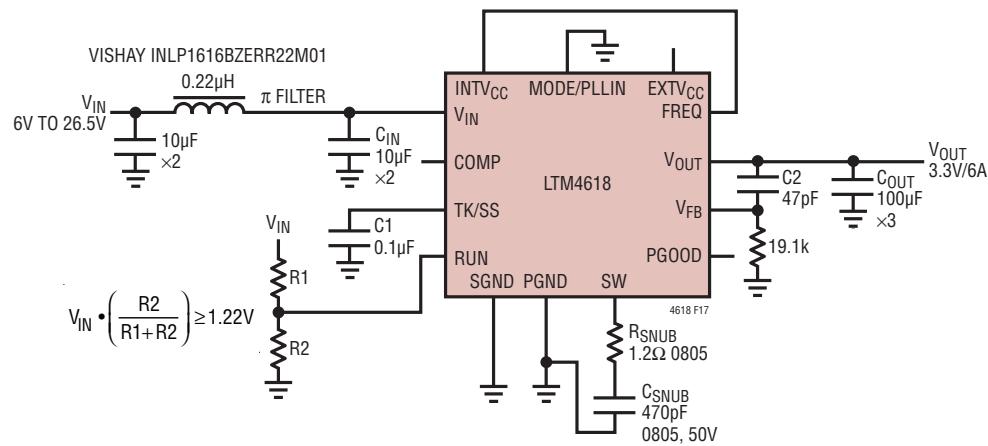


図17. 6V～26.5Vの入力、3.3V/6Aのデザイン、CISPR25の伝導EMI  
およびCISPR22の放射EMIの基準を満たすソリューション

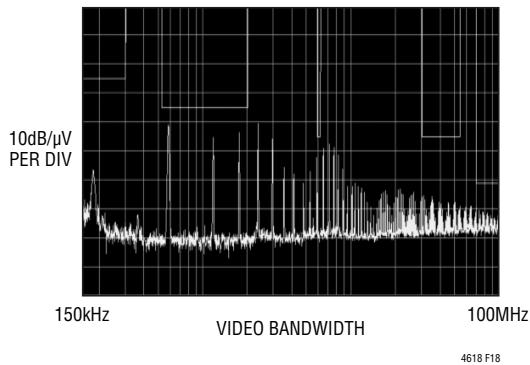


図18.  $V_{IN}$ :26.5V、 $V_{OUT}$ :3.3V、 $I_{OUT}$ :5A、  
πフィルタ(20µFから0.22µH Vishay(1616BZ)、  
さらに20µFへ)、CISPR25の伝導エミッション

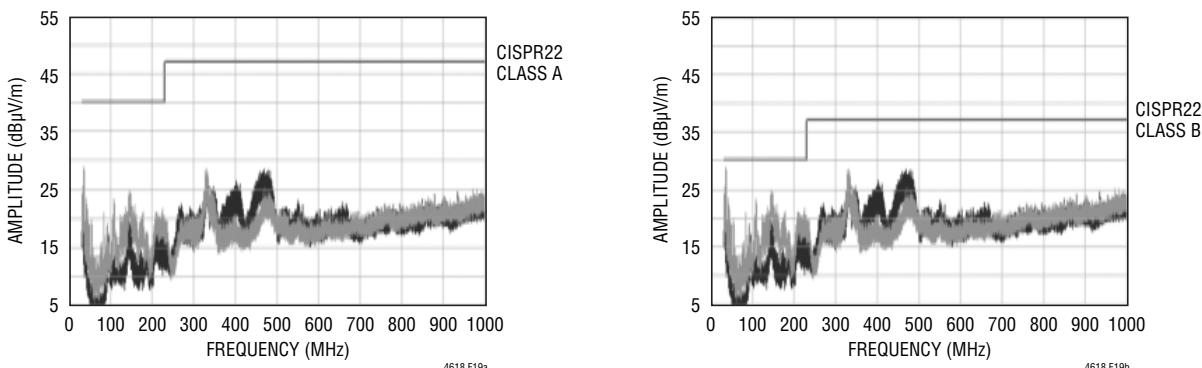


図19.  $V_{IN}$ :26.5V、 $V_{OUT}$ :3.3V、 $I_{OUT}$ :5A、  
πフィルタ(20µFから0.22µH Vishay(1616BZ)、  
さらに20µFへ)、CISPR22の放射エミッション

## アプリケーション情報

### EMI のセクション

LTM4618は、CISPR22のAとBの放射EMI、およびCISPR25の伝導EMIに関して評価されています。CISPR25の伝導EMIテストは、図17に示されているような入力πフィルタを使って行われました。高周波数の減衰およびEMI制限ガードバンドを改善するため、オプションとしてRCスナバ回路がSWピンからPGNDピンに使われています。26.5V入力から3.3V出力(5A負荷)の場合のCISPR25の伝導エミッションのプロットを図18に示します。いくつかの条件が評価され、図18の結果は最悪条件で得られました。入力のπフィルタはレギュレータの入力からの反射ノイズを減衰するのに使われ、電力レギュレータが(入力パワーコネクタのような)基板への入力パワーフィードに接続されるときに主に利用されます。レギュレータ・デザインがシステム・ボードの中央に置かれていると、基板の余分な全容量と誘導性プレーンが反射エミッションに対するフィルタとして作用するので、入力のπフィルタは不要かもしれません。システム・ボードにノイズに敏感な回路が搭載されていて、レギュレータに給電している電圧レールと同じ電圧レールから給電されている場合、入力のπフィルタは効果的であり、レギュレータのノイズが、システム・ボード上のノイズに敏感な回路に害を与えるのを防ぎます。CISPR22のBの放射EMIのプロットを図19に示します。入力のπフィルタは、反射ノイズが入力電源ケーブルに伝播して、放射EMIの問題を引き起こさないように減衰させるのに使われています。RCスナバ回路がSWピンからPGNDピンにオプションとして使われており、高い周波数の減衰とEMI制限ガードバンドを改善します。プレースホルダにより $1.2\Omega$ と $470\text{pF}$ の $R_{SNUB}$ と $C_{SNUB}$ の部品を受け入れることができます。これらの部品はおそらく不要ですが、そのまま使用するか調節して、高速スイッチング経路の寄生要素によるスイッチ・ノードのリンクを減衰させることにより、高周波数での放射制限ガードバンドを改善することができます。良い結果を得るには、推奨されているレイアウト・ガイドラインに従い、X5RまたはX7Rの良質のセラミック・コンデンサを使用することが重要です。

### レイアウトのチェックリスト / 例

LTM4618は高度に一体化されているので、PCボードのレイアウトが非常に簡単で容易です。ただし、電気的性能と熱的性能を最適化するにはいくつかのレイアウト上の配慮が依然として必要です。

- $V_{IN}$ 、PGNDおよび $V_{OUT}$ を含む高電流経路には大きなPCB銅エリアを使います。PCBの導通損失と熱ストレスを最小に抑えるのに役立ちます。
- テスト中にモニタするため、信号ピンにテスト・ポイントを置くことができます。
- 入力と出力の高周波用セラミック・コンデンサを $V_{IN}$ 、PGNDおよび $V_{OUT}$ の各ピンに隣接させて配置し、高周波ノイズを最小に抑えます。
- ユニットの下に専用の電源グランド・レイヤを配置します。
- ビアの導通損失を最小に抑え、モジュールの熱ストレスを減らすため、トップ・レイヤと他の電源レイヤの間の相互接続に多数のビアを使います。
- 充填ビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続された部品には、別のSGNDグランド銅領域を使います。SGNDとPGNDをユニットの下で接続します。

推奨レイアウトの良い例を図20に示します。

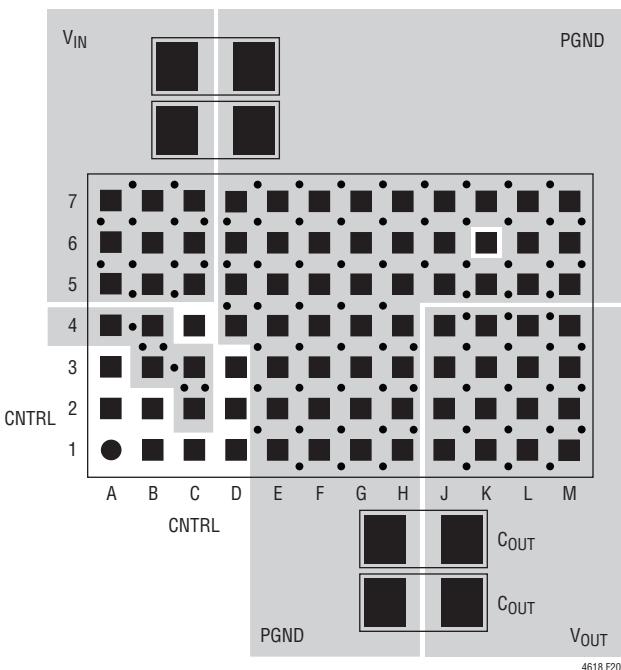


図20. 推奨PCBレイアウト例

# LTM4618

## 標準的応用例

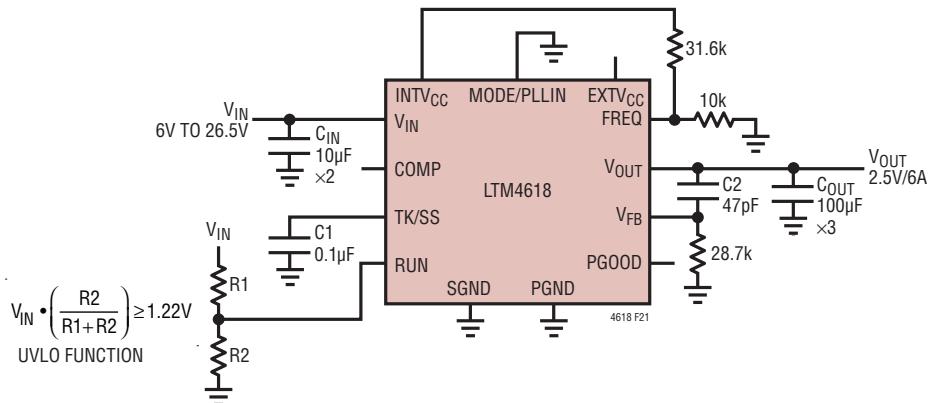


図21. 6V～26.5V入力、2.5V/6Aの標準的デザイン、500kHz動作

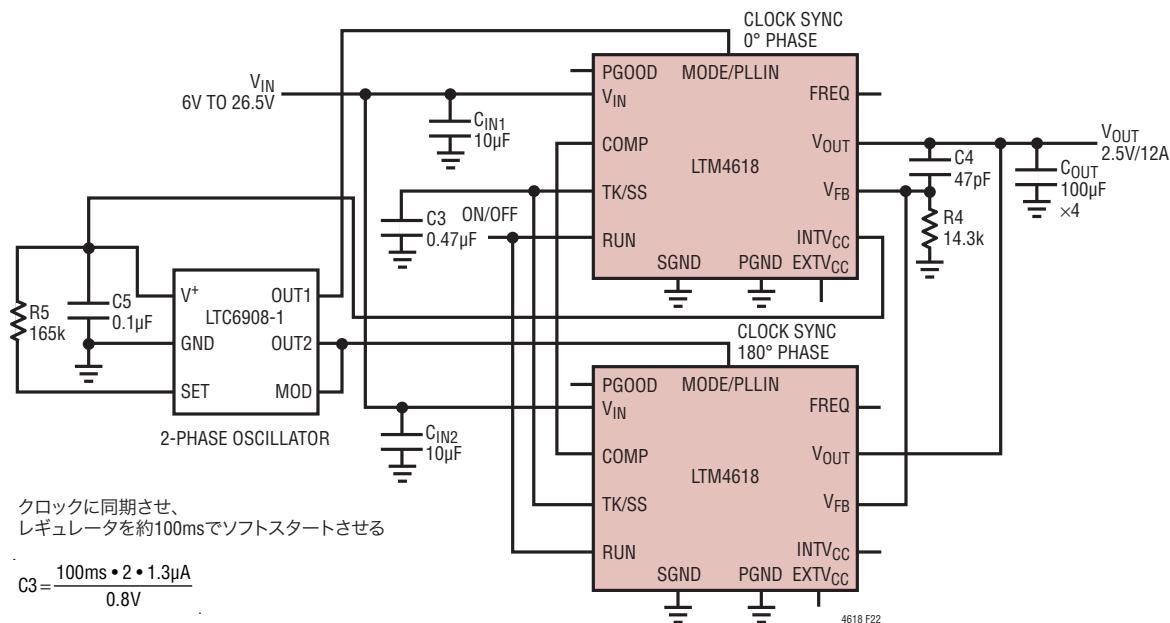


図22. 並列接続した2個のLTM4618による2.5V/12Aのデザイン

## 標準的応用例

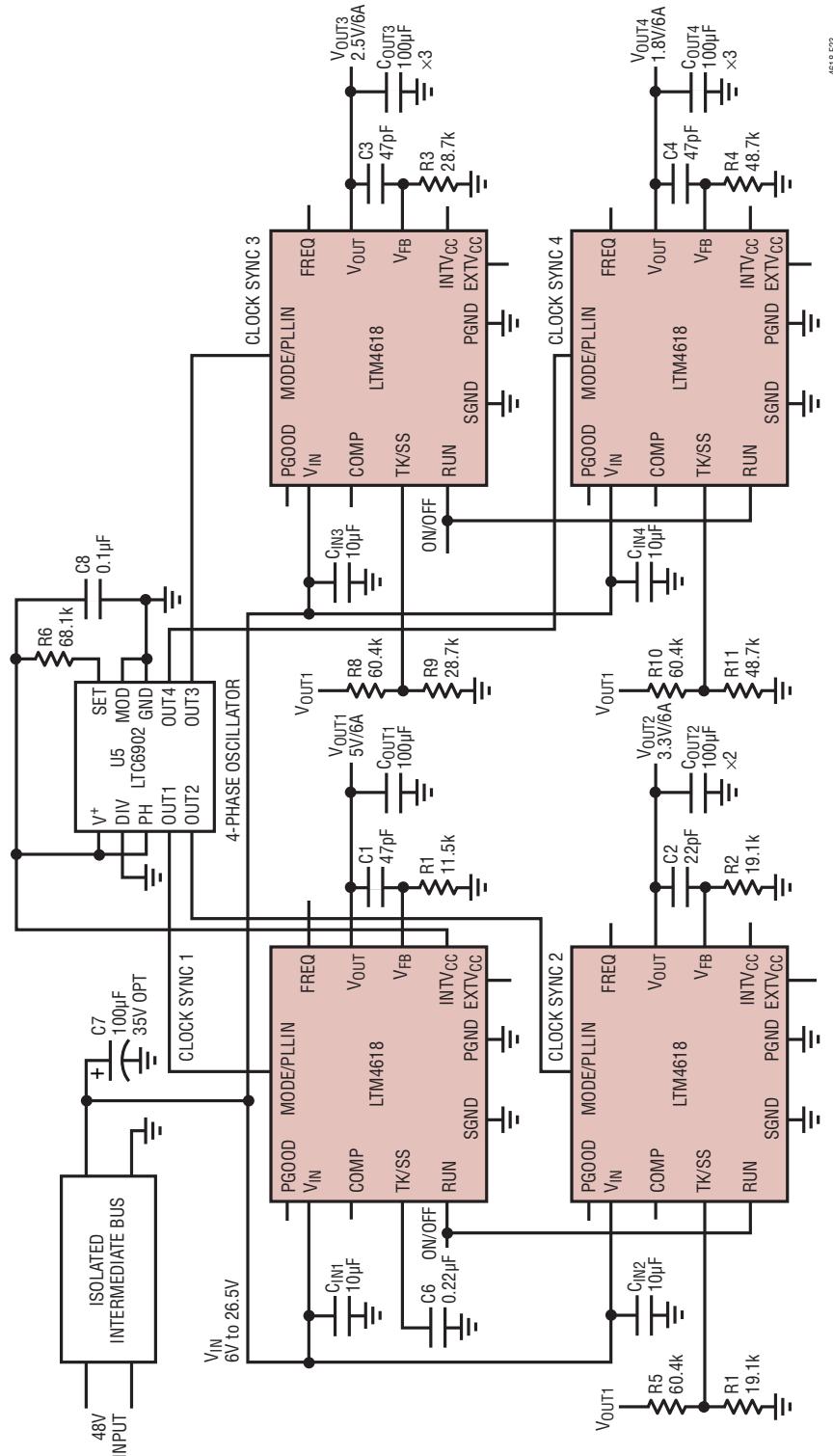
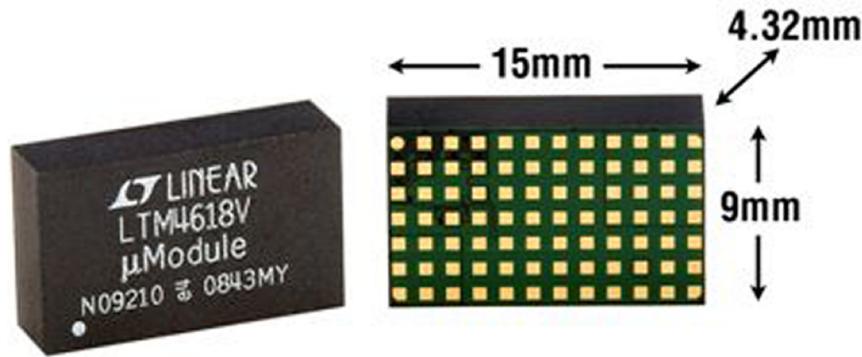


図23.4フェーズ、4出力(5V、3.3V、2.5V、および1.8V)、トラッキング付き

# LTM4618

## パッケージの写真



## パッケージ

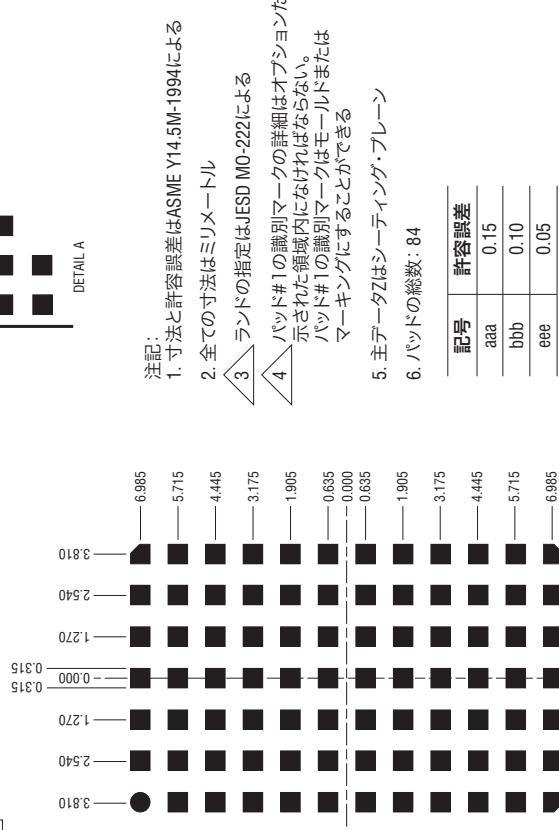
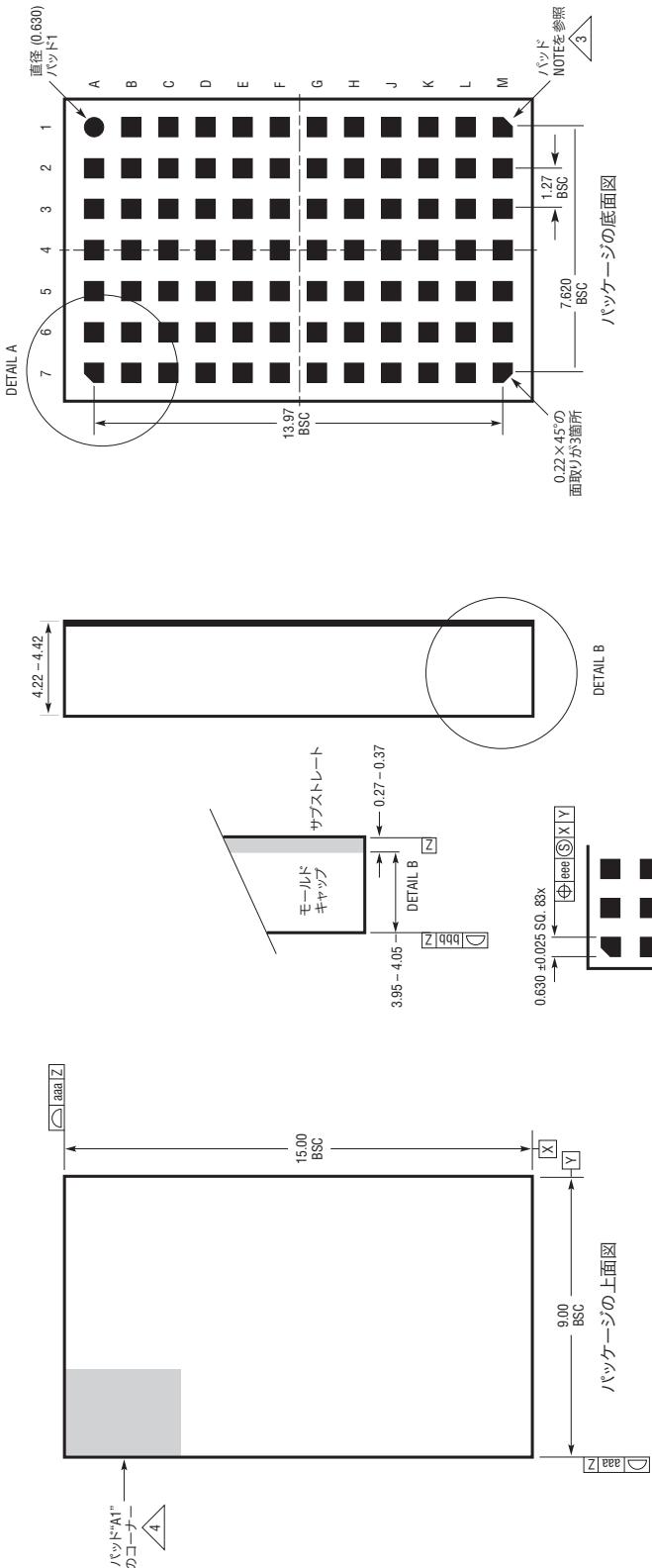
ピン配置表  
(ピン機能によって整理)

ピン名		ピン名		ピン名		ピン名	
A1	N/C	D1	V <sub>FB</sub>	G1	PGND	K1	V <sub>OUT</sub>
A2	FREQ	D2	PGOOD	G2	PGND	K2	V <sub>OUT</sub>
A3	MODE/PLLIN	D3	INTV <sub>CC</sub>	G3	PGND	K3	V <sub>OUT</sub>
A4	PGND	D4	PGND	G4	PGND	K4	V <sub>OUT</sub>
A5	V <sub>IN</sub>	D5	PGND	G5	PGND	K5	PGND
A6	V <sub>IN</sub>	D6	PGND	G6	PGND	K6	SW
A7	V <sub>IN</sub>	D7	PGND	G7	PGND	K7	PGND
B1	TK/SS	E1	PGND	H1	PGND	L1	V <sub>OUT</sub>
B2	RUN	E2	PGND	H2	PGND	L2	V <sub>OUT</sub>
B3	SGND	E3	PGND	H3	PGND	L3	V <sub>OUT</sub>
B4	PGND	E4	PGND	H4	PGND	L4	V <sub>OUT</sub>
B5	V <sub>IN</sub>	E5	PGND	H5	PGND	L5	PGND
B6	V <sub>IN</sub>	E6	PGND	H6	PGND	L6	PGND
B7	V <sub>IN</sub>	E7	PGND	H7	PGND	L7	PGND
C1	COMP	F1	PGND	J1	V <sub>OUT</sub>	M1	V <sub>OUT</sub>
C2	SGND	F2	PGND	J2	V <sub>OUT</sub>	M2	V <sub>OUT</sub>
C3	SGND	F3	PGND	J3	V <sub>OUT</sub>	M3	V <sub>OUT</sub>
C4	EXTV <sub>CC</sub>	F4	PGND	J4	V <sub>OUT</sub>	M4	V <sub>OUT</sub>
C5	V <sub>IN</sub>	F5	PGND	J5	PGND	M5	PGND
C6	V <sub>IN</sub>	F6	PGND	J6	PGND	M6	PGND
C7	V <sub>IN</sub>	F7	PGND	J7	PGND	M7	PGND

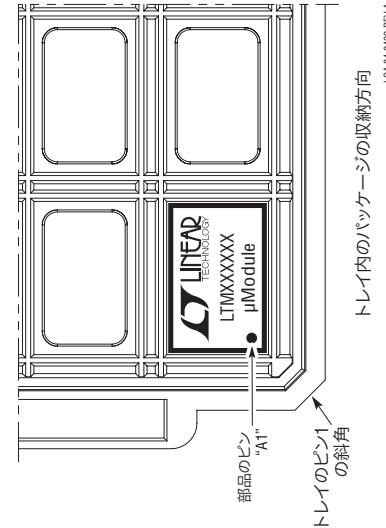
## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

LGA パッケージ  
84ピン(15mm×9mm×4.32mm)  
(Reference LTC DWG # 05-08-1842 Rev A)



推奨PbBレジストの上面図



トレイ内のパッケージの収納方向  
LGA 84 0409 REV A

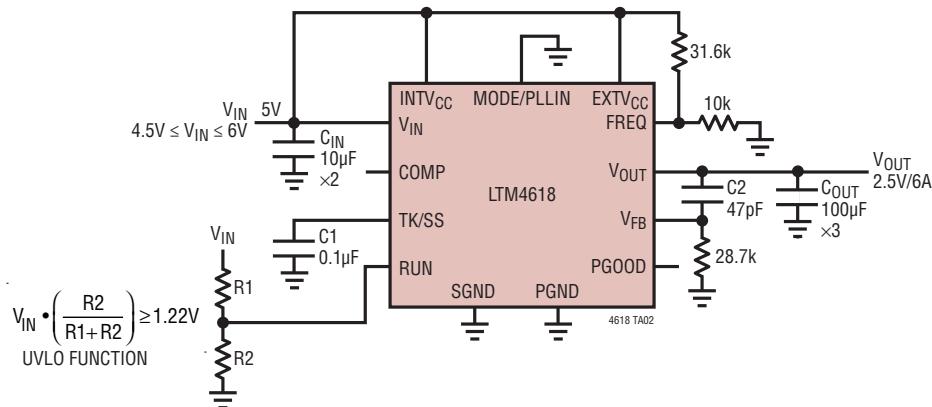
- 注記:
- 寸法と許容誤差はASME Y14.5M-1994による
  - 全ての寸法はミリメートル
  - 3 ランドの指定はJESD MO-222による
  - 4 パッド#1の識別マークの詳細はオプションだが、示された領域内になければならない。  
パッド#1の識別マークはモールドまたはマーキングにすることができる
  5. 主データ#1はシーティング・プレーン
  6. パッドの総数: 84

記号	許容誤差
aaa	0.15
bbb	0.10
eee	0.05

# LTM4618

## 標準的応用例

5V入力、2.5V/6Aのデザイン、500kHz動作



## 関連製品

製品番号	説明	注釈
LTM4603	6A DC/DC μModuleレギュレータ、PLLおよび出力トラッキング/マージニング機能付き	入力:4.5V~20V、出力:0.6V~5V、15mm×15mm×2.8mm LGAパッケージ
LTM4604A	4A DC/DC μModuleレギュレータ	入力:2.375V~5.5V、出力:0.8V~5V、トラッキング
LTM4608A	8A DC/DC μModuleレギュレータ	入力:2.7V~5.5V、出力:0.6V~5V、PLL、トラッキング
LTM4612	36V <sub>IN</sub> DC/DC μModuleレギュレータ	入力:4.5V~36V、出力:3.3V~15V、PLL、トラッキング、マージニング
LTM4619	デュアル4A DC/DC μModuleレギュレータ	4.5V~26.5V、デュアル出力:0.8V~5V、PLL、トラッキング
LTM8025	36V <sub>IN</sub> 、3A DC/DC μModuleレギュレータ	3.6V ≤ V <sub>IN</sub> ≤ 36V、0.8V ≤ V <sub>OUT</sub> ≤ 24V、9mm×15mm×4.32mm LGAパッケージ

4618fa

24

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F  
TEL 03- 5226-7291 • FAX 03-5226-0268 • [www.linear-tech.co.jp](http://www.linear-tech.co.jp)

LT 0111 REV A • PRINTED IN JAPAN

  
LINEAR  
TECHNOLOGY  
© LINEAR TECHNOLOGY CORPORATION 2010