



# LTM4613

## 絶対最大定格

(Note 1)

INTV<sub>CC</sub>、DRV<sub>CC</sub> ..... -0.3V ~ 6V

V<sub>OUT</sub> ..... -0.3V ~ 16V

PLLIN、FCB、TRACK/SS、MPGM、MARGO、

MARG1、PGOOD ..... -0.3V ~ INTV<sub>CC</sub> + 0.3V

RUN ..... -0.3V ~ 5V

V<sub>FB</sub>、COMP ..... -0.3V ~ 2.7V

V<sub>IN</sub>、V<sub>D</sub> ..... -0.3V ~ 36V

内部動作温度範囲 (Note 2)

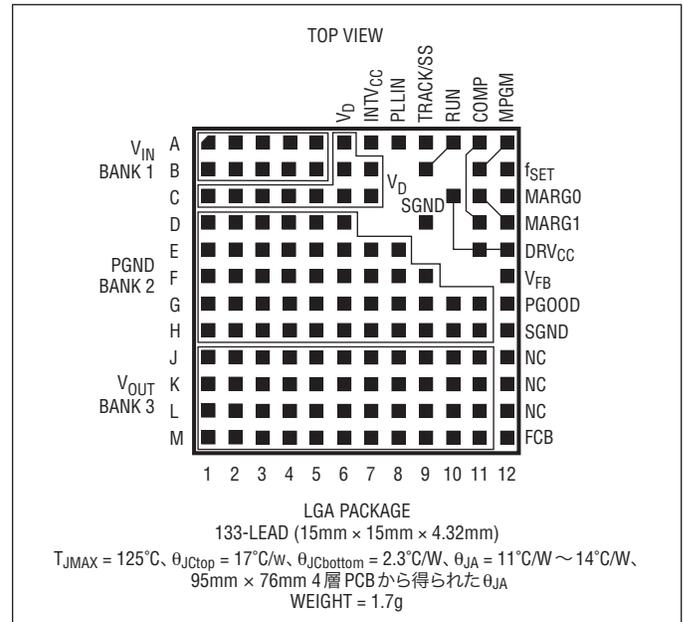
E および I グレード ..... -40°C ~ 125°C

MP グレード ..... -55°C ~ 125°C

保存温度範囲 ..... -55°C ~ 125°C

ピーク・パッケージ・ボディ温度 ..... 245°C

## ピン配置



## 発注情報

鉛フリー仕様	トレイ	製品マーキング*	パッケージ	温度範囲
LTM4613EV#PBF	LTM4613EV#PBF	LTM4613V	133-Lead (15mm × 15mm × 4.32mm) LGA	-40°C to 125°C
LTM4613IV#PBF	LTM4613IV#PBF	LTM4613V	133-Lead (15mm × 15mm × 4.32mm) LGA	-40°C to 125°C
LTM4613MPV#PBF	LTM4613MPV#PBF	LTM4613V	133-Lead (15mm × 15mm × 4.32mm) LGA	-55°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧下さい。

この製品はトレイでのみ供給されます。詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧下さい。

**電気的特性** ●は全内部動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値 (Note 2)。注記がない限り、 $V_{IN} = 24\text{V}$ 。  
標準的応用例 (表紙) の構成による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$V_{IN(DC)}$	Input DC Voltage		●	5	36	V	
$V_{OUT(DC)}$	Output Voltage, Total Variation with Line and Load	$C_{IN} = 10\mu\text{F} \times 3$ , $C_{OUT} = 47\mu\text{F} \times 4$ ; FCB = 0, $V_{IN} = 24\text{V}$ to $36\text{V}$ , $V_{OUT} = 12\text{V}$	●	11.83	12.07	12.31	V
<b>入力の仕様</b>							
$V_{IN(UVLO)}$	Undervoltage Lockout Threshold	$I_{OUT} = 0\text{A}$		3.2	4.8	V	
$I_{INRUSH(VIN)}$	Input Inrush Current at Start-Up	$I_{OUT} = 0\text{A}$ ; $C_{IN} = 10\mu\text{F} \times 3$ , $C_{OUT} = 47\mu\text{F} \times 4$ ; $C_{SS} = 22\text{nF}$ $V_{OUT} = 12\text{V}$ $V_{IN} = 24\text{V}$ $V_{IN} = 36\text{V}$		150 120		mA mA	
$I_Q(VIN)$	Input Supply Bias Current	$V_{IN} = 36\text{V}$ , $V_{OUT} = 12\text{V}$ , Switching Continuous, $I_{OUT} = 0\text{A}$ $V_{IN} = 24\text{V}$ , $V_{OUT} = 12\text{V}$ , Switching Continuous, $I_{OUT} = 0\text{A}$ Shutdown, RUN = 0, $V_{IN} = 36\text{V}$		78 60 50		mA mA $\mu\text{A}$	
$I_S(VIN)$	Input Supply Current	$V_{IN} = 36\text{V}$ , $V_{OUT} = 12\text{V}$ , $I_{OUT} = 8\text{A}$ $V_{IN} = 24\text{V}$ , $V_{OUT} = 12\text{V}$ , $I_{OUT} = 8\text{A}$		2.90 4.26		A A	
$V_{INTVCC}$	Internal $V_{CC}$ Voltage	$V_{IN} = 36\text{V}$ , RUN > 2V, $I_{OUT} = 0\text{A}$		4.7	5	5.3	V
<b>出力の仕様</b>							
$I_{OUT(DC)}$	Output Continuous Current Range	$V_{IN} = 24\text{V}$ , $V_{OUT} = 12\text{V}$ (Note 4)		0	8	A	
$\frac{\Delta V_{OUT(LINE)}}{V_{OUT}}$	Line Regulation Accuracy	$V_{OUT} = 12\text{V}$ , FCB = 0V, $V_{IN} = 24\text{V}$ to $36\text{V}$ , $I_{OUT} = 0\text{A}$	●	0.05	0.3	%	
$\frac{\Delta V_{OUT(LOAD)}}{V_{OUT}}$	Load Regulation Accuracy	$V_{OUT} = 12\text{V}$ , FCB = 0V, $I_{OUT} = 0\text{A}$ to $8\text{A}$ (Note 4) $V_{IN} = 36\text{V}$ $V_{IN} = 24\text{V}$	● ●	0.5 0.5	0.75 0.75	% %	
$V_{IN(AC)}$	Input Low Voltage	$I_{OUT} = 0\text{A}$ , $C_{IN} = 1 \times 10\mu\text{F}$ X5R Ceramic and $1 \times 100\mu\text{F}$ Electrolytic, $3 \times 10\mu\text{F}$ X5R Ceramic on $V_D$ Pins $V_{IN} = 24\text{V}$ , $V_{OUT} = 12\text{V}$ (Note 5)		10		mV <sub>P-P</sub>	
$V_{OUT(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$ , $C_{OUT} = 1 \times 10\mu\text{F}$ , $4 \times 47\mu\text{F}$ X5R Ceramic $V_{IN} = 24\text{V}$ , $V_{OUT} = 12\text{V}$		19		mV <sub>P-P</sub>	
$f_S$	Output Ripple Voltage Frequency	$V_{IN} = 24\text{V}$ , $V_{OUT} = 12\text{V}$ , $I_{OUT} = 0\text{A}$		600		kHz	
$\Delta V_{OUT(START)}$	Turn-On Overshoot	$C_{OUT} = 47\mu\text{F} \times 4$ , $V_{OUT} = 12\text{V}$ , $I_{OUT} = 0\text{A}$ , $C_{SS} = 22\text{nF}$ $V_{IN} = 36\text{V}$ $V_{IN} = 24\text{V}$		20 20		mV mV	
$t_{START}$	Turn-On Time	$C_{OUT} = 47\mu\text{F} \times 4$ , $V_{OUT} = 12\text{V}$ , $I_{OUT} = 0\text{A}$ , $C_{SS} = \text{Open}$ $V_{IN} = 36\text{V}$ $V_{IN} = 24\text{V}$		0.3 0.3		ms ms	
$\Delta V_{OUT(LS)}$	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load $C_{OUT} = 1 \times 10\mu\text{F}$ , $3 \times 47\mu\text{F}$ X5R Ceramic, $1 \times 47\mu\text{F}$ POSCAP $V_{IN} = 24\text{V}$ , $V_{OUT} = 12\text{V}$		250		mV	
$t_{SETTLE}$	Settling Time for Dynamic Load Step	Load: 0% to 50% to 0% of Full Load $C_{OUT} = 1 \times 10\mu\text{F}$ , $3 \times 47\mu\text{F}$ X5R Ceramic, $1 \times 47\mu\text{F}$ POSCAP $V_{IN} = 24\text{V}$ , $V_{OUT} = 12\text{V}$		100		$\mu\text{s}$	
$I_{OUT(PK)}$	Output Current Limit	$C_{OUT} = 47\mu\text{F} \times 4$ $V_{IN} = 36\text{V}$ , $V_{OUT} = 12\text{V}$ $V_{IN} = 24\text{V}$ , $V_{OUT} = 12\text{V}$		12 12		A A	

# LTM4613

**電気的特性** ●は全内部動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値 (Note 2)。注記がない限り、 $V_{IN} = 24\text{V}$ 。標準的応用例 (表紙) の構成による。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>制御セクション</b>						
$V_{FB}$	Voltage at $V_{FB}$ Pin	$I_{OUT} = 0\text{A}$ , $V_{OUT} = 12\text{V}$	● 0.591	0.6	0.609	V
$V_{RUN}$	RUN Pin On/Off Threshold		1	1.5	1.9	V
$I_{SS/TRACK}$	Soft-Start Charging Current	$V_{SS/TRACK} = 0\text{V}$	-1	-1.5	-2	$\mu\text{A}$
$V_{FCB}$	Forced Continuous Threshold		0.57	0.6	0.63	V
$I_{FCB}$	Forced Continuous Pin Current	$V_{FCB} = 0\text{V}$		-1	-2	$\mu\text{A}$
$t_{ON(MIN)}$	Minimum On-Time	(Note 3)		50	100	ns
$t_{OFF(MIN)}$	Minimum Off-Time	(Note 3)		250	400	ns
$R_{PLLIN}$	PLLIN Input Resistor			50		$\text{k}\Omega$
$I_{DRVCC}$	Current into $DRV_{CC}$ Pin	$V_{OUT} = 12\text{V}$ , $I_{OUT} = 0\text{A}$ , $DRV_{CC} = 5\text{V}$		22	30	mA
$R_{FBHI}$	Resistor Between $V_{OUT}$ and $V_{FB}$ Pins		99.5	100	100.5	$\text{k}\Omega$
$V_{MPGM}$	Margin Reference Voltage			1.18		V
$V_{MARG0}$ , $V_{MARG1}$	MARG0, MARG1 Voltage Thresholds			1.4		V
<b>PGOOD</b>						
$\Delta V_{FBH}$	PGOOD Upper Threshold	$V_{FB}$ Rising	7	10	13	%
$\Delta V_{FBL}$	PGOOD Lower Threshold	$V_{FB}$ Falling	-7	-10	-13	%
$\Delta V_{FB(HYS)}$	PGOOD Hysteresis	$V_{FB}$ Returning		1.5		%
$V_{PGL}$	PGOOD Low Voltage	$I_{PGOOD} = 5\text{mA}$		0.2	0.4	V

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** LTM4613は  $T_J$  が  $T_A$  にほぼ等しいパルス負荷条件でテストされる。LTM4613Eは、 $0^\circ\text{C} \sim 125^\circ\text{C}$  の内部動作温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$  の内部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4613Iは、 $-40^\circ\text{C} \sim 125^\circ\text{C}$  の内部動作温度範囲で仕様に適合することが保証されている。LTM4613MPは  $-55^\circ\text{C} \sim 125^\circ\text{C}$  の全内部動作温度範囲で保証され、テストされている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

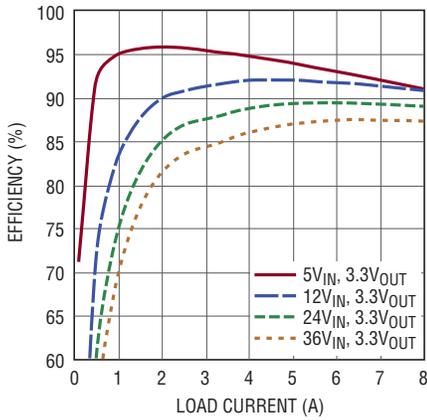
**Note 3:** ダイ・レベルでのみ全数テストされる。

**Note 4:** 異なる  $V_{IN}$ 、 $V_{OUT}$  および  $T_A$  の「出力電流のディレーティング」曲線を参照。

**Note 5:** 設計によって保証されている。

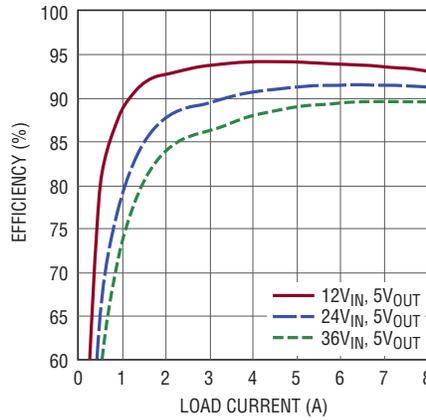
標準的性能特性 (表18を参照)

効率と負荷電流、3.3V<sub>OUT</sub> (FCB = 0)



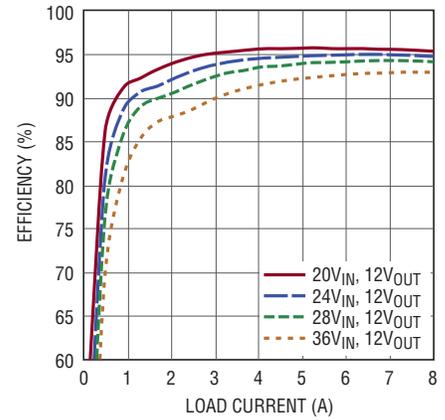
4613 G01

効率と負荷電流、5V<sub>OUT</sub> (FCB = 0)



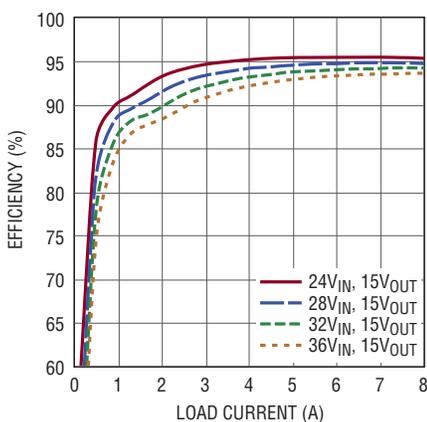
4613 G02

効率と負荷電流、12V<sub>OUT</sub> (FCB = 0)



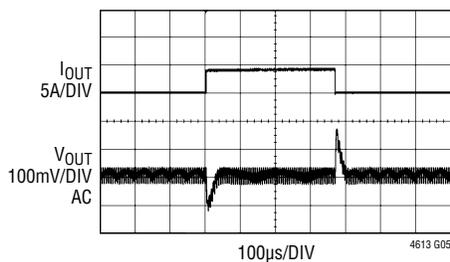
4613 G03

効率と負荷電流、15V<sub>OUT</sub> (FCB = 0)



4613 G04

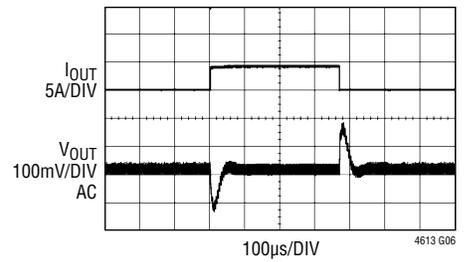
12V<sub>IN</sub>から3.3V<sub>OUT</sub>の過渡応答



4613 G05

LOAD STEP: 0A TO 4A  
C<sub>OUT</sub> = 1 × 47μF POSCAP  
1 × 10μF CERAMIC CAPACITOR AND  
3 × 47μF CERAMIC CAPACITORS

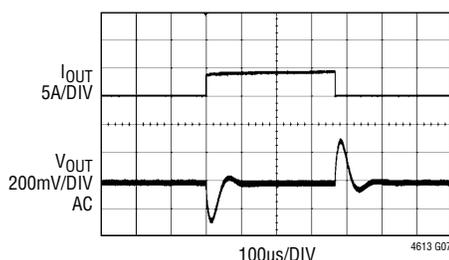
12V<sub>IN</sub>から5V<sub>OUT</sub>の過渡応答



4613 G06

LOAD STEP: 0A TO 4A  
C<sub>OUT</sub> = 1 × 47μF POSCAP  
1 × 10μF CERAMIC CAPACITOR AND  
3 × 47μF CERAMIC CAPACITORS

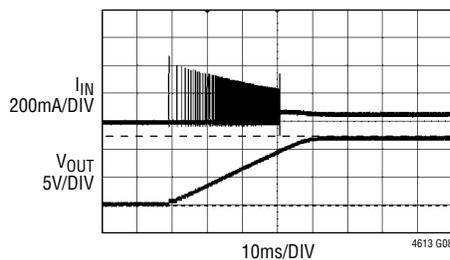
24V<sub>IN</sub>から12V<sub>OUT</sub>の過渡応答



4613 G07

LOAD STEP: 0A TO 4A  
C<sub>OUT</sub> = 1 × 47μF POSCAP  
1 × 10μF CERAMIC CAPACITOR AND  
3 × 47μF CERAMIC CAPACITORS

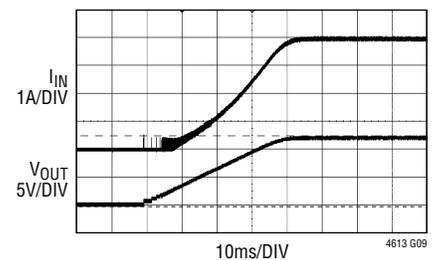
24V<sub>IN</sub>から12V<sub>OUT</sub>の起動 (I<sub>OUT</sub> = 0A)



4613 G08

SOFT-START CAPACITOR: 0.1μF  
C<sub>IN</sub> = 2 × 10μF CERAMIC CAPACITORS AND  
1 × 100μF OS-CON CAPACITOR

24V<sub>IN</sub>から12V<sub>OUT</sub>の起動 (I<sub>OUT</sub> = 8A)

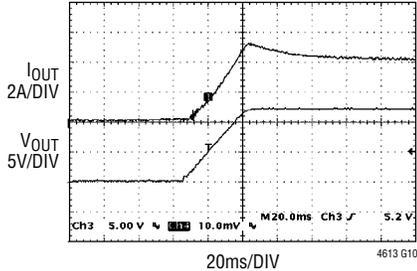


4613 G09

SOFT-START CAPACITOR: 0.1μF  
C<sub>IN</sub> = 2 × 10μF CERAMIC CAPACITORS AND  
1 × 100μF OS-CON CAPACITOR

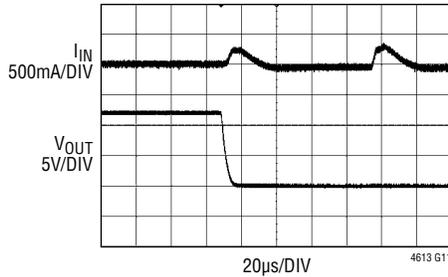
## 標準的性能特性

24V<sub>IN</sub>から12V<sub>OUT</sub>の起動  
(I<sub>OUT</sub> = 8A、T<sub>A</sub> = -55°C)



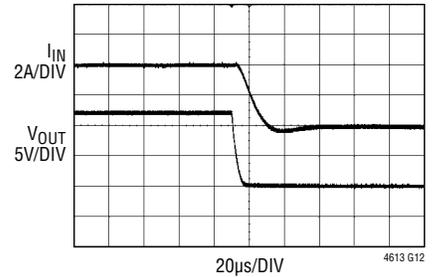
20ms/DIV  
SOFT-START CAPACITOR: 0.1μF  
C<sub>IN</sub> = 2 × 10μF CERAMIC CAPACITORS AND  
1 × 100μF OS-CON CAPACITOR

24V<sub>IN</sub>から12V<sub>OUT</sub>での短絡  
(I<sub>OUT</sub> = 0A)



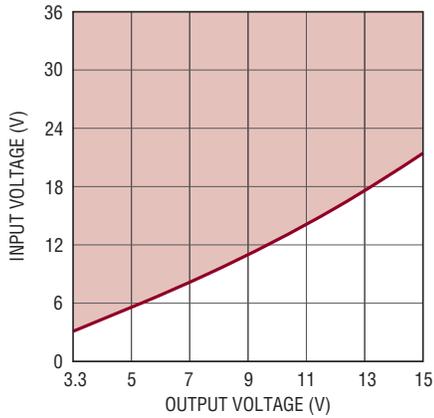
20μs/DIV  
C<sub>OUT</sub> = 1 × 47μF POSCAP,  
1 × 10μF CERAMIC CAPACITORS  
AND 3 × 47μF CERAMIC CAPACITORS

24V<sub>IN</sub>から12V<sub>OUT</sub>での短絡  
(I<sub>OUT</sub> = 8A)



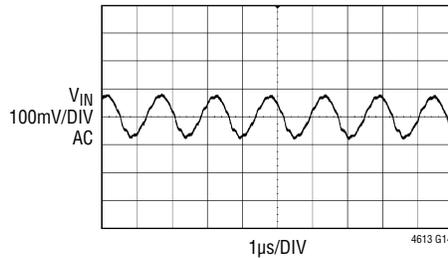
20μs/DIV  
C<sub>OUT</sub> = 1 × 47μF POSCAP,  
1 × 10μF CERAMIC CAPACITORS  
AND 3 × 47μF CERAMIC CAPACITORS

V<sub>IN</sub>からV<sub>OUT</sub>への降圧比



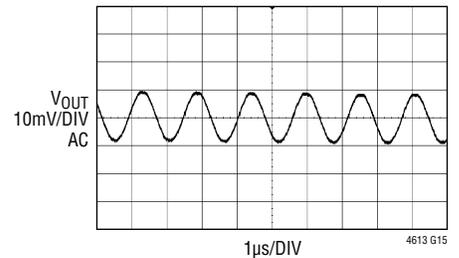
4613 G13

入力リップル



V<sub>IN</sub> = 24V  
V<sub>OUT</sub> = 12V AT 8A RESISTIVE LOAD  
C<sub>IN</sub> = 2 × 10μF CERAMIC CAPACITORS AND  
1 × 100μF OS-CON CAPACITOR

出力リップル



V<sub>IN</sub> = 24V  
V<sub>OUT</sub> = 12V AT 8A RESISTIVE LOAD  
C<sub>OUT</sub> = 1 × 47μF POSCAP  
1 × 10μF CERAMIC CAPACITOR AND  
3 × 47μF CERAMIC CAPACITORS

## ピン機能 (ピン配置については「パッケージ」を参照)

**V<sub>IN</sub> (バンク1):** 電源入力ピン。これらのピンとPGNDピンの間に入力電圧を与えます。入力デカップリング・コンデンサはV<sub>IN</sub>ピンとPGNDピンの間に直接配置することを推奨します。

**PGND (バンク2):** 入力リターンと出力リターンの両方の電源グラウンド・ピン。

**V<sub>OUT</sub> (バンク3):** 電源の出力ピン。これらのピンとPGNDピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンとPGNDピンの間に直接配置することを推奨します(下の「LTM4613のピン配置」を参照)。

**V<sub>D</sub> (ピンC1～C7、B6～B7、A6):** トップFETのドレイン・ピン。V<sub>D</sub>とPGNDの間にもっと高い周波数のセラミック・デカップリング・コンデンサを追加し、入力RMS電流を処理して入力リップルをさらに減らします。

**DRV<sub>CC</sub> (ピンC10、E11、E12):** これらのピンは通常INTV<sub>CC</sub>に接続されており、内部MOSFETドライバに給電します。これらは能力が約50mAの外部電源により6Vまでバイアスすることができます。これにより、モジュール内の電力損失を減らすことにより、高い入力電圧での効率が改善されます。「アプリケーション情報」のセクションを参照してください。

**INTV<sub>CC</sub> (ピンA7):** このピンは5V内部レギュレータのデカップリングを追加するために使います。

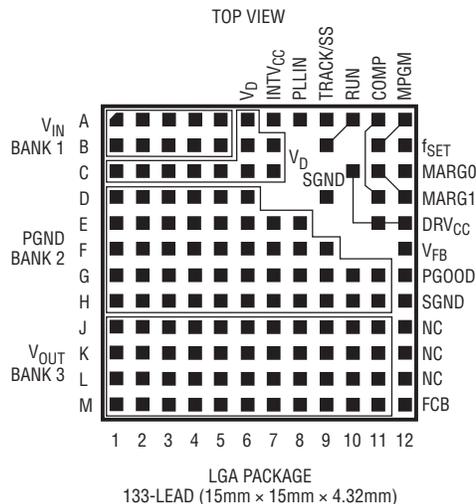
**PLLIN (ピンA8):** 位相検出器への外部クロック同期入力。このピンは内部でSGNDに50k抵抗で終端されています。最小オン時間と最小オフ時間の要件に従って、2Vより上でINTV<sub>CC</sub>より下のクロックを与えます。「アプリケーション情報」のセクションを参照してください。

**FCB (ピンM12):** 強制連続入力。軽負荷で連続同期動作を強制するにはこのピンをSGNDへ接続し、軽負荷で不連続モード動作をイネーブルするにはINTV<sub>CC</sub>へ接続します。

**TRACK/SS (ピンA9):** 出力電圧トラッキングおよびソフトスタート・ピン。モジュールがマスタ出力として構成設定される場合、ソフトスタート・コンデンサをこのピンからグラウンドに接続してマスタ・ランプ・レートを制御します。ソフトスタート・コンデンサを使って、スタンドアロン・レギュレータとしてソフトスタートをオンすることができます。スレープ動作を実行するには、マスタの出力からグラウンドに抵抗分割器を接続し、分割器の中間点をこのピンに接続します。「アプリケーション情報」のセクションを参照してください。

**MPGM (ピンA12、B11):** プログラム可能なマージニング入力。これらのピンからグラウンドに接続した抵抗により1.18V/Rに等しい電流が設定されます。この電流に10kを掛けると、0.6Vのリファレンス電圧のあるパーセンテージに相当するミリボルトを単位とする値になります。マージニングを使用しない場合はフロートさせたままにします。「アプリケーション情報」のセクションを参照してください。LTM4613を並列に接続するには、それぞれ個別のMPGM抵抗が必要です。MPGMピンを一緒に結線しないでください。

**f<sub>SET</sub> (ピンB12):** 周波数は12V出力では600kHzに内部で設定されます。外部抵抗をこのピンからグラウンドに接続して周波数を上げるか、またはこのピンからV<sub>IN</sub>に接続して周波数を下げることができます。周波数の調節については「アプリケーション情報」を参照してください。



LTM4613のピン配置

## ピン機能

**V<sub>FB</sub> (ピン F12) :** エラーアンプの負入力。このピンは内部で 100k の 0.5% 精密抵抗を介して V<sub>OUT</sub> に接続されています。V<sub>FB</sub> ピンと SGND ピンの間に抵抗を追加して、異なった出力電圧をプログラムすることができます。「アプリケーション情報」のセクションを参照してください。

**MARG0 (ピン C12) :** マージニング機能のための LSB ロジック入力。MARG0 ピンは、MARG1 ピンと一緒に、上方マージン、下方マージン、またはマージンなしのどの条件を適用するか決定します。このピンには 50k の内部プルダウン抵抗が備わっています。「アプリケーション情報」のセクションを参照してください。

**MARG1 (ピン C11、D12) :** マージニング機能のための MSB ロジック入力。MARG1 ピンは、MARG0 ピンと一緒に、上方マージン、下方マージン、またはマージンなしのどの条件を適用するか決定します。これらのピンには 50k の内部プルダウン抵抗が備わっています。「アプリケーション情報」のセクションを参照してください。

**SGND (ピン D9、H12) :** 信号グランド・ピン。これらのピンは出力コンデンサのポイントで PGND に接続します。

**COMP (ピン A11、D11) :** 電流制御スレッシュホールドおよびエラーアンプの補償点。電流コンパレータのスレッシュホールドはこの制御電圧に応じて増加します。電圧範囲は 0V ~ 2.4V で、0.7V がゼロ検出電圧 (ゼロ電流) に対応します。

**PGOOD (ピン G12) :** 出力電圧パワーグッド・インジケータ。オープン・ドレインのロジック出力で、25 $\mu$ s のパワーバッド・マスク・タイマの時間が経過した後、出力電圧がレギュレーション・ポイントの  $\pm 10\%$  以内にないとグランドに引き下げられます。

**RUN/SS (ピン A10、B9) :** 実行制御ピン。1.9V より高い電圧はモジュールをオンし、1V より低い電圧はモジュールをオフします。このピンはグランドへの 5.1V のツェナー・ダイオードを備えており、V<sub>IN</sub> から抵抗を接続して、プログラム可能な UVLO 機能を実現することができます。最大ピン電圧は 5V です。

**MTP (ピン J12、K12、L12) :** 接続されていないピン。フロート状態のままにします。PCB に実装するのに使用します。

## ブロック図

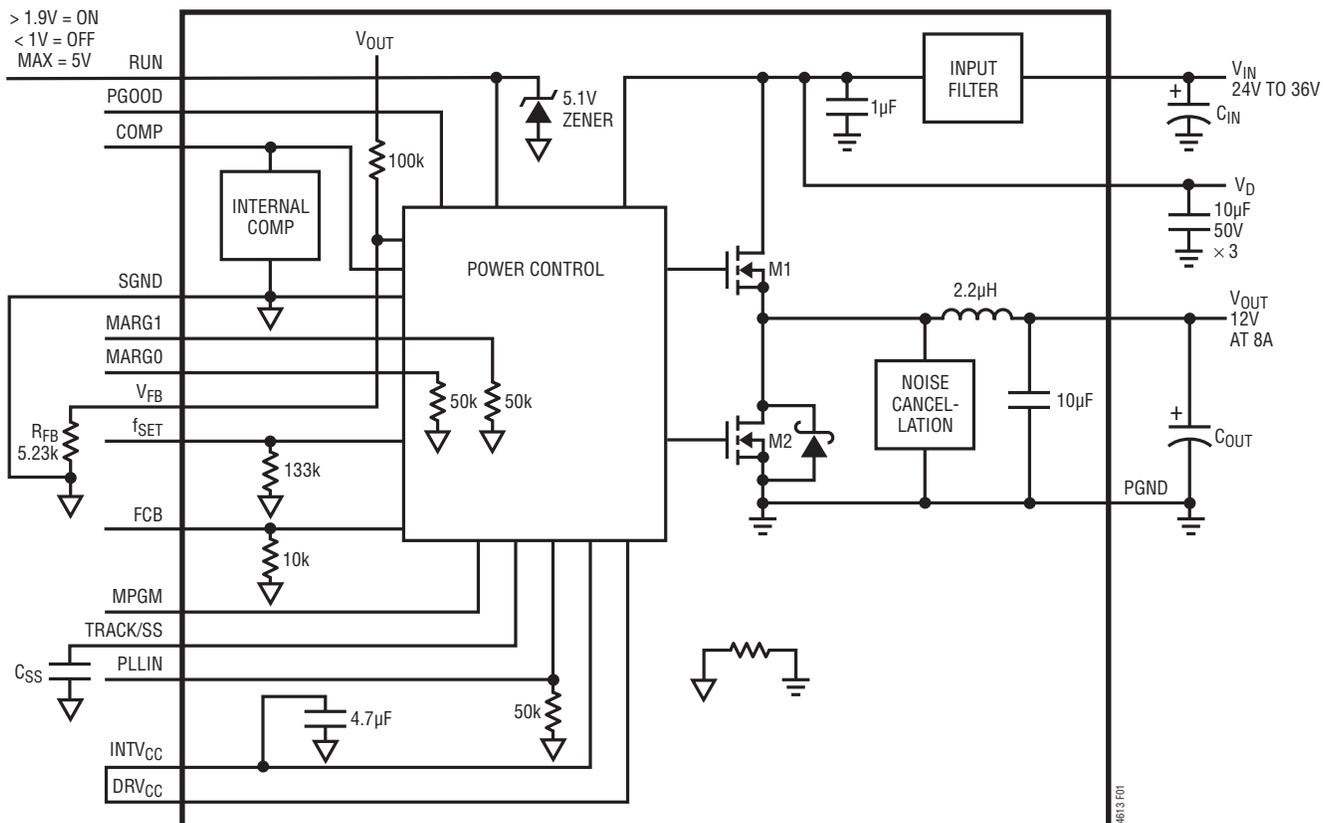


図1. 簡略ブロック図

デカップリングの要件 仕様は  $T_A = 25^\circ\text{C}$  での値。図1の設定を使用する。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$C_{IN}$	External Input Capacitor Requirement ( $V_{IN} = 24\text{V to } 36\text{V}$ , $V_{OUT} = 12\text{V}$ )	$I_{OUT} = 8\text{A}$	30	100		$\mu\text{F}$
$C_{OUT}$	External Output Capacitor Requirement ( $V_{IN} = 24\text{V to } 36\text{V}$ , $V_{OUT} = 12\text{V}$ )	$I_{OUT} = 8\text{A}$	100	220		$\mu\text{F}$

## 動作

### 電源モジュールの概要

LTM4613はスタンドアロン非絶縁型スイッチ・モードDC/DC電源です。入力と出力に少数の外付けのコンデンサを使って、8AのDC出力電流を供給することができます。このモジュールは、5V～36Vの広い入力電圧にわたって、1個の外付け抵抗によってプログラム可能な3.3V<sub>DC</sub>～15.0V<sub>DC</sub>の精密に安定化された出力電圧を供給します。標準的応用回路を図18に示します。

LTM4613には固定オン時間電流モード・レギュレータと、高速スイッチング速度のショットキー・ダイオードを一体化した超低R<sub>DS(ON)</sub>のFETが備わっています。12V出力の最大負荷でのスイッチング周波数は標準600kHzです。LTM4613モジュールは、電流モード制御と内部帰還ループ補償により、広い範囲の動作条件と、(全てがセラミックの出力コンデンサであっても)広い範囲の出力コンデンサで、安定性の十分なマージンと十分な過渡性能を備えています。

電流モード制御は各サイクルごとに高速電流制限を行います。さらに、過電流状態でV<sub>FB</sub>が低下するとフォールドバック電流制限が作動します。内蔵されている過電圧コンパレータと低電圧コンパレータは、出力帰還電圧がレギュレーション・ポイントの上下±10%のウィンドウを外れると、オープン・ドレインのPGOOD出力を“L”に引き下げます。さらに、過電圧状

態では内部トップFET(M1)がオフし、ボトムFET(M2)がオンして過電圧状態が解消するまでオン状態に保たれます。

入力フィルタとノイズ・キャンセル回路が入力と出力へのノイズの結合を減らし、電磁干渉(EMI)がEN55022のクラスBのリミットを満たすことを保証します(図7を参照)。

RUNピンを1Vより下にすると、コントローラをシャットダウン状態に強制して、M1とM2の両方をオフします。軽負荷電流では、FCBピンを0.6Vより上に設定することにより、不連続モード(DCM)動作をイネーブルして、連続モード(CCM)に比べて高い効率を達成することができます。

DRV<sub>CC</sub>ピンをINTV<sub>CC</sub>に接続すると、内蔵5Vリニア・レギュレータが内部ゲート・ドライバに給電します。5V外部バイアス電源をDRV<sub>CC</sub>ピンに与えると、内部リニア・レギュレータの電力損失が減少するので効率が改善されます。このことは特に高い入力電圧範囲で当てはまります。

MPGM、MARG0、MARG1の各ピンは、電圧マーージニングをサポートするのに使われます。マーージンのパーセンテージはMPGMピンによってプログラムされ、MARG0とMARG1は正と負のマーージニングを選択します。PLLINピンはデバイスを外部クロックの周波数に同期させます。TRACK/SSピンは電源トラッキングと外部ソフトスタートのプログラミングに使用されます。

## アプリケーション情報

標準的なLTM4613の応用回路を図18に示します。外部部品の選択は主に、入力電圧、最大負荷電流、および出力電圧で決まります。特定のアプリケーションの外部コンデンサの具体的な要件に関しては、表2を参照してください。

### V<sub>IN</sub>からV<sub>OUT</sub>への降圧比

与えられた入力電圧に従って、V<sub>IN</sub>からV<sub>OUT</sub>への実現可能な最大降圧比には制約があります。これらの制約は、「V<sub>IN</sub>からV<sub>OUT</sub>への降圧比」とタイトルの付いた「標準的性能特性」の曲線に示されています。さらに熱的デイレレーティングが適用される可能性があることに注意してください。このデータシートの「熱に関する検討事項と出力電流のデイレレーティング」のセクションを参照してください。

### 出力電圧のプログラミングとマーージニング

PWMコントローラには0.6Vの内部リファレンス電圧が備わっています。ブロック図に示されているように、100kΩの0.5%内部帰還抵抗がV<sub>OUT</sub>ピンとV<sub>FB</sub>ピンを相互に接続しています。V<sub>FB</sub>ピンからSGNDピンに抵抗R<sub>FB</sub>を追加して出力電圧を設定します。

$$V_{OUT} = 0.6V \cdot \frac{100k + R_{FB}}{R_{FB}}$$

または、等価的に次のようになります。

$$R_{FB} = \frac{100k}{\frac{V_{OUT}}{0.6V} - 1}$$

## アプリケーション情報

表 1. R<sub>FB</sub> 標準 1% 抵抗の値と V<sub>OUT</sub>

V <sub>OUT</sub> (V)	3.3	5	6	8	10	12	14	15
R <sub>FB</sub> (kΩ)	22.1	13.7	11	8.06	6.34	5.23	4.42	4.12

MPGM ピンは、内部 10k 抵抗をそれに掛けると、マーージングのための 0.6V リファレンス オフセットを設定する電流をプログラムします。1.18V リファレンスを MPGM ピンの R<sub>PGM</sub> 抵抗で割って、この電流がプログラムされます。V<sub>OUT</sub> (MARGIN) を次のように計算します。

$$V_{\text{OUT(MARGIN)}} = \frac{\%V_{\text{OUT}}}{100} \cdot V_{\text{OUT}}$$

ここで、%V<sub>OUT</sub> はマージンをとる V<sub>OUT</sub> のパーセンテージ、V<sub>OUT</sub> (MARGIN) はボルトで表したマージンの大きさです。

$$R_{\text{PGM}} = \frac{V_{\text{OUT}}}{0.6\text{V}} \cdot \frac{1.18\text{V}}{V_{\text{OUT(MARGIN)}}} \cdot 10\text{k}$$

ここで、R<sub>PGM</sub> は MPGM ピンからグラウンドに接続する抵抗の値です。

出力マーージングはその値の ± マージングになります。これは MARG0 ピンと MARG1 ピンによって制御されます。下の真理値表を参照してください。

MARG1	MARG0	MODE
“L”	“L”	マージンなし
“L”	“H”	上方マージン
“H”	“L”	下方マージン
“H”	“H”	マージンなし

### 並列動作

LTM4613 デバイスは本来電流モードで制御されるデバイスです。このため、並列接続されたモジュールにより非常に良い電流分担とバランスのとれた上昇温暖気流のデザインを実現することができます。並列構成の回路を図 21 に示します。モジュールを並列接続する場合、変数 N を使って電圧帰還の式を次のように修正します。式は次のようになります。

$$R_{\text{FB}} = \frac{100\text{k}}{\frac{N}{\frac{V_{\text{OUT}}}{0.6\text{V}} - 1}}$$

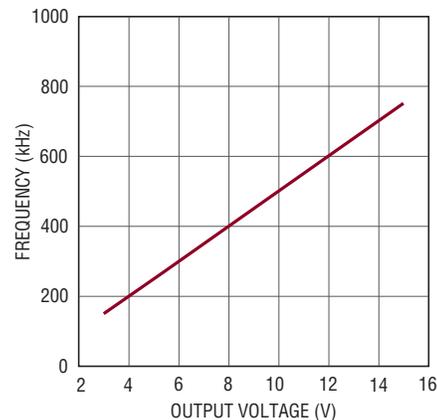
ここで、N は並列に接続したモジュールの個数です。

### 動作周波数

LTM4613 の動作周波数は、小型パッケージ・サイズと最小出力リップル電圧を達成し、なおかつ高い効率を維持するように最適化されています。図 2 に示されているように、出力電圧が大きくなるにつれて周波数が直線的に増加して、出力電流リップルを低く保ちます。異なる出力電圧でのインダクタ電流リップル ΔI を図 3 に示します。ほとんどのアプリケーションで、追加の周波数調節は不要です。

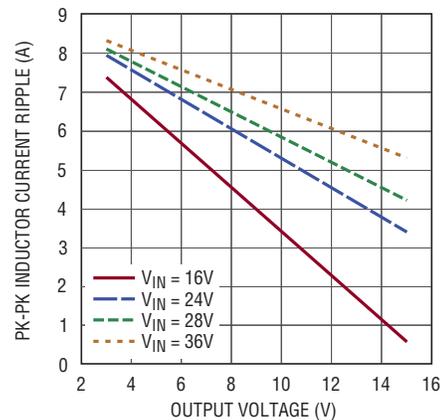
出力リップルをもっと下げる必要があれば、図 19 に示されているように、f<sub>SET</sub> ピンと SGND の間に抵抗 R<sub>fSET</sub> を追加して、動作周波数 f を上げることができます。

$$f = \frac{V_{\text{OUT}}}{1.5 \cdot 10^{-10} (R_{\text{fSET}} \parallel 133\text{k})}$$



4613 F02

図 2. 動作周波数と出力電圧



4613 F03

図 3. ピーク・トゥ・ピーク・インダクタ電流リップルと出力電圧

## アプリケーション情報

12Vを超える出力電圧では、周波数が600kHzを超えることがあり、効率がかかなり低下します。さらに、入力電圧が出力電圧に近いと、400nsの最小オフ時間により、動作が通常制限されます。したがって、これらの条件では、図20に示されているように、 $f_{SET}$ ピンから $V_{IN}$ に抵抗( $R_{fSET}$ )を接続して周波数を下げることが推奨します。

$$f = \frac{V_{OUT}}{5 \cdot 10^{-11} \left( \frac{3 \cdot R_{fSET} \cdot 133k}{R_{fSET} - 2 \cdot 133k} \right)}$$

固定オン時間制御であるため、負荷電流が周波数に影響を与えることがあります。固定周波数が必要ならば、最小オン時間とオフ時間のリミット値に依存して、図21～図23に示されているようにPLLINピンを使って、LTM4613の周波数を外部クロックに同期させることができます。

### 入力コンデンサ

LTM4613は、ターンオンやターンオフの高速スイッチングによる入力伝導EMIノイズを下げるように設計されています。さらに、ノイズを減衰させるために高周波インダクタが入力ラインに内蔵されています。高周波 $\pi$ フィルタを形成する外部入力コンデンサのために $V_D$ ピンと $V_{IN}$ ピンを使うことができます。図18に示されているように、コンバータに流れ込むRMS電流の大部分を処理するのに $V_D$ ピンにセラミック・コンデンサ(C1～C3)を使う場合、コンデンサC1～C3の選択には注意が必要です。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように概算することができます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

インダクタの電流リップルを考慮しないと、入力コンデンサのRMS電流は次のように推定することができます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta} \cdot \sqrt{D \cdot (1-D)}$$

この式で、 $\eta$ は電源モジュールの推定効率です。多くの場合、コンデンサのリップル電流定格は温度と寿命時間によって規定されていることに注意してください。このため、入力コンデンサを適当にデレーティングする、つまり要件よりも高い温度定格のコンデンサを選択することを推奨します。デレーティングの要件に関しては、必ずコンデンサ・メーカーにお問い合わせください。

標準的な8A出力のアプリケーションには、ESRが非常に低いX5RまたはX7Rの10 $\mu$ Fセラミック・コンデンサ3個をC1～C3に推奨します。このデカップリング容量は、PCBレイアウトでモジュールの $V_D$ ピンに直接隣接させて配置して、トレースのインダクタンスと高周波数のACノイズを最小に抑えます。2AのRMSリップル電流には、一般に各10 $\mu$ Fのセラミック・コンデンサで十分です。RMS電流定格については、セラミック・コンデンサのカタログを参照してください。

高周波ノイズを減衰させるには、 $V_{IN}$ パッドに入力コンデンサを追加し、高周波インダクタの前に配置して $\pi$ フィルタを形成します。これらの低ESRセラミック入力コンデンサの1つは、システム・ボードへの接続箇所の近くに配置することを推奨します。100 $\mu$ Fの大きなバルク・コンデンサは、長い誘導性のリードやトレースによって入力のソース・インピーダンスが損なわれる場合にだけ必要です。

### 出力コンデンサ

LTM4613は低出力電圧リップル用に設計されています。C<sub>OUT</sub>として定義されているバルク出力コンデンサは、出力電圧リップルと過渡変動の要件を満たすのに十分低い等価直列抵抗(ESR)のものを選択します。C<sub>OUT</sub>には低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサまたはセラミック・コンデンサを使うことができます。出力に全てセラミック・コンデンサを使う場合、標準的容量は4 $\times$ 47 $\mu$ Fです。出力リップルや動的過渡スパイクをさらに減らす必要がある場合、システム設計者が出力フィルタの追加を要求することがあります。異なる出力電圧と、4A負荷の過渡変動での電圧の垂下やオーバーシュートを最小に抑えるための出力コンデンサの一覧を表3に示します。表は過渡性能を最良にする合計等価ESRと合計バルク容量の最適値を与えています。

並列接続した複数のLTM4613デバイスを使ったマルチフェーズ動作は、位相をインターリーブした動作により、実効出力リップル電流も減少させます。正規化した出力リップル電流とデューティ・サイクルの関係については、図4を参照してください。図4は、インダクタ・リップル電流に対するピーク・トゥ・ピーク出力リップル電流の比を、デューティ・サイクルおよび並列位相数の関数として与えています。対応するデューティ・サイクルと位相数を選択すると、正しい出力リップル電流値が得られます。たとえば、各位相のインダクタ・リップル電流 $\Delta I_L$ は36Vから12Vのデザインでは約5.0Aです。デューティ・サイクルは約0.33です。2位相の曲線は、0.33のデューティ・サイクルで約0.33の比を示しています。5.0Aのインダクタ・リップル電

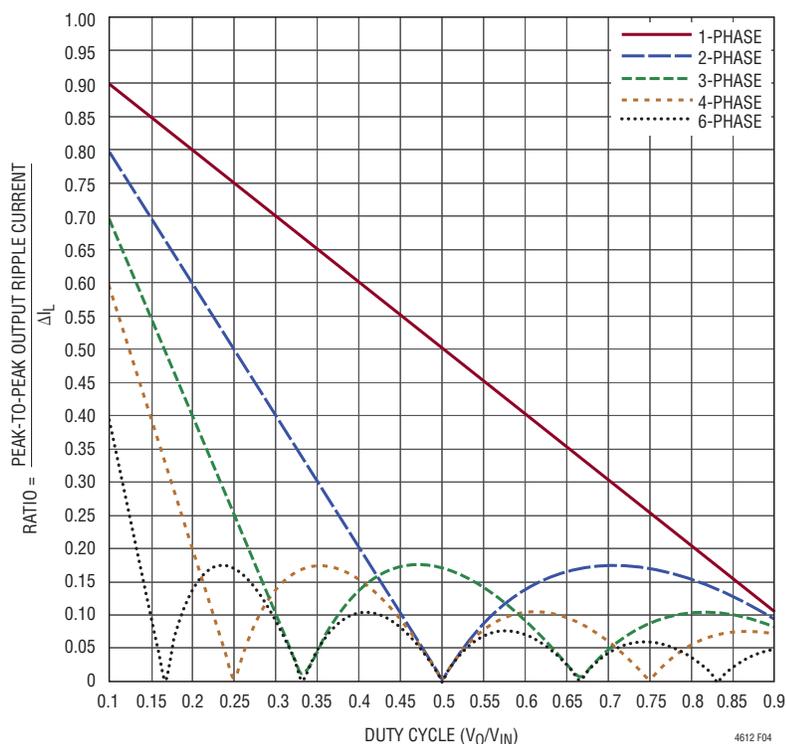
## アプリケーション情報

表2. 出力電圧応答と部品のマトリックス(図19を参照)

標準測定値											
メーカー	製品番号			メーカー	製品番号						
Murata	GRM32ER61C476KEI5L (47 $\mu$ F, 16V)			Murata	GRM32ER71H106K (10 $\mu$ F, 50V)						
Murata	GRM32ER61C226KE20L (22 $\mu$ F, 16V)			TDK	C3225X5RIC226M (22 $\mu$ F, 16V)						

V <sub>OUT</sub> (V)	C <sub>IN</sub> (CERAMIC)	C <sub>IN</sub> (BULK)	C <sub>OUT1</sub> (CERAMIC)	C <sub>OUT2</sub> (BULK)	V <sub>IN</sub> (V)	DROOP (mV)	PK-TO-PK (mV)	RECOVERY TIME ( $\mu$ s)	LOAD STEP (A)	LOAD STEP SLEW RATE (A/ $\mu$ S)	R <sub>FB</sub> (k $\Omega$ )
3.3	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	2 × 22 $\mu$ F 16V	150 $\mu$ F 16V	5	84	175	50	4	10	22.1
3.3	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	4 × 47 $\mu$ F 16V	None	5	91	181	40	4	10	22.1
3.3	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	2 × 22 $\mu$ F 16V	150 $\mu$ F 16V	12	100	188	50	4	10	22.1
3.3	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	4 × 47 $\mu$ F 16V	None	12	100	191	40	4	10	22.1
3.3	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	2 × 22 $\mu$ F 16V	150 $\mu$ F 16V	24	113	200	50	4	10	22.1
3.3	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	4 × 47 $\mu$ F 16V	None	24	103	197	40	4	10	22.1
5	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	2 × 22 $\mu$ F 16V	150 $\mu$ F 16V	12	109	222	60	4	10	13.7
5	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	4 × 47 $\mu$ F 16V	None	12	122	238	50	4	10	13.7
5	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	2 × 22 $\mu$ F 16V	150 $\mu$ F 16V	24	119	228	60	4	10	13.7
5	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	4 × 47 $\mu$ F 16V	None	24	122	238	50	4	10	13.7
5	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	2 × 22 $\mu$ F 16V	150 $\mu$ F 16V	36	125	231	60	4	10	13.7
5	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	4 × 47 $\mu$ F 16V	None	36	128	247	50	4	10	13.7
12	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	2 × 22 $\mu$ F 16V	150 $\mu$ F 16V	24	178	363	150	4	10	5.23
12	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	4 × 47 $\mu$ F 16V	None	24	238	488	90	4	10	5.23
12	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	2 × 22 $\mu$ F 16V	150 $\mu$ F 16V	36	181	369	150	4	10	5.23
12	2 × 10 $\mu$ F 50V	100 $\mu$ F 50V	4 × 47 $\mu$ F 16V	None	36	244	500	90	4	10	5.23

図4. 正規化された出力リップル電流とデューティ・サイクル( $\Delta I_L = V_O T/L_I$ )

## アプリケーション情報

流  $\Delta I_L$  に対する出力リップル電流のこの0.33の比は、約1.65Aの出力リップル電流 ( $\Delta I_O$ ) に等しくなります。

出力電圧リップルには2つの成分があり、出力バルク容量の大きさと等価直列抵抗 (ESR) に関係しています。式は次のようになります。

$$\Delta V_{OUT(P-P)} \approx \left( \frac{\Delta I_O}{8 \cdot f \cdot N \cdot C_{OUT}} \right) + \frac{ESR \cdot \Delta I_O}{N}$$

ここで、 $f$  は周波数、 $N$  は並列位相数です。

### フォールト状態・電流制限および過電流フォールドバック

LTM4613には電流モード・コントローラが備わっており、定常状態の動作時だけでなく、過渡においても本来サイクルごとにインダクタ電流を制限します。

過負荷状態が発生したとき電流をさらに制限するため、LTM4613にはフォールドバック電流制限機能が備わっています。出力が50%以上低下すると、最大出力電流はその最大電流制限値の約1/6に徐々に低下します。

### ソフトスタートとトラッキング

TRACK/SSピンは、レギュレータをソフトスタートさせる手段と、別の電源をトラッキングさせる手段のどちらをも与えます。このピンにコンデンサを接続して出力電圧のランプ・レートをプログラムします。1.5 $\mu$ A電流源が、外部ソフトスタート・コンデンサを、0.6V内部電圧リファレンスからマージンのデルタをプラスまたはマイナスした値の80%に充電します。これにより内部リファレンスと出力電圧のランプが制御されます。合計ソフトスタート時間は次のように計算できます。

$$t_{SOFTSTART} \approx 0.8 \cdot (0.6 \pm 0.6 \cdot V_{OUT \text{ Margin } \%}) \cdot \frac{C_{SS}}{1.5\mu A}$$

RUNピンが2.5Vより下になると、ソフトスタート・ピンがリセットするので、再度、適切なソフトスタートが可能になります。電流フォールドバックと強制連続モードはソフトスタートの間ディスエーブルされます。ソフトスタート機能を使って出力ランプ上昇時間を制御することもできるので、別のレギュレータを簡単にトラッキングすることができます。

### 出力電圧のトラッキング

出力電圧のトラッキングはTRACK/SSピンを使って外部でプログラムすることができます。出力は別のレギュレータをトラッキングしながら立ち上がることも、立ち下がることもできます。マスタ・レギュレータの出力がスレーブ・レギュレータの帰還分割器と同じ外部抵抗分割器によって分圧される、同時トラッキングの一例を図5に示します。レシオメトリック・モードのトラッキングは、異なった抵抗値を選択して出力のトラッキング比を変えることにより、達成することができます。トラッキングがうまく動作するには、マスタ出力がスレーブ出力より大きくなければなりません。同時出力トラッキングを図6に示します。

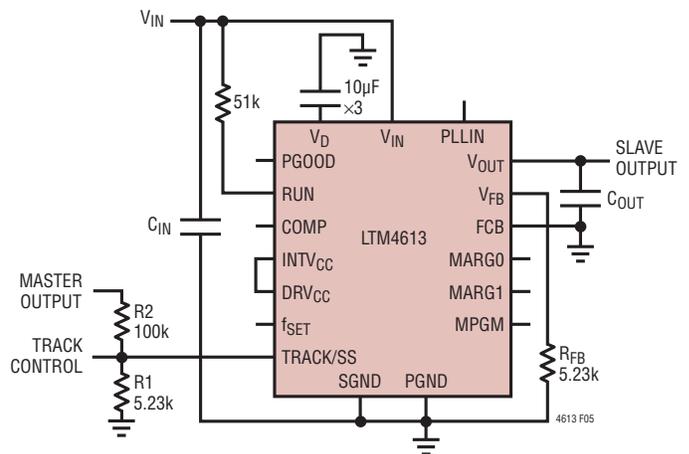


図5. 同時トラッキング

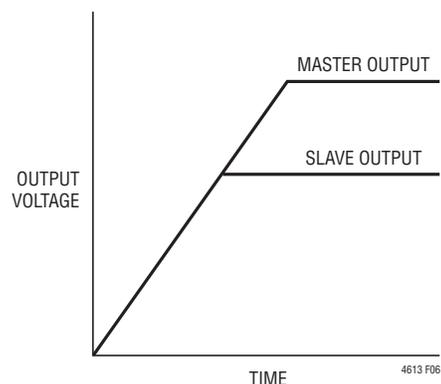


図6. 同時出力トラッキング

## アプリケーション情報

レシオメトリック・トラッキングはいくつかの簡単な計算とマスタの TRACK ピンに与えられるスルーレートの値によって達成することができます。TRACK ピンの制御範囲は 0V ~ 0.6V です。マスタの TRACK ピンのスルーレートはボルト/時間で表したマスタの出力スルーレートにそのまま等しくなります。式は次のようになります。

$$\frac{MR}{SR} \cdot 100k = R2$$

ここで、MR はボルト/時間で表したマスタの出力スルーレート、SR はスレーブのスルーレートです。同時トラッキングが望ましい場合、MR と SR は等しいので、R2 は 100k に等しくなります。R<sub>TA</sub> は次式から求められます。

$$R1 = \frac{0.6V}{\frac{V_{FB}}{100k} + \frac{V_{FB}}{R_{FB}} - \frac{V_{TRACK}}{R2}}$$

ここで、V<sub>FB</sub> はレギュレータの帰還電圧リファレンス、V<sub>TRACK</sub> は 0.6V です。スルーレートが等しいトラッキング、つまり同時トラッキングでは、R2 はスレーブ・レギュレータの上側の 100k 帰還抵抗に等しいので、R1 は R<sub>FB</sub> に等しく、V<sub>FB</sub> = V<sub>TRACK</sub> です。したがって、図 5 において、R2 = 100k、R1 = 5.23k です。

レシオメトリック・トラッキングでは、スレーブ・レギュレータに異なるスルーレートが望まれます。SR が MR より遅いときの R2 を解くことができます。マスタの出力より前にスレーブの出力電圧がその最終値に達するように、十分速いスレーブ電源のスルーレートが選択されていることを確認してください。

たとえば、MR = 1.5V/1ms、および SR = 1.2V/1ms とします。したがって、R2 = 125k。R1 について解くと 5.18k になります。

各 TRACK ピンは、その特定のチャンネルでトラッキングを行うのに抵抗分割器が使われていると、1.5μA の電流源をオンします。これにより、その TRACK ピン入りにオフセットが生じます。上式で計算した抵抗値と比が同じで、値がもっと小さな抵抗を使うことができます。たとえば、100k が使われている場合、10k を使って TRACK ピンのオフセットを無視できる値に下げることができます。

### 実行イネーブル

電源モジュールをイネーブルするには RUN ピンを使います。このピンにはグラウンドへの内部 5.1V ツェナー・ダイオードが備わっています。このピンは 5V のロジック・レベルでドライブすることができます。

RUN ピンは、抵抗分割器を入力電源から RUN ピンに接続することにより、低電圧ロックアウト (UVLO) 機能としても使うことができます。UVLO スレッシュホールドの計算式は次のとおりです。

$$V_{UVLO} = \frac{R_A + R_B}{R_B} \cdot 1.5V$$

ここで、R<sub>A</sub> はトップ抵抗、R<sub>B</sub> はボトム抵抗です。

### パワーグッド機能

PGOOD ピンはオープン・ドレインのピンで、有効な出力電圧の安定化をモニタするのに使うことができます。このピンは安定化ポイントの周り ±10% のウィンドウをモニタし、マーギニングに追従します。

### COMP ピン

このピンは外部補償ピンです。モジュールはほとんどの出力電圧に対して既に内部で補償されています。リニアテクノロジーは、制御ループをさらに最適化するための LTpowerCAD™ を提供しています。

### FCB ピン

FCB ピンは、インダクタ電流が反転するときボトム MOSFET がオン状態に留まるかどうかを決定します。このピンを 0.6V のスレッシュホールドよりも高い電圧に接続すると、不連続動作がイネーブルされ、その場合、インダクタ電流が反転するとボトム MOSFET はオフします。FCB ピンを 0.6V のスレッシュホールドよりも下にすると、連続同期動作を強制し、軽負荷で電流が反転するのを許し、高周波数動作を維持します。

### PLLIN ピン

このパワー・モジュールには電圧制御発振器と位相検出器で構成されるフェーズロック・ループが内蔵されています。そのため、内部トップ MOSFET のターンオンを外部クロックの立ち上がりエッジにロックすることができます。外部クロックの周波数範囲は、設定された動作周波数を中心にして ±30% 以内にする必要があります。PLLIN ピンのクロックを検出してフェーズロック・ループをオンするのにパルス検出回路が使われています。クロックのパルス幅は少なくとも 400ns である必要があります。クロックの“H”のレベルは約 2V、クロックの“L”のレベルは 0.3V 未満にする必要があります。レギュレータの起動時、フェーズロック・ループ機能はディスエーブルされます。

## アプリケーション情報

### INTV<sub>CC</sub>とDRV<sub>CC</sub>の接続

内部低損失レギュレータは、制御回路と内部パワー MOSFET をドライブする DRV<sub>CC</sub> に電力を供給する 5V 電源を与えます。したがって、システムに 5V 電源レールがなければ、LTM4613 は V<sub>IN</sub> から直接電力供給を受けられます。LDO からのゲート・ドライバ電流は約 20mA です。内部 LDO の電力損失は次のように計算されます。

$$P_{LDO\_LOSS} = 20\text{mA} \cdot (V_{IN} - 5\text{V})$$

LTM4613 は外部ゲート・ドライバ電圧ピン DRV<sub>CC</sub> も備えています。システムに 5V レールがあれば、DRV<sub>CC</sub> ピンを外部の 5V レールに接続することを推奨します。このことは特に高い入力電圧で当てはまります。DRV<sub>CC</sub> ピンには 6V を超える電圧を印加しないでください。

### 放射 EMI ノイズ

高い放射 EMI ノイズは本来スイッチング・レギュレータの弱点です。スイッチングの高速のターンオンとターンオフによりコンバータ内の di/dt が大きく、ほとんどのシステムで放射源として振る舞います。LTM4613 は低ノイズを要件とするほとんどのアプリケーションの要求を満たすために放射 EMI ノイズを最小に抑える機能を組み込んでいます。最適化された MOSFET ゲート・ドライバとノイズ・キャンセル・ネットワークが LTM4613

に搭載されており、放射 EMI ノイズを低く抑えます。EN55022 のクラス B の放射妨害波の限界値を満たす LTM4613 の標準的例を図 7 に示します。

### 熱に関する検討事項と出力電流のディレーティング

LTM4613 は多様なアプリケーションで多様な熱環境で動作します。最大出力電流は環境の熱条件によって制限されます。信頼性の高い動作を助けるため、十分温度を下げます。冷却が制限されている場合、周囲温度、エアフロー、入力/出力条件、および信頼性向上の必要性を検討して、出力電流の適切なディレーティングが必要です。

このデータシートの「ピン配置」のセクションに記載されている熱抵抗は JESD51-9 で定義されているそれらのパラメータと一貫性があります。それらは、有限要素解析 (FEA) ソフトウェア・モデリング・ツールとともに使用することを意図しており、熱モデリングおよびシミュレーションの結果と、ハードウェア・テストボードに実装した μModule パッケージに対するハードウェアによる評価との相関を活用しています。これは、JESD51-9 の “Test Boards for Area Array Surface Mount Package Thermal Measurements” でも定義されています。これらの熱係数を示す意図は、JESD51-12 の “Guidelines for Reporting and Using Electronic Package Thermal Information” に示されています。

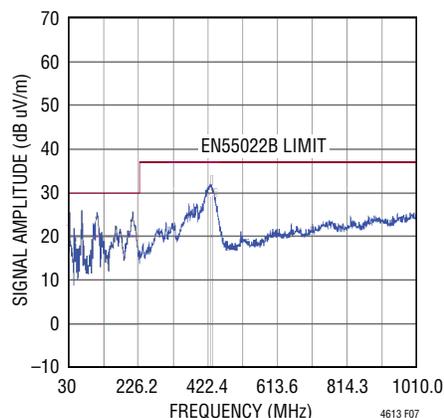


図 7. 10メートルのチャンバーで測定した 24V<sub>IN</sub>、12V<sub>OUT</sub>/8A での放射妨害波スキャン

## アプリケーション情報

多くの設計者は、様々な電気的および物理的環境の動作条件での実際のアプリケーションにおける $\mu$ Moduleレギュレータの熱性能を予測するのに、実験室の装置およびデモボードのようなテスト手段の使用を選択して、FEAの作業を補足することができます。FEAソフトウェアなしでは、「ピン配置」のセクションに記載されている熱抵抗は、それ自体では熱性能の手引きとして役立つわけではありません。代わりに、データシートで与えられているディレーティング曲線を利用して、対象アプリケーションでの使用状況に関する洞察と手引きを得ることができ、熱性能を対象アプリケーションに適応させることができます。

データシートの「ピン配置」のセクションには、一般に (JESD51-12で定義されている) 4種類の熱係数が与えられています。これらの係数の定義を引用して、または言い換えて以下に示します。

- $\theta_{JA}$  (接合部から周囲までの熱抵抗) は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、JESD51-9で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
- $\theta_{JCbottom}$  (接合部から製品のケースの底部までの熱抵抗) は、部品の全電力損失がパッケージの底部を流れていく場合の接合部から基板までの熱抵抗です。標準的 $\mu$ Moduleレギュレータでは、熱の大半がパッケージの底部から流れ出しますが、周囲の環境に流れ出す熱流も常に存在します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
- $\theta_{JCtop}$  (接合部から製品のケースの頂部までの熱抵抗) は、部品のほぼ全電力損失がパッケージの頂部を流れていく状態で決定されます。 $\mu$ Moduleレギュレータの電気的接続はパッケージの底部なので、接合部からデバイスの頂部に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合と同様、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
- $\theta_{JB}$  (接合部からプリント回路基板までの熱抵抗) は、ほとんど全ての熱が $\mu$ Moduleレギュレータの底部を流れて基板に流れる場合の接合部から基板への熱抵抗です。これは実際には、 $\theta_{JCbottom}$ と、デバイスの底部から半田接合部を通り、基板の一部を通る熱抵抗の和です。基板温度は、両面2層基板を使って、パッケージから規定された距離において測定されます。この基板はJESD51-9に記述されています。

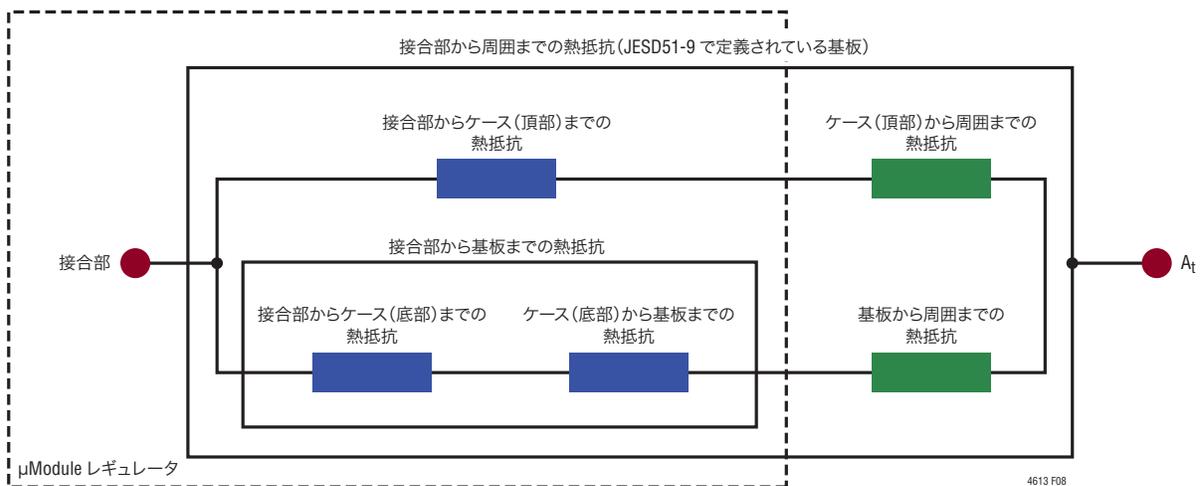


図8. JESD51-12の熱係数の図解

## アプリケーション情報

これまでに述べた熱抵抗を図解したものを図8に示します。青色の抵抗は $\mu$ Module内部に含まれ、緑色の抵抗は $\mu$ Moduleパッケージの外部です。

実際には、JESD51-12または「ピン配置」のセクションで定義されている4種類の熱抵抗パラメータの個々のものまたはサブグループは、 $\mu$ Moduleレギュレータの通常の動作条件を再現または表現するものではないことに注意してください。たとえば、基板に実装された通常のアプリケーションでは、標準規格が $\theta_{JcTop}$ および $\theta_{JcBottom}$ をそれぞれ定義しているように、デバイスの全電力損失(熱)の100%がパッケージの頂部だけを通して、または底部だけを通して熱的に伝わることはありません。実際には、電力損失はパッケージから両方の方向に向かって熱的に放散されます。とはいえ、ヒートシンクもエアフローもない場合、熱流の大半は基板に流れます。

SIP (System-In-Package) モジュール内部では、電力損失を生じる複数のパワーデバイスや部品が存在し、その結果、部品やダイの異なる接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確にリニアではないことに注意してください。この複雑さを(モデリングの簡単さを犠牲にすることなく、しかも実用的な現実性を無視せずに)調和させるため、制御された環境室でのラボ・テストとともにFEAソフトウェア・モデリングを使うアプローチが取られ、このデータシートで与えられている熱抵抗値の定義と相関が得られました。

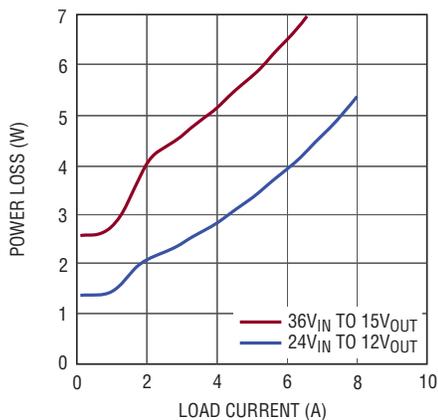
1. 最初に、正しい素材の係数および正しい電力損失源の定義を使って、 $\mu$ Moduleレギュレータおよび指定されたPCBの機械的形狀を精確に作成するのに、FEAソフトウェアが使われます。
2. このモデルが、JESD51-9に沿った、ソフトウェアで定義されたJEDEC環境をシミュレートして、電力損失による熱流と各インタフェースの温度の測定値を予測し、JEDECで定義されている熱抵抗の値の計算を可能にします。

3. ヒートシンクとエアフローを使用した $\mu$ Moduleレギュレータを評価するのに、このモデルとFEAソフトウェアが使われます。
4. これらの熱抵抗の値を計算し、解析し、ソフトウェア・モデルの様々な動作条件をシミュレートしたら、徹底した実験室での評価により、シミュレートされたのと同じ電力損失でデバイスを動作させながら、制御された環境チャンバ内で熱電対を使って、シミュレートされた条件を再現します。

このプロセスと必要な作業の結果、このデータシートの別のセクションに示されているディレーティング曲線が得られました。これらの実験室でのテストが行われ、 $\mu$ Moduleレギュレータのモデルとの相関がとられた後、 $\theta_{JB}$ と $\theta_{JA}$ が足し合わされ、適正に定義された環境チャンバ内のエアフローやヒートシンクなしの $\mu$ Moduleレギュレータとの非常によい相関がとれました。 $\theta_{JB} + \theta_{JA}$ のこの値は「ピン配置」のセクションに示されており、エアフローや頂部に実装したヒートシンクがない状態では、電力損失のほぼ100%が接合部から基板を通して周囲に流れるので、この値はこのセクションの $\theta_{JA}$ の値に精確に等しくなります。

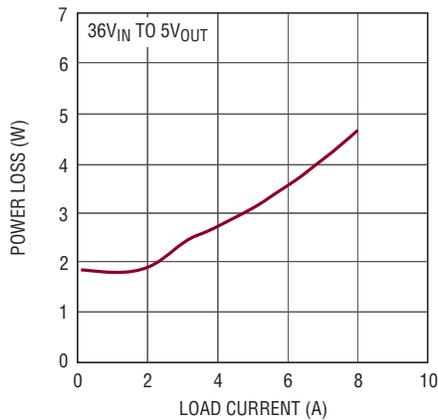
図9と図10の電力損失曲線を図11～図16の負荷電流ディレーティング曲線と一緒に使って、モジュールの $\theta_{JA}$ を概算することができます。それぞれの図には、3つの異なるエアフロー条件で得られた3本の曲線が示されています。グラフのタイトルはヒートシンクなしとBGAヒートシンクありを区別しています。負荷電流ディレーティング曲線のそれぞれは、増加した周囲温度の関数として最大負荷電流を下げて、パワー・モジュールの最大接合部温度を最大125°Cに保ちます。これにより、最大動作温度は125°Cより下に保たれます。図11～図16のおおよその $\theta_{JA}$ を表3に示します。熱に関する「アプリケーションノートAN110」で、熱特性について詳細に説明されています。

アプリケーション情報



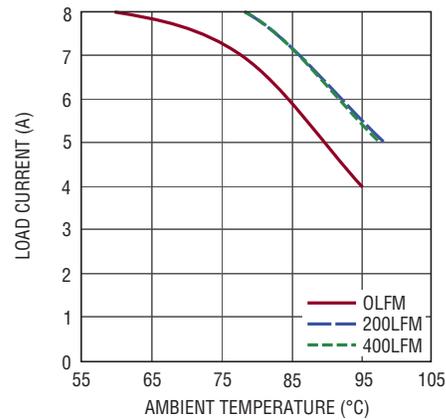
4613 F09

図9. 12V<sub>OUT</sub>と15V<sub>OUT</sub>の電力損失



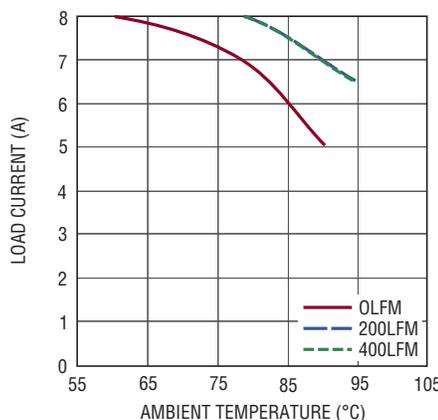
4613 F10

図10. 5V<sub>OUT</sub>の電力損失



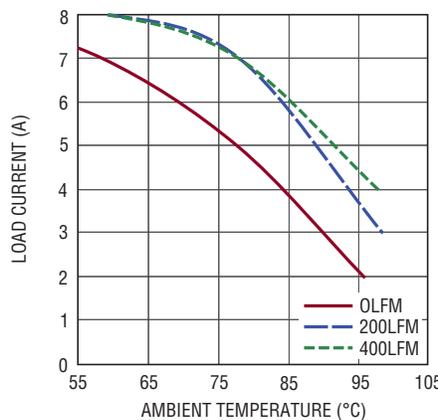
4613 F11

図11. ヒートシンクなし、36V入力から5V出力



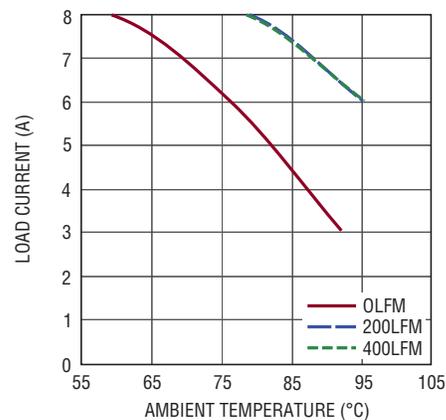
4613 F12

図12. BGAヒートシンク、36V入力から5V出力



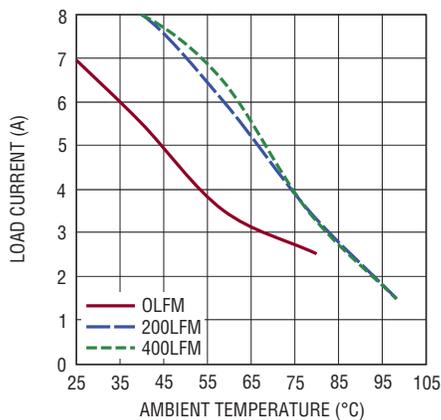
4613 F13

図13. ヒートシンクなし、24V入力から12V出力



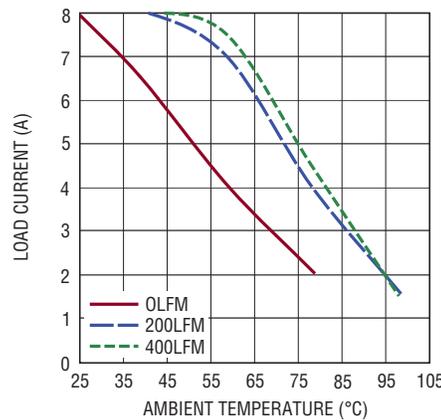
4613 F14

図14. BGAヒートシンク、24V入力から12V出力



4613 F15

図15. ヒートシンクなし、36V入力から15V出力



4613 F16

図16. BGAヒートシンク、36V入力から15V出力

## アプリケーション情報

表3. 12Vおよび15V出力

デレーティング曲線	V <sub>IN</sub> (V)	電力損失曲線	エアフロー(LFM)	ヒートシンク	θ <sub>JA</sub> (°C/W)
Figures 13, 15	24, 36	Figure 9	0	None	≈ 14
Figures 13, 15	24, 36	Figure 9	200	None	≈ 10
Figures 13, 15	24, 36	Figure 9	400	None	≈ 10
Figures 14, 16	24, 36	Figure 9	0	BGA Heat Sink	≈ 13
Figures 14, 16	24, 36	Figure 9	200	BGA Heat Sink	≈ 8
Figures 14, 16	24, 36	Figure 9	400	BGA Heat Sink	≈ 8

表4. 5V出力

デレーティング曲線	V <sub>IN</sub> (V)	電力損失曲線	エアフロー(LFM)	ヒートシンク	θ <sub>JA</sub> (°C/W)
Figure 11	36	Figure 10	0	None	≈ 11
Figure 11	36	Figure 10	200	None	≈ 9
Figure 11	36	Figure 10	400	None	≈ 9
Figure 12	36	Figure 10	0	BGA Heat Sink	≈ 11
Figure 12	36	Figure 10	200	BGA Heat Sink	≈ 8.5
Figure 12	36	Figure 10	400	BGA Heat Sink	≈ 8.5

### ヒートシンクのメーカー

Wakefield Engineering	Part No:LTN20069	Phone:603-635-2800
-----------------------	------------------	--------------------

### 安全性に関する検討事項

LTM4613 モジュールでは V<sub>IN</sub> と V<sub>OUT</sub> の間は絶縁されていません。内部にヒューズはありません。必要なら、各ユニットを致命的損傷から保護するため、最大入力電流の2倍の定格の低速溶断ヒューズを使います。

### レイアウトのチェックリスト/例

LTM4613 は高度に一体化されているので、PCB ボードのレイアウトが非常に簡単で容易です。ただし、電気的性能と熱的性能を最適化するにはいくつかのレイアウト上の配慮が依然として必要です。

- V<sub>IN</sub>、PGND および V<sub>OUT</sub> を含む高電流経路には大きな PCB 銅エリアを使います。PCB の導通損失と熱ストレスを最小に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを V<sub>D</sub>、PGND および V<sub>OUT</sub> の各ピンに隣接させて配置し、高周波ノイズを最小に抑えます。

- ユニットの下に専用の電源グランド・レイヤを配置します。
  - PCB の銅層には丸角を使って、放射ノイズを最小に抑えます。
  - EMI ノイズを最小に抑え、モジュールの熱ストレスを減らすため、トップ・レイヤと他の電源レイヤの間の相互接続に多数のビアを使います。
  - パッドの上に直接ビアを置かないでください。
  - ビアをパッドに置く場合、ビアを充填する必要があります。
  - 必要なら格子間ビア配置も使うことができます。
  - 信号ピンに接続された部品には、別の SGND グランド銅領域を使います。SGND と PGND をユニットの下で接続します。
  - 1 個または複数の高周波セラミック・コンデンサをシステム基板への接続箇所の近くに配置します。
- 推奨レイアウトの良い例を図 17 に示します。



## アプリケーション情報

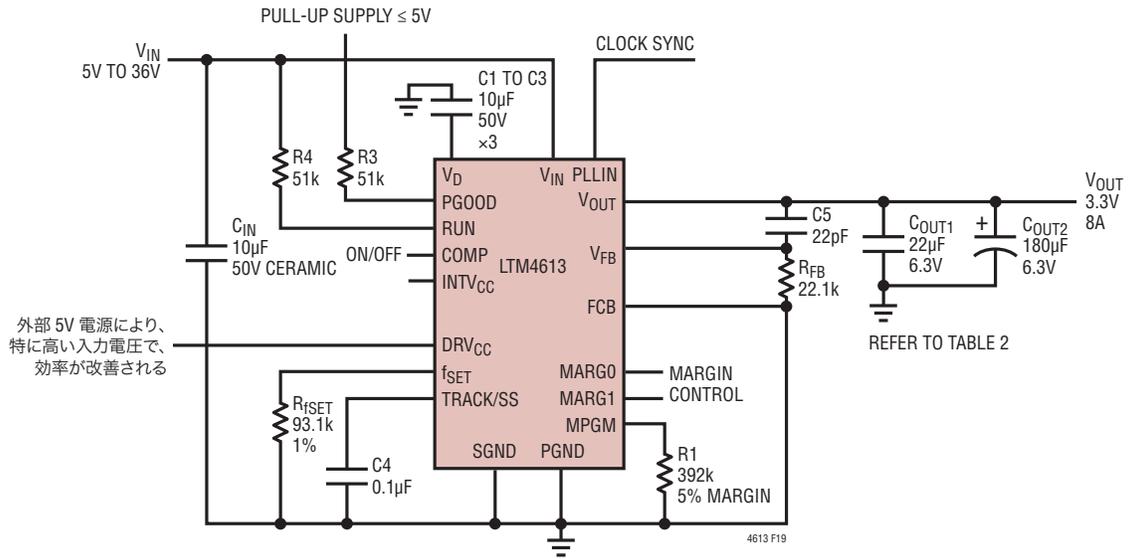


図 19. 周波数が 400kHz の、5V ~ 36VIN、3.3V/8A のデザイン

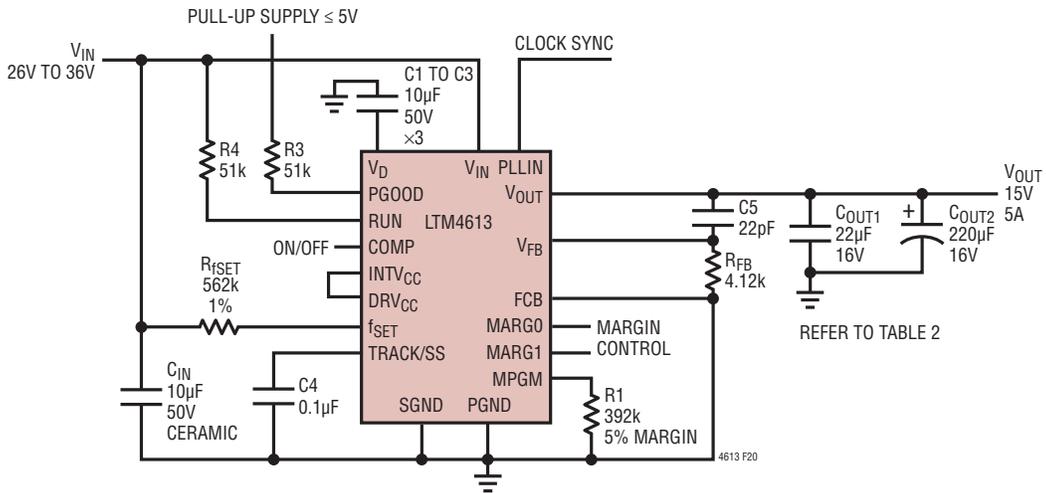


図 20. 周波数が 600kHz の、26V ~ 36VIN、15V/5A のデザイン

## アプリケーション情報

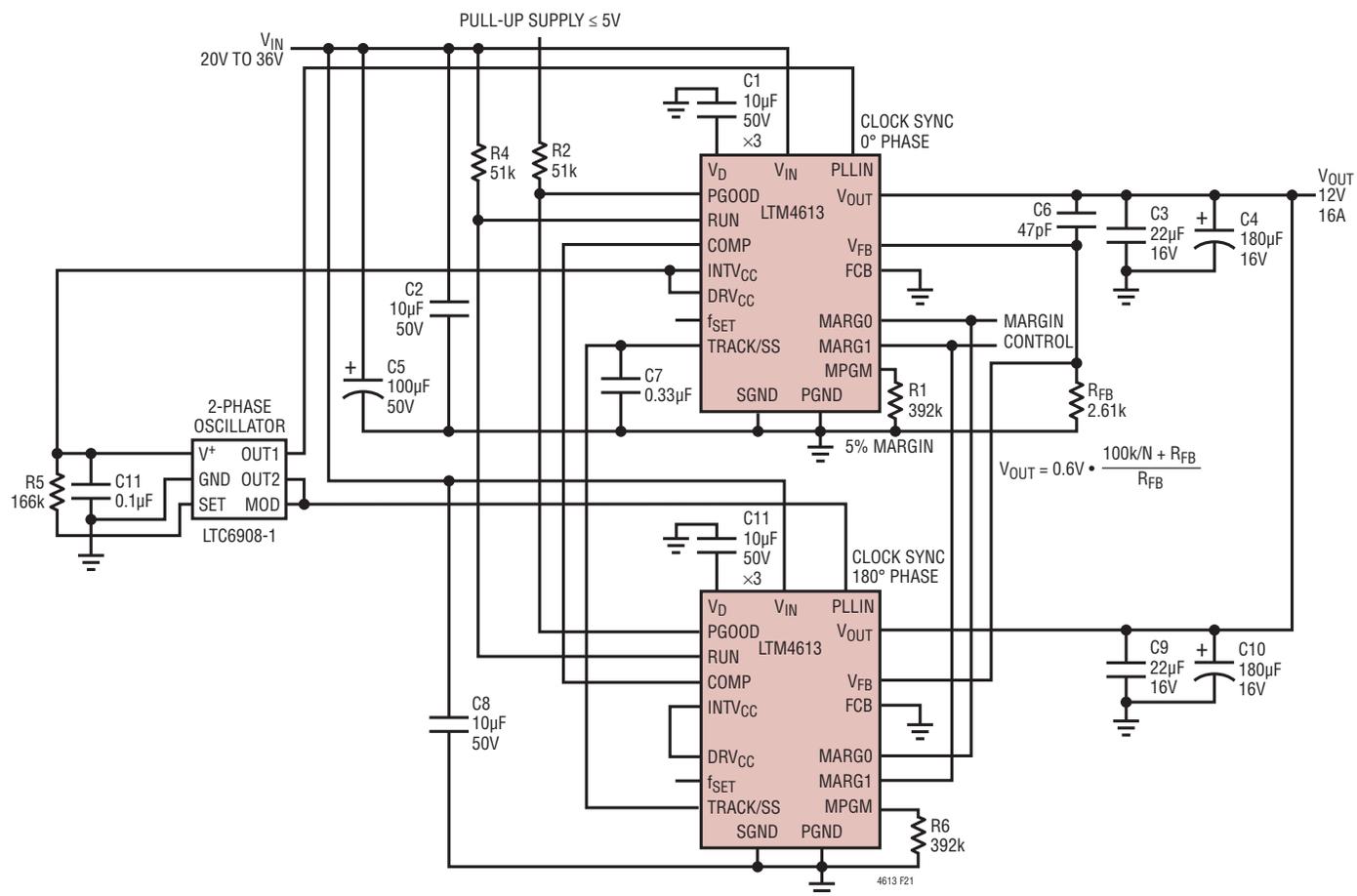


図21. 周波数が600kHzの、2フェーズ、並列12V/16Aのデザイン

## アプリケーション情報

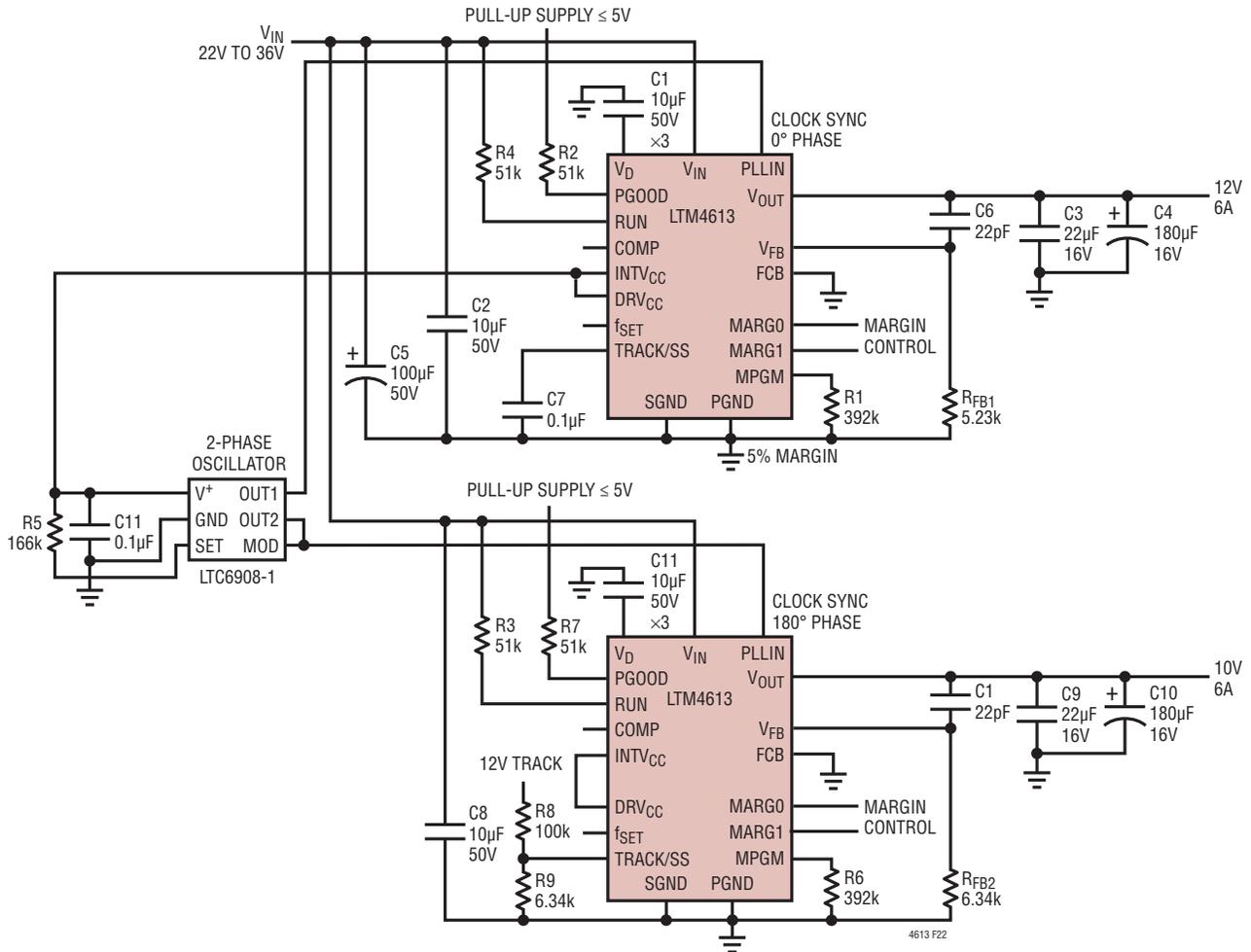


図22. 周波数が600kHzで、出力電圧トラッキングを備えた、2フェーズ、12Vおよび10V/6Aのデザイン

## アプリケーション情報

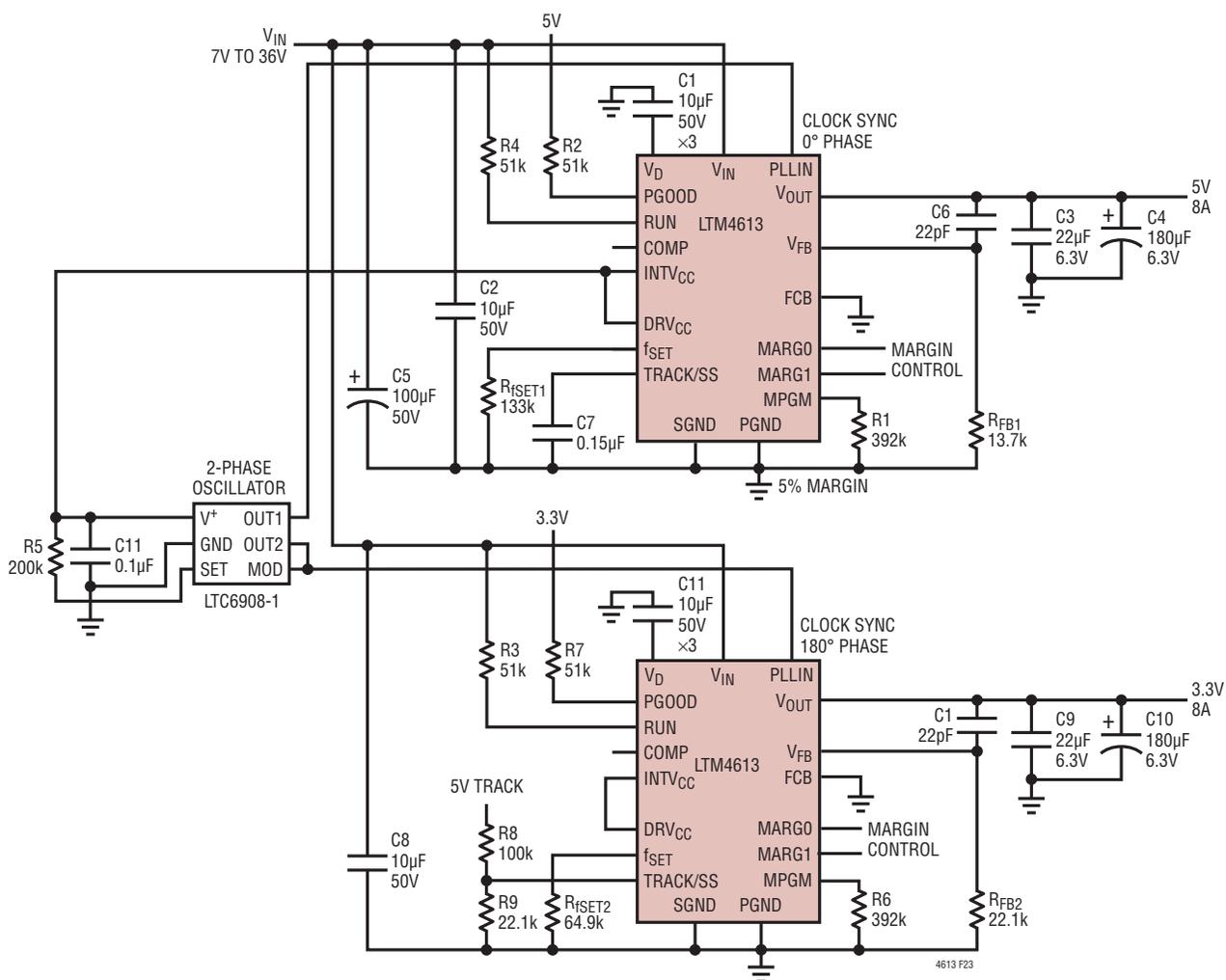


図 23. 周波数が 500kHz で、出力電圧トラッキングを備えた、2 フェーズ、5V/8A および 3.3V/8A のデザイン

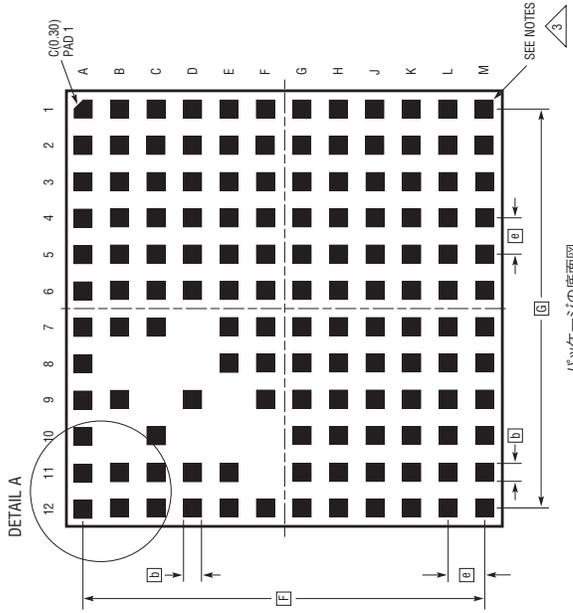
## パッケージ

ピン配置表  
(ピン機能によって並べてある)

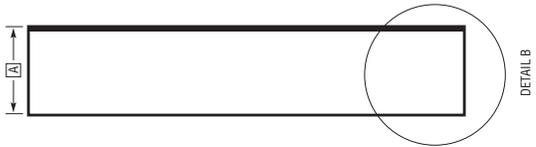
ピン名称		ピン名称		ピン名称		ピン名称	
A1	V <sub>IN</sub>	D1	PGND	J1	V <sub>OUT</sub>	A6	V <sub>D</sub>
A2	V <sub>IN</sub>	D2	PGND	J2	V <sub>OUT</sub>	A7	INTV <sub>CC</sub>
A3	V <sub>IN</sub>	D3	PGND	J3	V <sub>OUT</sub>	A8	PLLIN
A4	V <sub>IN</sub>	D4	PGND	J4	V <sub>OUT</sub>	A9	TRACK/SS
A5	V <sub>IN</sub>	D5	PGND	J5	V <sub>OUT</sub>	A10	RUN
B1	V <sub>IN</sub>	D6	PGND	J6	V <sub>OUT</sub>	A11	COMP
B2	V <sub>IN</sub>	E1	PGND	J7	V <sub>OUT</sub>	A12	MPGM
B3	V <sub>IN</sub>	E2	PGND	J8	V <sub>OUT</sub>	B6	V <sub>D</sub>
B4	V <sub>IN</sub>	E3	PGND	J9	V <sub>OUT</sub>	B7	V <sub>D</sub>
B5	V <sub>IN</sub>	E4	PGND	J10	V <sub>OUT</sub>	B8	–
		E5	PGND	J11	V <sub>OUT</sub>	B9	RUN
		E6	PGND	K1	V <sub>OUT</sub>	B10	–
		E7	PGND	K2	V <sub>OUT</sub>	B11	MPGM
		E8	PGND	K3	V <sub>OUT</sub>	B12	f <sub>SET</sub>
		F1	PGND	K4	V <sub>OUT</sub>	C1	V <sub>D</sub>
		F2	PGND	K5	V <sub>OUT</sub>	C2	V <sub>D</sub>
		F3	PGND	K6	V <sub>OUT</sub>	C3	V <sub>D</sub>
		F4	PGND	K7	V <sub>OUT</sub>	C4	V <sub>D</sub>
		F5	PGND	K8	V <sub>OUT</sub>	C5	V <sub>D</sub>
		F6	PGND	K9	V <sub>OUT</sub>	C6	V <sub>D</sub>
		F7	PGND	K10	V <sub>OUT</sub>	C7	V <sub>D</sub>
		F8	PGND	K11	V <sub>OUT</sub>	C8	–
		F9	PGND	L1	V <sub>OUT</sub>	C9	–
		G1	PGND	L2	V <sub>OUT</sub>	C10	DRV <sub>CC</sub>
		G2	PGND	L3	V <sub>OUT</sub>	C11	MARG1
		G3	PGND	L4	V <sub>OUT</sub>	C12	MARG0
		G4	PGND	L5	V <sub>OUT</sub>	D7	–
		G5	PGND	L6	V <sub>OUT</sub>	D8	–
		G6	PGND	L7	V <sub>OUT</sub>	D9	SGND
		G7	PGND	L8	V <sub>OUT</sub>	D10	–
		G8	PGND	L9	V <sub>OUT</sub>	D11	COMP
		G9	PGND	L10	V <sub>OUT</sub>	D12	MARG1
		G10	PGND	L11	V <sub>OUT</sub>	E9	–
		G11	PGND	M1	V <sub>OUT</sub>	E10	–
		H1	PGND	M2	V <sub>OUT</sub>	E11	DRV <sub>CC</sub>
		H2	PGND	M3	V <sub>OUT</sub>	E12	DRV <sub>CC</sub>
		H3	PGND	M4	V <sub>OUT</sub>	F10	–
		H4	PGND	M5	V <sub>OUT</sub>	F11	–
		H5	PGND	M6	V <sub>OUT</sub>	F12	V <sub>FB</sub>
		H6	PGND	M7	V <sub>OUT</sub>	G12	PGOOD
		H7	PGND	M8	V <sub>OUT</sub>	H12	SGND
		H8	PGND	M9	V <sub>OUT</sub>	J12	NC
		H9	PGND	M10	V <sub>OUT</sub>	K12	NC
		H10	PGND	M11	V <sub>OUT</sub>	L12	NC
		H11	PGND			M12	FCB

パッケージ

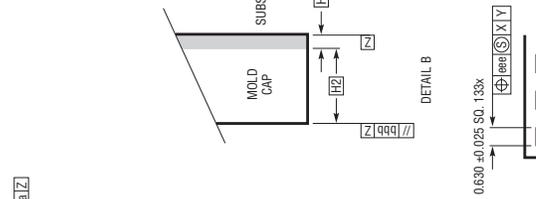
LGA / パッケージ  
 133ピン (15mm × 15mm × 4.32mm)  
 (Reference LTC DWG # 05-08-1884 Rev 0)



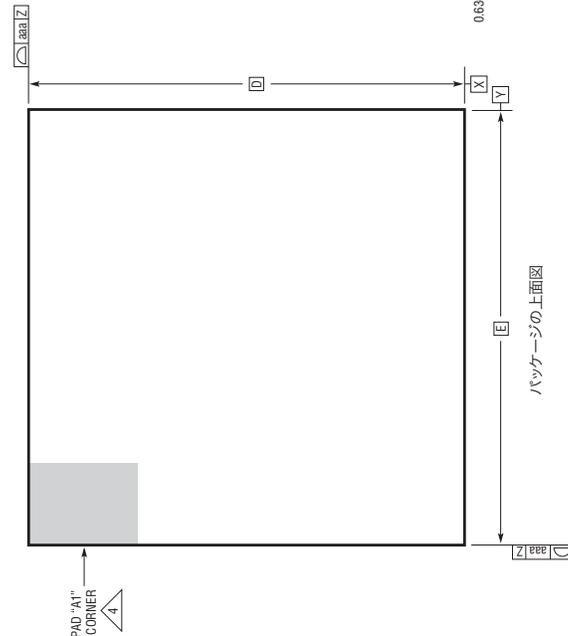
パッケージの底面図



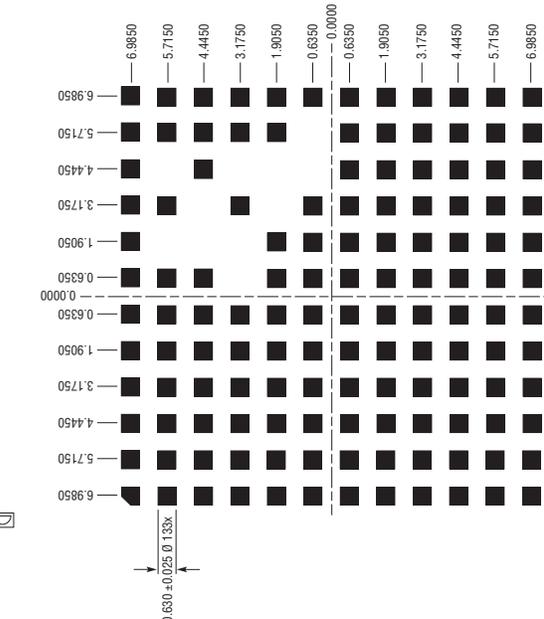
DETAIL B



DETAIL B



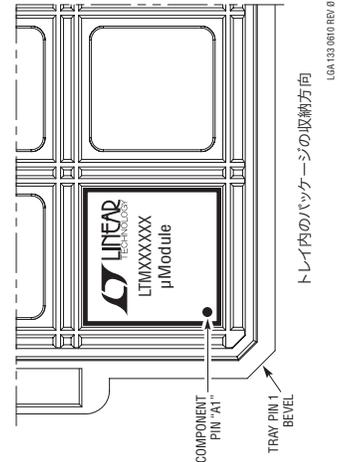
パッケージの上面図



推奨 PCB レイアウトの上面図

DIMENSIONS			
SYMBOL	MIN	NOM	MAX
A	4.22	4.32	4.42
b	0.60	0.63	0.66
D		15.0	
E		15.0	
e		1.27	
F		13.97	
G		13.97	
H1	0.27	0.32	0.37
H2	3.95	4.00	4.05
aaa		0.15	
bbb		0.10	
eee		0.05	
TOTAL NUMBER OF LGA PADS: 133			

- 注記:
- 寸法と許容誤差は ASME Y14.5M-1994 による
  - 全ての寸法はミリメートル
  - ランドの指定は JESD MO-222, SPP-010 による
  - パッド #1 の識別マークの詳細はオプションだが、示された領域内になければならない。パッド #1 の識別マークはモールドまたはマーキングにすることができる
  - 主ターム-Z はシーティングプレーン
  - パッドの総数: 133

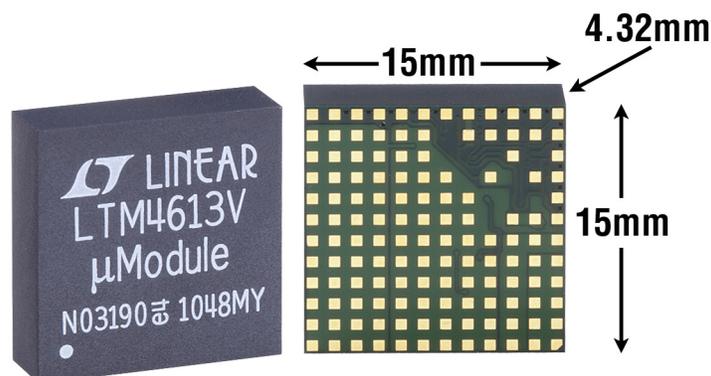


トレイ内のパッケージの取納方向

LGA 133 680 REV 0

# LTM4613

## パッケージの写真



## 関連製品

製品番号	説明	注釈
LTM4606	EN55022B 準拠の、28V <sub>IN</sub> 、6A DC/DC μModule レギュレータ	EN55022 クラスB 認定、PLL、出力トラッキングおよびマージニング機能付き
LTM4600	10A DC/DC μModule レギュレータ	基本の 10A DC/DC μModule レギュレータ、LGA パッケージ
LTM4600HVMP	ミリタリ・プラスチック 10A DC/DC μModule レギュレータ	-55°C ~ 125°C の周囲温度で動作を保証、LGA パッケージ
LTM4601/ LTM4601A	12A DC/DC μModule レギュレータ、PLL、出力トラッキング/マージニングおよびリモートセンス付き	同期可能、PolyPhase 動作、LTM4601-1/LTM4601A-1 バージョンにはリモートセンスなし、LGA パッケージ
LTM4602	6A DC/DC μModule レギュレータ	LTM4600 とピン互換、LGA パッケージ
LTM4603	6A DC/DC μModule レギュレータ、PLL、出力トラッキング/マージニングおよびリモートセンス付き	同期可能、PolyPhase 動作、LTM4603-1 バージョンにはリモートセンスなし、LTM4601 とピン互換、LGA パッケージ
LTM4604A	低入力電圧の 4A DC/DC μModule レギュレータ	2.375V ≤ V <sub>IN</sub> ≤ 5.5V、0.8V ≤ V <sub>OUT</sub> ≤ 5V、9mm × 15mm × 2.3mm LGA パッケージ
LTM4608A	低入力電圧の 8A DC/DC μModule レギュレータ	2.7V ≤ V <sub>IN</sub> ≤ 5.5V、0.6V ≤ V <sub>OUT</sub> ≤ 5V、9mm × 15mm × 2.8mm LGA パッケージ
LTM8020	高入力電圧の 0.2A DC/DC 降圧 μModule レギュレータ	4V ≤ V <sub>IN</sub> ≤ 36V、1.25V ≤ V <sub>OUT</sub> ≤ 5V、6.25mm × 6.25mm × 2.3mm LGA パッケージ
LTM8021	高入力電圧の 0.5A DC/DC 降圧 μModule レギュレータ	3V ≤ V <sub>IN</sub> ≤ 36V、0.8V ≤ V <sub>OUT</sub> ≤ 5V、6.25mm × 11.25mm × 2.8mm LGA パッケージ
LTM8022/ LTM8023	36V <sub>IN</sub> 、1A および 2A DC/DC μModule レギュレータ	ピン互換、3.6V ≤ V <sub>IN</sub> ≤ 36V、9mm × 11.25mm × 2.8mm LGA パッケージ
LTM4612	EN55022B 準拠の、36V <sub>IN</sub> 、5A μModule レギュレータ	PLL 入力、5V ≤ V <sub>IN</sub> ≤ 36V、15mm × 15mm × 2.8mm LGA パッケージ

4613f