

電流制限付き 高電圧サージ・ストッパー

特長

- V_{CC} クランプで 80V を超えるサージ耐性
- 広い動作電圧範囲: 4V ~ 80V
- 調整可能な出力クランプ電圧
- 高速過電流制限: 5 μ s 未満
- -60V までの逆入力保護
- UV/OV コンパレータのしきい値を調整可能
- シャットダウン時の低電源電流: 7 μ A
- -60V ~ 100V の電圧に耐えるシャットダウン・ピン
- 調整可能なフォルト・タイム
- Nチャネル MOSFET を制御
- フォルト時のリトライ・デューティサイクル: 1% 未満 (LT4363-2)
- 12ピン (4mm \times 3mm) DFN パッケージ、12ピン MSOP パッケージ、または 16ピン SO パッケージ

アプリケーション

- 車載/航空電子のサージ保護
- Hot Swap™/活線挿入
- バッテリ駆動システム用のハイサイド・スイッチ
- 本質安全アプリケーション

LT、LT、LTC、LTM、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。No RSENSE、ThinSOT および Hot Swap はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

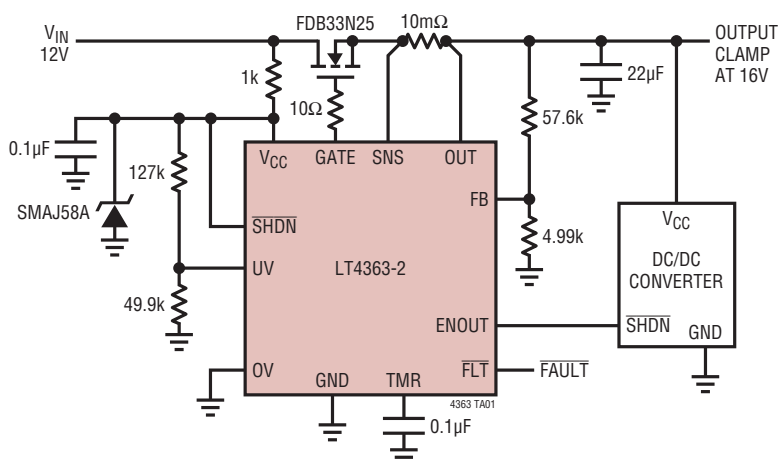
概要

LT®4363 サージ・ストッパーは高い過渡電圧から負荷を保護します。このデバイスは外付け Nチャネル MOSFET のゲートを制御することにより、車載品のロード・ダンプなどの過電圧発生時に出力を安定化します。出力が安全値に制御されるので、負荷は動作を続けることができます。また、過電流フォルトから保護するために、SNS ピンと OUT ピン間の電圧降下をモニタします。内部アンプによって、電流センス抵抗両端の電圧を 50mV に制限します。どちらのフォルト状態でも、タイマは MOSFET のストレスに反比例して起動します。タイマの期限が切れる前に、FLT ピンは“L”になり、パワーダウンが差し迫っていることを警告します。この状態が続くと、MOSFET はオフします。クールダウン期間の後、LT4363-1 はリセットされるまでオフのままですが、LT4363-2 は再起動します。

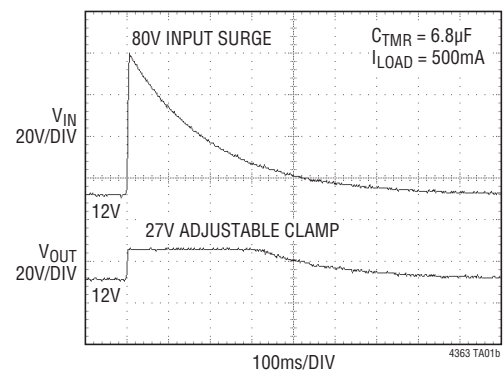
2つの高精度コンパレータにより、入力電源の過電圧 (OV) 状態と低電圧 (UV) 状態をモニタすることができます。電位が UV のしきい値より低いときは、外付け MOSFET はオフのままです。入力電源電圧が OV のしきい値より高いと、MOSFET が再度オンすることはできません。逆入力保護用のショットキ・ダイオードの代わりにバック・トゥ・バック MOSFET を使用可能で、電圧降下と電力損失を低減します。シャットダウン・ピンにより、シャットダウン時に静止電流を 7 μ A 未満に低減します。

標準的応用例

150V サージ保護付き、4A、12V 過電圧出力レギュレータ



過電圧保護により過渡時の出力を 27V に制限



LT4363

絶対最大定格 (Note 1, 2)

| | |
|---|---------------------|
| V_{CC} , \overline{SHDN} , UV, OV | -60V ~ 100V |
| SNS, OUT | -0.3V ~ 100V |
| SNSから OUT..... | -30V ~ 30V |
| GATE (Note 3) | -0.3V ~ (SNS + 10V) |
| ENOUT, \overline{FLT} | -0.3V ~ 100V |
| FB | -0.3V ~ 5.5V |
| TMR | 0.5mA |

動作温度範囲

| | |
|----------------|---------------|
| LT4363C..... | 0°C ~ 70°C |
| LT4363I..... | -40°C ~ 85°C |
| LT4363H | -40°C ~ 125°C |
| LT4363MP | -55°C ~ 125°C |

保存温度範囲

| | |
|--------------|---------------|
| DE12 | -65°C ~ 125°C |
| MS, SO | -65°C ~ 150°C |

リード温度 (半田付け、10秒)

| | |
|--------------|-------|
| MS, SO | 300°C |
|--------------|-------|

ピン配置

| | | |
|---|---|---|
| <p>LT4363-1</p> <p>TOP VIEW</p> <p>FB 1, OUT 2, SNS 3, GATE 4, V_{CC} 5, \overline{SHDN} 6, TMR 12, ENOUT 11, \overline{FLT} 10, GND 9, UV 8, GND 7</p> <p>DE PACKAGE 12-LEAD (4mm × 3mm) PLASTIC DFN $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 43^{\circ}\text{C/W}$ EXPOSED PAD (PIN 13) IS GND, CONNECTION TO PCB OPTIONAL</p> | <p>LT4363-1</p> <p>TOP VIEW</p> <p>FB 1, OUT 2, SNS 3, GATE 4, V_{CC} 5, \overline{SHDN} 6, TMR 12, ENOUT 11, \overline{FLT} 10, GND 9, UV 8, GND 7</p> <p>MS PACKAGE 12-LEAD PLASTIC MSOP $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 135^{\circ}\text{C/W}$</p> | <p>LT4363-1</p> <p>TOP VIEW</p> <p>OUT 1, SNS 2, NC 3, GATE 4, NC 5, V_{CC} 6, NC 7, \overline{SHDN} 8, FB 16, TMR 15, NC 14, ENOUT 13, \overline{FLT} 12, GND 11, UV 10, GND 9</p> <p>S PACKAGE 16-LEAD PLASTIC SO $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 80^{\circ}\text{C/W}$</p> |
| <p>LT4363-2</p> <p>TOP VIEW</p> <p>FB 1, OUT 2, SNS 3, GATE 4, V_{CC} 5, \overline{SHDN} 6, TMR 12, ENOUT 11, \overline{FLT} 10, GND 9, UV 8, OV 7</p> <p>DE PACKAGE 12-LEAD (4mm × 3mm) PLASTIC DFN $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 43^{\circ}\text{C/W}$ EXPOSED PAD (PIN 13) IS GND, CONNECTION TO PCB OPTIONAL</p> | <p>LT4363-2</p> <p>TOP VIEW</p> <p>FB 1, OUT 2, SNS 3, GATE 4, V_{CC} 5, \overline{SHDN} 6, TMR 12, ENOUT 11, \overline{FLT} 10, GND 9, UV 8, OV 7</p> <p>MS PACKAGE 12-LEAD PLASTIC MSOP $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 135^{\circ}\text{C/W}$</p> | <p>LT4363-2</p> <p>TOP VIEW</p> <p>OUT 1, SNS 2, NC 3, GATE 4, NC 5, V_{CC} 6, NC 7, \overline{SHDN} 8, FB 16, TMR 15, NC 14, ENOUT 13, \overline{FLT} 12, GND 11, UV 10, OV 9</p> <p>S PACKAGE 16-LEAD PLASTIC SO $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 80^{\circ}\text{C/W}$</p> |

発注情報

| 無鉛仕上げ | テープアンドリール | 製品マーキング* | パッケージ | 温度範囲 |
|------------------|--------------------|-----------|---------------------------------|----------------|
| LT4363CDE-1#PBF | LT4363CDE-1#TRPBF | 43631 | 12-Lead (4mm × 3mm) Plastic DFN | 0°C to 70°C |
| LT4363IDE-1#PBF | LT4363IDE-1#TRPBF | 43631 | 12-Lead (4mm × 3mm) Plastic DFN | -40°C to 85°C |
| LT4363HDE-1#PBF | LT4363HDE-1#TRPBF | 43631 | 12-Lead (4mm × 3mm) Plastic DFN | -40°C to 125°C |
| LT4363CDE-2#PBF | LT4363CDE-2#TRPBF | 43632 | 12-Lead (4mm × 3mm) Plastic DFN | 0°C to 70°C |
| LT4363IDE-2#PBF | LT4363IDE-2#TRPBF | 43632 | 12-Lead (4mm × 3mm) Plastic DFN | -40°C to 85°C |
| LT4363HDE-2#PBF | LT4363HDE-2#TRPBF | 43632 | 12-Lead (4mm × 3mm) Plastic DFN | -40°C to 125°C |
| LT4363CMS-1#PBF | LT4363CMS-1#TRPBF | 43631 | 12-Lead Plastic MSOP | 0°C to 70°C |
| LT4363HMS-1#PBF | LT4363HMS-1#TRPBF | 43631 | 12-Lead Plastic MSOP | -40°C to 125°C |
| LT4363IMS-1#PBF | LT4363IMS-1#TRPBF | 43631 | 12-Lead Plastic MSOP | -40°C to 85°C |
| LT4363MPMS-1#PBF | LT4363MPMS-1#TRPBF | 43631 | 12-Lead Plastic MSOP | -55°C to 125°C |
| LT4363CMS-2#PBF | LT4363CMS-2#TRPBF | 43632 | 12-Lead Plastic MSOP | 0°C to 70°C |
| LT4363HMS-2#PBF | LT4363HMS-2#TRPBF | 43632 | 12-Lead Plastic MSOP | -40°C to 125°C |
| LT4363IMS-2#PBF | LT4363IMS-2#TRPBF | 43632 | 12-Lead Plastic MSOP | -40°C to 85°C |
| LT4363MPMS-2#PBF | LT4363MPMS-2#TRPBF | 43632 | 12-Lead Plastic MSOP | -55°C to 125°C |
| LT4363CS-1#PBF | LT4363CS-1#TRPBF | LT4363S-1 | 16-Lead Plastic SO | 0°C to 70°C |
| LT4363HS-1#PBF | LT4363HS-1#TRPBF | LT4363S-1 | 16-Lead Plastic SO | -40°C to 125°C |
| LT4363IS-1#PBF | LT4363IS-1#TRPBF | LT4363S-1 | 16-Lead Plastic SO | -40°C to 85°C |
| LT4363MPS-1#PBF | LT4363MPS-1#TRPBF | LT4363S-1 | 16-Lead Plastic SO | -55°C to 125°C |
| LT4363CS-2#PBF | LT4363CS-2#TRPBF | LT4363S-2 | 16-Lead Plastic SO | 0°C to 70°C |
| LT4363HS-2#PBF | LT4363HS-2#TRPBF | LT4363S-2 | 16-Lead Plastic SO | -40°C to 125°C |
| LT4363IS-2#PBF | LT4363IS-2#TRPBF | LT4363S-2 | 16-Lead Plastic SO | -40°C to 85°C |
| LT4363MPS-2#PBF | LT4363MPS-2#TRPBF | LT4363S-2 | 16-Lead Plastic SO | -55°C to 125°C |

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 12\text{V}$ 。

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | |
|-------------------|-------------------------|--|---------|-----------------------|----------------------------|--|--------------------------------|
| V_{CC} | Operating Voltage Range | LT4363 | ● 4 | | 80 | V | |
| I_{CC} | V_{CC} Supply Current | SHDN Open, OUT = SNS = 12V SHDN = 0V, OUT = SNS = 0V | ● ● ● | 0.7 7 | 1.2 20 40 | mA μA μA | |
| I_R | Reverse Input Current | $V_{CC} = -60\text{V}$, SHDN, UV, OV Open $V_{CC} = \text{SHDN} = \text{UV} = \text{OV} = -60\text{V}$ | ● ● | -0.5 -3 | -4 -10 | mA mA | |
| ΔV_{GATE} | GATE Drive | $\Delta V_{GATE} = (\text{GATE} - \text{SNS}); V_{CC} = \text{OUT}$ $V_{CC} = 4\text{V}; I_{GATE} = -0.5\mu\text{A}, 0\mu\text{A}$ $9\text{V} \leq V_{CC} \leq 80\text{V}; I_{GATE} = -1\mu\text{A}, 0\mu\text{A}$ | ● ● ● | 4.5 10 | 13 16 | V V | |
| $I_{GATE(UP)}$ | GATE Pull-Up Current | $V_{CC} = \text{GATE} = \text{OUT} = 12\text{V}$ $V_{CC} = \text{GATE} = \text{OUT} = 48\text{V}$ | ● ● | -15 -20 | -30 -40 | -45 -65 | μA μA |
| $I_{GATE(DN)}$ | GATE Pull-Down Current | Overvoltage: FB = 1.5V, GATE = 12V, OUT = 5V Overcurrent: $\Delta V_{SNS} = 150\text{mV}$, $V_{GATE} = 10\text{V}$, OUT = 0V Shutdown/UV Mode: SHDN = 0V, GATE = 10V UV = 1V, GATE = 10V | ● ● ● ● | 75 50 50 200 | 150 100 1000 1000 | mA mA μA μA | |
| V_{FB} | FB Servo Voltage | GATE = 12V; OUT = 8V | ● | 1.25 | 1.275 | 1.3 | V |

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 12\text{V}$ 。

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | |
|-----------------------|---|---|-----|-------|-------|-------|----|
| I_{FB} | FB Input Current | $V_{FB} = 1.275\text{V}$ | ● | ±0.2 | ±1 | μA | |
| ΔV_{SNS} | Current Limit Sense Voltage $\Delta V_{SNS} = (\text{SNS} - \text{OUT})$ | $V_{CC} = 12\text{V}, \text{OUT} = 3\text{V to } 12\text{V}$ | ● | 45 | 50 | 55 | mV |
| | | $V_{CC} = 48\text{V}, \text{OUT} = 3\text{V to } 48\text{V}$ | ● | 48 | 53 | 58 | mV |
| I_{SNS} | SNS Input Current | $V_{CC} = 12\text{V}, \text{OUT} = 0\text{V to } 1\text{V}$ | ● | 15 | 25 | 35 | mV |
| | | $V_{CC} = 48\text{V}, \text{OUT} = 0\text{V to } 1\text{V}$ | ● | 16 | 27 | 36 | mV |
| I_{TMR} | TMR Pull-up Current, Overvoltage | $TMR = 1\text{V}, \text{FB} = 1.5\text{V}, \Delta V_{DS} = 0.5\text{V}$ $TMR = 1\text{V}, \text{FB} = 1.5\text{V}, \Delta V_{DS} = 75\text{V}$ | ● | -1.7 | -4 | -6 | μA |
| | TMR Pull-up Current, OV Warning | $TMR = 1.325\text{V}, \text{FB} = 1.5\text{V}, \Delta V_{DS} = 0.5\text{V}$ | ● | -3 | -5 | -7 | μA |
| | TMR Pull-up Current, Overcurrent | $TMR = 1\text{V}, \Delta V_{SNS} = 100\text{mV}, \Delta V_{DS} = 0.5\text{V}$ $TMR = 1\text{V}, \Delta V_{SNS} = 100\text{mV}, \Delta V_{DS} = 80\text{V}$ | ● | -5 | -9 | -13 | μA |
| | TMR Pull-up Current, Cool Down | $TMR = 3\text{V}, \text{FB} = 1.5\text{V}, \Delta V_{SNS} = 0\text{V}, \Delta V_{DS} = 0\text{V}$ | ● | -1 | -2.3 | -3.5 | μA |
| | TMR Pin Pull-down Current, Cool Down | $V_{TMR} = 3\text{V}, \text{FB} = 1.5\text{V}, \Delta V_{SNS} = 0\text{V}, \Delta V_{DS} = 0\text{V}$ | ● | 1 | 2 | 4 | μA |
| $V_{TMR(F)}$ | TMR Fault Threshold | TMR Rising | ● | 1.235 | 1.275 | 1.31 | V |
| $V_{TMR(G)}$ | TMR Gate Off Threshold | TMR Rising | ● | 1.335 | 1.375 | 1.41 | V |
| $V_{TMR(R)}$ | TMR Restart Threshold | TMR Falling, LT4363-2 | ● | 0.47 | 0.5 | 0.53 | V |
| ΔV_{TMR} | Early Warning Window | $V_{TMR(G)} - V_{TMR(F)}$ | ● | 80 | 100 | 120 | mV |
| $V_{TMR(H)}$ | TMR Cool Down High Threshold | $V_{CC} = 7\text{V to } 80\text{V}, \text{TMR Rising}$ | ● | 3.5 | 4.3 | 5.4 | V |
| V_{UV} | UV Input Threshold | UV Rising | ● | 1.24 | 1.275 | 1.31 | V |
| $V_{UV(HYST)}$ | UV Input Hysteresis | | | 12 | | mV | |
| V_{OV} | OV Input Threshold | OV Rising | ● | 1.24 | 1.275 | 1.31 | V |
| $V_{OV(HYST)}$ | OV Input Hysteresis | | | 7.5 | | mV | |
| I_{IN} | UV, OV Input Current | $UV = 1.275\text{V}$ | ● | ±0.2 | ±1 | μA | |
| | | $UV = -60\text{V}$ | ● | -1 | -2 | mA | |
| I_{LEAK} | FLT, ENOUT Leakage Current | FLT, ENOUT = 80V | ● | ±0.5 | ±2.5 | μA | |
| V_{OL} | FLT, ENOUT Output Low | $I_{SINK} = 0.1\text{mA}$ | ● | 300 | 800 | mV | |
| | | $I_{SINK} = 2\text{mA}$ | ● | 2 | 9 | V | |
| $\Delta V_{OUT(TH)}$ | OUT High Threshold | $\Delta V_{OUT} = V_{CC} - V_{OUT}, \text{ENOUT From Low to High}$ | ● | 0.25 | 0.5 | 0.75 | V |
| $\Delta V_{OUT(RST)}$ | OUT Reset Threshold | ENOUT From High to Low | ● | 1.8 | 2.7 | 3.6 | V |
| I_{OUT} | OUT Input Current | $V_{CC} = \text{OUT} = 12\text{V}, \text{SHDN Open}$ | ● | 0.25 | 0.5 | mA | |
| | | $V_{CC} = \text{OUT} = 12\text{V}, \text{SHDN} = 0\text{V}$ | ● | 0.25 | 1 | mA | |
| V_{SHDN} | SHDN Threshold | $V_{CC} = 4\text{V to } 80\text{V}$ | ● | 0.6 | 1.4 | 1.7 | V |
| | | | ● | 0.4 | 2.1 | V | |
| $V_{SHDN(Z)}$ | SHDN Open Voltage | $V_{CC} = 4\text{V to } 80\text{V}$ | ● | | 2.2 | V | |
| I_{SHDN} | SHDN Current | SHDN = 0.4V | ● | -1 | -4 | -8 | μA |
| t_{RESET} | SHDN Reset Time | SHDN ≤ 0.4V; LT4363-1 | ● | | 100 | μs | |
| D | Retry Duty Cycle; Overvoltage | $V_{CC} = 80\text{V}, \text{OUT} = 16\text{V}, \text{FB} = 1.5\text{V}; \text{LT4363-2}$ | ● | 1 | 2 | % | |
| | Retry Duty Cycle; Output Short | $V_{CC} = 12\text{V}, \text{OUT} = 0\text{V}, \Delta V_{SNS} = 100\text{mV}; \text{LT4363-2}$ | ● | 0.76 | 1 | % | |
| $t_{OFF(UV)}$ | Undervoltage Turn Off Propagation Delay | UV Steps from 1.5V to 1V | ● | 2 | 5 | μs | |
| $t_{OFF(OV)}$ | Overvoltage Turn Off Propagation Delay | FB Steps from 0V to 1.5V; OUT = 0V | ● | 0.25 | 1 | μs | |
| $t_{OFF(OC)}$ | Overcurrent Turn Off Propagation Delay | ΔV_{SNS} Steps from 0V to 150mV; OUT = 0V | ● | 1 | 2.5 | μs | |

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性があります。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性があります。

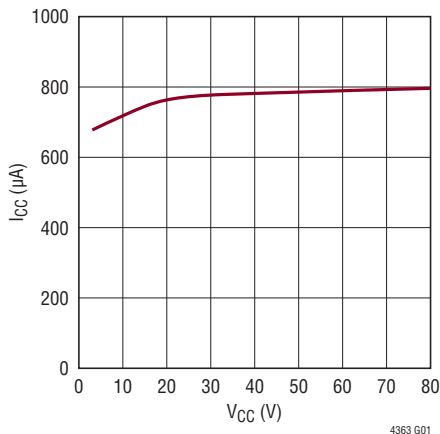
Note 2: デバイスのピンに流れ込む電流はすべて正。デバイスのピンから流れ出る電流はすべて負。注記がない限り、すべての電圧はグラウンドを基準にしている。

Note 3: 内部クランプにより、GATEピンはOUTピンより最小10V高い電圧に制限される。このピンをクランプ電圧より高い電圧にドライブするとデバイスを損傷するおそれがある。

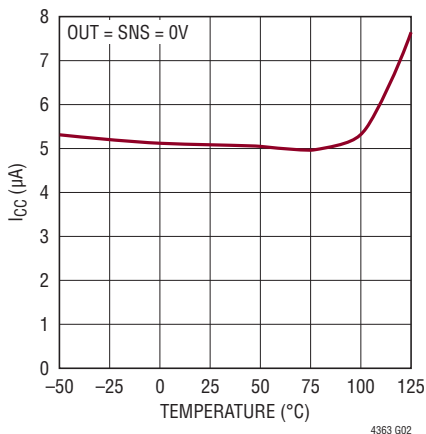
標準的性能特性

注記がない限り、規格値は $V_{CC} = 12V$ 、 $T_A = 25^{\circ}C$ での値。

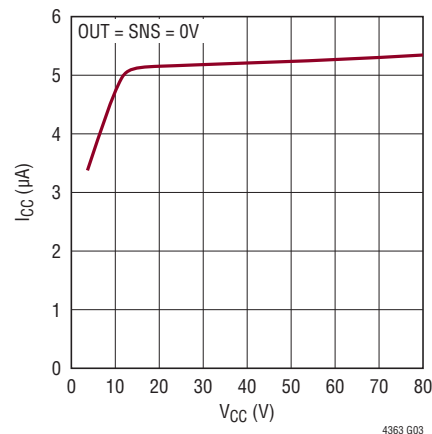
電源電流と電源電圧 (I_{CC} と V_{CC})



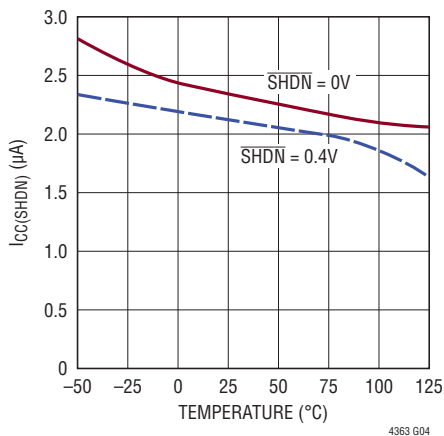
シャットダウン時の電源電流と温度 ($I_{CC(SHDN)}$ と温度)



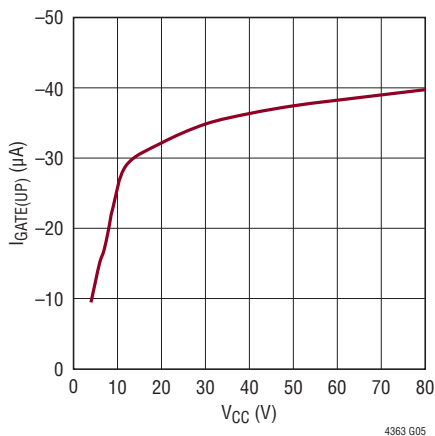
シャットダウン時の電源電流と電源電圧 ($I_{CC(SHDN)}$ と V_{CC})



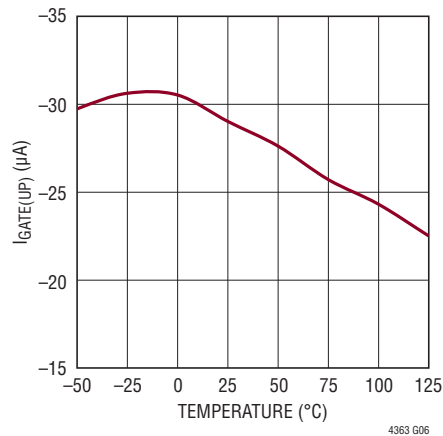
SHDN 電流と温度



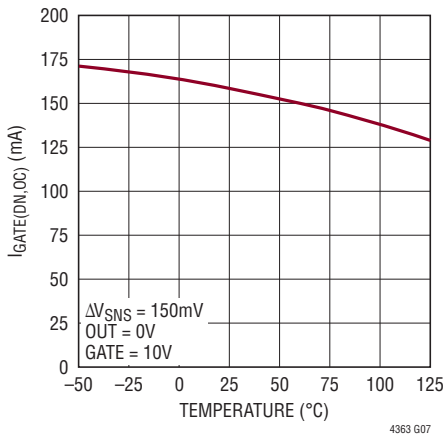
GATE プルアップ電流と V_{CC}



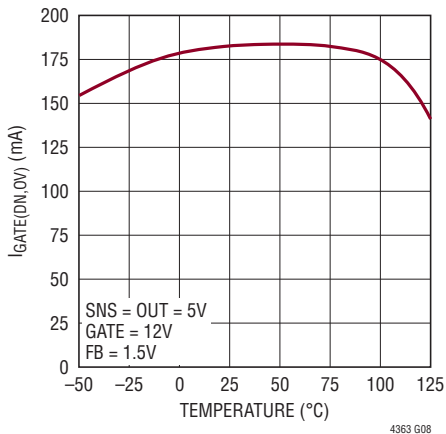
GATE プルアップ電流と温度



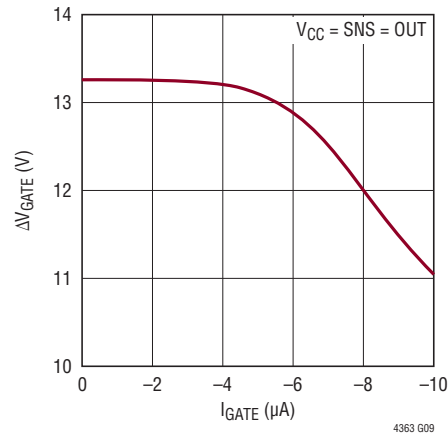
GATE プルダウン電流と温度: 過電流



GATE プルダウン電流と温度: 過電圧



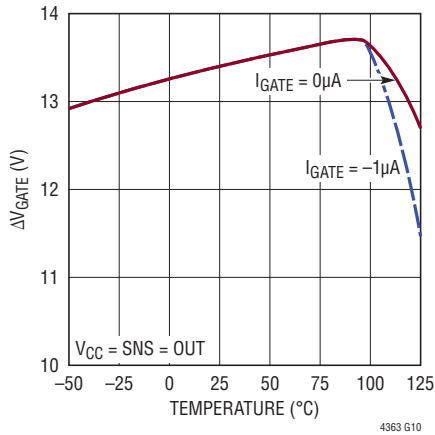
ゲート・ドライブ電圧とゲート・プルダウン電流 (ΔV_{GATE} と I_{GATE})



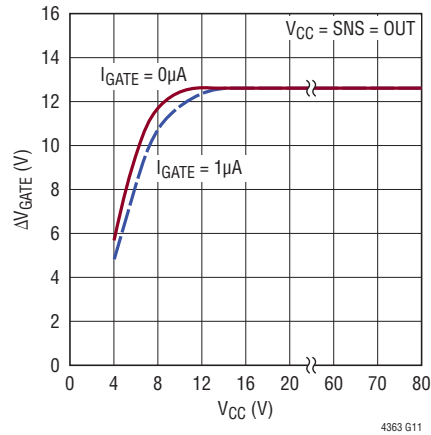
標準的性能特性

注記がない限り、規格値は $V_{CC} = 12V$ 、 $T_A = 25^\circ C$ での値。

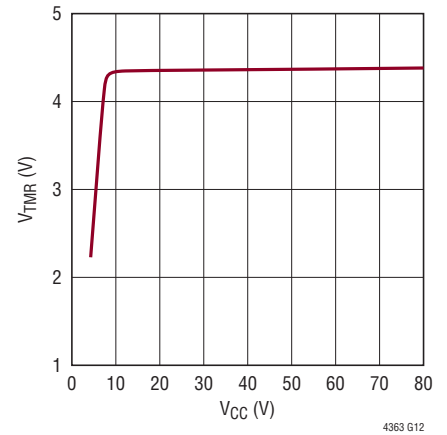
ゲート・ドライブと温度
(ΔV_{GATE} と温度)



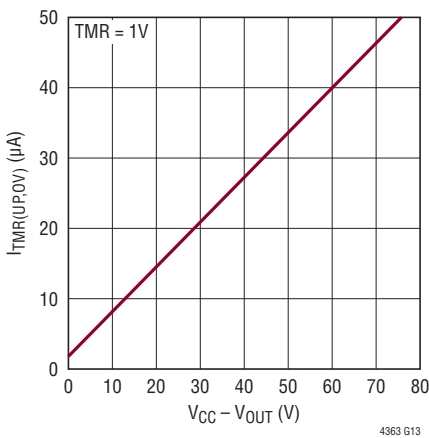
ゲート・ドライブと電源電圧
(ΔV_{GATE} と V_{CC})



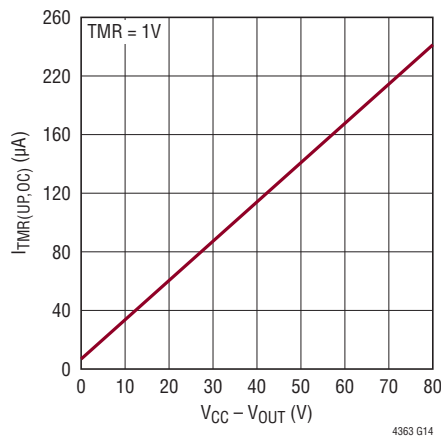
TMRの“H”のしきい値と電源電圧



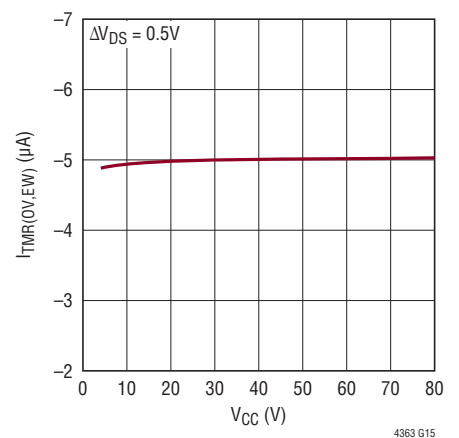
過電圧時のTMR電流と
($V_{CC} - V_{OUT}$)



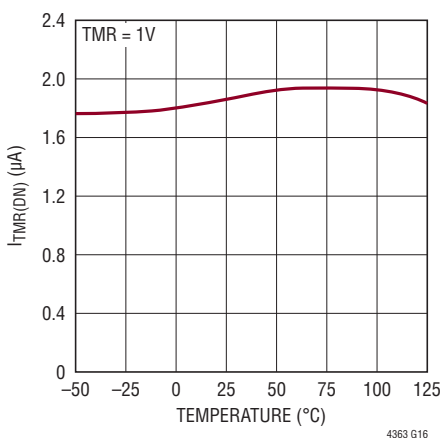
過電流時のTMR電流と
($V_{CC} - V_{OUT}$)



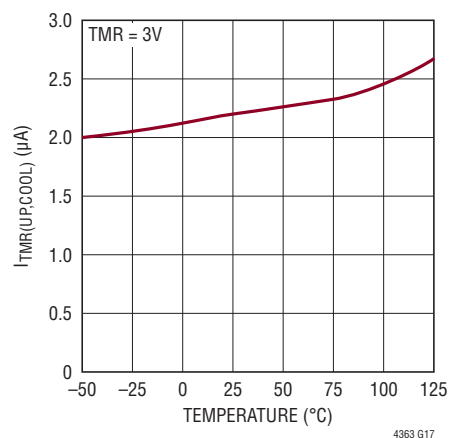
警告期間のTMR電流と V_{CC}



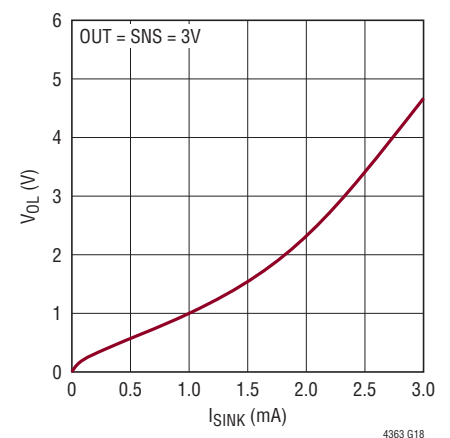
TMRプルダウン電流と温度



TMRプルアップ電流
(クールダウン)と温度



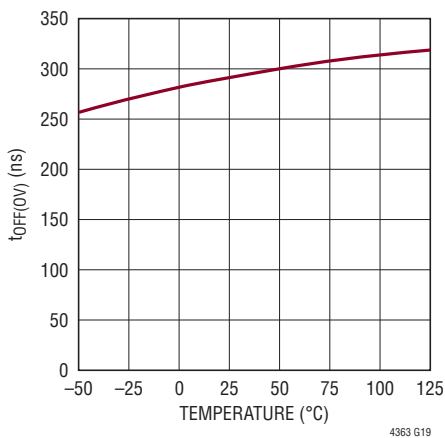
出力低電圧と電流



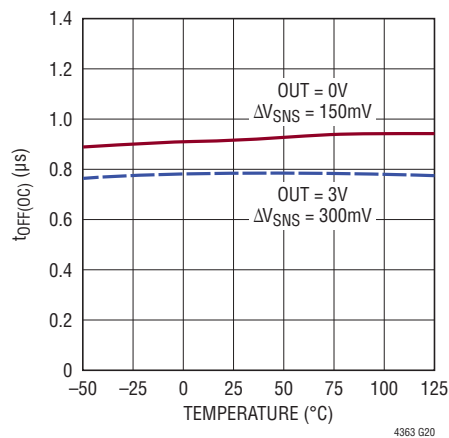
標準的性能特性

注記がない限り、規格値は $V_{CC} = 12V$ 、 $T_A = 25^\circ C$ での値。

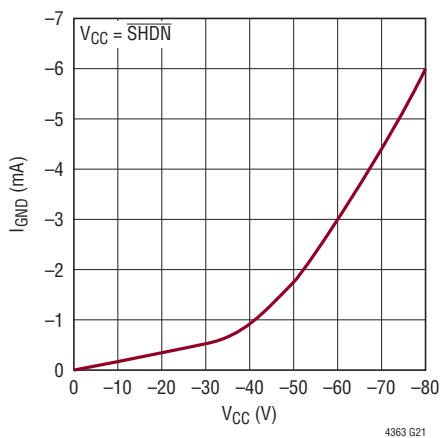
過電圧ターンオフ時間と温度



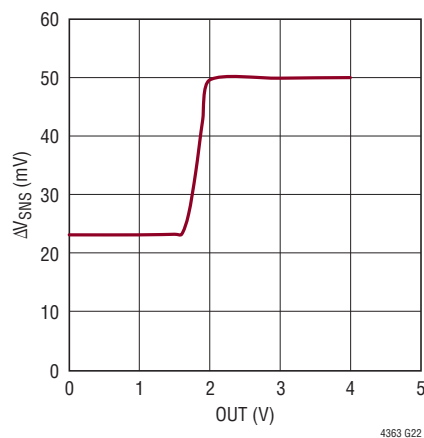
過電流ターンオフ時間と温度



逆電流と逆電圧



電流制限フォールドバック (ΔV_{SNS} と OUT)



ピン機能

ENOUT: オープン・コレクタのイネーブル出力。ENOUTピンはOUTピンの電圧が V_{CC} から0.5V以内にあるかGNDより3V高いと高インピーダンスになり、外付けMOSFETが完全にオンしていることを示します。このピンの状態は、OUTピンの電圧が2Vより低くなるまでラッチされ、2Vより低くなるとラッチがリセットされます。内部NPNは最大2mAの電流をシンクすることができます。

露出パッド (DFNパッケージのみ): 露出パッドはオープンのままでも、デバイスのグラウンド(GND)に接続してもかまいません。

FB: 電圧レギュレータの帰還入力。このピンは、OUTピンとグラウンドの間に接続された抵抗分割器のセンタータップに接続します。過電圧状態の間GATEピンは制御され、FBピンのしきい値1.275Vを維持します。OVクランプをディスエーブルするにはGNDに接続します。

FLT: オープン・コレクタのフォルト出力。このピンは、TMRピンの電圧が1.275Vのフォルトしきい値に達した後、“L”になります。それは、電源電圧が長い時間高いレベルに留まっているか(電圧フォルト)、またはデバイスが過電流状態にあるか(電流フォルト)のどちらかのため、パス・トランジスタがオフしようとしていることを示しています。内部NPNは最大2mAの電流をシンクすることができます。

GATE: NチャネルMOSFETのゲート・ドライブ出力。GATEピンは内部のチャージポンプ電流源によってOUTピンより13V高い電圧にプルアップされます。14Vのクランプによって保護されるため、この電圧はフォルトの間、制限されます。電圧アンプと電流アンプの両方がGATEピンを制御して出力電圧を安定化し、MOSFETを流れる電流を制限します。

GND: デバイスのグラウンド。

OUT: 出力電圧センス入力。このピンは外付けNチャネルMOSFETのソース電圧を検出します。 V_{CC} とOUT間の電圧差によりフォルト・タイマ電流が設定されます。この電圧差が0.5Vより小さくなると、ENピンが高インピーダンスになります。

OV (LT4363-2): 過電圧コンパレータ入力。OVの電圧が1.275Vのしきい値を超えると、TMRピンの電圧がリトライしきい値に達している場合でも、フォルト・リトライ機能は禁止されます。OVピンの電圧が下側のしきい値より低くなるとすぐに、GATEピンは再度オンすることができます。使用しない場合は、GNDに接続します。

SHDN: シャットダウン制御入力。SHDNピンの電圧を0.4Vのしきい値より低い電圧に引き下げることにより、LT4363を低

電流モードにシャットダウンすることができます。このピンを2.1Vより高い電圧に引き上げるか、または切り離すと、内部電流源がデバイスを再度オンすることができます。デバイスをオンにするのに外部プルアップを使わない場合、このピンのグラウンドへの漏れ電流が1 μ Aを超えないように制限します。SHDNピンは、損傷することなく、100Vまで引き上げるか、またはGNDより60V低い電圧まで引き下げることができます。

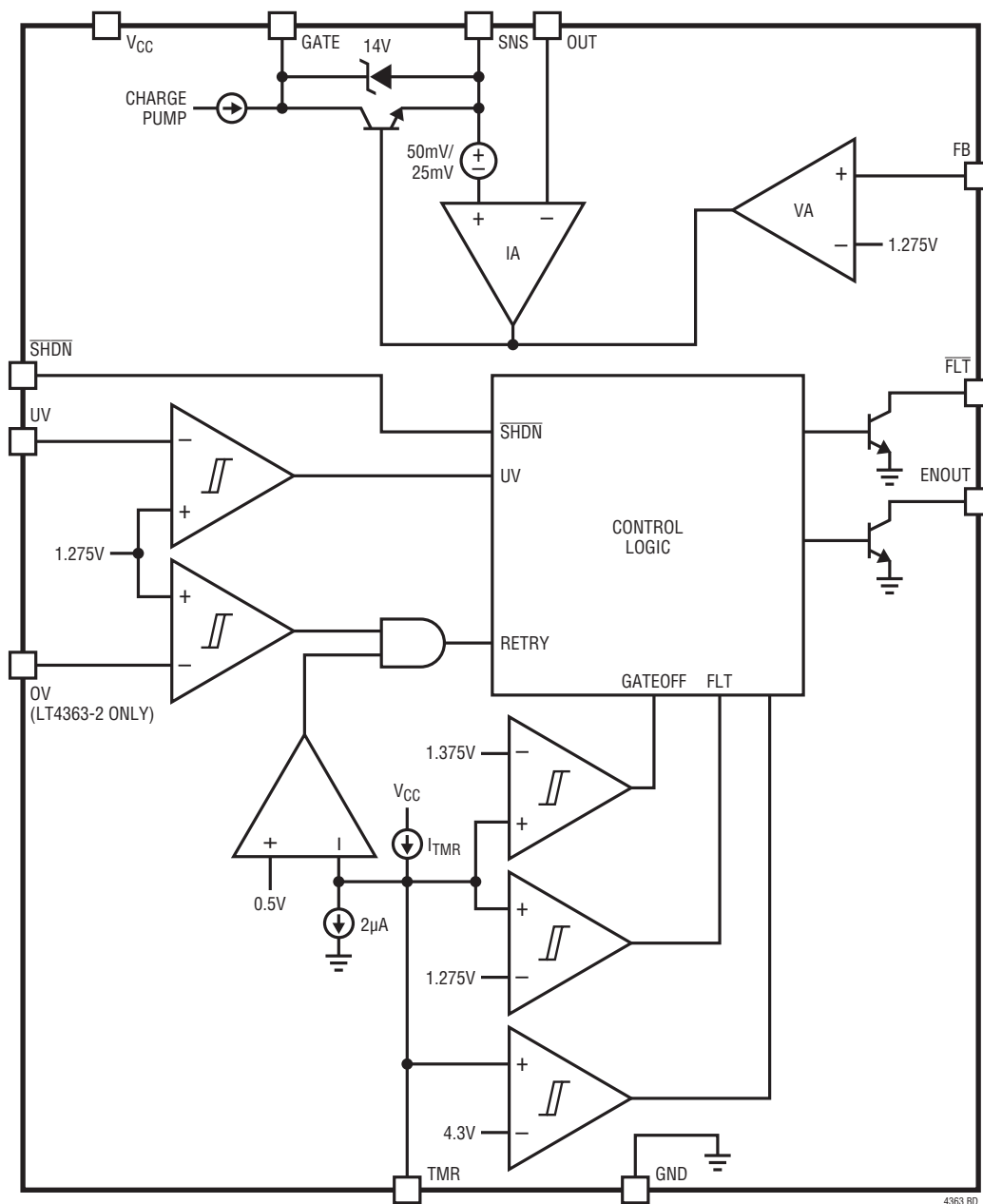
SNS: 電流センス入力。このピンを電流センス抵抗の入力に接続します。電流制限回路がGATEピンを制御して、SNSピンとOUTピンの間のセンス電圧を50mVに制限します。このセンス電圧は、OUTの電圧が2Vを下回る重大なフォルト発生時には25mVに低減されます。電流制限モードでは、電流源がTMRピンを充電します。OUTピンとの電圧差を30V未満に制限する必要があります。使用しない場合は、OUTピンに接続します。

TMR: フォルト・タイマ入力。このピンとグラウンドの間にコンデンサを接続して、早期フォルト警告期間、フォルトによるターンオフ期間、クールダウン期間の各時間を設定します。フォルト状態の間、このピンの充電電流は V_{CC} ピンとOUTピンの間の電圧差に依存します。TMRが1.275Vに達すると、FLTピンが“L”になってフォルト状態を検出したことを表示します。この状態が継続すると、TMRが1.375Vのしきい値に達したときにパス・トランジスタがオフになります。その後、2 μ A電流源がTMRをプルアップし続けます。TMRが4.3Vに達すると、2 μ A電流が反転してTMRピンを“L”に引き下げ始めます。LT4363-2バージョンでは、TMRが0.5Vのリトライしきい値に達すると、GATEピンは“H”になり、パス・トランジスタが再度オンになります。LT4363-1では、GATEピンはフォルトのタイムアウト後に“L”にラッチされます。このループを補償するために、最小で10nFのコンデンサが必要です。

UV: 低電圧コンパレータ入力。UVの電圧が1.275Vのしきい値より低くなると、GATEピンは1mAの電流でプルダウンされます。UVの電圧が1.275Vにヒステリシスを加えた電圧より高くなると、プルダウン電流は消失し、GATEピンは内部チャージポンプによってプルアップされます。使用しない場合、 V_{CC} に接続します。

V_{CC}: 正電源電圧入力。通常動作の正電源の入力範囲は4V~80Vです。逆バッテリー状態では、デバイスに損傷を与えることなく、グラウンドより60V低い電圧まで引き下げることができます。SHDNピンの電圧をグラウンドまで引き下げてLT4363をシャットダウンすると、電源電流は7 μ Aまで減少します。

ブロック図



4363 BD

動作

車載用など電源システムによっては短時間の高電圧サージに対処する必要があります。負荷回路をこのような過渡電圧から保護する必要がありますが、高い可用性が求められるシステムではこれらの事象の間もお動作を継続する必要があります。

LT4363は過電圧保護レギュレータで、パス・トランジスタとしての外付けNチャネルMOSFETをドライブします。このデバイスは4V～80Vの広い電源電圧範囲で動作します。また、損傷を生じることなく、グラウンド電位より最大60V引き下げることができます。4Vの低電源要件により、車載アプリケーションのコールドクランク状態のときでさえ動作可能です。内部チャージポンプがNチャネルMOSFETをオンにして、非常に少ない電力損失で負荷に電流を供給します。2個のMOSFETをバック・トゥ・バックで接続し、逆入力保護用のインライン・ショットキ・ダイオードと置き換えることができます。こうすると、効率が改善され、コールドクランク時の負荷回路に供給できる電源電圧レベルが上がります。

通常、パス・トランジスタは完全にオン状態であり、非常に小さな電圧降下で負荷に給電します。電源電圧のサージが高すぎると、電圧アンプ(VA)がMOSFETのゲートを制御して、OUTピンの電圧を、OUTピンからグラウンドに接続された外付け抵抗分割器と内部の1.275Vリファレンスで設定されたレベルに制御します。電流源がTMRピンからグラウンドに接続されたコンデンサを充電し始めます。TMRピンの電圧が1.275Vに達すると、FLTピンが“L”になって過電圧状態によるターンオフが差し迫っていることを示します。パス・トランジスタはTMRピンが1.375Vに達するまでオンのままで、1.375Vに達するとGATEピンが“L”になり、MOSFETをオフにします。

TMRピンが約4.3Vに達するまで電流は引き続きこのピンの電圧を引き上げ、約4.3Vに達すると、電流は反転してTMRピンの電圧を引き下げます。LT4363-2のバージョンでは、TMRピンの電圧が0.5Vに達するとGATEピンの電圧が上昇し始め、MOSFETをオンします。次いで、FLTピンが高インピーダンス状態に戻ります。ラッチオフ・バージョンのLT4363-1では、TMRが0.5Vのしきい値に達した後も、GATEピンとFLTピン

は“L”のままです。デバイスをリセットしようとする前に、TMRを0.5Vまで放電させてMOSFETをクールダウンするための十分な時間を確保できるようにしてください。リセットするには、SHDN \bar{N} ピンを少なくとも100 μ sの間“L”に保持してから、少なくとも10V/msのスルーレートで“H”にします。

フォルト・タイマは、短時間の過渡の間は負荷の動作を継続させますが、他方、車載品のロード・ダンプなど、長時間の電源の過電圧による損傷からMOSFETを保護します。タイマの時間はMOSFET両端の電圧に応じて変化します。電圧が高いほどフォルト・タイマ時間は短くなるので、MOSFETを安全動作領域(SOA)内に維持しやすくなります。

LT4363はSNSピンとOUTピンの間に置かれたオプションのセンス抵抗両端の電圧をモニタして、過電流状態を検出します。OUTピンの電位が2Vより高くなると、アクティブ電流制限回路(IA)がGATEピンを制御して、センス電圧を50mVに制限します。OUTピンの電圧が2Vを下回る重度の出力短絡の場合、パス・トランジスタへのストレスを減らすためにサーボ・センス電圧は25mVに低減されます。電流制限時にTMRコンデンサを充電する電流は過電圧発生時の電流の約5倍です。TMRピンの電圧が1.275Vに達するとFLTピンが“L”になり、1.375Vに達するとMOSFETがオフします。LT4363-2バージョンでは、TMRの電圧が0.5Vのしきい値に達すると、MOSFETは再度オンし、FLTピンは高インピーダンス状態に戻ります。ラッチオフ・バージョンのLT4363-1では、TMRの電圧が0.5Vのしきい値に達した後も、GATEピンとFLTピンはどちらも“L”のままです。過電圧タイムアウトの場合と同様に、デバイスをリセットします。

UVピンの電圧が1.275Vのしきい値を上回るまで、高精度な低電圧コンパレータがGATEピンを“L”に保ちます。LT4363-2では、過電圧コンパレータにより、OVピンの電圧が1.275Vより高い間は、フォルトのタイムアウト後にMOSFETがオンすることはありません。SHDN \bar{N} ピンはパス・トランジスタとすべての内部回路をオフにするので、電源電流がわずかに7 μ Aに低減されます。

アプリケーション情報

電源過渡や出力の過負荷が発生すると、LT4363は負荷に供給される電圧と電流を制限します。合計のフォルト・タイマ時間は短時間のフォルトを乗り切るために設定されますが、もっと長いフォルトが生じると、出力をオフしてMOSFETバス・デバイスを損傷から保護します。通常動作時、MOSFETは抵抗の小さい入力から負荷への経路を提供しますが、フォルト状態の間はシリーズ・レギュレータとして動作します。

過電圧フォルト

LT4363は、入力が過電圧状態になると出力電圧を制限します。内蔵アンプがGATEピンを制御して、FBピンを1.275Vに維持します。この間はMOSFETがオンして負荷に電流を供給します。これにより、短時間の過電圧状態であれば、デバイスは途切れることなく動作を続けます。過電圧状態が続く場合は、タイマによってMOSFETがオフします。

過電流フォルト

LT4363は調整可能な電流制限機能を備えており、出力短絡や過大な負荷電流からデバイスを保護します。過電流状態の間はGATEピンが制御され、SNSピンとOUTピン間の電流センス電圧を50mVに制限します。OUTが2V未満となるような重度の短絡が出力側で発生した場合は、MOSFETの電力損失をさらに減らすために、電流センス電圧が25mVまで下げられます。過電流状態が続く場合は、タイマによってMOSFETがオフします。

フォルト・タイマの概要

過電圧状態と過電流状態の時間は、調整可能なタイマによって制限されます。TMRピンのコンデンサが、FLTピンにフォルト状態がレポートされるまでの遅延時間と、MOSFETがオフされるまでの全体的な遅延時間を設定します。MOSFETを再度オンにできるようにするためのクールダウン時間も、同じコンデンサによって設定されます。

過電圧または過電流状態が発生すると、電流源がTMRピンのコンデンサを充電します。正確な電流レベルは、フォルトのタイプとMOSFET両端の V_{DS} 電圧降下に応じて変化します。この方式は、固定されたタイマ電流に比べて、MOSFETの使用可能な安全動作領域(SOA)の利点をより有効に活用しています。

TMRピンは、通常の動作状態では0.5Vにバイアスされます。フォルト状態が存在する場合、タイマは最初に1.275Vに充電され、次いで早期警告フェーズの動作に入ります。この時点でFLTピンは“L”になり、1.375Vまで充電された後にタイマがMOSFETをオフします。この警告フェーズはFLTが“L”になることによって示され、差し迫った電源喪失が予想される場合に負荷がデータ保存などのハウスキーピング処理を行う時間を提供します。フォルトによるオフの後、タイマはクールダウン・フェーズに入ります。LT4363-1は、このクールダウン期間が終了してもリセットされるまでオフのままですが、LT4363-2は自動的に再起動します。LT4363-2では、OVピンが1.275Vを超えている場合、再起動は禁止されます。これは、入力の過電圧状態が解消されていない場合にモーターポーティングが発生するのを防ぎます。

過電圧時のフォルト・タイマの動作

LT4363が出力電圧を安定化している時に過電圧状態が発生すると、タイマは V_{DS} の関数として変化する電流によって、0.5Vから1.275Vまで充電されます(図1を参照)。 V_{DS} は V_{CC} とOUTの間の電圧降下に応じて変化します。タイマ電流は、4 μ A付近($V_{DS} \leq 0.5V$)から50 μ A($V_{DS} = 75V$)まで線形に増加します。 V_{DS} は間接的に計測されるので、 V_{CC} ピンでクランピングやフィルタリングを行うと、タイマ電流の応答に影響します。過電圧時のTMR電流と($V_{CC} - V_{OUT}$)のグラフは、標準的性能特性のセクションに示されています。

TMRが1.275Vに達すると、シャットダウンに近いことを示す早期警告として、FLTピンが“L”にラッチされます。タイマ電流は固定値の6 μ Aに削減されて、TMRが1.375Vに達するまで流れ続け、次式で与えられる固定の早期警告期間を確保します。

$$C_{TMR} = t_{WARNING} \cdot \frac{6\mu A}{100mV}$$

TMRが1.375Vに達するとMOSFETがオフされ、長時間のクールダウンが可能になります。出力レギュレーション開始からオフまでの合計経過時間は次式で表されます。

$$t_{REG} = C_{TMR} \cdot \left(\frac{0.775V}{I_{TMR}} + \frac{100mV}{6\mu A} \right)$$

I_{TMR} は $V_{CC} - V_{OUT}$ の関数なので、レギュレーションの正確な時間は、入力波形と出力電圧が安定するまでに必要な時間によって異なります。

アプリケーション情報

過電流時のフォルト・タイマの動作

TMRピンの挙動は、過電圧の場合と基本的に同じです。LT4363が出力電流を制御している時に過電流状態が発生すると、タイマはV_{DS}の関数として変化する電流によって、0.5Vから1.275Vまで充電されます(図2を参照)。この電流の値は過電圧時に生成される値の約5倍で、V_{DS}が同様の状態にある時は、8μA (V_{DS} < 0.5V) から260μA (V_{DS} = 80V)まで線形に増加します。V_{DS}はV_{CC}とOUTの間の電圧降下に応じて変化します。V_{DS}は間接的に計測されるので、V_{CC}ピンでクランプングやフィルタリングを行うと、タイマ電流の応答に影響します。過電流時のTMR電流と(V_{CC} - V_{OUT})のグラフは、標準的性能特性の項に示されています。

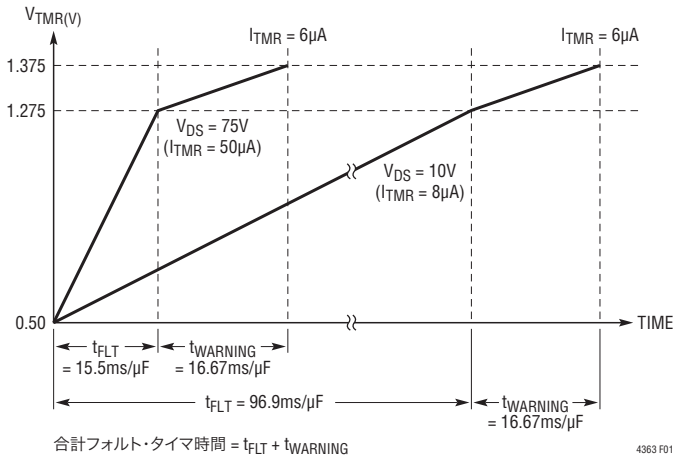


図1. 過電圧フォルト・タイマ電流

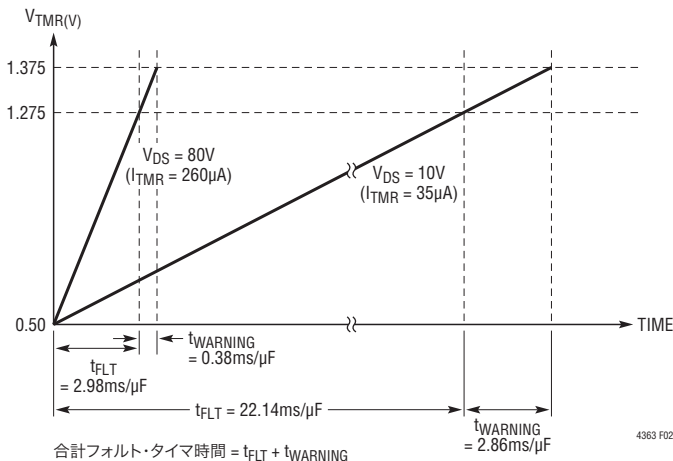


図2. 過電流フォルト・タイマ電流

TMRが1.275Vに達すると、シャットダウンに近いことを示す早期警告として、FLTピンが“L”にラッチされます。しかし、過電圧の場合と違ってタイマ電流は減少せずに、TMRが1.375Vに達するまで同じ値を保ち、次式で与えられる早期警告期間を確保します。

$$C_{TMR} = t_{\text{WARNING}} \cdot \frac{I_{TMR}}{100\text{mV}}$$

TMRが1.375Vに達するとMOSFETがオフされ、長時間のクールダウンが可能になります。電流の制限開始からオフまでの合計経過時間は次式で表されます。

$$t_{\text{LIM}} = C_{TMR} \cdot \frac{0.875\text{V}}{I_{TMR}}$$

I_{TMR}はV_{CC} - V_{OUT}の関数なので、電流制限の正確な時間は、入力波形と出力電流が安定するまでに必要な時間によって異なります。

クールダウン・フェーズ

クールダウンの挙動は、過電圧によって開始された場合も過電流によって開始された場合も同じです。クールダウン・フェーズの間、タイマは1.375Vから4.3Vまで2μAで充電を続け、そこから2μAで0.5Vまで放電するので、合計の等価電圧振幅は6.725Vになります。クールダウン時間は次式で与えられます。

$$t_{\text{COOL}} = C_{TMR} \cdot \frac{2.925\text{V} + 3.8\text{V}}{2\mu\text{A}}$$

この時点までLT4363-1とLT4363-2の動作は同じですが、クールダウン・フェーズ終了時の挙動とSHDNピンへの応答挙動が完全に異なります。

クールダウン・フェーズ終了時、LT4363-1はラッチオフされたままで、FLTは“L”のままとなります。SHDNピンを少なくとも100μsの間“L”にするか、電源を一度オフにしてからオンにすれば再起動が可能です。クールダウン・フェーズは、少なくともC_{TMR}の容量1μFあたり1秒間SHDNピンを“L”にすることによって、いつでも中断することができます。LT4363-1は、SHDNが“H”になると再起動します。

LT4363-2は、クールダウン・フェーズが終了すると自動的に再起動を試みます(リトライ)。OVピンが1.275Vを超えている場合、リトライは禁止されます。これにより、入力の過電圧状態が解消されていないときにリトライが繰り返されるのを防ぎます。OVピンが1.268Vを下回ると、自動的にリトライが開始さ

アプリケーション情報

れます。OVは、最初に電源が投入された時とシャットダウン状態から復帰する時の初回起動には影響しません。LT4363-2のクールダウン・フェーズは、少なくとも C_{TMR} の容量 $1\mu\text{F}$ あたり1秒間 $\overline{\text{SHDN}}$ ピンを“L”にすることによって中断することができます。

LT4363-1とLT4363-2のどちらでもシャットダウン時には $\overline{\text{FLT}}$ ピンが“H”になり、 V_{CC} に最初に電力が加えられた時点で“H”状態がクリアされます。 $\overline{\text{FLT}}$ が“L”に設定されている時は、少なくとも C_{TMR} の容量 $1\mu\text{F}$ あたり1秒間 $\overline{\text{SHDN}}$ ピンを“L”にすることによって、クールダウン・フェーズ中にリセットすることができます。

間欠的なフォルト状態

短時間の過電圧状態や過電流状態はタイマの動作を中断させます。入力レギュレーション値未満となった時点、または電流制限値を下回った時点でTMRピンが 1.275V に達していない場合、タイマのコンデンサは $2\mu\text{A}$ の電流シンクで 0.5V まで放電されます。TMR電圧が 1.275V を超えると、 $\overline{\text{FLT}}$ は“L”に設定されます。 1.375V に達する前に過電圧または過電流状態が解消されると、タイマ・コンデンサは $2\mu\text{A}$ で 0.5V まで放電され、その時点で $\overline{\text{FLT}}$ が“H”にリセットされます。短い過電圧または過電流状態が短時間のうちに何度も繰り返されると、タイマ・コンデンサは充電電流と放電電流を積分します。

MOSFETの選択

LT4363はNチャネルMOSFETをドライブして負荷電流を供給します。MOSFETの重要な特性は、オン抵抗 $R_{DS(ON)}$ 、最大ドレイン-ソース間電圧 $V_{(BR)DSS}$ 、しきい値電圧、そしてSOAです。

最大許容ドレイン-ソース間電圧は電源電圧より高くなければなりません。出力がグランドに短絡するか、または過電圧が生じている間、全電源電圧がMOSFETの両端に生じます。

V_{CC} が 9V より高いアプリケーションでは、MOSFETのゲート・ドライブは 10V より高く、 16V より低いことが保証されています。このため、標準的しきい値電圧のNチャネルMOSFETを使用することができます。 V_{CC} が 9V より低いシステムでは、ゲート・ドライブがわずかに 4.5V まで下がることのあるので、ロジックレベルのMOSFETが必要です。

MOSFETのSOAはすべてのフォルト状態を包含する必要があります。通常動作では、パス・トランジスタは完全にオン状態であり、非常にわずかの電力しか消費しません。ただし、過電圧フォルトまたは過電流フォルトのどちらでも、その間GATE

ピンが制御され、MOSFETを介して出力の電圧または電流を安定制御します。いずれの場合も、MOSFET両端に大きな電流と大きな電圧降下がともに生じます。フォルト・タイマ・コンデンサの選択とともに、MOSFETのSOA曲線を注意深く検討する必要があります。

MOSFET内の過渡ストレス

過電圧発生時、LT4363は直列パスMOSFETをドライブして出力電圧を許容可能なレベルに安定化します。負荷回路はこの期間を通して動作を継続することができますが、唯一の代償としてMOSFETパス・デバイス内に電力損失を生じます。MOSFETの電力損失(つまりストレス)は入力電圧波形、安定化電圧および負荷電流と相関関係があります。MOSFETにはこのストレスに耐えるサイズが必要です。

ほとんどの過渡事象の規定には、図3に示されている基本的な波形が使われます。この波形は、 t_r の上昇時間でリニアにランプし、 V_{PK} のピーク電圧に達してから時定数 τ で指数関数的に再度 V_{IN} まで減衰します。車載品の一般的な過渡規定の定数は、 $t_r = 10\mu\text{s}$ 、 $V_{PK} = 80\text{V}$ および $\tau = 1\text{ms}$ です。一般に「ロード・ダンプ」と呼ばれるサージ状態の定数は、 $t_r = 5\text{ms}$ 、 $V_{PK} = 60\text{V}$ および $\tau = 200\text{ms}$ です。

MOSFETのストレスはデバイス内部で消費される電力に起因します。 100ms 以上の長時間のサージでは、ストレスはますます熱伝達に左右されます。つまり、これはデバイスのパッケージングと実装、およびヒートシンクの熱質量の問題になります。これを解析するには、MOSFETのサーマルモデルを使用してシミュレーションを行うのが最適です。

100ms 未満の短時間の過渡では、MOSFETが耐え抜くかどうかはますます安全動作領域(SOA)(MOSFET固有の性質)の問題になります。SOAは、与えられた任意の V_{DS} と I_D の条件でMOSFETの接合部温度を最大定格まで上昇させるのに必要な時間を数量化します。MOSFETのSOAは「ワットの2

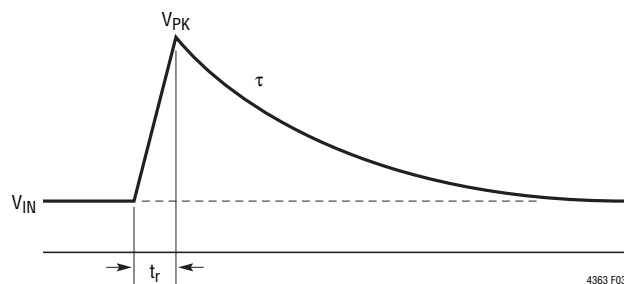


図3. 基本的な過渡波形

アプリケーション情報

乗掛ける秒 (P²t) を単位として表されます。この数値はどんな種類のデバイスでも 100ms 未満の時間では本質的に一定で、DC 動作条件では無限に上昇します。バルク・ダイ温度以外の破壊メカニズムが SOA のグラフの正確に描かれた線を歪めるので、I_D と V_{DS} のすべての組み合わせに対して P²t が同じというわけではありません。特に、V_{DS} が最大定格に近づくと P²t が劣化する傾向があり、一定の電圧を超えるとデバイスによってはエネルギー吸収の役にたたなくなります。

高速の入力電圧ステップが発生すると、パス・トランジスタを通じて負荷に電力を供給して出力コンデンサを充電する電流が、過電流事象をトリガするほど大きな値になる可能性があります。GATE ピンが“L”になって OUT ピンより 1V 高い値となり、MOSFET を一時的にオフします。次いで内蔵チャージポンプが動作を開始して GATE ピンを“H”にし、MOSFET をオンにして、負荷電流を供給して OUT ピンを充電します。電流レベルが過電流制限のしきい値より低く、出力電圧もサーボ電圧に達していないので、フォルト・タイムはまだ起動しません。MOSFET の全体的なストレス・レベルを計算する際は、この追加的なストレスを含める必要があります。

過渡ストレスの計算

与えられた任意のアプリケーションに適した MOSFET を選択するには、各入力過渡に対して、動作を中断することのない SOA ストレスを計算する必要があります。そうすれば、計算された最大ストレスに耐える適切な SOA をもったデバイスを容易に選択できます。基本的な過渡波形の P²t は以下のように計算されます (図 4)。

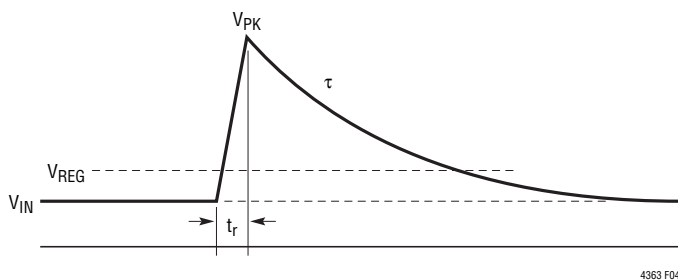


図 4. 基本的な過渡波形に耐えるのに必要な安全動作領域

ここで

$$a = V_{REG} - V_{IN}$$

$$b = V_{PK} - V_{IN}$$

(V_{IN} = 公称入力電圧)

とすると、次のようになります。

$$P^2t = I_{LOAD}^2 \cdot \left[\frac{1}{3} t_r \frac{(b-a)^3}{b} + \frac{1}{2} \tau \left(2a^2 \ln \frac{b}{a} + 3a^2 + b^2 - 4ab \right) \right]$$

一般に V_{REG} ≈ V_{IN}、τ ≫ t_r なので、上の式は次のように簡略化されます。

$$P^2t = \frac{1}{2} I_{LOAD}^2 (V_{PK} - V_{REG})^2 \tau \quad [W^2s]$$

過渡条件が V_{PK} = 80V、V_{IN} = 12V、V_{REG} = 16V、t_r = 10μs および τ = 1ms で、負荷電流が 3A の場合、P²t は 18.4W²s です。これは DPAK パッケージの MOSFET で容易に扱えます。他の過渡波形の P²t は、MOSFET の電力の二乗を時間で積分して評価します。LTSpice は、過渡がもっと複雑な場合や過電圧フォルトと過電流フォルトが同時に存在する場合のタイムの動作をシミュレーションするのに使用できます。

短絡のストレスの計算

SOA のストレスは短絡条件の場合も計算する必要があります。短絡の P²t は次式で与えられます。

$$P^2t = \left(\Delta V_{DS} \cdot \frac{\Delta V_{SNS}}{R_{SNS}} \right)^2 \cdot t_{TMR} \quad [W^2s]$$

ここで、ΔV_{DS} は MOSFET 両端の電圧、ΔV_{SNS} は SNS ピンのしきい値、t_{TMR} は過電流タイム・インタバルです。

V_{IN} = 15V、ΔV_{DS} = 13V (V_{OUT} = 2V)、ΔV_{SNS} = 50mV、R_{SNS} = 12mΩ および C_{TMR} = 100nF の場合、P²t は 6.3W²s で、前の例で計算した過渡 SOA より小さくなります。それでも、回路の許容度を見込んで、この数値を 2 倍にして 12.6W²s にします。

アプリケーション情報

突入電流の制限と GATE ピンの補償

LT4363 は GATE ピンの電圧のスルーレートを制御することにより、負荷容量への突入電流を制限します。GATE からグラウンドに外付けコンデンサを接続して突入電流を低減することができますが、代償としてターンオフ時間が長くなります。ゲート・コンデンサは次のように設定します。

$$C1 = \frac{I_{GATE(UP)} \cdot C_L}{I_{INRUSH}}$$

LT4363 では、過電圧または過電流発生時の安定のために追加の補償部品を GATE ピンに接続する必要はありません。入力過渡電圧のスルーレートが 5V/μs を超える場合には、N チャネル MOSFET が自己導通するのを防ぐために、グラウンドに接続したゲート・コンデンサ (C1) が必要です。

ゲート容量を増やすとフォルト状態でのターンオフ時間が長くなり、出力の短絡発生時に過度の電流が流れる可能性があります。ゲート・コンデンサに直列に抵抗 (R1) を追加すると、ターンオフ時間を改善することができます。図 5 に示すように、カソードを C1 に接続したダイオード (D1) を R1 に並列に接続します。

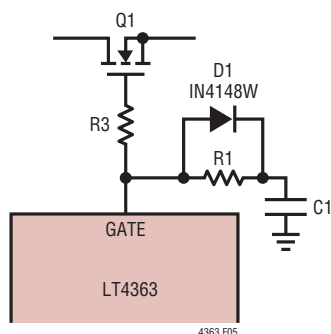


図 5. 外部 GATE ネットワーク

低電圧/過電圧コンパレータ

LT4363 は、入力電源電圧の検出に使用できる低電圧コンパレータと過電圧コンパレータを備えています。UV ピンの電圧が 1.275V のしきい値より低くなると、GATE ピンが“L”になって外付け MOSFET をオフに保ちます。UV コンパレータを作動させるには、V_{CC} ピンの電源電圧を少なくとも 4V にする必要があります。

過電圧コンパレータは、フォルト時に OV ピンの電圧が 1.275V のしきい値より高い場合に LT4363-2 が再起動するのを防ぎ

ます。クールダウン期間が終了しても、パス・トランジスタをオン状態に戻すことはできません。これは、入力電圧が長時間にわたって高いレベルのままになった場合にパス・トランジスタのオン状態とオフ状態が繰り返されるのを防ぎ、N チャネル MOSFET にかかるストレスを軽減します。ラッチオフ・バージョンである LT4363-1 では、過電圧コンパレータ機能は使用できません。

逆入力保護

車載アプリケーションのように逆入力電圧の可能性がある場合、負荷を保護するためにブロッキング・ダイオードがよく使用されます。このダイオードは追加の電力損失を生じ、熱を発生し、使用可能な電源電圧範囲を狭めます。コールドクランク発生時、ダイオード両端にさらに電圧降下が生じることは特に望ましくありません。

LT4363 はデバイス自体に損傷を生じることなく逆電圧に耐えるように設計されています。V_{CC}、 $\overline{\text{SHDN}}$ 、UV、OV の各ピンは GND 電位より最大 60V 低い DC 電圧に耐えることができます。バック・トゥ・バック MOSFET を使って、Q1 のボディ・ダイオードを通る電流経路を遮断する必要があります (図 6)。Q2 の代わりに P チャネル MOSFET を使う手法を図 7 に示します。

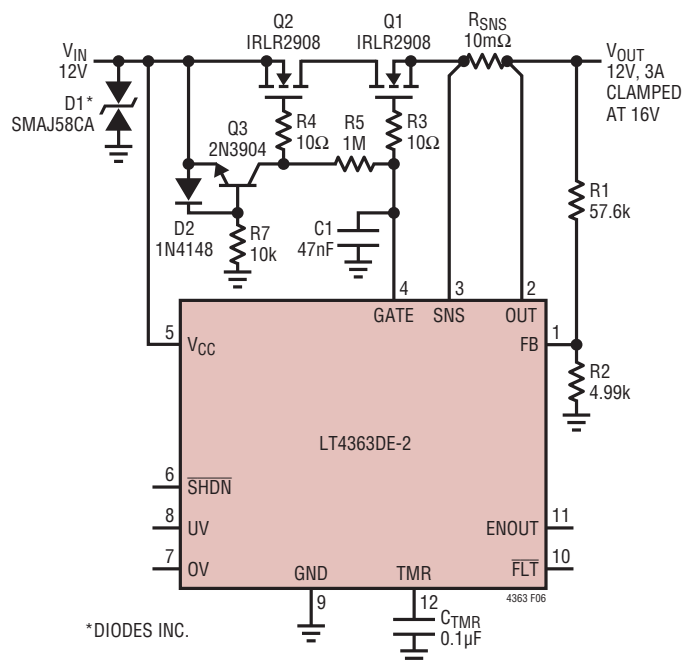


図 6. N チャネル MOSFET による逆入力保護付きの過電圧レギュレータ

アプリケーション情報

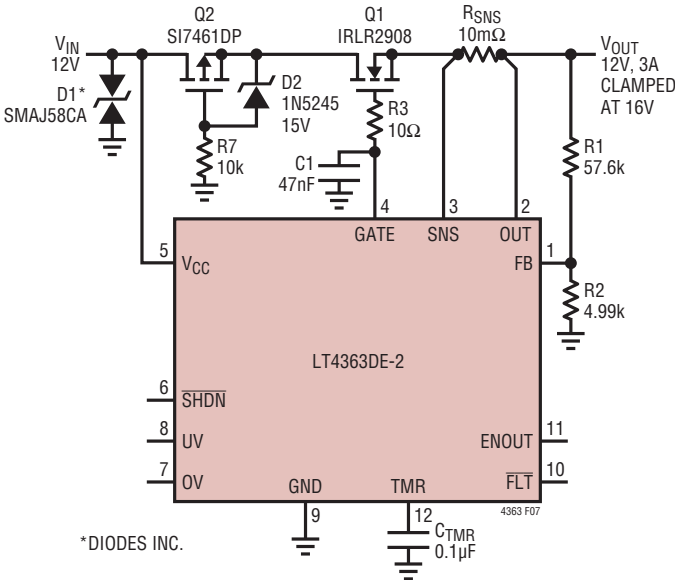


図7. PチャネルMOSFETによる逆入力保護付きの過電圧レギュレータ

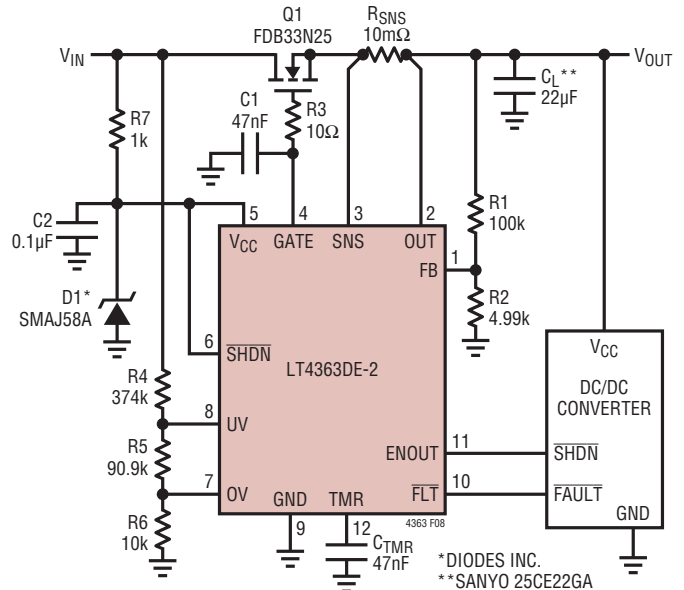


図8. 入力電圧保護付き過電圧レギュレータ

シャットダウン

SHDNピンの電圧が0.4Vのシャットダウンしきい値より低い電圧になると、LT4363は低電流モードにシャットダウンすることができます。内部回路をオフすると、静止電流は7μAまで減少します。

SHDNピンは、損傷することなく、100Vまで引き上げるか、またはGNDより60V低い電圧まで引き下げることができます。SHDNピンを開放状態のままにすると、内部の電流源がこのピンを引き上げてデバイスをオンすることができ、このピンは2.2Vにクランプされます。デバイスのターンオンを助けるためのプルアップ・デバイスを使わない場合、このピンの漏れ電流が1μAを超えないように制限します。

電源過渡に対する保護

LT4363は80Vまでの電圧で動作することがテストされ、最大100Vの電圧で損傷を受けないことが保証されています。それでも、100Vを超える過渡電圧によって永久的な損傷を受けるおそれがあります。短絡状態の間、電源トレースや関連した配線を通る電流が大きく変化すると、誘導性の過渡電圧が生じ、100Vを超える可能性があります。過渡電圧を最小限に抑えるには、電力トレースの寄生インダクタンスを幅の広いトレースを使って最小限に抑えます。図8に示す小型RCフィルタをVCCピンに使うと、電圧スパイクがクランプされます。

VCCピンに100Vを超える過渡電圧がかかるのを防ぐもう一つの方法は、図8に示すツェナー・ダイオードD1と抵抗R7を使用することです。サージ発生時、ツェナー・ダイオードはピンの電圧を、また、抵抗はダイオードに流れる電流をそれぞれ安全なレベルに制限します。ただし、R7とC1によって、フィルタされたVCCの電圧が100V未満の場合は、D1を省略することができます。R7をVCCピンに直列に接続すると、抵抗の両端で新たな電圧降下が発生するので、VINの必要最小電圧が高くなります。この電圧降下は、LT4363の電源電流とD1の漏れ電流によるものです。

合計バルク容量が少なくとも22μFの低ESR電解コンデンサがMOSFET Q1のソース・ピンの近くに必要です。さらに、バルク容量はDC/DCコンバータの入力のセラミック・バイパス・コンデンサの全容量の少なくとも10倍は必要です。

レイアウトに関する検討事項

高精度な電流センシングを行うには、電流センス抵抗(図8のRSNS)へのケルビン接続を推奨します。トレースが適切な温度を保つようにするための1オンスの銅箔の最小トレース幅はアンペア1個当たり0.02インチです。アンペア1個当たり0.03インチ以上の幅を推奨します。1オンスの銅には約530μΩ/平方のシート抵抗があることに注意してください。高電流アプリケーションでは小さな抵抗が大きな誤差を生じることがあります。VCCトレースとGNDトレースを短くして抵抗分割器をピンの近くに配置すると、ノイズ耐性が大幅に改善されます。

アプリケーション情報

設計例

設計例として、以下の仕様のアプリケーションを取り上げます。V_{CC} = 8V ~ 14V DC (過渡電圧 150V、減衰時定数(τ) 400ms)、V_{OUT} ≤ 27V、電流制限値(I_{LIM}) 5A、バッテリー低下検出電圧 6V、入力過電圧レベル 60V、過電圧早期警告時間 1ms(図8)。

D1にSMAJ58Aを選択すると、150Vのサージ発生時にV_{CC}ピンの電圧が71V未満に制限されます。V_{IN}が8Vのとき、V_{CC}ピンの必要最小電圧は4Vです。また、LT4363の電源電流は1.5mAです。デバイスが適切に動作するためのR7の最大値は次のとおりです。

$$R7 = \frac{8V - 4V}{1.5mA} = 2.67k\Omega$$

あらゆる条件に適合するように、R7には1kΩを選択します。

この場合、R7からD1に流れる最大電流は次のように計算されます。

$$I_{D1} = \frac{150V - 64V}{1k\Omega} = 86mA$$

すなわち、500ms以上の間、SMAJ58Aによって容易に処理されます。

パルス幅が10μs未満の最大200Vの高過渡電圧は、0.1μFのバイパス・コンデンサ(C1)と1kのR7を使ってV_{CC}ピンでフィルタ除去されます。

次に、過電圧発生時にV_{OUT}を27Vに制限する抵抗分割器の値を計算します。

$$V_{REG} = \frac{1.275V \cdot (R1 + R2)}{R2} = 27V$$

過電圧状態の間R1とR2を流れる電流を250μAに設定します。

$$R2 = \frac{1.275V}{250\mu A} = 5k\Omega$$

R2には4.99kΩを選択します。

$$R1 = \frac{(27V - 1.275V) \cdot R2}{1.275V} = 100.7k\Omega$$

R1に最も近い標準値は、100kΩです。

次に、以下のようにセンス抵抗(R_{SNS})の値を計算します。

$$R_{SNS} = \frac{50mV}{I_{LIM}} = \frac{50mV}{5A} = 10m\Omega$$

次に、早期警告時間が1msになるようにC_{TMR}を選択します。

$$C_{TMR} = \frac{1ms \cdot 6\mu A}{100mV} = 60nF$$

C_{TMR}に最も近い標準値は47nFです。

最後に、6Vのバッテリー低下検出電圧と60Vの入力過電圧レベルに合わせて、R4、R5、R6を計算します。

$$6V \cdot \frac{R5 + R6}{R4 + R5 + R6} = 1.275V$$

$$60V \cdot \frac{R6}{R4 + R5 + R6} = 1.275V$$

R6には10kΩを選択します。

$$R4 + R5 = \frac{60V \cdot 10k\Omega}{1.275V} - 10k\Omega = 460.6k\Omega$$

$$R5 = 1.275V \cdot \frac{460.6k\Omega + 10k\Omega}{6V} - 10k\Omega = 90k\Omega$$

$$R4 = 460.6k\Omega - 90k\Omega = 370.6k\Omega$$

R5には90.9kΩ、R4には374kΩを選択します。

V_{CC} = 14Vでの出力短絡に耐えるように、パス・トランジスタ(Q1)を選択します。V_{OUT} = 0Vの重度な出力短絡の場合、過電流フォルトの合計時間は次のようになります。

$$t_{OC} = \frac{47nF \cdot 0.875V}{45.5\mu A} = 0.904ms$$

LT4363

アプリケーション情報

Q1の電力損失は次のとおりです。

$$P = \frac{14V \cdot 25mV}{10m\Omega} = 35W$$

出力の過負荷またはソフト短絡の間、OUTピンの電圧は2V以上に維持できます。V_{OUT} = 2Vのとき、過電流フォルトの合計時間は次のようになります。

$$t_{oc} = \frac{47nF \cdot 0.875V}{40\mu A} = 1.028ms$$

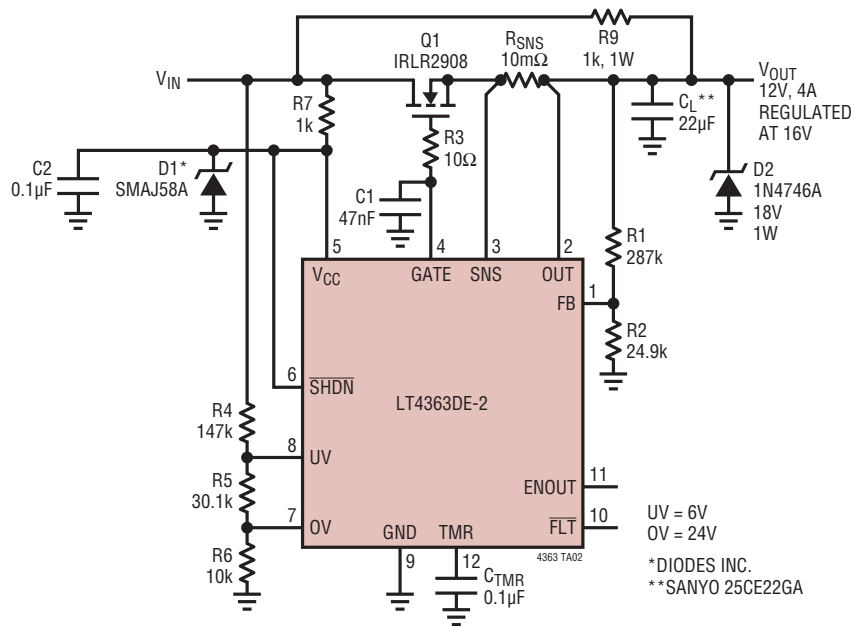
Q1の電力損失は次のとおりです。

$$P = \frac{(14V - 2V) \cdot 50mV}{10m\Omega} = 60W$$

これらの状態はFDB33N25の安全動作領域に十分入ります。

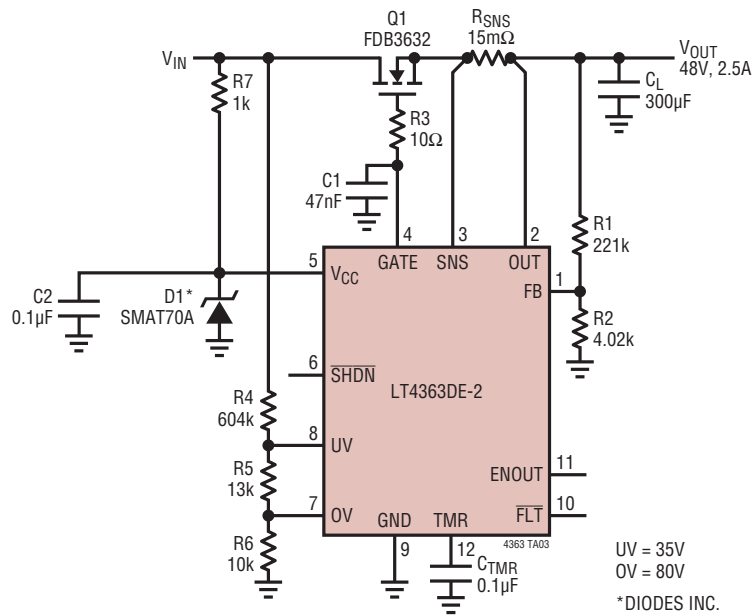
標準的応用例

シャットダウン時出力キープアライブ機能付きの過電圧レギュレータ

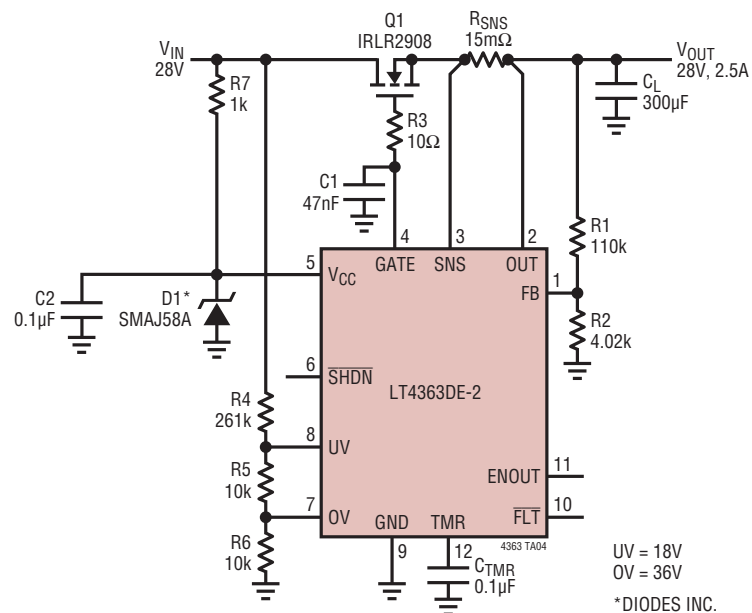


標準的応用例

72Vでの過電圧出力レギュレーション機能付き2.5A、48V Hot Swap

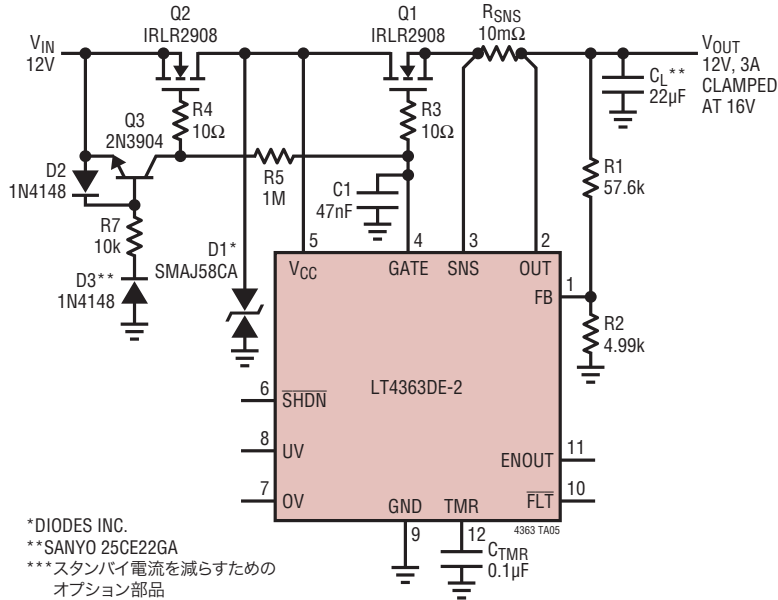


36Vでの過電圧出力レギュレーション機能付き2.5A、28V Hot Swap

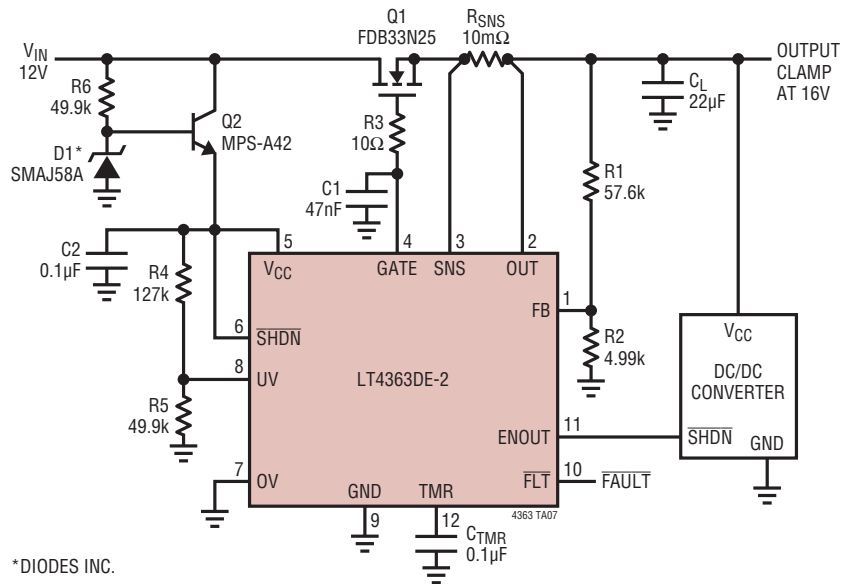


標準的応用例

-80Vまでの逆入力保護付きの過電圧レギュレータ



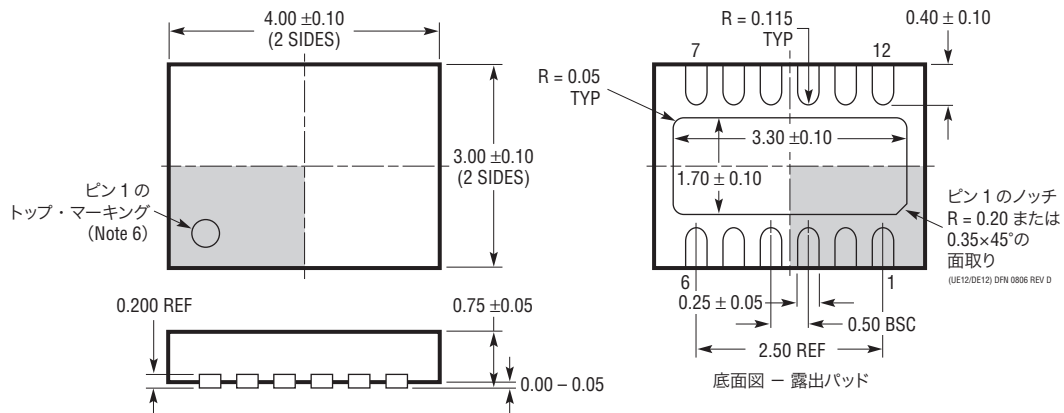
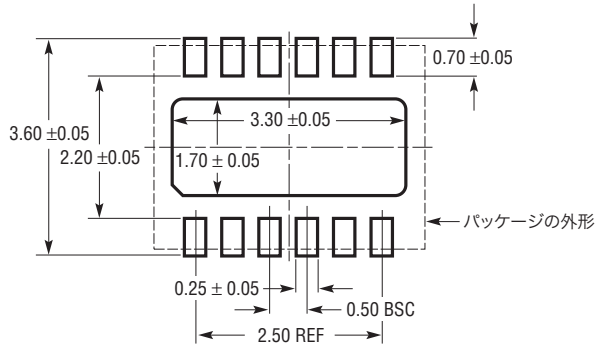
250Vサージ保護付き過電圧レギュレータ



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

DE/UE Package
12-Lead Plastic DFN (4mm × 3mm)
(Reference LTC DWG # 05-08-1695 Rev D)



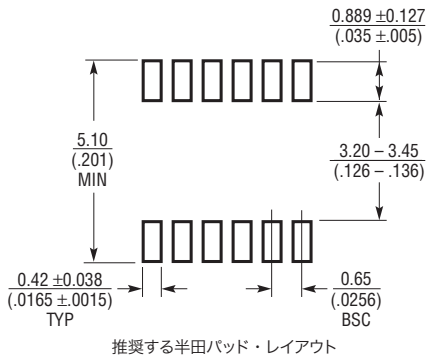
NOTE:

1. 図は JEDEC のパッケージ外形 MO-229 のバージョンのバリエーション(WGED)として提案
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

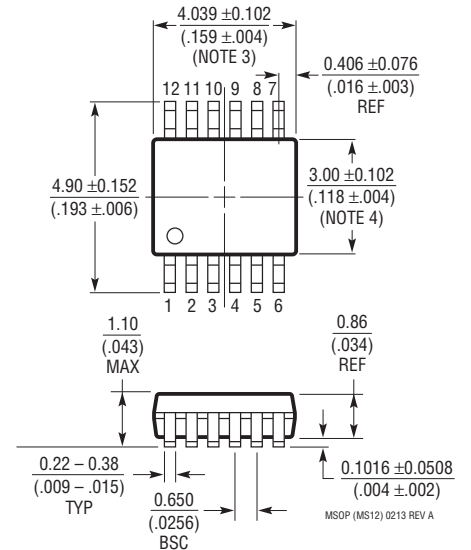
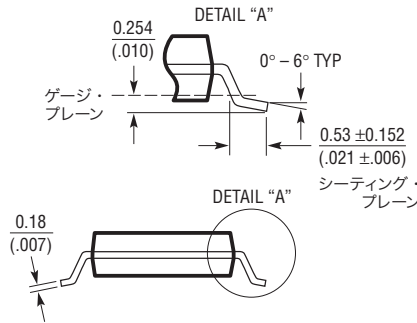
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

MS Package 12-Lead Plastic MSOP (Reference LTC DWG # 05-08-1668 Rev A)

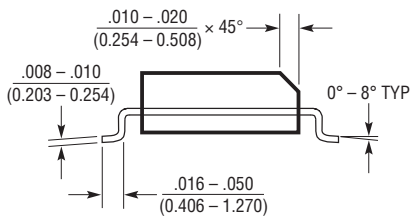
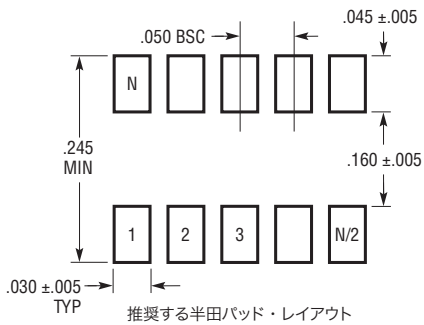


NOTE:

1. 寸法はミリメートル / (インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006") を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突出部は、各サイドで 0.152mm (0.006") を超えないこと
5. リードの平坦度 (成形後のリードの底面) は最大 0.102mm (0.004") であること

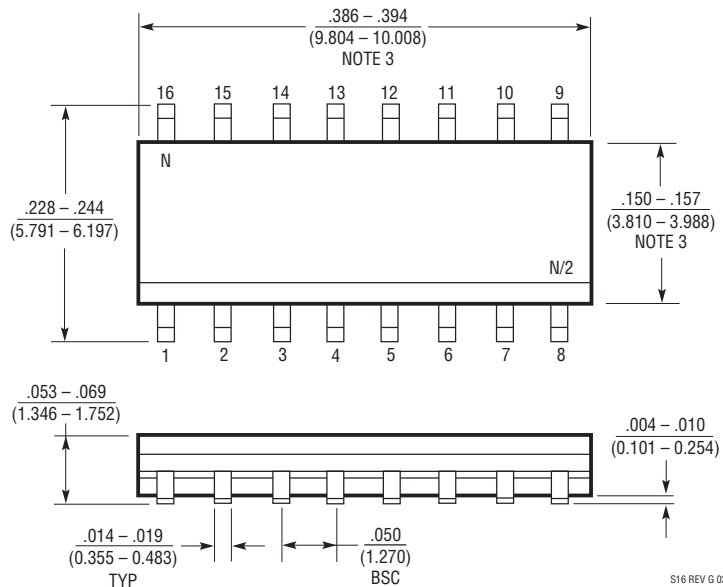


S Package 16-Lead Plastic Small Outline (Narrow .150 Inch) (Reference LTC DWG # 05-08-1610 Rev G)



NOTE:

1. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$
2. 図は実寸とは異なる
3. これらの寸法にはモールドのバリまたは突出部を含まない
モールドのバリまたは突出部は 0.006 インチ (0.15mm) を超えないこと
4. ピン 1 は斜めのエッジかへこみのいずれか

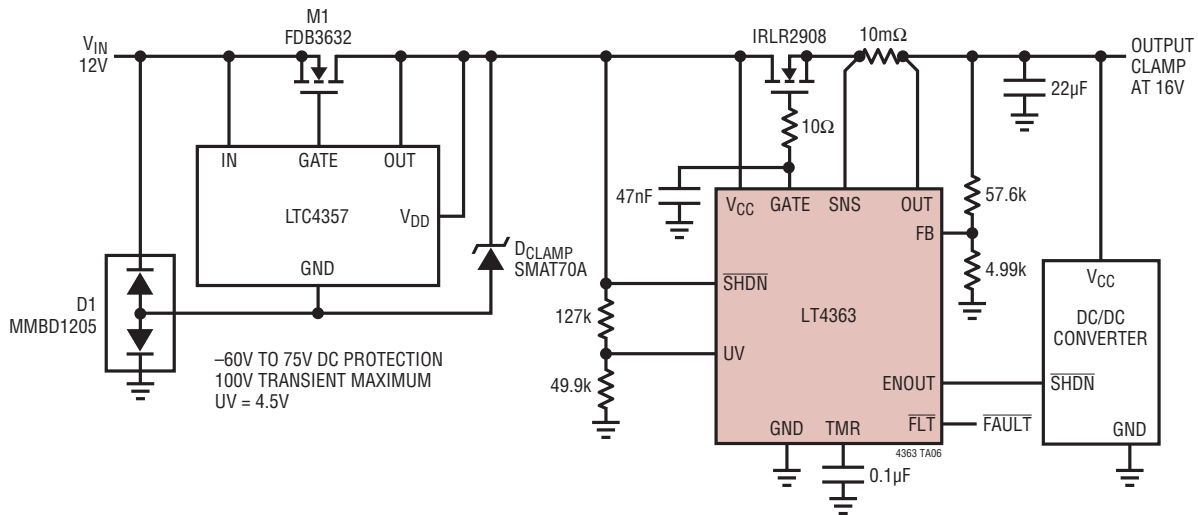


改訂履歴

| REV | 日付 | 概要 | ページ番号 |
|-----|------|---|-------|
| A | 3/12 | 「標準的応用例」に57.6kの抵抗を追加 | 24 |
| B | 6/13 | H温度グレードとMP温度グレードを「発注情報」に追加 | 3 |
| | | 全ての温度グレードに対するOperating Voltage Rangeを4V～80Vとする | 3 |
| | | Reverse Input Currentの最大値を-3mAから-4mAに変更 | 3 |
| | | I _{GATE(UP)} : 12Vでは(-10、-20、-35)μAから(-15、-30、-45)μAに変更、48Vでは(-10、-25、-40)μAから(-20、-40、-65)μAに変更 | 3 |
| | | Current Limit Sense Voltage: 12Vでは43mV～58mVから45mV～55mVに改善、48Vでは45mV～59mVから48mV～58mVに改善 | 4 |
| | | I _{SNS} 最大値を30μAから40μAに変更 | 4 |
| | | V _{TMR(H)} 範囲を3.7V～5Vから3.5V～5.4Vに変更 | 4 |
| | | OUT Reset Threshold最小値を1.9Vから1.8Vに変更 | 4 |
| | | グラフG05、G06、G09を更新 | 5 |
| | | 「警告期間のTMR電流」のグラフ(G15)のY軸の数値を変更 | 6 |
| | | 「電流制限と電源電圧」のグラフを「電流制限フォールドバック」のグラフに差し替え | 7 |
| | | GATEピンの記述; 保護用14Vクランプの情報を追加 | 8 |
| | | TMRピンの記述; 最小10nFのコンデンサの要求を追加 | 8 |
| | | 「ブロック図」のGATE to SNS clampを13Vから14Vに変更 | 9 |
| | | 「標準的応用例」に0.1μF C2を追加 | 18、19 |

標準的応用例

理想ダイオードによる逆電圧保護付きの過電圧レギュレータ



関連製品

| 製品番号 | 説明 | 注釈 |
|-------------------|--|--|
| LTC1696 | 過電圧保護コントローラ | ThinSOT™パッケージ、2.7V～27V |
| LTC2909 | トリプル/デュアル入力 of UV/OV および負電圧モニタ | ピンで選択可能な入力極性により、負電圧およびOVのモニタが可能 |
| LTC2912/LTC2913 | シングル/デュアルのUV/OV電圧モニタ | 調整可能なUVおよびOVトリップ値、しきい値精度: ±1.5% |
| LTC2914 | クワッドUV/OVモニタ | 正負電源用 |
| LTC3827/LTC3827-1 | 低静止電流、デュアル同期整流式コントローラ | $4V \leq V_{IN} \leq 36V$ 、 $0.8V \leq V_{OUT} \leq 10V$ 、静止電流: 80μA |
| LTC3835/LTC3835-1 | 低静止電流、同期整流式降圧コントローラ | シングル・チャンネルのLTC3827/LTC3827-1 |
| LT3845 | 低静止電流、同期整流式降圧コントローラ | $4V \leq V_{IN} \leq 60V$ 、 $1.23V \leq V_{OUT} \leq 36V$ 、静止電流: 120μA |
| LTC3850 | デュアル、550kHz、2フェーズ同期整流式降圧コントローラ | 180°位相をずらしたデュアル、コントローラ、 V_{IN} : 4V～24V、デューティサイクル: 97%、4mm×4mm QFN-28およびSSOP-28パッケージ |
| LTC3890 | 低静止電流、デュアル2フェーズ同期整流式降圧コントローラ | $4V \leq V_{IN} \leq 60V$ 、 $0.8V \leq V_{OUT} \leq 24V$ 、静止電流: 50μA |
| LT4256-1 | 開放回路検出付き正電圧48V Hot Swapコントローラ | フォールドバック電流制限、開放回路および過電流フォルト出力、最大80Vの電源 |
| LTC4260 | 8ビットADCおよびI ² C付き、正の高電圧Hot Swapコントローラ | 広い動作範囲: 8.5V～80V |
| LTC4352 | 理想MOSFET OR接続ダイオード | OR接続ダイオードに代わる外部NチャンネルMOSFET、0V～18V |
| LTC4354 | 負電圧ダイオードORコントローラ | 2個のNチャンネルMOSFETを制御、1μsのターンオフ時間、80V動作 |
| LTC4355 | 正電圧ダイオードORコントローラ | 2個のNチャンネルMOSFETを制御、0.3μsのターンオフ時間、80V動作 |
| LT4356-1 | 高電圧サージ・ストッパー | 100Vの過電圧および過電流保護、ラッチオフおよび自動リトライのオプション |
| LTC4364 | 理想ダイオードを備えたサージ・ストッパー | 動作電圧: 4V～80V、-40Vまでの逆入力保護、-20Vまでの逆出力保護 |
| LTC4365 | ウィンドウ制御デバイス—過電圧、低電圧および逆電源保護コントローラ | 動作電圧: 2.5V～34V、60V～-40Vの電圧に対する保護 |