

逆入力保護機能を備えた 理想ダイオード・コントローラ

特長

- パワー・ショットキ・ダイオードを置き換えることにより電力損失を低減
- 広い動作電圧範囲: 4V ~ 80V
- -40Vまでの逆入力保護
- 低いシャットダウン電流: 9 μ A
- 低い動作電流: 150 μ A
- 発振のないスムーズな切り替え
- 1つまたはバック・トゥ・バック接続のNチャネルMOSFETを制御
- 6ピン(2mm \times 3mm)DFNパッケージおよび8ピンMSOPパッケージで供給

アプリケーション

- 自動車用バッテリーの保護
- 冗長電源
- 電源電圧の保持
- 通信機器のインフラ
- コンピュータ・システム/サーバ
- 太陽光発電システム

概要

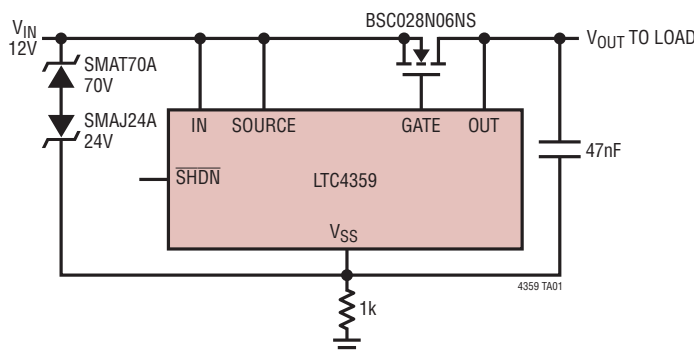
LTC[®]4359は、外付けのNチャネルMOSFETを駆動してショットキ・ダイオードを置き換える正の高電圧理想ダイオード・コントローラです。MOSFETの順方向電圧降下を制御して、軽負荷でも発振することなく電流がスムーズに供給されます。電源が故障した場合や短絡した場合は、高速ターンオフによって逆方向電流トランジェントが最小限に抑えられます。シャットダウン・モードが組み込まれているので、静止電流が負荷切り替えアプリケーションでは9 μ Aに、理想ダイオード・アプリケーションでは14 μ Aに低減されます。

大電流ダイオードのアプリケーションで使用した場合、LTC4359は、消費電力、熱放散、電圧損失、およびプリント回路基板面積を低減します。動作電圧範囲が広く、逆方向入力電圧に耐える能力を備え、温度定格が高いことにより、LTC4359は、自動車および通信機器の両方のアプリケーションの厳しい要件を満たします。LTC4359は、複数のシステム内の複数の電源と複数の冗長電源とを容易にOR接続することもできます。

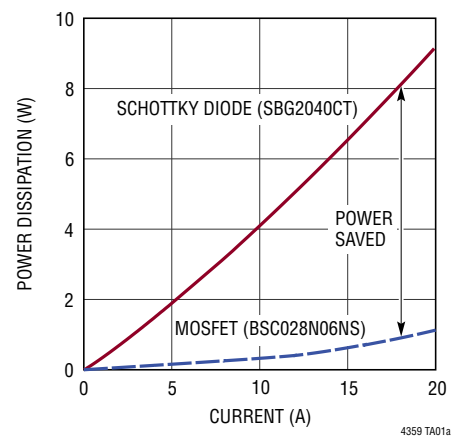
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。Hot Swapはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

12V、20A自動車の逆バッテリー保護



電力損失と負荷電流



LTC4359

絶対最大定格

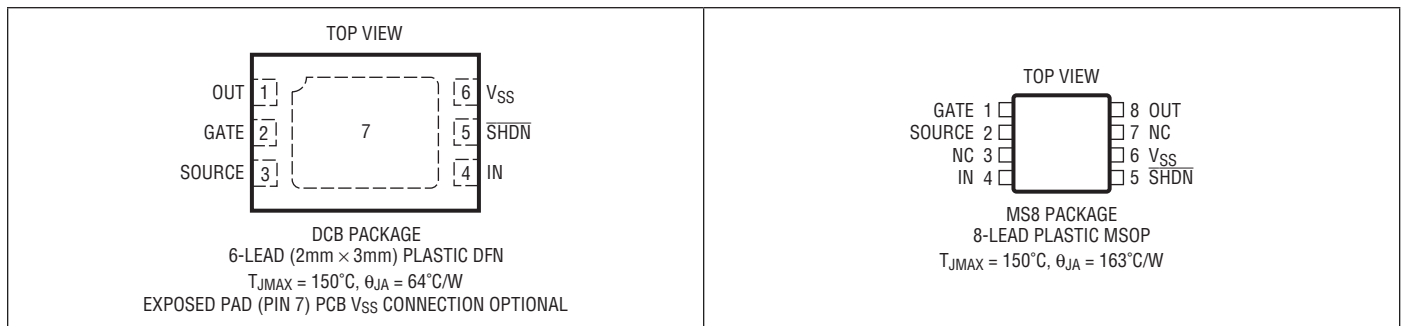
(Notes 1,2)

IN, SOURCE, SHDN.....	-40V ~ 100V
OUT (Note 3)	-2V ~ 100V
IN – OUT 間.....	-100V ~ 100V
IN – SOURCE 間.....	-1V ~ 80V
GATE (Note 4).....	$V_{SOURCE} - 0.3V \sim V_{SOURCE} + 10V$

動作周囲温度範囲

LTC4359C	0°C ~ 70°C
LTC4359I	-40°C ~ 85°C
LTC4359H	-40°C ~ 125°C
保存温度範囲.....	-65°C ~ 150°C
リード温度 (半田付け, 10秒)	
MS パッケージ	300°C

ピン配置



発注情報

無鉛仕上げ

テープアンドリール(ミニ)	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4359CDCB#TRMPBF	LTC4359CDCB#TRPBF	LFKF	6-Lead (2mm × 3mm) Plastic DFN	0°C to 70°C
LTC4359IDCB#TRMPBF	LTC4359IDCB#TRPBF	LFKF	6-Lead (2mm × 3mm) Plastic DFN	-40°C to 85°C
LTC4359HDCB#TRMPBF	LTC4359HDCB#TRPBF	LFKF	6-Lead (2mm × 3mm) Plastic DFN	-40°C to 125°C
無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4359CMS8#PBF	LTC4359CMS8#TRPBF	LTFKD	8-Lead Plastic MSOP	0°C to 70°C
LTC4359IMS8#PBF	LTC4359IMS8#TRPBF	LTFKD	8-Lead Plastic MSOP	-40°C to 85°C
LTC4359HMS8#PBF	LTC4359HMS8#TRPBF	LTFKD	8-Lead Plastic MSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性 ●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $I_N = 12\text{V}$ 、 $\text{SOURCE} = I_N$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{IN}	Operating Supply Range		●	4	80	V	
I_{IN}	IN Current	IN = 12V	●		150	200	μA
		IN = OUT = 12V, $\overline{\text{SHDN}} = 0\text{V}$	●		9	20	μA
		IN = OUT = 24V, $\overline{\text{SHDN}} = 0\text{V}$	●		15	30	μA
		IN = -40V	●	0	-15	-40	μA
I_{OUT}	OUT Current	IN = 12V, In Regulation	●	3	5	7.5	μA
		IN = 12V, $\Delta V_{SD} = -1\text{V}$	●		120	200	μA
		IN = OUT = 12V, $\overline{\text{SHDN}} = 0\text{V}$	●		0.8	3	μA
		IN = OUT = 24V, $\overline{\text{SHDN}} = 0\text{V}$	●		0.8	3	μA
		OUT = 12V, IN = $\overline{\text{SHDN}} = 0\text{V}$	●		6	12	μA
I_{SOURCE}	SOURCE Current	IN = 12V, $\Delta V_{SD} = -1\text{V}$	●		150	200	μA
		IN = SOURCE = 12V, $\overline{\text{SHDN}} = 0\text{V}$	●	1	4	15	μA
		SOURCE = -40V	●	-0.4	-0.8	-1.5	mA
ΔV_{GATE}	Gate Drive (GATE-SOURCE)	IN = 4V, $I_{GATE} = 0$, $-1\mu\text{A}$	●	4.5	5.5	15	V
		IN = 8V to 80V; $I_{GATE} = 0$, $-1\mu\text{A}$	●	10	12	15	V
ΔV_{SD}	Source-Drain Regulation Voltage (IN-OUT)	$\Delta V_{GATE} = 2.5\text{V}$	●	20	30	45	mV
$I_{GATE(UP)}$	Gate Pull-Up Current	GATE = IN, $\Delta V_{SD} = 0.1\text{V}$	●	-6	-10	-14	μA
$I_{GATE(DOWN)}$	Gate Pull-Down Current	Fault Condition, $\Delta V_{GATE} = 5\text{V}$, $\Delta V_{SD} = -1\text{V}$	●	70	130	180	mA
		Shutdown Mode, $\Delta V_{GATE} = 5\text{V}$, $\Delta V_{SD} = 0.7\text{V}$	●	0.6			mA
t_{OFF}	Gate Turn-Off Delay Time	$\Delta V_{SD} = 0.1\text{V}$ to -1V , $\Delta V_{GATE} < 2\text{V}$, $C_{GATE} = 0\text{pF}$	●		0.3	0.5	μs
t_{ON}	Gate Turn-On Delay Time	IN = 12V, SOURCE = OUT = 0V, $\overline{\text{SHDN}} = 0\text{V}$ to 2V $\Delta V_{GATE} > 4.5\text{V}$, $C_{GATE} = 0\text{pF}$			200	μs	
$V_{\overline{\text{SHDN}}(TH)}$	$\overline{\text{SHDN}}$ Pin Input Threshold	IN = 4V to 80V	●	0.6	1.2	2	V
$V_{\overline{\text{SHDN}}(FLT)}$	$\overline{\text{SHDN}}$ Pin Float Voltage	IN = 4V to 80V	●	0.6	1.75	2.5	V
$I_{\overline{\text{SHDN}}}$	$\overline{\text{SHDN}}$ Pin Current	$\overline{\text{SHDN}} = 0.5\text{V}$, LTC4359I, LTC4359C	●	-1	-2.6	-5	μA
		$\overline{\text{SHDN}} = 0.5\text{V}$, LTC4359H	●	-0.5	-2.6	-5	μA
		$\overline{\text{SHDN}} = -40\text{V}$	●	-0.4	-0.8	-1.5	mA
		Maximum Allowable Leakage, $V_{IN} = 4\text{V}$			100		nA
$V_{SOURCE(TH)}$	Reverse SOURCE Threshold for GATE Off	GATE = 0V, $I_{GATE(DOWN)} = 1\text{mA}$	●	-0.9	-1.8	-2.7	V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性があります。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがあります。

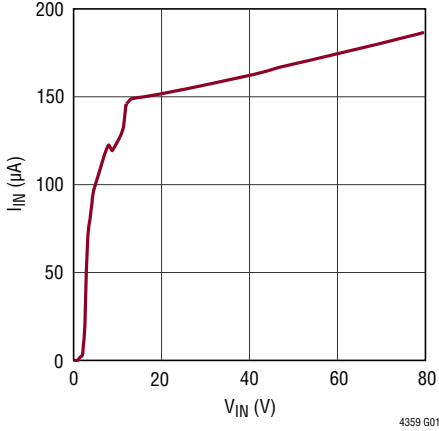
Note 2: 注記がない限り、ピンに流れ込む電流はすべて正であり、すべての電圧は V_{SS} を基準にしている。

Note 3: 内部クランプにより、OUTピンは V_{SS} ピンより100V(最小)高い電圧に制限される。このピンを1mAより大きい電流で駆動するとデバイスを損傷する恐れがあります。

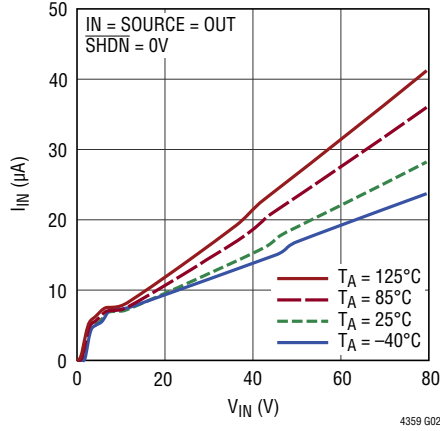
Note 4: 内部クランプにより、GATEピンはINピンより10V(最小)高い V_{SS} ピンより100V(最小)高い電圧に制限される。このピンをクランプ電圧より高い電圧に駆動するとデバイスを損傷する恐れがあります。

標準的性能特性

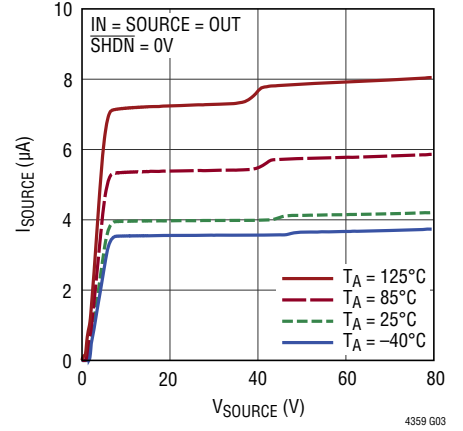
レギュレーション状態での
INピンの電流



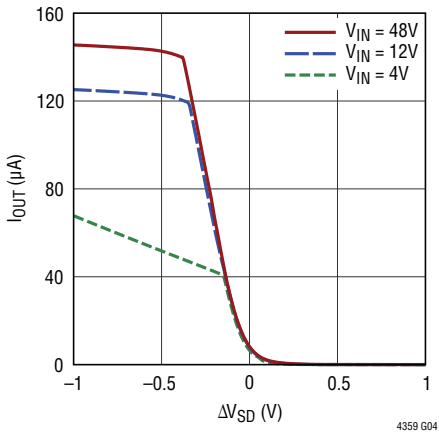
シャットダウン状態での
INピンの電流



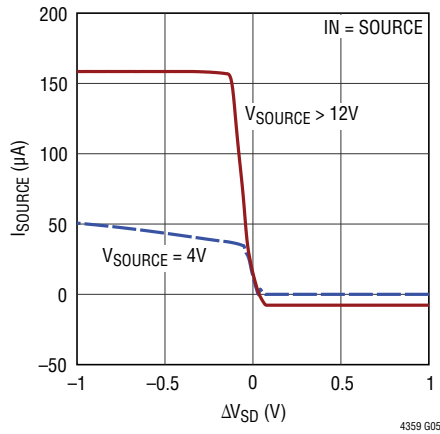
シャットダウン状態での
SOURCEピンの電流



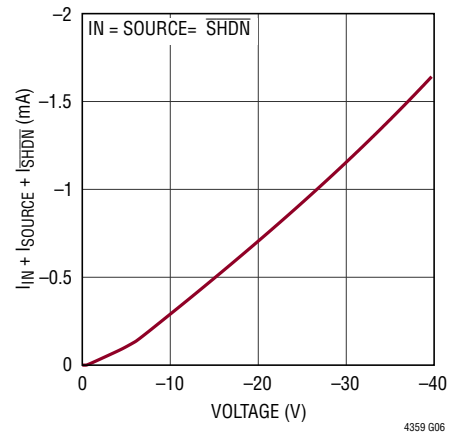
OUTピンの電流と順方向電圧降下



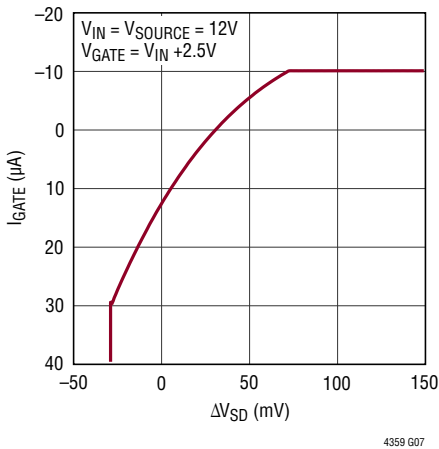
SOURCEピンの電流と
順方向電圧降下



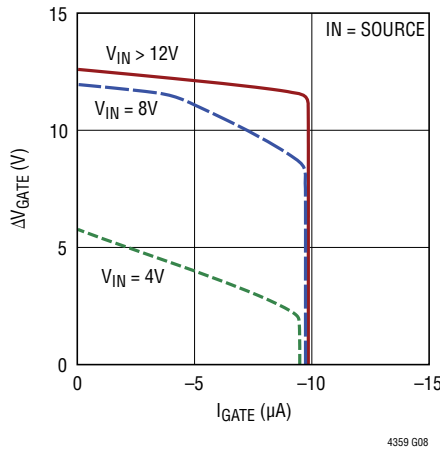
負の全電流と負の入力電圧



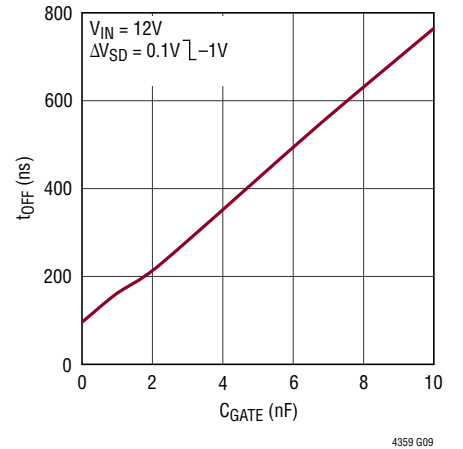
ゲート電流と順方向電圧降下



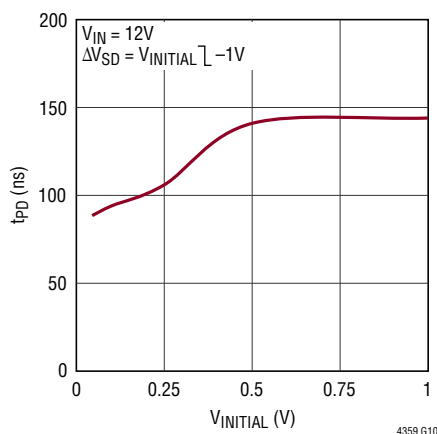
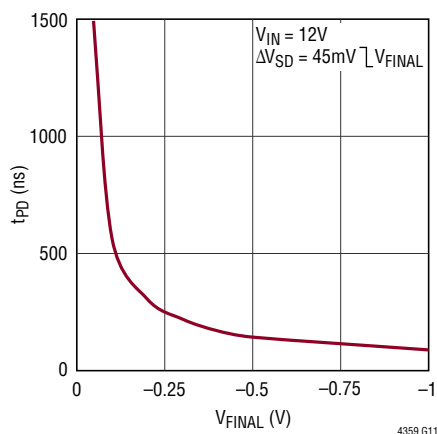
ゲート駆動電圧とゲート電流



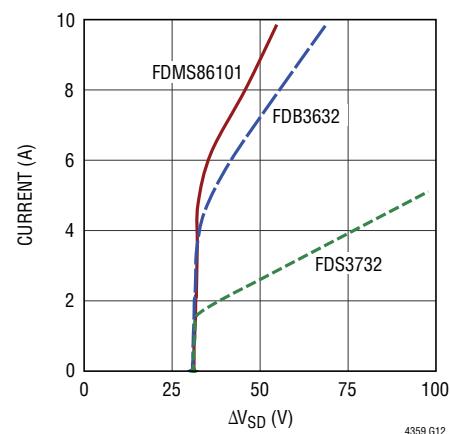
ゲートのターンオフ時間と
ゲートの容量



標準的性能特性

ゲートのターンオフ時間と
最初のオーバードライブゲートのターンオフ時間と
最後のオーバードライブ

負荷電流と順方向電圧降下



ピン機能

露出パッド (DCB パッケージのみ)： 露出パッドは開放のままにするか、 V_{SS} に接続することができます。

GATE： ゲート駆動出力ピン。負荷電流によってNチャネル MOSFET 両端 (ドレイン-ソース) 間の電圧降下が 30mV を超えると、GATE ピンは“H”になり、MOSFET を流れる電流が増加します。負荷電流が小さい場合、ゲートは能動的に駆動され、MOSFET 両端間の電圧が 30mV に維持されます。逆方向電流が流れると、高速プルダウン回路により、GATE ピンは 0.3 μ s 以内に SOURCE ピンに接続され、MOSFET はオフになります。

IN： 電圧検出ピンおよび電源電圧ピン。IN ピンは理想ダイオードのアノードです。このピンで検出される電圧は MOSFET のゲートを制御する目的で使用されます。

NC (MS パッケージのみ)： 接続なし。内部で接続されていません。

OUT： ドレイン電圧の検出ピン。OUT ピンは理想ダイオードのカソードであり、複数の LTC4359 を理想ダイオード OR として構成する場合の共通の出力です。Nチャネル MOSFET のドレ

インに直接または 2k の抵抗を介して接続します。このピンで検出される電圧は MOSFET のゲートを制御する目的で使用されます。

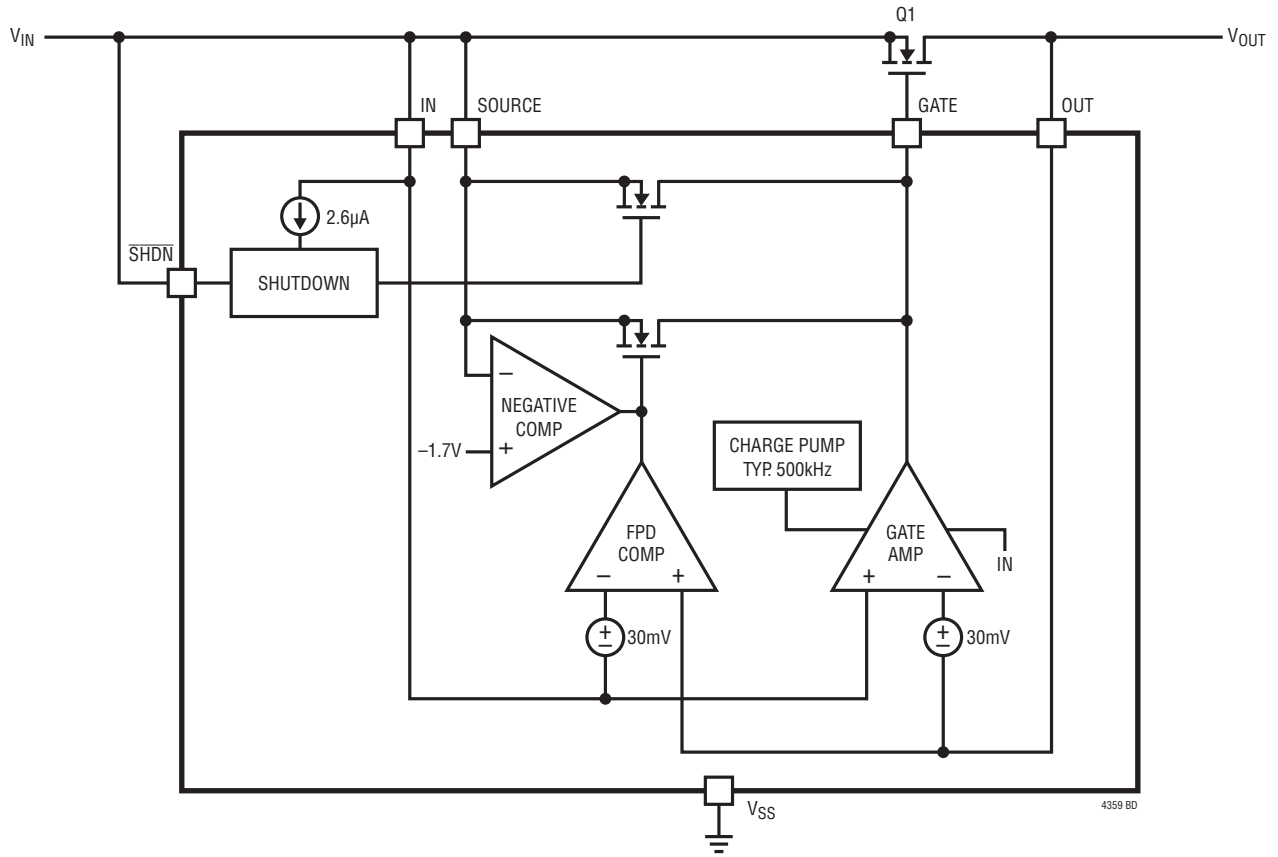
SHDN： シャットダウン制御入力ピン。 $\overline{\text{SHDN}}$ ピンの電圧を 0.6V より低くすることにより、LTC4359 をシャットダウンして低電流モードにすることができます。このピンの電圧を 2V より高くするか、またはこのピンを切り離すと、デバイスは 2.6 μ A の内部電流源によってオンすることができます。正常動作を確保するには、基板の漏れ電流を 100nA 未満に維持してください。 $\overline{\text{SHDN}}$ ピンの電圧は、デバイスを損傷させることなく、 V_{SS} を基準にして 100V まで引き上げるか -40V まで引き下げることができます。シャットダウン機能を使用しない場合は、 $\overline{\text{SHDN}}$ ピンを IN ピンに接続してください。

SOURCE： ソースの接続ピン。ソースはゲート高速プルダウン回路の帰路です。このピンは外付け Nチャネル MOSFET のソースにできるだけ近づけて接続してください。

Vss： 電源電圧の帰路およびデバイスのグラウンド。

LTC4359

ブロック図



動作

LTC4359は外付けのNチャンネルMOSFETを制御して、理想ダイオードを形成します。GATEアンプ(ブロック図参照)はIN - OUT間の電圧を検出してMOSFETのゲートを駆動し、順方向電圧が30mVになるように制御します。負荷電流が増加すると、GATEピンは、MOSFETが完全にオンする点に達するまで高い電圧に駆動されます。負荷電流がさらに増加すると、順方向電圧降下 $R_{DS(ON)} \cdot I_{LOAD}$ が発生します。

負荷電流が減少した場合、GATEアンプはMOSFETのゲートを低い電圧に駆動して、30mVの電圧降下を維持します。30mVの順方向電圧降下を保持できない点まで入力電圧が減少すると、GATEアンプはMOSFETをオフに駆動します。

入力短絡フォルトや負方向への電圧スパイクなど、入力電圧の急速な降下が発生した場合は、MOSFETに一時的に逆電流が流れます。この電流の供給源は、負荷容量と、ダイオードORアプリケーションで出力に電源を供給する他の電源またはバッテリーです。

FPD COMP (高速プルダウン・コンパレータ)は、MOSFETを300ns以内にオフすることによってこの状態に迅速に応答するので、出力バスに対する外乱が最小限で済みます。

IN、SOURCE、GATE、および \overline{SHDN} ピンは、-40Vまでの逆入力から保護されています。NEGATIVE COMP (負電圧コンパレータ)は、SOURCEピンで負の入力電位を検出し、GATEピンの電圧をSOURCEピンの電圧まで素早く下げてMOSFETをオフにし、負荷を負の入力電位から分離します。

\overline{SHDN} ピンの電圧を“L”にすると、ほとんどの内部回路はオフになり、静止電流は9 μ Aに減少してMOSFETはオフに保持されます。 \overline{SHDN} ピンを“H”に駆動するか開放状態のままにすると、LTC4359をイネーブルすることができます。開放状態のままにした場合は、内部の2.6 μ A電流源によって \overline{SHDN} ピンの電圧が“H”になります。Q1を連結MOSFETに置き換えたアプリケーションでは、 \overline{SHDN} ピンは順方向経路のオン/オフ制御ピンとして機能するだけでなく、ダイオード機能をイネーブルする役割も果たします。

アプリケーション情報

冗長電源をOR接続して電源の極性反転から保護する目的では、阻止ダイオードは一般に電源入力と直列に配置されます。LTC4359はこれらのアプリケーションのダイオードをMOSFETに置き換えて、受動部品による解決法に伴う電圧降下と電力損失の両方を低減します。1ページ目に示した曲線は、実用的アプリケーションで達成した電力損失の劇的な改善を図示したものです。これは、受動素子での電力損失を大きく低減することによる基板面積の大幅な節減を表しています。入力電圧が低いときは余裕が少ないので、図2に示すように、順方向電圧降下による損失がどの程度改善されたかがすぐに分かります。

LTC4359は4V~80Vの範囲で動作し、-40V~100Vの絶対最大定格の範囲では損傷なく耐えることができます。自動車用アプリケーションでは、LTC4359は負荷ダンブ、コールド・クランク、2バッテリー・ジャンプの状況で動作し、逆バッテリー接続に耐える上に負荷も保護します。

12V/20Aの理想ダイオード・アプリケーションを図1に示します。MOSFET(Q1)の他に、いくつかの外付け部品が組み込まれています。理想ダイオードは、理想ダイオード以外のダイオードと同様に、逆回復として知られる動作を示します。寄生イン

ダクタンスまたは意図的に導入されたインダクタンスと理想ダイオードとの組み合わせにより、転流時に逆回復スパイクが発生することがあります。D1、D2、およびR1は、LTC4359の耐電圧定格である-40V~100Vの範囲を超える可能性があるこれらのスパイクからデバイスを保護します。C_{OUT}も逆回復エネルギーを吸収する役割を果たします。スパイクと保護方式については、「入力短絡フォルト」のセクションで詳しく説明します。

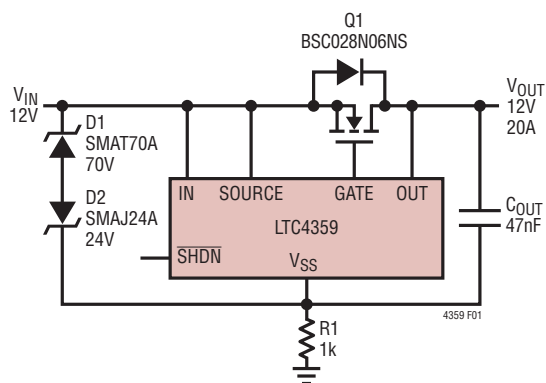


図1. 逆入力保護を備えた12V/20A理想ダイオード

アプリケーション情報

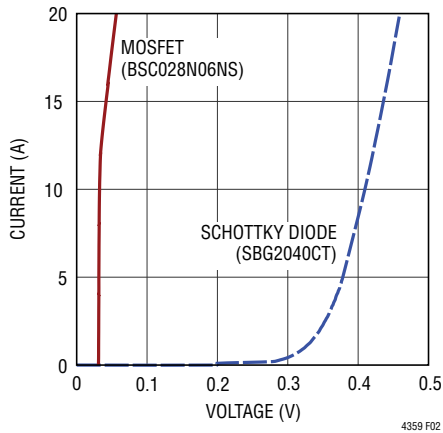


図2. MOSFETとショットキ・ダイオードとの順方向電圧降下の比較

Q1のボディ・ダイオードは常に存在するので、LTC4359をディスエーブルして消費電流を9μAに減らしているときは、 $\overline{\text{SHDN}}$ ピンによって入力から負荷を切り離さないよう注意することが重要です。負荷切り替えアプリケーションでは、第2のMOSFETが必要です。

MOSFETの選択

すべての負荷電流は外付けMOSFET (Q1)を通過します。MOSFETの重要な特性は、オン抵抗($R_{DS(ON)}$)、最大ドレイン-ソース間電圧(BV_{DSS})、およびゲートしきい値電圧($V_{GS(TH)}$)です。

ゲート駆動回路は、4V～80Vの全動作電圧範囲で4.5Vロジック・レベルのMOSFETと互換性があります。8Vを超えるアプリケーションでは、標準の10Vしきい値のMOSFETを使用できます。内蔵のクランプ回路により、ゲート駆動電圧はGATEピンとSOURCEピンの間の最大電圧である15Vに制限されます。24V以上のアプリケーションでは、GATEピンとSOURCEピンの間に外付けのツェナー・クランプ・ダイオード(D4)を追加して、入力短絡時にMOSFETの $V_{GS(MAX)}$ を超えないようにする必要があります。

最大許容ドレイン-ソース間電圧(BV_{DSS})は、電源電圧より高くなければなりません。入力が接地されると、MOSFETの両端(ドレイン-ソース間)に全電源電圧が加わります。入力電圧の極性が反転し、充電済みコンデンサ、バッテリー、または電源によって出力電圧が保持されると、入力電圧と出力電圧の合計がMOSFETの両端に加わり、 $BV_{DSS} > \text{OUT} + |V_{IN}|$ となります。

MOSFETのオン抵抗($R_{DS(ON)}$)は、順方向電圧降下および電力損失に直接影響します。望ましい順方向電圧降下は、電力損失を低減するにはダイオードの順方向電圧降下より小さくします。良好な出発点は100mVです。次式が成り立つMOSFETを選択します。

$$R_{DS(ON)} < \frac{\text{Forward Voltage Drop}}{I_{LOAD}}$$

この結果、電力損失は次式で求められます。

$$P_d = (I_{LOAD})^2 \cdot R_{DS(ON)}$$

シャットダウン・モード

シャットダウン時に、LTC4359はGATEピンの電圧をSOURCEピンの電圧より低くしてMOSFETをオフし、その消費電流を9μAに減らします。シャットダウンでは順方向電流の流れは中断されず、図1に示すように、電流経路はQ1のボディ・ダイオードを介して引き続き存在します。順方向の電流経路を遮るには第2のMOSFETが必要です。「負荷の切り替えと突入電流の制御」のセクションを参照してください。LTC4359は、イネーブルされている場合、理想ダイオードとして動作します。シャットダウンが必要でない場合は、 $\overline{\text{SHDN}}$ ピンをINピンに接続してください。 $\overline{\text{SHDN}}$ ピンは3.3Vまたは5Vのロジック信号で駆動するか、オープン・ドレインまたはオープン・コレクタで駆動することができます。 $\overline{\text{SHDN}}$ ピンを“L”にアサートするには、プルダウン回路が500mVで5μA以上を吸い込む必要があります。デバイスをイネーブルするには、 $\overline{\text{SHDN}}$ ピンの電圧を2V以上にする必要があります。 $\overline{\text{SHDN}}$ ピンをオープン・ドレイン、オープン・コレクタ、またはスイッチの接触によって駆動する場合、内部のプルアップ電流である2.6μA(最小1μA)により、 $\overline{\text{SHDN}}$ ピンは“H”にアサートされ、LTC4359はイネーブルされます。 $\overline{\text{SHDN}}$ ピンからグランドへの漏れ電流を100nA未満に維持できない場合は、プルアップ抵抗を追加して $\overline{\text{SHDN}}$ ピンの電圧が2Vより高くなるようにし、デバイスが確実にオンするようにします。自己駆動の開回路電圧は内部で2.5Vに制限されます。フロート状態ではインピーダンスが高いため、 $\overline{\text{SHDN}}$ ピンは高いdV/dtを示す近くのクロック線または配線からの容量結合を受けやすくなります。 $\overline{\text{SHDN}}$ ピンを10nFで V_{SS} にバイパスし、注入を排除してください。シャットダウン・ピンを制御する最も簡単な方法を図3aに示します。制御信号のグランドは $\overline{\text{SHDN}}$ ピンのリファレンスである V_{SS} とは異なるので、トランジエント時には $\overline{\text{SHDN}}$ ピンに瞬間的なグリッチが生じる可能性があります。図3bおよび3cは、制御信号のレベルをシフトしてグリッチを取り除く代替の解決策です。

アプリケーション情報

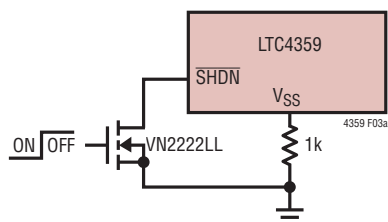


図 3a. SHDN の制御

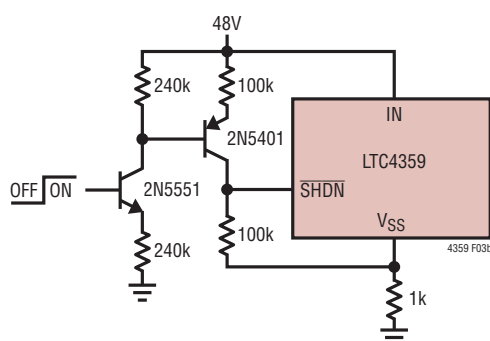


図 3b. トランジスタによる SHDN の制御

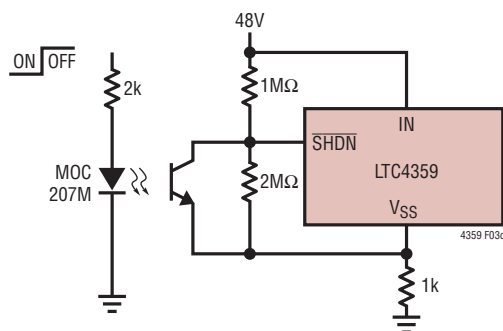


図 3c. 光アイソレータによる SHDN の制御

入力短絡フォルト

逆バイアス状態に入っているアクティブな理想ダイオードの動的な動作は、遅延とその後の逆回復の期間によって特性を評価するのが最も正確です。遅延段階では、ある程度の逆電流が発生し、寄生抵抗および寄生インダクタンスによって制限されます。逆回復段階では、寄生インダクタンスに蓄積されたエネルギーが回路内の他の素子に移動します。逆回復段階での電流のスルーレートは $100\text{A}/\mu\text{s}$ 以上に達することがあります。

高いスルーレートと、入力と出力の経路に直列に存在する寄生インダクタンスとが相まって、逆回復段階に LTC4359 の IN、SOURCE、および OUT ピンに破壊的なトランジェントが発生する可能性があります。入力とグランドがゼロ・インピーダンスの状態で直接短絡すると、遅延段階で可能な最大の逆電流を発生できるので、特に問題となります。MOSFET が最終的に逆電流を転流すると、LTC4359 の IN ピンおよび SOURCE ピンには負の電圧スパイクが発生するのに対して、OUT ピンには正方向に電圧スパイクが発生します。

LTC4359 が入力短絡の状態でも損傷しないよう保護するには、図 4 に示すように IN、SOURCE、および OUT ピンを保護してください。IN ピンと SOURCE ピンは、2 つの TransZorb または TVS で V_{SS} ピンをクランプすることによって保護します。入力電圧が 24V 以上の場合は、入力短絡状態の間 MOSFET のゲート酸化膜を保護するために D4 が必要です。入力短絡状態の間、MOSFET がオフした後に発生する負の電圧スパイクは、D2 (24V の TVS) によってクランプされます。D2 は MOSFET をオフのまま維持する一方で 24V までの逆入力が可能です。逆入力保護が必要ない場合、D2 は不要です。D1 (70V の TVS) は、負荷ステップ状態や過電圧状態の間、IN ピンおよび SOURCE ピンを正の方向で保護します。OUT ピンは、 $1.5\mu\text{F}$ 以上の出力コンデンサ (C_{OUT})、MOSFET 両端(ド

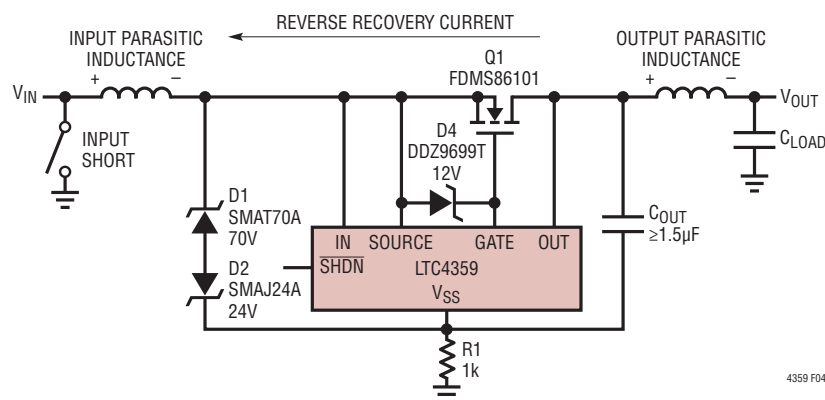


図 4. 逆回復により、IN、SOURCE、および OUT ピンに誘導性スパイクが発生する。寄生インダクタンスの両端にはステップ回復の極性を示す

アプリケーション情報

レイン-ソース)間のTVS、またはMOSFETのアバランシェ降伏で保護できます。MOSFETのアバランシェ降伏を使用してOUTピンを保護する場合は注意が必要です。MOSFETの BV_{DSS} は100Vより十分に低い必要があります。MOSFETのアバランシェ・エネルギー定格は誘導性エネルギーを吸収するのに十分な大きさである必要があります。MOSFET両端間のTVSまたはMOSFETのアバランシェ降伏を使用してOUTピンを保護する場合は、 C_{OUT} を47nFまで小さくすることができます。 C_{OUT} と $R1$ は、出力の寄生インダクタンスによってINピンとOUTピンの電圧が急速に低下したときに、高速ターンオフ時間を保持する役割を果たします。

電源の並列接続

図5に示すように、複数のLTC4359を使用して2つ以上の電源の出力を合成し、冗長性を確保することや垂下状態を分散することができます。冗長電源では、出力電圧が最も高い電源がほとんどまたはすべての負荷電流を供給します。この電源の出力が負荷電流を供給している間に急にグラウンドに短絡されると、電流の流れが一時的に反転してLTC4359のMOSFETを逆方向に流れます。LTC4359はこの逆電流を検出し、高速プルダウン回路を作動させてMOSFETを素早くオフにします。

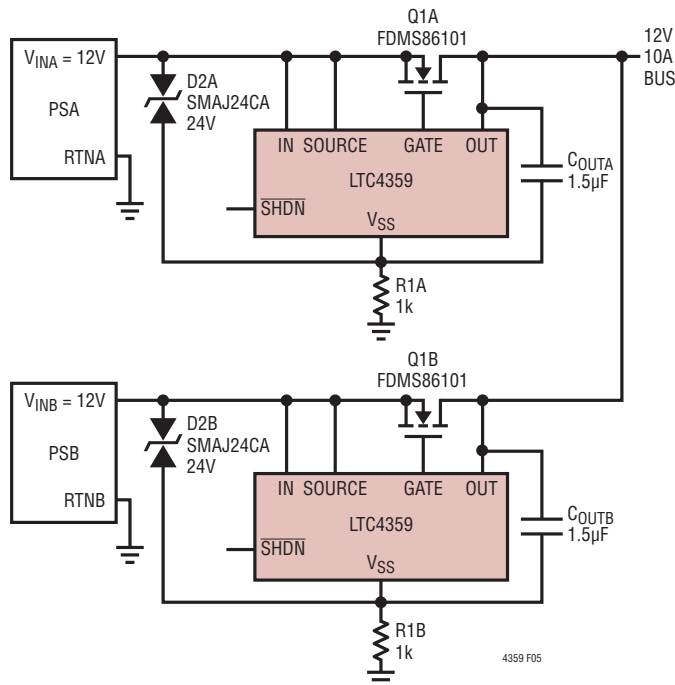


図5. 冗長電源

(最初は電圧の低かった)他の電源が、フォルト発生時点では負荷電流をまったく供給していなかった場合は、OR接続されたMOSFETのボディ・ダイオードが導通するまで出力は低下します。その間、LTC4359は、順方向電圧降下が30mVに低下するまでMOSFETのゲートを10µAで充電します。この電源がフォルト発生時点で負荷電流を分担していた場合、この電源に対応付けられているOR接続MOSFETは、すでに途中までオンに駆動されています。この場合、LTC4359は、MOSFETのゲートを単純により深く駆動して、30mVの電圧降下を維持しようとしています。

電源の出力電圧と出力インピーダンスの両方がほぼ等しい場合には、垂下状態の分散を実現できます。30mVのレギュレーション技法により、複数の出力間での発振のない円滑な負荷シェアリング(負荷分散)が確実に行われます。シェアリングの程度は、MOSFETの $R_{DS(ON)}$ 、電源の出力インピーダンス、および電源の初期出力電圧の関数です。

負荷の切り替えと突入電流の制御

図6に示すように、第2のMOSFETを追加することにより、LTC4359を使用して、順方向では電力の流れを制御しながら、逆方向では理想ダイオードの動作を保持することができます。

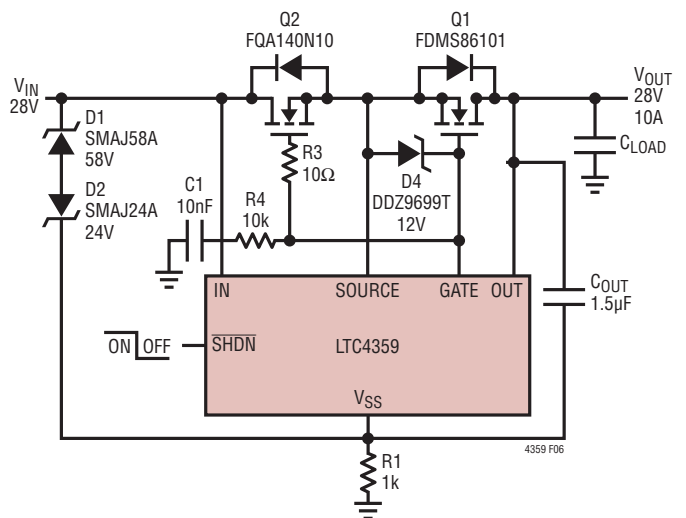


図6. 逆入力保護を備えた28V負荷スイッチおよび理想ダイオード

アプリケーション情報

まず、Q1 および Q2 のボディ・ダイオードは、MOSFET がオフのときに電流が流れないようにします。Q1 は理想ダイオードとして機能するのに対して、Q2 は順方向の電力の流れを制御するスイッチとして機能します。オン/オフ制御は $\overline{\text{SHDN}}$ ピンによって行い、突入電流の制御が必要な場合は C1 および R4 を追加できます。

$\overline{\text{SHDN}}$ ピンを“H”に駆動すると、 $V_{\text{IN}} > V_{\text{OUT}} + 30\text{mV}$ が成立している場合は、GATE ピンから $10\mu\text{A}$ が流れ出して C1 を徐々に充電し、2つの MOSFET のゲート電位を両方とも上昇させます。Q2 はソース・フォロワとして動作し、次式が成り立ちます。

$$I_{\text{INRUSH}} = \frac{10\mu\text{A} \cdot C_{\text{LOAD}}}{C1}$$

$V_{\text{IN}} < V_{\text{OUT}} + 30\text{mV}$ の場合、LTC4359 は活動状態になりますが、入力電圧が出力電圧より 30mV 高くなるまで Q1 と Q2 はオフのままです。このようにして回路の通常のダイオード動作は維持されますが、ダイオードが導通するとソフトスタート動作を伴います。

$\overline{\text{SHDN}}$ ピンを“L”にすると、GATE ピンの電圧によって MOSFET のゲート電位が SOURCE ピンの電圧まで急速に低下して順方向と逆方向の両方の電流経路が遮断され、入力電流は $9\mu\text{A}$ に減少します。

ソフトスタート動作が必要ない場合は C1 および R4 を省略できますが、MOSFET の寄生発振を防止するために R3 は必要であり、Q2 に近づけて配置する必要があります。

レイアウトに関する検討事項

IN、SOURCE、および OUT ピンは、MOSFET のソース・ピンおよびドレイン・ピンにできるだけ近づけて接続してください。MOSFET への配線は、図7に示すように幅を広く、長さを短くして抵抗性の損失を最小限に抑えてください。サージ・アブソーバおよび必要なトランジェント保護部品は、リード長を短くして LTC4359 の近くに配置します。

DFN パッケージの場合、 30V より高い電圧ではピン間隔が懸念材料になることがあります。これが問題になる場合は、表面漏れ距離やピン間隔の基準を確認してください。高電圧ピンとグランド・ピンの間の実効的なピン間隔を広げるには、露出パッドの接続箇所を開放状態のままにします。無洗浄フラックスを使用して、プリント回路基板ができるだけ汚れないようにしてください。

LTC4359 の標準的なアプリケーションを図8～18に示します。

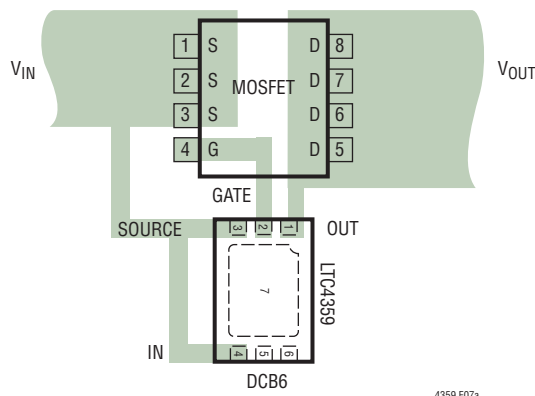


図7a. レイアウト、DCB6パッケージ

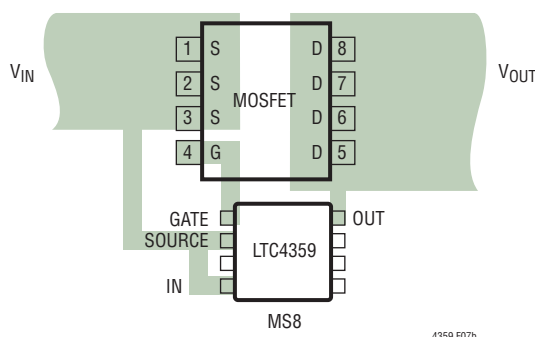


図7b. レイアウト、MS8パッケージ

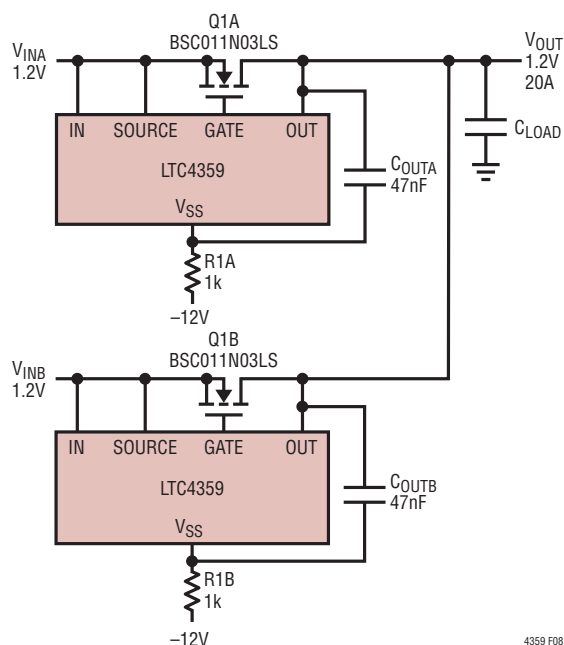


図8. 1.2V ダイオード OR

標準的応用例

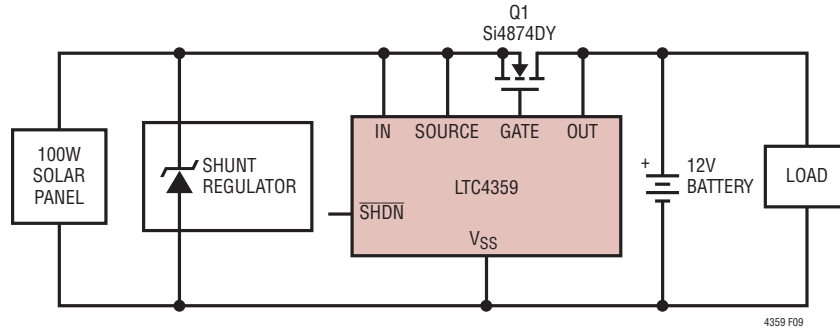


図9. 損失のない太陽電池パネルの分離

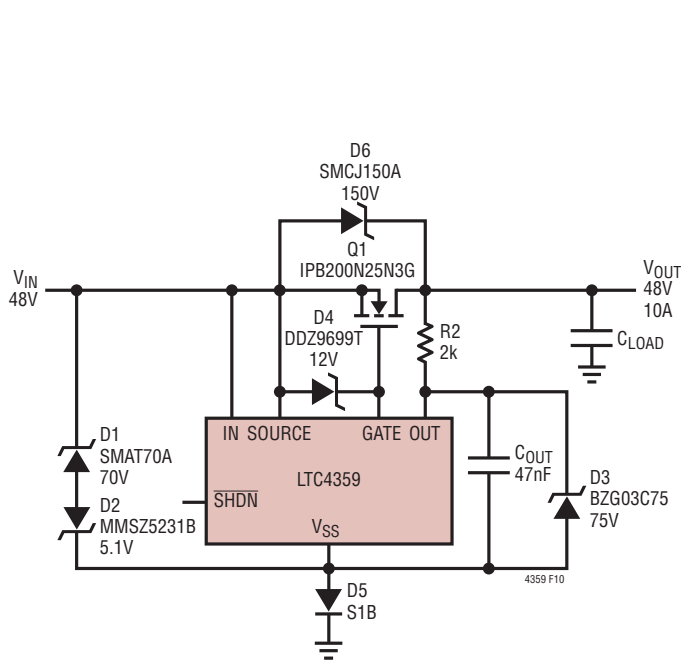


図10. 逆入力保護を備えた48V理想ダイオード

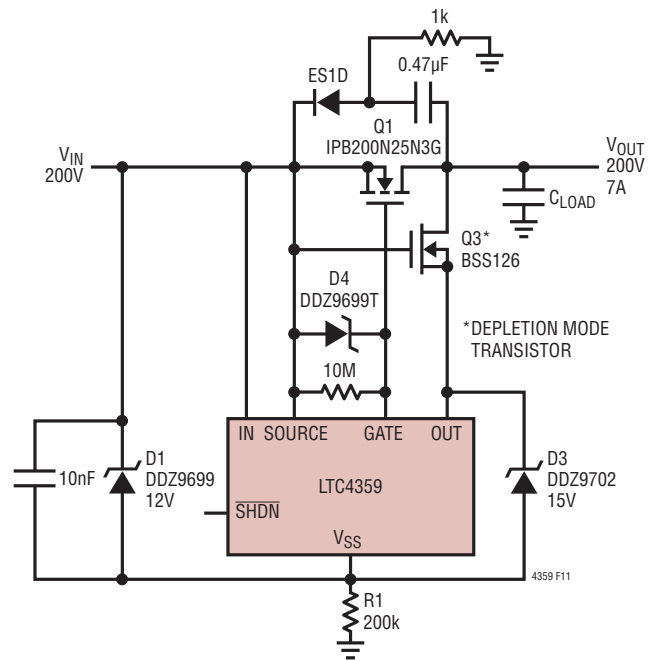


図11. 200V理想ダイオード

標準的応用例

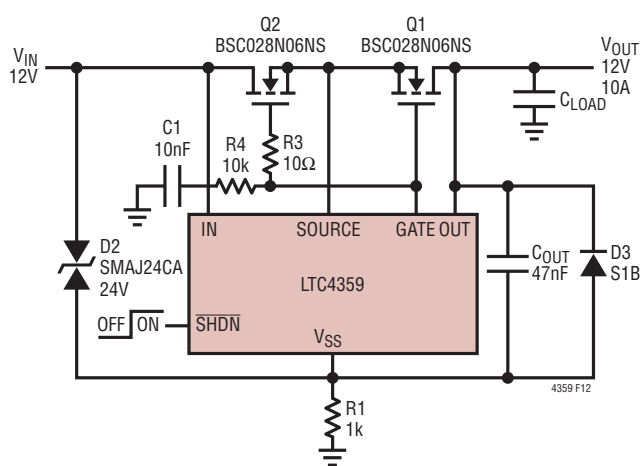


図12. 逆入力保護を備えた12V 負荷スイッチおよび理想ダイオード

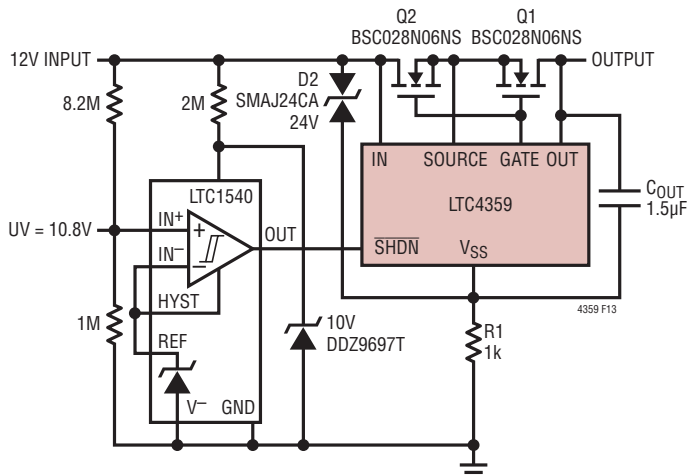


図13. 高精度低電圧ロックアウトを備えた 12V負荷スイッチおよび理想ダイオード

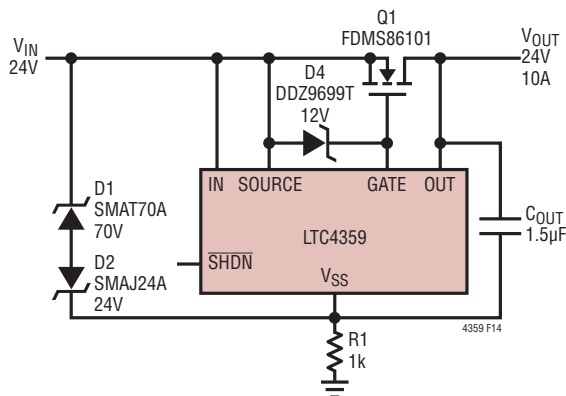


図14. 逆入力保護を備えた24V理想ダイオード

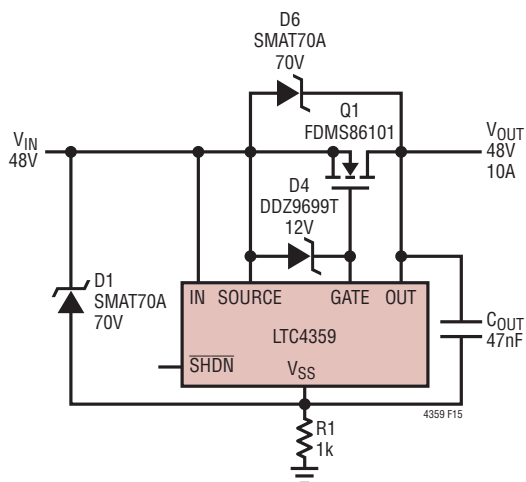


図15. 逆入力保護のない48V理想ダイオード

標準的応用例

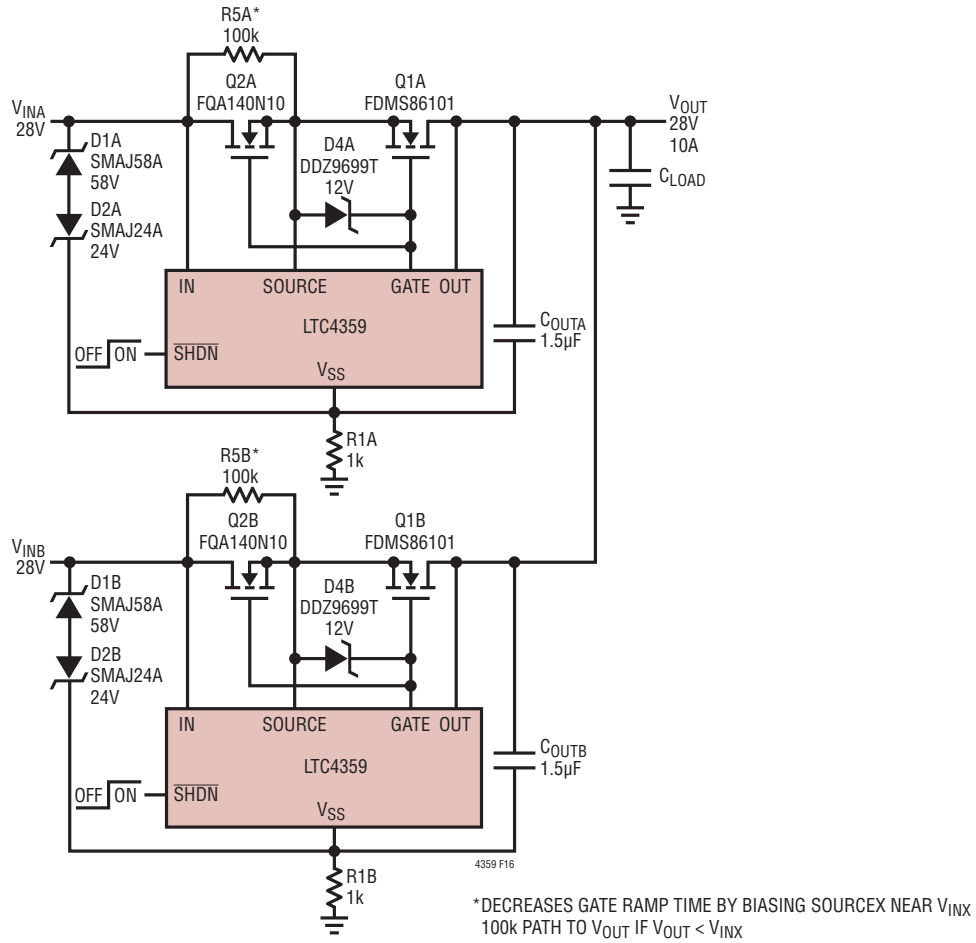


図 16. 選択可能な電源供給回路および
逆入力保護を備えたダイオード OR

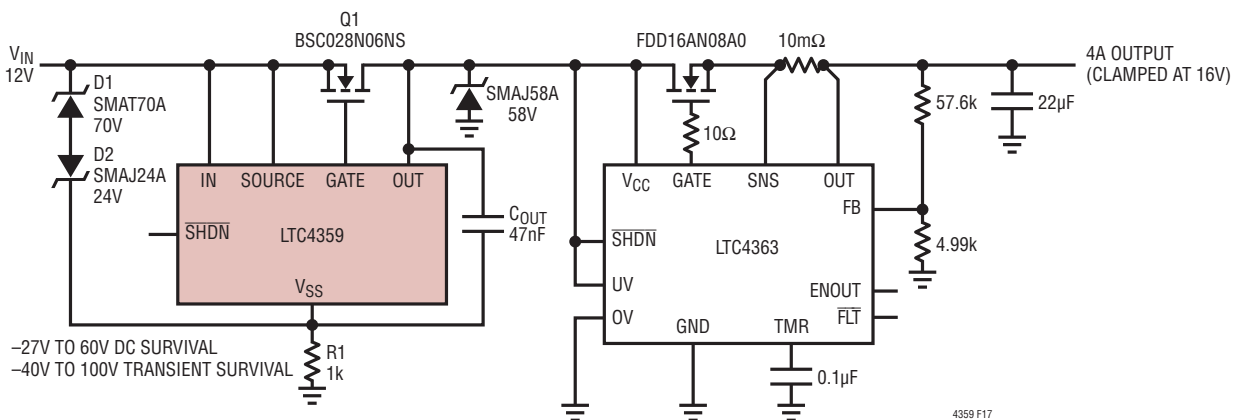
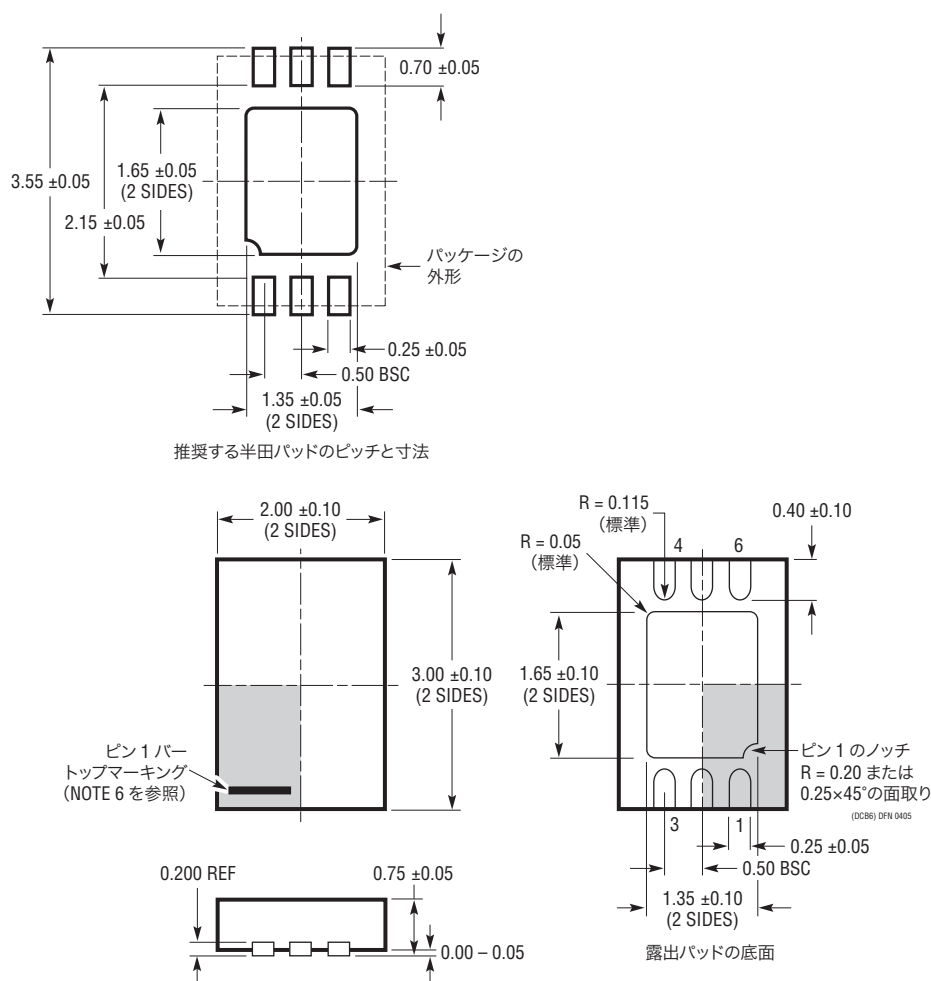


図 17. 過電圧保護回路および理想ダイオードが逆入力電圧を阻止

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

DCB Package
6-Lead Plastic DFN (2mm × 3mm)
 (Reference LTC DWG # 05-08-1715 Rev A)



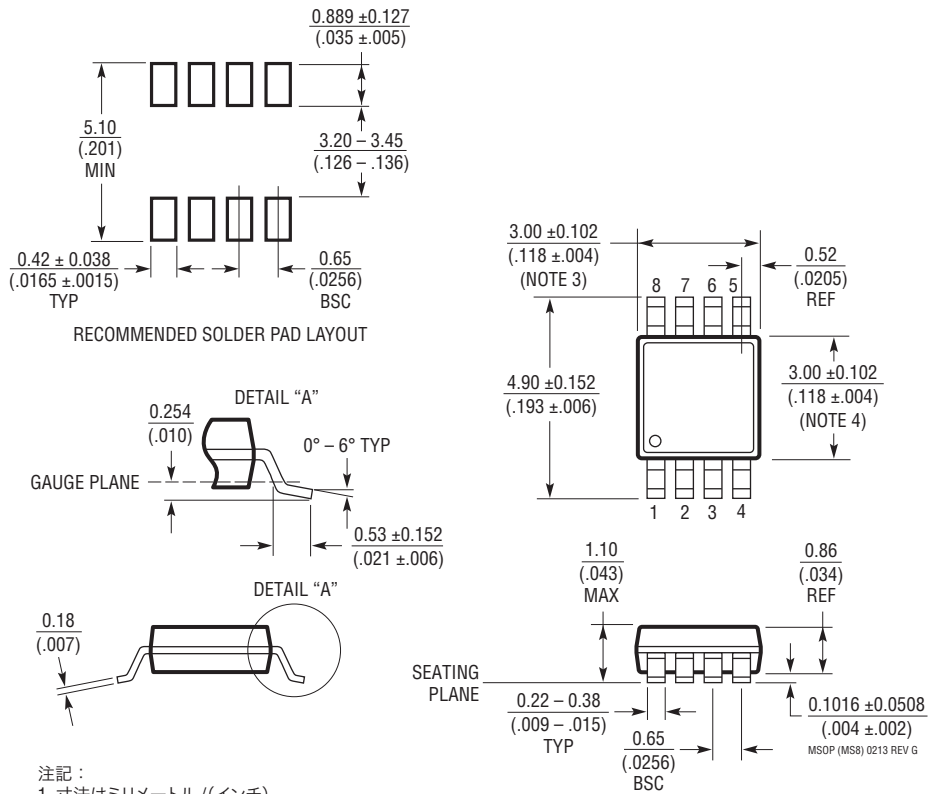
注記:

1. 図は JEDEC のパッケージ外形 MO-229 のバリエーション (TBD) になる予定
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは (もしあれば) 各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

MS8 Package 8-Lead Plastic MSOP (Reference LTC DWG # 05-08-1660 Rev G)



注記:

1. 寸法はミリメートル/(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm ($0.006''$) を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリまたは突出部は、各サイドで 0.152mm ($0.006''$) を超えないこと
5. リードの平坦度(成形後のリードの底面)は最大 0.102mm ($0.004''$) であること

改訂履歴

REV	日付	概要	ページ番号
A	8/13	SHDNプルアップ電流を2 μ Aから2.6 μ Aに修正。 図11を更新。	5、6、7、8 12
B	5/14	ピン配置T _{JMAX} を125°Cから150°Cに更新。 Gate Turn-On Delay Time (t _{ON})の仕様を追加。 図16 R5AとR5Bの抵抗を追加。	2 3 14

標準的応用例

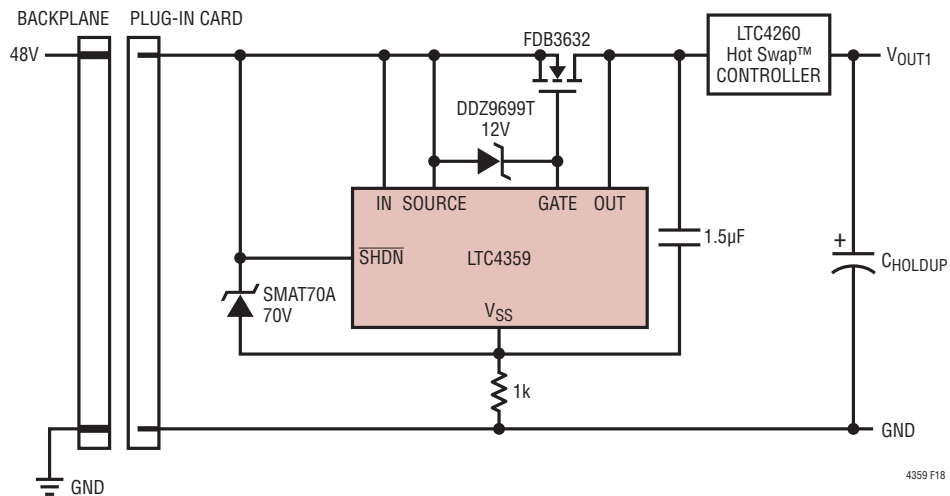


図 18. プラグイン・カードでの電源ホールドアップ用入力ダイオード

関連製品

製品番号	説明	注釈
LTC4352	モニタを備えた理想ダイオード・コントローラ	NチャネルMOSFETを制御、動作電圧:0V~18V
LTC4354	負電圧ダイオードORコントローラおよびモニタ	2個のNチャネルMOSFETを制御、1μsのターンオフ時間、80V動作
LTC4355	正電圧ダイオードORコントローラおよびモニタ	2個のNチャネルMOSFETを制御、0.3μsのターンオフ時間、80V動作
LTC4357	正の高電圧理想ダイオード・コントローラ	1個のNチャネルMOSFETを制御、0.5μsのターンオフ時間、80V動作
LTC4358	5A理想ダイオード	NチャネルMOSFET内蔵、動作電圧:9V~26.5V
LT4363-1/LT4363-2	高電圧サージ・ストッパー	高電圧サージを阻止、4V~80V、-60Vの逆入力保護
LT4256-1/LT4256-2	正の高電圧ホットスワップ・コントローラ	アクティブな電流制限、電源電圧:10.8V~80V ラッチオフおよび自動再試行オプション
LTC4260	正の高電圧ホットスワップ・コントローラ	I ² CとADCを搭載、8.5V~80Vの電源
LTC4364	理想ダイオードを備えたサージ・ストッパー	動作電圧範囲:4V~80V、-40Vまでの逆入力保護、 -20Vまでの逆出力保護