

入力電源とヒューズ・モニタを備えた正の高電圧の理想ダイオードOR

特長

- パワー・ショットキーダイオードの代替デバイス
- NチャンネルMOSFETを制御
- 0.3μsのターンオフ時間により、ピーク・フォールト電流を制限
- 広い動作電圧範囲: 9V~80V
- 発振のないスムーズな切り替え
- 逆DC電流なし
- VIN、ヒューズ、MOSFETダイオードをモニタ
- 14ピン(4mm×3mm)DFNパッケージ、16ピンMSおよびSOパッケージ

アプリケーション

- 高可用性システム
- AdvancedTCA® (ATCA) システム
- +48Vおよび-48V配電システム
- テレコム・インフラストラクチャ

LT、LT、LTC、LTM、Linear Technologyおよび Linear のロゴはリニアテクノロジー社の登録商標です。Hot Swapはリニアテクノロジー社の商標です。他のすべての商標はそれぞれの所有者に所有権があります。

概要

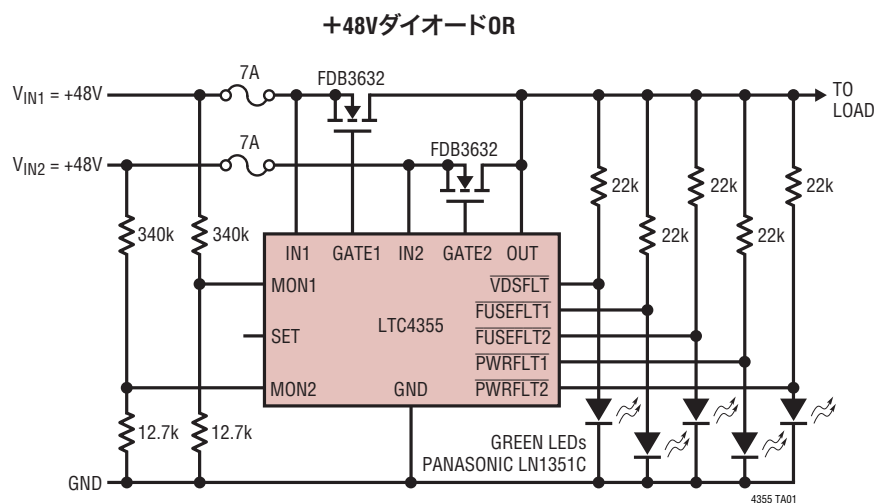
LTC®4355は、2つの外付けNチャンネルMOSFETをドライブする正電圧理想ダイオードORコントローラです。ショットキーダイオードの代わりにNチャンネルMOSFETを使用してダイオードORを構成することにより、消費電力、熱損失、PCボード面積を低減します。

LTC4355を使用することにより、電源を容易にOR接続可能なので、システム全体の信頼性を向上させることができます。LTC4355は2つの正電源や-48Vシステムにおけるような2つの負電源のリターンパスをダイオードORすることができます。

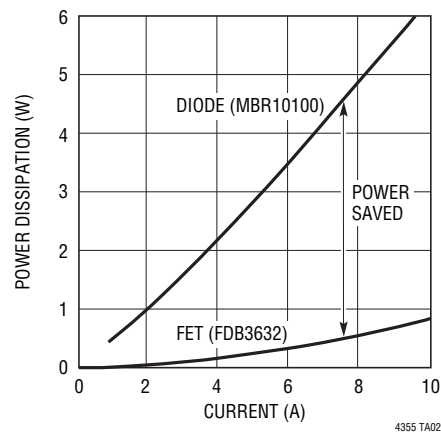
LTC4355はMOSFETの電圧降下を順方向で制御し、発振なしに1つのパスから他のパスへスムーズな電流転送が可能です。電源が故障または短絡した場合、高速ターンオフによって逆電流過渡を最小限に抑えます。

電源フォールト検知により、入力電源が安定化されていない、インライン・ヒューズがとんでいる、MOSFETの電圧がフォールト・スレッショルドよりも高い、などの状態を知らせます。

標準的応用例



消費電力と負荷電流



LTC4355

絶対最大定格

(Note 1, 2)

電源電圧

IN1, IN2 -1V~100V
 OUT -0.3V~100V

入力電圧

MON1, MON2, SET -0.3V~7V

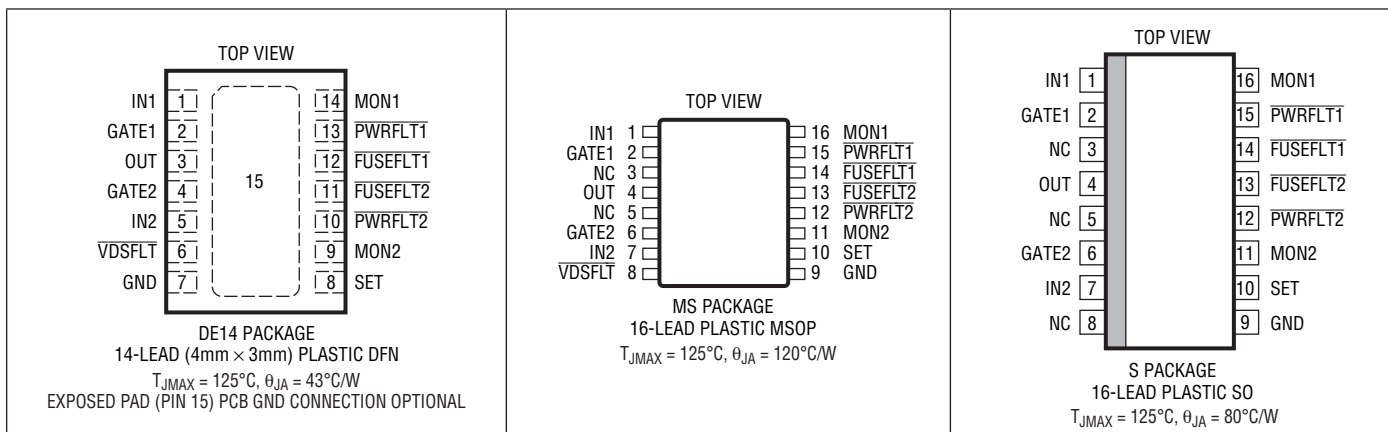
出力電圧

GATE1 (Note 3) $V_{IN1}-0.2V \sim V_{IN1}+13V$
 GATE2 (Note 3) $V_{IN2}-0.2V \sim V_{IN2}+13V$
 PWRFLT1, PWRFLT2, VDSFLT,
 FUSEFLT1, FUSEFLT2 -0.3V~8V

動作周囲温度範囲

LTC4355C 0°C~70°C
 LTC4355I -40°C~85°C
 LTC4355H -40°C~125°C
 保存温度範囲 -65°C~150°C
 リード温度 (半田付け, 10秒)
 MS, SOパッケージ 300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4355CDE#PBF	LTC4355CDE#TRPBF	4355	14-Lead (4mm x 3mm) Plastic DFN	0°C to 70°C
LTC4355IDE#PBF	LTC4355IDE#TRPBF	4355	14-Lead (4mm x 3mm) Plastic DFN	-40°C to 85°C
LTC4355CS#PBF	LTC4355CS#TRPBF	LTC4355CS	16-Lead Plastic SO	0°C to 70°C
LTC4355IS#PBF	LTC4355IS#TRPBF	LTC4355IS	16-Lead Plastic SO	-40°C to 85°C
LTC4355CMS#PBF	LTC4355CMS#TRPBF	4355	16-Lead Plastic MSOP	0°C to 70°C
LTC4355IMS#PBF	LTC4355IMS#TRPBF	4355	16-Lead Plastic MSOP	-40°C to 85°C
LTC4355HMS#PBF	LTC4355HMS#TRPBF	4355	16-Lead Plastic MSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電氣的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $9\text{V} < V_{\text{OUT}} < 80\text{V}$ 。

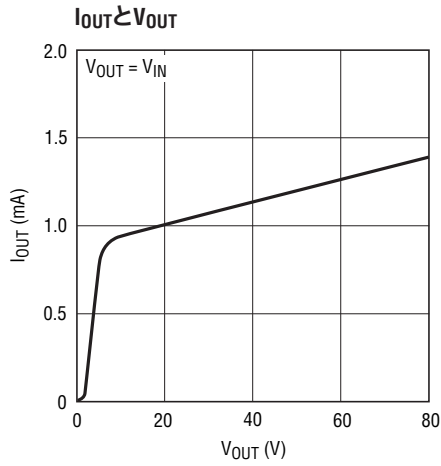
SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OUT}	Operating Supply Range		● 9		80	V
I_{OUT}	Supply Current		●	2	3	mA
I_{INx}	INx Pin Input Current	GATE High	● 0.5	0.6	1.2	mA
ΔV_{GATEx}	External N-Channel Gate Drive ($V_{\text{GATEx}} - V_{\text{INx}}$)	$V_{\text{OUT}} = 20\text{V to } 80\text{V}$ $V_{\text{OUT}} = 9\text{V to } 20\text{V}$	● 10 ● 4.5	14 6	18 18	V V
$I_{\text{GATEx(UP)}}$	External N-Channel Gate Pull-Up Current	$V_{\text{GATEx}} = V_{\text{INx}}$, $V_{\text{INx}} - V_{\text{OUT}} = 100\text{mV}$	● -14	-20	-26	μA
$I_{\text{GATEx(DN)}}$	External N-Channel Gate Pull-Down in Fault Condition	Gate Drive Off, $V_{\text{GATEx}} = V_{\text{INx}} + 5\text{V}$	● 1	2		A
t_{OFF}	Gate Turn-Off Time	$V_{\text{INx}} - V_{\text{OUT}} = 55\text{mV}$ $\lceil -1\text{V}$, $C_{\text{GATE}} = 0$ $V_{\text{GATEx}} - V_{\text{INx}} < 1\text{V}$	●	0.3	0.4	μs
$V_{\text{MONx(TH)}}$	MONx Pin Threshold Voltage	V_{MONx} Rising	● 1.209	1.227	1.245	V
$V_{\text{MONx(HYST)}}$	MONx Pin Hysteresis Voltage		● 10	30	45	mV
$I_{\text{MONx(IN)}}$	MONx Pin Input Current	$V_{\text{MONx}} = 1.23\text{V}$	●	0	± 1	μA
$V_{\text{INx(TH)}}$	INx Pin Threshold Voltage	V_{INx} Rising	● 3	3.5	4	V
$V_{\text{INx(HYST)}}$	INx Pin Hysteresis Voltage		● 25	75	150	mV
ΔV_{SD}	Source-Drain Regulation Voltage ($V_{\text{INx}} - V_{\text{OUT}}$)	$V_{\text{GATEx}} - V_{\text{INx}} = 2.5\text{V}$	● 10	25	55	mV
$\Delta V_{\text{SD(FLT)}}$	Short-Circuit Fault Voltage ($V_{\text{INx}} - V_{\text{OUT}}$) Rising	SET = 0V SET = 100k Ω SET = Hi-Z	● 0.2 ● 0.4 ● 1.3	0.25 0.5 1.5	0.3 0.6 1.6	V V V
$\Delta V_{\text{SD(FLT)(HYST)}}$	Short-Circuit Fault Hysteresis Voltage			30		mV
V_{FLT}	PWRFLT \bar{x} , FUSEFLT \bar{x} , VDSFLT Pins Output Low	$I_{\text{PWRFLT}\bar{x}}, I_{\text{FUSEFLT}\bar{x}}, I_{\text{VDSFLT}} = 5\text{mA}$	●	100	200	mV
I_{FLT}	PWRFLT \bar{x} , FUSEFLT \bar{x} , VDSFLT Pins Leakage Current	$V_{\text{PWRFLT}\bar{x}}, V_{\text{FUSEFLT}\bar{x}}, V_{\text{VDSFLT}} = 5\text{V}$	●	0	± 1	μA
$R_{\text{SET(L)}}$	SET Resistance Range for $\Delta V_{\text{SD(FLT)}} = 0.25\text{V}$		● 0		5	k Ω
$R_{\text{SET(M)}}$	SET Resistance Range for $\Delta V_{\text{SD(FLT)}} = 0.5\text{V}$		● 50		150	k Ω
$R_{\text{SET(H)}}$	SET Resistance Range for $\Delta V_{\text{SD(FLT)}} = 1.5\text{V}$		● 1			M Ω

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

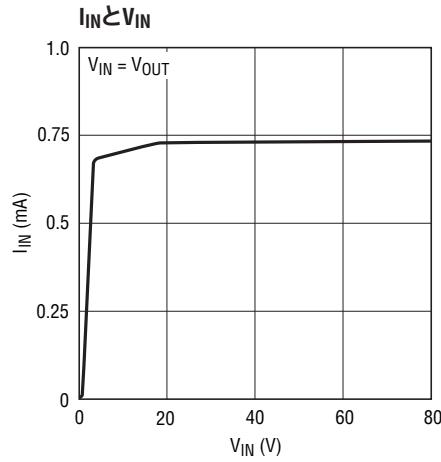
Note 2: 注記がない限り、ピンに流れ込む電流はすべて正で、電圧はすべてGND基準である。

Note 3: GATExピンはINxを13V以上上回らないように内部で制限される。これらのピンをクランプ電圧より高い電圧にドライブするとデバイスを損傷するおそれがある。

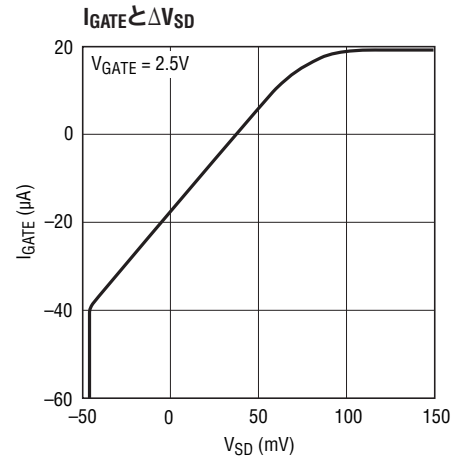
標準的性能特性



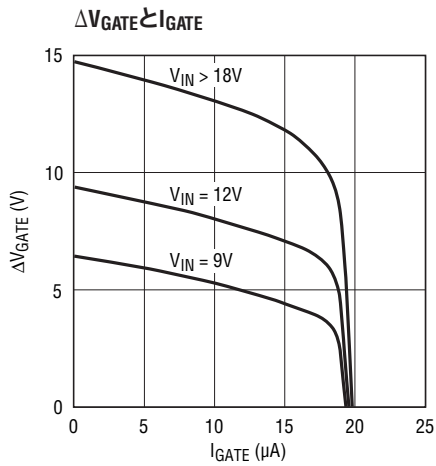
4355 G01



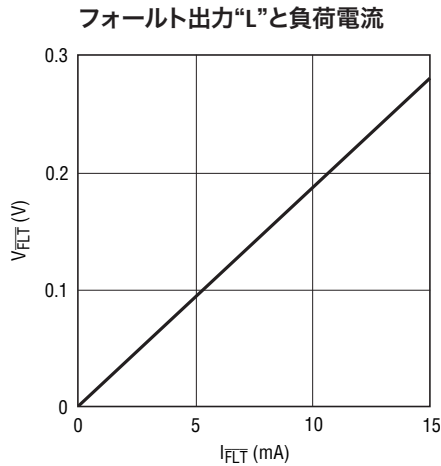
4355 G02



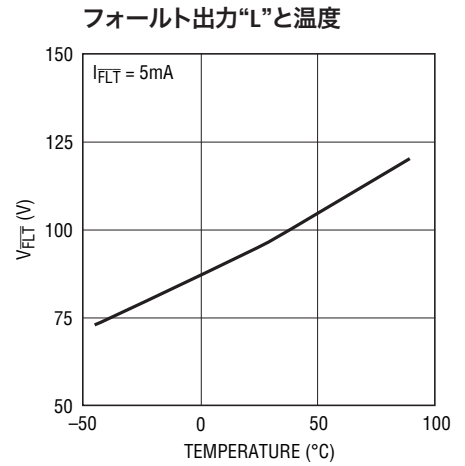
4355 G03



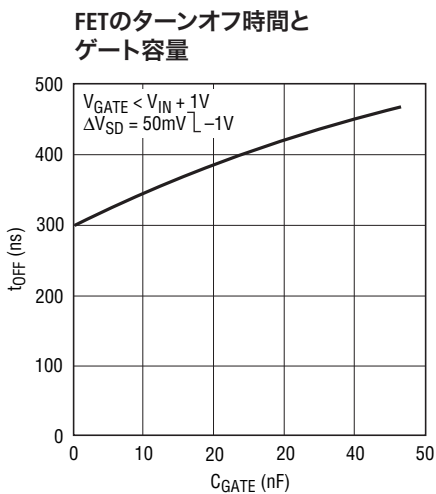
4355 G04



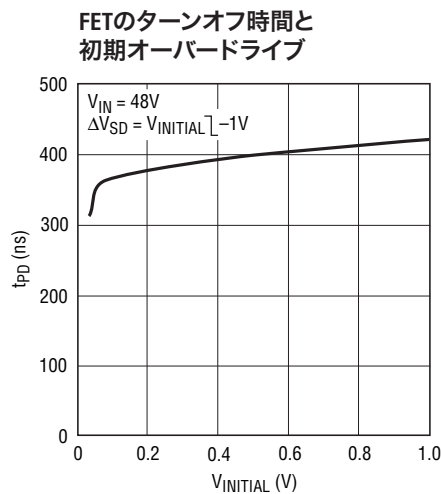
4355 G05



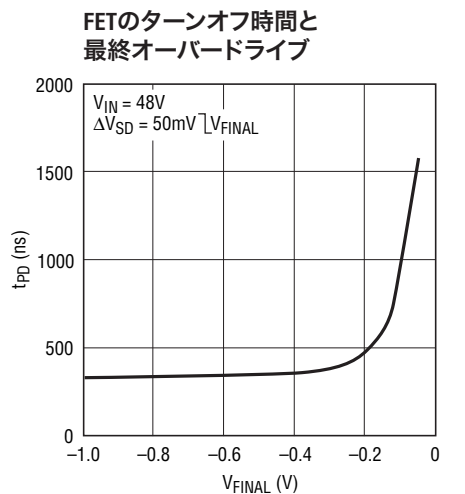
4355 G06



4355 G07



4355 G08



4355 G09

ピン機能

露出パッド: 露出パッドはオープンのままにするか、またはGNDに接続することができます。

FUSEFLT_x: ヒューズのフォールト出力。 $V_{INx} < 3.5V$ のときGNDになるオープンドレイン出力で、ヒューズが切れていることを知らせます。それ以外の場合、この出力はハイ・インピーダンスです。使用しない場合にはGNDに接続してください。

GATE_x: ゲート・ドライブ出力。負荷電流によってMOSFETの両端に25mVを超える電圧降下が生じると、GATEピンは“H”になり、NチャネルMOSFETを導通させます。負荷電流が小さいと、ゲートはアクティブにドライブされ、MOSFETの両端は25mVに保たれます。逆電流によってMOSFETの両端に-25mVを超える電圧降下が生じると、高速プルダウン回路がGATEピンとINピンを直ちに接続してMOSFETをオフします。GATEピンとINピン間の容量は0.1 μ F以下に制限してください。

GND: デバイスのグラウンド。

IN_x: 入力電圧とGATEの高速プルダウンのリターン。INピンは理想ダイオードのアノードで、NチャネルMOSFETのソースに接続します。これらのピンでセンスされる電圧はMOSFETのソース-ドレイン間電圧の制御に使われるので、PWRFLT、FUSEFLT、VDSFLTピンをドライブするフォールト検出回路で使用されます。GATEの高速プルダウン電流はINピンを介してリターンされます。これらのピンはMOSFETのソースにできるだけ近づけて接続します。使用しない場合にはOUTに接続してください。

MON_x: 入力電源モニタ。これらのピンは入力電源電圧のモニタに使用します。これらのピンは、入力電源とGND間の外付け抵抗分割器に接続します。 V_{MONx} が1.23Vを下回ると、PWRFLT_xピンはGNDに引き下げられます。使用しない場合にはGNDに接続してください。

NC: 接続なし。内部で接続されていません。これらのピンは高電圧ピンと低電圧ピン間の距離に余裕を与えています。

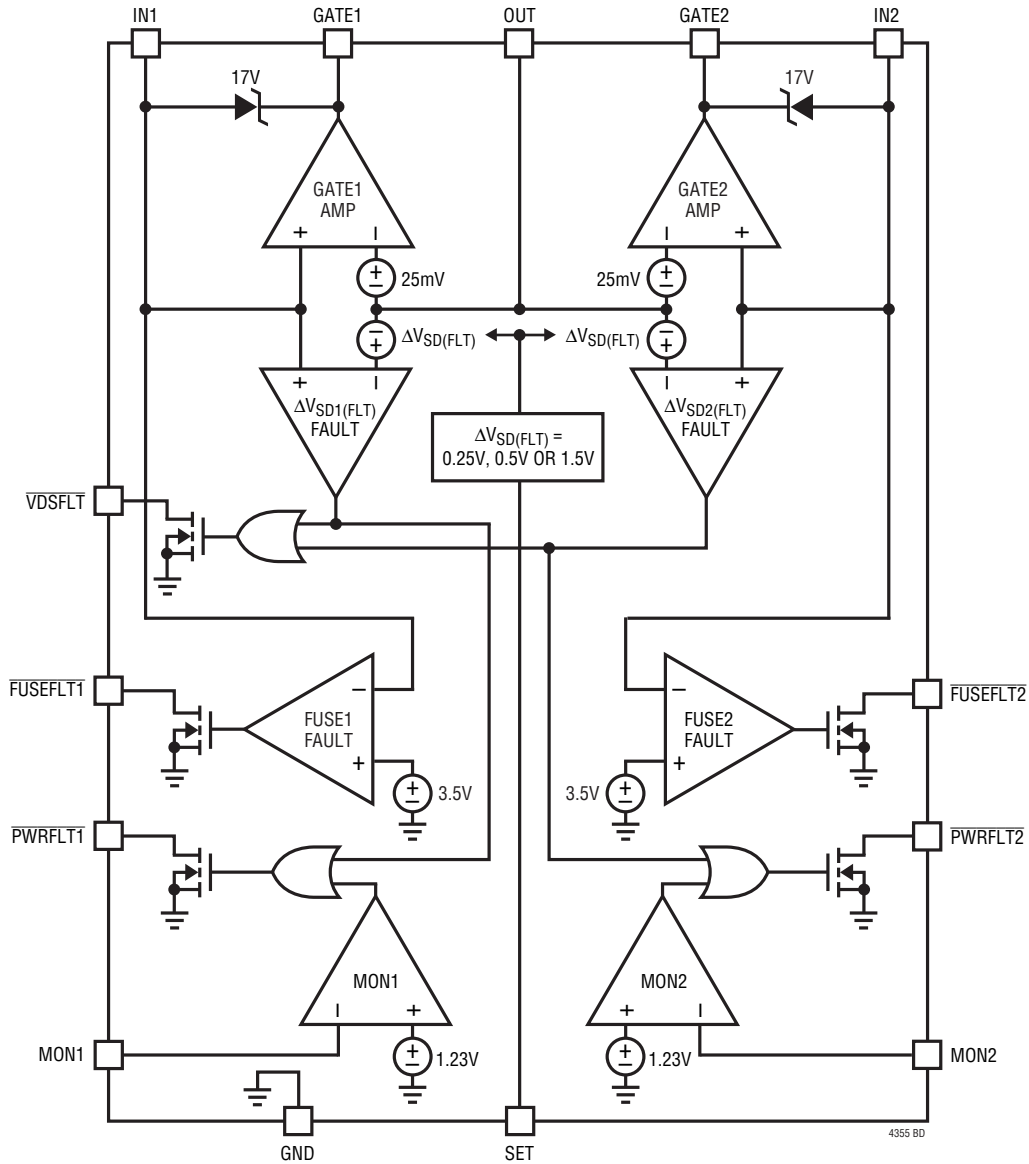
OUT: ドレイン電圧のセンスと正電源入力。OUTはIN1とIN2のダイオードOR出力です。このピンは、NチャネルMOSFETの共通ドレイン接続に接続します。このピンでセンスされる電圧はMOSFETのソース-ドレイン間電圧の制御に使われ、PWRFLTピンとVDSFLTピンをドライブするフォールト検出回路で使用されます。LTC4355にはOUTピンから電力を供給します。

PWRFLT_x: 電源のフォールト出力。 V_{MONx} が1.23Vを下回るか、またはMOSFETの順方向電圧が $\Delta V_{SD(FLT)}$ を上回ると、GNDに引き下げられるオープンドレイン出力です。 V_{MONx} が1.23Vを上回り、MOSFETの順方向電圧が $\Delta V_{SD(FLT)}$ 以下の場合、PWRFLT_xはハイ・インピーダンスです。使用しない場合にはGNDに接続してください。

SET: $\Delta V_{SD(FLT)}$ のスレッシュホールド設定入力。SETをGNDに接続するか、GNDに接続された100k Ω 抵抗に接続するか、もしくはオープンのままにすると、 $\Delta V_{SD(FLT)}$ の順方向電圧フォールト・スレッシュホールドがそれぞれ250mV、500mV、1.5Vに設定されます。MOSFET両端の電圧が $\Delta V_{SD(FLT)}$ を上回ると、VDSFLTピンとPWRFLTピンの少なくとも一方がGNDに引き下げられます。

VDSFLT: MOSFETのフォールト出力。どちらかのMOSFETの順方向電圧が $\Delta V_{SD(FLT)}$ を上回ると、GNDに引き下げられるオープンドレイン出力です。PWRFLT1またはPWRFLT2も“L”になり、どちらのMOSFETの順方向電圧降下が $\Delta V_{SD(FLT)}$ を超えているかを示します。それ以外の場合、このピンはハイ・インピーダンスです。使用しない場合にはGNDに接続してください。

ブロック図



動作

高い可用性を要するシステムでは、冗長性をもたせてシステムの信頼性を高めるため、多くの場合、並列に接続された電源やバッテリー・フィードが採用されます。ダイオードをOR結合することが、これらの電源をポイントオブロードで接続する一般的な手法でした。この手法の弱点は、順方向電圧降下が生じることによって効率が低下することです。この電圧降下によって、利用可能な電源電圧が低下して大きな電力を消費します。ショットキー・ダイオードの代わりにNチャネルMOSFETを使用すると、高電力アプリケーションでの電力消費が低減され、高価なヒートシンクや大きなサーマル・レイアウトが不要になります。

LTC4355は正電圧ダイオードORコントローラで、OR結合ダイオードの代わりにパス・トランジスタとしての2個の外付けNチャネルMOSFETをドライブします。INピンとOUTピンは理想ダイオードのアノードとカソードになります。外付けMOSFETのソース・ピンはINピンに接続します。MOSFETのドレインは、デバイスの正電源であるOUTピンと一緒に接続します。外付けMOSFETのゲートはLTC4355によってドライブされ、パス・トランジスタの電圧降下を制御します。

起動時に、IN_x電圧が高い方のMOSFETのボディー・ダイオードを通して初期負荷電流が流れます。対応するGATE_xピンは直ちにランプアップしてMOSFETをオンします。アンプはソース接続とドレイン接続の間の電圧降下を25mVに制御しようとします。負荷電流によって電圧降下が25mVより大きくなると、MOSFETのゲートは完全にオン状態にドライブされ、電圧降下は $R_{DS(ON)} \cdot I_{LOAD}$ に等しくなります。

電源電圧がほぼ等しいと、この安定化手法によって、負荷電流は発振なしにMOSFETの間で円滑に分担されます。各パス・トランジスタを流れる電流は、各MOSFETの $R_{DS(ON)}$ と電源の出力インピーダンスに依存します。

電流のほとんどまたは全部を供給している電源がGNDに短絡するなど、電源が故障した場合、オンしているMOSFETを通して一時的に逆電流が流れます。この電流はすべての負荷容量や2つ目の電源から他方のMOSFETのボディー・ダイオードを通して流れます。LTC4355はこの状態に直ちに反応して、約500nsでMOSFETをオフします。この高速ターンオフによって、逆電流が損傷を与えるレベルにまでランプアップするのを防ぎます。

順方向電圧降下が設定可能なフォールト・スレッショルド($\Delta V_{SD(FLT)}$)を超えると、 \overline{VDSFLT} ピンが“L”になります。このピンを使用してLEDまたはオプトカプラから電流をシャントすることによって、パス・トランジスタが故障しているか、または過度の順方向電流が流れていることを示します。さらに、この場合、 $\overline{PWRFLT1}$ ピンまたは $\overline{PWRFLT2}$ ピンが“L”になり、フォールト状態のチャンネルであることを示します。

\overline{PWRFLT} ピンは入力電源がレギュレーション範囲内かどうかとも示します。 $V_{MON1} < 1.23V$ または $V_{MON2} < 1.23V$ の場合、対応する \overline{PWRFLT} ピンが“L”になって入力電源が低いことを示し、オプションのLEDまたはオプトカプラをオフします。

$\overline{FUSEFLT}$ ピンは入力ヒューズの状態を示します。INピンの一方の電圧が3.5Vより低いと、対応する $\overline{FUSEFLT}$ ピンは“L”になります。INピンは最低でも0.5mAをシンクして、入力ヒューズが切れたときにINピンが“L”になるようにします。ヒューズが切れていなくても、入力電源が3.5Vより低いと $\overline{FUSEFLT}$ がアクティブになる点に注意してください。

アプリケーション情報

MOSFETの選択

LTC4355はNチャネルMOSFETをドライブして負荷電流を供給します。MOSFETの重要な特性は、オン抵抗 $R_{DS(ON)}$ 、最大ドレイン-ソース間電圧 V_{DSS} 、スレッシュホールド電圧です。

V_{OUT} の電源電圧が9V~20Vの場合、MOSFETのゲート・ドライブは4.5Vを上回ることが保証されています。 V_{OUT} の電源電圧が20Vを超える場合、ゲート・ドライブは10Vを上回ることが保証されています。ゲート・ドライブは18V未満に制限されます。このため、ロジックレベル・スレッシュホールドNチャネルMOSFETと20Vを超える標準NチャネルMOSFETを使用することができます。定格ブレイクダウン電圧が18Vより小さい場合、外付けのツェナー・ダイオードを使用してMOSFETのゲートとソースの間の電位をクランプすることができます。例として「標準的応用例」を参照してください。

最大許容ドレイン-ソース間電圧(BV_{DSS})は電源電圧より高くなければなりません。入力をGNDに接続すると、全電源電圧がMOSFETの両端に発生します。

どちらかのMOSFETの電圧降下が設定可能な $\Delta V_{SD(FLT)}$ フォールト・スレッシュホールドを上回ると、フォールト状態のチャネルに対応する \overline{VDSFLT} ピンと \overline{PWRFLT} ピンは“L”になります。 $R_{DS(ON)}$ は十分小さくして、フォールトをトリガすることなく最大負荷電流を供給し、最大負荷電流でのMOSFETの電力定格($I^2 \cdot R_{DS(ON)}$)内を維持するようにします。

フォールト状態

LTC4355はフォールト状態をモニタし、LEDまたはオプトカップラから電流をシャントすることによって、それぞれをオフして個々のフォールト状態を示します(表1を参照)。

パス・トランジスタの電圧降下が設定可能な $\Delta V_{SD(FLT)}$ フォールト・スレッシュホールドを上回ると、 \overline{VDSFLT} ピンとフォールト状態のチャネルに対応する $\overline{PWRFLT1}$ ピンまたは $\overline{PWRFLT2}$ ピンの内部プルダウンがオンします。 $\Delta V_{SD(FLT)}$ スレッシュホールドはSETピンによって設定されます。SETをGNDに接続するか、GNDに接続された100k Ω 抵抗に接続するか、もしくはフロートさせると、 $\Delta V_{SD(FLT)}$ がそれぞれ250mV、500mV、1.5Vに設定されます。

パス・トランジスタ両端の電圧を高くする可能性のあるフォールト状態には、電源電圧が高い方のMOSFETのオープン、負荷の過電流による過度のMOSFET電流、または電源電圧が低い方のMOSFETの短絡などがあります。起動時、あるいは電源間の切替えが発生したとき、MOSFETゲートがランプアップしてボディダイオードが導通する短時間のあいだに順方向電圧が設定されたスレッシュホールドを超えたことが \overline{VDSFLT} ピンと $\overline{PWRFLT1}$ または $\overline{PWRFLT2}$ ピンによって一瞬通知されることがあります。

\overline{PWRFLT} ピンは、どちらかの入力電源が通常のレギュレーション範囲を下回っていることを示すためにも使用されます。MON1ピンまたはMON2ピンの電圧が $V_{MON(TH)}$ (標準1.23V)を下回ると、対応する $\overline{PWRFLT1}$ ピンまたは $\overline{PWRFLT2}$ ピンは“L”になります。入力電源に接続された抵抗分割器で対応する電源のMONピンをドライブすることによって、その電源の \overline{PWRFLT} スレッシュホールドが設定されます。MONピンのスレッシュホールドの許容差、抵抗の許容差、モニタされる電源のレギュレーション範囲を必ず考慮してください。また、MONピンの電圧が7Vを超えないようにしてください。

$\overline{FUSEFLT}$ ピンは入力ヒューズの状態を示すのに使用されます。INピンの一方が $V_{INx(TH)}$ (標準3.5V)を下回ると、その電源に対応する $\overline{FUSEFLT}$ ピンは“L”になります。INピンはそれぞれ最低でも0.5mAをシンクするので、入力ヒューズが切れた後でもピンを“L”にするのに十分です。MOSFETのリーク電流が0.5mAより大きくなる可能性がある場合には、INピンとGNDの間に抵抗を接続してより大きな電流をシンクさせることができます。入力電源電圧が $V_{INx(TH)}$ を下回ると、 $\overline{FUSEFLT}$ ピンが“L”になる点に注意してください。

表1. フォールト表

$\Delta V_{SD1} < \Delta V_{SD(FLT)}$	$V_{IN1} > 3.5V$	$V_{MON1} > 1.23V$	\overline{VDSFLT}^*	$\overline{FUSEFLT1}$	$\overline{PWRFLT1}$
True	True	True	Hi-Z	Hi-Z	Hi-Z
True	True	False	Hi-Z	Hi-Z	Pull-Down
True	False	True	Hi-Z	Pull-Down	Hi-Z
True	False	False	Hi-Z	Pull-Down	Pull-Down
False	True	True	Pull-Down	Hi-Z	Pull-Down
False	True	False	Pull-Down	Hi-Z	Pull-Down
False	False	True	Pull-Down	Pull-Down	Pull-Down
False	False	False	Pull-Down	Pull-Down	Pull-Down

* $\Delta V_{SD2} < \Delta V_{SD(FLT)}$

アプリケーション情報

システム電源の故障

LTC4355は電圧が高い方のシステム入力電源から自動的に負荷電流を供給します。この電源がグラウンドに短絡されると、パス・トランジスタに一時的に逆電流が流れ始め、トランジスタがオフし始めます。この逆電流によってパス・トランジスタのドレイン・ピンとソース・ピンの間に -25mV の電圧降下が生じると、高速プルダウン回路がゲートを高速で“L”にドライブします。

もう一方のシステム電源は、チャンネルがオンするまで、そのパス・トランジスタのボディ・ダイオードを通して負荷電流を供給します。LTC4355はゲートを $20\mu\text{A}$ ランプアップさせてNチャンネルMOSFETをオンし、その両端の電圧降下を低減します。

入力短絡フォールト

逆バイアスに転換するアクティブな理想ダイオードのダイナミック動作は、遅延とそれに続く逆回復時間で最も的確に表されます。遅延フェーズ時に、寄生抵抗や寄生インダクタンスに制限されたいくらかの逆電流が生成され、逆回復フェーズ時に、寄生インダクタンスに蓄積されたエネルギーが回路内の別の素子に転送されます。逆回復時の電流のスルーレートは、 $100\text{A}/\mu\text{s}$ 以上に達する可能性があります。

入力パスおよび出力パスと直列に寄生インダクタンスがあるのに加えてスルーレートが大きいと、逆回復時にLTC4355のINピンとOUTピンに破壊的な過渡が生じる恐れがあります。電流を供給している入力に直接ゼロ・インピーダンスの短絡が生じるのは特に問題になります。それは、遅延フェーズ時に最も大きな逆電流が生成される可能性があるからです。MOSFETが最終的に逆電流を反転させると、LTC4355のINピンに負の電圧スパイクが生じ、OUTピンには正方向にスパイクが生じます。

入力が短絡状態のときにLTC4355が損傷しないように、図1に示すようにINピンとOUTピンを保護します。INピンは、負方向にはダイオードでGNDにクランプすることによって保護します。OUTピンは、TVSやTransZorbなどによるクランプ、または少なくとも $10\mu\text{F}$ のローカル・バイパス・コンデンサを使用して保護します。低電圧のアプリケーションでは、 $BV_{\text{DSS}} + V_{\text{IN}} < 100\text{V}$ であれば、MOSFETのドレイン・ソース間ブレークダウン電圧でOUTピンを十分保護することができます。

負荷バイパスまたは2つ目の電源とLTC4355の間の寄生インダクタンスにより、入力にゼロ・インピーダンスの短絡が生じたときにOUTピンの電圧が急落し、総ターンオフ時間(t_{OFF})が増加します。30V以下のアプリケーションではOUTピンを $39\mu\text{F}$ でバイパスし、30Vを上回るアプリケーションでは、少なくとも $100\mu\text{F}$ を使用します。1個のコンデンサでOUTピンの電圧が急落しないようにし、またOUTピンを電圧スパイクから保護することができます。

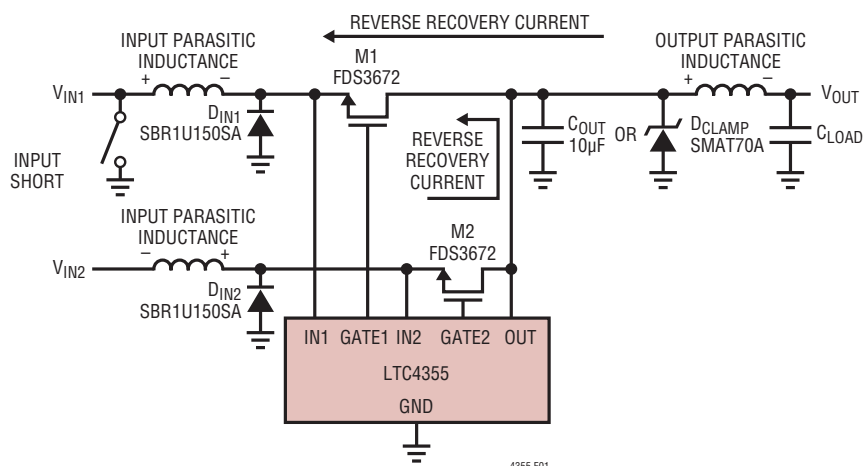


図1. 逆回復によりINピンとOUTピンに誘導性スパイクが生じる。
ステップ回復スパイクの極性は寄生インダクタンスの両端に示されている

アプリケーション情報

ループの安定性

サーボ・ループはパワー・NチャネルMOSFETの寄生容量によって補償されます。通常、これ以外の補償部品は必要ありません。ゲート容量が1000pFより小さいMOSFETを選択した場合、1000pFの補償コンデンサをゲート・ピンとソース・ピンの間に接続する必要があるかもしれません。

設計例

負荷電流が最大5Aの36V～72Vシステムの部品の選択に必要な計算を以下の設計例に示します(図2を参照)。

まず、NチャネルMOSFETを選択します。R_{DS(ON)} = 22mΩ(最大)のSO-8パッケージの100V、FDS3672によって、最適なソリューションが得られます。その両端の最大電圧降下は次のとおりです。

$$\Delta V = 5A \cdot 22m\Omega = 110mV$$

MOSFETの最大消費電力は次のとおりわずかです。

$$P = 5A \cdot 110mV = 0.55W$$

次に、入力電源が36Vを上回る場合にPWRFLTピンが行使されることがない抵抗分割器を選択します。最大V_{MONx(TH)}は1.245Vで、最大I_{MONx(IN)}は1μAです。R1 = 12.7kΩの許容差1%の抵抗を選択します。すると、次のようになります。

$$I_{R2} = \frac{V_{MONx(TH)}}{R1(MIN)} + I_{MONx(TH)(MAX)}$$

$$= \frac{1.245V}{12.7k\Omega(-1\%)} + 1\mu A = 100\mu A$$

I_{R2}を使ってR2を選択します。

$$R2 = \frac{36V - 1.245V}{100\mu A} = 348k\Omega$$

許容差を考慮して、R2を1%だけ下げた344kΩに調整します。すぐ下の標準抵抗値はR2 = 340kΩになります。

LED D1(パナソニックの緑色LED、LN1351C)は完全にオンするのに少なくとも1mAを必要とします。したがって、R5を33kΩに設定して、36Vの最小入力電源電圧に対応させます。

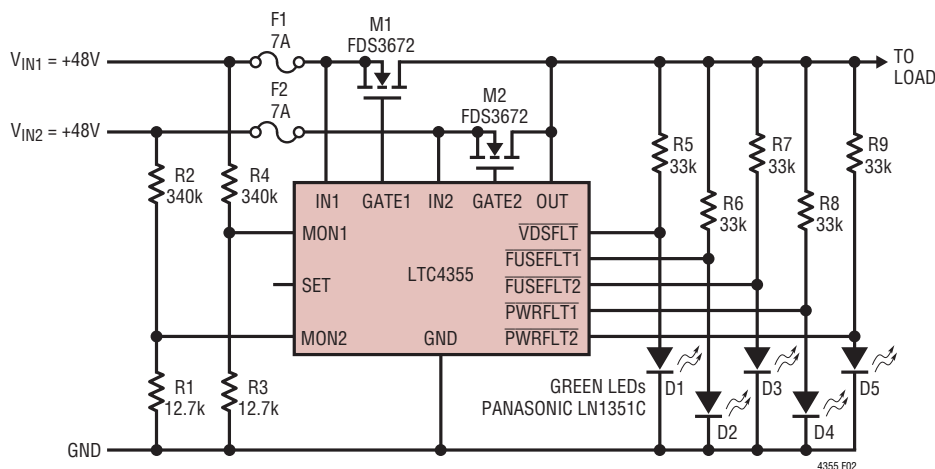


図2. 36V～72V/5Aの設計例

アプリケーション情報

レイアウトの検討事項

LTC4355用のプリント回路基板をレイアウトする場合、以下の事項に配慮してください。

サーボ・アンプの入力 (IN1、IN2、OUT) は、十分な精度を得るために、MOSFETの端子にできるだけ近づけて接続します。

MOSFETへのトレースは幅を広く、長さを短くします。MOSFETを通るパワーパスに関連したPCBトレースは抵抗を小さくします (図3を参照)。

DFNパッケージの場合、30Vを上回る電圧ではピンの間隔が問題になることがあります。これが問題になる場合、沿面距離と隙間のガイドラインを確認して判断してください。PCBの汚れを最小限に抑えるためには、無洗浄半田を使用してください。

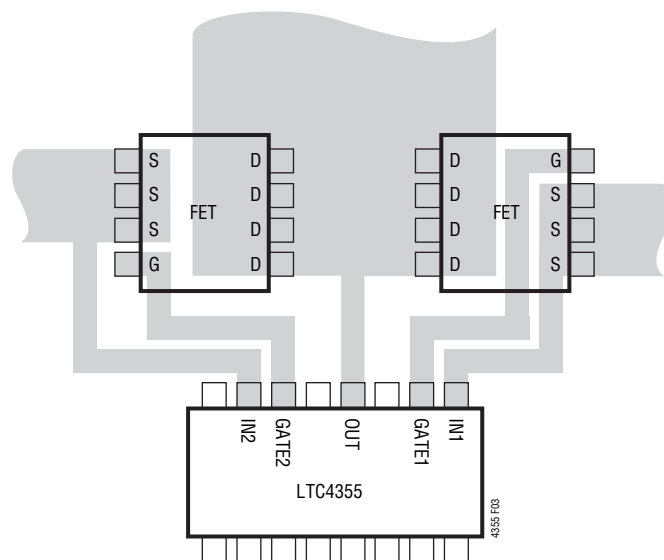
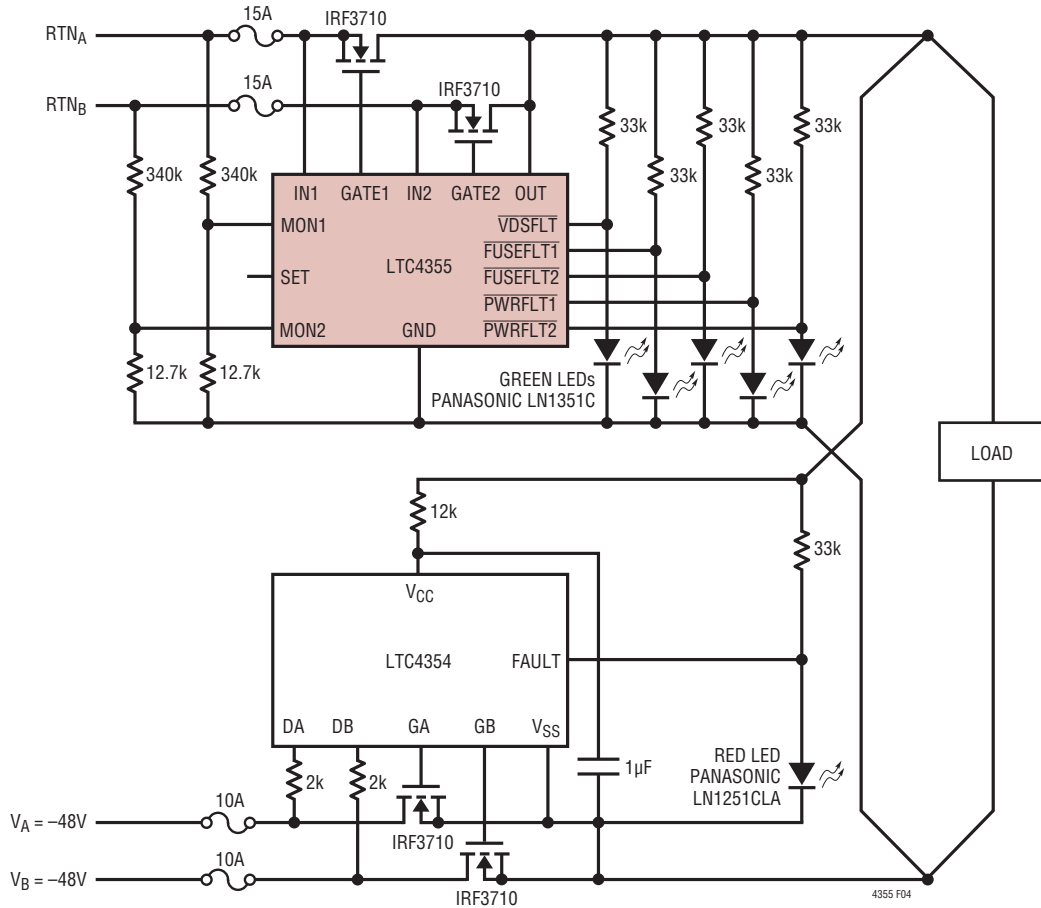


図3. レイアウト検討図

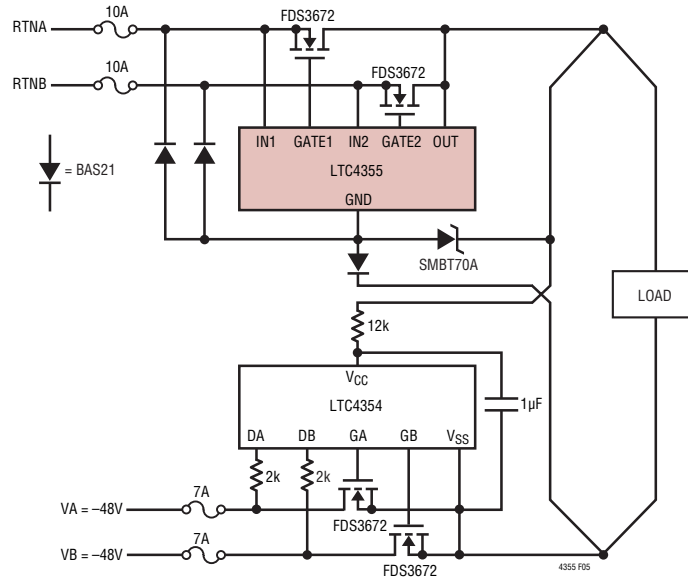
標準的応用例

正電源および負電源のダイオードORによる-36V~-72V/10A電源



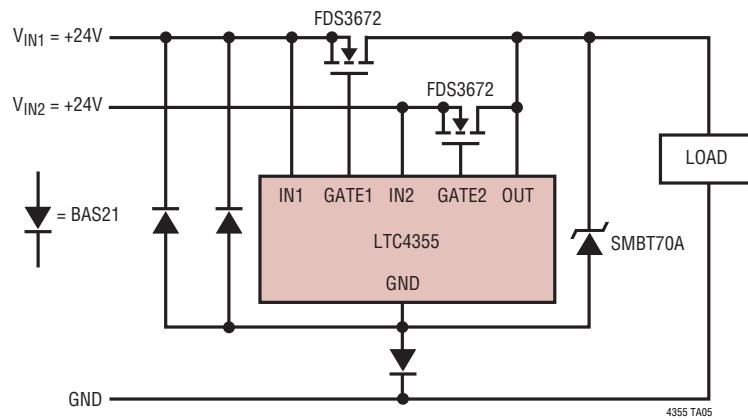
標準的応用例

逆入力保護付きの正電源および負電源のダイオードORによる-48V/5A電源



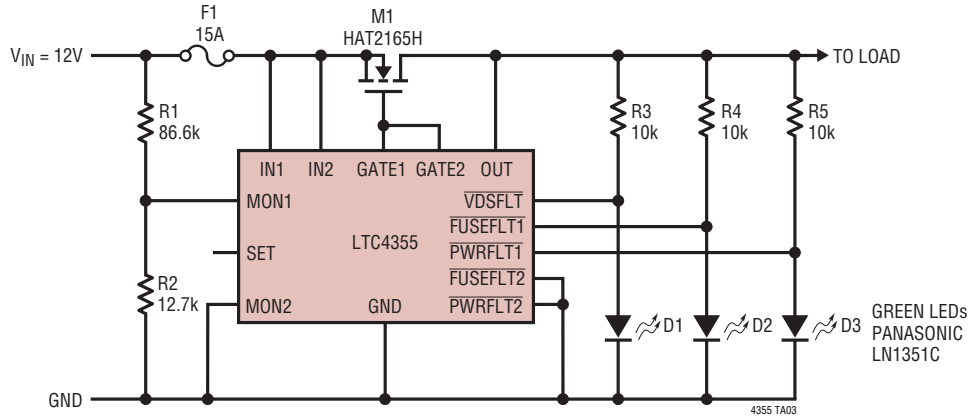
NOTE: MAXIMUM VOLTAGE BETWEEN ANY TWO INPUTS = 80V_{DC}

逆入力保護付き+24VダイオードOR

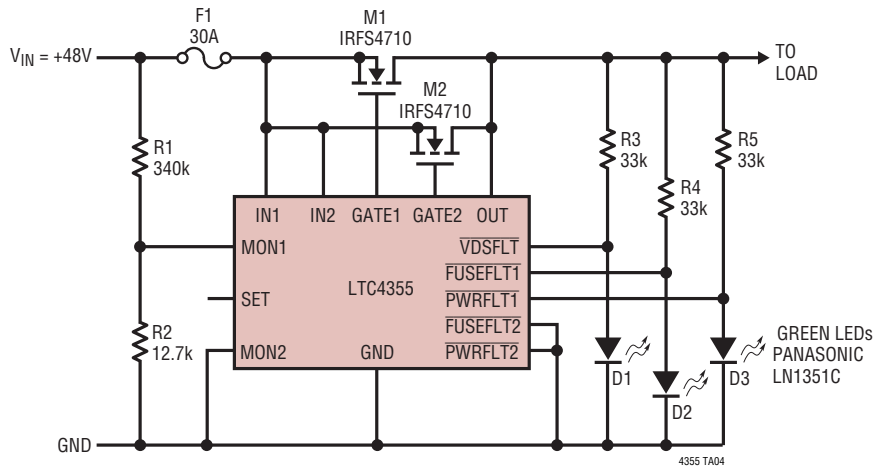


標準的応用例

ドライバを並列接続した単一12V/15A理想ダイオード

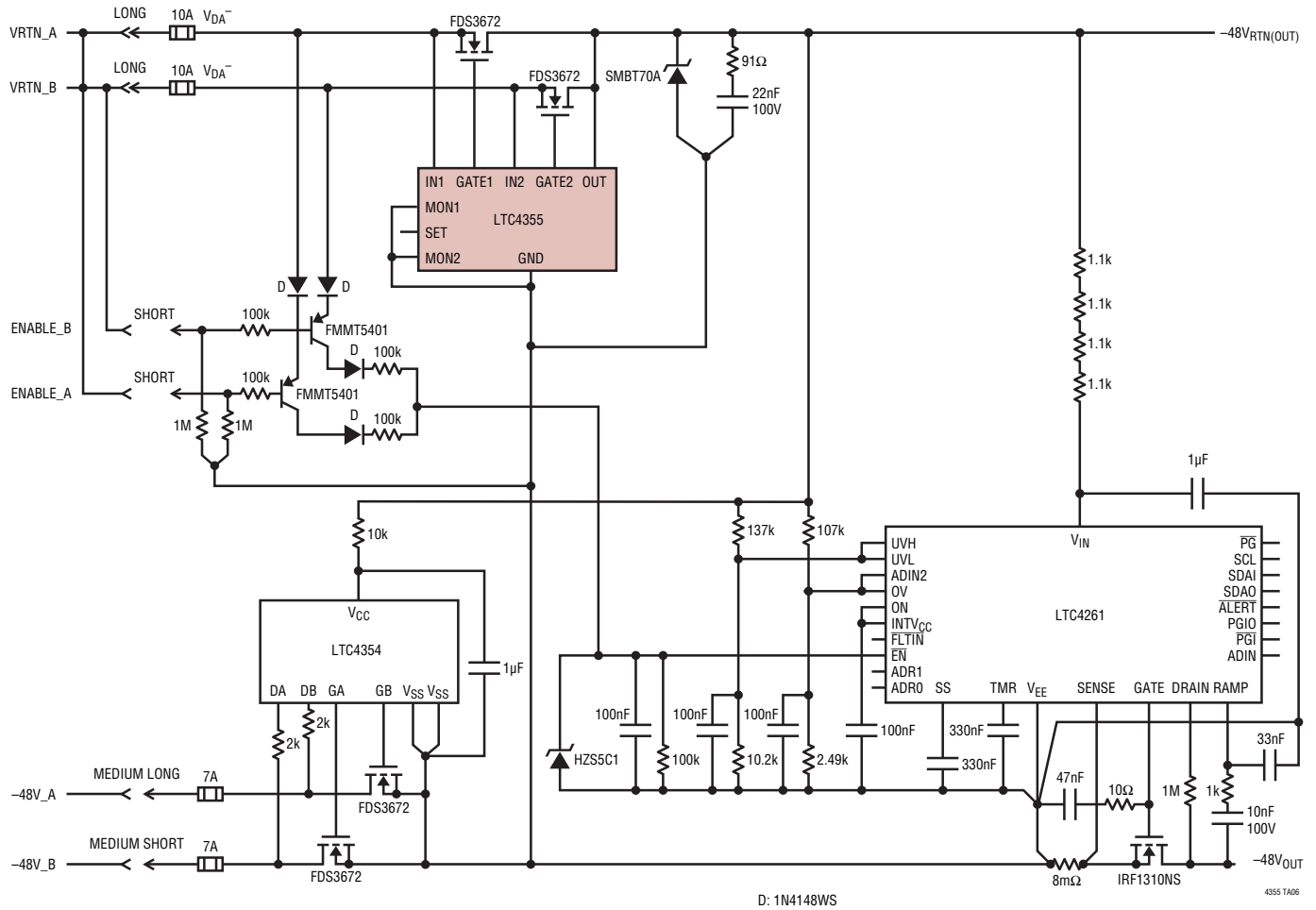


MOSFETを並列接続した単一36V~72V/30A理想ダイオード



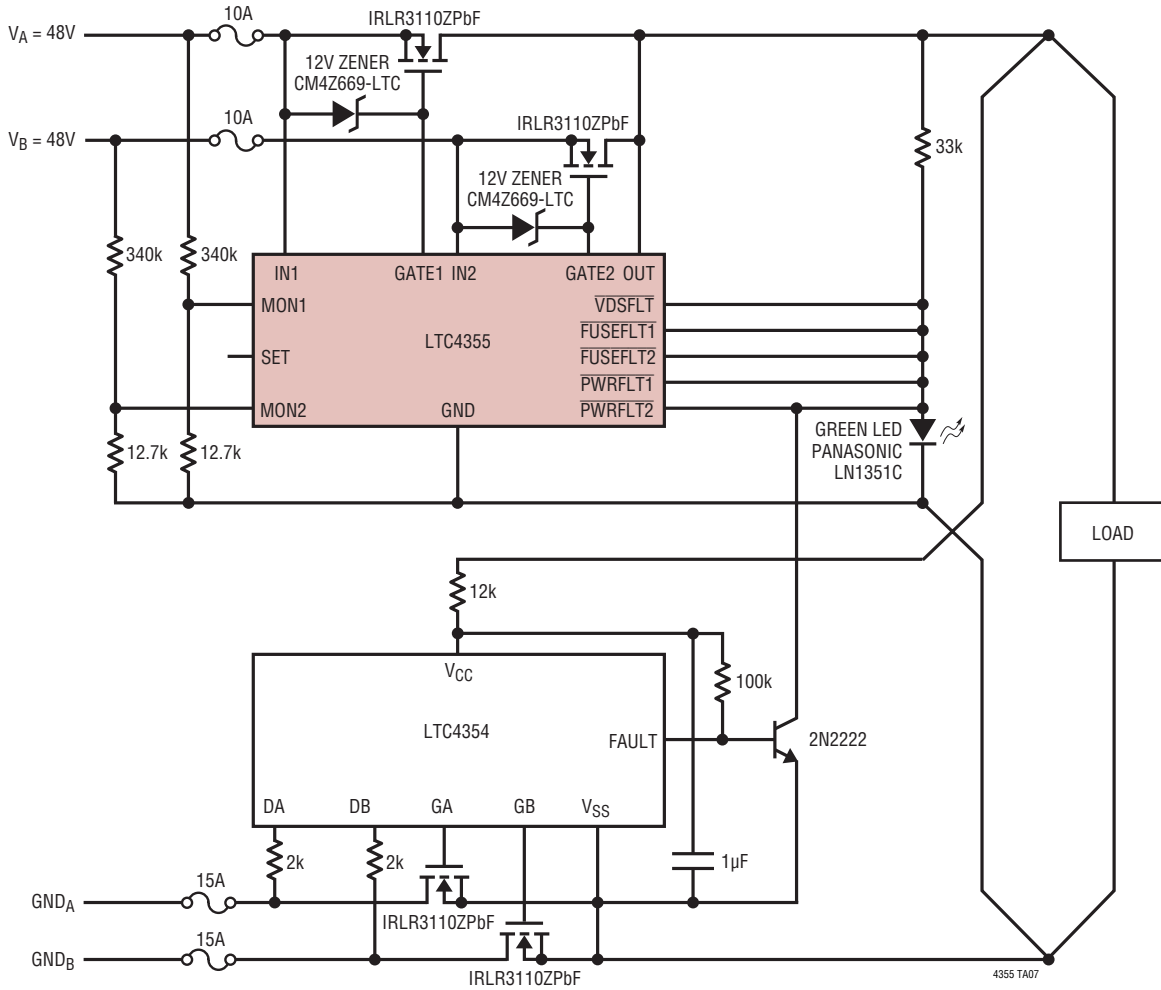
標準的応用例

ハイサイドとローサイドの理想ダイオードORによるAdvancedTCA、
ならびに、I²Cでの電流と電圧のモニタを備えたホットスワップ・コントローラ



標準的応用例

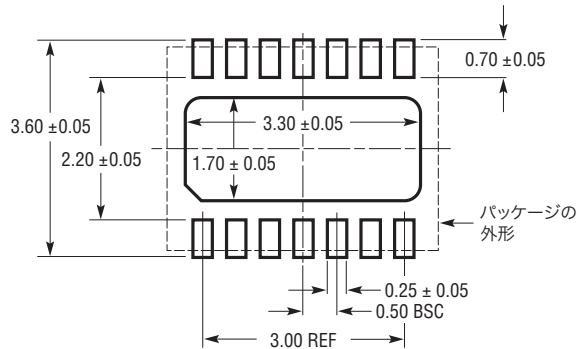
正電源および負電源のダイオードOR、フォールト出力の結合、
MOSFETゲートのツェナー・クランプによる36V~72V/10A電源



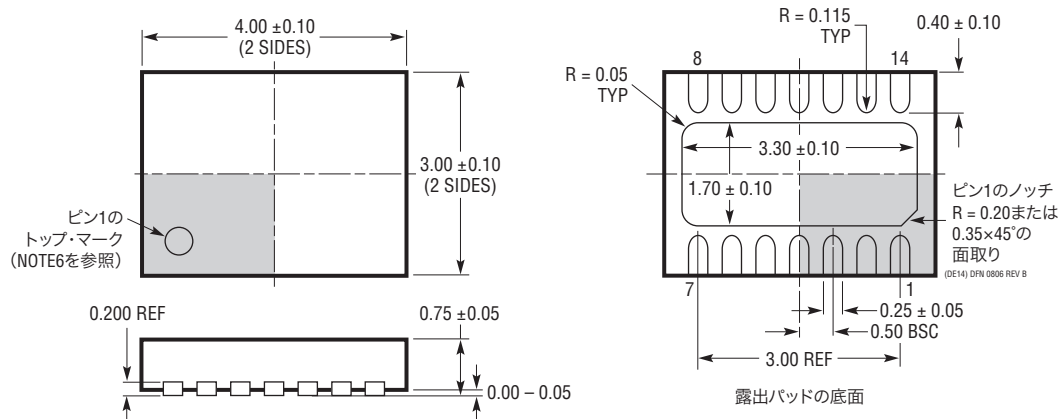
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

DE Package
14-Lead Plastic DFN (4mm × 3mm)
(Reference LTC DWG # 05-08-1708 Rev B)



推奨する半田パッドのピッチと寸法
半田付けされない領域には半田マスクを使用する



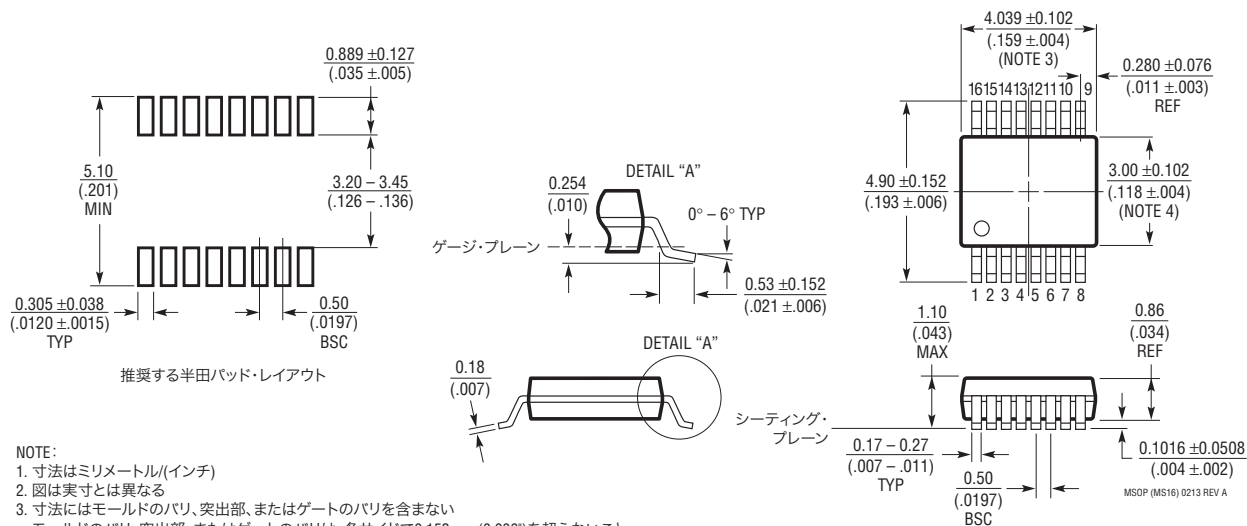
NOTE:

1. 図はJEDECパッケージ・アウトラインMO-229のバージョンのバリエーション(WGED-3)として提案
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

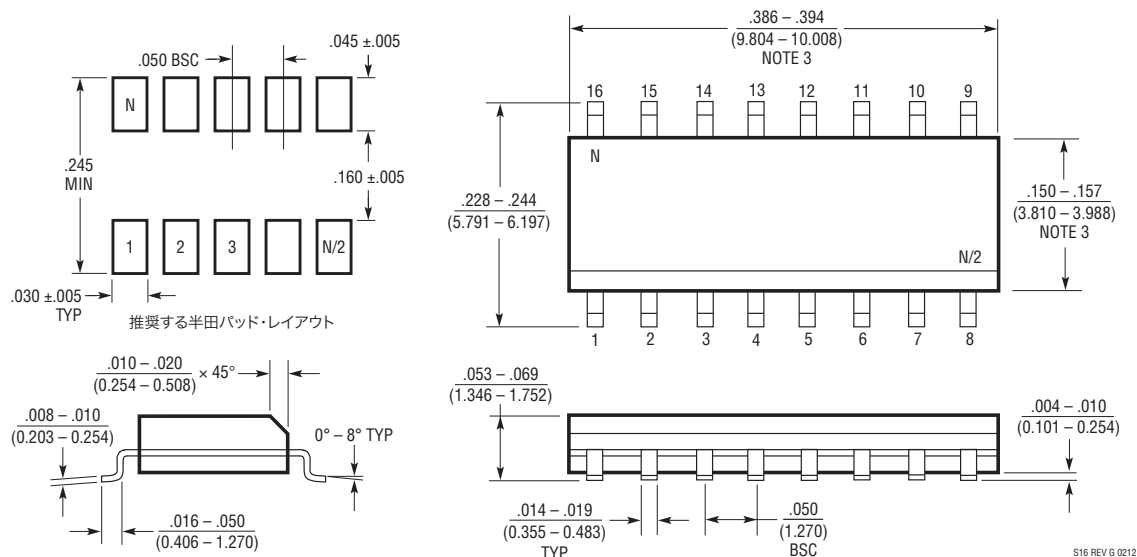
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

MS Package 16-Lead Plastic MSOP (Reference LTC DWG # 05-08-1669 Rev A)



- NOTE:
1. 寸法はミリメートル(インチ)
 2. 図は実寸とは異なる
 3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006")を超えないこと
 4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突出部は、各サイドで0.152mm (0.006")を超えないこと
 5. リードの平坦度(成形後のリードの底面)は最大0.102mm (0.004")であること

S Package 16-Lead Plastic Small Outline (Narrow .150 Inch) (Reference LTC DWG # 05-08-1610 Rev G)



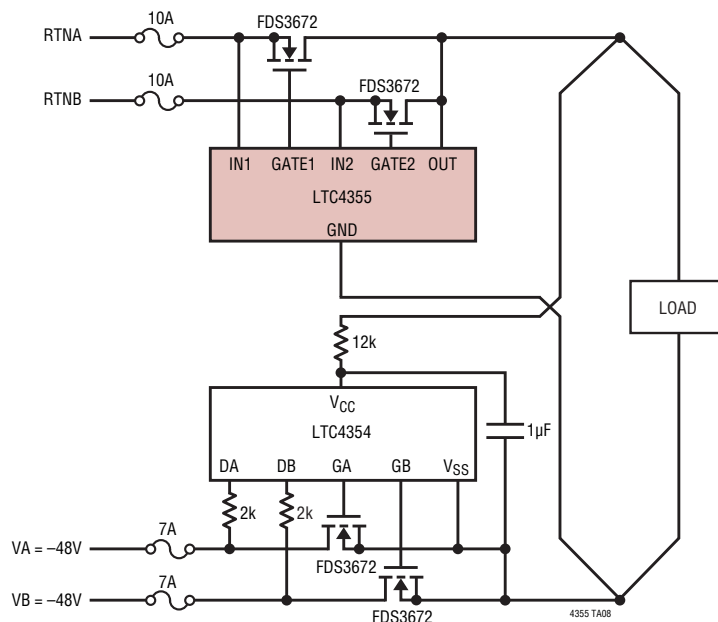
- NOTE:
1. 寸法は $\frac{\text{インチ}}{\text{ミリメートル}}$
 2. 図は実寸とは異なる
 3. 寸法にはモールドのバリまたは突出部を含まない
モールドのバリまたは突出部は0.006インチ (0.15mm) を超えないこと
 4. ピン1は斜めのエッジかへこみのいずれか

改訂履歴 (Rev Eよりスタート)

REV	日付	概要	ページ番号
E	2/10	「特長」の改訂と特許の削除	1
		「t _{OFF} 条件」を変更	3
		「NCピン」の記述を変更	5
		「アプリケーション情報」の図を変更	13、15、16
		「関連製品」のところの製品番号をLTC4352に訂正。	20
F	8/13	Hグレード (LTC4355H) の情報を追加	2
		θ _{JA} を変更: 125°C/Wから120°C/W (MSパッケージ)、75°C/Wから80°C/W (Sパッケージ)	2
		2組のヒューズ間で定格アンペアを入れ替え	12

標準的応用例

200WのAdvancedTCA理想ダイオードOR



関連製品

製品番号	説明	注釈
LTC1921	デュアル-48V電源およびヒューズ・モニタ	UV/OVモニタ、-10V~-80V動作、MSOPパッケージ
LT4250	-48Vホットスワップ・コントローラ	アクティブ電流制限、-20V~-80Vの電源
LTC4251/LTC4251-1/ LTC4251-2	SOT-23の-48Vホットスワップ・コントローラ	高速アクティブ電流制限、-15V電源
LTC4252-1/LTC4252-2/ LTC4252-1A/LTC4252-2A	MS8/MS10の-48Vホットスワップ・コントローラ	高速アクティブ電流制限、-15V電源、ドレインによって応答を加速
LTC4253	シーケンサ付き-48Vホットスワップ・コントローラ	高速アクティブ電流制限、-15V電源、ドレインによって応答を加速、順番付けされたパワーグッド出力
LT4256-1	オープン回路検出機能付き、 正の48Vホットスワップ・コントローラ	フォールドバック電流制限、オープン回路および過電流フォールト出力、最大80Vの電源
LTC4260	正の高電圧ホットスワップ・コントローラ	I ² CとADCを搭載、8.5V~80Vの電源
LTC4261	負の高電圧ホットスワップ・コントローラ	I ² Cと10ビットADCを搭載、突入電流の制限値と過電流の制限値を調整可能
LTC4352	モニタ機能を備えた理想ダイオード・コントローラ	NチャンネルMOSFETを制御、0V~18V動作
LTC4354	負電圧ダイオードORコントローラおよびモニタ	2個のNチャンネルMOSFETを制御、1µsのターンオフ時間、80V動作
LTC4357	正の高電圧の理想ダイオード・コントローラ	シングルNチャンネルMOSFETを制御、0.5µsのターンオフ時間、80V動作
LTC4358	5A理想ダイオード	NチャンネルMOSFET内蔵、0.5µsのターンオフ時間、9V~26.5V
LTC4359	逆入力保護機能を備えた理想ダイオード・ コントローラ	4V~80V動作、-40Vまでの入力保護、I _Q :150µA