

# デュアル低電圧 理想ダイオード・コントローラ

## 特長

- 低損失のパワー・ダイオード代替デバイス
- NチャネルMOSFETを制御
- 0V～18V電源のOR接続またはホールドアップ
- ゲートのターンオン時間およびターンオフ時間: 1μs
- イネーブル入力
- MOSFETのオン状態出力
- 16ピンMSOPおよびDFN(4mm×3mm)パッケージ

## アプリケーション

- 冗長電源
- 電源ホールドアップ
- 高可用性システムおよびサーバ
- 通信機器およびネットワークのインフラ

LT、LT、LTC、LTM、Linear Technology、およびLinearのロゴはリニアテクノロジー社の登録商標です。Hot Swap、PowerPathおよびThinSOTはリニアテクノロジー社の商標です。他の全ての商標はそれぞれの所有者に所有権があります。7920013および8022679を含む米国特許によって保護されています。

## 概要

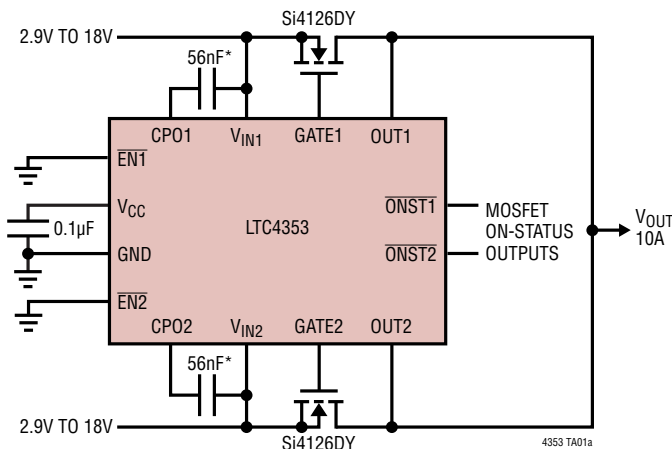
LTC®4353は、外付けのNチャネルMOSFETを制御して理想ダイオードの機能を実現します。このデバイスは、2つの大電力ショットキ・ダイオードと付随するヒートシンクを置き換え、消費電力と基板面積を節減します。理想ダイオードの機能により、低損失の電源OR接続アプリケーションや電源ホールドアップ・アプリケーションが可能です。

LTC4353はMOSFETの順方向電圧降下を調整して、ダイオードORアプリケーションで電流が滑らかに伝達されるようにします。ターンオンが高速なので、電源切り替え時での負荷の電圧低下量が減少します。入力電源が故障した場合や短絡した場合は、高速ターンオフによって逆方向電流トランジェントが最小限に抑えられます。

LTC4353は2.9V～18Vの電源電圧で動作します。2つの電源電圧が両方とも2.9Vより低い場合は、V<sub>CC</sub>ピンに外部電源を接続することが必要です。イネーブル入力を使用すると、MOSFETをオフしてデバイスを低電流状態にすることができます。状態出力は、MOSFETがオン/オフのいずれの状態であるかを表示します。

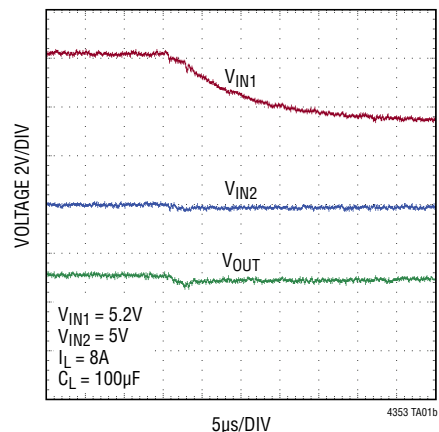
## 標準的応用例

2.9V～18V/10Aの理想ダイオードOR



\*OPTIONAL FOR FAST TURN-ON

入力電源の障害時にも保持される出力



# LTC4353

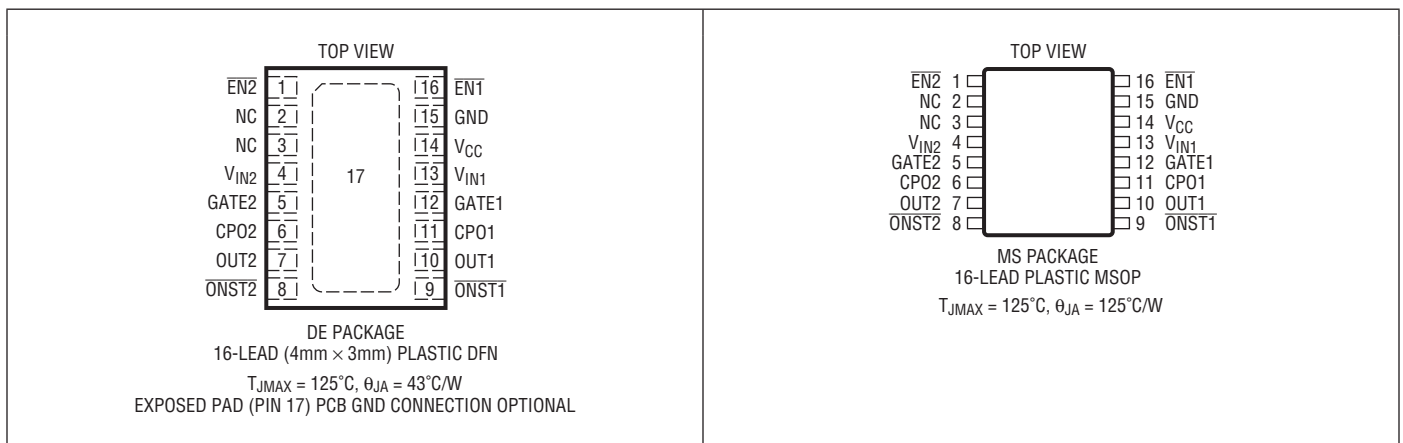
## 絶対最大定格 (Notes 1, 2)

$V_{IN1}$ 、 $V_{IN2}$ 、 $OUT1$ 、 $OUT2$ 電圧 .....	-2V ~ 24V
$V_{CC}$ 電圧 .....	-0.3V ~ 6.5V
GATE1、GATE2 電圧 (Note 3) .....	-0.3V ~ 34V
CPO1、CPO2 電圧 (Note 3) .....	-0.3V ~ 34V
EN1、EN2、ONST1、ONST2 電圧 .....	-0.3V ~ 24V
CPO1、CPO2 平均電流 .....	10mA
ONST1、ONST2 電流 .....	5mA

動作周囲温度範囲

LTC4353C .....	0°C ~ 70°C
LTC4353I .....	-40°C ~ 85°C
保存温度範囲 .....	-65°C ~ 150°C
リード温度 (半田付け、10秒)	
MSパッケージ .....	300°C

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4353CDE#PBF	LTC4353CDE#TRPBF	4353	16-Pin (4mm × 3mm) Plastic DFN	0°C to 70°C
LTC4353IDE#PBF	LTC4353IDE#TRPBF	4353	16-Pin (4mm × 3mm) Plastic DFN	-40°C to 85°C
LTC4353CMS#PBF	LTC4353CMS#TRPBF	4353	16-Pin Plastic MSOP	0°C to 70°C
LTC4353IMS#PBF	LTC4353IMS#TRPBF	4353	16-Pin Plastic MSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

## 電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN1} = V_{IN2} = 12\text{V}$ 、 $\text{OUT} = V_{IN}$ 、 $V_{CC}$ はオープン。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>電源</b>							
$V_{IN}$	$V_{IN1}$ , $V_{IN2}$ Operating Range	With External $V_{CC}$ Supply	● 2.9 ● 0		18 $V_{CC}$	V V	
$V_{CC(EXT)}$	$V_{CC}$ External Supply Operating Range	$V_{IN1}$ , $V_{IN2} \leq V_{CC}$	● 2.9		6	V	
$V_{CC(REG)}$	$V_{CC}$ Regulated Voltage		● 4.5	5	5.5	V	
$I_{IN}$	$V_{IN1}$ , $V_{IN2}$ Current Enabled, Higher Supply Enabled, Lower Supply Pull-Up Disabled	Other $V_{IN} = 11.7\text{V}$ , Both $\overline{EN} = 0\text{V}$ Other $V_{IN} = 12.3\text{V}$ , Both $\overline{EN} = 0\text{V}$ Both $V_{IN} = 0\text{V}$ , $V_{CC} = 5\text{V}$ , Both $\overline{EN} = 0\text{V}$ Both $\overline{EN} = 1\text{V}$	● ● ● ●	1.5 200 -45 75	2.5 300 -80 160	mA $\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$	
$I_{CC}$	$V_{CC}$ Current Enabled Disabled	$V_{CC} = 5\text{V}$ , Both $V_{IN} = 1.2\text{V}$ , Both $\overline{EN} = 0\text{V}$ $V_{CC} = 5\text{V}$ , Both $V_{IN} = 1.2\text{V}$ , Both $\overline{EN} = 1\text{V}$	● ●	1.5 88	2.2 190	mA $\mu\text{A}$	
$V_{CC(UVLO)}$	$V_{CC}$ Undervoltage Lockout Threshold	$V_{CC}$ Rising	● 2.3	2.55	2.7	V	
$\Delta V_{CC(HYST)}$	$V_{CC}$ Undervoltage Lockout Hysteresis		● 40	120	300	mV	
<b>理想ダイオード・コントローラ</b>							
$V_{FR}$	Forward Regulation Voltage ( $V_{IN} - \text{OUT}$ )	$V_{IN} = 1.2\text{V}$ , $V_{CC} = 5\text{V}$ $V_{IN} = 12\text{V}$	● 2 ● 2	12 25	25 50	mV mV	
$\Delta V_{GATE}$	MOSFET Gate Drive ( $\text{GATE} - V_{IN}$ )	$V_{FWD} = 0.2\text{V}$ ; $I = 0$ , $-1\mu\text{A}$ ; Highest $V_{IN} = 12\text{V}$ $V_{FWD} = 0.2\text{V}$ ; $I = 0$ , $-1\mu\text{A}$ ; Highest $V_{IN} = 2.9\text{V}$	● 10 ● 4.5	12 7	14 9	V V	
$t_{ON(GATE)}$	GATE1, GATE2 Turn-On Propagation Delay	$V_{FWD} (= V_{IN} - \text{OUT})$ Step: $-0.3\text{V}$ to $0.3\text{V}$	●	0.4	1	$\mu\text{s}$	
$t_{OFF(GATE)}$	GATE1, GATE2 Turn-Off Propagation Delay	$V_{FWD}$ Step: $0.3\text{V}$ to $-0.3\text{V}$	●	0.3	1	$\mu\text{s}$	
$I_{GATE}$	GATE1, GATE2 Fast Pull-Up Current GATE1, GATE2 Fast Pull-Down Current GATE1, GATE2 Off Pull-Down Current	$V_{FWD} = 0.4\text{V}$ , $\Delta V_{GATE} = 0\text{V}$ , $\text{CPO} = 17\text{V}$ $V_{FWD} = -0.8\text{V}$ , $\Delta V_{GATE} = 5\text{V}$ Corresponding $\overline{EN} = 1\text{V}$ , $\Delta V_{GATE} = 2.5\text{V}$	● ● ●	-0.9 0.9 65	-1.4 1.4 110	A A $\mu\text{A}$	
<b>入力/出力ピンの電圧</b>							
$V_{EN(TH)}$	$\overline{EN1}$ , $\overline{EN2}$ Threshold Voltage	$\overline{EN}$ Falling	● 580	600	620	mV	
$\Delta V_{EN(TH)}$	$\overline{EN1}$ , $\overline{EN2}$ Threshold Hysteresis		● 2	8	20	mV	
$I_{\overline{EN}}$	$\overline{EN1}$ , $\overline{EN2}$ Current	At $0.6\text{V}$	●	0	$\pm 1$	$\mu\text{A}$	
$I_{OUT}$	OUT1, OUT2 Current Enabled Disabled	$\text{OUT}\eta = 0\text{V}$ , $12\text{V}$ ; Both $\overline{EN} = 0\text{V}$ Both $\overline{EN} = 1\text{V}$	● ●	-4 8	160 16	$\mu\text{A}$ $\mu\text{A}$	
$I_{CPO(UP)}$	CPO1, CPO2 Pull-Up Current	$\text{CPO} = V_{IN}$	●	-40	-70	$\mu\text{A}$	
$V_{OL}$	$\overline{\text{ONST1}}$ , $\overline{\text{ONST2}}$ Output Low Voltage	$I = 1\text{mA}$ $I = 3\text{mA}$	● ●	0.14 0.42	0.4 1.2	V V	
$V_{OH}$	$\overline{\text{ONST1}}$ , $\overline{\text{ONST2}}$ Output High Voltage	$I = -1\mu\text{A}$	●	$V_{CC} - 1.4$	$V_{CC} - 0.9$	$V_{CC} - 0.5$	V
$I_{\overline{\text{ONST}}}$	$\overline{\text{ONST1}}$ , $\overline{\text{ONST2}}$ Leakage Current	At $12\text{V}$	●	0	$\pm 1$	$\mu\text{A}$	
$\Delta V_{GATE(ON)}$	MOSFET On-Detect Threshold ( $\text{GATE} - V_{IN}$ )	$\overline{\text{ONST}}$ Pulls Low	● 0.28	0.7	1.1	V	

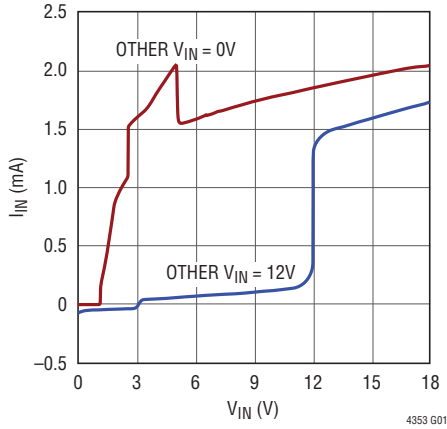
**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。絶対最大定格状態が長時間続くと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** デバイスピンに流れ込む電流はすべて正。デバイスピンから流れ出す電流はすべて負。注記がない限り、すべての電圧はGND基準。

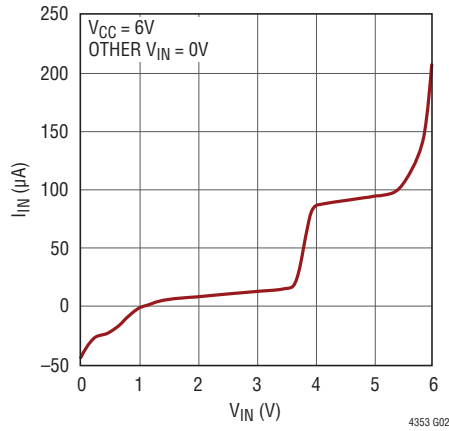
**Note 3:** 内部クランプは、GATEピンとCPOピンの電圧を、 $V_{IN}$ ピンの電圧より少なくとも10V高い値と $V_{IN}$ ピンの電圧よりもダイオード電圧分低い値に制限する。これらのピンをクランプより高い電圧にドライブするとデバイスを損傷するおそれがある。

## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN1} = V_{IN2} = 12\text{V}$ 、 $\text{OUT} = V_{IN}$ 、 $V_{CC}$ オープン

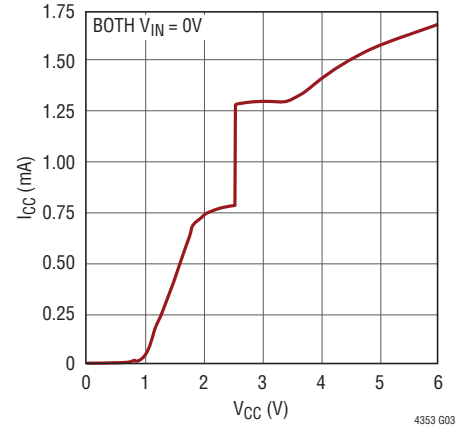
**$V_{IN}$  の電流と電圧**



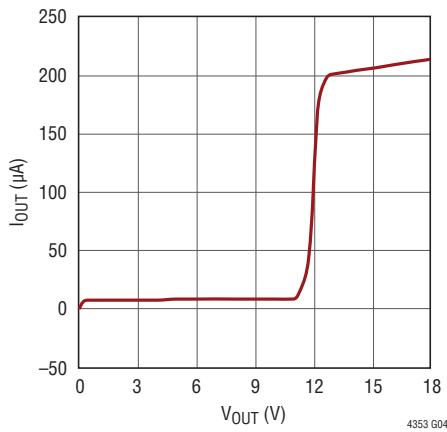
**外付け  $V_{CC}$  使用時の  $V_{IN}$  の電流と電圧**



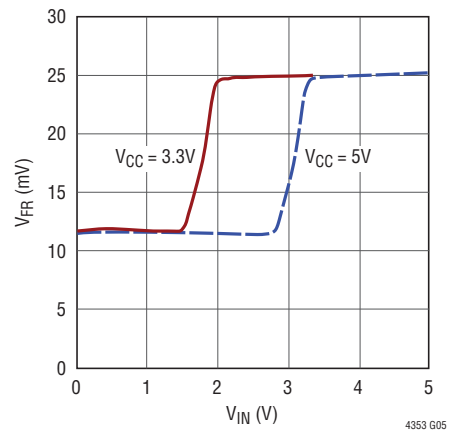
**$V_{CC}$  の電流と電圧**



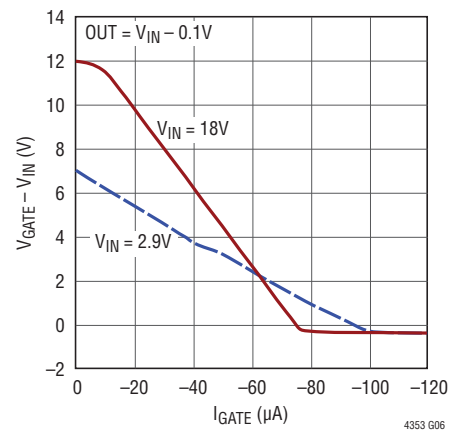
**OUT の電流と電圧**



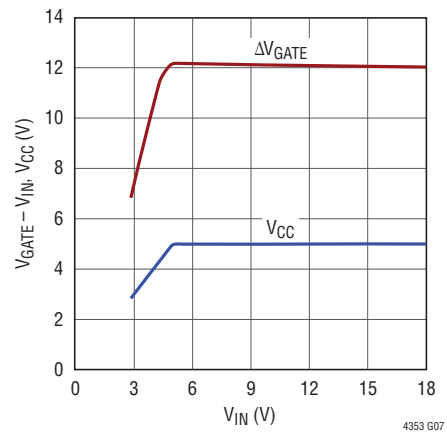
**外付け  $V_{CC}$  使用時の  
順方向レギュレーション電圧と  
 $V_{IN}$  電圧**



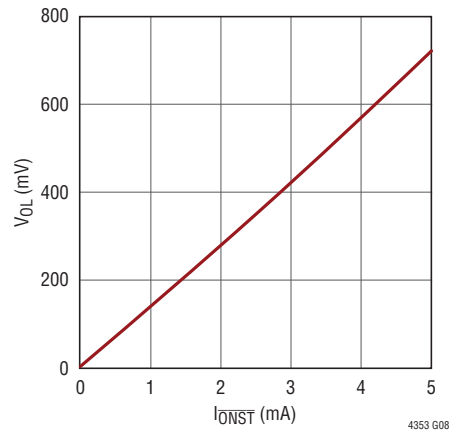
**$\Delta V_{GATE}$  の電圧と電流**



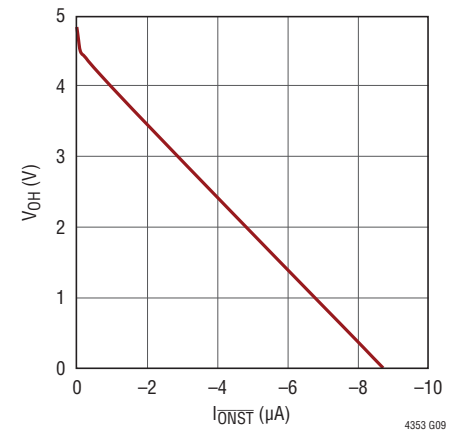
**$\Delta V_{GATE}$  と  $V_{CC}$  電圧および  
 $V_{IN}$  電圧**



**$\overline{\text{ONST}}$  の Low 出力電圧と電流**

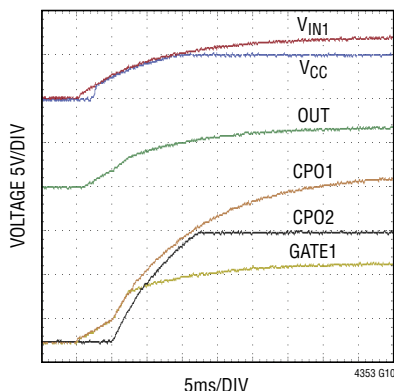


**$\overline{\text{ONST}}$  の High 出力電圧と電流**

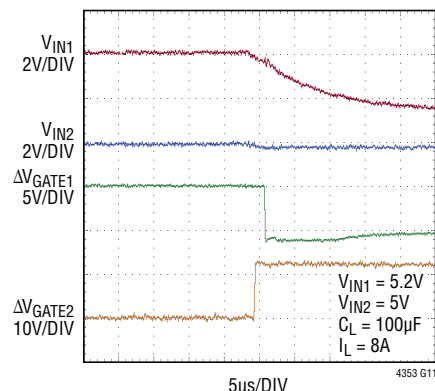


## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN1} = V_{IN2} = 12\text{V}$ 、 $\text{OUT} = V_{IN}$ 、 $V_{CC}$ オープン

$V_{IN1}$  パワーアップ時の起動波形



障害が発生した電源からの  
高速ゲート切り換え



## ピン機能

**CPO1、CPO2**：チャージポンプの出力。このピンと対応する  $V_{IN}$  ピンの間にコンデンサを接続します。このコンデンサの容量は、MOSFET スイッチのゲート容量 ( $C_{ISS}$ ) の約 10 倍とします。このコンデンサに蓄えられる電荷は、高速ターンオン時にゲートをプルアップするのに使われます。高速ターンオンが不要であれば、このピンをオープンのままにします。

**EN1、EN2**：イネーブル入力。対応する電源のダイオード制御を有効にするには、このピンを 0.6V より低い電圧に保持します。このピンを High に駆動すると、MOSFET のゲートが遮断されます (ただし、遮断後もボディ・ダイオードを通して電流が流れます)。コンパレータには 8mV のヒステリシスが組み込まれています。両方の  $\overline{\text{EN}}$  ピンを High にすると、コントローラの電流消費が低減されます。

**露出パッド (DE パッケージのみ)**：このピンは開放のままにするか、デバイスのグラウンドに接続することができます。

**GATE1、GATE2**：MOSFET ゲート・ドライブ出力。このピンは外付け N チャネル MOSFET スイッチのゲートに接続します。内部クランプは、ゲート電圧を入力電源より 12V 高い値から入力電圧よりもダイオード電圧分低い値までに制限されます。高速ターンオン時は、CPO をソースとする 1.4A のプルアップ電流が GATE を充電します。高速ターンオフ時は、 $V_{IN}$  をシンクとする 1.4A のプルダウン電流が GATE を放電します。

**GND**：デバイスのグラウンド。

**ONST1、ONST2**：MOSFET の状態出力。GATE の電圧が  $V_{IN}$  を 0.7V を超えて上回ると、このピンは内部スイッチによって Low にプルダウンされ、MOSFET がオンであることを示します。このピンは、500k の内部抵抗によって、 $V_{CC}$  よりもダイオード円圧分低い電圧までプルアップされます。外部プルアップを使って  $V_{CC}$  より高い電圧にプルアップすることもできます。使用しない場合は GND に接続するかオープンのままにします。

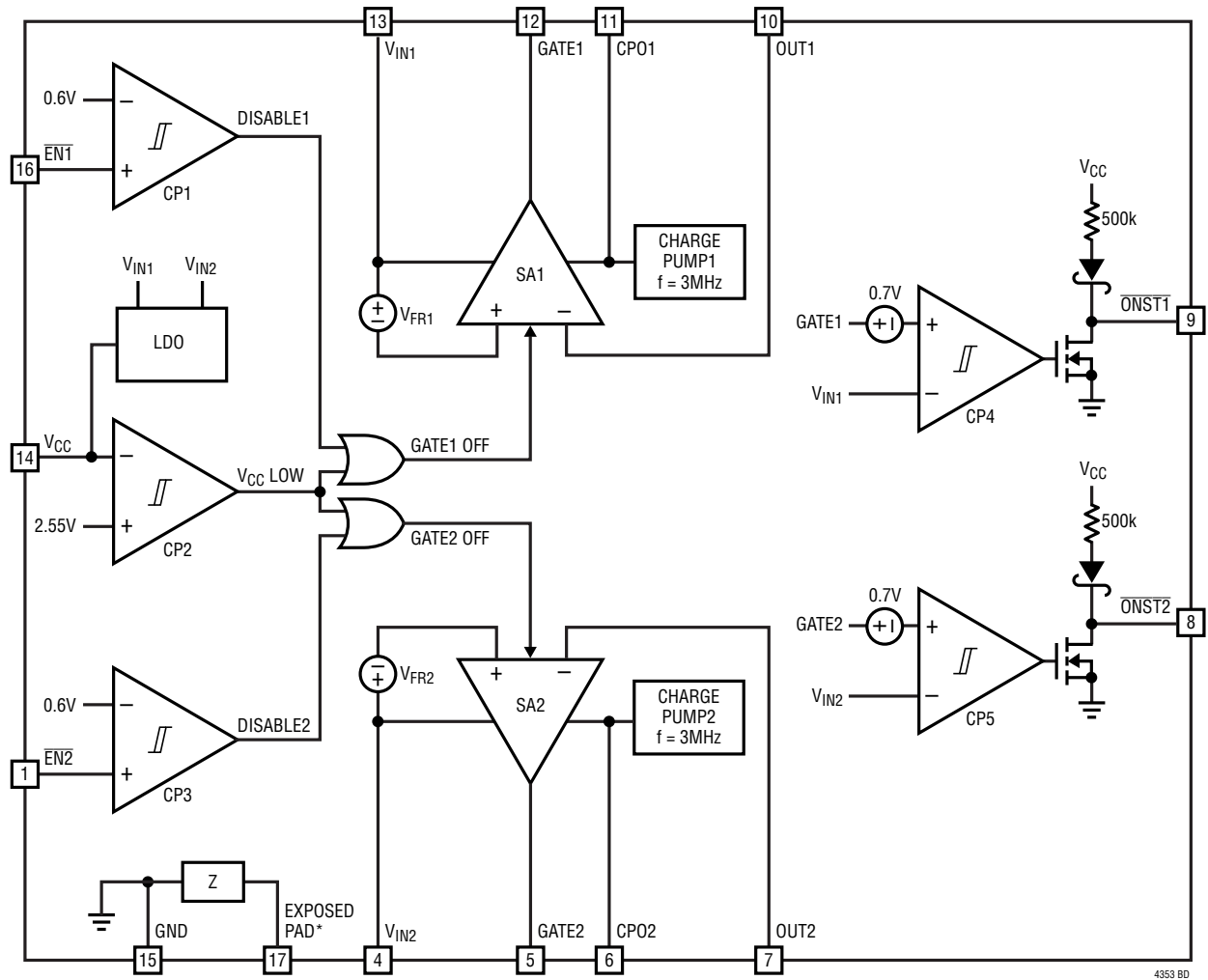
**OUT1、OUT2**：出力電圧センス入力。このピンは MOSFET の負荷側に接続します。このピンで検出される電圧が MOSFET のゲート制御に使われます。

**VCC**：低電圧電源。このピンとグラウンドの間に 0.1µF のコンデンサを接続します。 $V_{IN} \geq 2.9\text{V}$  の場合、このピンは 5V 電源を発生する内部レギュレータをデカップリングします。両方の  $V_{IN}$  が 2.9V を下回るアプリケーションでは、2.9V ~ 6V の範囲の外部電源電圧をこのピンに接続します。

**VIN1、VIN2**：電圧センスと電源入力。このピンは MOSFET の電源入力側に接続します。低電圧電源の  $V_{CC}$  は、 $V_{IN1}$  と  $V_{IN2}$  のいずれか高い方から発生します。このピンで検出される電圧が MOSFET のゲート制御に使われます。

# LTC4353

## 機能ブロック図



\*DE PACKAGE ONLY

4353 BD

## 動作

LTC4353は、NチャネルMOSFETを制御して、2つの理想ダイオードをエミュレートします。イネーブルされると、各サーボ・アンプ(SA1、SA2)は、外付けMOSFETのゲートを制御して、順方向電圧降下( $V_{FWD} = V_{IN-OUT}$ )を $V_{FR}$ にサーボ制御します。負荷電流によって電圧降下が $V_{FR}$ よりも大きくなると、ゲート電圧が上昇し、MOSFETの導通性を高めます。出力電流が大きい場合、MOSFETのゲートは完全にオンとなり、電圧降下は、 $I_{FET} \cdot R_{DS(ON)}$ に等しくなります。

MOSFETが導通しているときに入力電源が短絡すると、負荷から入力に向けて大きな逆電流が流れはじめます。このような障害が発生すると、ただちにSAが検出してゲートを高速にプルダウンし、MOSFETをオフにします。

また、大きな順方向電圧降下を検出した場合、SAは高速にゲートをプルアップします。ゲートを高速にプルアップするために、CPOと $V_{IN}$ ピンの間に外付けのコンデンサが必要です。このコンデンサは、デバイスのパワーアップ時に、内部チャー

ジポンプによって充電されます。蓄えられた電荷が、ゲートを高速にプルアップするために使用されます。

GATEピンの電流ソースはCPOピン、電流シンクは $V_{IN}$ およびGNDピンです。GATEピンとCPOピンの電圧は、クランプ回路によって $V_{IN}$ ピンより12V高い電圧からダイオード電圧分低い値までに制限されます。 $V_{IN}$ に対するGATEの電圧が0.7Vを超えると $\overline{ONST}$ ピンが内部スイッチによってLowにプルダウンされ、MOSFETを介して電力が供給されていることを示します。

LDOは、最高の $V_{IN}$ 入力から $V_{CC}$ ピンに5V電源を供給する低ドロップアウト・レギュレータです。両方の $V_{IN}$ が2.9Vを下回る場合、 $V_{CC}$ ピンに2.9V～6Vの範囲の外部電源を接続する必要があります。

$V_{CC}$ と $\overline{EN}$ ピンのコンパレータCP1～CP3が電力の導通を制御します。ENピンが0.6Vよりも高い場合、または $V_{CC}$ ピンが2.55Vよりも低い場合は、MOSFETは常にオフ状態に保たれます。両方の $\overline{EN}$ ピンをHighにすると、デバイスの電流消費が低減されます。



## アプリケーション情報

高可用性システムでは、冗長性を持たせてシステムの信頼性を高めるために、並列接続の電源やバッテリー給電が採用されます。これらの電源を負荷に接続する一般的な方法がダイオードOR接続です。蓄電コンデンサが接続されたダイオードは、入力電圧の低下や停止時に、電源電圧を維持(ホールドアップ)します。これらの手法の欠点は、ダイオードの順方向電圧降下が大きく、これが電力損失につながることです。LTC4353は、外付けNチャネルMOSFETをパス素子として使用することで、この問題を解決します(図1参照)。電力の通過時はMOSFETがオンになるので、電源から負荷への電圧降下を小さくできます。入力電圧源が出力の共通電源電圧を下回るとMOSFETがオフになるので、理想ダイオードと同じ機能と性能が得られます。

## 電源構成

LTC4353は最低0Vまでの入力電源で動作可能です。このためには2.9V~6Vの範囲の早期外部電源を使用して、V<sub>CC</sub>ピンに常に電圧を供給する必要があります。この動作範囲では、V<sub>IN</sub>がV<sub>CC</sub>よりも低くなければなりません。V<sub>CC</sub>がV<sub>IN</sub>よりも後に立ち上がり、内部5V LDOからV<sub>CC</sub>への逆供給が懸念される場合は、直列抵抗(数100Ω)またはショットキ・ダイオードがデバイスの電力損失を抑え、V<sub>IN</sub>が高い間、低電圧のV<sub>CC</sub>電源に電流が逆供給されないように制限します。V<sub>CC</sub>とGNDピンの間には、デバイスの近くで0.1μFのコンデンサも接続する必要があります。その接続を図2に示します。

いずれかのV<sub>IN</sub>が2.9Vよりも高い場合は、V<sub>CC</sub>への外部電源接続は不要です。0.1μFのコンデンサはバイパス用として引き続き必要です。

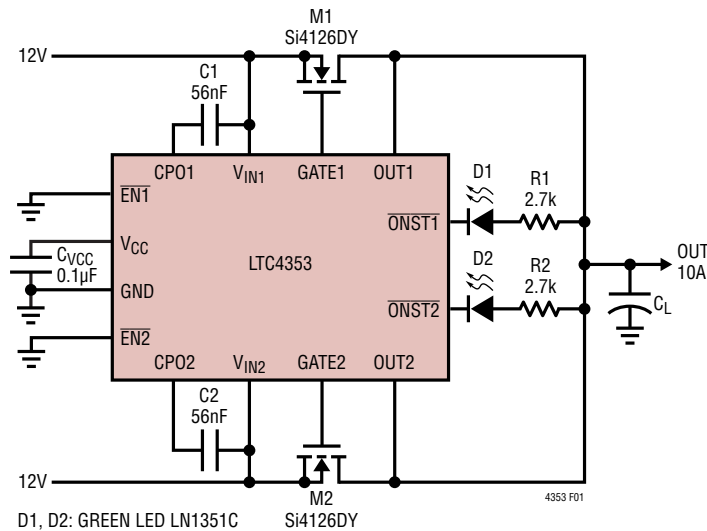


図1. ステータス・ライト付きの12V理想ダイオードOR接続

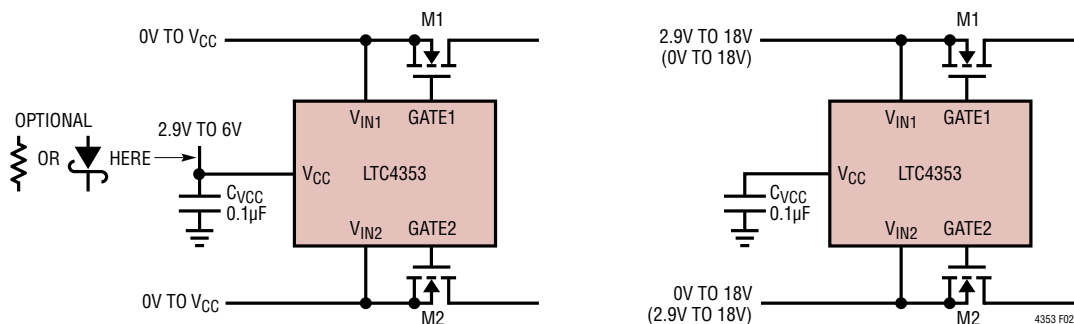


図2. 電源構成



## アプリケーション情報

### MOSFETの選択

LTC4353はNチャンネルMOSFETを駆動して負荷電流を流します。MOSFETの重要な特性は、最大ドレインソース電圧  $BV_{DSS}$ 、最大ゲートソース電圧  $V_{GS(MAX)}$ 、オン抵抗  $R_{DS(ON)}$  です。

入力がグランドに接続された場合、MOSFETの両端に全電源電圧が加わる可能性があります。この電圧に耐えるため、 $BV_{DSS}$ は電源電圧よりも高くなければなりません。MOSFETの  $V_{GS(MAX)}$  定格には14Vよりも大きい値が必要です。 $V_{IN}$ を基準としたGATEの内部クランプ電圧の上限が、この値だからです。MOSFETの  $R_{DS(ON)}$ は、最大電圧降下 ( $I_L \cdot R_{DS(ON)}$ )とMOSFETの電力損失 ( $I_L^2 \cdot R_{DS(ON)}$ )を決定します。MOSFETの最小電圧降下は、サーボ・アンプのレギュレーション電圧によって決まるため、 $R_{DS(ON)}$ をいくら小さくしても ( $V_{FR}/I_L$ よりも小さくしても)、効果がない場合があることに注意してください。

### CPOコンデンサの選択

CPOピンと  $V_{IN}$ ピンの間のコンデンサの推奨値は、MOSFETの入力容量 ( $C_{ISS}$ )のおよそ10倍です。コンデンサの容量が大きいくほど、それに応じて内部チャージポンプによる充電に長い時間を要します。このコンデンサは、MOSFETのゲート容量と電荷を共有するため、容量が小さいとゲートの高速ターンオン時に電圧降下が大きくなります。

### 外部CPO電源

内部チャージポンプによるCPOコンデンサの充電、特にデバイスのパワーアップ時の充電には数ミリ秒が必要です。この時間は、CPOピンに外部電源を接続することで短縮できます。CPOと  $V_{IN}$ ピン間の内部クランプに流れる電流を制限するために、直列抵抗が必要です。CPO電源は、MOSFETのゲート駆動要件を満たすために、主入力電源の電圧よりも高くする必要があります。図3に、このような3.3V理想ダイオード・アプリケーションを示します。この回路では1kの抵抗を介して、CPOピンに12V電源が接続されています。1kの抵抗は  $V_{IN}$ ピンが接地されたときにCPOピンに流れ込む電流を制限します。8.7Vでゲートを駆動する場合 (12V-3.3V)は、M1とM2にはロジック・レベルのMOSFETが適当です。

### 入力トランジェントに対する保護

入力と出力の容量が非常に小さい場合、電流の急激な変化によって、 $V_{IN}$ ピンとOUTピンに絶対最大定格の24Vを超える過渡変動が生じる可能性があります。OR接続アプリケーションでは、OUTピンからグランドに接続された1つのサージ・サプレッサによって、全ての入力をクランプします。サージ・サプレッサがない場合も、10 $\mu$ Fの出力容量があれば、ほとんどのアプリケーションで24Vを超える過渡変動を防止するのに十分です。

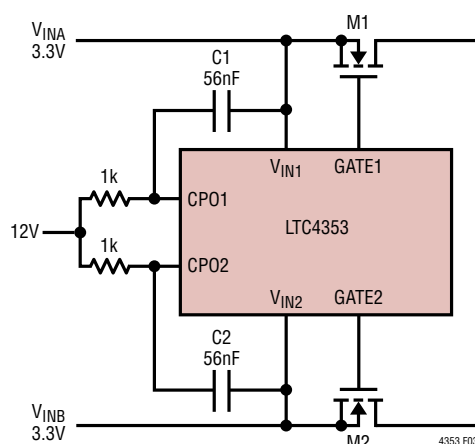


図3. 起動とリフレッシュを高速化するためにCPOに外部電源から12Vを給電した3.3V理想ダイオード

## アプリケーション情報

### 設計例

以下の設計例では、最大負荷電流 10A の 12V システムに使用する部品の選定に伴う計算を示します (図 1 参照)。

はじめに、最大負荷時に順方向電圧降下が所望の値になるような MOSFET の  $R_{DS(ON)}$  を計算します。ここでは、 $V_{DROP}$  を 30mV と想定します。

$$R_{DS(ON)} \leq \frac{V_{DROP}}{I_{LOAD}} = \frac{30mV}{10A} = 3m\Omega$$

Si4126DY は、最大  $R_{DS(ON)} = 2.8m\Omega$ 、 $BV_{DSS} = 30V$ 、 $V_{GS(MAX)} = 20V$  を、SO-8 サイズのパッケージで実現した、適切なソリューションです。MOSFET の最大電力損失は次式で計算されます。

$$P = I_{LOAD}^2 \cdot R_{DS(ON)} = (10A)^2 \cdot 2.8m\Omega = 0.3W$$

定常状態の最大熱抵抗  $\theta_{JA}$  が  $35^\circ C/W$  であることから、0.3W の電力損失によって Si4126DY の接合温度は周囲温度より、さほど問題とならない  $11^\circ C$  しか上昇しません。

Si4126DY の入力容量  $C_{ISS}$  は約 5500pF です。この値の 10 倍という推奨値を採用することにして、C1 と C2 は 56nF のコンデンサとします。

LED の D1 と D2 で適切な輝度を得るには、約 3mA で駆動する必要があります。ダイオードの電圧降下 2V と 0.6V の  $V_{OL}$  を考慮して、R1 と R2 は 2.7k に設定します。

### PCB レイアウトに関する検討事項

$V_{IN}$  ピンと OUT ピンのトレースは MOSFET の端子にできるだけ近づけて接続します。MOSFET へのトレースは幅を広く、長さを短くして抵抗性の損失を最小にします。MOSFET を通る電源パスに関連する PCB トレースは抵抗を小さくします (図 4 参照)。

$V_{CC}$  ピンのバイパス・コンデンサ  $C_{VCC}$  を、 $V_{CC}$  と GND の間にできるだけ近づけて配置することも重要です。C1 と C2 は CPO と  $V_{IN}$  ピンの近くに配置します。サージ・サプレッサを使う場合は、短いリード長で LTC4353 の近くに実装します。

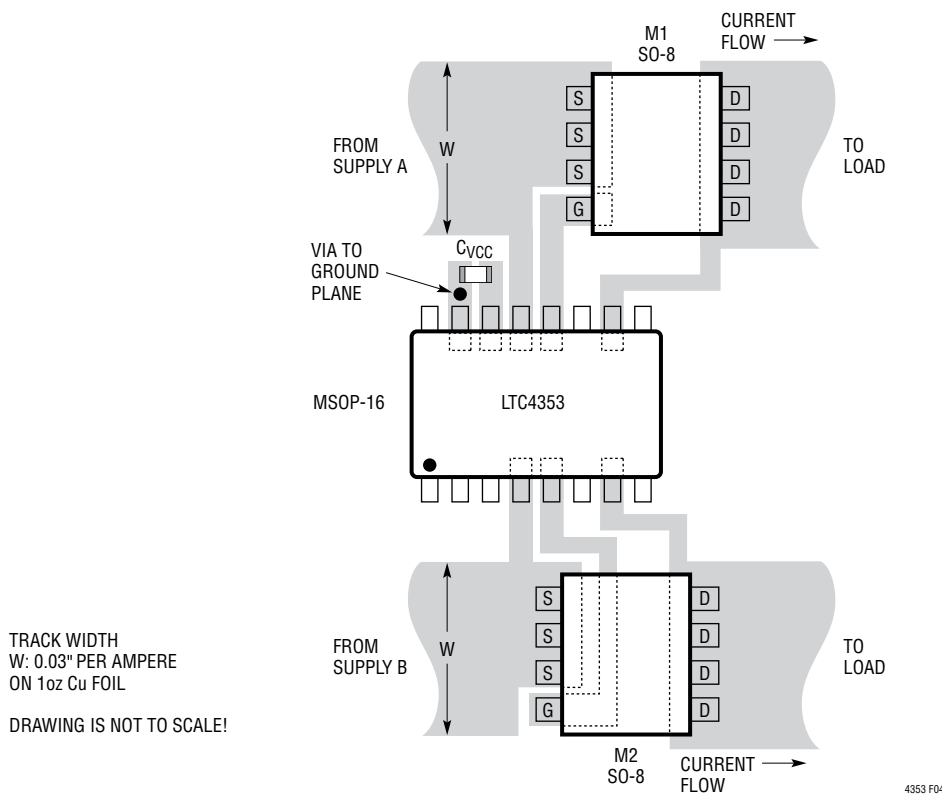
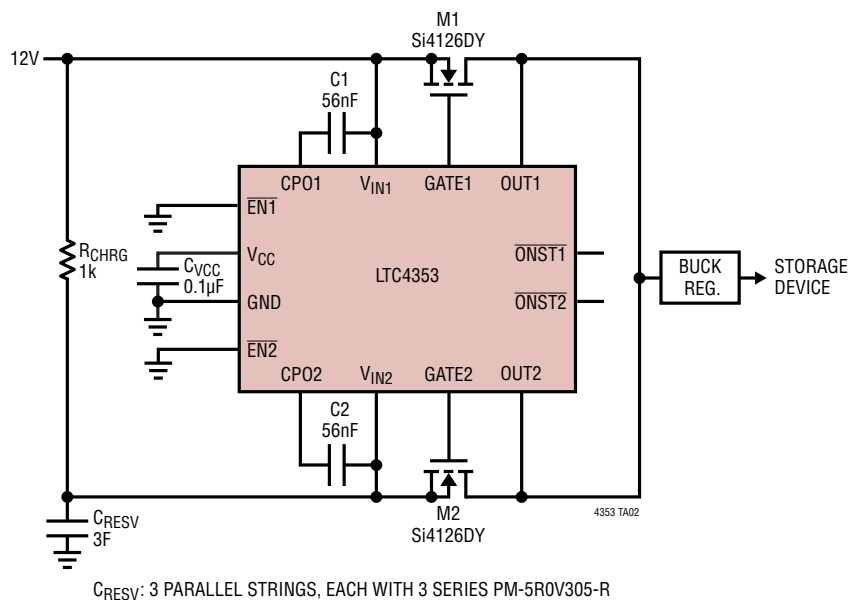


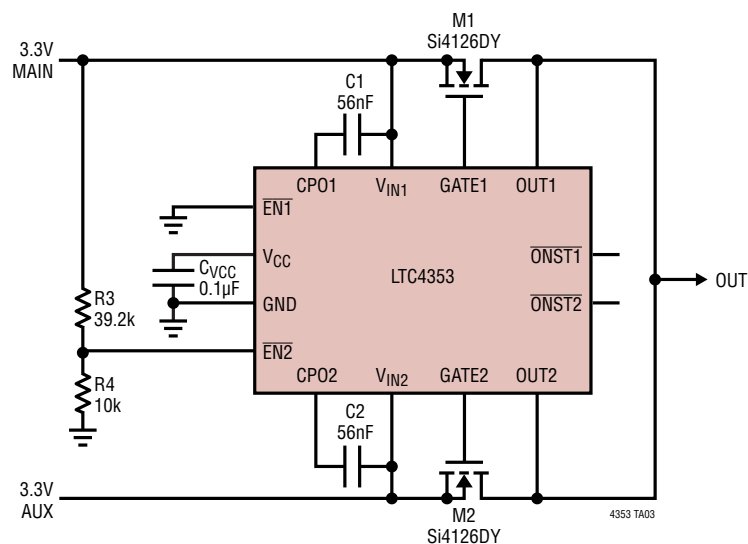
図 4. M1、M2、 $C_{VCC}$  の推奨 PCB レイアウト

## 標準的応用例

電源障害時のデータ・バックアップ用に蓄電容量を備えたディスク・ドライブや  
ソリッド・ステート・ドライブ・アプリケーション向け 12V 電源

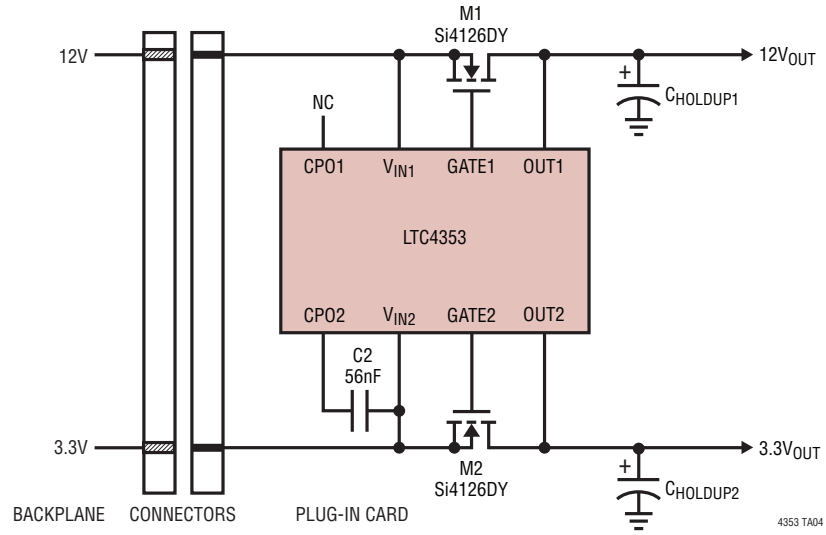


3.3Vの主電源と補助電源のダイオード OR 接続(主電源電圧が2.95Vを超える場合、補助理想ダイオードは無効化されます。)



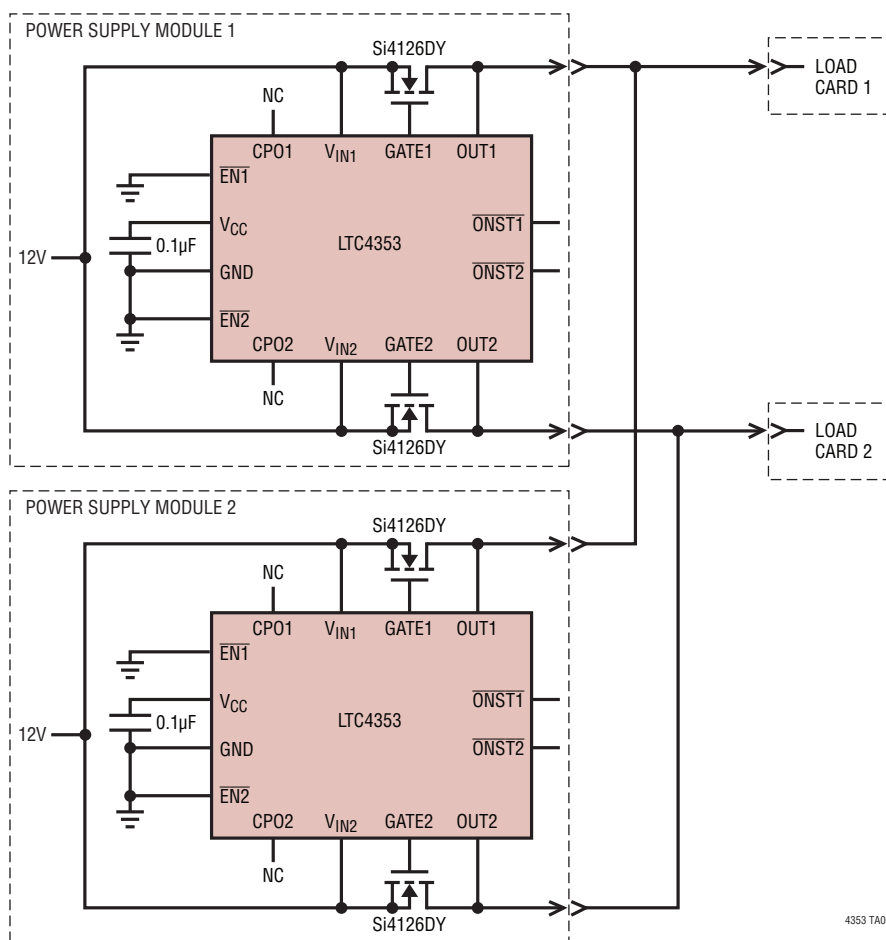
## 標準的応用例

12Vと3.3Vの入力に理想ダイオードを使ったプラグイン・カードの電源ホールドアップ



## 標準的応用例

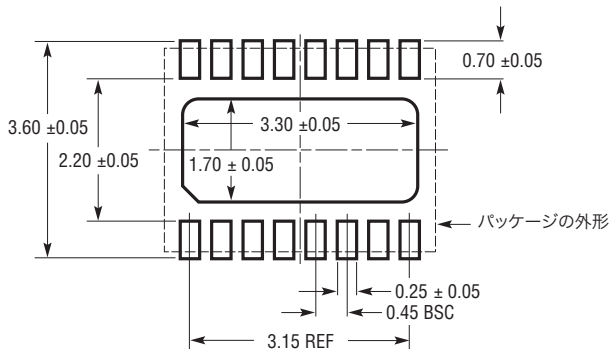
MicroTCAのようにバックプレーンでOR接続した冗長電源システム



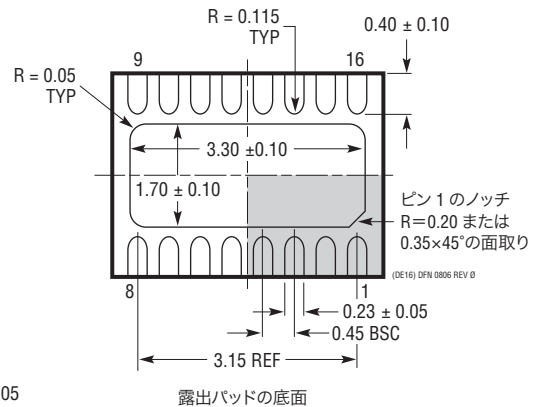
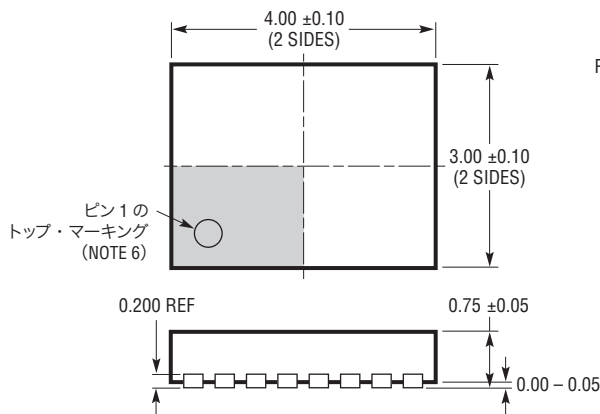
## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

### DEパッケージ 16ピン・プラスチックDFN(4mm×3mm) (Reference LTC DWG # 05-08-1732 Rev 0)



推奨する半田パッドのピッチと寸法  
半田付けされない領域には半田マスクを使用する



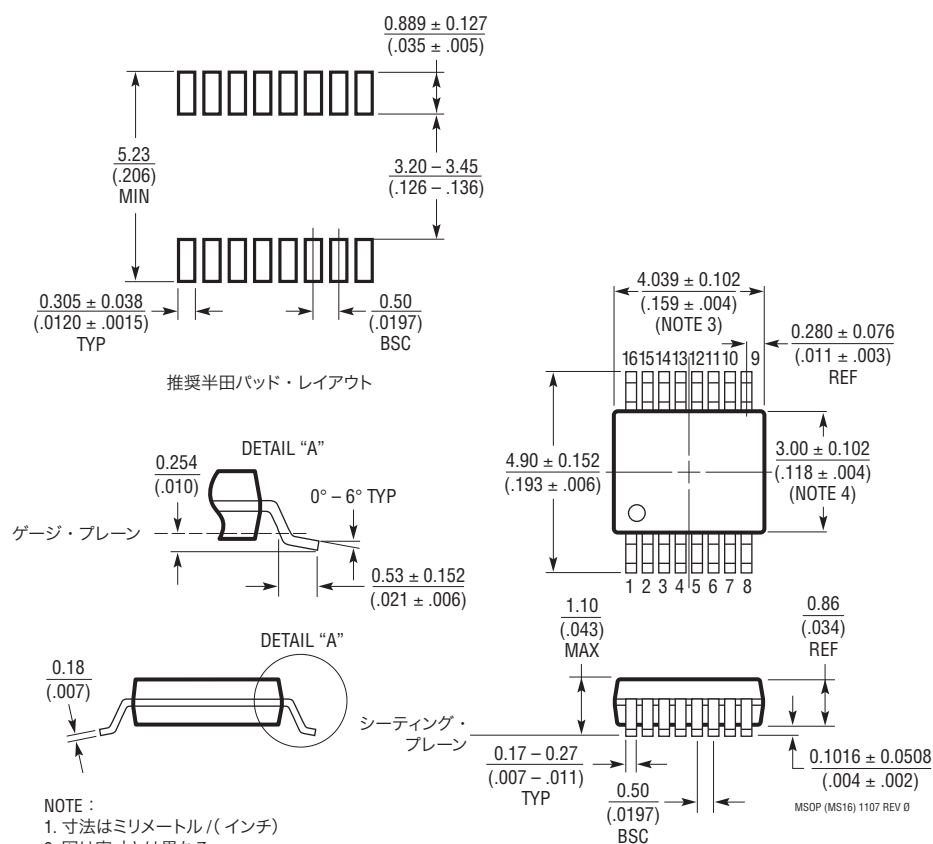
#### NOTE :

1. 図は JEDEC パッケージ・アウトライン MO-229 のバージョンのバリエーション(WGED-3)として提案。
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージのトップとボトムピン 1 の位置の参考に過ぎない

## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

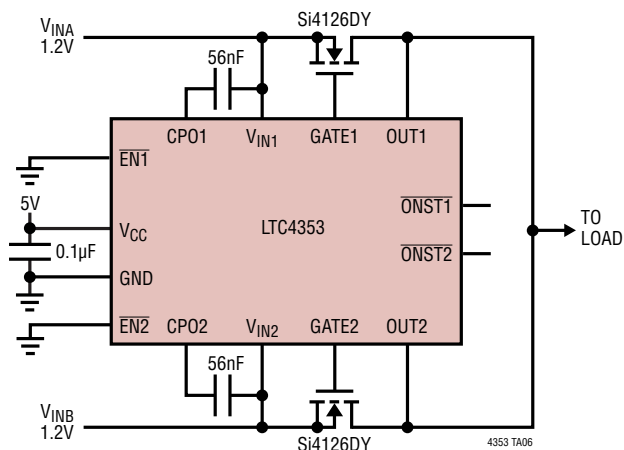
MS パッケージ  
16 ピン・プラスチック MSOP  
(Reference LTC DWG # 05-08-1669 Rev 0)





## 標準的応用例

1.2V 理想ダイオード OR 接続



## 関連製品

製品番号	説明	注釈
LTC1473/LTC1473L	デュアル PowerPath™ スイッチ・ドライバ	N チャネル、4.75V ~ 30V/3.3V ~ 10V、SSOP-16 パッケージ
LTC1479	デュアル・バッテリー・システム用 PowerPath コントローラ	3 個の N チャネル・ドライバ、6V ~ 28V、SSOP-36 パッケージ
LTC4352	モニタ機能付き低電圧理想ダイオード・コントローラ	N チャネル、0V ~ 18V、UV、OV、MSOP-12 および DFN-12 パッケージ
LTC4354	負電圧ダイオード OR コントローラおよびモニタ	デュアル N チャネル、-4.5V ~ -80V、SO-8 および DFN-8 パッケージ
LTC4355	電源およびフューズ・モニタ付き正の高電圧理想ダイオード OR	デュアル N チャネル、9V ~ 80V、SO-16 および DFN-14 パッケージ
LTC4357	正の高電圧理想ダイオード・コントローラ	N チャネル、9V ~ 80V、MSOP-8 および DFN-6 パッケージ
LTC4358	5A 理想ダイオード	内部 N チャネル、9V ~ 26.5V、TSSOP-16 および DFN-14 パッケージ
LTC4370	2 電源ダイオード OR 電流シェアリング・コントローラ	デュアル N チャネル、0V ~ 18V、MSOP-16 および DFN-16 パッケージ
LTC4411	2.6A 低損失理想ダイオード、ThinSOT™ パッケージ	内部 P チャネル、2.6V ~ 5.5V、40µA I <sub>Q</sub> 、SOT-23 パッケージ
LTC4412/LTC4412HV	低損失 PowerPath コントローラ、ThinSOT パッケージ	P チャネル、2.5V ~ 28V/36V、11µA I <sub>Q</sub> 、SOT-23 パッケージ
LTC4413/LTC4413-1	デュアル 2.6A、2.5V ~ 5.5V 理想ダイオード、DFN-10 パッケージ	デュアル内部 P チャネル、2.5V ~ 5.5V、DFN-10 パッケージ
LTC4414	大型 P チャネル MOSFET 用 36V 低損失 PowerPath コントローラ	P チャネル、3V ~ 36V、30µA I <sub>Q</sub> 、MSOP-8 パッケージ
LTC4415	電流制限を調整可能なデュアル 4A 理想ダイオード	デュアル P チャネル 50mΩ 理想ダイオード、1.7V ~ 5.5V、15mV 順方向電圧降下、MSOP-16 および DFN-16 パッケージ
LTC4416/LTC4416-1	大型 P チャネル MOSFET 用 36V 低損失デュアル PowerPath コントローラ	デュアル P チャネル、3.6V ~ 36V、70µA I <sub>Q</sub> 、MSOP-10 パッケージ