

## 特長

- 同じアドレスを持つ複数のスレーブが同じバスで共存可能
- 抵抗で設定可能なアドレス変換
- ソフトウェアによるプログラミング不要
- SMBus、I<sup>2</sup>C、およびI<sup>2</sup>C Fast Modeに準拠
- パススルー・モードにより、一般的な呼び出しアドレス指定が可能
- ESD 耐性: ±4kV(人体モデル)
- 2.5V、3.3V、および5Vバスのレベル変換
- スタック状態バスのタイムアウト
- 通電中の基板への挿入や引き抜き時にSDAおよびSCLの損傷を防止
- バスのHot Swap™をサポート
- 16ピン5mm×3mm DFNパッケージ

## アプリケーション

- I<sup>2</sup>C、SMBusアドレスの拡張
- アドレス変換
- サーバ
- 通信機器

## 概要

LTC®4317は、1つまたは複数のI<sup>2</sup>C/SMBusスレーブ・デバイスのハードワイヤード・アドレスを異なるアドレスに変換することができます。これにより、同じハードワイヤード・アドレスを持つスレーブが同じバスで共存することができます。新しいアドレスを選択するのに必要なのは1個のディスクリット抵抗だけであり、ソフトウェアによるプログラミングは必要ありません。最大127の異なるアドレス変換が可能です。

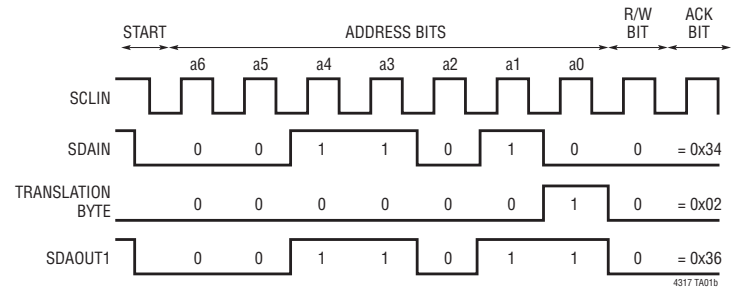
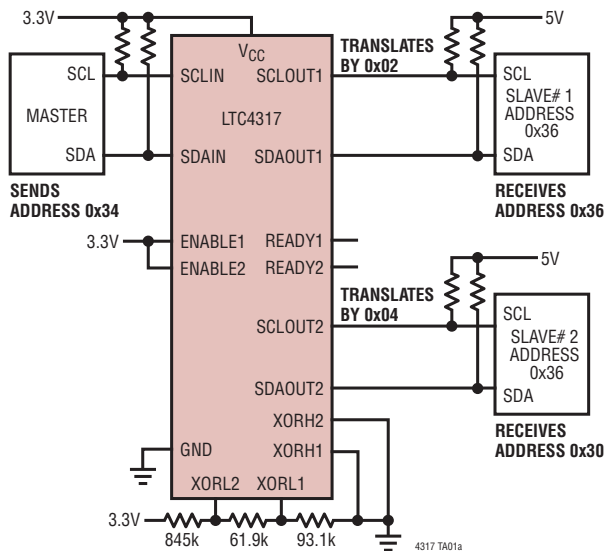
LTC4317は、アドレス変換を無効にして、マスタによる一般的な呼び出しアドレス指定を可能にするパススルー・モードを内部に実装しています。LTC4317は、バスが“L”にスタックされた状態、または時期尚早のSTOPビットのような異常なバス状態から自動的に回復する目的で設計されています。

LTC4317には2組の異なるスレーブ用に2つの出力チャンネルがあります。入力チャンネルは、ピン・カウントとパッケージ・サイズを低減するため、一連の共通ピンに互いに接続します。

製品番号	入力チャンネルの数	出力チャンネルの数
LTC4316	1	1
LTC4317	1	2
LTC4318	2	2

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。Hot Swapはリニアテクノロジー社の商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。6356140、6650174、7032051、7478286をはじめとする米国特許によって保護されています。特許出願中。

## 標準的応用例



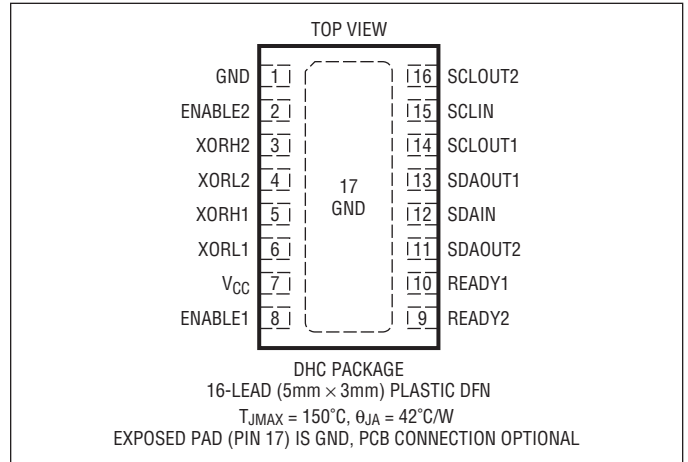
# LTC4317

## 絶対最大定格

(Note 1, 2)

入力電源電圧 $V_{CC}$ .....	-0.3V ~ 6V
入力電圧	
ENABLEn.....	-0.3V ~ 6V
XORLn, XORHn .....	-0.3V ~ $V_{CC} + 0.3V$
出力電圧	
READYn .....	-0.3V ~ 6V
出力電流	
READYn, SDAOUTn.....	50mA
入力/出力電圧	
SCLIN, SCLOUTn, SDAIN, SDAOUTn .....	-0.3V ~ 6V
動作温度範囲	
LTC4317C .....	0°C ~ 70°C
LTC4317I .....	-40°C ~ 85°C
保存温度範囲.....	-65°C ~ 150°C

## ピン配置



## 発注情報

無鉛仕上げ	テープ・アンド・リール	製品マーキング*	パッケージ	温度範囲
LTC4317CDHC#PBF	LTC4317CDHC#TRPBF	4317	16-Lead (5mm×3mm) Plastic DFN	0°C to 70°C
LTC4317IDHC#PBF	LTC4317IDHC#TRPBF	4317	16-Lead (5mm×3mm) Plastic DFN	-40°C to 85°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

## 電气的特性

● は全動作温度範囲での規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。指定のない限り、 $V_{CC} = 3.3\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>電源</b>						
$V_{CC}$	Input Supply Range		● 2.25		5.5	V
$I_{CC}$	Input Supply Current	ENABLE = 3.3V, SCLIN = SDAIN = 0V	●	0.8	2	mA
		ENABLE = 0V, SCLIN = SDAIN = 0V	●	350	800	$\mu\text{A}$
$V_{CC(UVLO)}$	$V_{CC}$ Supply Undervoltage Lockout	$V_{CC}$ Rising	● 1.9	2.1	2.2	V
$V_{CC(HYST)}$	$V_{CC}$ Supply Undervoltage Lockout Hysteresis			100		mV

**ENABLEおよびREADY**

$V_{ENABLE(TH)}$	ENABLE Threshold Voltage	Enable Rising	● 1	1.4	1.8	V
$V_{ENABLE(HYST)}$	ENABLE Hysteresis			50		mV
$I_{ENABLE(LEAK)}$	ENABLE Input Current		●		$\pm 1$	$\mu\text{A}$
$V_{READY(OL)}$	READY Output Low Voltage	$I = 3\text{mA}$	●		0.4	V
$I_{READY(OH)}$	READY Off Leakage Current	$V_{CC} = V_{READY} = 5.5\text{V}$	●		$\pm 5$	$\mu\text{A}$

**SCLIN、SDAIN、SCLOUT、SDAOUT**

$V_{SCL,SDA(TH)}$	Threshold Voltage	SDA, SCL Pins Rising	● 1.5	1.8	2.0	V
$V_{SCL,SDA(HYST)}$	Hysteresis			50		mV
$I_{SCL,SDA(LEAK)}$	Leakage Current	SDA, SCL Pins = 5.5V, 0V, $V_{CC} = 5.5\text{V}$ , 0V	●		$\pm 10$	$\mu\text{A}$
$I_{SCL,SDA(LEAK-INOUT)}$	Input to Output Leakage Current	SDAIN, SCLIN Pins = 5.5V, $V_{CC} = 5.5\text{V}$ , SDAOUT, SCLOUT Pins = 4.5V	●		$\pm 10$	$\mu\text{A}$
$C_{SCL,SDA}$	Pin Capacitance	Note 3	●		10	pF
$V_{SCL,SDA(PRE)}$	Precharge Voltage		● 0.8	1	1.2	V
$V_{SDAOUT(OL)}$	SDAOUT Output Low Voltage	$I = 4\text{mA}$	●		0.4	V
$R_{DS(ON)}$	Pass Switch On Resistance	$V_{CC} = 2.25\text{V}$ , SCLIN = SDAIN = 0.4V	●	3	12	$\Omega$
		$V_{CC} = 3.3\text{V}$ , SCLIN = SDAIN = 0.4V	●	2.2	8	$\Omega$
		$V_{CC} = 5\text{V}$ , SCLIN = SDAIN = 0.4V	●	1.8	6	$\Omega$

**XORH、XORL**

$I_{XORH/XORL}$	XORH and XORL Input Current		●		$\pm 100$	nA
-----------------	-----------------------------	--	---	--	-----------	----

**I<sup>2</sup>Cインタフェースのタイミング**

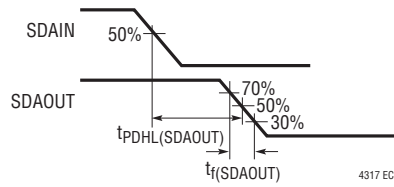
$f_{SCL(MAX)}$	Maximum SCLIN Clock Frequency	Note 3	● 400			kHz	
$t_{PDHL(SDAOUTn)}$	SDAOUT Fall Delay	$C = 100\text{pF}$ , $R_{PULLUP} = 10\text{k}$	●	170	300	ns	
$t_f(SDAOUTn)$	SDAOUT Fall Time	$C = 100\text{pF}$ , $R_{PULLUP} = 10\text{k}$	●	20	60	300	ns
$t_{TIMEOUT}$	Stuck Bus Timeout	SCLIN Held Low or High	●	25	30	35	ms
$t_{IDLE}$	Bus Idle Time		●	80	120	160	$\mu\text{s}$
$t_{GLITCH}$	SCLIN and SDAIN Glitch Filter		●	50	100	ns	

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

**Note 2:** 注記がない限り、ピンに流れ込む電流は全て正であり、全ての電圧はGNDを基準にしている。

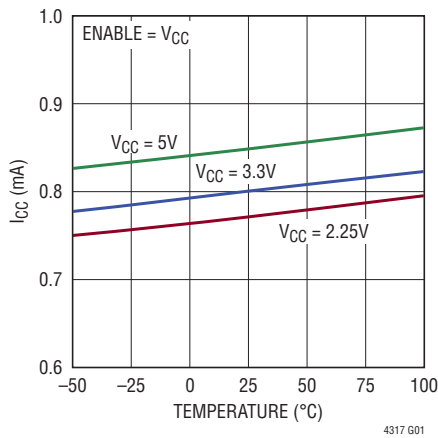
**Note 3:** 設計によって保証されており、製造時にはテストされない。

## タイミング図

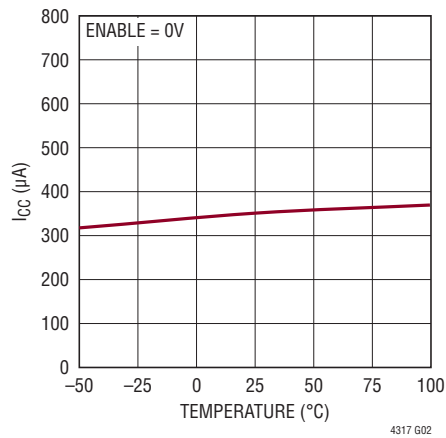


## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 3.3\text{V}$ 。

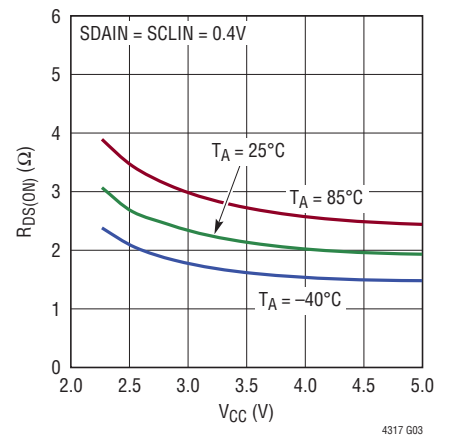
### 電源電流と温度



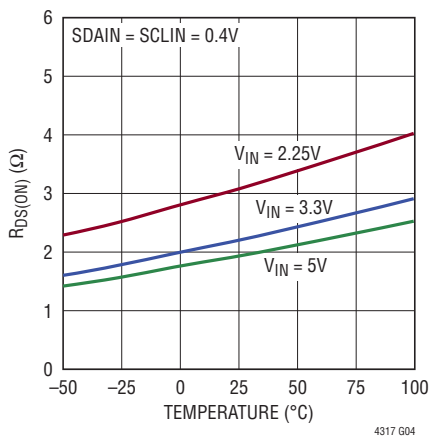
### スタンバイ時の電源電流と温度



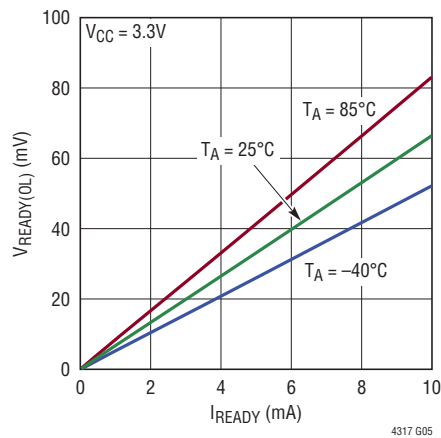
### パス・スイッチのオン抵抗とVCC



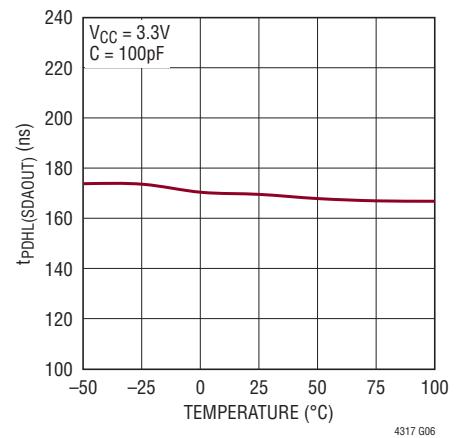
### パス・スイッチのオン抵抗と温度



### READY出力“L”の電圧と電流

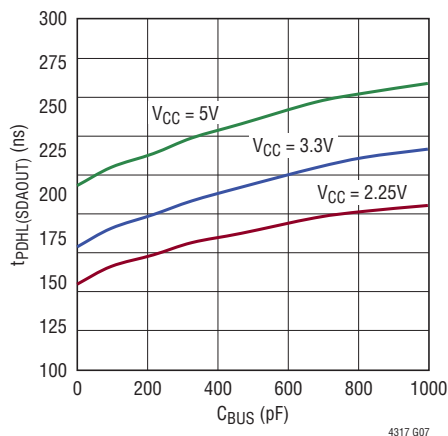


### SDAOUTの立ち下がり遅延と温度



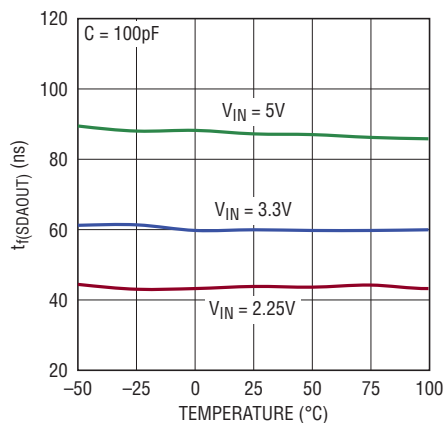
## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 3.3\text{V}$ 。

### SDAOUTの立ち下がり遅延とバス容量



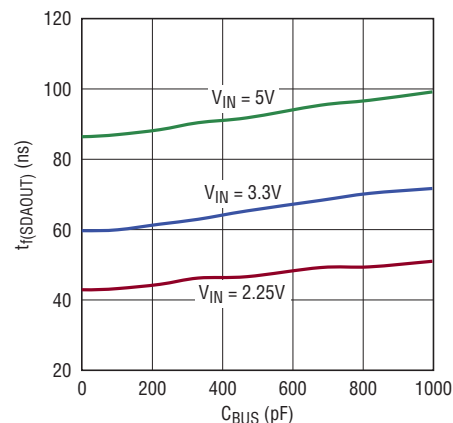
4317 G07

### SDAOUTの立ち下がり時間と温度



4317 G08

### SDAOUTの立ち下がり時間とバス容量



4317 G09

## ピン機能

**XORL1/XORL2:** 変換器 XOR の下位ニブル構成入力。このピンの DC 電圧により、アドレス変換バイトの下位 4 ビット・ニブルを構成します。このピンを、 $V_{CC}$  と GND の間に接続した外付け抵抗分割器に接続して、目的の DC 電圧を設定します。

**XORH1/XORH2:** 変換器 XOR の上位ニブル構成入力。このピンの DC 電圧により、アドレス変換バイトの上位 3 ビット・ニブルを構成します。このピンを、 $V_{CC}$  と GND の間に接続した外付け抵抗分割器に接続して、目的の DC 電圧を設定します。パススルーモードを動作状態にするには、このピンを  $V_{CC}$  に接続します。詳細については、「アプリケーション情報」のセクションを参照してください。

**ENABLE1/ENABLE2:** イネーブル入力。ENABLE ピンを“L”にすると、アドレス変換はディスエーブルされ、SDAIN は SDAOUT から切り離され、SCLIN は SCLOUT から切り離されます。ENABLE を“L”から“H”に切り替えると、アドレス変換バイトの構成が再開され、アドレス変換もイネーブルされます。使用しない場合には  $V_{CC}$  に接続します。

**露出パッド:** 露出パッドは開放のままにするか、デバイスの GND に接続することができます。

**GND:** デバイスのグラウンド。

**READY1/READY2:** 準備完了状態のステータス出力。これはオープンドレイン出力で、デバイスがアドレス変換できる状態が整ったことを示します。このピンが解放されて“H”になるのは、LTC4317 がアドレス変換バイトの構成を完了し、SDAIN

が SDAOUT に接続され、SCLIN が SCLOUT に接続されたときです。このピンからバスのプルアップ電源にプルアップ抵抗 (標準 10k) を接続します。使用しない場合には開放のままにするか、または GND に接続します。

**SCLIN:** 入力バスのクロック入力および出力。このピンはマスタ側の SCL ラインに接続します。外付けのプルアップ抵抗または電流源が必要です。

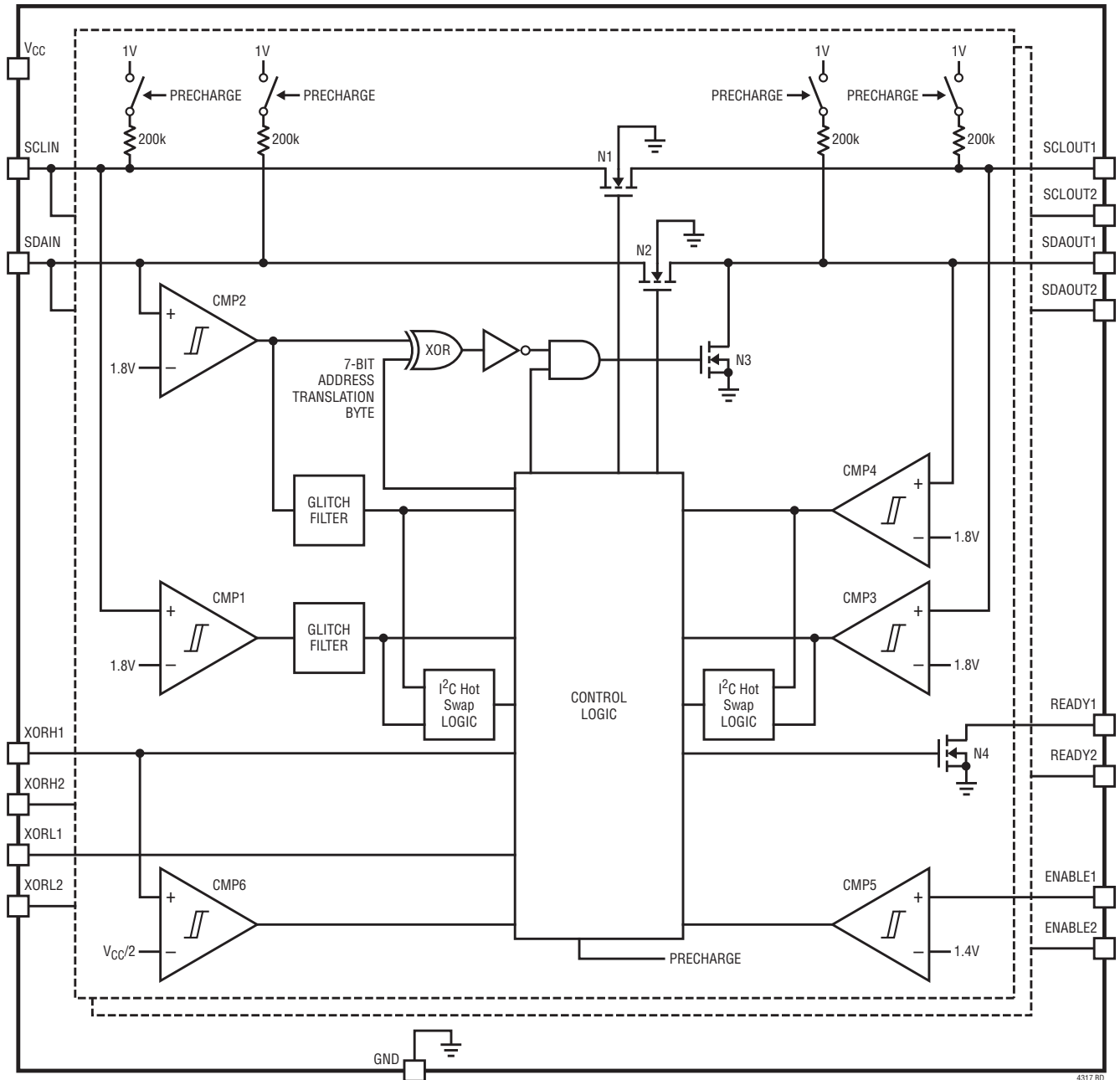
**SCLOUT1/SCLOUT2:** 出力バスのクロック入力および出力。このピンはスレーブ側の SCL ラインに接続します。外付けのプルアップ抵抗または電流源が必要です。使用しない場合はプルアップ抵抗を介して  $V_{CC}$  に接続してください。

**SDAIN:** 入力バスのデータ入力および出力。このピンはマスタ側の SDA ラインに接続します。外付けのプルアップ抵抗または電流源が必要です。

**SDAOUT1/SDAOUT2:** 出力バスのデータ入力および出力。このピンはスレーブ側の SDA ラインに接続します。外付けのプルアップ抵抗または電流源が必要です。使用しない場合はプルアップ抵抗を介して  $V_{CC}$  に接続してください。

**VCC:** 電源入力 (2.25V ~ 5.5V)。入力バスと出力バスの電源電圧が異なる場合は、このピンを電圧が低い方の電源に接続します。入力電源と出力電源の公称値が同じで許容誤差が  $\pm 10\%$  以下である場合は、 $V_{CC}$  をいずれか一方の電源に接続します。0.1 $\mu\text{F}$  以上のコンデンサで GND にバイパスします。

## ブロック図



## 動作

LTC4317は、I<sup>2</sup>C/SMBus アドレス変換器です。I<sup>2</sup>Cバスの2つのセグメント間をつなぎ、マスタ側の入力アドレスを読み取り、7ビットのI<sup>2</sup>Cアドレスをリアルタイムで変換して、スレーブ側に再送信します。これにより、同じアドレスを持つ複数のI<sup>2</sup>Cデバイスを、干渉なしで同じバスに接続することができます。変換

アドレスは外付け抵抗で構成され、特別なソフトウェアは不要です。ENABLEピンを使用するとバス・セグメントのイネーブルおよびディスエーブルが可能であり、LTC4317では、分離状態のバス・セグメントをまとめて活線挿抜することができます。

## 動作

LTC4317の入力バス(SCLINおよびSDAIN)に接続したI<sup>2</sup>Cマスタを図1に示します。アドレス変換が必要となるスレーブ・デバイスは、LTC4317の出力バス(SCLOUTおよびSDAOUT)に接続されます。アドレス変換が不要なその他のスレーブ・デバイスは、マスタと一緒にLTC4317の入力バスに配置されます。LTC4317内部にある2つのスイッチ(N1およびN2)は、入力バスを出力バスに接続します。N1はSCLINをSCLOUTに接続するのに対して、N2はSDAINをSDAOUTに接続します。ほとんどの条件では、N1とN2がオンのままなので、入力バスと出力バスは接続されています。

マスタがSTARTビットを送出すると(SCLINが“H”のとき、SDAINが“L”になると)、変換が開始されます。LTC4317はN2をオフにして、SDAINをSDAOUTから切り離します。マスタがアドレス・バイトを送信するのに応じて、LTC4317は、ユーザー構成可能な変換バイトを使用して各入力ビットを一度に1ビットずつXOR演算することにより、SDAINピンでの入力アドレスをSDAOUTピンでの新しいアドレスに変換します。N3がオン/オフして、新しいアドレスをSDAOUTピンに送り出します。アドレスの7ビットが全て処理されると、LTC4317はN2

を再度オンにしてSDAINをSDAOUTに再接続します。その後、マスタはR/Wビットをスレーブに直接送信します。SDAOUTでの新しい変換後アドレスがスレーブのアドレスと一致すると、スレーブはSDAOUTを“L”にしてアクノリッジ(ACKビット)を返します。N2はオンのままであり、残りのデータ・バイトは、マスタとスレーブの間を、未変更のまま送信されます。アドレス変換処理は、マスタが新しいSTARTビットを送出すると再開されます。

1ページ目の回路の標準的な波形を図2に示します。この例では、マスタがアドレス0x34を送信するのに対して、スレーブはアドレス0x36に応答するよう構成されています。XORLピンとXORHピンでの抵抗分割器は、0x02というアドレス変換バイトを生成するよう構成されています。

この例では、8ビットの16進アドレス形式(R/W = 0)が使用されています。I<sup>2</sup>Cデバイスの資料では、7ビットのアドレスも一般的です。アドレス変換バイトを計算するときは、正しい形式を使用するよう注意してください。表1に、両方の形式の例を示します。

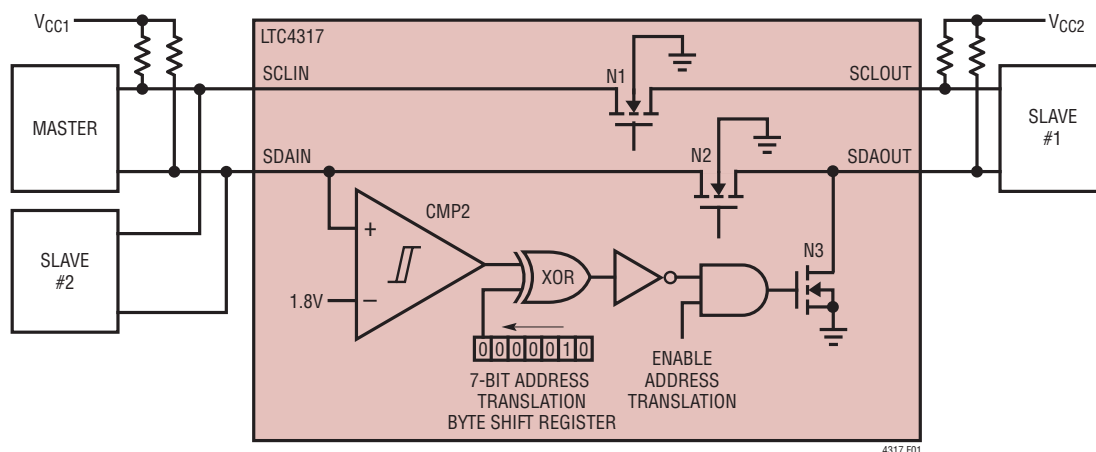


図1. LTC4317の基本機能

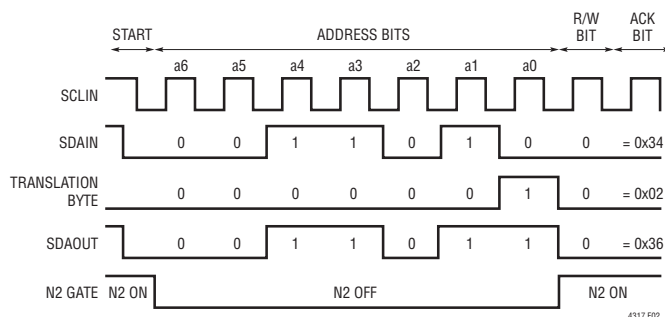


図2. アドレス変換の基本波形

## 動作

表 1.

説明	2進数アドレス								R/Wビットのない 7ビットの16進数アドレス	R/Wビットを0にした 8ビットの16進数アドレス
	a6	a5	a4	a3	a2	a1	a0	R/W		
SDAINからの入力アドレス	0	0	1	1	0	1	0	0	0x1A	0x34
変換バイト	0	0	0	0	0	0	1	0	0x01	0x02
SDAOUTへの出力アドレス	0	0	1	1	0	1	1	0	0x1B	0x36

### システム構成

個々のスレーブまたは数列のスレーブをLTC4317に接続できる方法はいくつかあります。図3では、各スレーブがLTC4317の1チャンネルと対になっています。この構成では、バスのアドレスを割り当てるときに最大限の柔軟性を見込んでいます。読み出しと書き込みの両方の動作と、LTC4317がサポートする全てのプロトコルが可能で、LTC4317の1チャンネルと一般的な変換バイトを使用して、2つの異なるアドレスに変換した異なるハードワイヤード・アドレスを持つ2つのスレーブを図4に示します。I<sup>2</sup>CバスとLTC4317をユーザーが可視化するのに役立つプログラムが用意されています。このプログラムは次のリンク先に置いてあります。

[www.linear-tech.co.jp/TranslatorTool](http://www.linear-tech.co.jp/TranslatorTool)

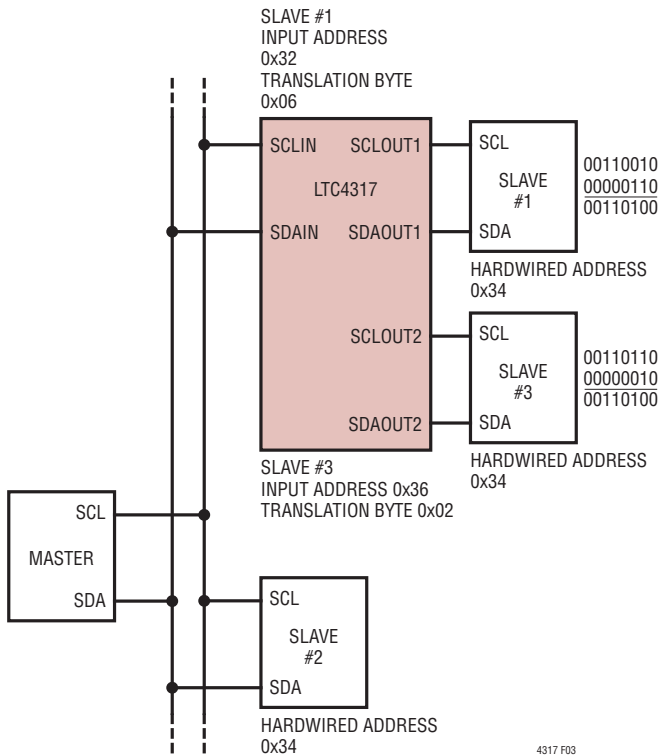


図3. 独立した2つのアドレス変換

### 変換バイトの設定

LTC4317の電源を初めて投入した場合、またはENABLEピンで立ち上がりエッジを検出した場合、LTC4317はXORHピンとXORLピンで電圧を読み取って、7ビットの変換バイトを割り出します。これらの電圧はV<sub>CC</sub>を基準にしているため、これらの各ピンに抵抗分割器を接続するのが、電圧を設定するのに最も便利な方法です。必要な変換バイトは、スレーブの元のアドレスおよび目的の入力アドレスのビット単位のXOR演算を行うことで求めることができます。

XORHピンとXORLピンの電圧は変換バイトを構成します。XORLの電圧が構成するのは変換ビットの低位4ビット(R/Wビット以外)ですが、XORHの電圧が構成するのは変換ビットの上位3ビットです。抵抗分割器の推奨値を表2および3に示します。R<sub>LT</sub>およびR<sub>LB</sub>はXORLに接続されている上下の抵抗ですが、R<sub>HT</sub>およびR<sub>HB</sub>はXORHに接続されている上下の抵抗です(図5)。R<sub>LT</sub>、R<sub>LB</sub>、R<sub>HT</sub>、およびR<sub>HB</sub>には許容誤差1%の抵抗を使用します。

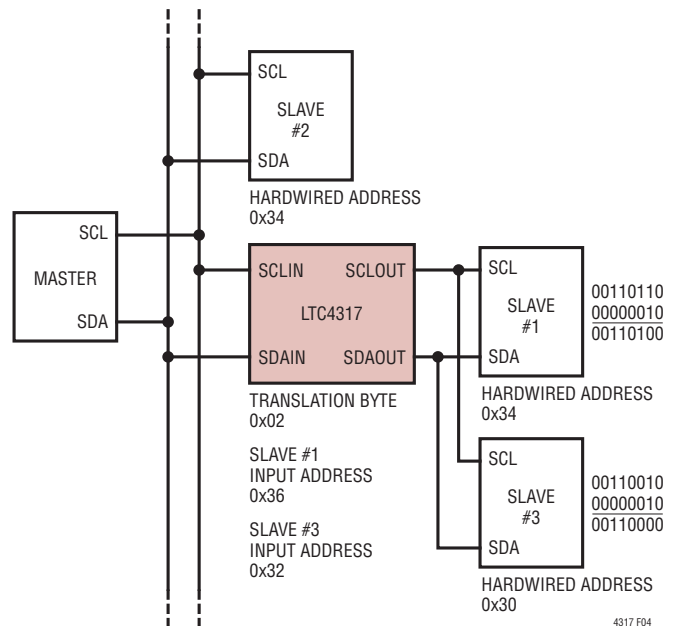


図4. 2つのスレーブでLTC4317の1チャンネルを共有



## 動作

表2. XORLでの抵抗分割器の設定

変換バイトの 下位4ビット				$V_{XORL}/V_{CC}$	$R_{LT}$ の推奨値 [kΩ]	$R_{LB}$ の推奨値 [kΩ]
a3	a2	a1	a0			
0	0	0	0	$\leq 0.03125$	開放	短絡
0	0	0	1	$0.09375 \pm 0.015$	976	102
0	0	1	0	$0.15625 \pm 0.015$	976	182
0	0	1	1	$0.21875 \pm 0.015$	1000	280
0	1	0	0	$0.28125 \pm 0.015$	1000	392
0	1	0	1	$0.34375 \pm 0.015$	1000	523
0	1	1	0	$0.40625 \pm 0.015$	1000	681
0	1	1	1	$0.46875 \pm 0.015$	1000	887
1	0	0	0	$0.53125 \pm 0.015$	887	1000
1	0	0	1	$0.59375 \pm 0.015$	681	1000
1	0	1	0	$0.65625 \pm 0.015$	523	1000
1	0	1	1	$0.71875 \pm 0.015$	392	1000
1	1	0	0	$0.78125 \pm 0.015$	280	1000
1	1	0	1	$0.84375 \pm 0.015$	182	976
1	1	1	0	$0.90625 \pm 0.015$	102	976
1	1	1	1	$\geq 0.96875$	短絡	開放

表3. XORHでの抵抗分割器の設定

変換バイトの 上位3ビット			$V_{XORH}/V_{CC}$	$R_{HT}$ の推奨値 [kΩ]	$R_{HB}$ の推奨値 [kΩ]
a6	a5	a4			
0	0	0	$\leq 0.03125$	開放	短絡
0	0	1	$0.09375 \pm 0.015$	976	102
0	1	0	$0.15625 \pm 0.015$	976	182
0	1	1	$0.21875 \pm 0.015$	1000	280
1	0	0	$0.28125 \pm 0.015$	1000	392
1	0	1	$0.34375 \pm 0.015$	1000	523
1	1	0	$0.40625 \pm 0.015$	1000	681
1	1	1	$0.46875 \pm 0.015$	1000	887

例えば、 $R_{LT} = 976k$ 、 $R_{LB} = 102k$ 、 $R_{HT} = 1000k$ 、および $R_{HB} = 280k$ とすると、変換ビットの下位4ビットは0001bであり、上位3ビットは011bです。8ビットの16進アドレス変換バイトは、LSBとして0を加えることによって得られ、0110 0010bまたは0x62となります。XORLピンとXORHピンの構成電圧が同じである場合は、これらのピンを互いに接続して、1つの抵抗分割器に接続することができます。あるいは、3つの抵抗を使用してXORLピンとXORHピンを構成しても構いません(図6)。以下の手順に従って、3つの抵抗の値を計算します。

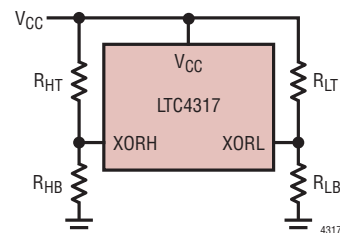


図5. アドレス変換バイトの構成抵抗

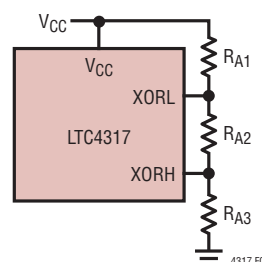


図6. 3つの抵抗を使用したアドレス変換バイトの構成

まず、全抵抗値 $R_{TOTAL}$ を選択します。

$$R_{A3} = R_{TOTAL} \cdot (V_{XORH}/V_{CC})$$

$$R_{A2} = (R_{TOTAL} \cdot V_{XORL}/V_{CC}) - R_{A3}$$

$$R_{A1} = R_{TOTAL} - R_{A3} - R_{A2}$$

$R_{A1}$ 、 $R_{A2}$ 、および $R_{A3}$ には許容誤差1%の抵抗を使用します。

LTC4317は、XORLピンとXORHピンの電圧を読み取ると、スイッチN1およびN2をオンにして、入力と出力を接続します。また、READYピンは“H”になり、LTC4317がアドレス変換を開始する準備が整っていることを示します。

アドレス変換バイトは、XORHとXORLの電圧を変更してENABLEピンを(“H”→“L”→“H”)に切り替えることにより、動作中に変更することができます。これが引き金となって、LTC4317はXORLとXORHの電圧を再度読み取ります。

## イネーブル/UVLO

ENABLEピンの電圧が $V_{ENABLE(TH)}$ より低くなるか、 $V_{CC}$ がUVLOしきい値より低くなると、LTC4317はシャットダウンします。アドレス変換バイトを格納する内部シフト・レジスタがクリアされ、アドレス変換がディスエーブルされ、スイッチN1、N2、およびN3がオフになり、READYピンが“L”になって、静止電流は350μAに低下します。

## 動作

### プリチャージとホット・スワップ

LTC4317の電源を投入したとき、スイッチN1およびN2は最初はオフになっています。これにより、LTC4317とその接続状態スレーブをアクティブなI<sup>2</sup>Cバス上で活線挿抜することができます。内部プリチャージ回路は、バスラインを200kの抵抗を介して1Vに初期設定し、LTC4317が接続されたとき、アクティブなバスへの外乱を最小限に抑えます。LTC4317は、ENABLEが“H”になり、XORL/XORHピンの電圧が読み取られ、I<sup>2</sup>Cバスの両側がアイドル状態になる(STOPビットまたは全てのバス・ピンが120μsより長い時間“H”になることで示される)までN1およびN2をオフに保ちます。これらの条件が満たされると、N1およびN2がオンになり、READYピンが“H”になって、LTC4317がアドレス変換を開始する準備が整っていることを示します。

### パススルー・モード

マスタは、一般的な呼び出しアドレスを使用してスレーブと通信する場合、XORHを“L”にすることにより、アドレス変換を一時的にディスエーブルすることができます。これにより、アドレス変換はディスエーブルされ、バス上での動作にかかわらず、N1およびN2は導通状態が維持されます。XORHが“H”になると、進行中の全ての変換は直ちに停止します。

### SDAOUTでの余分な遷移

I<sup>2</sup>C/SMBusシステムでは、SCLが“L”の場合、マスタがSDAラインのステートを変更します。また、SCLINが“L”のときは、LTC4317もアドレス変換バイトのシフト・レジスタを進めます。変換バイトが遷移するのは、SCLINの立ち下がりエッジの約100ns後です。マスタが送信したSDAIN遷移がLTC4317のアドレス変換ビット遷移と厳密に一致しない場合、SDAOUTに余分な遷移が現れることがあります(図7)。これらの余分なSDA遷移はアックリッジ・ビットの正常な遷移時に生じる遷移に似たグリッチと同様であり、バス上のデバイスがSDAデータをラッチするのはSCLが“H”の場合に限るので、システム内で問題が発生することはありません。

### レベル変換と電源電圧の一致

LTC4317は入力バスおよび出力バスのさまざまな電源電圧で動作可能であり、SCLIN、SDAIN、SCLOUT、およびSDAOUTピンの電圧レベルをシフトして、それぞれの側での電源電圧と一致させます。V<sub>CC</sub>の電力は、2つの電源電圧のうち低い方から供給して、レベル・シフト回路が正しく動作するようにする必要があります。例えば、入力バスの電力を5V電源から供給し、出力バスの電力を3.3V電源から供給する場

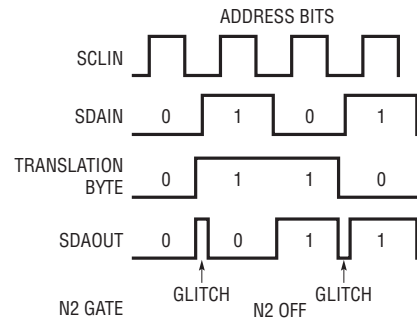


図7. SCLが“L”の間のSDAOUTでの余分な遷移

合、LTC4317のV<sub>CC</sub>ピンは図8に示すように3.3V電源に接続する必要があります。

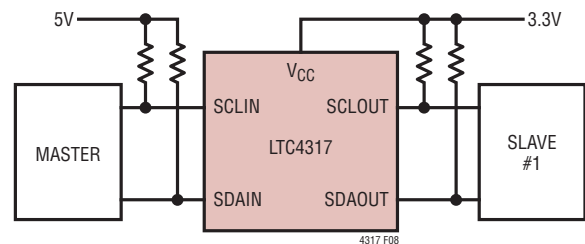


図8. 5Vから3.3Vへのレベル変換アプリケーション

LTC4317の電源ピンを電圧の高い方のバス電源に接続すると、電流がスイッチN1およびN2を介して低電圧電源のバスに流れることがあります。電圧差が1V未満の場合、この電流は10μA未満に制限されます。これにより、入力バスと出力バスを、許容誤差が最大±10%で公称では同一電圧の電源に接続することができます。また、LTC4317のV<sub>CC</sub>ピンはいずれの電源に接続しても構いません。

### 余分なSTARTビットおよびSTOPビット

通常動作時には、I<sup>2</sup>Cのマスタがデータ・バイト内でSTARTビットおよびSTOPビットを送信しないことが必要です。そのようなコマンドを受信した場合は、I<sup>2</sup>Cのスレーブの動作を予測できないことがあります。予想外のSTARTまたはSTOPをアドレス・バイトの間に受信した場合、LTC4317は自動的に回復しますが、変換ビットのステートによっては、STOPビットからSTARTビットへの変換あるいはその逆変換を行って、予想外のスレーブ動作が発生する場合があります。

## 動作

アクティブな変換ビットが「1」である場合、アドレス・バイトの間にSTARTビットを受信すると、スレーブ・デバイスはSTOPビットを認識します。これにより、通常はスレーブがリセットされ、伝送データの残りが失われます。アクティブな変換ビットが「0」である間に、STARTビットを受信した場合、STARTビットはLTC4317を変更せずに通過します。スレーブは、LTC4317が存在しない場合と同じように対応し、通常はマスタが次にSTOPビットを送出するとリセットされます。どちらの場合も、LTC4317は次のSTOPビットで自動的にリセットし、次のメッセージは正常に送信されます。

STOPビットをアドレス・バイトの間に受信した場合、LTC4317はアドレス変換を中止し、必ずSTOPビットをSDAOUTで送出してスレーブをリセットするようにします。STOPビットの到達時にアクティブな変換ビットが「0」である場合、そのビットは変更されず、スレーブはSTOPビットを認識して、通常はリセットします。STOPビットの到達時にアクティブな変換ビットが「1」である場合、スレーブ・デバイスはSTARTビットを認識します。この場合にはスレーブが不定状態になる可能性があるため、LTC4317はスレーブをマスタから一時的に切断し、遅延時間を多少長くしてから、SDAOUTピンでSTOPビットを生成します(図9)。その後、バスを再接続し、STARTビットを待ってから次の伝送を開始します。やはり、どちらの場合も、LTC4317は自動的にリセットし、次のメッセージは正常に送信されます。

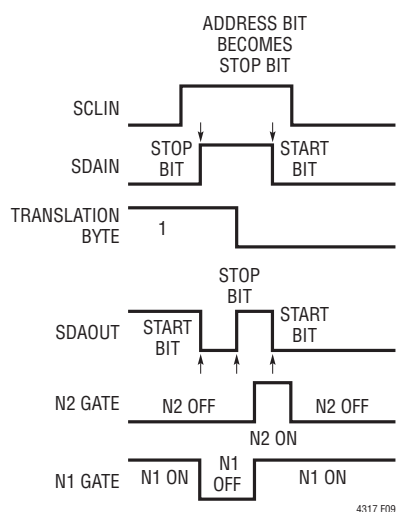


図9. アドレス変換バイトが1である場合のアドレス・バイト内のSTOPビット

### スタック状態バスのタイムアウト

アドレス変換中に、SCLINが遷移なしで30msより長く“L”または“H”を維持した場合、LTC4317はアドレス変換を中止し、SDAINをSDAOUTに再度接続します。その後、STARTビットを待ってから新しいアドレス変換を開始します。これにより、バス・スタックがどのような“L”/“H”状態でも、SDAINがSDAOUTから永続的に切断されることはありません。

### サポートされているプロトコル

LTC4317は、ほとんどのI<sup>2</sup>CおよびSMBusメッセージ・プロトコルをサポートするように設計されています。唯一の例外は、バスのスレーブ側で事前に割り当てられたアドレスを使用するプロトコルです。

サポートされているI<sup>2</sup>CプロトコルおよびSMBusプロトコル:

- バイト送信/受信
- バイト/ワード書き込み
- バイト/ワード読み出し
- プロセス呼び出し
- ブロック書き込み/読み出し
- ブロック書き込み/ブロック読み出し/プロセス呼び出し
- 拡張読み出しおよび書き込みコマンド
- 一般呼び出し(I<sup>2</sup>Cのみ)
- 開始バイト(I<sup>2</sup>Cのみ)
- PMBus (PECなし)

サポートされていないI<sup>2</sup>Cプロトコル:

- 10ビット・アドレス指定
- デバイスID
- Ultra Fast-Mode I<sup>2</sup>Cバス・プロトコル

サポートされていないSMBusプロトコル:

- SMBus ホスト通知
- アドレス解決プロトコル (ARP)
- パリティ・エラー・コード (PEC)
- アラート応答アドレス (ARA)
- PMBus (PECあり)

## 標準的応用例

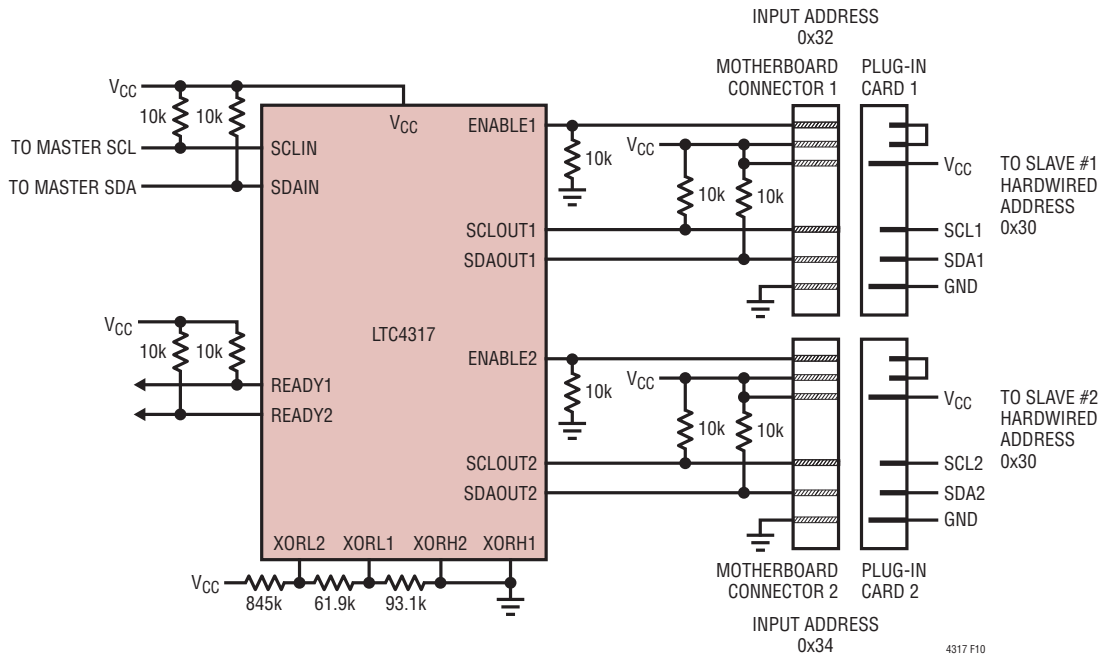


図 10. アドレス変換バイトが 0x02 および 0x04 である LTC4317

4317 F10



## 標準的応用例

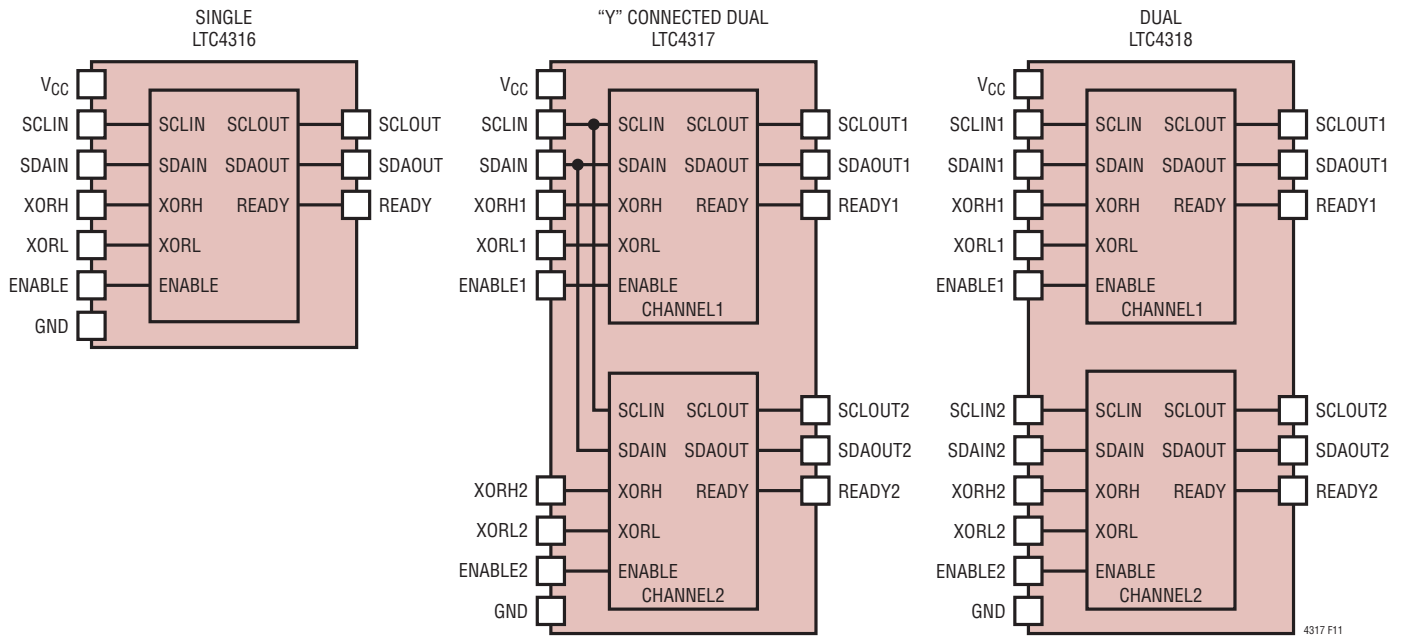


図 11. LTC4316/LTC4317/LTC4318 間の比較

## 関連製品

製品番号	説明	注釈
LTC4300A-1/ LTC4300A-2/ LTC4300A-3	ホット・スワップ可能な2線バス・バッファ	LTC4300A-1: READY および ENABLE を備えたバス・バッファ LTC4300A-2: ACC を備えたデュアル電源バッファ LTC4300A-3: ENABLE を備えたデュアル電源バッファ
LTC4302-1/LTC4302-2	アドレス指定可能な2線バス・バッファ	アドレス拡張、GPIO、ソフトウェアによる制御
LTC4303/LTC4304	スタックバス復旧機能付き、ホットスワップ可能な2線バス・バッファ	自動クロッキングでスタックしたI <sup>2</sup> Cバスを解放
LTC4305/LTC4306	容量バッファリング付き2チャンネルまたは4チャンネルの2線バス・マルチプレクサ	ソフトウェアで選択可能な2本または4本の下り方向バス、スタックしたバスの切断、立ち上がり時間アクセラレータ、フォルト通知、±10kVの人体モデルESD耐性
LTC4307	スタックバス復旧機能付き、ホットスワップ可能な低オフセット2線バス・バッファ	バッファのオフセット電圧: 60mV、スタックしたバスの切断および復旧タイムアウト: 30ms、立ち上がり時間アクセラレータ、±5kVの人体モデルESD耐性
LTC4307-1	高解像度マルチメディア・インタフェース (HDMI) レベルシフト2線バス・バッファ	バッファのオフセット電圧: 60mV、3.3Vと5V間のレベルシフト、±5kVの人体モデルESD耐性
LTC4308	スタックバス復旧機能付き、ホットスワップ可能な低電圧レベルシフト2線バス・バッファ	1Vのプリチャージ、ENABLEピン、およびREADYピンを備えたバス・バッファ、0.9Vから5.5Vまでのレベル変換、スタックしたバスの切断および復旧タイムアウト: 30ms、出力側の立ち上がり時間アクセラレータ、±6kVの人体モデルESD耐性
LTC4309	スタックバス復旧機能付き、ホットスワップ可能な低オフセット2線バス・バッファ	バッファのオフセット電圧: 60mV、スタックしたバスの切断および復旧タイムアウト: 30ms、立ち上がり時間アクセラレータ、±5kVの人体モデルESD耐性、1.8Vから5.5Vまでのレベル変換
LTC4310-1/LTC4310-2	ホットスワップ可能なI <sup>2</sup> Cアイソレータ	2本の絶縁バス間の双方向I <sup>2</sup> C通信、LTC4310-1: 100kHzバス、LTC4310-2: 400kHzバス
LTC4311	ホットスワップ可能なI <sup>2</sup> C/SMBusアクセラレータ	立ち上がり時間アクセラレータ、ENABLEピン付き、±8kVの人体モデルESD耐性
LTC4312/LTC4314	ハードウェアで選択可能な、容量バッファリング付き2チャンネルまたは4チャンネルの2線バス・マルチプレクサ	ピンで選択可能な2本または4本の下り方向バス、最大0.3V・V <sub>CC</sub> のV <sub>IL</sub> 、立ち上がり時間アクセラレータ、スタックしたバスの切断および復旧タイムアウト: 45ms、±4kVの人体モデルESD耐性
LTC4313-1/LTC4313-2/ LTC4313-3	高ノイズ・マージンの2線バス・バッファ	V <sub>IL</sub> = 0.3・V <sub>CC</sub> 、立ち上がり時間アクセラレータ、スタックしたバスの切断および復旧、1Vのプリチャージ、±4kVの人体モデルESD耐性

4317f