

高精細マルチメディア・ インターフェイス (HDMI) レベルシフト2線バス・バッファ

特長

- ディスプレイ・データ・チャンネル (DDC) 用の
双方向バッファ
- HDMI仕様バージョン1.3のDDC容量要件に準拠
- 3.3Vと5V間のレベル変換
- ±5kV人体モデルESD保護
- バッファのオフセット電圧: 負荷と関係なく 60mV
- 非準拠V_{OL} I²Cデバイスと互換
- 入力SDAおよびSCLラインを出力から絶縁
- I²C、I²C Fast Mode、SMBus規格に準拠
- READYオープンドレイン出力
- V_{CC} = 0V時にSDAピンとSCLピンがハイ・インピーダンス
- 小型8ピン(3mm×3mm) DFNおよび8ピンMSOPパッケージ

アプリケーション

- HDMI
- 3.3V/5Vレベル変換
- 容量バッファ/バス・エクステンダ

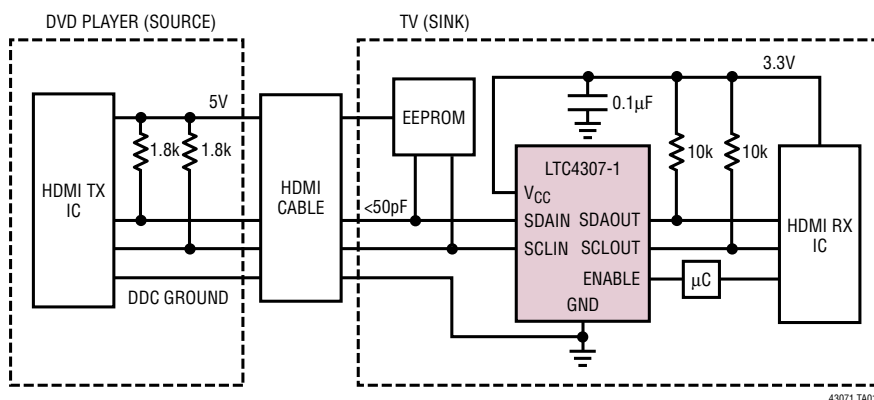
概要

LTC4307-1は入出力間の容量バッファリングを提供する2線バス・バッファです。HDMI規格では、機器のDDCバス・ラインの入力容量が50pF以下であることが規定されています。容量バッファリング機能を搭載したLTC4307-1は、10pF以下のデータおよびクロック入力容量により、HDMIデバイスが50pF要件を容易に満たし、内部バス上の高い容量を許容できるようにします。

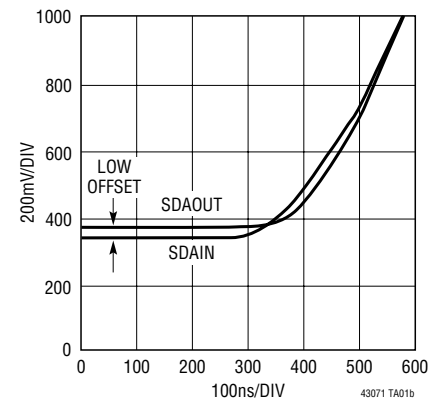
また、LTC4307-1は3.3Vシステムと5Vシステム間のレベルシフトを行うので、より低電圧のHDMI送信機、受信機、EEPROMが5V DDCバスにインターフェイスできます。READYは、入出力バスが接続されているかどうかを知らせ、HDMIの活線挿入検出 (HPD) 信号にインターフェイスできるオープンドレイン・デジタル出力フラグです。ENABLEデジタル入力が“H”にドライブされると、ストップ・ビットまたはバス・アイドルが検知された後で接続することができます。ENABLE入力が“L”にドライブされると、入力バスと出力バスの接続が絶たれます。

LT, LT, LTC, LTMはリニアテクノロジー社の登録商標です。他のすべての商標はそれぞれの所有者に所有権があります。7032051、6356140、6650174を含む米国特許によって保護されています。

標準的応用例



“L”状態からの立ち上がりエッジ



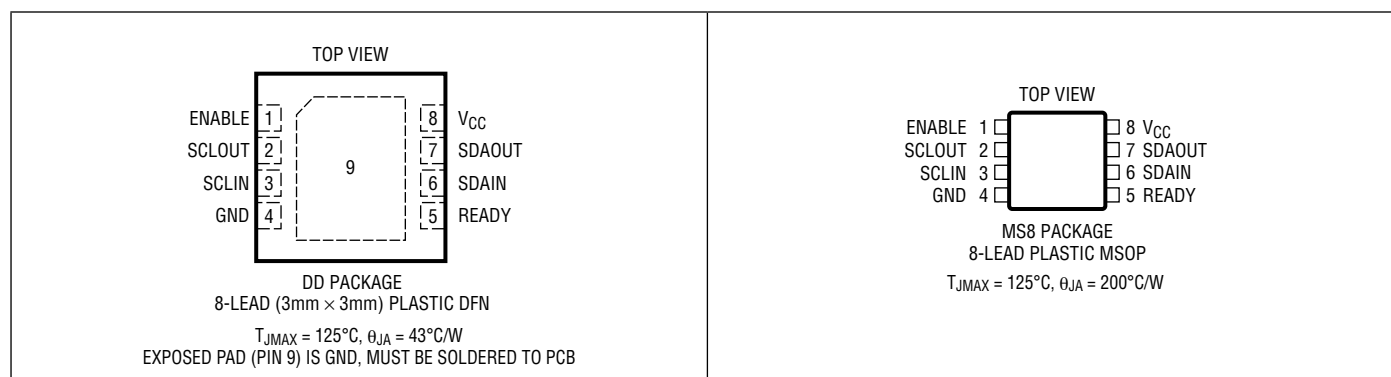
LTC4307-1

絶対最大定格 (Note 1, 6)

V_{CC} からGND	-0.3V~6V
SDAIN、SCLIN、SDAOUT、SCLOUT、 READY、ENABLE	-0.3V~6V
最大シンク電流(SDAIN、SCLIN、SDAOUT、 SCLOUT、READY)	50mA
動作温度範囲	
LTC4307C	0°C~70°C
LTC4307I	-40°C~85°C

保存温度範囲	
DFN	-65°C~125°C
MSOP	-65°C~150°C
リード温度(半田付け、10秒)	
MSOP	300°C

ピン配置



発注情報

LEAD FREE FINISH	TAPE AND REEL	PART MARKING*	PACKAGE DESCRIPTION	TEMPERATURE RANGE
LTC4307CDD-1#PBF	LTC4307CDD-1#TRPBF	LDBP	8-Lead (3mm x 3mm) Plastic DFN	0°C to 70°C
LTC4307IDD-1#PBF	LTC4307IDD-1#TRPBF	LDBP	8-Lead (3mm x 3mm) Plastic DFN	0°C to 85°C
LTC4307CMS8-1#PBF	LTC4307CMS8-1#TRPBF	LTDBN	8-Lead Plastic MSOP	0°C to 70°C
LTC4307IMS8-1#PBF	LTC4307IMS8-1#TRPBF	LTDBN	8-Lead Plastic MSOP	0°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_{CC} = 3.3\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Power Supply						
V_{CC}	Positive Supply Voltage		● 2.3		5.5	V
I_{CC}	Supply Current	$V_{CC} = 5.5\text{V}$, $V_{SCLOUT} = V_{SDAOUT} = 0\text{V}$ (Note 5)	●	8	11	mA
I_{SD}	Shutdown Supply Current	$V_{CC} = 5.5\text{V}$, ENABLE = GND, SDA, SCL = 5.5V	●	900	1200	μA
t_{IDLE}	Bus Idle Time		●	55	95	μs

43071f

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 3.3\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{THR_ENABLE}	ENABLE Threshold		0.8	1.4	2	V
I_{ENABLE}	ENABLE Input Current	ENABLE from 0V to V_{CC}	●	0.1	±5	μA
t_{PLH_EN}	ENABLE Delay Off-On	$V_{CC} = 3.3\text{V}$ (Figure 1)		95		μs
t_{PHL_EN}	ENABLE Delay On-Off	$V_{CC} = 3.3\text{V}$ (Note 3) (Figure 1)		10		ns
t_{PLH_READY}	READY Delay Off-On	$V_{CC} = 3.3\text{V}$ (Note 3) (Figure 1)		10		ns
t_{PHL_READY}	READY Delay On-Off	$V_{CC} = 3.3\text{V}$ (Note 3) (Figure 1)		10		ns
V_{OL_READY}	READY Output Low Voltage	$I_{PULLUP} = 3\text{mA}$, $V_{CC} = 2.3\text{V}$	●		0.4	V
I_{OFF_READY}	READY Off Leakage Current	$V_{CC} = \text{READY} = 5.5\text{V}$	●	0.1	±5	μA

Propagation Delay

t_{PHL}	SDA/SCL Propagation Delay High to Low	$C_{LOAD} = 50\text{pF}$, 2.7k to V_{CC} on SDA, SCL, $V_{CC} = 3.3\text{V}$ (Notes 2, 3) (Figure 1)		70		ns
t_{PLH}	SDA/SCL Propagation Delay Low to High	$C_{LOAD} = 50\text{pF}$, 2.7k to V_{CC} on SDA, SCL, $V_{CC} = 3.3\text{V}$ (Notes 2, 3) (Figure 1)		10		ns
t_{FALL}	SDA/SCL Transition Time High to Low	$C_{LOAD} = 100\text{pF}$, 10k to V_{CC} on SDA, SCL, $V_{CC} = 3.3\text{V}$ (Notes 3, 4) (Figure 1)		30	300	ns

Input-Output Connection

V_{OS}	Input-Output Offset Voltage	2.7k to V_{CC} on SDA, SCL, $V_{CC} = 3.3\text{V}$, Driven SDA, SCL = 0.2V	●	20	60	100	mV
V_{THR}	SDA, SCL Logic Input Threshold Voltage	Rising Edge		$0.45V_{CC}$	$0.55V_{CC}$	$0.65V_{CC}$	V
V_{HYS}	SDA, SCL Logic Input Threshold Hysteresis	(Note 3)		50			mV
C_{IN}	Digital Input Capacitance SDAIN, SDAOUT, SCLIN, SCLOUT	(Note 3)			10		pF
I_{LEAK}	Input Leakage Current	SDA, SCL, Pins	●		±5		μA
V_{OL}	Output Low Voltage	SDA, SCL Pins, $I_{SINK} = 4\text{mA}$, SDAIN/SCLIN = 0.2V, $V_{CC} = 2.7\text{V}$	●	0		0.4	V
		2.7k to V_{CC} on SDA, SCL, $V_{CC} = 3.3\text{V}$, Driven SDA, SCL = 0.1V	●	120	160	205	mV
V_{ILMAX}	Buffer Input Logic Low Voltage	$V_{CC} = 3.3\text{V}$	●			1.2	V

Timing Characteristics

f_{I2C_MAX}	I ² C Maximum Operating Frequency	(Note 3)		400	600		kHz
t_{BUF}	Bus Free Time Between Stop and Start Condition	(Note 3)				1.3	μs
t_{HD_STA}	Hold Time After (Repeated) Start Condition	(Note 3)				100	ns
t_{SU_STA}	Repeated Start Condition Set-Up Time	(Note 3)				0	ns
t_{SU_STO}	Stop Condition Set-Up Time	(Note 3)				0	ns
t_{HD_DATI}	Data Hold Time Input	(Note 3)				0	ns
t_{SU_DAT}	Data Set-Up Time	(Note 3)				100	ns

Note 1: 絶対最大定格はそれを超えるとデバイスに永続的な損傷を与える可能性がある値。また、絶対最大定格状態が長時間続くと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: ブルアップ抵抗およびバス容量と相関のある t_{PHL} と t_{PLH} については、「動作」の項目の「伝播遅延」を参照のこと。

Note 3: 設計によって決定されており、製造時のテストは行われない。

Note 4: 測定ポイントは $0.3 \cdot V_{CC}$ と $0.7 \cdot V_{CC}$ である。

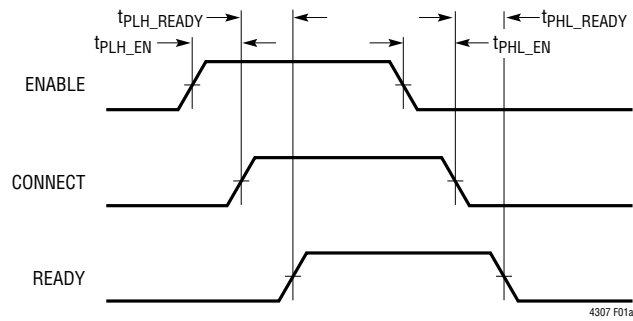
Note 5: I_{CC} テストは接続回路をアクティブに行われる。

Note 6: 注記がない限り、ピンに流れ込む電流はすべて正で、電圧はすべてGND基準である。

430711

タイミング図

ENABLE、CONNECT、READYのタイミング



SDAIN、SDAOUTおよびSCLIN、SCLOUTの立ち上がりおよび立ち下りの伝播遅延と立ち上がり時間および立ち下り時間

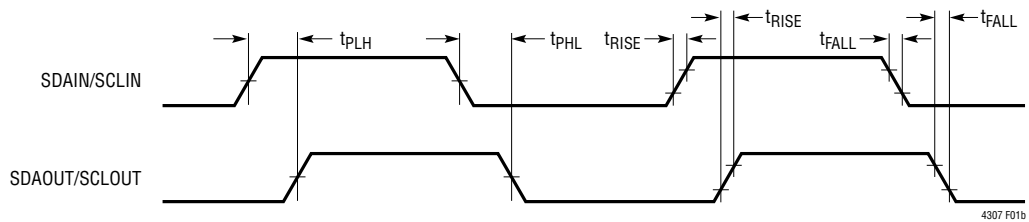
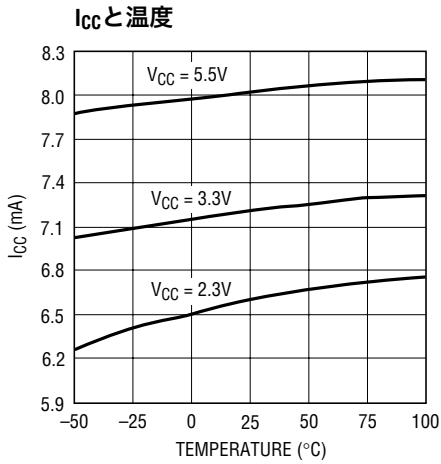
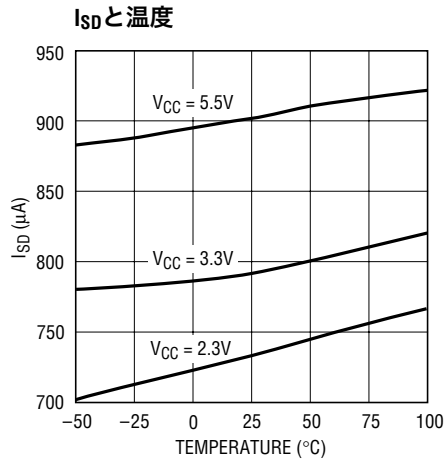


図1. タイミング図

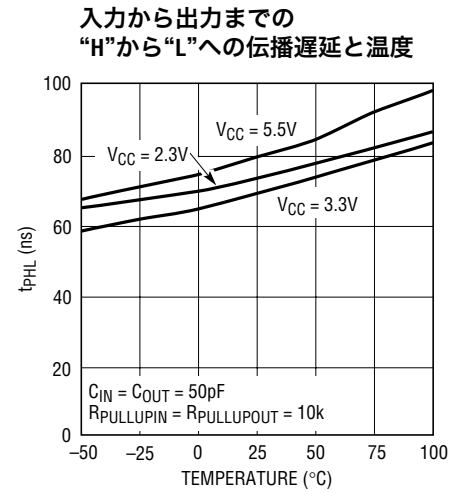
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{CC} = 3.3\text{V}$ 。



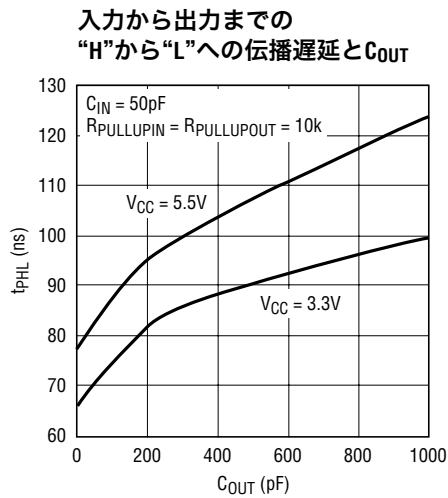
4307 G01



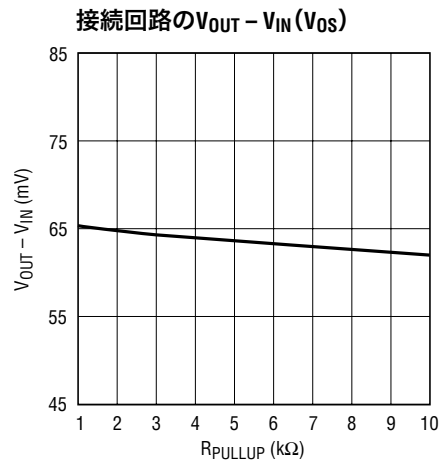
4307 G02



4307 G03



4307 G04



4307 G05

ピン機能

ENABLE (ピン1): 接続イネーブル入力。これは1.4Vのデジタル・スレッシュولد入力ピンです。通常動作ではENABLEを“H”にプルアップするか、または“H”に接続します。ENABLEを0.8Vより低くドライブすると、SDAOUTからSDAINを、SCLOUTからSCLINをそれぞれ絶縁し、READYを“L”にします。フォールトが生じた後のENABLEの立ち上がりエッジによって、SDAINとSDAOUTの間およびSCLINとSCLOUTの間が接続されません。使用しない場合にはV_{CC}に接続します。

SCLOUT (ピン2): シリアル・クロック出力。このピンはDDCバスのクロック・ラインに接続します。このピンとV_{CC}電圧以上の電源電圧の間にプルアップ抵抗を接続します。

SCLIN (ピン3): シリアル・クロック入力。このピンはDDCバスのクロック・ラインに接続します。このピンとV_{CC}電圧以上の電源電圧の間にプルアップ抵抗を接続します。

GND (ピン4): デバイスのグラウンド。最高の結果を得るため、このピンはグラウンド・プレーンに接続します。

READY (ピン5): 接続レディの状態出力。READYピンはオープンドレインのNチャンネルMOSFET出力で、ENABLE

が“L”のとき、または「動作」の項目で述べる起動と接続のシーケンスが完了していないとき、“L”になります。READYは、ENABLEが“H”のときに接続が行われると“H”になります。READYはHDMI HPD信号の制御に使用することができます。このピンからV_{CC}にプルアップ抵抗(標準10k)を接続してプルアップを行います。このピンを使用しない場合にはフロートさせることができます。

SDAIN (ピン6): シリアル・データ入力。このピンはDDCバスのデータ・ラインに接続します。このピンとV_{CC}電圧以上の電源電圧の間にプルアップ抵抗を接続します。

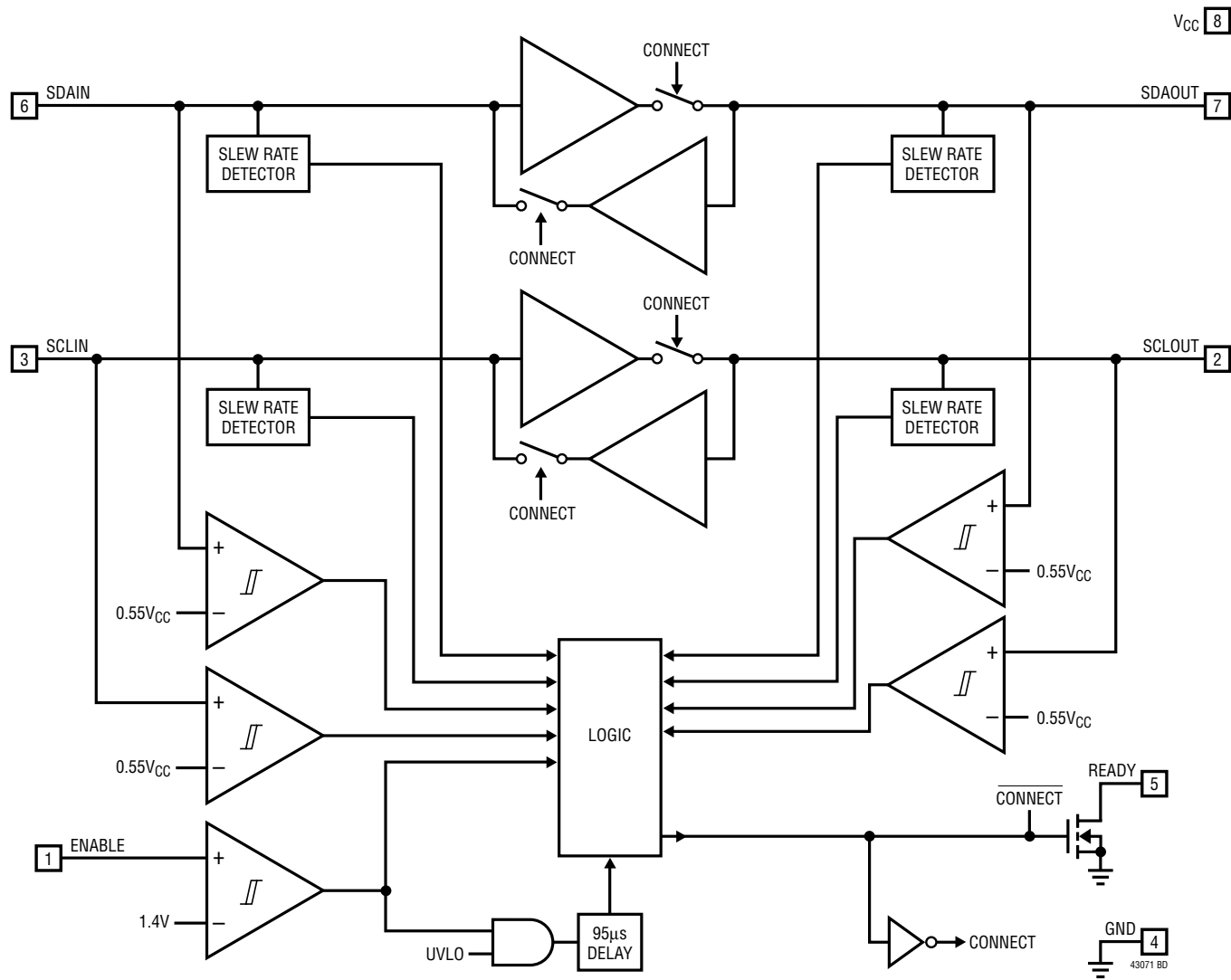
SDAOUT (ピン7): シリアル・データ出力。このピンはDDCバスのデータ・ラインに接続します。このピンとV_{CC}電圧以上の電源電圧の間にプルアップ抵抗を接続します。

V_{CC} (ピン8): 電源電圧入力。最高の結果を得るため、V_{CC}の近くに少なくとも0.01μFのバイパス・コンデンサを接続します。

露出パッド (ピン9、DFNパッケージのみ): 露出パッドはオープンのままにするか、デバイスのグラウンドに接続することができます。

ブロック図

低オフセットのレベルシフト2線バス・バッファ



動作

起動

LTC4307-1は、パワーアップ時に最初にV_{CC}ピンに電力が供給されると、低電圧ロックアウト(UVLO)状態で動作を開始し、V_{CC}が2V(標準)を上回るまではSDAピンやSCLピンのあらゆる活動状態を無視します。このため、LTC4307-1は機能するのに十分な電圧を得るまでは機能しようとしません。

LTC4307-1はUVLO状態から出ると、両方の2線バスでストップ・ビットまたはバスのアイドル状態をモニタし、データ・トランザクションの完了を知らせます。両方がアイドル状態、または一方にストップ・ビットがあり他方がアイドル状態の場合、入力から出力への接続回路が起動され、SDAINとSDAOUTの間、およびSCLINとSCLOUTの間が接続されます。

接続回路

接続回路が起動されると、SDAINピンとSDAOUTピンの機能は等しくなります。任意の時点でどちらかのピンが“L”にされると、両方のピンの電圧が“L”になります。LTC4307-1では、I²Cバスのロジック“L”のDC電圧は、最大で0.3V_{CC}のV_{IL}I²C規格まで許容されます。

LTC4307-1は、バスの立ち上がりエッジをセンスすると、バスの電圧が0.48Vまで低下するようにプルダウン・デバイスの動作を停止させます。クロック・ストレッチやアービトレーションに参加しているデバイスが、LTC4307-1の入力を0.48Vより低いロジック“L”の電圧にすることができるよう注意する必要があります。

SDAINとSDAOUTの両方ですべてのデバイスが“H”に解放された時のみ、SDAINとSDAOUTはロジック“H”になります。SCLINとSCLOUTでも同様です。この重要な機能により、システム内のデバイスがどのようにLTC4307-1に接続されているかに関係なく、クロック・ストレッチ、クロックの同期化、アービトレーション、アクノリッジのプロトコルが常に機能することが保証されます。

接続回路のもう1つの主要な機能として、この回路は双方向バッファリングを備えており、2本の2線バスの容量を互いに絶縁するようにします。LTC4307-1をHDMIの送信機や受信機内のHDMIポートの近くに配置することにより、HDMIデバイスは容量の適合基準を満たすことができます。この絶縁により、SDAINとSCLINの波形は以下に

述べるように、対応するSDAOUTとSCLOUTの波形とわずかに異なって見えます。

入力から出力までのオフセット電圧

LTC4307-1のデータ・ピンまたはクロック・ピンのどちらかがロジック“L”の電圧(V_{LOW1})にドライブされると、LTC4307-1は反対側のデータ・ピンまたはクロック・ピンの電圧をわずかに高い電圧(通常V_{LOW1}より60mV上)に制御します。このオフセットはプルアップ電流と実質的に関係ありません(「標準的性能特性」のグラフを参照)。

伝播遅延

立ち上がりエッジでは、それぞれの側の立ち上がり時間はバスのプルアップ抵抗とライン上の等価容量によって決定されます。プルアップ抵抗の値が等しい場合、両側の容量の差に正比例する立ち上がり時間の差が生じます。2本の2線バス間のRC時定数の差を考慮し、両方のバスがシステム・タイミング仕様のすべてを満たしていることを確認する必要があります。

立ち下がりの波形には、接続回路による有限の伝播遅延があります。V_{CC} = 5.5V、両側のプルアップ抵抗が10k、入力バスの寄生容量が150pF、出力ピンの容量が50pFの場合の立ち下がりエッジ波形を図2に示します。外付けNチャネルMOSFETデバイスが150pFの容量をもった側の電圧を引き下げます。一方、LTC4307-1は反対側の電圧を引き下げますが80nsの遅延を伴います。この遅延は常に正の値で、電源電圧、温度、バスの両側のプルアップ抵抗および等価バス容量と相関関係をもちます。デバイスの両側のプルアップ抵抗が10kで、等価容量が50pFの場合の、温度および電圧と相関関係をもつ伝播遅延を「標準的性能特性」の項目に示します。また、V_{CC} = 5.5Vの場合のt_{PHL}とC_{OUT}の曲線は、容量を50pFから150pFに増加させると、t_{PHL}が81nsから91nsに増加することを示しています。

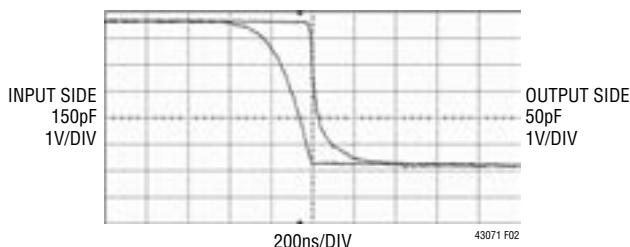


図2. 入力から出力までの立ち下がりエッジ波形

動作

出力容量を大きくすると遅延が増加します(最大125ns)。システム内の立ち上がりエッジと立ち下がりエッジの伝播時間の差を定量化し、それに従ってセットアップ時間とホールド時間を調節する必要があります。

READYデジタル出力

このピンは、ENABLEが“L”のとき、またはこの項目で前述されている起動シーケンスが完了していないとき“L”になるデジタル・フラグを出力します。ENABLEが“H”で、入力と出力の2線バスが接続されているとき、READYは“H”になります。このピンは、ピンを0.4Vに保ったまま3mAをシンクすることができるオープンドレインのプルダウンによってドライブされます。V_{CC}に抵抗を接続してプルアップを行います。

READYをHDMIの活線挿入検出 (HPD) 信号の制御に使用し、シンクの通信準備ができる前にソースが誤ってシンクと交信しようとする可能性を排除することができます。

ENABLE

ENABLEピンがLTC4307-1のグランドを基準にして0.8Vより低い電圧にドライブされると、入力の2線バスは出力の2線バスから切断されてREADYピンが内部で“L”にされます。このピンが2Vを超える電圧にドライブされると、デバイスは(「起動」の項目で述べたように)、両方の2線バスでのデータ・トランザクションが完了するのを待ってから両側を接続します。この時点でREADYの内部プルダウンは解放されます。

LTC4307とLTC4307-1の機能の違い

LTC4307-1のHDMIレベルシフト2線バス・バッファは、特にHDMIアプリケーション向けを意図したものです。汎用のLTC4307デバイスの機能で、HDMIシステムに不要な部分は削除されています。さらに、LTC4307-1にはレベルシフト機能が追加されているので、3.3V HDMIデバイスを5V HDMI DDCバスと安全にインターフェイスさせることができます。LTC4307とLTC4307-1の相違点については表1を参照してください。

表1. LTC4307とLTC4307-1の相違点

SPECIFICATION	LTC4307	LTC4307-1	COMMENTS ON LTC4307-1
Pre-charge	Yes	No	HDMI DDC Lines are Not Hot Swapped
Level Shifting	No	Yes, 2.2V to 5.5V	Provides Communication Between 3.3V and 5V DDC Busses, Protects 3.3V Devices from 5V Supply
Stuck Bus Disconnect and Recovery	Yes	No	Stuck Busses, Not an Issue in HDMI Systems
Rise Time Accelerators	Yes	No	Complies with HDMI Specification Version 1.3 DDC Capacitance Requirement

アプリケーション情報

容量バッファリングのアプリケーションに使用されるLTC4307-1を図3に示します。LTC4307-1の容量バッファリング機能と10pF以下の入力容量により、図示するようにLTC4307-1がHDMIコネクタ・インターフェイスの間近に配置されている場合、このアプリケーション回路はHDMIの50pFの最大DDC容量の規格を容易に満たします。SDAINピンとSCLINピンに接続された内部バスの容量は50pFよりはるかに大きくなる場合がありますが、LTC4307-1の容量バッファリングによって、内部バスの容量はHDMIコネクタから絶縁されます。

HDMIでは、シンク・デバイスが活線挿入検出 (HPD) 信号を“H”にし、DDCを介してコマンドを受け取る準備ができたことをソースに知らせます。この信号をLTC4307-1のREADYピンにより制御し、シンクが拡張ディスプレイ識別データ (EDID) を返す準備ができる前に、ソースが誤ってシンクと交信しようとする可能性を排除することができます。READYピンは、5Vが印加され、LTC4307-1のENABLEピンがHDMIの受信デバイス、シンク内のコントローラ、または5Vライン自体により“H”にされるときだけ“H”になります。

LTC4307-1

アプリケーション情報

容量バッファリングと5Vから3.3Vへのレベルシフトに使用されているLTC4307-1を図4に示します。このアプリケーションでは、EEPROMはこの装置がオフしたときに得られる3.3Vのバックアップ電源から電力供給されます。EEPROM内のEDIDは、たとえ装置の電源がオフであっても読み出すことができます。

この項目で示すアプリケーションはHDMIの受信チャンネルを対象としていますが、このデータシートの最終ページの「標準的応用例」に示すように、LTC4307-1はHDMIの送信チャンネルでも問題なく使用することができます。

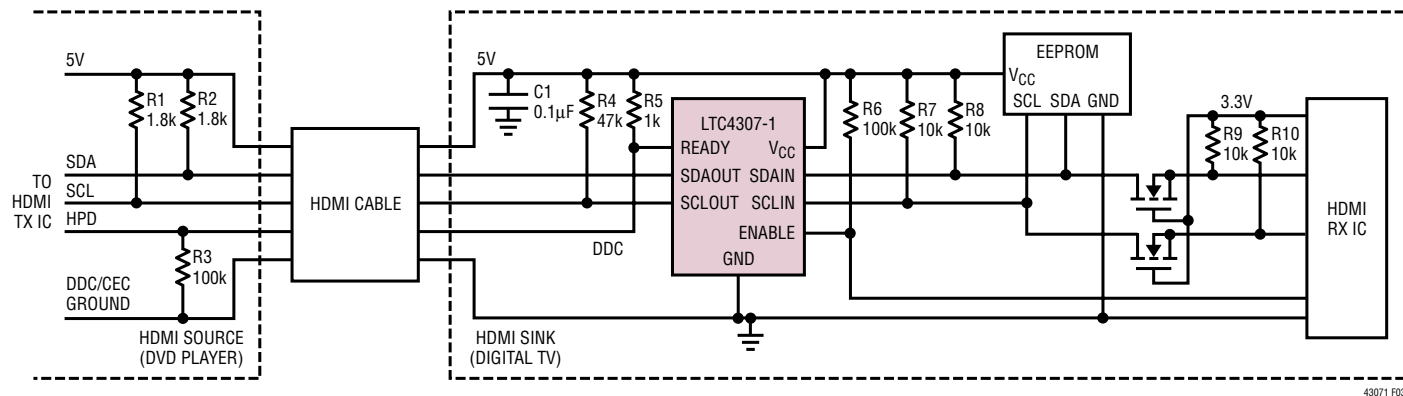


図3. HDMI容量バッファリングのアプリケーションに使用されるLTC4307-1

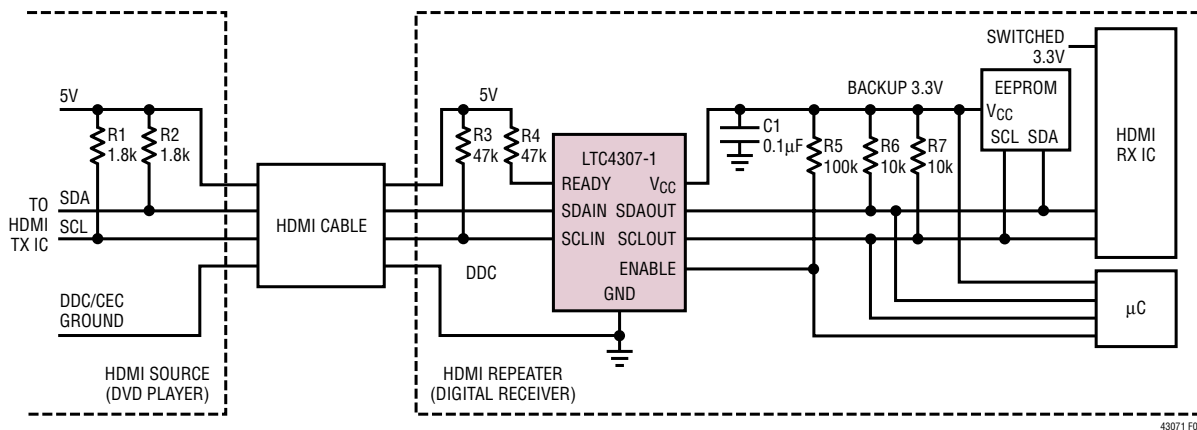
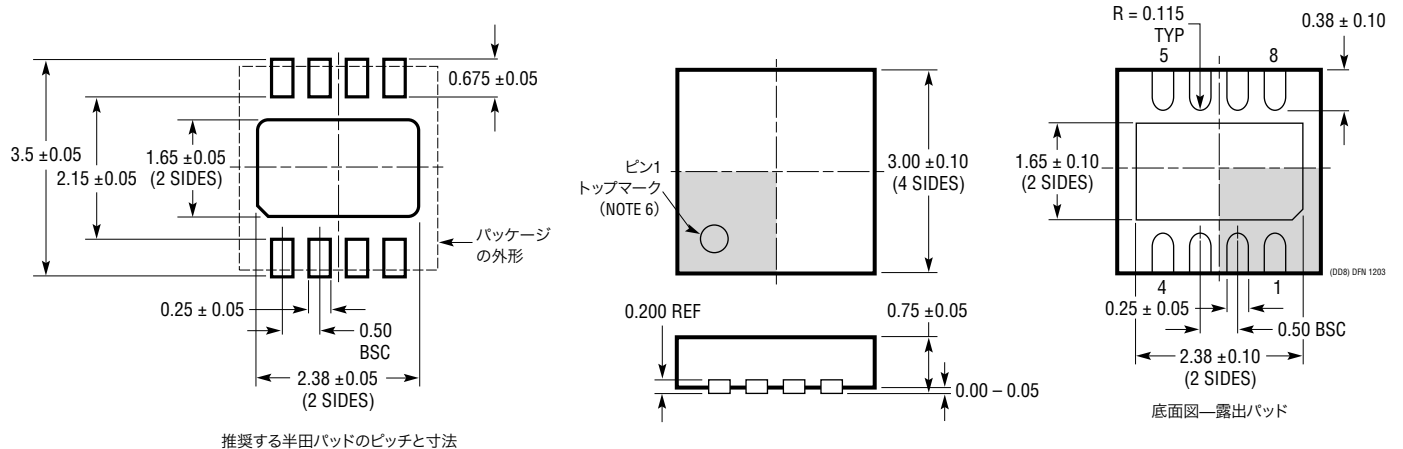


図4. レベルシフトと容量バッファリングの3.3Vバックアップ付きHDMIアプリケーションに使用されるLTC4307-1

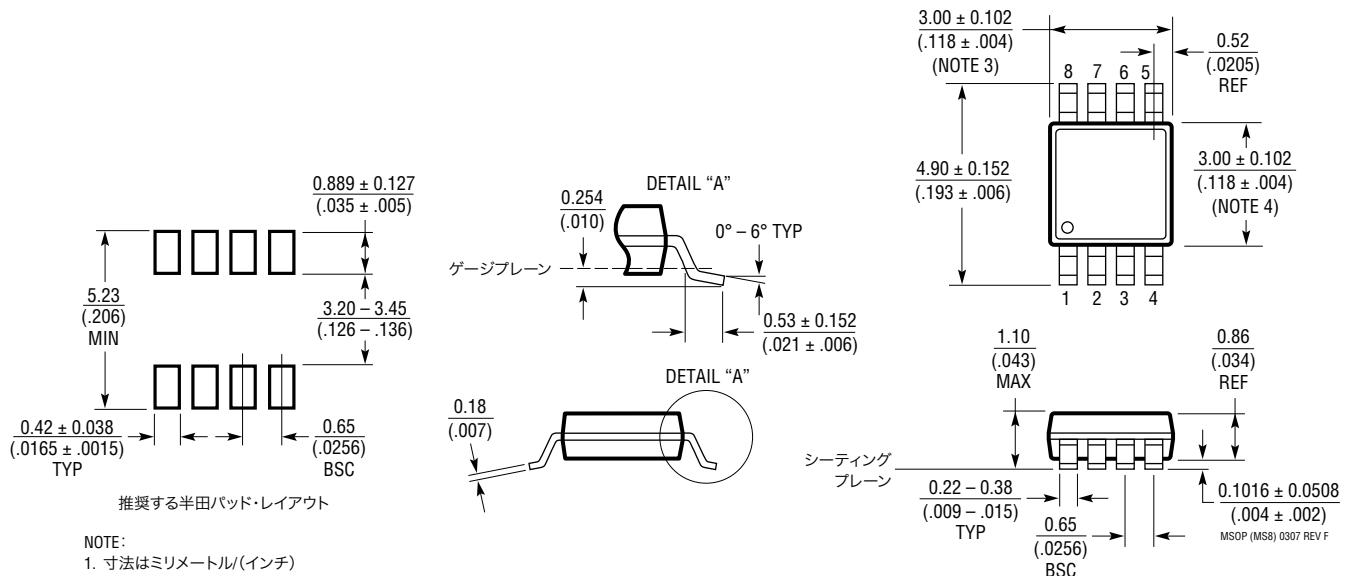
パッケージ寸法

DDパッケージ
8ピン・プラスチックDFN(3mm × 3mm)
(Reference LTC DWG # 05-08-1698)



- NOTE:
1. 図はJEDECパッケージ外形MO-229のバリエーション(WEED-1)になる予定
 2. 図は実寸とは異なる
 3. すべての寸法はミリメートル
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
 5. 露出パッドは半田メッキとする
 6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

MS8パッケージ
8ピン・プラスチックMSOP
(Reference LTC DWG # 05-08-1660 Rev F)

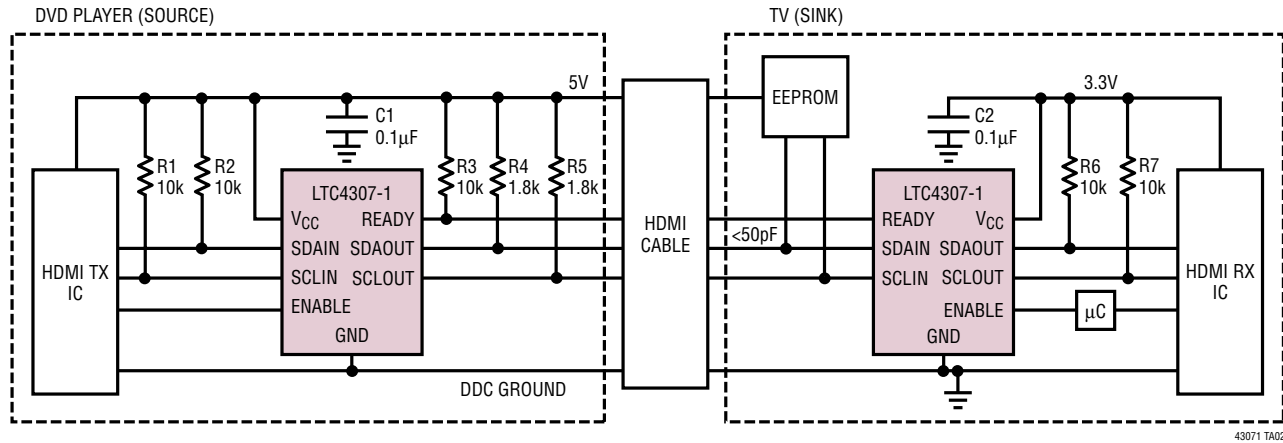


- NOTE:
1. 寸法はミリメートル(インチ)
 2. 図は実寸とは異なる
 3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm(0.006")を超えないこと
 4. 寸法には、リード間のバリまたは突出部を含まない。リード間のバリまたは突出部は、各サイドで0.152mm(0.006")を超えないこと
 5. リードの平坦度(整形後のリードの底面)は最大0.102mm(0.004")であること

LTC4307-1

標準的応用例

LTC4307-1が送信チャンネルと受信チャンネルの両方で容量バッファリングを行うHDMIアプリケーション



関連製品

製品番号	説明	注釈
LTC1380/LTC1393	SMBusインターフェイス付き、シングルエンド8チャンネル/差動4チャンネル・アナログ・マルチプレクサ	低RON:35Ω、シングルエンド/70Ω差動、32本のシングルエンド・チャンネルまたは16本の差動チャンネルに拡張可能
LTC1427-50	SMBusインターフェイス付き、マイクロパワー10ビット電流出力DAC	全温度範囲で高精度50µA±2.5%の許容誤差、4つの選択可能なSMBusアドレス、DACはゼロまたは中間スケールで起動
LTC1623	SMBusインターフェイス付きデュアル・ハイサイド・スイッチ・コントローラ	8つの選択可能なアドレス/16チャンネル対応
LTC1663	SMBusインターフェイス付き10ビット・レール・トゥ・レール・マイクロパワーDAC	DNL < 0.75LSB (最大)、5ピンSOT-23パッケージ
LTC1694/LTC1694-1	SMBusアクセラレータ	改善されたSMBus/I ² C立ち上がり時間、複数のSMBus/I ² Cデバイスでデータの完全性を保証
LTC1695	ThinSOT™パッケージのSMBus/I ² Cファン速度コントローラ	0.75ΩPMOS 180mAレギュレータ、6ビットDAC
LT1786F	SMBusで制御されるCCFL用スイッチング・レギュレータ	1.25A、200kHz、フロートまたは接地したランプ構成
LTC1840	デュアルI ² Cファン速度コントローラ	2つの100µA 8ビットDAC、2つのタコメータ入力、4つのGPIO
LTC4300A-1/ LTC4300A-2/ LTC4300A-3	ホットスワップ可能な2線バス・バッファ	LTC4300A-1:READY、ACC、ENABLE付きバス・バッファ LTC4300A-2:READY、ACC付きデュアル電源バス・バッファ LTC4300A-3:READY、ENABLE付きデュアル電源バス・バッファ
LTC4301	電源に依存しないホットスワップ可能な2線バス・バッファ	電源に依存しない
LTC4301L	低電圧レベル変換付き、ホットスワップ可能な2線バス・バッファ	SDAINおよびSCLINで1Vの低いバス・ブルアップ電圧が可能
LTC4302-1/LTC4302-2	アドレス指定可能な2線バス・バッファ	アドレス拡張、GPIO、ソフトウェア制御
LTC4303/LTC4304	スタックバス復旧機能付き、ホットスワップ可能な2線バス・バッファ	自動クロッキングでスタックI ² Cバスを復旧
LTC4305/LTC4306	容量バッファリング付き2/4チャンネル、2線バス・マルチプレクサ	2/4の選択可能な下り方向バス、スタックバスの切断、立ち上がり時間アクセラレータ、フォールト通知、±10kV人体モデルESD耐性
LTC4307	スタックバス復旧機能付き、低オフセットのホットスワップ可能な2線バス・バッファ	バッファのオフセット:60mV、スタックバス切断および復旧:30ms

ThinSOTはリニアテクノロジー社の商標です。

43071f