

特長

- SDA ラインおよび SCL ライン用双方向バッファにより、ファンアウト数を増加
- 電源の入ったバックプレーンへのボード挿入/引抜き時に、SDA や SCL の損傷を防止
- 入力 SDA および SCL ラインを出力から絶縁
- I²CTM、I²C Fast Mode、および SMBus 規格に準拠(最大 400kHz 動作)
- 低 I_{CC} のチップ・ディスエーブル: 1µA 以下 (LTC4300A-1)
- READY オープンドレイン出力 (LTC4300A-1)
- すべての SDA および SCL ラインで 1V のプリチャージ
- クロックストレッチ、アビトリレーション、同期をサポート
- 5V から 3.3V へのレベル変換 (LTC4300A-2)
- V_{CC} = 0V 時に SDA ピン、SCL ピンがハイ・インピーダンス
- 小型 8 ピン MSOP パッケージ

アプリケーション

- ボードの活線挿入
- サーバー
- 容量バッファ/バス・エクステンダ
- デスクトップ・コンピュータ

LT、LT、LTC、LTM、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。Hot Swap および ThinSOT はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。*6650174 を含む米国特許によって保護されています。

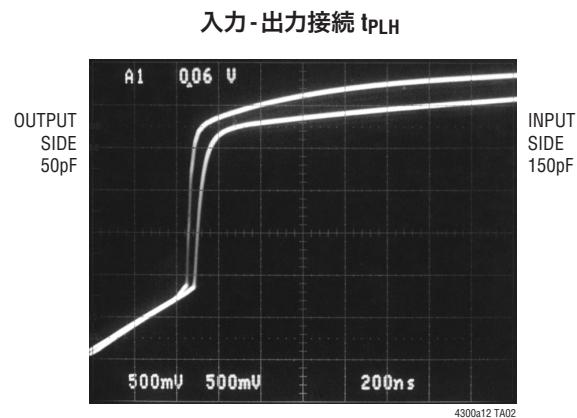
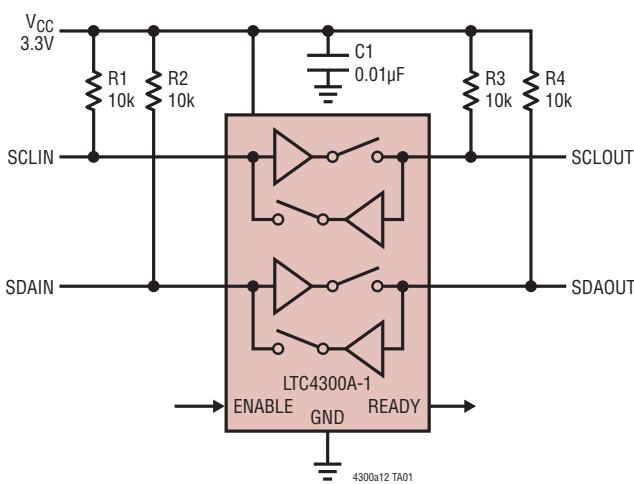
概要

ホットスワップ可能な 2 線バス・バッファ LTC[®]4300A シリーズは、データ・バスやクロック・バスの損傷なしに、電源の入ったバックプレーンへの I/O カードの挿入を可能にします。接続が行われると、LTC4300A-1/LTC4300A-2 は双方向バッファリングを提供し、バックプレーン容量とカード容量を絶縁したままに保ちます。立ち上がり時間アクセラレータ回路*により、弱い DC プルアップ電流を使用しても、立ち上がり時間要件を満たすことができます。挿入時は、SDA ラインと SCL ラインが 1V にプリチャージされるので、バス障害を最小限に抑えることができます。

LTC4300A-1 はグランドにドライブされるとデバイスを強制的に低電流モードにし、V_{CC} にドライブされると通常モードにする CMOS スレッショルド・デジタル ENABLE 入力ピンを装備しています。また、バックプレーン側とカード側が連結されていることを示すオープンドレイン READY 出力ピンも備えています。LTC4300A-2 は ENABLE ピンをカード側専用の電源ピン V_{CC2} に置き換えて、3.3V システムと 5V システムの間のレベルシフトを行います。バックプレーンとカードはどちらも 2.7V ~ 5.5V の電源電圧で動作し、どちらの電源電圧が高いかは問いません。また、LTC4300A-2 では READY ピンの代わりに、立ち上がり時間アクセラレータ電流をイネーブル/ディスエーブルするデジタル CMOS 入力ピン ACC が使用されています。

LTC4300A は小型 8 ピン MSOP パッケージで供給されます。

標準的応用例



LTC4300A-1/LTC4300A-2

絶対最大定格

(Note 1)

V _{CC} からGND	-0.3～7V
V _{CC2} からGND (LTC4300A-2)	-0.3～7V
SDAIN, SCLIN, SDAOUT, SCLOUT	-0.3～7V
READY, ENABLE (LTC4300A-1)	-0.3～7V
ACC (LTC4300A-2)	-0.3～7V

動作温度範囲

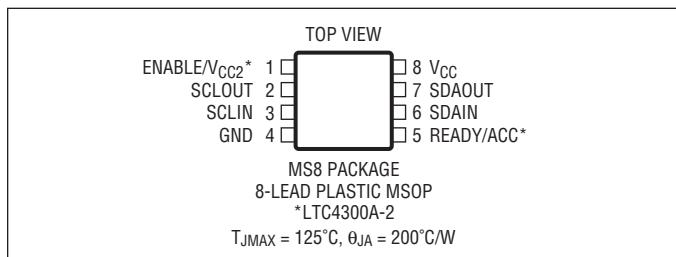
LTC4300A-1C/LTC4300A-2C 0°C～70°C

LTC4300A-1I/LTC4300A-2I -40°C～85°C

保存温度範囲 -65°C～125°C

リード温度(半田付け、10秒) 300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC4300A-1CMS8#PBF	LTC4300A-1CMS8#TRPBF	LTABF	8-Lead Plastic MSOP	0°C to 70°C
LTC4300A-1IMS8#PBF	LTC4300A-1IMS8#TRPBF	LTABG	8-Lead Plastic MSOP	-40°C to 85°C
LTC4300A-2CMS8#PBF	LTC4300A-2CMS8#TRPBF	LTACF	8-Lead Plastic MSOP	0°C to 70°C
LTC4300A-2IMS8#PBF	LTC4300A-2IMS8#TRPBF	LTACG	8-Lead Plastic MSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
電源						
V_{CC}	Positive Supply Voltage		●	2.7	5.5	V
I_{CC}	Supply Current	$V_{CC} = 5.5\text{V}$, $V_{SDAIN} = V_{SCLIN} = 0\text{V}$, LTC4300A-1	●	5.1	7	mA
I_{SD}	Supply Current in Shutdown Mode	$V_{ENABLE} = 0\text{V}$, LTC4300A-1		0.1		μA
V_{CC2}	Card Side Supply Voltage	LTC4300A-2	●	2.7	5.5	V
I_{VCC1}	V_{CC} Supply Current	$V_{SDAIN} = V_{SCLIN} = 0\text{V}$, $V_{CC1} = V_{CC2} = 5.5\text{V}$, LTC4300A-2		3	4.1	mA
I_{VCC2}	V_{CC2} Supply Current	$V_{SDAOUT} = V_{SCLOUT} = 0\text{V}$, $V_{CC1} = V_{CC2} = 5.5\text{V}$, LTC4300A-2		2.1	2.9	mA

スタートアップ回路

V_{PRE}	Precharge Voltage	SDA, SCL Floating	●	0.8	1.0	1.2	V
t_{IDLE}	Bus Idle Time		●	50	95	150	μs
V_{EN}	ENABLE Threshold Voltage	LTC4300A-1			$0.5 \cdot V_{CC}$	$0.9 \cdot V_{CC}$	V
V_{DIS}	Disable Threshold Voltage	LTC4300A-1, ENABLE Pin		$0.1 \cdot V_{CC}$	$0.5 \cdot V_{CC}$		V
I_{EN}	ENABLE Input Current	ENABLE from 0V to V_{CC} , LTC4300A-1			± 0.1	± 1	μA

4300a12fa

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7V \sim 5.5V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_{PHL}	ENABLE Delay, On-Off	LTC4300A-1		10		ns
	READY Delay, Off-On	LTC4300A-1		10		ns
t_{PLH}	ENABLE Delay, Off-On	LTC4300A-1		95		μs
	READY Delay, On-Off	LTC4300A-1		10		ns
I_{OFF}	READY OFF State Leakage Current	LTC4300A-1		± 0.1		μA
V_{OL}	READY Output Low Voltage	$I_{PULLUP} = 3\text{mA}$, LTC4300A-1	●		0.4	V

立ち上り時間アクセラレータ

$I_{PULLUPAC}$	Transient Boosted Pull-Up Current	Positive Transition on SDA,SCL, $V_{CC} = 2.7V$, Slew Rate = $1.25V/\mu\text{s}$ (Note 2), LTC4300A-2, ACC = $0.7 \cdot V_{CC2}$, $V_{CC2} = 2.7V$		1	2	mA
V_{ACCDIS}	Accelerator Disable Threshold	LTC4300A-2		$0.3 \cdot V_{CC2}$	$0.5 \cdot V_{CC2}$	V
V_{ACCEN}	Accelerator Enable Threshold	LTC4300A-2		$0.5 \cdot V_{CC2}$	$0.7 \cdot V_{CC2}$	V
I_{VACC}	ACC Input Current	LTC4300A-2		± 0.1	± 1	μA
t_{PDOFF}	ACC Delay, On/Off	LTC4300A-2		5		ns

入力-出力接続

V_{OS}	Input-Output Offset Voltage	10k to V_{CC} on SDA, SCL, $V_{CC} = 3.3V$ (Note 3), LTC4300A-2, $V_{CC2} = 3.3V$, $V_{IN} = 0.2V$	●	0	100	175	mV
$f_{SCL, SDA}$	Operating Frequency	Guaranteed by Design, Not Subject to Test		0		400	kHz
C_{IN}	Digital Input Capacitance	Guaranteed by Design, Not Subject to Test				10	pF
V_{OL}	Output Low Voltage, Input = 0V	SDA, SCL Pins, $I_{SINK} = 3\text{mA}$, $V_{CC} = 2.7V$, $V_{CC2} = 2.7V$, LTC4300A-2	●	0		0.4	V
I_{LEAK}	Input Leakage Current	SDA, SCL Pins = $V_{CC} = 5.5V$, LTC4300A-2, $V_{CC2} = 5.5V$				± 5	μA

タイミング特性

f_{I^2C}	I^2C Operating Frequency	(Note 4)		0		400	kHz
t_{BUF}	Bus Free Time Between Stop and Start Condition	(Note 4)		1.3			μs
$t_{HD,STA}$	Hold Time After (Repeated) Start Condition	(Note 4)		0.6			μs
$t_{SU,STA}$	Repeated Start Condition Setup Time	(Note 4)		0.6			μs
$t_{SU,STO}$	Stop Condition Setup Time	(Note 4)		0.6			μs
$t_{HD, DAT}$	Data Hold Time	(Note 4)		300			ns
$t_{SU, DAT}$	Data Setup Time	(Note 4)		100			ns
t_{LOW}	Clock Low Period	(Note 4)		1.3			μs
t_{HIGH}	Clock High Period	(Note 4)		0.6			μs
t_f	Clock, Data Fall Time	(Notes 4, 5)		$20 + 0.1 \cdot C_B$		300	ns
t_r	Clock, Data Rise Time	(Notes 4, 5)		$20 + 0.1 \cdot C_B$		300	ns
$t_{PHL,SKW}$	High-to-Low Propagation Delay Skew, SCL-SDA	LTC4300A-1: $V_{CC} = 2.7V$; $V_{CC} = 5.5V$ (Note 6)	●	0	± 75		ns
		LTC4300A-2: $V_{CC} = 2.7V$, $V_{CC2} = 5.5V$; $V_{CC} = 5.5V$; $V_{CC2} = 2.7V$ (Note 6)	●	0	± 75		ns

LTC4300A-1/LTC4300A-2

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 「標準的性能特性」のセクションに示されているように、 $|I_{PULLUPAC}|$ は温度および V_{CC} 電圧によって変化する。

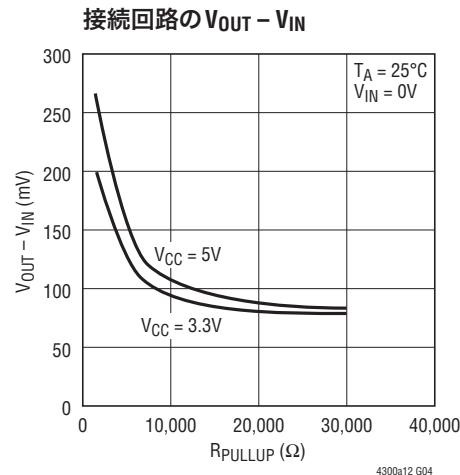
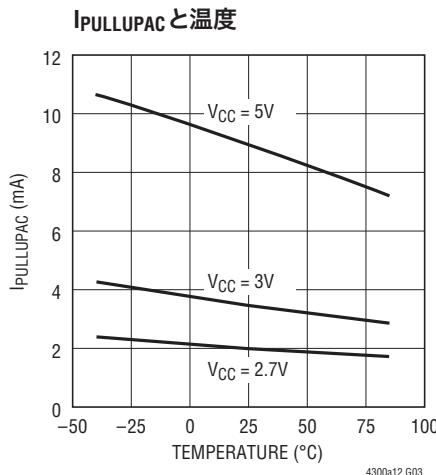
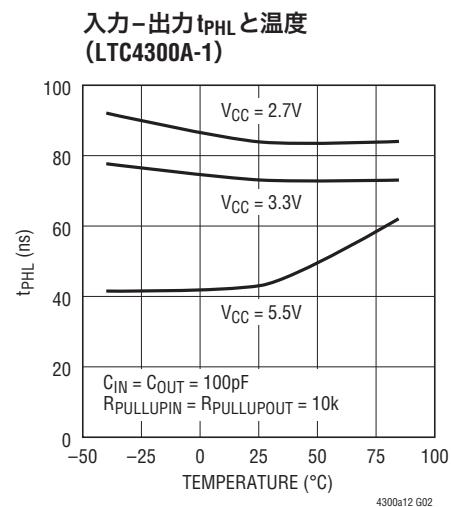
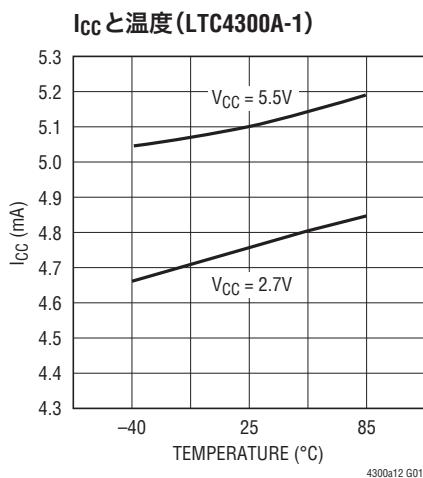
Note 3: 接続回路は常にその出力をその入力より高い電圧に安定化する。プルアップ抵抗と V_{CC} 電圧の関数としてこのオフセット電圧の大きさは「標準的性能特性」のセクションに示されている。

Note 4: 設計によって保証されているが、テストされない。

Note 5: $C_B = 1$ 本のバスラインの全容量 (pF)。

Note 6: これらのテストは、クロック・チャネルとデータ・チャネル間の t_{PHL} ("H"から "L"へ移行時の伝搬遅延) の差を測定する。各チャネルの遅延は、入力信号の立ち下りの50%の時点から LTC4300A-1/LTC4300A-2によってドライブされる出力信号の立ち下りの50%の時点まで測定される。スキューは ($t_{PHL(SCL)} - t_{PHL(SDA)}$) として定義する。テストは双方向（入力バスから出力バス、およびその逆）で実施される。また、テストは、SDAピンとSCLピンのそれぞれに約500pFの分散等価容量を接続した状態で実施される。

標準的性能特性



ピン機能

ENABLE/V_{CC2}(ピン1): チップ・イネーブル・ピン/カード電源電圧。LTC4300A-1の場合、これはCMOSスレッショルドのデジタル入力ピンです。このピンを接地すると、デバイスは低電流(1μA未満)モードになります。また、このピンは立上り時間アクセラレータをディスエーブルし、バス・プリチャージ回路をディスエーブルし、READYを“L”にドライブし、SDAINをSDAOUTから分離し、さらにSCLINをSCLOUTから分離します。通常動作の場合、ENABLEをV_{CC}まで完全にドライブします。この機能が使用されなければENABLEをV_{CC}に接続します。LTC4300A-2の場合、これはカードのI²Cバス上のデバイス用の電源電圧です。SDAOUTとSCLOUTからプルアップ抵抗をこのピンに接続します。最良の結果を得るには、少なくとも0.01μFのバイパス・コンデンサをこのピンの近くに配置します。

SCLOUT(ピン2): シリアル・クロック出力。このピンをカードのSCLバスに接続します。

SCLIN(ピン3): シリアル・クロック入力。このピンをバックプレーンのSCLバスに接続します。

GND(ピン4): グランド。最善の結果を得るには、このピンをグランド・プレーンに接続します。

READY/ACC(ピン5): 接続フラグ/立上り時間アクセラレータのコントロール。LTC4300A-1の場合、これはオープン・ドラインのNMOS出力で、ENABLEが“L”的とき、または「動作」のセクションで説明されているスタートアップ・シーケンスが完了していないとき、“L”になります。READYは、ENABLEが“H”で、スタートアップが完了したとき“H”になります。10k抵抗をこのピンからV_{CC}に接続してプルアップします。LTC4300A-2の場合、これはCMOSスレッショルドのデジタル入力ピンで、4つのSDAピンとSCLピンのすべての立上り時間アクセラレータをイネーブルおよびディスエーブルします。4つのすべてのアクセラレータをイネーブルするにはACCを完全にV_{CC2}電源電圧にドライブします。それらをオフするにはACCをグランドにドライブします。

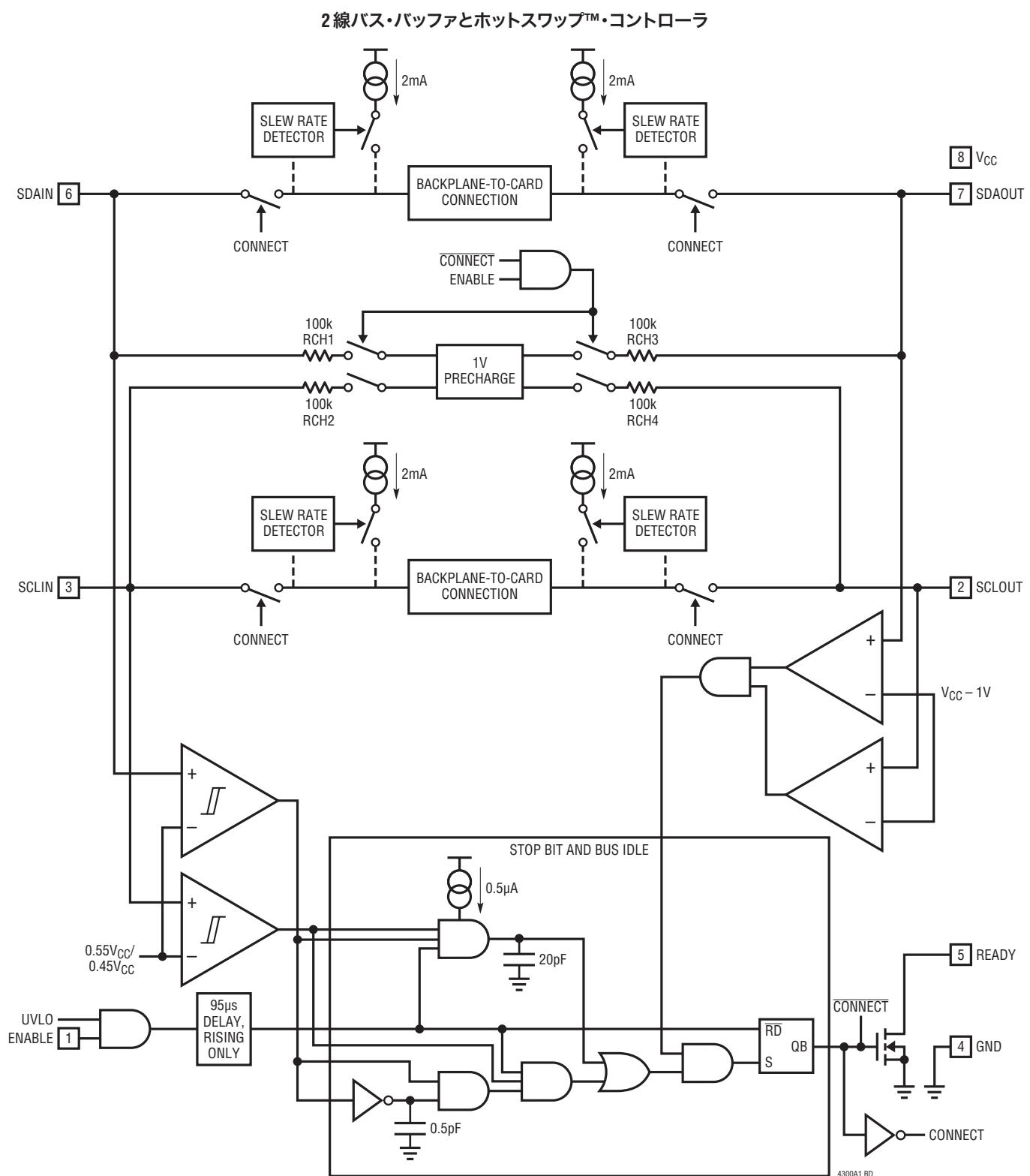
SDAIN(ピン6): シリアル・データ入力。このピンをバックプレーンのSDAバスに接続します。

SDAOUT(ピン7): シリアル・データ出力。このピンをカードのSDAバスに接続します。

V_{CC}(ピン8): バックプレーンからの主入力電源。これはバックプレーンのI²Cバス上のデバイス用の電源電圧です。SDAINとSCLINから(LTC4300A-1の場合、さらにSDAOUTとSCLOUTから)プルアップ抵抗をこのピンに接続します。最良の結果を得るには、少なくとも0.01μFのバイパス・コンデンサをこのピンの近くに配置します。

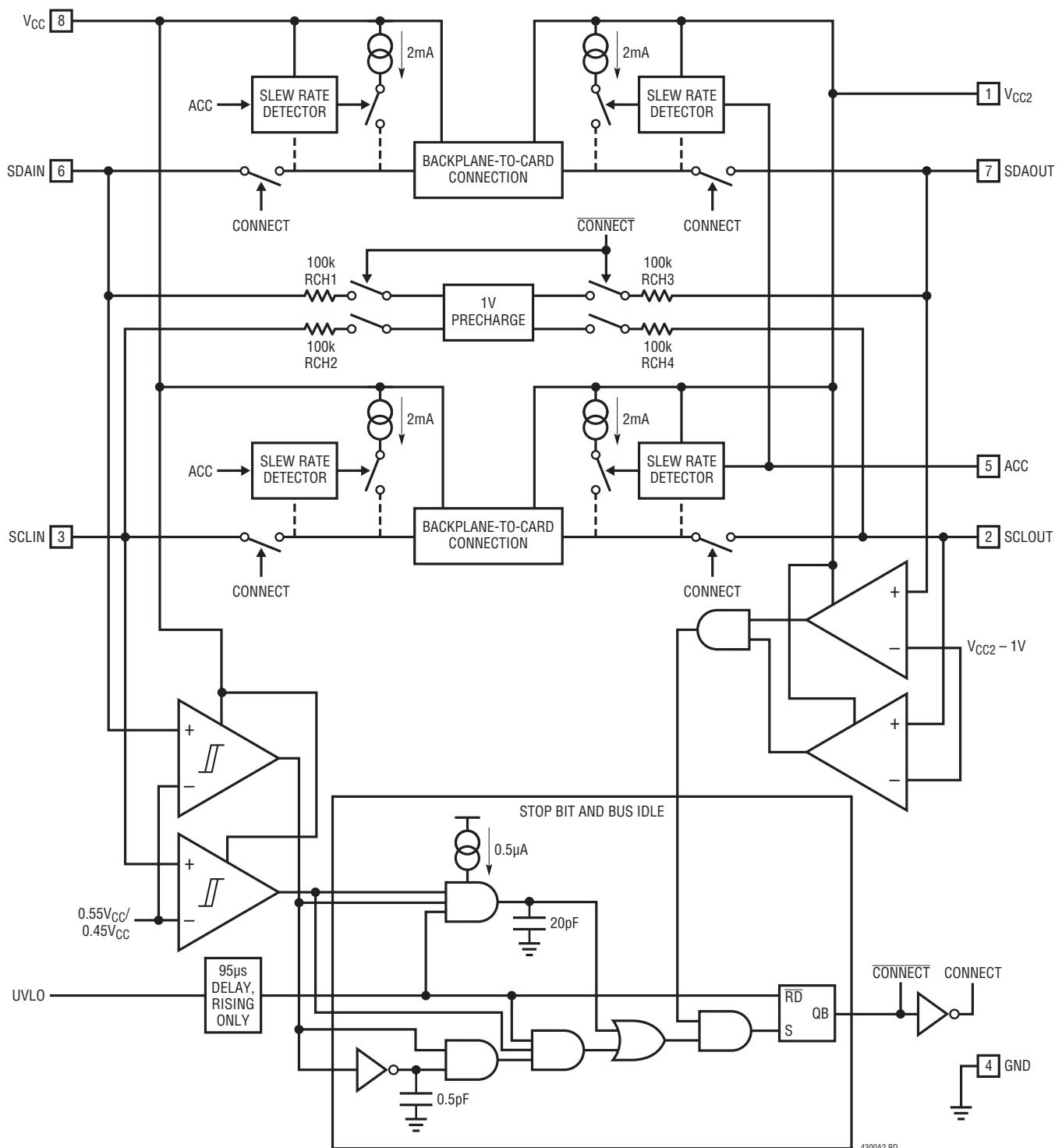
LTC4300A-1/LTC4300A-2

ブロック図 (LTC4300A-1)



ブロック図 (LTC4300A-2)

2線バス・バッファとホットスワップ・コントローラ



LTC4300A-1/LTC4300A-2

動作

スタートアップ

電源立上げまたは活線挿入のどちらのときでも、LTC4300Aが最初にV_{CC}ピンに電力を供給されると、低電圧ロックアウト(UVLO)状態から動作を開始し、V_{CC}が2.5Vを超すまではSDAピンとSCLピンの活動状態を無視します。LTC4300A-2の場合は、さらにV_{CC2}が2Vを超すのを待ちます。これにより、機能するのに十分な電圧が与えられるまでデバイスが機能しようと試みないようにします。

この間、1Vプリチャージ回路もアクティブで、公称100kの抵抗を介してSDAピンとSCLピンを1Vに強制します。I/Oカードは電源の入っているバックプレーンに挿入されようとしているので、バックプレーンのSDAバスとSCLバスの電圧は0V～V_{CC}の電圧である可能性があります。SCLピンとSDAピンを1Vにプリチャージしておくと、接続の瞬間にこれらのピンに現れるワーストケースの電圧差が最小に抑えられるので、I/Oカードによる搅乱が最小に抑えられます。

LTC4300AがUVLOから抜け出ると、SDAINとSCLINは電源の入っているシステムに挿入されたと想定し、デバイス自体と同時にSDAOUTとSCLOUTもパワーアップされていると想定します。したがって、デバイスはデータ・トランザクションの完了を示すバックプレーン側のストップ・ビットまたはバス・アイドル状態を待ち受けます。どちらかが生じると、デバイスはSDAOUTとSCLOUTの両方の電圧が“H”であることも確認します。これらの条件がすべて満たされると、入力から出力への接続回路が起動され、I/OカードのSDAバスとSCLバスをバックプレーン上のこれらのバスに接続し、立上り時間アクセラレータがイネーブルされます。

接続回路

接続回路が起動すると、SDAINピンとSDAOUTピンの機能は同一になります。任意の時点でどちらかのピンに“L”が強制されると両方のピンの電圧が“L”になります。正しく動作するには、ロジック“L”的入力電圧はLTC4300Aのグランドピンの電圧を基準にして0.4Vを超えてはなりません。SDAINとSDAOUTの両方ですべてのデバイスが“H”に解放するときだけSDAINとSDAOUTはロジック“H”的状態になります。SCLINとSCLOUTについても同様です。この重要な機能により、クロック・ストレッチ、クロック同期、アービトレーション、およびアクノリッジのプロトコルが、システム内のデバイスがどのようにLTC4300Aに接続されているかに関係なく、常に機能することが保証されます。

接続回路の別の主要な機能として、この回路は双方向のバッファ機能を備えており、バックプレーンの容量とカードの容量を分離します。この分離により、バックプレーン・バスの波形は、ここで説明されているように、カードのバスの対応する波形とわずかに異なって見えます。

入力から出力へのオフセット電圧

ロジック“L”的電圧V_{LOW1}がLTC4300Aのデータ・ピンまたはクロック・ピンのどれかに印加されると、LTC4300Aはチップの他の側の電圧(V_{LOW2}と呼びます)を、次式で示されるように、わずかに高い電圧に制御します。

$$V_{LOW2} = V_{LOW1} + 75mV + (V_{CC}/R) \cdot 100$$

ここで、Rはバスのプルアップ抵抗です(単位はオーム)。たとえば、V_{CC} = 3.3Vで、SDAINのプルアップ抵抗Rが10kのときデバイスがSDAOUTを10mVに強制すると、SDAINの電圧は10mV + 75mV + (3.3/10000) · 100 = 118mVになります。V_{CC}とRの関数としてのオフセット電圧を示す曲線については、「標準的性能特性」のセクションを参照してください。

伝播遅延

立上りエッジでは、それぞれの側の立上り時間はLTC4300Aのブースト電流の合計プルアップ電流、バス抵抗、およびラインの等価容量によって決まります。プルアップ電流が同じなら、立上り時間の差は双方の側の容量差に直接比例します。この影響は、V_{CC} = 3.3Vで、それぞれの側のプルアップ抵抗が10k(片方が50pFで他方が150pF)の場合が図1に示されています。出力側は入力側より容量が小さいので、より高速に立ち上がり、実効t_{PLH}は負の値になります。

立下りの波形では、接続回路を通して有限の伝播遅延t_{PHL}が存在します。図1で使用されたのと同じV_{CC}、プルアップ抵抗、および等価容量の条件での立下りエッジの波形を図2に示します。外部NMOSデバイスが150pFの容量をもった側の電圧を引き下げます。LTC4300Aが反対側の電圧を引き下げるますが55nsの遅延をともないです。この遅延は常に正の値で、電源電圧、温度、およびバスの両側のプルアップ抵抗と等価バス容量の関数です。デバイスの両側のプルアップ抵抗が10kで、等価容量が100pFの場合の、温度と電圧の関数としてのt_{PHL}を「標準的性能特性」のセクションに示します。図2と比べて、V_{CC} = 3.3Vの曲線は容量を50pFから100pFに増やすと、t_{PHL}が55nsから75nsに増加することを示しています。

動作

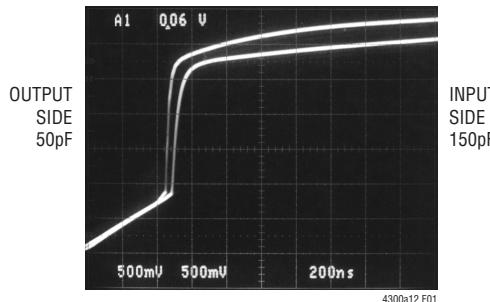


図1. 入力-出力接続 t_{PLH}

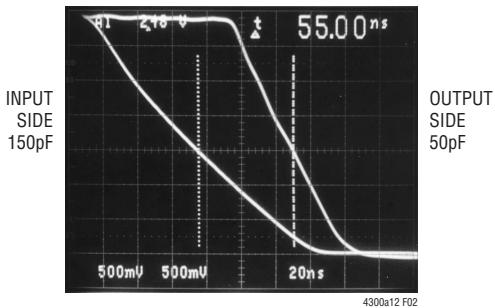


図2. 入力-出力接続 t_{PHL}

出力容量が大きいと、遅延が大きくなります（最大150ns）。ユーザーはシステム内の立上りエッジの伝播時間と立下りエッジの伝播時間の差を数量化し、それに応じてセットアップ時間とホールド時間を調節する必要があります。

立上り時間アクセラレータ

接続が確立されると、4つのSDAピンとSCLピンのすべての立上り時間アクセラレータ回路が起動します。これにより、ユーザーはバスの弱いDCプルアップ電流を選択して、システムの立上り時間条件を満たしながら電力消費を減らすことができます。バスが正方向へ遷移する時、SDAとSCLのラインのDC電圧が0.6Vを超すと、LTC4300Aは2mA（標準）の電流をスイッチで切り替えて接続し、これらのラインを急速にスルーさせます。バス上のすべてのデバイスは容量が20pFである（デバイスの10pFと相互配線の10pF）という一般則を使って、バスが少なくとも $1.25V/\mu s$ のスルーレートで自力で立ち上がるようプルアップ電流を選択し、アクセラレータの起動を保証します。

たとえば、 $V_{CC} = 3V$ 、プルアップ抵抗が10k、さらに等価バス容量が200pFのSMBusシステムを想定します。SMBusシステムの立上り時間は $(V_{IL(MAX)} - 0.15V)$ から $(V_{IH(MIN)} + 0.15V)$ 、つまり0.65Vから2.25Vで計算されます。3V電源の場合、この電圧を通過するのにRC回路の時定数に0.92を掛けた時間だけかかります。この場合、 $0.92 \cdot (10k \cdot 200pF) = 1.84\mu s$ かかります。このように、システムは1μsの最大許容立上り時間を84%ほど超過します。ただし、0.65Vより低いDCスレッショルドで起動する立上り時間アクセラレータを使うと、ワーストケースの立上り時間は $(2.25V - 0.65V) \cdot 200pF/1mA = 320ns$ となり、これは1μsの立上り時間の必要条件を満たします。

READYデジタル出力(LTC4300A-1)

このピンは、ENABLEが“L”的とき、またはこのセクションの前の方で説明されているスタートアップ・シーケンスが完了していないとき“L”になるデジタル・フラグを与えます。READYは、ENABLEが“H”で、スタートアップが完了したとき“H”になります。このピンは、ピンを0.4Vに保ったまま3mAをシンクする能力をもったオープン・ドレインのプルダウンによってドライブされます。10k抵抗をこのピンから V_{CC} に接続してプルアップします。この機能はLTC4300A-1にだけ備わっています。

ENABLE低電流ディスエーブル(LTC4300A-1)

ENABLEピンを接地するとバックプレーン側をカード側から切り離し、立上り時間アクセラレータをディスエーブルし、READYを“L”にドライブし、バス・プリチャージ回路をディスエーブルし、デバイスをゼロに近い電流状態にします。ピンの電圧が完全に V_{CC} までドライブされると、双方の側を再度接続する前に、デバイスは（「スタートアップ」のセクションで説明されているように）バックプレーン側とカード側の両方でデータのトランザクションが完了するのを待ちます。この機能はLTC4300A-1にだけ備わっています。

ACCブースト電流イネーブル(LTC4300A-2)

軽負荷のシステムを利用するユーザーは立上り時間アクセラレータをディスエーブルしたいかもしれません。このピンをグランドにドライブすると、SDAとSCLの4つのピンすべての立上り時間アクセラレータをオフにすることができます。このピンを V_{CC2} 電圧にドライブすると、上の「立上り時間アクセラレータ」のセクションで説明されているように、立上り時間アクセラレータの通常動作をイネーブルします。この機能はLTC4300A-2にだけ備わっています。

LTC4300A-1/LTC4300A-2

アプリケーション情報

プルアップ抵抗値の選択

立上りエッジでブースト・プルアップ電流を起動するために、システムのプルアップ抵抗は SDA ピンと SCL ピンに $1.25V/\mu s$ の正方向スルーレートを与えるのに十分なものでなければなりません。次式にしたがって最大抵抗値 R を選択します。

$$R \leq (V_{CC(MIN)} - 0.6) / (800,000) / C$$

ここで、R はオームで表したプルアップ抵抗値、 $V_{CC(MIN)}$ は最小 V_{CC} 電圧、さらに C はピコファラッド (pF) で表したバスの等価容量です。

さらに、バス容量には関係なく、 $V_{CC} = \text{最大 } 5.5V$ には $R \leq 16k$ 、 $V_{CC} = \text{最大 } 3.6V$ には $R \leq 24k$ を常に選択します。バックプレーンとカードを接続するのに、スタートアップ回路には SDAOUT と SCLOUT にロジック“H”的電圧が必要で、これらのプルアップ値はプリチャージ電圧を無効にするのに必要です。

活線挿入と容量バッファリングのアプリケーション

LTC4300A のホットスワップ制御と容量バッファリングの両方の機能の利点を利用したアプリケーションへの LTC4300A の利用法を図 3～図 6 に示します。これらすべてのアプリケーションで、I/O カードがバックプレーンに直接挿入されると、バックプレーン

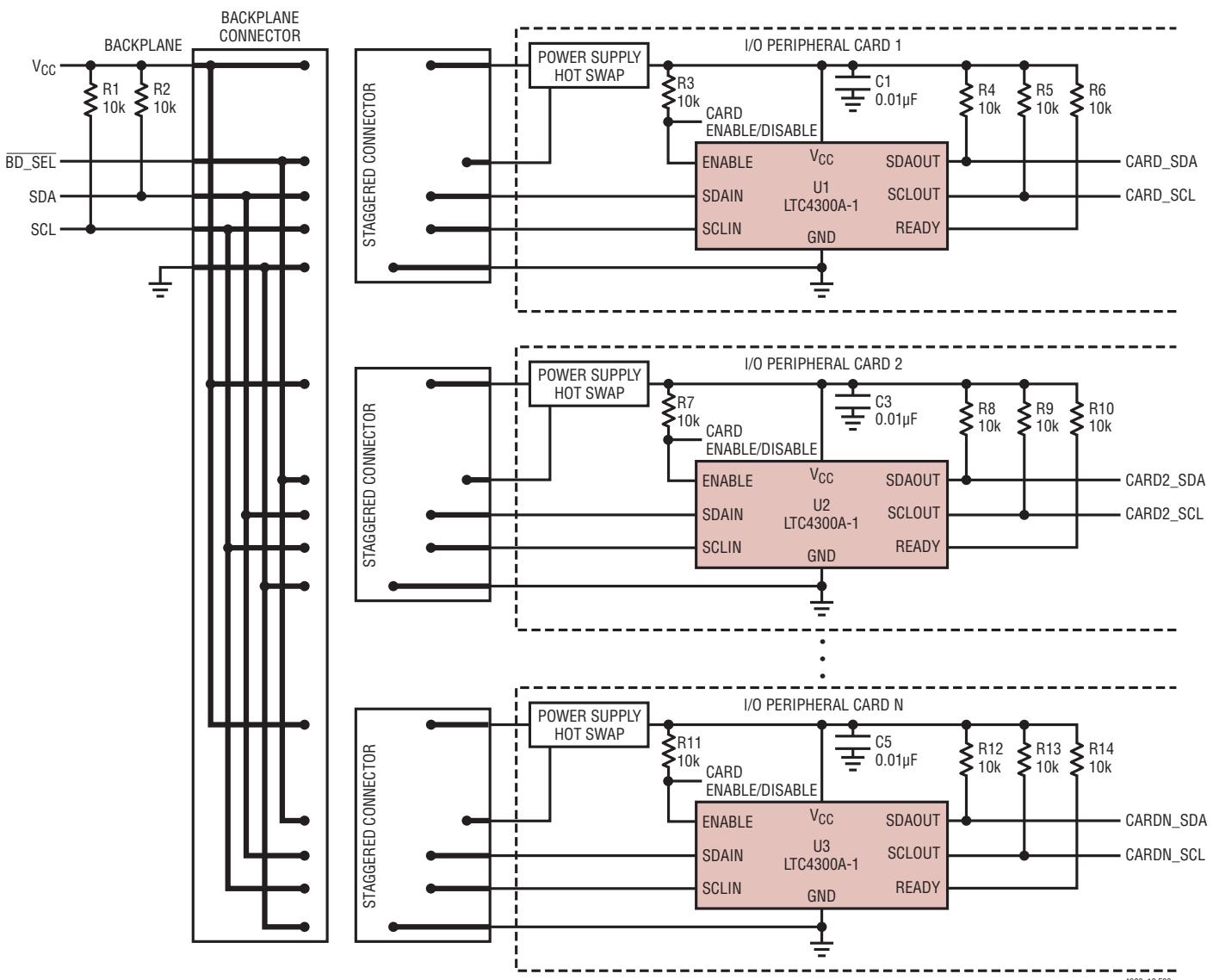


図3. CompactPCI システムで LTC4300A-1 を使った複数の I/O カードを電源の入っているバックプレーンに挿入

4300a12 F03

4300a12fa

アプリケーション情報

とカードのすべての容量が直接加算され、立上り時間と立下り時間の要求条件を満たすのが困難になることに注意してください。ただし、LTC4300Aを各カードの端に配置すれば、カードの容量をバックプレーンから切り離します。与えられたI/Oカードに対して、LTC4300Aはカード上のあらゆる容量をドライブするので、バックプレーンはLTC4300Aの10pF未満の容量だけをドライブする必要があります。

CompactPCI構成のLTC4300A-1を図3に示します。V_{CC}とENABLEをCompactPCIの電源ホットスワップ回路の1つの出力に接続します。カード側のイネーブル/ディスエーブル用のENABLEにプルアップ抵抗を使います。V_{CC}はフィルタをかけたUVLO回路によって監視されます。V_{CC}ピン以外のすべてのピンが接続された後、V_{CC}電圧が立ち上がるとき、UVLO回路

は、活線挿入に付随する過渡現象がセトリングするまでバックプレーンとカードのデータ・バスとクロック・バスが接続されないようになります。SDAINピンとSCLINピンの容量は小さいので、それらがコネクタに接触するときバックプレーンのバスに生じる搅乱は微少です。

CompactPCI構成のLTC4300A-2を図4に示します。LTC4300A-2はV_{CC}電圧を長い「早電源」ピンの1つから受け取ります。この電源にはスイッチが使われていないので、図に示されているように、5Ω～10Ωの抵抗をコネクタのV_{CC}ピンとLTC4300A-2のV_{CC}ピンのあいだに接続します。さらに、バックプレーンのV_{CC}のバイパスがカードの0.01μFのバイパス・コンデンサに比べて大きいことを確認してください。V_{CC}を早電源にすると、SDAINピンとSCLINピンが接触する前に確実に

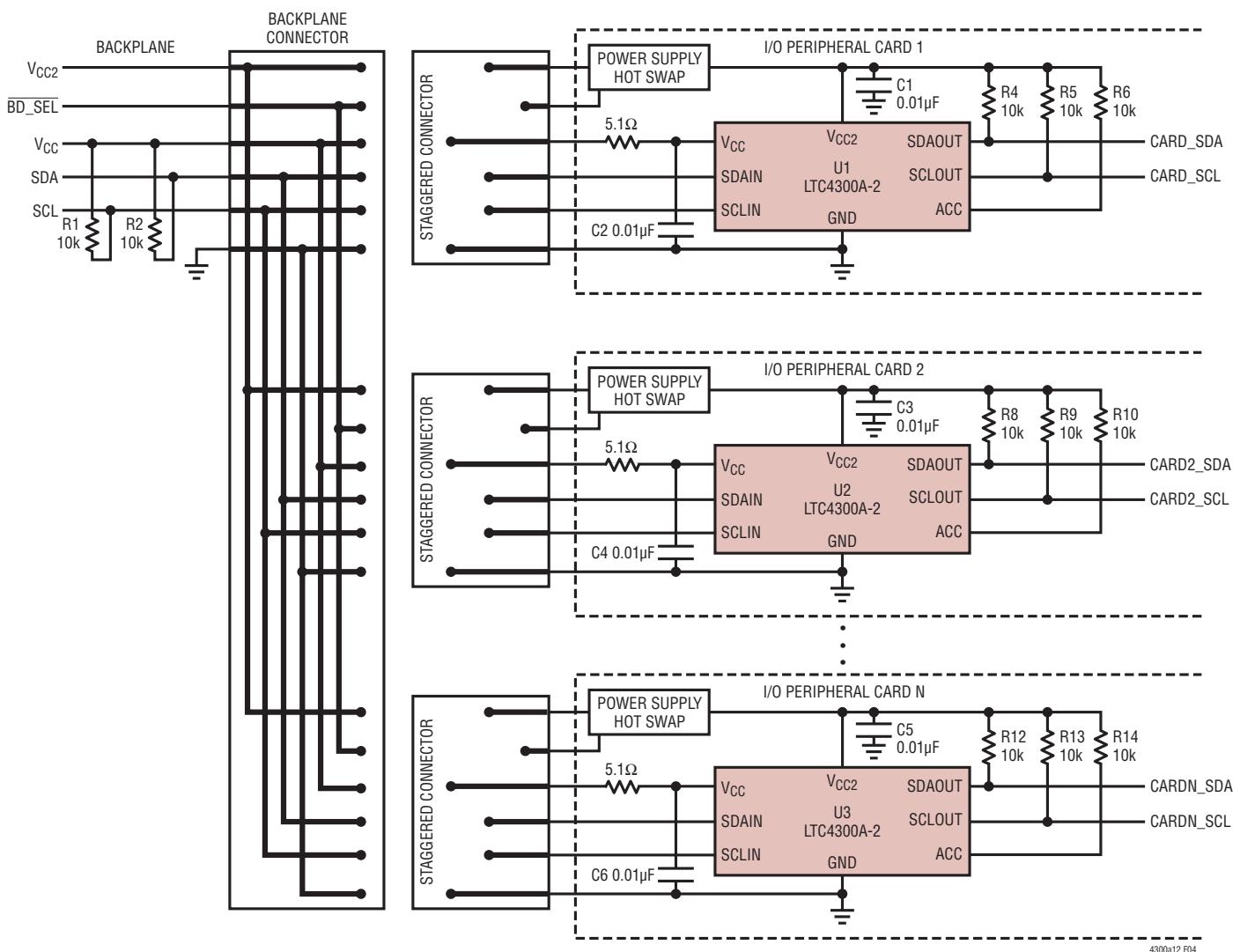


図4. CompactPCIシステムでLTC4300A-2を使った複数のI/Oカードを電源の入っているバックプレーンに挿入

4300a12 F04

4300a12fa

LTC4300A-1/LTC4300A-2

アプリケーション情報

これらのピンに1Vのプリチャージ電圧を生じさせます。VCC2をCompactPCIの電源ホットスワップ回路の1つの出力に接続します。VCC2はフィルタをかけたUVLO回路によって監視されます。VCC2ピン以外のすべてのピンが接続された後、VCC2電圧が立ち上がるとき、UVLO回路は、活線挿入に付随する過渡現象がセトリングするまでバックプレーンとカードのデータ・バスとクロック・バスが接続されないようにします。

すべてのピンの長さが同じであるPCIアプリケーションに使われているLTC4300A-1を図5に示します。この場合、I/OカードのRC直列回路をVCCとENABLEのあいだに接続します。10msのRC積はフィルタを形成し、活線挿入に付随する過渡現象がセトリングするまで、LTC4300A-1が起動するのを妨げます。

ユーザーが3とおりの異なった長さのピンを備えたカスタム・コネクタを用意したアプリケーションに使われているLTC4300A-2を図6に示します。VCC2ピンを最も短くすると、

VCC2が電圧を受け取る前に他のすべてのピンが確実に接続されます。VCC2のフィルタがかけられたUVLO回路により、LTC4300A-2がバックプレーンをカードに接続する前に、VCC2ピンが確実に接続されます。

リピータ/バス・エクステンダのアプリケーション

距離を置いて分離されている2つの2線システムを接続したいユーザーは、図7に示されているように、2個のLTC4300A-1をバック・トゥ・バックに接続することにより、そうすることができます。I²C規格は400pFの最大バス容量を許容しているので、バスの長さは厳しく制限されます。SMBus規格はバスの容量を制限していませんが、バスに接続されているデバイスのインピーダンスは制限されていますので、立上り時間と立下り時間の仕様を満たすにはシステムを小さくする必要があります。LTC4300A-1の強いプルアップとプルダウンのインピーダンスは1ナノファラッドの容量に対して立上り時間と立下り時間の仕様を満たす能

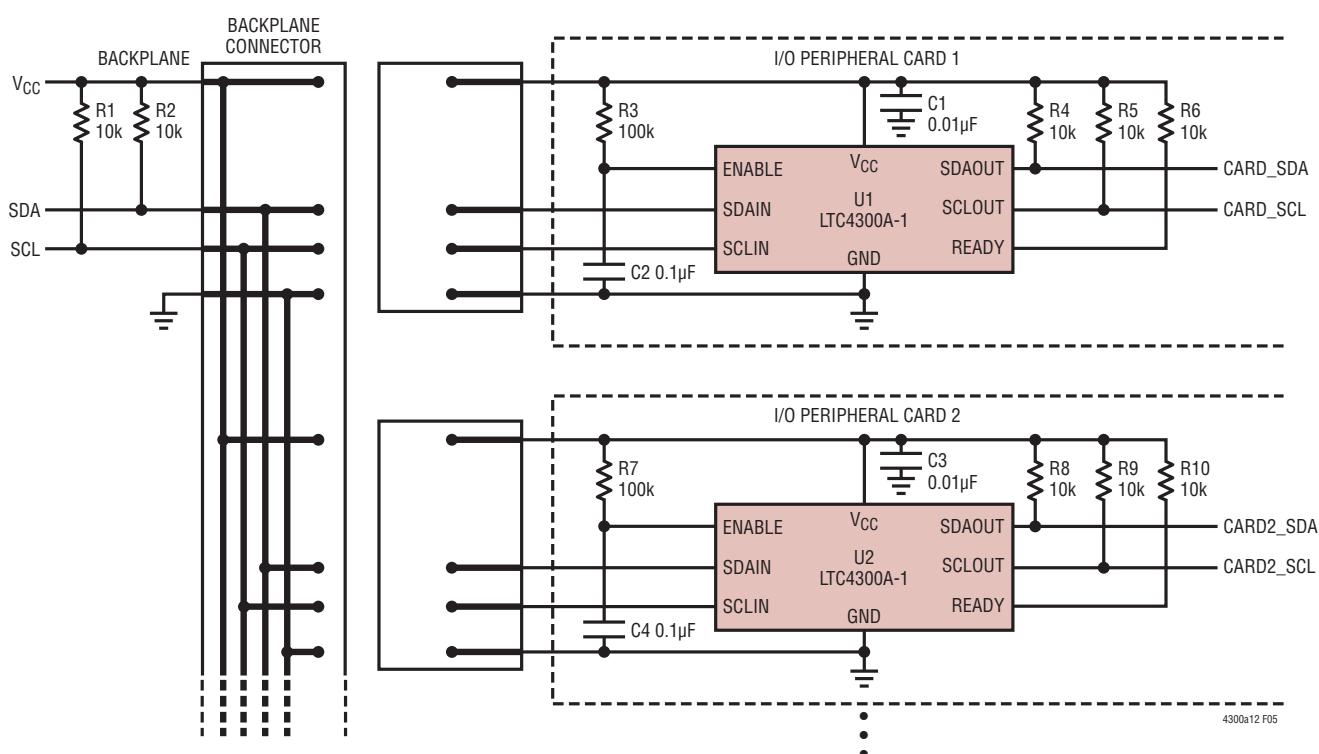


図5. PCIシステムでLTC4300A-1を使った複数のI/Oカードを電源の入っているバックプレーンに挿入

アプリケーション情報

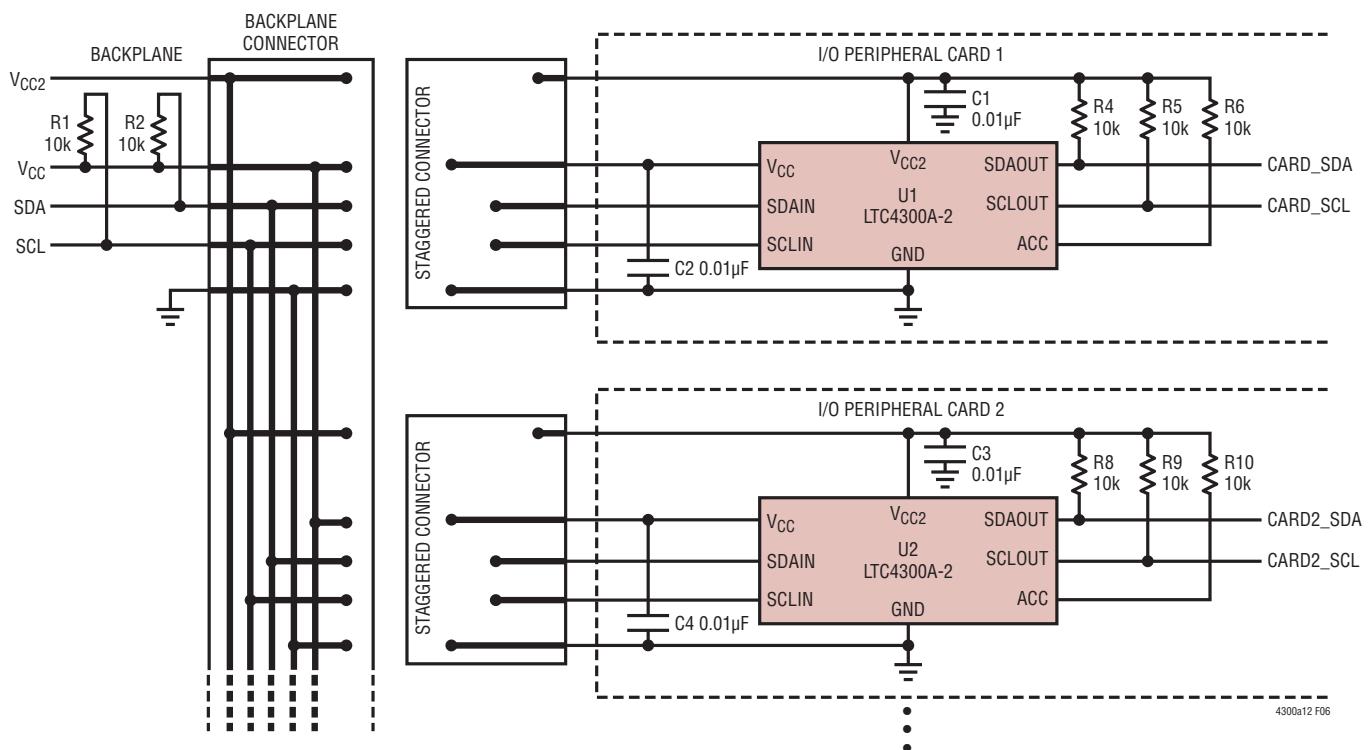


図6. LTC4300A-2を使った、カスタム・コネクタを備えた複数のI/Oカードを電源の入っているバックプレーンに挿入

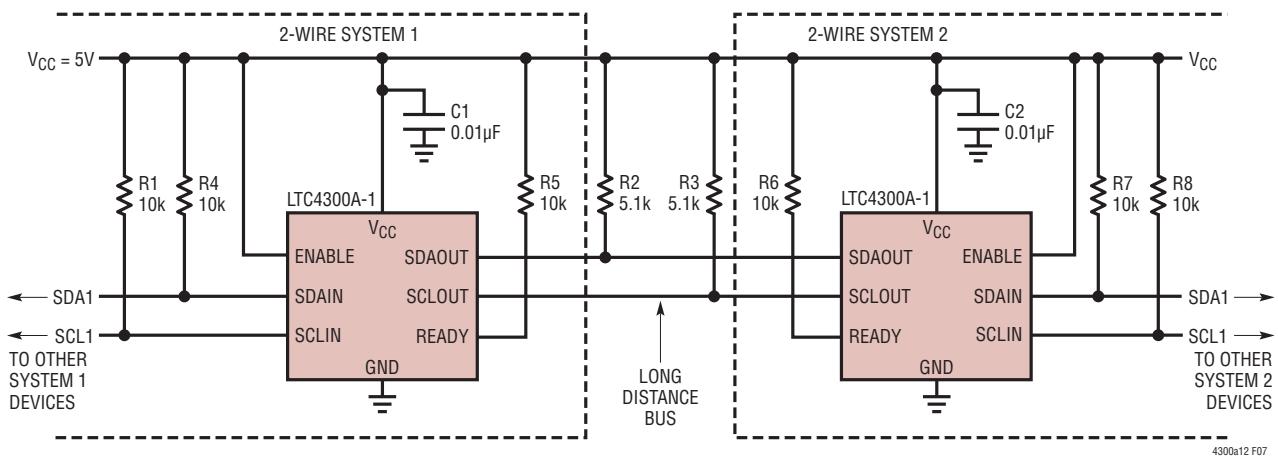


図7. リピータ/バス・エクステンダのアプリケーション

LTC4300A-1/LTC4300A-2

アプリケーション情報

力があるので、はるかに大きな距離の相互接続が可能です。この状態では、2つのシステム間のグランド電圧の差により、許される距離が限定されることがあります。なぜなら、システムの一端のグランドを基準にした有効なロジック“L”的電圧は他端のグランドを基準にした許容されたV_{OOL}の仕様に違反する可能性があるからです。さらに、バック・トゥ・バックのLTC4300A-1の接続回路のオフセット電圧が加算され、直接同じ問題に寄与します。

電源電圧が異なる複数のシステム(LTC4300A-1)

大規模な2線システムでは、システム内のさまざまなポイントのデバイスから見たV_{CC}電圧は数百ミリボルト以上差があることがあります。この状況は、図8に示されているように、V_{CC}ラインの直列抵抗によって適切にモデル化されます。LTC4300A-1が正しく動作するように、V_{CC(BUS)} ≥ V_{CC(LTC4300A)} − 0.5Vであることを確認してください。

5Vから3.3Vへのレベル変換器と冗長電源(LTC4300A-2)

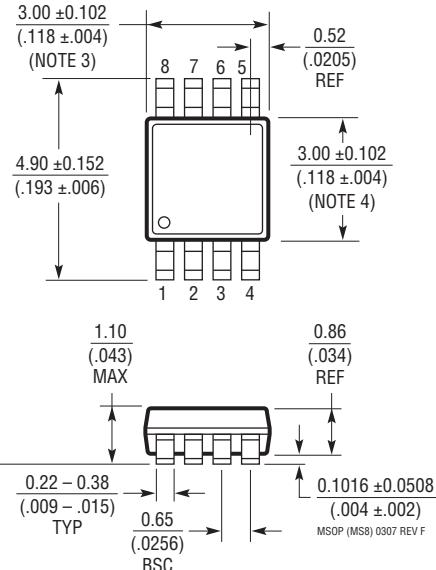
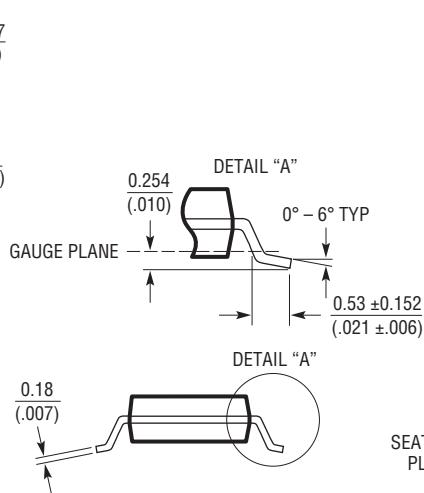
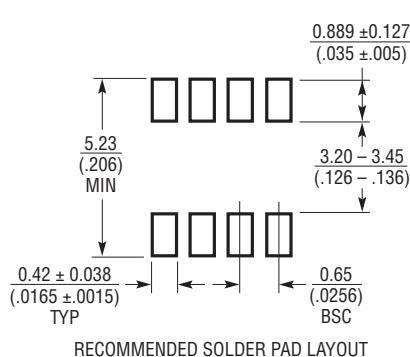
バックプレーン側とカード側で異なる電源電圧を必要とするシステムには、図9に示されているように、LTC4300A-2を使用することができます。カード側のプルアップ抵抗はSDAOUTとSCLOUTからV_{CC2}に接続され、バックプレーン側のプルアップ抵抗はSDAINとSCLINからV_{CC}に接続されます。LTC4300A-2はV_{CC}とV_{CC2}の両方とも2.7V～5.5Vの範囲の電圧で動作します。V_{CC}とV_{CC2}の電圧の相互の大きさには制約はありません。

このアプリケーションは冗長電源も実現します。V_{CC2}の電圧がそのUVLOスレッショルドより下に下がると、バックプレーンが動作を継続できるように、LTC4300A-2はバックプレーンをカードから切り離します。V_{CC}電圧がそのUVLOスレッショルドより下に下がり、V_{CC2}電圧がアクティブな状態にとどまる場合、ACCピンを接地して正常動作を確実にします。

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/design-tools/packaging/> をご覧ください。

**MS8パッケージ
8ピン・プラスチック MSOP**
(Reference LTC DWG # 05-08-1660 Rev F)



NOTE:

- 寸法はミリメートル / (インチ)
- 図は実寸とは異なる
- 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm(0.006")を超えないこと

4. 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリまたは突出部は、各サイドで0.152mm(0.006")を超えないこと
5. リードの平坦度(整形後のリードの底面)は最大0.102mm(.004")であること

改訂履歴

REV	日付	概要	ページ番号
A	7/12	電気的特性に $T_{PHL,SKEW}$ のパラメータを追加	3

LTC4300A-1/LTC4300A-2

標準的応用例

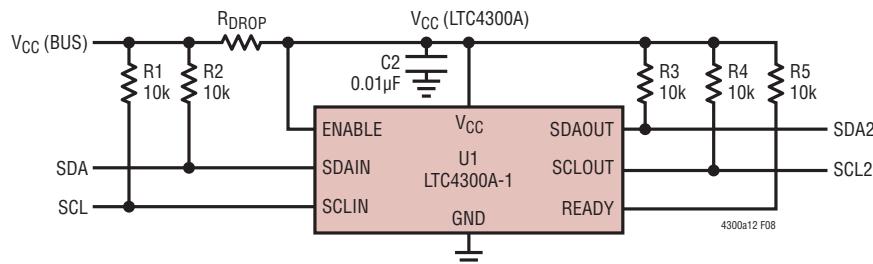


図8. 異なった V_{CC} 電圧を使用するシステム

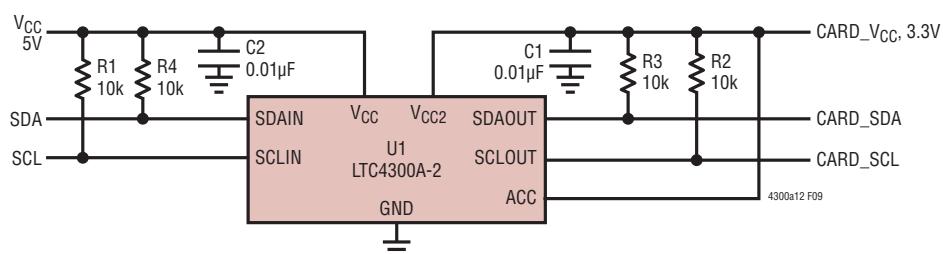


図9. 5Vから3.3Vへのレベル変換器

関連製品

製品番号	説明	注釈
LTC1380/LTC1393	SMBus インタフェース付き、シングルエンド 8チャネル/差動4チャネル・アナログ・マルチプレクサ	低 R_{ON} :35Ωシングルエンド/70Ω差動、32本のシングルエンド・ チャネルまたは16本の差動チャネルに拡張可能
LTC1427-50	SMBus インタフェース付き、マイクロパワー 10ビット 電流出力 DAC	全温度範囲で高精度 $50\mu A \pm 2.5\%$ の許容誤差、4つの選択可 能な SMBus アドレス、DAC はゼロまたは中間スケールで起動
LTC1623	SMBus インタフェース付きデュアル・ハイサイド・ス イッチ・コントローラ	8つの選択可能なアドレス/16チャネル対応
LTC1663	SMBus インタフェース付き10ビット・レール・トゥ・レー ル・マイクロパワー DAC	DNL < 0.75LSB(最大)、5ピン SOT-23 パッケージ
LTC1694/LTC1694-1	SMBus アクセラレータ	改善された SMBus/I ² C 立上り時間、複数の SMBus/I ² C デバイ スでデータの完全性を保証
LT1786F	SMBus で制御されるCCFL用スイッチング・レギュ レータ	1.25A、200kHz、フロートまたは接地したランプ構成
LTC1695	SMBus/I ² C ファン速度コントローラ、ThinSOT™	0.75ΩPMOS 180mA レギュレータ、6ビット DAC
LTC1840	デュアル I ² C ファン速度コントローラ	2つの 100μA 8ビット DAC、2つのタコメータ入力、4つの GPIO