

特長

- SDAラインおよびSCLライン用双方向バッファにより、ファンアウトを増加
- 電源の入ったバックプレーンへのボード挿入/引抜き時に、SDAおよびSCLの損傷を防止
- 入力SDAおよびSCLラインを出力から絶縁
- I²C、I²C Fast Mode、およびSMBus規格に準拠(最大400kHz動作)
- 低I_{CC}のチップ・ディスエーブル: 1μA以下(LTC4300-1)
- READYオープン・ドレイン出力(LTC4300-1)
- すべてのSDAおよびSCLラインで1Vのプリチャージ
- クロックストレッチ、アービトレーション、同期をサポート
- 5Vから3.3Vへのレベル変換(LTC4300-2)
- V_{CC} = 0V時にSDA、SCLピンはハイ・インピーダンス
- 小型MSOP-8ピン・パッケージ

アプリケーション

- ボードの活線挿入
- サーバー
- 容量バッファ/バス・エクステンダ
- デスクトップ・コンピュータ

LT, LT, LTC, LTM, Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。Hot Swap と ThinSOT は、リニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。*6650174を含む米国特許によって保護されています。

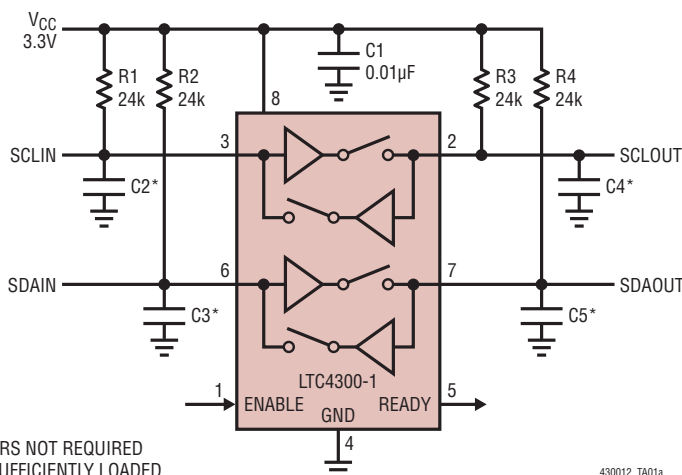
概要

ホットスワップ可能2線バス・バッファLTC[®]4300シリーズは、データ・バスとクロック・バスの損傷なしに電源の入ったバックプレーンに対してI/Oカードを挿入可能にします。接続が行われると、LTC4300-1/LTC4300-2は双方向バッファリングを提供して、バックプレーンの容量とカードの容量を絶縁したままに保ちます。立ち上がり時間アクセラレータ回路*により、弱いDCプルアップ電流を使用しても立ち上がり時間要件を満たすことができます。挿入時、SDAラインとSCLラインが1Vにプリチャージされ、バス障害を最小限に抑えます。

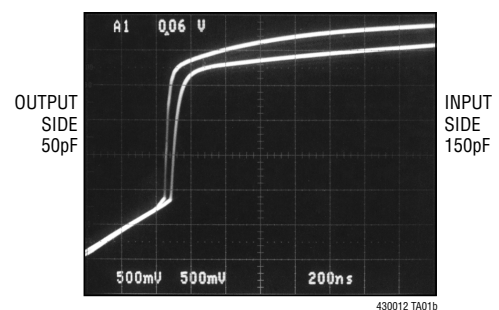
LTC4300-1はグラウンドにドライブされるとデバイスを強制的に低電流モードにし、V_{CC}にドライブされると通常モードにするCMOSスレッシュホールド・デジタルENABLE入力ピンを搭載しています。また、バックプレーン側とカード側が連結されたことを示すオープンドレインREADY出力ピンも備えています。LTC4300-2ではENABLEピンがカード側専用の電源ピンV_{CC2}に置き換えられており、3.3Vシステムと5Vシステムの間でレベルシフトを行います。バックプレーンとカードはどちらも2.7V~5.5Vの電源電圧で動作し、どちらの電源電圧が高くても構いません。また、LTC4300-2では、READYピンが、立ち上がり時間アクセラレータ電流をイネーブル/ディスエーブルするデジタルCMOS入力ピンACCに置き換えられています。

LTC4300は小型の8ピンMSOPパッケージで供給されます。

標準的応用例



入力-出力接続 t_{PLH}



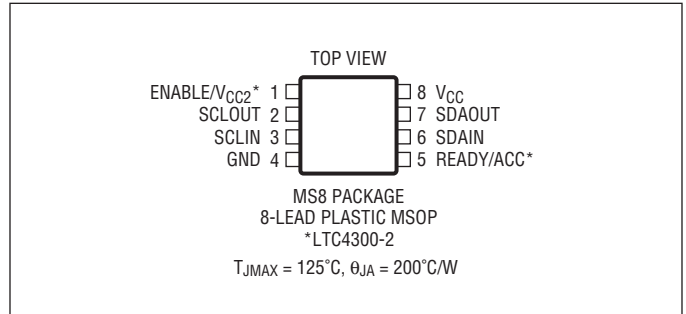
LTC4300-1/LTC4300-2

絶対最大定格

(Note 1)

V_{CC} から GND	-0.5V ~ 7V
V_{CC2} から GND (LTC4300-2)	-0.5V ~ 7V
SDAIN、SCLIN、SDAOUT、SCLOUT	-0.5V ~ 7V
READY、ENABLE (LTC4300-1)	-0.5V ~ 7V
ACC (LTC4300-2)	-0.5V ~ 7V
動作温度範囲	
LTC4300-1C/LTC4300-2C	0°C ~ 70°C
LTC4300-1I/LTC4300-2I	-40°C ~ 85°C
保存温度範囲	-65°C ~ 125°C
リード温度 (半田付け、10 秒)	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4300-1CMS8#PBF	LTC4300-1CMS8#TRPBF	LTUB	8-Lead Plastic MSOP	0°C to 70°C
LTC4300-1IMS8#PBF	LTC4300-1IMS8#TRPBF	LTUC	8-Lead Plastic MSOP	-40°C to 85°C
LTC4300-2CMS8#PBF	LTC4300-2CMS8#TRPBF	LTVJ	8-Lead Plastic MSOP	0°C to 70°C
LTC4300-2IMS8#PBF	LTC4300-2IMS8#TRPBF	LTVK	8-Lead Plastic MSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

● は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
電源						
V_{CC}	Positive Supply Voltage		●	2.7	5.5	V
I_{CC}	Supply Current	$V_{CC} = 5.5\text{V}$, $V_{SDAIN} = V_{SCLIN} = 0\text{V}$, LTC4300-1	●	2.8	6	mA
I_{SD}	Supply Current in Shutdown Mode	$V_{ENABLE} = 0\text{V}$, LTC4300-1		0.1		μA
V_{CC2}	Card Side Supply Voltage	LTC4300-2	●	2.7	5.5	V
I_{VCC1}	V_{CC} Supply Current	$V_{SDAIN} = V_{SCLIN} = 0\text{V}$, $V_{CC1} = V_{CC2} = 5.5\text{V}$, LTC4300-2		1.8	3.6	mA
I_{VCC2}	V_{CC2} Supply Current	$V_{SDAOUT} = V_{SCLOUT} = 0\text{V}$, $V_{CC1} = V_{CC2} = 5.5\text{V}$, LTC4300-2		1.2	2.4	mA

スタートアップ回路

V_{PRE}	Precharge Voltage	SDA, SCL Floating	●	0.8	1.0	1.2	V
t_{IDLE}	Bus Idle Time		●	50	95	150	μs
V_{EN}	ENABLE Threshold Voltage	LTC4300-1			$0.5 \cdot V_{CC}$	$0.9 \cdot V_{CC}$	V

430012fb

電气的特性

● は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 2.7\text{V} \sim 5.5\text{V}$ 、 $V_{CC2} = 2.7\text{V} \sim 5.5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{DIS}	Disable Threshold Voltage	LTC4300-1, ENABLE Pin	$0.1 \cdot V_{CC}$	$0.5 \cdot V_{CC}$		V
I_{EN}	ENABLE Input Current	ENABLE from 0V to V_{CC} , LTC4300-1		± 0.1	± 1	μA
t_{PHL}	ENABLE Delay, On-Off	LTC4300-1		100		ns
	READY Delay, Off-On	LTC4300-1		10		ns
t_{PLH}	ENABLE Delay, Off-On	LTC4300-1		80		μs
	READY Delay, On-Off	LTC4300-1		10		μs
I_{OFF}	READY OFF State Leakage Current	LTC4300-1		± 0.1		μA
V_{OL}	READY Output Low Voltage	$I_{PULLUP} = 3\text{mA}$, LTC4300-1	●		0.4	V

立上り時間アクセラレータ

$I_{PULLUPAC}$	Transient Boosted Pull-Up Current	Positive Transition on SDA, SCL, $V_{CC} = 2.7\text{V}$, Slew Rate = $1.25\text{V}/\mu\text{s}$ (Note 2), LTC4300-2, ACC = $0.7 \cdot V_{CC2}$, $V_{CC2} = 2.7\text{V}$	1	2		mA
V_{ACCDIS}	Accelerator Disable Threshold	LTC4300-2	$0.3 \cdot V_{CC2}$	$0.5 \cdot V_{CC2}$		V
V_{ACCEN}	Accelerator Enable Threshold	LTC4300-2		$0.5 \cdot V_{CC2}$	$0.7 \cdot V_{CC2}$	V
I_{VACC}	ACC Input Current	LTC4300-2		± 0.1	± 1	μA
t_{PDOFF}	ACC Delay, On/Off	LTC4300-2		5		ns

入力・出力接続

V_{OS}	Input-Output Offset Voltage	10k to V_{CC} on SDA, SCL, $V_{CC} = 3.3\text{V}$ (Note 3), LTC4300-2, $V_{CC2} = 3.3\text{V}$, $V_{IN} = 0.2\text{V}$	●	0	75	150	mV
$f_{SCL, SDA}$	Operating Frequency	Guaranteed by Design, Not Subject to Test		0		400	kHz
C_{IN}	Digital Input Capacitance	Guaranteed by Design, Not Subject to Test				10	pF
V_{OL}	Output Low Voltage, Input = 0V	SDA, SCL Pins, $I_{SINK} = 3\text{mA}$, $V_{CC} = 2.7\text{V}$, $V_{CC2} = 2.7\text{V}$, LTC4300-2	●	0		0.4	V
I_{LEAK}	Input Leakage Current	SDA, SCL Pins = $V_{CC} = 5.5\text{V}$, LTC4300-2, $V_{CC2} = 5.5\text{V}$				± 5	μA

タイミング特性

f_{I2C}	I2C Operating Frequency	(Note 4)		0		400	kHz
t_{BUF}	Bus Free Time Between STOP and START Condition	(Note 4)		1.3			μs
$t_{hD, STA}$	Hold Time After (Repeated) START Condition	(Note 4)		0.6			μs
$t_{su, STA}$	Repeated START Condition Setup Time	(Note 4)		0.6			μs
$t_{su, STO}$	STOP Condition Setup Time	(Note 4)		0.6			μs
$t_{hD, DAT}$	Data Hold Time	(Note 4)		300			ns
$t_{su, DAT}$	Data Setup Time	(Note 4)		100			ns
t_{LOW}	Clock LOW Period	(Note 4)		1.3			μs
t_{HIGH}	Clock HIGH Period	(Note 4)		0.6			μs
t_f	Clock, Data Fall Time	(Notes 4, 5)		$20 + 0.1 \cdot C_B$		300	ns
t_r	Clock, Data Rise Time	(Notes 4, 5)		$20 + 0.1 \cdot C_B$		300	ns
$t_{PHL, SKEW}$	High-to-Low Propagation Delay Skew, SCL-SDA	LTC4300-1: $V_{CC} = 2.7\text{V}$, $V_{CC} = 5.5\text{V}$ (Note 6)	●		0	± 75	ns
		LTC4300-2: $V_{CC} = 2.7\text{V}$, $V_{CC2} = 5.5\text{V}$; $V_{CC} = 5.5\text{V}$, $V_{CC2} = 2.7\text{V}$ (Note 6)	●		0	± 75	ns

LTC4300-1/LTC4300-2

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: 「標準的性能特性」のセクションに示されているように、 $I_{PULLUPAC}$ は温度および V_{CC} 電圧によって変化する。

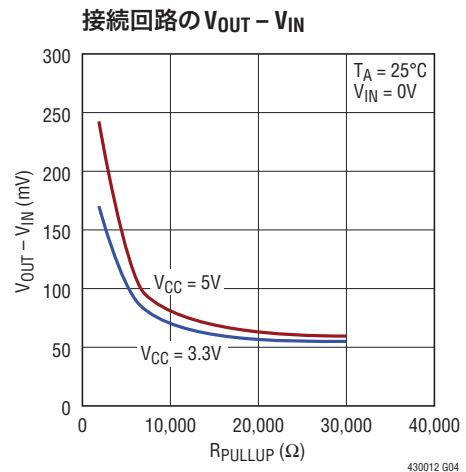
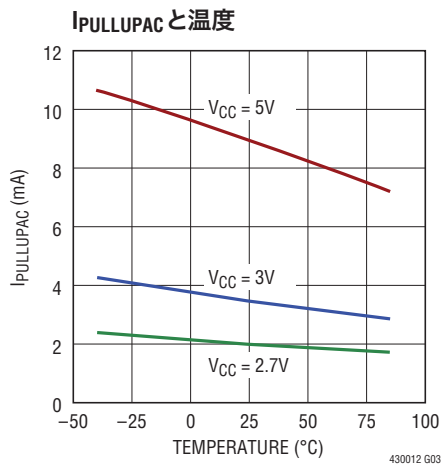
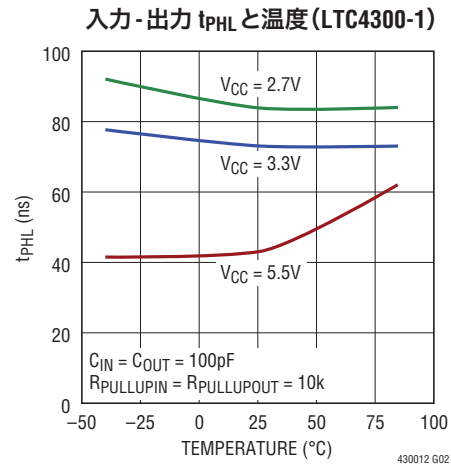
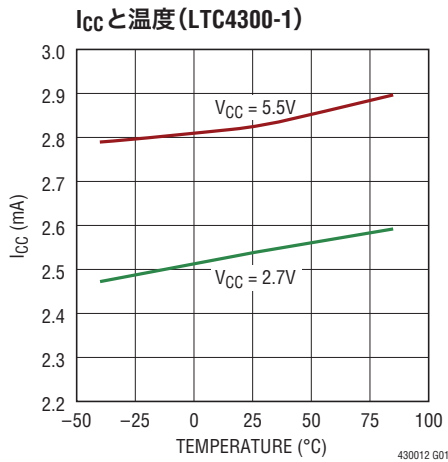
Note 3: 接続回路は常にその出力をその入力より高い電圧に安定化する。プルアップ抵抗と V_{CC} 電圧の関数としてのこのオフセット電圧の大きさは「標準的性能特性」のセクションに示されている。

Note 4: 設計によって保証されているが、テストされない。

Note 5: $C_g = 1$ 本のバスラインの全容量 (pF)。

Note 6: これらのテストは、クロック・チャンネルとデータ・チャンネル間の t_{PHL} (“H”から“L”へ移行時の伝搬遅延)の差を測定する。各チャンネルの遅延は、入力信号の立下りの50%の時点からLTC4300-1/LTC4300-2によってドライブされる出力信号の立下りの50%の時点まで測定される。スキューは $(t_{PHL(SCL)} - t_{PHL(SDA)})$ として定義する。テストは双方向(入力バスから出力バス、およびその逆)で実施される。また、テストは、SDAピンとSCLピンのそれぞれに約500pFの分散等価容量を接続した状態で実施される。

標準的性能特性



ピン機能

ENABLE/V_{CC2} (ピン1) : チップ・イネーブル・ピン/カード電源電圧。LTC4300-1の場合、これはCMOSスレッシュホールドのデジタル入力ピンです。このピンを接地すると、デバイスは低電流(1 μ A未満)モードになります。また、このピンは立上り時間アクセラレータをディスエーブルし、バス・プリチャージ回路をディスエーブルし、READYを“L”にドライブし、SDAINをSDAOUTから分離し、さらにSCLINをSCLOUTから分離します。通常動作の場合、ENABLEをV_{CC}まで完全にドライブします。この機能が使用されなければENABLEをV_{CC}に接続します。LTC4300-2の場合、これはカードのI²Cバス上のデバイス用の電源電圧です。SDAOUTとSCLOUTからプルアップ抵抗をこのピンに接続します。最良の結果を得るには、少なくとも0.01 μ Fのバイパス・コンデンサをこのピンの近くに配置します。

SCLOUT (ピン2) : シリアル・クロック出力。このピンをカードのSCLバスに接続します。バスのプルアップ抵抗と容量の必要条件については、図3と図4を参照してください。

SCLIN (ピン3) : シリアル・クロック入力。このピンをバックプレーンのSCLバスに接続します。バスのプルアップ抵抗と容量の必要条件については、図3と図4を参照してください。

GND (ピン4) : グランド。最善の結果を得るには、このピンをグラウンド・プレーンに接続します。

READY/ACC (ピン5) : 接続フラグ/立上り時間アクセラレータのコントロール。LTC4300-1の場合、これはオープン・ドレインのNMOS出力で、ENABLEが“L”のとき、または「動作」のセクションで説明されているスタートアップ・シーケンスが完了していないとき、“L”になります。READYは、ENABLEが“H”で、スタートアップが完了したとき“H”になります。10k抵抗をこのピンからV_{CC}に接続してプルアップします。LTC4300-2の場合、これはCMOSスレッシュホールドのデジタル入力ピンで、4つのSDAピンとSCLピンのすべての立上り時間アクセラレータをイネーブルおよびディスエーブルします。4つのすべてのアクセラレータをイネーブルするにはACCを完全にV_{CC2}電源電圧にドライブします。それらをオフするにはACCをグラウンドにドライブします。

SDAIN (ピン6) : シリアル・データ入力。このピンをバックプレーンのSDAバスに接続します。バスのプルアップ抵抗と容量の必要条件については、図3と図4を参照してください。

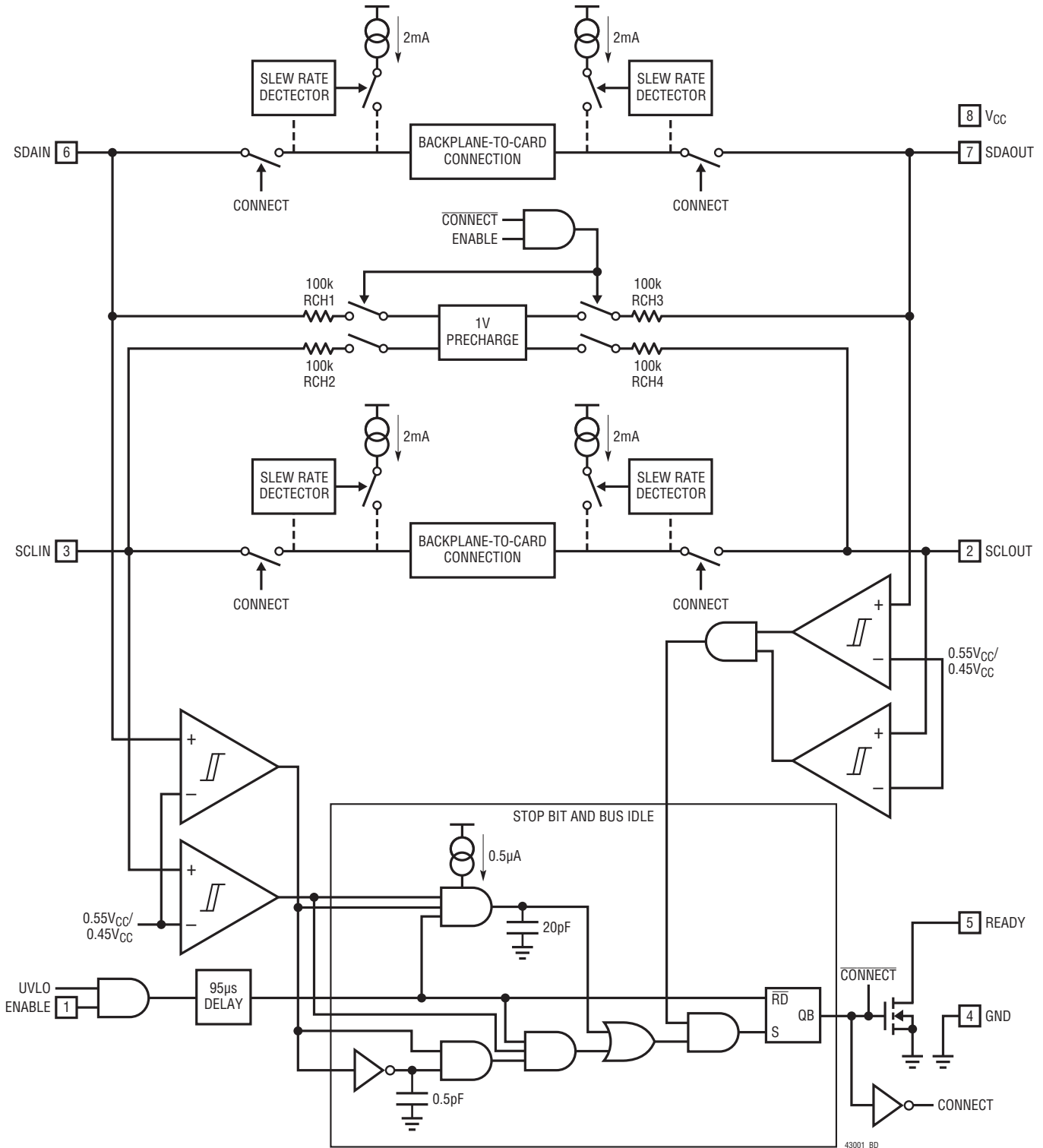
SDAOUT (ピン7) : シリアル・データ出力。このピンをカードのSDAバスに接続します。バスのプルアップ抵抗と容量の必要条件については、図3と図4を参照してください。

V_{CC} (ピン8) : バックプレーンからの主入力電源。これはバックプレーンのI²Cバス上のデバイス用の電源電圧です。SDAINとSCLINからプルアップ抵抗をこのピンに接続します。最良の結果を得るには、少なくとも0.01 μ Fのバイパス・コンデンサをこのピンの近くに配置します。

LTC4300-1/LTC4300-2

ブロック図 LTC4300-1

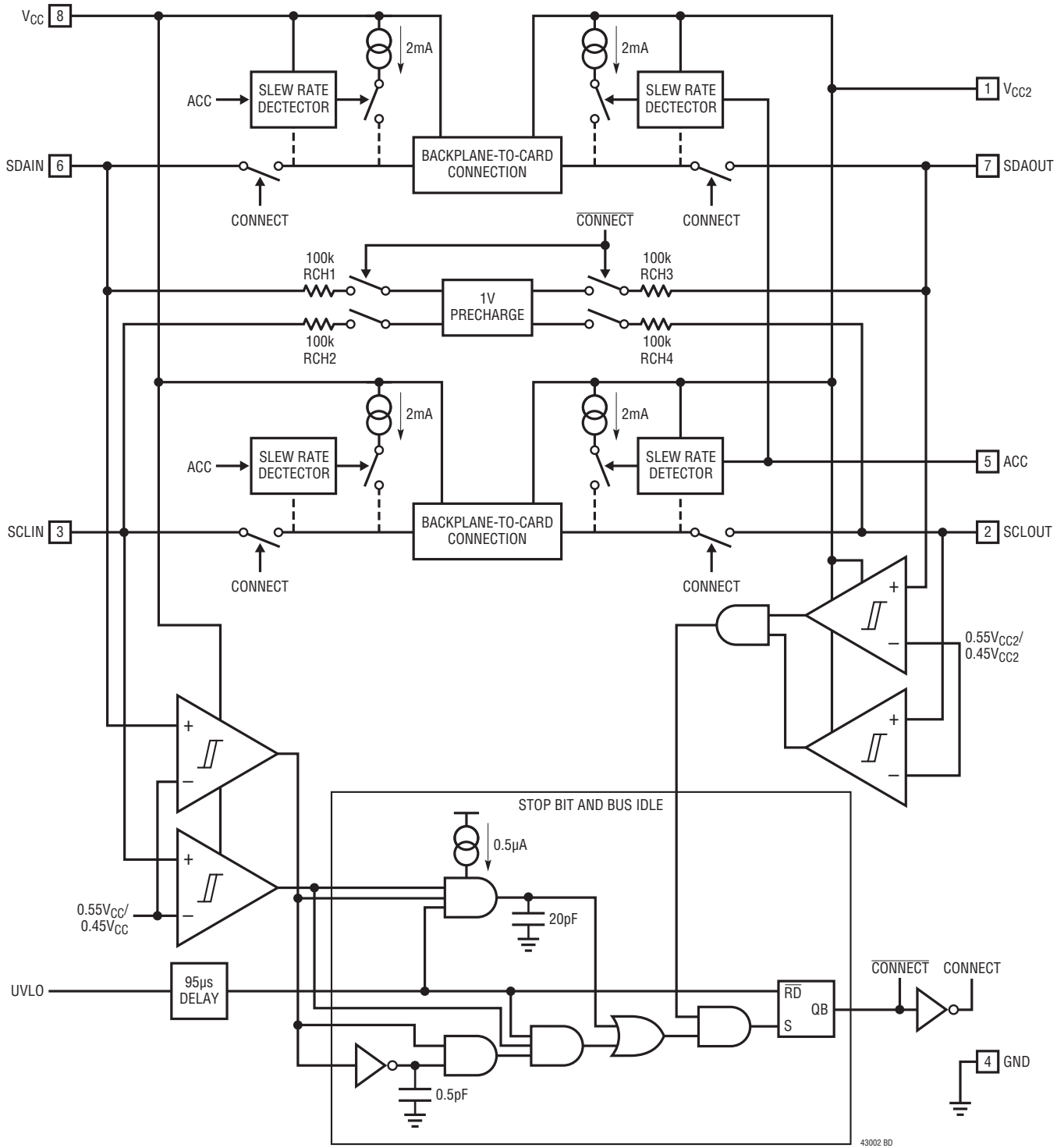
2線バス・バッファとホットスワップ™・コントローラ



430012fb

ブロック図 LTC4300-2

2線バス・バッファとホットスワップ・コントローラ



動作

スタートアップ

電源立上げまたはホットスワップのどちらのときでも、LTC4300が最初にV_{CC}ピンに電力を供給されると、低電圧ロックアウト(UVLO)状態から動作を開始し、V_{CC}が2.5Vを超すまではSDAピンとSCLピンの活動状態を無視します。LTC4300-2の場合は、さらにV_{CC2}が2Vを超すのを待ちます。これにより、機能するのに十分な電圧が与えられるまでデバイスが機能しようと試みないようにします。

この間、1Vプリチャージ回路もアクティブで、公称100kの抵抗を介してSDAピンとSCLピンを1Vに強制します。I/Oカードは電源の入っているバックプレーンに挿入されようとしているので、バックプレーンのSDAバスとSCLバスの電圧は0V~V_{CC}の電圧である可能性があります。SCLピンとSDAピンを1Vにプリチャージしておく、接続の瞬間にこれらのピンに現れるワーストケースの電圧差が最小に抑えられるので、I/Oカードによる攪乱が最小に抑えられます。

LTC4300がUVLOから抜け出ると、SDAINとSCLINは電源の入っているシステムにスワップされたと想定し、デバイス自体と同時にSDAOUTとSCLOUTもパワーアップされていると想定します。したがって、デバイスはデータ・トランザクションの完了を示すバックプレーン側のストップ・ビットまたはアイドル状態を待ち受けます。どちらかが生じると、デバイスはSDAOUTとSCLOUTの両方の電圧が“H”であることも確認します。これらの条件がすべて満たされると、入力から出力への接続回路が起動され、I/OカードのSDAバスとSCLバスをバックプレーン上のこれらのバスに接続します。

接続回路

接続回路が起動すると、SDAINピンとSDAOUTピンの機能は同一になります。任意の時点でどちらかのピンに“L”が強制されると両方のピンの電圧が“L”になります。SDAINとSDAOUTの両方ですべてのデバイスが“H”を強制するときだけSDAINとSDAOUTはロジック“H”の状態になります。SCLINとSCLOUTについても同様です。この重要な機能により、クロック・ストレッチ、クロック・アービトレーション、およびアクノリッジのプロトコルが、システム内のデバイスがどのようにLTC4300に接続されているかに関係なく、常に機能することが保証されます。

接続回路の別の主要な機能として、この回路は双方向のバッファ機能を備えており、バックプレーンの容量とカードの容量を分離します。この分離により、バックプレーン・バスの波形は、ここで説明されているように、カードのバスの対応する波形とわずかに異なって見えます。

入力から出力へのオフセット電圧

ロジック“L”の電圧V_{LOW1}がLTC4300のデータ・ピンまたはクロック・ピンのどれかに印加されると、LTC4300はチップの他の側の電圧(V_{LOW2}と呼びます)を、次式で示されるように、わずかに高い電圧に制御します。

$$V_{LOW2} = V_{LOW1} + 50\text{mV} + (V_{CC}/R) \cdot 100$$

ここで、Rはバスのプルアップ抵抗です(単位はオーム)。たとえば、デバイスがSDAOUTを10mVに強制し、V_{CC} = 3.3Vで、SDAINのプルアップ抵抗Rが10kであれば、SDAINの電圧は10mV + 50mV + (3.3/10000)・100 = 93mVになります。V_{CC}とRの関数としてのオフセット電圧を示す曲線については、「標準的性能特性」のセクションを参照してください。

伝播遅延

立上りエッジでは、それぞれの側の立上り時間はLTC4300のブースト電流の合計プルアップ電流、バス抵抗、およびラインの等価容量によって決まります。プルアップ電流が同じなら、立上り時間の差は双方の側の容量差に直接比例します。この影響は、V_{CC} = 3.3Vで、それぞれの側のプルアップ抵抗が10k(片方が50pFで他方が150pF)の場合が図1に示されています。出力側は入力側より容量が小さいので、より高速に立ち上がり、実効t_{PLH}は負の値になります。

立下りの波形では、接続回路を通して有限の伝播遅延t_{PHL}が存在します。図1で使用されたのと同じV_{CC}、プルアップ抵抗、および等価容量の条件での立下りエッジの波形を図2に示します。外部NMOSデバイスが150pFの容量をもった側の電圧を引き下げます。LTC4300が反対側の電圧を引き下げますが55nsの遅延をとまいません。この遅延は常に正の値で、電源電圧、温度、およびバスの両側のプルアップ抵抗と等価バス容量の関数です。デバイスの両側のプルアップ抵抗が10kで、等価容量が100pFの場合の、温度と電圧の関数とし

動作

での t_{PHL} を「標準的性能特性」のセクションに示します。図2と比べて、 $V_{CC} = 3.3V$ の曲線は容量を $50pF$ から $150pF$ に増やすと、 t_{PHL} が $55ns$ から $75ns$ に増加することを示しています。出力容量が大きいと、遅延が大きくなります(最大 $150ns$)。ユーザーはシステム内の立上りエッジの伝播時間と立下りエッジの伝播時間の差を数量化し、それに応じてセットアップ時間とホールド時間を調節する必要があります。

立上り時間アクセラレータ

接続が確立されると、4つの SDA ピンと SCL ピンのすべての立上り時間アクセラレータ回路が起動します。これにより、ユーザーはバスの弱い DC プルアップ電流を選択して、システムの立上り時間条件を満たしながら電力消費を減らすことができます。バスが正方向へ遷移する時、SDA と SCL のラインの DC 電圧が $0.6V$ を超すと、LTC4300 は $2mA$ の電流をスイッチで切り替えて接続し、これらのラインを急速にスルーさせます。バス上のすべてのデバイスは容量が $20pF$ である(デバイスの $10pF$ と相互配線の $10pF$) という一般則を使って、バスが少なくとも $1.25V/\mu s$ のスルーレートで自力で立ち上がるようにプルアップ電流を選択し、アクセラレータの起動を保証します。

たとえば、 $V_{CC} = 3V$ 、プルアップ抵抗が $10k$ 、さらに等価バス容量が $200pF$ の SMBus システムを想定します。SMBus システムの立上り時間は $(V_{IL(MAX)} - 0.15V)$ から $(V_{IH(MIN)} + 0.15V)$ 、つまり $0.65V$ から $2.25V$ で計算されます。 $3V$ 電源の場合、この電圧を通過するのに RC 回路の時定数に 0.92 を掛けた時間だけかかります。この場合、 $0.92 \cdot (10k \cdot 200pF) = 1.85\mu s$ かかります。このように、システムは $1\mu s$ の最大許容立上り時間を 85% ほど超過します。ただし、 $0.65V$ より低い DC スレッシュホールドで起動する立上り時間アクセラレータを使うと、ワーストケースの立上り時間は $(2.25V - 0.65V) \cdot 200pF/1mA = 320ns$ となり、これは $1\mu s$ の立上り時間の必要条件を満たします。

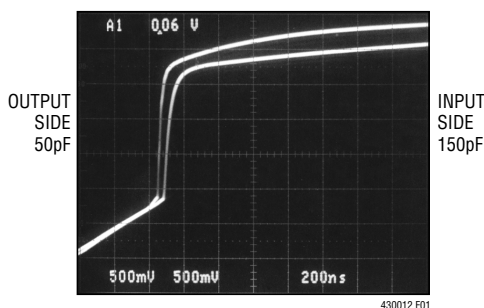


図1. 入力-出力接続 t_{PLH}

READY デジタル出力 (LTC4300-1)

このピンは、ENABLE が“L”のとき、またはこのセクションの前の方で説明されているスタートアップ・シーケンスが完了していないとき“L”になるデジタル・フラグを与えます。READY は、ENABLE が“H”で、スタートアップが完了したとき“H”になります。このピンは、ピンを $0.4V$ に保ったまま $3mA$ をシンクする能力をもったオープン・ドレインのプルダウンによってドライブされます。 $10k$ 抵抗をこのピンから V_{CC} に接続してプルアップします。この機能は LTC4300-1 にだけ備わっています。

ENABLE 低電流ディスエーブル (LTC4300-1)

ENABLE ピンを接地するとバックプレーン側をカード側から切り離し、立上り時間アクセラレータをディスエーブルし、READY を“L”にドライブし、バス・プリチャージ回路をディスエーブルし、デバイスをゼロに近い電流状態にします。ピンの電圧が完全に V_{CC} までドライブされると、双方の側を再度接続する前に、デバイスは「スタートアップ」のセクションで説明されているように)バックプレーン側とカード側の両方でデータのトランザクションが完了するのを待ちます。この機能は LTC4300-1 にだけ備わっています。

ACC ブースト電流イネーブル (LTC4300-2)

軽負荷のシステムを利用するユーザーは立上り時間アクセラレータをディスエーブルしたいかもしれません。このピンをグランドにドライブすると、SDA と SCL の4つのピンすべての立上り時間アクセラレータをオフにすることができます。このピンを V_{CC2} 電圧にドライブすると、上の「立上り時間アクセラレータ」のセクションで説明されているように、立上り時間アクセラレータの通常動作をイネーブルします。この機能は LTC4300-2 にだけ備わっています。

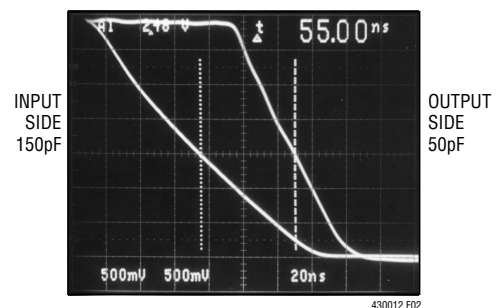


図2. 入力-出力接続 t_{PHL}

アプリケーション情報

プルアップ抵抗値の選択

立上りエッジでブースト・プルアップ電流を起動するために、システムのプルアップ抵抗はSDAピンとSCLピンに1.25V/μsの正方向スルーレートを与えるのに十分なものでなければなりません。次式にしたがって最大抵抗値Rを選択します。

$$R \leq (V_{CC(MIN)} - 0.6) (800,000) / C$$

ここで、Rはオームで表したプルアップ抵抗値、 $V_{CC(MIN)}$ は最小 V_{CC} 電圧、さらにCはピコファラッド(pF)で表したバスの等価容量です。

さらに、バス容量には関係なく、 $V_{CC} =$ 最大5.5Vには $R \leq 16k$ 、 $V_{CC} =$ 最大3.6Vには $R \leq 24k$ を常に変更します。バックプレーンとカードを接続するのに、スタートアップ回路にはSDAOUTとSCLOUTにロジック“H”の電圧が必要で、これらのプルアップ値はプリチャージ電圧を無効にするのに必要です。プルアップ抵抗選択の手引きとして、図3と図4の曲線を参照してください。

SDAとSCLの最小容量の必要条件

LTC4300のI/O接続回路は正しく機能するためにSDAピンとSCLピンに最小の容量負荷を必要とします。この容量の値は V_{CC} とバスのプルアップ抵抗の関数です。バックプレーンとカードの両方のデータ・バスとクロック・バスの容量を推算し、図3と図4を参照して適当なプルアップ抵抗値を選択します。これらの図から、LTC4300が正しく動作するには5Vシステムはそ

のバスに少なくとも47pFの容量を必要とし、3.3Vシステムは少なくとも22pFの容量を必要とすることに注意してください。容量がこれに満たないアプリケーションの場合、コンデンサをグラウンドに接続してこれらの最小容量の条件を満たします。

ホットスワップと容量バッファリングのアプリケーション

LTC4300のホットスワップと容量バッファリングの両方の機能の利点を利用したアプリケーションへのLTC4300の利用法を図5～図8に示します。これらすべてのアプリケーションで、I/Oカードがバックプレーンに直接挿入されると、バックプレーンとカードのすべての容量が直接加算され、立上り時間と立下り時間の要求条件を満たすのが困難になることに注意してください。ただし、LTC4300を各カードの端に配置すれば、カードの容量をバックプレーンから切り離します。与えられたI/Oカードに対して、LTC4300はカード上のあらゆる容量をドライブするので、バックプレーンはLTC4300の10pF未満の容量だけをドライブする必要があります。

CompactPCI構成のLTC4300-1を図5に示します。CompactPCIの電源ホットスワップ回路の1つの出力に V_{CC} を接続し、短い「ボード・イネーブル」ピンにENABLEを接続します。 V_{CC} はフィルタをかけたUVLO回路によって監視されます。 V_{CC} ピン以外のすべてのピンが接続された後、 V_{CC} 電圧が立ち上がる時、UVLO回路は、ホットスワップに付随する過渡現象がセトリングするまでバックプレーンとカードのデータ・バスとクロック・バスが接続されないようにします。SDAINピンと

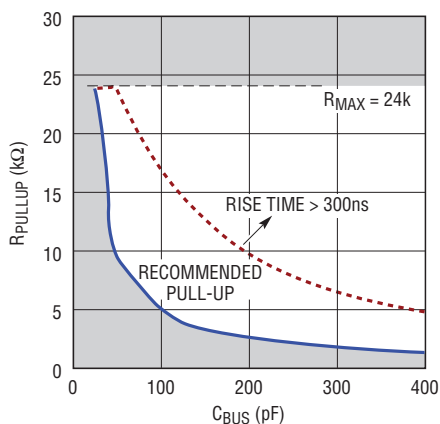


図3. 3.3Vシステムのバスの必要条件

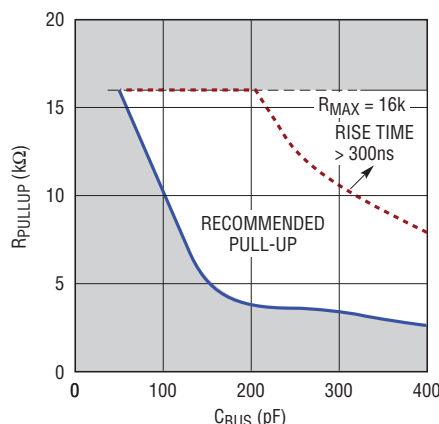


図4. 5Vシステムのバスの必要条件

アプリケーション情報

SCLIN ピンの容量は小さいので、それらがコネクタに接触するときバックプレーンのバスに生じる攪乱は微小です。

CompactPCI 構成の LTC4300-2 を図 6 に示します。LTC4300-2 は V_{CC} 電圧を長い「早電源」ピンの 1 つから受け取ります。この電源にはスイッチが使われていないので、図に示されているように、 $5\Omega \sim 10\Omega$ の抵抗をコネクタの V_{CC} ピンと LTC4300-2 の V_{CC} ピンのあいだに接続します。さらに、バックプレーンの V_{CC} のバイパスがカードの $0.01\mu\text{F}$ のバイパス・コンデンサに比べて大きいことを確認してください。 V_{CC} を早電源にすると、SDAIN ピンと SCLIN ピンが接触する前に確実にこれらのピンに 1V のプリチャージ電圧を生じさせます。 V_{CC2} を CompactPCI の電源ホットスワップ回路の 1 つの出力に接続します。 V_{CC2} はフィルタをかけた UVLO 回路によって監視されます。 V_{CC2} ピン以外のすべてのピンが接続された後、 V_{CC2} 電圧が立ち上がるとき、UVLO 回路は、ホットスワップに付随する過渡現象がセtringするまでバックプレーンとカードのデータ・バスとクロック・バスが接続されないようにします。

すべてのピンの長さが同じである PCI アプリケーションに使われている LTC4300-1 を図 7 に示します。この場合、I/O カードの RC 直列回路を V_{CC} と ENABLE のあいだに接続します。10ms の RC 積はフィルタを形成し、ホットスワップに付随する過渡現象がセtringするまで、LTC4300-1 が起動するのを妨げます。

ユーザーが 3 とおりの異なった長さのピンを備えたカスタム・コネクタを用意したアプリケーションに使われている LTC4300-2 を図 8 に示します。 V_{CC2} ピンを最も短くすると、 V_{CC2} が電圧を受け取る前に他のすべてのピンが確実に接続されます。 V_{CC2} のフィルタがかけられた UVLO 回路により、LTC4300-2 がバックプレーンをカードに接続する前に、 V_{CC2} ピンが確実に接続されます。

リピータ/バス・エクステンダのアプリケーション

距離を置いて分離されている 2 つの 2 線システムを接続したいユーザーは、図 9 に示されているように、2 個の LTC4300-1 をバック・トゥ・バックに接続することにより、そうすることができます。 I^2C 規格は 400pF の最大バス容量を許容しているので、

バスの長さは厳しく制限されます。SMBus 規格はバスの容量を制限していませんが、バスに接続されているデバイスのインピーダンスは制限されていますので、立上り時間と立下り時間の仕様を満たすにはシステムを小さくする必要があります。LTC4300-1 の強いプルアップとプルダウンのインピーダンスは 1 ナノファラッドの容量に対して立上り時間と立下り時間の仕様を満たす能力があるので、はるかに大きな距離の相互接続が可能です。この状態では、2 つのシステム間のグラウンド電圧の差により、許される距離が限定されることがあります。なぜなら、システムの一端的グラウンドを基準にした有効なロジック“L”の電圧は他端のグラウンドを基準にした許容された V_{OL} の仕様に違反する可能性があるからです。さらに、バック・トゥ・バックの LTC4300-1 の接続回路のオフセット電圧が加算され、直接同じ問題に寄与します。

電源電圧が異なる複数のシステム (LTC4300-1)

大規模な 2 線システムでは、システム内のさまざまなポイントのデバイスから見た V_{CC} 電圧は数百ミリボルト以上差があることがあります。この状況は、図 10 に示されているように、 V_{CC} ラインの直列抵抗によって適切にモデル化されます。LTC4300-1 が正しく動作するように、 $V_{CC}(\text{BUS}) \geq V_{CC}(\text{LTC4300}) - 0.5\text{V}$ であることを確認してください。

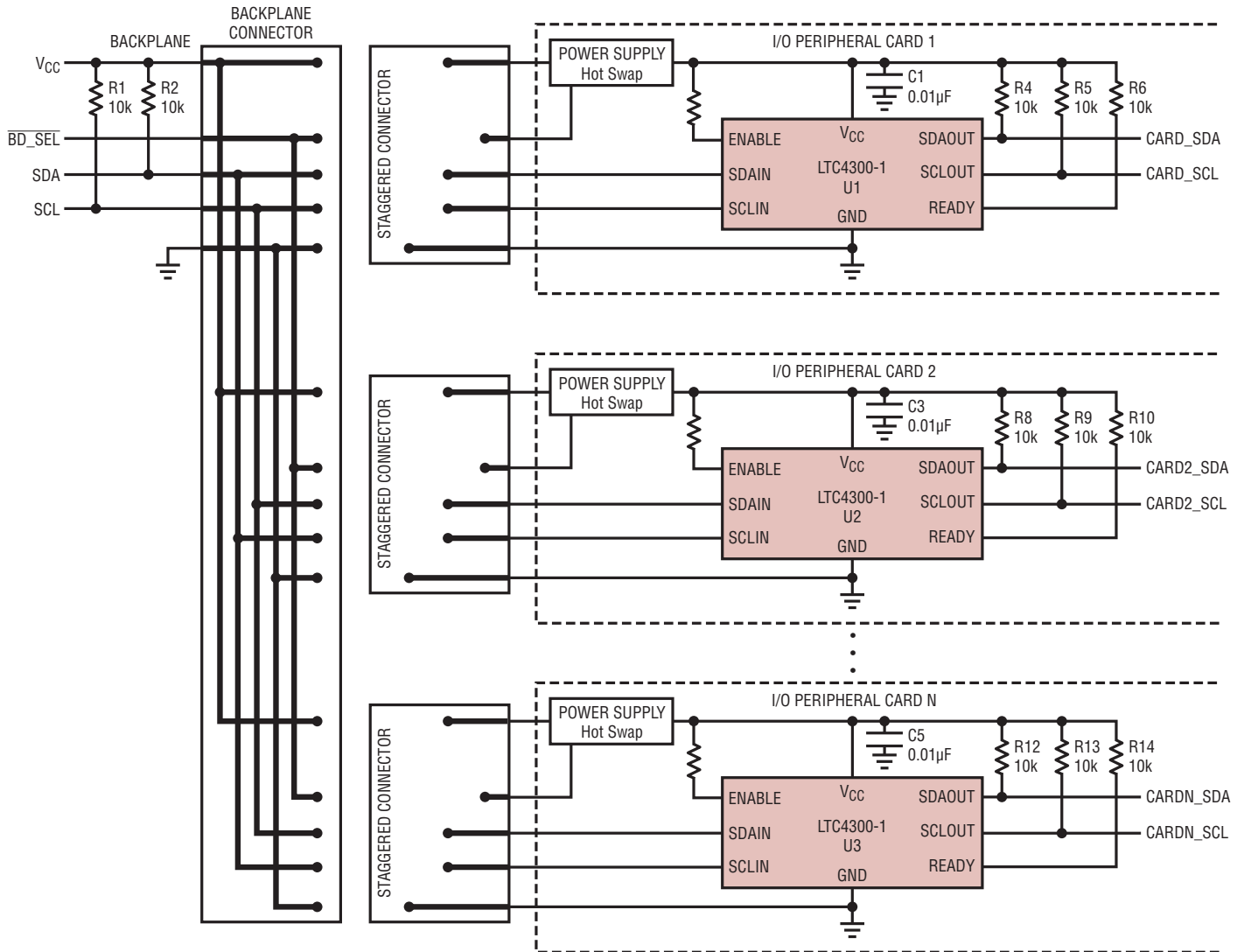
5V から 3.3V へのレベル変換器と冗長電源 (LTC4300-2)

バックプレーン側とカード側で異なる電源電圧を必要とするシステムには、図 11 に示されているように、LTC4300-2 を使用することができます。カード側のプルアップ抵抗は SDAOUT と SCLOUT から V_{CC2} に接続され、バックプレーン側のプルアップ抵抗は SDAIN と SCLIN から V_{CC} に接続されます。LTC4300-2 は V_{CC} と V_{CC2} の両方とも 2.7V ~ 5.5V の範囲の電圧で動作します。 V_{CC} と V_{CC2} の電圧の相互の大きさには制約はありません。

このアプリケーションは冗長電源も実現します。 V_{CC} または V_{CC2} のどちらかの電圧がその UVLO スレッショルドより下がると、まだ電力が供給されている側が動作を継続できるように、LTC4300-2 はバックプレーンをカードから切り離します。

LTC4300-1/LTC4300-2

アプリケーション情報

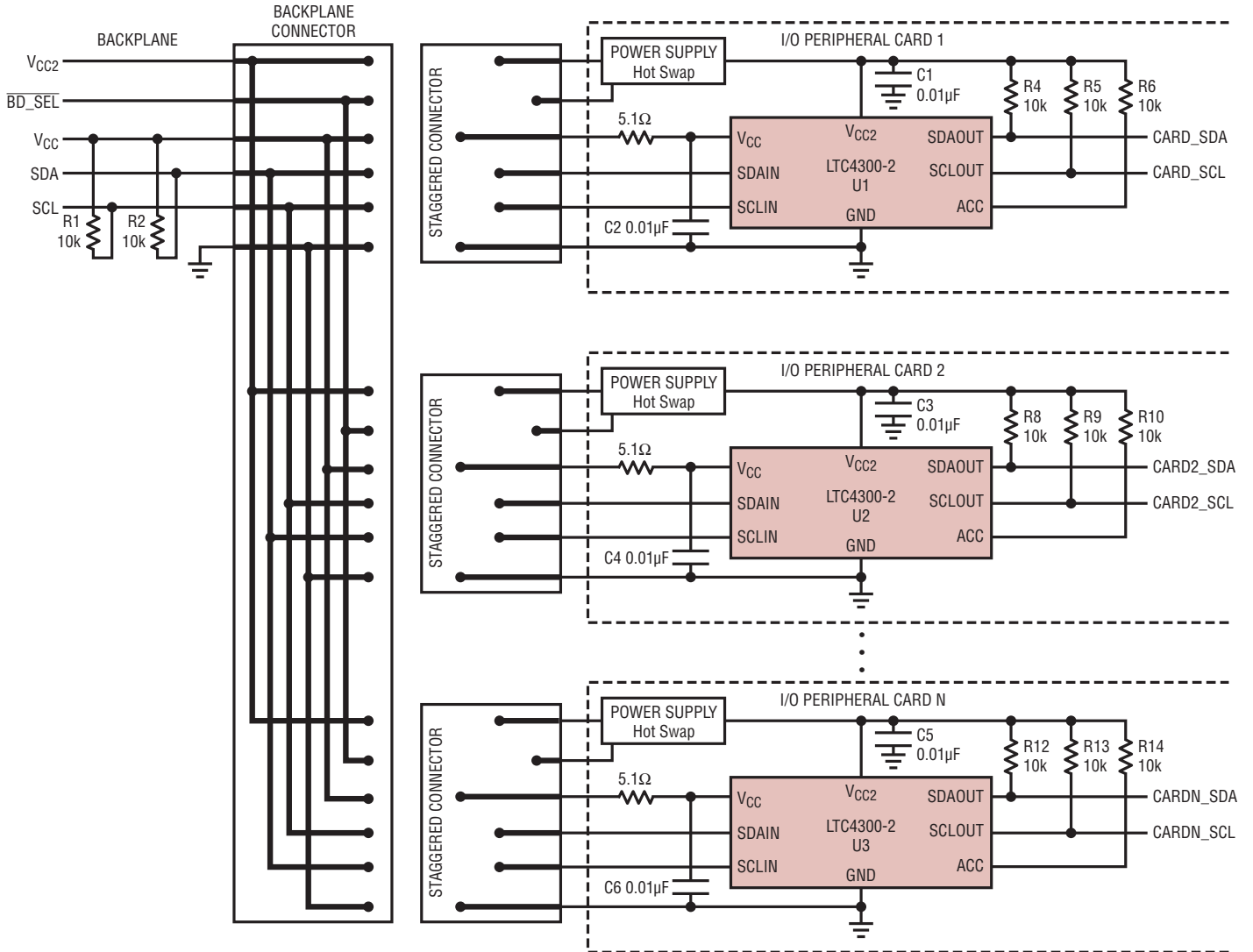


NOTE: アプリケーションはバス容量が図3と図4の「適切な動作」領域に入っていると仮定している。

430012 F05

図5. CompactPCIシステムでLTC4300-1を使った複数のI/Oカードをバックプレーンにホットスワップ

アプリケーション情報



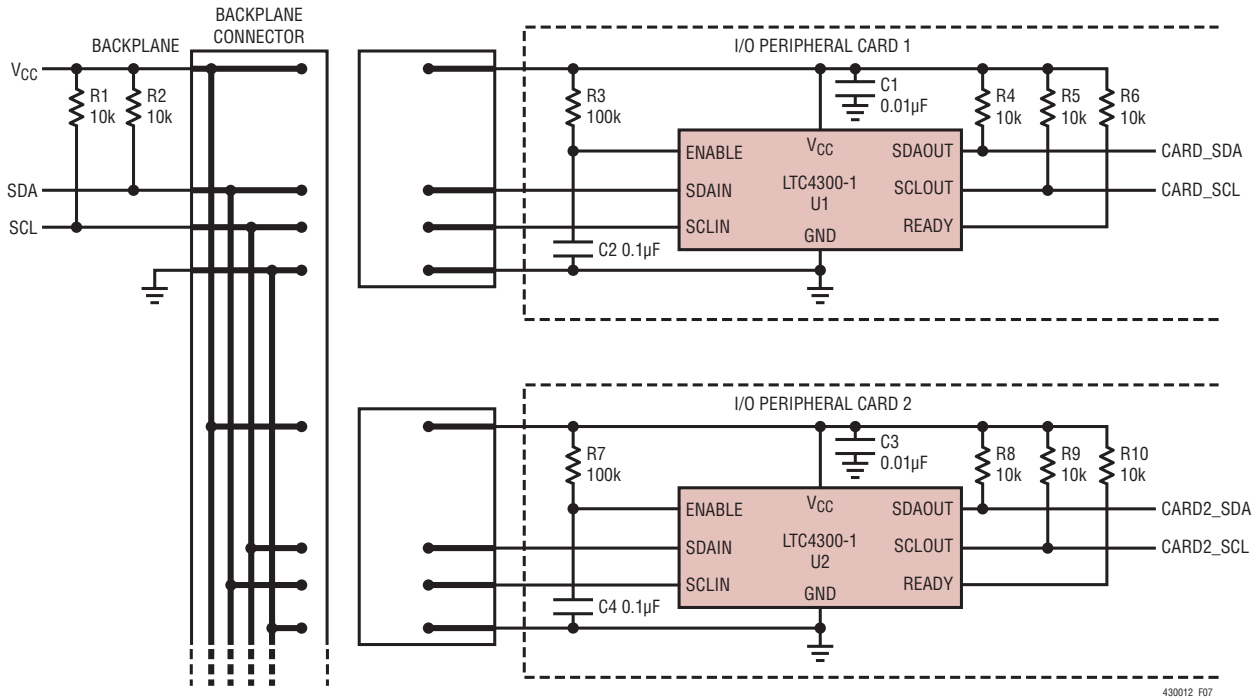
NOTE: アプリケーションはバス容量が図3と図4の「適切な動作」領域に入っていると仮定している。

430012_F06

図6. CompactPCIシステムでLTC4300-2を使った複数のI/Oカードをバックプレーンにホットスワップ

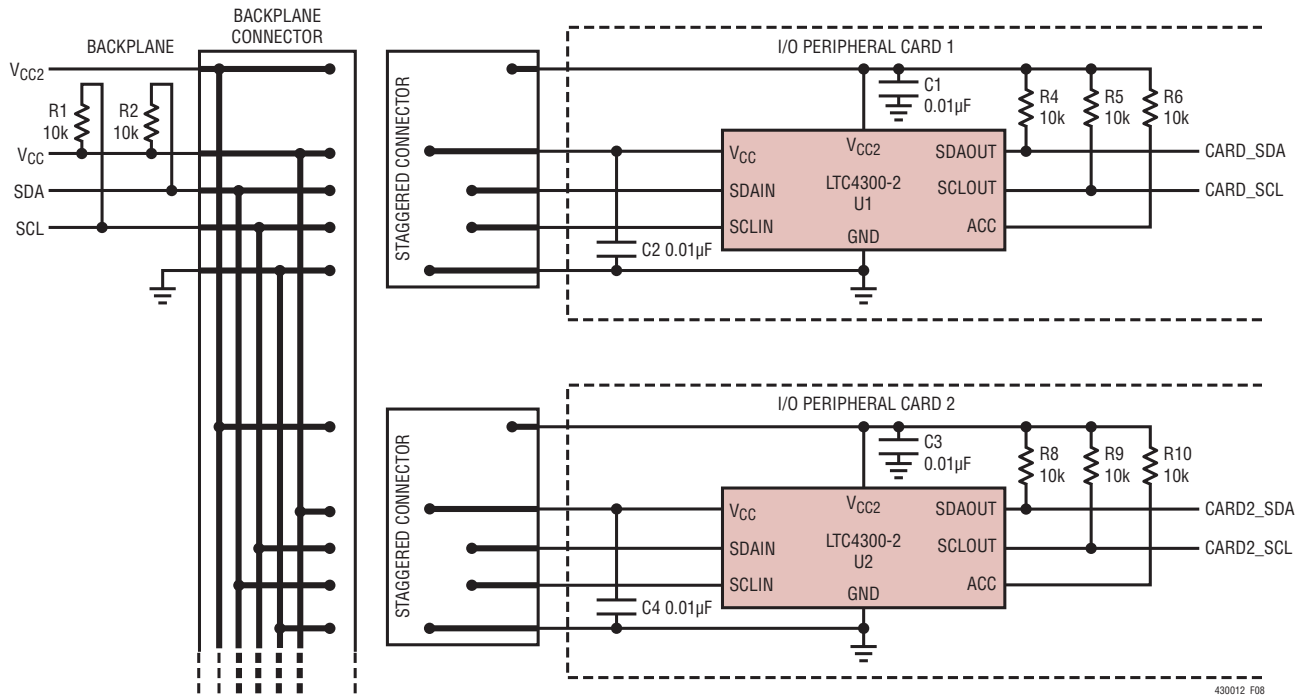
LTC4300-1/LTC4300-2

アプリケーション情報



NOTE: アプリケーションはバス容量が図3と図4の「適切な動作」領域に入っていると仮定している。

図7. PCIシステムでLTC4300-1を使った複数のI/Oカードをバックプレーンにホットスワップ



NOTE: アプリケーションはバス容量が図3と図4の「適切な動作」領域に入っていると仮定している。

図8. カスタム・コネクタを備えたシステムでLTC4300-2を使った複数のI/Oカードをバックプレーンにホットスワップ

アプリケーション情報

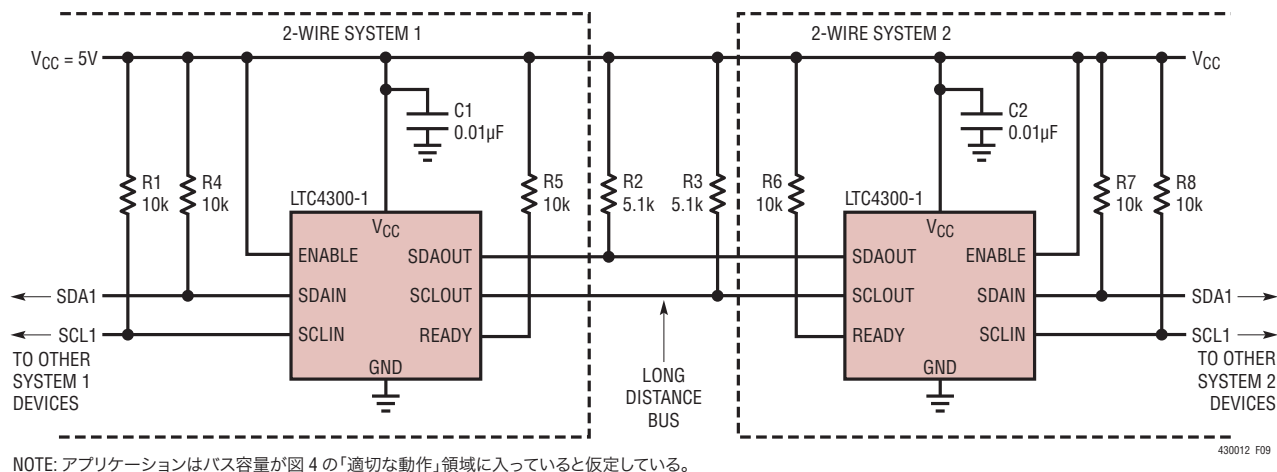


図9. リピータ/バス・エクステンダのアプリケーション

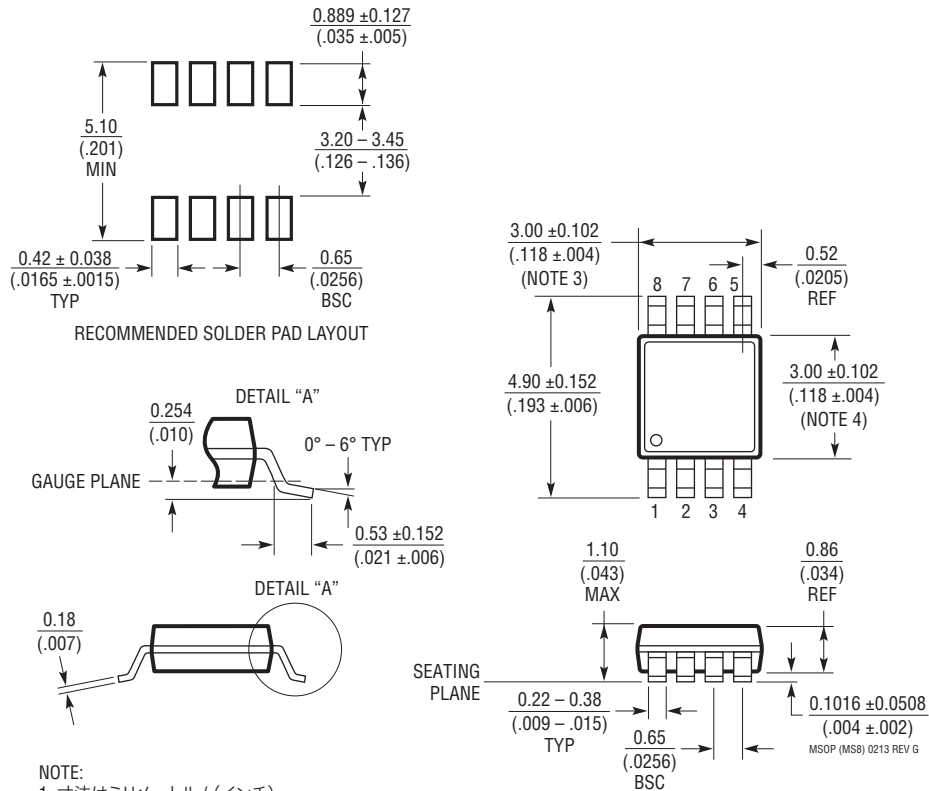
LTC4300-1/LTC4300-2

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

MS8 Package 8-Lead Plastic MSOP

(Reference LTC DWG # 05-08-1660 Rev G)



NOTE:

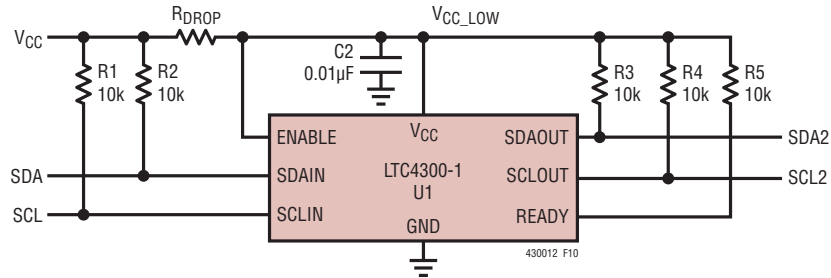
1. 寸法はミリメートル / (インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006") を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。リード間のバリまたは突出部は、各サイドで 0.152mm (0.006") を超えないこと
5. リードの平坦度 (成形後のリードの底面) は最大 0.102mm (0.004") であること

改訂履歴

REV	日付	概要	ページ番号
A	09/12	電気的特性に $T_{PHL,SKEW}$ パラメータを追加 フォーマットを更新	3 1~18
B	04/14	MS8パッケージの図を更新	16

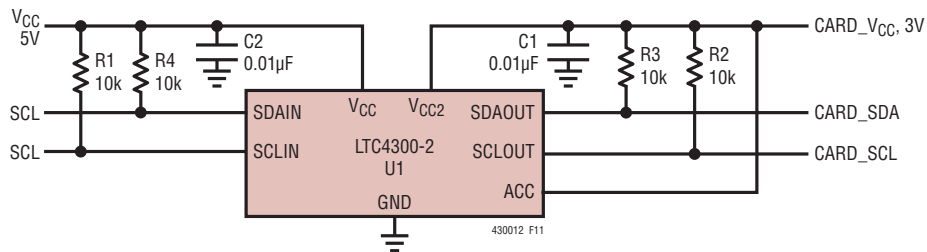
LTC4300-1/LTC4300-2

標準的応用例



NOTE: アプリケーションはバス容量が図3と図4の「適切な動作」領域に入っていると仮定している。

図10. 異なるV_{CC}電圧を使用するシステム



NOTE: アプリケーションはバス容量が図3と図4の「適切な動作」領域に入っていると仮定している。

図11. 5Vから3.3Vへのレベル変換器

関連製品

製品番号	説明	注釈
LTC1380/LTC1393	SMBus インタフェース付き、シングルエンド8チャンネル/差動4チャンネル・アナログ・マルチプレクサ	低R _{ON} :35Ωシングルエンド/70Ω差動、32本のシングルエンド・チャンネルまたは16本の差動チャンネルに拡張可能
LTC1427-50	SMBus インタフェース付き、マイクロパワー10ビット電流出力DAC	全温度範囲で高精度50μA±2.5%の許容誤差、4つの選択可能なSMBus アドレス、DACはゼロまたは中間スケールで起動
LTC1623	SMBus インタフェース付きデュアル・ハイサイド・スイッチ・コントローラ	8つの選択可能なアドレス/16チャンネル対応
LTC1663	SMBus インタフェース付き10ビット・レール・トゥ・レール・マイクロパワーDAC	DNL < 0.75LSB (最大)、5ピン SOT-23 パッケージ
LTC1694/ LTC1694-1	SMBus アクセラレータ	改善されたSMBus/I ² C立上り時間、複数のSMBus/I ² Cデバイスでデータの完全性を保証
LT1786F	SMBusで制御されるCCFL用スイッチング・レギュレータ	1.25A、200kHz、フロートまたは接地したランプ構成
LTC1695	SMBus/I ² C ファン速度コントローラ、ThinSOT™	0.75ΩPMOS 180mAレギュレータ、6ビットDAC
LTC1840	デュアルI ² C ファン速度コントローラ	2つの100μA 8ビットDAC、2つのタコメータ入力、4つのGPIO

430012fb