

### 特長

- 電源に対する基板の安全な挿入/引き抜きが可能
- 電源電流: 4 $\mu$ A
- シャットダウン電流: 0.3 $\mu$ A
- 広い動作電圧範囲: 2.7V ~ 36V
- -40Vまでの逆電源電圧保護
- 回路ブレーカによる調整可能なアナログ電流制限
- 電流フォルト時の自動再試行またはラッチオフ
- 過電圧および低電圧のモニタリング
- 1つまたはバック・トゥ・バック接続のNチャンネルMOSFETを制御
- 12ピンMSOPおよび3mm $\times$ 3mm QFNパッケージ

### アプリケーション

- バッテリ駆動機器
- 太陽電池式システム
- ポータブル機器
- 環境発電

### 概要

LTC<sup>®</sup>4231は、通電中の電源に対して回路基板の安全な挿入および引き抜きが可能なマイクロパワー Hot Swap<sup>™</sup>コントローラです。内蔵のハイサイド・スイッチ・ドライバにより、外付けNチャンネルMOSFETのゲートを制御します。バック・トゥ・バック接続のMOSFETを使用して、-40Vまでの逆電源電圧保護に対応できます。

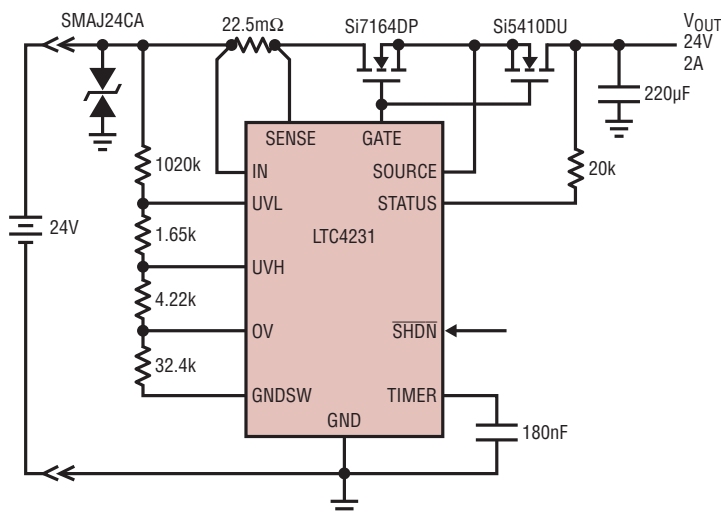
LTC4231はデバウンス遅延機能を備えているので、GATE電圧上昇時の速度を調整できます。起動後、出力が動作している通常動作時にLTC4231の静止電流は4 $\mu$ Aまで減少します。UVL、UVH、OV、およびGNDSWでは過電圧および低電圧が定期的にモニタされ、全静止電流が少量に抑えられます。SHDNを“L”にすると、LTC4231はシャットダウンし、静止電流は0.3 $\mu$ Aまで減少します。

過電流フォルト時に、LTC4231は調整可能タイマを動作中、電流を能動的に制限します。LTC4231-1は電流フォルト後オフのままですが、LTC4231-2は冷却期間後に電源を自動再投入します。

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。Hot Swap、およびPowerPathはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

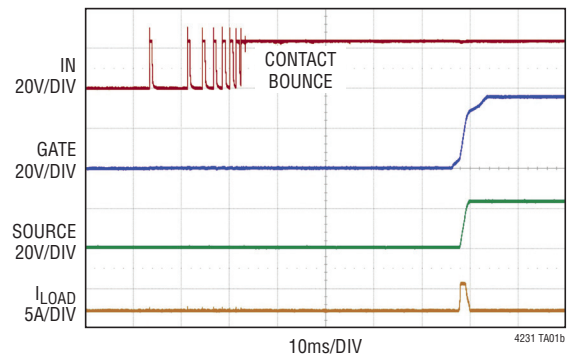
### 標準的応用例

逆電源電圧保護付きバッテリー Hot Swap



4231 TA01a

起動波形



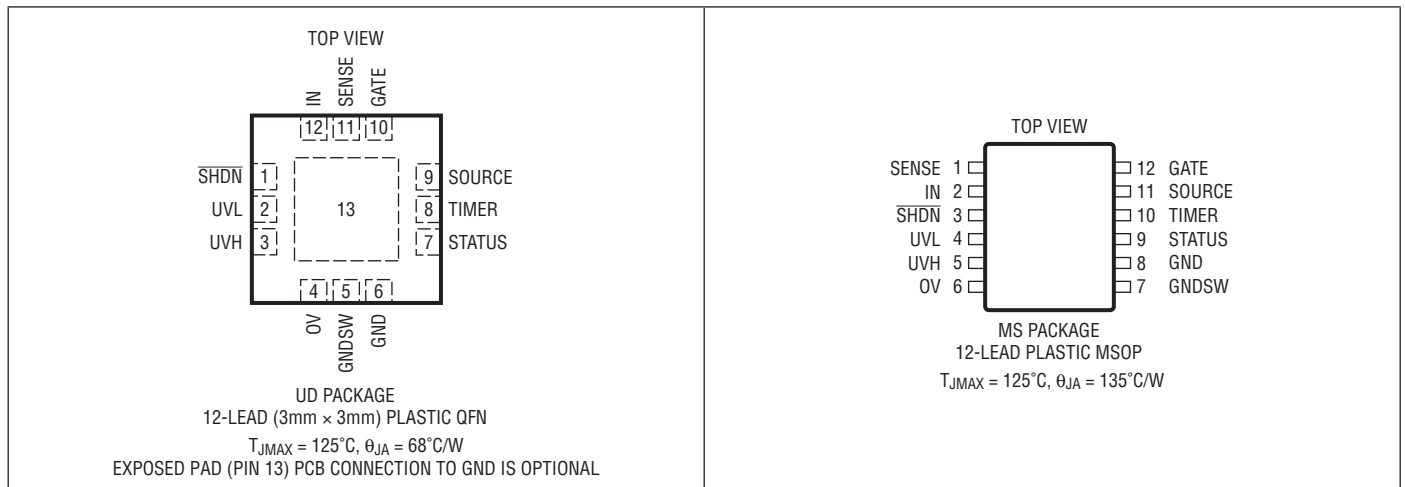
4231 TA01b

# LTC4231

## 絶対最大定格 (Note 1, 2)

電源電圧		GATE-SENSE .....	-40V ~ 20V
IN .....	-40V ~ 40V	STATUS .....	-0.3V ~ 40V
入力電圧		TIMER .....	-0.3V ~ 4V
SENSE、SOURCE.....	-40V ~ 40V	動作周囲温度範囲	
IN-SENSE .....	-40V ~ 40V	LTC4231C .....	0°C ~ 70°C
SHDN、UVL、UVH、OV、GNDSW.....	-0.3V ~ 40V	LTC4231I .....	-40°C ~ 85°C
入力電流		保存温度範囲.....	-65°C ~ 150°C
SHDN、UVL、UVH、OV、GNDSW (Note 3).....	-1mA	リード温度 (半田付け、10秒)	
出力電圧		MSOPパッケージ.....	300°C
GATE-SOURCE (Note 4) .....	-0.3V ~ 13V		

## ピン配置



## 発注情報

無鉛仕上げ	テープ・アンド・リール	製品マーキング	パッケージ	温度範囲
LTC4231CUD-1#PBF	LTC4231CUD-1#TRPBF	LGMX	12-Lead (3mm×3mm) Plastic QFN	0°C to 70°C
LTC4231CUD-2#PBF	LTC4231CUD-2#TRPBF	LGSP	12-Lead (3mm×3mm) Plastic QFN	0°C to 70°C
LTC4231IUD-1#PBF	LTC4231IUD-1#TRPBF	LGMX	12-Lead (3mm×3mm) Plastic QFN	-40°C to 85°C
LTC4231IUD-2#PBF	LTC4231IUD-2#TRPBF	LGSP	12-Lead (3mm×3mm) Plastic QFN	-40°C to 85°C
LTC4231CMS-1#PBF	LTC4231CMS-1#TRPBF	42311	12-Lead Plastic MSOP	0°C to 70°C
LTC4231CMS-2#PBF	LTC4231CMS-2#TRPBF	42312	12-Lead Plastic MSOP	0°C to 70°C
LTC4231IMS-1#PBF	LTC4231IMS-1#TRPBF	42311	12-Lead Plastic MSOP	-40°C to 85°C
LTC4231IMS-2#PBF	LTC4231IMS-2#TRPBF	42312	12-Lead Plastic MSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。  
非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

## 電氣的特性

● は全動作温度範囲での規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。注記がない限り、 $I_N = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>IN</b>							
$V_{IN}$	Input Supply Voltage Range		● 2.7		36	V	
$V_{IN(UVL)}$	Input Supply Undervoltage Lockout	IN Rising	● 2	2.3	2.6	V	
$\Delta V_{IN(HYST)}$	Input Supply Undervoltage Lockout Hysteresis			200		mV	
$I_{CC}$	Supply Current (Average) Normal On, Voltage or Current Fault Start-Up or Overcurrent Shutdown Reverse Input	(Note 5) $I_{GATE} \leq -0.1\mu\text{A}$ , $C_{GATE-SOURCE} = 1\text{nF}$  $\overline{\text{SHDN}}$ Low, GATE Pulled to GND IN, SENSE = -40V	● ● ● ●	4 300 0.3 -2.5	10 600 1 -5	$\mu\text{A}$ $\mu\text{A}$ $\mu\text{A}$ mA	
<b>SENSE</b>							
$\Delta V_{SENSE(CB)}$	Circuit Breaker Threshold ( $V_{IN} - V_{SENSE}$ )		● 47	50	53	mV	
$\Delta V_{SENSE(ACL)}$	Analog Current Limit	During Output Short-Circuit	● 65	80	90	mV	
$I_{SENSE}$	SENSE Input Current	$\overline{\text{SHDN}}$ = High, SENSE = 12V	●	0.3	1	$\mu\text{A}$	
<b>GATE, SOURCE</b>							
$\Delta V_{GATE}$	External N-Channel Gate Drive ( $V_{GATE} - V_{SOURCE}$ )	$V_{IN} < 7\text{V}$ , $I_{GATE} = 0$ , $-0.1\mu\text{A}$ $V_{IN} \geq 7\text{V}$ , $I_{GATE} = 0$ , $-0.1\mu\text{A}$	● ●	4.5 10	6.2 11.4	10 18	V V
$\Delta V_{GATE(H)}$	$\Delta V_{GATE}$ ( $V_{GATE} - V_{SOURCE}$ ) Threshold That Deactivates the Charge Pump	$V_{IN} < 7\text{V}$ $V_{IN} \geq 7\text{V}$	● ●	5.5 11	6.5 11.7	10 18	V V
$V_{GATE(L)}$	GATE Low Threshold	To Enter Shutdown or Voltage Fault	●	0.5	1.2	1.8	V
$I_{GATE(UP)}$	GATE Pull-Up Current	GATE On, GATE = 1V	●	-8	-10	-12	$\mu\text{A}$
$I_{GATE(FAST)}$	GATE Fast Pull-Down Current	$\Delta V_{SENSE} = 0.5\text{V}$ , $\Delta V_{GATE} = 5\text{V}$	●	70	130		mA
$I_{GATE(SLOW)}$	GATE Slow Pull-Down Current	$\overline{\text{SHDN}} = 0\text{V}$ , $\Delta V_{GATE} = 5\text{V}$	●	0.6	1		mA
$t_{D(ON)}$	Turn-On Debounce Delay	UVL = UVH = 2V, OV = 0V, $\overline{\text{SHDN}}$ = Step 0V to 5V	●	26	40	54	ms
$t_{RETRY}$	Auto-Retry Delay	LTC4231-2	●	0.325	0.5	0.675	s
$t_{PHL(ILIM)}$	Overcurrent to GATE Low Propagation Delay	$\Delta V_{SENSE} = \text{Step } 0\text{mV to } 300\text{mV}$ , $C_{GATE} = 1\text{nF}$ , $\Delta V_{GATE}$ Crosses 1V	●		0.5	1	$\mu\text{s}$
<b>UVL, UVH, OV, GNDSW</b>							
$V_{UV}$	UVL, UVH Threshold		● 0.776	0.795	0.814	V	
$V_{OV}$	OV Threshold	OV Rising	● 0.776	0.795	0.814	V	
$V_{OV(HYST)}$	OV Hysteresis		● 3	15	30	mV	
$I_{UVOV(LEAK)}$	UVL, UVH and OV Leakage Current	$V = 0.9\text{V}$ $V = 12\text{V}$	● ●	0 0	$\pm 10$ $\pm 100$	nA nA	
$R_{ON(GNDSW)}$	Switch Resistance		●	80	200	$\Omega$	
$I_{GNDSW(LEAK)}$	GNDSW Leakage Current	GNDSW = 12V	●	0	$\pm 100$	nA	
$t_{PERIOD}$	Sampling Period		●	6.5	10	13.5	ms
$t_{SAMPLE}$	Sampling Width		●	130	200	270	$\mu\text{s}$

# LTC4231

## 電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。注記がない限り、 $I_N = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>TIMER</b>							
$t_{CB}$	Circuit Breaker Delay	$C_T = 100\text{nF}$	●	1.7	2.4	3.1	ms
$V_{T\text{IMER}(H)}$	TIMER High Threshold	TIMER Rising	●	1.170	1.193	1.216	V
$V_{T\text{IMER}(L)}$	TIMER Low Threshold	TIMER Falling	●	0.07	0.1	0.13	V
$I_{T\text{IMER}(UP)}$	TIMER Pull-Up Current	TIMER = 0.5V, Circuit Breaker Tripped	●	-35	-50	-65	$\mu\text{A}$
$I_{T\text{IMER}(DN)}$	TIMER Pull-Down Current	TIMER = 0.5V, Circuit Breaker Recovery	●	3	5	7	$\mu\text{A}$
<b>STATUS, SHDN</b>							
$V_{OL}$	STATUS Output Low Voltage	$I = 2\text{mA}$	●	0.2	0.4		V
$I_{\text{STATUS}(LEAK)}$	STATUS Leakage Current	STATUS = 12V	●	0	$\pm 100$		nA
$V_{\text{SHDN}}$	SHDN Input Threshold		●	0.4	0.8	1.5	V
$I_{\text{SHDN}(LEAK)}$	SHDN Leakage Current	SHDN = 12V	●	0	$\pm 100$		nA

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** デバイスのピンに流れ込む電流はすべて正。デバイスのピンから流れ出す電流はすべて負。注記がない限り、すべての電圧はGND基準。

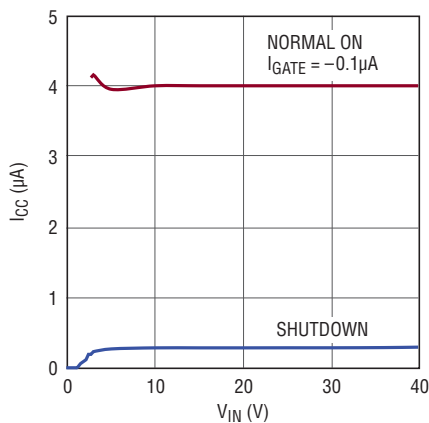
**Note 3:** これらのピンは、電流を1mA未満に制限する抵抗を介して、-0.3Vより低い電圧に接続することができる。

**Note 4:** 内部クランプがGATEをSOURCEから最小13Vに制限する。このピンをこのクランプ電圧より高い電圧にドライブするとデバイスを損傷する恐れがある。

**Note 5:** GATEをGNDに引き下げるモードの場合、 $I_{CC} = I_{IN} + I_{\text{SENSE}}$ 。それ以外の場合、 $I_{CC} = I_{IN} + I_{\text{SENSE}} + I_{\text{SOURCE}}$ 。

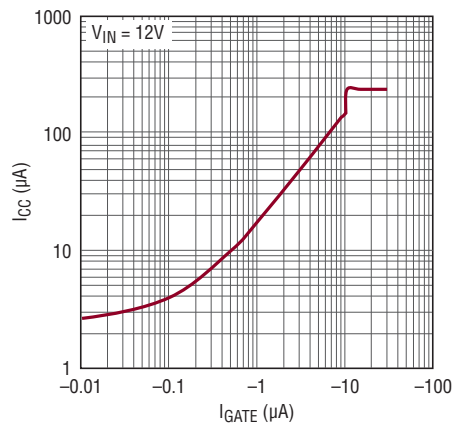
## 標準的性能特性

平均電源電流と  $I_N$



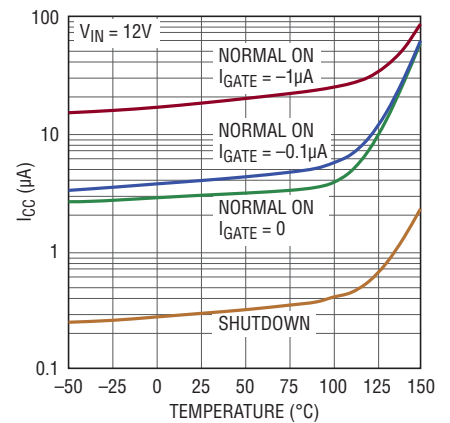
4231 G01

平均電源電流(ノーマル・オン)とGATEのリーク電流



4231 G02

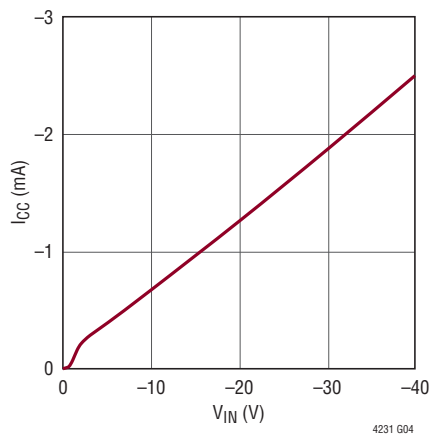
平均電源電流と温度



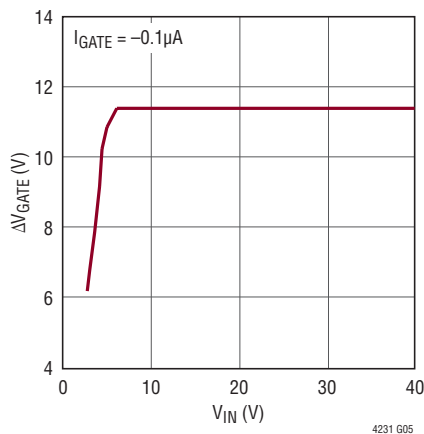
4231 G03

## 標準的性能特性

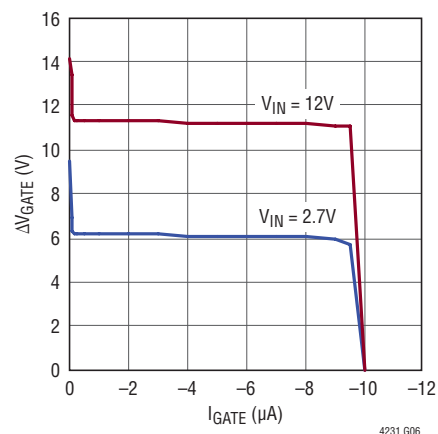
電源電流 (逆入力) と  $I_{IN}$



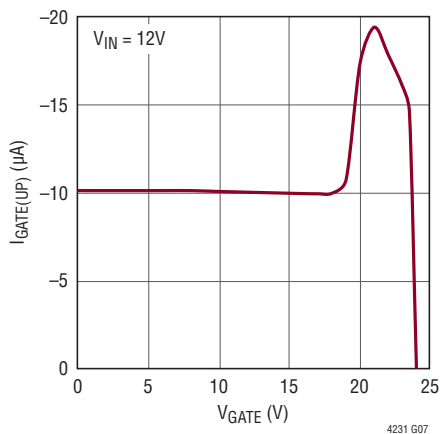
$\Delta V_{GATE}$  (平均) と  $I_{IN}$



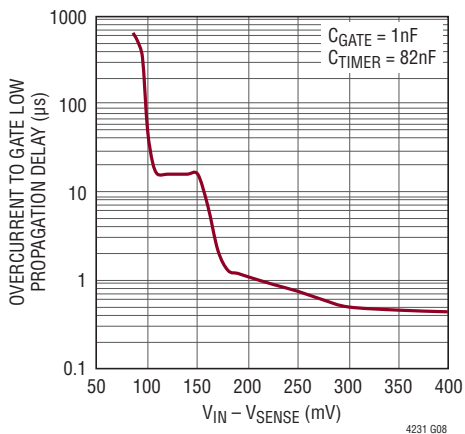
$\Delta V_{GATE}$  (平均) と GATE のリーク電流



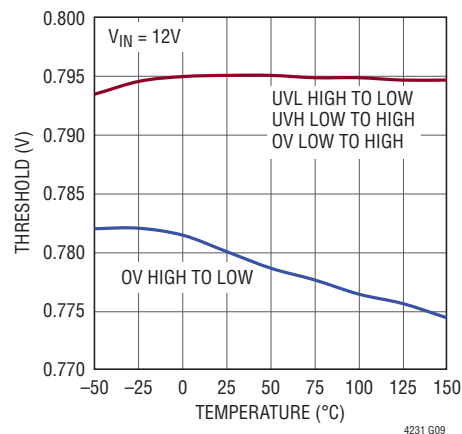
GATE ピンのプルアップ電流と  $V_{GATE}$



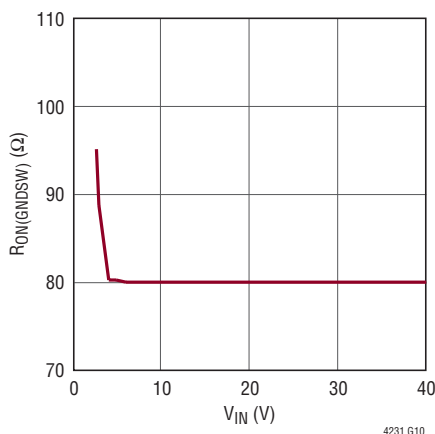
過電流発生から GATE が “L” になるまでの伝搬遅延



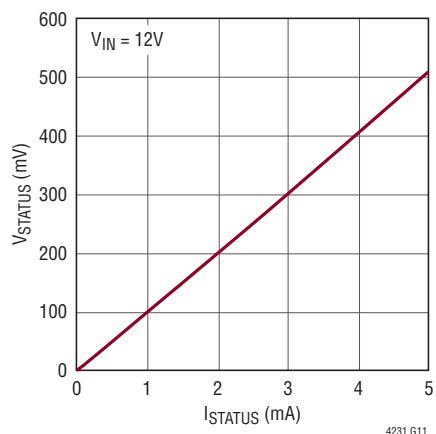
UVL、UVH、OV のしきい値と温度



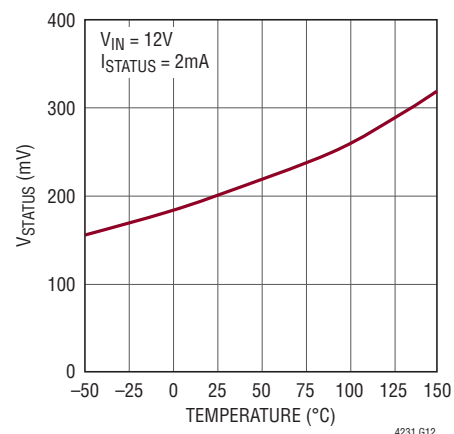
$R_{ON(GND\ SW)}$  スイッチ抵抗と  $I_{IN}$



STATUS 出力 “L” 電圧と電流



STATUS 出力 “L” 電圧と温度



## ピン機能

**GATE:** 外付けのNチャンネルMOSFET用のゲート駆動。すべての起動条件が満たされた後、内部チャージポンプからの10 $\mu$ Aのプルアップ電流が、 $\Delta V_{GATE}$ を“H”しきい値電圧 $\Delta V_{GATE(H)}$ に充電し、その後オフになります。 $\Delta V_{GATE}$ が0.7Vよりも大きく低下したとき、または15msごとのいずれかが先に発生した場合、チャージポンプが再びオンになり、 $\Delta V_{GATE}$ を $\Delta V_{GATE(H)}$ に再充電します。GATEがオフになっているとき、1mAのプルダウン電流がGATEをGNDに放電します。重度の短絡の発生時に、130mAのプルダウン電流がアクティブになり、GATEをSOURCEに放電します。

**GND:** デバイスのグランド。

**GNDSW:** スイッチ付きGND。INの過電圧または低電圧(OV/UV)をモニタする場合、このピンを外付け抵抗ネットワークに接続します。この抵抗分割器による電力損失を減らすために、LTC4231は、10msごとにGNDSWをGNDに接続することによって、定期的にINをサンプリングします。使用しない場合は、このピンをGNDに接続します。

**IN:** 電源電圧および電流の検出入力。このピンの公称低電圧ロックアウトのしきい値は2.3Vです。

**SHDN:** シャットダウン制御入力。 $\overline{SHDN}$ のロジック“H”によって、LTC4231はイネーブされます。40msのデバウンス遅延の後、GATEの電圧が上昇します。 $\overline{SHDN}$ のロジック“L”によって、GATEでの1mAのプルダウン電流がアクティブになり、GATEをGNDに放電します。GATEが1.2V未満になると、LTC4231は低電流シャットダウン状態に移行します。このピンを使用しない場合は、INに接続してください。INに接続したときに、INがグランドを下回る場合は、抵抗を使用して電流を1mA以下に制限します。

**OV:** 過電圧コンパレータの入力。INの過電圧をモニタする場合は、このピンを外付け抵抗ネットワークに接続します。このピンは、内部で0.795Vのしきい値を持つ過電圧コンパレータに接続されています。この抵抗分割器による電力損失を減らすために、LTC4231は、10msごとにGNDSWをGNDに接続することによって、定期的にINをサンプリングします。INで過電圧が検出されると、GATEとSTATUSは“L”に引き下げられます。使用しない場合は、このピンをGNDに接続します。

**SENSE:** 電流センス入力。このピンは電流検出抵抗の出力側に接続します。回路ブレーカ・コンパレータおよびアナログ電流制限アンプは、電流検出抵抗両端の電圧をモニタします。 $\Delta V_{SENSE}$ が50mVを超えて過電流フォルトが発生すると、回

路ブレーカ・コンパレータがトリップして、TIMERのランプアップをトリガします。さらに重度の過電流フォルトが発生した場合、アナログ電流制限アンプによって、外付けMOSFETのゲートが80mVの $\Delta V_{SENSE}$ を維持するように制御されます。回路ブレーカ・コンパレータとアナログ電流制限アンプをディスエーブルするには、このピンをINに接続します。

**SOURCE:** NチャンネルMOSFETのソースの接続。このピンは外付けMOSFETのソースに接続します。

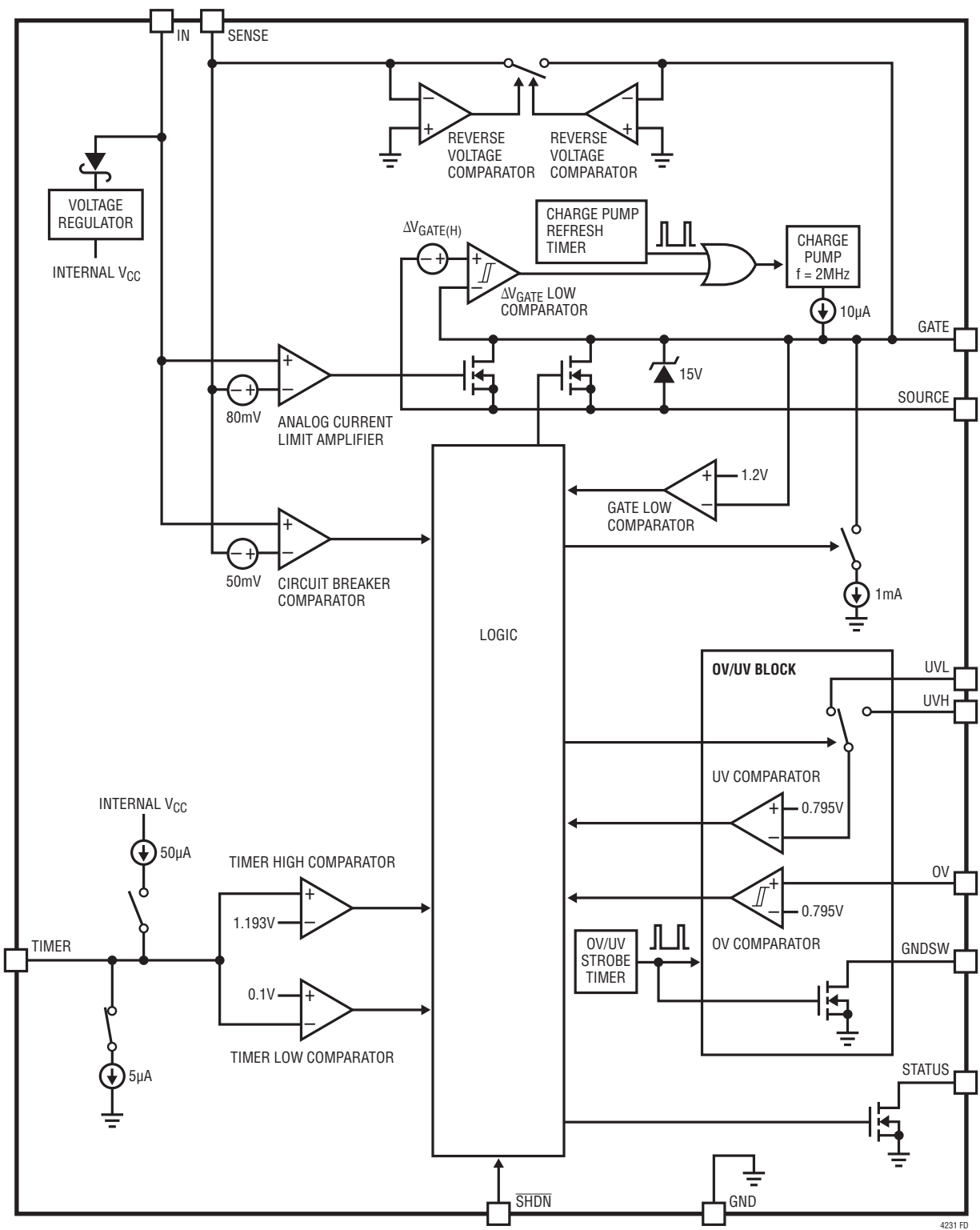
**STATUS:** 状態出力。 $\Delta V_{GATE}$ が最初に $\Delta V_{GATE(H)}$ を超えた時に高インピーダンスになるオープンドレイン出力です。このピンの状態は、 $\overline{SHDN}$ が“L”になるか、UVLOが発生するか、INでOV/UVが検出されるか、過電流フォルトによって内部の電流フォルト・ラッチが設定された場合に、ラッチされてリセットされます(“L”に引き下げられます)。このピンを使用しない場合、開放のままにすることができます。

**TIMER:** タイマ入力。このピンとGNDの間にコンデンサを接続して、24ms/ $\mu$ Fの時間を設定します。この時間よりも長い過電流が発生すると、内部電流フォルト・ラッチがトリップして、MOSFETをオフにします。LTC4231-1のラッチオフ・オプションの場合、MOSFETは、 $\overline{SHDN}$ を“L”に引き下げるか、電源をオフにしてからオンすることによって電流フォルト・ラッチがクリアされるまで、オフのままになります。LTC4231-2の自動再試行オプションの場合、電流フォルト・ラッチは自動的にクリアされ、500msの遅延後にGATEがランプアップします。

**UVH, UVL:** 低電圧コンパレータ入力。INの低電圧をモニタする場合は、これらのピンを外付け抵抗ネットワークに接続します。これらのピンは、内部で0.795Vのしきい値を持つ低電圧コンパレータに接続されています。このコンパレータは、低電圧ターンオンしきい値と低電圧ターンオフしきい値を別々に実装するために、GATEが“L”の場合にUVHをモニタし、GATEが“H”の場合にUVLをモニタします。この抵抗分割器による電力損失を減らすために、LTC4231は、10msごとにGNDSWをGNDに接続することによって、定期的にINをサンプリングします。これらのピンで低電圧が検出されると、GATEとSTATUSは“L”に引き下げられます。使用しない場合は、両方のピンをINに接続します。INに接続したときに、INがグランドを下回るアプリケーションでは、抵抗を使用して電流を1mA以下に制限します。

**露出パッド(QFNパッケージ):** 露出パッドは開放のままにするか、デバイスのグランドに接続することができます。

機能図



4231 FD

## 動作

LTC4231は、外付けNチャンネルMOSFETを制御して電源電圧のオン/オフを制御する、マイクロパワーHot Swapコントローラです。これによって、グリッチが発生したり、制御されない突入電流によってコネクタが損傷することなく、給電中のコネクタに対して安全に回路を挿入したり除去したりすることができます。

LTC4231が最初に起動されると、MOSFETのゲートがGNDに保たれ、オフのままになります。 $\overline{\text{SHDN}}$ を“H”に引き上げ、INが低電圧ロックアウト(UVLO)を超えると、内部クロックが起動し、10msごとにGNDSWをGNDに接続することによって、INで抵抗分割器がモニタされます。40msのデバウンス・サイクルも開始されます。このデバウンス・モード時の平均 $I_{CC}$ は、4 $\mu\text{A}$ です。

40msのデバウンス・サイクルの後に、LTC4231は起動モードに移行して、GATEをランプアップします。このモードでは、過電圧(OV)ブロックまたは低電圧(UV)ブロックを除くすべての回路ブロックがアクティブになり、 $I_{CC}$ が300 $\mu\text{A}$ になります。内部チャージポンプは、10 $\mu\text{A}$ のプルアップ電流をGATEに供給します。 $\Delta V_{\text{GATE}}$ が $\Delta V_{\text{GATE(H)}}$ を超えると、STATUSは高インピーダンスになります。これは、GATEが“H”になっていて、パワーパスがオンであることを示しています。このノーマル・オン・モードの間、回路ブロックの一部がシャットダウンされ、内部チャージポンプが定期的にオンになって必要に応じてGATEを再充電するため、平均 $I_{CC}$ は4 $\mu\text{A}$ に低下します。このINの抵抗分割器の定期的なモニタは、 $\overline{\text{SHDN}}$ が“H”かつIN  $\geq 2.3\text{V}$ である間、継続されます。

INのモニタ中にOV/UV違反が検出された場合、デバイスは電圧フォルト・モード(平均 $I_{CC} = 4\mu\text{A}$ )に移行します。このとき、GATEとSTATUSはGNDに引き下げられます。その後、INのモニタ期間中にOV/UV違反が検出されなければ、デバウンス・サイクルが再起動します。

LTC4231は、電流検出抵抗の両端の電圧をモニタする回路ブレーカ・コンパレータを備えています。このコンパレータは、 $\Delta V_{\text{SENSE}}$ が50mVを超えるとトリップして、LTC4231を過電流モードにします。このモードでは、OV/UVブロックを除くすべての回路ブロックがアクティブになり、 $I_{CC}$ が300 $\mu\text{A}$ になります。 $\Delta V_{\text{SENSE}}$ が80mVを超える場合、アナログ電流制限アンプが、アクティブ制御ループで $\Delta V_{\text{GATE}}$ をサーボ制御することによって、 $\Delta V_{\text{SENSE}}$ を80mVに制限します。 $\Delta V_{\text{SENSE}}$ が50mVを超えると、TIMERのコンデンサが50 $\mu\text{A}$ のプルアップ電流によってランプアップします。TIMERの電圧が1.193Vを超えると、電流フォルト・ラッチが設定され、GATEとSTATUSが“L”に引き下げられます。デバイスは電流フォルト・モードに移行します。

ラッチオフ(LTC4231-1)バージョンでは、電流フォルト・モード中に、TIMERとGATEは“L”に維持されます。自動再試行(LTC4231-2)バージョンでは、500ms待機した後、GATEが再びランプアップします。どちらのバージョンでも、デバイスをリセットするには、 $\overline{\text{SHDN}}$ を“L”にしてから“H”にするか、INをGNDに引き下げてから元に戻します。リセット後、LTC4231はデバウンス・サイクルを経てGATEを再起動します。

$\overline{\text{SHDN}}$ は、電力経路のシャットダウン・スイッチとして機能します。 $\overline{\text{SHDN}}$ が“H”になると、LTC4231は、デバウンス・サイクルの後にGATEをランプアップして、外付けMOSFETをオンにします。 $\overline{\text{SHDN}}$ が“L”になると、GATEがGNDに引き下げられて、外付けMOSFETをオフにします。その後、LTC4231はシャットダウン・モードに移行し、 $I_{CC}$ が0.3 $\mu\text{A}$ に低下します。

IN、SENSE、GATE、およびSOURCEは、-40Vまでの逆入力から保護されています。2個の逆電圧コンパレータは、SENSEまたはGATEで負入力電位を検出すると、素早くGATEをSENSEに接続します。図5に示すようにバック・トゥ・バック接続のMOSFETと共に使用した場合、この機能は負入力から負荷を分離します。



## アプリケーション情報

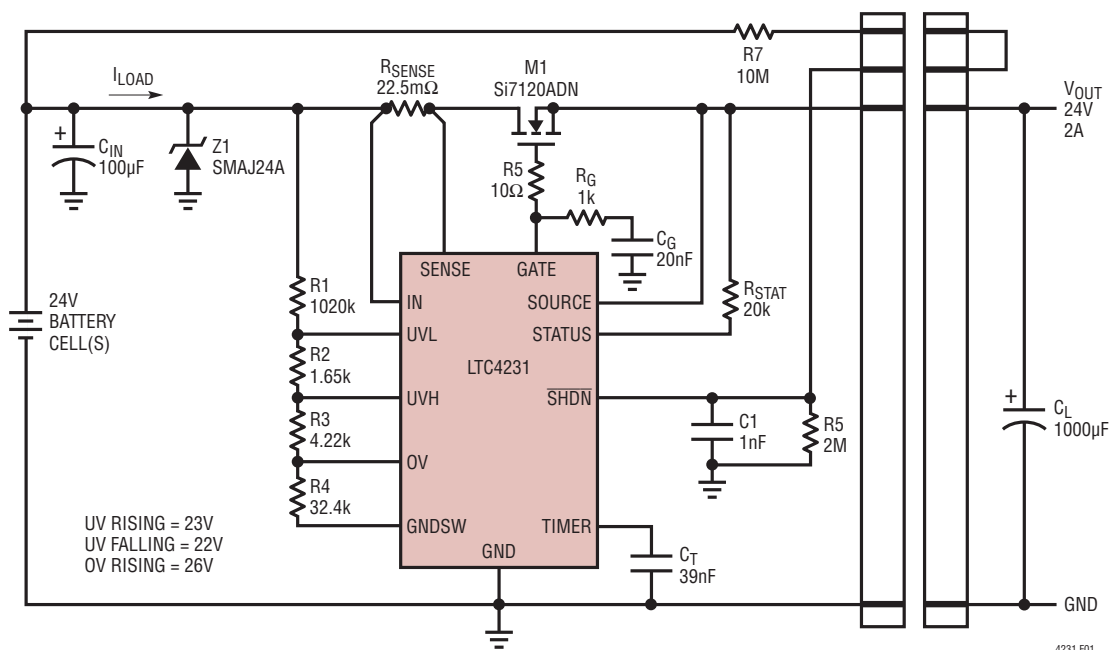


図1. コネクタのイネーブル回路を備えるチャネル・コントローラ

マイクロパワー能力を備えるLTC4231は、電流負荷が軽いか間欠的で消費電力が問題になるバッテリー給電システムのHot Swapアプリケーションに最適です。このデバイスを使用して、バッテリー短絡保護、逆バッテリー保護、バッテリー電圧モニタ、パワーパス制御、オフグリッドでの活線挿入および突入電流制御、自律システムを実装できます。

## ターンオン・シーケンス

INの電圧が2.3VのUVLOよりも低下するか、 $\overline{\text{SHDN}}$ が“L”になると、GATEがGNDに引き下げられ、STATUSが“L”に引き下げられます。INの電圧が2.3V以上になり、 $\overline{\text{SHDN}}$ が“H”になると、内部クロックが40msのデバウンス・サイクルの時間計測を開始します。このクロックは、INがOV/UV状態でないことを確認するために、10msごとにINの抵抗分割器の200µsのストロブも計測します。このデバウンス・モード時の平均 $I_{cc}$ は、4µAです。

OV/UVが検出されると、デバウンス・タイミング・サイクルが停止してリセットされます。この電圧フォルト・モード中の平均 $I_{cc}$ は4µAです。デバウンス・サイクルは、その後、INのストロブで入力電力が許容範囲内にあることが示され、 $\text{IN} \geq 2.3\text{V}$ かつ $\overline{\text{SHDN}}$ が“H”である場合にのみ、再開されます。

40msのデバウンス・サイクルが正常に完了すると、LTC4231は、起動モード( $I_{cc} = 300\mu\text{A}$ )に移行して、チャージ・ポンプ、アナログ電流制限アンプ、およびTIMER制御回路の各ブロッ

クをオンにします。10µAのチャージ・ポンプによって生成された電流源を使用してGATEが充電され、外付けMOSFETがオンになります。

起動時にMOSFET電流の主体となるのは、通常、負荷コンデンサ $C_L$ を充電する電流です。 $\Delta V_{\text{SENSE}}$ が80mVを超えると、アナログ電流制限アンプは閉ループ内でMOSFETのゲートを制御します。これにより、起動時の突入電流は80mV/ $R_{\text{SENSE}}$ の電流制限値に保持されます。 $\Delta V_{\text{SENSE}}$ が50mVを超えると、内部の50µAのプルアップ電流によってTIMERのコンデンサが充電されます。

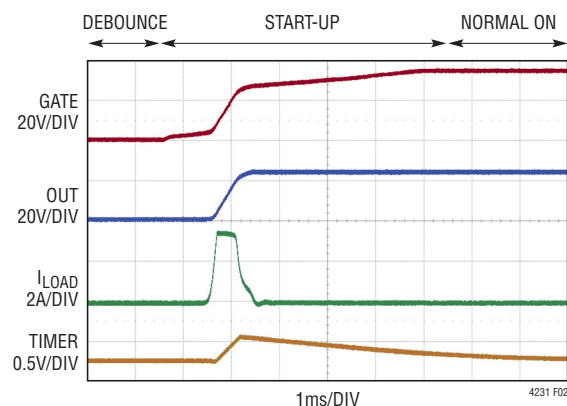


図2. アナログ電流制限による突入電流制御

## アプリケーション情報

大半のアプリケーションでは、突入電流をアナログ電流制限値に保つ起動方法が許容されますが、それは、TIMER 遅延が電流フォルト・ラッチの設定を防ぐのに十分なほど長く、MOSFET に安全動作上の適切な余裕がある場合です。ただし、設計の柔軟性を高めるために（「設計例」のセクションを参照）、GATE と GND の間にコンデンサを接続して（図1）、 $V_{GATE}$  のスルーレートを制限し、突入電流を制御できます。 $V_{GATE}$  は、 $10\mu A/C_G$  に等しい傾きで上昇します（図3）。その後、電源の突入電流は次式で制限されます。

$$I_{INRUSH} = \frac{C_L}{C_G} \cdot 10\mu A$$

$\Delta V_{GATE}$  が  $\Delta V_{GATE(H)}$  を超えると、STATUS は高インピーダンスになります。このノーマル・オン・モードの間、 $I_{CC}$  は  $300\mu A$  から  $4\mu A$ （平均）に減少します（図7）。これは、一部の回路ブロックがシャットダウンされ、 $\Delta V_{GATE}$  の  $0.7V$  の低下、または  $15ms$  の経過のいずれかが先に起きた場合に、内部チャージポンプが定期的にオンになるためです。

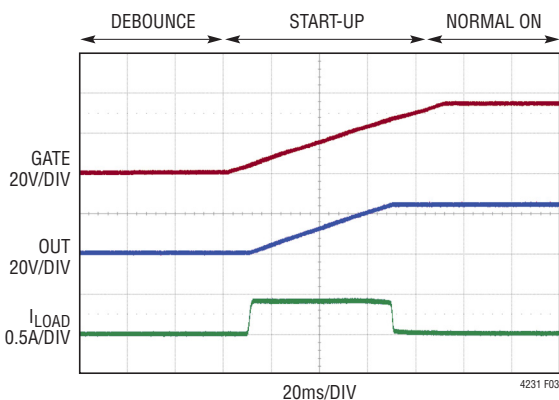


図3.  $V_{GATE}$  のスルーレートの制限による突入電流制御

### ターンオフ・シーケンス

MOSFET スイッチがオフになるのは、 $\overline{SHDN}$  が“L”になるか、OV/UV が発生するか、過電流によって電流フォルト・ラッチが設定されるか、IN の電圧が UVLO 電圧未満に低下した場合です。これらいずれかの条件下では、STATUS が“L”になり、GATE から GND に  $1mA$  のプルダウン電流が流れることにより、MOSFET はオフします。

図5に示すようなバック・トゥ・バック接続の MOSFET 構成では、SOURCE も、GATE および SOURCE 間の寄生ボディー・ダイオードを介して GND に引き下げられ、負荷を IN から分離します。この構成は、IN が GND を下回る可能性のあるパワーパス制御アプリケーションおよび逆バッテリー保護アプリケーションに適しています。

単一 MOSFET 構成（図1）では、GATE の電圧が SOURCE を下回ると、GATE から GND に流れる  $1mA$  のプルダウン電流によって、負荷コンデンサ  $C_L$  も GND に放電されます。

### 過電流フォルト

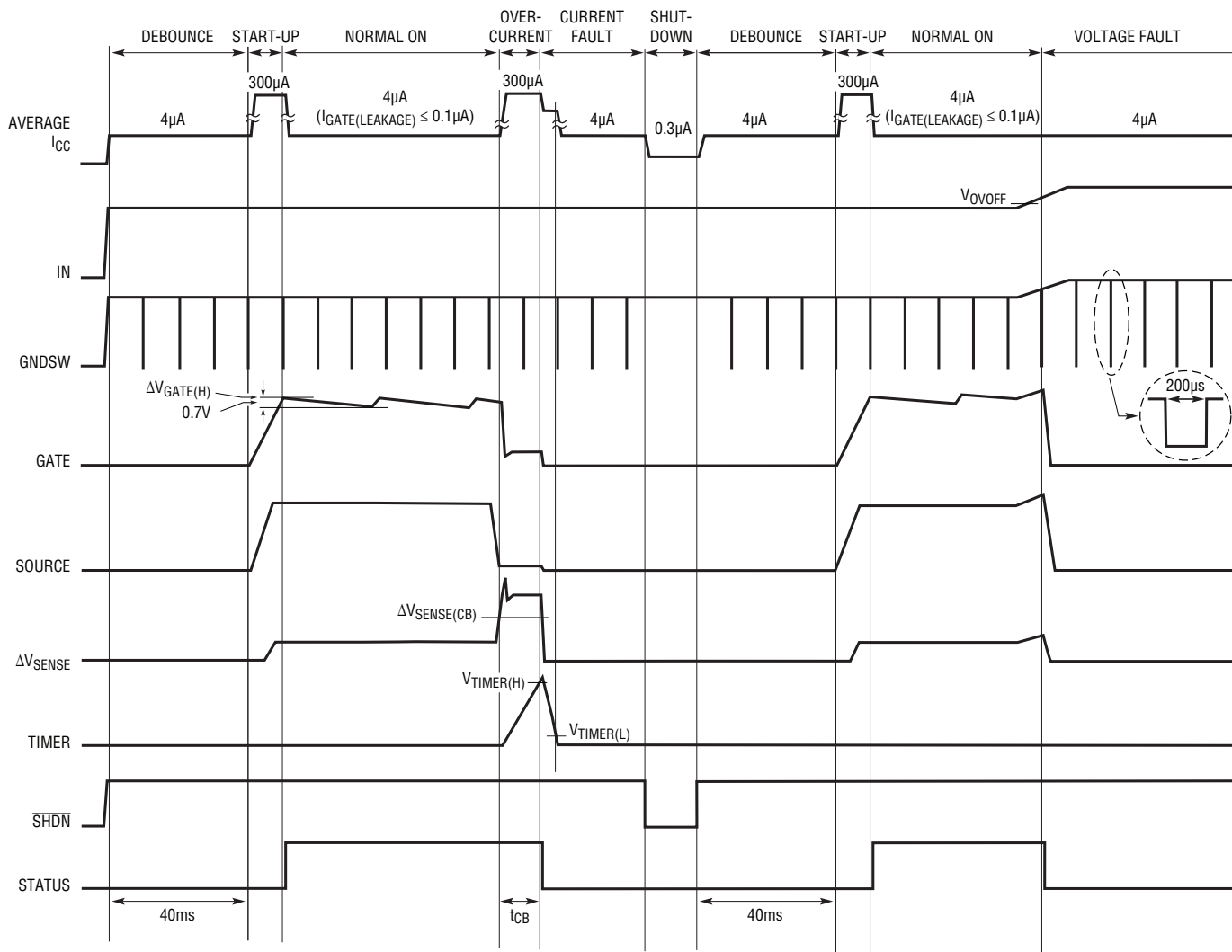
$50mV$  の回路ブレーカしきい値によって、定常状態で許容される最大負荷電流が設定されます。ただし、LTC4231 は、電源トランジエント時または負荷トランジエント時に、 $\Delta V_{SENSE}$  が瞬間的に  $50mV$  を超えるが  $80mV$  のアナログ電流制限しきい値は下回る、軽度の過電流を許容します。 $\Delta V_{SENSE}$  が  $80mV$  を超える重度の過電流の場合、アナログ電流制限アンプが  $\Delta V_{GATE}$  を制御して、 $\Delta V_{SENSE}$  を  $80mV$  に調整します。このような一時的な過電流の期間は、回路ブレーカ遅延 ( $t_{CB}$ ) よりも短い必要があります。この遅延は、TIMER ピンでコンデンサ  $C_T$  を使用して調整できます。

$\Delta V_{SENSE}$  が  $50mV$  を超えると、LTC4231 は過電流モードに移行します。 $C_T$  は、 $50\mu A$  のプルアップ電流によって充電されます。過電流が一時的である場合、TIMER が  $1.193V$  に達する前に  $\Delta V_{SENSE}$  が  $50mV$  を下回ると、TIMER を流れる  $50\mu A$  のプルアップ電流が  $5\mu A$  のプルダウン電流に切り替わります。デューティ・サイクルが  $10\%$  を超える複数の過電流が発生すると、最終的に TIMER の電圧が  $1.193V$  に達する可能性があります。TIMER が  $1.193V$  に達すると、LTC4231 は電流フォルト・モードに移行し、内部電流フォルト・ラッチを設定します。外付け MOSFET は、STATUS のプルダウンがアサートされている間、GATE から GND に流れる  $1mA$  のプルダウン電流によって遮断されます。

LTC4231 が電流フォルト・モードに移行する前に過電流モードに留まる時間は、回路ブレーカ遅延と呼ばれ、次式で与えられます。

$$t_{CB} = C_T \cdot 24 \text{ [ms/}\mu\text{F]}$$

アプリケーション情報



4231 F04

図4. LTC4231-1の過電流

## アプリケーション情報

### 自動再試行とラッチオフ

電流フォルト・モード中に、GATEは“L”に維持され、TIMERはGNDに放電されます。TIMERが0.1Vを下回ると、平均 $I_{CC}$ は4 $\mu$ Aになり、内部電流フォルト・ラッチをリセットできる状態になります。LTC4231-2(自動再試行)は、500msの再試行遅延の間待機し、その後、内部電流フォルト・ラッチがリセットされ、GATEがランプアップしてMOSFETをオンに戻します。

LTC4231-1(ラッチオフ)バージョンは、自動的に再起動しません。100 $\mu$ sよりも長い間 $\overline{SHDN}$ を“L”に引き下げると、内部電流フォルト・ラッチがリセットされます。 $\overline{SHDN}$ が“H”になると、デバウンス・サイクルの後にGATEがランプアップします。あるいは、100 $\mu$ sよりも長い間INをGNDに引き下げてから、再び電圧を上げることができます。このUVLOイベントによって内部電流フォルト・ラッチがリセットされ、デバウンス・サイクルの後にGATEがランプアップします。INでUV/OVが検出された場合も、内部電流フォルト・ラッチがリセットされ、デバウンス遅延の後にGATEがランプアップします。

### アナログ電流制限ループの安定性

GATEのアナログ電流制限ループは、外付けMOSFETの寄生ゲート容量によって補償されます。通常、これ以外に補償用の部品は不要です。 $C_{ISS}$ が1nF以下の小型MOSFETを選択した場合、安定性を確保するために、 $R_G$ および $C_G$ で構成される補償ネットワークをGATEに接続する必要があります(図1)。抵抗 $R_G$ と直列に接続された $C_G$ は、高速にプルダウンされた後のMOSFETのゲートの回復を加速します。 $C_G$ の値は、100nF以下にする必要があります。10 $\Omega$ の抵抗(図1のR5)をMOSFETのゲートの近くに追加して、配線インダクタンスおよび配線容量に起因する寄生発振を防止する必要があります。

### OVフォルトとUVフォルトのモニタ

INがUVLOを超え、 $\overline{SHDN}$ が“H”になると、内部クロックによって、INの抵抗分割器の200 $\mu$ sのストロブ時間が10msごとに計測されます。この200 $\mu$ sのストロブの間、通常は高インピーダンス $GNDSW$ が内部の80 $\Omega$ のスイッチによってGNDに接続され、コンパレータがUVHに接続され、UVLとOVがスリープ・モードからウェイクアップします。コンパレータは抵抗分割器の電圧を検出し、ストロブ時間の最後にコンパレータの出力がラッチされます。

OVまたはUV違反が検出された場合、STATUSは“L”に引き下げられ、1mAのプルダウン電流がGATEとGNDの間でアクティブになり、外付けMOSFETをオフにします。GATEが1.2V未満になると、LTC4231が電圧フォルト・モードに移行するため、平均 $I_{CC}$ は4 $\mu$ Aに低下します。LTC4231は、その後のINのストロブでOV/UVが現れなくなるまで、このモードに留まります。その後、LTC4231はデバウンス・サイクルの後に再起動します。

抵抗分割器のストロブによって、消費電力が減少します。これは、ストロブ間で、外付け抵抗および内部OV/UVコンパレータが電力を消費しないためです。24Vの $V_{IN}$ をモニタするために1Mの一連の抵抗を使用する場合、ストロブのデューティ・サイクルが2%(200 $\mu$ s/10ms)であるため、このストロブ方式によって消費電流が24 $\mu$ Aから0.48 $\mu$ Aに減少します。OV/UVコンパレータは、INのストロブ時に35 $\mu$ Aを消費します。この消費電流は、2%のデューティ・サイクルによって0.7 $\mu$ Aの平均電流に減少します。なお、OV/UVイベントに対する応答時間は、10msになる場合があります。

4個の抵抗を使用して、3つのしきい値を設定できます。それらは、低電圧立ち上がりしきい値( $V_{UVON}$ )、低電圧立ち下がりしきい値( $V_{UVOFF}$ )、および過電圧立ち上がりしきい値( $V_{OVON}$ )です。過電圧立ち下がりしきい値は、内部ヒステリシスによって過電圧立ち上がりしきい値の1.8%下に設定されます。0.795Vのコンパレータしきい値を使用し、適切な $R_{TOTAL}$ および $R_4$ の値を選択すると、各抵抗値は次のように計算できます。

$$R_{TOTAL} = R_1 + R_2 + R_3 + R_4$$

$$R_4 = \left( \frac{0.795V}{V_{OVFF}} \right) \cdot R_{TOTAL}$$

$$R_3 = \left( \frac{V_{OVFF}}{V_{UVON}} - 1 \right) \cdot R_4$$

$$R_2 = \left( \frac{V_{UVON}}{V_{UVFF}} - 1 \right) \cdot \left( \frac{V_{OVFF}}{V_{UVON}} \right) \cdot R_4$$

$$R_1 = \left( \frac{U_{OVFF}}{0.795V} - 1 \right) \cdot R_4 - R_3 - R_2$$

これらの抵抗値の合計が2M未満になるようにし、UVH、UVL、およびOVのトレース長を短くして寄生容量を最小限に抑え、セトリング時間を改善することを推奨します。

## アプリケーション情報

### 逆入力保護

バッテリーが逆に差し込まれたり、負電源が誤って接続された場合、INで負電圧が発生することがあります。バック・トゥ・バック接続のNチャンネルMOSFETを図5のように使用して、負電圧が出力負荷に伝わるのを防ぐことができます。

IN、SENSE、GATE、およびSOURCEは、-40Vまでの逆入力から保護されています。LTC4231の逆電圧コンパレータがSENSEで負電圧を検出すると、内部スイッチがアクティブになり、GATEをSENSEに接続します。M1のボディ・ダイオードは、SOURCEの電圧をSENSEのダイオード分だけ上の電圧

に引き上げます。M2がオフになり、ボディ・ダイオードが逆電流防止モードになるため、M2の $V_{DS}$ によって負電圧が遮断されます。

図6に、図5のアプリケーション回路が-24Vに活線挿入されたときの波形を示します。IN、SENSE、およびGATEの寄生インダクタンスにより、電圧がリングングして-24Vを大幅に下回ります。TransZorbは、負のアンダーシュートをクランプするのに役立ちます。また、M2に40VのMOSFETを選択すると、このアンダーシュートに耐えることができます。

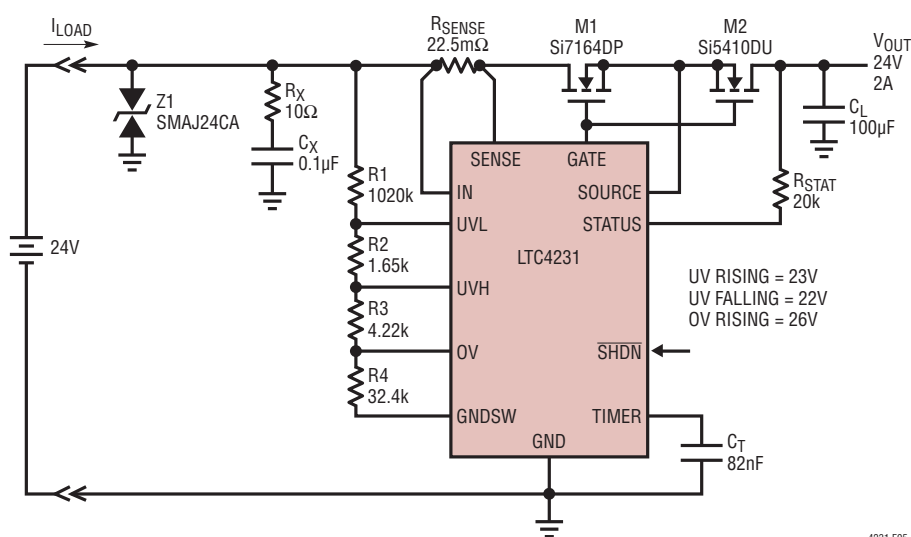


図5. バック・トゥ・バック接続のMOSFETによる逆入力保護

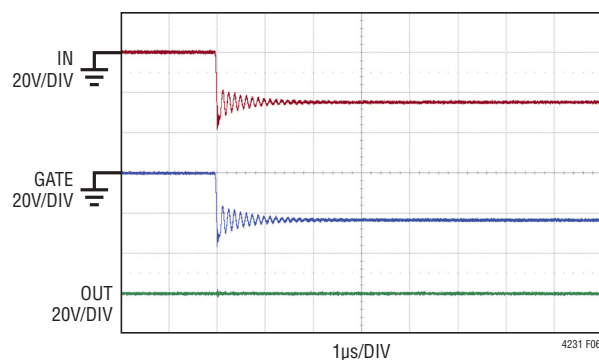


図6. 逆入力モードのLTC4231

4231 F05

4231 F06

## アプリケーション情報

### 低静止電流の達成

表1に、LTC4231の各動作モードの平均 $I_{CC}$ をまとめます。

表1

モード	$I_{CC}$ (標準)	$I_{CC}$ (最大)
Start-Up or Overcurrent	300 $\mu$ A	600 $\mu$ A
Debounce, Normal On, Voltage or Current Fault	4 $\mu$ A	10 $\mu$ A
Shutdown	0.3 $\mu$ A	1 $\mu$ A
Reverse Input	-2.5mA	-5mA

GATEが“H”のときの $I_{CC}$ を減らすために、LTC4231はノーマル・オン・モードで動作します。このモードでは、チャージポンプが電流パルスを提供して、 $\Delta V_{GATE}$ を $\Delta V_{GATE(H)}$ に引き上げます。その後、GATE容量がGATEの電圧を維持すると、チャージポンプはスリープ期間に入ります。このスリープ期間の間、リーク電流によって $\Delta V_{GATE}$ が低下します。 $\Delta V_{GATE}$  “L”コンパレータが0.7Vを超える $\Delta V_{GATE}$ の低下を検出すると、チャージポンプがアクティブになり、 $\Delta V_{GATE}$ が上昇して $\Delta V_{GATE(H)}$ に戻り、その後、チャージポンプがスリープ・モードに戻ります。 $\Delta V_{GATE}$  “L”コンパレータに加えて、チャージポンプを15msごとにオンにし、 $\Delta V_{GATE}$ を引き上げて $\Delta V_{GATE(H)}$ に戻すチャージポンプ・リフレッシュ・タイマもあります。このタイマは、チャージポンプがオンになるとリセットされます。

LTC4231は、チャージポンプ・スリープ・モードにある場合、2 $\mu$ Aを消費します。チャージポンプがオンになってGATEに電

流パルスを提供するときに、 $I_{CC}$ は一時的に200 $\mu$ Aに上昇します。GATEでのリーク電流量( $I_{GATE(LEAKAGE)}$ )によって、チャージポンプのデューティ・サイクルが決まります。図7に、図5のアプリケーション回路の起動時の波形および $\Delta V_{GATE}$ レギュレーション( $I_{GATE(LEAKAGE)}$ が異なる)の波形を示します。

電流パルスの中にGATEに供給される平均電流は約15 $\mu$ Aであるため、 $I_{GATE(LEAKAGE)}$ が0.1 $\mu$ Aのチャージポンプのデューティ・サイクルは、 $0.1/15 = 0.67\%$ になります。そのため、 $\Delta V_{GATE}$ レギュレーションによる平均電流は、 $0.67\% \cdot 200\mu A = 1.3\mu A$ になります。OV/UVストロブ(0.7 $\mu$ A)およびチャージポンプ・スリープ・モード電流(2 $\mu$ A)が平均電流に追加されると、ノーマル・オン・モード時のLTC4231の平均静止電流は、 $1.3\mu A + 0.7\mu A + 2\mu A = 4\mu A$ になります。ノーマル・オン・モードの平均電源電流は、次式で推定できます。

$$I_{CC} = 2.7\mu A + 13.3 \cdot I_{GATE(LEAKAGE)}$$

「標準的性能特性」セクションに、平均 $I_{CC}$ (ノーマル・オン)と $I_{GATE(LEAKAGE)}$ のグラフを示します。

### シャットダウン・モード

$\overline{SHDN}$ が“L”になると、STATUSが“L”に引き下げられ、GATEとGNDの間で1mAのプルダウン電流がアクティブになり、外付けMOSFETを遮断します。GATEの電圧が1.2V未満になると、LTC4231がシャットダウン・モードに移行するため、 $I_{CC}$ が0.3 $\mu$ Aに低下します。 $\overline{SHDN}$ が“H”になると、40msのデバウンス・サイクルの後にGATEがランプアップします。図8に、シャットダウン・モードに移行した図5のアプリケーションを示します。

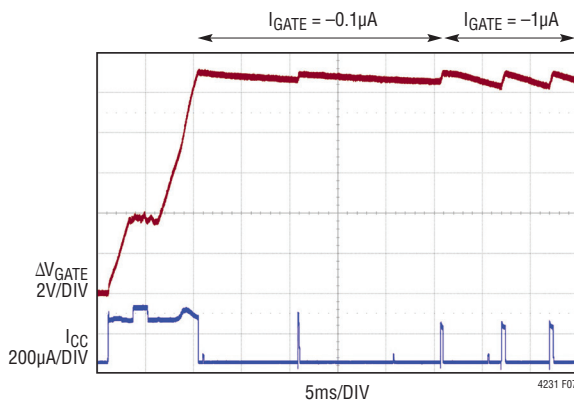


図7. ノーマル・オン・モード時の $\Delta V_{GATE}$ の調整

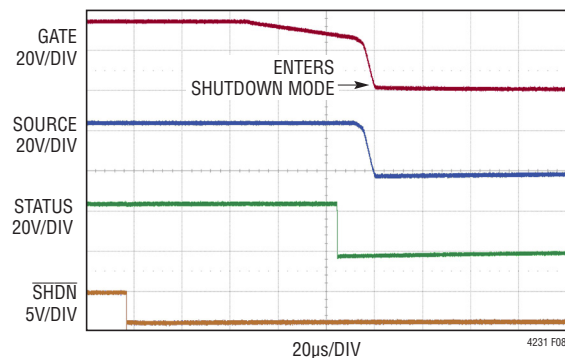


図8.  $\overline{SHDN}$ が“L”になることによるシャットダウン・モードの起動

## アプリケーション情報

### 電源トランジェント保護

入力と出力の容量が非常に小さい場合、出力の短絡発生時の急激な電流変化により、IN、SENSE、およびSOURCEの40Vの絶対最大定格を超えるトランジェントが生じる可能性があります。このようなスパイクを最小限に抑えるには、幅の広いトレースやメッキの厚いトレースを使って電力トレースのインダクタンスを減らします。また、活線挿入時の突入電流が問題にならない場合は、10 $\mu$ Fの電解コンデンサおよび0.1 $\mu$ Fのセラミック・コンデンサを使用して、ローカルにバイパスします。あるいは、トランジェント電圧サプレッサ(図5のZ1)を使用して入力をクランプします。10 $\Omega$ 、0.1 $\mu$ Fのスナバは、反応を弱め、リングングを低減します(図5のR<sub>X</sub>およびC<sub>X</sub>)。

### 設計例

設計例として、図5のアプリケーション回路では、次の仕様を採用しています。アプリケーションのV<sub>IN</sub>の定格は、2A、C<sub>L</sub> = 100 $\mu$ Fで24Vと定められています。低電圧立ち上がりしきい値は23V、低電圧立ち下がりしきい値は22V、過電圧立ち上がりしきい値は26Vです。

検出抵抗は次式のとおりで。

$$R_{\text{SENSE}} = \frac{\Delta V_{\text{SENSE(CB)(MIN)}}}{2\text{A}} = \frac{47\text{mV}}{2\text{A}} = 23.5\text{m}\Omega$$

余裕を持たせるため、R<sub>SENSE</sub> = 22.5m $\Omega$ を使用します。ワーストケースのアナログ電流制限は、次のとおりです。

$$I_{\text{LIMIT(MIN)}} = \frac{\Delta V_{\text{SENSE(ACL)(MIN)}}}{22.5\text{m}\Omega} = \frac{65\text{mV}}{22.5\text{m}\Omega} = 2.89\text{A}$$

$$I_{\text{LIMIT(MAX)}} = \frac{\Delta V_{\text{SENSE(ACL)(MAX)}}}{22.5\text{m}\Omega} = \frac{90\text{mV}}{22.5\text{m}\Omega} = 4\text{A}$$

アナログ電流制限状態でC<sub>L</sub>を充電するのに要するワーストケースの時間を次式で計算します。

$$t_{\text{CHARGE(MAX)}} = \frac{C_L \cdot V_{\text{IN}}}{I_{\text{LIMIT(MIN)}}} = \frac{100\mu\text{F} \cdot 24\text{V}}{2.89\text{A}} = 0.9\text{ms}$$

アナログ電流制限を使用して突入電流を制御する場合、適切に起動するために、t<sub>CHARGE(MAX)</sub>は回路ブレーカ遅延(t<sub>CB</sub>)よりも小さい必要があります。

電流がt<sub>CB</sub>の期間、アナログ電流制限によって制御される場合、MOSFET M1のワーストケースの電力損失は、重度の過電流フォルトの発生時に生じます。

$$P_{\text{DISS}} = V_{\text{IN}} \cdot I_{\text{LIMIT(MAX)}} = 24\text{V} \cdot 4\text{A} = 96\text{W}$$

Si7164DP MOSFETのSOA(安全動作領域)曲線は、10msの間、180Wに耐えられるということを示しています。そのため、10msよりも短く、0.9ms(t<sub>CHARGE(MAX)</sub>)よりも長いt<sub>CB</sub>を選択します。この場合、t<sub>CB</sub> = 2msを使用します。

$$C_T = \frac{t_{\text{CB}}}{24} = \frac{2\text{ms}}{24} = 0.082\mu\text{F} = 82\text{nF}$$

低い突入電流( $\Delta V_{\text{SENSE(CB)}}$ 未満)が望ましい場合は、図1のアプリケーション回路に示すように、ゲート・コンデンサC<sub>G</sub>を使用して突入電流を制限してください。I<sub>INRUSH</sub> = 0.5Aを選択します。この値は、次のC<sub>G</sub>を使用して設定されます。

$$C_G = \frac{C_L}{I_{\text{INRUSH}}} \cdot 10\mu\text{A} = \frac{1000\mu\text{F}}{0.5\text{A}} \cdot 10\mu\text{A} = 20\text{nF}$$

0.5Aを使用してC<sub>L</sub>を充電する時間は、次式で求められます。

$$t_{\text{CHARGE}} = \frac{C_L \cdot V_{\text{IN}}}{I_{\text{INRUSH}}} = \frac{1000\mu\text{F} \cdot 24\text{V}}{0.5\text{A}} = 48\text{ms}$$

この場合、起動時に問題が発生することなく、t<sub>CHARGE</sub>をt<sub>CB</sub>よりも長くすることができます。

この起動時のMOSFET M1の平均電力損失は、次式で求められます。

$$P_{\text{DISS}} = \frac{V_{\text{IN}} \cdot I_{\text{INRUSH}}}{2} = \frac{24\text{V} \cdot 0.5\text{A}}{2} = 6\text{W}$$

MOSFET M1が48msの間、6Wに耐えられることを保証するために、M1のSOAを評価する必要があります。Si7120ADNのSOA曲線は、360msの間、10Wに耐えるため、この要件を満たしています。

MOSFET M2の目的は、GATEがGNDに引き下げられたときに、OUT(M2のドレイン)からINへ向かう逆パワーパスを遮断し、INの電圧がOUTよりも低下できるようにし、負になることさえ可能にすることです。-24Vのワーストケースの逆DC電圧に耐えるには、40VのMOSFETを選択します。Si5410DUは、V<sub>GS</sub> = 10VでのR<sub>DS(ON)</sub>の最大値が18m $\Omega$ なので、選択肢として優れています。

## アプリケーション情報

INをモニタする抵抗R1～R4は、低い消費電力と良好なトランジェント応答の両方を実現するために、抵抗分割器の合計抵抗値が1M～2Mの範囲内になるように選択します。「OVフォルトとUVフォルトのモニタ」のセクションの式を用いて、R1～R4を次のように計算します(すべての抵抗値は、最も近い1%精度の標準値に切り上げられます)。

$R1 + R2 + R3 + R4 = 1000k\Omega$  を選択

$$R4 = \left( \frac{0.795V}{V_{OV\text{OFF}}} \right) \cdot 1000k\Omega$$

$R4 = 32.4k\Omega$  を選択して、抵抗分割器の合計抵抗値が次の値になります。 $R1 + R2 + R3 + R4 = 1060k\Omega$

$$R3 = \left( \frac{V_{OV\text{OFF}}}{V_{UV\text{ON}}} - 1 \right) \cdot R4 = \left( \frac{26V}{23V} - 1 \right) \cdot 32.4k\Omega = 4.22k\Omega$$

$$R2 = \left( \frac{V_{UV\text{ON}}}{V_{UV\text{OFF}}} - 1 \right) \cdot \left( \frac{V_{OV\text{OFF}}}{V_{UV\text{ON}}} \right) \cdot R4$$

$$= \left( \frac{23V}{22V} - 1 \right) \cdot \left( \frac{26V}{23V} \right) \cdot 32.4k\Omega = 1.65k\Omega$$

$$R1 = \left( \frac{V_{OV\text{OFF}}}{0.795V} - 1 \right) \cdot R4 - R3 - R2$$

$$= \left( \frac{26V}{0.795V} - 1 \right) \cdot 32.4k\Omega - 4.22k\Omega - 1.65k\Omega = 1020k\Omega$$

## レイアウトに関する検討事項

正確な電流検出を達成するため、検出抵抗に対してはケルビン接続を推奨します。配線による誤差を最小限に抑えるため、抵抗のPCBレイアウトはバランスのとれた対称形にします。さらに、検出抵抗とパワーMOSFETのPCBレイアウトには、デバイスの電力損失を最適化するのに適した熱管理手法を使用します。負荷電流が高くなることもあるHot Swapアプリケーションでは、狭いPCBトラックは広いトラックよりも大きな抵抗値を示し、高い温度で動作します。1オンスの銅には約0.5mΩ/平方のシート抵抗があります。配線を適度な温度に保つための、1Aあたりの1オンスの銅箔の最小線幅は0.5mmです。1Aあたり0.8mm以上の幅にすることを推奨します。上面および底面の銅層を3オンス以上のように厚くすると、電気伝導を改善してPCB配線での損失を減少することができます。

抵抗R5(図1を参照)を使用する場合、M1のゲート入力にできるだけ近づけて配置してください。こうするとM1の自己発振をもたらすトレースの浮遊容量が少なくなります。トランジェント電圧サプレッサZ1を使用する場合は、短いリード長でLTC4231の近くに実装します。検出抵抗とバック・トゥ・バック接続のパワーMOSFETの推奨PCBレイアウトを図9に示します。

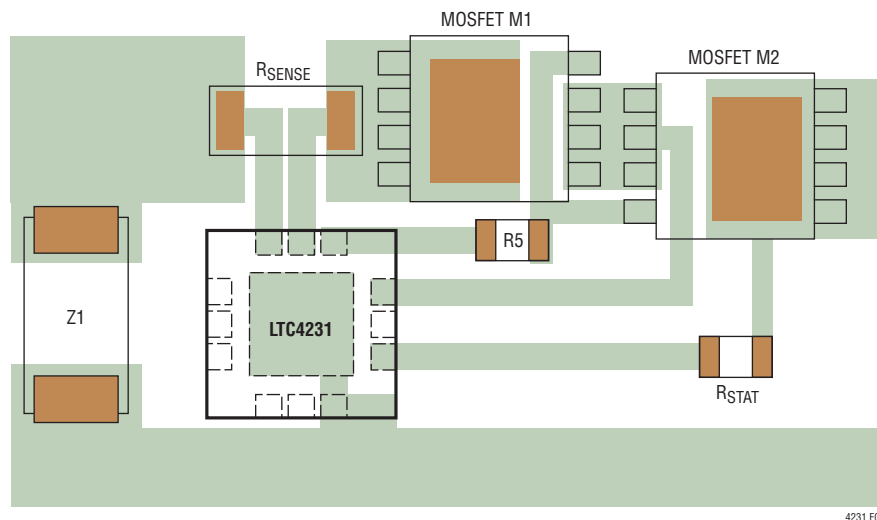


図9. 推奨レイアウト

4231 F09

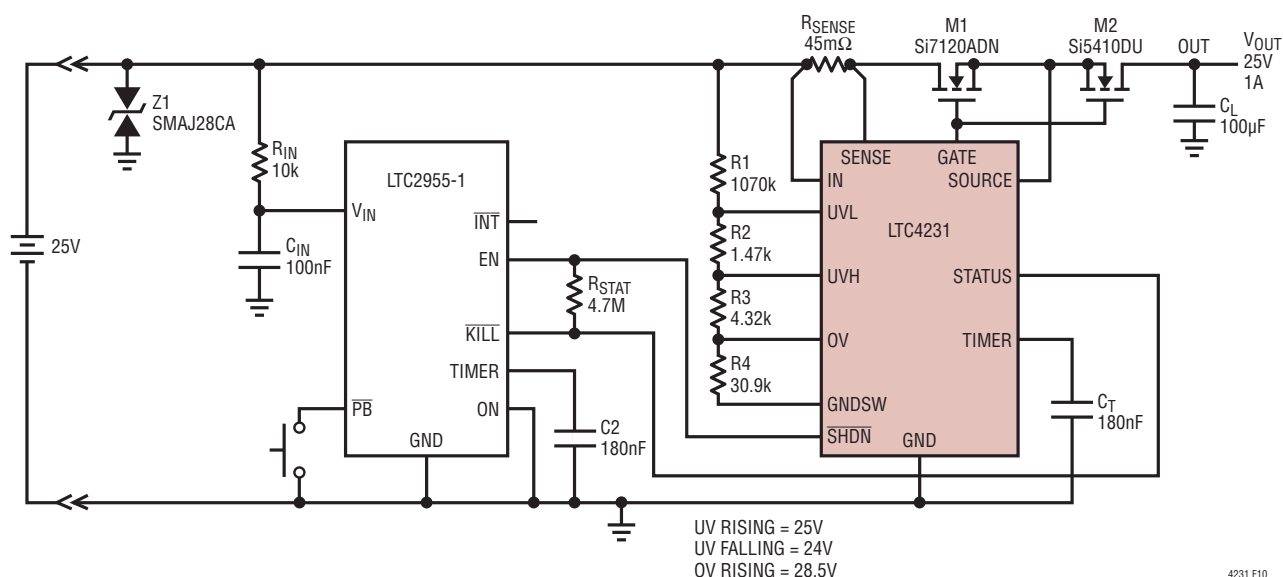


## アプリケーション情報

## その他のアプリケーション

図10に、LTC2955 マイクロパワー・プッシュボタン・コントローラを備える、逆バッテリー保護機能付きアプリケーションを示します。プッシュボタン・スイッチを押すと、LTC4231がオンになり、もう一度押すとLTC4231がオフになります。ENが“H”になったときにLTC4231が正常に起動できない場合、LTC4231を極めて消費電力の低いシャットダウン・モードに戻すために、STATUS出力がKILL入力にフィードバックされます。

図11に、35Vの低電圧立ち上がりしきい値、33Vの低電圧立ち下がりしきい値、および38Vの過電圧立ち上がりしきい値を備える36Vアプリケーションを示します。INの動作電圧が40Vの絶対最大定格に非常に近いため、適切なTransZorbを使用してINを保護することができません。代わりに、フローティングGNDアーキテクチャを使用して、LTC4231が短絡発生時に起きる可能性のある電圧トランジェントに耐えられるようにしています。このアーキテクチャは、厳密に36V動作時のINのトランジェントに対処するためのものです。したがって、39Vを超えるDC  $V_{IN}$  動作には対処できません。



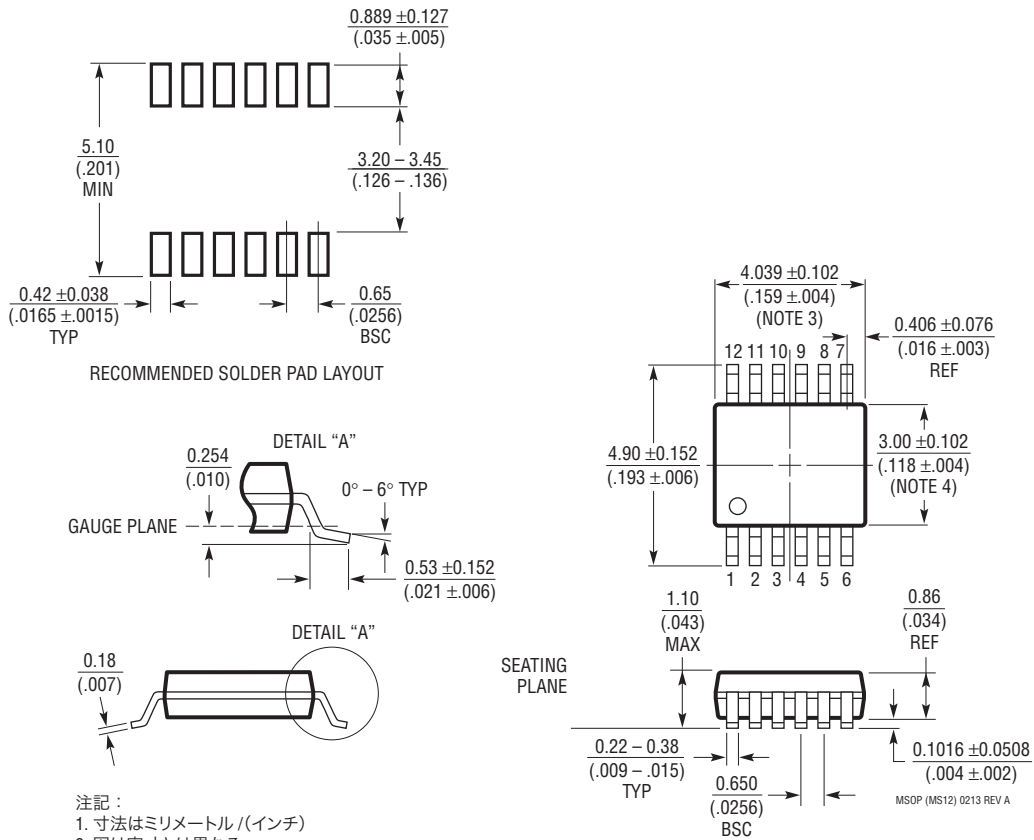
4231 F10

図10. マイクロパワー・プッシュボタンおよび逆バッテリー保護機能付き Hot Swap コントローラ

## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

### MS Package 12-Lead Plastic MSOP (Reference LTC DWG # 05-08-1668 Rev A)



注記:

1. 寸法はミリメートル/(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない  
モールドのバリ、突出部、またはゲートのバリは、各サイドで  $0.152\text{mm}$  ( $0.006^\circ$ ) を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない  
リード間のバリまたは突出部は、各サイドで  $0.152\text{mm}$  ( $0.006^\circ$ ) を超えないこと
5. リードの平坦度(整形後のリードの底面)は最大  $0.102\text{mm}$  ( $0.004^\circ$ ) であること



## 標準的応用例

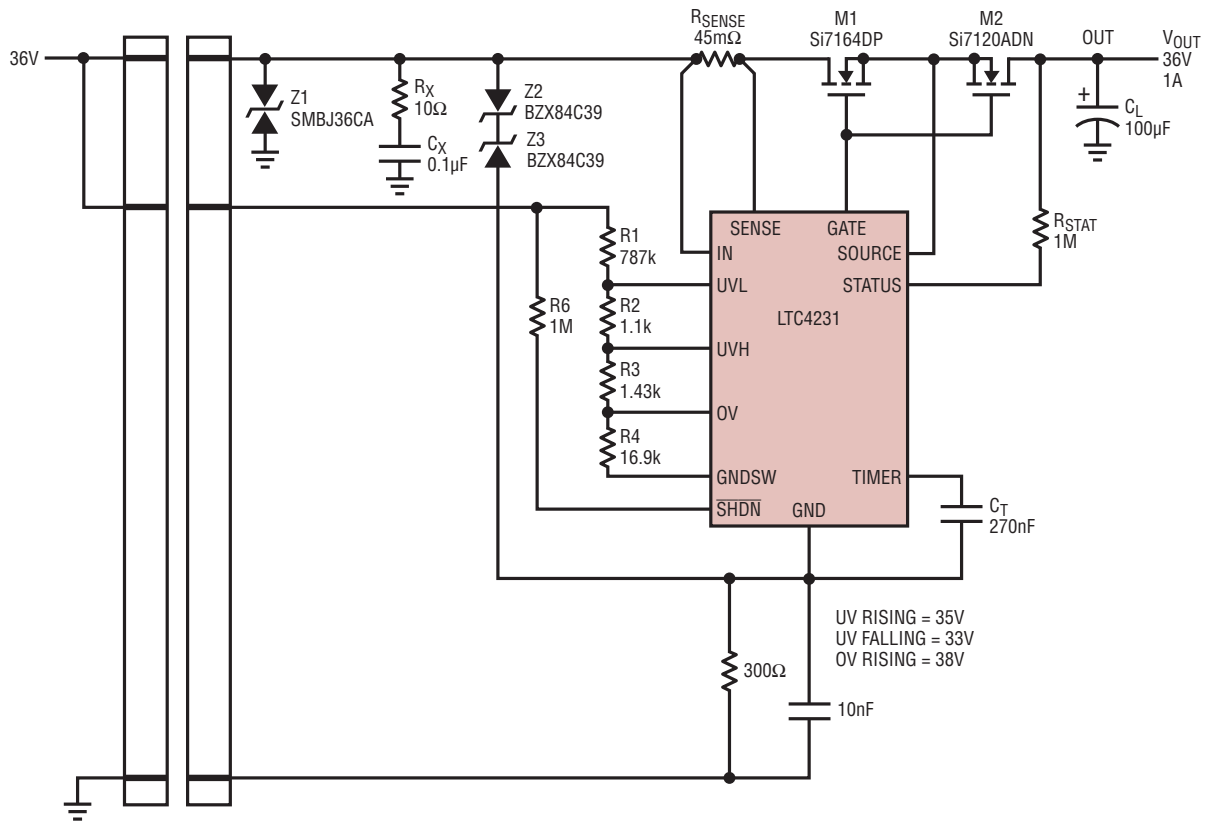


図 11. 逆電源電圧保護付き 36V Hot Swap アプリケーション

## 関連製品

製品番号	説明	注釈
LTC4361	過電圧/過電流保護コントローラ	$I_Q$ : 220 $\mu$ A、動作電圧: 2.5V ~ 5.5V、80V 保護
LTC4365	過電圧、低電圧、逆電圧電源保護コントローラ	$I_Q$ : 25 $\mu$ A、動作電圧: 2.5V ~ 34V、逆入力: -40V
LTC4359	逆入力保護を備えた理想ダイオード・コントローラ	$I_Q$ : 150 $\mu$ A、シャットダウン時電流: 9 $\mu$ A、動作電圧: 4V ~ 80V
LTC4364	理想ダイオードを備えたサージ・ストップ/Hot Swap	$I_{CC}$ : 370 $\mu$ A、動作電圧: 4V ~ 80V、逆入力: -40V、逆出力: -20V
LTC2960	ナノ電流デュアル電圧モニタ	$I_Q$ : 850nA、動作電圧: 2.5V ~ 36V、1.5% 精度
LTC4229	理想ダイオードおよび Hot Swap コントローラ	動作電圧: 2.9V ~ 18V、 $I_{IN}$ : 2mA、理想ダイオードのターンオン/ターンオフ時間: 0.5 $\mu$ s
LTC4232	集積化された 5A Hot Swap コントローラ	33m $\Omega$ の MOSFET と検出抵抗を内蔵、動作電圧: 2.9V ~ 15V
LTC2955	プッシュボタン・オン/オフ・コントローラ	自動ターンオン、 $I_Q$ : 1.2 $\mu$ A、動作電圧: 1.5V ~ 36V
LTC4417	優先順位付け PowerPath™ コントローラ	$I_Q$ : 28 $\mu$ A、動作電圧: 2.5V ~ 36V、逆入力: -42V