

超低電圧 ホットスワップ・コントローラ

特長

- 通電中のバックプレーンから基板を安全に抜き差し可能
- 0V~6Vの負荷電圧を制御
- 高速応答によるピーク・フォルト電流の制限
- 調整可能なアナログ電流制限
- 突入電流制限機能を備えた調整可能なソフトスタート
- 調整可能な応答時間による過電流保護
- 回路ブレーカの差動しきい値が低い:25mV
- 外付けのゲート・コンデンサ不要
- NチャンネルMOSFETのチャージポンプ内蔵
- 出力の起動速度を調整可能
- RESET出力およびFAULT出力
- 10ピンMSOPおよび12ピン(4mm×3mm)DFNパッケージ

アプリケーション

- 電子回路ブレーカ
- 通電状態での基板の抜き差し
- 産業用ハイサイド・スイッチ/回路ブレーカ
- 光通信

概要

LTC[®]4216は、通電中のバックプレーンから基板の安全な抜き差しを可能にする正の低電圧HotSwap[™]コントローラです。範囲が0V~6Vの負荷電圧を制御し、瞬間的なアナログ電流制限によって厳しいフォルトを分離します。

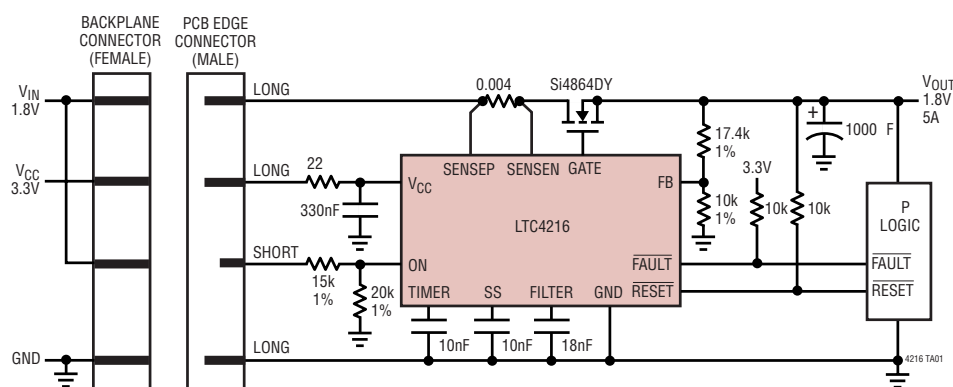
内蔵のハイサイド・スイッチ・ドライバが外付けNチャンネルMOSFETのゲートを制御します。調整可能なソフトスタートにより、起動時の突入電流の変化率が制限されるので、大型の負荷コンデンサを使用できます。アナログ電流制限アンプと、応答時間を調整可能な電子回路ブレーカとを組み合わせることにより、2レベルの過電流保護を実現します。アナログ電流制限ループ補償に外付けのゲート・コンデンサは必要ありません。

FBピンで出力電源電圧をモニタし、RESET出力ピンに信号を送ります。ONピンにはオン/オフ制御機能があり、FAULTピンはフォルト状態を通知します。LTC4216は10ピンMSOPパッケージと12ピン(4mm×3mm)DFNパッケージで供給されます。

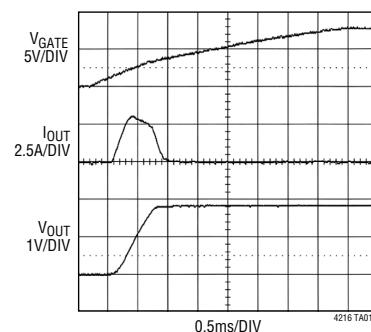
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。HotSwapはリニアテクノロジー社の商標です。他のすべての商標はそれぞれの所有者に所有権があります。

標準的応用例

シングル・チャンネル1.8Vホットスワップ・コントローラ



ソフトスタートを使った
通常の電源立上げ



LTC4216

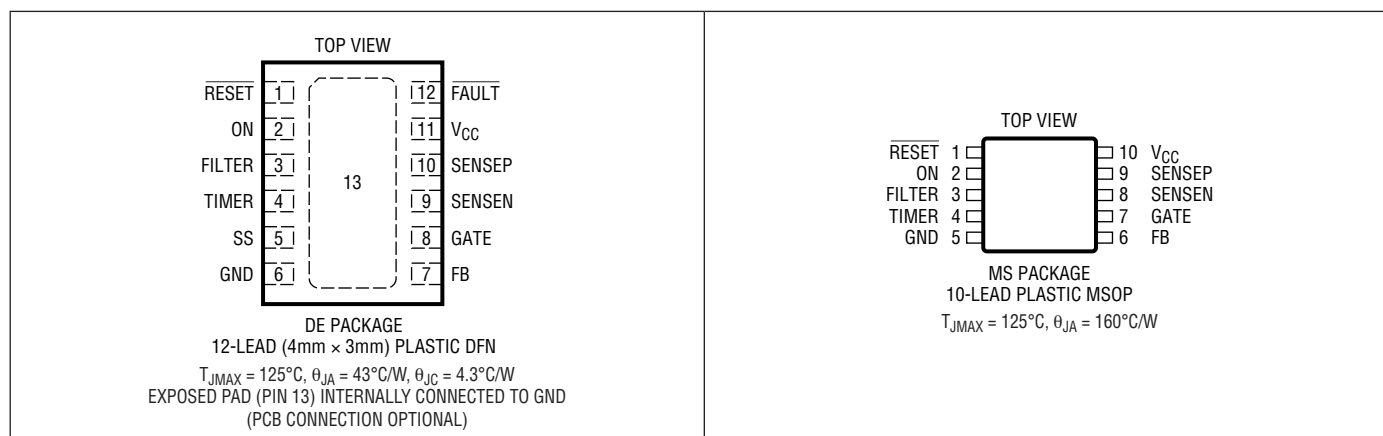
絶対最大定格

(Note 1)

バイアス電源電圧 (V _{CC})	-0.3V~9V
入力電圧		
FB, ON, SS, SENSEP, SENSEN	-0.3V~9V
TIMER, FILTER	-0.3V~(V _{CC} + 0.3V)
出力電圧		
RESET, FAULT	-0.3V~9V
GATE	-0.3V~15V

動作温度範囲		
LTC4216C	0°C~70°C
LTC4216I	-40°C~85°C
保存温度範囲		
MS	-65°C~150°C
DE	-65°C~150°C
リード温度 (半田付け、10秒)		
MSパッケージ	300°C

ピン配置



パッケージ/発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4216CDE#PBF	LTC4216CDE#TRPBF	4216	12-Lead (4mm × 3mm) Plastic DFN	0°C to 70°C
LTC4216IDE#PBF	LTC4216IDE#TRPBF	4216	12-Lead (4mm × 3mm) Plastic DFN	-40°C to 85°C
LTC4216CMS#PBF	LTC4216CMS#TRPBF	LTBKV	10-Lead Plastic MSOP	0°C to 70°C
LTC4216IMS#PBF	LTC4216IMS#TRPBF	LTBKV	10-Lead Plastic MSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、V_{CC} = 3.3V。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{CC}	Bias Supply Range		● 2.3		6	V
V _{SENSEP}	V _{SENSEP} Supply Range		● 0		6	V
I _{CC}	Bias Supply Current	V _{ON} = 2V, V _{FB} = 2V	●	1.6	3	mA
V _{CC(UVL)}	Bias Supply Undervoltage Lockout	V _{CC} Rising	● 1.97	2.12	2.23	V
ΔV _{CC(UVL,HYST)}	Bias Supply Undervoltage Lockout Hysteresis		● 50	120	190	mV

4216fa

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 3.3\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$\Delta V_{CB(TH)}$	Circuit Breaker Trip Voltage Threshold ($V_{SENSEP} - V_{SENSEN}$)	$V_{SENSEP} = 0.4\text{V}, 3.3\text{V}$	●	22.5	25	27.5	mV
			●	21.5	25	28.5	mV
$\Delta V_{ACL(TH)}$	Analog Current Limit Voltage Threshold ($V_{SENSEP} - V_{SENSEN}$)		●	32	40	48	mV
$I_{SENSEP(IN)}$	SENSEP Pin Input Current	$V_{SENSEP} = V_{SENSEN} = V_{CC} = 6\text{V}$ $V_{SENSEP} = V_{SENSEN} = 0\text{V}, V_{CC} = 6\text{V}$	●	20	70	250	μA
			●		-7	-20	μA
$I_{SENSEN(IN)}$	SENSEN Pin Input Current	$V_{SENSEN} = V_{SENSEP} = V_{CC} = 6\text{V}$ $V_{SENSEN} = V_{SENSEP} = 0\text{V}, V_{CC} = 6\text{V}$	●		10	15	μA
			●	-5	-10	-15	μA
$I_{GATE(UP)}$	GATE Pull Up Current	Gate Drive On, $V_{GATE} = 0\text{V}, V_{ON} = 2\text{V}$	●	-16	-20	-26	μA
$I_{GATE(DN)}$	GATE Pull Down Current	Gate Drive Off, $V_{GATE} = 5\text{V}, V_{ON} = 0.6\text{V}$ $V_{SENSEP} - V_{SENSEN} = 55\text{mV}, V_{GATE} = 5\text{V}$ $V_{SENSEP} - V_{SENSEN} = 100\text{mV}, V_{GATE} = 5\text{V}$	●	100	600	1500	μA
			●	1	5	20	mA
			●	15	50	100	mA
ΔV_{GATE}	External N-Channel Gate Drive ($V_{GATE} - V_{SENSEN}$)	$2.3\text{V} \leq V_{CC} < 3\text{V}$ $3\text{V} \leq V_{CC} \leq 6\text{V}$	●	4.0	5.0	7.9	V
			●	4.5	6.2	7.9	V
$V_{GATE(TH)}$	GATE Pin Threshold Voltage	V_{GATE} Falling	●	0.15	0.2	0.3	V
$V_{SS(CLP)}$	SS Pin Clamp Voltage	After End of SS Timing Cycle	●	1.3	1.65	2.0	V
$V_{SS(TH)}$	SS Pin Threshold Voltage	V_{SS} Falling	●	0.15	0.2	0.35	V
$I_{SS(UP)}$	SS Pull Up Current	$V_{ON} = 2\text{V}, V_{SS} = 1.2\text{V}, V_{FB} = 2\text{V}$ $V_{ON} = 2\text{V}, V_{FB} = 0\text{V}$	●	-7	-10	-13	μA
			●	-0.3	-1	-2	μA
$I_{SS(DN)}$	SS Pull Down Current	$V_{ON} = 0\text{V}, V_{SS} = 2\text{V}$		8		mA	
$V_{FB(TH)}$	FB Pin Threshold Voltage	V_{FB} Falling	●	0.593	0.602	0.611	V
$\Delta V_{FB(LINEREG)}$	FB Pin Threshold Line Regulation	$2.3\text{V} \leq V_{CC} \leq 6\text{V}$	●		0.2	3	mV
$\Delta V_{FB(HYST)}$	FB Pin Hysteresis			3		mV	
$I_{FB(IN)}$	FB Pin Input Current	$V_{FB} = 1.2\text{V}, V_{CC} = 6\text{V}$	●		0	± 1	μA
$V_{ON(TH)}$	ON Pin Threshold Voltage	V_{ON} Rising	●	0.77	0.8	0.83	V
$\Delta V_{ON(HYST)}$	ON Pin Hysteresis		●	40	80	130	mV
$V_{ON(FC)}$	ON Pin Fault Clear Threshold Voltage	V_{ON} Falling	●	0.36	0.4	0.44	V
$I_{ON(IN)}$	ON Pin Input Current	$V_{ON} = 1.2\text{V}, V_{CC} = 6\text{V}$	●		0	± 1	μA
$V_{TMR(TH)}$	TIMER Pin Threshold Voltage	V_{TIMER} Rising V_{TIMER} Falling	●	1.216	1.253	1.291	V
			●	0.15	0.2	0.35	V
$I_{TMR(UP)}$	Timer Pull Up Current	Timer On, $V_{ON} = 2\text{V}, V_{TIMER} = 1\text{V}$	●	-1.5	-2	-2.5	μA
$I_{TMR(DN)}$	Timer Pull Down Current	Timer Off, $V_{ON} = 0\text{V}, V_{TIMER} = 2\text{V}$			8	mA	
$V_{FILT(TH)}$	FILTER Pin Threshold Voltage	V_{FILTER} Rising V_{FILTER} Falling	●	1.216	1.253	1.291	V
			●	0.15	0.2	0.35	V
$I_{FILT(UP)}$	Filter Pull Up Current	$V_{ON} = 2\text{V}, V_{FILTER} = 1\text{V}$, In Fault Mode	●	-45	-60	-75	μA
$I_{FILT(DN)}$	Filter Pull Down Current	$V_{ON} = 2\text{V}, V_{FILTER} = 1\text{V}$, No Faults $V_{ON} = 0\text{V}, V_{FILTER} = 2\text{V}$, In Reset Mode	●	1.5	2.4	3.3	μA
					8		mA
$V_{FAULT(TH)}$	FAULT Pin Threshold Voltage	V_{FAULT} Falling	●	1.216	1.253	1.291	V
$\Delta V_{FAULT(HYST)}$	FAULT Pin Hysteresis			10		mV	
$I_{FAULT(UP)}$	FAULT Pin Current	$V_{ON} = 0\text{V}, V_{FAULT} = 1.5\text{V}$	●	-3	-5	-7	μA
V_{OL}	Output Low Voltage (RESET, FAULT)	$I_{RESET} = I_{FAULT} = 1.6\text{mA}$	●		0.15	0.4	V
$I_{RESET(LEAK)}$	RESET Pin Input Leakage Current	$V_{RESET} = V_{CC} = 6\text{V}$			0	± 10	μA
$t_{CB(TRIP)}$	Circuit Breaker Trip to Gate Discharging	$(V_{SENSEP} - V_{SENSEN}) = \text{Step } 0\text{V to } 150\text{mV}$ $(V_{SENSEP} - V_{SENSEN}) = \text{Step } 0\text{V to } 30\text{mV},$ $V_{SENSEP} = V_{CC}, \text{ FILTER} = 10\text{nF to GND}$	●		1	3	μs
			●	120	240	360	μs

LTC4216

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 3.3\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{\text{FAULT(EXT)}}$	FAULT Low to Gate Discharging	$V_{\text{FAULT}} = \text{Step } 2\text{V to } 0\text{V}$	●	10	20	μs
t_{FILTER}	FILTER High to Gate Discharging	$V_{\text{FILTER}} = \text{Step } 0\text{V to } 2\text{V}$	●	20	40	μs
$t_{\text{RST(ONLO)}}$	Circuit Breaker Reset Delay Time, ON Low to FAULT High	$V_{\text{ON}} = \text{Step } 2\text{V to } 0\text{V}$	●	30	60	μs
$t_{\text{RST(VCCLO)}}$	Circuit Breaker Reset Delay Time, V_{CC} Low to FAULT High	$V_{\text{ON}} = 2\text{V}, V_{CC} = \text{Step } 3.3\text{V to } 1.8\text{V}$	●	50	100	μs
t_{OFF}	Turn-Off Time, ON Low to GATE Discharging	$V_{\text{ON}} = \text{Step } 2\text{V to } 0.6\text{V}$		15		μs

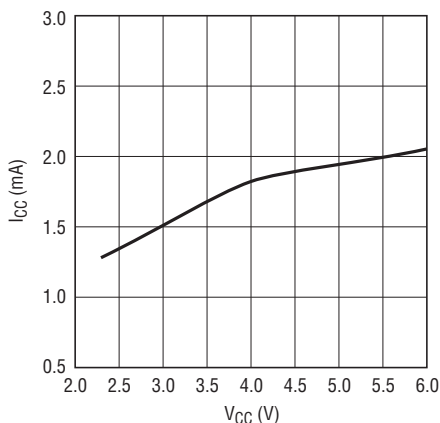
Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: デバイスのピンに流れ込む電流はすべて正。デバイスのピンから流れ出す電流はすべて負。注記がない限り、電圧はすべてGNDを基準。

標準的性能特性

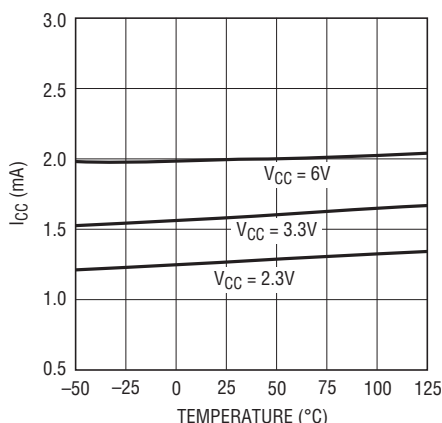
規格値は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 3.3\text{V}$ 。

I_{CC} と V_{CC}



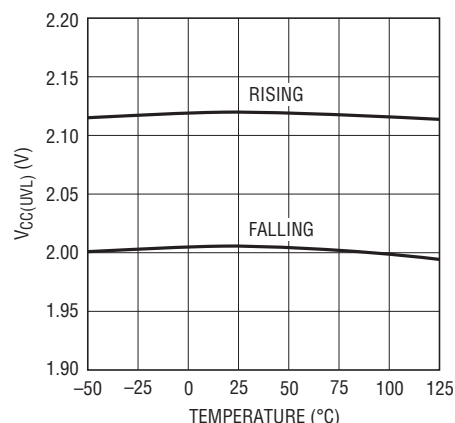
4216 G01

I_{CC} と温度



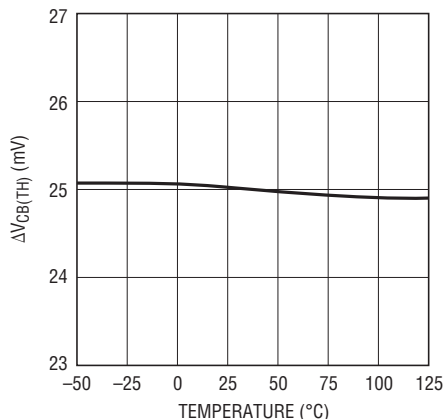
4216 G02

$V_{CC(UVL)}$ と温度



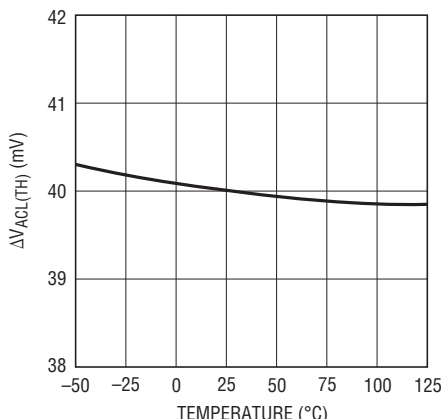
4216 G03

$\Delta V_{CB(TH)}$ と温度



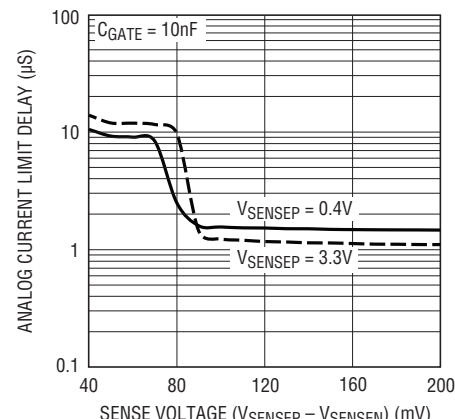
4216 G04

$\Delta V_{ACL(TH)}$ と温度



4216 G05

アナログ電流制限遅延と
センス電圧温度

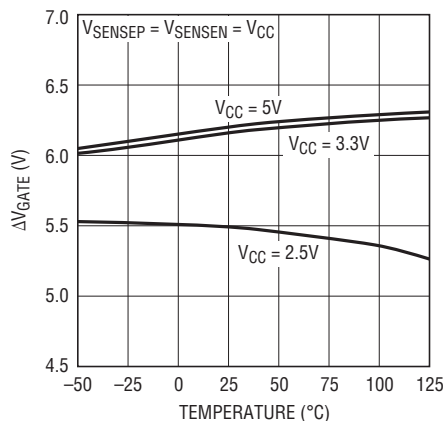


4216 G06

4216fa

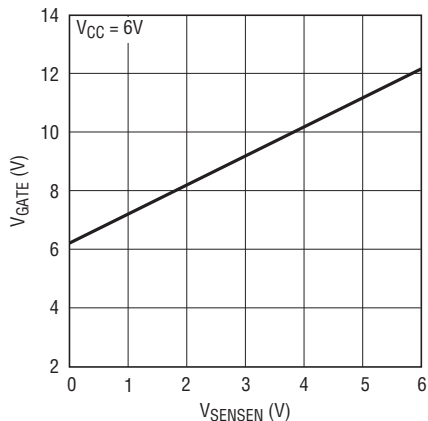
標準的性能特性

ΔV_{GATE} と温度



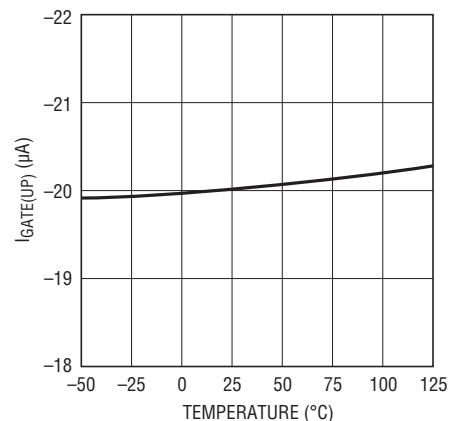
4216 G07

V_{GATE} と V_{SENSE}



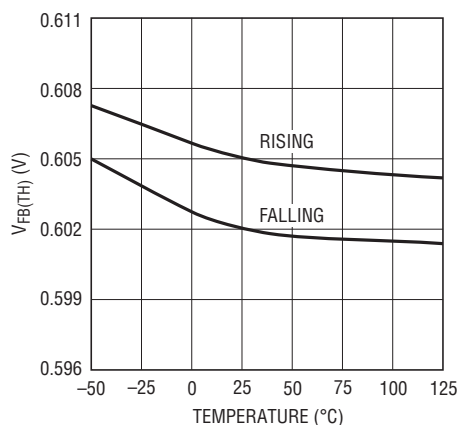
4216 G08

$I_{GATE(UP)}$ と温度



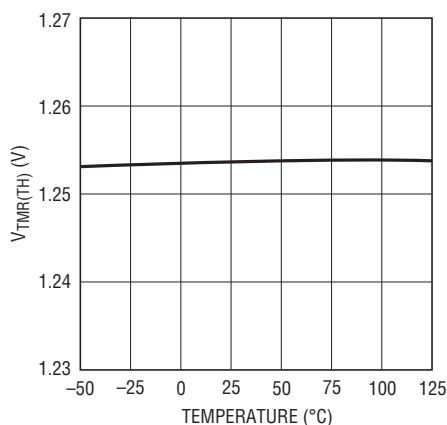
4216 G09

$V_{FB(TH)}$ と温度



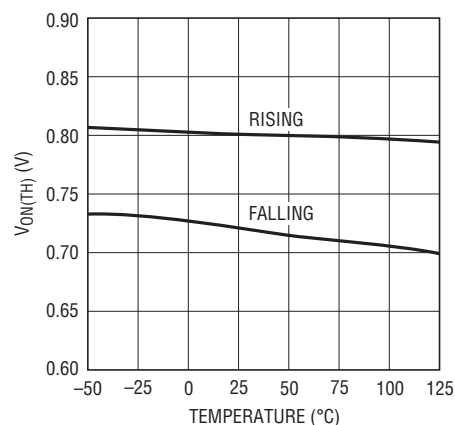
4216 G10

$V_{TMR(TH)}$ と温度



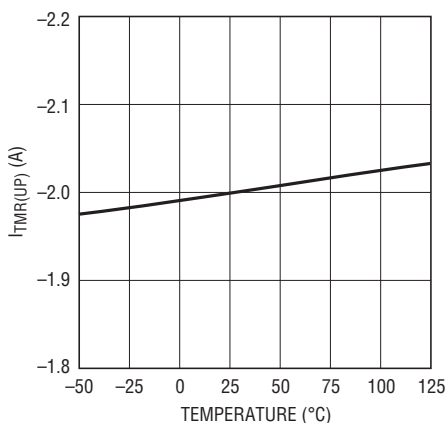
4216 G11

$V_{ON(TH)}$ と温度



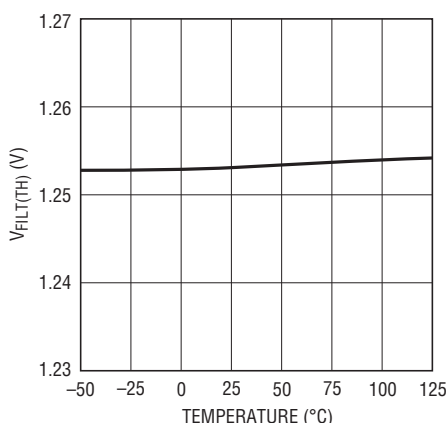
4216 G12

$I_{TMR(UP)}$ と温度



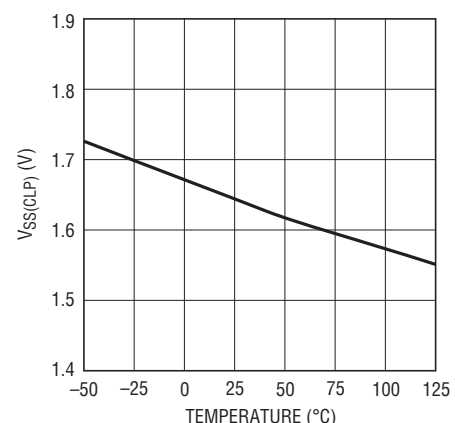
4216 G13

$V_{FILT(TH)}$ と温度



4216 G14

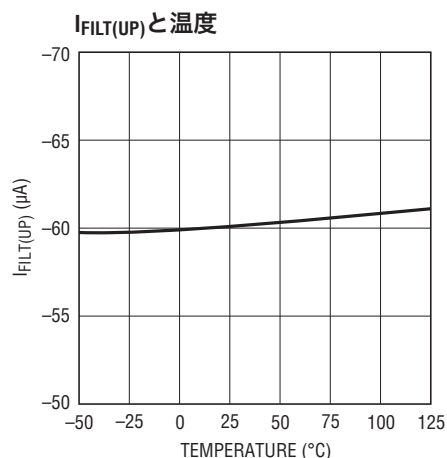
$V_{SS(CLP)}$ と温度



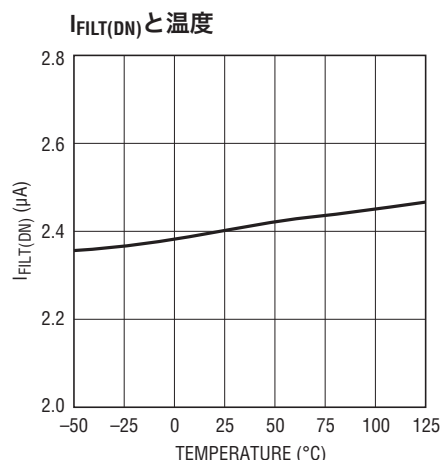
4216 G15

4216fa

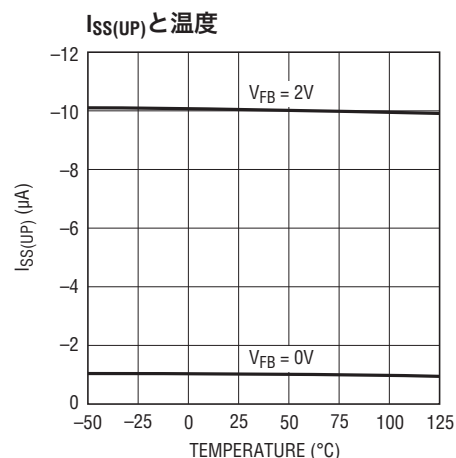
標準的性能特性



4216 G16



4216 G17



4216 G18

ピン機能 (DE12パッケージ/MSパッケージ)

RESET (ピン1/ピン1): リセットまたはパワーグッド出力。オープン・ドレイン出力で、FBピンの電圧がそのスレッシュホールド(0.6V)より下に下がると“L”になります。起動サイクル時、RESETピンは、FBピンの電圧がFBスレッシュホールドを超えた後、2番目のタイミング・サイクルの終了時に高インピーダンスになります。RESETピンには、正電源に接続した外部プルアップが必要です。低電圧ロックアウト状態が発生すると、RESETピンは“L”になり、FBピンの電圧は無視されます。

ON (ピン2/ピン2): オン制御入力。ONピンのスレッシュホールド(0.8V)より高い立上りエッジにより、起動サイクルが開始され、外部NチャネルMOSFETがオンします。0.72V (80mVのONピンのヒステリシス)より低い立下りエッジにより、MOSFETはオフします。回路ブレーカがトリップした後、このピンが0.4Vより下に引き下げられると、電子回路ブレーカとフォルト・ラッチがリセットされます。

FILTER (ピン3/ピン3): フォルト・フィルタ入力。このピンとグラウンドのあいだにコンデンサを接続して、フォルト・フィルタの遅延を設定します。このピンは、センス抵抗両端の電圧が25mVを超すと60µAをソースし、25mVを下回ると2.4µAをシンクします。フィルタ・コンパレータの上昇時スレッシュホールドは、1.253Vです。

TIMER (ピン4/ピン4): タイマ入力。このピンとグラウンドのあいだにコンデンサを接続して、起動時タイミング・サイ

クルの時間を設定します。また、FBピンの電圧が0.6Vを超した瞬間からのRESETパワーグッド遅延も定めます。このピンはランプアップのあいだ2µAのプルアップ電流をソースします。タイマ・コンパレータの上昇時スレッシュホールドは、1.253Vです。

SS (ピン5/なし): ソフトスタート制御入力。このピンとグラウンドのあいだにコンデンサを接続して電源立上げ時のソフトスタートを設定します。このピンはGATEのランプアップを制御し、外部MOSFETがオンするときの突入電流の変化率を制限します。ソフトスタート機能を使わない場合、このピンは未接続のままにします。

GND (ピン6/ピン5): デバイスのグラウンド。

FB (ピン7/ピン6): リセット出力の出力モニタ。外部MOSFETのソース端子からの抵抗分割器をこのピンに接続します。このピンの電圧が0.6Vより下に下がるとRESETピンが“L”になります。FBコンパレータの下降時スレッシュホールドは、0.602Vです。

GATE (ピン8/ピン7): 外部NチャネルMOSFETのゲート・ドライブ。内部チャージポンプにより、20µAのゲート・プルアップ電流と十分なゲート・オーバードライブが外部NチャネルMOSFETに与えられます。内部シャント・レギュレータによりGATEピンの電圧はSENSEピンの電圧より約6.2V(標準)上に制限されます。

4216fa

ピン機能 (DE12パッケージ/MSパッケージ)

SENSEN (ピン9/ピン8): 回路ブレーカの負センス入力。このピンは外部NチャネルMOSFETのドレインに配線されたセンス抵抗の端子に接続します。センス抵抗はSENSEPピンとSENSENピンのあいだの電力経路に配置して出力電流を検出します。センス抵抗両端の電圧がフォルト遅延より長く25mVを超すと、電子回路ブレーカがトリップします。

SENSEP (ピン10/ピン9): 回路ブレーカの正センス入力。このピンは外部出力負荷の正電源入りに配線されたセンス抵抗の端子に接続します。この正電源の範囲は0V~6Vです。

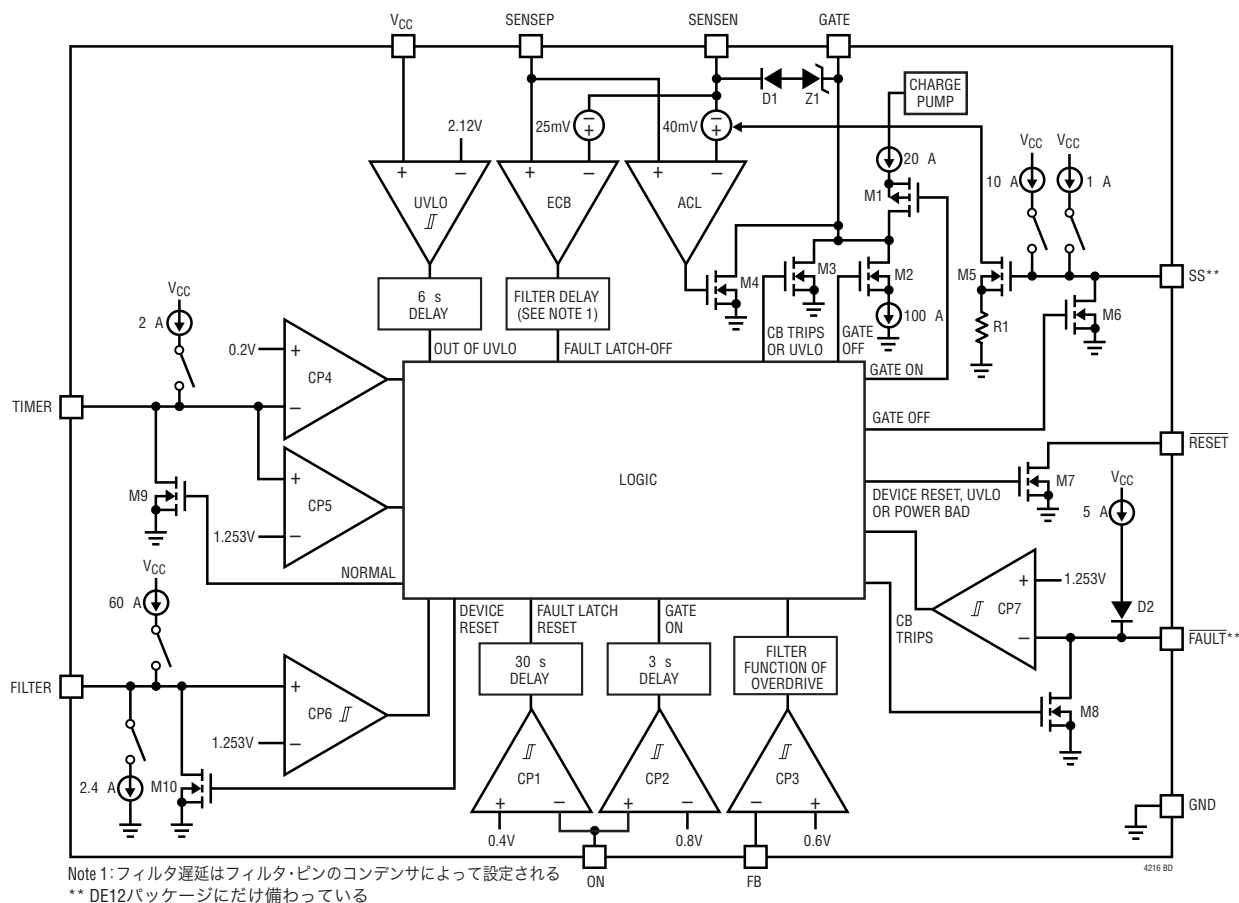
V_{CC} (ピン11/ピン10): バイアス電源入力。2.3V~6Vで動作します。内部の過電圧ロックアウト回路により、V_{CC}の入

力電源電圧が標準2.12Vを超すまで、デバイスはディスエーブルされます。

FAULT (ピン12/なし): フォルトの入力と出力。入力としては、このピンを“L”(<1.253V)にドライブすると、デバイスはフォルト・モードにラッチオフします。出力としては、このピンは通常の動作状態では内部5 μ Aプルアップによって“H”に引き上げられるか、またはプルアップ抵抗によって外部電源に引き上げられます。回路ブレーカが過電流フォルトによってトリップすると“L”になります。

露出パッド (ピン13/なし): 露出パッドはオープン状態のままにするか、デバイスのグランドに接続することができます。

ブロック図



動作

LTC4216は取り外し可能な回路基板とバックプレーンのどちらにでも置かれるホットスワップ・コントローラです。このデバイスは外部NチャネルMOSFETと電流センス抵抗を使って電流をモニタして負荷を保護します(図14~18を参照)。突入電流制限と短絡保護の両方がLTC4216によって与えられます。このデバイスはバイアス電源入力(V_{CC})を通して給電され、負荷電源(V_{IN})をモニタするための別のセンスピン(SENSEP)を備えています。負荷電源は0V~6Vの範囲が可能で、最小バイアス電源電圧は2.3Vです。

ONピンが「L」から「H」に引き上げられ、「バイアス電源電圧が低電圧ロックアウトから抜け出し(> 2.12V)、TIMER、SS、FILTERおよびGATEの各ピンの電圧が0.2Vより低い」という条件が満たされたら、TIMERはC1に2μAをソースすることにより、最初のタイミング・サイクルを開始します。C1の電圧がTIMERピンのスレッシュホールド(1.253V)を超すと、TIMERは「L」になり、SSピンとGATE

ピンの両方を解除します。SSピンのC2がランプアップを開始し、GATEのランプ・レートを制御します。これにより、出力の負荷容量に流れ込む突入電流の変化率が制限されます。FBピンの電圧が0.6Vとそのヒステリシスを超すと、RESETピンは2番目のタイミング・サイクルの後に「H」になります。

外部MOSFETが完全にオンすると、負荷容量への突入電流が小さい場合、出力は負荷電源電圧までランプします。ただし、突入電流が $\Delta V_{ACL(TH)}/R_{SENSE}$ のアナログ電流リミットを超すと、LTC4216は制限された電流を負荷容量にソースして出力をランプさせます。

LTC4216は、出力の短絡または電流過負荷に対して、スレッシュホールドが25mVの内部電子回路ブレーカとアナログ電流制限回路を使って保護します。回路ブレーカの応答時間はFILTERピンに接続されたC3によって設定されます。

アプリケーション情報

電源の入った回路への挿入

電源の入っているバックプレーンに回路基板を挿入するとき、電源バイパス・コンデンサを充電するのに電源バスから大きな過渡電流が流れることがあります。この電流により、コネクタ・ピンが損傷を受け、電源バスにグリッチが生じ、システム内の他の基板がリセットされる可能性があります。LTC4216は制御された状態で回路基板の電源をオンまたはオフするように設計されていますので、グリッチを生じたりコネクタに損傷を与えることなく挿抜が可能です。

LTC4216の特長の概要

1. 電源の入ったバックプレーンに対しボードを安全に挿抜が可能です。
2. 0V～6Vの負荷電圧を制御します。
3. 外部NチャネルMOSFET用ハイサイド・ゲート・ドライブ。
4. 大きな負荷コンデンサへの起動時突入電流の制限機能付きの調節可能なソフトスタート。
5. 過電流フォルト状態での回路ブレーカ・タイムアウト機能付きの調節可能なアナログ電流制限(ACL)。ACLループ補償に外付けのゲート・コンデンサは不要です。
6. センス抵抗両端の電圧が25mVでトリップする電子回路ブレーカ。応答時間はFILTERピンの外付けコンデンサを使って調節可能です。
7. デバイスをオン／オフするONピンを備えています。これは、回路ブレーカがトリップした後デバイスをリセットするのにも使うことができます。
8. FBピンを通して出力電源電圧をモニタし、 $\overline{\text{RESET}}$ ピン出力に知らせます。
9. フォルト状態出力を与えます。

ON制御

ONピンはヒステリシスを備えた、スレッシュホールド・レベルの異なる(0.8Vと0.4V)2つのコンパレータを備えており、それらは2つの目的に役立ちます。

1. ONピンの電圧が $6\mu\text{s}$ より長く $> 0.8\text{V}$ ならばデバイスをオンし、ONピンの電圧が $15\mu\text{s}$ より長く $< 0.72\text{V}$ ならばデバイスをオフします。
2. 回路ブレーカがトリップした後、ONピンの電圧が $30\mu\text{s}$

より長く $< 0.4\text{V}$ ならばデバイスをリセットします。

ONピンの電圧を設定する方法がいくつかあります。

1. 10kのプルアップ抵抗を使ってONピンを負荷電源(V_{IN})に接続します。
2. ONピンをシステム・コントローラからON/OFFロジック信号を使ってドライブします。
3. 外部抵抗分割器をONピンに接続します。この分割器を使って、内部 V_{CC} の低電圧ロックアウト回路よりも高い値を負荷電源の低電圧ロックアウト電圧に設定することができます。

たとえば、図17に示されているように、 V_{CC} ピンとSENSEPピンの両方が5V負荷電源に接続されている場合、抵抗分割器の値を $R_1 = 20\text{k}$ 、 $R_2 = 80.6\text{k}$ のように選択すると、負荷電源の電圧がその最終値の約80%に達したときデバイスがオンします。

V_{CC} 低電圧ロックアウト

ヒステリシスをもったコンパレータ(UVLO)がバイアス電源(V_{CC})の低電圧を監視します。スレッシュホールドは $V_{\text{CC}}(\text{UVL})$ (2.12V)とそのヒステリシス $\Delta V_{\text{CC}}(\text{UVL, HYST})$ (120mV)で定まります。 V_{CC} が $V_{\text{CC}}(\text{UVL})$ を超すと、デバイスがイネーブルされます。 V_{CC} が $(V_{\text{CC}}(\text{UVL}) - \Delta V_{\text{CC}}(\text{UVL, HYST}))$ より下に下がると、デバイスはディスエーブルされ、GATEが引き下げられます。回路ブレーカがトリップした後続いて、 V_{CC} が $200\mu\text{s}$ より長くこのスレッシュホールドより下に回帰すると、フォルト・ラッチが解除されます。バイアス電源の $10\mu\text{s}$ より短いどんなグリッチもUVLOグリッチ・フィルタによって除去されます。

タイマ

外部コンデンサ C_1 をTIMERピンにを使って、LTC4216の2つのタイミング・サイクルを生成します。最初のタイミング・サイクルはONピンが最初にオンするときのデバウンス・サイクルで、GATEピンとSSピンは両方とも“L”に保たれ、どんな短絡フォルトも電子回路ブレーカによって無視されます。2番目のタイミング・サイクルは、FBピンの電圧が 0.6V とそのヒステリシスを超すとき $\overline{\text{RESET}}$ ピンが“H”になる前のパワーグッド遅延です。

TIMERピンは、2つのタイミング・サイクルのあいだ $2\mu\text{A}$ を C_1 にソースし、TIMERピンの電圧がそのスレッシュホールドを超すと、内部Nチャネル・スイッチによって“L”に引き下げられます。

アプリケーション情報

C1がTIMERピンのスレッシュホールド $V_{TMR(TH)}$ (1.253V)まで充電されるタイマ時間は次式で与えられます。

$$t_{TIMER} = \frac{1.253V \cdot C1}{2\mu A} \quad (1)$$

たとえば、 $C1 = 10nF$ ならば、 $t_{TIMER} = 6.2ms$ です。

FBのグリッチのフィルタリング

FBピンは抵抗分割器を通して外部MOSFETの出力電圧をモニタするのに使われます。出力の電圧低下スパイクによるFBピンのどんなトランジェントも \overline{RESET} を“L”に引き下げます。 \overline{RESET} が不要なシステム・リセットを発生するのを防ぐために、FBコンパレータにはこれらのグリッチを乗り越えるグリッチ・フィルタが備わっています。フィルタ時間は(150mVを越す)大きなトランジェントの場合20 μs で、小さなトランジェントの場合は最大100 μs です。グリッチ・フィルタ時間とFBピンの過渡電圧、つまりFBのオーバードライブの関係を図1に示します。

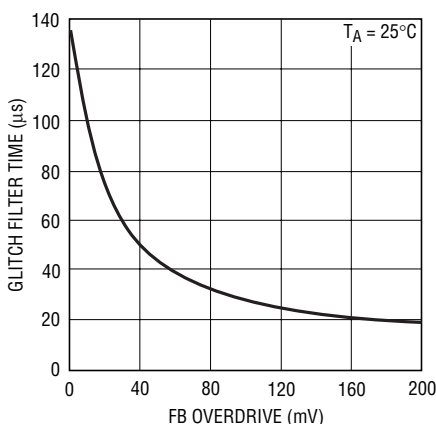


図1. FBコンパレータのグリッチ・フィルタ時間とFBのオーバードライブ

出力電圧モニタ

図2に示されているように、出力電圧はFBピンに接続された抵抗分割器(R3とR4)とスレッシュホールドが0.6VのFBコンパレータを通してモニタされます。

起動サイクル後の出力電圧モニタの通常動作を図3に示します。FBピンの電圧が0.6Vより下に下がる時点1で、FBコンパレータの出力が“H”になります。 \overline{RESET} はグリッチ・フィルタ遅延の後、時点2で内部Nチャネル・スイッチによって“L”に引き下げられます。FBピンの電圧が0.6Vを越すと、FBコンパレータの出力が“L”になり、新しい

タイミング・サイクルが始まります。完全なタイミング・サイクルの後、 \overline{RESET} が時点6で外部プルアップ抵抗R5によって“H”に引き上げられます。式(1)で与えられるタイマ時間により、 \overline{RESET} が“H”になるパワーグッド遅延が設定されます。FBピンの電圧が時点4でタイミング・サイクルより短い時間0.6Vより上に留まると、 \overline{RESET} 出力は“L”に保たれます。タイミング・サイクル中に電子回路ブレーカによって過電流フォルトが検出されるか、または \overline{FAULT} ピンが外部から“L”にドライブされる場合も、TIMERピンが“L”に引き下げられ、 \overline{RESET} 出力は“L”に保たれます。

デバイスが低電圧ロックアウト状態に入るか、またはONピンの電圧が0.4Vより下に下がると、 \overline{RESET} は“L”に引き下げられ、FBピンの電圧は無視されます。

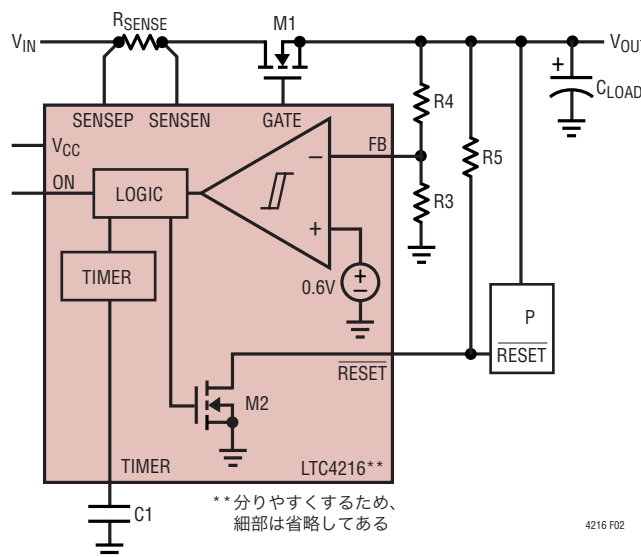


図2. 出力電圧モニタのブロック図

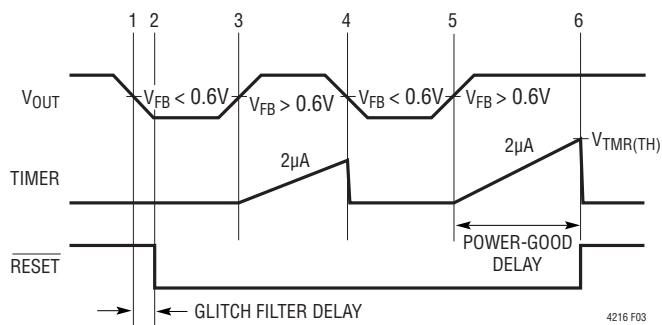


図3. 通常動作の出力電圧モニタ波形

アプリケーション情報

電子回路ブレーカ

LTC4216には電子回路ブレーカ機能が備わっており、短絡や電源の過負荷電流状態に対して外部MOSFETを保護します。SENSEPピンとSENSENピンのあいだに接続された外部センス抵抗を使って負荷電流を測定します。センス抵抗両端の電圧がフォルト・フィルタ遅延より長いあいだ回路ブレーカの25mVのトリップ・スレッシュホールドを超すと、MOSFETのゲートが“L”に引き下げられ、MOSFETはオフします。

フォルト・フィルタの遅延は、式(2)のように、FILTERピンとグランド間に接続されたコンデンサC3によって決まります。FILTERピンは、センス抵抗両端のセンス電圧が25mVを超すと、60μAのプルアップ電流をソースします。それ以外は、2.4μAで引き下げられます。FILTERピンの電圧がV_{FILT(TH)}スレッシュホールド(1.253V)を超すと、GATEが“L”になる前に20μsの内部遅延があり、FAULTピンが“L”になります。FILTERコンデンサが使われないと、フィルタ・フォルト遅延は既定で20μsになります。FILTERコンデンサ(C3)を使った回路ブレーカの応答時間、つまりフォルト・フィルタの遅延は次式で与えられます。

$$t_{CB(TRIP)} = \frac{1.253V \cdot C3}{60\mu A} + 20\mu s \quad (2)$$

起動時にアナログ電流制限状態でMOSFET電流が大きな出力負荷容量を充電するとき、フォルト・フィルタの遅延が短かすぎて回路ブレーカがトリップしてしまわないように、FILTERコンデンサ(C3)を選択します。また、この遅延は外部MOSFETの安全動作領域(SOA - safe operating area)を超すほど長くないようにします。

図5のように、間欠的な過負荷が電流制限を超えることがあります。継続時間が十分短かければ、FILTERピンの電圧はV_{FILT(TH)}スレッシュホールドに達しないので、デバイスはシャットダウンしません。この状態を処理するため、センス抵抗両端の電圧が25mVより低いときは常にFILTERは2.4μAで放電します。どんな間欠的過負荷も総計デューティ・サイクルが4%を超すと、最終的には回路ブレーカをトリップします。式(3)で与えられているように1μFに正規化した、回路ブレーカの秒単位の応答時間を図6に示します。FILTERの非対称の充電と放電はMOSFETの発熱の目安になります。

$$\frac{t}{C3} (s/\mu F) = \frac{1.253}{(60 \cdot D) - 2.4} \quad (3)$$

回路ブレーカがトリップするとデバイスがラッチオフし、ONピンを少なくとも100μsのあいだ“L”(< 0.4V)に引き下げてフォルト・ラッチを解除するまで、FAULTは“L”になります。FILTERピンはONピンの電圧が0.4Vより下に下がると内部Nチャネル・スイッチによって“L”に引き下げられ、コンデンサを急速に放電し、ONピンの電圧が0.8Vを超して新しい起動サイクルを開始すると2.4μAでプルダウンします。FILTERピンの電圧が0.2Vより下に下がるまで、新しいタイミング・サイクルは開始されません。電子回路ブレーカは起動後最初のタイミング・サイクルのあいだデイスエーブルされ、短絡フォルトはどれも無視されます。

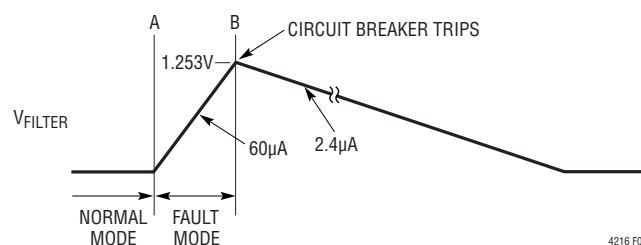


図4. 連続フォルトのタイミング

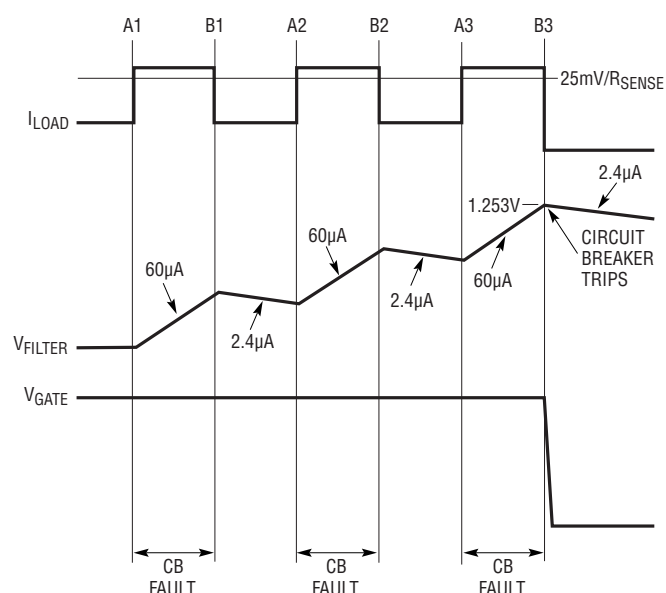


図5. 複数回の間欠的過負荷状態

アプリケーション情報

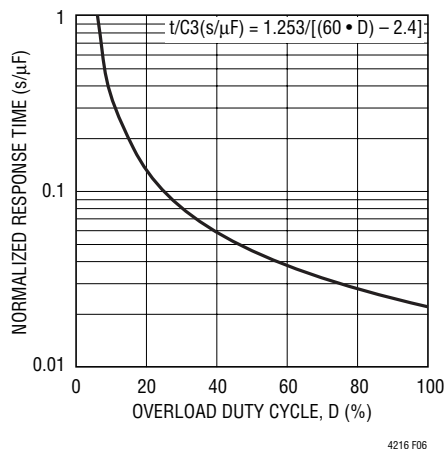


図6. 間欠的過負荷に対する回路ブレーカ・フィルタの応答

アナログ電流制限

電子回路ブレーカに加えて、LTC4216には、GATEピンに外部補償コンデンサを必要としない新しいアナログ電流制限(ACL)アンプが内蔵されています。このアンプの安定性は使用されるMOSFETの大きなゲート入力容量(C_{ISS})によって補償されます。これらのMOSFETのC_{ISS}は通常1nF以上あります。ただし、MOSFETのゲート入力容量(C_{ISS})がループの安定性にとって小さ過ぎる場合、GATEピンとグラウンドのあいだに外付けコンデンサを接続し、ゲートの総容量を1nF以上に増やします。式(4)で与えられているように、MOSFET電流(I_{ACL})は、SENSEピンとSENSEピンのあいだに接続されたセンス抵抗(R_{SENSE})両端のアナログ電流制限電圧ΔV_{ACL(TH)}(標準40mV)に制限されます。

$$I_{ACL} = \frac{\Delta V_{ACL(TH)}}{R_{SENSE}} \quad (4)$$

ΔV_{ACL(TH)}スレッシュホールドはΔV_{CB(TH)}スレッシュホールド(標準25mV)より1.6倍高く、2レベルで電流を検出します。ACLアンプがMOSFET電流をセンス抵抗両端でΔV_{ACL(TH)}にサーボ制御すると、MOSFET電流はΔV_{CB(TH)}スレッシュホールドを越すので、FILTERピンは60μAのプルアップを使ってC3を充電します。この状態が十分長く続き、C3がV_{FILT(TH)}スレッシュホールド(1.253V)に達すると、GATEが“L”に引き下げられ、FAULTが“L”にラッチします。

センス抵抗両端の電圧が過負荷状態のあいだΔV_{ACL(TH)}より大きいと、ACLアンプがGATEを下方にサーボ制御してMOSFETの電流を制御しようとします。通常動作ではGATEピンの電圧がMOSFETをオーバードライブするので、ACLアンプはゲートを制御するためGATEをMOSFETのスレッシュホールドまで放電させるのに時間を要します。過負荷が大きくない場合、ACLアンプはMOSFET電流を制御することができますが、大きな過負荷が生じると、MOSFETのゲートは最初大きくオーバードライブされているので、MOSFET電流にオーバーシュートが生じることがあります。GATEは急速にグラウンドに放電され、それに続いてACLアンプが制御を開始します。GATEが放電するときのGATEのアンダーシュートからアナログ電流制限が非常に高速で回復する必要があるアプリケーションでは、図17に示されているように、直列抵抗(R_Z)を外部コンデンサ(C_Z)と一緒にGATEピンに接続します。最適な性能を得るためには、R_Zの値を10Ω~100Ωの範囲にする必要があります。

ソフトスタート

LTC4216にはソフトスタート機能が備わっており、電源立上げ時に突入電流のdi/dtを制御します。低電圧アプリケーションには一般に大きな出力負荷コンデンサが使われているので、通常の突入電流が負荷電源にグリッチを生じるだけ十分大きいことがあります。ソフトスタート機能を使うと、外部MOSFETのゲートを非常に徐々にオンすることができ、電源グリッチを生じさせることなく負荷コンデンサに流れ込む突入電流を制御することができます。

SSピンとグラウンド間に接続された外部コンデンサ(C2)を使って、GATEはACLアンプによってサーボ制御され、電源立上げのあいだSSのランプアップ・レートを追尾します。SSのランプアップのプロフィールには、10μA電流源のプルアップによる通常のランプ・レートと1μAの電流源のプルアップによる遅いランプ・レートの2つの傾斜があります。SSの両方のランプ・レートは以下のように与えられます。

$$\text{通常のSSランプ・レート: } \frac{dV_{SS(NOM)}}{dt} = \frac{10\mu A}{C2} \quad (5)$$

$$\text{低速のSSランプ・レート: } \frac{dV_{SS(SLOW)}}{dt} = \frac{1\mu A}{C2} \quad (6)$$

アプリケーション情報

たとえば、もし $C2 = 10\text{nF}$ ならば、 $\frac{dV_{SS}(\text{NOM})}{dt} = 1\text{V/ms}$ および

$$\frac{dV_{SS}(\text{SLOW})}{dt} = 0.1\text{V/ms}$$

最初のタイミング・サイクルの後、SSコンデンサは $10\mu\text{A}$ 電流源のプルアップによって充電され、GATEはACLアンプによって“L”に保たれます。SSがランプアップし、その入力オフセット電圧を超すとACLアンプはGATEを解除します。この瞬間、SSはプルアップ電流を $10\mu\text{A}$ から $1\mu\text{A}$ に切り替え、ランプ・レートを遅くします。GATEはMOSFETがターンオン・スレッシュホールド電圧に達するまで $20\mu\text{A}$ のプルアップによって連続して充電されます。外部MOSFETが最初にオンすると、MOSFETの高い利得により、常に電流ステップが生じます。SSの遅いランプ・レートにより、外部MOSFETのゲートは小さな突入電流ステップでオンすることができます。

外部MOSFETがオンすると、負荷電流がセンス抵抗を通して流れ始め、その両端に電圧が発生します。これにより、ACLアンプはGATEをセンス抵抗両端の電圧にサーボ制御することができるので、突入電流の変化率を制御することができます。この瞬間、SSは $1\mu\text{A}$ の電流源プルアップから $10\mu\text{A}$ の電流源プルアップに再度切り替え、通常のランプ・レートにします。GATEはACLアンプがサーボ制御するのに従ってランプアップを続け、SSのランプ・レートを追尾します。SSがその最終値に達してSSのランプアップが終了すると、GATEはセンス抵抗両端の $\Delta V_{ACL}(\text{TH})$ にサーボ制御されます。センス抵抗両端の電圧が負荷電流の低下により $\Delta V_{ACL}(\text{TH})$ より下に下がると、ACLアンプはシャットオフし、GATEは $20\mu\text{A}$ のプルアップによってさらにランプします。

V_{CC} の低電圧ロックアウト状態、最初のタイミング・サイクルのあいだ、または回路ブレーカ・フォルトがタイムアウトしたときのどの条件でも、SSは“L”に引き下げられます。ソフトスタート機能を使わない場合、SSピンは未接続のままにします。

GATEコンデンサを使った突入電流制御

ソフトスタートが電源立上げ時に突入電流の di/dt を制御する必要のないアプリケーションでは、突入電流を制限

する別の方法として、図7に示されているように、外部コンデンサ($C4$)をGATEピンからグラウンドに接続してGATEピンの電圧のスルーレートを制御します。 10Ω の外部抵抗 R_G により、MOSFETの高周波自励発振を防ぐことができます。GATEのスルーレートは次式で与えられます。

$$\frac{dV_{GATE}}{dt} = \frac{20\mu\text{A}}{C4 + C_{GATE}} \quad (7)$$

ここで、 C_{GATE} は外部MOSFETのゲート入力容量(C_{ISS})に関連した寄生GATE容量です。

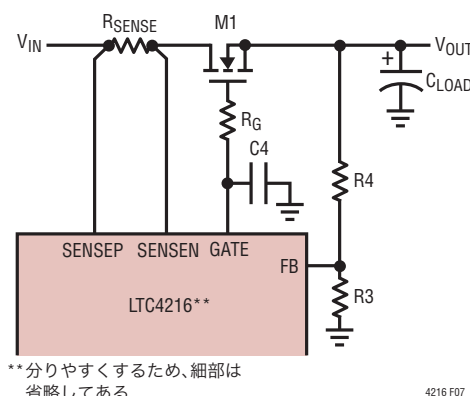
負荷コンデンサ(C_{LOAD})に流れ込む突入電流は次の値に制限されます。

$$I_{INRUSH} = C_{LOAD} \cdot \frac{dV_{GATE}}{dt} = \frac{C_{LOAD}}{C4 + C_{GATE}} \cdot 20\mu\text{A} \quad (8)$$

たとえば、 $C_{LOAD} = 4700\mu\text{F}$ 、 $C4 = 33\text{nF}$ および $C_{GATE} = 5\text{nF}$ だと、 $I_{INRUSH} = 2.5\text{A}$ です。

C_{LOAD} が非常に大きく、 I_{INRUSH} がアナログ電流制限を超すと、GATEがサーボ制御され、突入電流を $\Delta V_{ACL}(\text{TH})/R_{SENSE}$ に制御します。

この手法のひとつの弱点は、GATEピンにコンデンサが追加されることにより、システムのターンオン時間とターンオフ時間が遅くなることです。この手法を使う場合、 50nF 以下の $C4$ を推奨します。ただし、外部にゲート・コンデンサを付加すると、電源から電力が最初に供給されたとき、MOSFETのドレイン-ゲート間容量を介してGATEピンに結合される電圧スパイクの除去に役立ちます。



** 分りやすくするため、細部は省略してある

4216 F07

図7. 外部ゲート・コンデンサを使った突入電流制御

アプリケーション情報

通常のパワーアップとパワーダウン

プリント回路基板を電源の入ったバックプレーンに挿入する場合の通常の電源立上げシーケンスのタイミング図を図8に示します。

時点1で、バイアス電源(V_{CC})がランプアップし、電源電圧が低電圧ロックアウト・スレッショルド(2.12V)を超すとデバイスをイネーブルします。時点2で、ONピンとともに、SENSE電源がランプアップし、ONピンの電圧が0.8Vを超すと最初のタイミング・サイクルが開始されます。 $GATE < 0.2V$ 、 $FILTER < 0.2V$ 、 $TIMER < 0.2V$ 、 $SS < 0.2V$ という条件がすべて満たされると、TIMERコンデンサを2 μA のプルアップでランプアップさせることができます。時点3で、TIMERが $V_{TMR(TH)}$ スレッショルドに達し、最初のタイミング・サイクルが終了します。電子回路ブレーカがイネーブルされ、TIMERコンデンサは急速に放電します。時点4では、TIMER、GATE、FILTERおよびSSが0.2Vより下、 ΔV_{SENSE} が25mVより下、さらにGATEランプアップ・サイクルが始まる前はFAULTが“H”であるかチェックされます。SSコンデンサが10 μA の電流源によってランプアップするあいだ、GATEはアナログ電流制限アンプによって“L”に保たれます。SSがACLアンプの入力オフセット電圧を横切ると、SSは1 μA のプルアップに切り替わり、ランプ・レートが遅くなります。この時点で、ACLアンプはGATEを解除し、GATEが20 μA のプルアップでランプアップするのを許します。時点6で、GATEが外部MOSFETのターンオン・スレッショルドに達すると、電流が負荷コンデンサに流れ込み始めます。この時点のMOSFETの電流レベルはACLアンプによって制御され、GATEのランプは遅くなります。SSはプルアップ電流を1 μA から10 μA に切り替え、通常のランプ・レートになります。時点6と時点7のあいだでは、ACLアンプはGATE電圧をサーボ制御してSSのランプ・レートを追尾し、負荷電流のスルーレートを制限します。時点7で、SSはその最終値に達し、負荷電流がアナログ電流制限されていないと、GATEは20 μA のプルアップでランプアップを続けます。時点8で、FBピンの電圧が0.6Vを超すと、2番目のタイミング・サイクルが開始されます。 $TIMER < 0.2V$ 、 $\Delta V_{SENSE} < 25mV$ およびFAULTが“H”であるという条件が満たされると、TIMERコンデンサはランプアップすることが許されます。TIMERが時点9で $V_{TMR(TH)}$ スレッショルドに達するとRESETが“H”になり、システム・コントローラにパワーグッド状態であることを知らせます。その後、TIMERは“L”に保たれます。

ONピンの電圧が $(V_{ON(TH)} - \Delta V_{ON(HYST)})$ のスレッショルド(0.72V)より下に下がると、パワーダウン・シーケンスが開始されます。時点11で、GATEはACLアンプと100 μA の電流源プルダウンの両方によって放電し、出力電圧を徐々に下げます。FBピンの電圧が時点12で0.6Vより下に下がると、グリッチ・フィルタの遅延の後RESETが“L”になり(「FBのグリッチのフィルタリング」のセクションを参照)、パワーグッド状態ではなくなったことを知らせます。ONピンの電圧が0.4Vより下に下がると、デバイスがリセットし、GATEは強いプルダウン・デバイスによって“L”に引き下げられます。

アナログ電流制限付きソフトスタート

ソフトスタート時に非常に大きな出力負荷コンデンサが接続されると、GATE電圧がサーボ制御され、突入電流を $\Delta V_{ACL(TH)}/R_{SENSE}$ に制御します。これは図9のタイミング図に示されています。最初のタイミング・サイクルの後、GATEはランプアップを許され、時点5と時点8のあいだでSSのランプ・レートを追尾します。時点7で、GATEピンの電圧が増加するにつれ負荷電流が増加すると、センス抵抗両端の電圧が $\Delta V_{CB(TH)}$ (標準25mV)を超えます。FILTERコンデンサは60 μA の電流源プルアップによって充電を開始します。時点8で、SSのランプ・サイクルの終点でSSはその最終値に達します。これにより、GATEをACLアンプによりセンス抵抗(R_{SENSE})両端の $\Delta V_{ACL(TH)}$ (標準40mV)に制御することができ、突入電流を次式の値に制限します。

$$I_{LIMIT} = \frac{40mV}{R_{SENSE}} \quad (9)$$

FILTERピンの電圧は、制限された負荷電流で負荷コンデンサが充電されるにつれ、上昇を続けます。時点9で、FBピンの電圧が0.6Vを超えますが、センス抵抗両端の電圧が25mVを超しているため、2番目のタイミング・サイクルを開始することができません。時点10で、負荷コンデンサが完全に充電された状態に近づくにつれて負荷電流が減少し、センス抵抗両端の電圧は40mVより下に低下します。アナログ電流制限ループがシャットオフし、GATEはその最終値までさらにランプします。FILTERコンデンサは、センス抵抗両端の電圧が時点11で25mVより下に下がると、2.4 μA のプルダウンにより放電します。時点7と時点11のあいだの時間は、非常に大きな負荷コンデンサの場合にGATEのランプアップのあいだに誤ってタイムアウトが生じるのを避けるため、式(2)で与えられている回路ブレーカの遅延時間より短くなければなりません。

4216fa

アプリケーション情報

FBピンの電圧が0.6Vを超し、センス抵抗両端の電圧が25mVより下に下がる時点11で2番目のタイミング・サイクルが開始されます。TIMERが $V_{TMR(TH)}$ スレッシュホールド

に達する2番目のタイミング・サイクルの終点(時点12)でRESETが“H”になります。

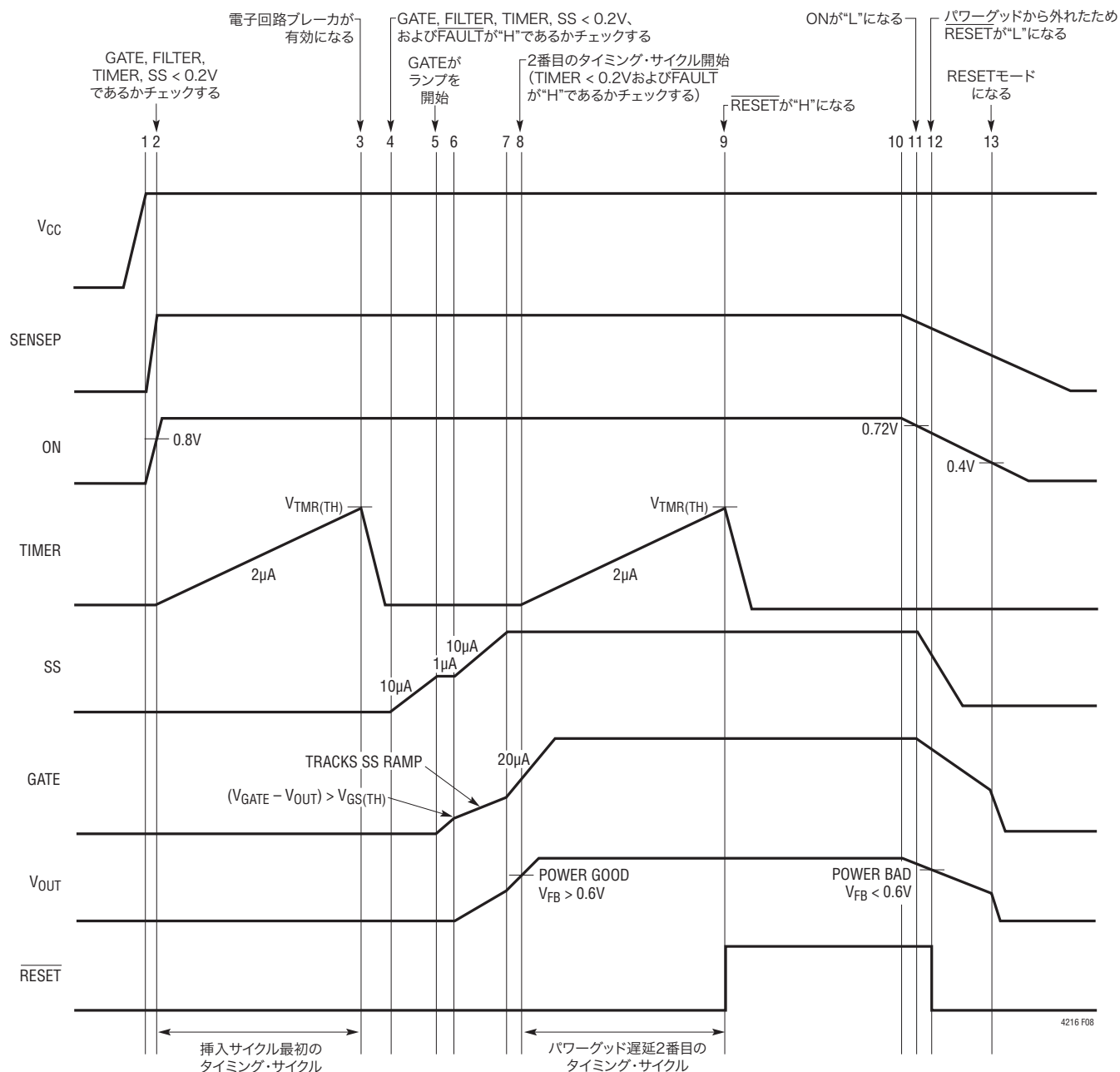


図8. 通常のパワーアップ/パワーダウン・シーケンス

アプリケーション情報

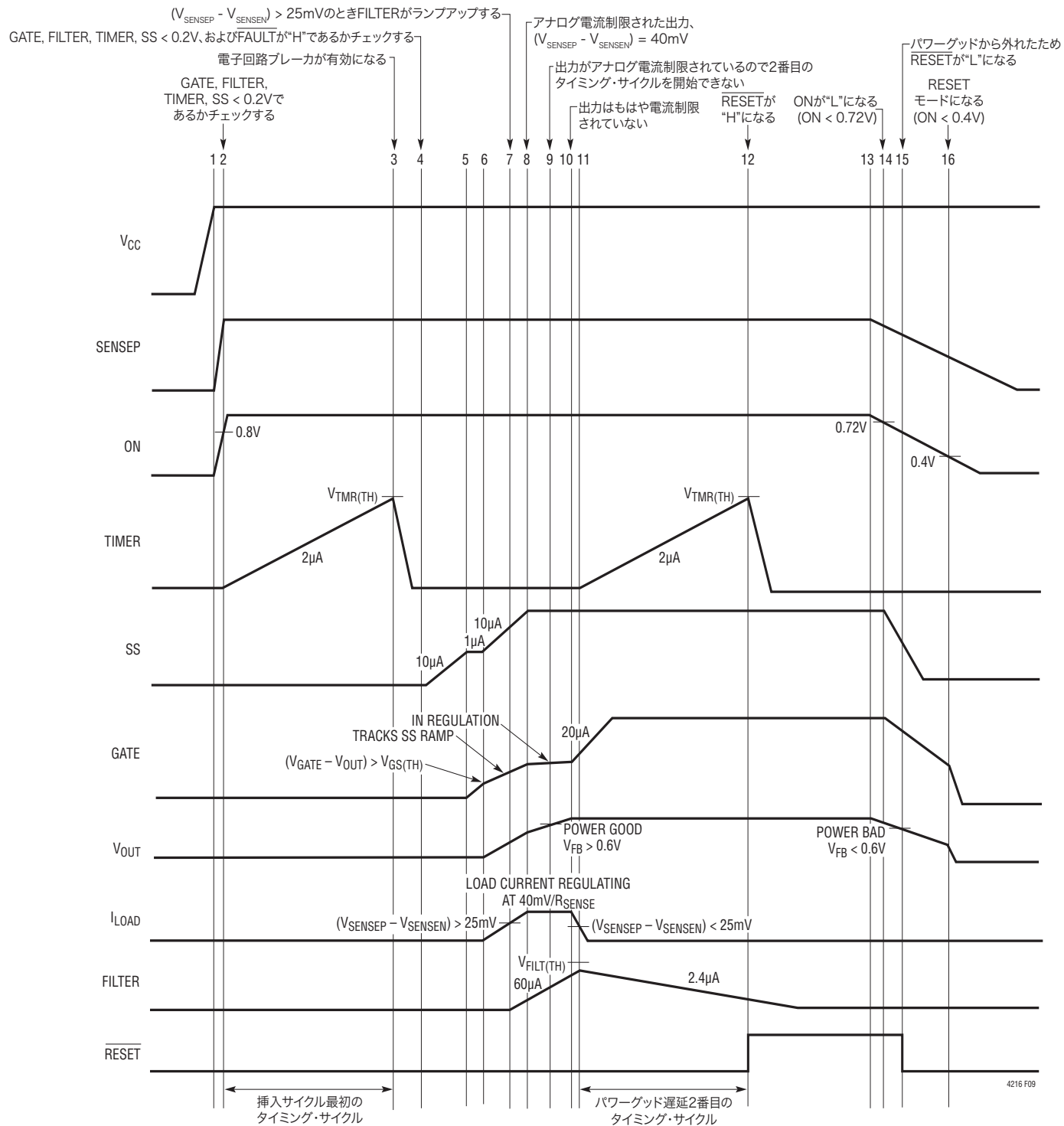


図9. 通常のパワーアップ・シーケンス(アナログ電流制限を伴う)

アプリケーション情報

出力短絡状態でのパワーアップ

電源立上げ時に出力が完全に短絡している場合のタイミング図を図10に示します。GATEがランプアップするにつれMOSFET電流は出力の短絡のために増加し、時点6でセンス抵抗両端の電圧が25mVを超えます。FILTERは60μAをソースし、外部コンデンサを充電します。時点7で、GATEを制御して出力電流を40mV/R_{SENSE}に制限します。時点8でFILTERピンの電圧がそのスレッシュホールド(1.253V)に達したとき出力が依然アナログ電流制限された状態だと、回路ブレーカがトリップしてGATEが“L”に引き下げられます。デバイスがラッチオフし、FAULTが“L”になり、フォルト状態を知らせます。FILTERコンデンサはデバイスがリセットするまで2.4μAのプルダウンによって放電します。

電子回路ブレーカのリセット

LTC4216の電子回路ブレーカがフォルト状態でトリップすると、FAULTが“L”になり、RESETピン、SSピンおよびGATEピンがすべてグランドに引き下げられます。これは図11のタイミング図に示されています。LTC4216は外部フォルトが解消されるまでラッチオフしたままです。内部のフォルト・ラッチをクリアしてデバイスを再起動するには時点4でONピンを少なくとも100μsのあいだ“L”(< 0.4V)に引き下げます。その後、FAULTは時点5で“H”になります。ONピンを“L”から“H”(> 0.8V)にトグルすると新しいスタートアップ・サイクルが開始されます。

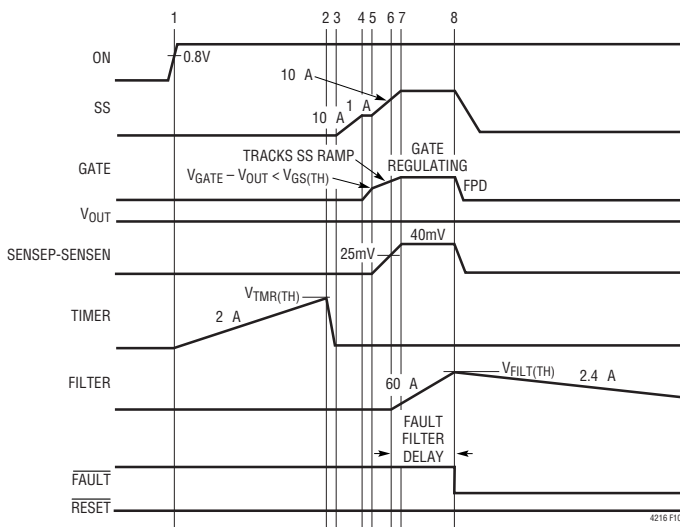


図10. 出力が短絡状態で電源を立ち上げると回路ブレーカがトリップする

センス抵抗に関する検討事項

回路ブレーカの25mVのトリップ・スレッシュホールドと、SENSEPピンとSENSENピンのあいだに接続されたセンス抵抗の値(R_{SENSE})により、式(10)で与えられているように、トリップ電流のレベルが決まります。フォルト電流レベルがアナログ電流制限を超すと、電流は式(11)で与えられる値に制限されます。過負荷状態が式(2)で与えられるフォルト・フィルタ遅延よりも長く続くと、回路ブレーカがトリップし、デバイスはラッチオフします。

$$I_{TRIP(CB)} = \frac{\Delta V_{CB(TH)}}{R_{SENSE}} = \frac{25mV}{R_{SENSE}} \quad (10)$$

$$I_{ACL} = \frac{\Delta V_{ACL(TH)}}{R_{SENSE}} = \frac{40mV}{R_{SENSE}} \quad (11)$$

新しい回路デザインでは、これらの抵抗値は最初に正常状態の最大動作負荷電流と回路ブレーカの最小トリップ・スレッシュホールドから計算されます。これは次式で与えられます。

$$R_{SENSE} = \frac{\Delta V_{CB(TH,MIN)}}{I_{LOAD(MAX)}} = \frac{21.5mV}{I_{LOAD(MAX)}} \quad (12)$$

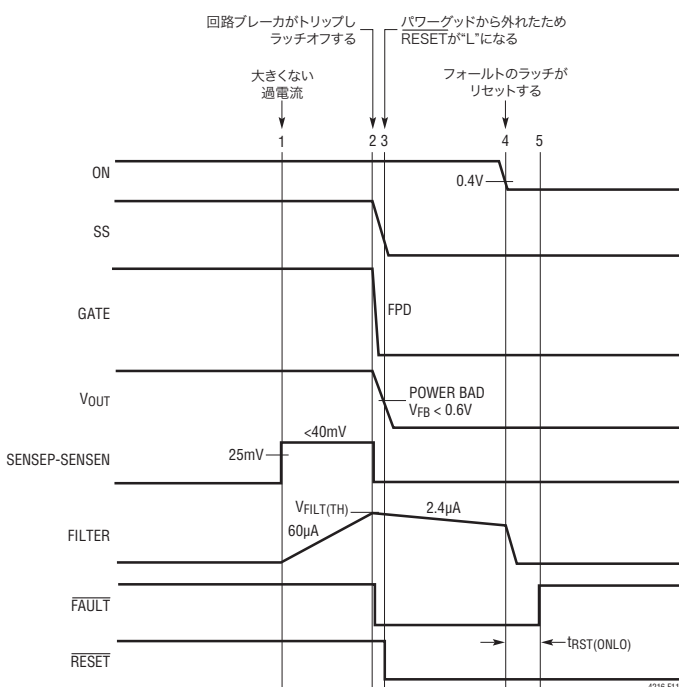


図11. 大きくない過電流で回路ブレーカがトリップし、続いてデバイスがリセットする

アプリケーション情報

たとえば、 $I_{LOAD(MAX)} = 5A$ ならば、 $R_{SENSE} = 4.3m\Omega$ です。最も近い標準値は $4m\Omega$ です。

回路ブレーカが正しく動作するように、センス抵抗とLTC4216のSENSEPピンおよびSENSENピンのあいだの接続にはケルビン検出用PCB接続を使うことを強く推奨します。LTC4216とセンス抵抗間の正しい接続法を図12に示します。配線による誤差を小さくするため、PCBレイアウトはバランスのとれた対称形にします。さらに、センス抵抗のPCBレイアウトには、センス抵抗の電力消費を最適化するために正しい熱管理手法を使います。

回路ブレーカがトリップする前に部品が損傷を受けないように、センス抵抗の電力定格はアナログ電流制限のフォルト電流レベルに適合する必要があります。

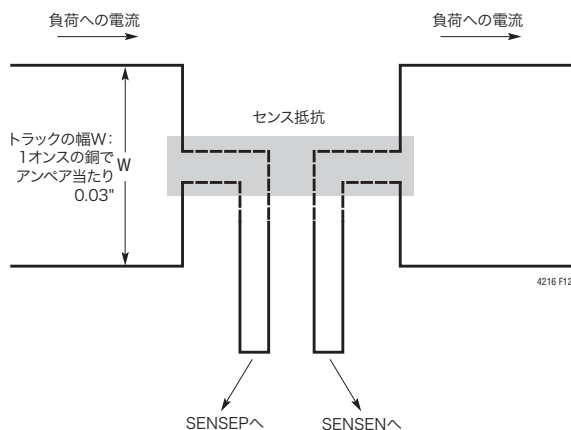


図12. PCB上のセンス抵抗の接続

回路ブレーカのトリップ電流の計算

選択された R_{SENSE} 値に対して、回路ブレーカをトリップする標準負荷電流は次式で与えられます。

$$I_{TRIP(TYP)} = \frac{\Delta V_{CB(TH,TYP)}}{R_{SENSE(TYP)}} = \frac{25mV}{R_{SENSE(TYP)}} \quad (13)$$

回路ブレーカをトリップする最小負荷電流は次式で与えられます。

$$I_{TRIP(MIN)} = \frac{\Delta V_{CB(TH,MIN)}}{R_{SENSE(MAX)}} = \frac{21.5mV}{R_{SENSE(MAX)}} \quad (14)$$

ここで、

$$R_{SENSE(MAX)} = R_{SENSE(TYP)} \cdot \left(1 + \frac{R_{TOL}}{100}\right)$$

回路ブレーカをトリップする最大負荷電流は次式で与えられます。

$$I_{TRIP(MAX)} = \frac{\Delta V_{CB(TH,MAX)}}{R_{SENSE(MIN)}} = \frac{28.5mV}{R_{SENSE(MIN)}}$$

ここで、

(15)

$$R_{SENSE(MIN)} = R_{SENSE(TYP)} \cdot \left(1 - \frac{R_{TOL}}{100}\right)$$

たとえば、電流検出に $4m\Omega \pm 1\%$ のセンス抵抗 R_{TOL} が使われると、標準トリップ電流 $I_{TRIP(TYP)} = 6.25A$ となります。式14と式15から、それぞれ $I_{TRIP(MIN)} = 5.3A$ および $I_{TRIP(MAX)} = 7.2A$ となります。

正しい動作と、回路ブレーカを不必要にトリップさせないためには、最小トリップ電流($I_{TRIP(MIN)}$)がMOSFETの出力に接続されている回路の最大動作負荷電流を超えている必要があります。

MOSFETの選択

回路ブレーカがトリップする前、外部MOSFETスイッチは短絡状態を扱えるだけの適切な安全動作領域(SOA)を備えている必要があります。これらの考慮点が連続ドレイン電流定格よりも優先します。与えられたアプリケーションに対して適切なSOAをもったMOSFETは必要なドレイン電流を常に扱えますが、その逆は真であるとは限りません。MOSFETの製造元のデータシートを調べて、安全動作領域と実効過渡サーマル・インピーダンス曲線を確認してください。

MOSFETは、ソフトスタート用コンデンサが存在しないと仮定して、3段階のプロセスで選択します。最初に R_{SENSE} を選択してから、負荷容量を充電するのに必要な時間を決定します。このタイミング(および最大短絡電流と最大負荷電源電圧)により、MOSFETのSOA曲線に対してチェックされる動作点が定まります。

さらに、次の3つの重要パラメータを検討します。

アプリケーション情報

1. 最大ドレイン-ソース電圧($V_{DS(MAX)}$)

$V_{DS(MAX)}$ の定格はスパイクやリングを含む最大負荷電源電圧を超えている必要があります。

2. ゲート-ソース電圧(V_{GS})のオーバードライブ

V_{GS} の絶対最大定格は、「ロジック・レベル」および「サブロジック・レベル」のMOSFETの場合、標準で $\pm 8V$ です。

3. ドレイン-ソース抵抗($R_{DS(ON)}$)

低電圧アプリケーションでは $R_{DS(ON)}$ を小さくし、そのドレイン-ソース電圧($V_{DS(ON)}$)を電源電圧の非常に小さなパーセンテージにできるようにします。

設計を開始するには、最大動作負荷電流と負荷容量を最初に規定します。式(12)から R_{SENSE} の値を計算します。式(14)で与えられる最小トリップ電流($I_{TRIP(MIN)}$)は最大動作負荷電流に適応するように設定します。

スタートアップ・サイクルのあいだ、LTC4216はMOSFETをアナログ電流制限状態で動作させ、 R_{SENSE} 両端に32mV \sim 48mVの $\Delta V_{ACL(TH)}$ を強制することができます。式(16)で与えられる最小突入電流は、最小 $\Delta V_{ACL(TH)}$ と最大 R_{SENSE} 値を使って計算されます。

$$I_{INRUSH(MIN)} = \frac{\Delta V_{ACL(TH,MIN)}}{R_{SENSE(MAX)}} = \frac{32mV}{R_{SENSE(MAX)}} \quad (16)$$

式(17)で与えられる最大短絡電流は、最大 $\Delta V_{ACL(TH)}$ と最小 R_{SENSE} 値を使って計算されます。

$$I_{SHORT-CIRCUIT(MAX)} = \frac{\Delta V_{ACL(TH,MAX)}}{R_{SENSE(MIN)}} = \frac{48mV}{R_{SENSE(MIN)}} \quad (17)$$

FILTERコンデンサ(C_3)は予測される最も遅い充電速度に基づいて選択します。そうしないと、負荷コンデンサが完全に充電される前にFILTERがタイムアウトしてしまう可能性があります。 C_3 の値は負荷コンデンサ(C_{LOAD})を負荷電源の最大値($V_{IN(MAX)}$)まで充電するのに必要な最大時間に基づいて計算します。この時間は次式で与えられます。

$$t_{CHARGE(LOAD)} = \frac{C_{LOAD} \cdot V_{IN(MAX)}}{I_{INRUSH(MIN)}} \quad (18)$$

回路ブレーカの応答時間の式(2)を変形して、FILTERコンデンサ(C_3)は次式で与えられます。

$$C_3 = \frac{(t_{CHARGE(LOAD)} - 20\mu s) \cdot 60\mu A}{1.253V} \quad (19)$$

式(2)に戻って、回路ブレーカの応答時間を選択された C_3 を使って計算し、その値を $V_{IN(MAX)}$ および $I_{SHORT-CIRCUIT(MAX)}$ と一緒に使って、使用予定のMOSFETのSOA曲線をチェックします。

「標準的応用例」の数値を示した設計例として、 $V_{IN(MAX)} = 1.8V + 5\%$ 、最大動作負荷電流 = 5A、 $C_{LOAD} = 1000\mu F$ について検討します。式(12)から $R_{SENSE} = 4.3m\Omega$ となります。 $R_{SENSE} = 4m\Omega (\pm 1\% \text{許容差})$ を選択します。式(14)と式(16)から、それぞれ $I_{TRIP(MIN)} = 5.3A (> I_{LOAD(MAX)} = 5A)$ および $I_{INRUSH(MIN)} = 7.9A$ となります。式(19)から $C_3 = 10nF$ となります。 C_3 、FILTER電流(60 μA)およびFILTERスレッシュホールド(1.253V)の誤差を考慮して、計算値に1.5を掛けると、最も近い標準値として $C_3 = 18nF$ が得られます。

短絡が発生すると、式(2)の $C_3 = 18nF$ に支配されて、最大 $I_{SHORT-CIRCUIT(MAX)} = 12.1A$ の電流が400 μs のあいだMOSFETを流れます。MOSFETはこの基準に基づいて選択し、SOA曲線に対してチェックする必要があります。

V_{CC}電源のRCネットワーク

LTC4216には電源入力と検出用に2つの別個のピン(V_{CC} とSENSEP)が備わっています。

1. 内部回路に給電するための V_{CC} ピン。
2. 負荷電源から外部センス抵抗とNチャネルMOSFETを通過して出力負荷に流れる電流を(SENSEPピンと一緒に)検出するSENSEPピン。

ほとんどのホットスワップ・デバイスでは、 V_{CC} とSENSEPは1つの共通ピンで、デバイスの電源と外部MOSFETの電流検出機能を与えます。ただし、出力の短絡によって電源が垂下すると、デバイスを低電圧ロックアウト状態にトリガして、デバイスをディスエーブルし、内部のラッチがリセットする可能性があります。

プラグイン・ボードに置かれた外部MOSFETスイッチの給電中の電源側にはバイパスコンデンサは許されていませんので、LTC4216にはバイパス電源入力と負荷電源検出用に2本の別個のピンが備わっています。

4216fa

アプリケーション情報

この構成では、図13に示されているRCネットワーク(R_Y と C_Y)を V_{CC} ピンに使用して、出力の短絡や隣接するボードの短絡のあいだ電源グリッチを乗り切ることができます。示されているRCネットワークの時定数は $7\mu\text{s}$ ですが、これは電源がほとんどの電源グリッチを乗り切るのに十分であり、デバイスが不必要に低電圧ロックアウト状態に入ったり、一時的に電源を失うことから保護します。 V_{CC} ピンとSENSEPピンを一緒に接続するとき、 R_Y の値は V_{CC} ピンの電圧がSENSEPより 70mV 低くなるように選択します。そうしないと、 V_{CC} ピンの電流の一部がSENSEPピンを流れます。

デバイスの電源入力と検出機能を分離するこのユニークな方式は、 2.3V の最小バイアス電源電圧で負荷電源をグラウンドからその電源レールまで動作させるという柔軟性も与えます。正しく動作するには、負荷電源がバイアス電源電圧(最大 6V)以下であることが必要です。

電源トランジェントに対する保護

電源トランジェントを除去するのにほとんどのアプリケーションで使われる2つの方法があります。

1. トランジェントを安全なレベルまでクリップするトランジェント電圧サプレッサ。
2. スナバ(直列RC)ネットワーク。

負荷電源電圧が 3.3V 以上のアプリケーションでは、ホットスワップまたは短絡時のリングングやオーバーシュートが簡単にLTC4216の絶対最大定格を越すことがあります。リスクを最小に抑えるため、トランジェント電圧サプレッサとスナバ・ネットワークをSENSEPピンに強く推奨します。負荷電源電圧が 2.5V 以下のアプリケーションでは、電源のリングングを減らすのに通常はスナバ・ネットワークで十分です。

LTC4216の周りの電源トランジェント保護デバイス(Z1、 R_X および C_X)の接続方法を図13に示します。 V_{CC} ピンのRCネットワーク(R_Y と C_Y)も負荷電源(V_{IN})のスナバ回路として機能します。PCBレイアウトで、これらのトランジェント保護デバイスは、リード・インダクタンスを小さく抑えるためリードの長さを短くして、LTC4216の負荷電源レールのすぐ近くに実装します。

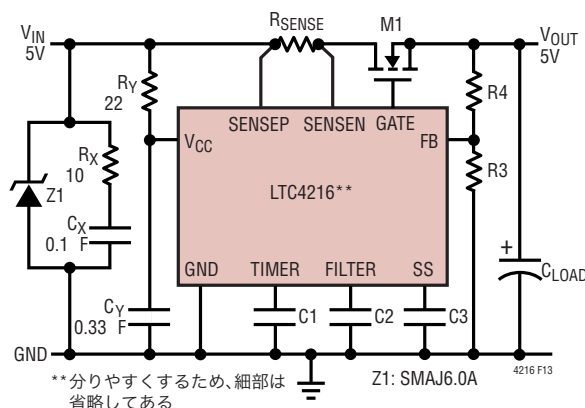


図13. LTC4216の負荷電源レールに接続したトランジェント保護デバイス

スタガピンの接続

LTC4216はコネクタのバックプレーン側またはプリント回路基板のどちらにも使うことができます。両方の例を図14と図15に示します。スタガピン付きエッジ・コネクタを備えたプリント回路基板を推奨します。回路基板の挿抜によりピン接続のシーケンスが制御されるからです。プリント基板上の電源(V_{CC} とSENSEP)とグラウンドの接続はエッジ・コネクタの長いピン(ブレード)に配線します。エッジ・コネクタを通過する制御信号(ON)と状態信号(RESETとFAULT)は短いピン(ブレード)に配線します。

バックプレーンとPCBの接続の検出

LTC4216が起動サイクルを開始する前に、プリント回路基板がバックプレーンのコネクタに適切に挿入されたか検知するには、LTC4216のONピンをいくつかの方法で使うことができます。

一例を図14に示します。この場合、LTC4216はPCBに実装され、 $R1/R2$ 抵抗分割器がONピンに接続されています。 $R2$ はエッジ・コネクタの短いピンに接続されています。コネクタ同士が完全にかみ合う前、ONピンは $R1$ によって“L”に保たれ、LTC4216をオフ状態に保ちます。コネクタ同士がかみ合うと、抵抗分割器が負荷電源(V_{IN})に接続され、ONピンの電圧が 0.8V を超してLTC4216をオンします。

アプリケーション情報

LTC4216がバックプレーンに実装されている例を図15に示します。この場合、NPNトランジスタ(Q1)と2個の抵抗(R7とR8)によりPCB接続検出回路がONピンに形成されます。PCBがバックプレーンのコネクタに挿入されていないと、Q1のベースはR7を介して負荷電源に接続されているので、Q1がオンしてLTC4216のONピンを“L”に引き下げます。Q1のベースはバックプレーンのコネクタ・ピンにも配線されています。PCBがバックプレーンに挿入されると、Q1のベースはPCBの短いピン・コネクションを介して接地されます。これにより、Q1がオフし、LTC4216のONピンはR8を介して負荷電源まで上昇して“H”になることができるので、LTC4216がオンします。

前の2例で、PCB検出回路はシステム・コントローラからの割り込み機能には配線されていません。図16に示されているように、ロジック・レベルのディスクリートNチャネルMOSFET(M2とM3)と2個の抵抗を追加すると、検出回路の割り込み制御が可能です。PCBがバックプレーン

のコネクタにしっかりかみ合うまで、M2のゲートはR8を通して負荷電源まで引き上げられて“H”になっているので、M2はオンに保たれます。ON/RST信号とON/OFF信号の両方のロジック・レベルが“L”だと、M2とM3がオフするので、ONピンは“H”になることができ、LTC4216がオンします。ON/OFF信号を“H”にすると、デバイスがオフし、GATEを“L”に引き下げます。ON/RST信号を“H”にするとデバイスはリセットされます。

5Vホットスワップ・アプリケーション

V_{CC}ピンとSENSE_{FP}ピンを一緒に5V負荷電源(V_{IN})に接続したホットスワップ・アプリケーションを図17に示します。抵抗分割器(R1/R2)は負荷電源の低電圧スレッシュホールドを設定して、電源電圧が4Vを超すまではシステムが起動できないようにします。抵抗分割器(R3/R4)はV_{OUT}をモニタして、V_{OUT}が4.5Vを超すとRESETを“H”にする信号を出します。

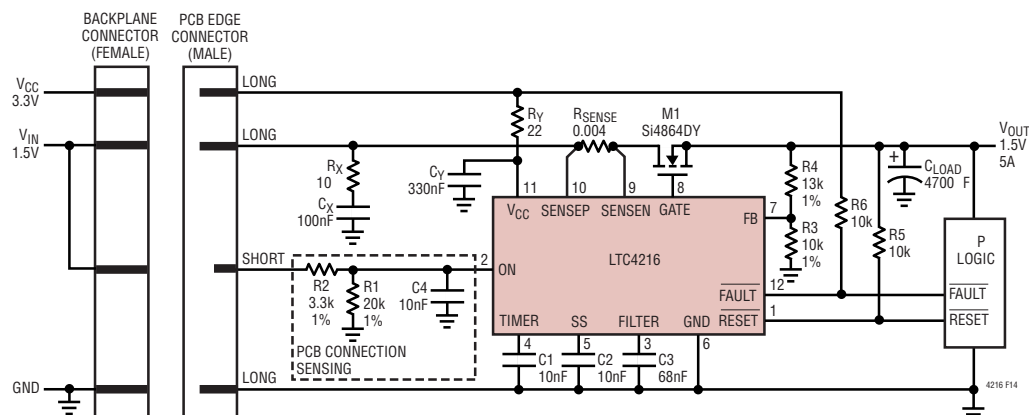


図14. シングル・チャンネル1.5Vホットスワップ・コントローラ

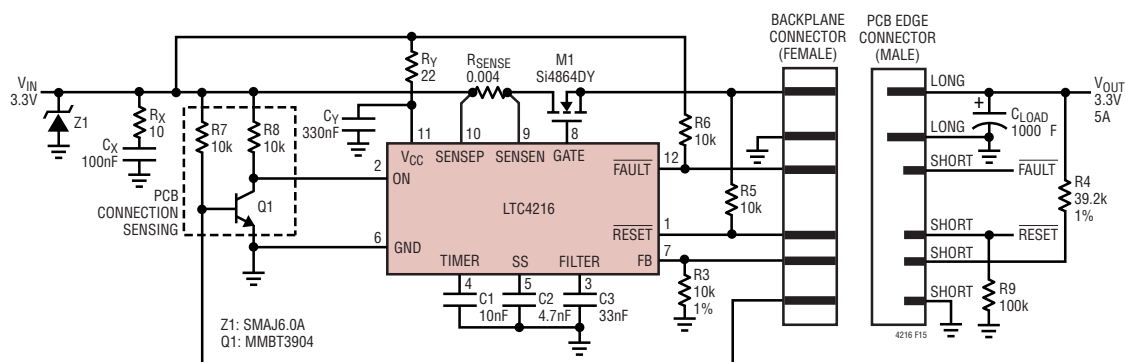


図15. バックプレーン側のホットスワップ・コントローラ(スタガ・ピン接続を利用)

4216fa

アプリケーション情報

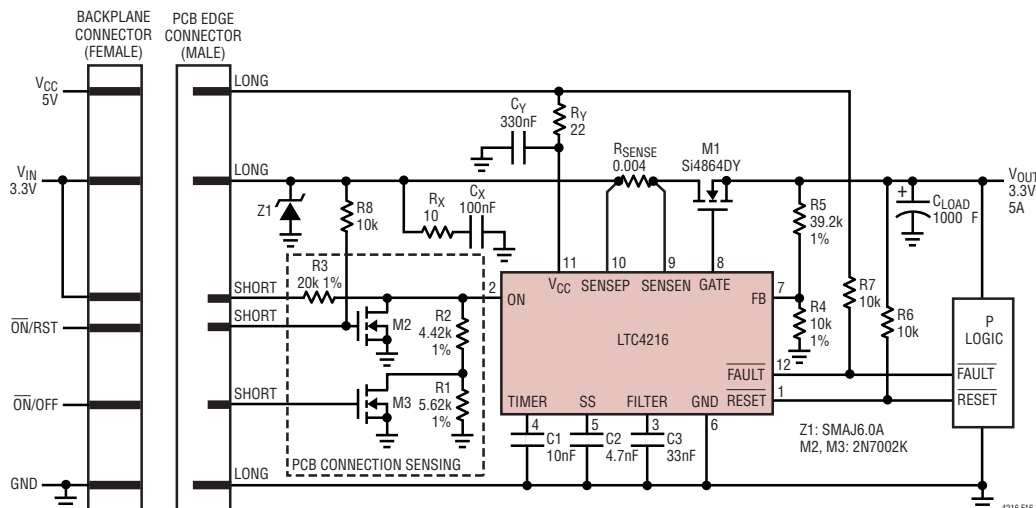


図16. ON/OFFコントロール付きPCB接続検出

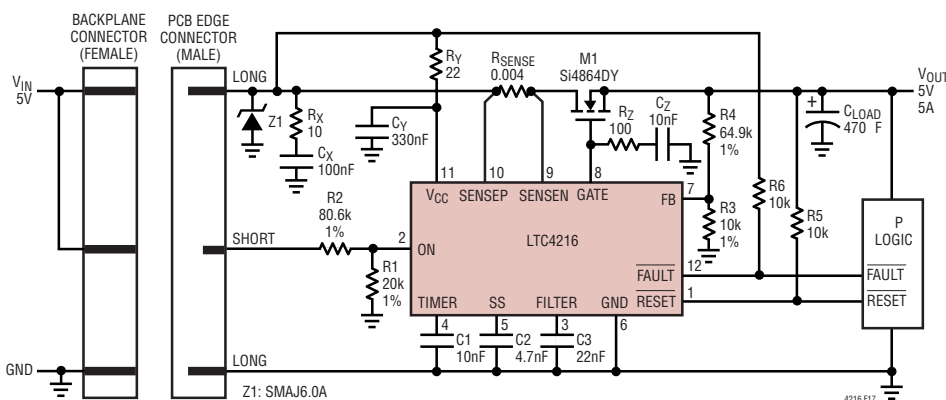


図17. 5Vホットスワップ・アプリケーション

5V電源システムをフォルト状態のリングングと電圧スパイクから保護するために、トランジェント・サプレッサ(Z1)と、SENSEピンに接続されたスナバ・ネットワーク(R_XとC_X)を強く推奨します。V_{CC}ピンに接続されたRCネットワーク(R_YとC_Y)によりLTC4216のバイアス電源はフォルト状態や隣接する基板の短絡時に電源グリッチを乗り切ることができます。

フォルト後の再試行

図18に示されているように、 $\overline{\text{FAULT}}$ ピンとONピンの両方を一緒にRCネットワークに接続することにより、フォルト状態の後に自動的に再試行を行うように、LTC4216を構成することができます。ネットワークは負荷電源(V_{IN})に接続されたプルアップ抵抗(R_{AUTO})とグラウンドに接続された外部コンデンサ(C_{AUTO})で構成されています。この自動再試行回路は、図19のタイミング図に示されてい

るように、回路ブレーカがトリップした後、LTC4216を再試行しようとします。自動再試行のシーケンスのあいだTIMER時間によって与えられるクーリング・サイクルに加えて、ONピンの電圧が0.8Vに達するためのRC時定数により追加のターンオフ時間が与えられるので、外部MOSFETが過熱から保護されます。自動再試行のデューティ・サイクルは次式で与えられます。

$$\text{Duty Cycle} \approx \frac{t_{\text{SS}} + t_{\text{FILTER}} \cdot 100\%}{t_{\text{OFF}} + t_{\text{TIMER}} + t_{\text{SS}} + t_{\text{FILTER}}} \quad (20)$$

ここで、

t_{TIMER} = 式(1)で与えられるTIMER時間; t_{OFF} = コンデンサ(C_{AUTO})をFAULT V_{OL}からV_{ON(TH)}スレッシュホールド(0.8V)まで充電するのに要する時間です。 $\overline{\text{FAULT}}$ ピンには5μAの内部電流源プルアップが備わっているので、t_{OFF}の式が複雑になります。

アプリケーション情報

これはおよそ次式で与えられます。

$$t_{OFF} \approx \frac{R_{AUTO} \cdot C_{AUTO} \cdot (V_{ON(TH)} - V_{OL})}{(V_{IN} - V_{ON(TH)}) + R_{AUTO} \cdot 5\mu A} \quad (21)$$

t_{FILTER} = 式(2)で与えられる回路ブレーカの応答時間; t_{SS} = ソフトスタート・コンデンサ(C2)を0Vからその最終値(1.65V)まで10 μ Aの電流源だけで充電するのに要するおよその時間です。

示されている部品の値の場合、外部RC時定数は0.2秒に設定され、 $t_{TIMER} = 62ms$ 、 $t_{OFF} = 25ms$ ($V_{IN} = 5V$)、 $t_{SS} = 1.6ms$ 、 $t_{FILTER} = 480\mu s$ 、自動再試行のデューティ・サイクルは2.3%です。自動再試行のデューティ・サイクルは、 t_{TIMER} 遅延とRC遅延の両方を増加させることにより、さらに減らすことができます。一例として、TIMERコンデンサ(C1)の値を100nFから330nFに増やし、 R_{AUTO} の値を200kから470kに増やすと、デューティ・サイクルは0.8%に減少します。

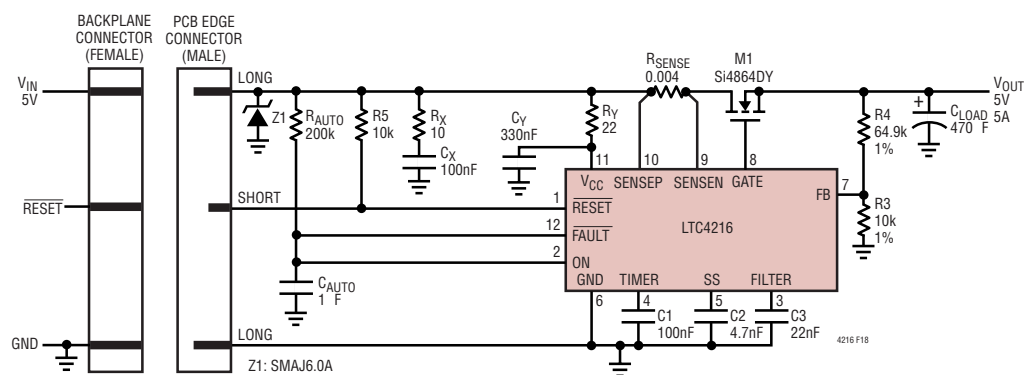


図18. 自動再試行のアプリケーション

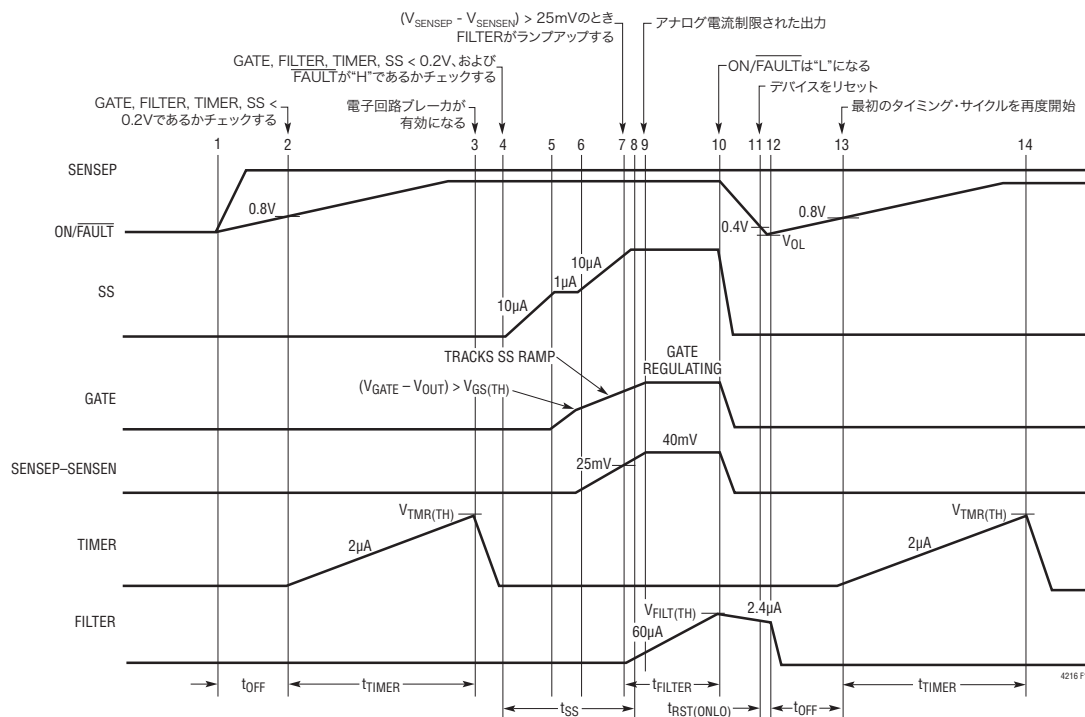


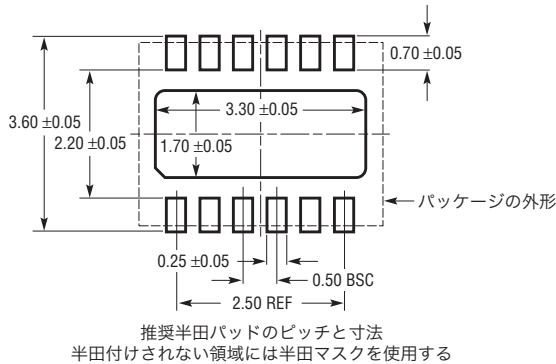
図19. 自動再試行のタイミング

4216fa

パッケージ

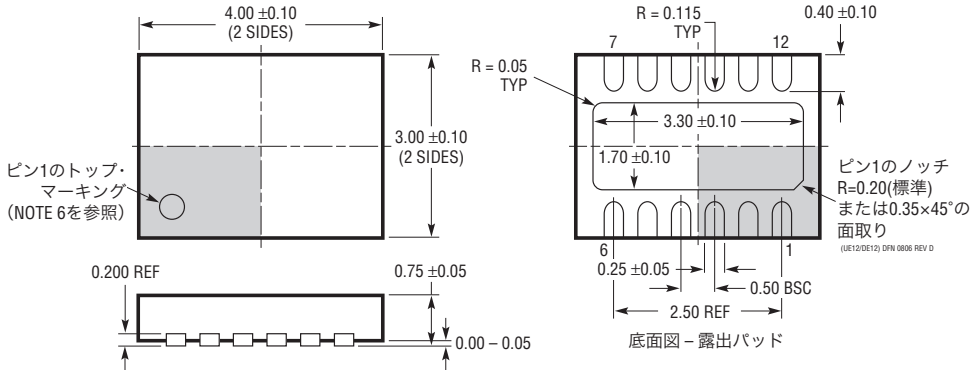
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

DE/UE Package 12-Lead Plastic DFN (4mm × 3mm) (Reference LTC DWG # 05-08-1695 Rev D)

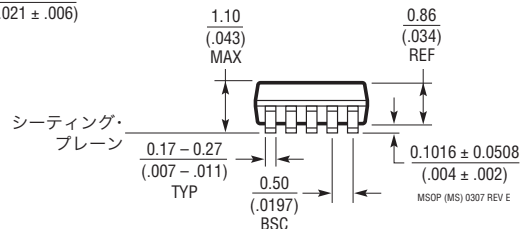
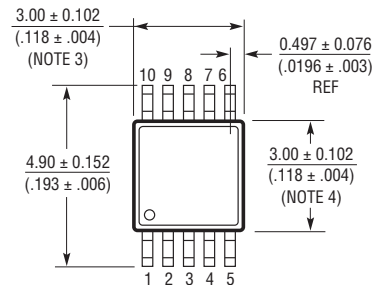
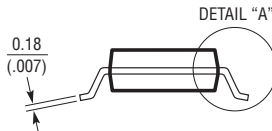
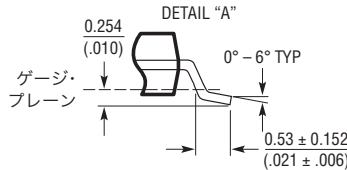
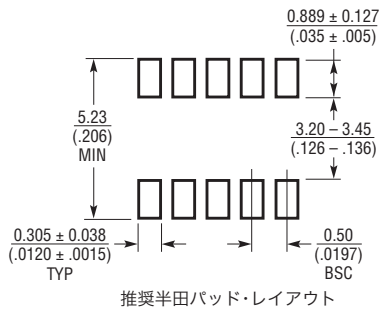


NOTE:

1. 図はJEDECのパッケージ外形MO-229のバリエーション(WGED)として提案。
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない



MS Package 10-Lead Plastic MSOP (Reference LTC DWG # 05-08-1661 Rev E)



NOTE:

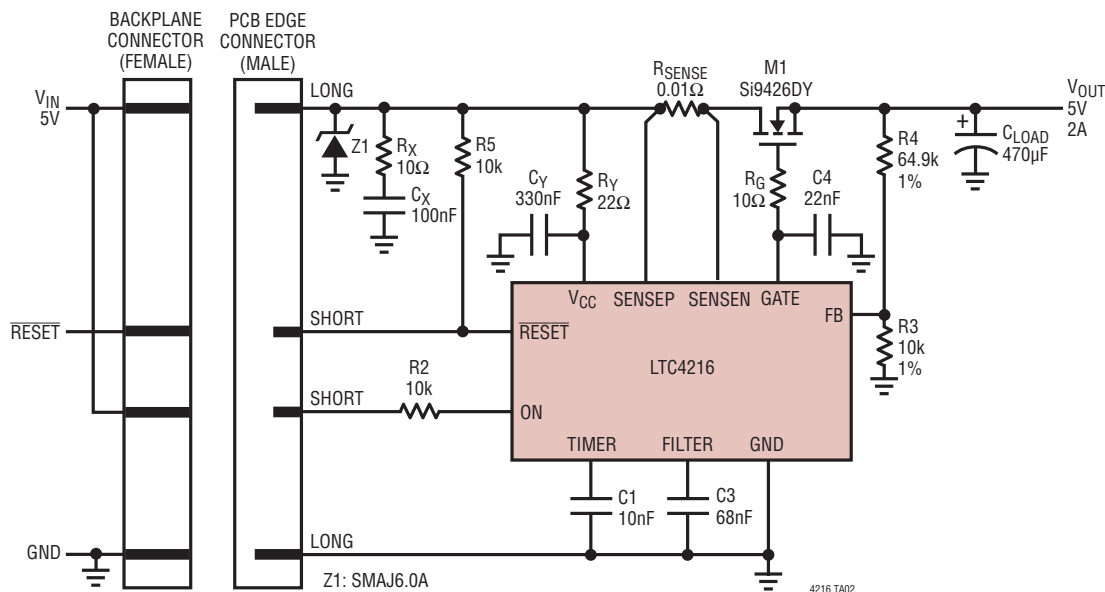
1. 寸法はミリメートル(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm (0.006") を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。リード間のバリまたは突出部は、各サイドで0.152mm (0.006") を超えないこと
5. リードの平坦度(成形後のリードの底面)は最大0.102mm (.004") であること

改訂履歴

REV	日付	概要	ページ番号
A	4/13	「特長」の10番目の項目を「電源電圧」から「出力」に修正。	1
		DEの保存温度範囲を150°Cに上げる。「発注情報」を最新のフォーマットで分けて表示。	2
		$\Delta V_{CB(TH)}$ の条件を規定。FILTERコンデンサなしの $t_{CB(TRIP)}$ を新しく規定。	3
		新規グラフを追加:「アナログ電流制限遅延とセンス電圧」。	4
		「 $V_{FAULT(TH)}$ と温度」のグラフを削除。	5
		RESETピンの説明文を更新。FILTER、タイマ、FBピンの説明文にしきい値情報を追加。	6
		R_Z の値にガイドラインを記載。	12
		図7に R_G を追加し、式7の前に説明を追加。	13

標準的応用例

スルーレート制御用ゲート・コンデンサ付き LTC4216CMS



関連製品

製品番号	説明	注釈
LTC1421	デュアル・チャンネル、ホットスワップ・コントローラ	3V ~ 12V で動作、-12V をサポート、SSOP-24
LTC1422	シングル・チャンネル、ホットスワップ・コントローラ	2.7V ~ 12V で動作、SO-8
LTC1642	シングル・チャンネル、ホットスワップ・コントローラ	3V ~ 16.5V で動作、33V までの過電圧保護、SSOP-16
LTC1645	デュアル・チャンネル、ホットスワップ・コントローラ	3V ~ 12V で動作、パワー・シーケンス制御、SO-8 または SO-14
LTC1647-1/LTC1647-2/LTC1647-3	デュアル・チャンネル、ホットスワップ・コントローラ	2.7V ~ 16.5V で動作、SO-8 または SSOP-16
LTC4210-1/LTC4210-2	シングル・チャンネル、ホットスワップ・コントローラ	2.7V ~ 16.5V で動作、アクティブ電流制限、SOT23-6
LTC4211	シングル・チャンネル、ホットスワップ・コントローラ	2.5V ~ 16.5V で動作、多機能電流制御、MSOP-8 または MSOP-10
LTC4212	シングル・チャンネル、ホットスワップ・コントローラ	2.5V ~ 16.5V で動作、パワーアップ・タイムアウト機能、MSOP-10
LTC4214	負電圧ホットスワップ・コントローラ	-6V ~ -16V で動作、MSOP-10
LT4220	正電圧と負電圧、デュアル・チャンネル、ホットスワップ・コントローラ	±2.7V ~ ±16.5V で動作、SSOP-16
LTC4221	デュアル・ホットスワップ・コントローラ/シーケンサ	1V ~ 13.5V で動作、多機能電流制御、SSOP-16
LTC4230	トリプル・チャンネル、ホットスワップ・コントローラ	1.7V ~ 16.5V で動作、多機能電流制御、SSOP-20