

6 ピン SOT-23 パッケージの Hot Swap コントローラ

特長

- 電源の入ったバックプレーンに対し、ボードを安全に抜き差し可能
 - 回路ブレーカでアナログ電流制限を調整可能
 - 高速応答により、ピーク・フォールト電流を制限
 - 電流フォールト時の自動リトライまたはラッチ・オフ
 - 調整可能な電源電圧上昇速度
 - 外付け MOSFET スイッチのハイサイド・ドライブ
 - 電源電圧を 2.7V ~ 7V の範囲で制御
 - 低電圧ロックアウト
 - 調整可能な過電圧保護
 - 高さの低い (1mm) SOT-23 (ThinSOTTM) パッケージ

アプリケーション

- 電源が入った状態でのボードの挿入
 - 電子回路ブレーカ
 - 産業用ハイサイド・スイッチ / 回路ブレーカ

說明

LTC[®]4210-3/LTC4210-4 は、電源の入ったバックプレーンに対しボードを安全に抜き差しできる 6 ピン SOT-23 Hot Swap™ コントローラです。内蔵のハイサイド・スイッチ・ドライバが外付け N チャネル MOSFET のゲートを制御し、2.7V ~ 7V の電源電圧を供給します。また、LTC4210 は初期タイミング・サイクルを提供し、調整可能な速度でゲート電圧を上昇させることができます。

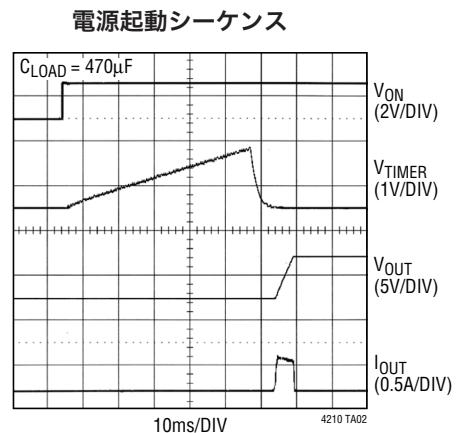
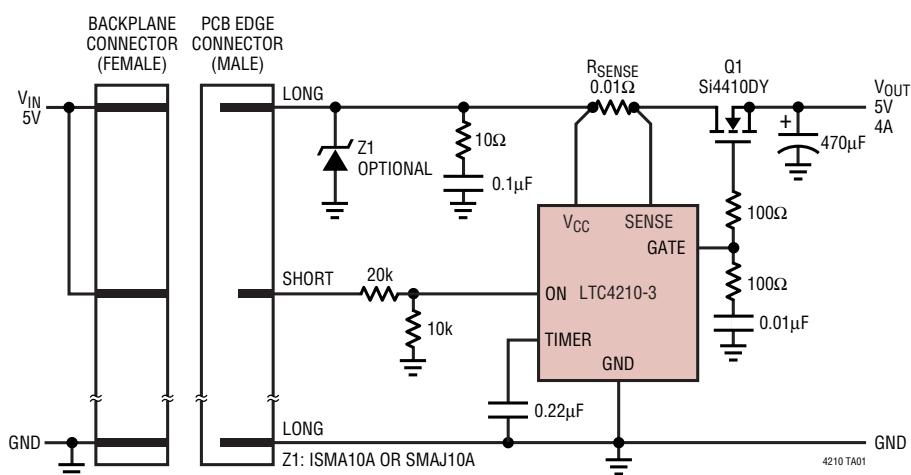
高速電流制限ループを搭載する LTC4210 は、回路ブレーカ・タイマで電流をアクティブに制限できます。ON ピンの信号はチップをオン / オフし、リセット機能にも使用できます。

LTC4210-3 は過電流フォールト時にリトライを行い、LTC4210-4 は過電流フォールト時にラッチ・オフします。

LT、LT、LTC、LTMはリニアテクノロジー社の登録商標です。
ThinSOTおよびHot Swapはリニアテクノロジー社の商標です。
他のすべての商標はそれぞれの所有者に所有権があります。

標準的应用例

シングル・チャネル 5V Hot Swap コントローラ



LTC4210-3/LTC4210-4

絶対最大定格

(Note 1)

電源電圧 (V_{CC})	17V
入力電圧 (SENSE、TIMER)	-0.3V ~ ($V_{CC} + 0.3V$)
入力電圧 (ON)	-0.3V ~ 17V
出力電圧 (GATE)	内部で制限 (Note 3)
動作温度範囲	
LTC4210-3C/LTC4210-4C	0°C ~ 70°C
LTC4210-3I/LTC4210-4I	-40°C ~ 85°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10秒)	300°C

パッケージ/発注情報

ORDER PART NUMBER
LTC4210-3CS6
LTC4210-4CS6
LTC4210-3IS6
LTC4210-4IS6
S6 PART MARKING
LTCPJ
LTCMP
LTCPK
LTCPN

Order Options Tape and Reel: Add #TR
 Lead Free: Add #PBF Lead Free Tape and Reel: Add #TRPBF
 Lead Free Part Marking: <http://www.linear-tech.co.jp/leadfree/>

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

注記がない限り、 $V_{CC} = 5\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{CC}		Supply Voltage	●	2.7	7.0	V	
I_{CC}	V_{CC} Supply Current		●	0.75	3.5	mA	
V_{LKOR}	V_{CC} Undervoltage Lockout Release	V_{CC} Rising	●	2.2	2.5	2.65	V
$V_{LKOHYST}$	V_{CC} Undervoltage Lockout Hysteresis			100		mV	
I_{INON}	ON Pin Input Current		●	-10	0	10	μA
$I_{INSENSE}$	SENSE Pin Input Current	$V_{SENSE} = V_{CC}$	●	-10	5	10	μA
V_{CB}	Circuit Breaker Trip Voltage	$V_{CB} = (V_{CC} - V_{SENSE})$	●	44	50	56	mV
I_{GATEUP}	GATE Pin Pull-Up Current	$V_{GATE} = 0\text{V}$	●	-5	-10	-15	μA
I_{GATEDN}	GATE Pin Pull-Down Current	$V_{TIMER} = 1.5\text{V}$, $V_{GATE} = 3\text{V}$ or $V_{ON} = 0\text{V}$, $V_{GATE} = 3\text{V}$ or $V_{CC} - V_{SENSE} = 100\text{mV}$, $V_{GATE} = 3\text{V}$		25			mA
ΔV_{GATE}	External N-Channel Gate Drive	$V_{GATE} - V_{CC}$, $V_{CC} = 2.7\text{V}$	●	4.0	6.5	8	V
		$V_{GATE} - V_{CC}$, $V_{CC} = 3\text{V}$	●	4.5	7.5	10	V
		$V_{GATE} - V_{CC}$, $V_{CC} = 3.3\text{V}$	●	5.0	8.5	9.7	V
		$V_{GATE} - V_{CC}$, $V_{CC} = 5\text{V}$	●	5.0	7.0	8.0	V
V_{GATE}	GATE Pin Voltage	$V_{CC} = 2.7\text{V}$	●	6.7	9.2	10.7	V
		$V_{CC} = 3.0\text{V}$	●	7.5	10.5	13.0	V
		$V_{CC} = 3.3\text{V}$	●	8.3	11.8	13.0	V
		$V_{CC} = 5.0\text{V}$	●	10.0	12.0	13.0	V
$I_{TIMERUP}$	TIMER Pin Pull-Up Current	Initial Cycle, $V_{TIMER} = 1\text{V}$ During Current Fault Condition, $V_{TIMER} = 1\text{V}$	● ●	-2 -25	-5 -60	-8.5 -100	μA
I_{TIMERN}	TIMER Pin Pull-Down Current	After Current Fault Disappears, $V_{TIMER} = 1\text{V}$ Under Normal Conditions, $V_{TIMER} = 1\text{V}$	●		2 100	3.5	μA
V_{TIMER}	TIMER Pin Threshold	High Threshold, TIMER Rising Low Threshold, TIMER Falling	● ●	1.22 0.15	1.3 0.2	1.38 0.25	V
$V_{TMRHYST}$	TIMER Low Threshold Hysteresis				100		mV
V_{ON}	ON Pin Threshold	ON Threshold, ON Rising	●	1.22	1.3	1.38	V
V_{ONHYST}	ON Pin Threshold Hysteresis				80		mV

421034fa

電気的特性

- は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。
注記がない限り、 $V_{CC} = 5\text{V}$ 。（Note 2）

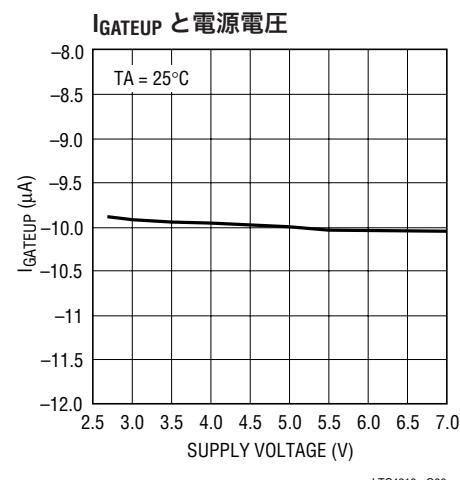
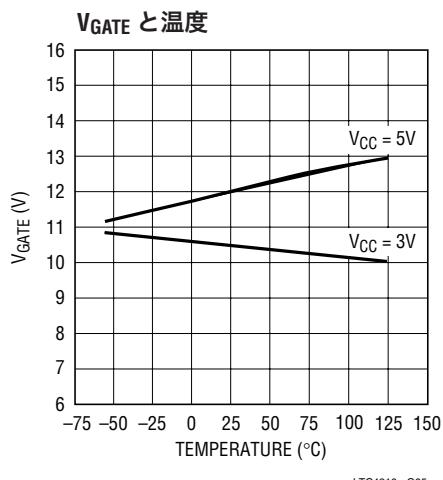
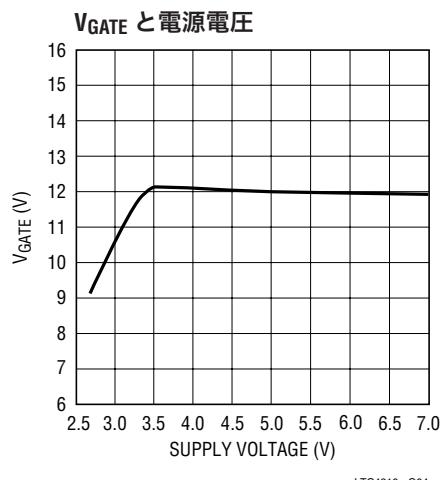
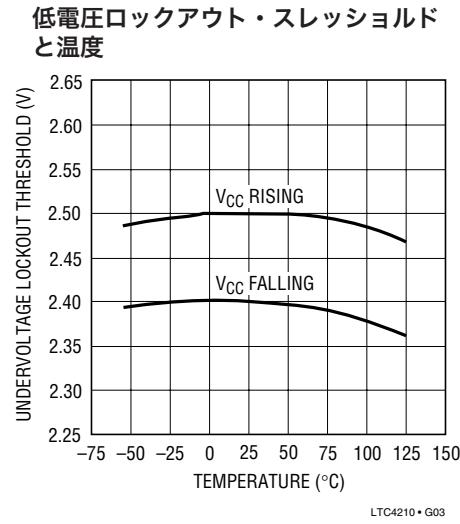
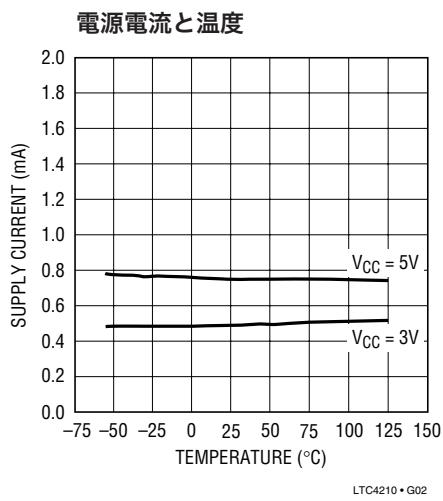
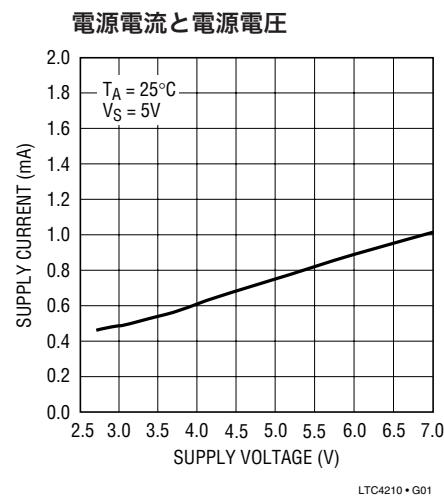
SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{OFF(TMRHIGH)}$	Turn-Off Time (TIMER Rise to GATE Fall)	$V_{TIMER} = 0\text{V}$ to 2V Step, $V_{CC} = V_{ON} = 5\text{V}$		1		μs
$t_{OFF(ONLOW)}$	Turn-Off Time (ON Fall to GATE Fall)	$V_{ON} = 5\text{V}$ to 0V Step, $V_{CC} = 5\text{V}$		30		μs
$t_{OFF(VCCLOW)}$	Turn-Off Time (V_{CC} Fall to IC Reset)	$V_{CC} = 5\text{V}$ to 2V Step, $V_{ON} = 5\text{V}$		30		μs

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: デバイスのピンに流れ込む電流はすべて正。デバイスのピンから流れ出す電流はすべて負。注記がない限り、すべての電圧はグランドを基準にしている。

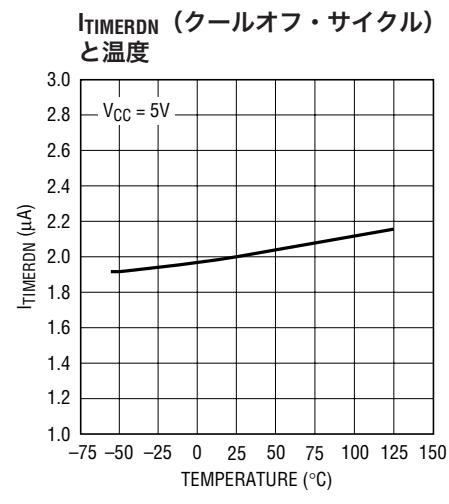
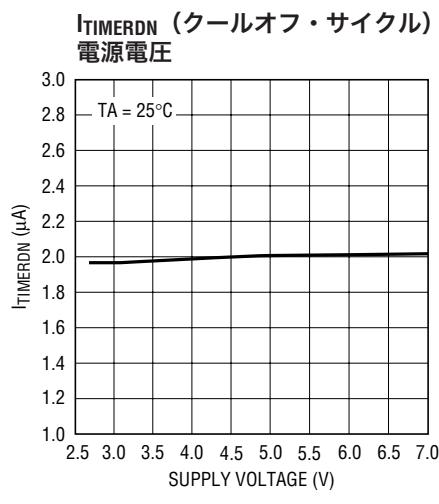
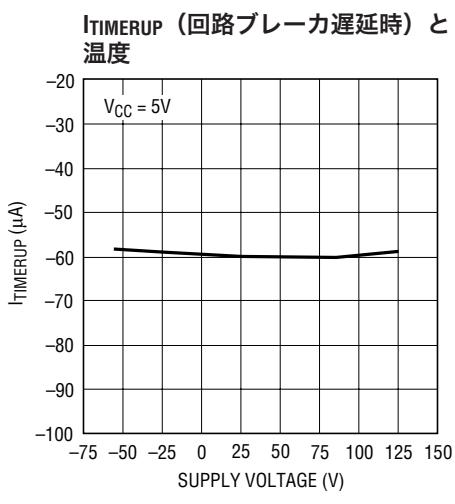
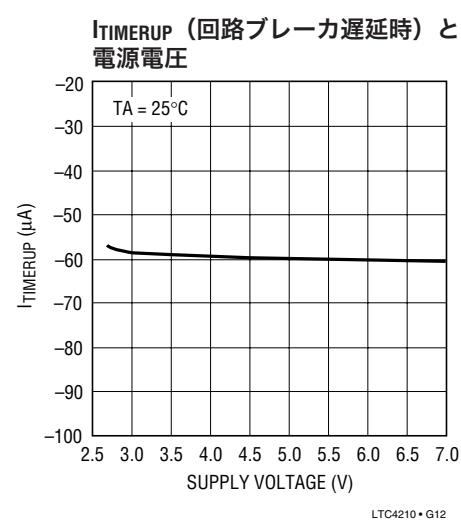
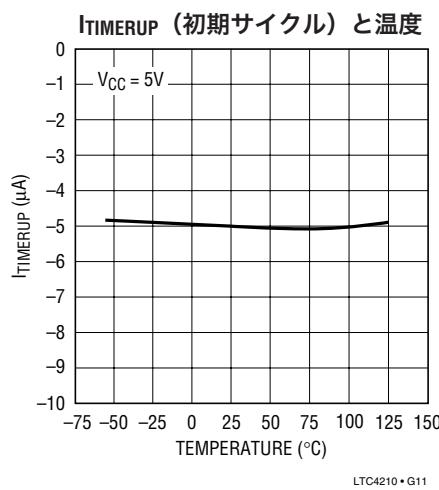
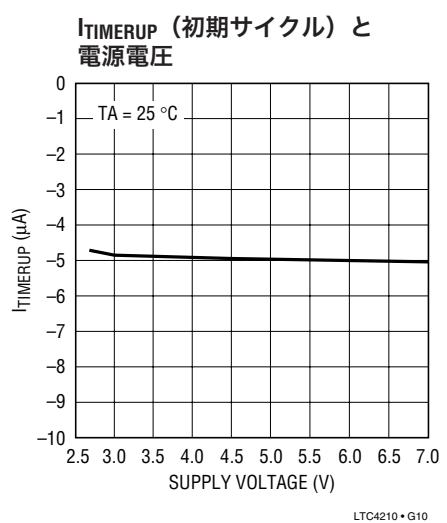
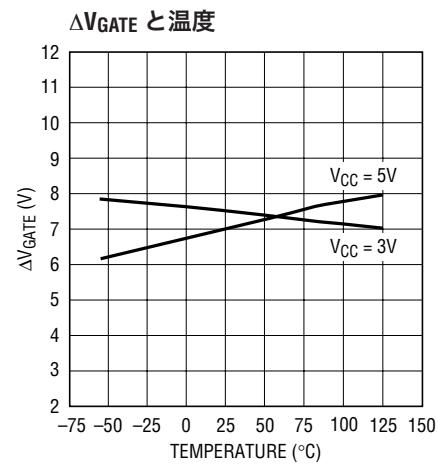
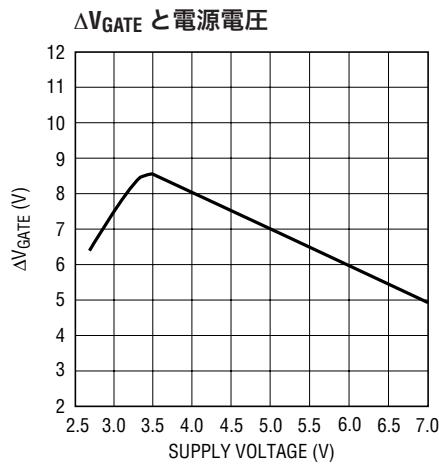
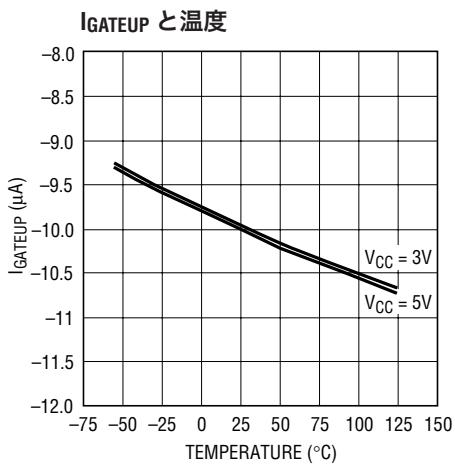
Note 3: 内部ツエナー・ダイオードは GATE ピンを 12V の標準電圧にクランプする。内部ツエナー・ダイオード電圧を超えて外部から GATE ピンをオーバー・ドライブするとデバイスを損傷するおそれがある。制限抵抗がない場合、GATE 容量は最大 V_{CC} で $0.15\mu\text{F}$ より小さくなければならない。

標準的性能特性

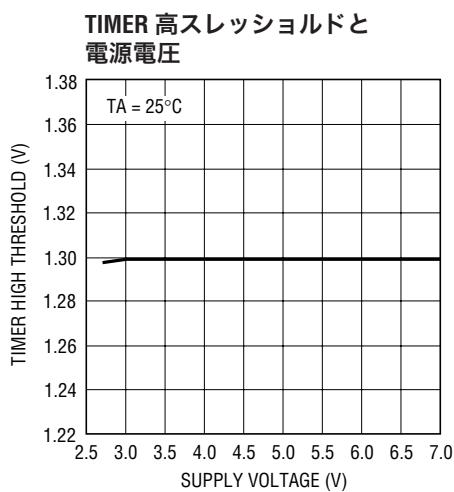


LTC4210-3/LTC4210-4

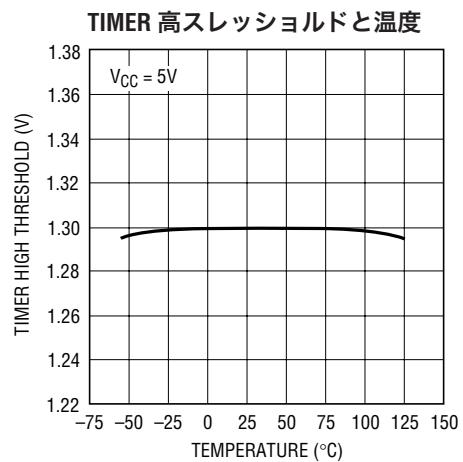
標準的性能特性



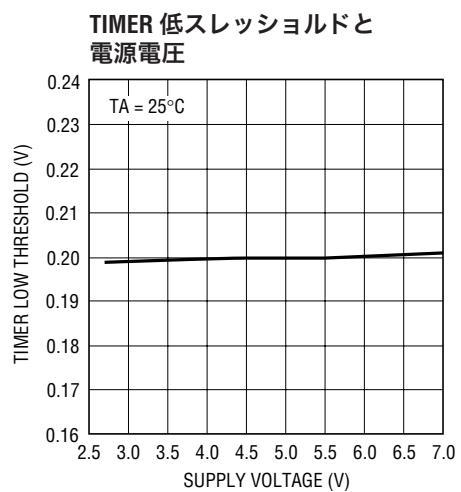
標準的性能特性



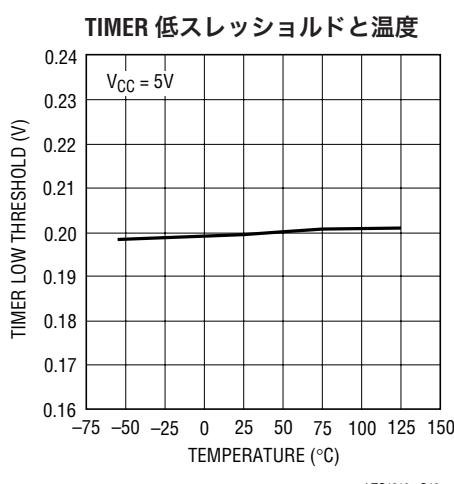
LTC4210 • G16



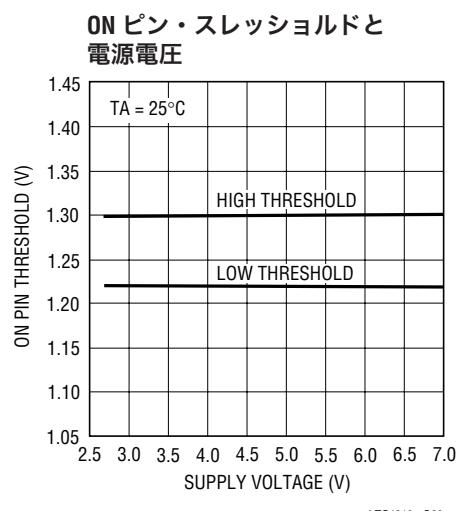
LTC4210 • G17



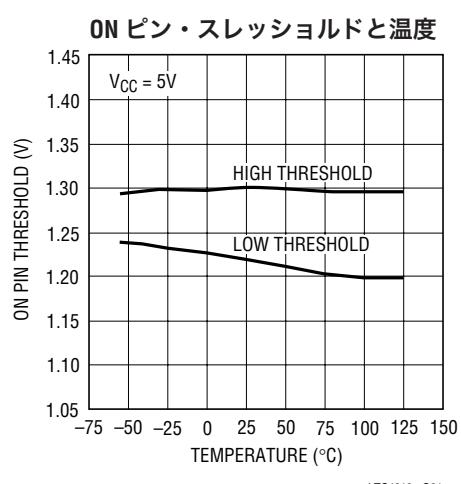
LTC4210 • G18



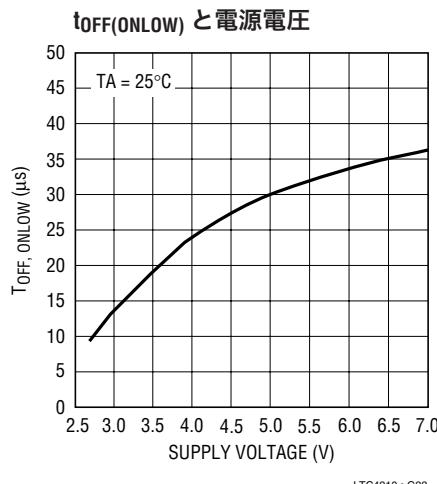
LTC4210 • G19



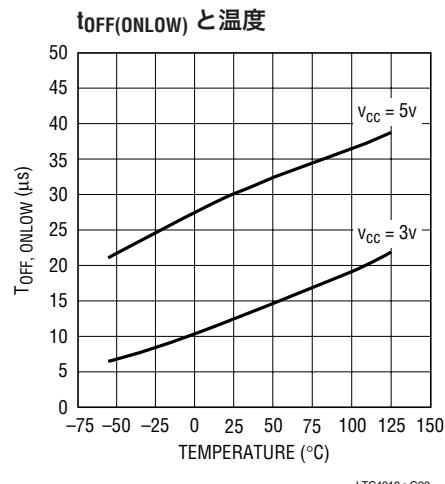
LTC4210 • G20



LTC4210 • G21

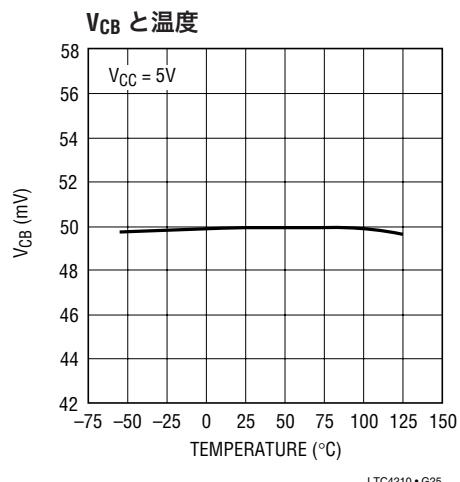
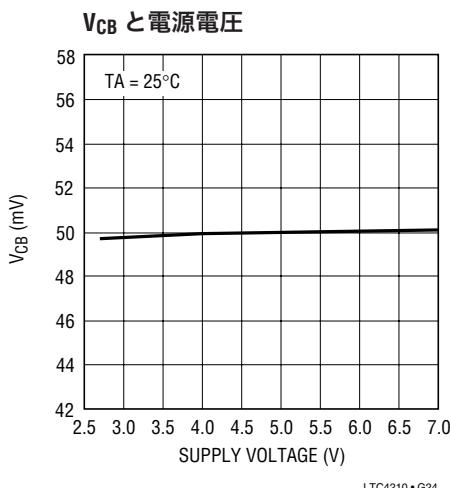


LTC4210 • G22



LTC4210 • G23

標準的性能特性



ピン機能

TIMER (ピン1) : タイマ入力ピン。外部コンデンサ CTIMER により 272.9ms/ μ F の初期タイミング遅延と 21.7ms/ μ F の回路ブレーカ遅延が設定されます。外部ツエナー・ダイオードを使った過電圧検出の場合など、TIMER ピンが COMP2 のスレッショルドを超えて引き上げられると GATE ピンがオフになります。

GND (ピン2) : グランド・ピン。

ON (ピン3) : ON 入力ピン。ON ピン・コンパレータは、"L" から "H" へのスレッショルドが 1.3V で、80mV のヒステリシスとグリッチ・フィルタで構成されています。ON ピンが "L" のとき、LTC4210 はリセットされます。ON ピンが "H" になると、初期タイミング・サイクル経過後に GATE がオンになります。

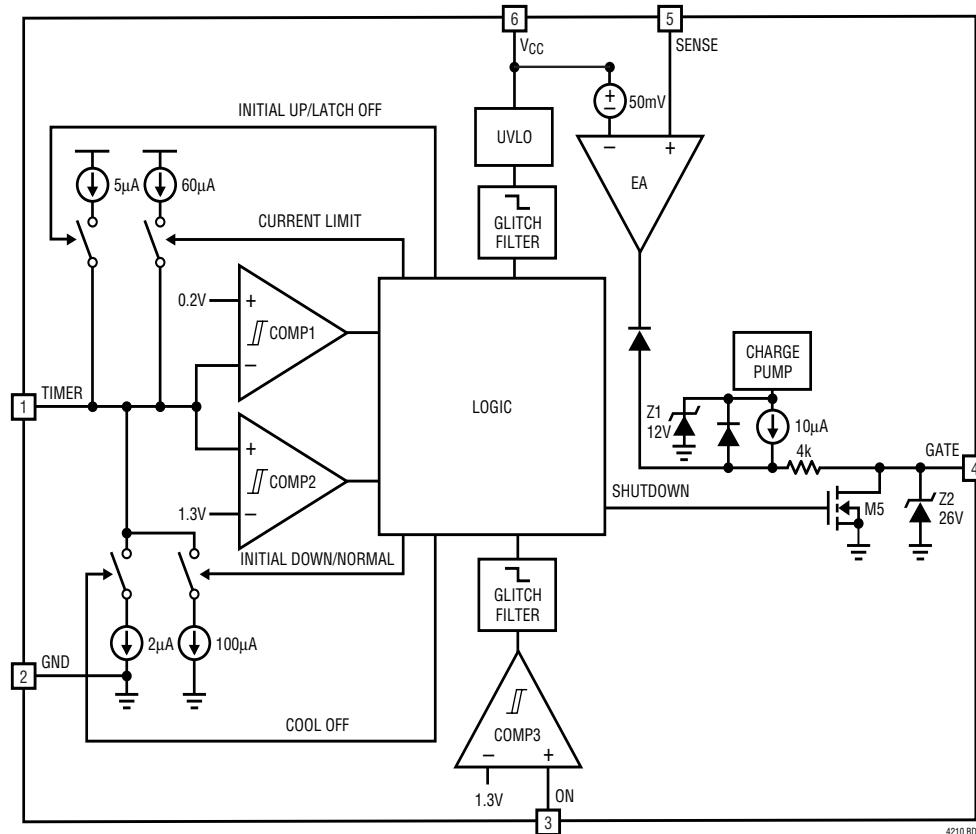
GATE (ピン4) : GATE 出力ピン。このピンは、外部 N チャネル MOSFET のハイサイド・ゲートをドライブします。内部チャージ・ポンプは 10 μ A のプルアップ電流を供給し、ツエナー・ダイオードで V_{CC} とグランドに

クランプします。過負荷では、誤差アンプ (EA) が外部 MOSFET を制御して、一定の負荷電流を維持します。電流制限ループの安定化のための外部 R-C 補償ネットワークはこのピンに接続します。

SENSE (ピン5) : 電流制限センス入力ピン。V_{CC} ピンと SENSE ピン間のセンス抵抗により、アナログ電流制限値が設定されます。過負荷では、EA が外部 MOSFET のゲートを制御して、SENSE ピンの電圧を V_{CC} より 50mV 低く維持します。電流制限が EA によって維持されているときは、TIMER 回路ブレーカ・モードが起動しています。電流制限ループ / 回路ブレーカ・モードは、SENSE ピンを V_{CC} ピンに接続することによってオフにすることができます。

V_{CC} (ピン6) : 正電源入力ピン。動作電源電圧範囲は、2.7V ~ 7V です。グリッチ・フィルタ付き低電圧ロックアウト (UVLO) 回路は、低電源電圧が検出されると LTC4210 をリセットします。

ブロック図



アプリケーション情報

電源の入った回路への挿入

電源の入っているバックプレーンに回路基板を挿入するとき、電源バイパス・コンデンサが充電されるので、バックプレーン電源バスから大きな過渡電流が流れることができます。このような過渡電流はコネクタ・ピンに損傷を与えることなく、システム電源にグリッチを生じてシステムの他のボードをリセットすることができます。

LTC4210 は制御された方法でプリント基板の電源電圧をオン / オフするように設計されているので、電源の入っているバックプレーンに対して回路基板を安全に抜き差しできます。LTC4210 は電源の入った回路に挿入するアプリケーションに対してバックプレーンとドーター・ボードのどちらにでも配置することができます。

概要

LTC4210-3/LTC4210-4 は、2.7V ~ 7V の電源電圧範囲で動作するように設計されています。挿入すると、低電圧ロックアウト回路が十分な電源電圧がきているかどうかを判定します。ON ピンが “H” になると、初期タイミング・サイクルにより、MOSFET がオンする前に、基板がバックプレーンにしっかりと装着されていることが確認されます。1 個のタイマ・コンデンサにより、すべてのタイマ機能の時間間隔が設定されます。初期タイミング・サイクル後、LTC4210 は電流制限状態またはそれより低い電流負荷状態で起動します。外部 MOSFET が完全に導通状態になり、電源電圧が最終値まで上昇すると、LTC4210 は外付けのセンス抵抗によって負荷電流をモニタします。過電流フォールトは規定された回路ブレーカ制限時間内で継続的に 50mV/RSENSE に制限されます。LTC4210-3 は電流制限フォールト後、自動的にリトライしますが、LTC4210-4 はラッチオフします。LTC4210-3 のタイマ機能により、MOSFET の熱を下げるためにリトライのデューティ・サイクルは 3.8% に制限されます。

421034fa

アプリケーション情報

低電圧ロックアウト

V_{CC} 電源が正常動作にとって低すぎると、LTC4210 は内蔵の低電圧ロックアウト (UVLO) 回路によりリセットされます。UVLO の "L" から "H" へのスレッショルドは 2.5V、ヒステリシスは 100mV、"H" から "L" へのグリッチ・フィルタは 30μs です。電源電圧が 2.5V を超えている場合、ON ピン条件が満たされていれば、LTC4210 が起動します。2.4V を下回る電源の低下が 30μs 未満であれば無視されるので、バス電源の過渡現象が許容されます。

ON 機能

ON ピンはコンパレータへの入力です。このコンパレータは 1.3V の "L" から "H" へのスレッショルド、80mV のヒステリシス、30μs の "H" から "L" へのグリッチ・フィルタを備えています。ON ピンへの "L" 入力で LTC4210 TIMER ステータスがリセットされ、GATE ピンをグランドに引き下げることで外部 MOSFET がオフされます。ON ピンが "L" から "H" に遷移すると、初期サイクルが開始され、起動サイクルがそれに続きます。10kΩ のプルアップ抵抗を ON ピンと電源の間に接続することを推奨します。この 10kΩ 抵抗はバックプレーンに発生する可能性のある静電気を逃がし、活線挿入時に ON ピンへの過電圧によるストレスを低減します。あるいは、ON ピンに接続した外部抵抗分割器を使って、内部 UVLO 回路より高い低電圧ロックアウト値を設定することができます。内蔵グリッチ・フィルタの遅延時間が不十分であれば、RC フィルタを ON ピンに追加して、カード挿入時の遅延時間を延ばすことができます。

GATE 機能

PCB の活線挿入時、急激に印加される電源電圧により、外部 MOSFET のドレイン / ゲート容量が充電されます。このため、望ましくないゲート電圧スパイクが生じる可能性があります。内部の独自の保護回路により、内部回路が起動するまで GATE は "L" に保たれます。これにより、挿入時の MOSFET 電流サージは大幅に減少します。GATE ピンはリセット・モードと初期タイミング・サイクルの間、"L" に保たれます。起動サイクルの間、GATE ピンは 10μA の電流源によって引き上げられます。過電流フォールト状態の間、誤差アンプが GATE ピンをサーボ制御して、回路ブレーカがトリップするまで負荷への電流を一定に保ちます。回路ブレーカがトリップすると、GATE ピンは瞬時にシャットダウンします。

電流制限回路ブレーカの機能

LTC4210 は従来のコンパレータ回路ブレーカの代わりに電流制限回路ブレーカを備えています。低インピーダンス・フォールトなどの負荷電流サージが突然生じると、隣接するカードへの電源が影響を受けてシステムの機能不良が生じるほど、バスの電源電圧が大幅に低下することがあります。LTC4210 の高速応答誤差アンプ (EA) は外部 MOSFET の GATE ピンの電圧を下げて瞬時に電流を制限します。これにより、バスの電源電圧の低下が最小限に抑えられ、隣接するカードに影響を及ぼすことなく電力を配分し、フォールトを分離することができるようになります。電流制限ループの安定化のために補償回路を GATE ピンに接続します。

センス抵抗の検討

公称フォールト電流制限値は、式 1 によって与えられているように V_{CC} と SENSE ピンの間に接続されたセンス抵抗によって定まります。

$$I_{LIMIT(NOM)} = \frac{V_{CB(NOM)}}{R_{SENSE(NOM)}} = \frac{50mV}{R_{SENSE(NOM)}} \quad (1)$$

センス抵抗の電力定格はフォールト電流レベルに合わせます。

回路ブレーカが正しく動作するように、センス抵抗および LTC4210 の V_{CC} ピンと SENSE ピンの接続にはケルビン・センス PCB 接続の使用を強く推奨します。LTC4210 とセンス抵抗間の接続方法を図 1 に示します。配線による誤差を小さくするため、PCB レイアウトはバランスのとれた対称形にします。さらに、センス抵抗の PCB レイアウトには、センス抵抗の電力消費を最適化するための熱管理手法を使います。

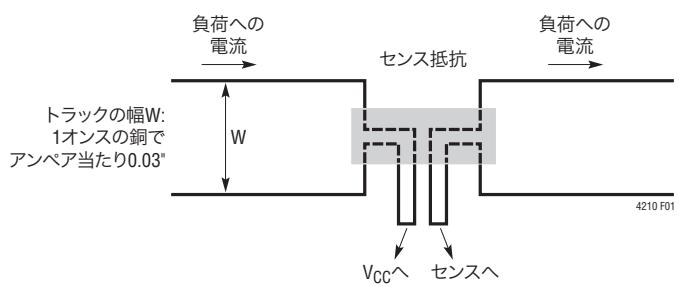


図 1. PCB 上のセンス抵抗の接続

アプリケーション情報

電流制限の計算

選択された R_{SENSE} に対して、公称負荷電流は式 1 で与えられます。最小負荷電流は式 2 で与えられます。

$$I_{LIMIT(MAX)} = \frac{V_{CB(MAX)}}{R_{SENSE(MAX)}} = \frac{44mV}{R_{SENSE(MAX)}} \quad (2)$$

ここで

$$R_{SENSE(MAX)} = R_{SENSE} \cdot \left(1 + \frac{R_{TOL}}{100} \right)$$

最大負荷電流は式 3 で与えられます。

$$I_{LIMIT(MIN)} = \frac{V_{CB(MIN)}}{R_{SENSE(MIN)}} = \frac{56mV}{R_{SENSE(MIN)}} \quad (3)$$

ここで

$$R_{SENSE(MIN)} = R_{SENSE} \cdot \left(1 - \frac{R_{TOL}}{100} \right)$$

電流制限に許容誤差 $\pm 1\%$ の $7m\Omega$ センス抵抗が使われる、と、公称電流制限値は $7.14A$ になります。式 2 と式 3 から、 $I_{LIMIT(MIN)} = 6.22A$ および $I_{LIMIT(MAX)} = 8.08A$ となります。適切に動作するには、最小電流制限が余裕をもって回路の最大動作負荷電流を超す必要があります。センス抵抗の電力定格は $V_{CB(MAX)}^2/R_{SENSE(MIN)}$ を超す必要があります。

周波数補償

電流制限ループの安定化のために補償回路を GATE ピンに接続します。

方法 1

最も簡単な周波数補償ネットワークは R_C と C_C で構成されます（図 2a）。全 GATE 容量は次のとおりです。

$$C_{GATE} = C_{ISS} + C_C \quad (4)$$

一般に、図 2a の補償値は長さ 1 フィート未満の一対の入力線に対して十分な値です。もっと長い入力線を使ったアプリケーションでは、フォールト過渡性能を上げるために R_C または C_C の値を大きくする必要のある場合があります。3 フィートの一対の入力線の場合、ユーザーは $C_C = 47nF$ および $R_C = 100\Omega$ から始めることができます。入力線の長さにかかわりなく、必要とされる AC の安定性の一般則は $C_C \geq 8nF$ および $R_C \leq 1k\Omega$ です。

方法 2

図 2b の補償ネットワークは方法 1 で使われている回路に似ていますが、ゲート抵抗 R_G が追加されています。 R_G 抵抗はパワー MOSFET によく見られる高周波数寄生発振を最小限に抑えるのに役立ちます。アプリケーションによっては、短絡時の過渡からの回復にも R_G が役立つことがあります。ただし、 R_G の値が大きすぎると、ターンオフ時間が遅くなります。 R_G の推奨範囲は $5\Omega \sim 500\Omega$ です。 R_G は過渡事象の発生時に GATE ピンの内部ツエナー・クランプへの電流を制限します。 R_C と C_C の推奨値は方法 1 の場合と同じです。 $0.2\mu F < \text{負荷容量 } C_L < 9\mu F$ のときは、寄生補償コンデンサ C_P が必要で、それ以外はオプションです。

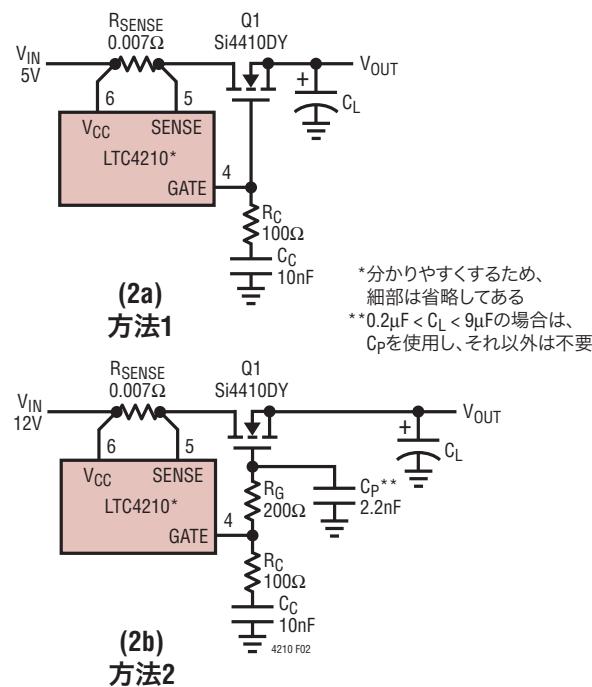


図 2. 周波数補償

寄生 MOSFET 発振

電源の立上がり時または電流制限時に MOSFET がソース・フォロワとして動作するとき、2 種類の寄生発振の生じる可能性があります。最初の種類の発振は（一般に 1MHz を超える）高い周波数で発生します。

アプリケーション情報

この高周波数発振は、方法 2 で述べたように、 R_G を使用すると簡単に減衰します。

2 番目の種類の発振は 200kHz ~ 800kHz の周波数で発生しますが、これは負荷容量が 0.2μF ~ 9μF で、 R_G と R_C の抵抗が存在し、ドレイン・バイパス・コンデンサが存在せず、バスの配線インダクタンスとバス電源の出力インピーダンスが結合しているためです。この 2 番目の種類の発振を防ぐにはいくつかの方法があります。最も簡単な方法は、10μF 未満の負荷容量を避けることで、2 番目の選択肢は 1.5nF より大きな外部 C_P を接続することです。

いずれの補償方法を使用するにしても、基板のレイアウトが過渡性能に影響を及ぼすことがあるので、基板レベルで短絡テストを行うことを強く推奨します。周波数補償に加えて、全ゲート容量 C_{GATE} は式 6 のように GATE の起動も決定します。容量性エネルギー ($0.5 \cdot C_{GATE} \cdot V_{GATE}^2$) が LTC4210 の内部プルダウン・トランジスタによって放電するので、 C_{GATE} は高電源電圧動作では 0.15μF 以下に保ちます。これにより、GATE がオフのときや電流制限時にサーボ動作を行っているとき、内部プルダウン・トランジスタの過熱が防げます。

タイマ機能

TIMER ピンは外部コンデンサ C_{TIMER} を使用していくつかの主要機能を処理します。COMP1 (0.2V) と COMP2 (1.3V) の 2 つのコンパレータ・スレッショルドがあります。タイミング電流源には、以下の 4 つがあります。

5μA pull-up

60μA pull-up

2μA pull-down

100μA pull-down

100μA は非理想的な電流源で 0.4V 以下では 7kΩ 抵抗を近似します。

初期タイミング・サイクル

カードがバス・コネクタに差し込まれると、長いピンが最初にかみ合い、図 3 の時点 1 で電源 V_{IN} に接続します。ON ピンが "L" のとき、LTC4210 はリセット・モードになります。GATE が "L" になり、TIMER ピンが 100μA

の電流源で "L" になります。時点 2 で短いピンが接続状態になり、ON が "H" に引き上げられます。この瞬間、起動チェックでは、電源電圧が UVLO を超えているとともに、ON ピンが 1.3V を超えており、TIMER ピンの電圧が 0.2V より低いことが求められます。これら 3 つの条件が満たされると初期サイクルが開始され、TIMER ピンが 5μA で "H" に引き上げられます。時点 3 では TIMER が COMP2 スレッショルドに達し、初期タイミング・サイクルの最初の部分が終了します。次に TIMER ピンが時点 4 で 0.2V に達するまで、100μA の電流源で引き下げられます。初期サイクル遅延(時点 2 から時点 4)は次式で C_{TIMER} に関連付けられています。

$$t_{INITIAL} \approx 272.9 \cdot C_{TIMER} \text{ ms}/\mu\text{F} \quad (5)$$

初期サイクルが終了すると起動サイクルが開始され、GATE ピンが "H" に立ち上ります。TIMER ピンは引き続きグランドに向かって引き下げられます。

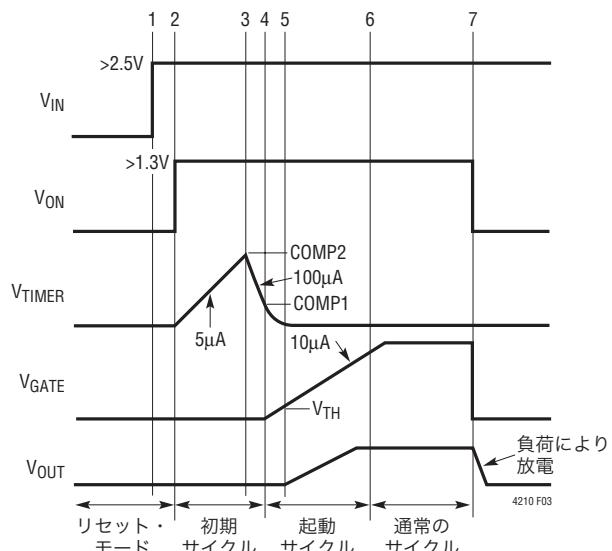


図 3. 通常の動作シーケンス

電流制限なしの起動サイクル

GATE は図 3 の時点 4 で 10μA のプルアップによって解放されます。GATE は時点 5 で外部 MOSFET のスレッショルド V_{TH} に達し、 V_{OUT} が GATE の立ち上がりに追随し始

アプリケーション情報

めます。RSENSE 電流が電流制限値以下であれば、GATE は次の一定速度で立ち上ります。

$$\frac{\Delta V_{GATE}}{\Delta T} = \frac{I_{GATE}}{C_{GATE}} \quad (6)$$

ここで、 C_{GATE} は GATE ピンの全容量です。

R_{SENSE} を流れる電流は 2 つの成分に分割することができます。全負荷容量 (C_{LOAD}) による I_{CLOAD} と非容量性負荷素子による I_{LOAD} です。容量性負荷が一般的に支配的です。

電流制限なしに立ち上った場合、 $I_{RSENSE} < I_{LIMIT}$ となります。

$$I_{RSENSE} = I_{CLOAD} + I_{LOAD} < I_{LIMIT}$$

$$I_{RSENSE} = \left(C_{LOAD} \cdot \frac{\Delta V_{OUT}}{\Delta T} \right) + I_{LOAD} < I_{LIMIT} \quad (7)$$

電圧フォロウ構成のため、 V_{OUT} のランプ・レート（立ち上がり速度）はほぼ V_{GATE} に追随します。

$$\frac{\Delta V_{OUT}}{\Delta T} = \frac{I_{CLOAD}}{C_{LOAD}} \approx \frac{\Delta V_{GATE}}{\Delta T} = \frac{I_{GATE}}{C_{GATE}} \quad (8)$$

V_{OUT} は時点 6 でほぼ V_{IN} になりますが、GATE は最大値に達するまで一定速度で上昇を続けます。この最大電圧はチャージ・ポンプまたは内部クランプのどちらかで決まります。

電流制限付きの起動サイクル

起動時の電流制限の時間が短く（図 4）、回路ブレーカの機能タイムアウトを過ぎて続かなければ、時点 5A と時点 5B 間の時間間隔以外は、GATE は電流制限なしの起動のときと同様に振る舞います。サーボ・アンプは I_{GATE} 電流 ($<10\mu A$) を低減することにより I_{RSENSE} を制限することができます。

$$I_{RSENSE} = I_{LIMIT} = \frac{50mV}{R_{SENSE}} \quad (9)$$

式 7 と式 8 を適用することができますが、GATE と V_{OUT} のランプ速度が低い場合だけです。

ゲート起動時間

電流制限なしの起動時間は次式で与えられます。

$$t_{STARTUP} = C_{GATE} \cdot \frac{V_{TH} + V_{IN}}{I_{GATE}} \quad (10)$$

$$t_{STARTUP} = C_{GATE} \cdot \frac{V_{TH}}{I_{GATE}} + C_{GATE} \cdot \frac{V_{IN}}{I_{GATE}}$$

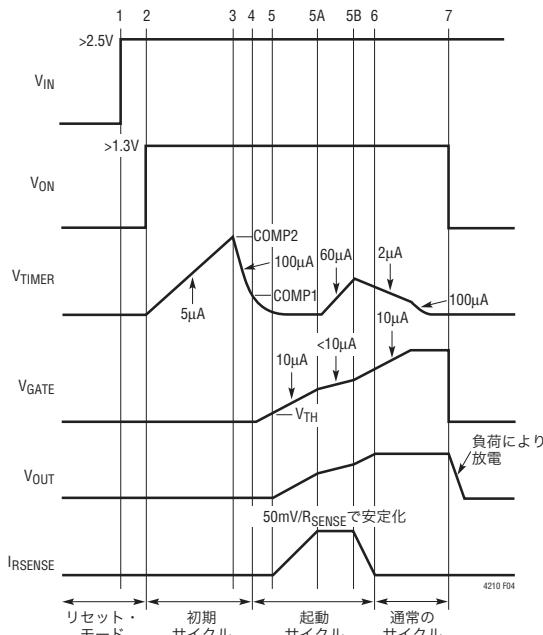


図 4. 電流制限付き起動サイクルの動作シーケンス

電流制限時は、式 10 の第 2 項を $C_{GATE} \cdot V_{IN}/I_{GATE}$ から $C_{LOAD} \cdot V_{IN}/I_{CLOAD}$ に部分的に修正します。したがって、起動時間は次式で与えられます。

$$t_{STARTUP} = C_{GATE} \cdot \frac{V_{TH}}{I_{GATE}} + C_{LOAD} \cdot \frac{V_{IN}}{I_{CLOAD}} \quad (11)$$

$$= C_{GATE} \cdot \frac{V_{TH}}{I_{GATE}} + C_{LOAD} \cdot \frac{V_{IN}}{I_{RSENSE} - I_{LOAD}}$$

電流制限付き起動サイクルを完了するには、 C_{LOAD} を充電する正味電流が必要で、電流制限時間は $t_{CBDELAY}$ より短くなければなりません。式 11 の第 2 項は式 12 を満たす必要があります。

アプリケーション情報

$$C_{LOAD} \cdot \frac{V_{IN}}{I_{RSENSE} - I_{LOAD}} < t_{CBDELAY} \quad (12)$$

回路ブレーカのタイマ動作

図5の時点Aで電流制限フォールトが生じると、回路ブレーカのタイミングは60μAのプルアップで起動されます。フォールトがまだ続いている場合、TIMERピンの電圧がCOMP2スレッショルドに達してLTC4210がシャットダウンすると、回路ブレーカは時点Bでトリップします。連続したフォールトでは、回路ブレーカの遅延は次のようにになります。

$$t_{CBDELAY} = 1.3V \cdot \frac{C_{TIMER}}{60\mu A} \quad (13)$$

図6の場合のように、断続的な過負荷によって電流制限を超えることがあります。時間が十分短ければ、TIMERピンはCOMP2スレッショルドに達することなく、LTC4210はシャットダウンしません。この状態に対処するため、(VCC - SENSE)電圧が50mVのリミットより小さく、TIMER電圧がCOMP1スレッショルドとCOMP2スレッショルドの間にあるときは、TIMERは2μAで放電します。TIMER電圧がCOMP1スレッショルドより下回ると、(VCC - SENSE)電圧が50mVのリミットより下のとき、TIMERピンは等価7kΩ抵抗（通常モード、100μA電流源）を使って放電します。TIMERピンがCOMP1スレッショルドを下回らないと、総計したデューティ・サイクルが3.8%を超す断続的過負荷の場合、最終的には回路ブレーカをトリップします。1μFに正規化した回路ブレーカの秒単位の応答時間を図7に示します。TIMERの非対称の充電と放電により、MOSFETの発熱状態がかなりわかります。

$$\frac{t}{C_{TIMER}} (\text{s}/\mu F) = \frac{1.3V \cdot 1\mu F}{(60\mu A \cdot D) - 2\mu A} \quad (14)$$

回路ブレーカがトリップすると、GATEピンは "L" に引き下げられます。LTC4210-4（ラッチオフ・バージョン）の場合は5μAのプルアップによってTIMERはラッチオフ・モードになりますが、LTC4210-3（自動リトライ・バージョン）の場合は2μAのプルダウンによって自動リトライの「クールオフ（冷却）」サイクルが開始します。LTC4210-3のCOMP2スレッショルドとCOMP1スレッショルドの間の自動リトライのクールオフ遅延は次のようにになります。

$$t_{COOLOFF} = 1.1V \cdot \frac{C_{TIMER}}{2\mu A} \quad (15)$$

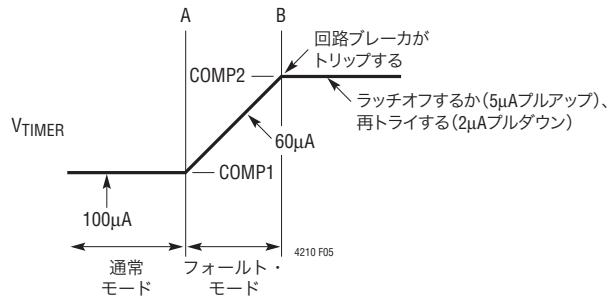


図5. 連続フォールトのタイミング

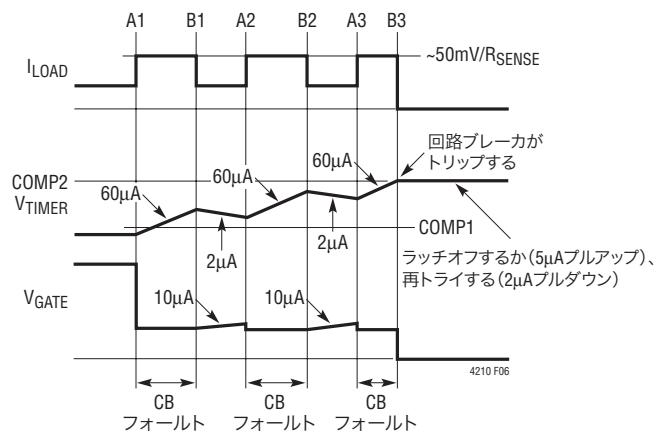


図6. 複数回の断続的過負荷状態

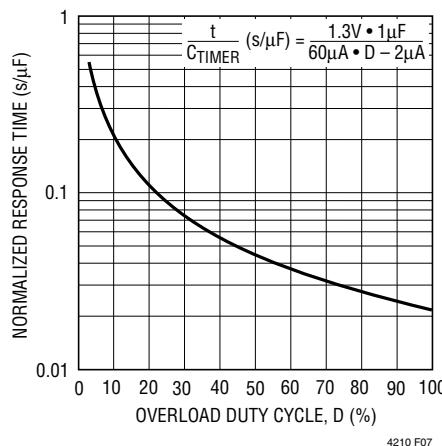


図7. 断続的過負荷に対する回路ブレーカ・タイマの応答

アプリケーション情報

電流フォールト後の自動リトライ (LTC4210-3)

回路ブレーカ・フォールト時の LTC4210-3 (自動リトライ・バージョン) の波形を図 8 に示します。時点 B1 で、TIMER は COMP2 スレッショルド 1.3V をトリップさせます。GATE ピンはグランドに引き下げられ、他方 TIMER は「クールオフ」サイクルを開始し、 $2\mu\text{A}$ のプルダウンによって 0.2V の COMP1 スレッショルドに引き下げられます。時点 C1 で、TIMER ピンが約 $7\text{k}\Omega$ の抵抗でグランドに引き下げられ、GATE 起動サイクルが開始します。フォールト状態が続く場合、フォールト自動リトライのデューティ・サイクルは約 3.8% です。ON ピンを $30\mu\text{s}$ 以上 “L” に引き下げるとき、自動リトライ機能が停止し、LTC4210 がリセット・モードになります。

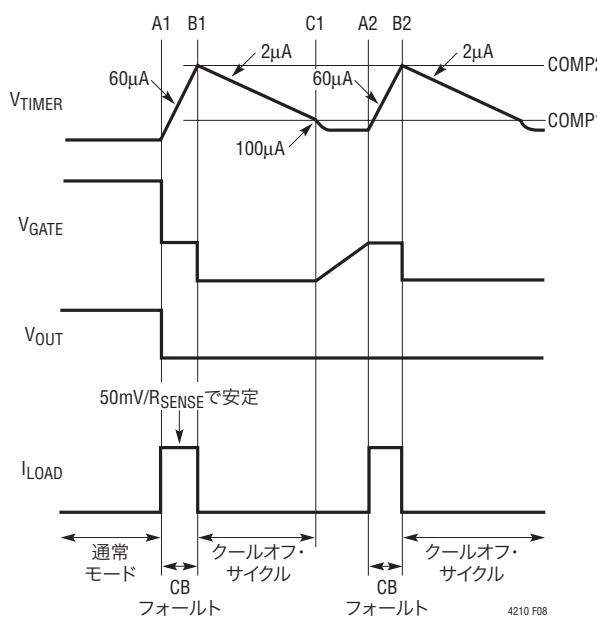


図 8. 過電流フォールト後の自動リトライ

電流フォールト後のラッチオフ (LTC4210-4)

回路ブレーカ・フォールト時の LTC4210-2 (ラッチオフ・バージョン) の波形を図 9 に示します。時点 B で、TIMER は COMP2 スレッショルドをトリップさせます。GATE ピンはグランドに引き下げられ、他方 TIMER は $5\mu\text{A}$ のプルアップによって “H” にラッチされます。TIMER ピンは最終的に 2.3V のソフト・クランプ電圧 (V_{CLAMP}) に達します。ラッチオフ・モードをクリアするには、ユーザーは TIMER ピンを 0.2V を下回るように外部から引き下げるか、または ON ピンを “L” に $30\mu\text{s}$ 以上トグルすることができます。

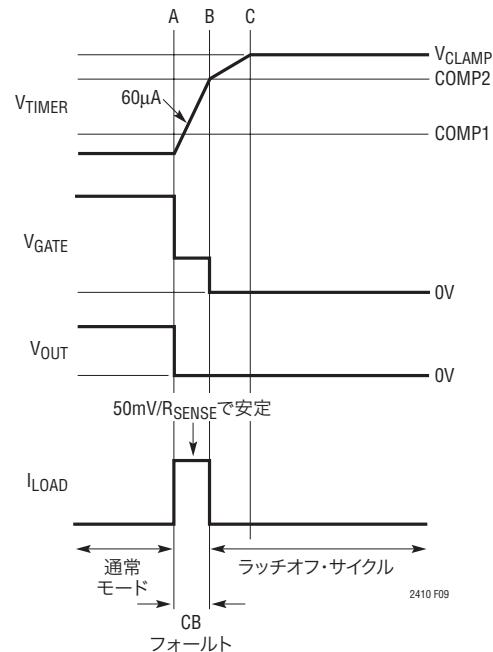


図 9. 過電流フォールト後のラッチオフ

通常モード / 外部タイマ制御

TIMER ピンの電圧が COMP1 スレッショルドを下まわったが、リセット・モードではないとき、TIMER は常に等価 $7\text{k}\Omega$ 抵抗性プルダウンによって通常 ($100\mu\text{A}$ 電流源) モードになります。 t_{INITIAL} 、 t_{CBDELAY} 、 t_{COOLOFF} と C_{TIMER} の関係を表 1 に示します。

TIMER ピンが COMP2 スレッショルドより上に引き上げると、GATE ピンはただちにグランドに引き下げられます。これにより、TIMER ピンを過電圧検出に使うことができます (図 11 を参照)。

TIMER ピンを外部から強制的に COMP1 スレッショルドより下まわせると、TIMER が通常モードにリセットされます。過電圧検出時に ($V_{\text{CC}} - \text{SENSE}$) 電圧が 50mV より低いとき、TIMER の $100\mu\text{A}$ プルダウン電流が流れ続けます。過電圧検出時に ($V_{\text{CC}} - \text{SENSE}$) 電圧が 50mV を超すとき、TIMER 電流はラッチオフまたは自動リトライ・モードにに関して説明したのと同じになります。アプリケーションの詳細については、「TIMER ピンを使った過電圧検出」のセクションを参照してください。

アプリケーション情報

表 1. tINITIAL, tCBDELAY, tCOOLOFF vs CTIMER

CTIMER (μF)	tINITIAL (ms)	tCBDELAY (ms)	tCOOLOFF (ms)
0.033	9.0	0.7	18.2
0.047	12.8	1	25.9
0.068	18.6	1.5	37.4
0.082	22.4	1.8	45.1
0.1	27.3	2.2	55
0.22	60.0	4.8	121
0.33	90.1	7.2	181.5
0.47	128.3	10.2	258.5
0.68	185.6	14.7	374
0.82	223.8	17.8	451
1	272.9	21.7	550
2.2	600.5	47.7	1210
3.3	900.7	71.5	1815

パワーオフ・サイクル

図 3 の時点 7 に示すように、ON ピンを $30\mu\text{s}$ 以上 “L” にトグルすることにより、システムをリセットすることができます。GATE ピンはグランドに引き下げられます。TIMER コンデンサもグランドに放電します。CLOAD は負荷を通じて放電します。あるいは、TIMER ピンを外部から強制的に COMP2 スレッショルドより上まわらせて GATE ピンをオフにすることができます。

パワー MOSFET の選択

パワー MOSFET は 10V 、 4.5V 、 2.5V および 1.8V の V_{GS} ゲート・ドライブ定格での $R_{DS(ON)}$ によって分類することができます。「 ΔV_{GATE} と電源電圧」および「 ΔV_{GATE} と温度」の特性曲線を使って、その動作電圧で選択された MOSFET に対してゲート・ドライブ電圧が適切かどうかを判断します。

さらに、選択された MOSFET は以下の 2 つの V_{GS} に関する基準を満たす必要があります。

- 正の V_{GS} 絶対最大定格 > LTC4210-3/LTC4210-4 の最大 ΔV_{GATE}
- 負の V_{GS} 絶対最大定格 > 電源電圧。大きな CLOAD の MOSFET をシャットダウンするとき、MOSFET のゲートは V_{OUT} より高速に放電することができる。

これらの条件のどちらかを満たすことができない場合、図 10a または図 10b に示されている外部ツェナー・クランプを使うことができます。ツェナー・クランプを介して V_{OUT} を放電するとき、LT4210 のパッケージの許容熱損失内で R_G を選択する必要があります。

MOSFET ゲート・ドライブ定格と V_{GS} 絶対最大定格に加えて V_{BDSS} 、 $I_D(\text{MAX})$ 、 $R_{DS(\text{ON})}$ 、 P_D 、 θ_{JA} 、 $T_J(\text{MAX})$ 、最大安全動作領域などの他の基準も注意深く検討する必要があります。 V_{BDSS} はスパイクやリンクギングを含む最大電源電圧を超える必要があります。 $I_D(\text{MAX})$ は電流リミット I_{LIMIT} より大きくする必要があります。 $R_{DS(\text{ON})}$ は MOSFET の V_{DS} を決定しますが、これは V_{CB} とともに V_{OUT} 電圧の誤差を生じます。 2.7V の電源電圧では、 $V_{DS} + V_{CB}$ の合計が 0.1V の場合、 3.7% の V_{OUT} 誤差が生じます。

MOSFET の最大電力消費は $I_{LIMIT}^2 \cdot R_{DS(\text{ON})}$ で、これはこのパッケージで許容される最大電力消費 P_D より小さくする必要があります。与えられた電力消費に対して MOSFET の接合部温度 T_J は動作温度 (T_A) と MOSFET のパッケージの熱抵抗 (θ_{JA}) から計算することができます。動作 T_J は $T_J(\text{MAX})$ の仕様より低くする必要があります。

次に、MOSFET の最大安全動作領域に関して、最大電源電圧 $V_{IN(\text{MAX})}$ と回路ブレーカ・タイムアウト時間 $t_{CBDELAY}$ の最大電流リミット $I_{LIMIT(\text{MAX})}$ の条件のもとの短絡状態を検討します。出力短絡状態での動作は十分な余裕をとって製造元の推奨安全動作領域内になければなりません。信頼性の高い設計にするには、フォールト・テストの評価は実験室で行います。

V_{IN} 過渡に対する保護

ほとんどの回路とは異なり、Hot Swap コントローラでは、電源バイパス・コンデンサの適切なエンジニアリング手法を使うことは一般に許されません。なぜなら、挿入時のバイパス・コンデンサへのサージ電流の制御が Hot Swap コントローラの主要な目的であるためです。ワイヤ・ハーネス、バックプレーン、および PCB のトレースのインダクタンスは通常小さいのですが、大きな電流が突然流れたり、遮断されたり、あるいは制限されると、スパイクが生じることがあります。GATE のターンオフに伴う過渡現象はスナバや過渡電圧サプレッサーを使用して制御することができます。RC ネットワークなどのスナバは LTC4210-3/LTC4210-4 のアプリケーションに特に有効です。

アプリケーション情報

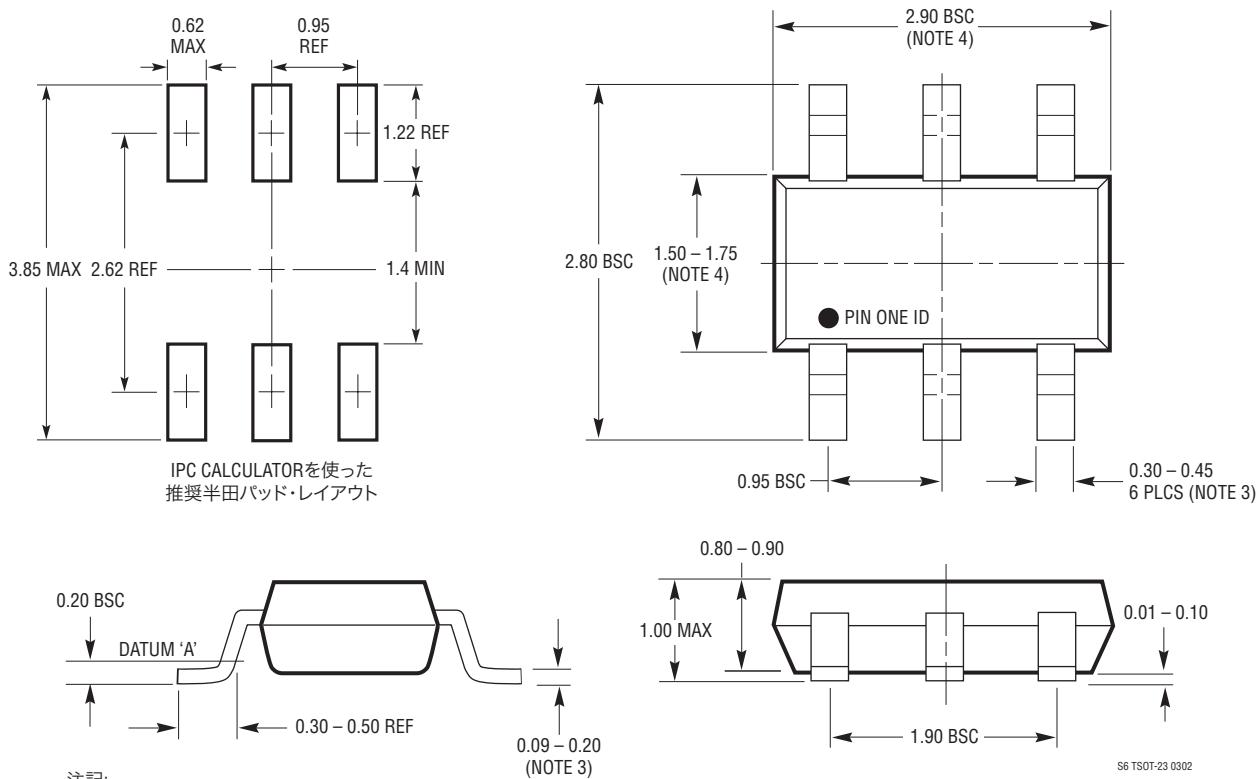
RC の選択は一般に実験によって決定します。スナバのコンデンサの値は MOSFET の Coss の 10 倍～100 倍の範囲で選択します。スナバ抵抗の値は一般に $3\Omega \sim 100\Omega$ です。過渡電圧に対する保護としては、スナバ・ネットワークで十分です。ただし、入力ワイヤが長かったり、EMI ビーズがワイヤ・ハーネスに使われている場合、スパイクをカットし、リングングを低減するために、過渡電圧サプレッサをスナバと併用してください。多くの場合、簡単な短絡テストを行って、過渡電圧サプレッサが必要かどうか判断することができます。

TIMER ピンを使用した過電圧検出

電源側の過電圧検出回路を図 11 に示します。ツェナー・ダイオード、ダイオード、および COMP2 スレッショルドによって過電圧スレッショルドを設定します。抵抗 R_B でツェナー・ダイオードにバイアスを与えます。ダイオード D1 により、起動時または出力短絡時のツェナーの順方向電流がブロックされます。 R_{TIMER} と C_{TIMER} を組み合わせて過負荷ノイズ・フィルタを設定します。

関連製品

**S6 パッケージ
6 ピン・プラスチック TSOT-23
(Reference LTC DWG # 05-08-1636)**



注記:

1. すべての寸法はミリメートル
2. 図は実寸とは異なる
3. 寸法にはメッキを含む
4. 寸法にはモールのバリやメタルのバリを含まない
5. モールドのバリは0.254mmを超えてはならない
6. JEDECパッケージ参照番号はMO-193

LTC4210-3/LTC4210-4

アプリケーション情報

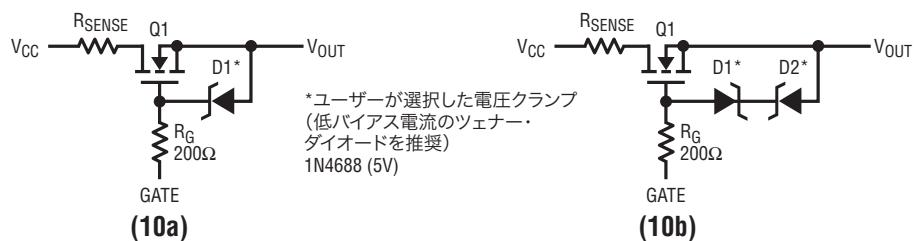


図 10. ゲート保護用ツェナー・クランプ

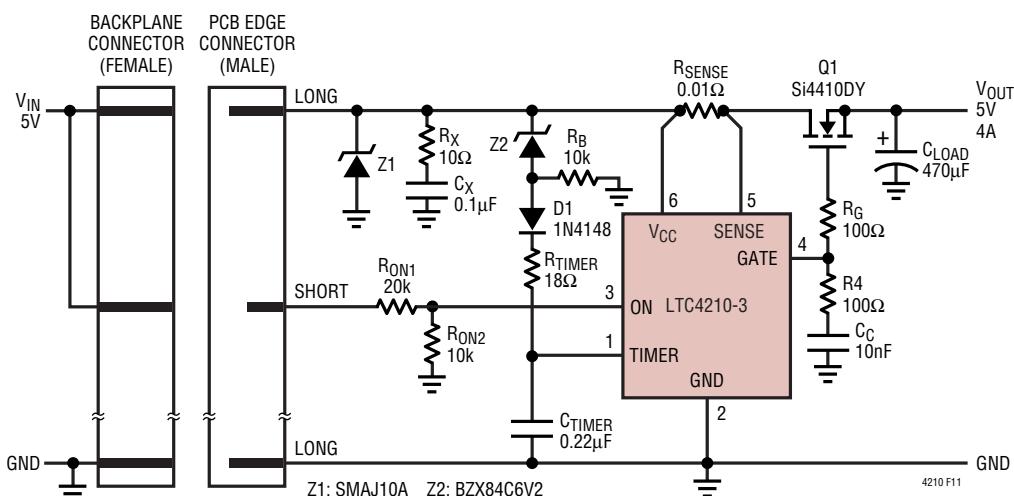


図 11. 電源側過電圧保護

関連製品

製品番号	説明	注釈
LTC1421	2 チャネル、Hot Swap コントローラ	3V ~ 12V で動作し、-12V をサポート
LTC1422	シングル・チャネル、SO-8 入り Hot Swap コントローラ	2.7V ~ 12V で動作、リセット出力
LT1640AL/LT1640AH	負電圧 Hot Swap コントローラ、SO-8 入り	-10V ~ -80V で動作
LTC1642	シングル・チャネル、Hot Swap コントローラ	33Vまでの過電圧保護、フォールドバック電流制限
LTC1643AL/LTC1643AH	PCI Hot Swap コントローラ	3.3V、5V、内部 FET ($\pm 12V$ 用)
LTC1647	デュアル・チャネル、Hot Swap コントローラ	2.7V ~ 16.5V で動作、シーケンス制御専用の ON ピン
LTC4211	シングル・チャネル、Hot Swap コントローラ	2.5V ~ 16.5V で動作、多機能電流制御
LTC4230	トリプル・チャネル、Hot Swap コントローラ	1.7V ~ 16.5V で動作、多機能電流制御
LTC4251	-48V Hot Swap コントローラ、SOT-23 入り	フローティング電源、3 レベル電流制限
LTC4252	-48V Hot Swap コントローラ、MSOP 入り	フローティング電源、パワーグッド、3 レベル電流制限
LTC4253	3 電源シーケンサ付き -48V Hot Swap コントローラ	フローティング電源、3 レベル電流制限

421034fa