

特長

- リモートセンス・ワイヤなしで高抵抗配電ケーブルでの高精度ロード・レギュレーションを実現
- 絶縁型および非絶縁型電源に対応可能
- $\pm 1\%$ 精度の内部電圧リファレンス
- 5mAのシンク電流能力
- ソフト補正により、ターンオン時の過渡電圧を低減
- 低電圧および過電圧保護
- ピンで設定可能なディザ周波数
- オプションのスペクトル拡散ディザ
- 広い入力電圧範囲: 3.1V~50V
- 24ピンSSOPパッケージ

アプリケーション

- 12Vの高輝度ランプ
- 28Vの産業用システム
- 高電力(> 40ワット)CAT5ケーブル・システム
- ノートブックPCのバッテリー充電の配線電圧降下キャンセル
- ACおよびDCアダプタ
- 物理検層などの遠隔計測
- 監視装置

概要

LT[®]4180は、長い高抵抗ケーブルで高精度ロード・レギュレーションを実現するという課題を、1対のリモートセンス・ワイヤを追加せずに解決します。このVirtual Remote Sense[™](仮想リモートセンス)デバイスは、ライン・インピーダンスを継続的に測定して、帰還ループを介して電源の出力電圧を補正することにより、電流の変化に関係なく、負荷のところで安定した電圧を維持することができます。

LT4180は、5mAのオプ्टアイソレータ・シンク能力、低電圧/過電圧ロックアウト、ソフトスタート、 $\pm 1\%$ 精度の内部電圧リファレンスなどを備えたフル機能コントローラです。Virtual Remote Sense機能には、ユーザーが設定可能なディザ周波数やオプションのスペクトル拡散ディザなどが含まれています。

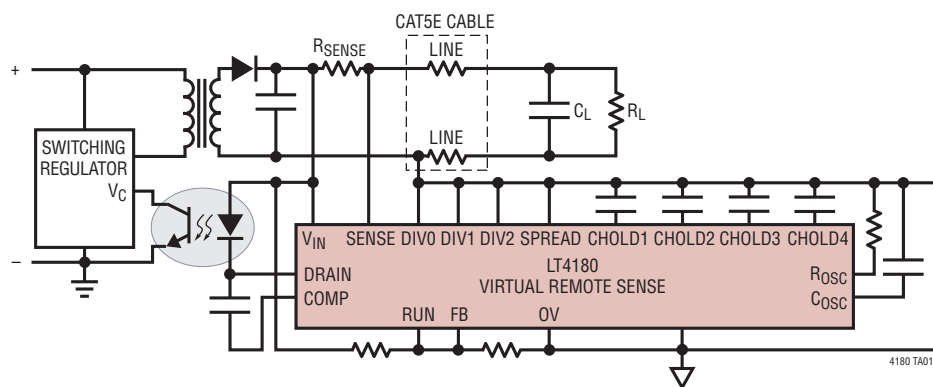
LT4180は、DC/DCコンバータや調整可能なリニア・レギュレータなど、あらゆるトポロジーやタイプの絶縁型電源または非絶縁型電源と連携して動作します。

LT4180は24ピンSSOPパッケージで供給されます。

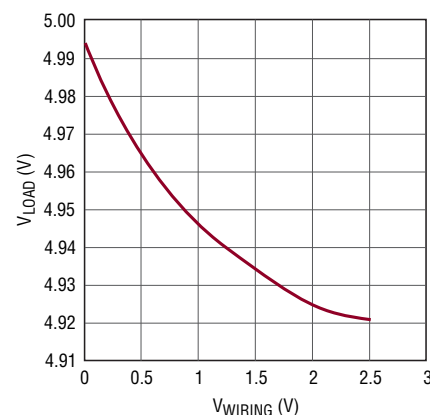
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。Virtual Remote Sense (仮想リモート・センス)はリニアテクノロジー社の商標です。その他のすべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

仮想リモート・センス搭載の絶縁型電源



V_{LOAD}とV_{WIRE}



4180 TAO1b

4180fb

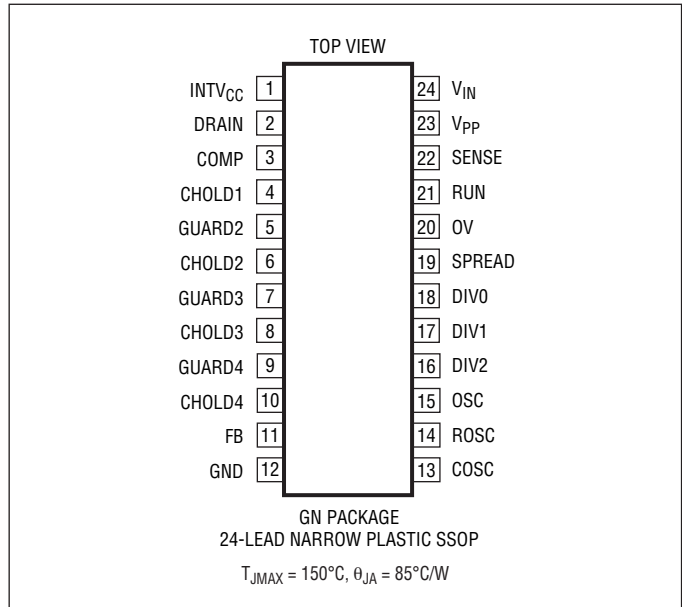
LT4180

絶対最大定格

(Note 1)

V_{IN}	-0.3V~52V
SENSE.....	$(V_{IN} - 0.3V) \sim V_{IN}$
INTVCC、RUN、FB、OV、ROSC、OSC、 DIV0、DIV1、DIV2、SPREAD、CHOLD1、 CHOLD2、CHOLD3、CHOLD4、DRAIN、COMP、 GUARD2、GUARD3、GUARD4、 V_{PP}	-0.3V~5.5V
V_{IN} ピンの電流.....	10mA
INTVCC ピンの電流	-10mA
COSCピンの電流	3.3mA
最大接合部温度.....	125°C
動作接合部温度範囲 (Note 2)	
Eグレード、Iグレード	-40°C~125°C
MPグレード.....	-55°C~125°C
保存温度範囲.....	-65°C~125°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT4180EGN#PBF	LT4180EGN#TRPBF	LT4180GN	24-Lead Narrow Plastic SSOP	-40°C to 125°C
LT4180IGN#PBF	LT4180IGN#TRPBF	LT4180GN	24-Lead Narrow Plastic SSOP	-40°C to 125°C
LT4180MPGN#PBF	LT4180MPGN#TRPBF	LT4180GN	24-Lead Narrow Plastic SSOP	-55°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = \text{SENSE} = 5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{IN}	Operating Supply Voltage		● 3.10		50	V	
I_{VIN}	Input Quiescent Current	ROSC Open, COSC Open, SENSE = V_{IN}	●	1	2	mA	
V_{REF}	Reference Voltage	$V_{CHOLD2} = V_{CHOLD3} = 1.2\text{V}$, Measured at CHOLD4 During Track ΔV_{OUT} Clock Phase	●	1.209 1.197	1.221 1.221	1.233 1.245	V V
I_{LIM}	Open-Drain Current Limit	With FB = $V_{REF} + 200\text{mV}$, OSC Stopped with Voltage Feedback Loop Closed		5	12	17	mA
V_{OL}	DRAIN Low Voltage	$V_{IN} = 3\text{V}$			0.3	V	
V_{INTVCC}	LDO Regulator Output Voltage	$V_{IN} = 5\text{V}$		3.15		V	

4180fb

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = \text{SENSE} = 5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{INTVCC}	LDO Regulator Output Voltage in Dropout	$V_{IN} = 2.5\text{V}$	2.2			V
V_{OV}	Overvoltage Threshold	Rising		1.21		V
V_{OHYST}	Overvoltage Input Hysteresis	$V_{RISING} - V_{FALLING}$	15		80	mV
V_{RUN}	Run Threshold	Falling		1.21		V
V_{RHYST}	Run Input Hysteresis	$V_{RISING} - V_{FALLING}$	15		80	mV
I_{FB}	Input Bias Current		-0.2		0.2	μA
$A_V(\text{RATIO})$	Current Amplifier Gain Ratio	A_{VL}/A_{VH} , A_V Measured in V/V	0.891	0.9	0.909	
I_{SENSE}	Current Amplifier Input Bias Current	Measured at SENSE with $\text{SENSE} = V_{IN}$	-1		1	μA
A_V	ΔV_{FB} Amplifier Gain		9.7	10	10.3	V/V
I_{CHOLD1}	Track/Hold Charging Current	Measured at CHOLD1 with $V_{\text{CHOLD1}} = 1.2\text{V}$		± 60		μA
I_{CHOLD2}	Track/Hold Charging Current	Measured at CHOLD2 with $V_{\text{CHOLD2}} = 1.2\text{V}$		± 25		μA
I_{CHOLD3}	Track/Hold Charging Current	Measured at CHOLD3 with $V_{\text{CHOLD3}} = 1.2\text{V}$		± 25		μA
I_{CHOLD4}	Track/Hold Charging Current	Measured at CHOLD4 with $V_{\text{CHOLD4}} = 1.5\text{V}$, $V_{\text{CHOLD2}} = 1\text{V}$, $V_{\text{CHOLD3}} = 1.2\text{V}$		10		μA
		Measured at CHOLD4 with $V_{\text{CHOLD4}} = 1.5\text{V}$, $V_{\text{CHOLD2}} = 1.4\text{V}$, $V_{\text{CHOLD3}} = 1.2\text{V}$		-200		μA
I_{SC}	Soft-Correct Current	Measured at CHOLD4			± 1.5	μA
I_{LKG1}	Track/Hold Leakage Current	Measured at CHOLD1 with $V_{\text{CHOLD1}} = 1.2\text{V}$			± 1	μA
I_{LKG2}	Track/Hold Leakage Current	Measured at CHOLD2 with $V_{\text{CHOLD2}} = 1.2\text{V}$			± 1	μA
I_{LKG3}	Track/Hold Leakage Current	Measured at CHOLD3 with $V_{\text{CHOLD3}} = 1.2\text{V}$			± 1	μA
I_{LKG4}	Track/Hold Leakage Current	Measured at CHOLD4 with $V_{\text{CHOLD4}} = 1.2\text{V}$			± 1	μA
f_{OSC}	Oscillator Frequency	$R_{\text{OSC}} = 20\text{k}$, $C_{\text{OSC}} = 1\text{nF}$	170	200	230	kHz
g_{mFB}	Voltage Error Amplifier Transconductance	Measured from FB to COMP, $V_{\text{COMP}} = 2\text{V}$, OSC Stopped with Voltage Feedback Loop Closed		120		μmho
g_{mIAMP}	Current Amplifier Transconductance	Measured from SENSE to COMP, $V_{\text{COMP}} = 2\text{V}$, OSC Stopped with Current Feedback Loop Closed		700		μmho

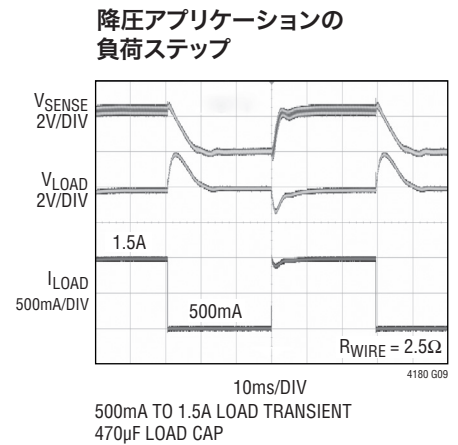
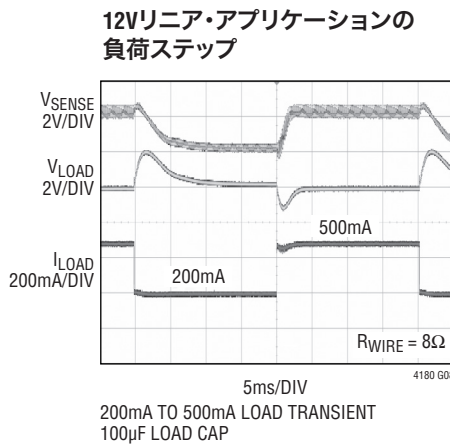
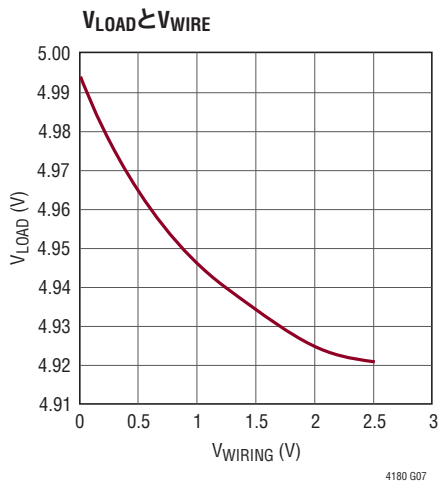
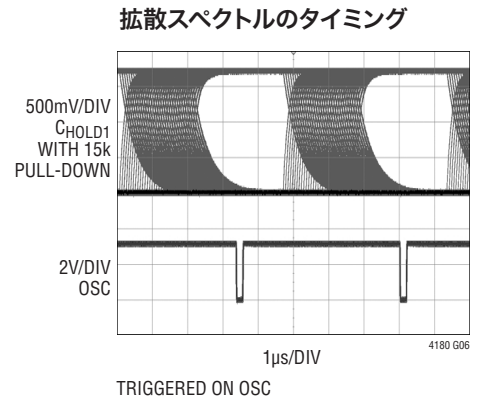
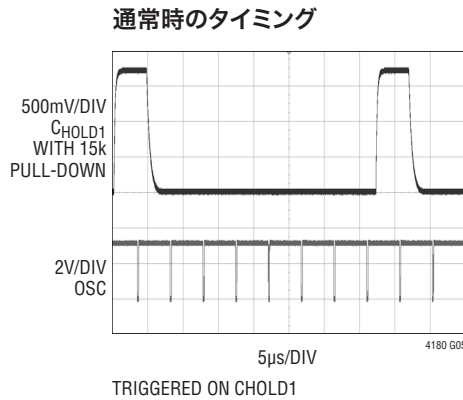
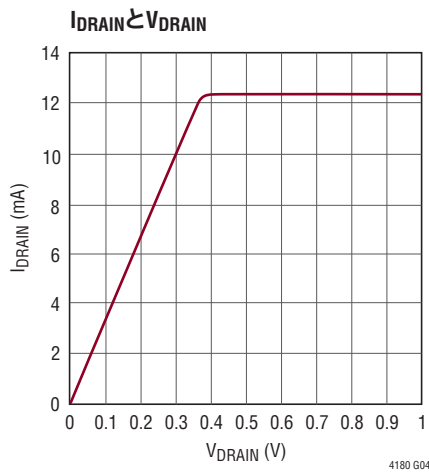
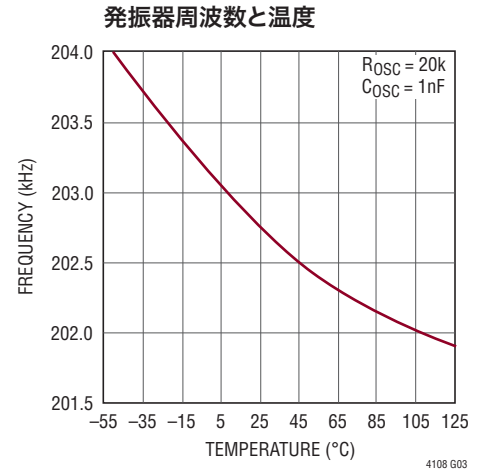
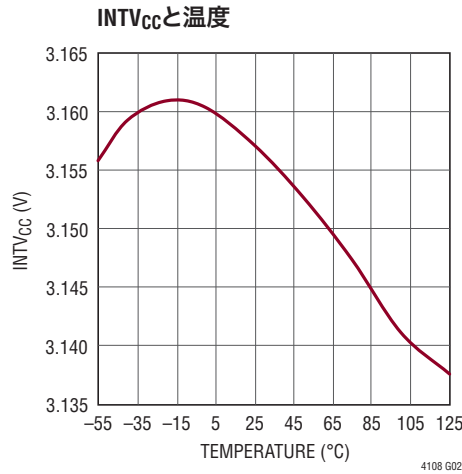
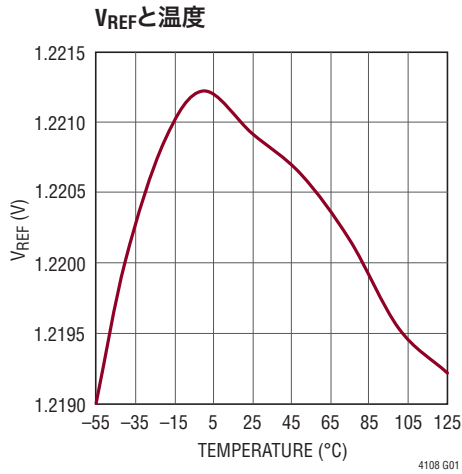
Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LT4180Eは $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス

ス・コントロールとの相関で確認されている。LT4180Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で保証されている。LT4180MPは $-55^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で保証されている。

Note 3: 正電流はピンに流れ込む電流として定義されている。

標準的性能特性



ピン機能

INTV_{CC} (ピン1): LDO出力。低ESRセラミック・コンデンサを接続することによってデカップリングと出力補償を行います。1 μ F以上のコンデンサを使用します。

DRAIN (ピン2): 出力トランジスタのオープンドレイン。このピンは、オプトアイソレータのLEDをドライブするか、またはレギュレータの制御ピンをプルダウンします。

COMP (ピン3): 出力トランジスタのゲート。このピンによって追加の補償をすることができます。使用しない場合はオープンのままにする必要があります。

CHOLD1 (ピン4): トラック/ホールド・アンプのホールド・コンデンサに接続します。このコンデンサの他端はGNDにケルビン接続します。

GUARD2 (ピン5): CHOLD2のガードリング・ドライバ。

CHOLD2 (ピン6): トラック/ホールド・アンプのホールド・コンデンサに接続します。このコンデンサの他端はGNDにケルビン接続します。

GUARD3 (ピン7): CHOLD3のガードリング・ドライバ。

CHOLD3 (ピン8): トラック/ホールド・アンプのホールド・コンデンサに接続します。このコンデンサの他端はGNDにケルビン接続します。

GUARD4 (ピン9): CHOLD4のガードリング・ドライバ。

CHOLD4 (ピン10): トラック/ホールド・アンプのホールド・コンデンサに接続します。このコンデンサの他端はGNDにケルビン接続します。

FB (ピン11): メイン出力に接続された外付け抵抗分割器から帰還電圧を受け取ります。(オプションの)コンデンサをグラウンドに接続して高周波ノイズを除去することができます。このRCネットワークの時定数はディザーク周波数の0.1倍程度にします。たとえば、 $f_{DITHER} = 1\text{kHz}$ では $\tau = 0.1\text{ms}$ にします。

GND (ピン12): グラウンド。

COSC (ピン13): 発振器のタイミング・コンデンサ。発振器周波数はこのコンデンサとROSCによって設定されます。最高の精度を得るために推奨する最小容量は100pFです。

ROSC (ピン14): 発振器のタイミング抵抗。発振器周波数はこの抵抗とCOSCによって設定されます。

OSC (ピン15): 発振器の出力。この出力を使って、スイッチング・レギュレータを仮想リモート・センス・コントローラに同期

させることができます。これはオプトアイソレータをドライブ可能な高電流出力です。この出力で他の絶縁手法を使用することもできます。

DIV2 (ピン16): ディザーク分周比の設定ピン。

DIV1 (ピン17): ディザーク分周比の設定ピン。

DIV0 (ピン18): ディザーク分周比の設定ピン。

以下の表を使ってディザーク分周比(f_{OSC}/f_{DITHER})を設定します。

表1. ディザーク分周比(f_{OSC}/f_{DITHER})の設定

DIV2	DIV1	DIV0	分周比
0	0	0	8
0	0	1	16
0	1	0	32
0	1	1	64
1	0	0	128
1	0	1	256
1	1	0	512
1	1	1	1024

たとえば、 $DIV2 = 1, DIV1 = DIV0 = 0$ では $f_{DITHER} = f_{OSC}/128$ になります。

SPREAD (ピン19): スペクトル拡散のイネーブル入力。SPREADが“H”に接続されると、ディザークの位相は擬似ランダムに調整されます。

OV (ピン20): 過電圧コンパレータの入力。このピンにより、配線での電圧降下によってスイッチング電源の出力電圧が過大になるとき、ライン・ドロップの補正をしないようにします。 $V_{REG}(\text{MAX}) \leq 1.50V_{LOAD}$ になるようにOVを設定します。

RUN (ピン21): RUNピンにより、入力電圧の検出とライン・ドロップ補正動作の開始スレッシュホールドの設定を行う高精度な手段が得られます。

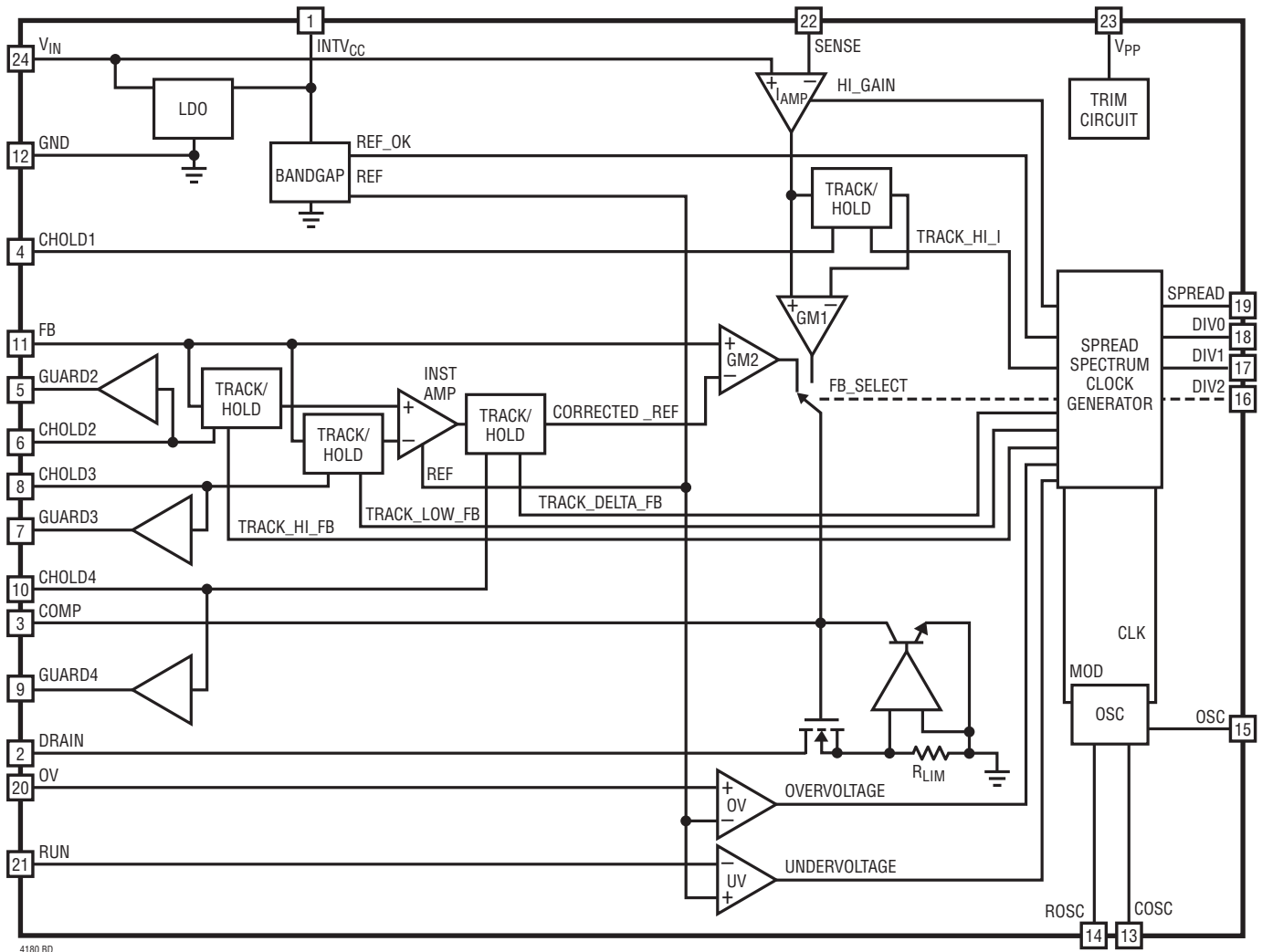
SENSE (ピン22): 電流検出入力。この入力は電流センス抵抗に接続します。 R_{SENSE} にケルビン接続します。

V_{PP} (ピン23): このピンはINTV_{CC}に接続します。

V_{IN} (ピン24): 主電源ピン。 V_{IN} はグラウンドにローカルにバイパスする必要があります。このピンに電流センス抵抗をケルビン接続して相互接続抵抗を最小限に抑えます。

LT4180

ブロック図



動作

配線での電圧降下により、電気的システムに大きなロード・レギュレーション誤差を生じる可能性があります(図1)。負荷電流 I_L が増加するに従って配線での電圧降下($I_L \cdot RW$)が大きくなり、システムに供給される電圧(V_L)が低下します。この問題を解決するための従来の手法であるリモートセンスでは、電源電圧(V_{OUT})を上げて配線での電圧降下を補償し、負荷端での電圧を安定化させます。リモートセンスを適正に動作させるには、負荷端での測定用に1対の配線を追加しなければならず、必ずしも実用的とは限りません。

LT4180は、仮想リモート・センスを行うことによって1対のリモートセンス配線を不要にします。仮想リモート・センスは、配線を通る電流を増加させ、それに伴って生じる電圧の増分を測定することによって達成されます(図2)。この測定値を使って配線全体のDC電圧降下を推定することができ、次いでそれを補償することができます。仮想リモート・センスは電源の帰還ピン(V_{FB})を介した電源の制御に取って代わるもので、負荷電圧 V_L の厳密な安定化を維持します。

LT4180は、レギュレータの出力電流を変調してその結果生じる電圧変化を検出することによって動作します。負荷端でのACインピーダンスが小さくなるように、負荷の両端に大きな出力コンデンサを接続します。**[通常、リモートセンスの状態では、そのポイントでのインピーダンスを小さく保つために負荷の両端にコンデンサが接続されます]**。このコンデンサは十分に大きいので、負荷端でのACインピーダンスはライン抵抗に比べて非常に小さくなります。負荷端でのAC抵抗が非常に小さいので、出力電流が変調されるときにLT4180の端子間に生じる電圧変化はすべて、ラインの抵抗によるものです。

LT4180は4個のサンプル・ホールド・コンデンサを備えています。いくつかの動作ステップを経て補正電圧が得られます。まず、出力電圧が安定化されて制御ポイントがサンプル・ホール

ドされます。次いで、制御ループが電流安定化制御ループに切り替わり、出力電流が10%だけ変化します。2つのサンプル・ホールド電流が高電流レベルおよび低電流レベルの変調での電圧を保持します。この電圧変化は10%の電流変化の結果なので、この電圧変化はラインの全電圧降下の10%に相当します。この電圧変化は10倍に増幅されます。

電流変化とともに生じる増幅された電圧変化は、再びサンプル・ホールドされて補正電圧として使用されます。補正電圧は出力に加算され、この電圧がライン・ドロップを補正します。この補正は実際には開ループなので、負荷での実際の電圧は測定されません。LT4180がライン・ドロップを補正する能力は計算の精度によって決まります。

LT4180はライン・ドロップに対して50:1より良好な補正が可能です。たとえば、ラインでの10Vの低下は負荷での200mVの変化になります。

補正サイクルの周波数はシステム内のコンデンサの容量に応じて、32kHz超から250Hz未満までの範囲で設定することができます。高電流システムでコンデンサの容量が非常に大きい場合、デザイナー補正クロックは低速で動作させます。出力コンデンサが小容量の簡素化されたシステムでは、デザイナーは高い周波数で動作させることができます。デザイナーの周波数に近い周波数成分が負荷に含まれていると、負荷とLT4180の間にビートが生じる可能性があります。LT4180のスペクトル拡散のオプションにより、デバイスは負荷パルスと干渉しないように、補正サイクル中に位相制御を変更することができます。

最後に、LT4180ではLT4180と負荷コンデンサの間のすべての抵抗に配慮しています。ケーブル接続、ライン抵抗および変化する接触抵抗の補正を行うことができます。

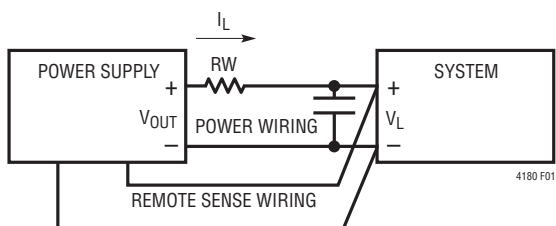


図1. 従来のリモートセンス

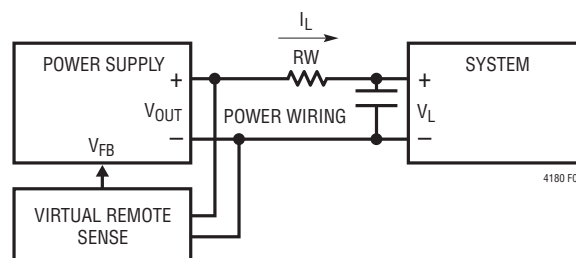


図2. 仮想リモート・センス

動作

LT4180の出力の最大変化を測定することにより、LT4180と負荷の間のインピーダンスをモニタすることと、接触の劣化によるインピーダンスの増加を検出することができます。コンデンサの容量を大きくすることにより、LT4180のロード・レギュレーションとディザイナ周波数の組み合わせによる負荷端での電圧リップルを最小限に抑えることができます

仮想リモート・センスのタイミング図を図3に示します。電源と仮想リモート・センスが V_{OUT} の周りのループを閉じる (REGULATE V_{OUT} = “H”) と、新たなサイクルが開始します。 V_{OUT} と I_{OUT} の両方がスルーして新たな値にセトリングし、これらの値は仮想リモート・センスに保持されます (TRACK V_{OUT} HIGH = “L” および TRACK I_{OUT} = “L”)。 V_{OUT} の帰還ループが開いて新たな帰還ループが設定され、前に測定した電流の90% ($0.9I_{OUT}$) を供給するように電源に指示します。電源が新たな定常状態に達するに従って V_{OUT} は新たな値まで低下し、この情報も仮想リモート・センスに保持されます。こ

の時点で、出力電流の-10%の変化に対する出力電圧の変化 (ΔV_{OUT}) が測定されていて仮想リモート・センスに保持されます。この電圧は、次の仮想リモート・センスサイクルの間、配線抵抗による電圧降下を補償するために使用されます。

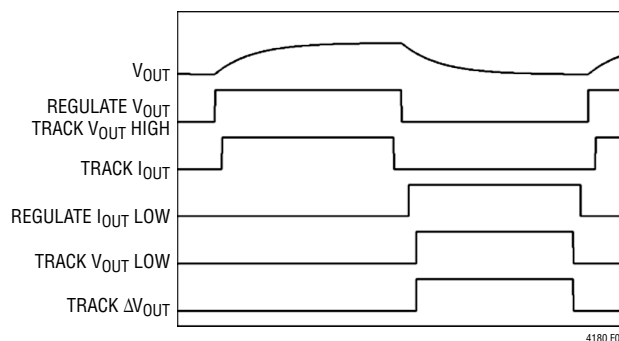


図3. 仮想リモート・センスの簡略タイミング図

アプリケーション情報

はじめに

LT4180は、外部帰還ピンまたは外部制御ピンのどちらかを備えた様々な電源やレギュレータとインタフェースをするように設計されています。図4では、レギュレータのエラーアンプ (g_m アンプ) は、反転入力をグラウンドに接続することによってデイスエーブルされます。これにより、エラーアンプは定電流源に変えられて、LT4180のDRAINピンによって制御されます。これによって制御ループからレギュレータのエラーアンプが排除されて補償が簡素化され、最高の制御ループ応答が得られるので、これは望ましいインタフェース手法です。

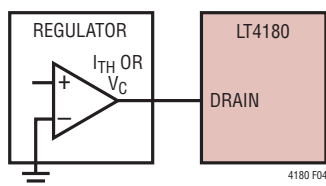


図4. 非絶縁型レギュレータのインタフェース

適正に動作するには、制御電圧の上昇がレギュレータの出力電圧の上昇に対応している必要があります。たとえば、電流モードのスイッチング電源の場合、制御ピンITHの電圧を上げるとピーク電流が増加する必要があります。

オプトカプラを追加することにより、絶縁型の電源やレギュレータを使用することもできます (図5)。LT4180の出力電圧である $INTV_{CC}$ がオプトカプラのLEDに電力を供給します。レギュレータの制御ピン V_C が5Vを超える可能性がある場合には、カスコードを追加してLT4180のDRAINピンを5V以下に保つことができます (図6)。カスコード・トランジスタには低 V_T のMOSFETを使用します。

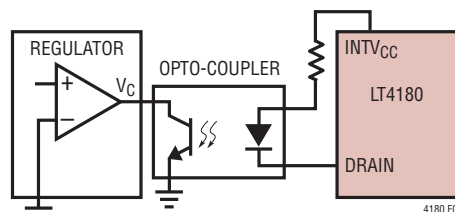


図5. 絶縁型電源のインタフェース

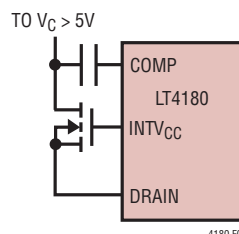


図6. 絶縁型電源のカスコードを追加したDRAINピン

アプリケーション情報

設計手順

設計手順の最初のステップでは、LT4180がリニア電源/レギュレータまたはスイッチング電源/レギュレータのどちらを制御するかを決めます。スイッチング電源/レギュレータを使用する場合には、OSCピンを電源のSYNCピン(またはそれに相当するピン)に接続することによって電源をLT4180に同期させることを推奨します。

電源がLT4180に同期していると、電源のスイッチング周波数は次のように求められます。

$$f_{\text{OSC}} = \frac{4}{R_{\text{OSC}} \cdot C_{\text{OSC}}}$$

R_{OSC} の推奨値は20k~100k(精度を最大にするには30.1kが最適)で、 C_{OSC} には100pF以上を推奨します。 C_{OSC} は50pFまで小さくできますが、発振器周波数の精度はある程度低下します。

以下は、250kHzのスイッチング電源をLT4180に同期させる例です。この例では、 $R_{\text{OSC}} = 30.1\text{k}$ から開始します。

$$C_{\text{OSC}} = \frac{4}{250\text{kHz} \cdot 30.1\text{k}} = 531\text{pF}$$

この例では470pFを使用します。250kHzでは次のようになります。

$$R_{\text{OSC}} = \frac{4}{250\text{kHz} \cdot 470\text{pF}} = 34.04\text{k}$$

最も近い1%標準値は34kです。

次のステップでは最も高い実用的なデザイナー周波数を求めます。これは、電源やレギュレータの応答時間、または負荷を電源やレギュレータに接続する配線の伝播時間によって制限される可能性があります。

まず、電源の(最終値の1%への)セトリング時間を決めます。セトリング時間は(V_{IN} 、 I_{LOAD} などの全動作範囲での)ワーストケースの値にします。

$$F1 = \frac{1}{2 \cdot t_{\text{SETTLING}}} \text{ Hz}$$

たとえば、電源が最終値の1%以内にセトリングするのに1msかかる(ワーストケース)、次のようになります。

$$F1 = \frac{1}{2 \cdot 1\text{e-}3} = 500\text{Hz}$$

次に、配線の伝播時間を求めます。伝送ラインの影響を無視するため、デザイナー周期はこの時間の約20倍以上にします。これにより、デザイナー周波数は次のように制限されます。

$$F2 = \frac{V_F}{20 \cdot 1.017\text{ns/ft} \cdot L} \text{ Hz}$$

ここで、 V_F は速度係数(つまり、伝播速度)、 L は配線長(単位:フィート)です。

たとえば、負荷が1000フィートのCAT5ケーブルで電源に接続されていると仮定します。公称伝播速度は約70%になります。

$$F2 = \frac{0.7}{20 \cdot 1.017\text{e-}9 \cdot 1000} = 34.4\text{kHz}$$

最大デザイナー周波数は $F1$ または $F2$ (どちらか低い方)を超えないようにします。

$$f_{\text{DITHER}} < \text{最小}(F1, F2)$$

この例では、デザイナー周波数は(電源によって制限される)500Hz以下にします。

デザイナー周波数が分かると、分周比は次のように求めることができます。

$$D_{\text{RATIO}} = \frac{f_{\text{OSC}}}{f_{\text{DITHER}}} = \frac{250,000}{500} = 500$$

最も近い分周比は512です(DIV0 = "L"、DIV1 = DIV2 = "H"に設定)。この分周比に基づいて、公称デザイナー周波数は次のようになります。

$$f_{\text{DITHER}} = \frac{f_{\text{OSC}}}{D_{\text{RATIO}}} = \frac{250,000}{512} = 488\text{Hz}$$

デザイナー周波数が決まると、最小負荷デカップリング・コンデンサを求めることができます。この負荷コンデンサは、負荷でのデザイナー信号を除去するのに十分な大きさにする必要があります。

アプリケーション情報

$$C_{LOAD} = \frac{2.2}{R_{WIRE} \cdot 2 \cdot f_{DITHER}}$$

ここで、 C_{LOAD} は最小負荷デカップリング容量、 R_{WIRE} は配線ペアの1本の導体の最小配線抵抗、 f_{DITHER} は最小デザイナー周波数です。

この例では、CAT5ケーブルには最大9.38Ω/100mの導体抵抗があります。

最大配線抵抗は次のようになります。

$$R_{WIRE} = 2 \cdot 1000\text{ft} \cdot 0.305\text{m/ft} \cdot 0.0938\Omega/\text{m}$$

$$R_{WIRE} = 57.2\Omega$$

発振器の許容誤差が±15%のとき、最小デザイナー周波数は414.8Hzになるので、最小デカップリング容量は次のようになります。

$$C_{LOAD} = \frac{2.2}{57.2\Omega \cdot 2 \cdot 414.8\text{Hz}} = 46.36\mu\text{F}$$

これは最小値です。初期許容誤差、電圧係数および温度係数、経時変化など、公称値を下げる可能性があるすべての要因を補償する公称値を選択します。

CHOLDコンデンサの選択と補償

CHOLD1

ほとんどのアプリケーションでは47nFのコンデンサで十分です。これよりも容量を小さくすれば急激な負荷変動からの回復を速くすることができますが、このノードにおける全負荷時のp-pリップルを5mV以内に抑える必要があります。

$$CHOLD2 = CHOLD3 = \frac{2.5\text{nF}}{f_{DITHER}(\text{kHz})}$$

デザイナー周波数を488Hzとすると次のようになります。

$$CHOLD2 = CHOLD3 = \frac{2.5\text{nF}}{0.488(\text{kHz})} = 5.12\text{nF}$$

HOLDコンデンサには、NPOセラミック・コンデンサ、またはリークと誘電吸収の小さいその他のコンデンサを使用する必要があります。

CHOLD4は1μFに設定します。この値は後で調整可能です。

補償

LT4180のCOMPピンとDRAINピンの間に47pFのコンデンサを接続することから始めます。47pFのコンデンサにRCネットワークを並列に追加してください。10kと10nFが出発点として最適な値です。出力電圧が無負荷時に希望のレベルに安定化されることを確認したら、負荷電流を100%レベルまで増加させ、電流プローブを使ってワイヤ電流（デザイナー電流）をモニタします。このデザイナー電流が、必要なデザイナー周波数の方形波とほぼ同じであることを確認してください。

出力電圧が低過ぎる場合は、デザイナー電流波形の立ち上がりにある程度のオーバーシュートが認められるようになるまで、10kの抵抗値を増やします。出力電圧がまだ低い場合は、10nFコンデンサの容量を小さくして上記のステップを繰り返してください。全負荷時の出力電圧が無負荷時より1%低いレベル以上に増加するまで、このプロセスを繰り返します。図7a、7b、および7cを参照してください。これらの図は、このデータシートにある12V 1.5A降圧レギュレータ・アプリケーションの補償状態を示しています。負荷範囲に対する電圧降下補正が適切であることを確認してください。この「デザイナー電流」は、良好な半波対称になっていなければなりません。つまり、立ち上がり時間と立ち下がり時間が同じで上下の頂点におけるセトリング時間が十分あり、オーバーシュートやアンダーシュートがないか、あっても最小限に抑えられた波形となっている必要があります。

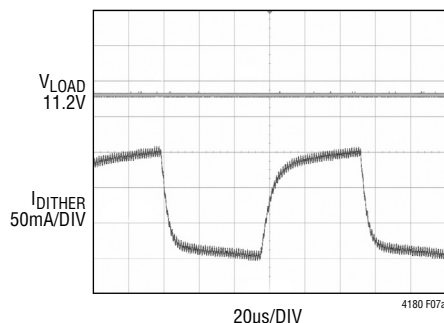


図7a. デザイナー電流と V_{OUT}
(10nF/10k補償、負荷1.5A)

アプリケーション情報

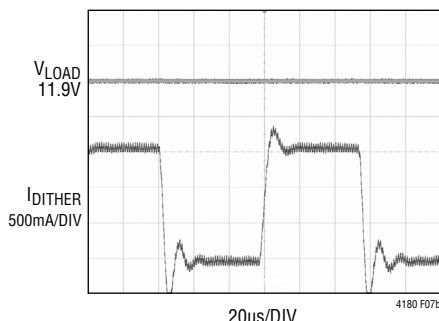


図7b. ディザー電流とV_{OUT}
(10nF/37k補償、負荷1.5A)

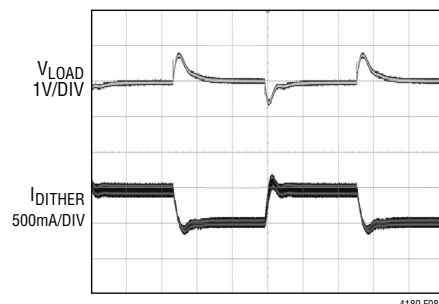


図8b. 500mA~1A過渡応答テスト
(CHOLD4=47nF、良好な減衰動作)

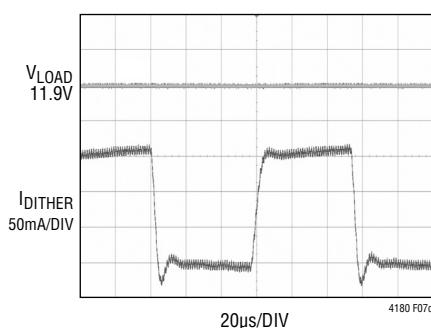


図7c. ディザー電流とV_{OUT}
(3.3nF/28k補償、負荷1.5A)

CHOLD4の最終値設定

負荷の30%~60%の過渡負荷テストを行うことによってCHOLD4の最小値を設定し、良好に減衰された波形が得られるCHOLD4の値を設定します。波形については図8aと8bを参照してください。

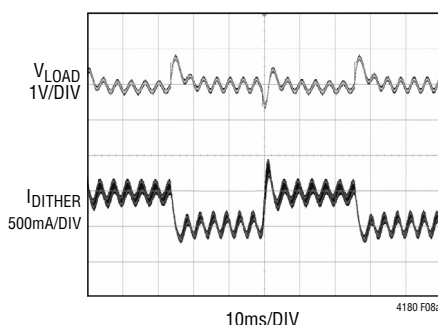


図8a. 500mA~1A過渡応答テスト
(CHOLD4=25nF、CHOLD4が過小)

すべてのCHOLDについて最終値が得られたら、負荷範囲と入力電圧範囲の全域にわたり、電圧降下補正とコンバータ動作(起動やレギュレーションなど)が適切であることを確認してください。

出力電圧、低電圧スレッシュホールド、過電圧スレッシュホールドの設定

RUNピンは高精度な上昇時スレッシュホールドと下降時スレッシュホールドを備えており、仮想リモート・センス動作を開始する時点を決めるのに使用することができます。低電圧スレッシュホールドはLT4180の最小動作電圧(3.1V)以下には設定しないでください。

過電圧スレッシュホールドは、電源やレギュレータによって生成される最大電圧よりわずかに高い値に設定します。

$$V_{OUT(MAX)} = V_{LOAD(MAX)} + V_{WIRE(MAX)}$$

V_{OUT(MAX)}は1.5・V_{LOAD}を超えないようにします。

RUNピンとOVピンはMOSFET入力のコンパレータに接続されているので、入力バイアス電流は無視でき、共通の分圧器を使って両方のスレッシュホールドを設定することができます(図9)。

アプリケーション情報

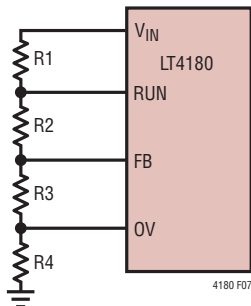


図9. 出力電圧UVLおよびOVL用の分圧器

分圧器の抵抗は次式を使って計算することができます。

$$R_T = \frac{V_{OV}}{200\mu A}, \quad R_4 = \frac{1.22V}{200\mu A}$$

ここで、 R_T は分圧器の合計抵抗、 V_{OV} は過電圧の設定ポイントです。

R_2 と R_3 の等価直列抵抗(R_{SERIES})を求めます。この抵抗によってRUNの電圧レベルが決まります。

$$R_{SERIES} = \left(\frac{1.22 \cdot R_T}{V_{UVL}} \right) - R_4$$

$$R_1 = R_T - R_{SERIES} - R_4$$

$$R_3 = \frac{1.22V - \left(V_{OUT(NOM)} \cdot \frac{R_4}{R_T} \right)}{\frac{V_{OUT(NOM)}}{R_T}}$$

$$R_2 = R_{SERIES} - R_3$$

ここで、 V_{UVL} はRUN電圧、 $V_{OUT(NOM)}$ は必要な公称出力電圧です。

たとえば、 $V_{UVL} = 4V$ 、 $V_{OV} = 7.5V$ および $V_{OUT(NOM)} = 5V$ では以下ようになります。

$$R_T = \frac{7.5V}{200\mu A} = 37.5k$$

$$R_4 = \frac{1.22V}{200\mu A} = 6.1k$$

$$R_{SERIES} = \left(\frac{1.22V \cdot 37.5k}{4V} \right) - 6.1k = 5.34k$$

$$R_1 = 37.5k - 5.34k - 6.1k = 26.06k$$

$$R_3 = \frac{1.22V - \left(\frac{5V \cdot 6.1k}{37.5k} \right)}{\frac{5V}{37.5k}} = 3.05k$$

$$R_2 = R_{SERIES} - R_3 = 2.29k$$

R_{SENSE}の選択

最大負荷電流で100mVの電圧降下を生じるように R_{SENSE} の値を選択します。最高の精度を得るためには、 V_{IN} とSENSEをこの抵抗にケルビン接続します。

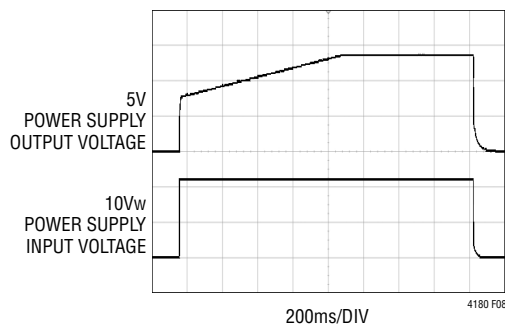


図10. ソフト補正動作、 $C_{HOLD4} = 1\mu F$

ソフト補正動作

LT4180には、穏やかに起動させるソフト補正機能が備えられています。RUNピンの上昇時スレッショルドを最初に超える(つまり、 V_{IN} が低電圧ロックアウト・スレッショルドを超える)とき、電源の出力電圧は、配線での電圧降下がゼロに相当する値(配線に対する補正なし)に設定されます。(CHOLD4によって決まる)時間の間、電源の出力電圧がランプアップして配線での電圧降下を補償し、負荷端の最高の電圧レギュレーションを実現します。過電圧状態が生じるときも、新たなソフト補正サイクルが開始されます。

アプリケーション情報

ガードリングの使用

LT4180は、仮想リモート・センス経路に合計4つのトラック/ホールド・アンプを備えています。最高の精度を得るため、CHOLDピンのリーク電流のすべての要因を最小限に抑えます。

デザイナー周波数が低いときは、回路基板のレイアウトにガードリングを組み込むことができ、それぞれのガードリング・ドライバに接続します。

ガードリングの目的をよく理解するために、ホールド・コンデンサのリーク電流の簡略モデル(ガードリングありとなし)を図11に示します。ガードリングがないと、ホールド・コンデンサ(ピン1)のノードと隣接する導体(ピン2)の間に大きな電圧差が生じて、リーク抵抗(R_{LKG})に大きなリーク電流が流れます。ホールド・コンデンサのノードの電圧とほぼ等しい電圧のガードリング・ドライバを追加することにより、 R_{LKG1} 両端の電圧差が大幅に低下するので、ホールド・コンデンサのリーク電流が減少します。

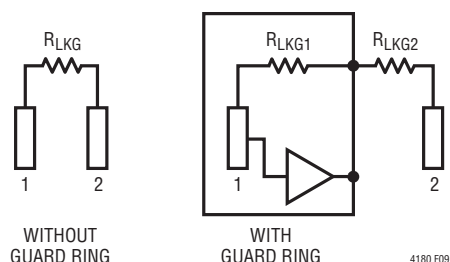


図11. リーク電流の簡略モデル
(ガードリングありとなし)

同期

リニア方式とスイッチング方式の電源やレギュレータをLT4180とともに使用することができます。ほとんどのアプリケーションではレギュレータの干渉を無視できます。干渉スペクトルの高精度な制御が必要なアプリケーションのために、スイッチング電源をLT4180に同期させることができるように発振器出力が備えられています(図12)。OSCピンは、大部分のレギュレータに直接接続するか、または(絶縁型電源用の)オプトアイソレータをドライブすることができるように設計されています。

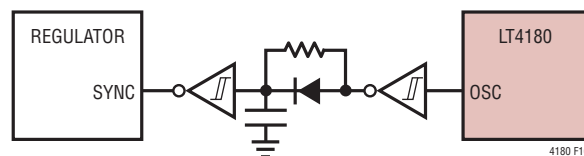


図12. 同期用クロック・インタフェース

スペクトル拡散動作

仮想リモート・センス機能はサンプリング手法に依存します。スイッチング電源が一般的なもので、LT4180は(デザイナー周波数と電源のスイッチング周波数の間で生じることがあるビートとしての)干渉の可能性を最小限に抑える様々な手法を使用しています。数種の内部フィルタリング、仮想リモート・センス/電源同期のオプションのほか、LT4180はスペクトル拡散動作も備えています。

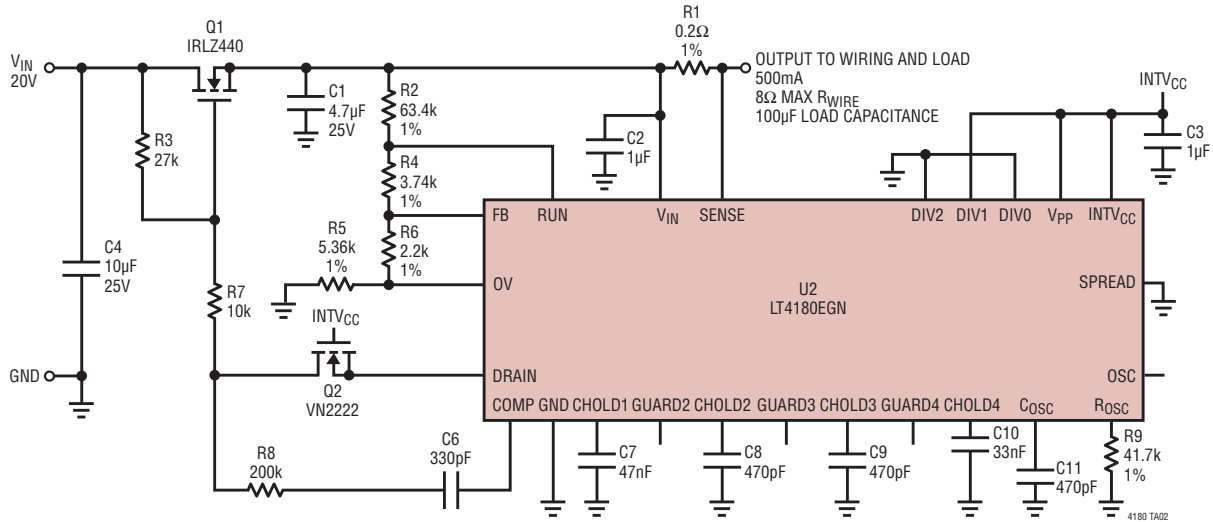
スペクトル拡散動作をイネーブルすることにより、仮想リモート・センスのタイミング調整に低変調指数の擬似ランダム位相制御が使用されます。これには残りの狭帯域干渉を広帯域ノイズに変換する効果があり、その影響を低減します。

電圧補正範囲の拡張

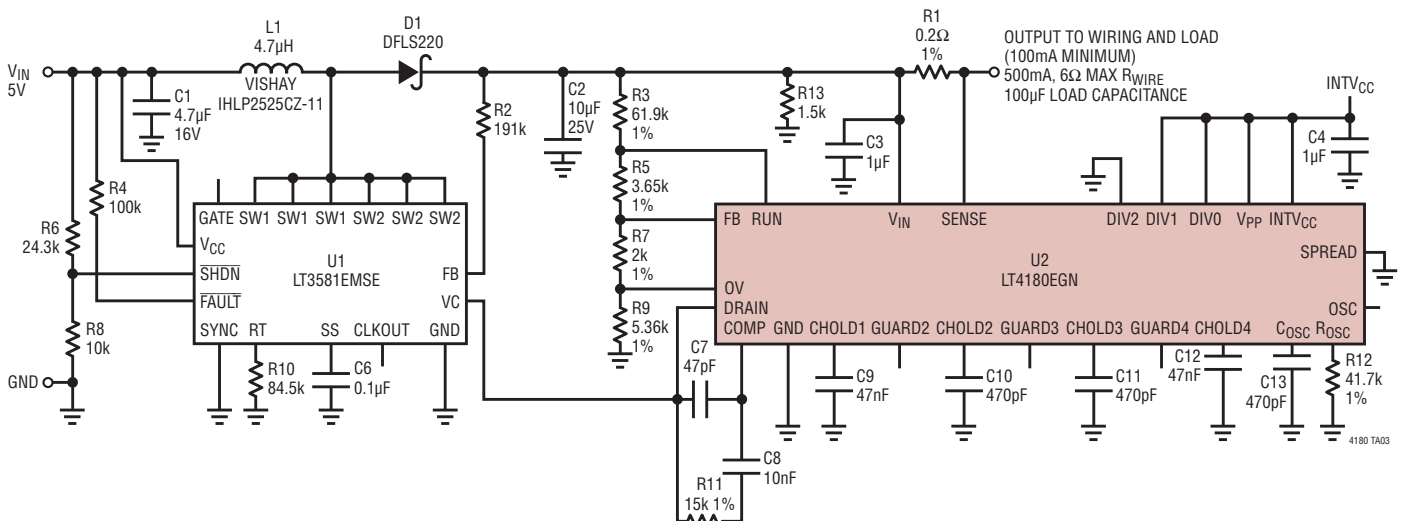
INTV_{CC}を5Vに安定化することにより、補正範囲をわずかに拡張することができます。これはV_{IN}とINTV_{CC}の間にLDOを設置することによって実行できます。詳細については弊社または弊社代理店にお問い合わせください。

標準的応用例

12V/500mAリニア・レギュレータ

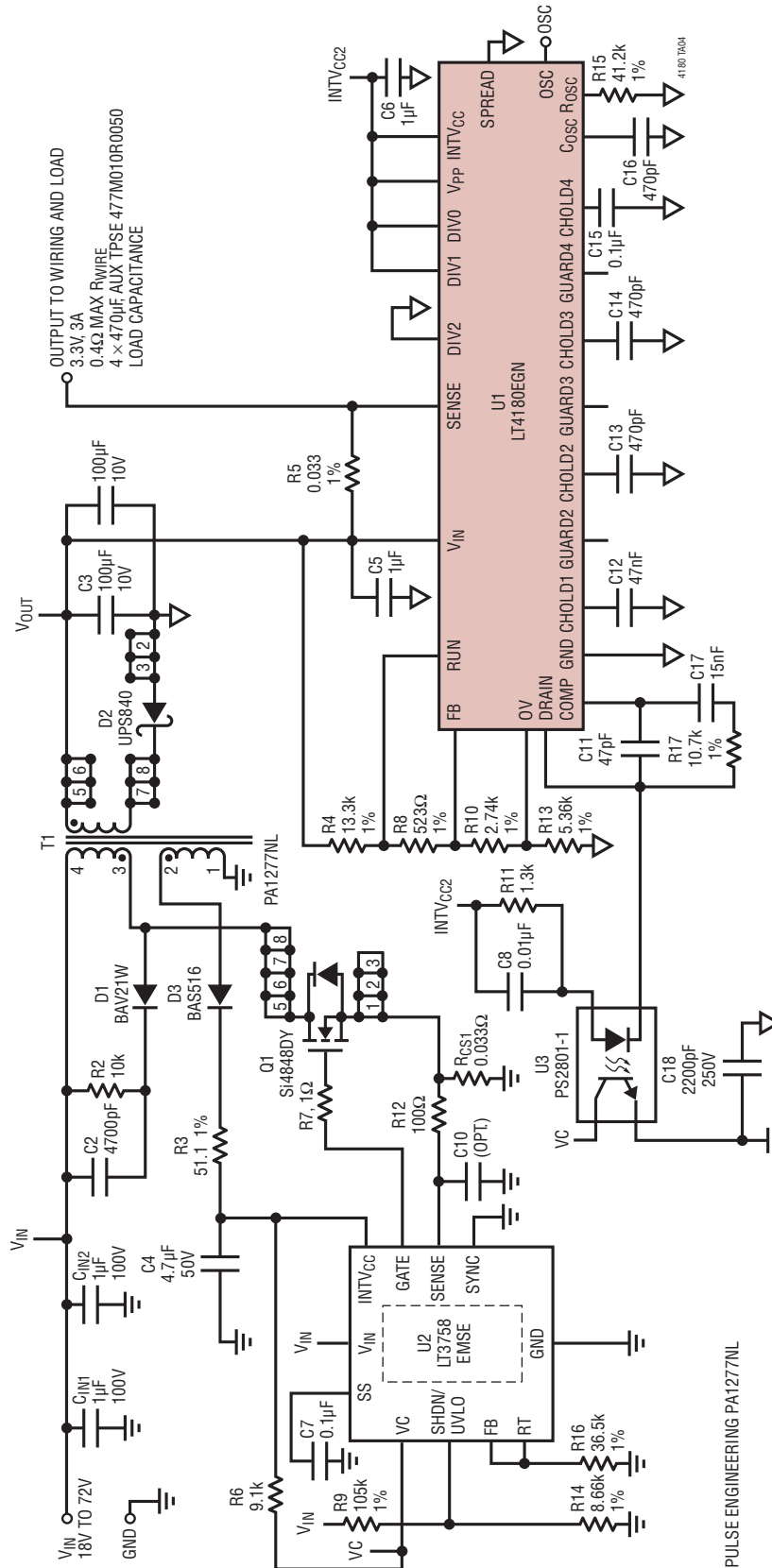


12V/500mA昇圧レギュレータ



標準的応用例

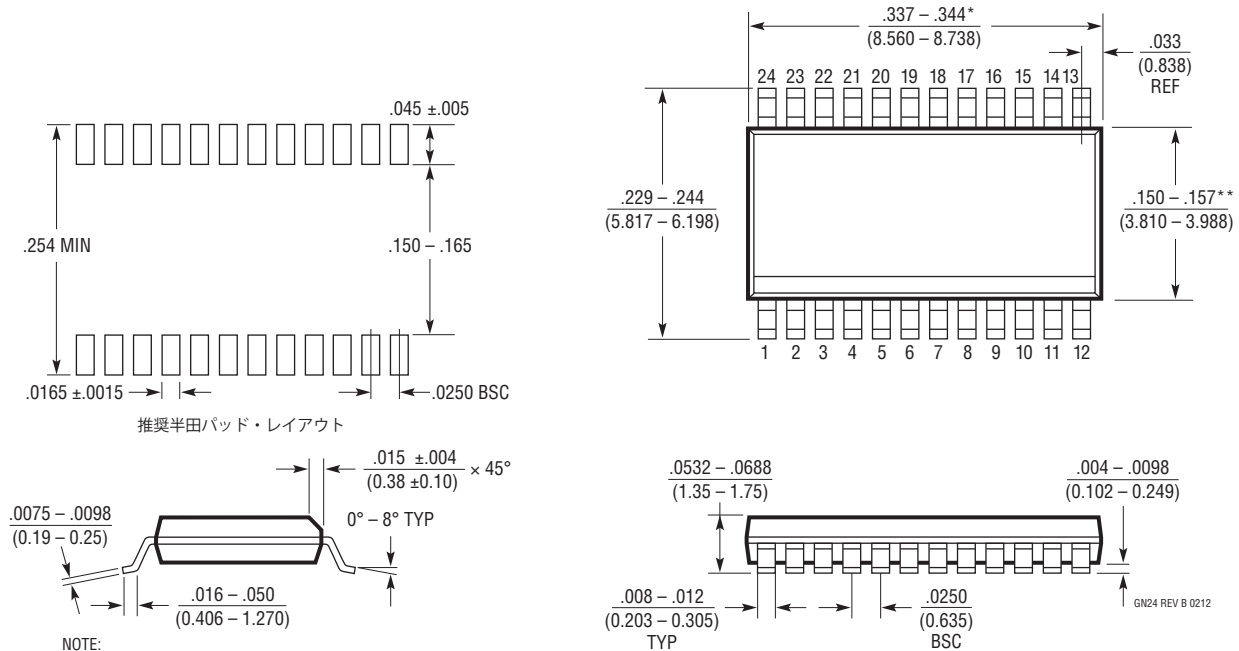
3.3V絶縁型フライバック・レギュレータ



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

GNパッケージ 24ピン・プラスチックSSOP(細型, 0.150インチ) (Reference LTC DWG # 05-08-1641 Rev B)



NOTE:

1. 標準寸法：インチ
2. 寸法は $\frac{\text{インチ}}{\text{(ミリメートル)}}$
3. 図は実寸とは異なる
4. ピン1は斜めのエッジかへこみのいずれか

* 寸法にモールドのバリは含まない
モールドのバリは各サイドで0.006インチ (0.152mm) を超えないこと

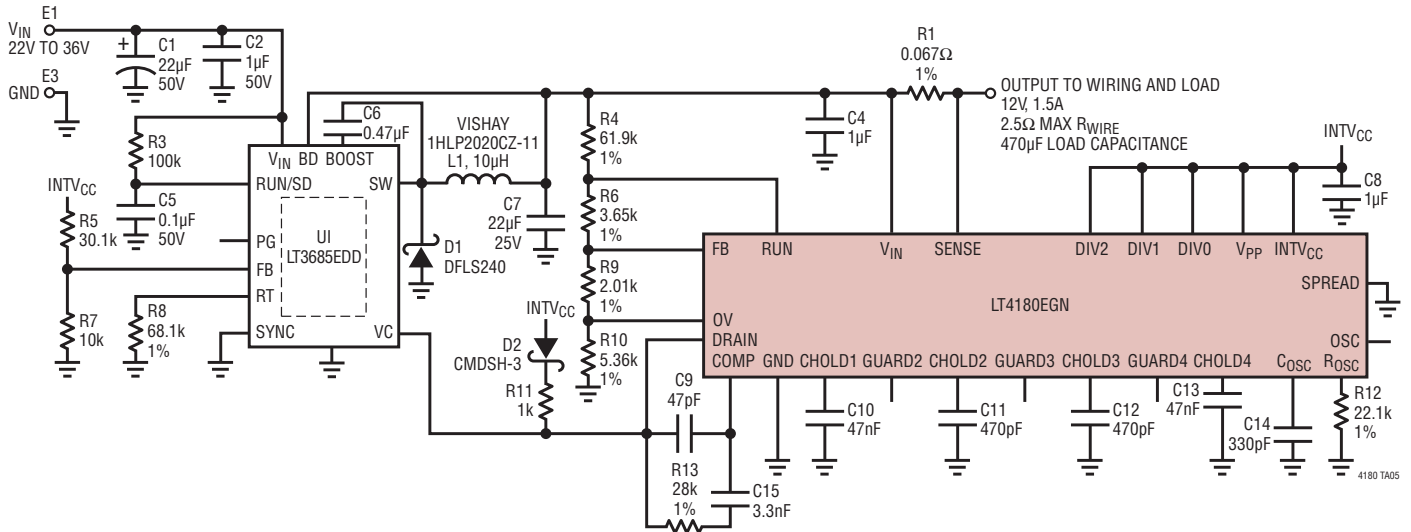
** 寸法にリード間のバリは含まない
リード間のバリは各サイドで0.010インチ (0.254mm) を超えないこと

改訂履歴

REV	日付	概要	ページ番号
A	6/11	「標準的応用例」の図を改訂 「電気的特性」を改訂 「標準的性能特性」のグラフG08とG09を差し替え 「アプリケーション情報」の「CHOLDコンデンサの選択と補償」セクションの文章を差し替え、 「電源の電流制限」の段落を削除	1、13、14、18 2、3 4 10、11
B	4/13	回路図を改訂	14、15、18

標準的応用例

12V/1.5A降圧レギュレータ



関連製品

製品番号	説明	注釈
LT3581	3.3A スイッチ、ソフトスタート、同期機能搭載の昇圧/反転DC/DCコンバータ	$2.5V \leq V_{IN} \leq 22V$ 、電流モード制御、スイッチング周波数: 200kHz~2.5MHz、MSOP-16Eおよび3mm×4mm DFN-14パッケージ
LT3685	36V、2A、2.4MHz降圧スイッチング・レギュレータ	$3.6V \leq V_{IN} \leq 36V$ (60V _{PK})、昇圧ダイオード内蔵、MSOP-10Eおよび3mm×3mm DFNパッケージ
LT3573	60V スイッチ内蔵の絶縁型フライバック・スイッチング・レギュレータ	$3V \leq V_{IN} \leq 40V$ 、出力電力: 最大7W、オプトアイソレータや3次巻線が不要、MSOP-16Eパッケージ
LT3757	昇圧、フライバック、SEPICおよび反転コントローラ	$2.9V \leq V_{IN} \leq 40V$ 、電流モード制御、設定可能な動作周波数: 100kHz~1MHz、MSOP-10Eおよび3mm×3mm DFN-10パッケージ
LT3758	昇圧、フライバック、SEPICおよび反転コントローラ	$5.5V \leq V_{IN} \leq 100V$ 、電流モード制御、設定可能な動作周波数: 100kHz~1MHz、MSOP-10Eおよび3mm×3mm DFN-10パッケージ
LTC3805/ LTC3805-5	動作周波数を70kHz~700kHzの範囲で調整可能なフライバック・コントローラ	外付け部品によってのみ制限される V_{IN} および V_{OUT} 、MSOP-10Eおよび3mm×3mm DFN-10パッケージ