

5A、40V スイッチ内蔵の、昇圧、 フライバック、SEPIC および 反転コンバータ

特長

- 広い入力電圧範囲: 3V ~ 40V
- 1本の帰還ピンを使用して正または負の出力電圧を設定
- 5A/40V パワースイッチを内蔵
- 電流モード制御により、優れた過渡応答を実現
- 1本の外付け抵抗で設定可能な動作周波数:
100kHz ~ 1MHz
- 外部クロックに同期可能
- 低シャットダウン電流: < 1μA
- 5.2V 低損失電圧レギュレータを内蔵
- ヒステリシスを備えたプログラム可能な入力低電圧
ロックアウト
- プログラム可能なソフトスタート
- 熱特性が改善された QFN (5mm×6mm) パッケージ

アプリケーション

- 自動車用機器
- 通信機器
- 産業用機器

概要

LT[®]3957A は、正または負の出力電圧を生成できる入力電圧範囲の広い電流モード DC/DC コンバータで、昇圧、フライバック、SEPIC または反転コンバータのいずれにも構成できます。このデバイスは、内部の 5.2V 安定化電源で駆動される 40V/5A 定格の下側 N チャネル・パワー MOSFET を内蔵しています。固定周波数、電流モード・アーキテクチャにより、広範囲の電源電圧と出力電圧にわたり安定して動作します。

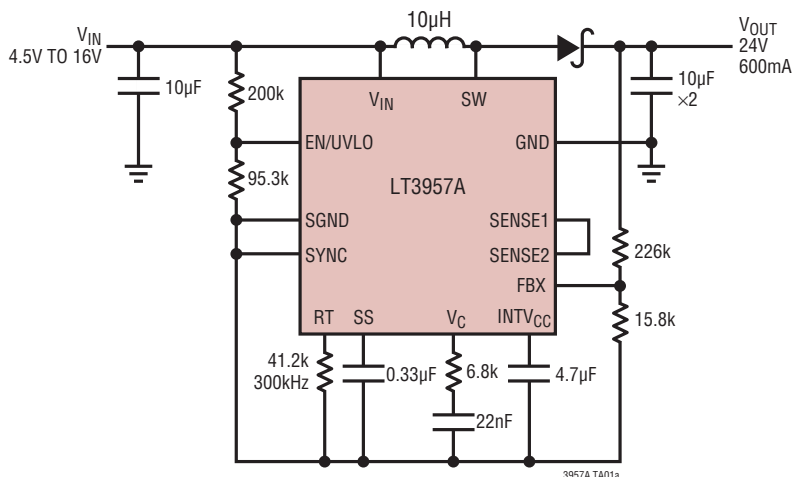
LT3957A の動作周波数は、外付け抵抗を使用して 100kHz ~ 1MHz の範囲で設定可能で、SYNC ピンを使用して外部クロックに同期することも可能です。LT3957A の最小動作電源電圧は 3V で、シャットダウン時の静止電流は 1μA を下回るため、バッテリー駆動システムに最適です。

LT3957A はソフトスタート機能と周波数フォールドバック機能を搭載しており、起動時にインダクタ電流を制限します。LT3957A は LT3957 と比較して負荷過渡性能が改善されています。

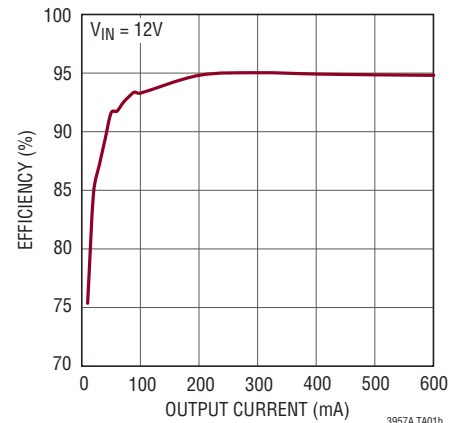
LT、LT、LTC、LTM、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。No RSENSE および ThinSOT はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。7825665 を含む米国特許によって保護されています。

標準的応用例

高効率出力の昇圧コンバータ



効率と出力電流



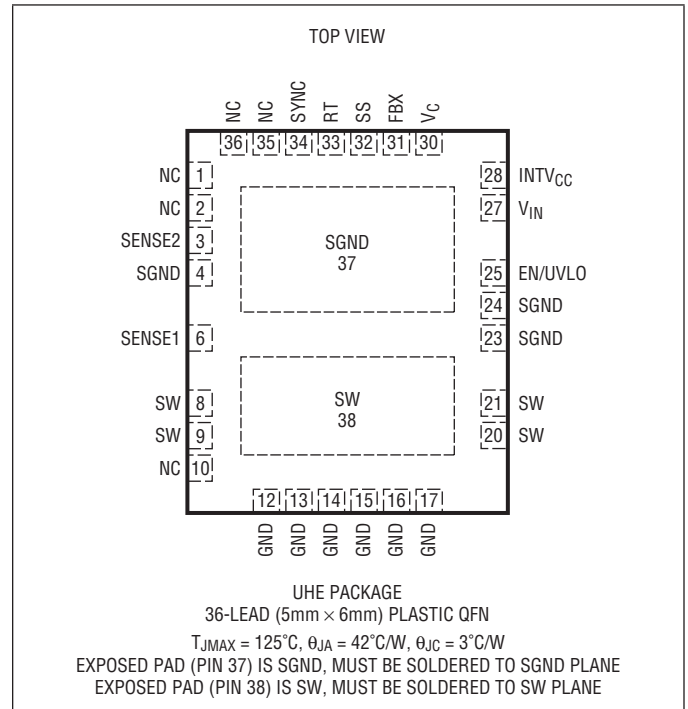
LT3957A

絶対最大定格

(Note 1)

V_{IN} 、EN/UVLO (Note 5)、SW	40V
INTV _{CC}	$V_{IN} + 0.3V$ 、8V
SYNC	8V
V_C 、SS	3V
RT	1.5V
SENSE1、SGND	内部でGNDに接続
SENSE2	±0.3V
FBX	-6V ~ 6V
動作接合部温度範囲 (Note 2)	-40°C ~ 125°C
最大接合部温度	125°C
保存温度範囲	-65°C ~ 125°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3957AEUHE#PBF	LT3957AEUHE#TRPBF	3957A	36-Lead (5mm × 6mm) Plastic QFN	-40°C to 125°C
LT3957AIUHE#PBF	LT3957AIUHE#TRPBF	3957A	36-Lead (5mm × 6mm) Plastic QFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、Web サイト <http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A \approx T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 24\text{V}$ 、 $EN/UVLO = 24\text{V}$ 、 $SENSE2 = 0\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V_{IN} Operating Range			3		40	V
V_{IN} Shutdown I_Q	EN/UVLO = 0V EN/UVLO = 1.15V			0.1	1 6	μA μA
V_{IN} Operating I_Q	$V_C = 0.3\text{V}$, $R_T = 41.2\text{k}$			1.7	2.3	mA
V_{IN} Operating I_Q with Internal LDO Disabled	$V_C = 0.3\text{V}$, $R_T = 41.2\text{k}$, $INTV_{CC} = 5.5\text{V}$			350	400	μA
SW Pin Current Limit		●	5	5.9	6.8	A
SW Pin On Voltage	$I_{SW} = 3\text{A}$			100		mV
SENSE2 Input Bias Current	Current Out of Pin			-65		μA
エラーアンプ						
FBX Regulation Voltage ($V_{FBX(REG)}$)	FBX > 0V (Note 3)	●	1.569	1.6	1.631	V
	FBX < 0V (Note 3)	●	-0.816	-0.800	-0.784	V
FBX Overvoltage Lockout	FBX > 0V (Note 4)		6	8	10	%
	FBX < 0V (Note 4)		7	11	14	%
FBX Pin Input Current	FBX = 1.6V (Note 3)			70	100	nA
	FBX = -0.8V (Note 3)		-10		10	nA
Transconductance g_m ($\Delta I_{VC}/\Delta V_{FBX}$)	(Note 3)			230		μS
V_C Output Impedance	(Note 3)			5		$\text{M}\Omega$
V_{FBX} Line Regulation ($\Delta V_{FBX}/[\Delta V_{IN} \cdot V_{FBX(REG)}]$)	FBX > 0V, $3\text{V} < V_{IN} < 40\text{V}$ (Notes 3, 6)			0.04	0.06	%/V
	FBX < 0V, $3\text{V} < V_{IN} < 40\text{V}$ (Notes 3, 6)			0.03	0.06	%/V
V_C Current Mode Gain ($\Delta V_{VC}/\Delta V_{SENSE}$)				10		V/V
V_C Source Current	$V_C = 1.5\text{V}$, FBX = 0V, Current Out of Pin			-15		μA
V_C Sink Current	FBX = 1.7V			12		μA
	FBX = -0.85V			11		μA
V_C Low Side Clamp Voltage	FBX = 1.65V			0.8		V
発振器						
Switching Frequency	$R_T = 140\text{k}$ to SGND, FBX = 1.6V, $V_C = 1.5\text{V}$		80	100	120	kHz
	$R_T = 41.2\text{k}$ to SGND, FBX = 1.6V, $V_C = 1.5\text{V}$		270	300	330	kHz
	$R_T = 10.5\text{k}$ to SGND, FBX = 1.6V, $V_C = 1.5\text{V}$		850	1000	1200	kHz
RT Voltage	FBX = 1.6V			1.2		V
SW Minimum Off-Time				220	275	ns
SW Minimum On-Time				240	320	ns
SYNC Input Low					0.4	
SYNC Input High			1.5			
SS Pull-Up Current	SS = 0V, Current Out of Pin			-10		μA
低ドロップアウト・レギュレータ						
INTV _{CC} Regulation Voltage		●	5	5.2	5.45	V
INTV _{CC} Undervoltage Lockout Threshold	Falling INTV _{CC}		2.6	2.7	2.85	V
	UVLO Hysteresis			0.15		V

LT3957A

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A \approx T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 24\text{V}$ 、 $EN/UVLO = 24\text{V}$ 、 $SENSE2 = 0\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
INTV _{CC} Current Limit	$V_{IN} = 40\text{V}$	32	40	55	mA
	$V_{IN} = 15\text{V}$		95		
INTV _{CC} Load Regulation ($\Delta V_{INTVCC}/V_{INTVCC}$)	$0 < I_{INTVCC} < 20\text{mA}$, $V_{IN} = 8\text{V}$	-1	-0.5		%
INTV _{CC} Line Regulation ($\Delta V_{INTVCC}/[\Delta V_{IN} \cdot V_{INTVCC}]$)	$6\text{V} < V_{IN} < 40\text{V}$		0.02	0.05	%/V
Dropout Voltage ($V_{IN} - V_{INTVCC}$)	$V_{IN} = 5\text{V}$, $I_{INTVCC} = 20\text{mA}$, $V_C = 0\text{V}$		450		mV
INTV _{CC} Current in Shutdown	$EN/UVLO = 0\text{V}$, $INTV_{CC} = 6\text{V}$		17		μA
INTV _{CC} Voltage to Bypass Internal LDO				5.5	V

ロジック入力

EN/UVLO Threshold Voltage Falling	$V_{IN} = INTV_{CC} = 6\text{V}$	●	1.17	1.22	1.27	V
EN/UVLO Voltage Hysteresis				20		mV
EN/UVLO Input Low Voltage	I_{VIN} Drops Below $1\mu\text{A}$				0.4	V
EN/UVLO Pin Bias Current Low	$EN/UVLO = 1.15\text{V}$		1.7	2	2.5	μA
EN/UVLO Pin Bias Current High	$EN/UVLO = 1.33\text{V}$			20	100	nA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的の損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LT3957AEは $0^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT3957AIは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で保証されている。

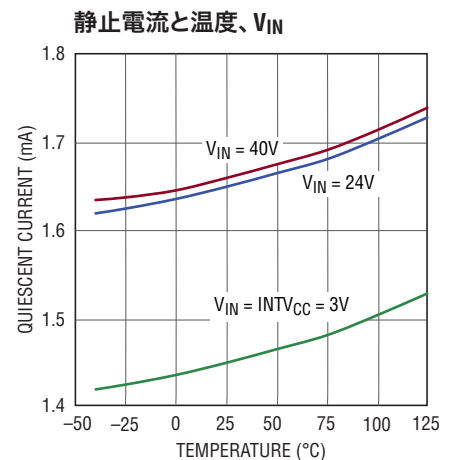
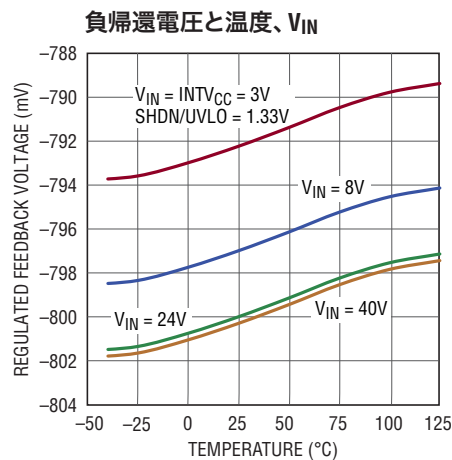
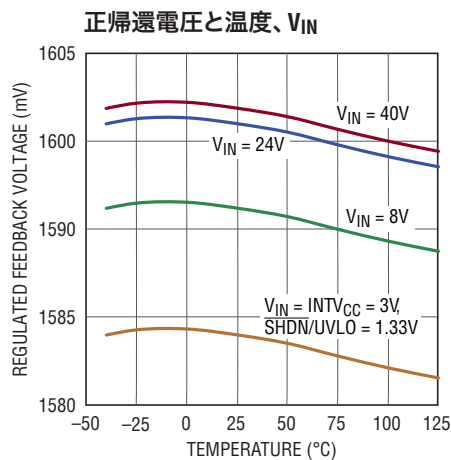
Note 3: LT3957Aは、 V_C ピンを1.3Vに強制した状態で V_{FBX} をリファレンス電圧(1.6Vおよび-0.8V)にサーボ制御する帰還ループでテストされる。

Note 4: FBX過電圧ロックアウトは安定化された $V_{FBX(REG)}$ を基準にして $V_{FBX(OVERVOLTAGE)}$ で測定される。

Note 5: $3\text{V} \leq V_{IN} < 6\text{V}$ の場合は、EN/UVLOピンは V_{IN} を超えてはならない。

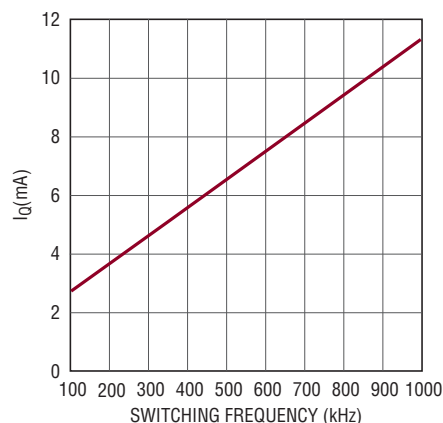
Note 6: $V_{IN} = 3\text{V}$ のとき、 $EN/UVLO = 1.33\text{V}$ 。

標準的性能特性 注記がない限り、 $T_A \approx T_J = 25^\circ\text{C}$ 。



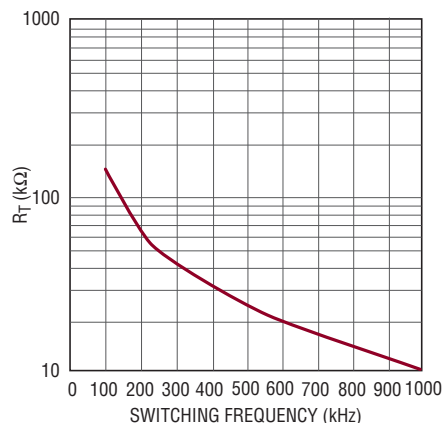
標準的性能特性 注記がない限り、 $T_A \approx T_J = 25^\circ\text{C}$ 。

動作時静止電流と
スイッチング周波数



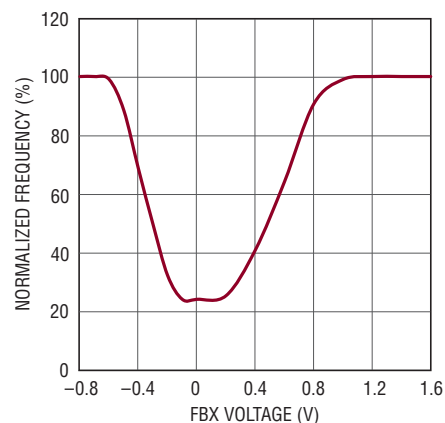
3957A G04

R_T とスイッチング周波数



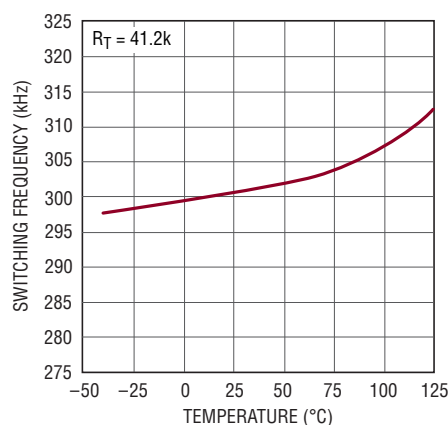
3957A G05

正規化された
スイッチング周波数とFBX



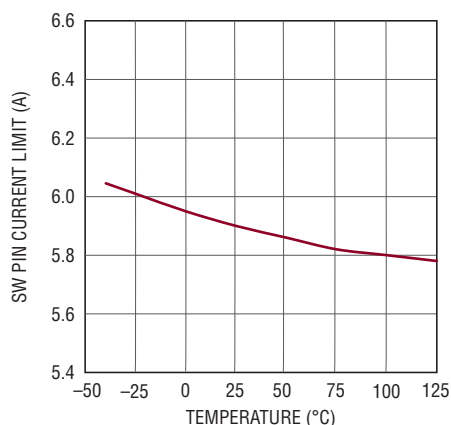
3957A G06

スイッチング周波数と温度



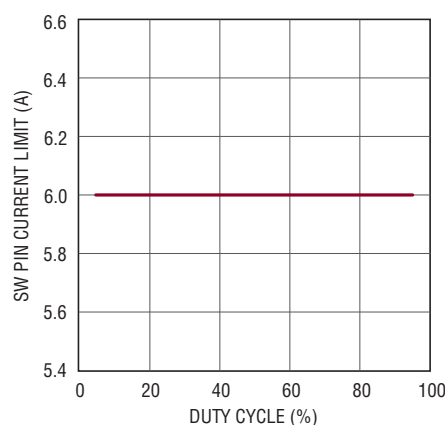
3957A G07

SWピンの電流制限と温度



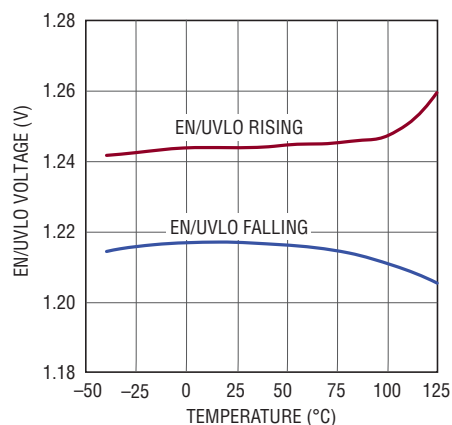
3957A G08

SWピンの電流制限と
デューティサイクル



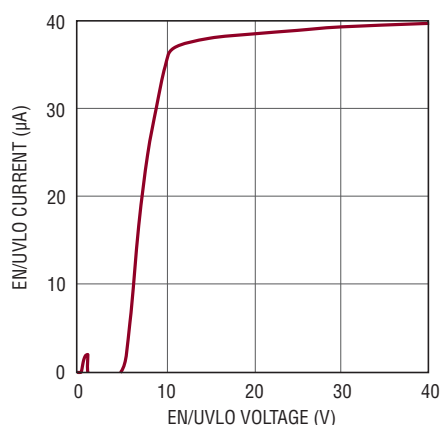
3957A G09

EN/UVLOのしきい値と温度



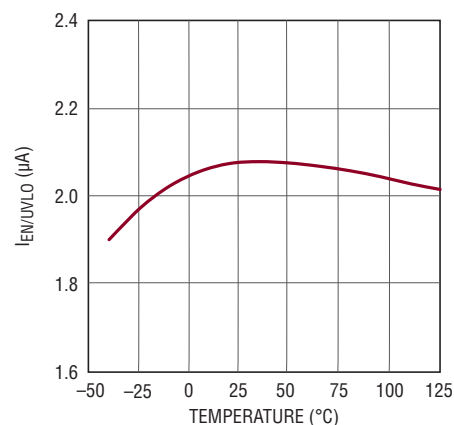
3957A G10

EN/UVLOの電流と電圧



3957A G11

EN/UVLOのヒステリシス電流と
温度

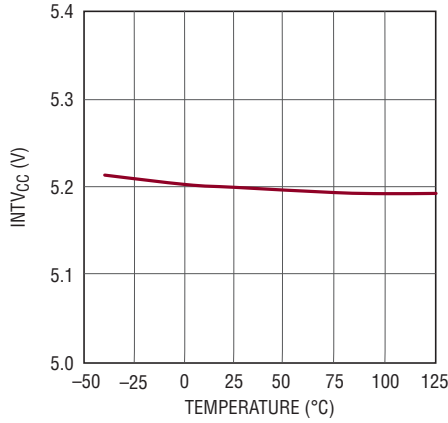


3957A G12

LT3957A

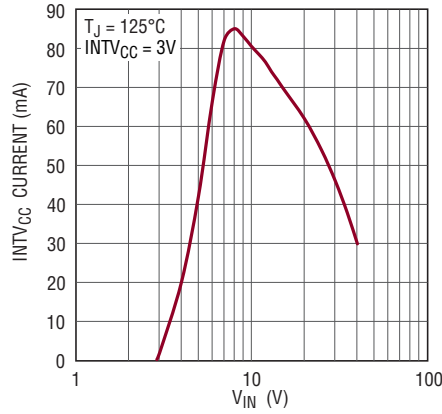
標準的性能特性 注記がない限り、 $T_A \approx T_J = 25^\circ\text{C}$ 。

INTV_{CC}と温度



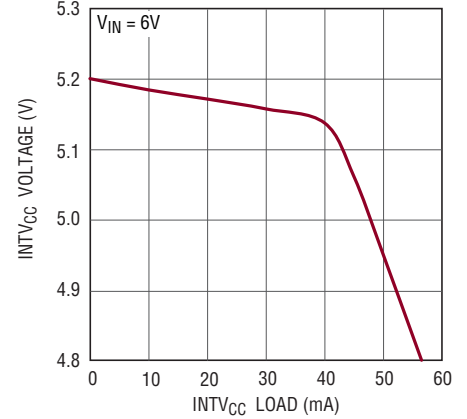
3957A G13

INTV_{CC}の最小出力電流制限とV_{IN}



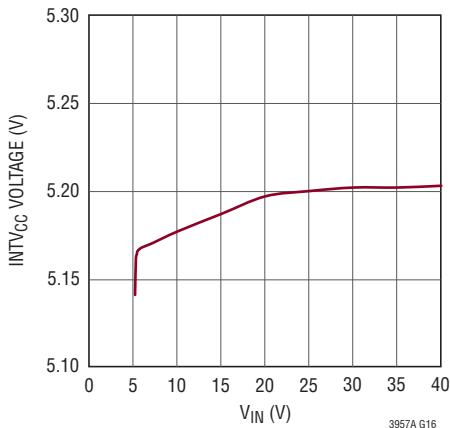
3957A G14

INTV_{CC}の負荷レギュレーション



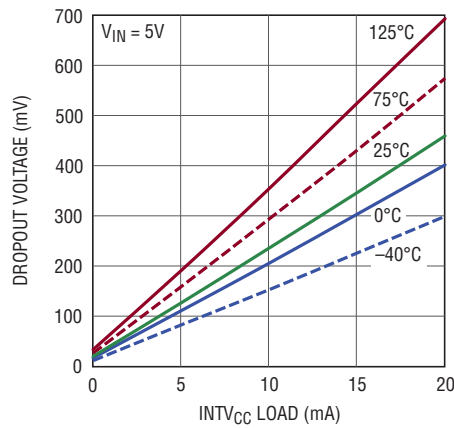
3957A G15

INTV_{CC}の入力レギュレーション



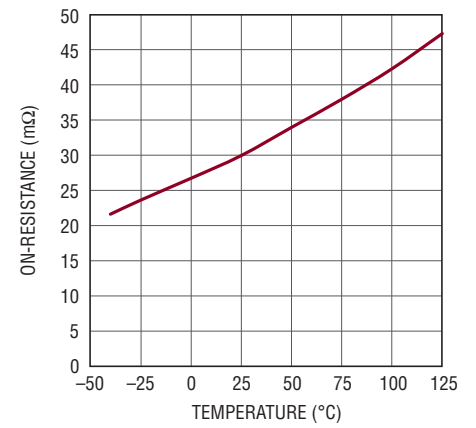
3957A G16

INTV_{CC}のドロップアウト電圧と電流、温度



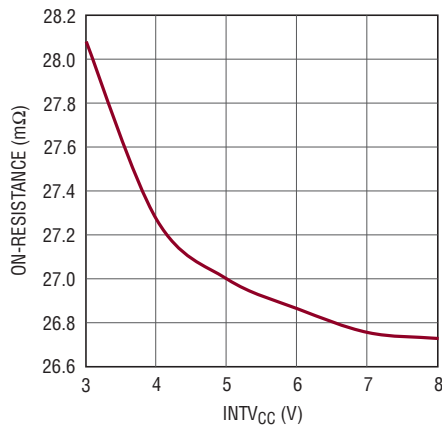
3957A G17

内部スイッチのオン抵抗と温度



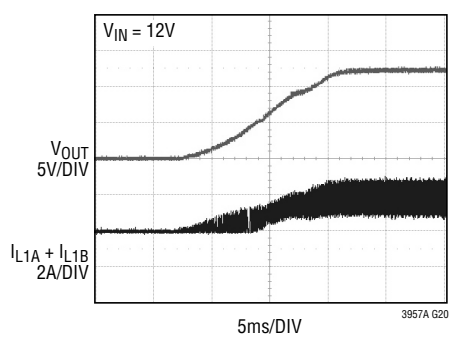
3957A G18

内部スイッチのオン抵抗とINTV_{CC}



3957A G19

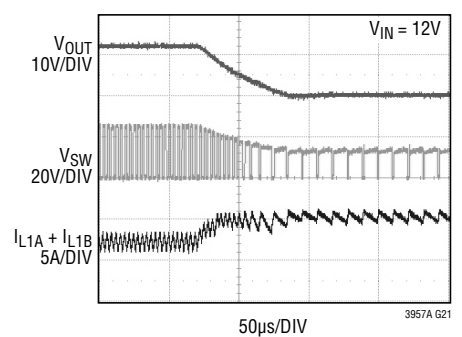
SEPICの標準的な起動波形



3957A G20

SEE TYPICAL APPLICATION: 5V TO 16V INPUT, 12V OUTPUT SEPIC CONVERTER

SEPICの過電流時のFBX周波数フォールドバック波形



3957A G21

SEE TYPICAL APPLICATION: 5V TO 16V INPUT, 12V OUTPUT SEPIC CONVERTER

3957afa

ピン機能

NC (ピン1、2、10、35、36) : 内部接続なし。これらのピンは開放のままにするか、隣接するピンに接続します。

SENSE2 (ピン3) : 制御ループの電流検出入力。このピンは SENSE1 ピンに直接接続するか、ローパス・フィルタを介して接続します(このピンを抵抗を介して SENSE1 ピンに接続し、コンデンサを介して SGND に接続)。

SGND (ピン4、23、24、露出パッドのピン37) : 信号グラウンド。すべての小信号部品をこのグラウンドに接続します。内部スイッチ電流検出用のケルビン接続のために、SGND はデバイス内部で GND に接続されています。SGND と GND をデバイス外部で接続しないでください。

SENSE1 (ピン6) : 内部 N チャネル MOSFET の電流検出出力。このピンは SENSE2 ピンに直接接続するか、ローパス・フィルタを介して接続します(このピンを抵抗を介して SENSE2 ピンに接続し、次に SENSE2 をコンデンサを介して SGND に接続)。

SW (ピン8、9、20、21、露出パッドのピン38) : 内部パワー N チャネル MOSFET のドレイン。

GND (ピン12、13、14、15、16、17) : グラウンド。これらのピンは、内部の検出抵抗を介して内部パワー N チャネル MOSFET のソース端子に接続されています。内部スイッチ電流検出用のケルビン接続のために、GND はデバイス内部で SGND に接続されています。GND と SGND をデバイス外部で接続しないでください。

EN/UVLO (ピン25) : シャットダウンおよび低電圧検出ピン。外部設定可能なヒステリシスを備えた 1.22V (公称) の高精度下降時しきい値により、電源がスイッチングをイネーブリングできる状態になったことを検出します。上昇時のヒステリシスは外付け抵抗分割器と正確な内部 2 μ A プルダウン電流によって生成されます。低電圧状態になるとソフトスタートがリセットされます。0.4V 以下に接続してデバイスをディスエーブルすると、 V_{IN} の静止電流は 1 μ A 未満に減少します。

V_{IN} (ピン27) : 入力電源ピン。 V_{IN} ピンは、GND (SGND ではない) との間にコンデンサを配置してローカルにバイパスすることができます。

INTV_{CC} (ピン28) : 内部負荷およびゲート・ドライバ用の安定化された電源。 V_{IN} から給電され、5.2V (標準) に安定化されます。INTV_{CC} ピンは、ピンの近くに配置した最小 4.7 μ F のコンデンサで SGND にバイパスする必要があります。 V_{IN} の電圧が 8V より低ければ、INTV_{CC} を直接 V_{IN} に接続することができます。電源の電圧が 8V を超えなければ、INTV_{CC} を 5.5V より高く V_{IN} より低い電源に接続することもできます。

V_C (ピン30) : エラーアンプの補償ピン。外部 RC ネットワークで電圧ループを安定にするのに使われます。 V_C ピンと SGND の間に補償部品を配置してください。

FBX (ピン31) : 正と負の帰還ピン。出力と SGND の間に接続された外付け抵抗分割器から帰還電圧を受け取ります。また、FBX が SGND に近い起動時およびフォールト状態の間はスイッチング周波数の変調も行います。

SS (ピン32) : ソフトスタート・ピン。このピンは補償ピンの電圧 (V_C) クランプを調整します。ソフトスタート時間は SS ピンと SGND の間の外付けコンデンサによって設定されます。このピンには、内部 2.5V レールへの 10 μ A (標準) プルアップ電流源が備わっています。ソフトスタート・ピンは、EN/UVLO の低電圧状態、INTV_{CC} の低電圧または過電圧状態、または内部過熱ロックアウトによって SGND にリセットされます。

RT (ピン33) : スwitching 周波数調整ピン。SGND への抵抗を使って周波数を設定します。このピンは開放のままにしないでください。

SYNC (ピン34) : 周波数同期ピン。スイッチング周波数を外部クロックに同期させるために使います。この機能を使う場合、 R_T 抵抗を選択して、SYNC パルス周波数より 20% 遅いスイッチング周波数に設定します。この機能を使用しないときは、SYNC ピンを SGND に接続します。FBX が SGND に近いとき、SYNC はバイパスされます。

ブロック図

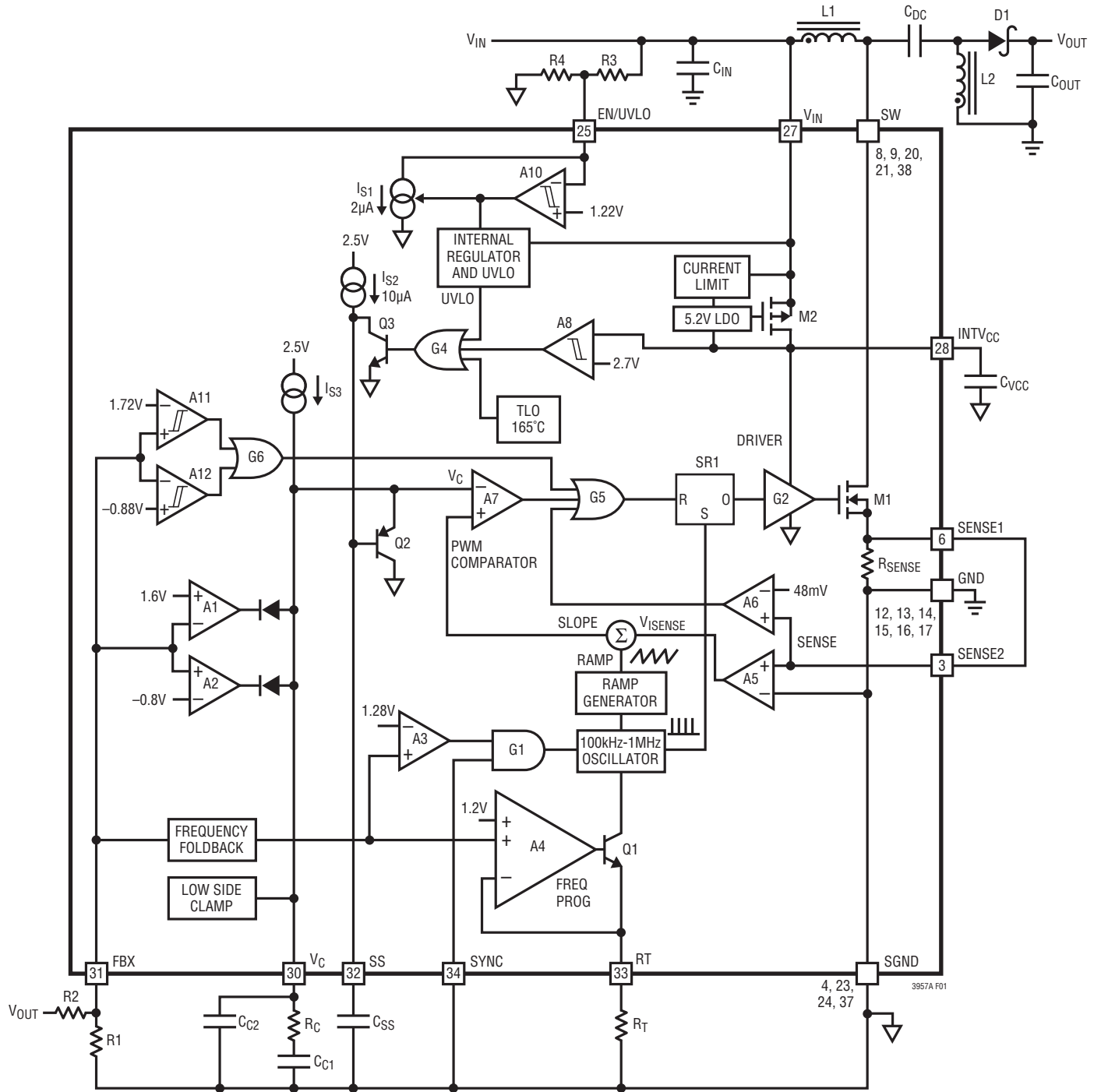


図 1. SEPIC コンバータとして動作する LT3957A のブロック図

アプリケーション情報

メイン制御ループ

LT3957Aは固定周波数の電流モード制御方式を使って、優れた入力レギュレーションと負荷レギュレーションを実現します。図1の「ブロック図」を参照すると動作をよく理解できます。

発振器の各サイクルの開始点でSRラッチ(SR1)がセットされ、ドライバG2によって内部パワーMOSFETスイッチM1をオンします。スイッチ電流が内部電流検出抵抗 R_{SENSE} を流れて、スイッチ電流に比例した電圧を発生します。(A5によって増幅された)この電流検出電圧 V_{ISENSE} が安定化スロープ補償ランプへ加算され、その和(SLOPE)がPWMコンパレータA7の正端子に与えられます。SLOPEがA7の負入力(V_C ピン)のレベルを超えると、SR1がリセットされ、パワースイッチをオフします。A7の負入力のレベルはエラーアンプA1(またはA2)によって設定され、帰還電圧(FBXピン)とリファレンス電圧(構成に応じて1.6Vまたは-0.8V)の差を増幅したものです。このようにして、エラーアンプは正しいピーク・スイッチ電流レベルを設定し、出力を安定化された状態に保ちます。

LT3957Aはスイッチ電流制限機能を備えています。電流検出電圧は電流制限コンパレータA6に入力されます。SENSE2ピンの電圧が検出電流制限のしきい値 $V_{SENSE(MAX)}$ (標準48mV)より高いと、A6は直ちにSR1をリセットしてM1をオフします。

LT3957Aは1つのFBXピンを使って正または負の出力電圧を生成することができます。昇圧、フライバックまたはSEPICコンバータとして構成して正の出力電圧を生成するか、または反転コンバータとして構成して負の出力電圧を生成することができます。図1に示されているように、SEPICコンバータとして構成されている場合、FBXピンは V_{OUT} からSGNDに接続された分圧器(R1とR2)によって1.6Vの内部バイアス電圧にプルアップされます。コンパレータA2は非アクティブになり、コンパレータA1はFBXから V_C への反転増幅を行います。LT3957Aが反転構成の場合、FBXピンは V_{OUT} からSGNDに接続された分圧器によって-0.8Vにプルダウンされます。コンパレータA1は非アクティブになり、コンパレータA2はFBXから V_C への非反転増幅を行います。

LT3957Aは過電圧保護機能を備えており、起動時や短絡状態からの回復時に出力電圧の過度のオーバーシュートからコンバータを保護します。FBXピンの電圧が正の安定化電圧(1.6V)を8%超えると20mVのヒステリシスを持つ過電圧コンパレータA11がそれを検出し、リセット・パルスが発生させます。同様に、FBXピンの電圧が負の安定化電圧(-0.8V)を11%超えると10mVのヒステリシスを持つ過電圧コンパレータA12がそれを検出し、リセット・パルスが発生させます。どちらのリセット・パルスもG6とG5を介してメインのRSラッチ(SR1)に送られます。出力の過電圧状態が続いている間パワーMOSFETスイッチM1はアクティブにオフに保たれます。

EN/UVLOピンを使ったターンオンとターンオフのしきい値の設定

EN/UVLOピンにより、LT3957Aをイネーブルするかそれともシャットダウン状態にするかが制御されます。1.22Vのマイクロパワー・リファレンス、コンパレータA10および制御可能な電流源 I_{S1} により、ユーザーはデバイスがオン/オフする電源電圧を正確に設定することができます。下降時の値は抵抗分割器のR3とR4によって正確に設定することができます。EN/UVLOの電圧が0.4Vより上で1.22Vのしきい値より下のとき、小さなプルダウン電流源 I_{S1} (標準2 μ A)がアクティブになります。

この電流の目的はユーザーが上昇時ヒステリシスを設定できるようにすることです。コンパレータと外付け抵抗のブロック図を図1に示します。標準的な下降時しきい値電圧と上昇時しきい値電圧は、以下の式で計算することができます。

$$V_{VIN,FALLING} = 1.22 \cdot \frac{(R3+R4)}{R4}$$

$$V_{VIN,RISING} = 2\mu A \cdot R3 + V_{IN,FALLING}$$

EN/UVLOピンがロジック入力としてだけ使われるアプリケーションでは、常時オン動作のためにEN/UVLOピンを入力電圧 V_{IN} に直接接続することができます。

INTV_{CC}レギュレータのバイパスと動作

内部の低ドロップアウト(LDO)電圧レギュレータは5.2VのINTV_{CC}電源を生成し、図1に示されているように、ゲート・ドライバに電力を供給します。LT3957AはINTV_{CC}電源の

アプリケーション情報

ための低電圧ロックアウト・コンパレータA8を備えています。INTV_{CC}の低電圧(UV)しきい値は2.7V(標準)で、0.1Vのヒステリシスがあり、内部MOSFETにはオンする前に十分なゲート駆動電圧が与えられます。INTV_{CC}がUVしきい値より低くなると、内部パワースイッチがオフし、ソフトスタート動作がトリガされます。LT3957A内部のロジック回路も内部のINTV_{CC}電源から給電されます。

INTV_{CC}レギュレータは、少なくとも4.7μFのセラミック・コンデンサを使って、デバイスのピンのすぐ近くでSGNDにバイパスする必要があります。MOSFETゲート・ドライバが必要とする大きなトランジェント電流を供給するには、十分なバイパスが必要です。

実際のアプリケーションでは、デバイスの電源電流のほとんどが内部パワーMOSFETのゲート容量をドライブするのに使われます。内部パワーMOSFETが高い周波数でドライブされ、V_{IN}電圧が高いとき、内部の電力損失が大きくなる場合があります。

ゲート駆動用内部LDOの消費電力を低減して効率を上げる効果的な方法は、内部LDOレギュレータをオフできるような十分に高い外部電圧源にINTV_{CC}ピンを接続することです。

SEPICまたはフライバックのアプリケーションでは、出力電圧V_{OUT}が以下の条件を満たす場合、図2に示されているように、ブロッキング・ダイオードを介してINTV_{CC}ピンをV_{OUT}に接続することができます。

1. V_{OUT} < V_{IN} (ピン電圧)
2. V_{OUT} < 8V

図2に示されているように抵抗R_{VCC}を接続すると、V_{OUT}からの突入電流を制限することができます。INTV_{CC}ピンが外部電圧源に短絡されているかどうかに関係なく、INTV_{CC}ピンとSGNDピンのすぐ近くで4.7μFの低ESRセラミック・コンデンサを使ってドライバ回路をグラウンドにバイパスする必要があります。

LT3957Aが低いV_{IN}と高いスイッチング周波数で動作する場合、LDOのPMOS(図1のM2)のドレイン-ソース間の電圧降下によりINTV_{CC}がUVしきい値を下回ることがあります。これを防ぐために、INTV_{CC}ピンをV_{IN}ピンに直接短絡させることができます。V_{IN}はINTV_{CC}の絶対最大定格(8V)を超えてはなりません。この状態では、内部LDOはオフし、ゲート・ドライバは直接V_{IN}から給電されます。スイッチング周波数

が1MHzでV_{IN}が3.5Vより低いとき、またはスイッチング周波数が100kHzでV_{IN}が3.2Vより低いときは、INTV_{CC}ピンをV_{IN}ピンに短絡させることを推奨します。ただし、INTV_{CC}ピンがV_{IN}に短絡されると、シャットダウン・モード時に小さな電流(約16μA)がINTV_{CC}に負荷としてかかります。

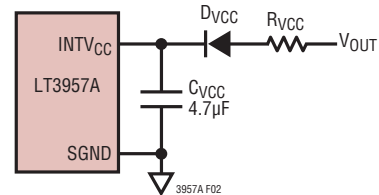


図2. INTV_{CC}のV_{OUT}への接続

動作周波数と同期

動作周波数は、デバイス内部の電力損失に基づいて選択することができます(デバイスの接合部温度が125°Cを超えないようにするために、スイッチング周波数を低くしなければならないことがあります)。また、効率と部品サイズの間でトレードオフが必要です。低周波数動作では、ゲート駆動電流およびMOSFETとダイオードのスイッチング損失が減少して効率が改善されます。ただし、低周波数動作には物理的に大きなインダクタが必要です。スイッチング周波数はループ補償にも関係します。LT3957Aには固定周波数アーキテクチャが使われており、図1に示されているように、RTピンからSGNDに接続した1本の外付け抵抗を使って100kHz~1000kHzの範囲で設定することができます。与えられた動作周波数に対応するR_T値を選択するための表を表1に示します。

表1. タイミング抵抗(R_T)の値

スイッチング周波数 (kHz)	R _T (kΩ)
100	140
200	63.4
300	41.2
400	30.9
500	24.3
600	19.6
700	16.5
800	14
900	12.1
1000	10.5

アプリケーション情報

LT3957Aの動作周波数は外部クロック・ソースに同期させることができます。デジタル・クロック信号をSYNCピンに与えることにより、LT3957AはSYNCクロック周波数で動作します。LT3957Aは各クロック・サイクルの立ち上がりエッジを検出します。この機能を使う場合、SYNCパルス周波数より20%低いスイッチング周波数を設定するように R_T 抵抗を選択します。SYNCピンの最小パルス幅を200nsにすることを推奨します。この機能を使用しないときは、SYNCピンをSGNDに接続します。

デューティサイクルに関する検討事項

スイッチングのデューティサイクルはコンバータの動作を定める重要な変数です。したがって、そのリミットを検討する必要があります。最小オン時間は、LT3957AがパワーMOSFETをオンすることができる最小時間です。この時間は標準で約240nsです(「電気的特性」の表のMinimum On-Timeを参照)。スイッチング・サイクルごとに、LT3957Aはパワースイッチを少なくとも220ns(標準)オフに保ちます(「電気的特性」の表のMinimum Off-Timeを参照)。

最小オン時間、最小オフ時間およびスイッチング周波数により、コンバータが生成可能なスイッチング・デューティサイクルの最小値と最大値が定まります。

最小デューティサイクル = 最小オン時間・周波数

最大デューティサイクル = 1 - (最小オフ時間・周波数)

出力電圧の設定

出力電圧(V_{OUT})は、図1に示されているように、抵抗分割器によって設定されます。正と負の V_{OUT} は以下の式によって設定されます。

$$V_{OUT, POSITIVE} = 1.6V \cdot \left(1 + \frac{R2}{R1}\right)$$

$$V_{OUT, NEGATIVE} = -0.8V \cdot \left(1 + \frac{R2}{R1}\right)$$

抵抗 $R1$ と $R2$ は一般に、通常動作時にFBXピンに流れ込む電流によって生じる誤差が1%未満になるように選択します(これは約158kの $R1$ の最大値に相当します)。

ソフトスタート

LT3957Aは起動時またはフォルト状態からの回復時にピーク・スイッチ電流と出力電圧(V_{OUT})のオーバーシュートを制限する機能をいくつか備えています。これらの機能の主な目的は、外付け部品や負荷の損傷を防ぐことです。

スイッチング・レギュレータには、起動時に大きなピーク・スイッチ電流が発生することがあります。 V_{OUT} がその最終値にほど遠く、帰還ループが飽和し、レギュレータは出力コンデンサをできるだけ短い時間で充電しようとするので、大きなピーク電流が発生します。大きなサージ電流はインダクタを飽和させるか、パワースイッチの機能不良を生じさせることがあります。

LT3957AはSSピンを使ってこのメカニズムに対応します。図1に示されているように、SSピンはQ2を介して V_C ピンをプルダウンすることにより、パワーMOSFETの電流を減らします。このように、SSピンを使って、起動時のピーク電流を制限しながら出力コンデンサをその最終値に向けて徐々に充電することができます。標準的な起動波形が、「標準的性能特性」のセクションに示されています。インダクタ電流 I_L のスルーレートはソフトスタート機能によって制限されます。

ソフトスタートは、EN/UVLOを使った起動によってトリガされますが、以下のフォルトによってトリガされることもあります。

1. $INTV_{CC} < 2.85V$
2. 過熱ロックアウト ($TLO > 165^\circ C$)

これら2つのフォルトのどちらかが発生すると、LT3957Aは直ちにスイッチングを停止します。SSピンはQ3によって放電します。全てのフォルトが解消されてSSピンが0.2Vより低い電位まで放電すると、10 μA の電流源 I_{SS2} がSSピンを充電し始め、ソフトスタート動作が開始されます。

ソフトスタート時間は、次式に従ってソフトスタート・コンデンサを選択することにより設定されます。

$$T_{SS} = C_{SS} \cdot \frac{1.25V}{10\mu A}$$

FBX周波数フォールドバック

SEPICコンバータ、反転コンバータ、またはフライバック・コンバータの起動時または出力短絡時に V_{OUT} が非常に低いときは、スイッチのオフ時間中のインダクタ電流の減衰速度が非常に遅いので、スイッチング・レギュレータは、パワースイ

アプリケーション情報

この電流を電流制限範囲内に保つために低いデューティサイクルで動作する必要があります。最小オン時間の制約により、プログラムされたスイッチング周波数ではスイッチャが十分低いデューティサイクルを達成できないことがあります。このため、スイッチ電流が各スイッチ・サイクルにわたって増加し続け、プログラムされた電流制限を超える恐れがあります。スイッチのピーク電流がプログラムされた値を超えるのを防ぐため、LT3957Aは周波数フォールドバック機能を備えており、FBX電圧が低いときスイッチング周波数を下げます（「標準的性能特性」のセクションの「正規化されたスイッチング周波数とFBX」のグラフを参照）。

周波数フォールドバックの間、周波数の低下が妨げられないように、外部クロックへの同期はディスエーブルされます。

ループ補償

ループ補償により安定性とトランジェント性能が決まります。LT3957Aは電流モード制御を使って出力を安定化するので、ループ補償が簡単になります。LT3957AはLT3957に比べて、無負荷から重負荷までのトランジェント応答を改善しています。新しい内部回路により、非スイッチング状態から高電流でのスイッチング状態への移行をわずか数サイクルで行うことができます。最適値はコンバータのトポロジー、部品の値および動作条件（入力電圧、負荷電流など）に依存します。LT3957Aの帰還ループを補償するには、通常、直列RCネットワークをV_CピンからSGNDに接続します。標準的なV_C補償ネットワークを図1に示します。ほとんどのアプリケーションでは、コンデンサは470pF～22nFの範囲、抵抗は5k～50kの範囲にします。多くの場合は、内部のエラーアンプを介して出力電圧リップルから生じるV_C電圧リップルを減衰させるために、小さなコンデンサをRC補償ネットワークに並列に接続します。この並列コンデンサの値は通常10pF～100pFの範囲です。補償ネットワークを設計する実際的な手法としては、このデータシートの回路の中から目的のアプリケーションに似た回路を選んで出発点とし、補償ネットワークを調整して性能を最適化します。次に、負荷電流、入力電圧、温度など全ての動作条件にわたって安定性をチェックします。ループ補償に関しては、「アプリケーション・ノート76」を参照してください。

内部パワースイッチの電流

制御と保護のため、LT3957AはGNDとMOSFETのソースの間にある検出抵抗(R_{SENSE})を使って内部パワーMOSFETの電流を測定します。内部スイッチ電流(I_{SW})の標準的な波形を図3に示します。

LT3957Aは内部パワースイッチの電流が制限されているので（最小5A）、定常状態の通常動作時にスイッチのピーク電流I_{SW(PEAK)}が5Aよりも少なく、なおかつ十分なマージン（10%以上を推奨）を取れるようなアプリケーションに使用します。

LT3759Aスイッチング・コントローラは、M1がオンした直後のR_{SENSE}における電流検出信号のリングングをブランキングするために、100nsのタイミング時間を備えています。このリングングは、PCBトレース、検出抵抗、ダイオード、およびMOSFETの寄生インダクタンスと容量によって生じます。100nsのタイミング時間は、LT3957Aのほとんどのアプリケーションで適切な値です。電流検出信号に非常に大きく長いリングングが生じるアプリケーションでは、小さなRCフィルタを追加して過度のリングングをフィルタすることができます。SENSE1ピンとSENSE2ピンのRCフィルタを図4に示します。通常は、22ΩのR_{FLT}および2.2nF～10nFのC_{FLT}を選択すれば十分です。R_{FLT}の抵抗は低く抑えてください。SENSE2ピンからは65μA（標準）が流れ出ていることに注意してください。R_{FLT}の追加は内部パワースイッチの電流制限しきい値に影響を与えます。

$$I_{SW_LIM} = \left(1 - \frac{65\mu A \cdot R_{FLT}}{48mV} \right) \cdot 5A$$

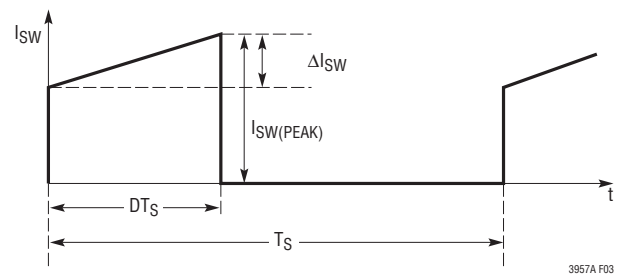


図3. スwitching・サイクル中のスイッチ電流

3957A F03

アプリケーション情報

内部電力損失と過熱ロックアウト (TLO)

LT3957Aの内部電力損失は次式を使って推算できます。

$$P_{IC} \approx I_{SW}^2 \cdot D \cdot R_{DS(ON)} + V_{PEAK}^2 \cdot I_{SW} \cdot f \cdot 200\text{pF/A} + V_{IN} \cdot (1.6\text{mA} + f \cdot 10\text{nC})$$

ここで $R_{DS(ON)}$ は内部スイッチのオン抵抗で、これは「標準的性能特性」のセクションから求めることができます。 $V_{SW(PEAK)}$ はスイッチオフ状態でのピーク電圧です。最大電力損失 $P_{IC(MAX)}$ は、最大出力電流時の V_{IN} の全範囲にわたって P_{IC} を比較することによって得られます。最大接合部温度は次式を使って推算できます。

$$T_{J(MAX)} \approx T_A + P_{IC(MAX)} \cdot 42^\circ\text{C/W}$$

接合部温度制限を超えていないことを確認するには、定常状態でデバイスの温度を測定することを推奨します。 $T_{J(MAX)}$ が 125°C を超えないように、スイッチング周波数を低くしなければなりません。

LT3957Aのダイ温度が 165°C (標準)の過熱ロックアウトしきい値に達すると、デバイスはいくつかの保護対策を開始します。パワースイッチがオフして、ソフトスタート動作がトリガされます。接合部温度が 5°C (公称)下がるとデバイスは再度イネーブルされます。

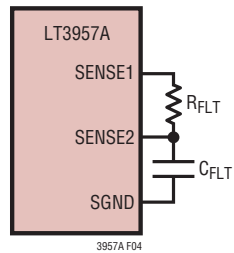


図4. SENSE1ピンと SENSE2ピンのRCフィルタ

アプリケーション回路

LT3957Aは異なるトポロジーとして構成することができます。最初に検討すべきトポロジーは昇圧コンバータで、続いてフライバック、SEPICおよび反転の各コンバータを検討します。

昇圧コンバータ: スwitchのデューティサイクルと周波数

LT3957Aは、コンバータの出力電圧が入力電圧より高いアプリケーションでは昇圧コンバータとして構成することができます。昇圧コンバータは短絡保護されていないことに注意してください。出力が短絡された状態では、インダクタ電流を制限するのは入力電源の供給能力だけです。短絡保護された昇圧コンバータが必要なアプリケーションについては、SEPICコンバータを扱っている「アプリケーション情報」のセクションを参照してください。

デューティサイクルの関数としての変換比は、

$$\frac{V_{OUT}}{V_{IN}} = \frac{1}{1-D}$$

連続導通モード (CCM) では次のとおりです。

CCMで動作している昇圧コンバータの場合、メイン・スイッチのデューティサイクルは出力電圧(V_{OUT})および入力電圧(V_{IN})に基づいて計算することができます。デューティサイクルが最大(D_{MAX})になるのは、コンバータの入力電圧が最小のときです。

$$D_{MAX} = \frac{V_{OUT} - V_{IN(MIN)}}{V_{OUT}}$$

不連続導通モード (DCM) は、所定の周波数で高い変換比が得られますが、効率が低下し、スイッチング電流が増加します。

昇圧コンバータ: 最大出力電流能力とインダクタの選択

昇圧トポロジーの場合、最大平均インダクタ電流は次式で与えられます。

$$I_{L(MAX)} = I_{O(MAX)} \cdot \frac{1}{1-D_{MAX}}$$

LT3957Aは内部パワースイッチの電流が制限されているので、最大出力電流($I_{O(MAX)}$)が最大出力電流能力よりも小さく、なおかつ十分なマージン(10%以上を推奨)を取れる昇圧コンバータに使用します。

$$I_{O(MAX)} < \frac{V_{IN(MIN)}}{V_{OUT}} \cdot (5\text{A} - 0.5 \cdot \Delta I_{SW})$$

アプリケーション情報

インダクタ・リップル電流 ΔI_{SW} はインダクタの値の選択とコンバータの最大出力電流能力に直接影響を与えます。小さな値の ΔI_{SW} を選択すると出力電流能力は向上しますが、大きなインダクタンスが必要になり、電流ループの利得が減少します (コンバータは電圧モードに近づきます)。大きな ΔI_{SW} の値を許容できればトランジェント応答が速くなり、低インダクタンスの使用が可能になりますが、入力電流リップルが大きくなるとコア損失も大きくなり、出力電流能力が低下します。

動作入力電圧範囲が与えられ、動作周波数とインダクタのリップル電流を選択すれば、次式を使って昇圧コンバータのインダクタの値を決めることができます。

$$L = \frac{V_{IN(MIN)}}{\Delta I_{SW} \cdot f} \cdot D_{MAX}$$

ピーク・インダクタ電流はスイッチの電流制限値 (標準 5.9A) で、RMS インダクタ電流は $I_{L(MAX)}$ にほぼ等しくなります。飽和電流定格と RMS 電流定格が十分なインダクタを選択する必要があります。

昇圧コンバータ: 出力ダイオードの選択

効率を最大にするには、順方向の電圧降下が小さく、逆方向の漏れ電流が少ない高速スイッチング・ダイオードが最適です。ダイオードが耐えなければならないピーク逆電圧は、レギュレータの出力電圧に、オン時間中にそのアノード・カソード両端に発生する追加リングングを加えた電圧に等しくなります。通常動作の平均順方向電流は出力電流に等しくなります。

ピーク繰り返し逆電圧定格 V_{RRM} が V_{OUT} より安全マージン分だけ高いものを推奨します (通常は 10V の安全マージンで十分です)。

ダイオードの電力損失は次のとおりです。

$$P_D = I_{O(MAX)} \cdot V_D$$

ここで、 V_D はダイオードの順方向電圧降下で、ダイオードの接合部温度は次のとおりです。

$$T_J = T_A + P_D \cdot R_{\theta JA}$$

この式で使われる $R_{\theta JA}$ には、デバイスの $R_{\theta JC}$ および基板から筐体内の周囲温度までの熱抵抗が通常含まれます。 T_J がダイオードの最大接合部温度定格を超えてはいけません。

昇圧コンバータ: 出力コンデンサの選択

与えられた出力リップル電圧に対する適切な出力コンデンサを選択するときは、ESR (等価直列抵抗)、ESL (等価直列インダクタンス) およびバルク容量が与える影響について考慮する必要があります。標準的昇圧コンバータの場合、これら3つのパラメータ (ESR、ESL、バルク容量) が出力電圧リップル波形に与える影響を図5に示します。

部品の選択は、(出力電圧のパーセンテージで表した) 最大許容リップル電圧の検討と、このリップルを ESR のステップ ΔV_{ESR} と充放電 ΔV_{COUT} の間でどのように分割すべきかの検討から始まります。単純化するため、最大出力リップルとして 2% を選択し、 ΔV_{ESR} と ΔV_{COUT} の間で等分することにします。このパーセンテージ・リップルはアプリケーションの要件に応じて変化しますが、以下の式は簡単に修正することができます。全リップル電圧への影響が 1% の場合、出力コンデンサの ESR は次式を使って決めることができます。

$$ESR_{COUT} \leq \frac{0.01 \cdot V_{OUT}}{I_{D(PEAK)}}$$

バルク容量部品による全リップルへの影響も 1% ですが、この場合次のようになります。

$$C_{OUT} \geq \frac{I_{O(MAX)}}{0.01 \cdot V_{OUT} \cdot f}$$

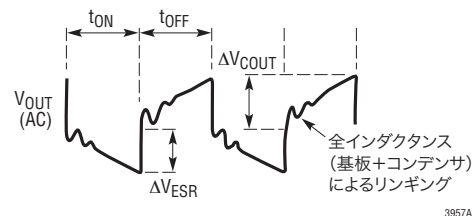


図5. 昇圧コンバータの出力リップルの波形

図5に示されているように、昇圧レギュレータの出力コンデンサには大きな RMS リップル電流が流れます。出力コンデンサの RMS リップル電流定格は、次式を使って決めることができます。

$$I_{RMS(COUT)} \geq I_{O(MAX)} \cdot \sqrt{\frac{D_{MAX}}{1-D_{MAX}}}$$

アプリケーション情報

ESRの要件を満たすため、複数のコンデンサを並列に接続することがよくあります。通常、ESRの要件が満たされると、その容量はフィルタリングに関して妥当であり、必要なRMS電流定格を備えています。一般に、セラミック・コンデンサを並列に追加して出力コンデンサの寄生インダクタンスの影響を減らします。それによってコンバータの出力の高周波スイッチング・ノイズが減少します。

昇圧コンバータ:入力コンデンサの選択

インダクタが入力に直列に接続されており、入力電流波形が連続的なので、昇圧コンバータの入力コンデンサは出力コンデンサほど条件が厳しくありません。入力コンデンサの容量は入力電圧源のインピーダンスによって決まりますが、この容量は標準で1μF～100μFです。出力コンデンサの場合ほど条件が厳しくはありませんが、低ESRのコンデンサを推奨します。

昇圧コンバータの入力コンデンサのRMSリップル電流は次のとおりです。

$$I_{RMS}(C_{IN}) = 0.3 \cdot \Delta I$$

フライバック・コンバータのアプリケーション

LT3957Aは、コンバータが複数の出力、高い出力電圧、または絶縁された出力を備えているアプリケーションではフライバック・コンバータとして構成することができます。内部パワースイッチが40V定格なので、LT3957Aは入力電圧の低いフライバック・コンバータに使用すべきです。簡略化したフライバック・コンバータを図6に示します。

フライバック・コンバータは複数出力構成時の部品数が非常に少なく、巻数比を慎重に選択すれば望みのデューティ・サイクルで出力/入力電圧変換比を高くすることができます。ただし、大きなピーク電流、高いピーク電圧、さらにその結果生じる電力損失により、効率が低くなります。フライバック・コンバータは一般に50W未満の出力電力に使用されます。

フライバック・コンバータは、連続モードまたは不連続モードのどちらでも動作するように設計することができます。連続モードに対する不連続モードの長所は、トランスのインダクタンスが小さく、ループ補償しやすいことで、短所は、ピークと平均の電流比が高く、効率が低いことです。

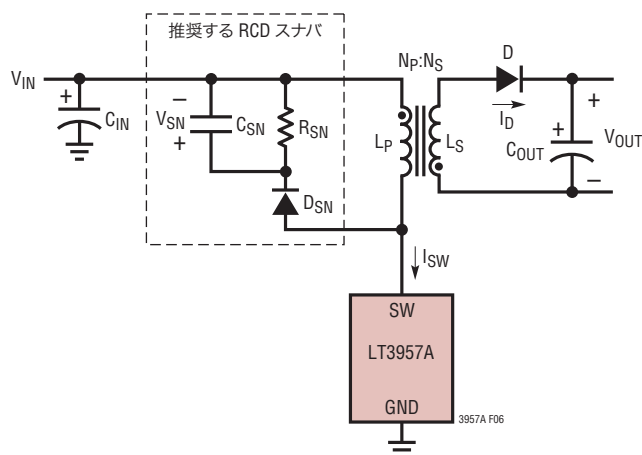


図6. 簡略化したフライバック・コンバータ

フライバック・コンバータ:スイッチのデューティサイクルと巻数比

フライバック・コンバータの連続モード動作での変換比は次のようになります。

$$\frac{V_{OUT}}{V_{IN}} = \frac{N_S}{N_P} \cdot \frac{D}{1-D}$$

ここで、 N_S/N_P は1次に対する2次の巻数比、 D はデューティサイクルです。

不連続モード動作でのフライバック・コンバータの波形を図7に示します。各スイッチング周期 T_S には、 DT_S 、 $D2T_S$ 、 $D3T_S$ の3つのサブインターバルが生じます。 DT_S の間、 M がオンし、 D が逆バイアスされます。 $D2T_S$ の間、 M がオフし、 L_S に電流が流れます。 $D3T_S$ の間、 L_P 電流と L_S 電流の両方がゼロになります。

フライバック・コンバータの不連続モード動作での変換比は次のようになります。

$$\frac{V_{OUT}}{V_{IN}} = \frac{N_S}{N_P} \cdot \frac{D}{D2}$$

図6に従い、 SW のピーク電圧は次のようになります。

$$V_{SW(PEAK)} = V_{IN(MAX)} + V_{SN}$$

ここで、 V_{SN} はスナバ・コンデンサの電圧です。 V_{SN} が小さいほどスナバの損失が大きくなります。適切な V_{SN} は反映される出力電圧の1.5～2倍です。

$$V_{SN} = k \cdot \frac{V_{OUT} \cdot N_P}{N_S}$$

$$k = 1.5 \sim 2$$

アプリケーション情報

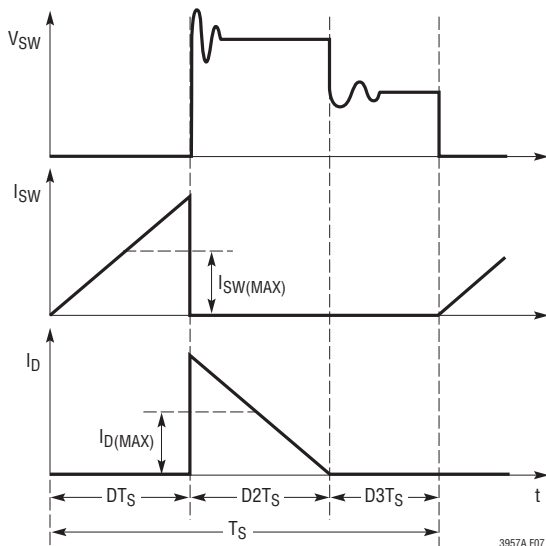


図7. フライバック・コンバータの不連続モード動作の波形

「絶対最大定格」の表によると、SW 電圧の絶対最大定格値は40Vです。したがって、(連続動作および非連続動作ともに)最大1次/2次巻数比は次のようになります。

$$\frac{N_p}{N_s} \leq \frac{40V - V_{IN(MAX)}}{k \cdot V_{OUT}}$$

前の式に従って、スイッチのデューティサイクルや巻数比は特定のアプリケーションに合わせて比較的自由に選択することができます。デューティサイクルと巻数比の選択には、多数の変数が関係するため、いくらか反復作業を要します。出発点としてデューティサイクルまたは巻数比のどちらかを選択することができます。スイッチのデューティサイクルまたは巻数比の選択の際は、コンバータの性能を最適化するために以下のトレードオフを検討します。デューティサイクルが高いほど、以下の点でフライバック・コンバータに影響を与えます。

- MOSFETのRMS電流 $I_{SW(RMS)}$ が減少しますが、MOSFETの V_{SW} ピーク電圧は上がります。
- ダイオードのピーク逆電圧が下がりますが、ダイオードのRMS電流 $I_{D(RMS)}$ が増えます。

- トランスの巻数比(N_p/N_s)が大きくなります。

20%~80%のデューティサイクルを選択することを推奨します。

フライバック・コンバータ: 最大出力電流能力とトランスの設計

連続導通モード(CCM)に対する最大出力電流能力とトランスの設計は、以下の要領で選択します。

デューティサイクルが最大(D_{MAX})になるのは、コンバータの V_{IN} が最小のときです。

$$D_{MAX} = \frac{V_{OUT} \cdot \left(\frac{N_p}{N_s}\right)}{V_{OUT} \cdot \left(\frac{N_p}{N_s}\right) + V_{IN(MIN)}}$$

LT3957Aは内部パワースwitchの電流が制限されているので、最大出力電流($I_{O(MAX)}$)が最大出力電流能力よりも小さく、なおかつ十分なマージン(10%以上を推奨)を取れるフライバック・コンバータに使用します。

$$I_{O(MAX)} < \frac{V_{IN(MIN)}}{V_{OUT}} \cdot D_{MAX} \cdot (5A - 0.5 \cdot \Delta I_{SW})$$

トランスのリップル電流 ΔI_{SW} は、トランスの設計/選択とコンバータの出力電流能力に直接影響を与えます。 ΔI_{SW} の値を小さくすると出力電流能力は向上しますが、大きな1次インダクタンスと2次インダクタンスが必要になって電流ループの利得が減少します(コンバータは電圧モードに近づきます) ΔI_{SW} の値を大きくすれば1次インダクタンスと2次インダクタンスを小さくすることができますが、入力電流リップルが大きくなってコア損失も大きくなり、出力電流能力が低下します。

動作入力電圧範囲が与えられ、動作周波数と1次巻線のリップル電流を選択すれば、次式を使って1次巻線のインダクタンスを計算することができます。

$$L = \frac{V_{IN(MIN)}}{\Delta I_{SW} \cdot f} \cdot D_{MAX}$$

アプリケーション情報

1次巻線のピーク電流はスイッチの電流制限値(標準5.9A)です。1次および2次の最大RMS電流は次のとおりです。

$$I_{LP(RMS)} \approx \frac{P_{OUT(MAX)}}{D_{MAX} \cdot V_{IN(MIN)} \cdot \eta}$$

$$I_{LS(RMS)} \approx \frac{I_{OUT(MAX)}}{1-D_{MAX}}$$

ここで、 η はコンバータの効率です。

前出の式に基づいて、飽和電流定格とRMS電流定格が十分なトランスを設計/選択する必要があります。

フライバック・コンバータ: スナバの設計

トランスの漏れインダクタンス(1次側または2次側のいずれでも)により、MOSFETがオフした後に電圧スパイクが生じます。これは負荷電流が大きくなるほど顕著になります。蓄積された大きなエネルギーが消費されなければならないからです。場合によっては、MOSFETのドレイン・ノードでの過電圧によるブレークダウンを防ぐため、スナバ回路が必要です。スナバ回路にはさまざまな種類(RCスナバ、RCDスナバ、ツェナー・クランプなど)があります。スナバの設計に関しては、「アプリケーション・ノート19」を参照してください。RCスナバ回路をSWとGNDの間に接続して、SWピンに生じるリングングを減衰させることができます。スナバ抵抗は寄生共振のインピーダンスに近い値にします。スナバ・コンデンサは回路の寄生容量よりは大きい容量にしますが、スナバ抵抗による電力損失を小さく抑えられる程度の大きさにします。

SWピンの過電圧を防ぐのにRCスナバでは不十分な場合、RCDスナバを使用してSWピンのピーク電圧を制限することができます。これを図6に示します。

スナバ抵抗の値(R_{SN})は次式を使って計算することができます。

$$R_{SN} = 2 \cdot \frac{V_{SN}^2 - V_{SN} \cdot V_{OUT} \cdot \frac{N_P}{N_S}}{I_{SW(PEAK)}^2 \cdot L_{LK} \cdot f}$$

L_{LK} は1次巻線の漏れインダクタンスで、通常トランスの特性で規定されています。 L_{LK} は2次巻線が短絡された状態で1次インダクタンスを測定することにより得られます。スナバ・コンデンサの値(C_{SN})は次式を使って決めることができます。

$$C_{SN} = \frac{V_{SN}}{\Delta V_{SN} \cdot R_{SN} \cdot f}$$

ここで ΔV_{SN} は C_{SN} 両端の電圧リップルで、 ΔV_{SN} の妥当な値は V_{SN} の5%~10%です。 D_{SN} の逆電圧定格は V_{SN} と $V_{IN(MAX)}$ の和より高くします。SWの電圧が40Vを超えないようにするために、ツェナー・クランプをSWとGNDの間に接続することもできます。

フライバック・コンバータ: 出力ダイオードの選択

フライバック・コンバータの出力ダイオードは、大きなRMS電流とピーク逆電圧のストレスに曝されます。順方向の電圧降下が小さく、逆方向の漏れ電流が少ない高速スイッチング・ダイオードが最適です。出力電圧が100Vより低ければ、ショットキ・ダイオードを推奨します。

次式を使って、必要なピーク繰り返し逆電圧定格 V_{RRM} を近似します。

$$V_{RRM} > \frac{N_S}{N_P} \cdot V_{IN(MAX)} + V_{OUT}$$

ダイオードの電力損失は次のとおりです。

$$P_D = I_O(MAX) \cdot V_D$$

ダイオードの接合部温度は次のとおりです。

$$T_J = T_A + P_D \cdot R_{\theta JA}$$

この式で使われる $R_{\theta JA}$ にはデバイスの $R_{\theta JC}$ および基板から筐体内の周囲温度までの熱抵抗が通常含まれます。 T_J がダイオードの最大接合部温度定格を超えてはいけません。

フライバック・コンバータ: 出力コンデンサの選択

フライバック・コンバータの出力コンデンサの動作条件は、昇圧コンバータの場合と同様です。 C_{OUT} と ESR_{COUT} の計算に関しては、「昇圧コンバータ: 出力コンデンサの選択」のセクションを参照してください。

アプリケーション情報

連続動作時の出力コンデンサのRMSリップル電流定格は、次式を使って決めることができます。

$$I_{\text{RMS(COUT),CONTINUOUS}} \approx I_{\text{O(MAX)}} \cdot \sqrt{\frac{D_{\text{MAX}}}{1-D_{\text{MAX}}}}$$

フライバック・コンバータ:入力コンデンサの選択

フライバック・コンバータの入力コンデンサは、不連続1次電流による大きなRMS電流に曝されます。大きなトランジェント電圧を防止するには、最大RMS電流に対応できるサイズの低ESR入力コンデンサを使用します。連続動作時の入力コンデンサのRMSリップル電流定格は、次式を使って決めることができます。

$$I_{\text{RMS(CIN),CONTINUOUS}} \approx \frac{P_{\text{OUT(MAX)}}}{V_{\text{IN(MIN)}} \cdot \eta} \cdot \sqrt{\frac{1-D_{\text{MAX}}}{D_{\text{MAX}}}}$$

SEPICコンバータのアプリケーション

図1に示されているように、LT3957AはSEPIC(シングルエンド・プライマリ・インダクタンス・コンバータ)に構成可能です。このトポロジーでは、必要な出力電圧に比べて、入力電圧を高く、等しく、または低くすることができます。デューティサイクルの関数としての変換比は、

$$\frac{V_{\text{OUT}} + V_{\text{D}}}{V_{\text{IN}}} = \frac{D}{1-D}$$

連続導通モード(CCM)では次のとおりです。

SEPICコンバータでは、入力と出力の間にDC経路は存在しません。これは、回路がシャットダウン状態のとき入力ソースから出力を切断する必要のあるアプリケーションでは、昇圧コンバータより有利です。

フライバック・コンバータに比べて、SEPICコンバータには、パワーMOSFETと出力ダイオードの両方の電圧がコンデンサ(C_{IN}、C_{DC}およびC_{OUT})によってクランプされるので、パワーMOSFETと出力ダイオード両端の電圧リングが小さくなるという利点があります。SEPICコンバータに必要な入力コンデンサはフライバック・コンバータの入力コンデンサよりはるかに小さくて済みます。これは、SEPICコンバータでは、(入力に直列に接続された)インダクタL1を流れる電流が連続しているためです。

SEPICコンバータ:スイッチのデューティサイクルと周波数

CCMで動作しているSEPICコンバータの場合、メイン・スイッチのデューティサイクルは、出力電圧(V_{OUT})、入力電圧(V_{IN})およびダイオードの順方向電圧(V_D)に基づいて計算することができます。

デューティサイクルが最大(D_{MAX})になるのは、コンバータの入力電圧が最小のときです。

$$D_{\text{MAX}} = \frac{V_{\text{OUT}} + V_{\text{D}}}{V_{\text{IN(MIN)}} + V_{\text{OUT}} + V_{\text{D}}}$$

SEPICコンバータ:最大出力電流能力とインダクタの選択

図1に示されているように、SEPICコンバータには2個のインダクタL1とL2があります。L1とL2は別個のものでもかまいませんが、スイッチング・サイクルを通してL1とL2には同じ電圧が加わるので同じコアに巻くこともできます。

SEPICトポロジーでは、L1を流れる電流はコンバータの入力電流です。出力電力は理想的には入力電力に等しいという事実に基づいて、L1とL2の最大平均インダクタ電流は以下のようになります。

$$I_{\text{L1(MAX)}} = I_{\text{IN(MAX)}} = I_{\text{O(MAX)}} \cdot \frac{D_{\text{MAX}}}{1-D_{\text{MAX}}}$$

$$I_{\text{L2(MAX)}} = I_{\text{O(MAX)}}$$

LT3957Aは内部パワースwitchの電流が制限されているので、最大出力電流(I_{O(MAX)})が最大出力電流能力よりも小さく、なおかつ十分なマージン(10%以上を推奨)を取れるSEPICコンバータに使用します。

$$I_{\text{O(MAX)}} < (1-D_{\text{MAX}}) \cdot (5A - 0.5 \cdot \Delta I_{\text{SW}})$$

インダクタ・リップル電流ΔI_{L1}とΔI_{L2}は等しくなります。

$$\Delta I_{\text{L1}} = \Delta I_{\text{L2}} = 0.5 \cdot \Delta I_{\text{SW}}$$

インダクタ・リップル電流ΔI_{SW}はインダクタの値の選択とコンバータの最大出力電流能力に直接影響を与えます。小さな値のΔI_{SW}を選択すると、大きなインダクタンスが必要になり、電流ループの利得が減少します(コンバータは電圧モードに近づきます)。ΔI_{SW}の値を大きくすればインダクタンスを小さくす

アプリケーション情報

ることができますが、入力電流リップルが大きくなってコア損失も大きくなり、出力電流能力が低下します。

動作入力電圧範囲が与えられ、動作周波数とインダクタのリップル電流を選択すれば、次式を使ってSEPICコンバータのインダクタの値(L1とL2は独立)を決めることができます。

$$L1 = L2 = \frac{V_{IN(MIN)}}{0.5 \cdot \Delta I_{SW} \cdot f} \cdot D_{MAX}$$

ほとんどのSEPICアプリケーションでは、等しいインダクタの値は1μH～100μHの範囲に収まります。

L1 = L2とし、それらを同じコアに巻くと、相互インダクタンスにより、前の式のインダクタンスの値は2Lで置き換えられます。

$$L = \frac{V_{IN(MIN)}}{\Delta I_{SW} \cdot f} \cdot D_{MAX}$$

これにより、インダクタのリップル電流と蓄積エネルギーは同じ値に保たれます。ピーク・インダクタ電流は次のようになります。

$$I_{L1(PEAK)} = I_{L1(MAX)} + 0.5 \cdot \Delta I_{L1}$$

$$I_{L2(PEAK)} = I_{L2(MAX)} + 0.5 \cdot \Delta I_{L2}$$

最大RMSインダクタ電流は最大平均インダクタ電流にほぼ等しくなります。

前出の式に基づいて、飽和電流定格とRMS電流定格が十分なインダクタを選択します。

SEPICコンバータ:出力ダイオードの選択

効率を最大にするには、順方向の電圧降下が小さく、逆方向の漏れ電流が少ない高速スイッチング・ダイオードが最適です。通常動作での平均順方向電流は出力電流に等しくなります。

ピーク繰り返し逆電圧定格 V_{RRM} が $V_{OUT} + V_{IN(MAX)}$ より安全マージン分だけ高いものを推奨します(10Vの安全マージンで通常十分です)。

ダイオードの電力損失は次のとおりです。

$$P_D = I_{O(MAX)} \cdot V_D$$

ここで、 V_D はダイオードの順方向電圧降下で、ダイオードの接合部温度は次のとおりです。

$$T_J = T_A + P_D \cdot R_{\theta JA}$$

この式で使われる $R_{\theta JA}$ には、デバイスの $R_{\theta JC}$ および基板から筐体内の周囲温度までの熱抵抗が通常含まれます。 T_J がダイオードの最大接合部温度定格を超えてはいけません。

SEPICコンバータ:出力コンデンサと入力コンデンサの選択

SEPICコンバータの出力コンデンサと入力コンデンサの選択は、昇圧コンバータの場合と同様です。「昇圧コンバータ:出力コンデンサの選択」と「昇圧コンバータ:入力コンデンサの選択」のセクションを参照してください。

SEPICコンバータ:DCカップリング・コンデンサの選択

DCカップリング・コンデンサ(図1に示されている C_{DC})は、DC電圧定格が最大入力電圧より大きいものにします。

$$V_{CDC} > V_{IN(MAX)}$$

C_{DC} の電流は方形に近い波形をしています。スイッチのオフ時間の間 C_{DC} を流れる電流は I_{IN} ですが、オン時間の間は約 $-I_O$ の電流が流れます。カップリング・コンデンサのRMS定格は次式によって決まります。

$$I_{RMS(CDC)} > I_{O(MAX)} \cdot \sqrt{\frac{V_{OUT} + V_D}{V_{IN(MIN)}}}$$

C_{DC} には、ESRとESLの小さなX5RまたはX7Rのセラミック・コンデンサが適しています。

反転コンバータのアプリケーション

図8に示されているように、LT3957Aはデュアル・インダクタ反転トポロジーとして構成可能です。 V_{OUT} と V_{IN} の比は、

$$\frac{V_{OUT} - V_D}{V_{IN}} = -\frac{D}{1-D}$$

連続導通モード(CCM)では次のようになります。

アプリケーション情報

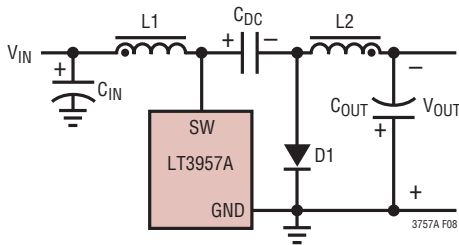


図8. 簡略化した反転コンバータ

反転コンバータ: スイッチのデューティサイクルと周波数

CCMで動作している反転コンバータの場合、メイン・スイッチのデューティサイクルは負の出力電圧 (V_{OUT}) および入力電圧 (V_{IN}) に基づいて計算することができます。

デューティサイクルが最大 (D_{MAX}) になるのは、コンバータの入力電圧が最小のときです。

$$D_{MAX} = \frac{V_{OUT} - V_D}{V_{OUT} - V_D - V_{IN(MIN)}}$$

反転コンバータ: 出力ダイオードと入力コンデンサの選択

反転コンバータのインダクタ、出力ダイオードおよび入力コンデンサの選択は、SEPICコンバータの場合と同様です。対応するSEPICコンバータのセクションを参照してください。

反転コンバータ: 出力コンデンサの選択

同程度の出力リップルにするには、反転コンバータには、昇圧、フライバック、SEPICコンバータの出力コンデンサよりはるかに小さな出力コンデンサが必要です。これは、反転コンバータでは、インダクタ $L2$ が出力に直列であり、出力コンデンサを流れるリップル電流が連続であるためです。出力リップル電圧は、出力コンデンサの ESR とバルク容量を流れる $L2$ のリップル電流によって生じます。

$$\Delta V_{OUT(P-P)} = \Delta I_{L2} \cdot \left(ESR_{COUT} + \frac{1}{8 \cdot f \cdot C_{OUT}} \right)$$

最大出力リップルを定めた後、上の式に従って出力コンデンサを選択することができます。

X5R または X7R の高品質誘電体のセラミック・コンデンサを使うことによって、ESR を最小にすることができます。多くのアプリケーションでは、セラミック・コンデンサで十分に出力電圧リップルを制限できます。

出力コンデンサの RMS リップル電流定格は次の値より大きくする必要があります。

$$I_{RMS(COUT)} > 0.3 \cdot \Delta I_{L2}$$

反転コンバータ: DC カップリング・コンデンサの選択

DC カップリング・コンデンサ (図8に示されている C_{DC}) の DC 電圧定格は、最大入力電圧から出力電圧 (負電圧) を差し引いた値より大きくする必要があります。

$$V_{CDC} > V_{IN(MAX)} - V_{OUT}$$

C_{DC} の電流は方形に近い波形をしています。スイッチのオフ時間の間 C_{DC} を流れる電流は I_{IN} ですが、オン時間の間は約 $-I_O$ の電流が流れます。カップリング・コンデンサの RMS 定格は次式によって決まります。

$$I_{RMS(CDC)} > I_{O(MAX)} \cdot \sqrt{\frac{D_{MAX}}{1 - D_{MAX}}}$$

C_{DC} には、ESR と ESL の小さい X5R または X7R のセラミック・コンデンサが適しています。

基板のレイアウト

LT3957A は高電力かつ高速で動作するので、基板のレイアウトと部品の配置には細心の注意が必要です。入力電圧とスイッチング周波数が高く、内部パワースイッチの電流が大きい場合は、LT3957A の内部電力損失に十分に注意を払い、接合部温度が 125°C を超えないようにする必要があります。周囲温度が高い状態でデバイスを使用する場合、このことは特に重要です。パッケージ底面の露出パッドはデバイスの SGND 端子と SW 端子であり、それぞれ SGND グランド・プレーンと SW プレーンに半田付けする必要があります。プリント回路基板のビアを多数使って、できるだけ面積の大きな銅プレーンにデバイスの熱を逃がすことを推奨します。

輻射や高周波共振の問題を防ぐには、デバイスに接続する部品、特に di/dt の高い電力経路を適切にレイアウトすることが不可欠です。以下に示す各種トポロジーの高 di/dt ループをできるだけ狭くして、誘導性リンギングを減らします。

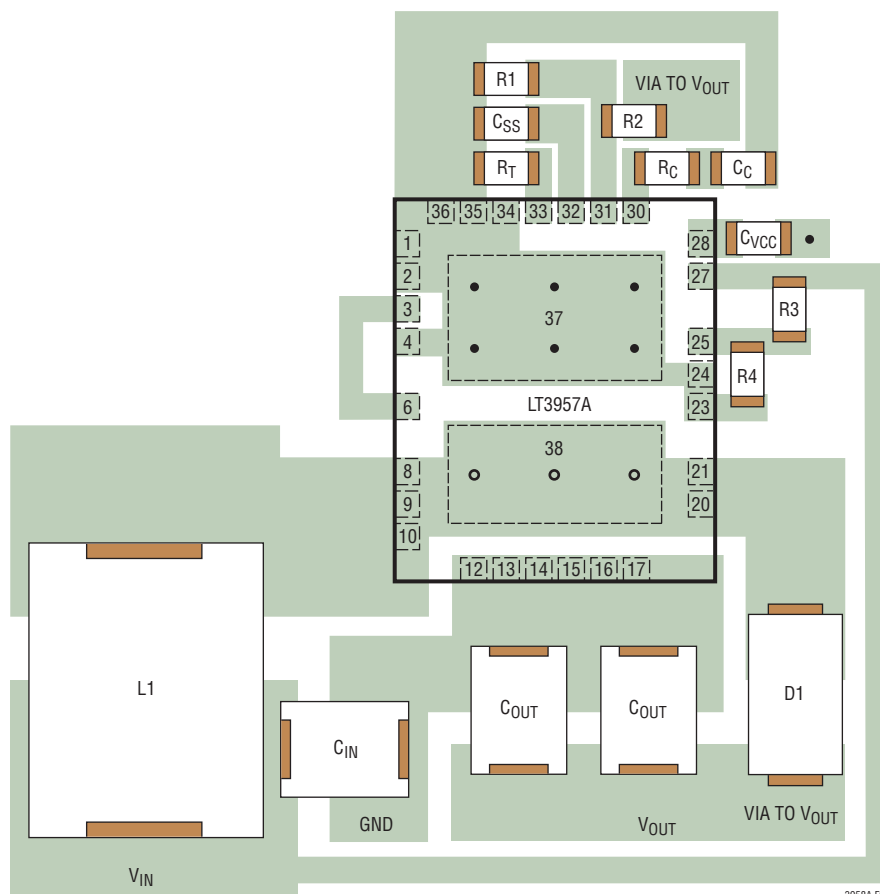
アプリケーション情報

- 昇圧構成の高 di/dt ループには、出力コンデンサ、内部パワー MOSFET およびショットキ・ダイオードが含まれます。
- フライバック構成の高 di/dt の 1 次ループには、入力コンデンサ、1 次巻線および内部パワー MOSFET が含まれます。高 di/dt の 2 次ループには、出力コンデンサ、2 次巻線および出力ダイオードが含まれます。
- SEPIC 構成の高 di/dt ループには、内部パワー MOSFET、出力コンデンサ、ショットキ・ダイオードおよびカップリング・コンデンサが含まれます。
- 反転構成の高 di/dt ループには、内部パワー MOSFET、ショットキ・ダイオードおよびカップリング・コンデンサが含まれます。

SW-GND 間の電圧をデバイスの端子間で直接測定することによって、内部パワー MOSFET に加わるストレスをチェックします。誘導性リンギングが内部パワー MOSFET の最大定格 (40V) を超えないようにしてください。

小信号部品は高周波数のスイッチング・ノードから離して配置します。最適な負荷レギュレーションと真のリモート検出のために、出力電圧を検出する抵抗分割器の上端は出力コンデンサの上端に単独で接続し (ケルビン (4 線) 接続)、どの高 dV/dt トレースからも離しておきます。高インピーダンスの FBX ノードを短くするため、分割器の抵抗は LT3957A の近くに配置します。

「標準的応用例」のセクションの 4.5V ~ 16V 入力、24V 出力の昇圧コンバータの推奨レイアウトを図 9 に示します。



- SGND グランド・プレーンへのビア
- SW プレーンへのビア

図 9. 4.5V ~ 16V 入力、24V 出力の昇圧コンバータの推奨レイアウト (「標準的応用例」のセクションを参照)

アプリケーション情報

推奨部品のメーカー

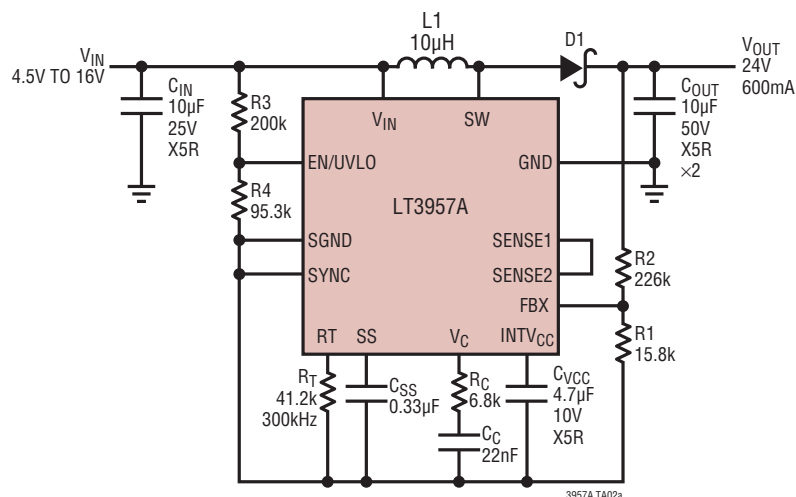
参考として推奨部品のメーカーを数社表2に示します。

表2. 推奨部品のメーカー

メーカー	部品	WEBアドレス
AVX	Capacitors	avx.com
BH Electronics	Inductors, Transformers	bhelectronics.com
Coilcraft	Inductors	coilcraft.com
Cooper Bussmann	Inductors	bussmann.com
Diodes, Inc	Diodes	diodes.com
General Semiconductor	Diodes	generalsemiconductor.com
International Rectifier	Diodes	irf.com
Kemet	Tantalum Capacitors	kemet.com
Magnetics Inc	Toroid Cores	mag-inc.com
Microsemi	Diodes	microsemi.com
Murata-Erie	Inductors, Capacitors	murata.co.jp
Nichicon	Capacitors	nichicon.com
On Semiconductor	Diodes	onsemi.com
Panasonic	Capacitors	panasonic.com
Pulse	Inductors	pulseeng.com
Sanyo	Capacitors	sanyo.co.jp
Sumida	Inductors	sumida.com
Taiyo Yuden	Capacitors	t-yuden.com
TDK	Capacitors, Inductors	component.tdk.com
Thermalloy	Heat Sinks	aavidthermalloy.com
Tokin	Capacitors	nec-tokinamerica.com
Toko	Inductors	tokoam.com
United Chemi-Con	Capacitors	chemi-com.com
Vishay	Inductors	vishay.com
Würth Elektronik	Inductors	we-online.com
Vishay/Sprague	Capacitors	vishay.com
Zetex	Small-Signal Discretes	zetex.com

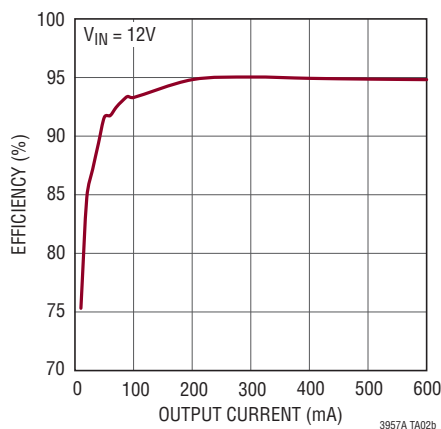
標準的応用例

4.5V ~ 16V 入力、24V 出力の昇圧コンバータ



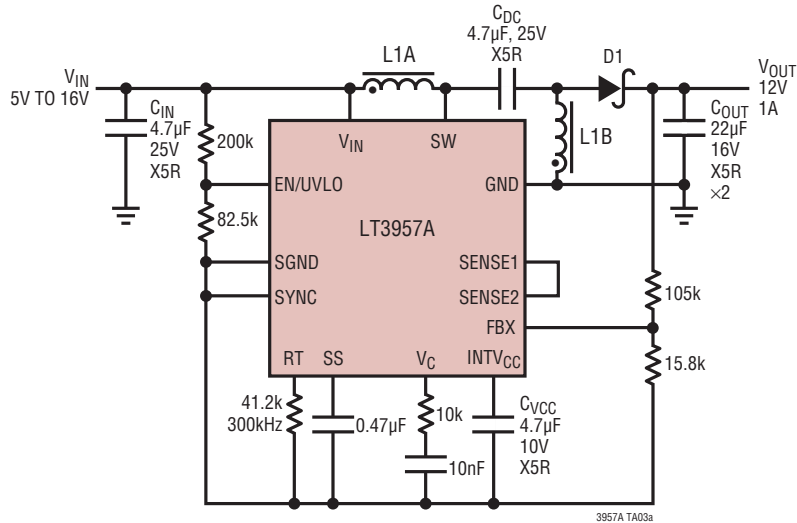
C_{IN}: MURATA GRM31ER61H106KA12
 C_{OUT}: TAIYO YUDEN UMK325BJ106MM
 D1: VISHAY SILICONIX 10BQ040
 L1: VISHAY SILICONIX IHLP-5050CE-1

効率と出力電流



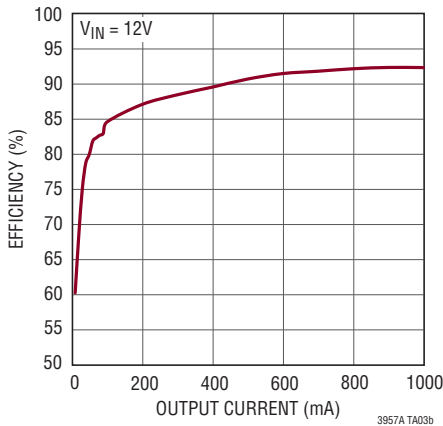
標準的応用例

5V～16V 入力、12V 出力の SEPIC コンバータ

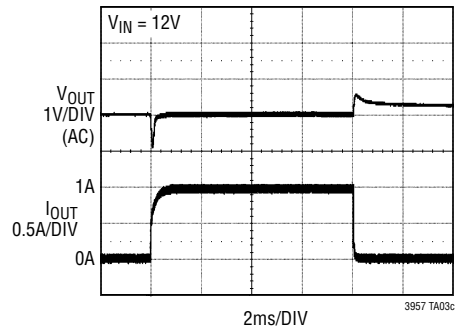


C_{IN} , C_{DC} : MURATA GRM21BR61E475KA12L
 C_{OUT} : MURATA GRM32ER61C226KE20
 D1: VISHAY SILICONIX 30BQ040
 L1A, L1B: COILTRONICS DRQ127-100

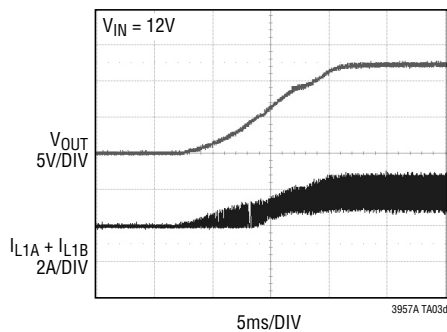
効率と出力電流



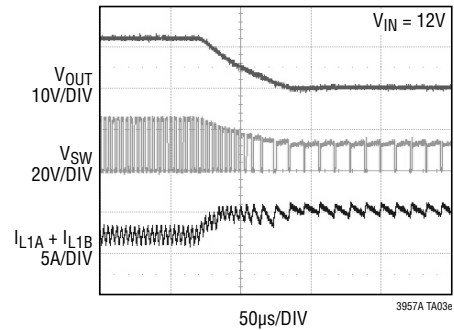
負荷ステップ波形



起動波形

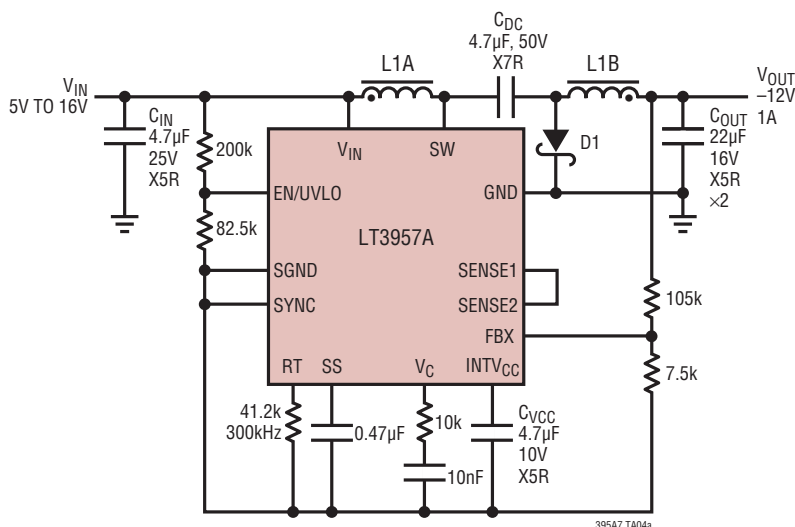


出力短絡時の周波数フォールドバック波形



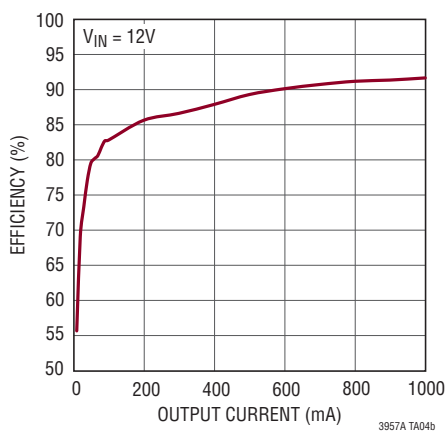
標準的応用例

5V ~ 16V 入力、-12V 出力の反転コンバータ

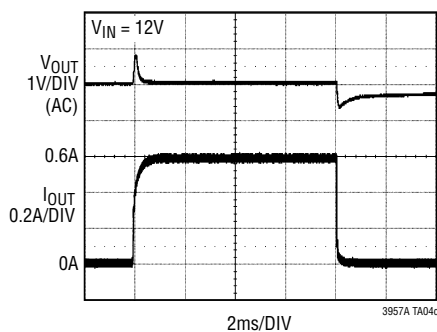


C_{IN}: MURATA GRM21BR61E475KA12L
 C_{DC}: TAIYO YUDEN UMK316BJ475KL
 C_{OUT}: MURATA GRM32ER61C226KE20
 D1: VISHAY SILICONIX 30BQ040
 L1A, L1B: COILTRONICS DRQ127-100

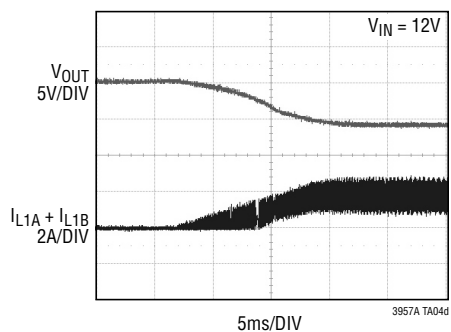
効率と出力電流



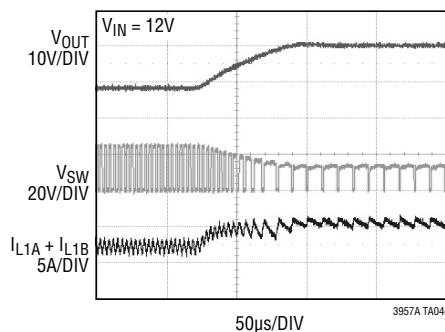
負荷ステップ波形



起動波形



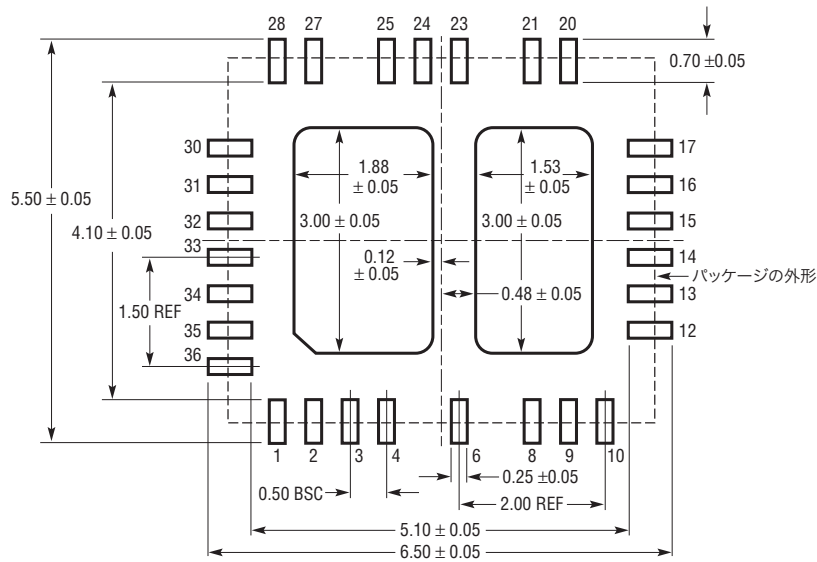
出力短絡時の
周波数フォールドバック波形



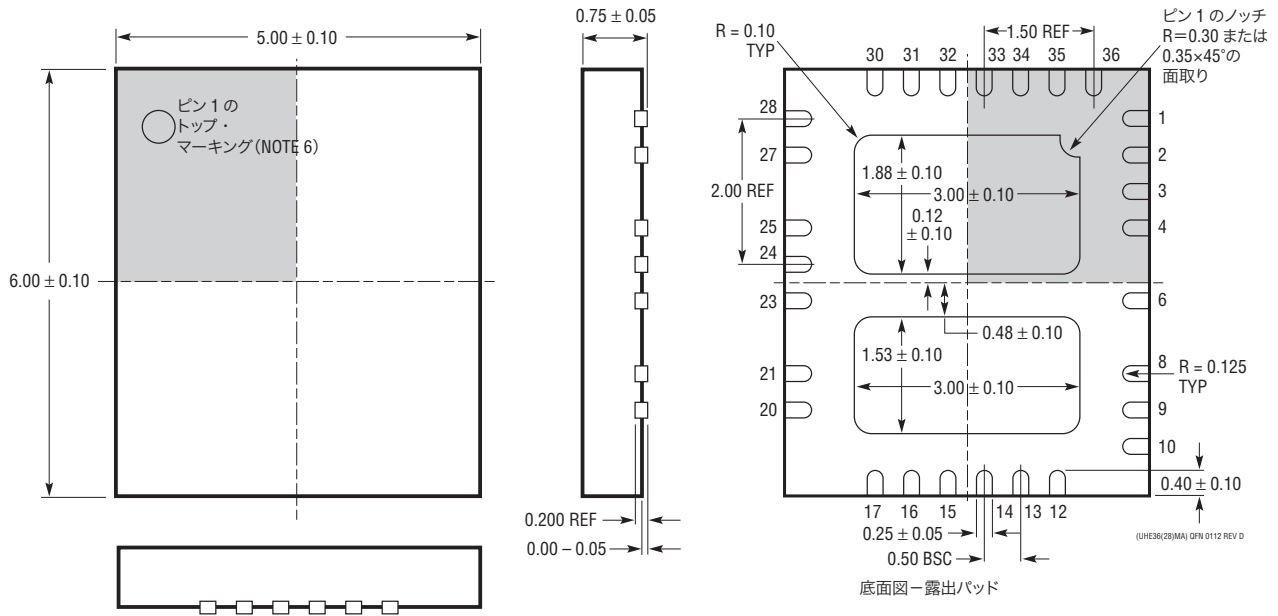
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

UHEパッケージ
バリエーション: UHE36 (28) MA
36 (28)ピン・プラスチック QFN (5mm×6mm)
 (Reference LTC DWG # 05-08-1836 Rev D)



推奨する半田パッドのピッチと寸法
 半田付けされない領域には半田マスクを使用する



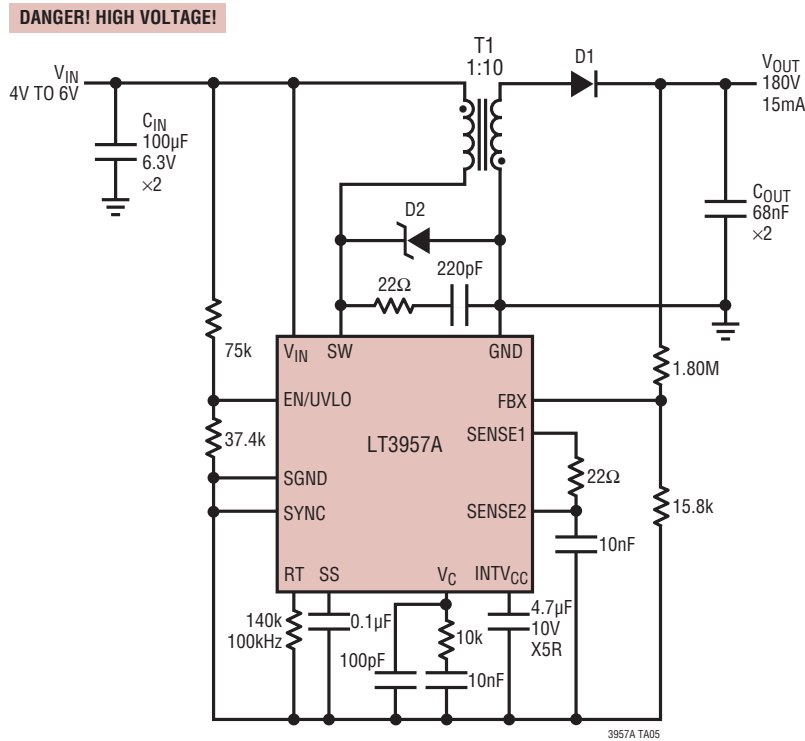
- NOTE:
- 図は JEDEC パッケージ外形とは異なる
 - 図は実寸とは異なる
 - すべての寸法はミリメートル
 - パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは (もしあれば) 各サイドで 0.20mm を超えないこと
 - 露出パッドは半田メッキとする
 - 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

改訂履歴

REV	日付	概要	ページ番号
A	10/12	V _C Low Side Clamp Voltageの行を追加	3

標準的応用例

4V～6V入力、180V出力のフライバック・コンバータ



T1: TDK DCT15EFD-U44S003
 C_{IN}: GRM31CR60J107ME39L
 C_{OUT}: GRM43QR72J683KW01L
 D1: VISHAY SILICONIX GSD2004S DUAL DIODE CONNECTED IN SERIES
 D2: DIODES MMSZ5258B

関連製品

製品番号	説明	注釈
LT3957	昇圧、フライバック、SEPIC および反転コンバータ、5A/40V スイッチ付き	$3V \leq V_{IN} \leq 40V$ 、電流モード制御、100kHz～1MHzのプログラム可能な動作周波数、5mm×6mm QFN-36パッケージ
LT3958	高入力電圧の昇圧、フライバック、SEPIC および反転コンバータ、3.5A/80V スイッチ付き	$5V \leq V_{IN} \leq 80V$ 、電流モード制御、100kHz～1MHzのプログラム可能な動作周波数、5mm×6mm QFN-36パッケージ
LT3757	昇圧、フライバック、SEPIC および反転コントローラ	$2.9V \leq V_{IN} \leq 40V$ 、電流モード制御、100kHz～1MHzのプログラム可能な動作周波数、3mm×3mm DFN-10 および MSOP-10E パッケージ
LT3758	昇圧、フライバック、SEPIC および反転コントローラ	$5.5V \leq V_{IN} \leq 100V$ 、電流モード制御、100kHz～1MHzのプログラム可能な動作周波数、3mm×3mm DFN-10 および MSOP-10E パッケージ
LT3759	昇圧、SEPIC および反転コントローラ	$1.6V \leq V_{IN} \leq 42V$ 、電流モード制御、100kHz～1MHzのプログラム可能な動作周波数、MSOP-12E パッケージ