

# APD 電流モニタを備えた昇圧 DC/DC コンバータ

## 特長

- 65V、350mA DMOS スイッチ内蔵
- ショットキ・ダイオード内蔵
- 3µA～3mA の範囲で 2% 精度の APD 電流モニタ
- 最大 APD 電流を 1 本の抵抗で設定
- インダクタを使用した高速の APD 電流制限器
- プログラム可能な信号損失インジケータ
- CTRL ピンにより出力電圧を調整
- プログラム可能な  $V_{IN}$  低電圧ロックアウト
- 高効率昇圧コンバータ
- スイッチング周波数を選択可能: 1MHz/2MHz
- 内部補償
- 内部ソフトスタート
- 入力電圧範囲: 2.7V～12V
- 低シャットダウン電流: <1µA

## アプリケーション

- APD のバイアス
- PIN ダイオードのバイアス
- 受光器および受光モジュール
- 光ファイバ・ネットワーク機器

## 概要

LT<sup>®</sup>3905 は、受光器のアバランシェ・フォトダイオード(APD)をバイアスする目的で設計された固定周波数電流モード昇圧コンバータです。LT3905 は 3µA～3mA の範囲で 2% より優れた相対精度を 4 枠のダイナミックレンジにわたって維持するハイサイド APD 電流モニタを備えています。

最大 APD 電流は 1 本の抵抗で設定され、インジケータ付きの高速電流制限器により過負荷状態時に APD が保護されます。可変出力電圧によりバイアス制御が動的に行われ、調整可能な信号損失インジケータにより低 APD 電流が通知されます。

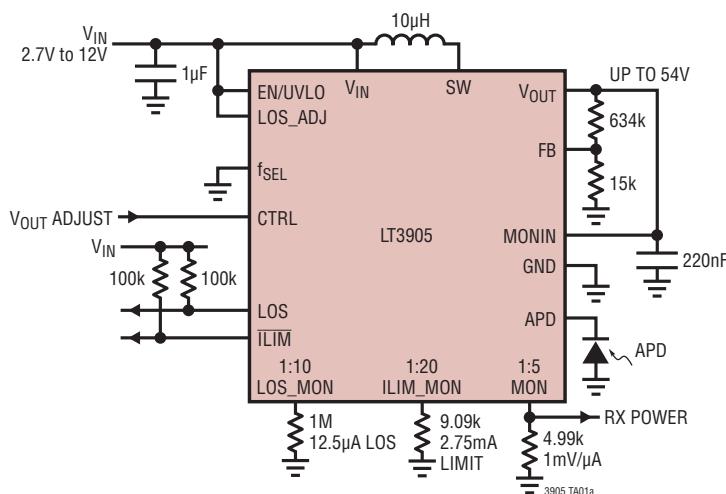
内蔵の DMOS パワー・スイッチとショットキ整流器を結合することにより、LT3905 は少ない外付け部品点数と低ソリューション・コストで小型の総合ソリューションを実現します。スイッチング周波数が固定なので、出力ノイズの予測が可能であり、フィルタで容易に除去できます。

LT3905 は実装面積の小さい(3mm×3mm) 16 ピン QFN パッケージで供給されます。

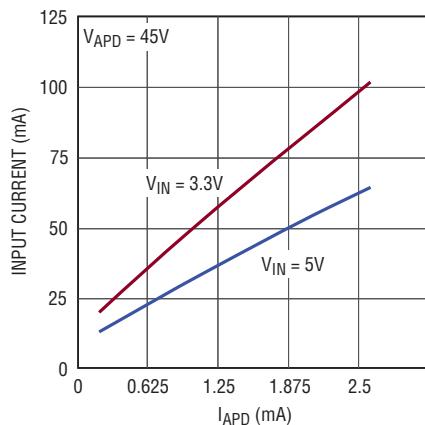
LT、LT、LTC、LTM、Linear Technology および Linear のロゴは、リニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例

調整可能な APD バイアス電源



入力電流と APD 電流



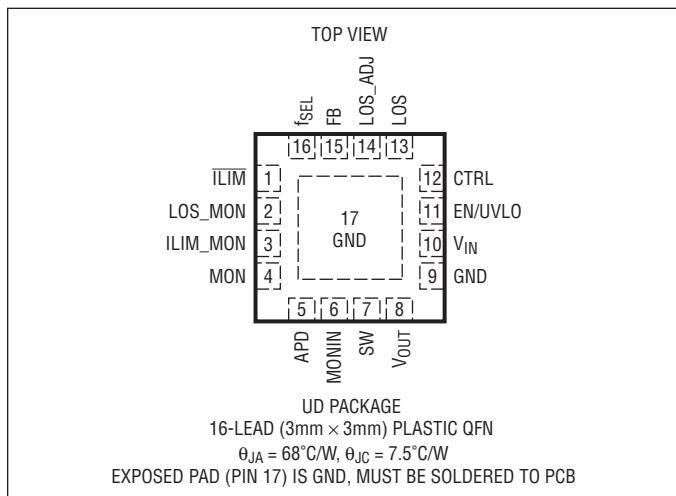
3905 TA01b

## 絶対最大定格

### (Note 1)

V <sub>IN</sub> , FB, EN/UVLO, CTRL, f <sub>SEL</sub> , LOS_Adjust, LOS, ILIM	12V
V <sub>OUT</sub> , SW, MONIN, APD	65V
MON, LOS_MON, ILIM_MON	2.5V
動作周囲温度範囲 (Note 2)	-40°C ~ 125°C
動作接合部温度範囲 (Note 2)	-40°C ~ 125°C
保存温度範囲	-65°C ~ 125°C

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3905EUD#PBF	LT3905EUD#TRPBF	LGGP	16-Lead (3mm x 3mm) Plastic QFN	-40°C ~ 125°C
LT3905IUD#PBF	LT3905IUD#TRPBF	LGGP	16-Lead (3mm x 3mm) Plastic QFN	-40°C ~ 125°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。  
非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。  
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/>をご覧ください。

## 電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。注記がない限り、 $V_{IN} = V_{ENUVLO} = V_{CTRL} = 3.3\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Operating Voltage Range			2.7	12		V
Supply Current	$V_{ENUVLO} = 0\text{V}$ , Device in Shutdown $V_{ENUVLO} = 1.1\text{V}$ , Before Trip Point $V_{ENUVLO} = 1.3\text{V}$ , $V_{FB} = 2\text{V}$ , Switcher Standby $V_{ENUVLO} = 1.3\text{V}$ , $V_{FB} = 1.5\text{V}$ , Not Switching		0.1 6 250 650	1 10 350 750		$\mu\text{A}$
Feedback Voltage ( $V_{FB}$ )	$V_{CTRL} = 1.5\text{V}$	●	1.238 1.223	1.248	1.258 1.273	V
Feedback Line Regulation	$2.7\text{V} \leq V_{IN} \leq 12\text{V}$			0.005	0.025	%/V
FB Pin Bias Current		●		15	75	nA
FB Standby Threshold	$V_{FB}$ Rising		1.65	1.80	1.95	V
FB Standby Threshold Hysteresis				50		mV
CTRL to FB Offset	$V_{CTRL} = 0.5\text{V}$	●	-13	0	13	mV
CTRL Input Bias Current	Current Out of Pin, $V_{CTRL} = 0.5\text{V}$	●		15	75	nA
MON Pin Voltage Clamp	$I_{APD} = 300\mu\text{A}$ , $R_{MON} = \text{Open}$	●		2.35	2.5	V
LOS_MON Pin Voltage Clamp	$I_{APD} = 300\mu\text{A}$ , $R_{LOS\_MON} = \text{Open}$	●		2.35	2.5	V
MON Pin Bias Current	Current Out of Pin, $I_{APD} = 0\text{A}$ , $V_{MON} = 1\text{V}$			0		nA
LOS_MON Pin Bias Current	Current Out of Pin, $I_{APD} = 0\text{A}$ , $V_{LOS\_MON} = 1\text{V}$			10	50	nA
ILIM_MON Pin Bias Current	Current Out of Pin, $I_{APD} = 0\text{A}$ , $V_{ILIM\_MON} = 1\text{V}$			35	175	nA
APD Monitor (MON) Current Gain	$300\text{nA} \leq I_{APD} \leq 3\mu\text{A}$ , $12\text{V} \leq MONIN \leq 65\text{V}$ $3\mu\text{A} \leq I_{APD} \leq 3\text{mA}$ , $12\text{V} \leq MONIN \leq 65\text{V}$	● ●	0.185 0.196	0.20	0.215 0.204	
APD Loss of Signal Monitor (LOS_MON) Current Gain	$3\mu\text{A} \leq I_{APD} \leq 30\mu\text{A}$ , $12\text{V} \leq MONIN \leq 65\text{V}$ $30\mu\text{A} \leq I_{APD} \leq 3\text{mA}$ , $12\text{V} \leq MONIN \leq 65\text{V}$	● ●	0.092 0.096	0.10	0.108 0.104	
APD Current Limit Monitor (ILIM_MON) Current Gain	$30\mu\text{A} \leq I_{APD} \leq 300\mu\text{A}$ , $12\text{V} \leq MONIN \leq 65\text{V}$ $300\mu\text{A} \leq I_{APD} \leq 3\text{mA}$ , $12\text{V} \leq MONIN \leq 65\text{V}$	● ●	0.045 0.048	0.05	0.055 0.052	
APD Monitor Voltage Drop	$MONIN - APD$ at $I_{APD} = 3\text{mA}$ , $MONIN = 65\text{V}$		3.7	3.95	4.2	V

## 昇圧コンバータ

Switching Frequency	$f_{SEL} = 0\text{V}$ $f_{SEL} = 2\text{V}$	● ●	0.9 1.8	1 2	1.1 2.2	MHz MHz
Maximum Duty Cycle	$f_{SEL} = 0\text{V}$ $f_{SEL} = 2\text{V}$		90 80	95 90		% %
Switch Current Limit			350	400	450	mA
Switch On-Resistance	$I_{SW} = 150\text{mA}$			0.75		$\Omega$
Switch Leakage Current	$SW = 65\text{V}$			0.1	3	$\mu\text{A}$
Schottky Forward Voltage	$I_{SCHOTTKY} = 150\text{mA}$			780		mV
Schottky Reverse Leakage	$V_{OUT} - SW = 65\text{V}$				3	$\mu\text{A}$

## 信号損失コンパレータ

Loss of Signal Comparator Internal Threshold	$LOS\_ADJ = 1.5\text{V}$ , LOS_MON Falling		1.185	1.248	1.310	V
Loss of Signal Comparator Internal Threshold	$LOS\_ADJ = 1.0\text{V}$ , LOS_MON Falling	●	0.950		1.050	V
Loss of Signal Comparator Hysteresis	LOS_MON Rising			20		mV

## 電気的特性

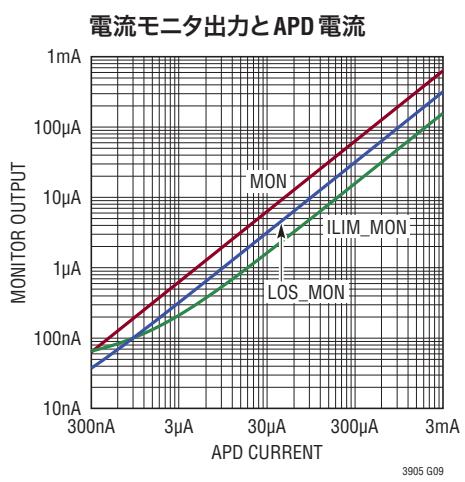
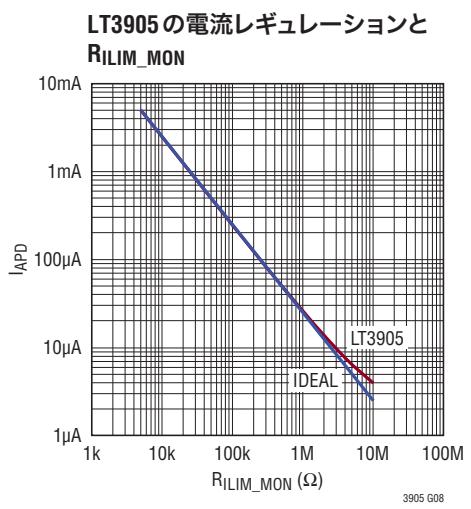
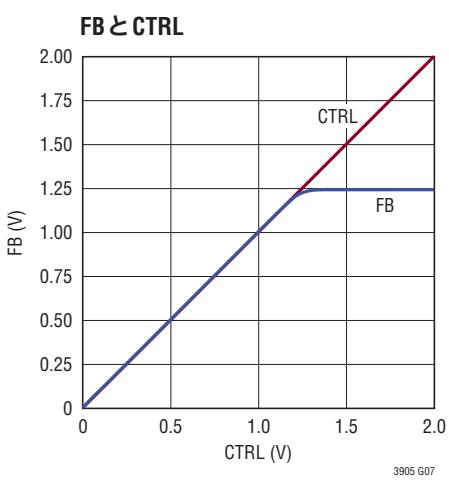
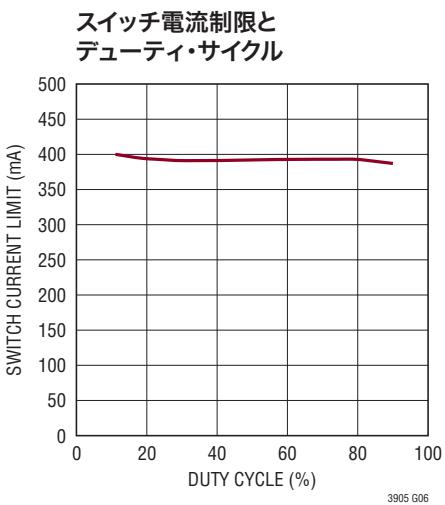
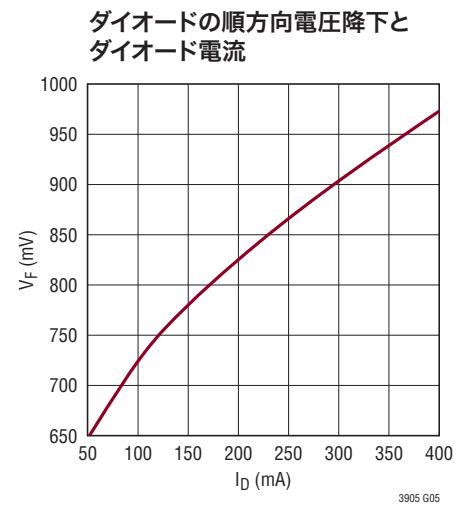
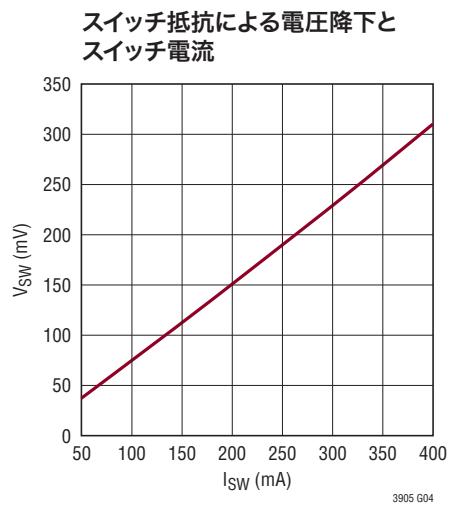
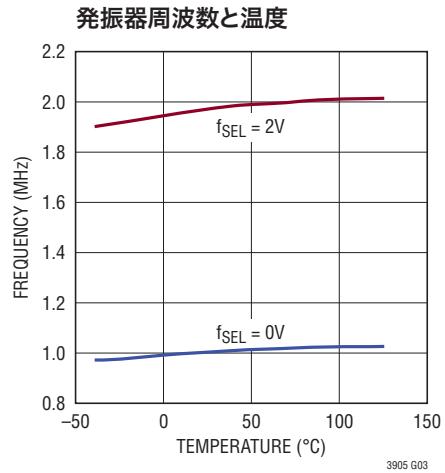
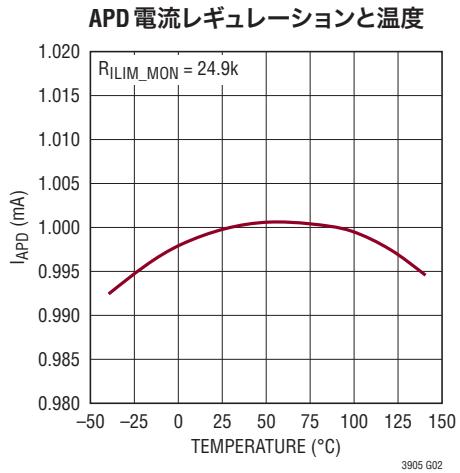
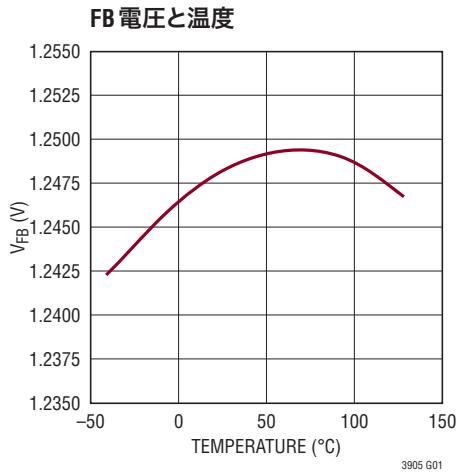
●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = V_{ENUVLO} = V_{CTRL} = 3.3\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
<b>電流レギュレーション・バッファ・アンプ</b>						
ILIM_MON Voltage Regulation Threshold ( $V_{IFB}$ )	$V_{FB} = 0.5\text{V}$	●	1.223 1.211	1.248	1.273 1.285	V
ILIM_MON APD Current Limit Threshold ( $V_{ILIM}$ )		●	1.323 1.311	1.348	1.373 1.385	V
ILIM_MON APD Current Limit Line Regulation	$V_{APD} = 0\text{V}, \Delta I_{APD}/\Delta V_{MONIN}, 5\text{V} < V_{MONIN} < 65\text{V}$			10		$\mu\text{A}/\text{V}$
ILIM_MON Indicator Threshold	$V_{ILIM\_MON} \text{ Rising}$	●	$V_{ILIM} - 30$	$V_{ILIM} - 10$	$V_{ILIM} - 2$	mV
ILIM_MON Indicator Hysteresis				30		mV
<b>入力/出力</b>						
EN/UVLO Threshold	$V_{ENUVLO} \text{ Falling}$	●	1.128 1.104	1.200 1.200	1.272 1.296	V
EN/UVLO Internal Hysteresis	$V_{ENUVLO} \text{ Rising}$			25		mV
EN/UVLO Hysteresis Current	$V_{ENUVLO} = 1.1\text{V}, \text{Device in Shutdown}$ $V_{ENUVLO} = 1.3\text{V}, \text{Device in Operation}$			3 0		$\mu\text{A}$ $\mu\text{A}$
fSEL Voltage Threshold	fSEL Rising		0.700	0.900	1.100	V
fSEL Threshold Hysteresis				50		mV
fSEL Input Bias Current				0		$\mu\text{A}$
LOS Open Drain ON Resistance	$I_{LOS} = 1\text{mA}$			100		$\Omega$
LOS Output Low Voltage	$I_{LOS} = 2\text{mA}$				0.3	V
LOS Off-State Leakage	$V_{IN} = V_{LOS} = 12\text{V}$				1	$\mu\text{A}$
ILIM Open Drain ON Resistance	$I_{ILIM} = 1\text{mA}$			100		$\Omega$
ILIM Output Low Voltage	$I_{ILIM} = 2\text{mA}$				0.3	V
ILIM Off-State Leakage	$V_{ILIM} = 12\text{V}$				1	$\mu\text{A}$

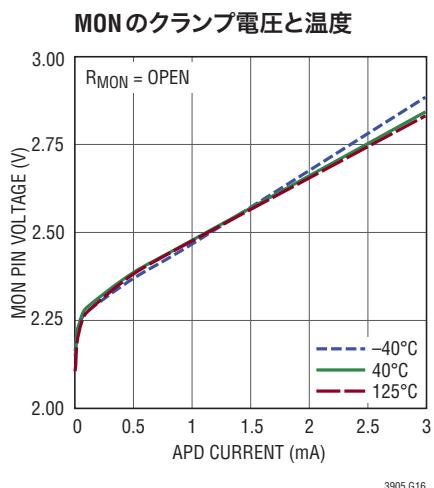
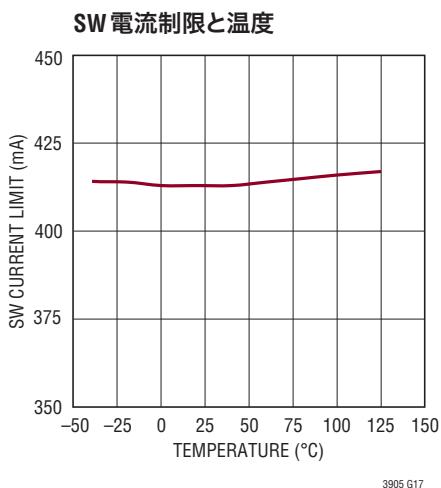
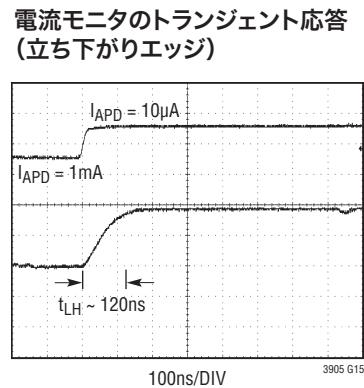
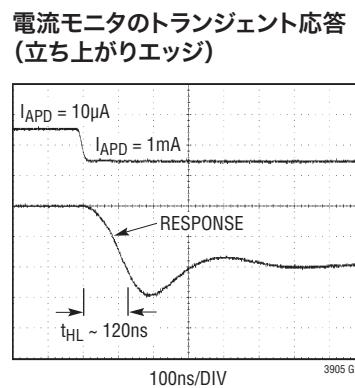
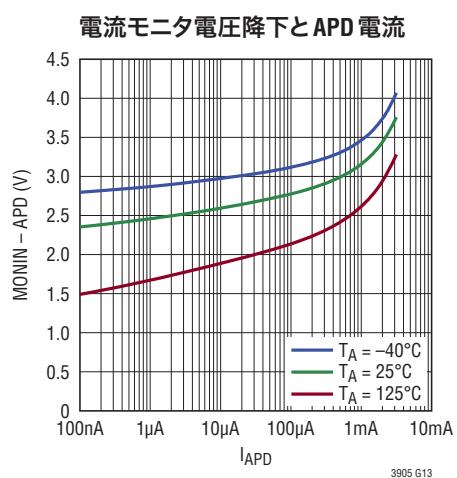
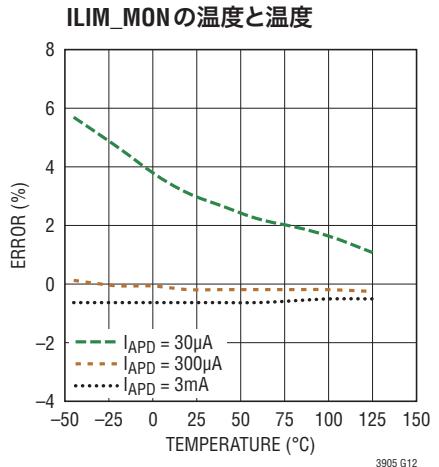
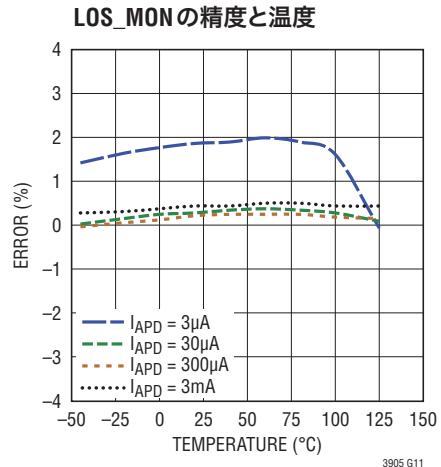
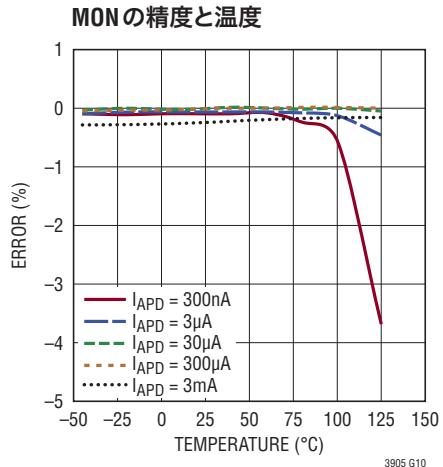
**Note 1 :** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2 :** LT3905Eは、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で規定性能に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT3905Iは、 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で性能仕様に適合することが保証されている。

## 標準的性能特性



## 標準的性能特性



## ピン機能

**ILIM (ピン1)** : オープン・ドレインの過負荷インジケータ・ピン。 $\overline{ILIM}$  は ILIM\_MON の電圧が 1.348V のしきい値に達すると Low になり、ILIM\_MON が 50mV 低下すると解放されます。外付けプルアップ抵抗を使ってこのピンを望みのロジック High 電圧に接続してください。過度な電力損失を防ぐため、推奨される最大シンク電流は 2mA です。このピンを使用しない場合は、開放状態のままにしてください。

**LOS\_MON (ピン2)** : 信号損失モニタ・ピン。このピンは APD 電流の 10% に比例する電流をソースし、信号損失コンパレータの正入力として機能します。このピンは内部ダイオードを介して 2.25V にクランプされています。信号損失利得を設定するために LOS\_MON から GND に抵抗を接続します。使用しない場合は、このピンを GND に接続します。

**ILIM\_MON (ピン3)** : APD 過負荷モニタ・ピン。このピンは APD 電流の 5% に比例する電流をソースし、電流レギュレーション・ループの負入力と APD 電流制限器として機能します。このピンは内部ダイオードを介して 2.25V にクランプされています。利得を設定するには、ILIM\_MON から GND に抵抗を接続します。ILIM\_MON が 1.248V の設定値を超えると、まず電流レギュレーション・ループが昇圧コンバータの出力電圧を低下させます。ILIM\_MON が 1.348V のしきい値に達すると、 $\overline{ILIM}$  インジケータ・ピンが Low になり、APD 電流がアクティブに制限されます。このピンはフロートさせることはできません。使用しない場合は、GND に接続してください。

**MON (ピン4)** : 電流モニタの出力ピン。外部での電流監視のために、このピンは APD 電流の 20% に比例する電流をソースします。このピンは内部ダイオードを介して 2.25V にクランプされています。電流モニタの利得を設定するために MON から GND に抵抗を接続します。

**APD (ピン5)** : APD のカソードをこのピンに接続します。このピンの最大電流は 7mA (標準) です。

**MONIN (ピン6)** : APD 電流モニタおよびすべての電流モニタの電源ピン。最小限のノイズで動作するために、外付けローパス・フィルタを介してこのピンを VOUT に接続します。

**SW (ピン7)** : スイッチ・ピン。内部パワー FET のドレインで、内部パワー・ショットキのアノード。インダクタのスイッチング側に接続します。このピンのトレースの長さを最短にして EMI を減らします。

**VOUT (ピン8)** : 昇圧コンバータの出力ピン。内部パワー・ショットキのカソード。VOUT と GND の間に出力電圧平滑化コンデンサを接続します。

**GND (ピン9、露出パッド・ピン17)** : グランド。露出パッドに接続します。適切な機能性とヒートシンクを実現するために、露出パッドは大きな PCB 銅領域に半田付けする必要があります。

**VIN (ピン10)** : 入力電源ピン。このピンは、デバイスのできるだけ近くで、コンデンサを使って GND にバイパスしてください。

**EN/UVLO (ピン11)** : マスター・イネーブルと VIN の低電圧ロックアウト。このピンが Low になると、デバイスはシャットダウン・モードになり、静止電流が  $1\mu A$  未満に減少します。このピンは 25mV の内部ヒステリシスを備えた 1.2V コンパレータと、外部ヒステリシス設定用の  $3\mu A$  のヒステリシス電流源を内蔵しています。イネーブル/ディスエーブルのしきい値を設定するには VIN と GND 間に抵抗分割器を接続するか、あるいは単純にオン/オフ制御するには 1.5V より大きなデジタル信号で駆動してください。

**CTRL (ピン12)** : 外部リファレンス入力ピン。CTRL ピンは 1.248V より低いときには FB エラー・アンプの外部リファレンスとして機能します。CTRL ピンを使用しない場合は、VIN に接続してください。

**LOS (ピン13)** : オープン・ドレインの信号損失インジケータ・ピン。LOS\_MON の電圧が LOS\_ADJ の電圧より低くなると、LOS が High になります。外付けプルアップ抵抗を使ってこのピンを望みのロジック High 電圧に接続してください。過度な電力損失を防ぐため、推奨される最大シンク電流は 2mA です。このピンを使用しない場合は、開放状態のままにしてください。

**LOS\_ADJ (ピン14)** : 信号損失インジケータのための外部リファレンス入力。このピンは信号損失コンパレータの負入力を供給し、20mV の内部ヒステリシスを備えています。外部ヒステリシスを追加するには、LOS ピンと LOS\_ADJ ピンの間に抵抗ネットワークを接続します。1.248V の固定しきい値を使用する場合や、このピンを使用しない場合は、VIN に接続してください。

**FB (ピン15)** : 帰還ピン。出力電圧を制限するために、VOUT と GND の間に抵抗分割器を接続します。このピンの内部リファレンスは 1.248V です。昇圧コンバータをディスエーブルして、独立した信号損失モニタとして動作させる場合は、このピンを 1.8V より高く設定してください。

**fSEL (ピン16)** : 周波数選択ピン。2MHz 動作では VIN、1MHz 動作では GND に接続します。

## ブロック図

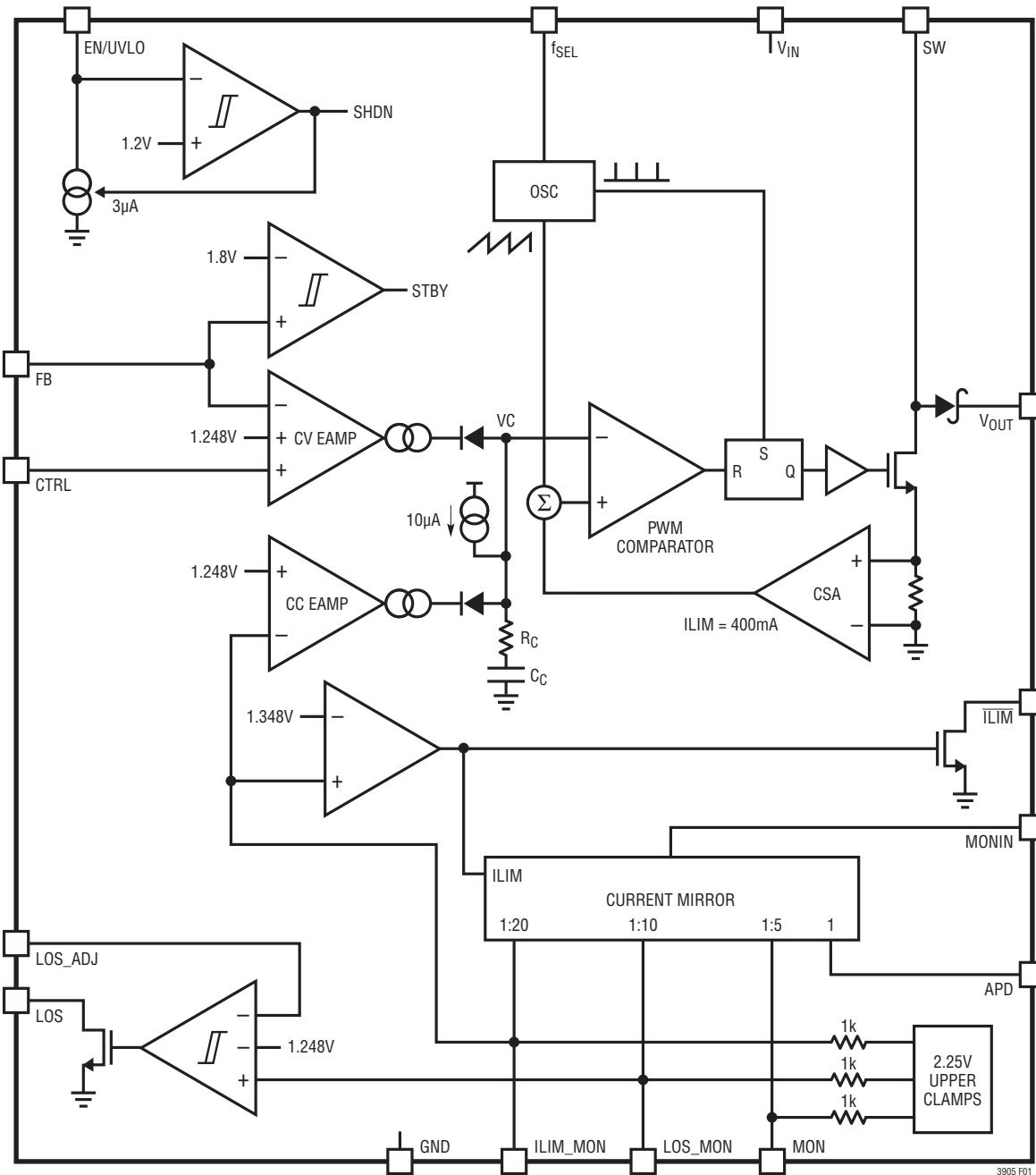


図1. ブロック図

## 動作

### 概要

LT3905は65V電流モード昇圧DC/DCコンバータに一体型のAPD電流モニタとレギュレータを組み合わせることにより、柔軟性と保護機能を高めつつ、正確な監視を行い、高効率の電源を提供します。

昇圧コンバータは65V、 $0.75\Omega$  DMOSパワー・スイッチと内蔵ショットキ・ダイオードを利用して、低い入力電圧をAPDに電力を供給するのに適した高い電圧に変換します。昇圧コンバータの動作は内部補償と正確な電流制限を備えた固定周波数電流モード・トポロジーです。図1のブロック図を参照すると動作をよく理解できます。

発振器の各サイクルの開始点でSRラッチがセットされ、内部のDMOSパワー・スイッチがオンになります。インダクタおよびパワー・スイッチ内で電流が増加し始め、このスイッチ電流が検出されて安定化ランプに加算されます。加算結果はPWMコンパレータの正端子に与えられます。PWMコンパレータの負端子のレベルは内蔵の誤差信号であるVCで設定されます。電流検出信号がVCのしきい値または400mAの固定電流制限値を超えると、サイクルの残りの期間はSRラッチはリセットされてパワー・スイッチはオフになります。インダクタの格

納エネルギーはショットキ・ダイオードを介して出力コンデンサへ伝達され、出力電圧を上昇させます。

この出力電圧は外部でフィルタ処理され、MONINピンを介して電流モニタに戻されます。その後、アバランシェ・フォトダイオードがAPDピンからバイアスをかけられることで、モニタはAPD電流を検出できるようになるとともに、過負荷状態でそれを制限できるようになります。

モニタはAPD電流に比例した3つの電流をMON(1:5)、LOS\_MON(1:10)、およびILIM\_MON(1:20)ピンに供給します。これらのピンの抵抗により、出力電流はAPD電流を監視および調節するのに適した電圧に変換されます。さらに、LOS\_MONとILIM\_MONは信号の損失時や過負荷時に使用される特殊機能を備えています。これらの機能については、これらのピンに関するセクションで詳述します。

昇圧コンバータの出力はFBまたはILIM\_MONのいずれかの電圧によって制御されます。固定または最大出力電圧はFBピンを使用して設定され、固定APD電流に適応した出力電圧はILIM\_MONピンを使用して設定されます。

出力電圧を外部から調整するために、FBピンのリファレンス電圧をCTRLピン経由で外部から供給することもできます。

## アプリケーション情報

### スイッチング周波数

LT3905では1MHzまたは2MHzのスイッチング周波数を選択可能です。fSELピンを0.9Vより高い電圧に接続すると2MHzモードが選択され、GNDに接続すると1MHzモードが選択されます。

### 突入電流

昇圧コンバータ内にショットキ・ダイオードがあるため、パワー・インダクタを経由してVINからVOUTまでDC経路が存在します。電源電圧がVINピンに印加されると、突入電流がインダクタを通って流れ、出力コンデンサを充電します。

インダクタとコンデンサを選択する際は、ピーク突入電流が1A未満となるように選んでください。ピーク突入電流は次の式で概算されます。

$$I_p = \frac{V_{IN} - 0.9}{\sqrt{\left(\frac{L}{C} - 1\right)}} \cdot e^{\left(\frac{-pi}{2 \cdot \sqrt{\left(\frac{L}{C} - 1\right)}}\right)}$$

ここで、Lはパワー・インダクタ値、Cは出力コンデンサ値を表します。

表1ではいくつかの標準的な部品値に対するピーク突入電流を示しています。

## アプリケーション情報

表1. ピーク突入電流

V <sub>IN</sub> (V)	L(μH)	C(μF)	I <sub>p</sub> (A)
3.3	10	1	0.47
3.3	22	1	0.37
5	10	1	0.81
5	22	1	0.63

## 電圧帰還

LT3905のエラー・アンプは1.248Vの内部固定リファレンスと調整可能な外部リファレンス入力(CTRL)の両方を備えています。この特長により、ユーザーは出力電圧を設定する際に内蔵のリファレンスを使用するか外部のリファレンス電圧を使用するかを選択できます。LT3905の出力電圧を変更してAPDのバイアス電圧を変更するために、デバイスの動作中にCTRLピンの電圧を調整することが可能です。

内部固定リファレンスを選ぶには、入力電圧のような1.5Vより高い電圧にCTRLピンを接続します。FBピンは1.248Vに安定化されます。CTRLピンが1.248V未満の場合、FBピンはCTRLピンの電圧に安定化されます。

出力電圧を設定するには、MONINとGNDの間にある抵抗分割器にFBを接続します。APD電流が非常に小さいときにスイッチング周波数を一定に保つため、R2値を選択してデバイスへの負荷を最小にすることができます。パルス・スキップ・モードにならないようにすることは、レギュレータの出力を後でフィルタ処理する際には重要なことです。

R1の値は所要の出力電圧とリファレンス電圧V<sub>REF</sub>を使用して求められます。ここで、V<sub>REF</sub>はCTRLピンの状態で決まる内部または外部のリファレンス電圧、R2は負荷を最小にするため事前に選択した抵抗を表します。

$$R1 = R2 \left( \frac{V_{MONIN}}{V_{REF}} - 1 \right)$$

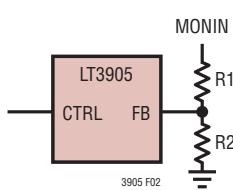


図2. 出力電圧の帰還

## コンバータのスタンバイ動作

FBを1.8Vより高い電圧に駆動することによってスイッチング・コンバータをスタンバイ・モードにすることもできます。このモードでは、内部リファレンスとLOS\_MON回路のみがアクティブなので、静止電流は250μAまで減少します。

## インダクタの選択

LT3905に使用するインダクタは飽和電流定格が400mA以上のものにします。入力電源が活線挿入されるアプリケーションにこのデバイスを使用する場合、飽和電流はピーク突入電流より大きくなればなりません。

最良のループ安定性を得るには、選択されるインダクタの値は電流制限値の20% (つまり80mA)のリップル電流を提供できるものでなければなりません。与えられたV<sub>IN</sub>とV<sub>OUT</sub>に対して、連続導通モードで使うインダクタの値は次式で計算されます。

$$L = D \cdot \frac{V_{IN}}{f \cdot 80\text{mA}}$$

ここで、

$$D = \frac{V_{OUT} + 1 - V_{IN}}{V_{OUT} + 1}$$

さらに、fはスイッチング周波数(単位:Hz)です。

LT3905を不連続導通モード(DCM)で動作させるには、もっと小さい値のインダクタを選択します。次の不等式は、LT3905が不連続導通モードで動作しているときに真になります。

$$L < \frac{D \cdot V_{IN}}{f \cdot 400\text{mA}}$$

DCMで動作すると、最大出力電流と変換効率が減少します。

## コンデンサの選択

出力電圧リップルを最小限に抑えるには、出力に低ESRのコンデンサを使います。X5RとX7Rのタイプは他のタイプに比べて広い電圧範囲と温度範囲で容量を維持するので、X5RとX7Rのタイプだけを使用します。出力電圧が高いと、一般にループ安定性のために必要な容量が減少します。一般に、出力電圧が25Vより低い場合は1μFのコンデンサを使い、出力

## アプリケーション情報

電圧が25Vより高い場合は0.22μFのコンデンサを使います。出力コンデンサは、デバイスのV<sub>OUT</sub>ピンとGNDのできるだけ近くに配置します。

入力デカップリング・コンデンサには、セラミック・コンデンサまたは固体タンタル・コンデンサを使用できますが、これらはLT3905にできるだけ近づけて配置します。ほとんどのアプリケーションでは、1μFのコンデンサで十分です。

### 位相リード・コンデンサ

出力とFBピンの間にある抵抗R1に小さな値(すなわち、10pF～22pF)のコンデンサを並列に追加して、負荷ステップによる出力の乱れを軽減し、過渡応答を改善することができます。この位相リード・コンデンサによってポールとゼロのペアが帰還特性に導入され、クロスオーバー周波数の近くの位相マージンを上げます。APDはノイズの多いバイアス電源に対して非常に敏感です。ローパス・フィルタで内部リファレンスとエラー・アンプからノイズを除去するため、0.1μFの位相リード・コンデンサを使うことができます。ノイズ・フィルタのコーナー周波数はR1・CPLです。

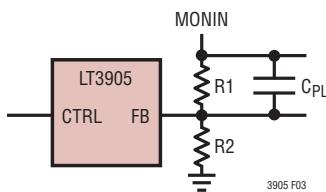


図3. 位相リード・コンデンサ

### APD電流モニタ

APD電流モニタはMONINピンから電力供給されます。このモニタからアバランシェ・フォトダイオードの電流制限電源がAPDピンに提供され、APD電流に比例した3つのモニタ電流がMON、LOS\_MON、およびILIM\_MONピンに出力されます。モニタの出力はそれぞれ2.25Vの内部電圧にダイオード・クランプされます。

最も大きい出力電流はMONの出力で、APD電流の20%です。この出力は一般にAPDのバイアス点を正確にシステム監視するのに使用され、GNDへの抵抗またはトランスインピーダンス・アンプの入力のいずれかに接続されます。どちらの場合も、内部ダイオードに順方向バイアスをかけるとMONの電圧がクランプされて精度が損なわれる所以、MONの電圧を2.1V未満に保つことが重要です。

### 信号損失モニタ

2番目に大きい出力電流はLOS\_MONの出力で、APD電流の10%です。これは通常、APD電流の降下を検出することで信号損失状態を検出するのに使用されます。LOS\_MONピンはオープンドレインのLOSピンを駆動するコンパレータへの入力です。このコンパレータは、LOS\_ADJピンをV<sub>IN</sub>に接続することで有効になる1.248Vの固定内部しきい値か、1.248V未満の電圧でLOS\_ADJピンを駆動することで有効になる調整可能な外部しきい値のいずれかを使用します。いずれの場合も、LOS\_MONの電圧がしきい値を下回ると、オープンドレインのLOSピンはHighになります。

信号損失モニタをプログラムするには、APD電流が望みの信号損失しきい値であるIAPD<sub>LOS</sub>まで降下した時点でLOS\_MONの電圧が信号損失しきい値に達するように、LOS\_MONからグランド間の抵抗を設定します。

内部しきい値の場合:

$$R_{LOS\_MON} = \frac{10 \cdot 1.248V}{IAPD_{LOS}}$$

外部しきい値の場合は、上記の式の1.248VをLOS\_ADJピンに印加した外部しきい値に置き換えるだけです。

$$R_{LOS\_MON} = \frac{10 \cdot V_{LOS\_ADJ}}{IAPD_{LOS}}$$

### 信号損失ヒステリシス

LOS\_MONのコンパレータにはLOS\_MONの電圧の立ち上がりエッジで標準20mVの内部ヒステリシスが含まれています。外部しきい値を使用するときは、図4に示した抵抗R7およびR8の追加により外部ヒステリシスを追加で生成できます。ここで、R10はLOS信号に対する標準的なプルアップ抵抗を表します。

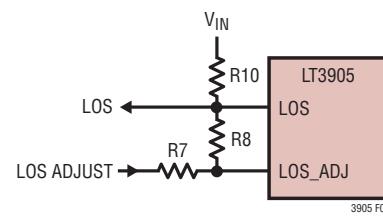


図4.LOSヒステリシスの追加

## アプリケーション情報

R7およびR8の値を計算するには、R8をプルアップ抵抗R10の値の少なくとも10倍に設定することから始めます。こうして、LOS信号自身が過度に読み込まれるのを防ぎます。

次に、R7とR8で生成された分圧器を使用して、ヒステリシスの合計を次のように計算します。

$$V_H = V_{IN} \left( \frac{R7}{R7+R8} + 20mV \right)$$

このヒステリシスは、LOS\_MONが立ち上がっている（「信号の損失」状態でなくなる）ときのヒステリシスとLOS\_MONが立ち下がっている（「信号の損失」状態になる）ときのヒステリシスの2つで構成されています。

以下の式にLOS\_ADJUSTに加えた外部しきい値を使用して、外部ヒステリシスを使用する際のLOS\_MONの新たな立ち上がりしきい値と立ち下がりしきい値を計算します。APD電流について望みのしきい値を得るために必要であれば、LOS\_MONの抵抗を調整します。

$$\begin{aligned} V_{LOS\_MON(FALL)} &= V_{LOS\_ADJUST} \left( \frac{R8}{R7+R8} \right) \\ V_{LOS\_MON(RISE)} &= V_{LOS\_ADJUST} + 20mV + \\ &\left( R7 \cdot \frac{V_{IN} - V_{LOS\_ADJUST}}{R7+R8} \right) \end{aligned}$$

### 電流制限モニタ

最も小さい出力電流はILIM\_MONの出力で、APD電流の5%です。この出力は、過負荷状態を検出および制限するだけでなく、昇圧コンバータを調節して固定APD電流を供給するに使用されます。

ILIM\_MONの電圧が最初のしきい値である1.248Vに達すると、補助エラー・アンプが昇圧コンバータの出力電圧を制限します。このようにして、LT3905はILIM\_MONピンに接続された1本の抵抗を使って固定APD電流を調節できます。このモードでは、FBの機能を使用して最大出力電圧制限値を設定します。FBの抵抗分割器は、出力電圧がAPDおよびモニタの降下に必要な予想出力電圧より高くなるように設定してください。ILIM\_MONのエラー・アンプが主要なレギュレーション経路であり、FBのエラー・アンプはAPDが切断された場合に出力電圧の制限を引き継ぐにすぎません。

この方法では、ILIM\_MONピンが望みのAPDレギュレーション電流であるIAPDREGで1.248Vに達するようにILIM\_MONの抵抗が選択されます。

$$R_{ILIM\_MON} = \frac{20 \cdot 1.248V}{IAPD_{REG}}$$

このループはAPD電流のレギュレーションに必要な程度まで出力電圧を効果的に制限しますが、過負荷が高速な場合も考慮しなければなりません。昇圧コンバータの出力に対するレギュレーションはAPDの過負荷状態に比べると比較的低速です。また、充電された出力コンデンサには相当量のエネルギーが格納されており、光学的に飽和した状況下でこのエネルギーがAPDに流れ込まないようにしなければなりません。この種の過負荷から保護するために、ILIM\_MONピンはAPDピン自体の出力電流を制限する高速の電流レギュレータを備えています。この電流制限ループは1.248Vの昇圧レギュレーションのしきい値を100mV上回るしきい値を持っており、このしきい値に達した場合は2つの措置が取られます。

最初に、APDピンの出力電流がILIM\_MONの1.348Vに対応した値に制限されます。APDが短絡または光学的に飽和している場合は、電流を設定値に制限するに必要なレベルまでAPDピンの電圧が降下します。APDピンがGNDに短絡した場合でも、電流は設定値に制限されたままとなり、ILIM\_MONは正確なAPD電流測定値を示し続けます。

過負荷状態に対応して取られる2つ目の措置は、オープンドレインのILIMフラグをアサートしてユーザーに過負荷状態を示すことです。このフラグは一度ILIM\_MONの電圧が1.348Vを超えてアクティブ制限状態になるとアサートされ、ILIM\_MONの電圧が50mV降下してデバイスがアクティブ制限状態を脱したことが分かるまでアサートされます。

APD電流制限器の応答を図5に示します。過負荷が加わると、電流負荷の調節によって出力電圧がゆっくりと低下する一方でAPD電圧は急降下します。出力電圧が新たな動作点に達するとILIMインジケータが解放され、昇圧コンバータがILIM\_MONの1.248Vまで調節を始めます。

## アプリケーション情報

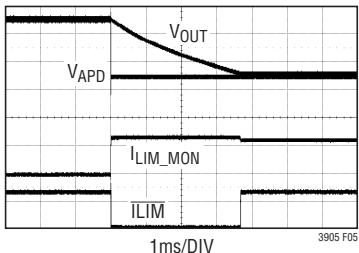


図5.APD電流制限器の応答

これにより、過負荷時のAPD中で損失されるエネルギーが大幅に減りますが、バイパス・コンデンサが直接APDで過負荷サージを引き起こして推奨値を超えないよう注意しなければなりません。

APDピンでハード短絡が発生した場合は、APDピンの電流が調節されて昇圧コンバータはスイッチングしませんが、入力電圧が高い場合は、入力からインダクタおよびショットキ整流器を通るDC経路が短絡した負荷に電流を供給し続けます。この電流が設定された電流制限値より大きいと、デバイスはAPDピンの出力電流を調節し続け、またAPDピンの短絡が取り除かれるまで $\overline{ILIM}$ フラグをアサートし続けます。

### APD電流モニタのトランジエント応答

APD電流モニタのトランジエント応答は重要な性能特性です。小信号帯域幅は入力信号とともに増加するので、このトランジエント応答は本質的に信号レベルの関数です。

10 $\mu$ Aより大きいと、LT3905のAPD電流ミラーの応答時間は標準で数百ナノ秒になります。このように速いトランジエント応答を測定するためには、図6に示すようにLT6210を使って広帯域トランスインピーダンス・アンプを実装します。このアンプはシャント構成で動作するので、MONの出力をバッファし、実効出力インピーダンスを激減させます。この最後の測定手法では、出力が反転し、DCリファレンスのオフセットが存在することに注意してください。

### レイアウトのヒント

LT3905は高速で動作するので、基板レイアウトには細心の注意が必要です。レイアウトに注意を払わないと記載されているとおりの性能が得られません。放射と高周波共振の問題を防

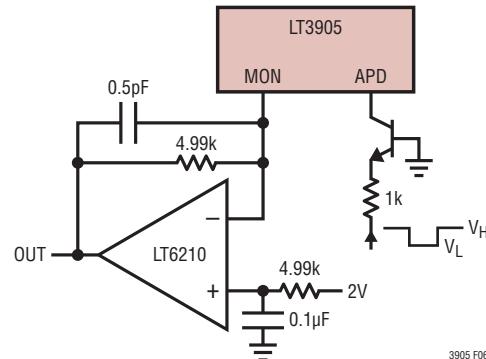


図6.トランジエント応答測定のセットアップ

ぐには、高周波スイッチング経路の適切なレイアウトが不可欠です。出力コンデンサをショットキ・ダイオード( $V_{OUT}$ ピン)にできるだけ近づけます。スイッチ・ピンに接続される全てのトレースの長さと面積ができるだけ小さくし、常にスイッチング・レギュレータの下のグランド・プレーンを使ってプレーン間の結合を最小限に抑えます。高速スイッチング電流経路を図8に示します。スイッチ、出力ダイオードおよび出力コンデンサを含む信号経路にはナノ秒の立ち上がり時間と立ち下がり時間の信号が含まれるので、できるだけ短くします。

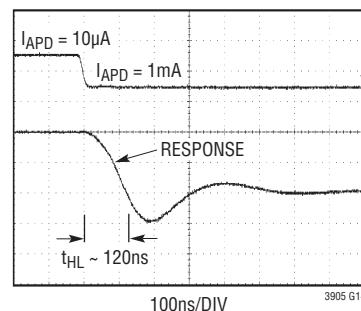


図7.標準的な10 $\mu$ Aから1mAのステップ・トランジエント応答

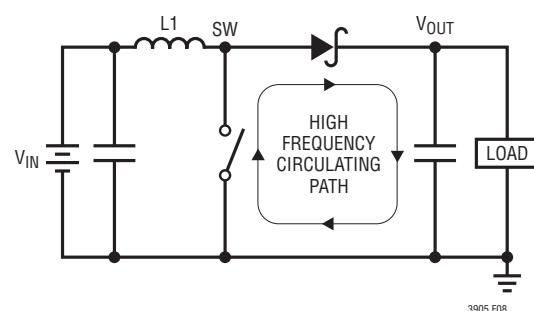
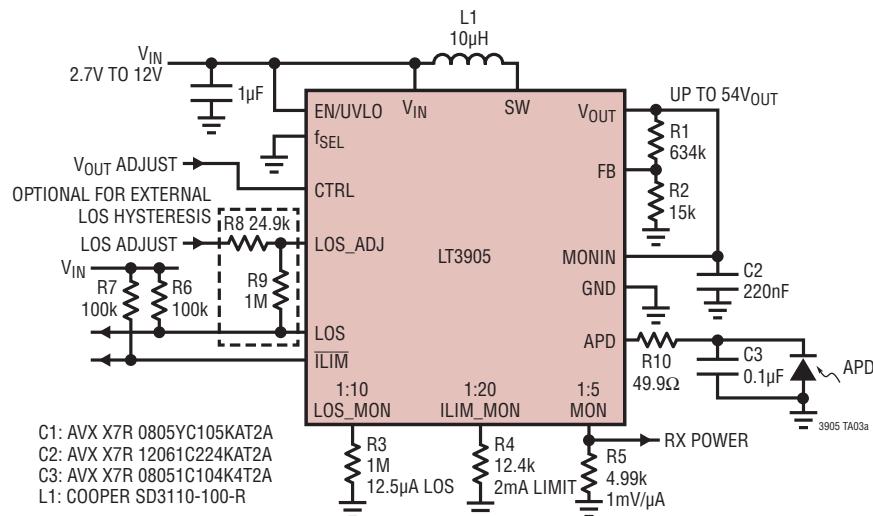


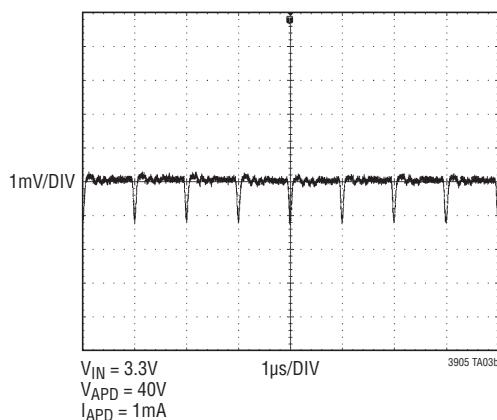
図8.高周波経路

## 標準的応用例

外部LOSしきい値を使った低ノイズAPDバイアス

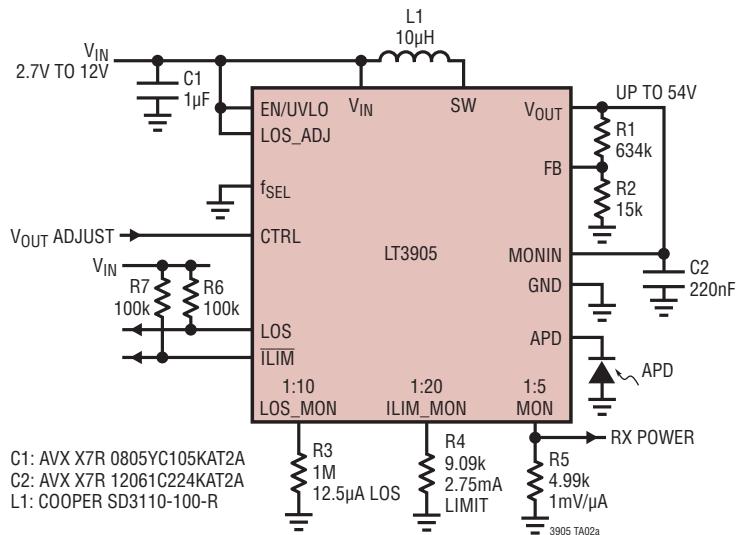


APDバイアスのリップル

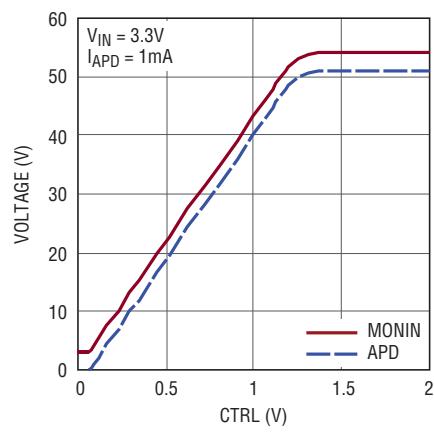


## 標準的応用例

調整可能なAPDバイアス電源



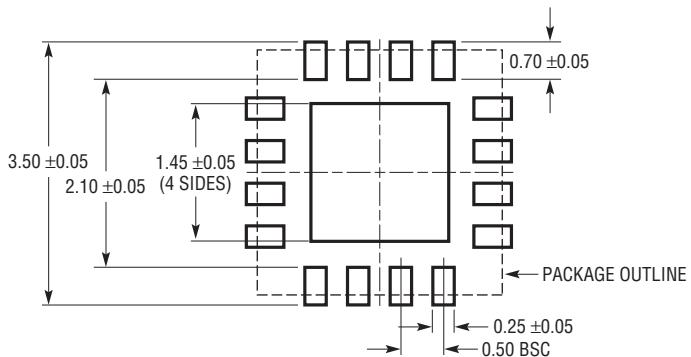
CTRLを使った出力電圧の調整



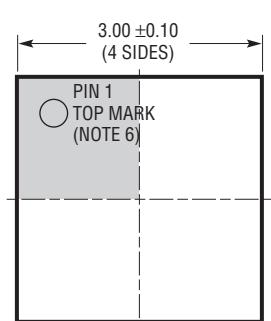
## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

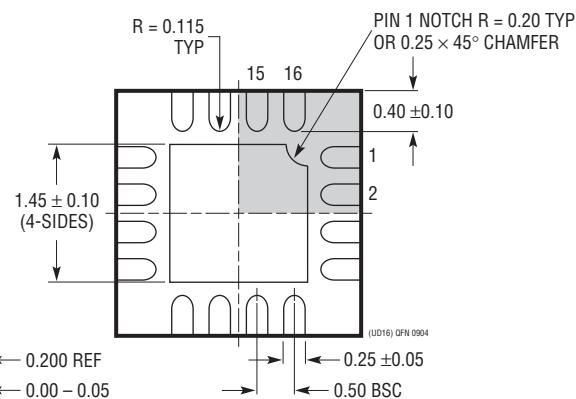
UD Package  
16-Lead Plastic QFN (3mm × 3mm)  
(Reference LTC DWG # 05-08-1691 Rev Ø)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS



BOTTOM VIEW—EXPOSED PAD



注記：

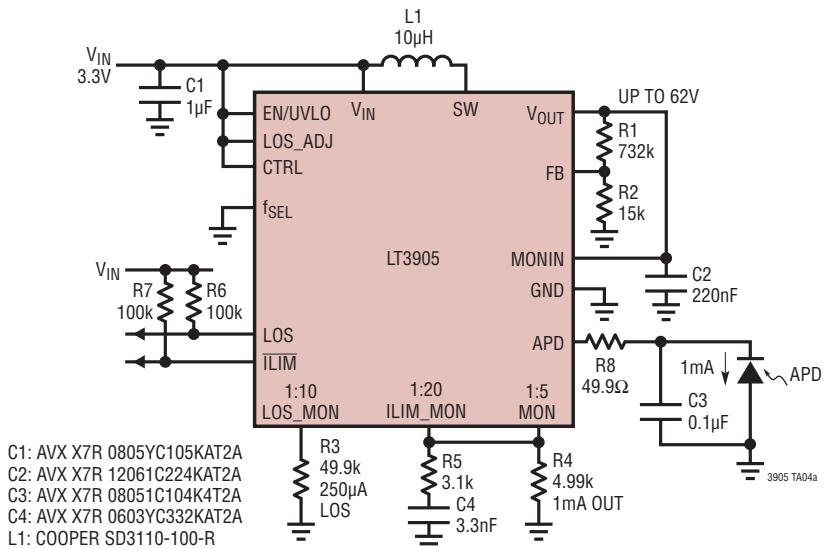
1. 図面は JEDEC のパッケージ外形 M0-220 のバリエーション (WEED-2) に適合
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

## 改訂履歴

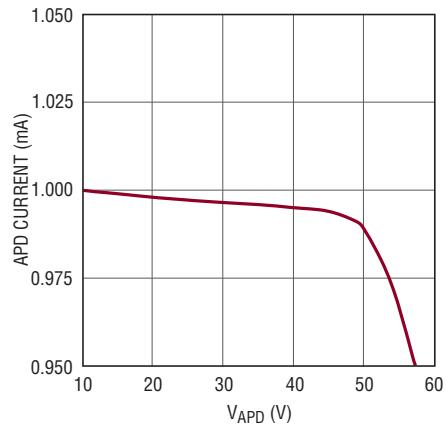
REV	日付	概要	ページ番号
A	8/14	「概要」を明確化。 「ブロック図」を明確化。 「アプリケーション情報」を明確化。 APD 電圧の調整のグラフを明確化。	1 8 12 15

## 標準的応用例

出力電圧範囲の広い定電流APDドライバ



APD電流レギュレーションと $V_{APD}$



## 関連製品

製品番号	説明	注釈
LT3482	APD電流モニタ付き、0.3A( $I_{SW}$ )、650kHz/1.1MHz昇圧DC/DCコンバータ	$V_{IN}$ :2.5V~16V、 $V_{OUT1(MAX)}$ =48V、 $V_{OUT2(MAX)}$ =90V、 $I_Q$ =3.3mA、 $I_{SD} < 1\mu A$ 、3mm×3mm QFNパッケージ
LT3571	APDバイアス用0.37A( $I_{SW}$ )、75V DC/DCコンバータ	$V_{IN}$ :2.7V~20V、 $V_{OUT(MAX)}$ =75V、 $I_Q$ =1.7mA、 $I_{SD} < 1\mu A$ 、3mm×3mm QFNパッケージ