

特長

- 位相を180°ずらしたデュアル・コントローラにより、必要な入力容量と電源によるノイズを低減
- 高精度のマルチフェーズ電流整合
- R_{SENSE} または DCR による電流検出
- 0.6V出力電圧の精度: $\pm 0.75\%$
- フェーズロック可能な固定周波数: 250kHz～780kHz
- 高効率: 最大95%
- デュアルNチャネルMOSFET 同期ドライブ
- 広い入力電圧範囲: 4V～38V(最大40V)で動作
- 広い出力電圧範囲: 0.6V～12.5Vで動作
- 調整可能なソフトスタート電流ランプまたはトラッキング
- フォールドバック出力電流制限
- 出力過電圧保護
- パワーグッド出力電圧モニタ
- 5V低損失レギュレータ
- 小型28ピンQFNおよび細型SSOPパッケージ

アプリケーション

- サーバー・システム
- テレコム・システム
- 産業用および医療用機器
- 高電力バッテリ駆動機器
- DC配電システム

概要

LTC[®]3869は、すべてNチャネルの同期パワーMOSFET段をドライブする、高性能デュアル同期整流式降圧スイッチング・レギュレータ・コントローラです。固定周波数電流モード・アーキテクチャを採用しているので、最大780kHzの周波数にフェーズロック可能です。2つのコントローラの出力段を逆相で動作させることにより、入力コンデンサのESRに起因する電力損失と電源ノイズを最小限に抑えます。

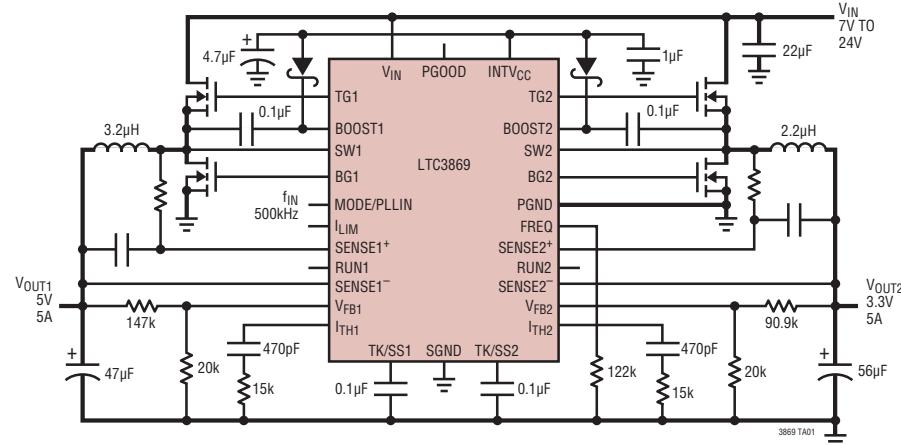
OPTI-LOOP[®]補償により、広範な出力容量とESR値に対して過渡応答の最適化を図ることができます。入力電源範囲が4V～38Vと広いので、ほとんどのバッテリの種類に対応できます。コントローラごとに独立したTK/SSピンにより、起動時に出力電圧をランプアップします。また、電流フォールドバックによって、短絡時のMOSFETの熱損失を制限します。MODE/PLLINピンを使用して、Burst Mode[®]動作、パルス・スキップ・モードまたは連続イングクタ電流モードのいずれかを選択するか、あるいは、デバイスを外部クロックに同期させることができます。

LTC3869は、4mm×5mm QFNパッケージで、LTC3869-2は、SSOP-28パッケージで供給されます。LTC3869は、LTC3850とピン互換です。

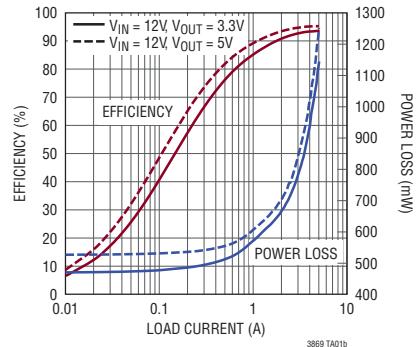
 LT、LTC、LTM、Linear Technology、Linearのロゴ、OPTI-LOOP、Burst ModeおよびPolyPhaseはリニアテクノロジー社の登録商標です。No R_{SENSE} はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5481178, 5705919, 5929620, 6100678, 6144194, 6177787, 6580258, 6498466, 6611131を含む米国特許によって保護されています。

標準的性能特性

高効率デュアル5V/3.3V降圧コンバータ



効率と電力損失



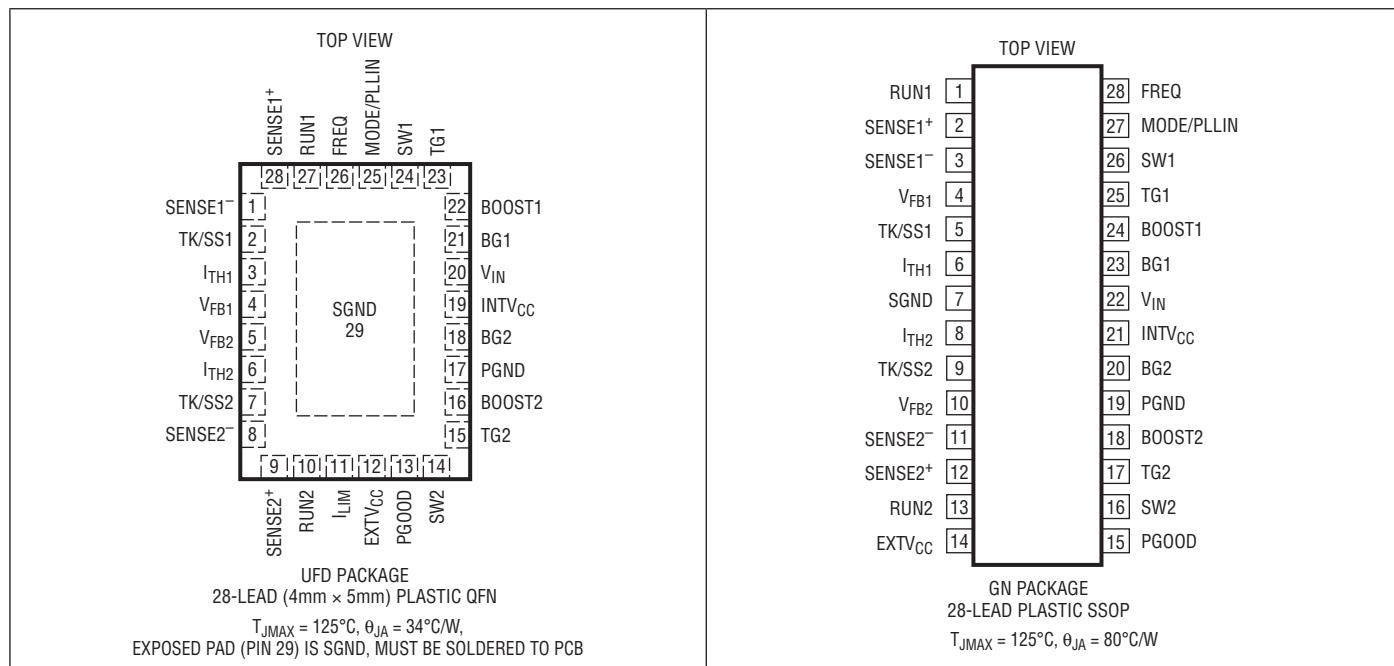
3869 TA01b
3869fa

LTC3869/LTC3869-2

絶対最大定格 (Note 1)

入力電源電圧(V _{IN})	40V～−0.3V	I _{TH1} 、I _{TH2} 、V _{FB1} 、V _{FB2} の電圧	INTV _{CC} ～−0.3V
トップサイド・ドライバ電圧 (BOOST1、BOOST2)	46V～−0.3V	INTV _{CC} のピーク出力電流	100mA
スイッチ電圧(SW1、SW2)	40V～−5V	動作接合部温度範囲 (Note 2)	−40°C～125°C
INTV _{CC} 、RUN1、RUN2、PGOOD、EXTV _{CC} 、 BOOST1-SW1、BOOST2-SW2	6V～−0.3V	接合部温度 (Note 3)	125°C
SENSE1 ⁺ 、SENSE2 ⁺ 、SENSE1 [−] 、 SENSE2 [−] の電圧	13V～−0.3V	保存温度範囲	−65°C～150°C
MODE/PLLIN、I _{LIM} 、TK/SS1、TK/SS2、 FREQの電圧	INTV _{CC} ～−0.3V	リード温度(半田付け、10秒)	
		GNパッケージ	300°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3869EUFD#PBF	LTC3869EUFD#TRPBF	3869	28-Lead (4mm x 5mm) Plastic QFN	−40°C to 125°C
LTC3869IUFDF#PBF	LTC3869IUFDF#TRPBF	3869	28-Lead (4mm x 5mm) Plastic QFN	−40°C to 125°C
LTC3869IGN-2#PBF	LTC3869IGN-2#TRPBF	LTC3869GN-2	28-Lead Narrow Plastic SSOP	−40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。*温度グレードは出荷時のコンテナのラベルで識別されます。
非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性

●は全動作接合部温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値(Note 2)。注記がない限り、 $V_{IN} = 15\text{V}$ 、 $V_{RUN1} = V_{RUN2} = 5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
メイン制御ループ						
V_{IN}	Input Voltage Range		4	38		V
V_{OUT}	Output Voltage Range		0.6	12.5		V
$V_{FB1,2}$	Regulated Feedback Voltage (Notes 2, 4)	$I_{TH1,2}$ Voltage = 1.2V, 0°C to 85°C $I_{TH1,2}$ Voltage = 1.2V, -40°C to 125°C	● 0.5955 ● 0.5940	0.600 0.600	0.6045 0.6060	V
$I_{FB1,2}$	Feedback Current	(Note 4)		-15	-50	nA
$V_{REFLNREG}$	Reference Voltage Line Regulation	$V_{IN} = 4.0\text{V}$ to 38V (Note 4)		0.002	0.01	%/V
$V_{LOADREG}$	Output Voltage Load Regulation	(Note 4) Measured in Servo Loop; ΔI_{TH} Voltage = 1.2V to 0.7V Measured in Servo Loop; ΔI_{TH} Voltage = 1.2V to 1.6V	● ●	0.01 -0.01	0.1 -0.1	% %
$g_m1,2$	Transconductance Amplifier g_m	$I_{TH1,2} = 1.2\text{V}$; Sink/Source 5 μA ; (Note 4)		2		mmho
I_Q	Input DC Supply Current Normal Mode Shutdown	(Note 5) $V_{IN} = 15\text{V}$ $V_{RUN1,2} = 0\text{V}$		3 30	50	mA μA
DF_{MAX}	Maximum Duty Factor	I_{IN} Dropout	94	95		%
UVLO	Undervoltage Lockout	V_{INTVCC} Ramping Down	● 3.0	3.2	3.4	V
UVLO _{HYS}	UVLO Hysteresis			0.6		V
V_{OVL}	Feedback Overvoltage Lockout	Measured at $V_{FB1,2}$	● 0.64	0.66	0.68	V
I_{SENSE}	Sense Pins Bias Current	(Each Channel); $V_{SENSE1,2} = 3.3\text{V}$	●	± 1	± 2	μA
$I_{TK/SS1,2}$	Soft-Start Charge Current	$V_{TK/SS1,2} = 0\text{V}$	● 1.0	1.25	1.5	μA
$V_{RUN1,2}$	RUN Pin On Threshold	V_{RUN1}, V_{RUN2} Rising	● 1.1	1.22	1.35	V
$V_{RUN1,2(HYS)}$	RUN Pin On Hysteresis			80		mV
$V_{SENSE(MAX)}$	Maximum Current Sense Threshold, 0°C to 85°C (Note 2)	$V_{FB1,2} = 0.5\text{V}$, $V_{SENSE1,2} = 3.3\text{V}$, $I_{LIM} = 0\text{V}$ $V_{FB1,2} = 0.5\text{V}$, $V_{SENSE1,2} = 3.3\text{V}$, $I_{LIM} = \text{Float}$ $V_{FB1,2} = 0.5\text{V}$, $V_{SENSE1,2} = 3.3\text{V}$, $I_{LIM} = INTV_{CC}$	● 25 ● 45 ● 68	30 50 75	35 55 82	mV
	Maximum Current Sense Threshold, -40°C to 125°C (Note 2)	$V_{FB1,2} = 0.5\text{V}$, $V_{SENSE1,2} = 3.3\text{V}$, $I_{LIM} = 0\text{V}$ $V_{FB1,2} = 0.5\text{V}$, $V_{SENSE1,2} = 3.3\text{V}$, $I_{LIM} = \text{Float}$ $V_{FB1,2} = 0.5\text{V}$, $V_{SENSE1,2} = 3.3\text{V}$, $I_{LIM} = INTV_{CC}$ $V_{FB1,2} = 0.5\text{V}$, $V_{SENSE1,2} = 3.3\text{V}$, LTC3869IGN-2	● 23 ● 43 ● 68 ● 40	30 50 75 50	37 57 82 60	mV
$V_{MISMATCH}$	Channel to Channel Current Sense Mismatch Voltage of $V_{SENSE(MAX)}$	$I_{LIM} = \text{Float}$			2	mV
TG1, 2 t_r TG1, 2 t_f	TG Transition Time: Rise Time Fall Time	(Note 8) $C_{LOAD} = 3300\text{pF}$ $C_{LOAD} = 3300\text{pF}$		25 25		ns ns
BG1, 2 t_r BG1, 2 t_f	BG Transition Time: Rise Time Fall Time	(Note 8) $C_{LOAD} = 3300\text{pF}$ $C_{LOAD} = 3300\text{pF}$		25 25		ns ns
TG/BG t_{1D}	Top Gate Off to Bottom Gate On Delay Synchronous Switch-On Delay Time	$C_{LOAD} = 3300\text{pF}$ Each Driver (Note 6)		30		ns
BG/TG t_{2D}	Bottom Gate Off to Top Gate On Delay Top Switch-On Delay Time	$C_{LOAD} = 3300\text{pF}$ Each Driver (Note 6)		30		ns
$t_{ON(MIN)}$	Minimum On-Time	(Note 7)		90		ns

LTC3869/LTC3869-2

電気的特性

●は全動作接合部温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値 (Note 2)。注記がない限り、 $V_{IN} = 15\text{V}$ 、 $V_{RUN1} = V_{RUN2} = 5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
--------	-----------	------------	-----	-----	-----	-------

INTV_{CC}リニアレギュレータ

V_{INTVCC}	Internal V_{CC} Voltage	$6\text{V} < V_{IN} < 38\text{V}$	4.8	5	5.2	V
$V_{LDO\ INT}$	INTV _{CC} Load Regulation	$I_{CC} = 0\text{mA}$ to 20mA		0.5	2	%
V_{EXTVCC}	EXTV _{CC} Switchover Voltage	EXTV _{CC} Ramping Positive	●	4.5	4.7	V
V_{LDOHYS}	EXTV _{CC} Hysteresis			200		mV
$V_{LDO\ EXT}$	EXTV _{CC} Voltage Drop	$I_{CC} = 20\text{mA}$, $V_{EXTVCC} = 5\text{V}$		50	100	mV

PGOOD出力

V_{PGL}	PGOOD Voltage Low	$I_{PGOOD} = 2\text{mA}$		0.1	0.3	V
I_{PGOOD}	PGOOD Leakage Current	$V_{PGOOD} = 5\text{V}$			± 2	μA
V_{PG}	PGOOD Trip Level	V_{FB} with Respect to Set Output Voltage V_{FB} Ramping Negative V_{FB} Ramping Positive		-10	10	%

発振器とフェーズロック・ループ

f_{NOM}	Nominal Frequency	$V_{FREQ} = 1.2\text{V}$	450	500	550	kHz
f_{LOW}	Lowest Frequency	$V_{FREQ} = 0\text{V}$	210	250	290	kHz
f_{HIGH}	Highest Frequency	$V_{FREQ} \geq 2.4\text{V}$	700	780	850	kHz
$R_{MODE/PLLIN}$	MODE/PLLIN Input Resistance			250		$\text{k}\Omega$
I_{FREQ}	Frequency Setting Current		9	10	11	μA

内蔵ドライバ

TG R _{UP}	TG Pull-Up $R_{DS(ON)}$	TG High		2.6		Ω
TG R _{DOWN}	TG Pull-Down $R_{DS(ON)}$	TG Low		1.5		Ω
BG R _{UP}	BG Pull-Up $R_{DS(ON)}$	BG High		2.4		Ω
BG R _{DOWN}	BG Pull-Down $R_{DS(ON)}$	BG Low		1.1		Ω

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LTC3869は T_J が T_A にほぼ等しいパルス負荷条件でテストされている。LTC3869Eは 0°C ~ 85°C の温度範囲で性能仕様に適合することが保証されている。 -40°C ~ 125°C の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3869Iは、 -40°C ~ 125°C の全動作接合部温度範囲で性能仕様に適合することが保証されている。これらの仕様に適合する最大周囲温度は、基板レイアウト、パッケージの熱抵抗、および他の環境要因と関連する特定の動作条件によって決定される。

Note 3: T_J は、周囲温度 T_A および電力損失 P_D から次式に従って計算される。

$$\text{LTC3869UFD: } T_J = T_A + (P_D \cdot 34^\circ\text{C/W})$$

$$\text{LTC3869GN-2: } T_J = T_A + (P_D \cdot 80^\circ\text{C/W})$$

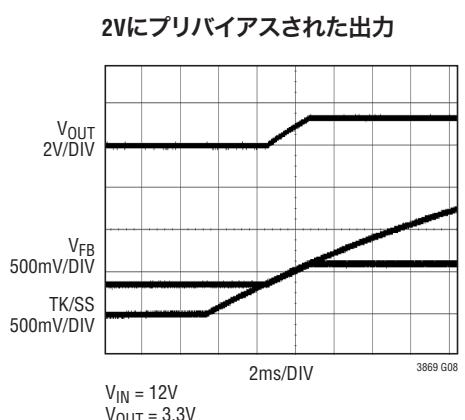
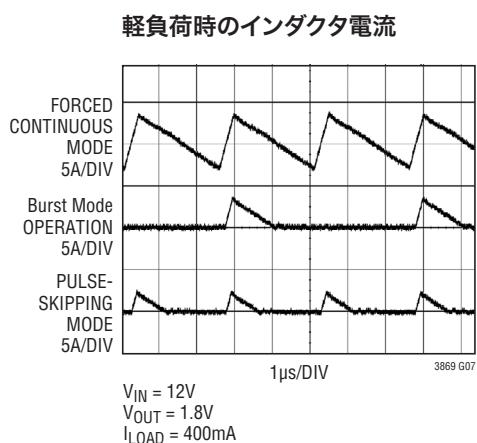
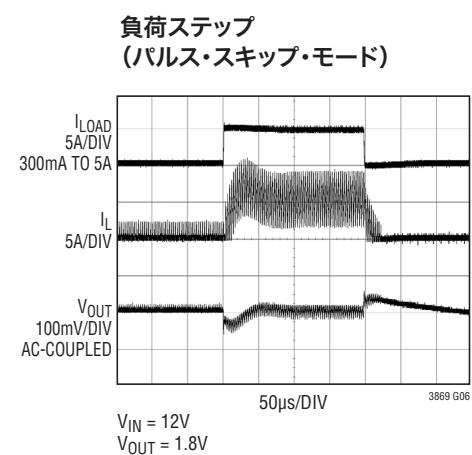
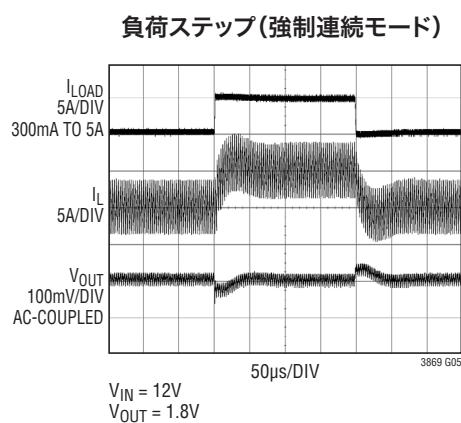
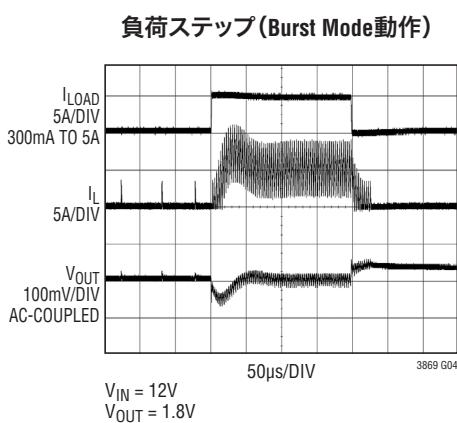
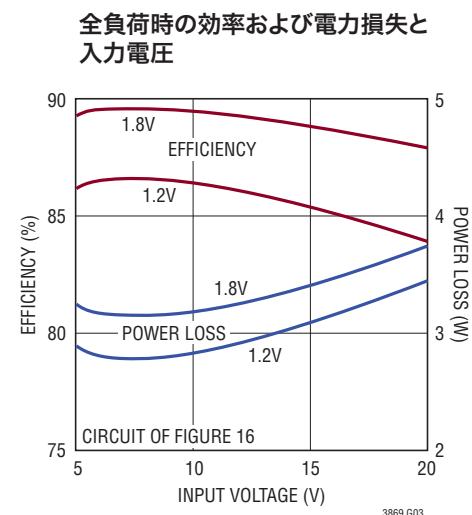
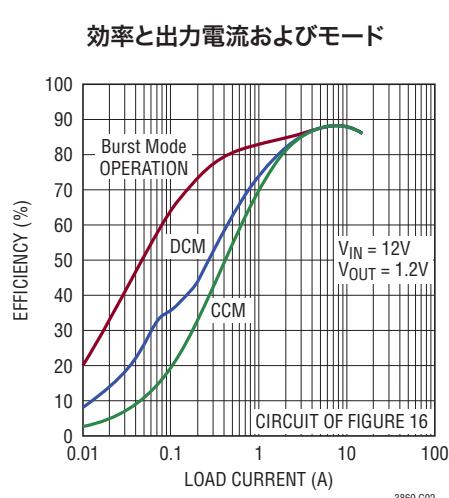
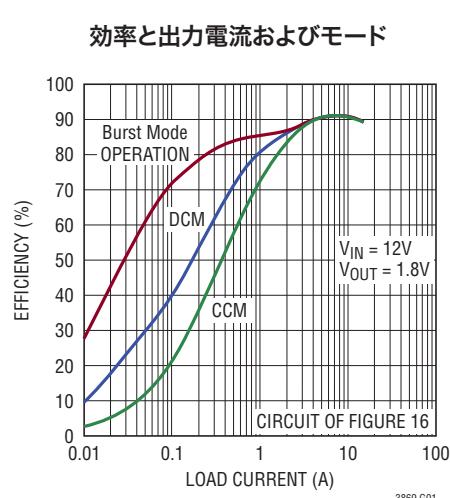
Note 4: LTC3869は、 $V_{ITH1,2}$ を規定電圧にサーボ制御し、その結果生じる $V_{FB1,2}$ を測定する帰還ループでテストされる。

Note 5: スイッチング周波数で供給されるゲート電荷により、動作時消費電流は増加する。「アプリケーション情報」のセクションを参照。

Note 6: 遅延時間は50%レベルを使って測定する。

Note 7: 最小オン時間の条件は、 I_{MAX} の40%以上のインダクタのピーク・トゥ・ピーク・リップル電流に対して規定されている(「アプリケーション情報」のセクションの「最小オン時間に関する検討事項」を参照)。

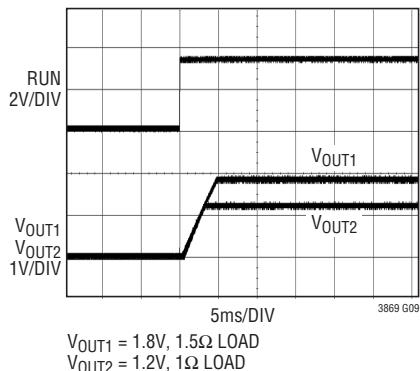
Note 8: 設計によって保証されている。

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

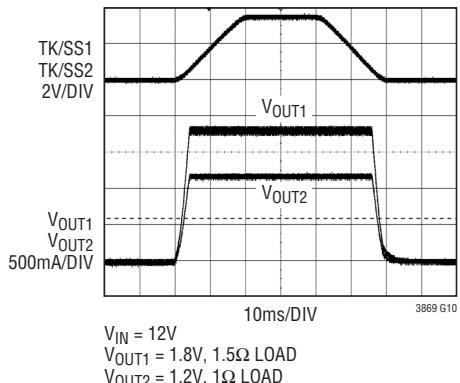
LTC3869/LTC3869-2

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

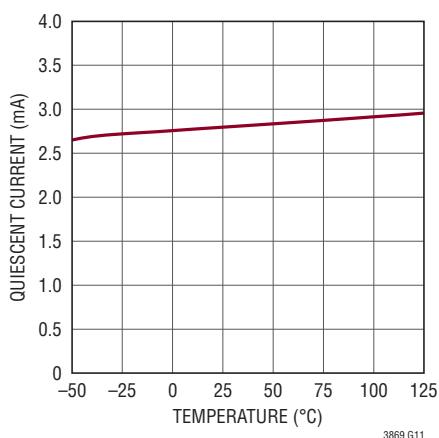
同時トラッキング



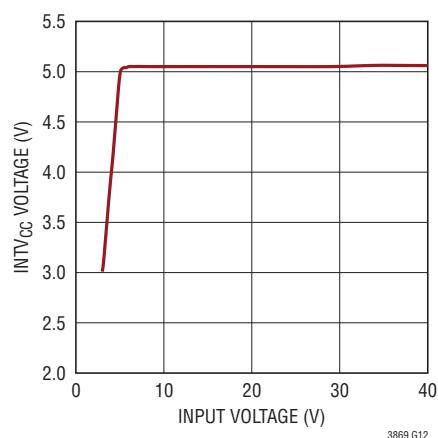
外部ランプを使った上昇下降両方のトラッキング



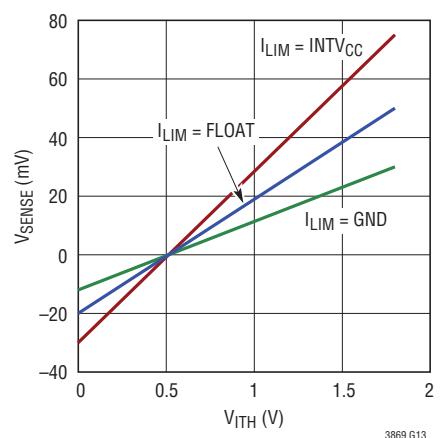
消費電流と温度 (EXTV_{CC}を使用しない場合)



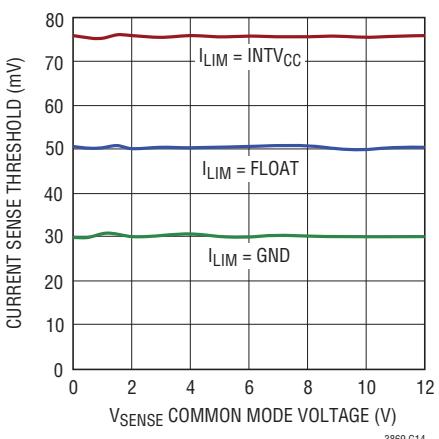
INTV_{CC}のライン・レギュレーション



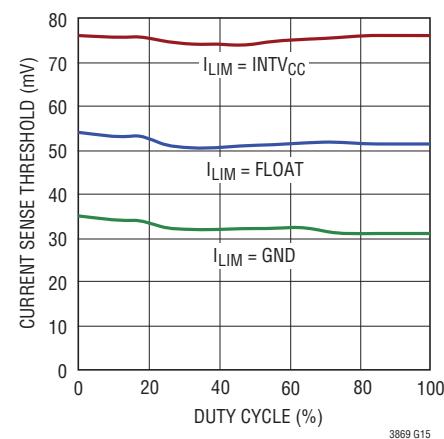
電流検出スレッショルドとI_{TH}電圧



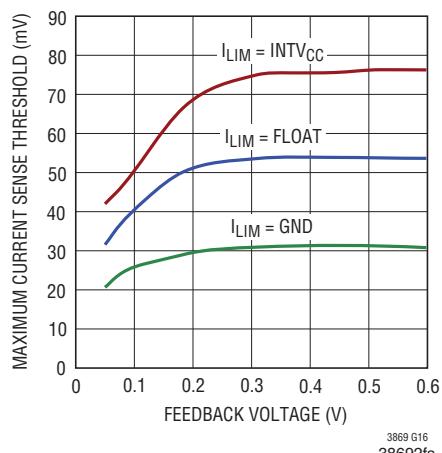
最大電流検出スレッショルドと同相電圧

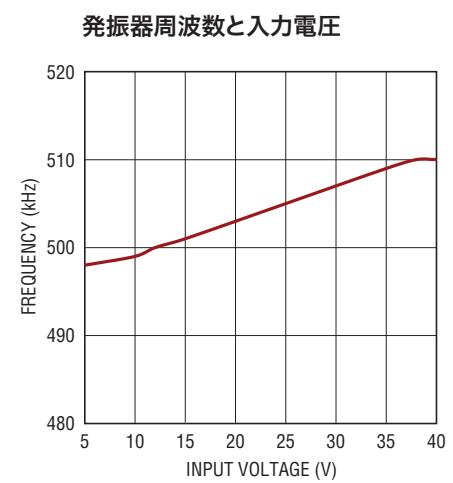
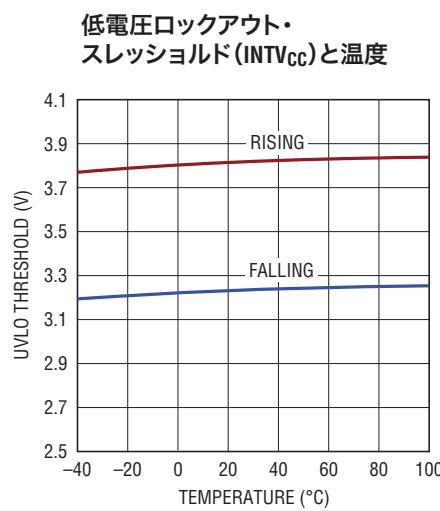
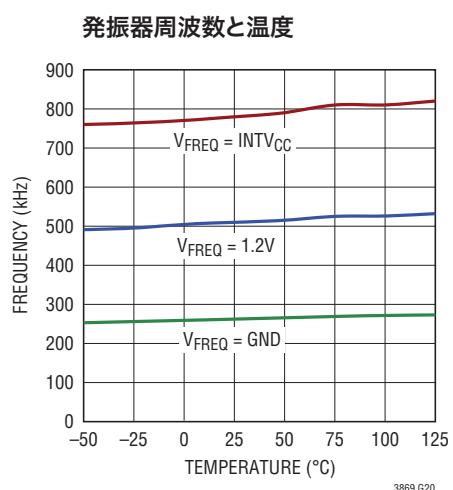
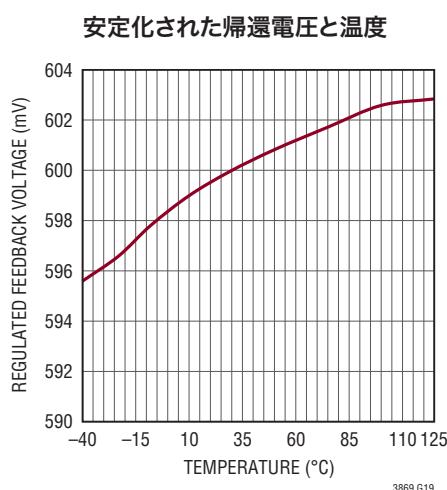
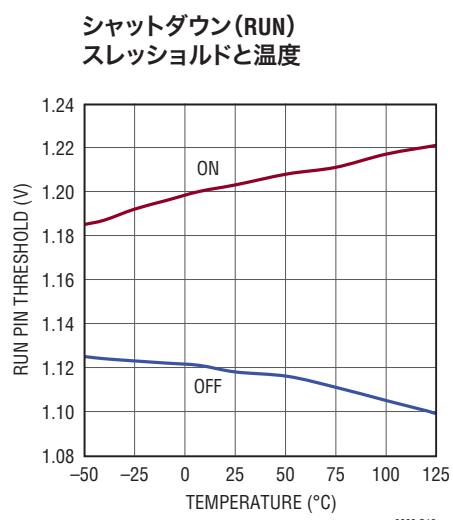
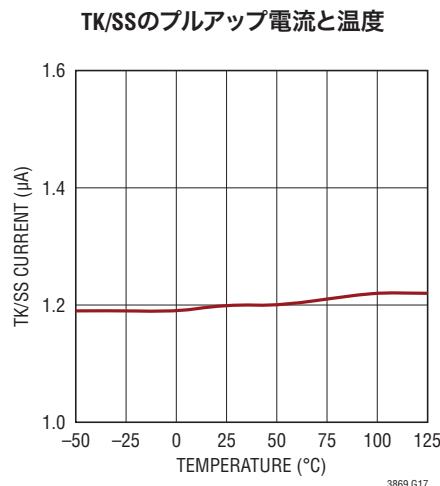


最大電流検出スレッショルドとデューティ・サイクル

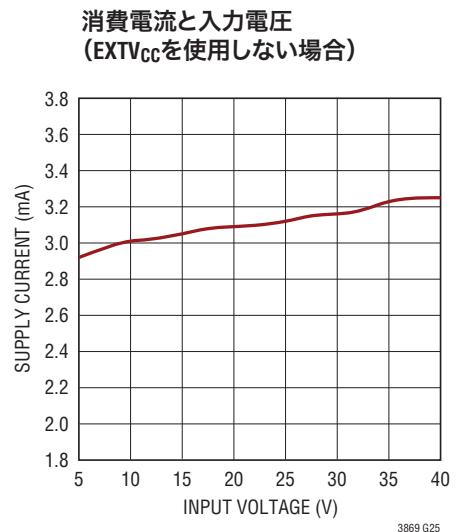
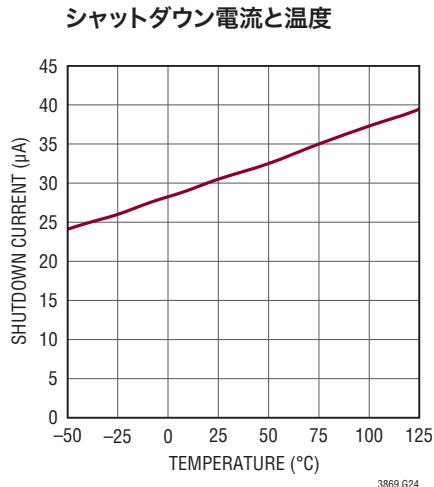
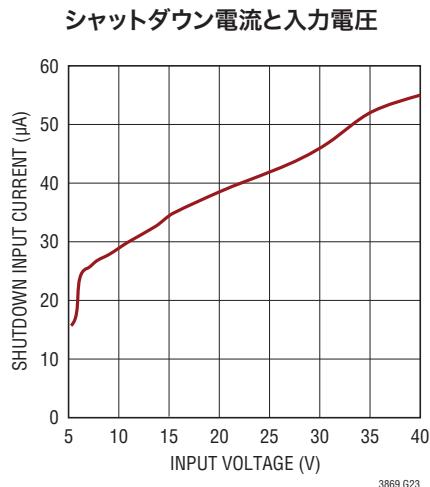


最大電流検出電圧と帰還電圧 (電流フォールドバック)



標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。



ピン機能 (UFD/GN)

RUN1、RUN2(ピン27、ピン10/ピン1、ピン13): 実行制御入力。どちらかのピンの電圧が1.2Vを超えるとデバイスがオンします。しかし、これらのピンのどちらかを1.2V未満に強制すると、該当するチャネルに必要な回路がシャットダウンされます。これらのピンには1μAのプルアップ電流源が備わっています。RUNピンの電圧が1.2Vを超えると、4.5μAのプルアップ電流がピンに追加されます。

V_{FB1}、V_{FB2}(ピン4、ピン5/ピン4、ピン10): エラーアンプの帰還入力。これらのピンは、出力に接続された外付け抵抗分割器によってリモートセンスされた各チャネルへの帰還電圧を受け取ります。

I_{TH1}、I_{TH2}(ピン3、ピン6/ピン6、ピン8): 電流制御スレッショルドおよびエラーアンプの補償点。対応する各チャネルの電流コンパレータのトリップ・スレッショルドは、I_{TH}制御電圧に応じて上昇します。

SGND(ピン29/ピン7): 信号グランド。すべての小信号用部品と補償用部品はこのグランド・ピンに接続し、このグランド自体はPGNDに一点接続します。ピン29は露出パッドで、使用できるのはUFDパッケージだけです。露出パッドは、電気的接続と定格熱性能を得るためにPCBのグランドに半田付けする必要があります。

TK/SS1、TK/SS2(ピン2、ピン7/ピン5、ピン9): 出力電圧トラッキングおよびソフトスタートの入力。1つの特定のチャネルが2つのチャネルのマスター方になるように構成されていると、このピンからグランドに接続したコンデンサによってマスター・チャネルの出力電圧のランプ・レートが設定されます。このチャネルが2つのチャネルのスレーブの方になるように構成されていると、マスター・チャネルのV_{FB}電圧が抵抗分割器によって再生され、このピンに印加されます。1.2μAの内部ソフトスタート電流がこれらのピンを充電します。

MODE/PLLIN(ピン25/ピン27): 強制連続モード、Burst Mode動作、またはパルス・スキップ・モードの選択ピン、および位相検出器への外部同期入力ピン。このピンをSGNDに接続すると、両方のチャネルが連続動作モードに強制されます。パルス・スキップ・モード動作をイネーブルするには、INTV_{CC}に接続します。このピンをフロート状態のままになるとBurst Mode動作がイネーブルされます。このピンにクロックを与えるとコントローラが連続動作モードに強制され、内部発振器はこのピンのクロックに同期します。PLL補償部品がデバイスに内蔵されています。

ピン機能 (UFD/GN)

REQ(ピン26/ピン28): このピンからは正確に10 μ Aの電流が流れ出します。このピンからグランドに抵抗を接続すると、コントローラの動作周波数を設定できます。あるいは、DC電圧によってこのピンをドライブすれば、内部発振器の周波数を変えることができます。

I_{LIM}(ピン11/NA): 電流コンパレータの検出電圧範囲入力。このピンをSGNDに接続するか、フロート状態にするか、あるいはINTV_{CC}に接続することにより、各コンパレータの最大電流検出スレッショルドを3つの異なるレベルに設定します。LTC3869GN-2ではデフォルトの電流制限値は50mVに設定されます。

EXTV_{CC}(ピン12/ピン14): INTV_{CC}に接続された内部スイッチへの外部電源入力。EXTV_{CC}が4.7Vより高くなるとこのスイッチが閉じ、内部の低損失レギュレータをバイパスしてデバイスに電力を供給します。このピンの電圧は6Vを超えないようにしてください。

V_{IN}(ピン20/ピン22): 主入力電源。このピンはコンデンサ(0.1 μ F~1 μ F)を使用してPGNDにデカップリングします。

BOOST1、BOOST2(ピン22、ピン16/ピン24、ピン18): 昇圧されたフローティング・ドライバの電源。ブートストラップ・コンデンサの(+)端子をこれらのピンに接続します。これらのピンは、INTV_{CC}よりダイオードの電圧降下分だけ低い電圧からV_{IN}+INTV_{CC}まで振幅します。

TG1、TG2(ピン23、ピン15/ピン25、ピン17): トップ・ゲート・ドライバの出力。これらは、電圧振幅がスイッチ・ノード電圧にINTV_{CC}を加えた電圧に等しいフローティング・ドライバの出力です。

SW1、SW2(ピン24、ピン14/ピン26、ピン16): インダクタへのスイッチ・ノードの接続点。これらのピンの電圧振幅は、(外付け)ショットキー・ダイオードの電圧降下分だけグランドより低い電圧からV_{IN}までです。

SENSE1⁺、SENSE2⁺(ピン28、ピン9/ピン2、ピン12): 電流検出コンパレータの入力。電流コンパレータへの(+)入力は通常、DCRによる検出ネットワークまたは電流検出抵抗に接続されます。

SENSE1⁻、SENSE2⁻(ピン1、ピン8/ピン3、ピン11): 電流検出コンパレータの入力。電流コンパレータへの(−)入力は出力に接続されます。

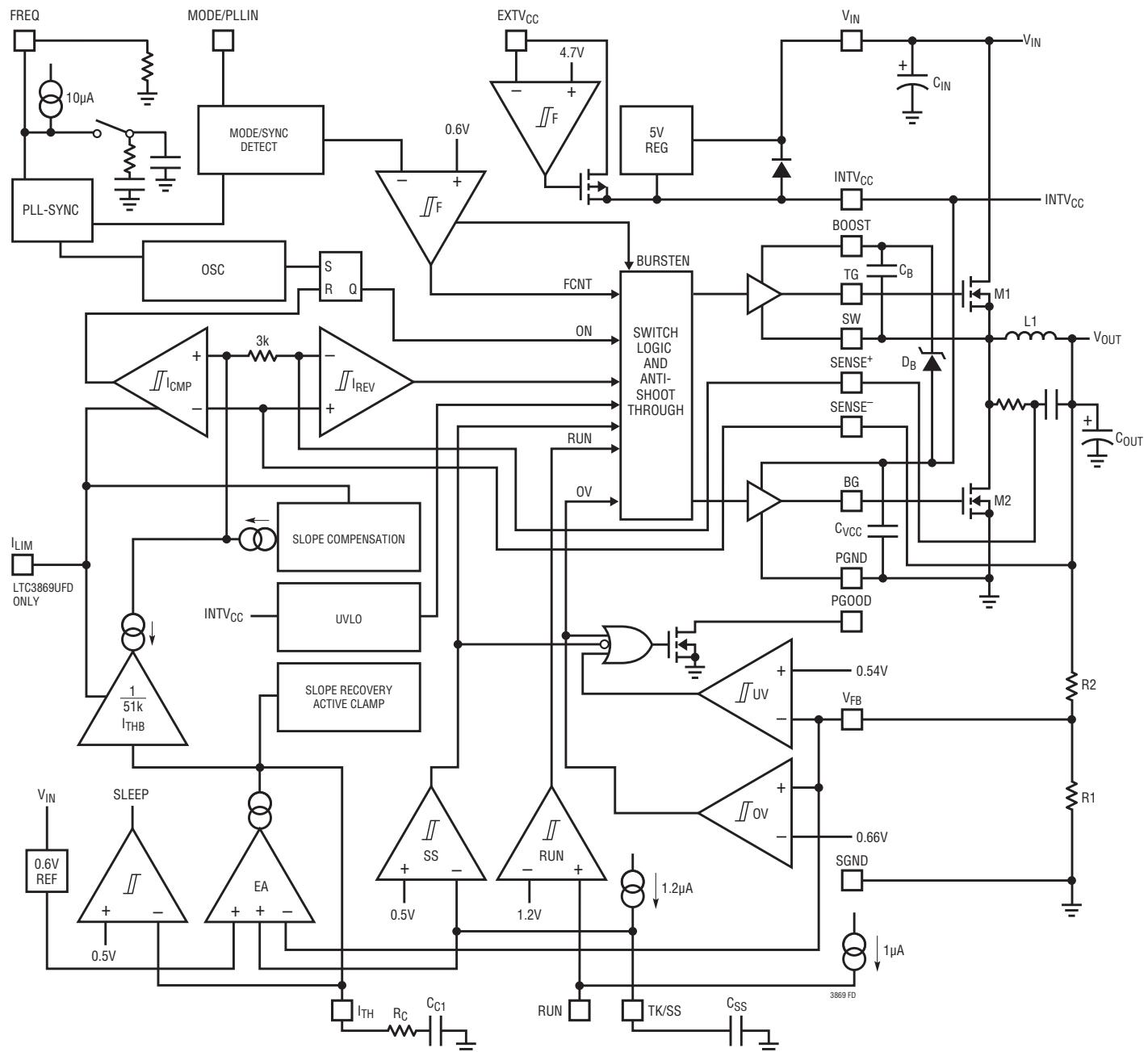
PGND(ピン17/ピン9): 電源グランド・ピン。このピンは、ボトムNチャネルMOSFETのソース、CV_{CC}の(−)端子、およびC_{IN}の(−)端子に近づけて接続します。

BG1、BG2(ピン21、ピン18/ピン23、ピン20): ボトム・ゲート・ドライバの出力。これらのピンは、INTV_{CC}とPGNDの間でボトムNチャネルMOSFETのゲートをドライブします。

INTV_{CC}(ピン19/ピン21): 5Vの内部レギュレータの出力。制御回路はこの電圧から電力を供給されます。最小4.7 μ Fの低ESRタンタル・コンデンサまたはセラミック・コンデンサを使用して、このピンをPGNDにデカップリングします。

PGOOD(ピン13/ピン15): パワーグッド・インジケータ出力。オープンドレインのロジック出力で、どちらかのチャネルの出力が $\pm 10\%$ のレギュレーション範囲から外れると、20 μ sの内部パワーバッド・マスク・タイム時間が経過してからグランドに引き下げられます。

機能ブロック図



動作

メイン制御ループ

LTC3869は固定周波数の電流モード降圧コントローラで、2つのチャネルが 180° の位相差で動作します。通常動作時は、各チャネルのクロックがRSラッチをセットすると該当するトップMOSFETがオンし、メイン電流コンパレータICMPがRSラッチをリセットするとオフします。ICMPがRSラッチをリセットするピーク・インダクタ電流は、 I_{TH} ピンの電圧によって制御されます。この電圧は各エラーアンプEAの出力です。 V_{FB} ピンは電圧帰還信号を受け取り、EAがこの信号を内部リファレンス電圧と比較します。負荷電流が増加すると、0.6Vリファレンスに対して V_{FB} ピンの電圧がわずかに低下し、それによってインダクタの平均電流が新しい負荷電流と釣り合うまで I_{TH} の電圧が上昇します。トップMOSFETがオフした後は、インダクタ電流が逆流し始めて逆電流コンパレータ I_{REV} がそれを検出するまで、または次のサイクルが始まるまで、ボトムMOSFETがオンします。

INTV_{CC}/EXTV_{CC}電源

トップとボトムのMOSFETドライバおよび他の大部分の内部回路への電力はINTV_{CC}ピンから供給されます。EXTV_{CC}ピンをオープンのままにするか4.7Vより低い電圧に接続すると、内部の5Vリニア・レギュレータがINTV_{CC}の電力を V_{IN} から供給します。EXTV_{CC}が4.7Vを超えるとこの5Vレギュレータはオフし、内部スイッチがオンしてEXTV_{CC}をINTV_{CC}に接続します。EXTV_{CC}ピンを使用することにより、LTC3869のスイッチング・レギュレータ出力の片方のような高効率の外部電源から、INTV_{CC}の電力を供給することができます。

各トップMOSFETドライバはフローティング・ブートストラップ・コンデンサ C_B からバイアスされます。このコンデンサは通常、トップMOSFETがオフしている間に外付けダイオードを介して再充電されます。入力電圧 V_{IN} が V_{OUT} に近い電圧まで低下してくると、ループがドロップアウト状態になり、トップMOSFETを連続してオンしようとすることがあります。ドロップアウト検出器がこれを検出し、3サイクルごとにクロック周期の約1/12の間に100nsを加えた期間トップMOSFETを強制的にオフして、 C_B の再充電を可能にします。ただし、ドロップアウトへの移行時には負荷を与えるか、またはデバイスを低周波数で動作させて C_B を確実に再充電することを推奨します。

シャットダウンと起動(RUN1、RUN2、およびTK/SS1、TK/SS2ピン)

LTC3869の2つのチャネルは、RUN1ピンとRUN2ピンを使用して個別にシャットダウンすることができます。これらのピンのどちらかを1.2Vより低くすると、そのコントローラのメイン制御ループがシャットダウンします。両方のピンを“L”になると、両方のコントローラと、INTV_{CC}レギュレータを含むほとんどの内部回路がディスエーブルされます。どちらかのRUNピンを解放すると、1 μ Aの内部電流源がそのRUNピンをプルアップして、コントローラをイネーブルします。あるいは、RUNピンを外部でプルアップするか、またはロジックで直接ドライブすることもできます。このピンの6Vの絶対最大定格を超えないように注意してください。

各コントローラの出力電圧 V_{OUT} の立ち上がりはTK/SS1ピンとTK/SS2ピンの電圧によって制御されます。TK/SSピンの電圧が0.6Vの内部リファレンス電圧より低いと、LTC3869は V_{FB} の電圧を0.6Vのリファレンス電圧ではなくTK/SSピンの電圧に制御します。このため、外付けコンデンサをTK/SSピンからSGNDに接続することにより、TK/SSピンを使用してソフトスタート時間を設定することができます。1.2 μ Aの内部プルアップ電流がこのコンデンサを充電し、TK/SSピンに電圧ランプを発生させます。TK/SSの電圧が0Vから0.6V(さらにそれ以上)にリニアに上昇するに従って、出力電圧 V_{OUT} が滑らかにゼロからその最終値まで上昇します。あるいは、TK/SSピンを使用して V_{OUT} の立ち上がりが別の電源の立ち上がりをトラッキングするようにもできます。このためには通常、別の電源からグランドに接続された外付け抵抗分割器をTK/SSピンに接続する必要があります(「アプリケーション情報」のセクションを参照)。コントローラをディスエーブルするために対応するRUNピンが“L”に引き下げられるか、INTV_{CC}が3.2Vの低電圧ロックアウト・スレッショルドを下回ると、TK/SSピンが内部MOSFETによって“L”に引き下げられます。低電圧ロックアウト時には両方のコントローラがディスエーブルされ、外付けMOSFETがオフに保たれます。

動作

軽負荷電流動作(Burst Mode動作、パルス・スキップ、または連続導通)

LTC3869は、高効率Burst Mode動作、固定周波数パルス・スキップ・モード、または強制連続導通モードになるようにイネーブルすることができます。強制連続動作を選択するには、MODE/PLLINピンを0.6Vより低いDC電圧(SGNDなど)に接続します。パルス・スキップ・モードの動作を選択するには、MODE/PLLINピンをINTV_{CC}に接続します。Burst Mode動作を選択するには、MODEピンをフロート状態にします。コントローラがBurst Mode動作にイネーブルされているときは、I_{TH}ピンの電圧が低い値を示していても、インダクタのピーク電流は最大検出電圧の約1/3に設定されます。平均インダクタ電流が負荷電流より大きいと、エラーアンプEAはI_{TH}ピンの電圧を下げます。I_{TH}の電圧が0.5Vを下回ると、内部のスリープ信号が“H”になって(スリープ・モードがイネーブルされて)トップMOSFETが直ちにオフしますが、ボトムMOSFETはインダクタ電流がゼロになった時点でのオフします。

スリープ・モードでは、負荷電流は出力コンデンサから供給されます。出力電圧が低下するに従ってEAの出力が上昇し始めます。出力電圧が十分低下すると、スリープ信号が“L”になります。コントローラは内部発振器の次のサイクルで外付けトップMOSFETをオンして通常動作を再開します。コントローラがBurst Mode動作になるようにイネーブルされていると、インダクタ電流は反転することができません。インダクタ電流がゼロに達する直前に、逆電流コンパレータ(I_{REV})が外付けボトムMOSFETをオフし、インダクタ電流が反転して負になるのを防ぎます。したがって、コントローラは不連続の動作をします。強制連続動作では、インダクタ電流は軽負荷または大きな過渡状態で反転することができます。ピーク・インダクタ電流はI_{TH}ピンの電圧によって決まります。このモードでは、軽負荷での効率がBurst Mode動作の場合よりも低くなります。ただし、連続モードには出力リップルが小さく、オーディオ回路への干渉が減るという利点があります。

MODE/PLLINピンがINTV_{CC}に接続されていると、LTC3869は軽負荷ではPWMパルス・スキップ・モードで動作します。非常に軽い負荷では、電流コンパレータI_{CMP}が数サイクルにわたってトリップしたままになり、外付けのトップMOSFETを同じサイクル数だけオフ状態に強制する(つまりパルスをスキップする)ことがあります。インダクタ電流を反転させることはできません(不連続動作)。このモードでは、強制連続モード同

様、Burst Mode動作に比べて出力リップルとオーディオ・ノイズが小さくなり、RF干渉が減ります。低電流では強制連続モードより高い効率が得られますが、Burst Mode動作ほど高くはありません。

シングル出力マルチフェーズ動作

LTC3869は、以下の接続を行なうことによってシングル出力マルチフェーズ・コンバータ用に使用することができます。

- I_{TH}ピンの全てを相互接続する
- V_{FB}ピンの全てを相互接続する
- TK/SSピンの全てを相互接続する
- RUNピンの全てを相互接続する

両方のチャネルにかかる熱応力を等しくするために、LTC3869は優れたチャネル間電流整合性能を備えています。

周波数の選択とフェーズロック・ループ(FREQピンとMODE/PLLINピン)

スイッチング周波数の選択は効率と部品サイズの間のトレードオフになります。低周波数動作では、MOSFETのスイッチング損失が減少するので効率が向上しますが、出力リップル電圧を低く保つには大きなインダクタンスや容量が必要になります。LTC3869コントローラのスイッチング周波数は、FREQピンを使って選択することができます。MODE/PLLINピンを外部クロック・ソースによってドライブしていない場合は、FREQピンを使用してコントローラの動作周波数を250kHz～780kHzに設定することができます。

FREQピンから10μAの高精度電流が流れ出しているので、SGNDとの間に1本の抵抗を接続することによってコントローラのスイッチング周波数を設定することができます。FREQピンの電圧とスイッチング周波数の関係を表すグラフが、後の「アプリケーション情報」のセクションで示されています。

LTC3869にはフェーズロック・ループ(PLL)が組み込まれており、内部発振器をMODE/PLLINピンに接続された外部クロック・ソースに同期させます。外部クロックに同期したコントローラは強制連続モードで動作します。

動作

LTC3869にはPLLループ・フィルタ・ネットワークが内蔵されています。このフェーズロック・ループは、250kHz～780kHzの範囲内の任意の周波数にロックすることができます。周波数設定抵抗を必ず接続し、外部クロックにロックする前のコントローラの初期スイッチング周波数を設定します。

パワーグッド(PGOODピン)

V_{FB} ピンの電圧が $\pm 0.6V$ のリファレンス電圧から $\pm 10\%$ の範囲を外れると、PGOODピンは“L”になります。RUNピンが $1.2V$ を下回るか、LTC3869がソフトスタート・フェーズまたはトラッキング・フェーズのいずれかの状態にある場合も、PGOODピンは“L”になります。 V_{FB} が両方ともリファレンスから $\pm 10\%$ の範

囲内に入ると、PGOODピンは直ちにパワーグッドを示します。ただし V_{FB} が $\pm 10\%$ の範囲から外れると、 $20\mu s$ の内部パワーバッド・マスクが働きます。PGOODピンは、外付け抵抗によって最大 $6V$ のソースまでプルアップすることができます。

出力過電圧保護

過電圧コンパレータOVは、過渡的なオーバーシュート($>10\%$)や、出力に過電圧を生じる恐れのあるより深刻な状態からデバイスを保護します。このような場合、過電圧状態が解消されるまでトップMOSFETはオフし、ボトムMOSFETはオンします。

アプリケーション情報

最初のページの「標準的応用例」は、LTC3869の基本的なアプリケーション回路です。LTC3869はDCR（インダクタの抵抗）による検出、または低い値の抵抗による検出のどちらかを使用するように構成することができます。2つの電流検出方式の選択は、主としてコスト、消費電力および精度の間の設計上のトレードオフになります。DCRによる検出は高価な電流検出抵抗を省くことができ、特に高電流のアプリケーションで電力効率が高いので普及してきています。ただし、電流検出抵抗はコントローラの最も高精度な電流制限を実現します。他の外付け部品の選択は負荷要件に基づいて行い、(R_{SENSE} が使用されている場合には) R_{SENSE} とインダクタ値の選択から始めます。次に、パワーMOSFETを選択します。最後に、入力と出力のコンデンサを選択します。

電流制限の設定

I_{LIM} ピンは3レベル・ロジック入力で、コントローラの最大電流制限値を設定します。 I_{LIM} を接地するか、フロート状態にするか、 $INTV_{CC}$ に接続すると、最大電流検出スレッショルドの標準値がそれぞれ30mV、50mV、75mVになります。

どの設定値を使用すべきでしょうか。最良の電流制限精度を得るには、75mVの設定値を使用します。30mVの設定値では、DCRが非常に小さいインダクタまたはセンス抵抗を使用することができますが、電流制限の精度が低下します。50mVの設定値はこれら2つの間でうまくバランスが図られています。シングル出力デュアル・フェーズ・アプリケーションで最適な電流分担を行なうには、設定値を50mVまたは75mVしてください。

$SENSE^+$ ピンと $SENSE^-$ ピン

$SENSE^+$ ピンと $SENSE^-$ ピンは電流コンパレータへの入力です。電流コンパレータの同相入力電圧範囲は0V～12.5Vです。どちらの $SENSE$ ピンも高インピーダンス入力で、1 μ Aに満たないわずかなベース電流が流れます。 $SENSE$ ピンが0Vから1.4Vにランプアップする時は、 $SENSE$ ピンからわずかなベース電流が流れ出します。 $SENSE$ ピンが12.5Vから1.1Vにランプダウンする時は、 $SENSE$ ピンにわずかなベース電流が流れ込みます。電流コンパレータへの入力は高インピーダンスなので、DCRによる正確な検出を可能にします。ただし、通常動作中にこれらのピンをフロート状態にしないように注意する必要があります。LTC3869GN-2のデフォルトの電流制限電圧は50mVです。

検出ラインに共通するフィルタ部品はLTC3869の近くに配置し、検出ラインは電流検出素子の下のケルビン接続点まで互いに近づけて配線してください(図1を参照)。他の場所で電流を検出すると、寄生インダクタンスと寄生容量が電流検出素子に実質的に追加され、検出端子の情報が劣化し、設定された電流制限値が予測不能になることがあります。DCRによる検出を使用する場合(図2b)、検出抵抗 R_1 をスイッチング・ノードの近くに配置して、敏感な小信号ノードにノイズが結合するのを防ぎます。コンデンサ C_1 はデバイスのピンの近くに配置します。

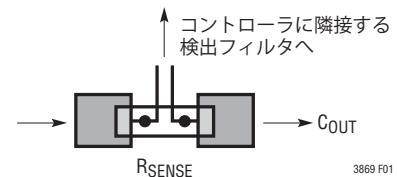


図1. 検出抵抗を使用した検出ラインの配置

小さな値の抵抗による電流検出

ディスクリート抵抗を使用した標準的な検出回路を図2aに示します。 R_{SENSE} は必要な出力電流に基づいて選択します。

電流コンパレータの最大スレッショルド $V_{SENSE(MAX)}$ は I_{LIM} の設定値によって決ります。電流コンパレータの入力同相範囲は0V～12.5Vです。インダクタ電流のピークは電流コンパレータのスレッショルドによって設定され、最大平均出力電流 I_{MAX} はインダクタ電流のこのピーク値よりピーク・トゥ・ピーク・リップル電流 ΔI_L の半分だけ小さい値になります。検出抵抗の値を算出するには次式を使用します。

$$R_{SENSE} = \frac{V_{SENSE(MAX)}}{I_{MAX} + \frac{\Delta I_L}{2}}$$

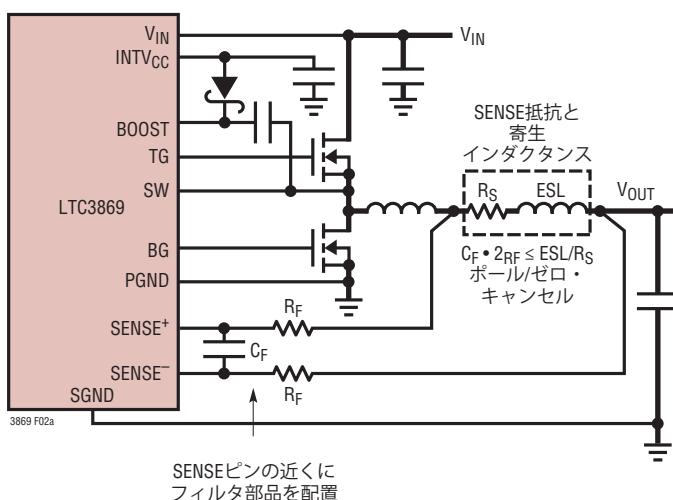
電流検出ループ内ではPCBノイズが生じる可能性があるので、適正なSN比を得るには、設計で $\Delta V_{SENSE} = \Delta I_L \cdot R_{SENSE}$ のAC電流検出リップルもチェックする必要があります。一般に、PCBレイアウトに問題がなく、なおかつデューティ・サイクルが40%に満たない場合は、 R_{SENSE} またはDCRのどちらによる検出を使用するアプリケーションにも、出発点の控えめな値として10mVの ΔV_{SENSE} 電圧を推奨します。

アプリケーション情報

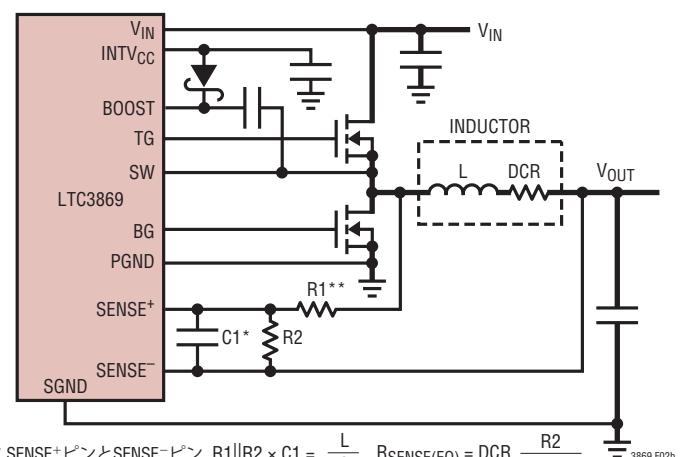
従来の電流モード・コントローラでは、最大検出電圧が十分高く(たとえば、LTC1628/LTC3728製品ファミリでは75mV)、センス抵抗の寄生インダクタンスの電圧降下は比較的小さな誤差でした。ただし、今日の最高の電流密度のソリューションでは、検出抵抗の値は1mΩに満たないことがあります。ピーコク検出電圧がわずか20mVになることがあります。さらに、最大1MHzの動作でインダクタのリップル電流が50%を超えることも普通になってきています。これらの条件では、検出抵抗の寄生インダクタンスの電圧降下はもはや無視できません。ディスクリート抵抗を使用した標準的な検出回路を図2aに示します。従来のコントローラでは、PCBの検出トレースに結合した容量性および誘導性のノイズの影響を低減するのに、デバイスの近くに配置した小さなRCフィルタが一般に使用されていました。標準的なフィルタは並列の1000pFコンデンサに接続された2本の直列10Ω抵抗で構成され、時定数は20nsになります。

この同じRCフィルタを(小さな修正を加えて)使用して、寄生インダクタンスが存在するときの電流検出信号の抵抗成分を抽出することができます。例として、100%負荷で動作している1.2V/15Aのコンバータの2010のフットプリントの2mΩの検出抵抗の両端の電圧波形を図3に示します。この波形は純粋に抵抗性の成分と純粋に誘導性の成分を重ね合わせたものです。これは、差動測定を行うため、オシロスコープの2つのプローブと波形計算を使用して測定しています。インダクタのリップル電流とトップ・スイッチのオン時間およびオフ時間の追加測定に基づき、次式を使用することによって0.5nHの寄生インダクタンスの値が求められています。

$$ESL = \frac{V_{ESL(STEP)}}{\Delta I_L} \frac{t_{ON} \cdot t_{OFF}}{t_{ON} + t_{OFF}}$$



(2a) 電流検出に抵抗を使用



(2b) 電流検出にインダクタのDCRを使用

図2. 電流検出の2つの異なる方法

アプリケーション情報

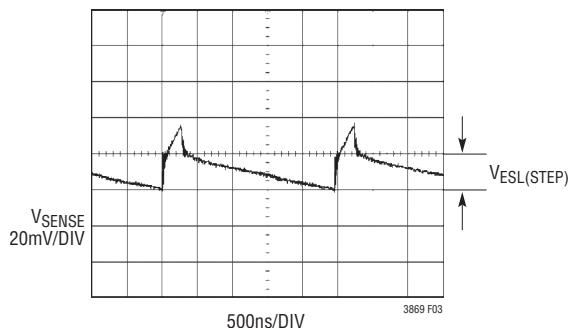


図3. 検出抵抗の両端で直接測定した電圧波形

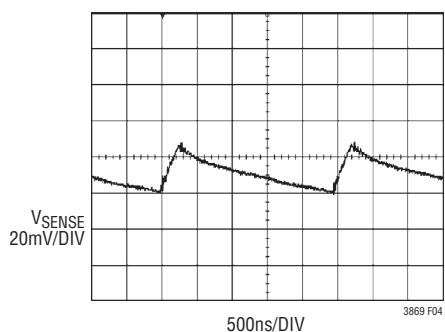


図4. 検出抵抗フィルタの後で測定した電圧波形: $C_F = 1000\text{pF}$, $R_F = 100\Omega$

寄生インダクタンスを検出抵抗で割った値(L/R)に近くなるようにRC時定数を選択すると、その結果得られる波形は、図4に示すように再び抵抗性になります。低い最大検出電圧を使用するアプリケーションの場合、寄生インダクタンスに関して検出抵抗のメーカーのデータシートをチェックします。データが存在しない場合には、検出抵抗の両端で電圧降下を直接測定してESLステップの大きさを求め、式1を使用してESLを決定します。ただし、フィルタをかけすぎないでください。RC時定数をインダクタの時定数以下にして ΔV_{SENSE} のリップル電圧を十分高く保ちます。

以上は一般に、 $I_{MAX} > 10\text{A}$ で値の小さなインダクタが使用されている高密度/高電流のアプリケーションに当てはまります。 $I_{MAX} < 10\text{A}$ のアプリケーションでは、 R_F を 10Ω 、 C_F を 1000pF に設定します。これは妥当な出発点になります。

フィルタ部品はデバイスの近くに配置する必要があります。正と負の検出トレースは差動ペアとして配線し、検出抵抗にケルビン接続する必要があります。

インダクタのDCRによる電流検出

高負荷電流で可能な限り高い効率を必要とするアプリケーションでは、図2bに示すように、LTC3869はインダクタのDCR両端の電圧降下を検出することができます。インダクタのDCRは小さな値の銅のDC巻線抵抗を表し、最近の値が小さい高電流インダクタでは $1\text{m}\Omega$ より小さいことがあります。このようなインダクタを必要とする高電流のアプリケーションでは、検出抵抗による導通損失はDCRによる検出に比べて効率を数ポイント低下させることができます。

外部の $R1||R2 \bullet C1$ 時定数が正確に L/DCR 時定数に等しくなるように選択すると、外付けコンデンサ両端の電圧降下はインダクタのDCR両端の電圧降下に $R2/(R1+R2)$ を掛けたものに等しくなります。目標とする検出抵抗の値よりDCRが大きなアプリケーションでは、 $R2$ によって検出端子両端の電圧のスケールを調整します。外付けフィルタ部品を適切な大きさにするには、インダクタのDCRを知る必要があります。これは高性能のRLCメーターを使用して測定することができますが、DCRの許容誤差は常に等しいとは限らず、温度によって変化します。詳細については、メーカーのデータシートを参照してください。

「インダクタ値の計算」のセクションのインダクタ・リップル電流値を使用すると、目標とするセンス抵抗値は次のようにになります。

$$R_{SENSE(EQUIV)} = \frac{V_{SENSE(MAX)}}{I_{MAX} + \frac{\Delta I_L}{2}}$$

アプリケーションが全動作温度範囲にわたって最大負荷電流を供給できるようにするには、「電気的特性」の表の最大電流検出スレッショルド($V_{SENSE(MAX)}$)の最小値(I_{LIM} ピンの状態に応じて、 23mV 、 43mV または 68mV)を選択します。

次に、インダクタのDCRを決定します。通常 20°C で規定される最大値がメーカーによって与えられていれば、それを使用します。抵抗の温度係数が約 $0.4\%/\text{^\circ C}$ であることを考慮してこの値を増加させます。 $T_L(\text{MAX})$ の控えめな値は 100°C です。

アプリケーション情報

インダクタの最大DCRを望みの検出抵抗値にスケール調整するには、次の分割器の比を使用します。

$$R_D = \frac{R_{SENSE(EQUIV)}}{DCR_{(MAX)} \text{ at } T_L(MAX)}$$

C1は通常、0.047μF～0.47μFの値を選択します。これにより、R1||R2が約2kΩに強制されるので、SENSEピンの±1μAの電流によって生じる可能性がある誤差が減少します。T_{L(MAX)}は最大インダクタ温度です。

等価抵抗R1||R2は、室温のインダクタンスと最大DCRに対して次のようにスケール調整されます。

$$R1||R2 = \frac{L}{(DCR \text{ at } 20^\circ\text{C}) \cdot C1}$$

検出抵抗の値は次のようになります。

$$R1 = \frac{R1||R2}{R_D}; \quad R2 = \frac{R1 \cdot R_D}{1 - R_D}$$

R1の最大電力損失はデューティ・サイクルと関係があり、連続モードのとき最大入力電圧で生じます。

$$P_{LOSS} R1 = \frac{(V_{IN(MAX)} - V_{OUT}) \cdot V_{OUT}}{R1}$$

R1の電力定格がこの値より大きいことを確認します。軽負荷時に高い効率が必要な場合、DCRによる検出と検出抵抗のどちらを使用するかを決定するときにこの電力損失を検討します。軽負荷での電力損失は、R1によって余分のスイッチング損失が生じるため、検出抵抗を使用するよりDCRネットワークを使用する方がわずかに大きくなることがあります。ただし、DCRによる検出では検出抵抗が不要なので、導通損失が減少し、重負荷での効率が改善されます。ピーク効率はどちらの方法でもほぼ同じです。

電流検出信号のSN比を良い値に保つには、40%以下のデューティ・サイクルに対して10mVの最小ΔV_{SENSE}を使用します。DCRによる検出のアプリケーションでは、実際のリップル電圧は次式で決まります。

$$\Delta V_{SENSE} = \frac{V_{IN} - V_{OUT}}{R1 \cdot C1} \cdot \frac{V_{OUT}}{V_{IN} \cdot f_{OSC}}$$

スロープ補償とインダクタのピーク電流

スロープ補償は高いデューティ・サイクルでの低調波発振を防止するので、固定周波数アーキテクチャを安定したものにします。これは、40%を超えるデューティ・サイクルのインダクタ電流信号に補償ランプを追加することによって内部で実現されます。これにより、一般に40%を超えるデューティ・サイクルでは最大インダクタ・ピーク電流が減少します。ただし、LTC3869にはこの補償ランプを相殺する手法が使用されているので、全デューティ・サイクルにわたり最大インダクタ・ピーク電流は影響を受けません。

インダクタ値の計算

望みの入力電圧と出力電圧が与えられると、インダクタ値と動作周波数f_{OSC}によって直接インダクタのピーク・トゥ・ピーク・リップル電流が決まります。

$$I_{RIPPLE} = \frac{V_{OUT}}{V_{IN}} \left(\frac{V_{IN} - V_{OUT}}{f_{OSC} \cdot L} \right)$$

リップル電流が小さくなると、インダクタのコア損失、出力コンデンサのESR損失、および出力電圧リップルが減少します。このように、周波数が低くリップル電流が小さい場合に最も高効率の動作が得られます。ただし、これを達成するには大きなインダクタが必要になります。

デューティ・サイクルが40%以下の場合、妥当な出発点として、I_{OUT(MAX)}の約40%のリップル電流を選択します。入力電圧が最大のときに最大リップル電流が生じることに注意してください。リップル電流が規定された最大値を超えないようにするには、次式に従ってインダクタを選択する必要があります。

$$L \geq \frac{V_{IN} - V_{OUT}}{f_{OSC} \cdot I_{RIPPLE}} \cdot \frac{V_{OUT}}{V_{IN}}$$

デューティ・サイクルが40%以上の場合には、スロープ補償信号によってSN比が改善され、インダクタ値に下限が設定されて低調波発振が防止されるので、10mVの電流検出リップル電圧の要件が緩和されます。デューティ・サイクルが95%の最大値まで安定するように、次式を使用して最小インダクタンスを求めます。

アプリケーション情報

$$L_{MIN} > \frac{V_{OUT}}{f_{SW} \cdot I_{LOAD(MAX)}} \cdot 1.4$$

ここで、

L_{MIN} の単位は μH

f_{SW} の単位はMHz

インダクタのコアの選択

インダクタンス値が決定されたら、次にインダクタの種類を選択する必要があります。インダクタ値が同じ場合、コア損失はコア・サイズではなく、選択したインダクタンスによって大きく異なります。インダクタンスが増加するとコア損失が低下します。残念ながら、インダクタンスを大きくするにはワイヤの巻数を増やす必要があるため銅損が増加します。

フェライトを使用した設計ではコア損失がきわめて小さく、高いスイッチング周波数に適しているため、設計目標を銅損と飽和を防ぐことに集中することができます。フェライト・コアの材質は「極度に」飽和します。つまり、ピーク設計電流を超えると、インダクタンスが急激に低下します。この結果、インダクタのリップル電流が急増し、出力電圧リップルが増加します。コアは絶対に飽和させないでください。

パワーMOSFETとショットキー・ダイオード(オプション)の選択

LTC3869の各コントローラに2個の外付けパワーMOSFETを選択する必要があります。トップ(メイン)スイッチ用に1個のNチャネルMOSFET、ボトム(同期)スイッチ用に1個のNチャネルMOSFETです。

ピーク・トゥ・ピークのドライブ・レベルはINTV_{CC}電圧で設定されます。この電圧は起動時には標準で5Vです(EXTV_{CC}ピンの接続に関する記述を参照)。したがって、大部分のアプリケーションではロジック・レベルのスレッショルドのMOSFETを使用する必要があります。唯一の例外は、低い入力電圧($V_{IN} < 5V$)が想定されている場合、サブロジック・レベルのスレッショルドのMOSFET($V_{GS(TH)} < 3V$)を使用します。MOSFETのBV_{DSS}の仕様にも十分注意を払ってください。ほとんどのロジック・レベルのMOSFETは30V以下に制限されています。

パワーMOSFETの選択基準には、オン抵抗 $R_{DS(ON)}$ 、ミラー容量 C_{MILLER} 、入力電圧、および最大出力電流が含まれます。ミラー容量 C_{MILLER} は、MOSFETの製造元のデータシートで通常示されているゲート電荷曲線から推定することができます。 C_{MILLER} は、曲線がほぼ平らな区間の水平軸に沿ったゲート電荷の増分を、 V_{DS} で規定された電荷で割ったものに等しくなります。次に、この結果に、アプリケーションで与えられる V_{DS} とゲート電荷曲線で規定された V_{DS} との比を掛けます。このデバイスが連続モードで動作しているときは、トップMOSFETとボトムMOSFETのデューティ・サイクルは以下の式で求められます。

$$\text{メイン・スイッチのデューティ・サイクル} = \frac{V_{OUT}}{V_{IN}}$$

$$\text{同期スイッチのデューティ・サイクル} = \frac{V_{IN} - V_{OUT}}{V_{IN}}$$

最大出力電流でのMOSFETの電力損失は次式で求められます。

$$P_{MAIN} = \frac{V_{OUT}}{V_{IN}} (I_{MAX})^2 (1 + \delta) R_{DS(ON)} + \\ (V_{IN})^2 \left(\frac{I_{MAX}}{2} \right) (R_{DR}) (C_{MILLER}) \cdot \\ \left[\frac{1}{V_{INTVCC} - V_{TH(MIN)}} + \frac{1}{V_{TH(MIN)}} \right] \cdot f_{OSC}$$

$$P_{SYNC} = \frac{V_{IN} - V_{OUT}}{V_{IN}} (I_{MAX})^2 (1 + \delta) R_{DS(ON)}$$

ここで、 δ は $R_{DS(ON)}$ の温度依存性、 R_{DR} (約 2Ω)はMOSFETのミラー・スレッショルド電圧での実効ドライバ抵抗です。 $V_{TH(MIN)}$ は標準的なMOSFETの最小スレッショルド電圧です。

I^2R 損失の項は2つのMOSFETに共通していますが、トップサイドのNチャネルの式には追加の遷移損失の項があり、これは入力電圧が高いときに最も大きくなります。 $V_{IN} < 20V$ では、高電流のときの効率は一般に大きなMOSFETを使用すると向上しますが、 $V_{IN} > 20V$ では遷移損失が急激に上昇し、実際には C_{MILLER} が小さくて $R_{DS(ON)}$ が大きいデバイスを使用する方が、効率が高くなるポイントにまで達します。

アプリケーション情報

同期MOSFETの損失は、トップ・スイッチのデューティ・ファクタが低い高入力電圧時、または同期スイッチが周期の100%近くオンになる短絡時に最も大きくなります。

特定のMOSFETの $(1+\delta)$ の項は、一般に正規化された $R_{DS(ON)}$ と温度の関係を示す曲線から得られますが、低電圧のMOSFETの近似値として $\delta = 0.005/^\circ\text{C}$ を使用することができます。

オプションのショットキー・ダイオードは、2個のパワーMOSFETのそれぞれの導通期間の間隙に生じるデッドタイム中に導通します。これらによって、ボトムMOSFETのボディー・ダイオードがデッドタイム中にオンして電荷を蓄積するのを防止し、 V_{IN} が高いときに効率が3%ほど低下する原因となる逆回復時間を不要にします。1A～3Aのショットキー・ダイオードは平均電流が比較的小さいため、両方の動作領域にとって一般に妥当な選択といえます。これより大きなダイオードは接合容量が大きいので、遷移損失が増加します。ボトムFETと並列にショットキー・ダイオードを接続することにより、BurstModeの効率をわずかに改善することもできます。

ソフトスタートとトラッキング

LTC3869はコンデンサを使用して自己でソフトスタートを行うか、または別のチャネルや外部電源の出力をトラッキングする能力があります。1つの特定のチャネルを自己によるソフトスタートに構成するときは、コンデンサをそのTK/SSピンに接続します。このチャネルはそのRUNピンの電圧が1.2Vより低いとシャットダウン状態になります。このシャットダウン状態では、そのTK/SSピンがアクティブにグランドに引き下げられます。

RUNピンの電圧が1.2Vを超えるとチャネルが起動します。次いで、 $1.2\mu\text{A}$ のソフトスタート電流がそのソフトスタート・コンデンサの充電を開始します。ソフトスタートまたはトラッキングはコントローラの最大出力電流を制限することによってではな

く、TK/SSピンのランプ・レートに従って出力ランプ電圧を制御することによって実現されることに注意してください。スムーズなソフトスタートまたはトラッキングを実現するため、電流フォールドバックはこのフェーズの間ディスエーブルされます。ソフトスタートまたはトラッキングの範囲は、TK/SSピンが 0V ～ 0.6V の電圧範囲に限定されます。合計ソフトスタート時間は次のように算出できます。

$$t_{SOFTSTART} = 0.6 \cdot \frac{C_{SS}}{1.2\mu\text{A}}$$

MODE/PLLINピンで選択されたモードには関係なく、 $TK/SS = 0.5\text{V}$ まではレギュレータは常にパルス・スキップ・モードで起動します。 $TK/SS = 0.5\text{V}$ ～ 0.54V では強制連続モードで動作し、 $TK/SS > 0.54\text{V}$ になると選択されたモードに復帰します。 40mV の強制連続モード範囲の間は出力リップルが最小限に抑えられ、クリーンなPGOOD信号を保証します。

チャネルが別の電源をトラッキングするように構成されると、その別の電源の帰還電圧が抵抗分割器によって再現され、TK/SSピンに印加されます。したがって、このピンの電圧ランプ・レートは別の電源の電圧のランプ・レートによって決まります。ソフトスタート・コンデンサの小さな充電電流が常に流れおり、小さなオフセット誤差が生じることに注意してください。この誤差を最小限に抑えるために、この誤差を無視できるほどの小さいトラッキング抵抗分割器の値を選択します。

ソフトスタート・フェーズが終了した後、別のチャネルまたは電源をトラックダウンするため、LTC3869は V_{FB} が 0.54V の低電圧スレッショルドを下回ると、MODE/PLLINピンの設定には関係なく、直ちに連続モードの動作に強制されます。ただし、負荷がないときは常にLTC3869を強制連続モードのトラックダウンに設定します。TK/SSが 0.1V を下回った後、そのチャネルは不連続モードで動作します。

アプリケーション情報

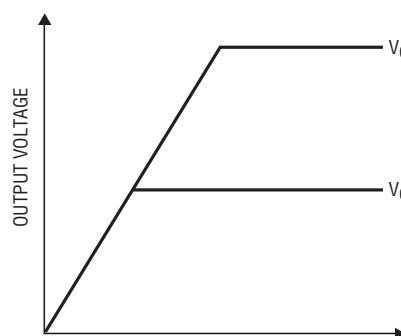
出力電圧のトラッキング

LTC3869を使用すると、ユーザーはTK/SSピンにより、その出力がどのようにランプアップ/ランプダウンするかを設定することができます。図5に示すように、これらのピンを介して、別の電源の出力を同時トラッキング、または比例トラッキングするように出力を設定することができます。以下の説明では、V_{OUT1}はLTC3869のマスタ・チャネルとしての出力1を指し、V_{OUT2}はLTC3869のスレーブ・チャネルとしての出力2を指します。ただし、実際には、どちらのフェーズもマスタとして使用することができます。図5aの同時トラッキングを実現するには、追加の抵抗分割器をV_{OUT1}に接続し、その中間点をスレーブ・チャネルのTK/SSピンに接続します。この分割器の比は、図6aに示すスレーブ・チャネルの帰還分割器の比と同じ値にします。このトラッキング・モードでは、V_{OUT1}はV_{OUT2}より高く設定する必要があります。図6bの比例トラッキングを実現するには、V_{OUT2}の

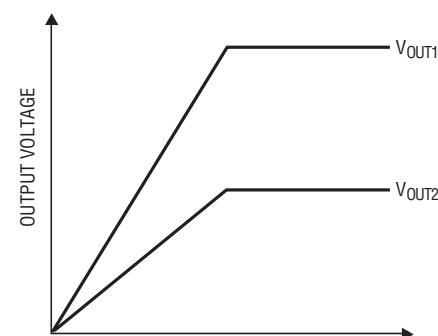
分割器の比を図6bに示すマスタ・チャネルの帰還分割器と同じにします。異なる抵抗を選択することにより、LTC3869は図5の2つのモードを含む異なったトラッキング・モードを実現することができます。

では、どのモードを設定すべきでしょうか。図5のどちらのモードも実際のほとんどのアプリケーションに使用できますが、何らかのトレードオフを行います。比例モードでは一対の抵抗を省けますが、同時モードでは出力のレギュレーションが向上します。

マスタ・チャネルの出力がダイナミックに変化するとき(たとえば、負荷過渡時)、スレーブ・チャネルの出力も影響を受けます。出力をさらに安定化するには、比例トラッキング・モードの代わりに、同時トラッキング・モードを使用します。

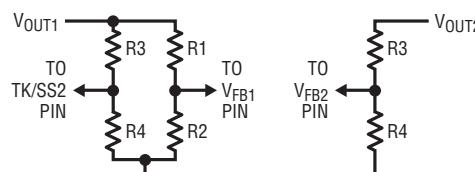


(5a) 同時トラッキング

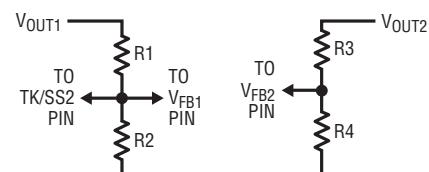


(5b) 比例トラッキング

図5. 出力電圧トラッキングの2つの異なるモード



(6a) 同時トラッキングの設定



(6b) 比例トラッキングの設定

図6. 同時トラッキングと比例トラッキングの設定

アプリケーション情報

INTV_{CC}レギュレータとEXTV_{CC}

LTC3869は真のPMOS LDOを備えており、V_{IN}電源からINTV_{CC}に電力を供給します。INTV_{CC}はゲート・ドライバとLTC3869の内部回路のほとんどに電力を供給します。V_{IN}が5.5Vを上回ると、リニア・レギュレータはINTV_{CC}ピンの電圧を5Vに安定化します。EXTV_{CC}はPチャネルMOSFETを介してINTV_{CC}に接続され、その電圧が4.7Vより高いときに必要な電力を供給することができます。これらはそれぞれ100mAのピーク電流を供給することができ、最小4.7μFのセラミック・コンデンサまたは低ESR電解コンデンサでグランドにバイパスする必要があります。どんな種類のバルク・コンデンサを使用するにしても、追加の0.1μFセラミック・コンデンサをINTV_{CC}ピンとPGNDピンに隣接して接続することを強く推奨します。MOSFETゲート・ドライバに必要な高過渡電流の供給とチャネル間の相互干渉の防止のために十分なバイパスが必要です。

大きなMOSFETが高い周波数でドライブされる高入力電圧アプリケーションでは、LTC3869の最大接合部温度定格を超える恐れがあります。ゲート充電電流によって左右されるINTV_{CC}電流は、5Vリニア・レギュレータまたはEXTV_{CC}のどちらかによって供給することができます。EXTV_{CC}ピンの電圧が4.7Vを下回ると、リニア・レギュレータがイネーブルされます。この場合にデバイスの電力損失は最大となり、V_{IN} • I_{INTV_{CC}}に等しくなります。「効率に関する検討事項」で説明されているように、ゲート充電電流は動作周波数に依存します。接合部温度は「電気的特性」のNote 3に示されている式を使用して推定することができます。たとえば、LTC3869のINTV_{CC}電流は、UFDパッケージでEXTV_{CC}電源を使用していない場合、38V電源では42mA以下に制限されます。

$$T_J = 70^\circ\text{C} + (42\text{mA})(38\text{V})(34^\circ\text{C}/\text{W}) = 125^\circ\text{C}$$

最大接合部温度を超えないようにするには、最大V_{IN}での連続導通モード(MODE/PLLIN = SGND)動作時の入力消費電流をチェックする必要があります。EXTV_{CC}に印加された電圧が4.7Vを上回ると、INTV_{CC}リニア・レギュレータがオフしてEXTV_{CC}がINTV_{CC}に接続されます。EXTV_{CC}に印加された電圧が4.5Vを超えている限り、EXTV_{CC}はオンのままでです。EXTV_{CC}を使用することにより、MOSFETドライバと制御回路

への電力を、通常動作時にはLTC3869のスイッチング・レギュレータの出力の1つから得ることができ、出力が安定化されていないとき(起動時、短絡時など)にはINTV_{CC}から得ることができます。EXTV_{CC}を介して規定値以上の電流が必要な場合は、EXTV_{CC}ピンとINTV_{CC}ピンの間に外付けショットキー・ダイオードを追加できます。EXTV_{CC}ピンには6Vを超える電圧を印加しないようにし、なおかつ常にEXTV_{CC} < V_{IN}となるようにしてください。

ドライバ電流および制御電流によるV_{IN}電流は(デューティ・サイクル)/(スイッチャの効率)に比例するため、出力からINTV_{CC}に電力を供給することによって効率と熱特性を大幅に改善できます。

EXTV_{CC}ピンを5V電源に接続すると、前の例の接合部温度は125°Cから次の値まで下がります。

$$T_J = 70^\circ\text{C} + (42\text{mA})(5\text{V})(34^\circ\text{C}/\text{W}) = 77^\circ\text{C}$$

ただし、3.3Vなどの低電圧出力の場合、出力からINTV_{CC}の電力を得るには追加の回路が必要です。

以下、EXTV_{CC}に対して可能な4つの接続方法を示します。

1. EXT_{V_{CC}}をオープンのままにする(または接地する)。こうすると、内部5VレギュレータからINTV_{CC}に電力が供給されるため、入力電圧が高いときに効率が最大10%ほど低下します。
2. EXT_{V_{CC}}をV_{OUT}に直接接続する。これは5Vレギュレータでは通常の接続方法であり、効率が最も高くなります。
3. EXT_{V_{CC}}を外部電源に接続する。5Vの外部電源を使用できる場合、MOSFETゲート・ドライブの要件に適合していれば、これを使用してEXTV_{CC}に電力を供給することができます。
4. EXT_{V_{CC}}を出力から得られる昇圧ネットワークに接続する。3.3Vレギュレータなどの低電圧レギュレータでは、出力から得られる電圧を4.7V以上に昇圧してEXTV_{CC}に接続することにより、さらに効率を改善することができます。

アプリケーション情報

主入力電源が5V以下のアプリケーションでは、V_{IN}ピンとINTV_{CC}ピンを相互に接続し、結合されたこれらのピンを、図7に示すように1Ωまたは2.2Ωの抵抗を使用して5V入力に接続し、ゲート充電電流によって生じる電圧降下を最小限に抑えます。これにより、INTV_{CC}リニア・レギュレータが無効になり、損失電圧によってINTV_{CC}が低くなりすぎないようにします。INTV_{CC}電圧がMOSFETのR_{DS(ON)}テスト電圧（ロジック・レベルのデバイスの場合、標準4.5V）に等しいか、それより高いことを確認します。

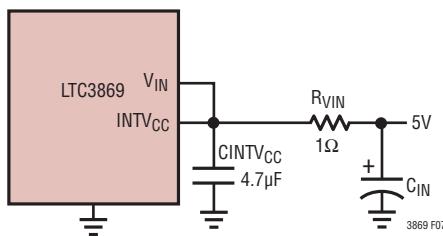


図7. 5V入力の設定

トップサイドMOSFETドライバの電源(C_B、DB)

BOOSTピンに接続された外付けブートストラップ・コンデンサC_Bは、トップサイドMOSFETにゲート・ドライブ電圧を供給します。SWピンが“L”的とき、「機能図」のコンデンサC_BがINTV_{CC}から外部ダイオードDBを介して充電されます。トップサイドMOSFETの1つをオンさせると、ドライバはそのMOSFETのゲート-ソース間にC_Bの電圧を印加します。これによってMOSFETが導通し、トップサイド・スイッチがオンになります。スイッチ・ノード電圧SWがV_{IN}まで上昇し、それに伴ってBOOSTピンが上昇します。トップサイドMOSFETがオンしているとき、昇圧電圧は入力電源より高くなります（V_{BOOST} = V_{IN}+V_{INTVCC}）。昇圧コンデンサC_Bの値としてはトップサイドMOSFETの全入力容量の100倍が必要です。外付けショットキー・ダイオードの逆ブレーキダウン電圧はV_{IN(MAX)}より大きくなればなりません。INTV_{CC}にリーク電流が流れるのを防ぐために、ダイオードが高温においてもリークの少ないものであることを確認してください。ゲート・ドライブ・レベルは最終的にはレギュレータの総入力電流に基づいて調整します。変更を加えて入力電流が減少すれば、効率は向上しています。入力電流に変化がなければ効率にも変化はありません。

低電圧ロックアウト

LTC3869には、低電圧状態の場合にコントローラを保護するのに役立つ2つの機能が備わっています。高精度UVLOコンパレータは常時INTV_{CC}電圧をモニタして、ゲート・ドライブ電圧

が適切であることを確認します。INTV_{CC}が3.2Vを下回ると、スイッチング動作をロックアウトします。INTV_{CC}に乱れが生じたときの発振を防ぐため、UVLOコンパレータには600mVの高精度ヒステリシスがあります。

低電圧状態を検出するもうひとつの方法はV_{IN}電源をモニタすることです。RUNピンには1.2Vの高精度ターンオン・リファレンスが備わっているので、V_{IN}に抵抗分割器を接続して、V_{IN}が十分高いときデバイスをオンすることができます。RUNピンの電圧が1.2Vを超えると、余分の4.5µAの電流がRUNピンから流れ出します。抵抗分割器の値を調節することにより、実行コンパレータのヒステリシスを設定することができます。V_{IN}の低電圧を高精度に検出するには、V_{IN}を4.5Vより高くする必要があります。

C_{IN}とC_{OUT}の選択

C_{IN}の選択は、2フェーズ・アーキテクチャと、入力ネットワーク（バッテリ/ヒューズ/コンデンサ）を流れるワーストケースのRMS電流に対するこのアーキテクチャの効果によって簡略化されます。ワーストケースのコンデンサのRMS電流は片方のコントローラだけが動作しているときに生じることを示すことができます。コンデンサの最大RMS電流要件を求めるには、以下の式で(V_{OUT})(I_{OUT})の積が最大になる方のコントローラを使用する必要があります。他方のコントローラから流れ出す出力電流を増やすと、実際には入力のRMSリップル電流がこの最大値から減少します。位相をずらす方式では、1フェーズの電源ソリューションと比較すると、入力コンデンサのRMSリップル電流が一般に30%～70ほど減少します。

連続モードでは、トップMOSFETのソース電流はデューティ・サイクルが(V_{OUT})/(V_{IN})の方形波になります。大きな過渡電圧を防止するには、1つのチャネルの最大RMS電流に対応できる容量の低ESRコンデンサを使用する必要があります。コンデンサの最大RMS電流は次式で求められます。

$$C_{IN} \text{ Required } I_{RMS} \approx \frac{I_{MAX}}{V_{IN}} \left[(V_{OUT})(V_{IN} - V_{OUT}) \right]^{1/2}$$

この式はV_{IN} = 2V_{OUT}のとき最大値をとります。ここで、I_{RMS} = I_{OUT}/2です。大きく変化させてもそれほど状況が改善されないので、通常、この単純なワーストケース条件が設計に使用されます。多くの場合、コンデンサの製造元はリップル電流定格をわずか2000時間の寿命時間に基づいて規定しています。

アプリケーション情報

このため、コンデンサをさらにディレーティングする、もしくは要求条件よりも高い温度定格のコンデンサを選択することを推奨します。サイズまたは高さの設計要件を満たすため、複数のコンデンサを並列に接続することができます。LTC3869は動作周波数が高いので、 C_{IN} にセラミック・コンデンサを使用することもできます。疑問点については必ず製造元に問い合わせてください。

LTC3869の2フェーズ動作の利点は、電力の大きい方のコントローラに対して上式を使用し、次に両方のコントローラのチャネルが同時にオンするとき生じると思われる損失を計算することによって推測することができます。両方のコントローラが動作しているときは、入力コンデンサのESRを流れる電流パルスの重複部分が減少するのでRMS電力損失の合計値が減少します。このため、ワーストケースのコントローラについて上式で計算した入力コンデンサの要件はデュアル・コントローラの設計に適しています。さらに、2フェーズ・システムではピーク電流が減少するので、入力保護ヒューズの抵抗、バッテリ抵抗、およびPC基板のトレース抵抗による各損失も減少します。マルチフェーズ設計の総合的な利点は、電源/バッテリのソース・インピーダンスを効率テストに含めるときに初めて完全に把握されます。トップMOSFETのドレインは互いに1cm以内に配置し、 C_{IN} を共有するようにします。ドレインと C_{IN} を離すと、 V_{IN} に望ましくない電圧共振や電流共振を生じる可能性があります。

小容量(0.1 μ F~1 μ F)のバイパス・コンデンサをLTC3869に近づけて、デバイスの V_{IN} ピンとグランドの間に配置することも推奨します。 C_{IN} (C1)と V_{IN} ピンの間に2.2 Ω ~10 Ω の抵抗を接続すると、2つのチャネルをさらに絶縁することができます。

C_{OUT} は等価直列抵抗(ESR)に基づいて選択します。一般に、ESRの要件が満たされれば、その容量はフィルタリングに対しても十分です。出力リップル(ΔV_{OUT})は次式のように近似されます。

$$\Delta V_{OUT} \approx I_{RIPPLE} \left(ESR + \frac{1}{8fC_{OUT}} \right)$$

ここで、 f は動作周波数、 C_{OUT} は出力容量、 I_{RIPPLE} はインダクタのリップル電流です。 I_{RIPPLE} は入力電圧に応じて増加するので、出力リップルは入力電圧が最大のときに最も大きくなります。

出力電圧の設定

LTC3869の出力電圧は、図8に示すように、出力両端に注意深く配置した外付け帰還抵抗分割器によってそれぞれ設定されます。安定化された出力電圧は次式から求められます。

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R_B}{R_A} \right)$$

周波数応答を改善するには、フィードフォワード・コンデンサ C_{FF} を使用することができます。 V_{FB} ラインはインダクタやSWラインなどのノイズ源から離して配線するように十分注意してください。

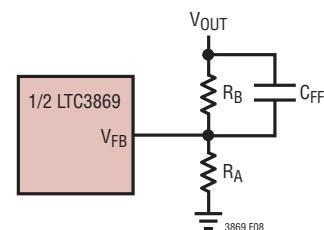


図8. 出力電圧の設定

フォールト状態:電流制限と電流フォールドバック

LTC3869には、出力がグランドに短絡したときに負荷電流を制限する電流フォールドバック機能が備わっています。出力が公称出力レベルの50%を下回ると、最大検出電圧はその設定された最大値からその最大値の1/3まで次第に低下します。フォールドバック電流制限はソフトスタートまたはトラックアップの間はディスエーブルされます。デューティ・サイクルが非常に低いときの短絡状態では、LTC3869は短絡電流を制限するためにサイクル・スキップを開始します。この状況ではボトムMOSFETが大半の電力を消費しますが、通常動作時よりも少なくなります。短絡時のリップル電流は、次式のように、LTC3869の最小オン時間 $t_{ON(MIN)}$ (約90ns)、入力電圧、およびインダクタ値によって決まります。

$$\Delta I_{L(SC)} = t_{ON(MIN)} \cdot \frac{V_{IN}}{L}$$

短絡電流は次式で求められます。

$$I_{SC} = \frac{1/3 V_{SENSE(MAX)}}{R_{SENSE}} - \frac{1}{2} \Delta I_{L(SC)}$$

アプリケーション情報

フェーズロック・ループと周波数同期

LTC3869には電圧制御発振器(VCO)と位相検出器で構成されるフェーズロック・ループ(PLL)が内蔵されています。これにより、コントローラ1のトップMOSFETのターンオンを、MODE/PLLINピンに印加される外部クロック信号の立ち上がりエッジにロックさせることができます。したがって、コントローラ2のトップMOSFETのターンオンは、外部クロックに対して180度位相がずれています。位相検出器はエッジに反応するデジタル・タイプで、外部発振器と内部発振器の位相のズレをゼロ度にします。このタイプの位相検出器は、外部クロックの高調波に誤ってロックすることはありません。

位相検出器の出力は、内部フィルタ・ネットワークを充放電する1対の相補型電流源です。FREQピンから10 μ Aの高精度電流が流れ出します。これにより、MODE/PLLINピンに外部クロックが印加されていない場合、1本の抵抗をSGNDに接続してスイッチング周波数を設定することができます。FREQピンと内蔵PLLフィルタ・ネットワークの間の内部スイッチがオンすることにより、フィルタ・ネットワークをFREQピンと同電位にプリチャージします。FREQピンの電圧と動作周波数の関係が図9に示されており、「電気的特性」の表で規定されています。MODE/PLLINピンで外部クロックが検出されると、前述の内部スイッチがオフしてFREQピンの影響を遮断します。LTC3869は、周波数が内部V_{CO}の範囲内にある外部クロックにだけ同期することができる点に注意してください。これは250kHz～780kHzとなることが保証されています。簡略ブロック図を図10に示します。

外部クロックの周波数が内部発振器の周波数f_{OSC}より高いと、電流が位相�出器の出力から連続的にソースされ、フィルタ・ネットワークがプルアップされます。外部クロックの周波数がf_{OSC}より低いときは、電流が連続的にシンクされ、フィルタ・ネットワークがプルダウンされます。外部周波数と内部周波数が等しくても位相が異なると、位相差に相当する時間だけ電流源がオンします。フィルタ・ネットワークの電圧は、内部発振器と外部発振器の位相と周波数が等しくなるまで調整されます。安定した動作点では、位相検出器の出力は高インピーダンスになり、フィルタ・コンデンサがその電圧を保持します。

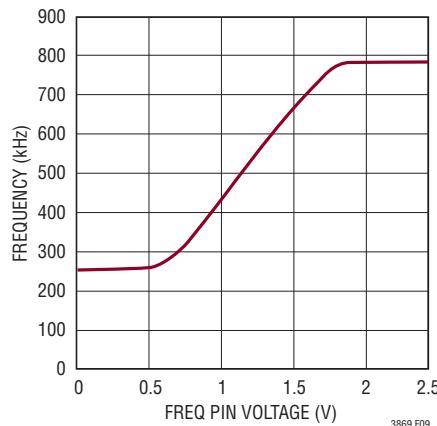


図9. 発振周波数とFREQピンの電圧の関係

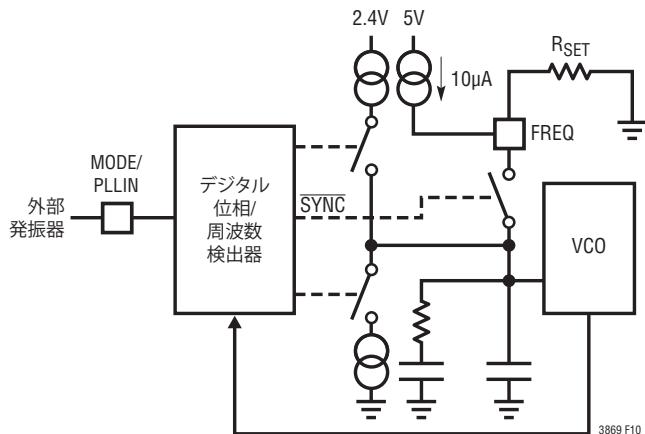


図10. フェーズロック・ループのブロック図

通常、外部クロック(MODE/PLLINピン)入力の“H”のスレッショルドは1.6V、“L”のスレッショルドは1Vです。デバイスがシャットダウン状態のときに外部クロックを印加することは推奨しません。

最小オン時間に関する検討事項

最小オン時間t_{ON(MIN)}は、LTC3869がトップMOSFETをオンすることができる最小時間です。これは内部タイミング遅延とトップMOSFETをオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションではこの最小オン時間の制限値に接近する可能性があるので以下の条件を満たすように注意が必要です。

$$t_{ON(MIN)} < \frac{V_{OUT}}{V_{IN}(f)}$$

38692fa

アプリケーション情報

デューティ・サイクルが最小オン時間で対応可能な値より低くなると、コントローラはサイクル・スキップを開始します。出力電圧は引き続き安定化されますが、リップル電圧とリップル電流が増加します。

PCBのレイアウトが適切である場合、LTC3869の最小オン時間は約90ns、インダクタ電流リップルは最小40%、電流検出信号のリップルは少なくとも10mV-15mVです。最小オン時間は、PCBの電圧ループや電流ループのスイッチング・ノイズの影響を受けることがあります。ピーク検出電圧が低下するに従って最小オン時間は130nsまで次第に増加します。これは、軽負荷でリップル電流が小さい強制連続アプリケーションで特に懸念される点です。この状況でデューティ・サイクルが最小オン時間の制限値を下回ると、大きなサイクル・スキップが発生する恐れがあり、それに対応して電流および電圧リップルが大きくなります。

効率に関する検討事項

スイッチング・レギュレータのパーセント効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示の効率は次式で表すことができます。

$$\% \text{効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセンテージで表した個々の損失です。

回路内の電力を消費する全ての要素で損失が生じますが、通常、LTC3869の回路の損失の大部分は4つの主な損失要因によって生じます。1) デバイスのVIN電流、2) INTVCCレギュレータ電流、3) I^2R 損失、4) トップサイドMOSFETの遷移損失です。

1. VIN電流は「電気的特性」の表に記載されているDC消費電流であり、MOSFETドライバ電流と制御電流は含まれません。通常、VIN電流による損失は小さく(<0.1%)なります。
2. INTVCC電流はMOSFETドライバ電流と制御電流の和です。MOSFETドライバ電流はパワーMOSFETのゲート容量をスイッチングすることによって流れます。MOSFETのゲートが“L”から“H”、そして再び“L”に切り替わるたびに、INTVCCからグランドに微小電荷dQが移動します。それに

よって生じるdQ/dtはINTVCCから流出する電流であり、一般に制御回路の電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = f (Q_T + Q_B)$ です。ここで、 Q_T と Q_B はトップサイドMOSFETとボトムサイドMOSFETのゲート電荷です。

出力から得られるソースからEXTVCCを介してINTVCCに電力を供給すると、ドライバおよび制御回路に必要なVIN電流は、(デューティ・サイクル)/(効率)に比例します。たとえば、20Vから5Vのアプリケーションでは、10mAのINTVCC電流は約2.5mAのVIN電流になります。これにより、中間電流損失が10%以上(ドライバがVINから直接電力を供給されている場合)からわずか数パーセントに減少します。

3. I^2R 損失は(もし使用されていれば)ヒューズ、MOSFET、インダクタ、電流検出抵抗の各DC抵抗から予測されます。連続モードでは、LやRSENSEに平均出力電流が流れますが、トップサイドMOSFETと同期MOSFETの間でこま切れにされます。2個のMOSFETの $R_{DS(ON)}$ がほぼ同じ場合、片方のMOSFETの抵抗にLの抵抗とRSENSEを加算するだけで I^2R 損失を求めることができます。たとえば、各値が $R_{DS(ON)} = 10m\Omega$ 、 $R_L = 10m\Omega$ 、 $R_{SENSE} = 5m\Omega$ であれば、全抵抗は25mΩになります。この結果、5V出力の場合に出力電流が3Aから15Aまで増加すると損失は2%~8%、あるいは3.3V出力では3%~12%の範囲になります。効率は、外付け部品と出力電力レベルが同じ場合には V_{OUT} の2乗に反比例して変化します。高性能デジタル・システムで要求される出力電圧の低下と電流の増加の相乗効果により、スイッチング・レギュレータ・システムの各損失要因の重要性は単に2倍ではなく4倍になります。
4. 遷移損失はトップサイドMOSFETだけに生じ、しかも高入力電圧(通常15V以上)で動作しているときに限って大きくなります。遷移損失は次式から推定できます。

$$\text{遷移損失} = (1.7) V_{IN}^2 \cdot I_{O(MAX)} \cdot C_{RSS} \cdot f$$

銅トレースやバッテリの内部抵抗など他の隠れた損失は、携帯用システムではさらに5%~10%の効率低下を生じる可能性があります。これらのシステム・レベルの損失を設計段階で盛り込むことが非常に重要です。バッテリの内部抵抗による損失とヒューズの抵抗による損失は、スイッチング周波数における電荷蓄積が適切でESRが非常に小さな C_{IN} を使うことによって最小限に抑えることができます。

アプリケーション情報

25W電源は、一般にESRが最大20mΩ～50mΩで容量が最小20μF～40μFのコンデンサを必要とします。LTC3869の2フェーズ・アーキテクチャでは、必要な入力容量は競合製品に比べて標準で半分になります。デッドタイム中のショットキー・ダイオードの導通損失やインダクタのコア損失などその他の損失は一般に追加される全損失の2%にもなりません。

Burst Modeの効率は、小さなインダクタ値を使用する、低いスイッチング周波数を使用する、あるいはDCR検出アプリケーションで、DCRフィルタの時定数をインダクタのL/DCR時定数より小さくすることにより、わずかに改善することができます。電流定格が最大負荷電流の約20%以下の小型のショットキー・ダイオードによる改善もわずかです。

過渡応答のチェック

レギュレータのループ応答は負荷電流の過渡応答を観察することによってチェックできます。スイッチング・レギュレータはDC(抵抗性)負荷電流のステップに応答するのに数サイクルを要します。負荷ステップが生じると、V_{OUT}は ΔI_{LOAD} (ESR)だけシフトします。ここで、ESRはC_{OUT}の等価直列抵抗です。さらに、 ΔI_{LOAD} によりC_{OUT}の充放電が始まって帰還誤差信号を生じ、レギュレータを電流変化に適応させてV_{OUT}を定常値に回復させます。この回復時間に(安定性に問題があることを示す)過度のオーバーシュートやリンギングが生じないかV_{OUT}をモニタすることができます。I_{TH}ピンが備わっているので制御ループ動作を最適化できるだけでなく、DC結合され、ACフィルタを通した閉ループ応答のテスト・ポイントも与えられます。このテスト・ポイントでのDCステップ、立ち上がり時間、およびセトリングは、閉ループ応答を正確に反映します。2次特性が支配的なシステムを想定すれば、位相マージンや減衰係数はこのピンで見られるオーバーシュートの割合を調べて推定することができます。このピンの立ち上がり時間を調べることによって帯域幅も推定できます。「標準的応用例」の回路に示されているI_{TH}ピンの外付け部品は、ほとんどのアプリケーションにおいて妥当な出発点となります。

I_{TH}の直列R_C-C_Cフィルタにより、支配的なポール・ゼロ・ループ補償が設定されます。これらの値は、いったん最終的なプリント基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定した後で、過渡応答を最適化するために多少は(推奨値の0.5～2倍)変更することができます。出力コンデンサの様々な種類と値によってループの利得と位相が決まるので、まず出力コンデンサを選択する必要があります。立ち上がり時間が1μs～10μsの全負荷電流の20%～80%の出力電流パルスによって出力電圧波形とI_{TH}ピンの波形が発生し、それにより、帰還ループを閉じたままで全体的なループの安定性を判断することができます。現実的な負荷ステップを発生する実用的な方法として、出力コンデンサの両端に直接パワーMOSFETを接続し、適切な信号発生器でそのゲートをドライブします。出力電流のステップ変化によって生じる初期出力電圧ステップは帰還ループの帯域幅内にないので、位相マージンを決定するのにこの信号を使用することはできません。このため、I_{TH}ピンの信号を調べる方が適切です。この信号は帰還ループ内にあり、フィルタを通して補償された制御ループ応答です。ループの利得はR_Cを大きくすると増加し、ループの帯域幅はC_Cを小さくすると拡大します。C_Cを減少させるのと同じ比率でR_Cを増加させるとゼロの周波数は変化しないので、帰還ループの最も重要な周波数範囲で位相のずれが一定に保たれます。出力電圧のセトリング動作は閉ループ・システムの安定性に関係し、電源の実際の全体的性能を表します。

次に、大容量(>1μF)の電源バイパス・コンデンサを備えた負荷をスイッチを介して接続することにより、さらに大きな過渡が生じます。放電しきったバイパス・コンデンサが実質的にC_{OUT}と並列接続状態になるため、V_{OUT}が急速に低下します。負荷のスイッチの抵抗が小さく、しかも瞬時にドライブされると、どのようなレギュレータでも出力電圧のこうした急激なステップ変化を防止するのに十分な速さで電流供給を変えることはできません。C_{LOAD}対C_{OUT}の比率が1:50より大きい場合は、負荷の立ち上がり時間が約25・C_{LOAD}に制限されるように、スイッチの立ち上がり時間を制御する必要があります。したがって、10μFのコンデンサでは250μsの立ち上がり時間が必要で、充電電流は約200mAに制限されます。

アプリケーション情報

PC基板レイアウトのチェックリスト

PC基板をレイアウトするときは、以下のチェックリストを使用してデバイスが適切に動作するようにします。これらの項目は図11のレイアウト図にも示しております。図12に、連続モードで動作している2フェーズ同期整流式レギュレータの各分岐点における電流波形を示します。レイアウトでは、以下の項目をチェックしてください。

1. NチャネルMOSFETのM1とM3は互いに1cm以内に配置され、 C_{IN} で共通ドレン接続されていますか？2つのチャネルの入力デカップリングを分割すると大きな共振ループが形成されることがあるので、入力デカップリングは分割しないでください。
2. 信号グランドと電源グランドは分離されていますか？1つにまとめたデバイスの信号グランド・ピンと C_{INTVCC} のグランド・リターンは1つにまとめた C_{OUT} の（-）端子に戻す必要があります。 V_{FB} および I_{TH} のトレースはできるだけ短くします。トップNチャネルMOSFET、ショットキー・ダイオード、および C_{IN} コンデンサで形成される経路は、リードとPCトレースを短くします。コンデンサは互いに隣接させ、また上記のショットキー・ループからは離して配置し、出力コンデンサの（-）端子と入力コンデンサの（-）端子はできるだけ近づけて接続してください。
3. LTC3869の V_{FB} ピンの抵抗分割器は C_{OUT} の（+）端子に接続されていますか？抵抗分割器は C_{OUT} の（+）端子と信号グランドの間に接続する必要があります。帰還抵抗は入力コンデンサからの大電流入力部に沿って配線しないでください。
4. $SENSE^+$ と $SENSE^-$ のリードは最小限の基板トレース間隔で一緒に配線されていますか？ $SENSE^+$ と $SENSE^-$ の間のフィルタ・コンデンサはできるだけデバイスに近づけて配置します。検出抵抗またはインダクタのどちらかが電流検出に使用されるにしても、ケルビン接続を使用して高精度の電流検出を行うようにします。
5. $INTVCC$ デカップリング・コンデンサはデバイスの近くで $INTVCC$ ピンと電源ピンの間に接続されていますか？このコンデンサはMOSFETドライバのピーク電流を供給します。1個の $1\mu F$ セラミック・コンデンサを $INTVCC$ ピンと $PGND$ ピンに隣接して追加すると、ノイズ性能を大幅に改善できます。
6. スイッチング・ノード（SW1、SW2）、トップ・ゲート・ノード（TG1、TG2）、およびブースト・ノード（BOOST1、BOOST2）を敏感な小信号ノード、特に反対側のチャネルの電圧検出帰還ピンおよび電流検出帰還ピンから離してください。これらすべてのノードの信号は非常に大きく高速で変化するので、LTC3869の「出力側」に置き、基板のトレス面積を最小限に抑えます。DCRによる検出を使用する場合、上側の抵抗（図2bのR1）をスイッチング・ノードの近くに配置します。
7. 改良型の「スター・グランド」手法を使用します。これは、入力コンデンサおよび出力コンデンサと同じ基板の側にある低インピーダンスで銅領域が大きい中央接地点で、ここに $INTVCC$ デカップリング・コンデンサのボトム側、電圧帰還抵抗分割器のボトム側、およびデバイスのSGNDピンを接続します。

PC基板レイアウトのデバッグ

一度に1つのコントローラから始めます。回路をテストするときは、DC-50MHzの電流プローブを使用してインダクタの電流をモニタするのが効率的です。出力スイッチング・ノード（SWピン）をモニタしてオシロスコープを内部発振器に同期させ、実際の出力電圧も調べてください。アプリケーションで予想される動作電圧および電流範囲で適切な性能を達成しているかチェックします。ドロップアウトまでの入力電圧範囲にわたって、さらに出力負荷が低電流動作スレッショルド（標準でBurst Mode動作の最大設計電流レベルの10%）を下回るまで動作周波数が保たれなければなりません。

デューティ・サイクルのパーセンテージは、適切に設計された低ノイズのPCBにおいてはすべてのサイクルで維持されます。低調波の周期でデューティ・サイクルが変化する場合、電圧検出入力または電流検出入力でノイズを拾っているか、あるいはループ補償が適切でない可能性があります。レギュレータの帯域幅の最適化が不要であれば、ループの過補償を用いてPCレイアウトの不備を補うことができます。両方のコントローラを同時にオンするのは、各コントローラの個々の性能をチェックしてからにしてください。特に条件の厳しい動作領域は、片方のコントローラ・チャネルが電流コンパレータのトリップ点に近づいているときに他方のチャネルがトップMOSFETをオンしようとしているときです。これは内部クロックの位同期のために、どちらのチャネルのデューティ・サイクルも50%付近のとき発生し、小さなデューティ・サイクル・ジッタを引き起こす可能性があります。

アプリケーション情報

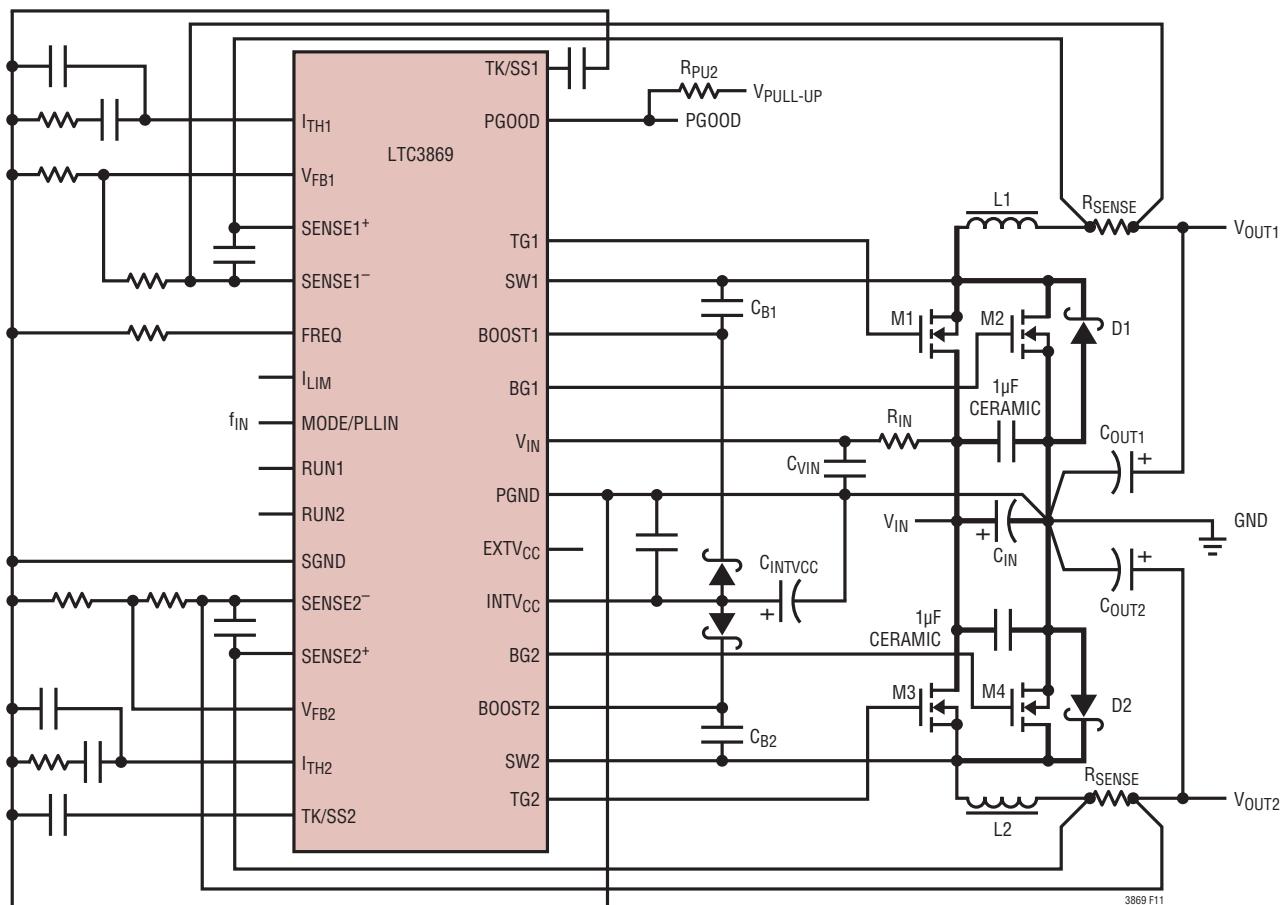


図11. プリント回路の推奨レイアウト図

アプリケーション情報

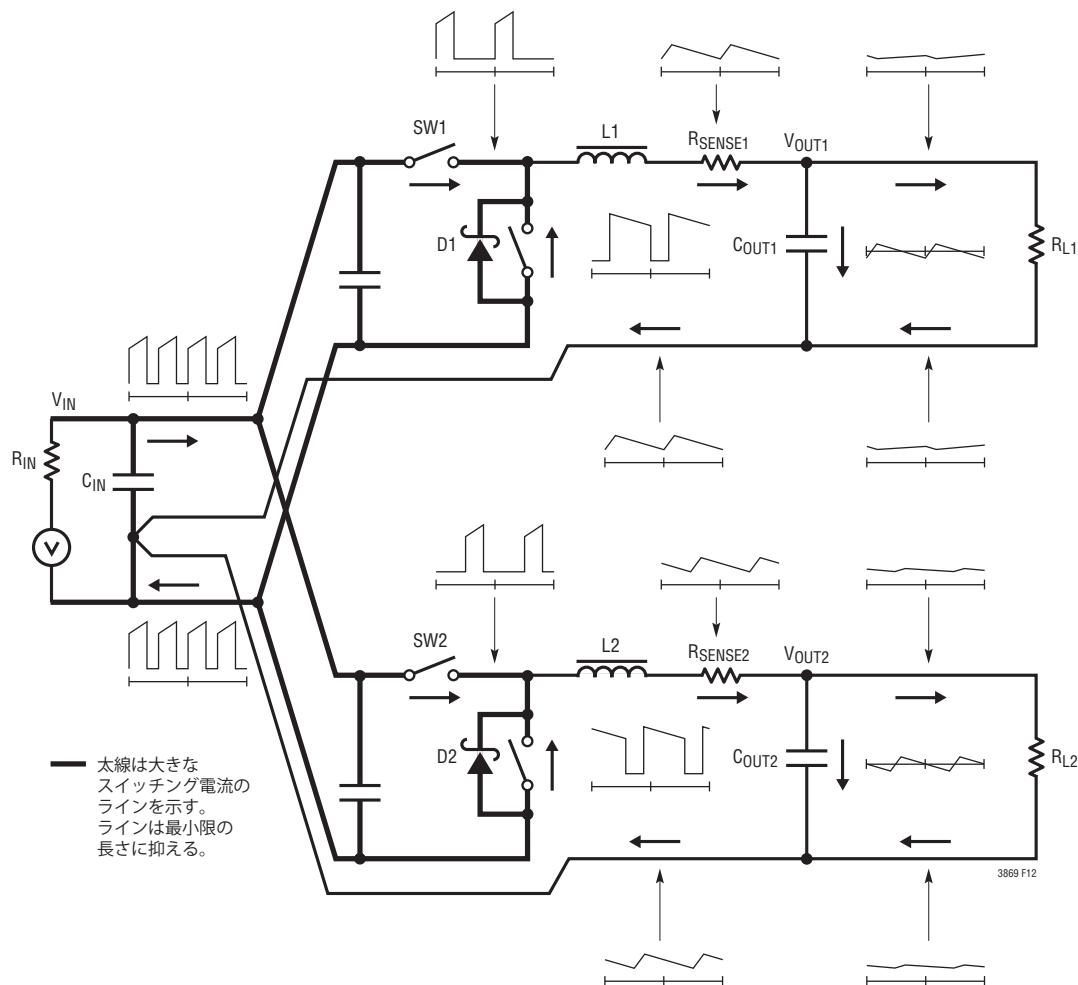


図12. 分岐電流の波形

アプリケーション情報

V_{IN} を公称レベルから下げて、ドロップアウト状態のレギュレータ動作を検証します。出力をモニタしながらさらに V_{IN} を下げて動作を確認し、低電圧ロックアウト回路の動作をチェックします。

出力電流が大きいとき、あるいは入力電圧が高いときにしか問題がないかどうかを調べます。入力電圧が高くかつ出力電流が小さいときに問題が発生する場合は、BOOST、SW、TGおよび(おそらく)BGの各接続点と、敏感な電圧ピンおよび電流ピンとの間の容量性結合を調べます。電流検出ピン間に接続するコンデンサは、デバイスのピンのすぐ近くに配置する必要があります。このコンデンサは高周波容量性結合による差動ノイズの混入の影響を最小限に抑えるのに有効です。低入力電圧時の電流流出力負荷が大きいときに問題が起きる場合は、 C_{IN} 、ショットキー・ダイオード、トップMOSFETなどの部品と、敏感な電流および電圧検出トレースとの誘導性結合を調べます。さらに、これらの部品とデバイスのSGNDピン間の共通グランド経路の電圧ピックアップも調べてください。

設計例

2チャネルの高電流レギュレータの設計例として、 $V_{IN} = 12V$ (公称)、 $V_{IN} = 20V$ (最大)、 $V_{OUT1} = 1.8V$ 、 $V_{OUT2} = 1.2V$ 、 $I_{MAX1,2} = 15A$ 、 $f = 400kHz$ を想定します(図13を参照)。

安定化された出力電圧は次式から求まります。

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R_B}{R_A}\right)$$

20kの1%抵抗を両方の V_{FB} ノードからグランドに使用すると、トップ帰還抵抗は(最も近い1%標準値で)40.2kおよび20kになります。

周波数はFREQピンを1Vにバイアスすることによって設定します(図9を参照)。

インダクタンス値は最大35%のリップル電流(各チャネルで5.25A)の想定に基づいています。リップル電流の最大値は最大入力電圧で生じます。

$$L = \frac{V_{OUT}}{f \cdot \Delta I_{L(MAX)}} \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right)$$

チャネル1には $0.78\mu H$ 、チャネル2には $0.54\mu H$ が必要です。両方のレールにVishayのIHLP4040DZ-01 ($0.56\mu H$ のインダクタ)が選択されています。公称入力電圧(12V)では、リップル電流は次のようにになります。

$$\Delta I_{L(NOM)} = \frac{V_{OUT}}{f \cdot L} \left(1 - \frac{V_{OUT}}{V_{IN(NOM)}}\right)$$

チャネル1には6.8A (46%)のリップルが生じ、チャネル2には4.8A (32%)のリップルが生じます。ピーク・インダクタ電流は、最大DC値にリップル電流の半分を加えた値、つまりチャネル1で18.4A、チャネル2で17.4Aになります。

チャネル2の最小オン時間は最大 V_{IN} で生じ、90nsより短くならないようにします。

$$t_{ON(MIN)} = \frac{V_{OUT}}{V_{IN(MAX)} f} = \frac{1.2V}{20V(400kHz)} = 150ns$$

I_{LIM} がフロート状態の場合、等価 R_{SENSE} 抵抗値は、最大電流検出スレッショルド(43mV)の最小値を使用することによって算出することができます。

$$R_{SENSE(EQUIV)} = \frac{V_{SENSE(MIN)}}{I_{LOAD(MAX)} + \frac{\Delta I_{L(NOM)}}{2}}$$

必要な等価 R_{SENSE} は、チャネル1では $2.4m\Omega$ 、チャネル2では $2.5m\Omega$ です。 $0.56\mu H$ のインダクタのDCRは、周囲温度 $25^\circ C$ では標準 $1.7m\Omega$ 、最大 $1.8m\Omega$ です。 $100^\circ C$ では、DCRの推定最大値は $2.3m\Omega$ です。DCRの最大値は等価 R_{SENSE} 値をわずかに下回る値です。したがって、信号を分割するためのR2は必要ありません。

アプリケーション情報

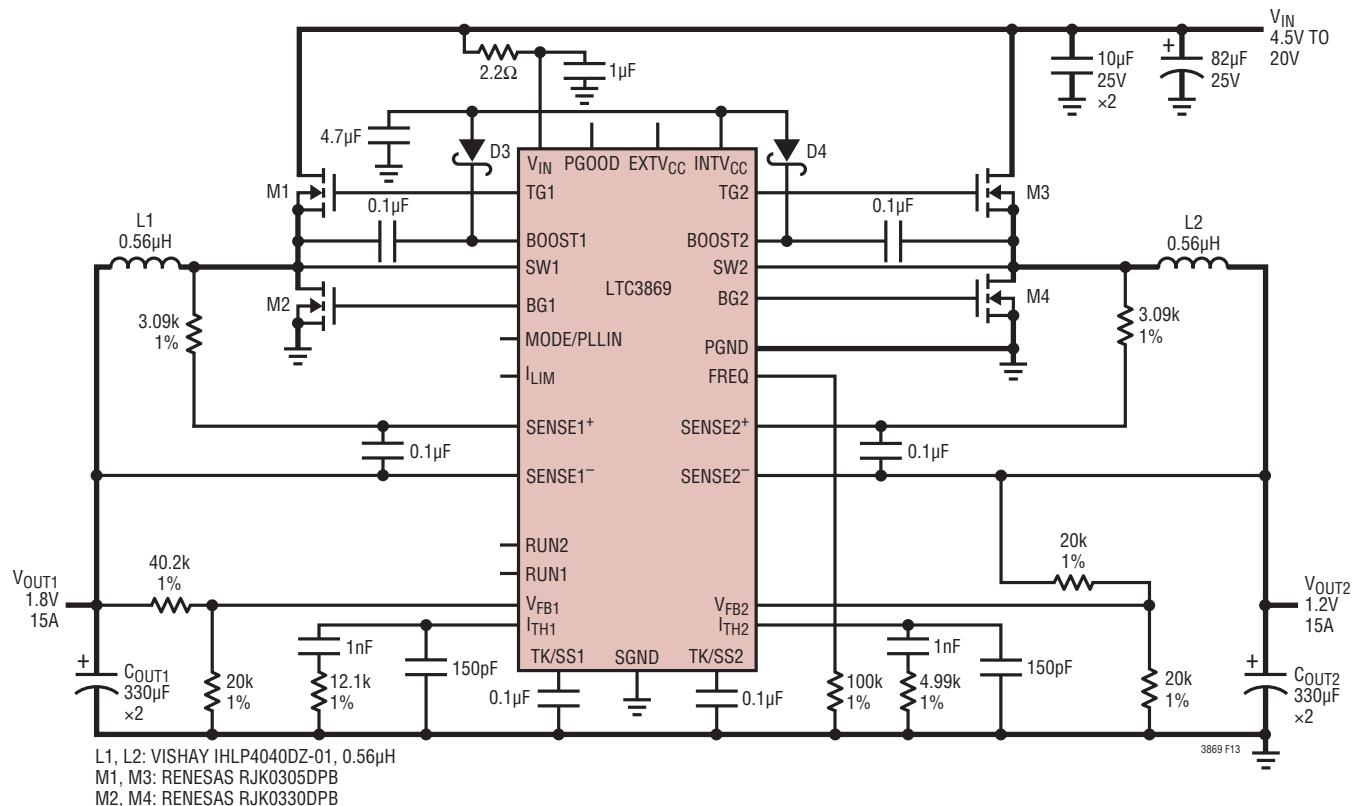


図13. 高効率デュアル400kHz、1.8V/1.2V降圧コンバータ

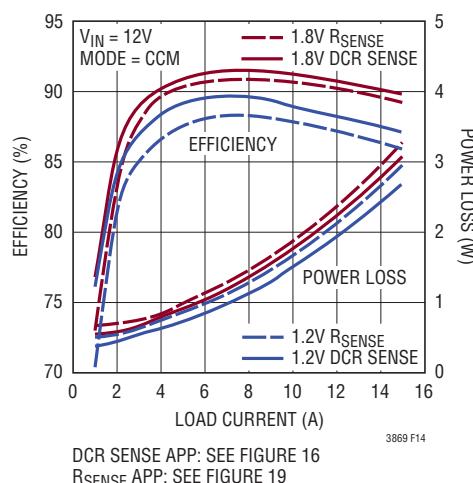


図14. DCR検出の効率とRSENSEの効率

LTC3869/LTC3869-2

アプリケーション情報

各チャネルに対して、C1に0.1μFを選択します。

$$R1 = \frac{L}{(DCR_{MAX} \text{ at } 25^\circ\text{C}) \cdot C1} = \frac{0.56\mu\text{H}}{1.8\text{m}\Omega \cdot 0.1\mu\text{F}} = 3.11\text{k}$$

R1 = 3.09kを選択します。

最大入力電圧でのR1の電力損失は次のようにになります。

$$P_{LOSS R1} = \frac{(V_{IN(MAX)} - V_{OUT}) \cdot V_{OUT}}{R1}$$

この結果、R1の電力損失はチャネル1では11mW、チャネル2では7mWになります。

R_{SENSE}のアプリケーションでは検出抵抗とDCRの合計が2.5mΩ(最大)であるのに対して、DCR検出のアプリケーションではインダクタのDCRは1.8mΩ(最大)です。スイッチ・ノードからV_{OUT}までの導通損失が小さくなる結果、DCR検出のアプリケーションの方が高効率になります。

トップサイドMOSFETの電力損失は容易に推定できます。MOSFETにルネサステクノロジのRJK0305DPBを選択すると、R_{DS(ON)} = 13mΩ(最大)、V_{MILLER} = 2.6V、C_{MILLER} ≈ 150pFになります。T_J (推定値) = 75°Cでの最大入力電圧では次のようにになります。

$$\begin{aligned} P_{MAIN} &= \frac{1.8V}{20V} (15A)^2 [1 + (0.005)(75^\circ\text{C} - 25^\circ\text{C})] \cdot \\ &(0.013\Omega) + (20V)^2 \left(\frac{15A}{2} \right) (2\Omega) (150\text{pF}) \cdot \\ &\left[\frac{1}{5V - 2.6V} + \frac{1}{2.6V} \right] (400\text{kHz}) \\ &= 329\text{mW} + 288\text{mW} \\ &= 617\text{mW} \end{aligned}$$

2mΩの検出抵抗の場合、グランドへの短絡によって次のフォールドバック電流が流れます。

$$I_{SC} = \frac{(1/3)50\text{mV}}{0.002\Omega} - \frac{1}{2} \left(\frac{90\text{ns}(20V)}{0.56\mu\text{H}} \right) = 6.7\text{A}$$

ボトムFETにルネサステクノロジのRJK0330DPB (R_{DS(ON)} = 3.9mΩ)を選択します。この結果、電力損失は次のようになります。

$$\begin{aligned} P_{SYNC} &= \frac{20V - 1.8V}{20V} (15A)^2 \cdot \\ &[1 + (0.005) \cdot (75^\circ\text{C} - 25^\circ\text{C})] \cdot 0.0039\Omega \end{aligned}$$

$$P_{SYNC} = 1\text{W}$$

C_{IN}は、チャネル1またはチャネル2だけがオンであると仮定して、全動作温度で最小7.5AのRMS電流定格のものを選択します。出力リップルを小さくするために、等価ESRが4.5mΩのC_{OUT}を選択します。連続モードでの出力リップルは入力電圧が最大のときに最大になります。ESRによる出力電圧リップルはおよそ次のとおりです。

$$V_{ORIPPLE} = R_{ESR} (\Delta I_L) = 0.0045\Omega \cdot 6.8\text{A} = 31\text{mV}_{P-P}$$

C_{OUT}両端に100μFのセラミック・コンデンサを接続することにより、出力電圧リップルをさらに低減することができます。

標準的应用例

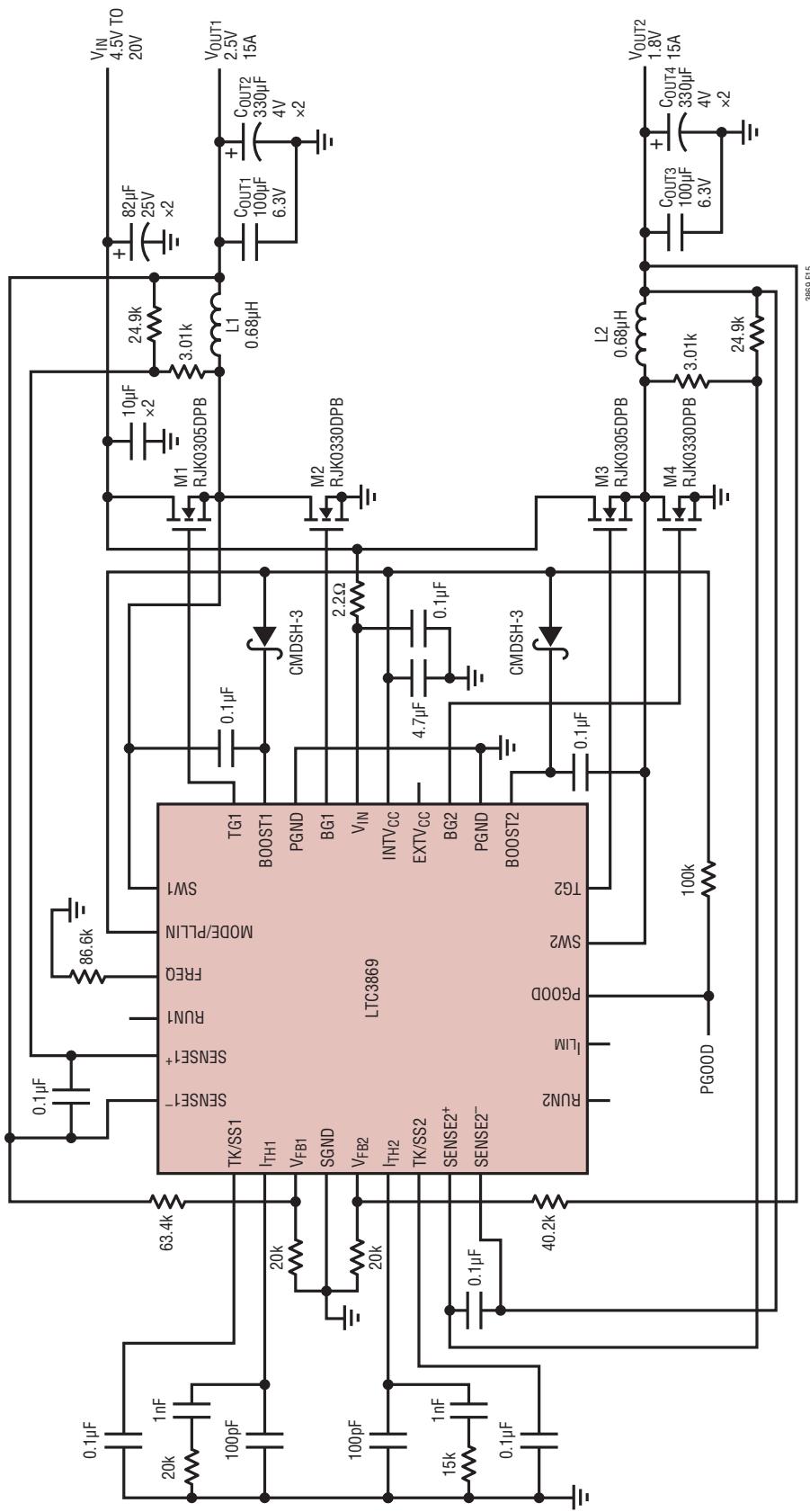


図15. DCRによる電流検出を使用した2.5V/15Aおよび1.8V/15A電源、f_{SW} = 350kHz

1.1, L2: VISHAY IHLP5050CE-01, 0.68 μ H
S0UT1, C0UT3: MURATA GRM32ER60J107ME20
S0UT2, C0UT4: KEMET T520V337M004ATE009
R0NTC1, R0NTC2: MURATA NCPT8WF104J03RB

LTC3869/LTC3869-2

標準的應用例

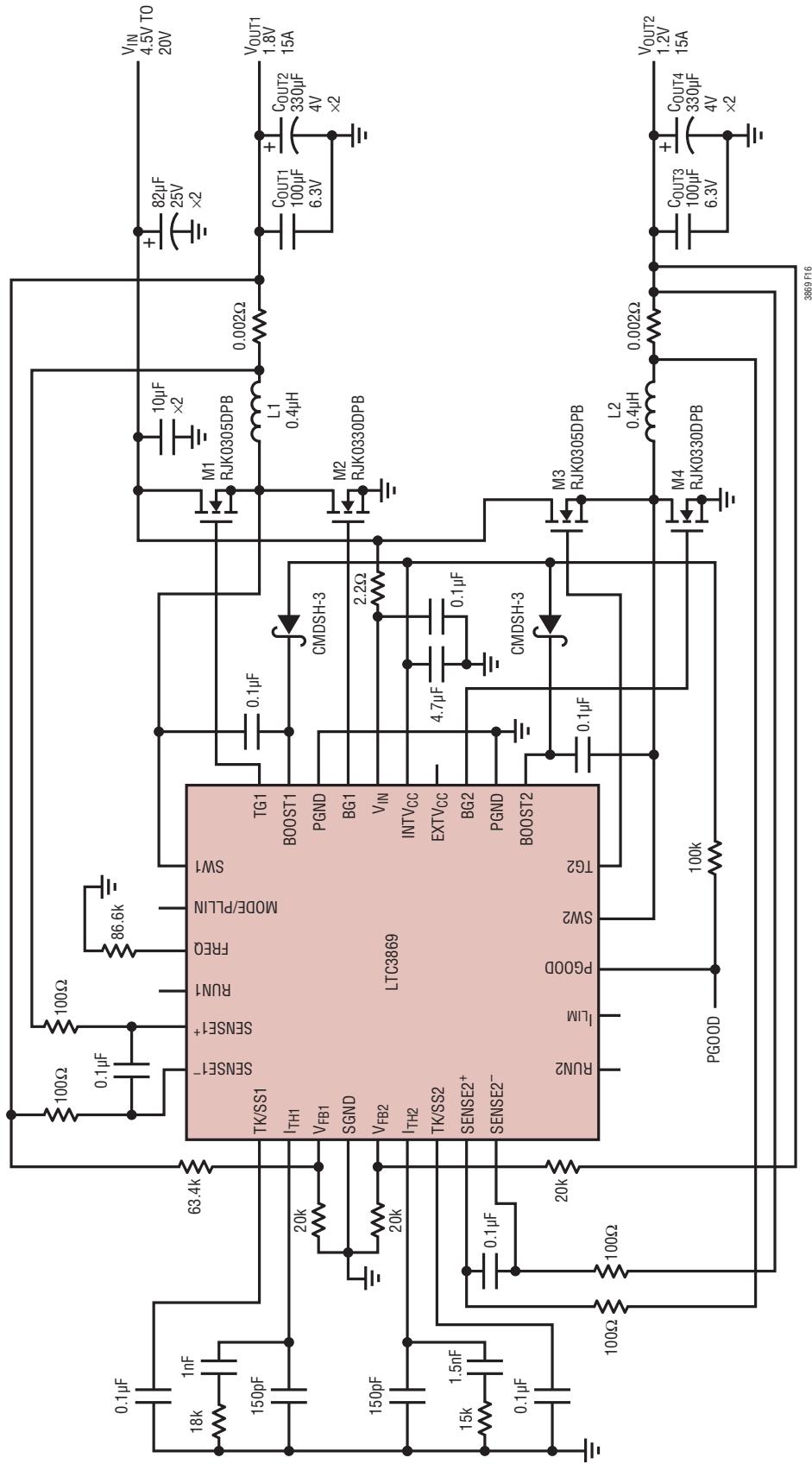
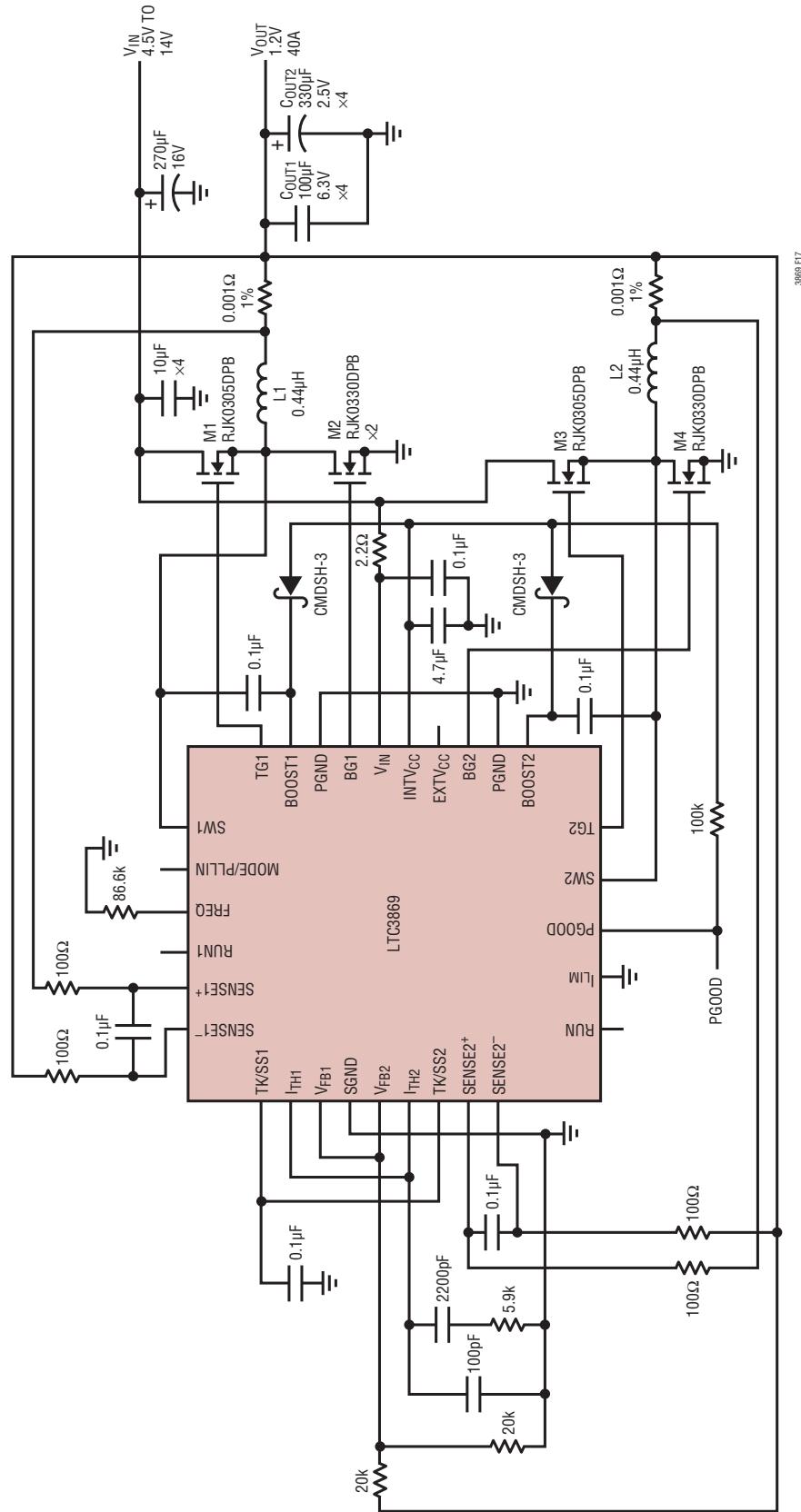


図16. 1.8V/15Aおよび1.2V/15A電源、f_{SW} = 400kHz

L1, L2: VITEC 59PR9875
Cout1, Cout3: MURATA GRM31CR60J107ME39L
Cout2, Cout4: SANYO 2R5TPE330M9

標準的應用例



38692fa

標準的応用例

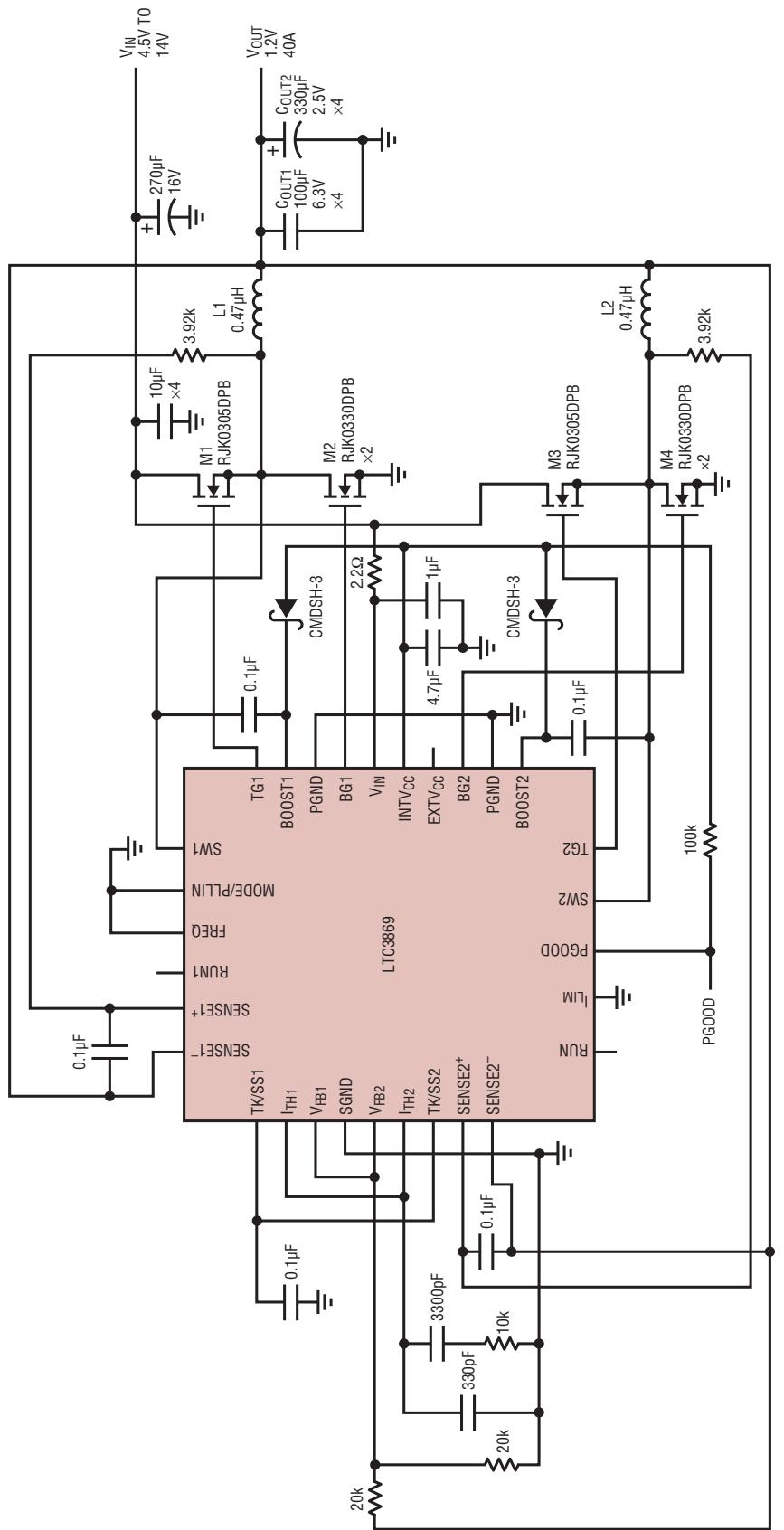


図18. DCRによる電流検出を使用した高効率2フェーズ1.2V/40A電源、 $f_{SW} = 250\text{kHz}$

標準的應用例

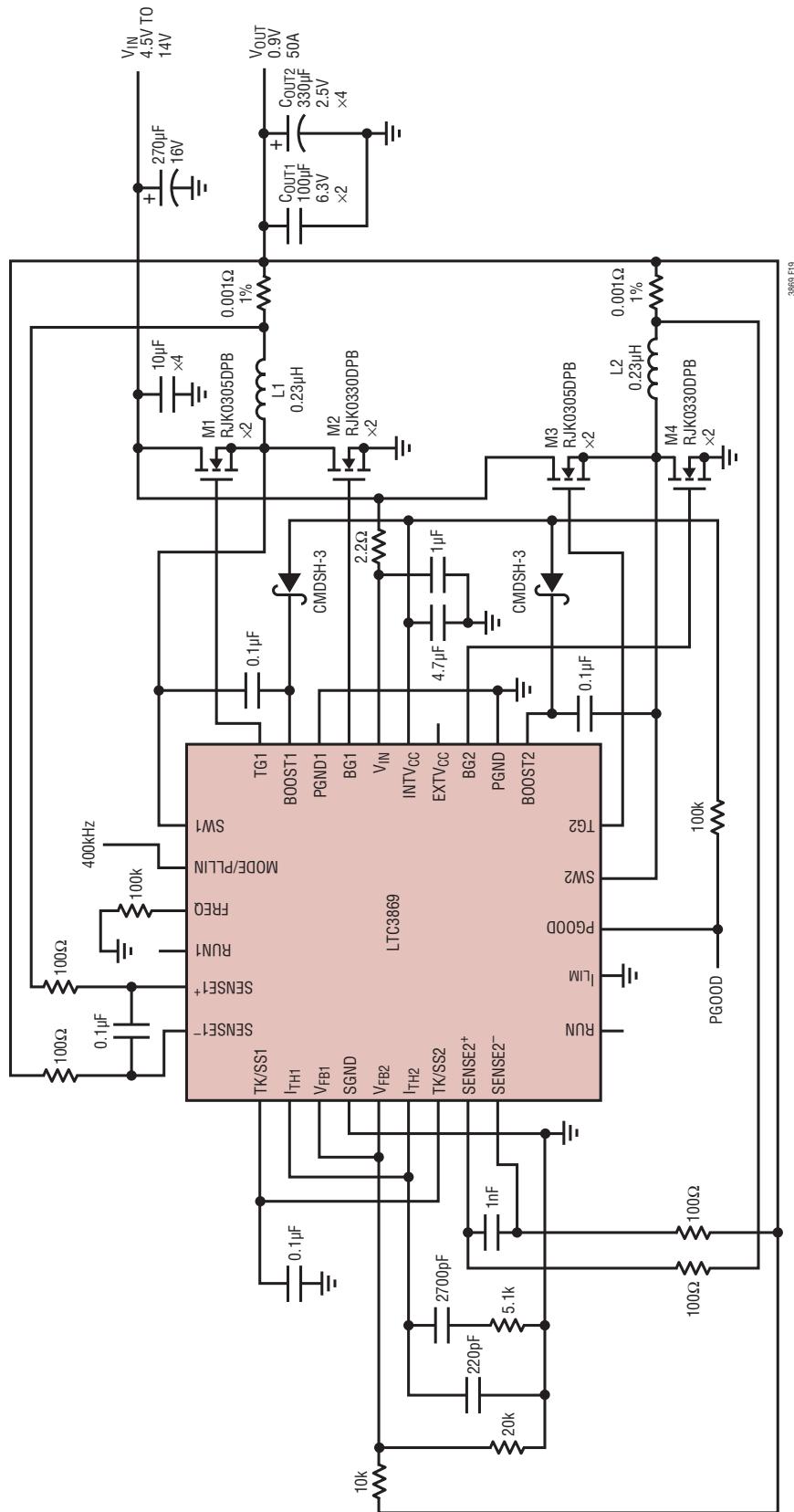


図19. 小型2フェーズ0.9V/50A電源、f_{SW} = 400kHz

L1, L2: PULSE PA0513.441NLT
Cout1: MURATA GRM31CR60J107ME39L
Cout2: SANYO 2R5TP330M9

標準的応用例

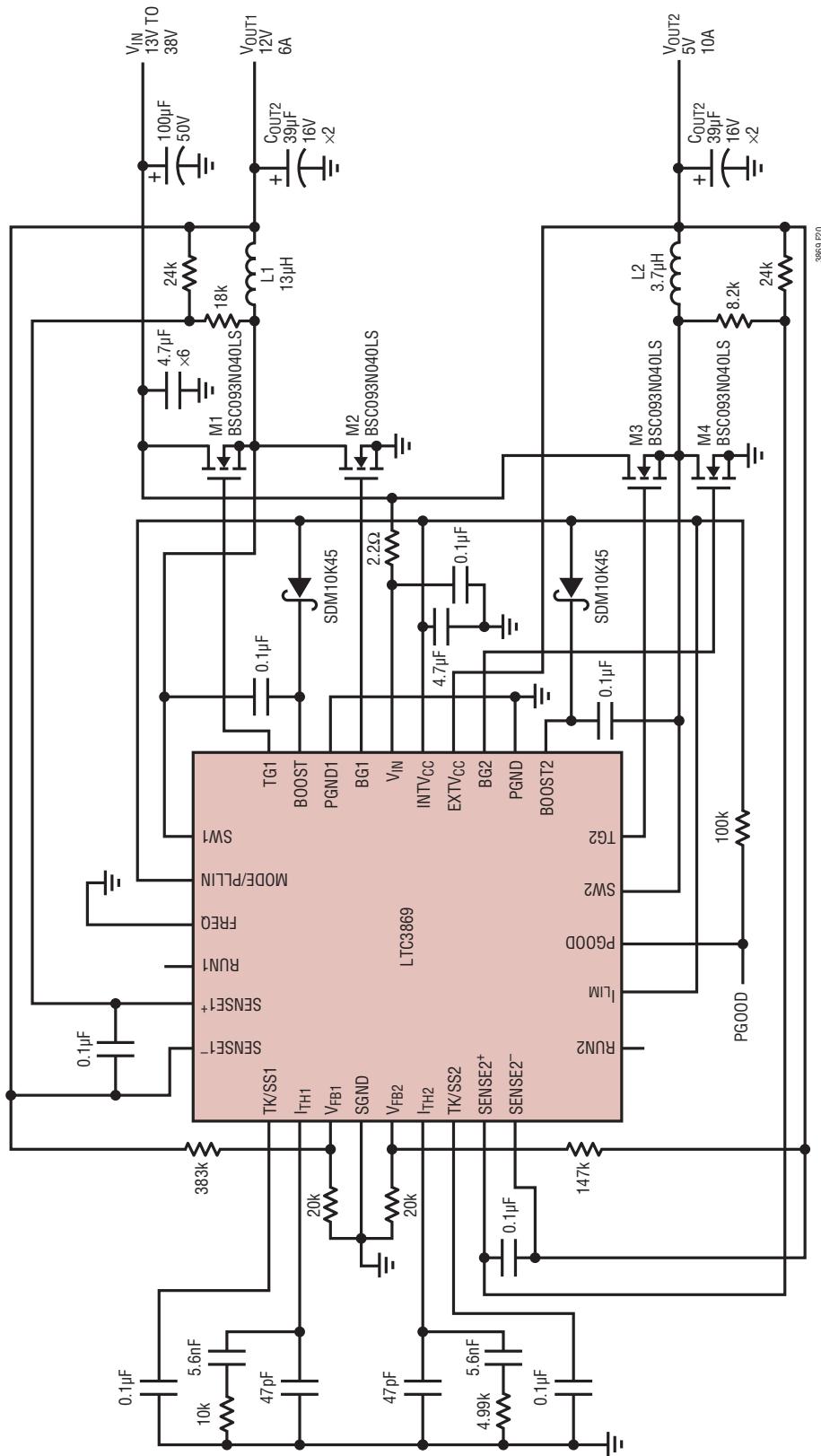
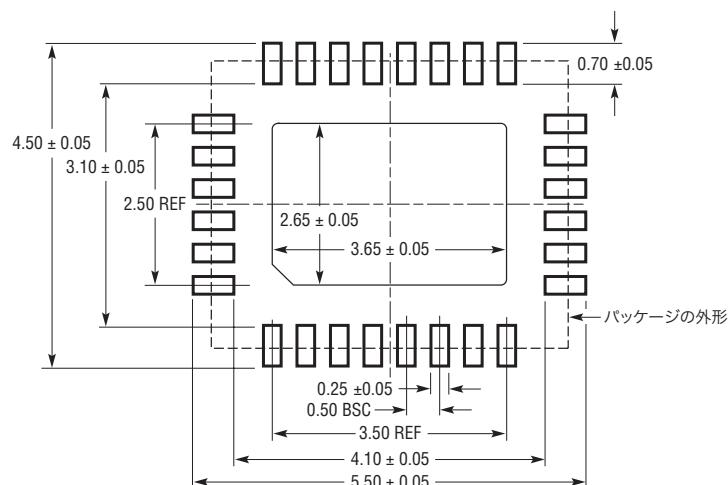


図20. DCRによる電流検出を使用した12V/6Aおよび5V/10A電源、 $f_{SW} = 250\text{kHz}$

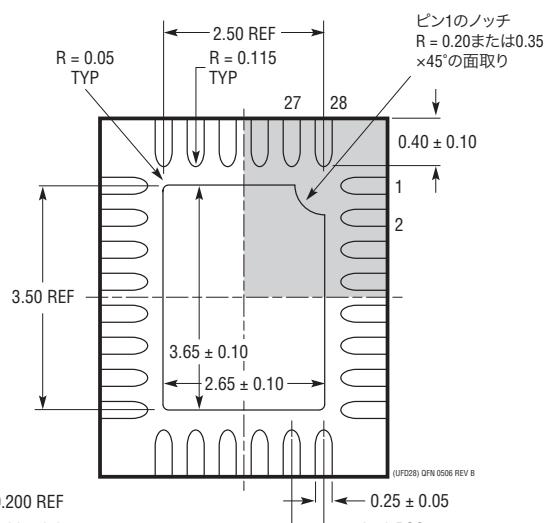
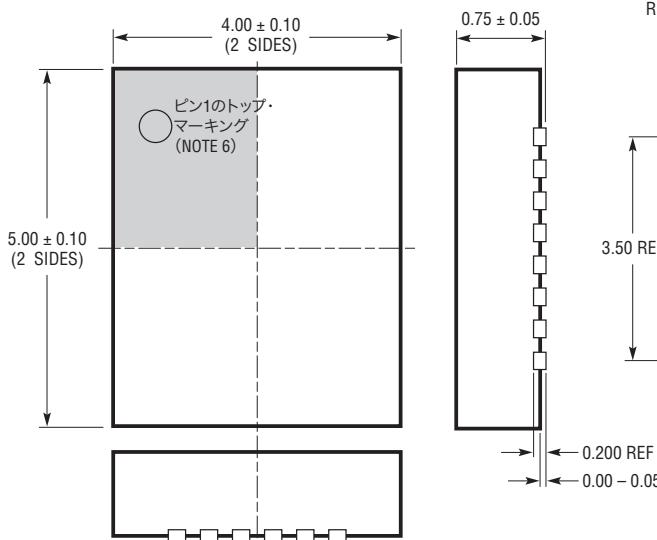
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

**UFD Package
28-Lead Plastic QFN (4mm x 5mm)**
(Reference LTC DWG # 05-08-1712 Rev B)



推奨する半田パッドのピッチと寸法
半田付けされない領域には半田マスクを使用する



底面図-図仕上げ

NOTE:

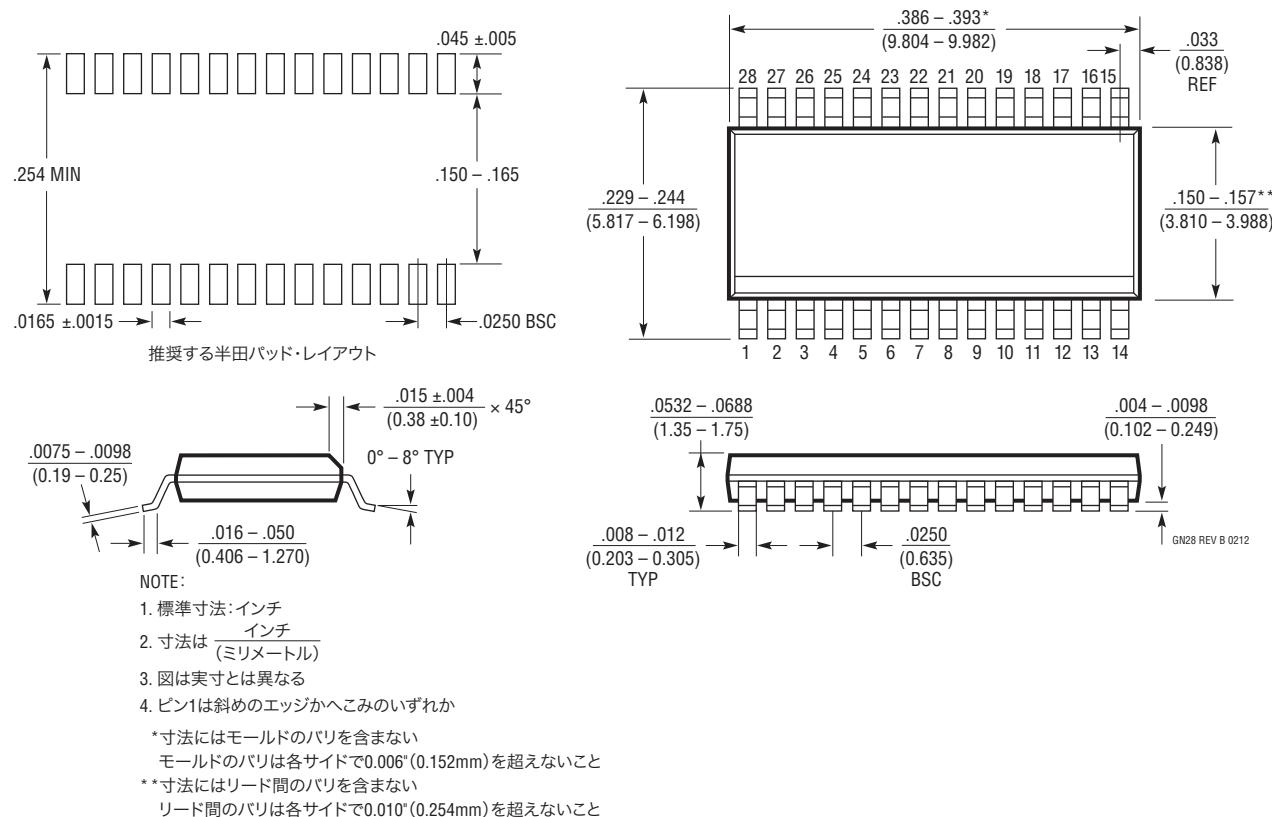
- NOTE:

 1. 図はJEDECパッケージ外形M0-220のバリエーション(WXXX-X)にするよう提案されている
 2. 図は実寸とは異なる
 3. 全ての寸法はミリメートル
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
 5. 露出パッドは半田めっきとする
 6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/design-tools/packaging>をご覧ください。

GN Package
28-Lead Plastic SSOP (Narrow .150 Inch)
 (Reference LTC DWG # 05-08-1641 Rev B)



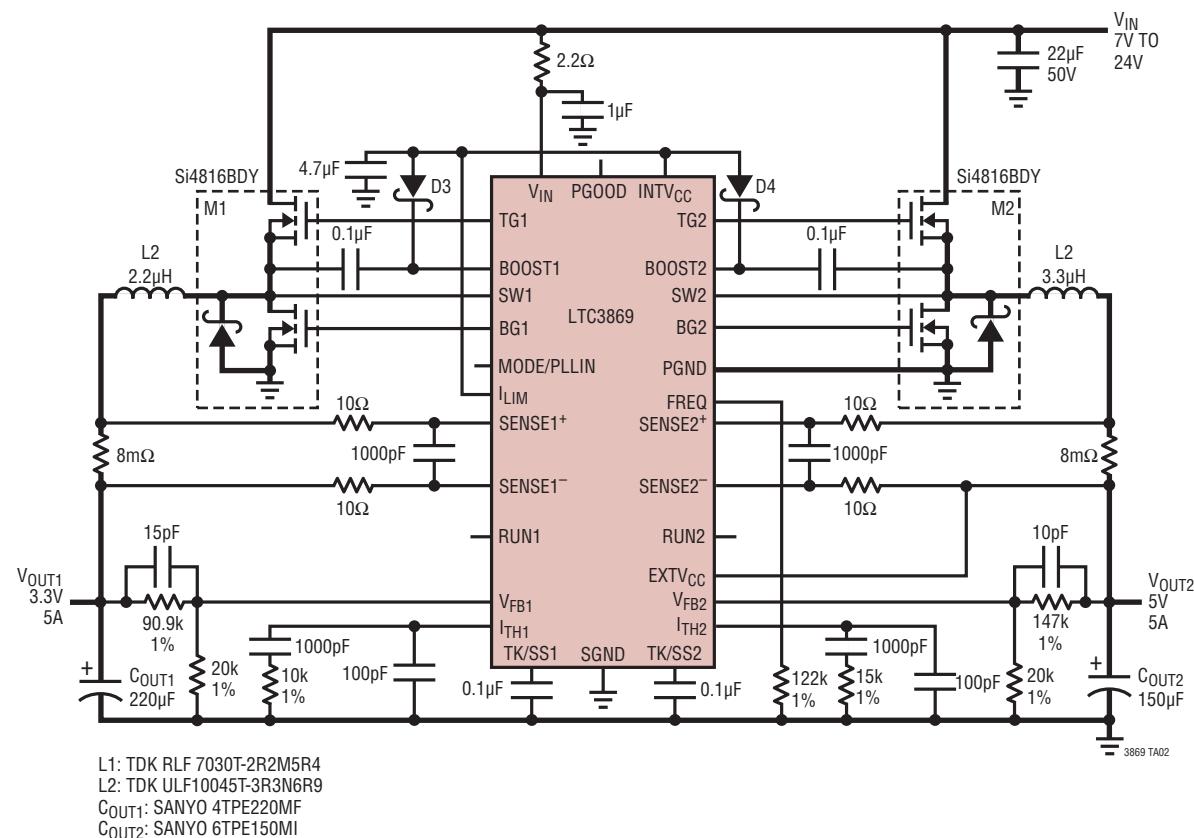
改訂履歴

REV	日付	概要	ページ番号
A	4/13	回路図を改訂。 パッケージの図を更新。	35~38 39~40

LTC3869/LTC3869-2

標準的応用例

センス抵抗を使用した3.3V/5A、5V/5Aのコンバータ



関連製品

製品番号	説明	注釈
LTC3850/ LTC3850-1/ LTC3850-2	デュアル、2フェーズ、高効率同期整流式降圧DC/DCコントローラ、RSENSEまたはDCRによる電流検出およびトラッキング	フェーズロック可能な固定動作周波数:250kHz~780kHz、4V ≤ V _{IN} ≤ 30V、0.8V ≤ V _{OUT} ≤ 5.25V
LTC3861/ LTC3861-1	差動アンプおよびトライステート出力ドライバ付き、デュアル、マルチフェーズ同期整流式降圧DC/DCコントローラ	パワープロック、DRMOSデバイス、または外部ゲート・ドライバおよびMOSFETと共に動作、3V ≤ V _{IN} ≤ 24V
LTC3855	差動アンプおよびDCR温度補償付きデュアル、マルチフェーズ同期整流式降圧DC/DCコントローラ	フェーズロック可能な固定動作周波数:250kHz~770kHz、4.5V ≤ V _{IN} ≤ 38V、0.6V ≤ V _{OUT} ≤ 12V
LTC3890	高入力電圧、低消費電流のデュアル、同期整流式降圧DC/DCコントローラ	フェーズロック可能な固定動作周波数:50kHz~900kHz、4V ≤ V _{IN} ≤ 60V、0.8V ≤ V _{OUT} ≤ 24V、消費電流:50μA
LTC3856	差動アンプおよびDCR温度補償付き、2フェーズ、シングル出力、同期整流式降圧DC/DCコントローラ	フェーズロック可能な固定周波数:250kHz~770kHz、4.5V ≤ V _{IN} ≤ 38V、0.6V ≤ V _{OUT} ≤ 5V
LTC3853	トリプル出力、マルチフェーズ同期整流式降圧DC/DCコントローラ、RSENSEまたはDCRによる電流検出およびトラッキング	フェーズロック可能な固定動作周波数:250kHz~750kHz、4V ≤ V _{IN} ≤ 24V、V _{OUT3} :最大13.5V
LTC3851A/ LTC3851A-1	広い入力電圧範囲のNo RSENSE™同期整流式降圧DC/DCコントローラ	フェーズロック可能な固定動作周波数:250kHz~750kHz、4V ≤ V _{IN} ≤ 38V、0.8V ≤ V _{OUT} ≤ 5.5V、MSOP-16E、3mm×3mm QFN-16およびSSOP-16パッケージ
LTC3833	差動アンプ付き高速、オン時間制御、高周波数の同期整流式降圧コントローラ	動作周波数:最大2MHz、4.5V ≤ V _{IN} ≤ 38V、0.6V ≤ V _{OUT} ≤ 5.5V、3mm×4mm QFN-20およびTSSOP-20Eパッケージ

38692fa