

高精度の電流分担機能を備えた、デュアル、マルチフェーズ電圧モード、降圧DC/DCコントローラ

特長

- パワーブロック、DrMOSまたは外付けゲート・ドライバ、MOSFETと組み合わせて動作
- 高精度電流分担機能を備えた固定周波数電圧モード制御
- $\pm 0.75\%$ 精度の 0.6V 電圧リファレンス
- 出力電圧リモート検出用の差動アンプ
- マルチフェーズ機能: 最大 12 相で動作
- プログラム可能な電流制限
- プリバイアスされた負荷に安全に電力を供給
- プログラム可能または PLL 同期可能なスイッチング周波数: 最大 2.25MHz
- インダクタ DCR を使用した損失のない電流検出または検出抵抗を使用した高精度電流検出
- V_{CC} の範囲: $3\text{V} \sim 5.5\text{V}$
- V_{IN} の範囲: $3\text{V} \sim 24\text{V}$
- パワーグッド出力による電圧モニタ
- 出力電圧トラッキング機能
- プログラム可能なソフトスタート
- $5\text{mm} \times 5\text{mm}$ の 32 ピン QFN パッケージで供給

アプリケーション

- 大電流の分散給電システム
- DSP、FPGA、およびASICの電源
- データ通信システムおよび通信システム
- 産業用電源

概要

LTC®3861-1は、大電流の分散給電システム、デジタル信号プロセッサやその他の通信機器/産業用DC/DC電源向けのデュアルPolyPhase®同期整流式降圧スイッチング・レギュレータ・コントローラです。固定周波数電圧モード・アーキテクチャを採用し、オフセットが非常に小さく帯域幅の広いエラーアンプと、出力電圧リモート検出差動アンプを組み合わせることにより、優れたトランジェント応答と出力レギュレーションを実現します。

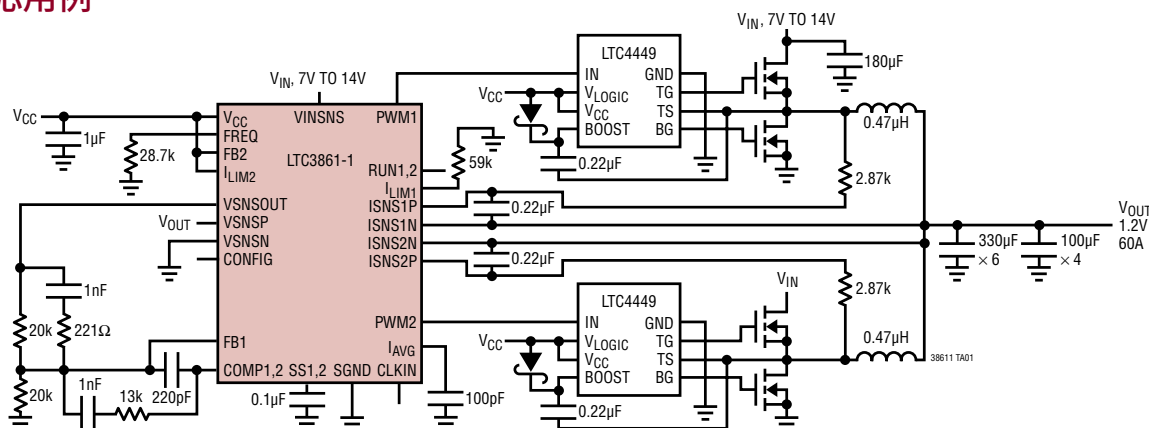
このコンローラはインダクタのDCRによる損失のない電流検出回路を内蔵しているので、位相間の電流バランスを維持し、過電流保護機能を実現します。このデバイスは3V～5.5VのV_{CC}電源で動作し、3V～24Vの入力電圧から0.6V～V_{CC} - 0.5Vの出力電圧へ降圧変換するよう設計されています。

ブリバイアスされた負荷に電力を安全に供給するため、ソフトスタート時にはインダクタ電流の反転がディスエーブルされます。固定動作周波数は外部クロックに同期させるか、250kHz～2.25MHzの範囲で直線的に設定できます。最大で6つのLTC3861-1コントローラを並列に動作させることにより、1、2、3、4、6または12相動作が可能です。

LTC3861-1はLTC3860とピン互換です。5mm×5mmの32ピンQFNパッケージで供給されます。LTC3861はLTC3861-1の36ピンQFNパッケージ版で、出力電圧検出用のデュアル差動アンプを備えています。

△、LT、LTC、LTM、PolyPhase、Linear Technology および Linear のロゴはリアテック/ロジック社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。6144194、5055767を含む米国特許によって保護されています。

標準的応用例



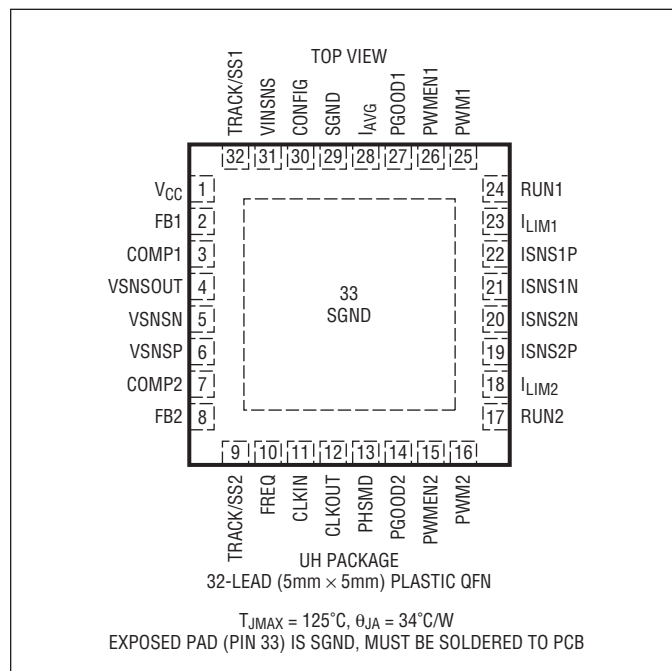
38611fa

LTC3861-1

絶対最大定格 (Note 1)

V_{CC} の電圧.....	$-0.3V \sim 6V$
V_{INSNS} の電圧.....	$-0.3V \sim 30V$
RUN1、RUN2 の電圧.....	$-0.3V \sim (V_{CC} + 0.3V)$
ISNS1P、ISNS1N、ISNS2P、ISNS2N.....	$-0.3V \sim (V_{CC} + 0.1V)$
他のすべてのピン.....	$-0.3V \sim (V_{CC} + 0.3V)$
動作接合部温度範囲 (Note 2、3).....	$-40^{\circ}C \sim 125^{\circ}C$
保存温度範囲.....	$-65^{\circ}C \sim 150^{\circ}C$

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3861EUAH-1#PBF	LTC3861EUAH-1#TRPBF	38611	32-Lead (5mm × 5mm) Plastic QFN	$-40^{\circ}C \sim 125^{\circ}C$
LTC3861IUH-1#PBF	LTC3861IUH-1#TRPBF	38611	32-Lead (5mm × 5mm) Plastic QFN	$-40^{\circ}C \sim 125^{\circ}C$

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。
非標準の鉛仕上げ製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

半田付けのプロファイルについては、http://www.linear-tech.co.jp/docs/Packaging/Linear_Technology_Surface_Mount_Products.pdf をご覧ください。

電気的特性 ●は規定動作接合部温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ の値 (Note 3)。注記がない限り、 $V_{CC} = 5\text{V}$ 、 $V_{RUN1,2} = 5\text{V}$ 、 $V_{FREQ} = 5\text{V}$ 、 $V_{CLKIN} = 0\text{V}$ 、 $V_{FB} = 0.6\text{V}$ 、 $f_{OSC} = 0.6\text{MHz}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}	V_{IN} Range	$V_{CC} = 5\text{V}$	3		24	V
V_{CC}	V_{CC} Voltage Range		3		5.5	V
I_Q	Input Voltage Supply Current Normal Operation Shutdown Mode UVLO	$V_{RUN1,2} = 5\text{V}$ $V_{RUN1,2} = 0\text{V}$ $V_{CC} < V_{UVLO}$		18 6	50	mA μA mA
V_{RUN}	RUN Input Threshold	V_{RUN} Rising V_{RUN} Hysteresis	1.95	2.25 250	2.45	V mV
I_{RUN}	RUN Input Pull-Up Current	$V_{RUN1,2} = 2.4\text{V}$		1.5		μA
V_{UVLO}	Undervoltage Lockout Threshold	V_{CC} Rising V_{CC} Hysteresis		100	3.0	V mV
I_{SS}	Soft-Start Pin Output Current	$V_{SS} = 0\text{V}$		2.5		μA
$t_{SS}(\text{INTERNAL})$	Internal Soft-Start Time			1.5		ms
V_{FB}	Regulated Feedback Voltage	-40°C to 85°C -40°C to 125°C	595.5 594	600 600	604.5 606	mV mV
$\Delta V_{FB}/\Delta V_{CC}$	Regulated Feedback Voltage Line Dependence	$3.0\text{V} < V_{CC} < 5.5\text{V}$		0.05	0.2	%/V
I_{LIMIT}	I_{LIM} Pin Output Current	$V_{LIM} = 0.8\text{V}$	19	20	22	μA

パワーグッド

$V_{FB}(\text{OV})$	PGOOD/ V_{FB} Overvoltage Threshold	V_{FB} Falling V_{FB} Rising	650	645 660	670	mV mV
$V_{FB}(\text{UV})$	PGOOD/ V_{FB} Undervoltage Threshold	V_{FB} Falling V_{FB} Rising	530	540 555	550	mV mV
$V_{PGOOD}(\text{ON})$	PGOOD Pull-Down Resistance			15	60	Ω
$I_{PGOOD}(\text{OFF})$	PGOOD Leakage Current	$V_{PGOOD} = 5\text{V}$			2	μA
t_{PGOOD}	PGOOD Delay	V_{PGOOD} High to Low		30		μs

エラーアンプ

I_{FB}	FB Pin Input Current	$V_{FB} = 600\text{mV}$	-100		100	nA
I_{OUT}	COMP Pin Output Current	Sourcing Sinking		1 5		mA mA
$A_V(\text{OL})$	Open-Loop Voltage Gain			75		dB
SR	Slew Rate	(Note 4)		45		V/ μs
f_{dB}	COMP Unity-Gain Bandwidth	(Note 4)		40		MHz

差動アンプ

A_V	Differential Amplifier Voltage Gain	$V_{SNSN} = 0\text{V}$	1.007	1	0.993	V/V
V_{OS}	Input Referred Offset	$V_{SNSN} = 0\text{V}$	-2		2	mV
f_{dB}	DA Unity-Gain Crossover Frequency	(Note 4)		40		MHz
$I_{OUT}(\text{SINK})$	Maximum Sinking Current	$\text{DIFFOUT} = 1.2\text{V}$		100		μA
$I_{OUT}(\text{SOURCE})$	Maximum Sourcing Current	$\text{DIFFOUT} = 1.2\text{V}$		500		μA
$V_{SNSOUT}(\text{MAX})$	Maximum Output Voltage			4		V

電流検出アンプ

$V_{ISENSE}(\text{MAX})$	Maximum Differential Current Sense Voltage ($V_{ISNSP} - V_{ISNSN}$)			50		mV
$A_V(\text{ISENSE})$	Voltage Gain			18.5		V/V
$V_{CM}(\text{ISENSE})$	Input Common Mode Range		-0.3		$V_{CC} - 0.5$	V

LTC3861-1

電気的特性 ●は規定動作接合部温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ の値 (Note 3)。注記がない限り、 $V_{CC} = 5\text{V}$ 、 $V_{RUN1,2} = 5\text{V}$ 、 $V_{FREQ} = 5\text{V}$ 、 $V_{CLKIN} = 0\text{V}$ 、 $V_{FB} = 0.6\text{V}$ 、 $f_{OSC} = 0.6\text{MHz}$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
I _{SENSE}	SENSE Pin Input Current	V _{CM} = 1.5V		100			nA
V _{OS}	Current Sense Input Referred Offset	−40°C ~ 125°C	●	−1.25		1.25	mV
発振器およびフェーズロック・ループ							
f _{OSC}	Oscillator Frequency	V _{CLKIN} = 0V V _{FREQ} = 0V V _{FREQ} = 5V	● ●	360 540	400 600	440 660	kHz kHz
		V _{CLKIN} = 5V R _{FREQ} < 24.9k R _{FREQ} = 36.5k R _{FREQ} = 48.7k R _{FREQ} = 64.9k R _{FREQ} = 88.7k			200 600 1 ±1.45 ±2.1		kHz kHz MHz MHz MHz
		Maximum Frequency Minimum Frequency		3		0.25	MHz MHz
I _{FREQ}	FREQ Pin Output Current	V _{FREQ} > 0.8V		18.5	20	21.5	μA
t _{CLKIN(HI)}	CLKIN Pulse Width High	V _{CLKIN} = 0V to 5V		100			ns
t _{CLKIN(LO)}	CLKIN Pulse Width Low	V _{CLKIN} = 0V to 5V		100			ns
R _{CLKIN}	CLKIN Pull-Up Resistance				13		kΩ
V _{CLKIN}	CLKIN Input Threshold	V _{CLKIN} Falling V _{CLKIN} Rising			1.2 2		V V
V _{FREQ}	FREQ Input Threshold	V _{CLKIN} = 0V V _{FREQ} Falling V _{FREQ} Rising			1.5 2.5		V V
V _{OL(CLKOUT)}	CLKOUT Low Output Voltage	I _{LOAD} = −500μA			0.2		V
V _{OH(CLKOUT)}	CLKOUT High Output Voltage	I _{LOAD} = 500μA			V _{CC} − 0.2		V
θ ₂ −θ ₁	Channel 1-to-Channel 2 Phase Relationship	V _{PHSMD} = 0V V _{PHSMD} = Float V _{PHSMD} = V _{CC}			180 180 120		Deg Deg Deg
θ _{CLKOUT} −θ ₁	CLKOUT-to-Channel 1 Phase Relationship	V _{PHSMD} = 0V V _{PHSMD} = Float V _{PHSMD} = V _{CC}			60 90 240		Deg Deg Deg
PWM/PWMEN 出力							
PWM	PWM Output High Voltage	I _{LOAD} = 500μA	●	4.5			V
	PWM Output Low Voltage	I _{LOAD} = −500μA	●			0.5	V
	PWM Output Current in Hi-Z State					±5	μA
	PWM Maximum Duty Cycle				91.5		%
PWMEN	PWMEN Output High Voltage	(I _{LOAD} = 1mA)	●	4.5			V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: T_J は周囲温度 T_A および電力損失 P_D から次式に従って計算される。

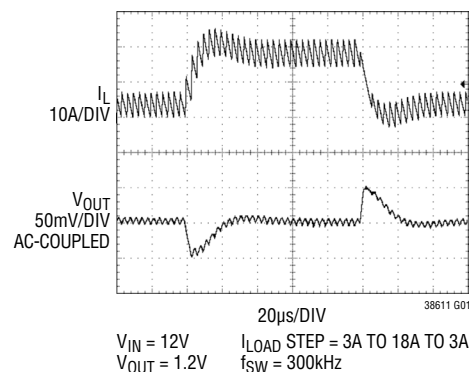
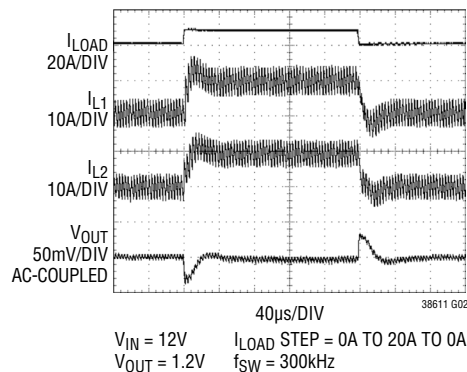
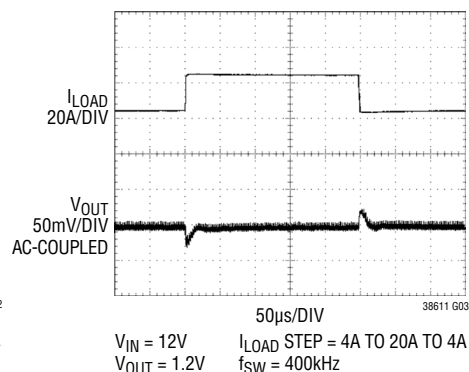
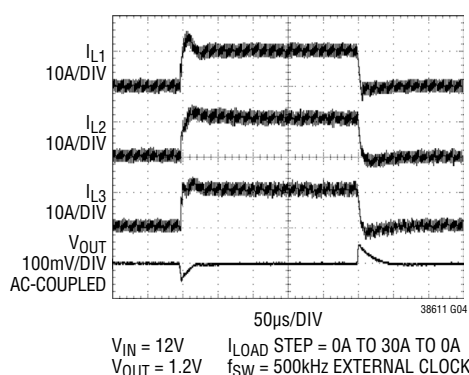
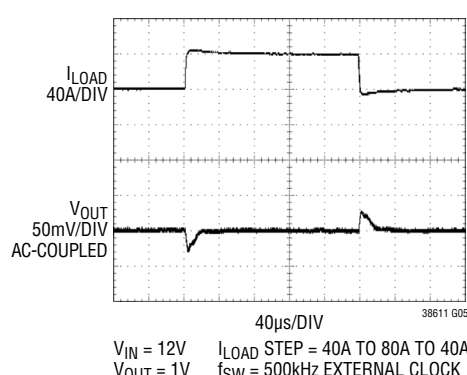
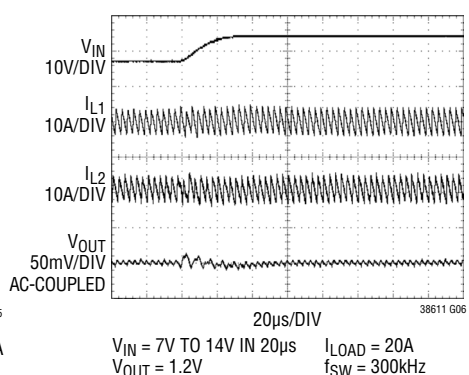
$$T_J = T_A + (P_D \cdot 34^\circ\text{C/W})$$

Note 3: LTC3861-1 は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3861-1E は、 $0^\circ\text{C} \sim 85^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動

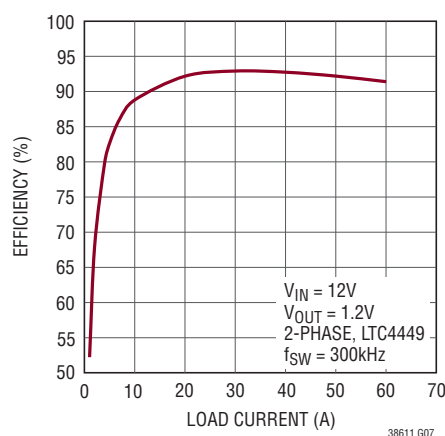
作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3861-1I は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で動作することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まる。

Note 4: 設計により保証されている。

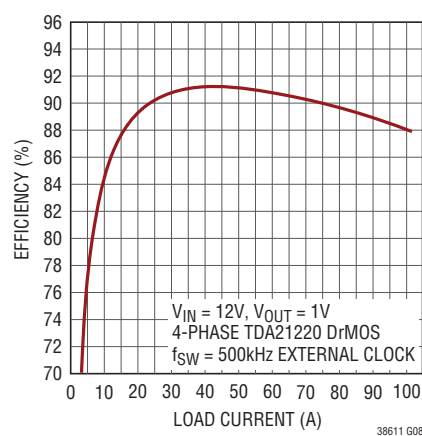
標準的性能特性

負荷ステップ・トランジェント応答
(1フェーズ、LTC4449を使用)負荷ステップ・トランジェント応答
(2フェーズ、LTC4449を使用)負荷ステップ・トランジェント応答
(2フェーズ、D12S1R845A パワー
ブロックを使用)負荷ステップ・トランジェント応答
(3フェーズ、FDMF6707B DrMOSを
使用)負荷ステップ・トランジェント応答
(4フェーズ、TDA21220 DrMOSを
使用)入カステップ・トランジェント応答
(2フェーズ、LTC4449を使用)

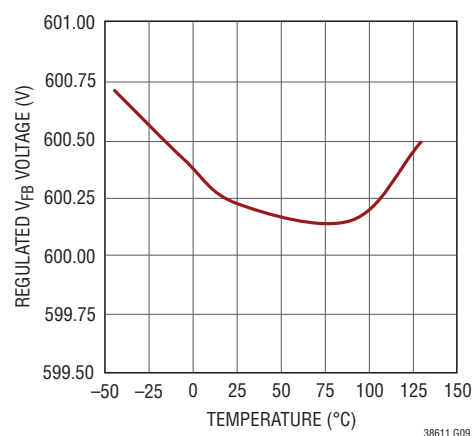
効率と負荷電流



効率と負荷電流



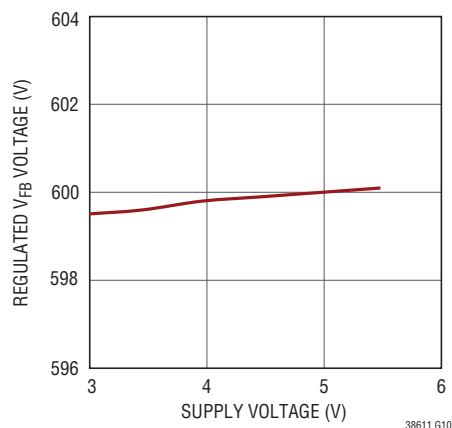
帰還電圧 V_FB と温度



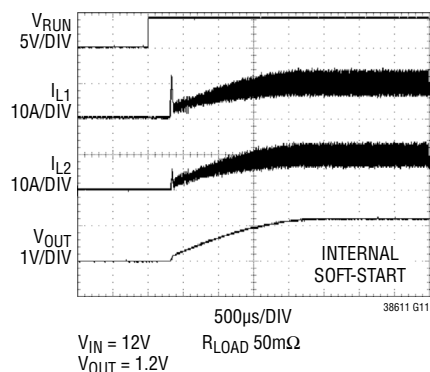
LTC3861-1

標準的性能特性

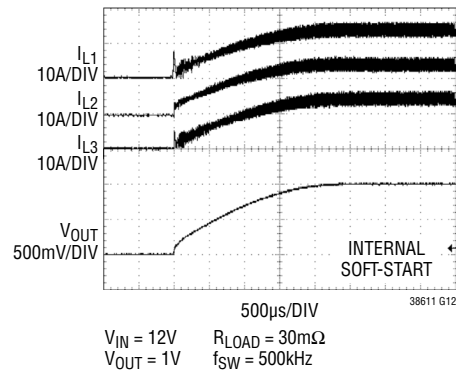
安定化された V_{FB} と電源電圧



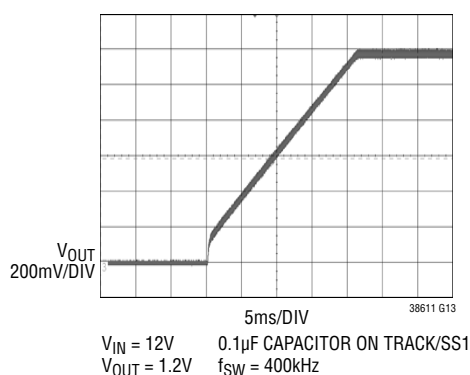
起動応答
(2フェーズ、LTC4449を使用)



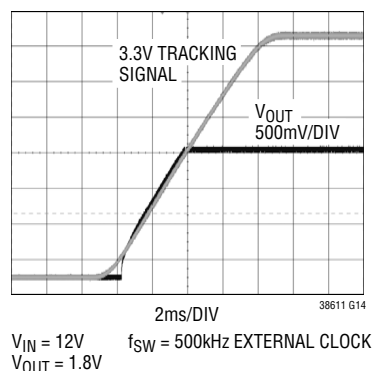
起動応答
(3フェーズ、FDMF6707B DrMOSを使用)



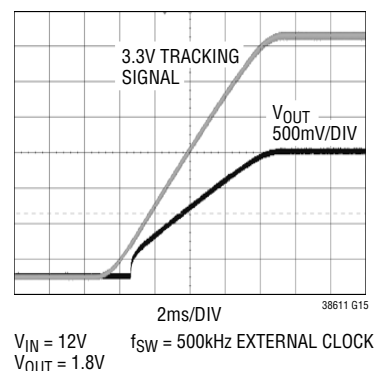
ソフトスタート起動応答
(2フェーズ、D12S1R845A パワーブロックを使用)



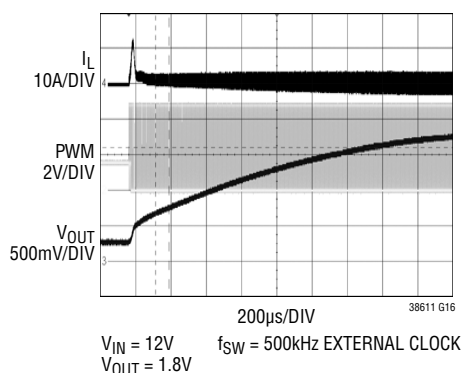
同時トラッキング(1フェーズ、FDMF6707B DrMOSを使用)



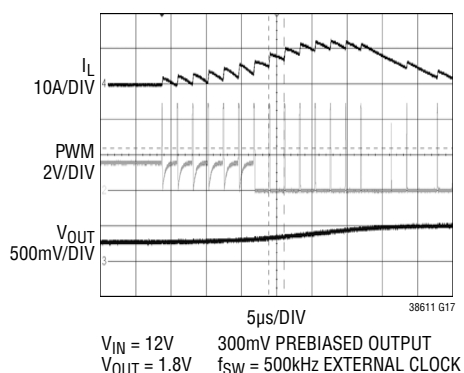
比例トラッキング(1フェーズ、FDMF6707B DrMOSを使用)



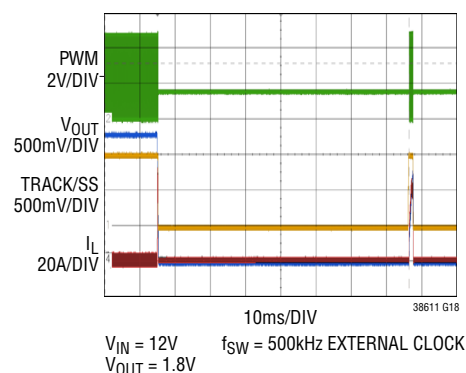
300mVにプリバイアスされた出力での起動応答(1フェーズ、FDMF6707B DrMOSを使用)



最初の7サイクルが非同期の起動
(1フェーズ、FDMF6707B DrMOSを使用)



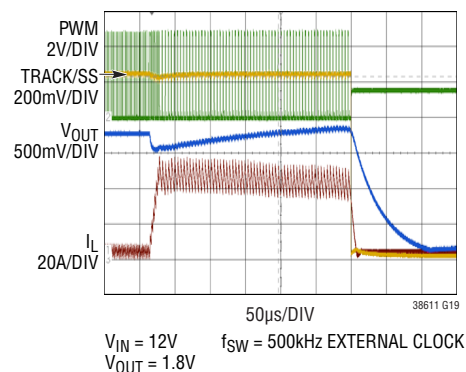
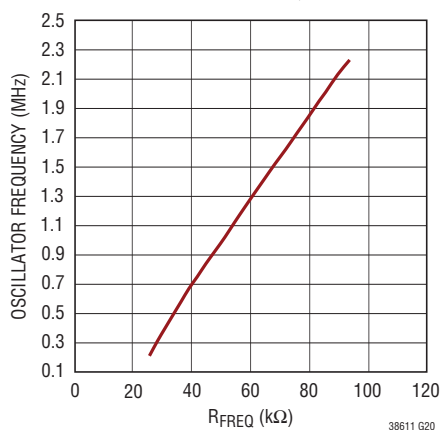
短絡での起動(1フェーズ、FDMF6707B DrMOSを使用)



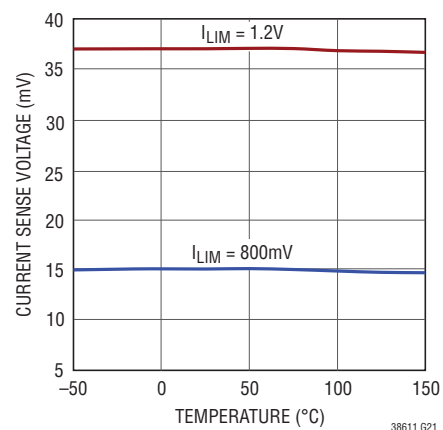
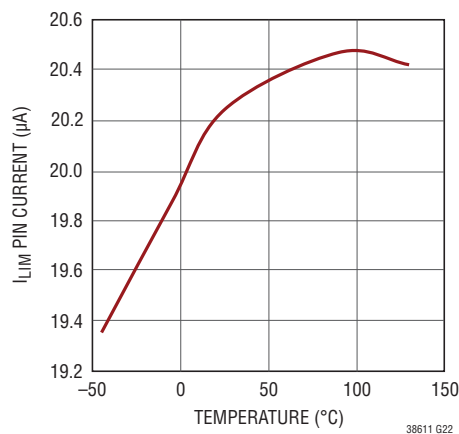
38611fa

標準的性能特性

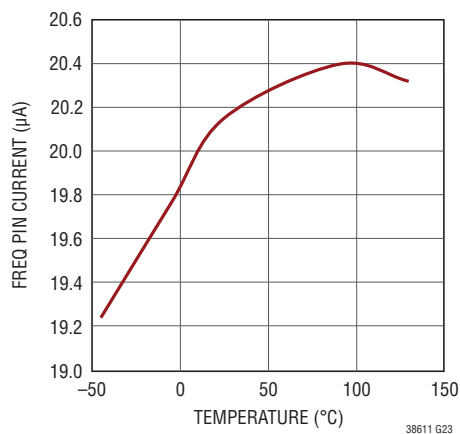
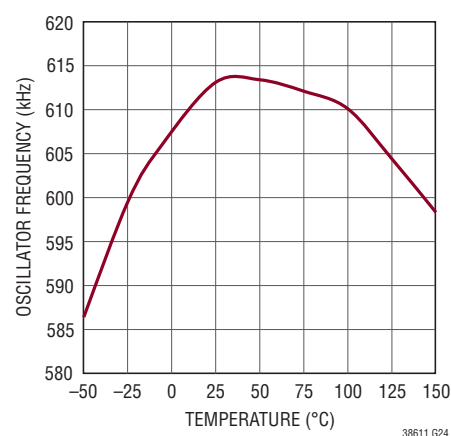
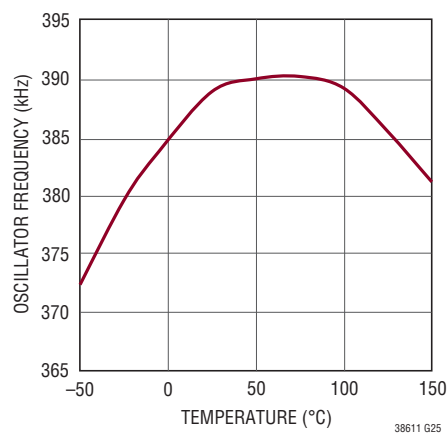
128サイクルの過電流カウンタ
(1フェーズ、FDMF6707B DrMOSを
使用)

発振器周波数と R_{FREQ}

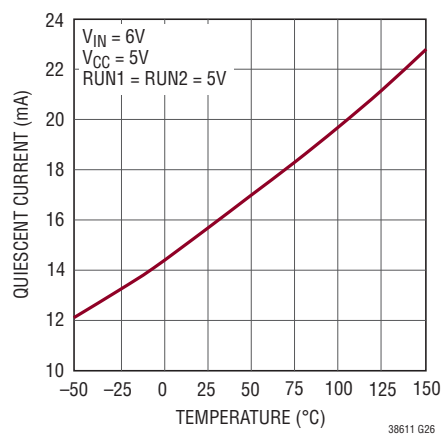
過電流しきい値と温度

I_{LIM} ピンの電流と温度

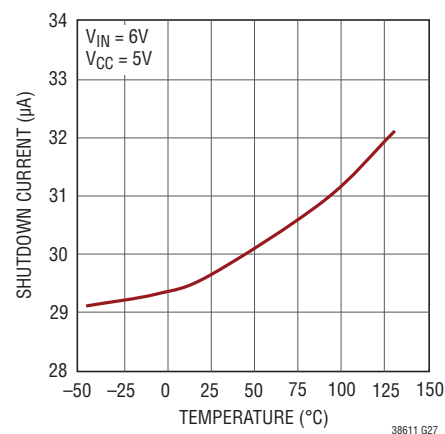
FREQ ピンの電流と温度

600kHz にプリセットされた周波数と
温度400kHz にプリセットされた
周波数と温度

静止電流と温度

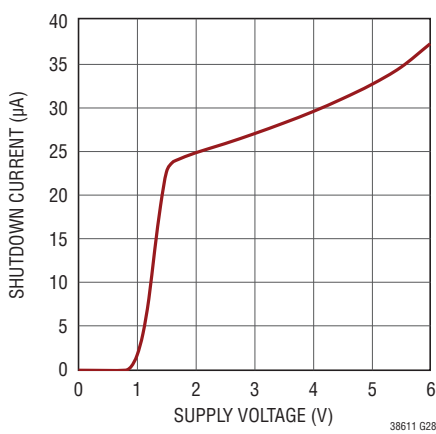


シャットダウン時静止電流と温度

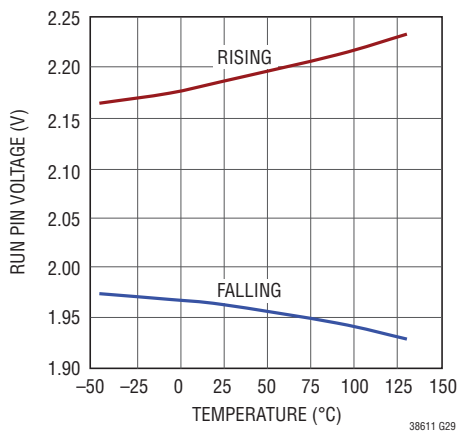


標準的性能特性

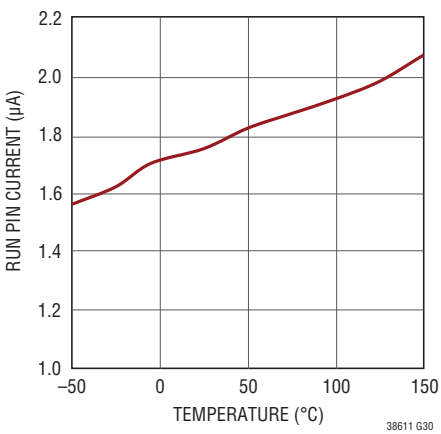
シャットダウン時静止電流と電源電圧



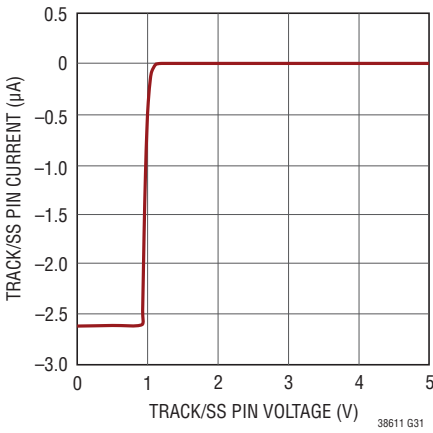
RUNのしきい値と温度



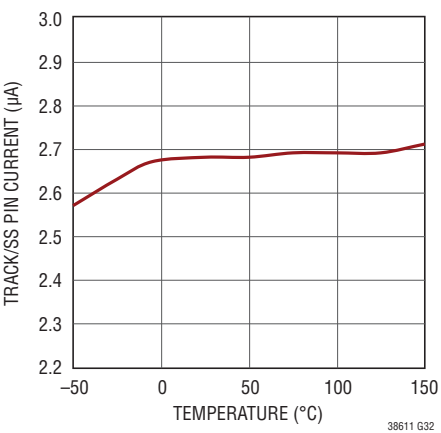
RUNのプルアップ電流と温度



TRACK/SSの電流とTRACK/SSの電圧



TRACK/SSのプルアップ電流と温度



ピン機能

V_{CC} (ピン1) : デバイスの電源電圧。このピンは、0.1 μ F ~ 1 μ F のセラミック・コンデンサを使ってデバイスの近くでGNDにバイパスします。

FB1 (ピン2)、FB2 (ピン8) : エラーアンプの反転入力。FB1またはFB2のいずれかを抵抗分割器を介してVSNSOUTに接続することで、V_{OUT}のリモート検出を行うことができます。抵抗分割器の下側はデバイスのSGNDピンに接続します。もう片方のFBは(使用する場合は)通常、抵抗分割器を介して2つめのV_{OUT}に接続され、これもまた、デバイスのSGNDピンで終端されます。

COMP1 (ピン3)、COMP2 (ピン7) : エラーアンプの出力。PWMのデューティ・サイクルはこの制御電圧に従って増加します。LTC3861-1のエラーアンプは出力インピーダンスが低い真のオペアンプです。したがって、2個のアクティブなエラーアンプの出力を直接相互接続することはできません。マルチフェーズ動作の場合、エラーアンプのFBピンをV_{CC}に接続するとアンプの出力がスリーステートになります。こうすると、すべてのCOMPピンを相互接続して1つのチャンネルをマスタとして使用し、他のすべてのチャンネルをスレーブとして使用することにより、マルチフェーズ動作を行うことができます。RUNピンが“L”のとき、それぞれのCOMPピンがアクティブにグラウンドにプルダウンされます。

VSNSOUT (ピン4) : 差動アンプの出力。抵抗分割器と補償ネットワークを使ってFB1またはFB2に接続し、V_{OUT}のリモート検出を行います。

VSNSN (ピン5) : 差動検出アンプの反転入力。このピンは出力負荷の検出グラウンドに接続します。

VSNSP (ピン6) : 差動検出アンプの非反転入力。このピンは出力負荷のV_{OUT}に接続します。

FREQ (ピン10) : 周波数の設定/選択ピン。このピンは20 μ Aの電流をソースします。CLKINが“H”またはフロート状態の場合、このピンとSGNDの間の抵抗によってスイッチング周波数が設定されます。CLKINが“L”の場合、このピンのロジック状態によって内部の600kHzまたは1MHzのプリセット周波数が選択されます。

CLKIN (ピン11) : 外部クロックの同期入力。250kHz ~ 2.25MHzの外部クロックが与えられていると、スイッチング周波数はこのクロックに同期します。CLKINは、50k Ω の内部抵抗によってV_{CC}まで引き上げられています。閉ループ動作では、CLKINの入力波形の立ち上がりエッジがPWM1の立ち上がりエッジに揃います。CLKINが“H”またはフロート状態の場合、FREQピンからSGNDへの抵抗によってスイッチング周波数が設定

されます。CLKINが“L”の場合、FREQピンのロジック状態によって内部の600kHzまたは1MHzのプリセット周波数が選択されます。

CLKOUT (ピン12) : マルチフェーズ・システムで複数のLTC3861-1デバイスをデジタイズチェーン接続するのに使用するデジタル出力。PHSMDピンの電圧により、CH1とCH2の間およびCH1とCLKOUTの間の位相関係が制御されます。両方のRUNピンが“L”にドライブされると、CLKOUTピンはアクティブにV_{CC}にクランプされます。

PHSMD (ピン13) : フェーズ・モード・ピン。PHSMDピンの電圧により、CH1のPWM信号の立ち上がりとCH2のPWM信号の立ち上がりの位相関係、およびCH1のPWM信号とCLKOUTの間の位相関係が設定されます。このピンをフロート状態にするか、またはV_{CC}とSGNDのどちらかに接続すると、CH1、CH2、およびCLKOUTの間の位相関係が変化します。

ISNS1N (ピン21)、ISNS2N (ピン20) : 電流検出アンプの(−)入力。電流検出アンプの(−)入力は通常、それぞれインダクタのV_{OUT}側に接続します。

ISNS1P (ピン22)、ISNS2P (ピン19) : 電流検出アンプの(+)入力。電流検出アンプの(+)入力は通常、インダクタの並列RC検出回路の中間点に接続するか、または、ディスクリートの検出抵抗を使用している場合にはインダクタと検出抵抗の間のノードに接続します。

I_{LIM1} (ピン23)、I_{LIM2} (ピン18) : 電流コンパレータの検出電圧制限の選択ピン。このピンからSGNDに抵抗を接続します。このピンは20 μ Aをソースします。これによって生じる電圧により、過電流保護のしきい値が設定されます。

RUN1 (ピン24)、RUN2 (ピン17) : 実行制御入力。どちらかのRUNピンの電圧が2.25Vを超えると、デバイスがオンします。ただし、これらのピンのどちらかを2Vより低くすると、デバイスは該当するチャンネルをシャットダウンします。これらのピンには1.5 μ Aのプルアップ電流源が備わっています。

PWM1 (ピン25)、PWM2 (ピン16) : (トップ)ゲート信号の出力。この信号は、外部のゲート・ドライバまたはドライバ内蔵MOSFETのPWM入力またはトップ・ゲート入力に供給されます。これはスリーステート互換出力です。

PWMEN1 (ピン26)、PWMEN2 (ピン15) : スリーステート互換でないドライバ用のイネーブル・ピン。このピンはV_{CC}へのオープンドレインの内部プルアップを備えています。SGNDへの外付け抵抗が必要です。このピンは、対応するPWMピンが高インピーダンスのとき“L”になります。

ピン機能

PGOOD1 (ピン27)、PGOOD2 (ピン14) : 各チャネルのパワーグッド・インジケータの出力。オープンドレインのロジック出力で、どちらかのチャネルの出力が $\pm 10\%$ のレギュレーション範囲から外れると、 $30\mu\text{s}$ の内部パワーバッド・マスク・タイマ時間が経過してからSGNDに引き下げられます。

I_{AVG} (ピン28) : 平均電流出力ピン。このピンからグランドに接続されたコンデンサに、複数の出力をマスタスレーブ構成で並列接続したときのマスタの瞬間的な平均電流に比例する電圧が保持されます。電流分担モードの場合、マスタのフェーズのみが内部抵抗を介してこの平均レベルを定める情報を提供します。個別に動作するように構成されたチャネルではI_{AVG}ピンは意味をなさないで、コントローラが個別の出力をドライブする場合には、このピンをSGNDに接続します。

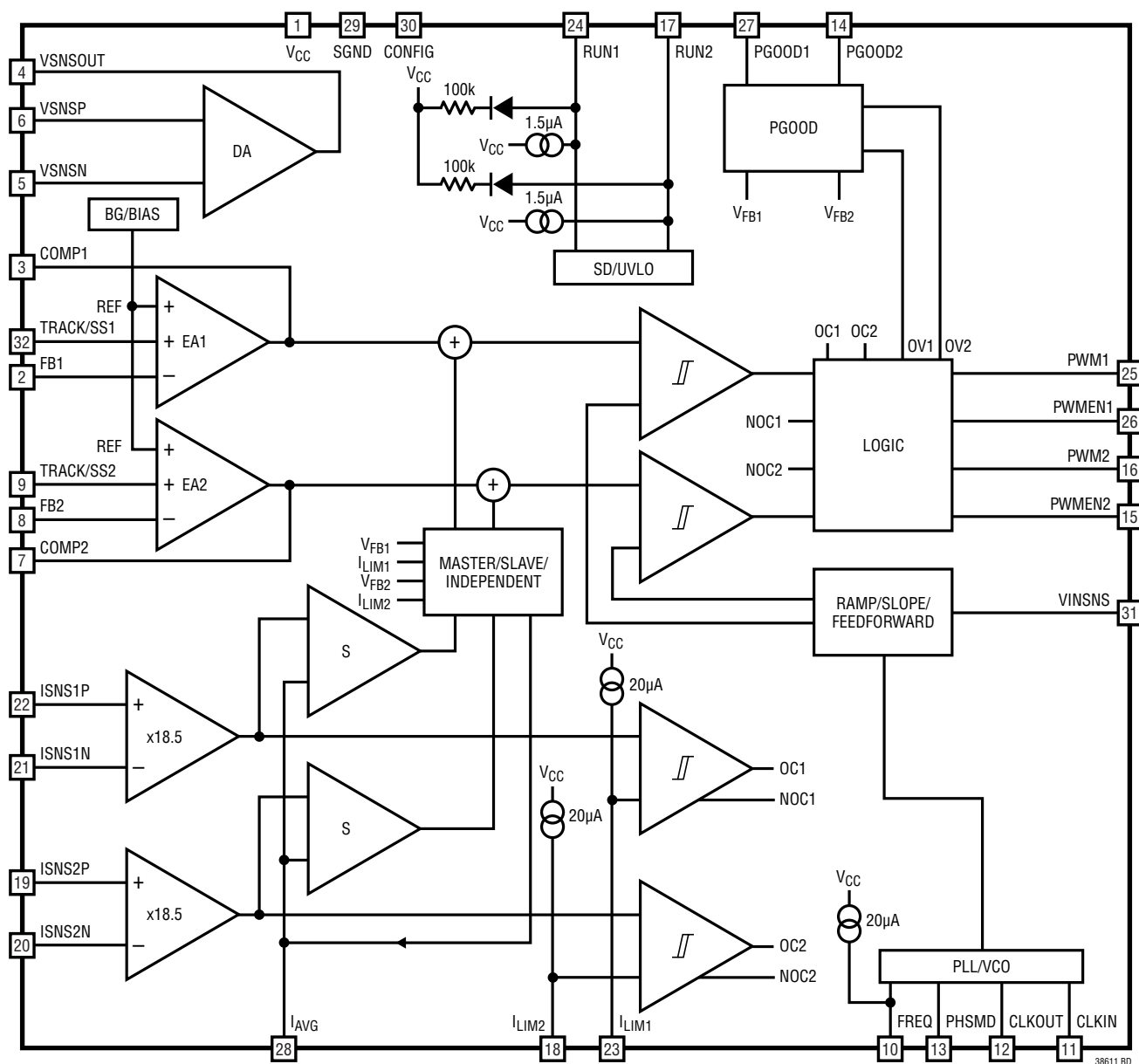
SGND (ピン29、露出パッドのピン33) : 信号グランド。ピン29とピン33は内部で電氣的に接続されています。露出パッドは定格熱性能を得るためPCBグランドに半田付けする必要があります。ソフトスタート、小信号、および補償用の部品はすべてSGNDにリターンします。

CONFIG (ピン30) : ライン・フィードフォワード構成ピン。このピンにより、様々なV_{IN}とスイッチング周波数に対して高精度の変調器利得を実現するように乗算器を構成することができます。このピンはV_{CC}またはSGNDに接続することができます。フロート状態の場合、このピンは内部抵抗によってSGNDに引き下げられます。

VINSNS (ピン31) : V_{IN} 検出ピン。ライン・フィードフォワード補償を行うため、V_{IN} 電源に接続します。V_{IN} が変化するとPWMコンパレータへの入力に直ちに反比例するパルス幅が反比例するように変化することにより、帰還ループがバイパスされ、優れたトランジェント入力レギュレーションが得られます。このピンにローパス・フィルタを外付けして、ノイズの多い信号がループ利得に影響しないようにすることができます。

TRACK/SS1 (ピン32)、TRACK/SS2 (ピン9) : ソフトスタート入力とトラッキング入力の組み合わせ。ソフトスタート動作の場合、このピンからグランドにコンデンサを接続すると、電源の出力での電圧ランプが制御されます。 $2.5\mu\text{A}$ の内部電流源によってコンデンサが充電されることにより、エラーアンプのリファレンス側の入力が制御されます。トラッキング動作の場合、この入力により、補助出力による主出力のトラッキングが起動します。この動作は、主出力から補助エラーアンプのトラック・ピン間に接続された抵抗分割器によって設定される比に従って行われます。起動時に両方の出力を同時トラッキングする場合、補助出力から補助V_{SN}SPピンに接続したものと同じ値の抵抗分割器を使って、主出力から補助トラック入力の間を接続します。このピンは1.2Vに内部クランプされており、マスタスレーブ構成での過電流イベントの情報のやり取りに使用されます。

機能ブロック図



動作 (「機能図」を参照)

メイン制御アーキテクチャ

LTC3861-1は、DC/DC降圧アプリケーション用の2チャンネル/2フェーズ、固定周波数、電圧モード・コントローラです。このデバイスは、1線スリーステートPWMインタフェースを使用する外部のドライバ内蔵MOSFETやパワーブロック、または外部のドライバとNチャネルMOSFETを用いた同期スイッチング・アーキテクチャで使用するよう設計されています。このコントローラは、検出抵抗またはインダクタのDCRによる損失のない電流検出を使って、フェーズ間の電流バランスを保ち、過電流保護を行うことができます。250kHz～2.25MHzの動作周波数を選択可能です。実効スイッチング周波数を倍増するため、最大6個のコントローラを並列接続することにより、マルチフェーズ動作を3、4、6、または12フェーズまで拡張することができます。1フェーズまたは3フェーズでの動作の場合、2番目または4番目のチャンネルを独立した出力として使用することができます。

差動アンプの出力は、抵抗分割器を介してエラーアンプの反転入力(FB)に接続されます。リモート検出差動アンプの出力(V_{SNSOUT})は、出力コンデンサの両端で検出される差動電圧($V_{SNSP}-V_{SNSN}$)に等しい信号を、ローカル・グランド(SGND)を基準にした電圧に変換して供給します。このため、グランドとローカル・グランドの電位差に関係なく、負荷での高精度の電圧検出を行うことができます。

メインの電圧モード制御ループでは、エラーアンプ出力(COMP)がコンバータのデューティ・サイクルを直接制御して、FBピンを定常状態で0.6Vにドライブします。出力負荷電流が動的に変化すると、出力電圧が影響を受けます。出力が安定化電圧を下回ると、COMPが上昇してデューティ・サイクルが増加します。出力が安定化電圧を上回ると、COMPは低下してデューティ・サイクルは減少します。出力が安定化電圧に近づくに従って、COMPは降圧変換比を表す定常値に安定します。

通常動作時には、PWMラッチがクロック・サイクルの開始時に“H”にセットされます(COMP > 0.5Vを想定)。ライン・フィードフォワード補償されたPWMランプがCOMP電圧を超えると、コンパレータがトリップしてPWMラッチをリセットします。出力での過電圧の場合のように、クロック・サイクルの開始時にCOMPが0.5Vより低いと、PWMピンが全サイクルの間“L”に保たれます。PWMピンが“H”になると、最小オン時間が約

20nsになり、最小オフ時間がスイッチング周期の約1/12になります。

電流分担

LTC3861-1はマルチフェーズ動作に補助の電流分担ループも備えています。インダクタ電流はサイクルごとにサンプリングされます。マスタの電流検出アンプの出力は I_{AVG} ピンで平均化されます。 I_{AVG} からGNDに接続された小容量のコンデンサ(標準100pF)に、マスタの瞬間的な平均電流に相当する電圧が蓄えられます。各フェーズで、その電流とマスタの電流の差が積分されます。各フェーズ内で積分回路の出力がシステムのエラーアンプ電圧(COMP)に均等に加算され、そのフェーズのデューティ・サイクルが調整されて電流が均等化されます。複数のデバイスをデージーチェーン接続する場合、 I_{AVG} ピンを相互接続する必要があります。フェーズを個別に動作させる場合、 I_{AVG} ピンはグランドに接続します。3フェーズ・システムでの電流分担のトランジェント負荷ステップを図1に示します。

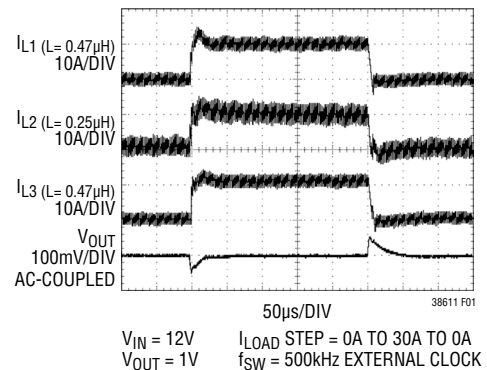


図1. 不整合インダクタの負荷ステップ・トランジェント応答 (3フェーズ、FDMF6707B DrMOSを使用)

過電流保護

電流検出アンプの出力は、出力が短絡した場合にフォルト保護を行う過電流(OC)コンパレータにも接続されています。連続する128クロック・サイクルの間にOCフォルトが検出されると、このコントローラはPWM出力をスリーステートにし、ソフトスタート・コンデンサをリセットし、32768クロック・サイクル待機してから再起動を試みます。連続する128クロック・サイクルのカウントには、7サイクルのヒステリシス範囲があり、7サイクルの後、カウントがリセットされます。LTC3861-1は、負の

動作 (「機能図」を参照)

OCフォルト状態の間ボトムMOSFETのターンオンを防ぐことにより、負のOC(NOC)保護も行います。この状態では、ボトムMOSFETが8サイクルごとに20nsの間オンするので、ドライバICがトップサイド・ゲート・ドライブ・コンデンサを再充電することができます。負のOCしきい値は正のOCしきい値の-3/4に等しくなります。これらのしきい値の設定のガイドラインについては「アプリケーション情報」のセクションを参照してください。

優れたトランジェント応答

LTC3861-1のエラーアンプは真のオペアンプです。つまり、帯域幅が広く、DC利得が大きく、オフセットが小さく、出力インピーダンスが小さいオペアンプです。これらのエラーアンプの帯域幅が高いスイッチング周波数および小さな値のインダクタと組み合わせると、制御ループの非常に高いクロスオーバー周波数に対して補償ネットワークを最適化でき、優れたトランジェント応答が得られます。600mVの内部リファレンスにより、外付けのレベルシフト・アンプなしで、600mVの低い安定化出力電圧が得られます。

ライン・フィードフォワード補償

LTC3861-1は、入力電圧の変化を補償するためにデューティ・サイクルを瞬時に調整するフィードフォワード補正手法を使用して優れた入力トランジェント応答を実現し、出力のオーバーシュートとアンダーシュートを大幅に低減します。さらに、DCループ利得が入力電圧に依存しなくなるという利点があります。図2は、入力にどのように大きなトランジェント・ステップが生じてても出力電圧にほとんど影響しないことを示しています。

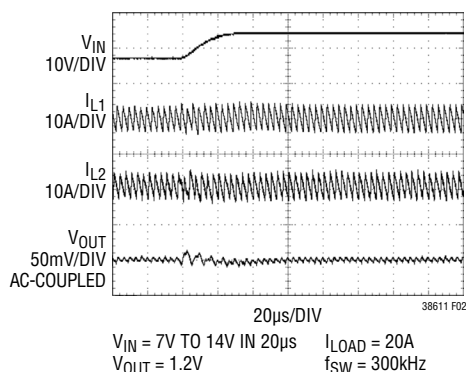


図2.

リモート検出用の差動アンプ

LTC3861-1には、差動出力検出用に低オフセット、ユニティゲイン、広帯域幅の差動アンプが搭載されています。出力電圧精度は、全体の誤差から基板上の配線による誤差をなくすることによって大幅に改善されます。

LTC3861-1の差動アンプは、標準の出力スルーレートが45V/μs、帯域幅が40MHz、入力換算オフセットが2mV以下で、標準の最大出力電圧が $V_{CC} - 1V$ です。このアンプはユニティゲインになるように構成されています。つまり、 V_{SNSP} と V_{SNSN} の間の差動電圧がSGNDを基準にした V_{SNSOUT} に変換されます。

RUNピンを使用したシャットダウン制御

LTC3861-1の2つのチャンネルは、RUN1ピンとRUN2ピンを使って個別にイネーブルすることができます。両方のRUNピンが“L”にドライブされると、内部リファレンスと発振器を含むすべての内部回路が完全にシャットダウンします。RUNピンが“L”のとき、それぞれのCOMPピンがアクティブにグランドにプルダウンされます。COMPピンを相互接続するときのマルチフェーズ動作では、すべてのRUNピンがイネーブルされるまでCOMPは“L”に保たれます。これにより、すべてのチャンネルの起動を同期させることができます。各RUNピンには1.5μAのプルアップ電流源が備わっています。RUNピンは V_{CC} まで高インピーダンスに保たれます。

低電圧ロックアウト

電源が安全な入力電圧レベルを下回る電圧で動作しないように、 V_{CC} が低電圧ロックアウト(UVLO)しきい値(下降時2.9V、上昇時3V)より下のときにはどちらのチャンネルもディスエーブルされます。RUNピンが“H”にドライブされると、LTC3861-1はリファレンスを起動して V_{CC} がUVLOしきい値を上回る時点を検出し、対応するチャンネルをイネーブルします。

過電圧保護

出力電圧が設定されたレギュレーション値より10%以上高くなる(この結果、 V_{FB} 電圧が0.66V以上になると、LTC3861-1はPWM出力を“L”に強制することにより、ボトムMOSFETをオンにして出力を放電します。出力がレギュレーション範囲内に戻ると通常動作が再開されます。ただし、 V_{OUT} からボトム・パワーMOSFETを介してPGNDまで流れる逆電流が正の

動作 (「機能図」を参照)

OCしきい値の3/4を上回ると、NOCコンパレータがトリップしてボトム・パワー MOSFET をオフし、破壊されないようにします。これは、OVしきい値より高いプリチャージ負荷状態で LTC3861-1 が起動しようとする場合に生じる可能性があります。この結果、逆電流の値によって NOC コンパレータのしきい値がトリップするまで、ボトム・スイッチがオン状態になります。

非同期の起動とプリバイアスされた出力負荷

LTC3861-1 は、強制連続モード動作に切り替わる前に 7 サイクルの非同期動作を伴って起動します。PWM 出力は起動するまでスリーステート状態になります。コントロールは、過電流状態またはプリバイアス状態でなく、かつ COMP ピンの電圧が 500mV より高いか、または TRACK/SS ピンの電圧が 580mV より高いと、7 非同期サイクルを開始します。7 非同期サイクルの間、COMP が 0.5V より高いと、クロック・サイクルの開始時に PWM ラッチが“H”に設定されることにより、PWM 出力がスリーステートから V_{CC} に遷移します。PWM のランプ電圧が COMP 電圧を超えると、ラッチがリセットされることにより、PWM 出力が V_{CC} からスリーステートに遷移してから直ちにスリーステートからグランドへの 20ns のパルスが生じます。7 サイクルの非同期動作モードは、起動時とフォルト状態からの再起動時にもイネーブルされます。すべての TRACK/SS を相互接続するマルチフェーズ動作では、1 つのチャンネルで過電流状態が生じると、ソフトスタート・コンデンサが放電されます。これにより、32768 サイクル後、非同期動作モードのすべてのチャンネルの再起動が同期します。

LTC3861-1 は、出力コンデンサを放電することなく、プリバイアスされた出力まで安全に起動することができます。プリバイアス状態は、FB ピンの電圧が TRACK/SS の電圧または内部ソフトスタート電圧より高くなると生じます。プリバイアス状態により、COMP ピンが“L”のままに強制され、PWM 出力がスリーステートになります。TRACK/SS の電圧または内部ソフトスタート電圧が FB ピンの電圧と 580mV のどちらか低い方よりも高くなると、プリバイアス状態は解除されます。出力のプリバイアスが OV しきい値より高くなると、PWM 出力が“L”になり、出力をレギュレーション範囲に戻します。

内部ソフトスタート

デフォルトでは、各チャンネルの出力電圧の起動は、通常、内部ソフトスタート・ランプによって制御されます。この内部ソフトスタート・ランプはエラーアンプの非反転入力です。FB ピンは、エラーアンプの 3 つの非反転入力(そのチャンネルの内部ソフトスタート・ランプ、TRACK/SS ピン、または 600mV の内部リファレンス)のうちの最も低い値に安定化されます。ランプ電圧が約 2ms の間に 0V から 0.6V まで上昇すると、出力電圧はプリバイアスされた値から最終的な設定値までスムーズに上昇します。

TRACK/SS ピンを使用したソフトスタートおよびトラッキング

TRACK/SS ピンに 10nF より大きなコンデンサを外付けして、対応するチャンネルのソフトスタート・ランプ時間を内部設定されたデフォルト値より長くすることができます。TRACK/SS ピンはエラーアンプの非反転入力であり、前のセクションで説明した内部ランプと同じ動作をします。2.5μA の内部電流源がこのコンデンサを充電し、TRACK/SS ピンに電圧ランプを発生します。TRACK/SS ピンは内部で 1.2V にクランプされています。TRACK/SS ピンの電圧が 0V から 0.6V まで上昇するに従って、出力電圧は次式で表される時間で 0V から最終値までスムーズに上昇します。

$$\frac{C_{SS} \mu\text{F} \cdot 0.6\text{V}}{2.5\mu\text{A}} \text{ seconds}$$

あるいは、TRACK/SS ピンを使って V_{OUT} の立ち上がり率が別の電源の電圧をトラッキングするようにもできます。このためには、通常、別の電源からグランドに接続された外付け分圧器を TRACK/SS ピンに接続する必要があります(「アプリケーション情報」のセクションを参照)。内部ソフトスタート・ランプより遅い別の電源のトラッキングのみを行うことができます。TRACK/SS ピンはオープンドレインの NMOS プルダウン・トランジスタも備えています。このトランジスタは、チャンネルがシャットダウン状態 (RUN = 0V または V_{CC} < UVLO しきい値) のときまたは OC フォルト状態の間、オンして TRACK/SS 電圧をリセットします。

マルチフェーズ動作では、1 個のマスタ・エラーアンプを使って PWM コンパレータのすべてを制御します。使用しないエラーアンプの FB ピンは、これらのアンプ出力をスリーステートにするために V_{CC} に接続し、COMP ピンは相互接続します。FB

動作 (「機能図」を参照)

ピンを V_{CC} に接続すると、そのチャンネルの TRACK/SS ピンの $2.5\mu A$ の内部電流源がディスエーブルされます。ソフトスタートの終了をスレーブ・フェーズが検出して非同期モード動作を同期化できるように、TRACK/SS ピンも相互接続します。

周波数の選択とフェーズロック・ループ (PLL)

スイッチング周波数の選択は、効率、トランジェント応答、部品サイズの間のトレードオフになります。高周波動作では、インダクタと出力コンデンサのサイズが小さくなり、制御ループの最大実効帯域幅が広がります。ただし、遷移損失とスイッチング損失が増加することにより、効率は一般に低下します。

LTC3861-1 のスイッチング周波数は、外付け抵抗を使って周波数を直線的に設定する、外部クロックに同期させる、または単に2つの固定周波数 ($400kHz$ および $600kHz$) の1つを選択する、という3つの方法で設定することができます。これらのモードの特長を表1に示します。

表1. 周波数の選択

CLKIN ピン	FREQ ピン	周波数
クロック入力	R _{FREQ} を GND に接続	$250kHz \sim 2.25MHz$
"H" または フロート	R _{FREQ} を GND に接続	$250kHz \sim 2.25MHz$
"L"	"L"	$400kHz$
"L"	"H"	$600kHz$

LTC3861-1 を外部クロックに同期させるための外付け PLL フィルタは不要です。CLKIN ピンに外部クロック信号を与えると、内部フィルタを備えた PLL が自動的にイネーブルされます。

固定周波数動作には、高精度な動作周波数のためのインダクタとコンデンサの値を選択可能なこと、帰還ループも同様に厳密に規定可能なことなど、多くの利点があります。回路に生じるノイズは常に既知の周波数になります。

マルチフェーズのアプリケーションでの CLKOUT ピンと PHSMD ピンの使用

LTC3861-1 には CLKOUT ピンと PHSMD ピンが備わっており、マルチフェーズのアプリケーションで複数の LTC3861-1 デバイスをデジタイズチェーン接続することができます。CLKOUT ピンのクロック出力信号を使用し、3、4、6、または12フェーズの電源ソリューションの追加のデバイスを同期させて単一の高電流出力を供給するか、または同じ入力電源から複数の出力を供給することもできます。

PHSMD ピンを使用し、表2に要約したように、チャンネル1とチャンネル2の間の位相関係およびチャンネル1とCLKOUTの間の位相関係を調整します。位相は、PWM1の立ち上がりエッジとして規定したゼロ度を基準として割り出されています。マルチフェーズのアプリケーションの構成方法については「アプリケーション情報」を参照してください。

表2. 位相の選択

PHSMD ピン	CH-1 - CH-2 間の位相	CH-1 - CLKOUT 間の位相
フロート	180°	90°
"L"	180°	60°
"H"	120°	240°

マルチフェーズのアプリケーションでの LTC3861-1 のエラーアンプの使用

エラーアンプは出力インピーダンスが小さいので、LTC3861-1 を使ったマルチフェーズのアプリケーションでは、スレーブのエラーアンプをすべてディスエーブルし、1個のエラーアンプをマスタとして使用します。フェーズ2～n (最大12) をスレーブとして動作させ、チャンネル1のエラーアンプ (位相 = 0°) をマスタとして使用することができます。スレーブのエラーアンプをディスエーブルするには、スレーブのFBピンを V_{CC} に接続します。これにより、アンプの出力段がスリーステートになります。したがって、すべての位相でPWM出力を生成するには、すべてのCOMPピンを相互接続します。「ソフトスタート」のセクションで説明したように、すべてのTRACK/SSピンも一緒に短絡します。様々なマルチフェーズ構成の回路図については、「アプリケーション情報」の「マルチフェーズ動作」のセクションを参照してください。

マルチフェーズ動作の原理と利点

マルチフェーズ動作には、従来の1フェーズ電源と比較していくつかの利点があります。

- 出力電流能力が大きい
- トランジェント応答が改善される
- 部品サイズが小型化される
- 実効動作効率が向上する

マルチフェーズ動作では電力段を並列接続するので、得られる出力電流の値は1個の同等の出力段を使用した場合のn倍になります。ここで、nはフェーズ数です。

動作 (「機能図」を参照)

PolyPhase 動作の主な利点は、入力コンデンサと出力コンデンサのリップル電流がキャンセルされること、クロック遅延が小さいことにより負荷ステップ応答が高速なこと、および位相間の電流分担によりインダクタと MOSFET の熱ストレスが軽減されることです。これらの利点により、小さなサイズや数の少ない部品を使用することができます。

パワーグッド・インジケータ・ピン (PGOOD1、PGOOD2)

各 PGOOD ピンは内部プルダウン・デバイスのオープンドレインに接続されています。このプルダウン・デバイスは、対応する FB ピンの電圧が PGOOD レギュレーション範囲 ($\pm 7.5\%$ でレギュレーション状態になり、 $\pm 10\%$ でレギュレーション状態でなくなる) を外れたときに PGOOD ピンを“L”に引き下げます。PGOOD ピンは、対応する RUN ピンが“L”のとき、または UVLO の間も“L”に引き下げられます。

FB ピンの電圧が $\pm 10\%$ のレギュレーション範囲内に入ると、内部の PGOOD MOSFET がオフし、通常、ピンが外付け抵抗によってプルアップされます。FB ピンがフォルト状態から回復しつつあるとき (安定化直前の通常の出力電圧への起動時など)、PGOOD ピンはさらに 30 μ s の間“L”に留まります。これにより、出力電圧が定常状態のレギュレーションに達することができ、重負荷が可能になることによって UVLO 状態が再びトリガされることを防止します。

マルチフェーズのアプリケーションでは、片方の FB ピンとエラーアンプがすべてのフェーズの制御に使用されます。使用しないエラーアンプの FB ピンは、(これらのアンプをスリーステートにするため) V_{CC} に接続されているので、これらのアンプの PGOOD 出力をアサートすることができます。フォルト状態を誤って通知しないように、使用しないエラーアンプの PGOOD 出力は開放のままにする必要があります。マスタ制御エラーアンプの PGOOD 出力のみをフォルト・モニタに接続します。

PWM ピンと PWMEN ピン

PWM ピンはスリーステート互換出力であり、大きな容量性負荷にならない MOSFET ドライバ、DrMOS、パワーブロックなどをドライブするように設計されています。高インピーダンス状態のときには、外付け抵抗分割器を使って電圧をレールの中間に設定することができます。

PWMEN 出力には V_{CC} へのオープンドレインのプルアップが備わっているので、適切な外付けプルダウン抵抗が必要になります。このピンは、スリーステート互換の PWM 入力がない MOSFET ドライバのイネーブル・ピンをドライブするためのものです。PWMEN は PWM が高インピーダンスのときだけ“L”になり、PWM のその他の状態では“H”になります。

ライン・フィードフォワード利得

LTC3861-1 の標準的な回路の場合、帰還ループは、ライン・フィードフォワード回路、変調器、外付けインダクタ、出力コンデンサ、補償ネットワークを備えた帰還アンプで構成されます。これらの部品すべてがループ動作に影響を与えるので、ループ補償の観点から考慮する必要があります。変調器は PWM 発生器、外付け出力 MOSFET ドライバおよび外付け MOSFET 自体で構成されます。変調器の利得は、入力電圧に従って直線的に変化します。ライン・フィードフォワード回路はこの利得の変化を補償し、入力電圧に関係なく、エラーアンプの出力からインダクタ入力への利得を一定にします。帰還ループの観点からは、ライン・フィードフォワード回路と変調器の組み合わせは COMP からインダクタ入力への線形電圧伝達関数のように見え、12V/V にほぼ等しい利得があります。

LTC3861-1 は、広い V_{IN} とスイッチング周波数の範囲を備えています。広い V_{IN} とスイッチング周波数の範囲に渡って一定のライン・フィードフォワード利得を維持するため、CONFIG ピンを使って内部乗算器の最適な動作範囲を選択します。CONFIG はスリーステートのピンであり、SGND に接続するか、 V_{CC} に接続するか、またはフロート状態にすることができます。このピンを外部でフロート状態にすることは、内部にステアリング抵抗が備えられているので有効な選択です。 V_{IN} とスイッチング周波数に基づく選択範囲を表 3 に示します。

表 3. ライン・フィードフォワード範囲の選択

CONFIG ピン	V_{IN}
GND (または) フロート	< 14V
V_{CC}	> 14V

アプリケーション情報

出力電圧の設定

LTC3861-1はFBピンを0.6Vに安定化します。図3に示すように、FBピンは外付け抵抗分割器を介してV_{OUT}またはV_{SNSOUT}(リモート出力検出用)に接続されます。抵抗分割器で設定される出力電圧は、次式に従って求められます。

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R_B}{R_A}\right)$$

制御信号経路へのスイッチング・ノイズの結合を最小限に抑えるため、出力抵抗分割器と補償部品はFBピンのできるだけ近くに配置するようにします。

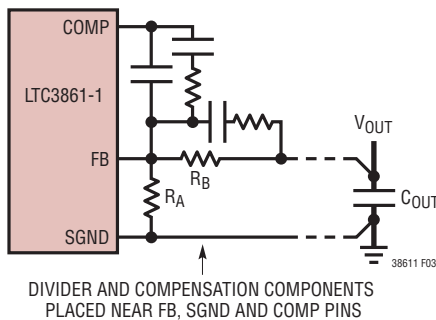


図3. 出力分圧器と補償部品の配置

差動アンプによる出力電圧検出

リモート検出用の差動アンプを使うときは、V_{SNSP}のPCBトレースとV_{SNSN}のPCBトレースが出力コンデンサの端子または基板上のリモート検出ポイントまで互いに並行になるように注意して配線する必要があります。また、これらの敏感なトレースは回路内のどの高速スイッチング・ノードからも離します。理想的には、これらは低インピーダンスのグランド・プレーンによってシールドし、信号品質を維持します。

1個のLTC3861-1を使って2つの出力電圧を安定化するとき、V_{OUT2}の負端子をSGNDにケルビン接続し、差動アンプを使ってV_{OUT1}をリモート検出します。これにより、両方のチャネルの出力電圧精度を最大限に高めます。

動作周波数の設定

LTC3861-1は2つの固定周波数のうちの1つにハードワイヤ接続で設定することができます。250kHz～2.25MHzの任意の周波数に直線的に設定するか、または外部クロックに同期させます。

「動作」のセクションの表1に、周波数設定のモードを選択するためのCLKINピンとFREQピンの接続方法が示されています。動作周波数は次式で与えられます。

$$\text{周波数} = (R_{FREQ} - 17k\Omega) \cdot 29Hz/\Omega$$

動作周波数とR_{FREQ}を図4に示します。

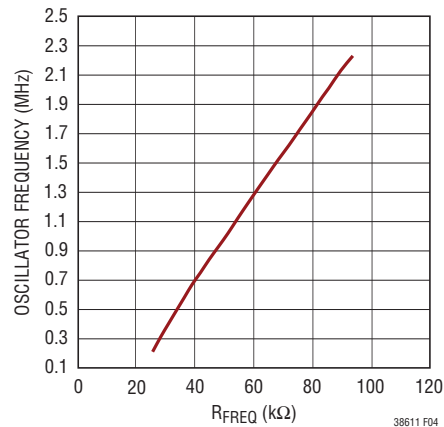


図4. 発振器周波数とR_{FREQ}

周波数同期

LTC3861-1には、内部発振器(PWM1の立ち上がりエッジ)を250kHz～2.25MHzの外部クロックに同期可能にするフェーズロック・ループ(PLL)が備わっています。

LTC3861-1にはPLL全体が内蔵されているので、CLKINピンにCMOSレベルのクロック信号を与えるだけで周波数同期が可能になります。ただし、同期入力周波数に近い自走周波数に設定するには、FREQからGNDに抵抗を接続する必要があります。

インダクタの選択と電流制限の設定

インダクタ値はスイッチング周波数と関係があり、「動作」のセクションで説明したトレードオフに基づいて選択します。インダクタの値は次式を使って求めることができます。

$$L = \left(\frac{V_{OUT}}{f \cdot \Delta I_L} \right) \cdot \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

大きな値のΔI_Lを選択するほどLを小さくできますが、コア損失が大きくなります(そして、与えられた出力容量やESRに対する出力電圧リップルが大きくなります)。リップル電流の設定

アプリケーション情報

の妥当な出発点は最大出力電流の30%です。つまり、次のようになります。

$$\Delta I_L = 0.3 \cdot I_{OUT}$$

インダクタの飽和電流定格は、過渡状態のときのピーク・インダクタ電流よりも大きくする必要があります。I_{OUT}が最大定格負荷電流であるとする、最大過渡電流 I_{MAX}は、通常、以下のように I_{OUT}よりある程度(たとえば60%)大きい値を選択します。

$$I_{MAX} = 1.6 \cdot I_{OUT}$$

最小飽和電流定格は、検出抵抗やインダクタのDCRの製造によるばらつきや温度変化に対してマージンを持たせて設定します。適正な値は次のようになります。

$$I_{SAT} = 2.2 \cdot I_{OUT}$$

設定される電流制限は、インダクタが決して飽和しないように十分小さい値であると同時に過渡状態のときに電流が増加できるように十分大きい値でなければならず、DCRの変動に対するマージンを持たせる必要があります。

たとえば、

$$I_{SAT} = 2.2 \cdot I_{OUT}$$

そして

$$I_{MAX} = 1.6 \cdot I_{OUT} \text{ の場合、}$$

適正な I_{LIMIT} は次のようになります。

$$I_{LIMIT} = 1.8 \cdot I_{OUT}$$

連続する128クロック・サイクルの間、検出されたインダクタ電流が電流制限を超える場合、デバイスはPWM出力をスリーステートにし、ソフトスタート・タイマをリセットして32768スイッチング・サイクル待機してから出力をレギュレーション状態に戻そうとします。

この電流制限は、I_{LIM}ピンからSGNDへの抵抗を使って設定されます。I_{LIM}ピンは20μAをソースして電流制限に相当する電圧を生成します。電流検出回路の電圧利得は18.5、ゼロ電流レベルは500mVなので、電流制限抵抗は次式を使って設定します。

$$R_{ILIM} = \frac{18.5 \cdot I_{LIMIT_PHASE} \cdot R_{SENSE} + 0.5V}{20\mu A}$$

マルチフェーズのアプリケーションでは1個のLTC3861-1に対して電流制限抵抗を1本だけ使用します。I_{LIM2}ピンはV_{CC}に接続します。こうすると、内部ロジックにより、チャネル2にチャネル1と同じ電流制限レベルが使用されます。LTC3861-1にスレーブがあり独立している場合、どちらのI_{LIM}ピンも適正な電圧に個別に設定する必要があります。

インダクタのコアの選択

Lの値が求まったら、インダクタの種類を選択する必要があります。高効率コンバータは低価格の鉄粉コアに見られるコア損失は一般に許容できないので、もっと高価なフェライトまたはモリブデン・コアの芯を使用せざるを得ません。また、インダクタンスが大きくなるに従ってコア損失は減少します。残念ながら、インダクタンスを大きくするにはワイヤの巻数を増やす必要があります、インダクタンスを大きくすると銅損が増加します。

フェライトを使った設計ではコア損失が非常に小さくなるので、スイッチング周波数が高い場合に適しています。ただし、これらのコア材は「ハードに」飽和するので、最大電流能力を超えるとインダクタンスが急激に低下します。**コアを飽和させないでください。**

C_{IN}の選択

LTC3861-1の回路の入力バイパス・コンデンサはどちらのチャネルにも共通です。入力バイパス・コンデンサは、トップMOSFETがオンしたときの電源電圧の低下を小さく保つためにESRが十分小さくなくてはならず、RMS電流能力が入力のリップル電流に十分に耐えなくてはならず、さらに、入力電源が差분을補うことが可能になるまで入力電圧を維持するのに十分大きな容量でなければなりません。一般に、最初の2つのパラメータの条件を満たすコンデンサ(特に非セラミック・タイプ)は、容量に依存する垂下を限度内に抑えるのに必要な容量よりはるかに大きな容量を備えています。

入力コンデンサの電圧定格は最大入力電圧の少なくとも1.4倍にします。ESRに起因する電力損失は、コンデンサ自体のI²R損失としてだけでなくバッテリーの全体的な効率にも生じます。携帯アプリケーションでは、入力コンデンサは、メーカーの仕様の範囲内の最大バッテリー電流を維持するために十分な電荷を蓄える必要があります。

マルチフェーズのアーキテクチャと入力ネットワーク(バッテリー/ヒューズ/コンデンサ)を流れるワーストケースのRMS電流へのこのアーキテクチャの影響によって、入力コンデンサのRMS電流要件は簡単になります。ワーストケースのRMS電流

アプリケーション情報

はコントローラが片方だけ動作しているときに生じることが分ります。最大RMS電流要件を求めるには、(V_{OUT}) (I_{OUT})の積が最大になる方のコントローラを使用する必要があります。他方の位相非同調コントローラから流れ出す出力電流を増やすと、実際には入力RMSリップル電流がこの最大値から減少します。位相非同調方式では、1フェーズの電源ソリューションと比較すると、入力コンデンサのRMSリップル電流が一般に30%~70%ほど減少します。

連続モードでは、トップNチャネルMOSFETのソース電流は、デューティ・サイクルがほぼ V_{OUT}/V_{IN} の方形波になります。コンデンサの最大RMS電流は次式で与えられます。

$$I_{RMS} \approx I_{OUT(MAX)} \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

この式は $V_{IN} = 2V_{OUT}$ のときに最大値になります。ここで、 $I_{RMS} = I_{OUT}/2$ です。設計ではこの単純なワーストケース条件がよく使用されます。条件を大きく振っても値は改善されないからです。両方のコントローラが動作しているときは、入力コンデンサを流れる電流パルスがインターリーブするので総RMS電流が減少します。このため、ワーストケースのコントローラについて上式で計算した入力容量の要件は、デュアル・コントローラの設計にとって十分です。

コンデンサ・メーカーのリップル電流定格は多くの場合わずかに2000時間の寿命に対して規定されていることに注意してください。このため、コンデンサをさらにデレーティングすること、つまり要求条件よりも高い温度定格のコンデンサを選択することを推奨します。設計でのサイズまたは高さの要件を満たすため、数個のコンデンサを並列に接続することもできます。疑問点については、必ずメーカーに問い合わせてください。

セラミック・コンデンサ、タンタル・コンデンサ、OS-CONコンデンサ、さらにスイッチャー定格の電解コンデンサを入力コンデンサに使用できますが、それぞれ短所があります。セラミック・コンデンサは容量の電圧係数が大きく、可聴圧電効果が生じることがあります。タンタル・コンデンサはサージに対する定格が定められている必要があります。OS-CONコンデンサはインダクタンスが大きくケースのサイズが大きくなるので表面実装が制約されます。また電解コンデンサはESRが大きく、ドライアウトする可能性があるため複数個使用する必要があります。三洋電機のOS-CON SVP、SVPDシリーズ、POSCAP TQC

シリーズのコンデンサ、またはパナソニックのWAシリーズやCornell DubilierのSPVシリーズのアルミ電解コンデンサを数個の高性能セラミック・コンデンサと並列に接続して使用することによって、低ESRと大きなバルク容量を実現する効果的な手段が得られます。

C_{OUT} の選択

C_{OUT} は主に電圧リップルと負荷ステップ・トランジェントを最小限に抑えるために必要なESRに基づいて選択します。出力リップル ΔV_{OUT} はほぼ次式のように制限されます。

$$\Delta V_{OUT} \leq \Delta I_L \left(ESR + \frac{1}{8 \cdot f_{SW} \cdot C_{OUT}} \right)$$

ここで、 ΔI_L はインダクタ・リップル電流です。

ΔI_L は次式を使って計算することができます。

$$\Delta I_L = \frac{V_{OUT}}{L \cdot f_{SW}} \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

ΔI_L は入力電圧に従って増加するので、出力リップル電圧は最大入力電圧で最も高くなります。一般に、ESRの要件が満たされれば、その容量はフィルタリングに対して十分であり、必要なRMS電流定格を備えています。

三洋電機、パナソニック、Cornell Dubilierなどのメーカーの高性能スルーホール・コンデンサを検討する必要があります。三洋電機製OS-CON半導体電解コンデンサは、ESRとサイズの積が良い値を示します。OS-CONコンデンサと並列にセラミック・コンデンサを追加して、リード・インダクタンスの影響を相殺することを推奨します。

表面実装のアプリケーションでは、アプリケーションのESRまたはトランジェント電流処理の要件を満たすため、複数のコンデンサの並列接続が必要になることがあります。アルミ電解コンデンサと乾式タンタル・コンデンサの両方とも表面実装パッケージで供給されています。新型の特殊ポリマー表面実装コンデンサもESRは非常に小さいのですが、単位体積あたりの容量密度ははるかに低くなります。タンタル・コンデンサの場合、スイッチング電源に使用するためのサージ試験が実施されていることが不可欠です。優れた出力コンデンサの選択

アプリケーション情報

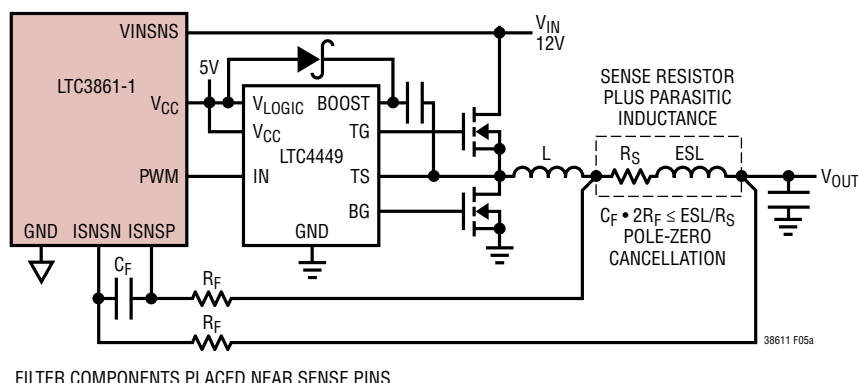
肢としては、三洋電機のPOSCAP TPD、TPE、TPFシリーズ、KemetのT520、T530およびA700シリーズ、NEC/トーキン NeoCapacitor、パナソニックのSPシリーズのコンデンサなどがあります。その他のコンデンサとしては、ニチコンのPLシリーズ、そしてSpragueの595Dシリーズがあります。その他の特長についてはメーカーにお問い合わせください。

電流検出

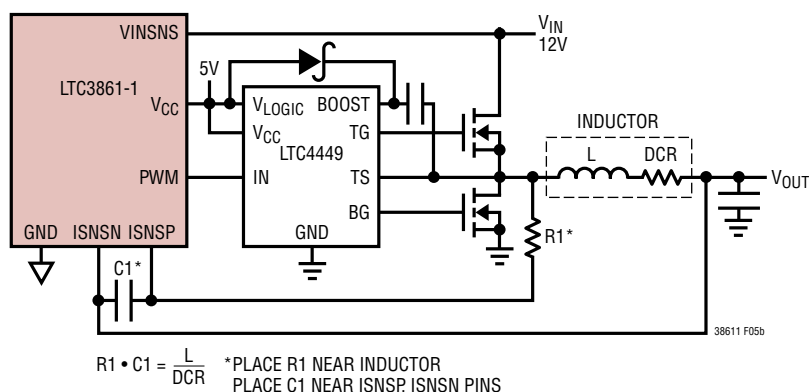
図5に示すように、LTC3861-1は効率を最大にするため、インダクタのDCRを流れる電流を検出するように設計されています。インダクタのDCRは銅の小さな値のDC巻線抵抗であり、このアプリケーションに適したほとんどのインダクタでは

0.3mΩ～1mΩです。フィルタのRC時定数を正確にインダクタのL/DCR時定数に等しくなるように選択すると、外付けコンデンサ両端の電圧降下がインダクタのDCR両端の電圧降下に等しくなります。外付けのフィルタ部品を適切な大きさにするため、メーカーのデータシートを調べて、インダクタのDCRに関する仕様を確認してください。インダクタのDCRは、良質なRLCメーターを使って測定することもできます。

インダクタのDCRの温度係数は3900ppm/°Cなので、TCが小さいコンデンサを使用することを想定すると、TCが等しく符号が逆(負)のフィルタ抵抗を使用することにより、フィルタの時定数の1次補償が可能です。つまり、温度の上昇に従ってイ



(5a) 電流検出に抵抗を使用



(5b) 電流検出にインダクタを使用

図5. 電流検出の2つの異なる方法

アプリケーション情報

インダクタのDCRが増加し、L/DCR時定数が減少します。フィルタのRC時定数をL/DCR時定数に一致させることが望ましいので、温度の上昇に従ってフィルタのRC時定数を減少させることも望ましいことです。一般に、インダクタンスのTCは小さな負の値です。

ISNSPピンとISNSNピンは電流コンパレータの入力です。電流コンパレータの同相範囲は $-0.3V \sim V_{CC} - 0.5V$ です。連続した直線的動作はこの範囲で行われ、 $0.6V$ (エラーアンプのリファレンス入力) $\sim V_{CC} - 0.5V$ の出力電圧を可能にします。最大出力電圧は、出力リップルと出力のオーバーシュートを考慮して V_{CC} より低い値です。最大差動電流検出入力($V_{ISNSP} - V_{ISNSN}$)は $50mV$ です。

電流コンパレータへの入力が高インピーダンスなので、DCRによる正確な検出が可能です。ただし、通常動作時にこれらのピンをフロート状態にしないように注意してください。

検出ラインに共通するフィルタ部品はLTC3861-1の近くに配置し、検出ラインは電流検出素子の下のケルビン接続点まで互いに近づけて配線します(図6を参照)。他の場所で電流を検出すると、寄生インダクタンスと容量が電流検出素子に実質的に追加され、検出端子の情報が劣化して、設定された電流制限を予測不可能にすることがあります。小さな値($<5m\Omega$)の検出抵抗を使用する場合、 C_F の信号がインダクタを流れる電流に類似していることを確認し、 R_F を小さくして主スイッチのターンオンに伴う大きなステップをすべて除去します。DCRによる検出を使用する場合(図5b)、検出抵抗 $R1$ をスイッチング・ノードの近くに配置して、敏感な小信号ノードへノイズが結合するのを防ぎます。コンデンサ $C1$ をデバイスのピンの近くに配置します。

マルチフェーズ動作

LTC3861-1をシングル出力、マルチフェーズのアプリケーションで使用する場合、スレーブのエラーアンプはそのFBピンを V_{CC} に接続することによってディスエーブルする必要があります。デバイスごとに1本の抵抗をSGNDに接続するだけで、すべての電流制限を同じ値に設定します。 I_{LIM2} は V_{CC} に接続します。これらの接続を表4に示します。マルチフェーズのアプリケーションでは、全てのCOMPピン、RUNピン、およびTRACK/SSピンを相互接続する必要があります。

表4. マルチフェーズの構成

CH1	CH2	FB1	FB2	I_{LIM1}	I_{LIM2}
マスタ	スレーブ	オン	オフ ($FB = V_{CC}$)	GNDに抵抗を接続	V_{CC}
スレーブ	スレーブ	オフ ($FB = V_{CC}$)	オフ ($FB = V_{CC}$)	GNDに抵抗を接続	V_{CC}
スレーブ	追加の出力	オフ ($FB = V_{CC}$)	オン	GNDに抵抗を接続	GNDに抵抗を接続

大きな電流を必要とする出力負荷の場合、複数のLTC3861-1をデ이지チェーン接続し、位相をシフトして動作させ、入力と出力の電圧リップルを増大させることなく出力電流を大きくすることができます。CLKINピンにより、LTC3861-1を別のLTC3861-1のCLKOUT信号に同期させることができます。CLKOUT信号を次段のLTC3861-1のCLKINピンに接続し、システム全体の周波数と位相の両方を合わせることができます。PHSMDピンを V_{CC} に接続する、SGNDに接続する、またはフロート状態にすると、CLKIN-CLKOUT間の位相差がそれぞれ 240° 、 60° 、または 90° になり、CH1-CH2間の位相差がそれぞれ 120° 、 180° 、または 180° になります。3、4、6、または12フェーズでの動作に必要なPHSMDの接続を図7に示します。合計12フェーズをデ이지チェーン接続し、互いに位相をシフトして同時に動作させることができます。

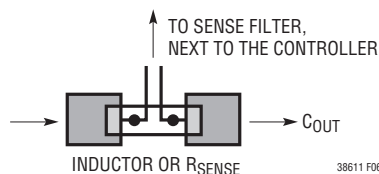


図6. インダクタまたは検出抵抗を使った検出ラインの配置

LTC3861-1

アプリケーション情報

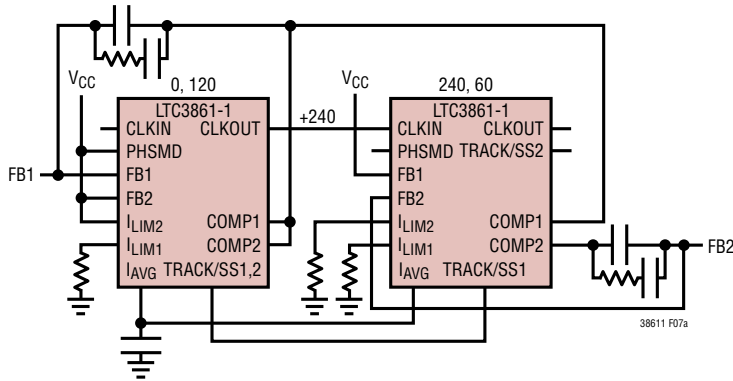


図 7a. 3フェーズ動作

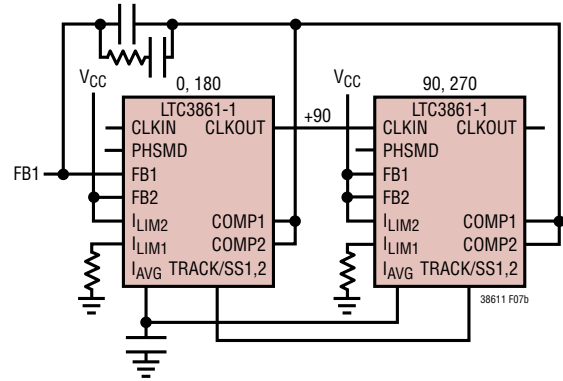


図 7b. 4フェーズ動作

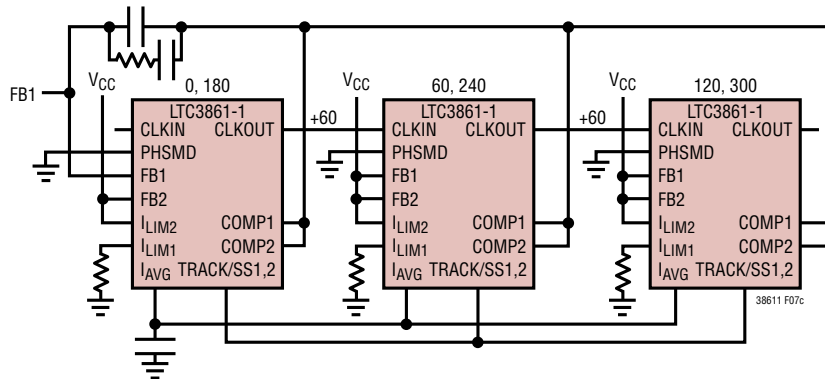


図 7c. 6フェーズ動作

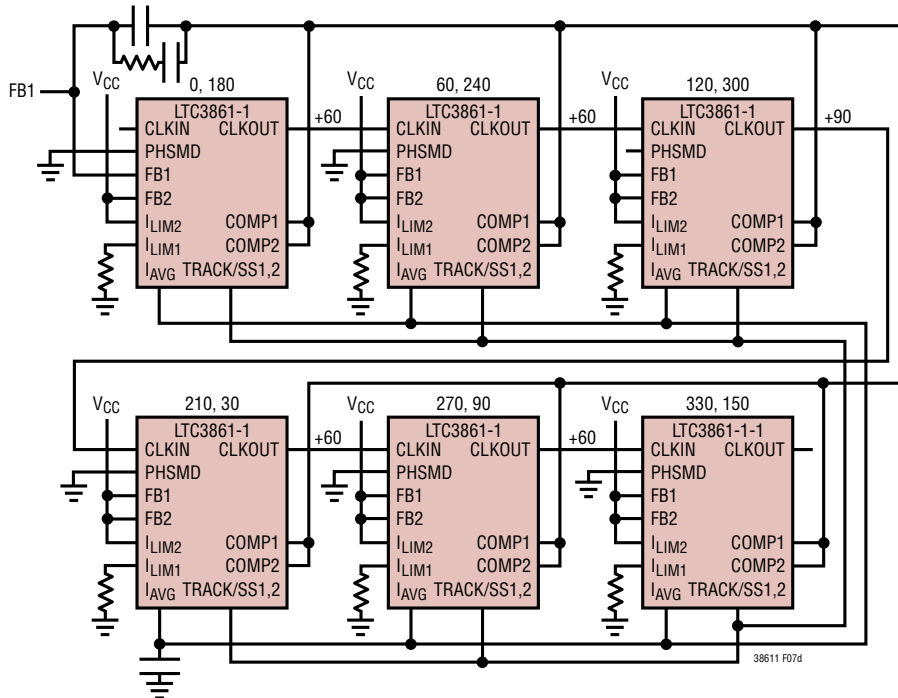


図 7d. 12フェーズ動作

図 7. 3、4、6、または12フェーズでの動作に必要なPHSMDの接続

38611fa

アプリケーション情報

マルチフェーズの電源では、入力と出力のどちらのコンデンサのリップル電流の量も大幅に減少します。RMS入力リップル電流は使用される位相数で除算され、実効リップル周波数は乗算されます(入力電圧が、使用される位相数×出力電圧より大きいと仮定)。出力リップルの振幅も使用される位相数によって減少します。図8にこの原理を示します。

1段の設計におけるワーストケースのRMSリップル電流は、出力電圧の2倍の入力電圧でピークに達します。2段の設計におけるワーストケースのRMSリップル電流では、入力電圧の1/4と3/4のピーク出力が生じます。RMS電流を計算する場合、

各段の電流が均衡している限り、より大きな実効デューティ・ファクタが得られ、ピーク電流レベルが分割されます。1段のスイッチング・レギュレータのRMS電流の計算方法の詳細説明については、リニアテクノロジーの「アプリケーションノート19」を参照してください。図9と図10は、追加のフェーズを使用することによって入力電流と出力電流を減少させる方法を示しています。2フェーズのコンバータでは、入力電流のピークが半分に減少して周波数が2倍になります。このように、入力コンデンサの要件は理論的に1/4に低減されます。さらに多くの位相数を使用したコンデンサの節約の可能性を想像してみてください。

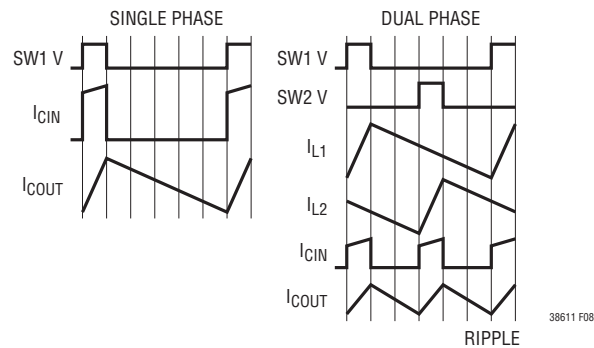


図8. 1フェーズと2フェーズの電流波形

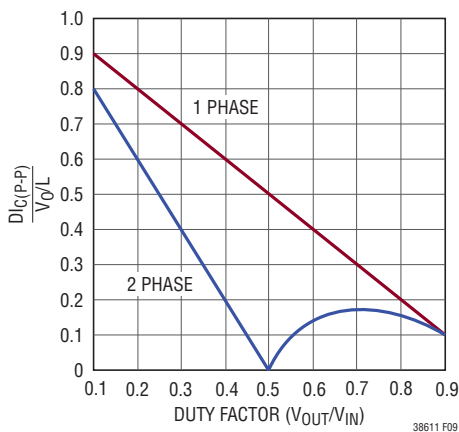


図9. 正規化された出力リップル電流とデューティ・ファクタ [$I_{RMS} = 0.3(DI_C(PP))$]

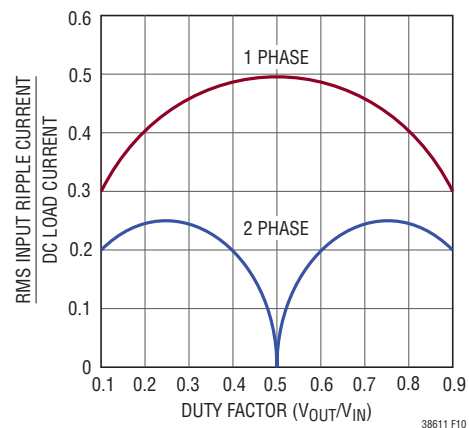


図10. 正規化されたRMS入力リップル電流と1出力段および2出力段のデューティ・ファクタ

アプリケーション情報

出力の電流分担

複数の LTC3861-1 をデイズチェーン接続して共通負荷をドライブする場合、最適な性能と効率を実現するためには出力の正確な電流分担を行うことが不可欠です。正確な電流分担を行わない場合、一方の段が他方の段より大きな電流を供給していると、2つの段の温度に差が出てくるので、スイッチの $R_{DS(ON)}$ が大きくなって効率が低下し、RMSリップルが増加する可能性があります。複数の LTC3861-1 の COMP ピンと I_{AVG} ピンを相互接続すると、 I_{AVG} ループによって各 LTC3861-1 から供給される出力電流の値がアクティブに均衡します。複数の LTC3861-1 の SGND ピンは同じポイントにケルビン接続して、電流分担を最適にする必要があります。

デュアル・チャネル動作

LTC3861-1 は、チャネル間の相互干渉やジッタを生じることなく、2つの個別の電源出力を制御することができます。以下の推奨項目により、このモードの動作で最高性能を実現できます。

- 各チャネルの出力を、差動検出アンプを使って検出します。次いで、SGND ピン、露出パッドおよびすべてのローカルの小信号 GND を各チャネルの出力の負端子にケルビン接続します。これにより、他方のチャネルに悪影響を与えることなく、各チャネルの最高のレギュレーションが得られます。
- 内部ロジックを使って動作モードが決定されるので、値が同じ場合でも、デュアル・チャネル動作の各チャネルに個別の電流制限抵抗を使用します。

デュアル・チャネル動作の I_{LIM} と EA の設定を表 5 に示します。

表 5. デュアル・チャネルの設定

CH1	CH2	EA1	EA2	I_{LIM1}	I_{LIM2}
独立	独立	オン	オン	GND に抵抗を接続	GND に抵抗を接続

トラッキングとソフトスタート (TRACK/SS ピン)

電源出力の起動はそのチャネルの TRACK/SS ピンの電圧によって制御されます。LTC3861-1 は、FB ピンの電圧を TRACK/SS ピンと 600mV の内部リファレンスのうちの低い方の電圧に安定化します。したがって、TRACK/SS ピンを使って外部ソフトスタート機能を設定するか、または起動時に出力電源が別の電源をトラッキングすることができます。

外部ソフトスタートは、TRACK/SS ピンから SGND にコンデンサを接続することによってイネーブルされます。2.5μA の内部電流源によってコンデンサが充電され、TRACK/SS ピンに直線的な電圧ランプが生じることにより、出力電源電圧がプリバイアスされた値から最終的な安定化された値までスムーズに上昇します。総ソフトスタート時間はほぼ次のようになります。

$$t_{SS}(\text{milliseconds}) = C_{SS}\mu\text{F} \cdot \frac{600\text{mV}}{2.5\mu\text{A}}$$

あるいは、起動時に TRACK/SS ピンを使って別の電源をトラッキングすることもできます。

アプリケーション情報

たとえば、図 11 は TRACK/SS2 ピンの電圧によって制御される V_{OUT2} の立ち上がりを示します。図 12a と図 12b で定性的に示しているように、通常、このピンを使って V_{OUT2} の立ち上がりは V_{OUT1} の立ち上がりをトラッキングすることができます。TRACK/SS2 ピンの電圧が 0.6V の内部リファレンスより低いと、LTC3861-1 は FB2 の電圧を 0.6V ではなく TRACK/SS2 ピンの電圧に安定化します。 V_{OUT2} の立ち上がりは次のように、抵抗分割器によって設定された比率に従って V_{OUT1} の立ち上がりを比例トラッキングすることができます (図 12b)。

$$\frac{V_{OUT1}}{V_{OUT2}} = \frac{R2A}{R_{TRACKA}} \cdot \frac{R_{TRACKA} + R_{TRACKB}}{R2B + R2A}$$

同時トラッキング (起動時 $V_{OUT1} = V_{OUT2}$) の場合、

$$R2A = R_{TRACKA}$$

$$R2B = R_{TRACKB}$$

V_{OUT2} が 0V から最終値まで上昇するランプ時間は次のよう

になります。

$$t_{SS2} = t_{SS1} \cdot \frac{0.6}{V_{OUT1F}} \cdot \frac{R_{TRACKA} + R_{TRACKB}}{R_{TRACKA}}$$

同時トラッキングの場合、

$$t_{SS2} = t_{SS1} \cdot \frac{V_{OUT2F}}{V_{OUT1F}}$$

ここで、 V_{OUT1F} と V_{OUT2F} はそれぞれ V_{OUT1} と V_{OUT2} の安定化された最終値です。トラッキングに TRACK/SS2 ピンを使用する場合、 V_{OUT1} は常に V_{OUT2} より大きくします。トラッキング機能が不要な場合、TRACK/SS2 ピンはグランドに接続されたコンデンサに接続することができます。これによって最終的な安定化出力電圧までのランプ時間が設定されます。内部ソフトスタート・ランプより遅い別の電源のトラッキングのみを行うことができます。トラッキングの終了時には、レギュレーションの精度に影響を与えないように、またデバイスが CCM モードになるように、TRACK/SS ピンが 620mV より高くなる必要があります。

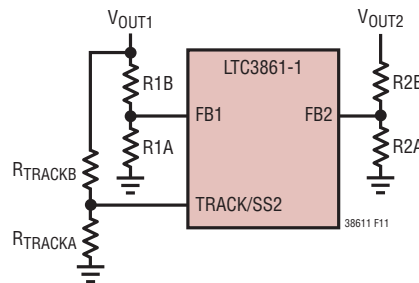
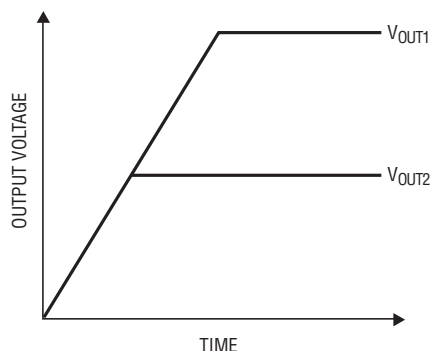
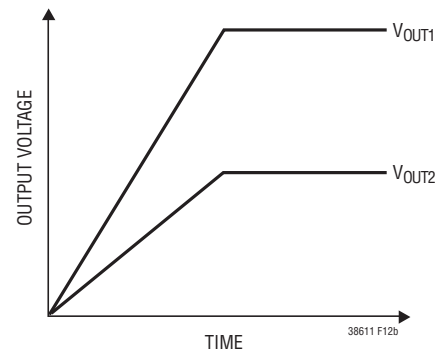


図 11. TRACK/SS ピンを使用



(12a) Coincident Tracking



(12b) Ratiometric Tracking

図 12. 出力電圧トラッキングの2つの異なるモード

38611fa

アプリケーション情報

帰還ループ補償

LTC3861-1は、マルチフェーズのアプリケーションでフェーズ間の優れた電流分担を行う補助の専用電流分担ループを備えた電圧モード・コントローラです。電流分担ループは内部で補償されます。

ESRが大きいバルク・コンデンサを使用する場合など、アプリケーションによっては、電圧制御ループに対してタイプ2の補償で十分かもしれませんが、最適なトランジェント応答を得るにはセラミック・コンデンサを伴うタイプ3の補償を推奨します。図13を参照すると、エラーアンプがV_{OUT}の出力電圧を検出しています。

エラーアンプの正入力には600mVの内部リファレンスに接続されており、負入力にはFBピンに接続されています。出力はCOMPに接続されており、さらにライン・フィードフォワード回路に接続され、ここからPWM発生器に送られます。オーバーシュートの回復時間を短くするため、COMPピンの最大電位は内部でクランプされています。

トランスコンダクタンス (g_m) アンプを使用する多くのレギュレータとは異なり、LTC3861-1は、FBピンを仮想グラウンドとする反転加算アンプ・トポロジーを使用して設計されています。これにより、外付け部品によって帰還利得を厳密に制御できます。これは単純なg_mアンプでは不可能です。さらに、電圧帰還アンプの場合、ポールとゼロの位置を柔軟に選択できます。特に、タイプ3の補償を使用することができるので、LCポール周波数で位相ブーストが得られ、制御ループの位相マージンが大幅に改善されます。

LTC3861-1の標準的な回路の場合、帰還ループは、ライン・フィードフォワード回路、変調器、外付けインダクタ、出力コンデンサ、補償ネットワークを備えた帰還アンプで構成されます。これらの部品すべてがループ動作に影響を与えるので、ループ補償の観点から考慮する必要があります。変調器はPWM発生器、出力MOSFETドライバおよび外付けMOSFET自体で構成されます。変調器の利得は、入力電圧に従って直線的に変化します。ライン・フィードフォワード回路はこの利得の変化を補償し、入力電圧に関係なく、エラーアンプの出力からインダクタ入力への利得を一定にします。帰還ループの観点からは、ライン・フィードフォワード回路と変調器の組み合わせは、COMPからインダクタ入力への線形電圧伝達関数のように見えます。標準的なループ補償周波数ではAC動作に問題はなく、スイッチング周波数の1/2で大きな位相シフトが生じます。

外付けインダクタ/出力コンデンサの組み合わせにより、ループ動作への影響がさらに大きくなります。これらの部品により、出力に2次のLCロールオフが生じ、180°の位相シフトを伴います。このロールオフによってPWM波形がフィルタされ、必要なDC出力電圧が得られますが、この位相シフトによって帰還ループの安定性の課題が生じるので、周波数補償を行う必要があります。周波数が高くなると、出力コンデンサのリアクタンスがそのESRに近づき、コンデンサによるロールオフが止まり、傾きが-20dB/decade、位相シフトが90°になります。

タイプ3のアンプを図13に示します。このアンプの伝達関数は次式で与えられます。

$$\frac{V_{COMP}}{V_{OUT}} = \frac{-(1+sC_1R_2)[1+s(R_1+R_3)C_3]}{sR_1(C_1+C_2)[1+s(C_1/C_2)R_2](1+sC_3R_3)}$$

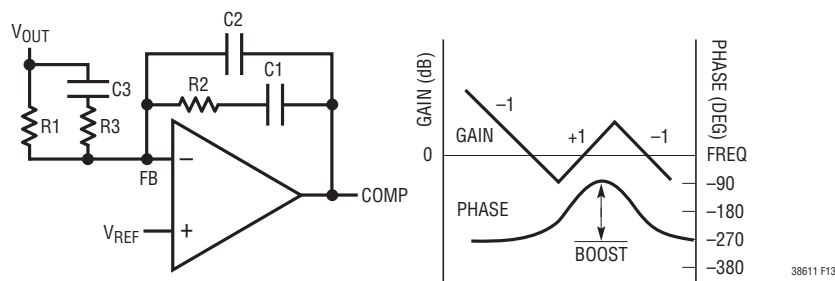


図13. タイプ3のアンプの補償

アプリケーション情報

エラーアンプのRCネットワークとフィードフォワード部品R3およびC3によって2つのポールとゼロの対が生じ、システムのユニティゲイン周波数 f_C での位相ブーストが得られます。理論的には、ゼロとポールは f_C の周囲に対称に配置され、ゼロとポールの間の開きは f_C で必要な位相ブーストが得られるように調整されます。ただし、実際には、クロスオーバー周波数がLCのダブルポール周波数よりはるかに高い場合、この周波数補償の手法では通常、ユニティゲイン帯域幅内に位相の減少箇所が生じるので、条件付き安定性に関する問題がいくらか生じます。

条件付き安定性が問題になる場合、エラーアンプのゼロを低い周波数に移動して位相が減少しすぎないようにします。次式を使って帰還補償部品の値を計算することができます。

$$f_{SW} = \text{Switching frequency}$$

$$f_{LC} = \frac{1}{2\pi\sqrt{LC_{OUT}}}$$

$$f_{ESR} = \frac{1}{2\pi R_{ESR} C_{OUT}}$$

以下のように選択します。

$$f_C = \text{Crossover frequency} = \frac{f_{SW}}{10}$$

$$f_{Z1(ERR)} = f_{LC} = \frac{1}{2\pi R2C1}$$

$$f_{Z2(RES)} = \frac{f_C}{5} = \frac{1}{2\pi(R1+R3)C3}$$

$$f_{P1(ERR)} = f_{ESR} = \frac{1}{2\pi R2(C1//C2)}$$

$$f_{P2(RES)} = 5f_C = \frac{1}{2\pi R3C3}$$

周波数 f_C での必要なエラーアンプの利得は以下のようになります。

$$A \approx 40\log\sqrt{1+\left(\frac{f_C}{f_{LC}}\right)^2} - 20\log\sqrt{1+\left(\frac{f_C}{f_{ESR}}\right)^2} - 20\log(A_{MOD})$$

$$\approx 20\log\frac{R2}{R1} \cdot \frac{\left(1+\frac{f_{LC}}{f_C}\right)\left(1+\frac{f_{P2(RES)}}{f_C}+\frac{f_{P2(RES)}-f_{Z2(RES)}}{f_{Z2(RES)}}\right)}{\left(1+\frac{f_C}{f_{ESR}}+\frac{f_{LC}}{f_{ESR}-f_{LC}}\right)\left(1+\frac{f_{P2(RES)}}{f_C}\right)}$$

ここで、 A_{MOD} は変調器およびラインのフィードフォワード利得で、次のようになります。

$$A_{MOD} \approx \frac{V_{IN(MAX)} \cdot DC_{MAX}}{V_{RAMP}} \approx 12V/V$$

ここで、 DC_{MAX} は最大デューティ・サイクル、 V_{RAMP} はライン・フィードフォワード補償されたPWMランプ電圧です。

抵抗R1の値とポールおよびゼロの位置が決まると、R2、C1、C2、R3、C3の各値は前の式から求めることができます。

スイッチング電源の帰還ループの補償は複雑な作業になります。このデータシートに示すアプリケーションには標準値が示されており、示された電源部品用に最適化されています。類似した電源部品も使用できますが、主要な電源部品の1つでも値を大きく変更すると、性能が大幅に低下する可能性があります。安定性は回路基板のレイアウトにも左右されます。計算された部品の値を検証するため、新しい回路設計はすべてプロトタイプを作成して安定性をテストします。

アプリケーション情報

インダクタ

LTC3861-1の標準的な回路のインダクタは、特定のリップル電流と飽和電流になるように選択します。入力電圧範囲と出力電圧が与えられると、インダクタ値と動作周波数によってリップル電流が直ちに決まります。降圧モードのインダクタのリップル電流は次のようになります。

$$\Delta I_L = \frac{V_{OUT}}{f(L)} \left(1 - \frac{V_{OUT}}{V_{IN}} \right)$$

リップル電流が小さくなると、インダクタのコア損失、出力コンデンサのESR損失、および出力電圧リップルが減少します。このように、周波数が低くリップル電流が小さい場合に最も高効率の動作が得られます。ただし、これを達成するには大きなインダクタが必要になります。

妥当な出発点として、 $I_O (MAX)$ の20%～40%のリップル電流を選択します。 V_{IN} が最大のときに最大リップル電流が生じることに注意してください。リップル電流が規定された最大値を超えないようにするには、次式に従って降圧モードのインダクタを選択する必要があります。

$$L \geq \frac{V_{OUT}}{f \Delta I_L (MAX)} \left(1 - \frac{V_{OUT}}{V_{IN} (MAX)} \right)$$

パワー MOSFET の選択

LTC3861-1は、1チャンネルに少なくとも2個の外付けNチャンネル・パワー MOSFETを必要とします。トップ(メイン)スイッチ用に1個、ボトム(同期)スイッチ用に1個または複数個必要です。選択されたすべての MOSFET の個数、種類およびオン抵抗

は、MOSFETが使用される実際の場所(メインまたは同期)とともに降圧比を考慮に入れます。出力電圧が入力電圧の1/3より小さいアプリケーションのトップ MOSFET には、はるかに小型で入力容量の小さな MOSFET を使用します。 $V_{IN} \gg V_{OUT}$ のアプリケーションでは、トップ MOSFET のオン抵抗は、300kHzを超える動作周波数での入力容量に比べて、全体の効率に対して通常重要ではありません。MOSFET メーカーは、スイッチング・レギュレータのアプリケーションのメイン・スイッチ用に、オン抵抗が適度に低く、入力容量を大幅に下げた専用デバイスを設計しています。

パワー MOSFET の選択基準には、オン抵抗 $R_{DS(ON)}$ 、入力容量、ブレイクダウン電圧、最大出力電流などがあります。

効率を最大にするには、オン抵抗 $R_{DS(ON)}$ と入力容量を最小限に抑えます。 $R_{DS(ON)}$ を小さくすると導通損失が最小限に抑えられ、入力容量を小さくするとスイッチング損失と遷移損失が最小限に抑えられます。MOSFET の入力容量は複数の構成要素が組み合わされたものですが、ほとんどのデータシートに含まれている標準的ゲート電荷曲線(図14)から得られます。

この曲線は、コモンソースの電流源負荷段のゲートに一定の入力電流を強制し、時間に対してゲート電圧をプロットして作成されたものです。最初の傾斜した部分は、ゲート-ソース間およびゲート-ドレイン間容量の影響によるものです。曲線の平坦な部分はドレインが電流源負荷両端の電圧を下げるのに伴うドレイン-ゲート間容量のミラー乗算効果の結果です。上側の傾斜した部分は、ドレイン-ゲート間蓄積容量とゲート-ソース間容量によるものです。ミラー電荷(曲線が平坦なaからbまでの水平軸のクーロン値の増加分)は特定の V_{DS} ドレ

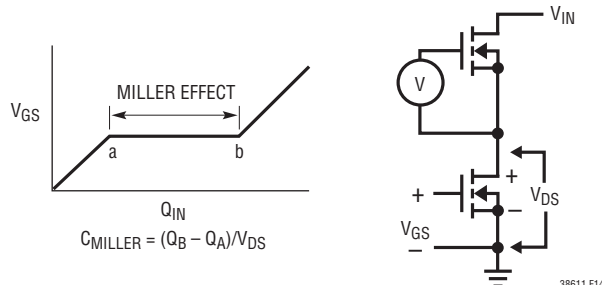


図14. ゲート電荷特性

アプリケーション情報

イン電圧に対して規定されていますが、曲線で規定されている V_{DS} 値に対するアプリケーションの V_{DS} の比を掛けることにより、異なった V_{DS} 電圧に対して補正することができます。 C_{MILLER} 項を推定する方法として、メーカーのデータシートで a 点から b 点までのゲート電荷の変化を求め、規定されている V_{DS} 電圧で割ります。 C_{MILLER} はトップ MOSFET の遷移損失項を決める最重要選択基準ですが、MOSFET のデータシートで直接規定されてはいません。 C_{RSS} と C_{OS} は規定されていることがありますが、これらのパラメータの定義は記載されていません。

コントローラが連続モードで動作しているとき、トップ MOSFET とボトム MOSFET のデューティ・サイクルは、以下の式で与えられます。

$$\text{Main Switch Duty Cycle} = \frac{V_{OUT}}{V_{IN}}$$

$$\text{Synchronous Switch Duty Cycle} = \frac{V_{IN} - V_{OUT}}{V_{IN}}$$

最大出力電流でのメイン MOSFET と同期 MOSFET の電力損失は以下の式で与えられます。

$$P_{MAIN} = \frac{V_{OUT}}{V_{IN}} (I_{MAX})^2 (1 + \delta) R_{DS(ON)} + V_{IN}^2 \frac{I_{MAX}^2}{2} (R_{DR}) (C_{MILLER}) \cdot \left[\frac{1}{V_{CC} - V_{TH(IL)}} + \frac{1}{V_{TH(IL)}} \right] (f)$$

$$P_{SYNC} = \frac{V_{IN} - V_{OUT}}{V_{IN}} (I_{MAX})^2 (1 + \delta) R_{DS(ON)}$$

ここで、 δ は $R_{DS(ON)}$ の温度依存性、 R_{DR} はトップ・ドライバの実効抵抗、 V_{IN} はドレイン電位および特定のアプリケーションのドレイン電位の変化です。 $V_{TH(IL)}$ はパワー MOSFET のデータシートの規定ドレイン電流で規定されている標準ゲートしきい値電圧です。 C_{MILLER} は、MOSFET のデータシートのゲート電荷曲線と前に説明した手法を使って計算した容量です。

MOSFET の $(1 + \delta)$ の項は、一般に、正規化された $R_{DS(ON)}$ と温度の関係を示す曲線から得られます。 δ の標準値は、使用される個々の MOSFET に応じて $0.005/^{\circ}\text{C} \sim 0.01/^{\circ}\text{C}$ の範囲になります。

複数の MOSFET を並列に接続して $R_{DS(ON)}$ を小さくし、必要に応じて電流および熱の要件を満たすことができます。LTC4449 などの適切なドライバで、遷移時間を大幅に延ばすことなく大きなゲート容量をドライブすることができます。実際、ゲート電荷量が非常に少ない MOSFET をドライブするときには、小さなゲート抵抗 (5Ω 以下) を追加することによってドライバを減速させることが、高速遷移に起因するノイズや EMI を低減するのに有効な場合があります。

MOSFET ドライバの選択

LTC3861-1 のスリーステート PWM 出力または LTC3861-1 の PWM/PWMEN 出力と互換性のあるインタフェースを備えたゲート・ドライバ IC、DrMOS およびパワーブロックを使用できます。

アプリケーション情報

効率に関する検討事項

スイッチング・レギュレータの効率は、出力電力を入力電力で割った値に等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示での効率は、次式で表すことができます。

$$\% \text{ 効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセント値で表した個々の損失です。

システム内の電力を消費するすべての要素で損失が発生しますが、LTC3861-1のアプリケーションでの損失のほとんどは、通常、1) I^2R 損失、2) トップサイド MOSFET の遷移損失、3) ゲート・ドライブ電流の3つの要因によるものです。

1. I^2R 損失は主に MOSFET、インダクタ、PCB 配線、および入出力コンデンサの ESR の DC 抵抗で生じます。各 MOSFET はサイクルの一部でしかオンにならないので、MOSFET のオン抵抗は実質的にサイクルがオンになる割合を掛けた値になります。したがって、降圧比が大きなアプリケーションでは、ボトム MOSFET の $R_{DS(ON)}$ をトップ MOSFET より大幅に小さくします。PCB のパワーパスのレイアウトに注意を払ってこの抵抗を最小限に抑えることが非常に重要です。2 フェーズ、1.2V 出力、60A のシステムの場合、出力に $1\text{m}\Omega$ の PCB 抵抗があると効率が 5% 低下します。
2. 遷移損失はトップサイド MOSFET のみに生じますが、12V 入力アプリケーションでは損失の非常に大きな要因になります。これらは、ドライブ抵抗が非常に小さいドライバを選択することと Q_G 、 R_G および C_{RSS} が小さい MOSFET を選択することにより、最小限に抑えることができます。
3. ゲート・ドライブ電流は、トップ MOSFET とボトム MOSFET のゲート電荷の総量に動作周波数を掛けた値に等しくなります。ただし、多くのドライバは、入力電圧を低いゲート・ドライブ電圧まで下げるためにリニア・レギュレータを採用しています。これにより、ゲート損失がこの降圧比に比例して減少します。高周波数のアプリケーションでは、リニア・レギュレータの代わりに、ゲート・ドライブにユーザーが供給する補助レールを使用すると十分な効果が得られる場合があります。

その他の損失の要因には、ドライバに起因する非重複時間の間のボディ・ダイオードまたはショットキ・ダイオードの導通、インダクタのコア損失などがあります。

設計例

設計例として、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1.2\text{V}$ 、 $I_{LOAD} = 60\text{A}$ 、 $f_{SWITCH} = 300\text{kHz}$ の 2 フェーズのアプリケーションについて考えてみます。LTC3861-1 の V_{CC} 電源用に 5V の補助電源が使えたと仮定します。

25% のリップルを仮定して、インダクタンス値を選択します。各チャネルが負荷に平均 30A を供給する結果、次のように 7.7A のピーク・トゥ・ピーク・リップルが生じます。

$$\Delta I_L = \frac{V_{OUT} \cdot \left(1 - \frac{V_{OUT}}{V_{IN}}\right)}{f \cdot L}$$

1 フェーズあたり 470nH のインダクタによって 7.7A のピーク・トゥ・ピーク・リップルが生じます。WÜRTH の 744355147 シリーズから、DCR が標準 $0.67\text{m}\Omega$ の $0.47\mu\text{H}$ のインダクタを選択します。300kHz 動作にするには、CLKIN をフロート状態にし、FREQ から SGND に $28\text{k}\Omega$ を接続します。1 フェーズあたりの I_{LIMIT} を 54A に設定することにより、トランジェント状態に対してかなりの余裕を残しながらインダクタの飽和に対しても十分に保護します。これは次式に相当します。

$$R_{ILIM} = \frac{18.5 \cdot 54\text{A} \cdot 0.67\text{m}\Omega + 0.53\text{V}}{20\mu\text{A}} = 58.5\text{k}\Omega$$

59k Ω を選択します。

DCR による検出のためのフィルタ・ネットワークでは、 $R = 2.87\text{k}$ と $C = 220\text{nF}$ を選択してインダクタの L/DCR 時定数に整合させることができます。

ループのクロスオーバー周波数は 45kHz なので、優れたトランジェント性能を実現しながらコンバータのスイッチング周波数を十分に下回ります。出力コンデンサには $330\mu\text{F}$ 、 $9\text{m}\Omega$ の 6 個の POSCAP と 4 個の $100\mu\text{F}$ セラミック・コンデンサを選択して過酷なトランジェント状態でも電源のレギュレーションを維持し、出力電圧リップルを最小限に抑えます。

以下の補償値 (図 13) は経験的に決めました。

$$R1 = 10\text{k}$$

$$R2 = 5.9\text{k}$$

$$R3 = 280\Omega$$

$$C1 = 4.7\text{nF}$$

$$C2 = 100\text{pF}$$

$$C3 = 3.3\text{nF}$$

アプリケーション情報

出力電圧を1.2Vに等しくするには次のようにします。

$$R_{FB1} = 10k, R_{FB2} = 10k$$

電力段にはLTC4449ゲート・ドライバと外付けMOSFETを選択します。Fairchild、Infineon、VishayなどのDrMOSを使用することもできます。

プリント回路基板のレイアウトのチェックリスト

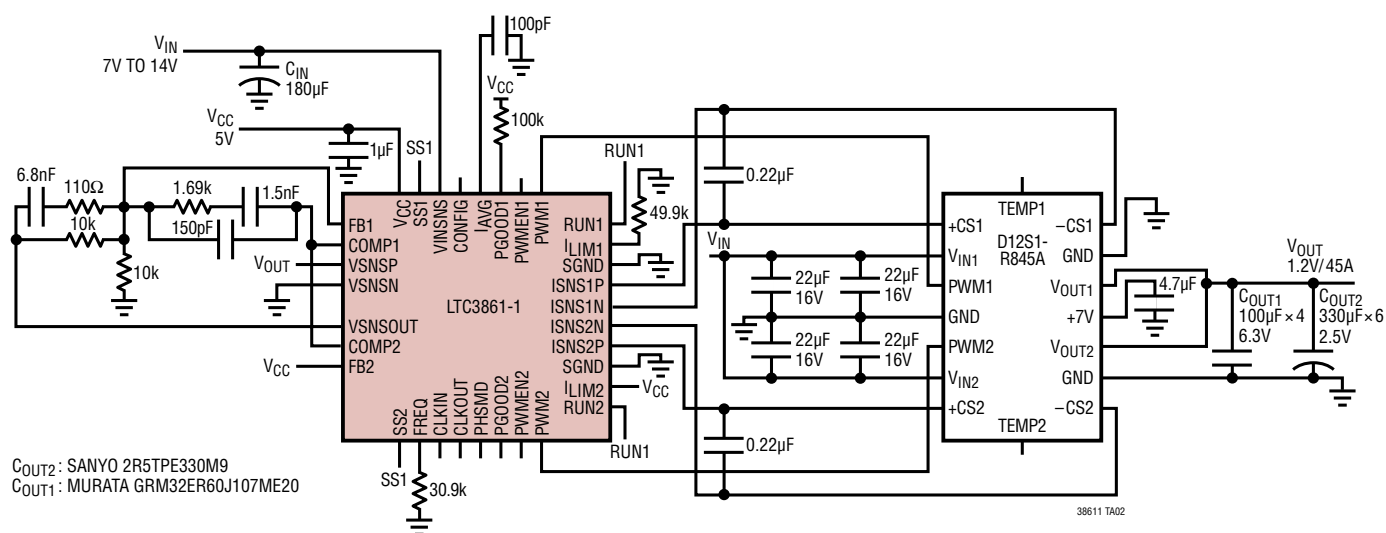
プリント回路基板をレイアウトするときは、以下のチェックリストを使ってコンバータが正しく動作するようにします。

1. LTC3861-1のSGNDピンとデバイス周囲のすべての小信号部品との接続はシステムの電源グランドから絶縁します。 V_{CC} 、ISNSP - ISNSN間などに付加するすべてのデカップリング・コンデンサはデバイスに近づけて配置します。マルチフェーズ動作では、SGNDは入力コンデンサのボトム端子に近い主グランド・ノードにケルビン接続します。デュアル・チャネル動作では、SGNDはチャネル2の出力コンデンサのボトム端子にケルビン接続し、リモート検出用差動アンプを使ってチャネル1をリモート検出します。
2. 小信号部品は基板上の高周波数のスイッチング・ノードから離して配置します。LTC3861-1は、出力電圧、インダクタ電流、ロジックレベルPWM出力のリモート検出機能を備えているので、デバイスを電力段から絶縁することができます。
3. 電圧と電流のリモート検出用PCBトレースは回路内の高周波スイッチング・ノードから離し、理想的にはグランド・プレーンでシールドします。 V_{SNSP} と V_{SNSN} 、 I_{SNSP} と I_{SNSN} の各ペアは、互いに最小の間隔で並行に配線します。DCRを使って検出する場合、上側の抵抗(図5bのR1)をスイッチング・ノードの近くに配置します。
4. 入力コンデンサはできるだけパワーMOSFETの近くに配置します。入力コンデンサの正端子からMOSFETを経由して入力コンデンサの負端子に戻るループもできるだけ短くします。
5. ディスクリートのドライバとMOSFETを使用する場合、ドレイン-ソース間電圧をデバイスの端子で個別に直接測定することによってMOSFETに加わる電圧をチェックします。MOSFETの最大電圧定格を超えることがある誘導性のリングングに注意してください。このリングングを防止できず、デバイスの最大定格を超える場合には、より高い定格電圧のMOSFETを選択します。
6. LTC3861-1の複数のデバイスをカスケード接続する場合、CLKOUTピンの容量性負荷を最小限に抑えて、位相誤差が最小になるようにします。LTC3861-1のすべてのデバイスのグランドは同じポイントにケルビン接続します。このポイントは、通常、マスタを含むデバイスのSGNDです。

LTC3861-1

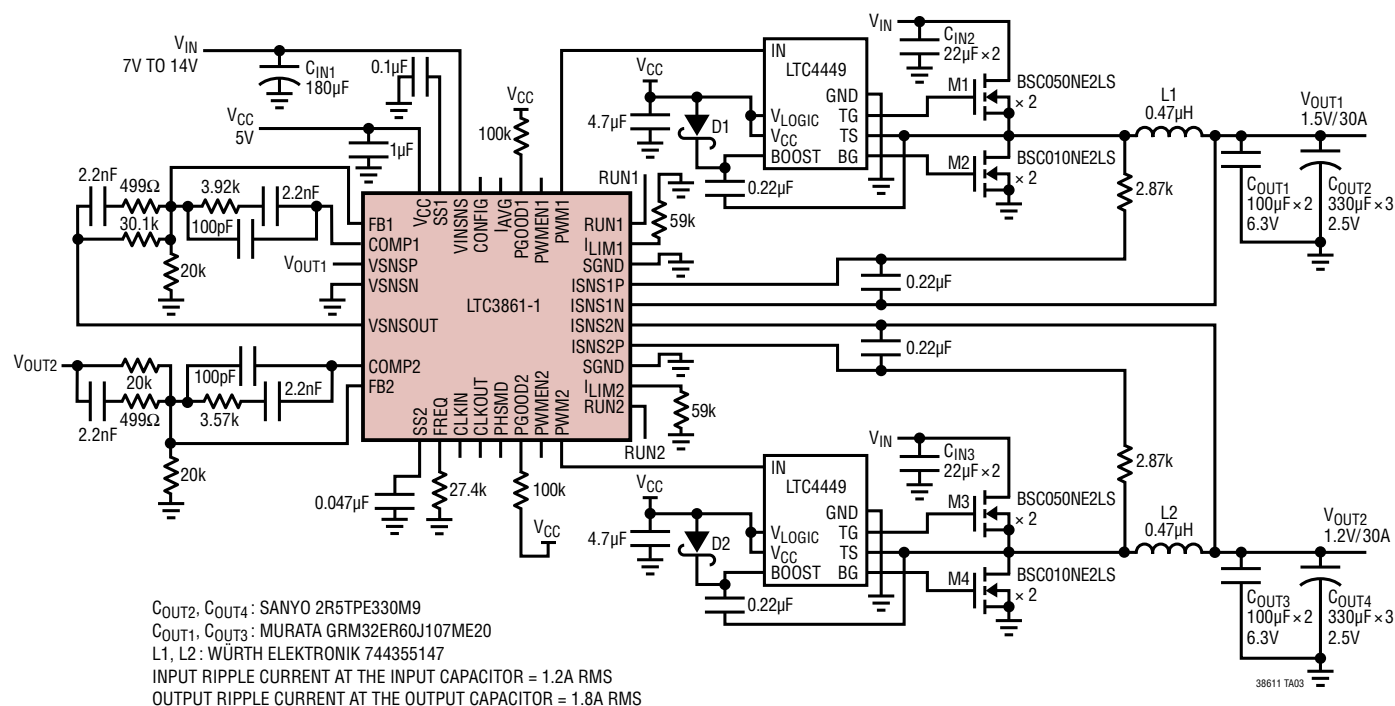
標準的応用例

Delta の 45A パワーブロックを使用した 2 フェーズ 1.2V/45A コンバータ、 $f_{sw} = 400\text{kHz}$



標準的応用例

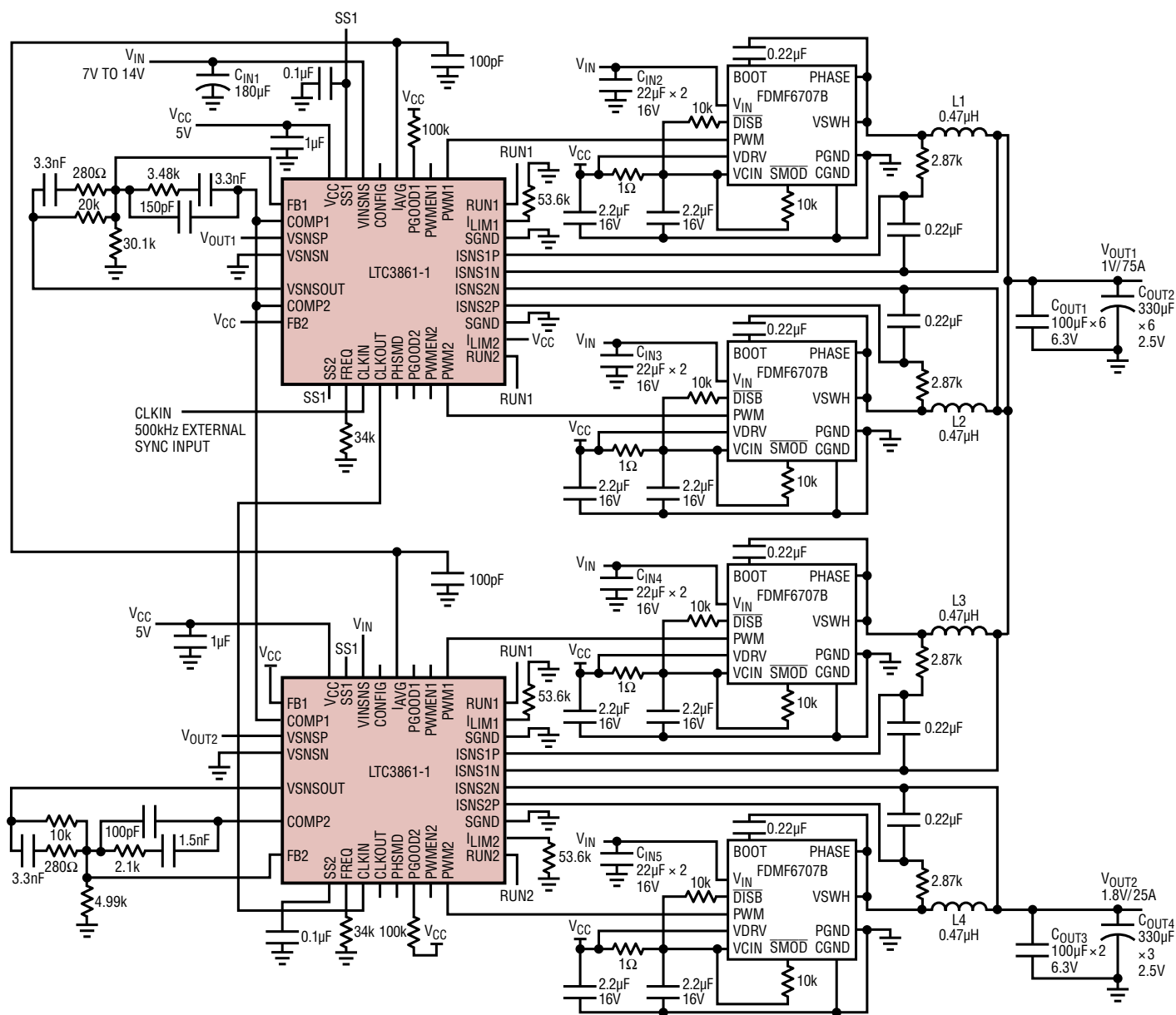
ディスクリートのゲート・ドライバと MOSFET を使用した 1.5V/30A および 1.2V/30 コンバータ、
 $f_{sw} = 300kHz$



COUT2: SANYO 2R5TPE330M9
 COUT1: MURATA GRM32ER60J107ME20
 L1, L2, L3, L4: WÜRTH ELEKTRONIK 744355147

標準的応用例

デュアル出力コンバータ: DrMOSを使用した3フェーズおよび1フェーズ、500kHzの外部クロックに同期



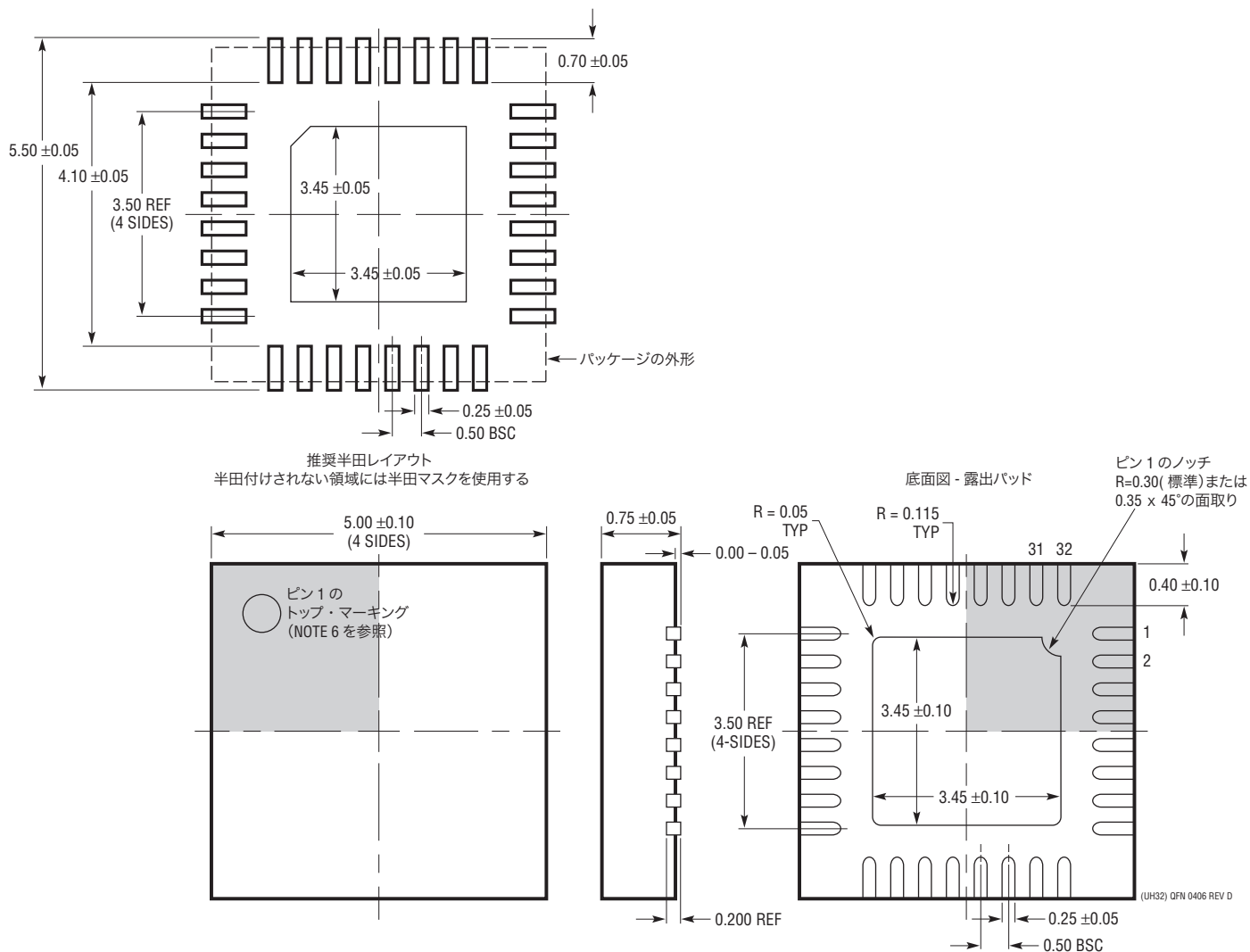
C_{OUT2}, C_{OUT4}: SANYO 2R5TPE330M9
 C_{OUT1}, C_{OUT3}: MURATA GRM32ER60J107ME20
 L1, L2, L3, L4: WÜRTH ELEKTRONIK 744355147

38611 TA05

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

UH Package
32-Lead Plastic QFN (5mm × 5mm)
 (Reference LTC DWG # 05-08-1693 Rev D)



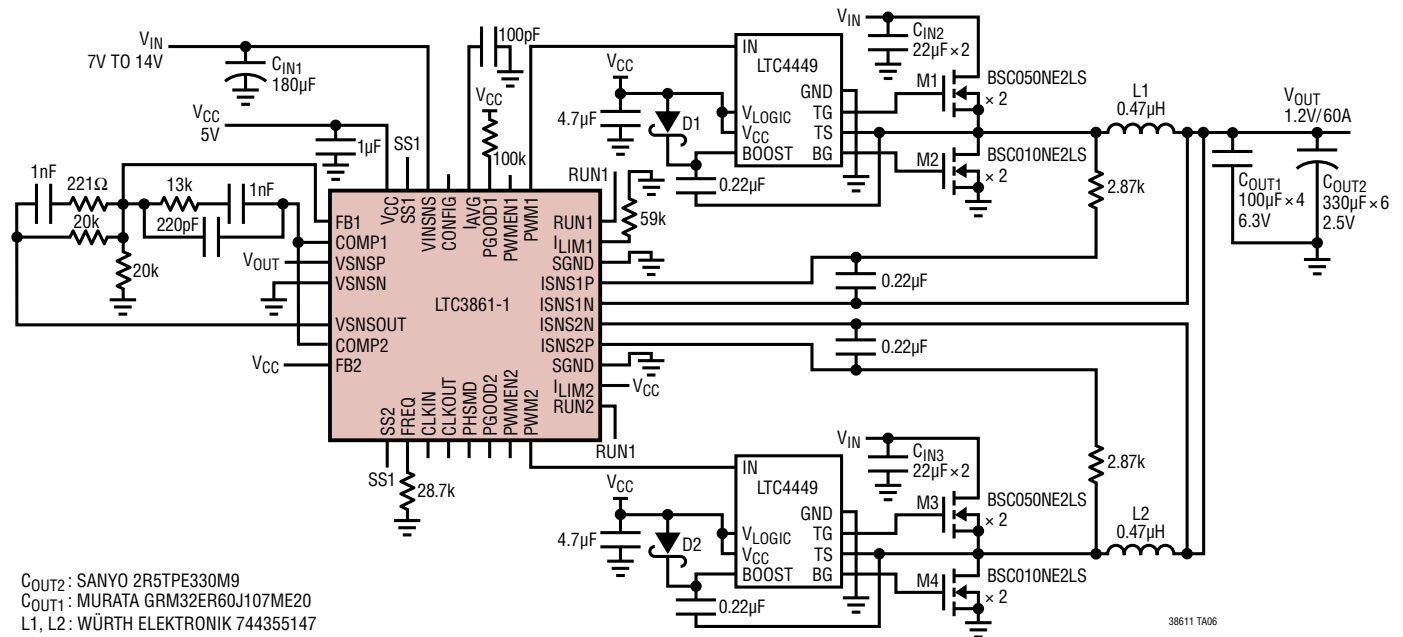
改訂履歴

REV	日付	概要	ページ番号
A	6/13	図、グラフ、表を修正。文章を明確化。	2、27、32、33、 34

LTC3861-1

標準的応用例

ディスクリートのゲート・ドライバと MOSFET を使用した 2 フェーズ 1.2V/60A コンバータ、 $f_{sw} = 300\text{kHz}$



COUT2: SANYO 2R5TPE330M9
COUT1: MURATA GRM32ER60J107ME20
L1, L2: WÜRTH ELEKTRONIK 744355147

38611 TA06

関連製品

製品番号	説明	注釈
LTC3880/ LTC3880-1	デジタル・パワーシステム・マネージメント機能付き、デュアル出力 PolyPhase 降圧 DC/DC コントローラ	V_{IN} : 最大 24V、 $0.5V \leq V_{OUT} \leq 5.5V$ 、アナログ制御ループ、EEPROM および 16 ビット ADC 付き I ² C/PMBus インタフェース
LTC3855	差動アンプおよび DCR による温度補償機能付き、デュアル出力、2 フェーズ同期整流式降圧 DC/DC コントローラ	$4.5V \leq V_{IN} \leq 38V$ 、 $0.8V \leq V_{OUT} \leq 12V$ 、PLL 固定周波数: 250kHz ~ 770kHz
LTC3856	差動アンプおよび DCR による温度補償機能付き、シングル出力、2 フェーズ同期整流式降圧 DC/DC コントローラ	$4.5V \leq V_{IN} \leq 38V$ 、 $0.8V \leq V_{OUT} \leq 5V$ 、PLL 固定周波数: 250kHz ~ 770kHz
LTC3838	差動アンプおよびオン時間制御機能付き、デュアル出力、2 フェーズ同期整流式降圧 DC/DC コントローラ	$4.5V \leq V_{IN} \leq 38V$ 、 $0.8V \leq V_{OUT} \leq 5.5V$ 、PLL、スイッチング周波数: 最大 2MHz
LTC3839	差動アンプおよびオン時間制御機能付き、シングル出力、2 フェーズ同期整流式降圧 DC/DC コントローラ	$4.5V \leq V_{IN} \leq 38V$ 、 $0.8V \leq V_{OUT} \leq 5.5V$ 、PLL、スイッチング周波数: 最大 2MHz
LTC3860	差動アンプおよびスリーステート出力ドライブ付き、デュアル、マルチフェーズ同期整流式降圧 DC/DC コントローラ	パワーブロック、DrMOS デバイスまたは外付け MOSFET で動作、 $3V \leq V_{IN} \leq 24V$ 、 $t_{ON(MIN)} = 20\text{ns}$
LTC3869/ LTC3869-2	高精度電流分担機能付き、デュアル出力、2 フェーズ同期整流式降圧 DC/DC コントローラ	$4V \leq V_{IN} \leq 38V$ 、 V_{OUT3} : 最大 12.5V、PLL 固定周波数: 250kHz ~ 750kHz
LTC3866	ミリボルト以下の DCR による検出機能付き、シングル出力、高電力、電流モード・コントローラ	$4.75V \leq V_{IN} \leq 38V$ 、 $0.6V \leq V_{OUT} \leq 3.5V$ 、固定周波数: 250kHz ~ 770kHz
LTC4449	高速同期整流式 N チャネル MOSFET ドライバ	V_{IN} : 最大 38V、 $4V \leq V_{CC} \leq 6.5V$ 、適応型シュートスルー保護、2mm x 3mm DFN-8 パッケージ
LTC4442/ LTC4442-1	高速同期整流式 N チャネル MOSFET ドライバ	V_{IN} : 最大 38V、 $6V \leq V_{CC} \leq 9V$ 、適応型シュートスルー保護、MSOP-8 パッケージ
LTC3861	2 個の差動アンプおよびスリーステート出力ドライブ付き、デュアル、マルチフェーズ同期整流式降圧 DC/DC コントローラ	パワーブロック、DrMOS デバイスまたは外付け MOSFET で動作、 $3V \leq V_{IN} \leq 24V$ 、 $t_{ON(MIN)} = 20\text{ns}$

38611fa