

# デュアル、2フェーズ、 RSENSE™、低入力電圧、 同期整流式コントローラ

## 特長

- 電流センス抵抗が不要
- 位相非同調コントローラにより、必要な入力容量を低減
- 全Nチャンネル同期ドライブ
- $V_{IN}$  範囲: 2.75V ~ 4.5V
- 固定周波数電流モード動作
- $\pm 1.5\%$  精度の0.6V電圧リファレンス
- 低損失動作: 97% デューティ・サイクル
- 真のPLLにより、周波数のロックまたは調整が可能
- パルススキップ動作または連続動作を選択可能
- トラッキング機能
- ソフトスタート回路を内蔵
- パワーグッド出力電圧モニタ
- 出力過電圧保護
- マイクロパワー・シャットダウン:  $I_Q = 6.5\mu A$
- 高さの低い小型 (4mm×5mm) QFN および細型 SSOP パッケージ

## アプリケーション

- 3.3Vから1.XVの汎用電源
- 1セル・リチウムイオン・バッテリー駆動デバイス
- 配電DCシステム

LT, LT, LTC, LTM, Linear Technology, Burst Mode, OPTI-LOOPおよびLinearのロゴはリニアテクノロジー社の登録商標です。No RSENSEはリニアテクノロジー社の商標です。他のすべての商標はそれぞれの所有者に所有権があります。5481178、5929620、6144194、6304066、6498466、6580258、6611131を含む米国特許により保護されています。

## 概要

LTC®3836は、外付け部品をほとんど使用せずに外付けNチャネル・パワーMOSFETをドライブする、トラッキング機能付き2フェーズ・デュアル出力同期整流式降圧スイッチング・レギュレータ・コントローラです。MOSFET  $V_{DS}$  センス機能を備えた固定周波数電流モード・アーキテクチャにより、センス抵抗が不要で、効率が向上します。2つのコントローラを位相をずらして動作させることによって、入力容量のESRに起因する電力損失とノイズを最小限に抑えます。パルススキップ動作により、軽負荷時に高効率を達成します。97%のデューティ・サイクルが可能なので、低損失動作を行い、バッテリー駆動システムの動作時間を延ばします。

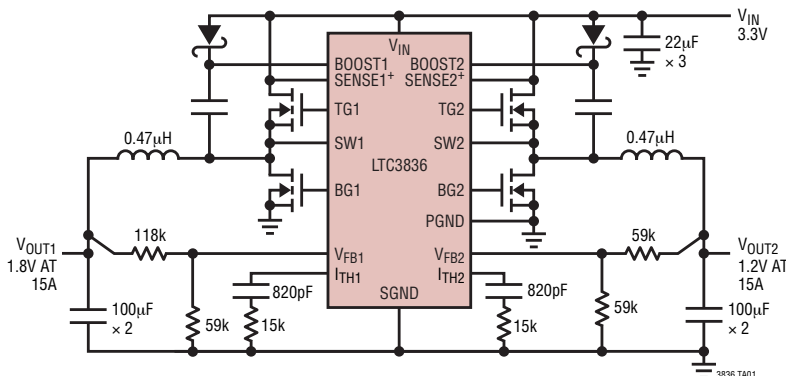
動作周波数を300kHz ~ 750kHzの範囲で選択可能なので、小型の表面実装インダクタやコンデンサを使用可能です。また、ノイズに敏感なアプリケーションに対応するために、動作周波数を250kHz ~ 850kHzの範囲で外部同期させることができます。

LTC3836は1msのソフトスタート機能を搭載していますが、ソフトスタート時間は外付けコンデンサを使用して延長できます。トラッキング入力により、起動時に2番目の出力が最初の出力をトラッキングすることができます。

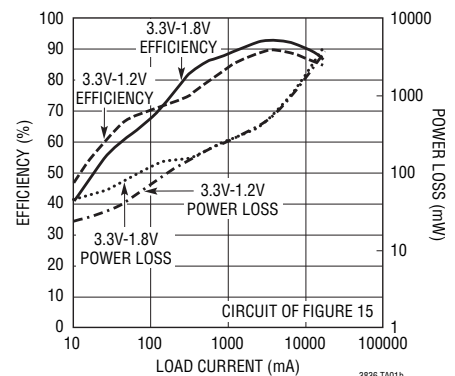
LTC3836は熱特性が改善された小型 (4mm×5mm) QFN パッケージまたは28ピン細型SSOPパッケージで供給されます。

## 標準的応用例

高効率、2フェーズのデュアル同期整流式DC/DC降圧コンバータ



効率/電力損失と負荷電流



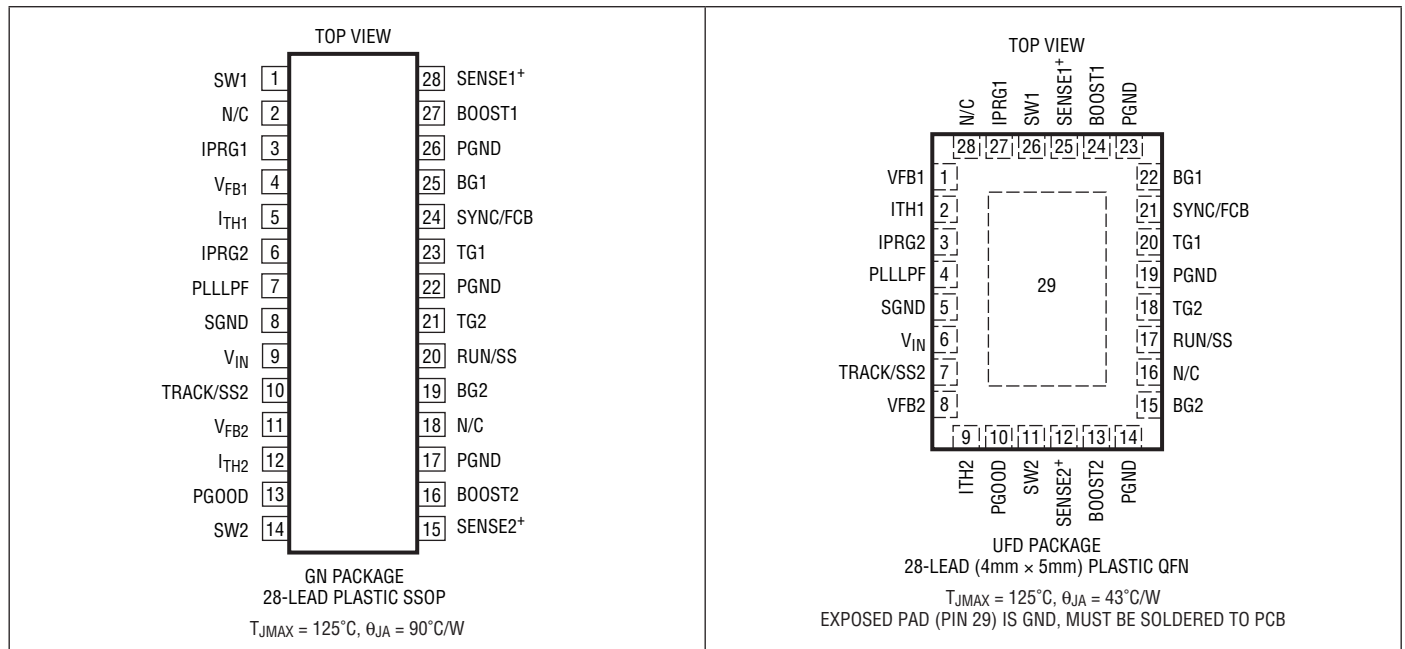
# LTC3836

## 絶対最大定格 (Note 1)

BOOST1、BOOST2の電圧 ..... -0.3V ~ 10V  
 入力電源電圧 ( $V_{IN}$ ) ..... -0.3V ~ 4.5V  
 PLLLPF、RUN/SS、SYNC/FCB、SENSE1<sup>+</sup>、  
 SENSE2<sup>+</sup>、IPRG1、IPRG2の電圧 ..... -0.3V ~ ( $V_{IN} + 0.3V$ )  
 $V_{FB1}$ 、 $V_{FB2}$ 、 $I_{TH1}$ 、 $I_{TH2}$ 、  
 TRACK/SS2の電圧 ..... -0.3V ~ 2.4V

SW1、SW2の電圧 ..... -2V ~  $V_{IN} + 1V$   
 PGOOD ..... -0.3V ~ 10V  
 動作温度範囲 (Note 2) ..... -40°C ~ 85°C  
 保存温度範囲 ..... -65°C ~ 125°C  
 接合部温度 (Note 3) ..... 125°C

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC3836EGN#PBF	LTC3836EGN#TRPBF	LTC3836EGN	28-Lead Plastic SSOP	-40°C to 85°C
LTC3836EUFD#PBF	LTC3836EUFD#TRPBF	3836	28-Lead (4mm x 5mm) Plastic QFN	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。  
 非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
 テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

## 電気的特性

● は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^{\circ}C$  での値。注記がない限り、 $V_{IN} = 3.3V$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>Main Control Loops</b>					
Input DC Supply Current	(Note 4)				
Normal Mode	RUN/SS = $V_{IN}$		450	700	$\mu A$
Shutdown	RUN/SS = 0V		6.5	15	$\mu A$
UVLO	$V_{IN} = UVLO$ Threshold -200mV		4	10	$\mu A$

3836fb

## 電气的特性

● は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。注記がない限り、 $V_{IN} = 3.3\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Undervoltage Lockout Threshold	$V_{IN}$ Falling	●	1.95	2.25	2.55	V
	$V_{IN}$ Rising	●	2.15	2.45	2.75	V
Shutdown Threshold at RUN/SS			0.45	0.65	0.85	V
Start-Up Current Source	RUN/SS = 0V		0.4	0.65	1	$\mu\text{A}$
Regulated Feedback Voltage	$-40^\circ\text{C}$ to $85^\circ\text{C}$ (Note 5)	●	0.591	0.6	0.609	V
Output Voltage Line Regulation	$2.75\text{V} < V_{IN} < 4.5\text{V}$ (Note 5)			0.05	0.2	mV/V
Output Voltage Load Regulation	$I_{TH} = 0.9\text{V}$ (Note 5)			0.12	0.5	%
	$I_{TH} = 1.7\text{V}$			-0.12	-0.5	%
$V_{FB1,2}$ Input Current	(Note 5)			10	50	nA
TRACK/SS2 Input Current	TRACK/SS2 = 0V		1	1.5	2.2	$\mu\text{A}$
Overvoltage Protect Threshold	Measured at $V_{FB}$		0.66	0.68	0.7	V
Overvoltage Protect Hysteresis				20		mV
Auxiliary Feedback Threshold	SYNC/FCB Ramping Positive		0.525	0.6	0.675	V
Top Gate (TG) Drive 1, 2 Rise Time	$C_L = 3000\text{pF}$			40		ns
Top Gate (TG) Drive 1, 2 Fall Time	$C_L = 3000\text{pF}$			40		ns
Bottom Gate (BG) Drive 1, 2 Rise Time	$C_L = 3000\text{pF}$			50		ns
Bottom Gate (BG) Drive 1, 2 Fall Time	$C_L = 3000\text{pF}$			40		ns
Maximum Current Sense Voltage ( $\Delta V_{SENSE(MAX)}$ ) (SENSE+ – SW)	IPRG = Floating	●	110	122	135	mV
	IPRG = 0V	●	70	82	95	mV
	IPRG = $V_{IN}$	●	185	202	220	mV
Maximum Duty Cycle	In Dropout			97		%
Soft-Start Time	Time for $V_{FB1}$ to Ramp from 0.05V to 0.55V		0.6	0.8	1	ms
<b>Oscillator and Phase-Locked Loop</b>						
Oscillator Frequency	Unsynchronized (SYNC/FCB Not Clocked) PLLLPF = Floating PLLLPF = 0V PLLLPF = $V_{IN}$		480	550	600	kHz
			260	300	340	kHz
			650	750	825	kHz
Phase-Locked Loop Lock Range	SYNC/FCB Clocked Minimum Synchronizable Frequency Maximum Synchronizable Frequency	●	850	200	250	kHz
		●		1150		kHz
Phase Detector Output Current	$f_{OSC} > f_{SYNC/FCB}$ $f_{OSC} > f_{SYNC/FCB}$			-4		$\mu\text{A}$
				4		$\mu\text{A}$
<b>PGOOD Output</b>						
PGOOD Voltage Low	$I_{PGOOD}$ Sinking 1mA			140		mV
PGOOD Trip Level	$V_{FB}$ with Respect to Set Output Voltage $V_{FB} < 0.6\text{V}$ , Ramping Positive $V_{FB} < 0.6\text{V}$ , Ramping Negative $V_{FB} > 0.6\text{V}$ , Ramping Negative $V_{FB} > 0.6\text{V}$ , Ramping Positive		-13	-10.0	-7	%
			-16	-13.3	-10	%
			7	10.0	13	%
			10	13.3	16	%

**Note 1:** 絶対最大定格に記載された値を超すストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** LTC3836は $0^\circ\text{C}$ ～ $85^\circ\text{C}$ の温度範囲で規定性能に適合することが保証されている。 $-40^\circ\text{C}$ ～ $85^\circ\text{C}$ の動作範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

**Note 3:**  $T_J$ は周囲温度 $T_A$ および消費電力 $P_D$ から、 $T_J = T_A + (P_D \cdot \theta_{JA}^\circ\text{C/W})$ に従って計算される。

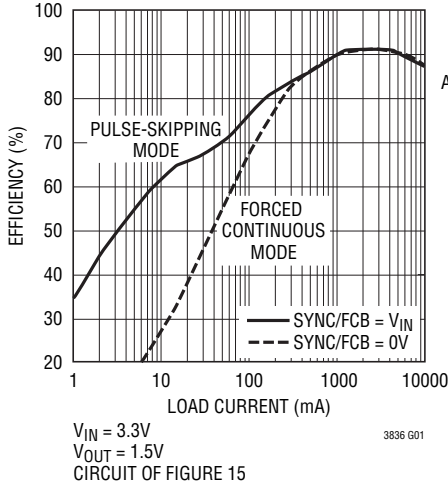
**Note 4:** スイッチング周波数で供給されるゲート電荷により動作時消費電流は増える。

**Note 5:** LTC3836は帰還ループを使って $I_{TH}$ を規定電圧にサーボ制御し、そのときの $V_{FB}$ 電圧を測定してテストされる。

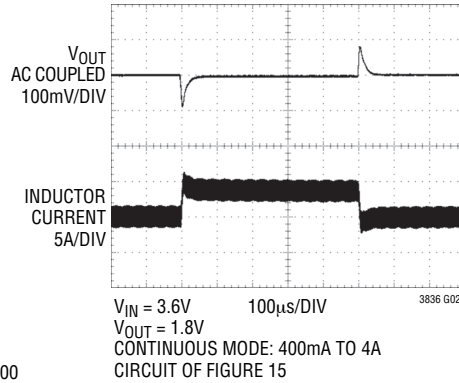
**Note 6:** ピーク電流センス電圧は、デューティ・サイクルに依存して、図1に示されているパーセント値に減少する。

## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

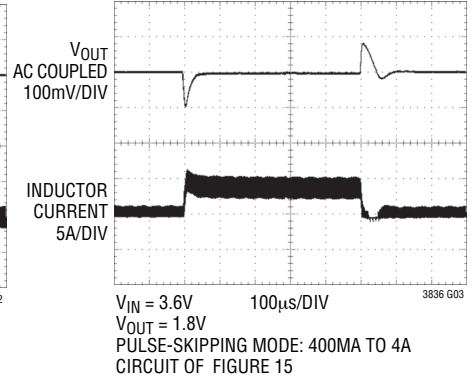
効率と負荷電流



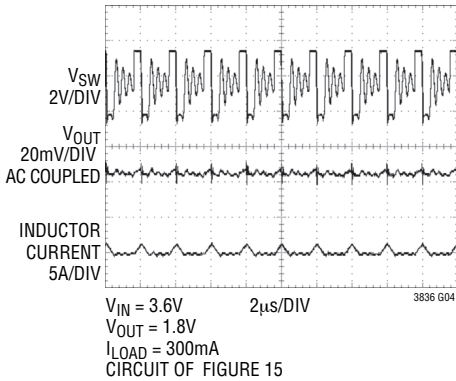
負荷ステップ  
(強制連続モード)



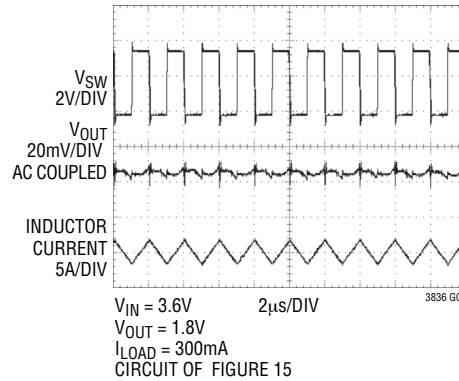
負荷ステップ  
(パルス・スキップ・モード)



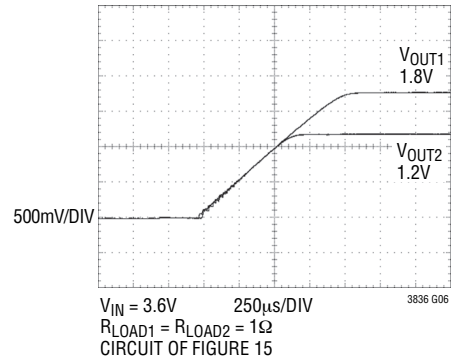
軽負荷  
(パルス・スキップ・モード)



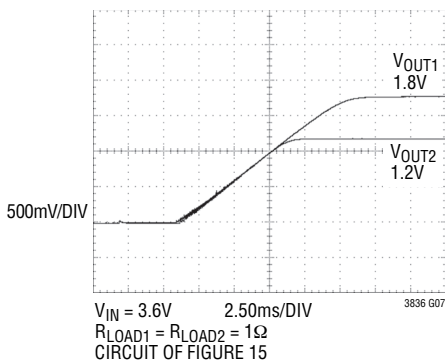
軽負荷(強制連続モード)



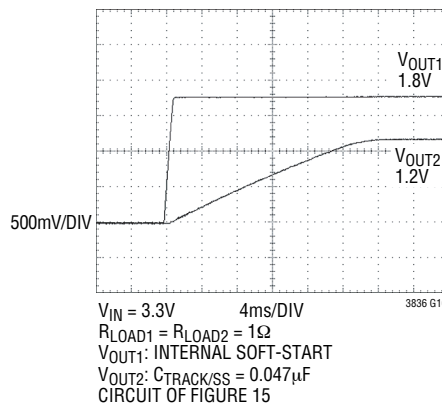
内部ソフトスタートによる  
トラッキング起動 ( $C_{RUN/SS} = 0\mu\text{F}$ )



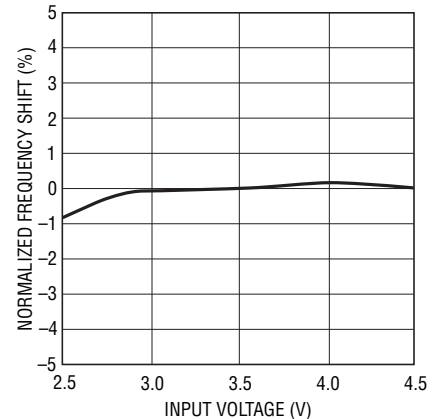
外部ソフトスタートによる  
トラッキング起動 ( $C_{RUN/SS} = 0.01\mu\text{F}$ )



シーケンシャル起動



発振器周波数と入力電圧

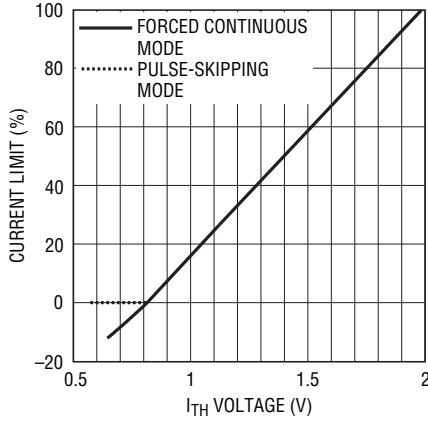


3836 G08

3836fb

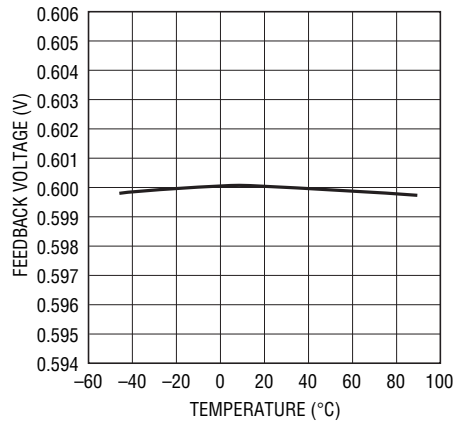
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

最大電流センス電圧と  
 $I_{TH}$ ピンの電圧



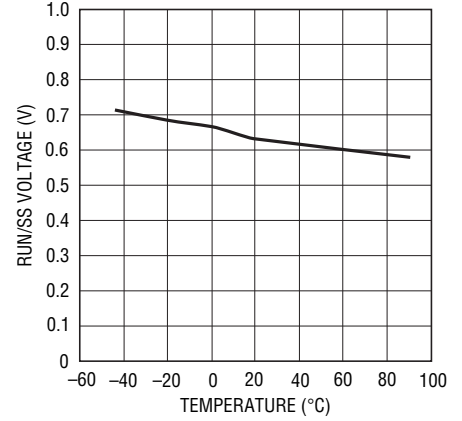
3836 G09

安定化された帰還電圧と温度



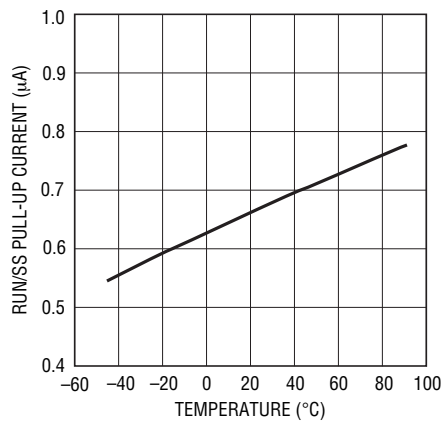
3836 G11

シャットダウン (RUN/SS)  
スレッシュホールドと温度



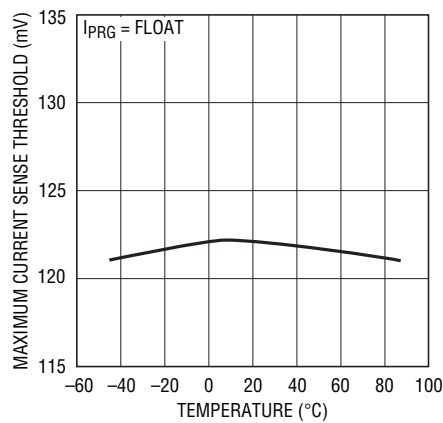
3836 G12

RUN/SS プルアップ電流と温度



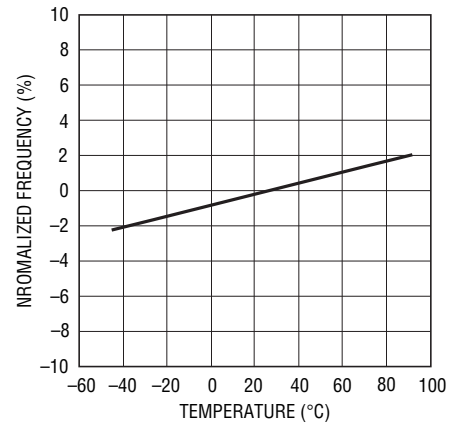
3836 G13

最大電流センス・スレッシュホールドと  
温度



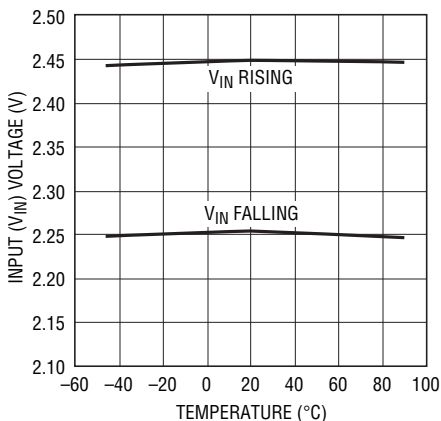
3836 G14

発振器周波数と温度



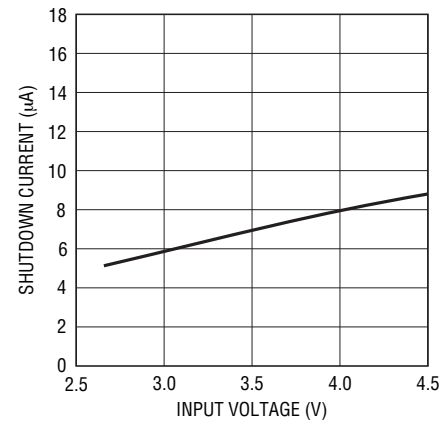
3836 G15

低電圧ロックアウト・  
スレッシュホールドと温度



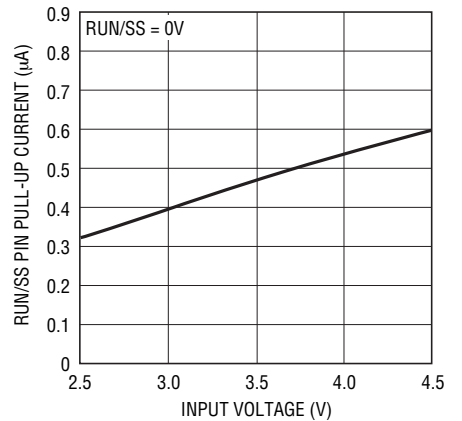
3836 G16

シャットダウン時消費電流と  
入力電圧



3836 G17

RUN/SS 起動電流と入力電圧



3836 G18

## ピン機能 (GNパッケージ)/(UFDパッケージ)

**SW1/SW2 (ピン1、14)/(ピン26、11)** : インダクタと外部 MOSFET へのスイッチ・ノードの接続ピン。また、差動ピーク電流コンパレータの負入力および逆電流コンパレータの入力。通常は主 MOSFET のソース、同期 MOSFET のドレインおよびインダクタに接続されます。

**NC (ピン2、18)/(ピン16、28)** : 接続なし。

**IPRG1/IPRG2 (ピン3、6)/(ピン27、3)** : 最大ピーク・センス電圧スレッシュホールドを選択するスリーステート・ピン。これらのピンにより、各チャンネルの SENSE<sup>+</sup>ピンと SW ピン間の最大許容電圧降下(つまり、外部主 MOSFET 両端の最大許容電圧降下)が選択されます。V<sub>IN</sub> または GND に接続するか、あるいはフロートさせて、それぞれ 202mV、82mV または 122mV を選択します。

**V<sub>FB1</sub>/V<sub>FB2</sub> (ピン4、11)/(ピン1、8)** : 帰還ピン。出力両端に接続された外部抵抗分割器から、各コントローラのリモート・センス帰還電圧を受け取ります。

**I<sub>TH1</sub>/I<sub>TH2</sub> (ピン5、12)/(ピン2、9)** : 電流スレッシュホールドおよび誤差アンプの補償点。これらのピンの公称動作範囲は 0.7V ~ 2V です。これらのピンの電圧によりメイン電流コンパレータのスレッシュホールドが決まります。

**PLLLPF (ピン7)/(ピン4)** : 周波数設定/PLL のローパス・フィルタ。外部クロックに同期するとき、このピンがフェーズロック・ループのローパス・フィルタ・ポイントとして機能します。通常、このピンとグランド間に直列 RC を接続します。

外部クロックに同期しない場合、このピンは周波数選択入力として機能します。このピンを GND に接続すると 300kHz 動作が選択され、このピンを V<sub>IN</sub> に接続すると 750kHz 動作が選択されます。このピンをフロートさせると 550kHz 動作が選択されます。

**SGND (ピン8)/(ピン5)** : 小信号グランド。このピンはほとんどの内部回路のグランド接続として機能します。

**V<sub>IN</sub> (ピン9)/(ピン6)** : 小信号用電源。このピンはゲート・ドライバを除くデバイス全体に電力を供給します。このピンをローパス RC ネットワーク(たとえば、R = 10Ω、C = 1μF)を使って外部でフィルタ処理して、特に高負荷電流アプリケーションで、ノイズのピックアップを最小に抑えることを推奨します。

**TRACK/SS2 (ピン10)/(ピン7)** : チャンネル2のトラッキングとソフトスタート入力。LTC3836は V<sub>FB2</sub> の電圧を、0.6V と TRACK/SS2 ピンの電圧の小さい方に安定化します。内部の 1.5μA プルアップ電流源がこのピンに接続されています。このピンとグランドの間に接続したコンデンサにより、最終安定化出力電圧までのランプ時間が設定されます。あるいは、別の電源の抵抗分割器をこのピンに接続すると、LTC3836 の出力はスタートアップ時に別の電源をトラッキングします。

**PGOOD (ピン13)/(ピン10)** : パワーグッド出力電圧モニタのオープン・ドレインのロジック出力。どちらかの帰還ピン (V<sub>FB1</sub>、V<sub>FB2</sub>) の電圧が公称設定値の ±13.3% 以内になると、このピンはグランドに引き下げられます。

**PGND (ピン17、22、26)/(ピン14、19、23)** : パワー・グランド。これらのピンはゲート・ドライバと逆電流コンパレータの負入力のグランド接続として機能します。露出パッドは PCB のグランドに半田付けする必要があります。

**RUN/SS (ピン20)/(ピン17)** : 実行制御入力およびオプションの外部ソフトスタート入力。このピンを 0.65V より下に強制すると、デバイス(両方のチャンネル)がシャットダウンします。このピンを V<sub>IN</sub> にドライブするか、またはこのピンを解放すると、デバイス内部のソフトスタートを使ってデバイスをイネーブルします。このピンとグランド間にコンデンサを接続して、外部ソフトスタートをプログラムすることができます。

**TG1/TG2 (ピン23、21)/(ピン20、18)** : トップ・ゲート・ドライブ出力。これらのピンは外部トップサイド MOSFET のゲートをドライブします。これらのピンの出力振幅は PGND から BOOST までです。

**SYNC/FCB (ピン24)/(ピン21)** : このピンは、1) フェーズロック・ループの外部クロック同期入力および 2) パルス・スキップ動作または強制連続モード選択の2つの機能を果たします。PLL を使って外部クロックに同期させるには、周波数が 250kHz ~ 850kHz の CMOS 互換クロックを使います。軽負荷でパルス・スキップ動作を選択するには、このピンを V<sub>IN</sub> に接続します。このピンを接地すると強制連続動作を選択し、インダクタ電流が反転するのを許します。外部クロックに同期していると、軽負荷ではパルス・スキップ・モードがイネーブルされます。

**BG1/BG2 (ピン25、19)/(ピン22、15)** : ボトム・ゲート・ドライブ出力。これらのピンは外部同期 MOSFET のゲートをドライブします。これらのピンの出力振幅は PGND から BOOST までです。

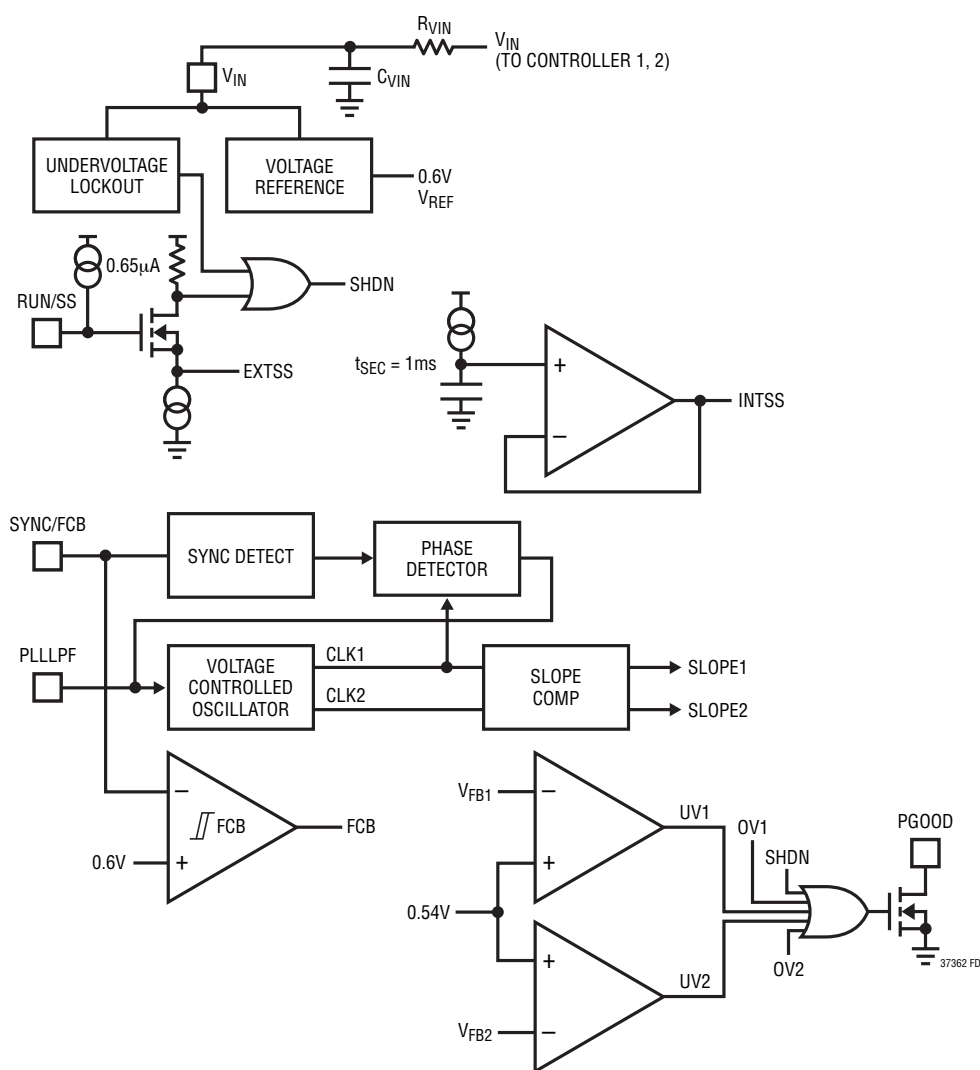
## ピン機能 (GNパッケージ)/(UFDパッケージ)

**BOOST1/BOOST2 (ピン 27、16)/(ピン 24、13)** : ゲート・ドライバ回路の正電源ピン。(外付けのショットキー・ダイオードとブースト電圧源によって充電される) ブーストラップ・コンデンサはBOOSTピンとSWピンの間に接続します。BOOSTピンの電圧振幅はブースト・ソース電圧(一般に $V_{IN}$ )から、このブースト・ソース電圧+ $V_{IN}$ までです。

**SENSE1<sup>+</sup>/SENSE2<sup>+</sup> (ピン 28、5)/(ピン 25、12)** : 差動電流コンパレータの正入力。また、ゲート・ドライバに電力を供給します。通常、主外部MOSFETのドレインに接続します。

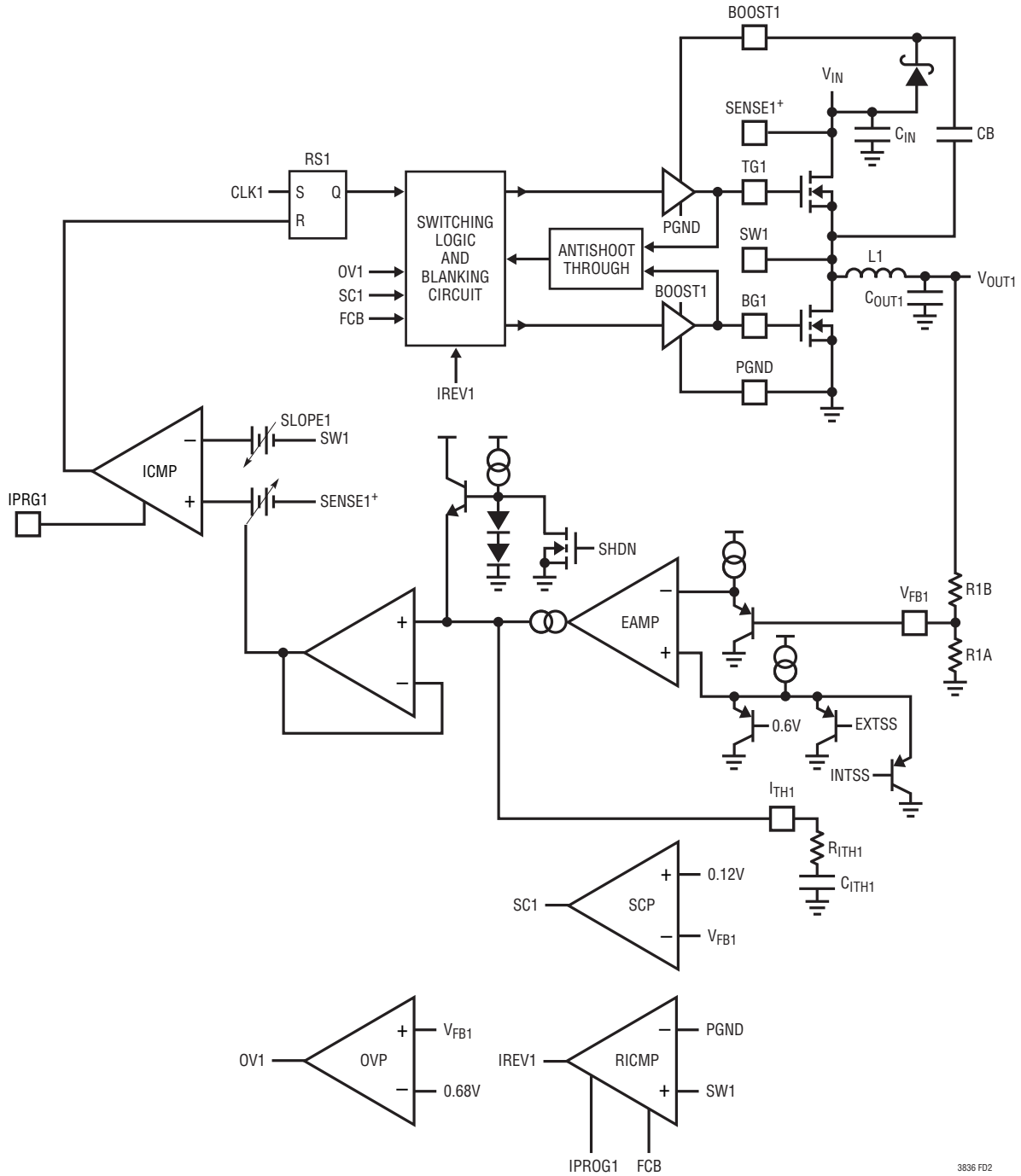
**露出パッド (ピン 29、UHDパッケージのみ)** : PCB グランドに半田付けする必要があります。

## 機能図 (共通回路)



# LTC3836

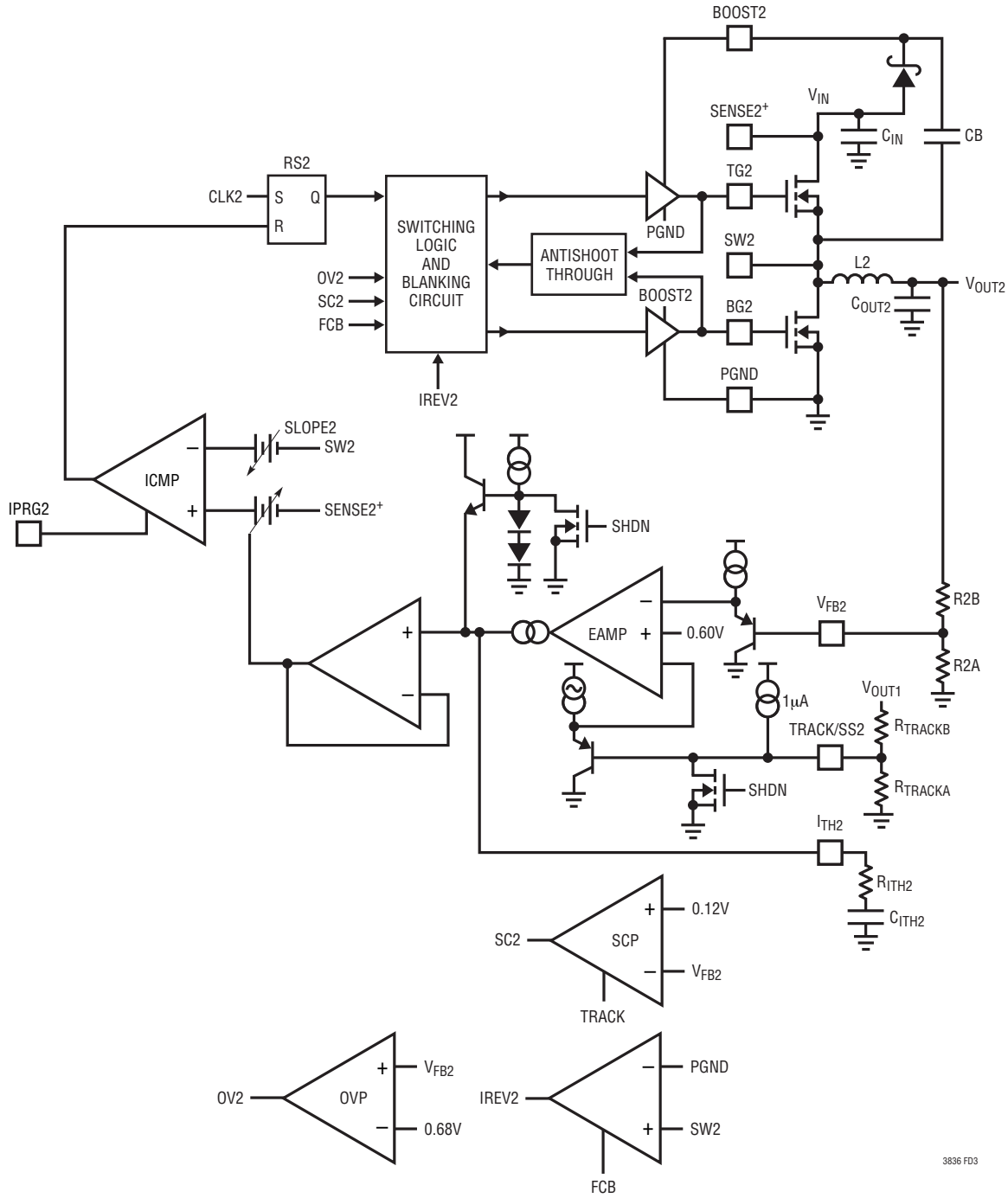
## 機能図 (コントローラ1)



3836 FD2



機能図 (コントローラ2)



3836 FD3

## 動作 (機能図を参照)

### 主制御ループ

LTC3836は固定周波数の電流モード・アーキテクチャを採用しており、2つのコントローラが180度位相がずれて動作します。通常動作中は、片方のチャンネルのクロックがRSラッチをセットすると対応するトップの外部パワー MOSFETがオンし、電流コンパレータ ( $I_{CMP}$ ) がそのラッチをリセットするとオフします。 $I_{CMP}$  がRSラッチをリセットするピーク・インダクタ電流は  $I_{TH}$  ピンの電圧によって決まります。この  $I_{TH}$  ピンは誤差アンプ (EAMP) の出力によってドライブされます。 $V_{FB}$  ピンは外部抵抗分割器から出力電圧帰還信号を受け取ります。この帰還信号はEAMPにより内部の0.6Vリファレンス電圧と比較されます。負荷電流が増加すると0.6Vのリファレンスに対して  $V_{FB}$  がわずかに減少するので、平均インダクタ電流が新たな負荷電流に一致するまで  $I_{TH}$  電圧が上昇します。トップNチャンネルMOSFETがオフしている間、(電流反転コンパレータ  $I_{RCMP}$  で示されるように) インダクタ電流が逆流し始めるまで、または次のサイクルが始まるまでボトムNチャンネルMOSFETがオンします。

### シャットダウン、ソフトスタートおよびトラッキング起動 (RUN/SSピンとTRACK/SS2ピン)

RUN/SSピンを“L”に引き下げるとLTC3836はシャットダウンします。シャットダウン時にはコントローラの全機能がディスエーブルされ、デバイスには6.5 $\mu$ Aしか流れません。TG出力とBG出力はシャットダウン時には“L”(オフ)に保たれます。RUN/SSを解放すると、内部の0.65 $\mu$ A電流源がRUN/SSピンを充電することができます。RUN/SSピンが0.65Vに達すると、LTC3836の2つのコントローラがイネーブルされます。

$V_{OUT1}$  の起動はLTC3836の内部ソフトスタートによって制御されます。ソフトスタートの間、誤差アンプ (EAMP) は帰還信号  $V_{FB1}$  を (0.6Vのリファレンスではなく) 内部ソフトスタートのランプ電圧と比較します。このランプ電圧は直線的に0Vから0.6Vに約1msで上昇します。このため、インダクタ電流の制御を維持したまま、出力電圧は0Vからその最終値まで滑らかに上昇することができます。

1msのソフトスタート時間はオプションの外付けソフトスタート・コンデンサ  $C_{SS}$  をRUN/SSピンとSGNDピンの間に接続して増加させることができます。RUN/SSピンが(内部の0.65 $\mu$ A電流源によって充電され)約0.65Vから1.3Vに直線的に上昇を続けるにつれ、それに比例させてEAMPは  $V_{FB1}$  を0Vから0.6Vまで制御します。

$V_{OUT2}$  の起動はTRACK/SS2ピンの電圧によって制御されず、TRACK/SS2ピンの電圧が0.6Vの内部リファレンスより低いと、LTC3836は  $V_{FB2}$  の電圧を0.6VのリファレンスではなくTRACK/SS2ピンに制御します。このため、外部コンデンサをTRACK/SS2ピンからSGNDに接続することにより、TRACK/SS2ピンを使ってソフトスタートをプログラムすることができます。内部1 $\mu$ Aプルアップ電流源がこのコンデンサを充電して、TRACK/SS2ピンに電圧ランプを発生します。TRACK/SS2電圧が0Vから0.6V (さらにそれより上) に直線的に上昇するにつれ、出力電圧  $V_{OUT2}$  が滑らかにゼロからその最終値まで上昇します。

代わりに、TRACK/SS2ピンを使って、 $V_{OUT2}$  のスタートアップが別の電源のスタートアップを「追尾」するようにすることができます。このためには一般に別の電源からグランドに接続された外部抵抗分割器をTRACK/SS2ピンに接続する必要があります(「アプリケーション情報」のセクションを参照)。

LTC3836をディスエーブルするためにRUN/SSピンが“L”に引き下げられると、または  $V_{IN}$  が低電圧ロックアウト・スレッシュホールドより下に下がると、TRACK/SS2ピンが内部MOSFETによって“L”に引き下げられます。低電圧ロックアウトのときは、両方のコントローラがディスエーブルされ、外部MOSFETがオフに保たれます。

### 軽負荷動作 (パルス・スキップまたは連続導通) (SYNC/FCBピン)

LTC3836は低負荷電流で高効率パルス・スキップ動作または強制連続導通モードに入るようにイネーブルすることができます。パルス・スキップ動作を選択するには、SYNC/FCBピンを0.6Vより高いDC電圧(たとえば、 $V_{IN}$ )に接続します。強制連続動作を選択するには、SYNC/FCBピンを0.6Vより低いDC電圧(たとえば、SGND)に接続します。

強制連続動作では、インダクタ電流は軽負荷または大きな過渡状態で反転することが許されます。ピーク・インダクタ電流は  $I_{TH}$  ピンの電圧によって決まります。主NチャンネルMOSFETは  $I_{TH}$  ピンの電圧には無関係にすべてのサイクル(固定周波数)でオンします。このモードでは、軽負荷での効率がパルス・スキップ動作の場合よりも低くなります。ただし、連続モードには出力リップルが低く、オーディオ回路への干渉が少ないという利点があります。

## 動作 (機能図を参照)

フェーズロック・ループを使うため SYNC/FCB ピンが 0.6V を超える DC 電圧に接続されるか、または外部クロック・ソースによって駆動されると(「周波数の選択とフェーズロック・ループ」を参照)、LTC3836 は軽負荷では PWM パルス・スキップ・モードで動作します。このモードでは、電流コンパレータ  $I_{CMP}$  は数サイクルにわたってトリップしたままになることがあり、主 N チャネル MOSFET を同じサイクル数だけオフ状態に強制することがあります。ただし、インダクタ電流は反転することが許されません(不連続動作)。強制連続動作と同様、このモードでは、出力リップルとオーディオ・ノイズが小さくなり、RF 干渉が減ります。ただし、強制連続モードより高い低電流効率を与えます。起動時または短絡状態の間 ( $V_{FB1}$  または  $V_{FB2} \leq 0.54V$ )、LTC3836 は、SYNC/FCB ピンの状態には関係なく、パルス・スキップ・モードで動作します(電流の反転は許されません)。

### 短絡保護

出力がグランドに短絡すると ( $V_{FB} < 0.12V$ )、そのコントローラのスイッチング周波数は通常の動作周波数の 1/5 に低下します。他方のコントローラはパルス・スキップ・モードでレギュレーションを維持します。

$V_{FB2}$  の短絡回路のスレッシュホールドは TRACK/SS2 ピンの電圧の一部と 0.12V の小さい方をベースにしています。また、これにより、 $V_{OUT2}$  はもともと簡単に起動し  $V_{OUT1}$  を追尾することができます。 $V_{OUT1}$  が実際に短絡すると ( $V_{OUT1} = V_{FB1} = 0V$ )、 $V_{OUT1}$  の抵抗分割器が TRACK/SS ピンに接続されている場合、LTC3836 は  $V_{OUT2}$  を 0V に制御しようと試みることに注意してください。

### 出力過電圧保護

さらなる保護機能として、過電圧コンパレータ (OV) は、過渡オーバーシュートや、出力に過電圧を生じるおそれのある他のより深刻な状態からデバイスを保護します。 $V_{FB}$  ピンの帰還電圧が 0.6V のリファレンス電圧より 13.33% 上に上昇すると、過電圧が解消されるまで主 N チャネル MOSFET がオフし、同期 N チャネル MOSFET がオンします。

### 周波数の選択とフェーズロック・ループ (PLLLPF ピンと SYNC/FCB ピン)

スイッチング周波数の選択は効率と部品サイズのあいだのトレードオフになります。低周波数動作は MOSFET のスイッチング損失を減らして効率を上げますが、出力リップル電圧を低く抑えるには大きなインダクタンスや容量を必要とします。

LTC3836 のコントローラのスイッチング周波数は PLLLPF ピンを使って選択することができます。

SYNC/FCB が外部クロック・ソースによってドライブされていない場合、PLLLPF をフロートさせるか、 $V_{IN}$  または SGND に接続して、それぞれ 550kHz、750kHz、または 300kHz を選択することができます。

LTC3836 にはフェーズロック・ループ (PLL) が備わっており、SYNC/FCB ピンに接続された外部クロック・ソースに内部発振器を同期させることができます。この場合、PLL のループ・フィルタとして機能する直列 RC を PLLLPF ピンと SGND 間に接続します。LTC3836 の位相検出器が PLLLPF ピンの電圧を調節してコントローラ 1 のトップ MOSFET のターンオンを同期信号の立上りエッジに揃えます。こうして、コントローラ 2 のトップ MOSFET のターンオンは、外部クロック・ソースの立上りエッジに対して 180 度位相がずれます。

LTC3836 のフェーズロック・ループの標準的キャパチャレンジは約 200kHz ~ 1MHz で、全温度範囲で 250kHz ~ 850kHz が保証されています。つまり、LTC3836 の PLL は 250kHz ~ 850kHz の周波数の外部クロック・ソースにロックすることが保証されています。

### ドロップアウト動作

各トップ MOSFET ドライバはフローティング・ブートストラップ・コンデンサ  $C_B$  からバイアスされます。このコンデンサは通常、各オフ・サイクル中にトップ MOSFET がオフしているとき、外付けダイオードを通して再充電されます。入力電圧  $V_{IN}$  が  $V_{OUT}$  に近い電圧まで低下してくると、ループがドロップアウト状態に入り、トップ MOSFET を連続してオンしようとする場合があります。ドロップアウト検出器がこれを検出し、4 サイクルに 1 回トップ MOSFET を強制的に約 200ns の間オフして、 $C_B$  の再充電を可能にします。

## 動作 (機能図を参照)

### 低電圧ロックアウト

外部MOSFETが安全な入力電圧レベル以下で動作するのを防ぐため、LTC3836には低電圧ロックアウトが内蔵されています。入力電源電圧 ( $V_{IN}$ ) が2.25Vより下に下がると、低電圧ブロックを除く全内部回路および外部MOSFETがオフします。低電圧ブロックには数 $\mu$ Aしか流れません。

### ピーク電流センス電圧の選択とスロープ補償 (IPRG1ピンとIPRG2ピン)

コントローラが20%以下のデューティ・サイクルで動作しているとき、主NチャネルMOSFETの両端に許容されるピーク電流センス電圧 (SENSE+ピンとSWピンの間) は次式によって決まります。

$$\Delta V_{SENSE(MAX)} = \frac{A(V_{ITH} - 0.7V)}{10}$$

ここで、AはIPRGピンの状態で決まる定数です。IPRGピンをフロートさせるとA = 1が選択されます。IPRGを $V_{IN}$ に接続するとA = 5/3が選択されます。IPRGをSGNDに接続するとA = 2/3が選択されます。 $V_{ITH}$ の最大値は標準で約1.98Vなので、主NチャネルMOSFETの両端に許容される最大センス電圧はIPRGピンの3つの状態に対してそれぞれ122mV、202mVまたは82mVです。2つのコントローラのピーク・センス電圧はIPRG1ピンとIPRG2ピンによって個別に選択することができます。

ただし、コントローラのデューティ・サイクルが20%を超えるとスロープ補償が開始され、図1の曲線で与えられるスケール・ファクタだけピーク・センス電圧が実効的に減少します。

ピーク・インダクタ電流はピーク・センス電圧と主NチャネルMOSFETのオン抵抗によって決まります。

$$I_{PK} = \frac{\Delta V_{SENSE(MAX)}}{R_{DS(ON)}}$$

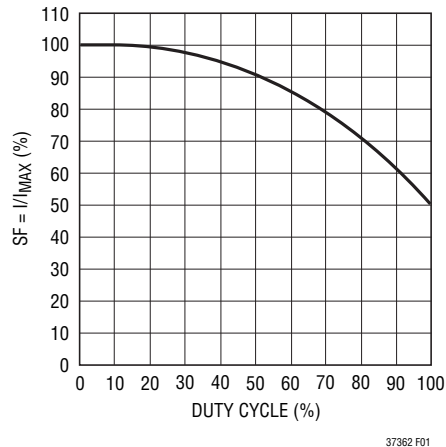


図1. 最大ピーク電流とデューティ・サイクル

### パワーグッド (PGOOD) ピン

ウィンドウ・コンパレータが両方の帰還電圧をモニタして、どちらかまたは両方の帰還電圧が0.6Vのリファレンス電圧の $\pm 10\%$ 内にないと、オープン・ドレインのPGOOD出力ピンが“L”に引き下げられます。LTC3836がシャットダウンまたは低電圧ロックアウト状態のときPGOODは“L”になります。

### 2フェーズ動作

なぜ2フェーズ動作が必要なのでしょう。多くの固定周波数デュアル・スイッチング・レギュレータは、両方のコントローラを同位相で動作させます(つまり1フェーズ動作)。これは、両方のトップサイドMOSFETが同時にオンし、シングル・レギュレータに比べて最大2倍の振幅の電流パルスが入力コンデンサから流れることを意味します。これらの大振幅パルスによって入力コンデンサに流れ込む全RMS電流が増大するので、大きく高価な入力コンデンサが必要になり、入力コンデンサおよび入力電源のEMIと電力損失の両方が増加します。

2フェーズ動作では、LTC3836の2つのコントローラは位相が180度ずれて動作します。これにより、トップサイドMOSFETスイッチからの電流パルスを効果的に交互に差しはさんで、両方が加算されるオーバーラップ時間を大幅に短縮します。その結果、総RMS入力電流が大幅に減少するので小型で安価な入力コンデンサを使用することができ、EMI対策のシールド条件が緩和され、実際の動作効率が向上します。

## 動作 (機能図を参照)

1フェーズ・デュアル・コントローラと2フェーズLTC3836システムの波形の例を図2に示します。この場合、それぞれ同じ負荷電流を流す、電圧の異なる2つの出力は単一の入力電源から得られます。この例では、2フェーズ動作では入力コンデンサのRMS電流が半分にになります。これはそれ自体大幅な減少ですが、電力損失は $I_{RMS}^2$ に比例するので、実際には1/4の電力しか浪費されないことを忘れないでください。

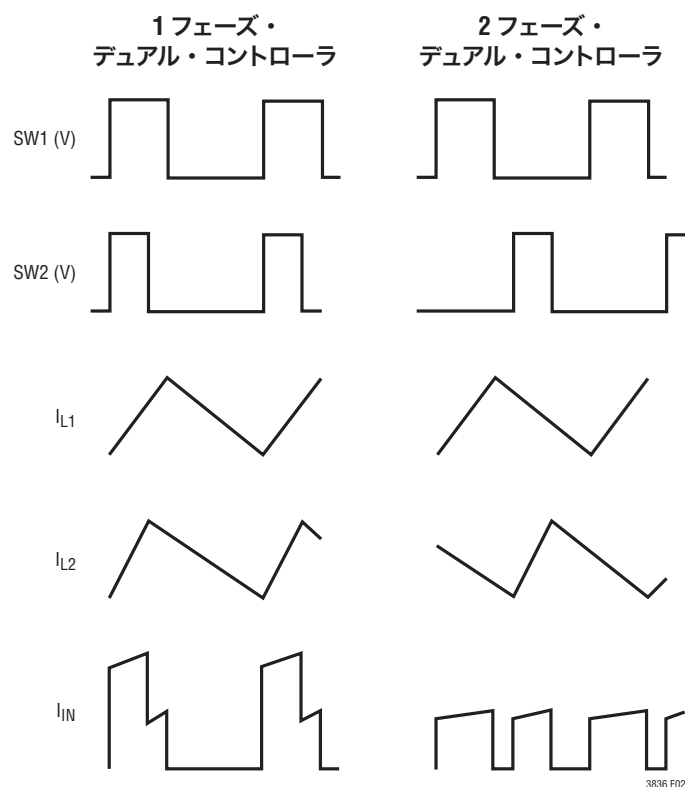


図2. 1フェーズ・デュアル・コントローラと2フェーズLTC3836の波形例

入力リップル電流の低下は入力電源経路での電力損失の減少も意味します。入力電源経路にはバッテリー、スイッチ、トレースやコネクタの抵抗、および保護回路が含まれます。入力RMS電流とRMS電圧の減少の直接の結果として伝導EMIと放射EMIも改善されます。RMS電流定格の低い小型で安価な入力コンデンサを使うことができるので、コストと基板のフットプリントを大幅に節約できます。

もちろん、2フェーズ動作で得られる性能の改善は2つのコントローラの相対デューティ・サイクルの関数なので、結局は入力電圧に依存します。2.5Vと1.8Vの出力の1フェーズと2フェーズのデュアル・コントローラのRMS入力電流がどのように変化するかを図3に示します。ほとんどのアプリケーションに適用可能な経験則によれば、2フェーズ動作では入力コンデンサの条件が、最大電流で50%のデューティ・サイクルで1チャンネルだけが動作している場合の条件にまで緩和されます。

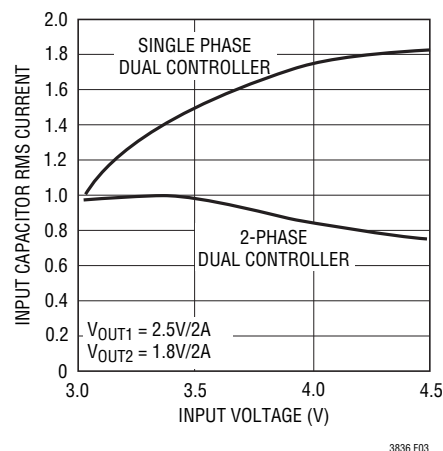


図3. RMS入力電流の比較

## アプリケーション情報

LTC3836の標準的応用回路を図13に示します。LTC3836の各コントローラの外付け部品の選択は負荷条件に基づいて行われ、インダクタ(L)とパワーMOSFET(M1～M4)の選択から始まります。

### パワーMOSFETの選択

LTC3836の2つのコントローラはそれぞれ外部Nチャネル・パワーMOSFETが2個(トップ(主)スイッチとボトム(同期)スイッチにそれぞれ1個)必要です。パワーMOSFETの重要なパラメータは、ブレークダウン電圧 $V_{BR(DSS)}$ 、スレッショルド電圧 $V_{GS(TH)}$ 、オン抵抗 $R_{DS(ON)}$ 、逆伝達容量 $C_{RSS}$ 、ターンオフ遅延時間 $t_{D(OFF)}$ およびゲート電荷 $Q_G$ です。

ゲート・ドライブ電圧は入力電源電圧です。LTC3836は低い入力電圧でも動作するように設計されているので、これに近い電圧で動作するアプリケーションにはサブロジック・レベルのMOSFET( $V_{GS} = 2.5V$ で $R_{DS(ON)}$ が保証されている)が必要です。

主MOSFETのオン抵抗は必要な負荷電流に基づいて選択します。最大平均出力負荷電流 $I_{OUT(MAX)}$ は、ピーク・インダクタ電流からピーク・トゥ・ピーク・リップル電流 $I_{RIPPLE}$ の半分を差し引いたものに等しくなります。LTC3836の電流コンパレータは主MOSFETのドレイン・ソース電圧 $V_{DS}$ をモニタします。 $V_{DS}$ はSENSE<sup>+</sup>ピンとSWピンの間で検出されます。ピーク・インダクタ電流は電流コンパレータの $I_{TH}$ ピンの電圧によって設定される電流スレッショルドによって制限されます。 $I_{TH}$ ピンの電圧は内部でクランプされ、それにより最大電流センス・スレッショルド $\Delta V_{SENSE(MAX)}$ はIPRGがフロートしているとき約122mV(IPRGが“L”に接続されているとき82mV、IPRGが“H”に接続されているとき202mV)に制限されます。

LTC3836が供給できる出力電流は次式で与えられます。

$$I_{OUT(MAX)} = \frac{\Delta V_{SENSE(MAX)}}{R_{DS(ON)}} - \frac{I_{RIPPLE}}{2}$$

妥当な出発点として、リップル電流 $I_{RIPPLE}$ を $I_{OUT(MAX)}$ の40%に設定します。上の式を整理すると、20%未満のデューティ・サイクルの場合、次のようになります。

$$R_{DS(ON)(MAX)} = \frac{5}{6} \cdot \frac{\Delta V_{SENSE(MAX)}}{I_{OUT(MAX)}}$$

ただし、デューティ・サイクルが20%を超える動作の場合、必要な量の負荷電流を供給するのに適切な $R_{DS(ON)}$ の値を選択するにはスロープ補償を検討する必要があります。

$$R_{DS(ON)(MAX)} = \frac{5}{6} \cdot SF \cdot \frac{\Delta V_{SENSE(MAX)}}{I_{OUT(MAX)}}$$

ここでSFはスケール・ファクタで、その値は図1の曲線から得られます。

これらは、オン抵抗の温度による大きな変化を考慮に入れるため、さらにデイレティングが必要です。次式は25°Cでの必要な $R_{DS(ON)MAX}$ (製造元の仕様)を決定するための良い目安で、LTC3836と外付け部品の値の変動に対するいくらかのマージンが含まれています。

$$R_{DS(ON)(MAX)} = \frac{5}{6} \cdot 0.9 \cdot SF \cdot \frac{\Delta V_{SENSE(MAX)}}{I_{OUT(MAX)} \cdot \rho_T}$$

$\rho_T$ は正規化の項で、温度によるオン抵抗の変化を表し、図4に示されているように標準で約0.4%/°Cです。ほとんどのアプリケーションで、接合部-ケース間温度 $T_{JC}$ は約10°Cです。70°Cの最大周囲温度では、上式で $\rho_{80°C} \approx 1.3$ を使うのは妥当な選択です。

トップとボトムのMOSFETで消費される電力はそれぞれのデューティ・サイクルと負荷電流に強く依存します。LTC3836が連続モードで動作しているとき、MOSFETのデューティ・サイクルは以下の式で表されます。

$$\text{Top MOSFET Duty Cycle} = \frac{V_{OUT}}{V_{IN}}$$

$$\text{Bottom MOSFET Duty Cycle} = \frac{V_{IN} - V_{OUT}}{V_{IN}}$$

## アプリケーション情報

最大出力電流でのMOSFETの消費電力は以下のとおりです。

$$P_{TOP} = \frac{V_{OUT}}{V_{IN}} \cdot I_{OUT(MAX)}^2 \cdot \rho_T \cdot R_{DS(ON)} + 2 \cdot V_{IN}^2 \cdot I_{OUT(MAX)} \cdot C_{RSS} \cdot f_{OSC}$$

$$P_{BOT} = \frac{V_{IN} - V_{OUT}}{V_{IN}} \cdot I_{OUT(MAX)}^2 \cdot \rho_T \cdot R_{DS(ON)}$$

両方のMOSFETに $I^2R$ 損失がありますが、 $P_{TOP}$ の式には遷移損失の項が追加されており、これは入力電圧が高いとき最大になります。ボトムMOSFETの損失は、入力電圧が高いとき、またはボトムのデューティ・サイクルがほぼ100%になる短絡時に最も大きくなります。

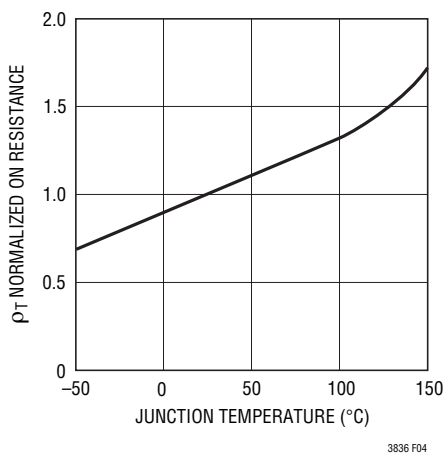


図4.  $R_{DS(ON)}$ と温度

LTC3836は重なり合わないアンチ・シュートスルーのゲート・ドライブ制御方式を使ってMOSFETが同時にオンしないように保証しています。正しく動作するには、この制御方式にはDC/DCスイッチング・アプリケーション用のMOSFETを使う必要があります。パワーMOSFETの多くは静的なスイッチに使うことが意図されており、オン/オフが速くありません。

## 動作周波数と同期

動作周波数( $f_{OSC}$ )の選択には、効率と部品サイズのあいだのトレードオフが必要です。動作周波数が低いと、MOSFETのゲート電荷損失と遷移損失によるMOSFETのスイッチング損失が減少して効率が上がります。ただし、低周波数動作では与えられたリップル電流に対してインダクタンス値を大きくする必要があります。

LTC3836の各コントローラの内部発振器は、PLLLPFピンがフロート状態でSYNC/FCBピンがDCの“L”または“H”のとき、公称550kHzで動作します。PLLLPFを $V_{IN}$ に引き上げると750kHz動作が選択され、PLLLPFをGNDに引き下げると300kHz動作が選択されます。

あるいは、LTC3836はSYNC/FCBピンに与えられた250kHz～850kHzの周波数のクロック信号にフェーズロックします(「フェーズロック・ループと周波数同期」を参照)。

## インダクタの値の計算

所期の入力電圧と出力電圧が与えられると、インダクタ値と動作周波数 $f_{OSC}$ によって直ちにインダクタのピーク・トゥ・ピーク・リップル電流が決まります。

$$I_{RIPPLE} = \frac{V_{OUT}}{V_{IN}} \left( \frac{V_{IN} - V_{OUT}}{f_{OSC} \cdot L} \right)$$

リップル電流が小さいと、インダクタのコア損失、出力コンデンサのESR損失、さらに出力電圧リップルが減少します。したがって、高効率動作は低周波数でリップル電流が小さいとき得られます。ただし、これを達成するには大きなインダクタが必要です。

妥当な出発点として、 $I_{OUT(MAX)}$ の約40%のリップル電流を選択します。最大入力電圧で最大リップル電流が発生することに注意してください。リップル電流が規定された最大値を超えないように保証するには、次式に従ってインダクタを選択します。

$$L \geq \frac{V_{IN} - V_{OUT}}{f_{OSC} \cdot I_{RIPPLE}} \cdot \frac{V_{OUT}}{V_{IN}}$$

## アプリケーション情報

### インダクタのコアを選択

インダクタンスの値が決まったら、次にインダクタの種類を選択します。一定のインダクタの値に対してコア損失はコア・サイズには依存せず、選択したインダクタンスに大きく依存します。インダクタンスが増加するとコア損失が低下します。インダクタンスを大きくするにはワイヤの巻数を増やす必要があるため残念ながら銅損失が増加します。

フェライトを使用した設計ではコア損失がきわめて低く、高いスイッチング周波数に適しているため、設計目標を銅損失と飽和を防ぐことに集中することができます。フェライト・コアの材質は「ハードに」飽和します。つまり、最大設計ピーク電流を超えるとインダクタンスが急激に消滅します。その結果、インダクタのリップル電流が突如増加し、そのため出力電圧リップルが増加します。コアは飽和させないでください。

### ショットキー・ダイオードの選択(オプション)

図16のショットキー・ダイオードD1とD2は、パワー MOSFETの導通期間の間隙に生じるデッドタイムに電流を流します。これによってボトム MOSFETのボディ・ダイオードがオンしてデッドタイム中に電荷が蓄積するのを防ぎます(このような電荷蓄積は効率を1%ほど低下させる可能性があります)。1Aのショットキー・ダイオードは比較的小さい平均電流を流すので、一般にLTC3836のほとんどのアプリケーションにとって十分なサイズです。これより大きなダイオードは接合容量が大きいため遷移損失が増加します。効率の低下を許容できる場合、このダイオードは省くことができます。

### C<sub>IN</sub>とC<sub>OUT</sub>の選択

C<sub>IN</sub>の選択は、2フェーズ・アーキテクチャと、入力回路(バッテリー/ヒューズ/コンデンサ)を流れるワーストケースRMS電流へのこのアーキテクチャの影響によって単純化されます。コンデンサのワーストケースRMS電流はコントローラが1つだけ動作しているときに流れることを示すことができます。最大RMSコンデンサ電流の条件を求めるには、下の式でV<sub>OUT</sub>とI<sub>OUT</sub>の積が最大になる方のコントローラを使用する必要があります。他方のコントローラから引き出される出力電流を増やすと、入力RMSリップル電流が実際にはその最大値から減少します。位相をずらす方式では、1フェーズの電源ソリューションと比較すると、入力コンデンサのRMSリップル電流が一般に30%~70%ほど減少します。

連続モードでは、主NチャンネルMOSFETのソース電流はデューティ・サイクルが(V<sub>OUT</sub>)/(V<sub>IN</sub>)の方形波になります。大きな過渡電圧を防止するには、1つのチャンネルの最大RMS電流に対応できる容量の低ESRコンデンサを使用します。コンデンサの最大RMS電流は次式で与えられます。

$$C_{IN} \text{ Required } I_{RMS} \approx \frac{I_{MAX}}{V_{IN}} [(V_{OUT})(V_{IN} - V_{OUT})]^{1/2}$$

この式はV<sub>IN</sub> = 2V<sub>OUT</sub>で最大値をとります。ここで、I<sub>RMS</sub> = I<sub>OUT</sub>/2です。大きく変化させてもそれほど状況が改善されないため、一般にはこの単純なワーストケース条件が設計に使用されます。多くの場合、コンデンサの製造元はリップル電流定格をわずか2000時間の寿命時間によって規定しています。このため、コンデンサをさらにデレーティングする、つまり要求条件よりも高い温度定格のコンデンサを選択するようにしてください。サイズまたは高さの設計条件に適合させるため、複数のコンデンサを並列に接続することができます。LTC3836は動作周波数が高いため、C<sub>IN</sub>にセラミック・コンデンサを使用することもできます。疑問点については必ず製造元に問い合わせてください。

LTC3836の2フェーズ動作の利点は、電力の高い方のコントローラに対する上式を使用し、次に両方のコントローラが同時にオンするとすれば生じるであろう損失を計算することによって評価することができます。両方のコントローラが動作しているときは、入力コンデンサのESRを流れる電流パルスの重なり合った部分の減少により、合計RMS電力損失が減少します。この理由により、ワーストケースのコントローラについて上で計算した入力コンデンサの条件はデュアル・コントローラの設計に対して適切です。さらに、2フェーズ・システムではピーク電流が減少するため、入力保護ヒューズの抵抗、バッテリー抵抗、およびPCボードのトレース抵抗による各損失も減少します。マルチフェーズ・デザインの全体的利点は、電源/バッテリーのソース・インピーダンスを効率テストに含めるとき初めて完全に把握されます。主MOSFETのドレインは互いに1cm以内に配置し、共通C<sub>IN</sub>を共有させます。ドレインとC<sub>IN</sub>を離すと、V<sub>IN</sub>に不要な電圧共振や電流共振を生じる可能性があります。



## アプリケーション情報

小さな(0.1 $\mu$ F~1 $\mu$ F)バイパス・コンデンサをLTC3836に近づけて、デバイスのV<sub>IN</sub>ピンとグランドの間に配置することも推奨します。C<sub>IN</sub>(C1)とV<sub>IN</sub>ピンの間に10 $\Omega$ 抵抗を置くと2つのチャンネルはさらに分離されます。

C<sub>OUT</sub>は等価直列抵抗(ESR)に基づいて選択します。一般に、ESRの要求条件が満たされると、その容量はフィルタ機能にとって十分です。出力リップル( $\Delta V_{OUT}$ )は次式で近似できます。

$$\Delta V_{OUT} \approx I_{RIPPLE} \left( ESR + \frac{1}{8fC_{OUT}} \right)$$

ここで、fは動作周波数、C<sub>OUT</sub>は出力容量、I<sub>RIPPLE</sub>はインダクタのリップル電流です。I<sub>RIPPLE</sub>は入力電圧に応じて増加するため、出力リップルは入力電圧が最大のときに最も高くなります。

### 出力電圧の設定

LTC3836の出力電圧は、図5に示されているように、出力両端に注意深く配置した外付け帰還抵抗分割器によってそれぞれ設定されます。安定化された出力電圧は次式によって決まります。

$$V_{OUT} = 0.6V \cdot \left( 1 + \frac{R_B}{R_A} \right)$$

周波数応答を改善するには、フィードフォワード・コンデンサ(C<sub>FF</sub>)を使うことができます。V<sub>FB</sub>ラインはインダクタやSWラ

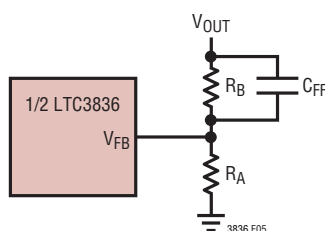


図5. 出力電圧の設定

インなどのノイズ源から離して配線するように十分注意してください。

### 実行/ソフトスタート機能

RUN/SSピンには2つの役目があり、オプションの外部ソフトスタート機能とLTC3836をシャットダウンする機能を備えています。

RUN/SSピンを0.65Vより下に引き下げると、LTC3836は低消費電流(I<sub>Q</sub> = 6.5 $\mu$ A)のシャットダウン・モードになります。RUN/SSがグランドまで完全に引き下げられていると、LTC3836がシャットダウンから抜け出すまでに次式で与えられる遅延時間が経過します。

$$t_{DELAY} = 0.65V \cdot \frac{C_{SS}}{0.65\mu A} = 1s/\mu F \cdot C_{SS}$$

このピンは図6に示されているように直接ロジックでドライブ可能です。図6のダイオードD<sub>SS</sub>によってスタート遅延時間は短くなりますが、C<sub>SS</sub>をゆっくり上昇させてソフト・スタート機能を実現することができます。外部ソフトスタートが不要ならば、このダイオード(およびコンデンサ)を除くことができます。

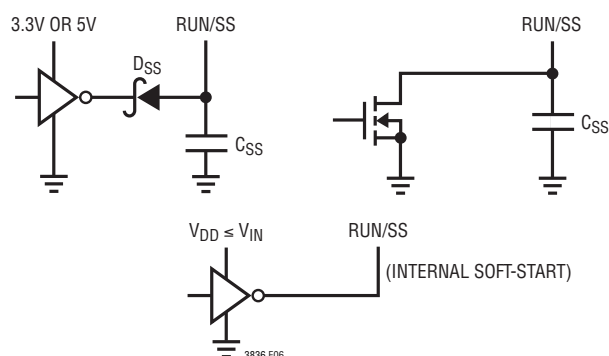


図6. RUN/SSピンのインタフェース

## アプリケーション情報

ソフトスタートの間、誤差アンプへの正リファレンスを0Vから0.6VにゆっくりランプアップさせることによりV<sub>OUT1</sub>の起動が制御されるので、V<sub>OUT1</sub>は0Vからその最終値まで滑らかに上昇します。既定の内部ソフトスタート時間は1msです。これはRUN/SSピンとSGNDの間にコンデンサを接続して増加させることができます。この場合、ソフトスタート時間はおよそ次のようになります。

$$t_{SS1} = C_{SS} \cdot \frac{600\text{mV}}{0.65\mu\text{A}}$$

### トラッキング

V<sub>OUT2</sub>の起動はTRACK/SS2ピンの電圧によって制御されます。このピンは、図7aと図7bに概念的に示されているように、通常V<sub>OUT2</sub>の起動がV<sub>OUT1</sub>の起動を追尾できるようにするために使われます。TRACK/SS2ピンの電圧が0.6Vの内部リファレンスより低いと、LTC3836はV<sub>FB2</sub>の電圧を0.6Vではな

くTRACK/SS2ピンの電圧に制御します。V<sub>OUT2</sub>の起動は抵抗分割器(図7c)によって設定された比率に従ってレシオメトリックにV<sub>OUT1</sub>の起動を「追尾」することができます。

$$\frac{V_{OUT1}}{V_{OUT2}} = \frac{R2A}{R_{TRACKA}} \cdot \frac{R_{TRACKA} + R_{TRACKB}}{R2B + R2A}$$

同時トラッキング(起動時にV<sub>OUT1</sub> = V<sub>OUT2</sub>)の場合、以下のようになります。

$$R2A = R_{TRACKA}$$

$$R2B = R_{TRACKB}$$

V<sub>OUT2</sub>が0Vからその最終値まで上昇するのに要するランプ時間は次のとおりです。

$$t_{SS2} = t_{SS1} \cdot \frac{0.6}{V_{OUT1F}} \cdot \frac{R_{TRACKA} + R_{TRACKB}}{R_{TRACKA}}$$

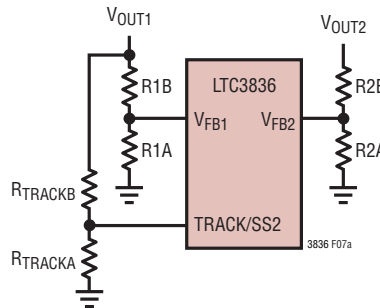
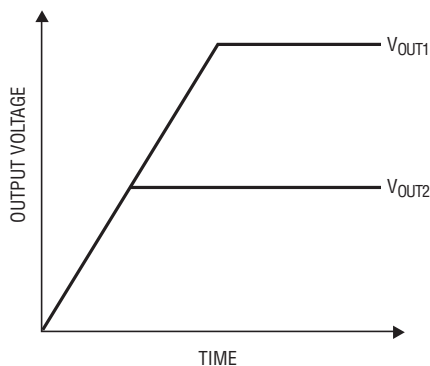
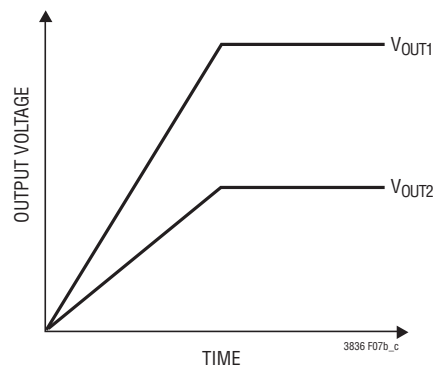


図7a. TRACK/SS2ピンの利用



(7b) 同時トラッキング



(7c) レシオメトリック・トラッキング

図7bと図7c. 出力電圧トラッキングの2つの異なるモード

## アプリケーション情報

同時トラッキングの場合は次のとおりです。

$$t_{SS2} = t_{SS1} \cdot \frac{V_{OUT2F}}{V_{OUT1F}}$$

ここで、 $V_{OUT1F}$ と $V_{OUT2F}$ はそれぞれ $V_{OUT1}$ と $V_{OUT2}$ の安定化された最終値です。トラッキングのためのTRACK/SS2ピンを使うとき $V_{OUT1}$ は常に $V_{OUT2}$ より大きくします。トラッキング機能が不要ならば、TRACK/SS2ピンはグランドに接続されたコンデンサに接続することができます。これは、安定化された最終出力電圧までのランプ時間を設定します。

### フェーズロック・ループと周波数同期

LTC3836には電圧制御発振器(VCO)と位相検出器で構成されるフェーズロック・ループ(PLL)が内蔵されています。これにより、コントローラ1の主NチャンネルMOSFETのターンオンを、SYNC/FCBピンに与える外部クロック信号の立上りエッジにロックさせることができます。したがって、コントローラ2の主NチャンネルMOSFETのターンオンは、外部クロックに対して180度位相がずれます。位相検出器はエッジに反応するデジタル・タイプで、外部発振器と内部発振器の位相のずれを

ゼロ度にします。このタイプの位相検出器は、外部クロックの高調波に誤ってロックすることがありません。

位相検出器の出力は、PLLLPFピンに接続された外部フィルタ・ネットワークを充放電する1対の相補型電流源です。SYNC/FCBにクロック信号が与えられているときのPLLLPFピンの電圧と動作周波数の関係が図8に示されており、「電気的特性」の表で規定されています。LTC3836は周波数がLTC3836の内部VCOの範囲(公称200kHz~1MHz)の外部クロックにだけ同期することができることに注意してください。これは全温度範囲と全変動域で300kHz~750kHzの範囲が保証されています。簡略ブロック図を図9に示します。

外部クロックの周波数が内部発振器の周波数( $f_{OSC}$ )より高いと、電流が位相検出器の出力から連続的にソースされ、PLLLPFピンを引き上げます。外部クロックの周波数が $f_{OSC}$ より低いと、電流は連続的にシンクされ、PLLLPFピンを引き下げます。外部周波数と内部周波数が等しいが位相が異なると、位相差に対応した時間だけ電流源がオンします。PLLLPFピンの電圧は、内部発信器と外部発振器の位相と周波数が等しくなるまで調整されます。安定した動作点では、位相検出

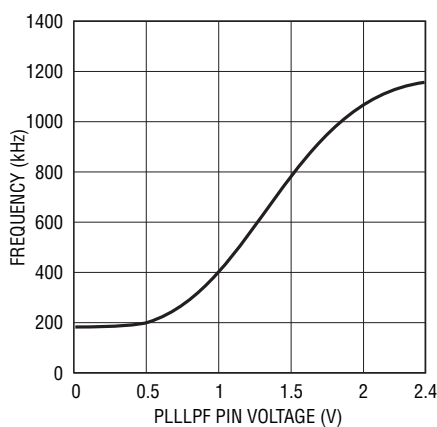


図8. 外部クロックに同期しているときの発振器周波数とPLLLPFピンの電圧の関係

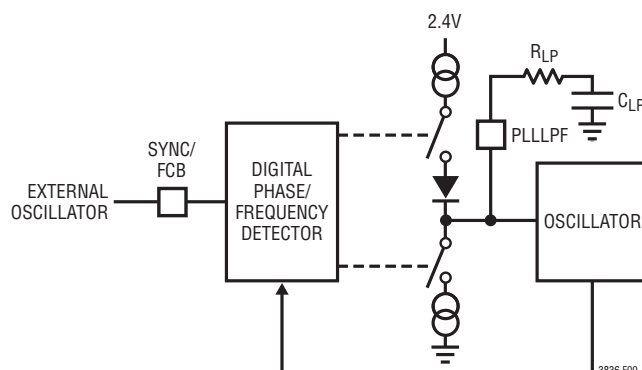


図9. フェーズロック・ループのブロック図

## アプリケーション情報

器の出力は高インピーダンスになり、フィルタ・コンデンサ  $C_{LP}$  がその電圧を保持します。

ループ・フィルタの部品 ( $C_{LP}$  と  $R_{LP}$ ) により、位相検出器からの電流パルスが平滑化され、安定した入力電圧制御発振器に与えられます。フィルタ部品の  $C_{LP}$  と  $R_{LP}$  により、ループがロックする速度が決定されます。一般に、 $R_{LP} = 10k$  で、 $C_{LP}$  は  $2200pF \sim 0.01\mu F$  です。

一般に、外部クロック入力 (SYNC/FCB ピンの) “H” レベルは  $1.6V$  で、“L” レベルは  $1.2V$  です。

PLLLPF を使用できる異なった状態を表1に示します。

表1.

PLLLPFピン	SYNC/FCBピン	周波数
0V	DC 電圧	300kHz
フロート	DC 電圧	550kHz
$V_{IN}$	DC 電圧	750kHz
RCループフィルタ	クロック信号	外部クロックにフェーズロック

### トップサイド MOSFET ドライバの電源 ( $C_B$ 、 $D_B$ )

機能図では、外部ブートストラップ・コンデンサ  $C_B$  は、SW ノードが “L” のとき、ダイオード  $D_B$  を通してブースト電源 (通常は  $V_{IN}$ ) から充電されます。MOSFET を ON しようとするとき、 $C_B$  の電圧がその MOSFET のゲートとソースの間に加えられます。トップサイド MOSFET がオンしているとき、BOOST ピンの電圧は入力電源より高くなります ( $V_{BOOST} = 2V_{IN}$ )。  $C_B$  はトップサイド MOSFET の全入力容量の 100 倍の容量が必要です。  $D_B$  の逆ブレークダウン電圧は  $V_{IN(MAX)}$  より大きくなければなりません。補助 5V 電源を利用できる場合、5V ゲート・ドライブをどのように実現することができるかを図6に示します。  $C_B$

への電源電圧が  $V_{IN}$  を超えるアプリケーションでは、BOOST ピンにはシャットダウン・モードで約  $500\mu A$  流れることに注意してください。

SYNC/FCB ピンを使用できる異なった状態を表2に示します。

表2.

SYNC/FCBピン	条件
0V ~ 0.5V	強制連続モード 電流反転は許容される
0.7V ~ $V_{IN}$	パルス・スキップ動作がイネーブルされている 電流反転は禁止
外部クロック信号	フェーズロック・ループをイネーブルする (外部 CLK に同期する) 軽負荷時のパルス・スキップ 電流反転は禁止

### フォールト状態: 短絡と電流制限

ボトム MOSFET の過熱を防止するため、フォールドバック電流制限を追加して、フォールトの程度に応じて電流を減らすことができます。

フォールドバック電流制限は、図11に示されているように、出力と  $I_{TH}$  ピン間にダイオード  $D_{FB1}$  と  $D_{FB2}$  を追加して実装されます。単純な短絡 ( $V_{OUT} = 0V$ ) の場合、電流は最大出力電流の約 50% に低減されます。

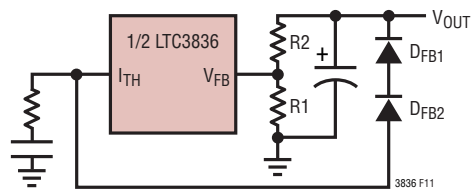


図11. フォールドバック電流制限

## アプリケーション情報

### センス抵抗の使用

センス抵抗  $R_{SENSE}$  を  $V_{IN}$  と SW の間に接続し、出力負荷電流を検出することができます。この場合、トップサイド N チャネル MOSFET のドレインは SENSE<sup>-</sup> ピンに接続し、ソースは LTC3836 の SW ピンに接続します。したがって、電流コンパレータは、トップ MOSFET の  $V_{DS}$  ではなく、 $R_{SENSE}$  の両端に生じる電圧をモニタします。LTC3836 がこの場合に供給できる出力電流は次式で与えられます。

$$I_{OUT(MAX)} = \frac{\Delta V_{SENSE(MAX)}}{R_{DS(ON)}} - \frac{I_{RIPPLE}}{2}$$

リップル電流を  $I_{OUT(MAX)}$  の 40% として設定し、図 1 を使って SF を選択すると、 $R_{SENSE}$  の値は次のようになります。

$$R_{SENSE} = \frac{5}{6} \cdot SF \cdot \frac{\Delta V_{SENSE(MAX)}}{I_{OUT(MAX)}}$$

センス抵抗の抵抗値の変動は外部 MOSFET のオン抵抗の変動よりはるかに小さくなります。したがって、負荷電流はセンス抵抗で十分制御されます。ただし、MOSFET の  $I^2R$  損失に加えて、センス抵抗により余分の  $I^2R$  損失が生じます。したがって、センス抵抗を使うと、LTC3836 の効率が (特に高い負荷電流で) 低下します。

### 低電源電圧動作

LTC3836 は 2.4V より下まで動作可能ですが、 $V_{IN}$  が 3V より低くなると、最大許容出力電流が低下します。電源が 2.4V ま

で低下したときの変化量を図 12 に示します。 $V_{REF}$  に対する影響も示されています。

### 最小オン時間に関する検討事項

最小オン時間  $t_{ON(MIN)}$  は、LTC3836 が主 N チャネル MOSFET をオンしてから再度オフすることができる最小時間です。これは内部タイミング遅延とトップ MOSFET をオンするのに必要なゲート電荷の量によって決まります。デューティ・サイクルが低く周波数が高いアプリケーションではこの最小オン時間の限界値に接近する可能性がありますので、次の条件を満たすように注意が必要です。

$$t_{ON(MIN)} < \frac{V_{OUT}}{f_{OSC} \cdot V_{IN}}$$

デューティ・サイクルが最小オン時間で対応可能な値以下になると、LTC3836 は (強制連続モードが選択されない限り) サイクル・スキップを開始します。出力電圧は引き続き安定化されますが、リップル電流とリップル電圧が増加します。LTC3836 の最小オン時間は標準で約 200ns です。ただし、ピーク・センス電圧 ( $I_{L(PEAK)} \cdot R_{DS(ON)}$ ) が減少するにつれ、最小オン時間が約 250ns まで徐々に増加します。これは、軽負荷でリップル電流が低い強制連続アプリケーションで特に懸念される点です。強制連続モードが選択され、デューティ・サイクルが最小オン時間の条件を下回ると、出力は過電圧保護によって安定化されます。

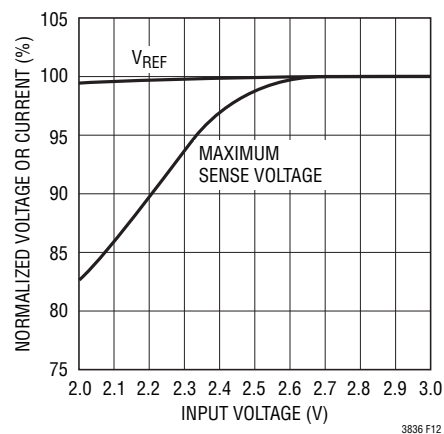


図 12.  $V_{REF}$  のライン・レギュレーションと低入力電源の最大センス電圧

## アプリケーション情報

## 効率に関する検討事項

スイッチング・レギュレータの効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。効率は次式で表すことができます。

$$\text{効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセンテージで表した個々の損失です。

回路内の電力を消費するすべての要素で損失が生じますが、LTC3836の回路の損失の大部分は5つの主な損失要因によって生じます。1) LTC3836のDCバイアス電流、2) MOSFETのゲート電荷による電流、3)  $I^2R$  損失、および4) 遷移損失です。

- 1)  $V_{IN}$  (ピン) 電流は「電気的特性」に記載されているDC電源電流であり、MOSFETドライバ電流は含まれません。 $V_{IN}$  電流によって小さな損失が発生し、この損失は $V_{IN}$ に従って増加します。
- 2) パワーMOSFETのゲート容量をスイッチングすると、MOSFETのゲート電荷による電流が流れます。MOSFETのゲートが“L”から“H”、そして再び“L”に切り替わるたびに、SENSE<sup>+</sup>からグラウンドに微小電荷dQが移動します。その結果生じるdQ/dtはSENSE<sup>+</sup>から流出する電流であり、一般にDC電源電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = f \cdot Q_P$ となります。
- 3)  $I^2R$  損失はMOSFETとインダクタの各DC抵抗から計算されます。連続モードでは、Lに平均出力電流が流れますが、トップMOSFETとボトムMOSFETの間で「こま切れに」されます。各MOSFETの $R_{DS(ON)}$ にデューティ・サイクルを掛け、Lの抵抗値と加算して $I^2R$  損失を求めることができます。
- 4) 遷移損失はトップMOSFETで生じ、動作周波数および入力電圧が高くなると増加します。遷移損失は次式から推算できます。

$$\text{遷移損失} = 2 (V_{IN})^2 I_{O(MAX)} C_{RSS}(f)$$

$C_{IN}$ や $C_{OUT}$ のESR消費損失やインダクタのコア損失などその他の損失は一般に全付加損失の2%以下に過ぎません。

## 過渡応答のチェック

レギュレータのループ応答は負荷過渡応答を見てチェックすることができます。スイッチング・レギュレータは負荷電流ステップに対して応答するのに数サイクルを要します。負荷ステップが生じると、 $V_{OUT}$ は直ちに( $\Delta I_{LOAD}$ ) (ESR)に等しい量だけシフトします。ここで、ESRは $C_{OUT}$ の等価直列抵抗です。また、 $\Delta I_{LOAD}$ は $C_{OUT}$ を充電または放電し始め、それにより帰還誤差信号が生じます。次に、レギュレータ・ループが $V_{OUT}$ を定常状態の値に戻します。この回復時間のあいだ、オーバーシュートやリングがないか $V_{OUT}$ をモニタすることができます。OPTI-LOOP<sup>®</sup>補償により、広い範囲の出力容量とESRの値に対して過渡応答を最適化することができます。

$I_{TH}$ の直列 $R_C$ - $C_C$ フィルタ(「機能図」を参照)により、支配的なポール-ゼロ・ループ補償が設定されます。このデータシートの表紙の「標準的応用例」に示されている $I_{TH}$ ピンの外付け部品はほとんどのアプリケーションにおいて妥当な出発点となります。これらの値は、プリント基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために多少は(推奨値の0.2倍~5倍)変更することができます。出力コンデンサのさまざまな種類と値によってループの帰還係数(利得と位相)が決まるので、まず出力コンデンサを決定する必要があります。立上り時間が $1\mu\text{s}$ ~ $10\mu\text{s}$ の、全負荷電流の20%から100%の出力電流パルスによって出力電圧波形と $I_{TH}$ ピンの波形を発生させ、それによって全体的なループの安定性を判断することができます。ループの利得は $R_C$ を大きくすると増加し、ループの帯域幅は $C_C$ を小さくすると拡大します。出力電圧のセトリングの様子は閉ループ・システムの安定性に関係し、電源の実際の全体的性能を表します。制御ループ理論の要点を含む補償部品の最適化の詳細については、「アプリケーションノート76」を参照してください。

次に、大容量の( $1\mu\text{F}$ を超す)電源バイパス・コンデンサが接続されている負荷がスイッチを介して接続されると、さらに大きな過渡が発生します。放電しきったバイパス・コンデンサが実質的に $C_{OUT}$ と並列接続状態になるため、 $V_{OUT}$ が急速に降下します。負荷スイッチの抵抗が低く、しかもそのスイッチが高速でドライブされると、どんなレギュレータでもこの問題を防止するのに十分な電流を供給することはできません。唯一の解決策は、スイッチ・ドライブの立上り時間を制御して、負荷の立上り時間を約(25) ( $C_{LOAD}$ )に制限することです。したがって、 $10\mu\text{F}$ のコンデンサでは $250\mu\text{s}$ の立上り時間が必要で、充電電流は約200mAに制限されます。

## アプリケーション情報

### PCボードのレイアウトのチェックリスト

PCボードをレイアウトするときは以下のチェックリストを使用してLTC3836が正しく動作するようにします。これらの項目は図13のレイアウト図に示してあります。2フェーズ・デュアル・レギュレータの各電流経路の電流波形を図14に示します。

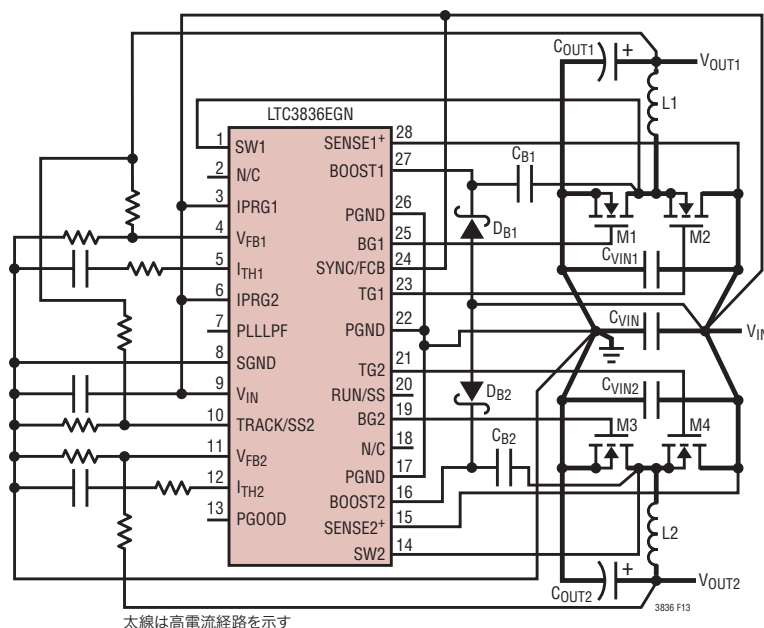
- 1) 各チャンネルの電源ループ(入力コンデンサ、MOSFET、インダクタ、出力コンデンサ)はできるだけ小さくし、他のチャンネルの電源ループからできるだけ分離します。理想的には、主FETと同期FETを相互に近づけて接続し、入力コンデンサをちょうどFETのところに配置します。値の小さな2個の入力コンデンサ(たとえば、各チャンネルに1個ずつ、2個の10 $\mu$ F)を個別に使う方が、両チャンネルが共通接続で共有する値の大きな(たとえば、22 $\mu$ F)1個のコンデンサを使うよりも良いでしょう。
- 2) 信号グラウンドと電源グラウンドは分離します。信号グラウンドは、帰還抵抗分割器、 $I_{TH}$ 補償ネットワークおよびSGNDピンで構成されます。

電源グラウンドは入力コンデンサと出力コンデンサの(-)端子および同期NチャンネルMOSFETのソースで構成されます。各チャンネルには(上の項目1)で述べたように)その電源

ループのために個別に電源グラウンドを与えます。2つのチャンネルの電源グラウンドは共通ポイントで相互に接続します。大きなスイッチング電流が流れるグラウンド経路を互いに離しておくことは非常に重要です。

LTC3836デバイスのPGNDピンを互いに短絡し、(スイッチング電流から離して)共通電源グラウンドに接続します。

- 3) 帰還抵抗は $V_{FB}$ ピンに近づけて配置します。トップ帰還抵抗( $R_B$ )を出力コンデンサに接続するトレースはケルビン・トレースにします。 $I_{TH}$ 補償部品もLTC3836のすぐ近くに配置します。
- 4) 電流センス・トレース(SENSE<sup>+</sup>とSW)は主NチャンネルMOSFETのドレインとソースに直接ケルビン接続します。
- 5) スイッチ・ノード(SW1、SW2)とゲート・ドライバ・ノード(TG1、TG2、BG1、BG2)を小信号部品、特に反対側のチャンネルの帰還抵抗、 $I_{TH}$ 補償部品および電流センス・ピン(SENSE<sup>+</sup>とSW)から離してください。
- 6) ブースト・コンデンサは、小信号ノードSW<sub>n</sub>ではなく、スイッチ・ノードに接続します。ブースト・ダイオードは入力コンデンサのプラス端子に接続します。



太線は高電流経路を示す

図13. LTC3836のレイアウト図

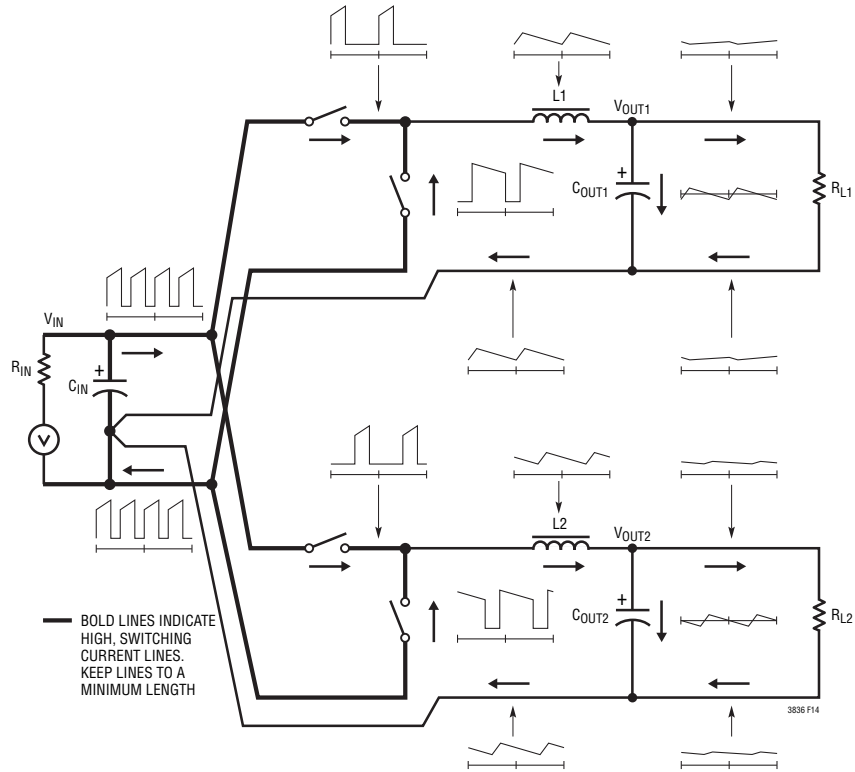


図 14. ブランチ電流の波形

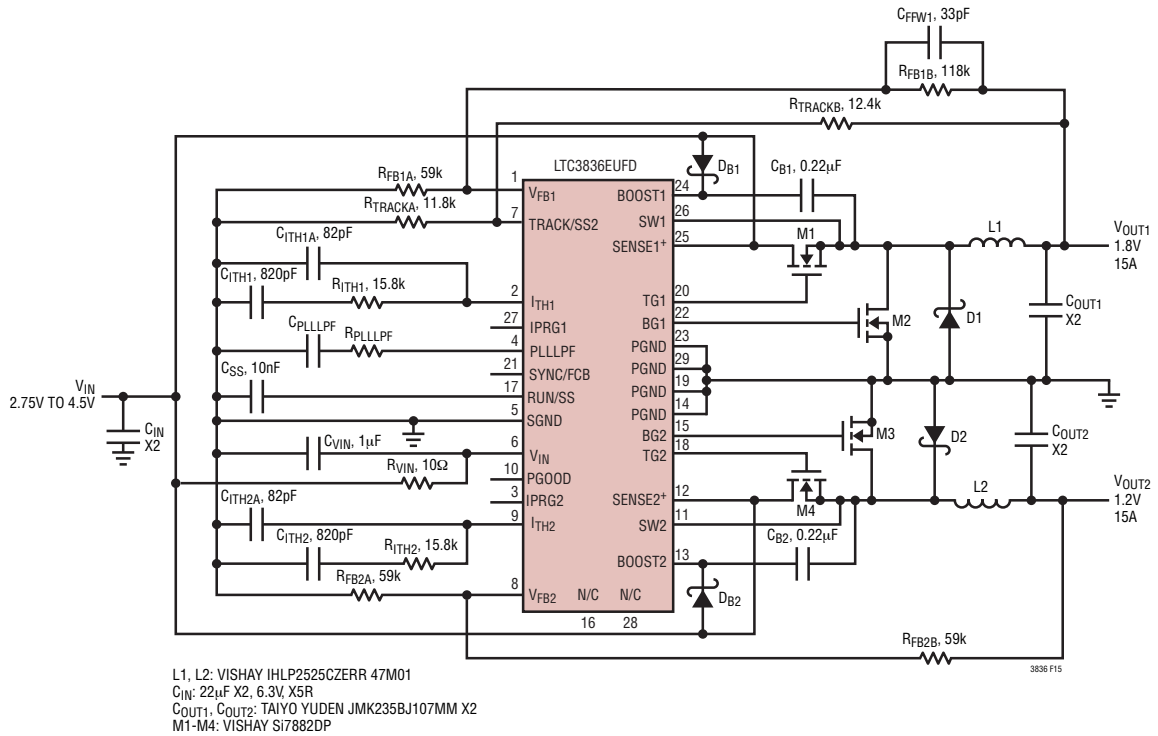


図 15. セラミック出力コンデンサ付き、2フェーズ、550kHz、デュアル出力の同期整流式 DC/DC コンバータ



アプリケーション情報

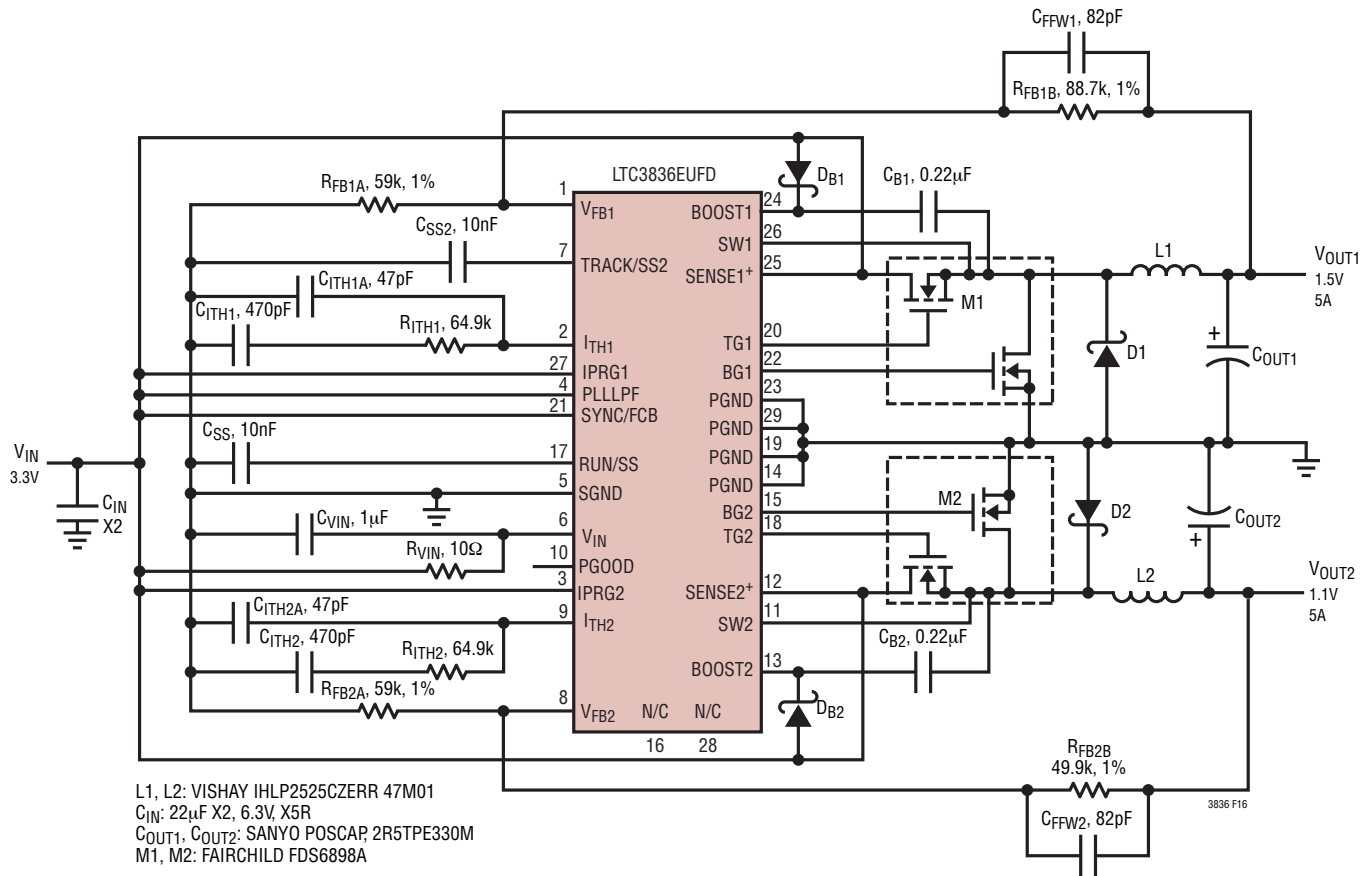


図 16a. 2フェーズ、750kHz、デュアル出力の同期整流式 DC/DC コンバータ

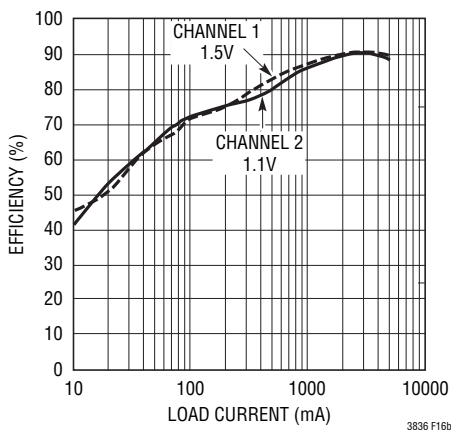


図 16b. 効率と負荷電流

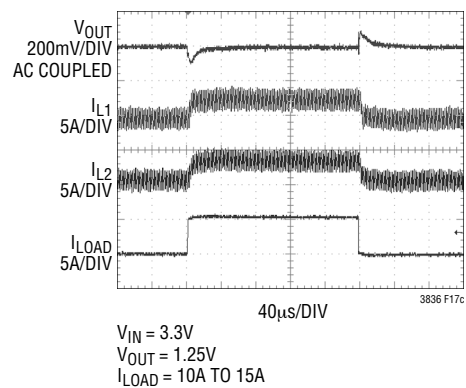


図 16c. 負荷ステップ

## 標準的応用例

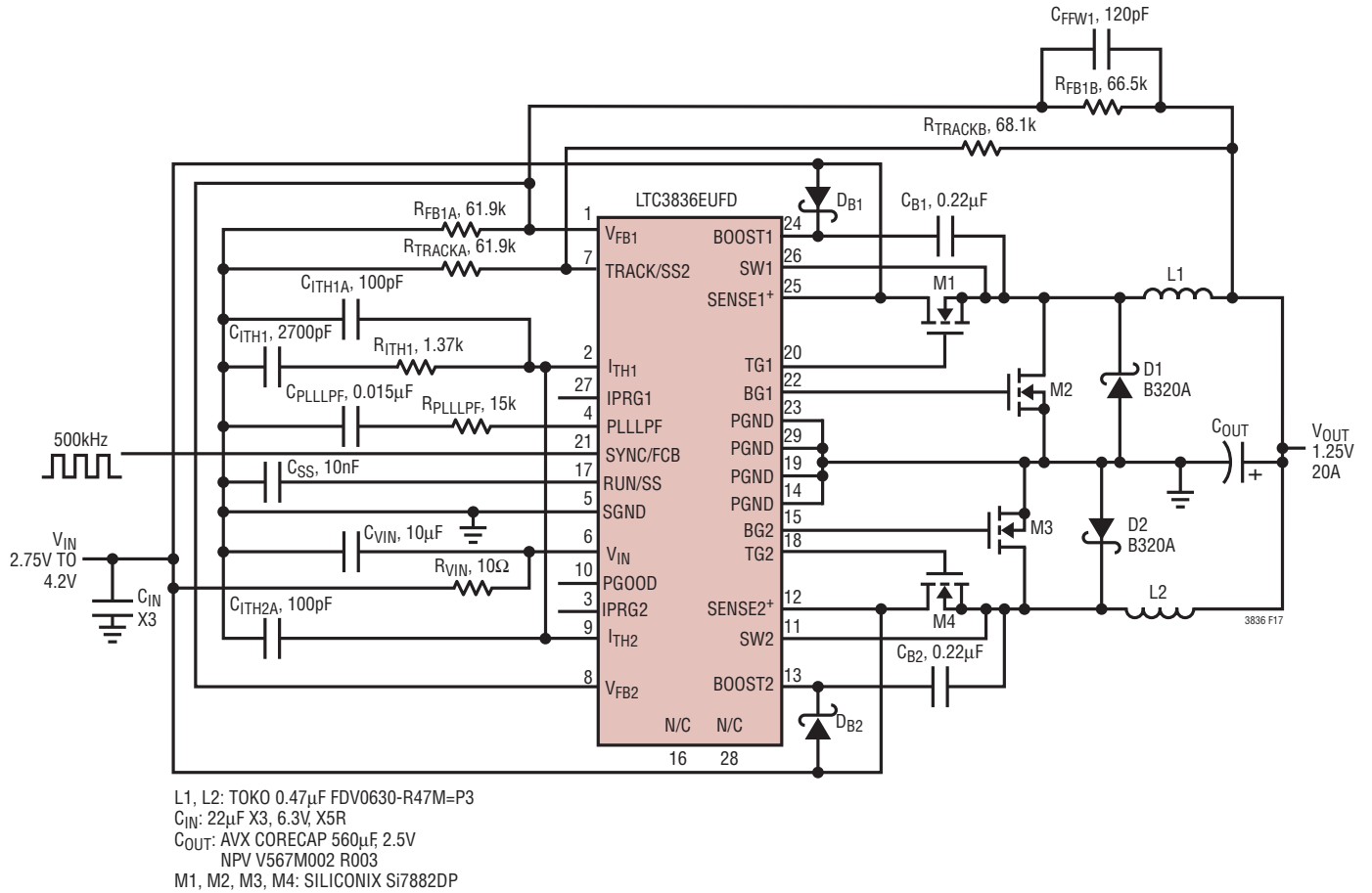


図 17a. 外部周波数に同期する、単一出力、高電流のアプリケーション

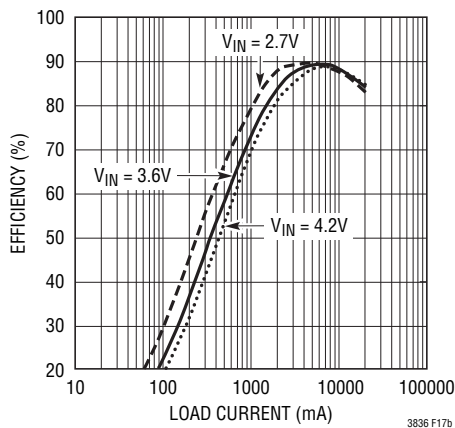


図 17b. 効率と負荷電流

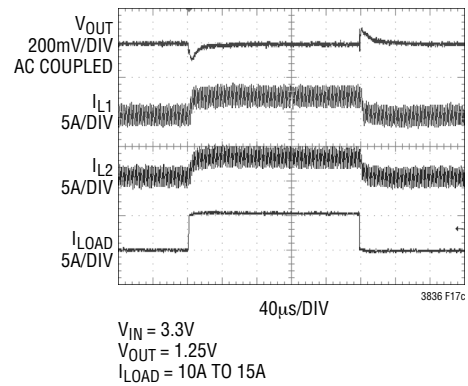
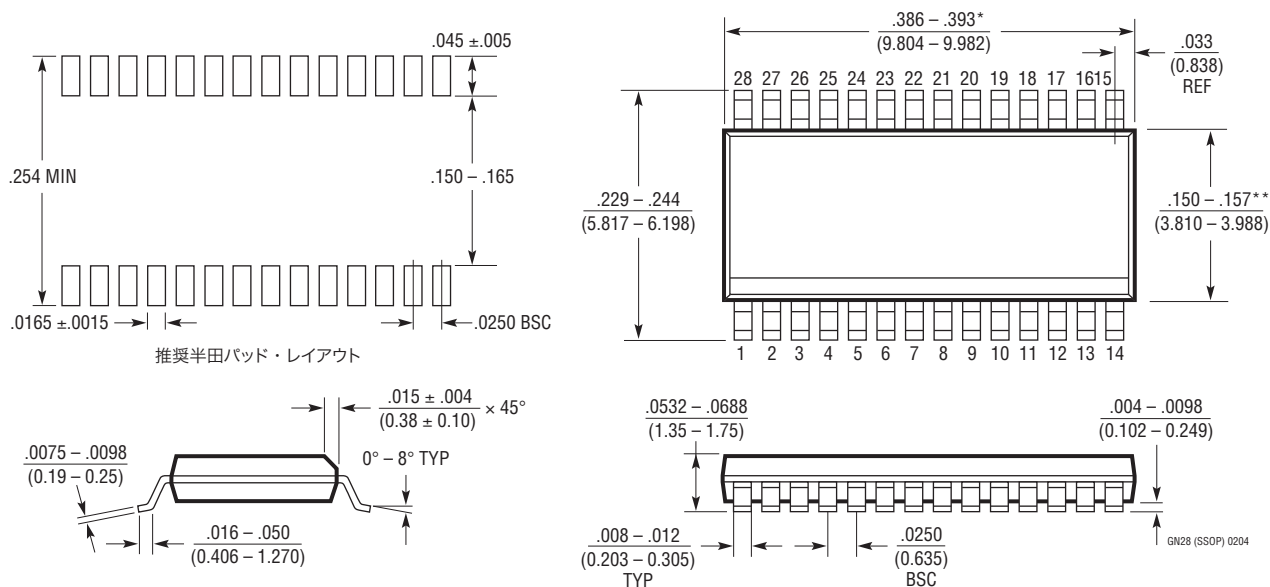


図 17c. 負荷ステップ

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

GNパッケージ  
28ピン・プラスチック SSOP (細型 0.150 インチ)  
(Reference LTC DWG # 05-08-1641)



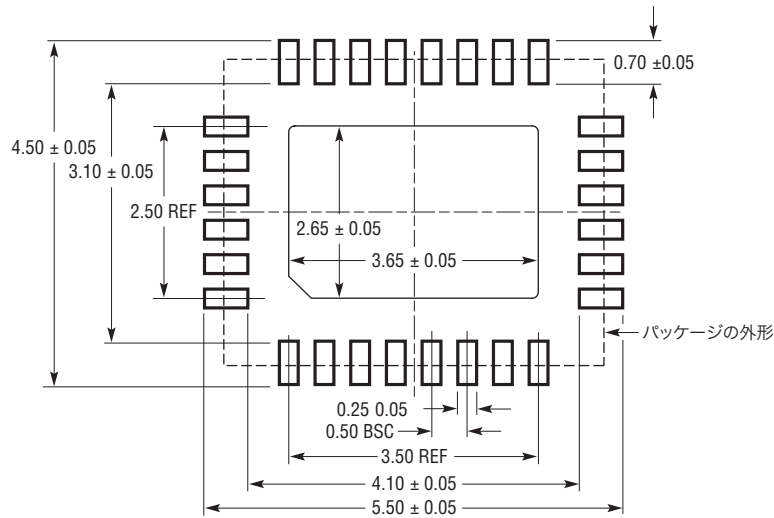
- NOTE:
- 標準寸法：インチ
  - 寸法は  $\frac{\text{インチ}}{\text{(ミリメートル)}}$
  - 図は実寸とは異なる

\*寸法にはモールドのバリを含まない。モールドのバリは各サイドで  $0.006^*$  (0.152mm) を超えないこと  
 \*\*寸法にはリード間のバリを含まない。リード間のバリは各サイドで  $0.010^*$  (0.254mm) を超えないこと

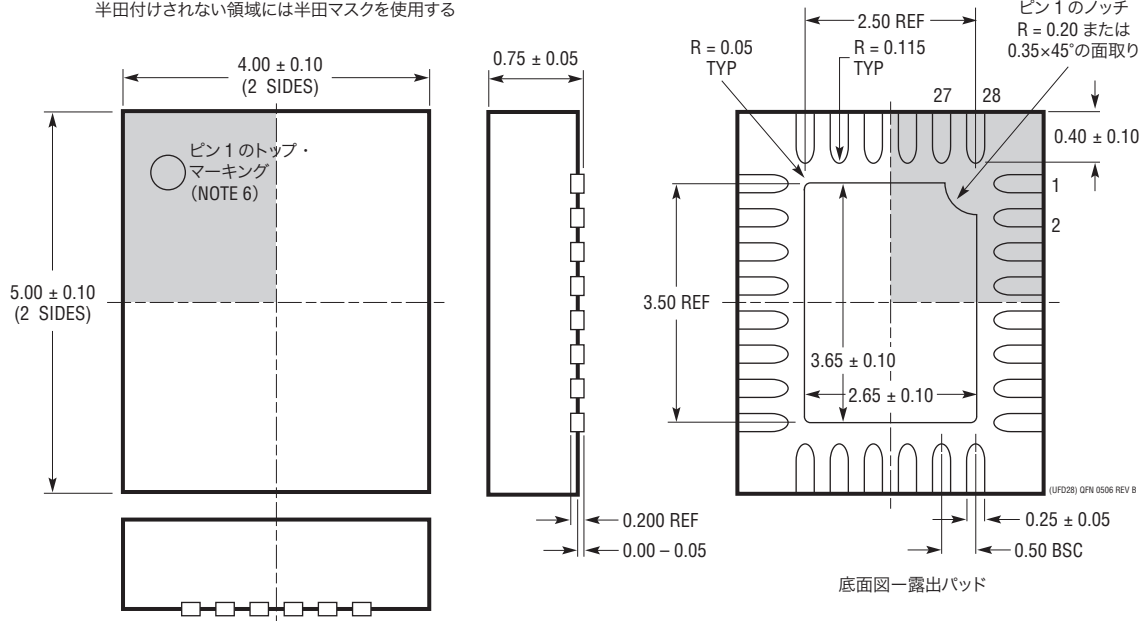
## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

### UFD パッケージ 28ピン・プラスチック QFN (4mm×5mm) (Reference LTC DWG # 05-08-1712 Rev B)



推奨する半田パッドのピッチと寸法  
半田付けされない領域には半田マスクを使用する



#### NOTE:

1. 図は JEDEC パッケージ外形 MO-220 のバリエーション (WXXX-X) にするよう提案されている
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
モールドのバリは (もしあれば) 各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする

## 改訂履歴 (改訂履歴は Rev B から開始)

REV	日付	概要	ページ番号
B	11/11	図17aの更新	26

## 関連製品

製品番号	説明	注釈
LTC1735	高効率同期整流式降圧コントローラ	Burst Mode <sup>®</sup> 動作、16ピン細型SSOP、 $3.5V \leq V_{IN} \leq 36V$
LTC1778	No R <sub>SENSE</sub> 同期整流式降圧コントローラ	センス抵抗なしの電流モード動作、高速過渡応答、 $4V \leq V_{IN} \leq 36V$
LTC2923	電源トラッキング・コントローラ	3電源まで制御、10ピンMSOP
LTC3411	1.25A (I <sub>OUT</sub> )、4MHz同期整流式降圧DC/DCコンバータ	効率:95%、 $V_{IN}:2.5V \sim 5.5V$ 、 $I_Q = 60\mu A$ 、 $I_{SD} < 1\mu A$ 、MSパッケージ
LTC3412A	3A (I <sub>OUT</sub> )、4MHz同期整流式降圧DC/DCコンバータ	効率:95%、 $V_{IN}:2.25V \sim 5.5V$ 、 $V_{OUT} = 0.8V$ 、 $I_Q = 64\mu A$ 、 $I_{SD} < 1\mu A$ 、TSSOP-16Eパッケージと4mm×4mm QFNパッケージ
LTC3415	7A、PolyPhase同期整流式降圧レギュレータ、出力トラッキングとマージニング付き	$V_{IN}:2.5V \sim 5.5V$ 、拡散スペクトル動作、5mm×7mm QFNパッケージ
LTC3416	4A (I <sub>OUT</sub> )、4MHz同期整流式降圧DC/DCコンバータ、出力トラッキング付き	効率:95%、 $V_{IN}:2.25V \sim 5.5V$ 、 $I_{SD} < 1\mu A$ 、TSSOP-20Eパッケージ
LTC3418	8A、4MHz同期整流式降圧レギュレータ	$V_{IN}:2.25V \sim 5.5V$ 、5mm×7mm QFNパッケージ
LTC3701	2フェーズ、低入力電圧デュアル降圧DC/DCコントローラ	$2.5V \leq V_{IN} \leq 9.8V$ 、550kHz、PGOOD、PLL、16ピンSSOP
LTC3708	高速2フェーズNo R <sub>SENSE</sub> 降圧コントローラ、出力トラッキング付き	固定オン時間デュアル・コントローラ、 $V_{IN}$ :最大36V、非常に低いデューティ・サイクル動作、5mm×5mm QFNパッケージ
LTC3728/LTC3728L	デュアル、550kHz、2フェーズ同期整流式降圧スイッチングレギュレータ	固定周波数、 $V_{IN}$ :最大36V、5Vと3.3VのLDO、5mm×5mm QFNまたは28ピンSSOP
LTC3736	デュアル、2フェーズNo R <sub>SENSE</sub> 同期整流式コントローラ	$2.75V \leq V_{IN} \leq 9.8V$ 、出力トラッキング、Burst Mode動作
LTC3736-1	デュアル、2フェーズ、No R <sub>SENSE</sub> 同期整流式コントローラ、拡散スペクトル付き	$V_{IN}:2.75V \sim 9.8V$ 、4mm×4mm QFNパッケージ、拡散スペクトル動作;出力トラッキング
LTC3736-2	2フェーズ、No R <sub>SENSE</sub> 、デュアル同期整流式コントローラ、出力トラッキング付き	$2.75V \leq V_{IN} \leq 9.8V$ 、 $0.6V \leq V_{OUT} \leq V_{IN}$ 、 $0.6V \pm 1\%$ リファレンス、高電流制限、4mm×4mm QFNパッケージ
LTC3737	デュアル、2フェーズNo R <sub>SENSE</sub> コントローラ、出力トラッキング付き	PLL付き非同期固定周波数、4mm×4mm QFNパッケージと24ピンSSOPパッケージ
LTC3772	No R <sub>SENSE</sub> 降圧DC/DCコントローラ	$2.75V \leq V_{IN} \leq 9.8V$ 、SOT-23パッケージまたは3mm×2mm DFNパッケージ
LTC3776	DDR/QDRメモリ終端用、デュアル、2フェーズ、No R <sub>SENSE</sub> 同期整流式コントローラ	1個のデバイスでV <sub>DDQ</sub> とV <sub>TT</sub> を供給、 $2.75V \leq V_{IN} \leq 9.8V$ 、4mm×4mm QFNパッケージと24ピンSSOPパッケージ
LTC3808	No R <sub>SENSE</sub> 、低EMI、同期整流式降圧コントローラ、出力トラッキング付き	$2.75V \leq V_{IN} \leq 9.8V$ 、拡散スペクトル動作、3mm×4mm DFNパッケージと16ピンSSOPパッケージ
LTC3809/LTC3809-1	No R <sub>SENSE</sub> 同期整流式降圧コントローラ	$2.75V \sim 9.8V$ 、3mm×3mm DFNと10ピンMSOPEパッケージ
LTC3822	No R <sub>SENSE</sub> 、低V <sub>IN</sub> 、すべてNチャネルMOSFET、同期整流式降圧DC/DCコントローラ	$2.75V \leq V_{IN} \leq 4.5V$ 、 $0.6V \leq V_{OUT} \leq V_{IN}$ 、10ピンMSパッケージと3mm×3mm DFNパッケージ
LTC3822-1	No R <sub>SENSE</sub> 、低V <sub>IN</sub> 、すべてNチャネルMOSFET、同期整流式降圧DC/DCコントローラ、外部ソフトスタート付き	$2.75V \leq V_{IN} \leq 4.5V$ 、 $0.6V \leq V_{OUT} \leq V_{IN}$ 、16ピンSSOPパッケージと3mm×3mm DFNパッケージ