

1mΩ未満のDCRで検出するための デュアル、マルチフェーズ電流モード 同期整流式コントローラ

特長

- 1mΩ未満のDCRによる電流検出
- パワー・ブロック、DRMOSまたは外付けゲート・ドライバおよびMOSFETと組み合わせて動作
- 位相制限およびN + 1個の位相重複をサポート
- プログラム可能なDCR温度補償
- 全温度範囲での全DC出力誤差: ±0.75% (最大)
- デュアル差動リモート出力電圧検出アンプ
- 位相同期可能な固定周波数範囲: 200kHz ~ 1.2MHz
- 入力電圧範囲: 4.5V ~ 38V
- 出力電圧範囲: 0.6V ~ 3.5V
- プリバイアスされた出力までのスムーズな起動をサポート
- プログラム可能なソフトスタートまたは出力電圧トラッキング
- 一時中断モード/出力過電流からの穏やかな回復
- 36ピン (5mm×6mm) QFNパッケージ

アプリケーション

- コンピュータ・システム
- 通信システムおよびデータ通信システム
- 産業用機器
- DC電力配分システム

概要

LTC[®]3774は、パワー・ブロック、DRMOSまたは外付けゲート・ドライバおよびパワー MOSFETを駆動するデュアル PolyPhase[®]電流モード同期整流式降圧スイッチング・レギュレータ・コントローラです。このデバイスは、電流検出信号の信号対ノイズ比を高めるリニアテクノロジー独自の技法を採用しているため、DC巻線抵抗が非常に小さいインダクタを電流検出素子として使用することにより、効率を最大にしてジッタを減らすことができます。

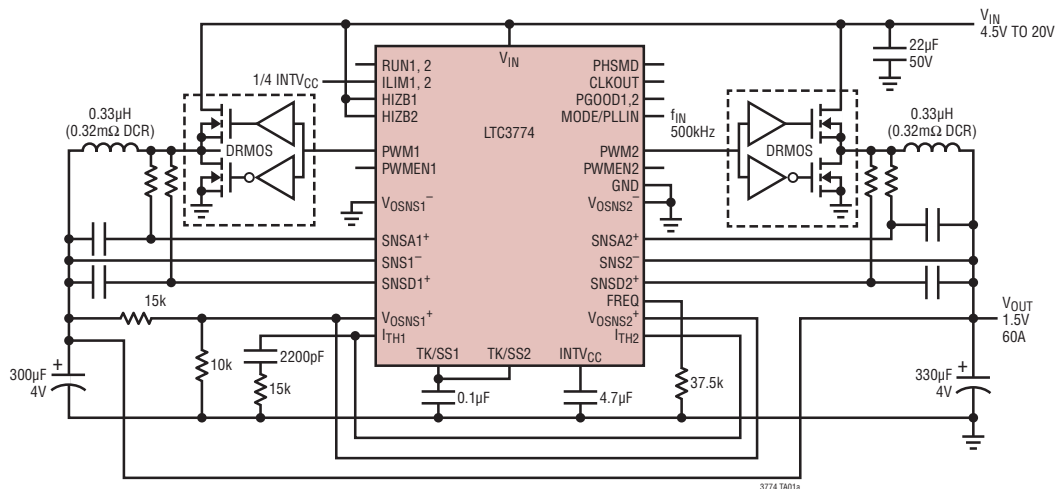
電流検出電圧の最大値は10mV ~ 30mVの範囲でプログラム可能です。低オフセットの高速リモート検出差動アンプと0.6Vの高精度リファレンスにより、4.5V ~ 38Vと電圧範囲の広い入力電源から0.6V ~ 3.5Vの範囲の正確な出力電圧を実現します。出力短絡または出力過電流からの穏やかな回復により、出力のオーバーシュートが最小限に抑えられます。Burst Mode[®]動作、連続導通モード、およびパルス・スキップ・モードがサポートされています。一定の動作周波数は、外部クロックに同期させるか、200kHz ~ 1.2MHzの範囲内で直線的にプログラムすることによって得られます。最大で6つのLTC3774コントローラを並列に接続することにより、1、2、3、4、6、8または12相の動作が可能です。

LTC3774は、5mm×6mmの36ピンQFNパッケージで供給されます。

LT、LT、LTC、LTM、Linear Technology、Linearのロゴ、PolyPhase、およびBurst Modeはリニアテクノロジー社の登録商標です。No RSENSEおよびHot Swapはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5481178、5705919、5929620、6177787、6580258、6498466、6611131を含む米国特許、出願中の特許によって保護されています。

標準的応用例

高効率、2相1.5V/60A降圧コンバータ



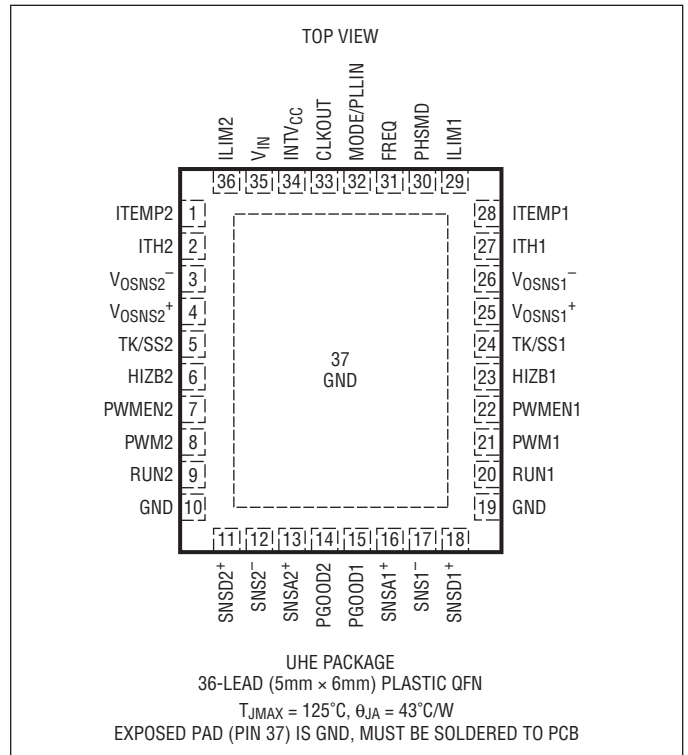
LTC3774

絶対最大定格

(Note 1)

V_{IN} の電圧	-0.3V ~ 40V
HIZB の電圧	-0.3V ~ 40V
RUN、PGOOD、INTV _{CC} の電圧	-0.3V ~ 6V
SNSA1 ⁺ 、SNSA2 ⁺ 、SNSD1 ⁺ 、 SNSD2 ⁺ 、SNS1 ⁻ 、SNS2 ⁻	-0.3V ~ INTV _{CC}
INTV _{CC} のピーク出力電流	20mA
その他すべてのピンの電圧	-0.3V ~ INTV _{CC}
動作接合部温度範囲 (Note 2)	-40°C ~ 125°C
保存温度範囲	-65°C ~ 150°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3774EUHE#PBF	LTC3774EUHE#TRPBF	3774	36-Lead (5mm × 6mm) Plastic DFN	-40°C to 125°C
LTC3774IUHE#PBF	LTC3774IUHE#TRPBF	3774	36-Lead (5mm × 6mm) Plastic DFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性 ●は規定動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ の値 (Note 2)。
注記がない限り、 $V_{IN} = 15\text{V}$ 、 $V_{RUN} = 5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
メイン制御ループ/システム全体							
V_{IN}	Input Voltage Range		4.5		38	V	
V_{OUT}	Output Voltage Range		● 0.6		3.5	V	
V_{OSNS}^+	Regulated Feedback Voltage	$I_{TH} = 1.2\text{V}$ (Note 3)	● 595.5	600	604.5	mV	
I_{OSNS}^+	Feedback Current			-30	-100	nA	
$V_{REFLNREG}$	Reference Voltage Line Regulation	$V_{IN} = 4.5\text{V}$ to 38V		0.002	0.01	%/V	
$V_{LOADREG}$	Output Voltage Load Regulation	$\Delta I_{TH} = 1.2\text{V}$ to 0.7V $\Delta I_{TH} = 1.2\text{V}$ to 1.6V	● ●	0.01 0.01	0.1 0.1	% %	
g_m	Transconductance Amplifier g_m	$I_{TH} = 1.2\text{V}$, Sink/Source $5\mu\text{A}$		2		mmho	
f_{odB}	DA Unity-Gain Crossover Frequency	(Note 5)		4		MHz	
V_{OVL}	Feedback Overvoltage Lockout	Measured at V_{OSNS}^+	●	5	7.5	10	%
I_Q	Input DC Supply Current Normal Mode Shutdown	(Note 4) $V_{RUN} = 0\text{V}$		9 40		60	mA μA
DF_{MAX}	Maximum Duty Factor	In Dropout		96	98		%
$UVLO$	Undervoltage Lockout	V_{INTVCC} Falling		3.5	3.75	4.0	V
$UVLO_{HYS}$	UVLO Hysteresis			500			mV
I_{SNSA}^+	Sense Pin Bias Currents	$V_{SNSA}^+ = 3.3\text{V}$		± 0.5	± 2		μA
I_{SNSD}^+	Sense Pin Bias Currents	$V_{SNSD}^+ = 3.3\text{V}$		30			nA
I_{SNS}^-	Sense Pin Bias Currents	$V_{SNS}^- = 3.3\text{V}$		10			μA
AVT_{SNS}	Total Sense Signal Gain to Current Comparator			5			V/V
I_{TEMP}	DCR Tempco Compensation Current	$V_{TEMP} = 0.5\text{V}$	●	27	30	33	μA
$I_{TK/SS}$	Soft-Start Charge Current	$V_{TK/SS} = 0\text{V}$	●	1	1.25	1.5	μA
$t_{SS(INTERNAL)}$	Internal Soft-Start Time	$V_{TK/SS} = 5\text{V}$		600			μs
V_{HIZB}	HIZB Pin On Threshold	V_{HIZB} Rising		2.2			V
V_{HIZB_HYS}	HIZB Pin On Hysteresis			600			mV
V_{RUN}	RUN Pin On Threshold	V_{RUN} Rising	●	1.1	1.22	1.34	V
V_{RUN_HYS}	RUN Pin On Hysteresis			80			mV
I_{RUN}	RUN Pin Pull-Up Current RUN < On Threshold RUN > On Threshold	RUN < 1.1V RUN > 1.34V		1 5			μA μA
$V_{SENSE(MAX)}$	Maximum Current Sense Threshold	$I_{TH} = 2\text{V}$, $V_{SENSE} = 3.3\text{V}$ $I_{LIM} = 0\text{V}$ $I_{LIM} = 1/4 \text{INTVCC}$ $I_{LIM} = \text{Float}$ $I_{LIM} = 3/4 \text{INTVCC}$ $I_{LIM} = \text{INTVCC}$	● ● ● ● ●	9.25 14 19 24 28.25	10.25 15 20 25 29.75	11.25 16 21 26 31.25	mV mV mV mV mV
パワーグッド							
$V_{PGOOD(ON)}$	PGOOD Pull-Down Resistance			90	200		Ω
$I_{PGOOD(OFF)}$	PGOOD Leakage Current	$V_{PGOOD} = 5\text{V}$		-2	2		μA
t_{PGOOD}	V_{PGOOD} High to Low Delay			45			μs
V_{PGOOD}	PGOOD Trip Level	V_{OSNS+} with Respect to Set Output Voltage V_{OSNS+} Ramping Up V_{OSNS+} Ramping Down		5 -5	7.5 -7.5	10 -10	% %

LTC3774

電気的特性 ●は規定動作接合部温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ の値 (Note 2)。
注記がない限り、 $V_{IN} = 15\text{V}$ 、 $V_{RUN} = 5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{PG1(HYST)}$	PGOOD Trip Level Hysteresis			2		%
INTV_{CC} リニア・レギュレータ						
V_{INTVCC}	Linear Regulator Voltage	$6\text{V} < V_{IN} < 38\text{V}$	5.3	5.5	5.7	V
$V_{LDO INT}$	INTV _{CC} Load Regulation	$I_{CC} = 0\text{mA}$ to 20mA		0.5	2	%
発振器とフェーズロック・ループ						
f_{OSC}	Oscillator Frequency $V_{PHSMD} = 0\text{V}$	$R_{FREQ} < 23.2\text{k}\Omega$ $R_{FREQ} = 30.1\text{k}\Omega$ $R_{FREQ} = 47.5\text{k}\Omega$ $R_{FREQ} = 54.9\text{k}\Omega$ $R_{FREQ} = 75.0\text{k}\Omega$ Maximum Frequency Minimum Frequency		150 250 600 750 1.05 1.2	660	kHz kHz kHz kHz MHz MHz MHz
I_{FREQ}	FREQ Pin Output Current	$V_{FREQ} > 0.8\text{V}$	19	20	21	μA
$R_{MODE/PLLIN}$	MODE/PLLIN Input Resistance			250		k Ω
$V_{MODE/PLLIN}$	PLLIN Input Threshold	$V_{MODE/PLLIN}$ Rising $V_{MODE/PLLIN}$ Falling		2 1.2		V V
V_{CLKOUT}	Low Output Voltage High Output Voltage	$I_{LOAD} = -500\mu\text{A}$ $I_{LOAD} = 500\mu\text{A}$		0.2 5.2		V V
$\theta_2 - \theta_1$	Channel 1-2 Phase Delay	$V_{PHSMD} = 0\text{V}$ $V_{PHSMD} = 1/4 \text{ INTV}_{CC}$ $V_{PHSMD} = \text{Float}$ $V_{PHSMD} = 3/4 \text{ INTV}_{CC}$ $V_{PHSMD} = \text{INTV}_{CC}$		180 180 180 180 120		Deg Deg Deg Deg Deg
$\theta_{CLKOUT} - \theta_1$	CLKOUT to Channel 1 Phase Delay	$V_{PHSMD} = 0\text{V}$ $V_{PHSMD} = 1/4 \text{ INTV}_{CC}$ $V_{PHSMD} = \text{Float}$ $V_{PHSMD} = 3/4 \text{ INTV}_{CC}$ $V_{PHSMD} = \text{INTV}_{CC}$		60 60 90 45 240		Deg Deg Deg Deg Deg
$\theta_1 - \theta_{CLKIN}$	Channel 1 to CLKIN Phase Delay	$V_{PHSMD} = 0\text{V}$ $V_{PHSMD} = 1/4 \text{ INTV}_{CC}$ $V_{PHSMD} = \text{Float}$ $V_{PHSMD} = 3/4 \text{ INTV}_{CC}$ $V_{PHSMD} = \text{INTV}_{CC}$		0 90 0 0 0		Deg Deg Deg Deg Deg
PWM/PWMEN 出力						
PWM	PWM Output High Voltage	$I_{LOAD} = 500\mu\text{A}$	●	5.0		V
	PWM Output Low Voltage	$I_{LOAD} = -500\mu\text{A}$	●		0.5	V
	PWM Output Current in Hi-Z State		●	-5	5	μA
PWMEN	PWMEN Output High Voltage	$I_{LOAD} = 500\mu\text{A}$	●	5.0		V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC3774 は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTC3774E は $0^\circ\text{C} \sim 85^\circ\text{C}$ の動作接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3774I は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で性能仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの熱インピーダンスなどの環境要因と関連した特定の動作条件によって決まる。

T_J は周囲温度 T_A および電力損失 P_D から次式に従って計算される。

$$LTC3774UHE: T_J = T_A + (P_D \cdot 43^\circ\text{C/W})$$

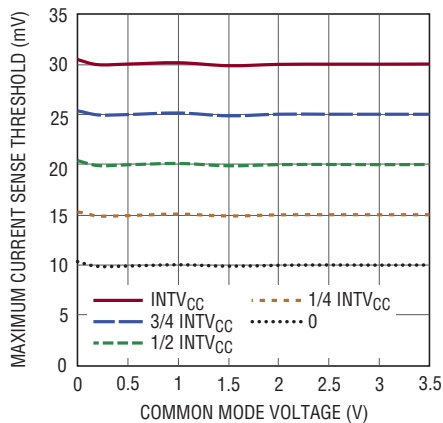
Note 3: LTC3774 は V_{ITH} を規定電圧にサーボ制御する帰還ループ内でテストされ、そのときの V_{FB} 電圧を測定する。

Note 4: 動作時の電源電流は、スイッチング周波数で供給されるゲート電荷によって増加する。「アプリケーション情報」を参照。

Note 5: 設計により保証されている。

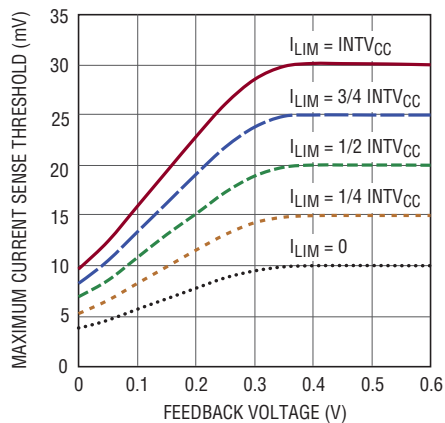
標準的性能特性

最大電流検出しきい値と同相電圧



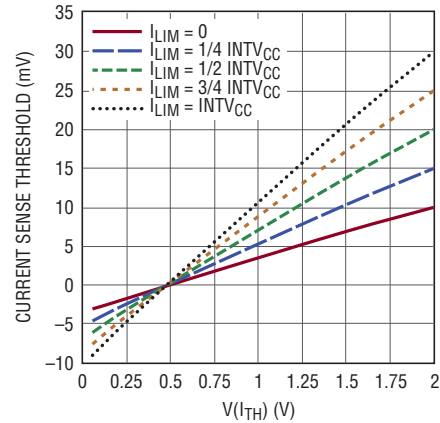
3774 G01

最大電流検出しきい値と帰還電圧 (電流フォールドバック)



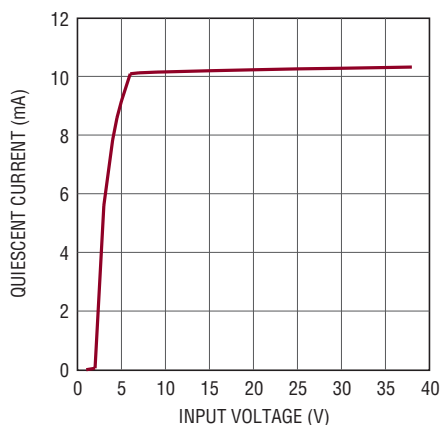
3774 G02

電流検出しきい値と I_{TH} の電圧



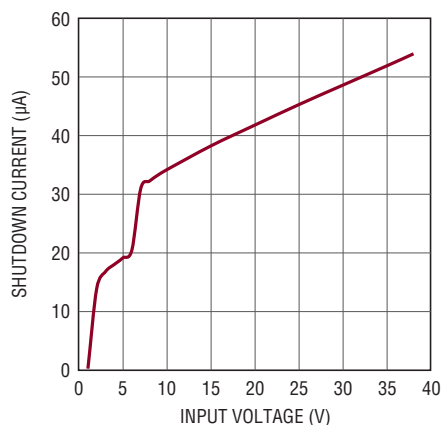
3774 G03

入力静止電流と入力電圧



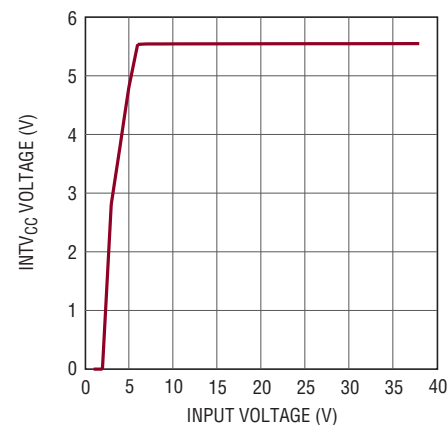
3774 G04

シャットダウン電流と入力電圧



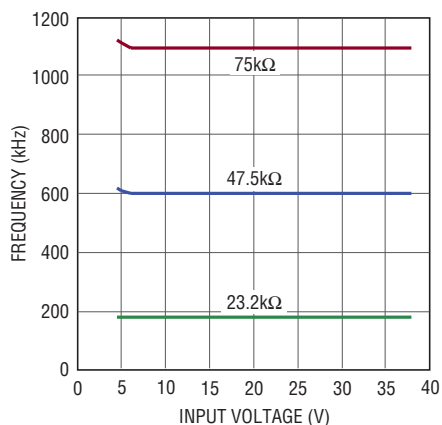
3774 G05

$INTV_{CC}$ の入力レギュレーション



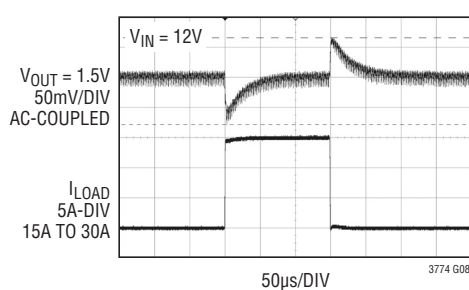
3774 G06

発振器周波数と入力電圧



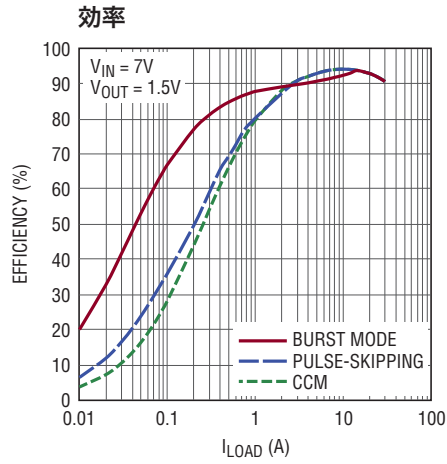
3774 G07

負荷ステップ (連続導通モード)

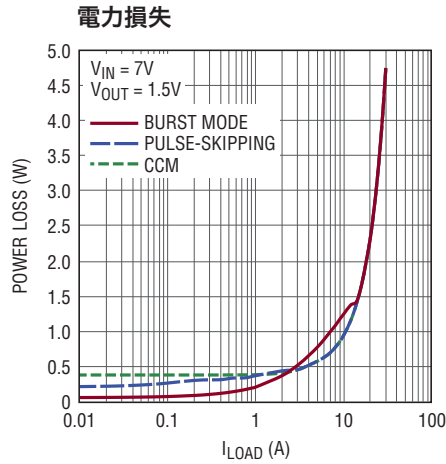


LTC3774

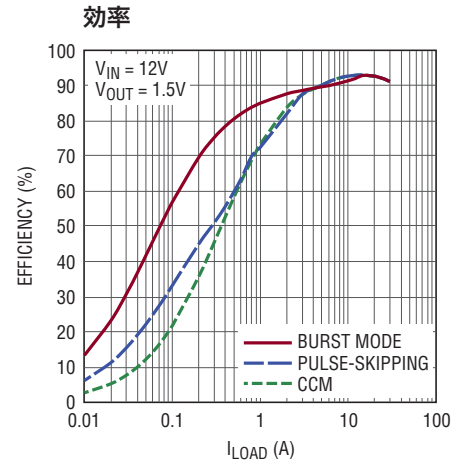
標準的性能特性



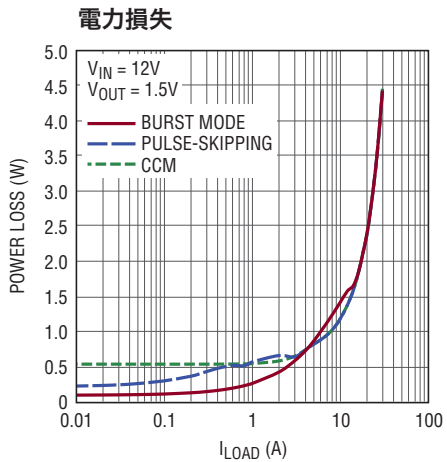
3774 G09



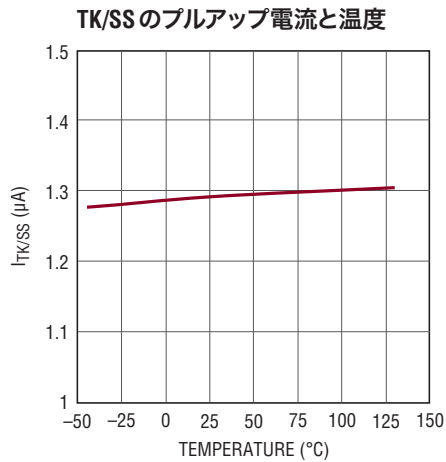
3774 G10



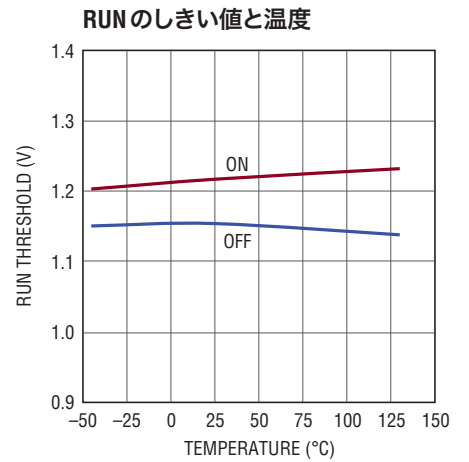
3774 G11



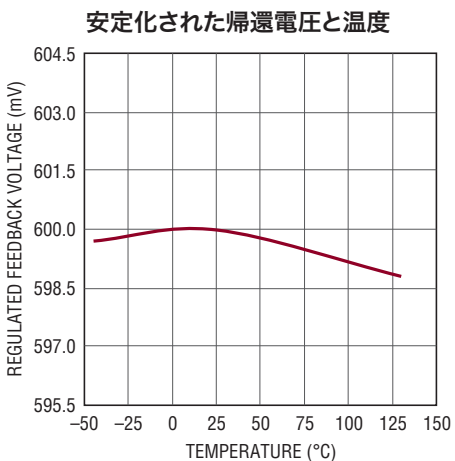
3774 G12



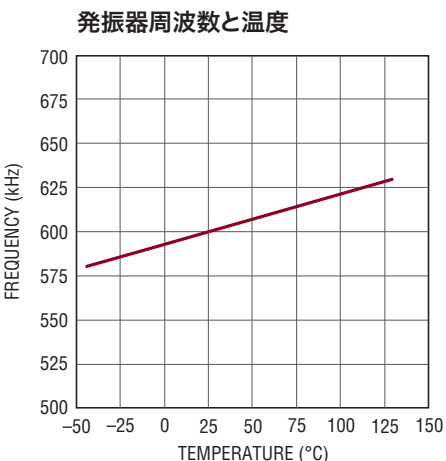
3774 G13



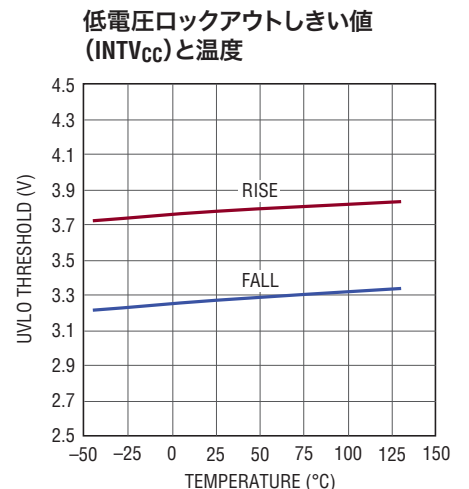
3774 G14



3774 G15



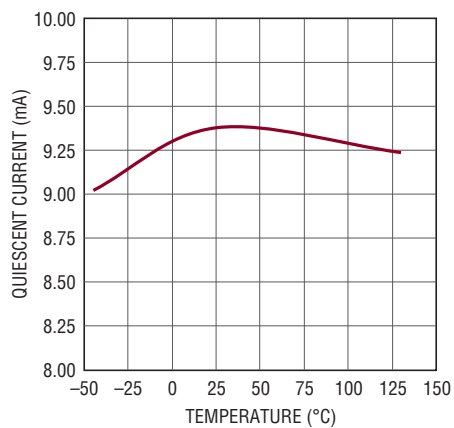
3774 G16



3774 G17

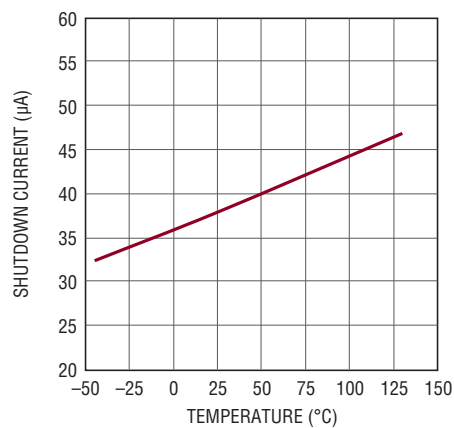
標準的性能特性

静止電流と温度



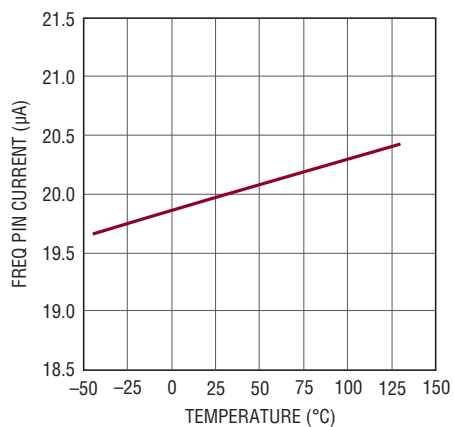
3774 G18

シャットダウン電流と温度



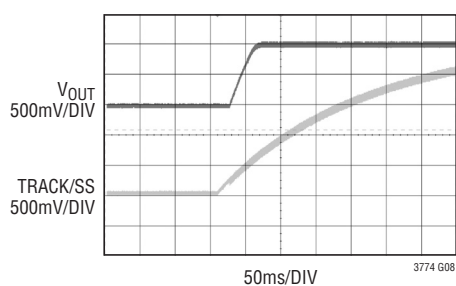
3774 G19

FREQ ピンのソース電流と温度



3774 G20

0.5V にプリバイアスされた出力



3774 G08

ピン機能

PGOOD1、PGOOD2 (ピン15、ピン14) : パワーグッド・インジケータの出力。オープンドレイン出力で、出力電圧が安定化されていない場合はグラウンド電位に低下します。

SNSA1⁺、SNSA2⁺ (ピン16、ピン13) : AC電流検出コンパレータの(+)入力。この入力は、出力インダクタのL/DCRの値の5倍のフィルタ帯域幅で出力インダクタのDCRからの信号を検出します。

SNS1⁻、SNS2⁻ (ピン17、ピン12) : 負の電流検出入力。電流コンパレータの負の入力は、通常は出力に接続されます。

SNSD1⁺、SNSD2⁺ (ピン18、ピン11) : DC電流検出コンパレータの(+)入力。この入力は、出力インダクタのL/DCRの値と等しいフィルタ帯域幅で出力インダクタのDCRからの信号を検出します。

RUN1、RUN2 (ピン20、ピン9) : 実行制御入力。1.22Vを超える電圧を与えるとデバイスがオンします。このピンには1 μ Aのプルアップ電流源が備わっています。RUNピンの電圧がしきい値の1.22Vを超えると、プルアップ電流は5 μ Aに増加します。

PWM1、PWM2 (ピン21、ピン8) : (上側)ゲート信号の出力。この信号は、PWM入力、外部のゲート・ドライバ、内蔵のドライバMOSFETの上側ゲート入力、またはパワー・ブロックに供給されます。これはスリーステート互換出力です。

PWMEN1、PWMEN2 (ピン22、ピン7) : スリーステート互換ではないドライバ用のイネーブル・ピン。このピンには、INTV_{CC}につながるオープンドレインのプルアップ回路が内蔵されています。GNDへの外付け抵抗が必要です。このピンは、対応するPWMピンが高インピーダンスのとき“L”になります。

HIZB1、HIZB2 (ピン23、ピン6) : 位相制限入力ピン。このピンが“L”になると、対応するPWMピンは“H”になり、PWMENピンは“L”になります。この機能をディスエーブルするには、INTV_{CC}またはV_{IN}に接続してください。

TK/SS1、TK/SS2 (ピン24、ピン5) : 出力電圧トラッキングおよびソフトスタートの入力ピン。このピンの電圧ランプによって出力の電圧ランプ・レートが設定されます。グラウンドとの間に接続したコンデンサにより、ソフトスタートが行われます。このピンは1.25 μ Aのプルアップ電流源を備えています。

V_{OSNS1}⁺、V_{OSNS2}⁺ (ピン25、ピン4) : リモート検出差動アンプの非反転入力。出力負荷両端の帰還抵抗分割器のセンタータップに接続します。リモート検出差動アンプの出力は、エラーアンプの反転入力に内部で接続されています。

V_{OSNS1}⁻、V_{OSNS2}⁻ (ピン26、ピン3) : リモート検出差動アンプの反転入力。出力負荷の検出グラウンドに接続します。

ITH1、ITH2 (ピン27、ピン2) : 電流制御しきい値およびエラーアンプの補償点。電流コンパレータのしきい値は、ITHの制御電圧に応じて増加します。

ITEMP1、ITEMP2 (ピン28、ピン1) : 温度検出コンパレータの入力。このピンはインダクタの近くに配置した外付けNTC抵抗に接続します。このピンをフロート状態にすると、DCR温度補償機能がディスエーブルされます。

ILIM1、ILIM2 (ピン29、ピン36) : 電流コンパレータの検出電圧制限の選択ピン。

PHSMD (ピン30) : フェーズ・モード・ピン。このピンは、CH1-CH2間とCH1-CLKOUT間の位相関係を選択するピンです。

FREQ (ピン31) : 周波数の設定/選択ピン。このピンとGNDの間に抵抗を接続して、スイッチング周波数を設定します。このピンからは20 μ Aの電流が流れ出します。

MODE/PLLIN (ピン32) : 2つの機能を持つピン。このピンをGNDに接続するか、INTV_{CC}に接続するか、またはフロート状態にすると、それぞれ、強制連続モード、パルス・スキップ・モード、またはBurst Mode動作がイネーブルされます。このピンにクロック信号を与えると、内部PLLが内部発振器をクロック信号に同期させ、強制連続モードにします。PLL補償回路網がデバイスに搭載されています。

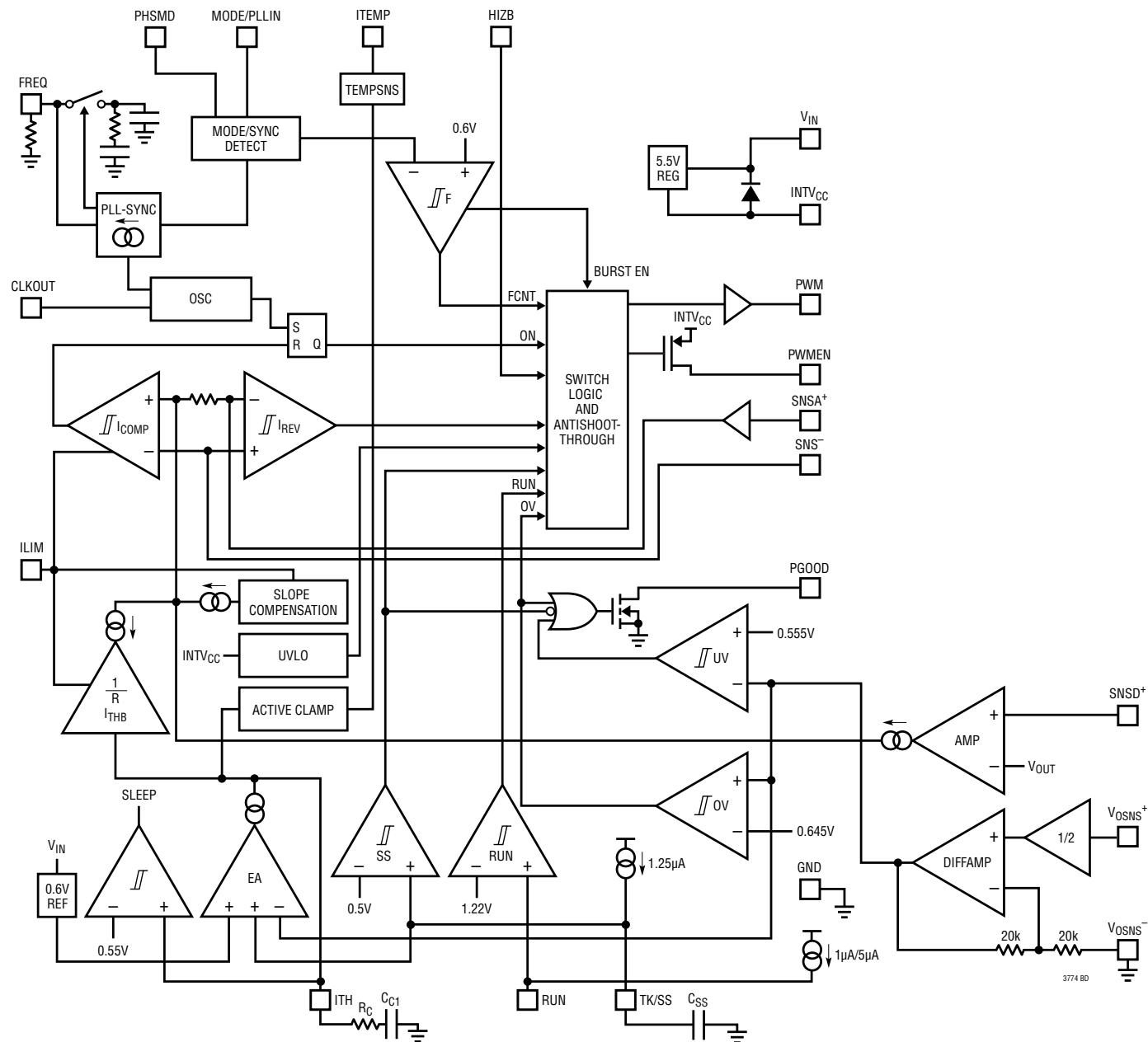
CLKOUT (ピン33) : クロック出力ピン。このピンは、他のLTC3774を同期するために使用します。

INTV_{CC} (ピン34) : 内蔵5.5Vレギュレータの出力。制御回路には、この電圧源から給電されます。このピンは、4.7 μ F以上の低ESRタンタル・コンデンサまたはセラミック・コンデンサを使用してGNDにデカップリングしてください。

V_{IN} (ピン35) : 主入力電源。このピンはコンデンサ(0.1 μ F ~ 1 μ F)を使用してGNDにデカップリングしてください。

GND (ピン19、10、露出パッドのピン37) : グラウンド。全ての小信号部品と補償用部品はここに接続します。電気的接続と定格熱性能を実現するため、露出パッドはPCBのグラウンドに半田付けする必要があります。

機能ブロック図



NOTE: FUNCTIONAL BLOCK DIAGRAM SHOWS 1 CHANNEL ONLY. THE 2 CHANNELS ARE IDENTICAL.

動作

メイン制御ループ

LTC3774は、リニアテクノロジー独自の電流検出、電流モード降圧アーキテクチャを採用しています。通常動作時には、上側MOSFETはすべてのサイクルで、発振器がRSラッチをセットするとオンし、メインの電流コンパレータ I_{CMP} がRSラッチをリセットするとオフします。 I_{CMP} がRSラッチをリセットするときのピーク・インダクタ電流は、エラーアンプEAの出力であるITHピンの電圧によって制御されます。リモート検出アンプ(DIFFAMP)は、出力コンデンサ両端で検出された差動電圧を帰還抵抗分割器で割った値に等しい信号を発生し、それをデバイス近くのグラウンド・リファレンスを基準にした信号にします。エラーアンプはこの帰還信号を受け取り、それを0.6Vの内部リファレンスと比較します。負荷電流が増加すると、0.6Vのリファレンスに対して V_{OSNS}^+ ピンの電圧がわずかに低下し、それによってインダクタの平均電流が新たな負荷電流と等しくなるまで、ITHピンの電圧が上昇します。上側のMOSFETがオフした後は、インダクタ電流が逆流し始めて逆電流コンパレータ I_{REV} がそれを検出するまでか、または次のサイクルが始まるまで、下側のMOSFETがオンします。

RUNピンを“L”にすると、メイン制御ループはシャットダウンします。RUNピンを解放すると、RUNピンは $1.0\mu\text{A}$ の内部電流源によってプルアップされます。RUNピンが1.22Vに達すると、メイン制御ループがイネーブルされ、デバイスが起動します。RUNピンが“L”のとき、すべての機能は制御された状態を維持します。

非常に低いDCRの信号の検出

LTC3774は、独自のアーキテクチャを採用して信号対ノイズ比を向上しています。これにより、LTC3774は非常に低い値($1\text{m}\Omega$ 以下)のインダクタDCRの小検出信号で動作して効率を改善し、信号の損傷を引き起こす可能性があるスイッチング・ノイズ起因のジッタを低減することができます。LTC3774では、PCBレイアウトに注意することにより、 $0.2\text{m}\Omega$ 程度の低いDCR値を検出できます。LTC3774は、信号を取り込む2つの正の検出ピン($SNSD^+$ および $SNSA^+$)で構成されており、信号を内部で処理して、DCR検出信号と同様に信号対ノイズ比を14dB改善した応答を実現します。その一方で、電流制限しきい値は引き続きインダクタ・ピーク電流とそのDCR値の関数なので、 $ILIM$ ピンを使用して $10\text{mV} \sim 30\text{mV}$ の範囲内で 5mV 刻みに正確に設定できます。 $SNSD^+$ のフィルタ時定数

$RIC1$ は出力インダクタの L/DCR と一致する必要があるのに対して、 $SNSA^+$ のフィルタの帯域幅は $SNSD^+$ のフィルタの帯域幅の5倍である必要があるので、 $R2 \cdot C2$ は $R1 \cdot C1/5$ と等しくなります。

内部ソフトスタート

デフォルトでは、出力電圧の起動は通常、内部ソフトスタート・ランプによって制御されます。この内部ソフトスタート・ランプはエラーアンプの非反転入力です。 V_{OSNS}^+ ピンの電圧は、エラーアンプの3つの非反転入力(内部ソフトスタート・ランプ、TK/SSピン、または 600mV の内部リファレンス)のうちの最も低い値に安定化されます。ランプ電圧が約 $600\mu\text{s}$ の間に 0V から 0.6V まで上昇すると、出力電圧はプリバイアスされた値から最終的な設定値までスムーズに上昇します。

アプリケーションによっては、負荷電圧がゼロでない状態でコンバータが起動することがあります。この場合、コンバータのスイッチング開始時に出力コンデンサに電荷が残っています。このような状態のときに出力が放電しないように、ソフトスタートの電圧が V_{OSNS}^+ ピンの電圧を超えるまで下側MOSFETはデイスエーブルされます。

シャットダウンと起動(RUNピンおよびTK/SSピン)

LTC3774はRUNピンを使ってシャットダウンすることができません。RUNピンを 1.14V より低くすると、コントローラのメイン制御ループと、 $INTV_{CC}$ レギュレータを含む内部回路の大部分がシャットダウンします。RUNピンを解放すると、 $1.0\mu\text{A}$ の内部電流源がRUNピンをプルアップし、コントローラをイネーブルします。あるいは、RUNピンを外部から引き上げるか、またはロジックで直接ドライブすることもできます。このピンの絶対最大定格である 6V を超えないように注意してください。コントローラの出力電圧 V_{OUT} の起動は、TK/SSピンの電圧によって制御されます。TK/SSピンの電圧が 0.6V の内部リファレンス電圧より低いと、LTC3774は V_{OSNS}^+ の電圧を 0.6V のリファレンス電圧ではなくTK/SSピンの電圧に制御します。このため、外付けコンデンサをTK/SSピンからGNDに接続することにより、TK/SSピンを使用してソフトスタートを設定することができます。 $1.25\mu\text{A}$ の内部プルアップ電流源がこのコンデンサを充電し、TK/SSピンに電圧ランプを発生します。TK/SSピンの電圧が 0V から 0.6V (以上)に直線的に上昇するにつれて、出力電圧 V_{OUT} もゼロからその最終値まで円滑に上昇します。あ

動作

あるいは、TK/SSピンを使って、 V_{OUT} の起動特性が別の電源の起動特性を**トラッキング**するようにすることができます。このためには通常、別の電源からグランドに接続された外付け抵抗分割器をTK/SSピンに接続する必要があります(「アプリケーション情報」のセクションを参照)。RUNピンを“L”にしてコントローラをディスエーブルするか、またはINTV_{CC}が低電圧ロックアウトしきい値である3.75Vより低くなると、TK/SSピンは内部のMOSFETによって“L”になります。低電圧ロックアウトのときは、コントローラがディスエーブルされ、外付けMOSFETがオフに保たれます。

軽負荷電流動作 (Burst Mode 動作、パルス・スキップ、または連続導通)

LTC3774は、高効率Burst Mode動作、固定周波数パルス・スキップ・モード、または強制連続導通モードに入るようにイネーブルすることができます。強制連続動作を選択するには、MODEピンをGNDに接続します。パルススキップ動作モードを選択するには、MODE/PLLINピンをINTV_{CC}に接続します。Burst Mode動作を選択するには、MODE/PLLINピンをフロート状態にします。コントローラがBurst Mode動作にイネーブルされているとき、I_{TH}ピンの電圧が低い値を示していても、インダクタのピーク電流は最大検出電圧の約1/3に設定されます。平均インダクタ電流が負荷電流より大きいと、エラーアンプEAはI_{TH}ピンの電圧を下げます。I_{TH}電圧が0.5Vを下回ると、内部のスリープ信号が“H”になり(「スリープ」モードがイネーブルされ)、両方の外付けMOSFETがオフします。

スリープ・モードでは、負荷電流が出力コンデンサによって供給されます。出力電圧が低下するにつれて、EAの出力は上昇し始めます。出力電圧が十分低下すると、スリープ信号は“L”になり、コントローラは、内部発振器の次のサイクルで上側の外付けMOSFETをオンすることにより、通常の動作を再開します。コントローラがBurst Mode動作になるようにイネーブルされていると、インダクタ電流は反転することができません。インダクタ電流がゼロに達する直前に、逆電流コンパレータ(I_{REV})が外付けの下側MOSFETをオフし、インダクタ電流が反転して負になるのを防ぎます。したがって、コントローラは不連続動作状態で動作します。

強制連続動作の場合は、軽負荷時または大きなトランジェント状態でインダクタ電流が反転できます。ピーク・インダクタ電流は、通常動作と全く同様に、I_{TH}ピンの電圧によって決まります。

このモードでは、軽負荷での効率がBurst Mode動作よりも低下します。ただし、連続モードには出力リップルが小さく、オーディオ回路への干渉が少ないという利点があります。

MODE/PLLINピンをINTV_{CC}に接続している場合、LTC3774は軽負荷時にPWMパルス・スキップ・モードで動作します。非常に軽い負荷では、電流コンパレータI_{COMP}は数サイクルにわたって作動したままになることがあり、上側の外付けMOSFETを同じサイクル数だけ強制的にオフにする(つまり、パルスをスキップする)ことがあります。インダクタ電流は反転することができません(不連続動作)。強制連続動作と同様、このモードでは、Burst Mode動作に比べて出力リップルとオーディオ・ノイズが小さくなり、RF干渉が減ります。低電流での効率が強制連続動作より高くなりますが、Burst Mode動作ほど高くはありません。

周波数の選択とフェーズロック・ループ(FREQピンとMODE/PLLINピン)

スイッチング周波数の選択は効率と部品サイズとの兼ね合いによって決まります。低周波数動作は、MOSFETのスイッチング損失を低減して効率を向上させますが、出力リップル電圧を低く保つには大きなインダクタンスや容量が必要になります。

MODE/PLLINピンを外部クロック信号源でドライブしない場合は、FREQピンを使用してコントローラの動作周波数を200kHz～1.2MHzに設定することができます。FREQピンから20μAの高精度電流が流れ出しているため、GNDとの間に接続した1本の抵抗を使ってコントローラのスイッチング周波数を設定することができます。FREQピンの電圧とスイッチング周波数の関係を表す曲線が、後述の「アプリケーション情報」のセクションに示されています。

LTC3774にはフェーズロック・ループ(PLL)が備わっており、MODE/PLLINピンに接続された外部クロック信号源に内部発振器を同期させることができます。LTC3774にはPLLのループ・フィルタ回路網が内蔵されています。フェーズロック・ループは200kHz～1.2MHzの範囲内の任意の周波数にロックすることができます。外部クロックにロックするまでのコントローラの初期スイッチング周波数を設定するために、周波数設定抵抗は必ず接続してください。コントローラは、同期しているときは強制連続動作モードで動作します。

動作

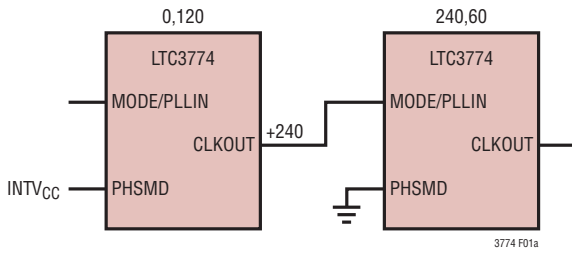


図1a. 3相動作

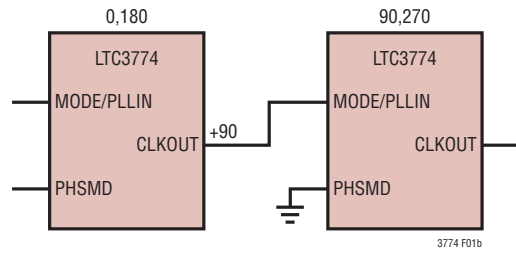


図1b. 4相動作

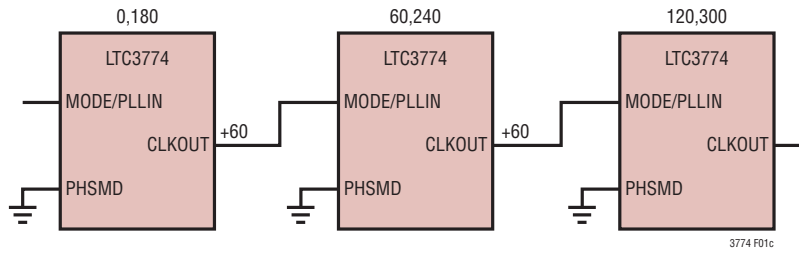


図1c. 6相動作

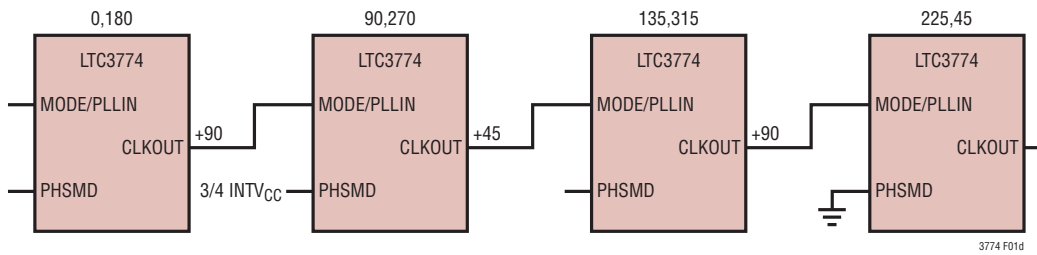


図1d. 8相動作

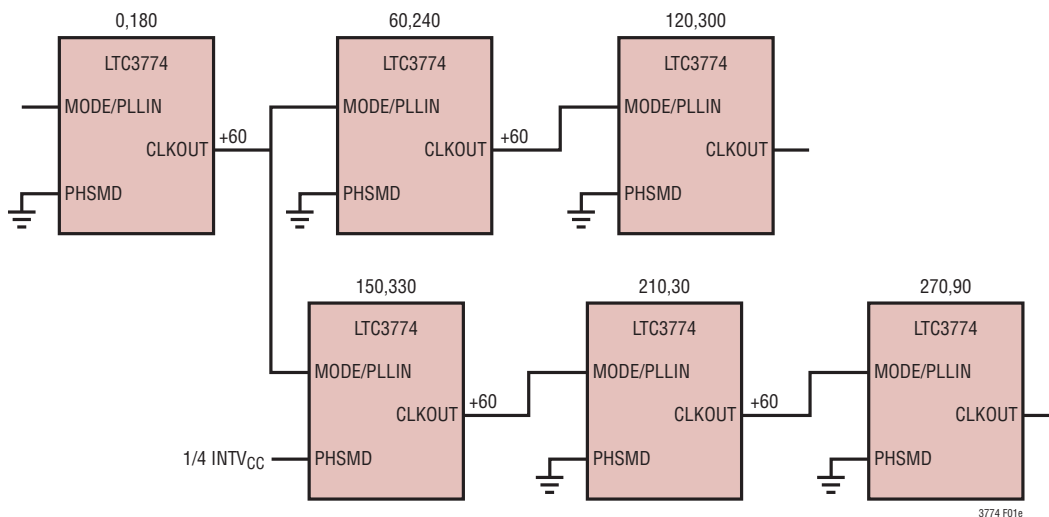


図1e. 12相動作

動作

マルチフェーズ動作

大きな電流を必要とする出力負荷の場合、複数のLTC3774をデジチェーン接続し、位相をずらして動作させ、入力と出力の電圧リップルを増大させずに出力電流を大きくすることができます。MODE/PLLINピンを使用すると、LTC3774を別のLTC3774のCLKOUT信号に同期させることができます。CLKOUT信号を次段のLTC3774のMODE/PLLINピンに接続し、システム全体の周波数と位相の両方を揃えることができます。PHSMDピンをINTV_{CC}に接続する、GNDに接続する、またはフロート状態にすると、CH1-CLKOUT間の位相差がそれぞれ240°、60°、または90°になり、CH1-CH2間の位相差がそれぞれ120°、180°、または180°になります。PHSMDピンをINTV_{CC}の1/4または3/4の電圧に接続すると、CH1-CLKOUT間にそれぞれ60°および45°の位相差が生じます。3、4、6、8、または12相での動作に必要なPHSMDピンの接続を図1に示します。合計12相をデジチェーン接続し、位相を互いにずらして同時に動作させることができます。

差動アンプによる出力電圧検出

LTC3774は、真のリモート検出を必要とするアプリケーションに対応するため、低オフセット、高入力インピーダンス、単位利得、広帯域幅の差動アンプを備えています。負荷コンデンサの負荷を直接検出すると、高電流、低電圧のアプリケーションのレギュレーションに役立ちます。このようなアプリケーションでは、基板上の配線による損失が全誤差のかかなりの部分を占めることがあります。V_{OSNS}⁺を出力負荷両端の帰還抵抗分割器のセンタータップに接続し、V_{OSNS}⁻を負荷のグラウンドに接続します。図2を参照してください。

LTC3774の差動アンプは単位利得に合わせて構成されています。つまり、V_{OSNS}⁺とV_{OSNS}⁻の差は、GNDを基準にしてその出力に変換されます。差動アンプの出力は、エラーアンプの反転入力に内部で接続されています。

V_{OSNS}⁺とV_{OSNS}⁻のPCBトレースは、基板上でリモート検出点まで全経路にわたって相互に平行に配線するよう注意します。また、影響を受けやすいこれらのトレースは、回路内の高速スイッチング・ノードの近くには配線しないようにしてください。理想的には、V_{OSNS}⁺とV_{OSNS}⁻のトレースは低インピーダンスのグラウンド・プレーンによってシールドし、信号品質を維持します。

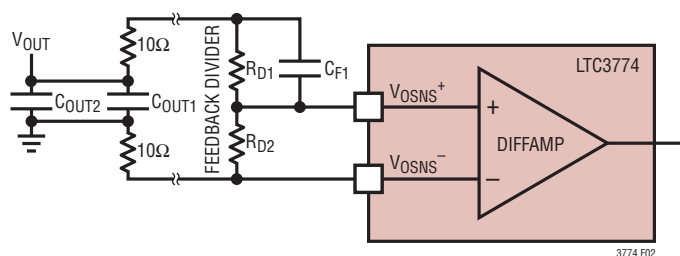


図2. 差動アンプの接続

動作

パワーグッド (PGOOD ピン)

PGOOD ピンは、内部 N チャンネル MOSFET のオープン・ドレインに接続されています。V_{OSNS}⁺ ピンの電圧が 0.6V のリファレンス電圧の ±7.5% 以内に入らないと、MOSFET がオンして PGOOD ピンは“L”になります。RUN ピンが 1.14V より低くなるか、LTC3774 がソフトスタート段階または電圧上昇トラッキング段階のときも、PGOOD ピンは“L”になります。V_{OSNS}⁺ ピンの電圧が ±7.5% のレギュレーション範囲内に入ると、MOSFET がオフするので、外付け抵抗を使用してこのピンを最大 6V の電源にプルアップすることができます。V_{OSNS}⁺ ピンの電圧がレギュレーション範囲内に入ると、PGOOD ピンは直ちにパワーグッドを示します。ただし、V_{OSNS}⁺ ピンの電圧がレギュレーション範囲を外れると、45μs の内部パワーバッド・マスクが生じます。

出力過電圧保護

過電圧コンパレータ OV は、過渡的なオーバーシュート (>7.5%) や、出力に過電圧を生じる恐れのある他のより深刻な状態からデバイスを保護します。このような場合、過電圧状態が解消されるまで上側の MOSFET はオフし、下側の MOSFET はオンします。

低電圧ロックアウト

LTC3774 は、入力が低電圧状態の場合にコントローラを保護するのに役立つ 2 つの機能を備えています。高精度 UVLO コンパレータは、INTV_{CC} 電圧を常時モニタして、ゲート駆動電圧が適切であることを確認します。INTV_{CC} が 3.75V より低くなると、このコンパレータによってスイッチング動作がロックアウトされます。INTV_{CC} に乱れが生じたときの発振を防ぐため、UVLO コンパレータには 500mV の高精度ヒステリシスがあります。

低電圧状態を検出するもう 1 つの方法は V_{IN} 電源をモニタすることです。RUN ピンは 1.22V の高精度ターンオン・リファレンスを備えているので、V_{IN} が十分高いときは、V_{IN} に接続した抵抗分割器を使ってデバイスをオンすることができます。RUN ピンの電圧が 1.22V を超えると、余分の 4μA の電流が RUN ピンから流れ出します。RUN コンパレータ自体には約 80mV のヒステリシスがあります。抵抗分割器の値を調節することにより、RUN コンパレータの追加のヒステリシスを設定することができます。V_{IN} の低電圧を高精度に検出するには、V_{IN} を 4.75V より高くする必要があります。V_{IN} の低電圧検出しきい値は、常にパワー段の UVLO しきい値より高く設定して、パワー段がイネーブルされた後に LTC3774 がイネーブルされるようにしてください。

アプリケーション情報

このデータシートの最初のページの「標準的応用例」は、LTC3774の基本的なアプリケーション回路です。LTC3774は、検出信号のノイズ感度を14dB下げる斬新な手法を採用することにより、非常に低いDCR値での使用に合わせて設計され、最適化されています。DCRによる検出は高価な電流検出抵抗を省くことができ、特に大電流のアプリケーションで電力効率が高いので普及しつつあります。ただし、DCR値が $1\text{m}\Omega$ より低くなると、信号対ノイズ比が低下し、電流検出は困難になります。LTC3774は、リニアテクノロジー独自の技術を利用してこの問題を解決しています。一般に、外付け部品を選択するときは負荷要件が基準になるので、DCRとインダクタの値から始めます。次に、パワーMOSFETを選択します。最後に、入力と出力のコンデンサを選択します。

電流制限のプログラミング

ILIMピンは、コントローラの最大電流制限値を設定する5レベルのロジック入力です。ILIMを接地するか、フロート状態にするか、INTV_{CC}に接続すると、最大電流検出しきい値の標準値は、それぞれ10mV、20mV、30mVになります。ILIMの電圧をINTV_{CC}の1/4にするかINTV_{CC}の3/4にすると、最大電流検出しきい値は、それぞれ15mVおよび25mVになります。INTV_{CC}からの抵抗分割器を使ってI_{LIM}を設定することにより、起動時に5.5VのLDOがドロップアウト状態になっても最大電流検出しきい値の設定値が変化しないようにすることができます。I_{LIM}ピンにはGNDとの間に500kのプルダウン抵抗が、INTV_{CC}との間に500kのプルアップ抵抗が内蔵されていることに注意してください。

どちらの設定を使用すればいいでしょうか。電流制限値の精度を最高にするには、出力要件に適用可能な最高の設定を使用してください。

SNSD⁺、SNSA⁺、およびSNS⁻ピン

SNSA⁺ピンとSNS⁻ピンは電流コンパレータの入力ですが、SNSD⁺ピンは内部アンプの入力です。3つの検出ピンの動作入力電圧範囲は、どれも0V～3.5Vです。電流コンパレータまたはアンプに接続される正の検出ピンは、どれも入力バイアス

電流が $1\mu\text{A}$ 未満の高インピーダンスですが、SNS⁻ピンとグラウンドの間には約300kの抵抗もあります。SNS⁻はV_{OUT}に直接接続してください。SNSD⁺ピンは、インダクタのL/DCRと一致するR1・C1時定数を持つフィルタに接続します。SNSA⁺は、R1・C1時定数の1/5の時定数を持つ第2のフィルタに接続します。通常動作時にこれらのピンをフロート状態にしないよう注意してください。フィルタ部品(特にコンデンサ)はLTC3774の近くに配置する必要があります。検出線は電流検出素子の下の4端子接続に近づけて一緒に配線します(図3)。LTC3774は非常に低いDCR値で使用してインダクタ電流を検出する目的で設計されているので、適切な配慮を欠くと、寄生抵抗、寄生容量、および寄生インダクタンスによって電流検出信号品位が低下し、設定した電流制限値が予測できなくなります。図4に示すように、抵抗R1およびR2は出力インダクタに近づけて配置し、コンデンサC1およびC2はデバイスのピンに近づけて、検出信号へのノイズ結合を防止します。

LTC3774は、SNSD⁺ピンをグラウンドに短絡してディスエーブルすることにより、標準的な電流モード・コントローラのように使用することもできます。R_{SENSE}抵抗またはRCフィルタを使用して出力インダクタ信号を検出できます。接続先はSNSA⁺ピンです。RCフィルタを使用する場合、その時定数R・Cは出力インダクタのL/DCRと等しい値にします。これらのアプリケーションでは、電流制限値(V_{SENSE(MAX)})は規定されているILIMの5倍になり、SNSA⁺とSNS⁻の動作電圧範囲は0V～5.25Vです。

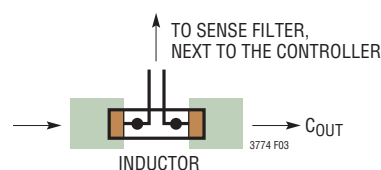


図3. インダクタのDCRを使用した検出線の配置

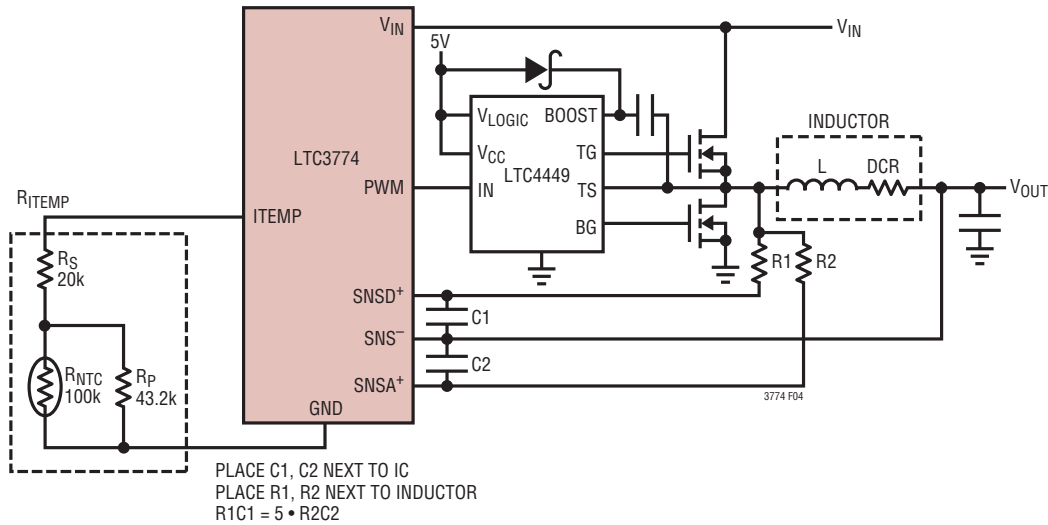


図4. インダクタ DCR による電流検出

インダクタの DCR による検出

LTC3774は、可能な最高の効率を要求する高負荷電流アプリケーション専用設計されています。このデバイスは、1mΩ未満の範囲にあるインダクタ DCR の信号を検出できます(図4)。DCRとはインダクタの銅線のDC巻線抵抗であり、大電流のインダクタでは、多くの場合1mΩ未満になります。大電流で低出力電圧のアプリケーションでは、高いDCRまたは検出抵抗の導通損失が原因で電力効率が大幅に低下します。具体的な出力要件に対しては、望ましい最大検出電圧を満たすDCRのインダクタを選択し、以下に示すように検出ピンのフィルタと出力インダクタ特性の関係を使用します。

$$DCR = \frac{V_{SENSE(MAX)}}{I_{MAX} + \frac{\Delta I_L}{2}}$$

$$L/DCR = R1 \cdot C1 = 5 \cdot R2 \cdot C2$$

ここで、

$V_{SENSE(MAX)}$:与えられた I_{LIM} しきい値の最大検出電圧

I_{MAX} :最大負荷電流

ΔI_L :インダクタのリップル電流

L, DCR:出力インダクタの特性

$R1 \cdot C1$:SNSD⁺ピンのフィルタ時定数

$R2 \cdot C2$:SNSA⁺ピンのフィルタ時定数

負荷電流を全動作温度範囲にわたって確実に供給できるように、DCR抵抗の温度係数(約0.4%/°C)を考慮に入れる必要があります。このために、LTC3774はNTC温度検出抵抗を使用するDCR温度補償回路を備えています。詳細については、「インダクタのDCRによる検出のNTCサーミスタを使用した温度補償」のセクションを参照してください。

アプリケーション情報

通常、C1とC2は0.047 μ F～0.47 μ Fの範囲に入るように選択します。C1とC2の値として220nFを選択し、0.32m Ω のDCRを持つ330nHのインダクタを選択すると、R1およびR2は、それぞれ4.7kおよび942 Ω になります。SNSD⁺およびSNSA⁺でのバイアス電流は、それぞれ約30nAおよび500nAなので、検出信号には多少の誤差が生じます。

R1およびR2にはデューティ・サイクルと関係がある一定の電力損失が発生し、連続モードで最大入力電圧のときに最大になります(次式)。

$$P_{\text{Loss}}(R) = \frac{(V_{\text{IN(MAX)}} - V_{\text{OUT}}) \cdot V_{\text{OUT}}}{R}$$

R1およびR2の電力定格がこの値より大きいことを確認してください。ただし、DCRによる検出では検出抵抗の導通損失がないので、重負荷時の効率を向上できます。電流検出信号の信号対ノイズ比を良好に保つため、40%未満のデューティ・サイクルでは2mVの最小 ΔV_{SENSE} を使用することが望まれます。実際のリップル電圧は次式で求めることができます。

$$\Delta V_{\text{SENSE}} = \frac{V_{\text{OUT}}}{V_{\text{IN}}} \cdot \frac{V_{\text{IN}} - V_{\text{OUT}}}{R1 \cdot C1 \cdot f_{\text{OSC}}}$$

インダクタのDCRによる検出のNTCサーミスタを使用した温度補償

DCR検出アプリケーションでは、広い温度範囲にわたって電流制限値の精度が重要な場合、インダクタ巻線抵抗の温度係数を考慮に入れる必要があります。インダクタの主な元素は銅であり、銅の温度係数は約4000ppm/ $^{\circ}$ Cです。LTC3774は、ITEMPピンを使用することによってこの変動を補正する機能を備えています。ITEMPピンから30 μ Aの電流が流れ出す高精度電流源があります。NTC(負の温度係数)抵抗のサーミスタを回路網R_{ITEMP}に使用することにより(図5)、広い動作温度範囲で電流制限しきい値を一定に保つことができます。補正が有効になるITEMPピンの電圧範囲は1.4V～0.6Vであり、1.4V以上ではDCRの温度補正は行われません。このピンをフロート状態にすると、その電圧はINTV_{CC}の電位から約5.5Vを引いた値になります。

以下のガイドラインは温度補正用の部品選択に役立ちます。初期補正は周囲温度25 $^{\circ}$ Cが対象です。

$$I_{\text{TEMP}} \cdot R_{\text{ITEMP}} = 1.4\text{V} \text{ (25}^{\circ}\text{Cの場合)}$$

R_{ITEMP}は、ITEMPピンに接続したサーミスタ抵抗回路網です。

I_{TEMP} = 30 μ Aなので、R_{ITEMP}回路網の値は46.7k Ω (25 $^{\circ}$ C)を選択します。

$$TC_{R_{\text{ITEMP}}} = -(1.5/0.7) \cdot TC_{\text{DCR}}$$

標準のTC_{DCR} = 4000ppm/ $^{\circ}$ Cで、通常は銅線のDCRの温度係数です。理想的な補正を行うため、R_{ITEMP}の温度係数は次の値にします。

$$TC_{R_{\text{ITEMP}}} = -(1.5/0.7) \cdot 4000 \text{ ppm}/^{\circ}\text{C} = -8570 \text{ ppm}/^{\circ}\text{C}$$

たとえば、B = 4334で100kの村田製作所製NTCサーミスタは、 $R[T] = R[T_0] \cdot \text{EXP } B(1/T - 1/T_0)$ で記述される非線形の温度特性を持っています(T₀は300 $^{\circ}$ Kでの温度)。図5に示すように、値がそれぞれ20kおよび43.2kの抵抗R_SおよびR_Pを使用して回路網の温度特性を線形にします。電流制限しきい値は、図6に示すように、25 $^{\circ}$ C～100 $^{\circ}$ C超のインダクタ温度範囲で補償されます。温度補償はいったん完了すれば、プログラム可能なあらゆる電流検出制限範囲で有効性が維持されます。

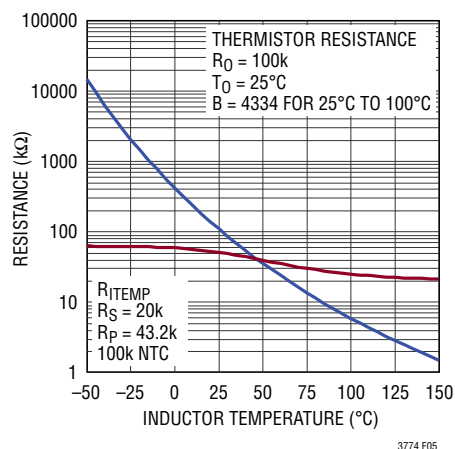


図5. ITEMPピンの回路網および100k NTCの抵抗値と温度

アプリケーション情報

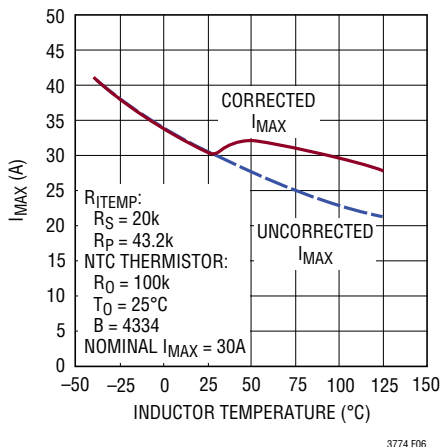


図6. NTC 温度補償を行う場合と行わない場合のワーストケースの I_{MAX} 対インダクタ温度の曲線

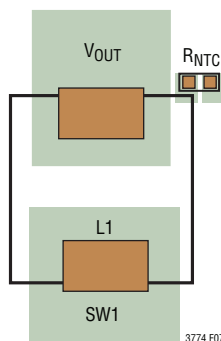


図7. サーミスタの配置。インダクタ温度の高精度の検出を行うためにサーミスタをインダクタの隣に配置する。ただし、ITEMPピンはスイッチ・ノードおよびゲート駆動トレースから離しておく

最も高精度の温度検出を行うには、図7に示すように、サーミスタを出力インダクタの隣に配置します。ITEMPの検出線をスイッチ・ノードから遠ざけておくよう注意が必要です。

プリバイアスされた出力の起動

出力コンデンサがプリバイアスされた状態で電源を起動する必要がある状況が生じることがあります。この場合、出力のプリバイアスを放電せずに起動することが必要です。LTC3774は、プリバイアスされた出力を放電することなく、安全に起動できます。

LTC3774は、TK/SSピンの電圧と内部ソフトスタートの電圧が V_{OSNS}^+ ピンの電圧より高くなるまで、上側と下側のMOSFET

を両方ともディスエーブルすることによってこれを実現します。 V_{OSNS}^+ ピンの電圧がTK/SSピンまたは内部ソフトスタートの電圧より高いと、エラーアンプの出力は“L”になります。制御ループは下側MOSFETを導通させようとしませんが、導通すると出力は放電します。上側と下側のMOSFETを両方ともディスエーブルすると、プリバイアスされた出力電圧は放電されなくなります。TK/SSと内部ソフトスタートの電圧の両方が500mVと V_{OSNS}^+ の電圧のどちらか低い方を超えると、上側と下側のMOSFETはイネーブルされます。ただし、プリバイアスの電圧がOVしきい値より高いと、下側のゲートが直ちにオンして、出力をレギュレーション範囲内に戻します。

過電流フォルトからの回復

電源の出力にプリセットされた電流制限を超える負荷がかかると、負荷によって安定化出力電圧が低落します。出力は、非常に低インピーダンスの経路を通したグラウンドへの短絡、または抵抗性の短絡が可能です。この場合、負荷電流がプリセットされた電流制限に等しくなるまで、出力は部分的に低落します。コントローラは短絡箇所へ電流を流し続けます。「標準的性能特性」のセクションの電流フォールドバックのグラフに示すように、流れ出す電流の大きさはILIMピンの設定と V_{OSNS}^+ の電圧に依存します。

短絡の解除時に、出力は内部ソフトスタート機能を使ってソフトスタートを行うので、出力のオーバーシュートが低減されます。この機能がないと、出力コンデンサは電流が制限されて充電されることになり、出力容量を最小限に抑えたアプリケーションでは、これによって出力のオーバーシュートが生じる可能性があります。過電流からの回復時に、電流制限フォールドバックはディスエーブルされません。厳しい短絡状態から再起動するため、負荷はフォールドバック電流制限しきい値より低い値に減少する必要があります。

位相制限/n + 1個の位相重複(HIZBピン)

RUNピンとは異なり、HIZBピンはPWMを高インピーダンス状態に移行させますが、ITHまたはTK/SSの電圧は低下させません。これにより、以下の2つの可能性が生じます。まず、負荷要件に基づく位相をHIZBピンを介して制限できます。これにより、スイッチング損失を低減することでシングル出力マルチフェーズの場合に低電流時の効率が向上します。次に、n + 1個の重複が必要なアプリケーションでは、損傷したMOSFETまたはドライバがあるチャンネルを簡単に切り離せるようになります。LTC4226などのHot Swap™コントローラと組み合わせ

アプリケーション情報

た場合は、HIZB ピンを Hot Swap スイッチのゲートに接続できます。損傷した MOSFET が Hot Swap コントローラを起動した場合、この MOSFET は対応するチャネルのパワー段もデイスエーブルして切断します。ITH および TK/SS は影響を受けないので、システムのそのほかの部分には影響しません。HIZB ピンの立ち下がりから PWM ピンが高インピーダンスになるまでの伝播遅延は 200ns 未満です。

インダクタ値の計算

望みの入力電圧と出力電圧が与えられると、インダクタ値と動作周波数 f_{OSC} によって直ちにインダクタのピーク・トゥ・ピーク・リップル電流が決まります。

$$I_{RIPPLE} = \frac{V_{OUT}}{V_{IN}} \left(\frac{V_{IN} - V_{OUT}}{f_{OSC} \cdot L} \right)$$

リップル電流が小さいと、インダクタのコア損失、出力コンデンサの ESR 損失、および出力電圧リップルが減少します。このように、周波数が低くリップル電流が小さい場合に最も効率の高い動作が得られます。ただし、これを達成するには大きなインダクタが必要になります。

妥当な出発点として、 $I_{OUT(MAX)}$ の約 40% のリップル電流を選択します。入力電圧が最大ときに最大リップル電流が生じることに注意してください。リップル電流が規定の最大値を超えないことを保証するには、次式に従ってインダクタを選択します。

$$L \geq \frac{V_{IN} - V_{OUT}}{f_{OSC} \cdot I_{RIPPLE}} \cdot \frac{V_{OUT}}{V_{IN}}$$

インダクタのコアの選択

インダクタンス値が決定されたら、次にインダクタの種類を選択する必要があります。インダクタ値が同じ場合、コア損失はコア・サイズではなく、選択したインダクタンスに大きく依存します。インダクタンスが大きくなると、コア損失は減少します。インダクタンスを大きくするには、ワイヤの巻数を増やす必要があるため、銅損失は残念ながら増加します。

フェライトを使用した設計ではコア損失がきわめて小さく、高いスイッチング周波数に適しているため、設計目標を飽和の

防止と銅損失に集中することができます。フェライト・コアの材質は「ハードに」飽和します。つまり、設計ピーク電流を超えるとインダクタンスは急激に低下します。その結果、インダクタのリップル電流が急増し、そのため出力電圧リップルが増加します。コアは絶対に飽和させないでください。

PWM ピンと PWMEN ピン

PWM ピンはスリーステート互換出力であり、大きな容量性負荷にならない MOSFET ドライバ、DrMOS などをドライブするように設計されています。高インピーダンス状態のときには、外付け抵抗分割器を使って電圧をレールの中間に設定することができます。

PWMEN 出力は $INTV_{CC}$ へのオープンドレインのプルアップ回路を備えているので、適切な外付けプルダウン抵抗が必要になります。このピンは、スリーステート互換の PWM 入力がない MOSFET ドライバのイネーブル・ピンをドライブするためのものです。PWMEN は PWM が高インピーダンスのときだけ“L”になり、PWM のその他の状態では“H”になります。

パワー MOSFET とショットキ・ダイオード (オプション) の選択

少なくとも 2 個の外付けパワー MOSFET を選択する必要があります。上側 (メイン) スイッチ用に 1 個の N チャネル MOSFET、下側 (同期) スイッチ用に 1 個以上の N チャネル MOSFET です。選択されたすべての MOSFET の個数、種類およびオン抵抗は、MOSFET が使用される実際の場所 (メインまたは同期) とともに降圧比を考慮に入れます。出力電圧が入力電圧の 1/3 より低いアプリケーションの上側 MOSFET には、はるかに小型で入力容量の小さな MOSFET を使用します。 V_{IN} が V_{OUT} よりはるかに高いアプリケーションでは、上側 MOSFET のオン抵抗は、通常、300kHz を超える動作周波数での入力容量と比べて、全体の効率にとってあまり重要ではありません。MOSFET メーカーは、スイッチング・レギュレータのアプリケーションのメイン・スイッチ用に、オン抵抗が適度に低く、入力容量を大幅に下げた専用デバイスを設計しています。

MOSFET のピーク・トゥ・ピークのゲート駆動レベルは内部レギュレータの電圧 $V_{INTV_{CC}}$ によって設定されるので、ほとんど

アプリケーション情報

のアプリケーションではロジックレベルしきい値のMOSFETを使用する必要があります。MOSFETの BV_{DSS} の仕様にも十分注意を払ってください。ロジックレベルMOSFETの多くは30V以下に制限されているからです。パワーMOSFETの選択基準には、オン抵抗 $R_{DS(ON)}$ 、入力容量、入力電圧、最大出力電流などがあります。MOSFETの入力容量は複数の構成要素が組み合わされたものですが、ほとんどのデータシートに含まれている標準的「ゲート電荷」曲線(図8)から得られます。この曲線は、コモンソースの電流源負荷段のゲートに一定の入力電流を強制し、時間に対してゲート電圧をプロットして作成されたものです。

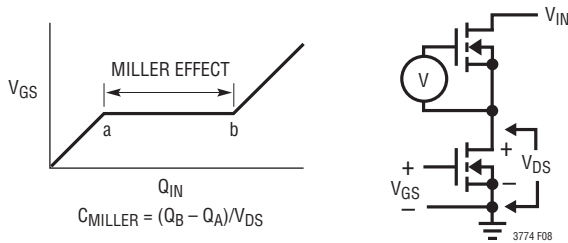


図8. ゲート電荷特性

最初の傾斜した部分は、ゲート-ソース間およびゲート-ドレイン間容量の影響によるものです。曲線の平坦な部分はドレインが電流源負荷両端の電圧を下げるのに伴うドレイン-ゲート間容量のミラー乗算効果の結果です。上側の傾斜した部分は、ドレイン-ゲート間蓄積容量とゲート-ソース間容量によるものです。ミラー電荷(曲線が平坦なaからbまでの水平軸のクーロン値の増加分)は特定の V_{DS} ドレイン電圧に対して規定されていますが、曲線で規定されている V_{DS} の値に対するアプリケーションの V_{DS} の比を掛けることにより、異なる V_{DS} 電圧に対して調整することができます。 C_{MILLER} 項を推定する方法としては、メーカーのデータシートでa点からb点までのゲート電荷の変化を求め、規定されている V_{DS} 電圧で割る方法があります。 C_{MILLER} は上側MOSFETの遷移損失項を決める最重要選択基準ですが、MOSFETのデータシートでは直接規定されていません。 C_{RSS} と C_{OS} は規定されていることがあります。

ますが、これらのパラメータの定義は記載されていません。コントローラが連続モードで動作しているとき、上側MOSFETと下側MOSFETのデューティ・サイクルは、以下の式で与えられます。

$$\text{Main Switch Duty Cycle} = \frac{V_{OUT}}{V_{IN}}$$

$$\text{Synchronous Switch Duty Cycle} = \left(\frac{V_{IN} - V_{OUT}}{V_{IN}} \right)$$

最大出力電流でのメインMOSFETと同期MOSFETの電力損失は以下の式で与えられます。

$$P_{MAIN} = \frac{V_{OUT}}{V_{IN}} (I_{MAX})^2 (1 + \delta) R_{DS(ON)} + (V_{IN})^2 \left(\frac{I_{MAX}}{2} \right) (R_{DR}) (C_{MILLER}) \cdot \left[\frac{1}{V_{INTVCC} - V_{TH(MIN)}} + \frac{1}{V_{TH(MIN)}} \right] \cdot f$$

$$P_{SYNC} = \frac{V_{IN} - V_{OUT}}{V_{IN}} (I_{MAX})^2 (1 + \delta) R_{DS(ON)}$$

ここで、 δ は $R_{DS(ON)}$ の温度依存性、 R_{DR} は上側ドライバの実効抵抗($V_{GS} = V_{MILLER}$ のとき約 2Ω)、 V_{IN} はドレイン電位および特定のアプリケーションのドレイン電位の変化です。 $V_{TH(MIN)}$ はパワーMOSFETのデータシートの規定ドレイン電流で規定されている標準ゲートしきい値電圧です。 C_{MILLER} はMOSFETのデータシートのゲート電荷曲線と上述の手法を使って計算した容量です。

I^2R 損失の項は両方のMOSFETに共通していますが、上側Nチャネルの式にはさらに遷移損失の項があり、これは入力電圧が最大るとき最大になります。 $V_{IN} < 20V$ では、高電流のときの効率は一般に大型MOSFETを使用すると向上しますが、 $V_{IN} > 20V$ では遷移損失が急激に増加し、実際には C_{MILLER} が小さくて $R_{DS(ON)}$ が大きなデバイスを使用する方が効率が高くなるポイントにまで達します。同期MOSFETの損失は、上側スイッチのデューティ・ファクタが低く入力電圧が高い場合、または同期スイッチが周期の100%近くオンになる短絡時に最も大きくなります。

アプリケーション情報

MOSFETの場合の $(1+\delta)$ の項は一般に正規化された $R_{DS(ON)}$ と温度の曲線で与えられますが、低電圧MOSFETの場合の近似値として $\delta = 0.005/^\circ\text{C}$ を使用することができます。

同期MOSFET両端間に接続するオプションのショットキ・ダイオードは、2個の大型パワーMOSFETの導通期間に挟まれたデッドタイム中に導通します。これにより、下側MOSFETのボディ・ダイオードがデッドタイムの間オンして電荷を蓄積するのを防止し、効率を数%低下させる逆回復時間を不要にします。平均電流は比較的小さいので、通常は2A～8Aのショットキが両方の動作領域に対する適切な妥協点となります。これより大きなダイオードは接合容量が大きいため、遷移損失が増加します。

MOSFETドライバの選択

LTC3774のスリーステートPWM出力またはLTC3774のPWM/PWMEN出力と互換性のあるインタフェースを備えたゲート・ドライバIC、DRMOSおよびパワーブロックを使用できます。必ず最初にパワー段をイネーブルしてからLTC3774をイネーブルするようにしてください。

C_{IN} と C_{OUT} の選択

連続モードでは、上側MOSFETのソース電流がデューティ・サイクル $(V_{OUT}) / (V_{IN})$ の方形波になります。大きな電圧トランジェントを防止するには、1チャンネルの最大RMS電流に対応するサイズの低ESRコンデンサを使用する必要があります。コンデンサの最大RMS電流は次式で与えられます。

$$C_{IN} \text{ Required } I_{RMS} \approx \frac{I_{MAX}}{V_{IN}} [(V_{OUT})(V_{IN} - V_{OUT})]^{1/2}$$

この式は $V_{IN} = 2V_{OUT}$ のときに最大値になります。ここで、 $I_{RMS} = I_{OUT}/2$ です。設計では多くの場合、この単純なワーストケース条件が使用されます。条件を大きく振っても値は改善されないからです。コンデンサ・メーカーが定めるリップル電流定格は、多くの場合、わずか2000時間の動作寿命に基づいています。このため、コンデンサをさらにデイレートイングする、つまり要件よりも高い温度定格のコンデンサを選択するようにしてください。設計でのサイズまたは高さの要件に適合させるため、複数のコンデンサを並列に接続できます。LTC3774は動作周波数が高いため、 C_{IN} にセラミック・コンデンサを使用することもできます。疑問点がある場合は、必ずメーカーに問い合わせてください。

小型設計ではセラミック・コンデンサが広く普及してきていますが、いくつかの注意点を守る必要があります。X7R、X5R、およびY5Vは誘電体層として使用されるいくつかのセラミック材料の例であり、これらの異なる誘電体では、印加される電圧と適用される温度条件が原因で容量値への影響が大きく異なります。物理的には、印加される電圧の変化により容量値が変化すると、それに伴う圧電効果により、音が発生します。可聴速度で変動電流が流れる負荷により、それに伴う変動入力電圧がセラミック・コンデンサに生じて、可聴信号が発生します。二次的な問題は、電荷の増加に伴って容量が減少しつつあるセラミック・コンデンサへ逆流するエネルギーに関係しています。容量値は電圧が増加するにつれて減少するので、供給される定電流より相当に速いペースで電圧が上昇する可能性があります。それでも、セラミック・コンデンサはESRが非常に小さいので、適切なものを選択して使用すると、全体の損失を最小限に抑えることができます。

小さな $(0.1\mu\text{F} \sim 1\mu\text{F})$ バイパス・コンデンサ C_{IN} をLTC3774の近くに配置し、 V_{IN} ピンとグラウンドの間に挿入することを推奨します。 C_{IN} と V_{IN} ピン間に $2.2\Omega \sim 10\Omega$ の抵抗を配置すると、さらに分離することができます。

C_{OUT} は、必要な等価直列抵抗(ESR)に基づいて選択します。一般に、ESRの要件が満たされれば、その容量はフィルタリング機能にも十分です。定常状態の出力リップル (ΔV_{OUT}) は次式で決まります。

$$\Delta V_{OUT} \approx \Delta I_{RIPPLE} \left(ESR + \frac{1}{8fC_{OUT}} \right)$$

ここで、 f = 動作周波数、 C_{OUT} = 出力容量、 ΔI_{RIPPLE} = インダクタのリップル電流です。 ΔI_{RIPPLE} は入力電圧に応じて増加するため、出力リップルは入力電圧が最大のときに最も大きくなります。以下のことを仮定すると、 $\Delta I_{RIPPLE} = 0.4I_{OUT(MAX)}$ のとき出力リップルは最大 V_{IN} で50mVより小さくなります。

C_{OUT} には $ESR < N \cdot R_{SENSE}$ を満たすESRが必要
および

$$C_{OUT} > \frac{1}{(8f)(R_{SENSE})}$$

アプリケーション情報

小型表面実装パッケージの低ESRコンデンサの登場により、物理的に非常に小さな実装が可能になりました。ITHピンを使ってスイッチング・レギュレータのループを外部で補償することができるので、出力コンデンサの種類を非常に広い範囲で選択することができます。コンデンサのそれぞれの種類のインピーダンス特性は理想的コンデンサとはかなり異なっているので、設計段階で正確なモデリングまたはベンチ評価が必要です。ニチコン、日本ケミコン、三洋電機などのメーカーの高性能スルーホール・コンデンサを検討します。三洋製のOS-CON 半導体誘電体コンデンサとパナソニックのSP 表面実装コンデンサは (ESR・サイズ) の積が優れています。

C_{OUT} の ESR 要件が満たされていると、RMS 電流定格は一般に I_{ripple}(p-p) の要件をはるかに上回ります。AVX、太陽誘電、村田製作所、および TDK のセラミック・コンデンサは、容量値が大きく、ESR が非常に小さいので、出力電圧の低いアプリケーションに特に適しています。

表面実装のアプリケーションでは、アプリケーションの ESR 要件または RMS 電流処理要件を満たすため、複数のコンデンサを並列に接続する必要があるかもしれません。アルミ電解コンデンサと乾式タンタル・コンデンサの両方とも表面実装パッケージで供給されています。新型の特殊ポリマー表面実装コンデンサも ESR は非常に小さいのですが、単位体積あたりの容量密度ははるかに低くなります。タンタル・コンデンサの場合、スイッチング電源に使用するためのサージ試験が実施されていることが不可欠です。表面実装タンタル・コンデンサの AVX の TPS、AVX の TPSV、KEMET の T510 シリーズまたは表面実装特殊ポリマー・コンデンサのパナソニックの SP シリーズが最適で、高さが 2mm ~ 4mm のケースで供給されています。他のコンデンサの種類としては、三洋電機の POSCAP、三洋電機の OS-CON、ニチコンの PL シリーズ、そ

して Sprague の 595D シリーズなどがあります。その他の具体的な推奨品については、メーカーにお問い合わせください。

差動アンプ

LTC3774 は真のリモート電圧検出機能を備えています。検出接続点は、緊密に結合した 1 対の共通 PC トレースを介して、負荷から差動アンプの入力に戻す必要があります。差動アンプは、帰還 PC トレースへ容量的または誘導的に放射された同相信号だけでなく、グラウンド・ループの外乱も除去します。LTC3774 の差動アンプの V_{OSNS+} ピンは高入力インピーダンスです。差動アンプの出力は、内部ではエラーアンプの反転入力に接続されています。

出力電圧の設定

LTC3774 の出力電圧は、図 2 に示すように、出力の両端に注意深く配置した外付けの帰還抵抗分割器によって設定されます。安定化出力電圧は次式で求められます。

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R_{D1}}{R_{D2}} \right)$$

周波数応答を改善するには、フィードフォワード・コンデンサ C_{F1} を使うことができます。V_{OSNS+} のラインは、インダクタや SW ラインなどのノイズ源から離して配線するよう、十分注意してください。

基板の導体を流れる大電流によって生じる電圧降下の影響を最小限に抑えるため、V_{OSNS-} および V_{OSNS+} の検出線は、それぞれグラウンドおよび負荷出力の近くで接続してください。

アプリケーション情報

外部のソフトスタートとトラッキング

LTC3774は単独でソフトスタートを行うか、または別のチャンネルや外部電源の出力をトラッキングする能力があります。コントローラが単独でソフトスタートするように構成されている場合は、コンデンサをそのTK/SSピンに接続するか、または内部ソフトスタートを使用することができます。RUNピンの電圧が1.22Vより低い場合、コントローラはシャットダウン状態であり、そのTK/SSピンはこのシャットダウン状態ではアクティブにグラウンドに引き下げられます。LTC3774は、RUNピンの電圧が1.22Vを超えると起動します。次いで、1.25 μ Aのソフトスタート電流がTK/SSのソフトスタート・コンデンサの充電を開始します。ソフトスタートまたはトラッキングは、コントローラの最大出力電流を制限することによってではなく、TK/SSピンのランプ・レートに従って出力ランプ電圧を制御することによって実現されることに注意してください。滑らかなソフトスタートまたはトラッキングを実現するため、電流フォールドバックはこの段階の間ディスエーブルされます。ソフトスタートまたはトラッキングの範囲は、TK/SSピンが0V～0.6Vの電圧範囲に限定されます。ソフトスタートの合計時間は次のように計算できます。

$$t_{\text{SOFTSTART}} = 0.6 \cdot \frac{C_{\text{SS}}}{1.25\mu\text{A}}$$

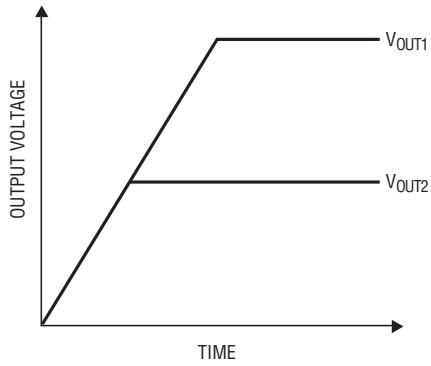
MODE/PLLINピンで選択されたモードに関係なく、コントローラはTK/SS = 0.5Vまでは常に不連続モードで起動します。TK/SS = 0.5V～0.565Vでは強制連続モードで動作し、TK/SS > 0.565Vになると選択されたモードに復帰します。65mVの強制連続モード範囲の間は出力リップルが最小限に抑えられ、クリーンなPGOOD信号が確保されます。チャンネルが別の電源をトラッキングするように構成されると、別の電源の帰還電圧が抵抗分割器によって再現され、TK/SSピンに加わります。したがって、このピンの電圧ランプ・レートは、別の電源の電圧のランプ・レートによって決まります。内部ソフトスタート・ランプより遅い別の電源のトラッキングのみを行うことができます。ソフトスタート・コンデンサには少量の充電電流が常に流れており、小さなオフセット誤差が生じることに注意してください。この誤差を最小限に抑えるために、この誤差を

無視できるほどの小さいトラッキング抵抗分割器の値を選択します。LTC3774は、ソフトスタートの段階が終了すると、もう一方のチャンネルを追跡するために、MODE/PLLINピンの設定に関係なく、V_{OSNS}⁺の電圧がパワーグッドの下限しきい値より低くなるとすぐに、強制的に連続モード動作に切り替わります。ただし、負荷がないときは、LTC3774を常に強制連続モードのトラッキング状態に設定するようにします。TK/SSが0.1Vより低くなると、コントローラは不連続モードで動作します。

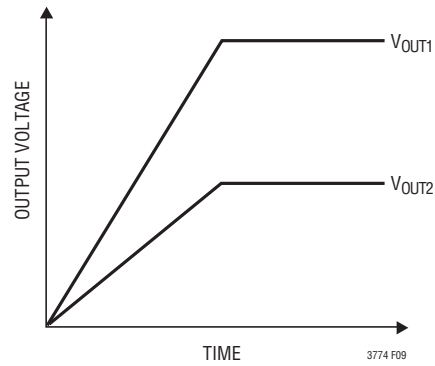
ユーザはLTC3774の出力がどのように上昇/下降するかをTK/SSピンを使ってプログラムすることができます。図9に示すように、これらのピンを介して、別の電源の出力を同時トラッキング、または比例トラッキングするように出力を設定することができます。以下の説明では、V_{OUT2}はスレーブとしてLTC3774のチャンネル2を指し、V_{OUT1}はマスタとしてチャンネル1を指します。図9aの同時トラッキングを実現するには、追加の抵抗分割器をV_{OUT1}に接続し、その中点をスレーブ・コントローラのTK/SSピンに接続します。この抵抗分割器の比は、図10aに示すスレーブ・コントローラの帰還抵抗分割器の比と同じ値にします。このトラッキング・モードでは、V_{OUT1}をV_{OUT2}より高く設定する必要があります。図9bの比例トラッキングを実現するには、V_{OUT2}の抵抗分割器の比を図10bに示すマスタ・コントローラの帰還抵抗分割器の比と正確に同じ値にします。LTC3774では、さまざまな抵抗を選択することにより、図9の2つのモードを含むさまざまなトラッキング・モードを実現することができます。

では、どちらのモードを設定すべきでしょうか。図9のどちらのモードも実際のほとんどのアプリケーションに使用できませんが、何らかの交換条件が存在します。比例モードでは抵抗対を1つ節約できますが、同時モードでは出力のレギュレーションが向上します。比例トラッキングでは、マスタ・コントローラの出力がダイナミックに変化する時(たとえば、負荷トランジェント時)、スレーブ・コントローラの出力も影響を受けます。出力をさらに安定化するには、比例トラッキング・モードではなく同時トラッキング・モードを使用してください。

アプリケーション情報

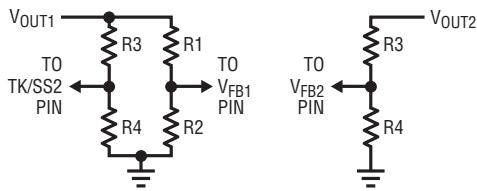


(9a) Coincident Tracking

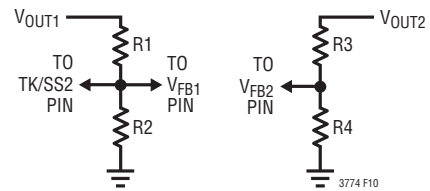


(9b) Ratiometric Tracking

図9. 出力電圧トラッキングの2つの異なるモード



(10a) Coincident Tracking Setup



(10b) Ratiometric Tracking Setup

図10. 同時トラッキングと比例トラッキングの設定

アプリケーション情報

INTV_{CC} (LDO)

LTC3774は、V_{IN}電源からINTV_{CC}に電力を供給する真のPMOS LDOを備えています。INTV_{CC}はLTC3774の内部回路に電力を供給します。V_{IN}が6Vより高いとき、LDOはINTV_{CC}ピンの電圧を5.5Vに安定化します。このLDOは20mAのピーク電流を供給可能であり、4.7μF以上のセラミック・コンデンサまたは低ESRの電解コンデンサでグラウンドにバイパスする必要があります。使用するバルク・コンデンサの種類に関わらず、0.1μFセラミック・コンデンサをINTV_{CC}ピンとGNDピンのすぐ近くに追加することを強く推奨します。

主入力電源が5Vのアプリケーションでは、V_{IN}ピンとINTV_{CC}ピンを相互に接続し、結合されたこれらのピンを、図11に示すように1Ωまたは2.2Ωの抵抗を使って5V入力に接続し、ゲート充電電流によって生じる電圧降下を最小限に抑えます。これにより、INTV_{CC}リニア・レギュレータが無効になり、ドロップアウト電圧によってINTV_{CC}が低くなりすぎないようにします。

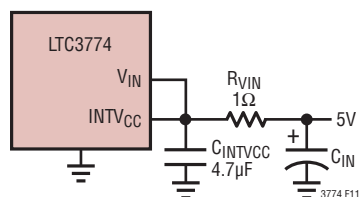


図11. 5V入力に対する設定

フォルト状態: 電流制限と電流フォールドバック

LTC3774は、出力がグラウンドに短絡したとき負荷電流の制限を支援する電流フォールドバック機能を備えています。出力電圧がその公称出力レベルの50%より低くなると、最大検出電圧は最大設定値から最大値の1/3まで徐々に低下します。フォールドバック電流制限は、ソフトスタートまたはトラッキングによる起動時はディスエーブルされます。デューティ・サイクルが非常に低いときの短絡状態では、LTC3774は短絡電流を制限するためにサイクル・スキップを開始します。この状況では下側のMOSFETが大半の電力を消費しますが、通常動作時よりも少なくなります。短絡時のリップル電流は、次式のように、LTC3774の最小オン時間 $t_{ON(MIN)}$ (パワー段を含めて約90ns)、入力電圧、およびインダクタ値によって決まります。

$$\Delta I_{L(SC)} = t_{ON(MIN)} \cdot \frac{V_{IN}}{L}$$

この結果生じる平均短絡電流は次のとおりです。

$$I_{SC} = \left(\frac{1/3 V_{SENSE(MAX)}}{R_{SENSE}} - \frac{1}{2} \Delta I_{L(SC)} \right)$$

短絡後、または起動時は、負荷電流にフォールドバック電流制限を考慮するようにします。

アプリケーション情報

フェーズロック・ループと周波数同期

LTC3774には内部の電圧制御発振器(VCO)と位相検出器によって構成されるフェーズロック・ループ(PLL)が内蔵されています。これにより、上側のMOSFETのターンオンを、MODE/PLLINピンに加えられた外部クロック信号の立ち上がりエッジにロックさせることができます。位相検出器はエッジに反応するデジタル・タイプで、外部発振器と内部発振器の位相シフトをゼロ度にします。この種の位相検出器は、外部クロックの高調波に誤ってロックすることがありません。

位相検出器の出力は、内部フィルタ回路網を充放電する、1対の相補型電流源です。FREQピンから20 μ Aの高精度電流が流れ出します。これにより、外部クロックをMODE/PLLINピンに入力していない場合は、GNDとの間に1本の抵抗を接続してスイッチング周波数を設定できます。FREQピンと内蔵のPLLフィルタ回路網の間の内部スイッチがオンになるので、フィルタ回路網をFREQピンと同じ電圧で事前に充電することができます。FREQピンの電圧と動作周波数との関係を図12に示します。この関係は「電気的特性」の表で規定しています。

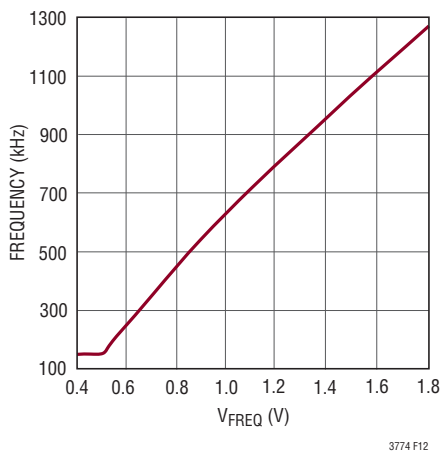


図12. 発振器周波数とFREQピンの電圧の関係

外部クロックがMODE/PLLINピンで検出されると、上で述べた内部スイッチがオフし、FREQピンの影響を遮断します。LTC3774が同期できるのは、周波数がLTC3774の内部VCOの範囲内にある外部クロックだけであることに注意してください。簡略ブロック図を図13に示します。

外部クロックの周波数が内部発振器の周波数 f_{osc} より高いと、位相検出器の出力から電流が連続的に流れ出し、フィルタ回路網をプルアップします。外部クロックの周波数が f_{osc} より低いと、電流が連続的に吸い込まれ、フィルタ回路網をプルダウンします。外部周波数と内部周波数が等しくても位相が異なると、位相差に相当する時間だけ電流源がオンします。フィルタ回路網の電圧は、内部発振器と外部発振器の位相と周波数が等しくなるまで調整されます。安定した動作点では、位相検出器の出力は高インピーダンスになり、フィルタ・コンデンサ C_{LP} がその電圧を保持します。

外部クロック入力(MODE/PLLINピンの)“H”のしきい値は標準で1.6V、“L”のしきい値は1Vです。

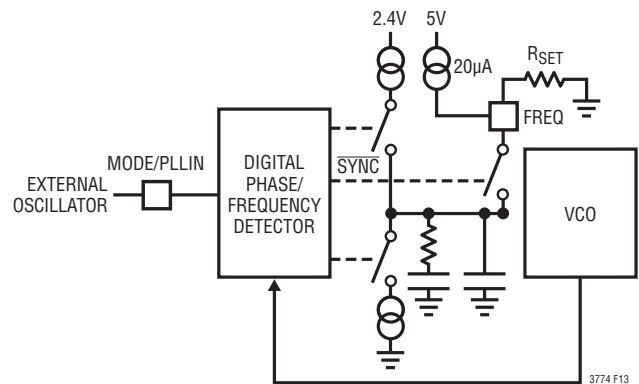


図13. フェーズロック・ループのブロック図

アプリケーション情報

マルチフェーズ・アプリケーションでのCLKOUTピンとPHSMDピンの使用

LTC3774はCLKOUTピンとPHSMDピンを備えており、マルチフェーズのアプリケーションで複数のLTC3774をデジタイズチェーン接続することができます。CLKOUTピンのクロック出力信号を使用し、3、4、6、8、または12相の電源ソリューションで追加のデバイスを同期させて単一の大電流出力を供給するか、同じ入力電源から複数の出力を供給することもできます。

PHSMDピンは、チャンネル1とチャンネル2の間の位相関係、ならびにチャンネル1とCLKOUTの間の位相関係を調整するのに使用します。位相は、PWM1の立ち上がりエッジとして規定したゼロ度を基準として割り出されています。マルチフェーズのアプリケーションの構成方法については「アプリケーション情報」のセクションを参照してください。

最小オン時間に関する検討事項

最小オン時間 $t_{ON(MIN)}$ は、LTC3774が上側MOSFETをオンすることができる最小時間です。これは内部のタイミング遅延、パワー段のタイミング遅延、および上側MOSFETをオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間の限度に接近する可能性があるため、次の条件を満たすように注意してください。

$$t_{ON(MIN)} < \frac{V_{OUT}}{V_{IN}(f)}$$

デューティ・サイクルが最小オン時間で対応可能な値より低くなると、コントローラはサイクル・スキップを開始します。出力電圧は引き続き安定化されますが、電圧リップルと電流リップルが増加します。LTC3774の最小オン時間は(PCBレイアウトが適切であれば)約90ns、インダクタ電流リップルは最小で30%、電流検出信号のリップルは少なくとも2mVです。最小オン時間はPCBの電圧ループや電流ループのスイッチング・ノイズの影響を受けることがあります。ピーク検出電圧が減少するにつれて、最小オン時間は次第に長くなります。このことが特に懸念されるのは、軽負荷時のリップル電流が少ない強制連続モードのアプリケーションです。この状況でデューティサイクルが最小オン時間の限度を下回ると、大きなサイクル・スキップが発生する可能性があり、それに応じて電流リップルと電圧リップルが大きくなります。

効率に関する検討事項

スイッチング・レギュレータのパーセント表示の効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示の効率は、次式で表すことができます。

$$\% \text{ 効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセント値で表した個々の損失です。

回路内の電力を消費するすべての要素で損失が生じますが、LTC3774の回路の損失の大部分は、次の4つの主な損失要因によって生じます。それは、1) デバイスの V_{IN} 電流、2) MOSFETドライバの電流、3) I^2R 損失、4) 上側MOSFETの遷移損失です。

1. V_{IN} 電流は「電気的特性」の表に記載されているDC電源電流です。 V_{IN} 電流による損失は通常小さな値です(0.1%未満)。
2. MOSFETドライバ電流は、パワーMOSFETのゲート容量をスイッチングすることによって流れます。MOSFETのゲートが“L”から“H”に切り替わり、再び“L”に切り替わるたびに、ドライバの電源からグラウンドに一定量の電荷 dQ が移動します。それによって生じる dQ/dt はドライバの電源から流出する電流であり、一般に制御回路の電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = f(Q_T + Q_B)$ です。ここで、 Q_T と Q_B は上側MOSFETと下側MOSFETのゲート電荷です。
3. I^2R 損失は(もし使用されていれば)ヒューズ、MOSFET、インダクタ、電流検出抵抗の各DC抵抗から予測されます。連続モードでは、Lや R_{SENSE} に平均出力電流が流れますが、上側MOSFETと同期MOSFETの間で**こま切れ**にされます。2個のMOSFETの $R_{DS(ON)}$ がほぼ同じ場合は、片方のMOSFETの抵抗にLの抵抗と R_{SENSE} を加算するだけで I^2R 損失を求めることができます。たとえば、各値が $R_{DS(ON)} = 10m\Omega$ 、 $R_L = 10m\Omega$ 、 $R_{SENSE} = 5m\Omega$ であれば、全抵抗は25m Ω になります。この結果、5V出力では出力電流が3Aから15Aまで増加すると損失は2%～8%の範囲になり、3.3V出力では3%～12%の範囲になります。

アプリケーション情報

外付け部品および出力電力レベルが同じ場合、効率は V_{OUT} の2乗に反比例して変化します。高性能デジタル・システムでは低出力電圧と大電流がますます要求されているので、その相乗効果により、スイッチング・レギュレータ・システムの損失項の重要性は倍増ではなく4倍増となります。

4. 遷移損失は上側のMOSFETにのみ適用され、しかも高入力電圧(通常15V以上)で動作している場合にのみ大きくなります。遷移損失は次式から概算できます。

$$\text{遷移損失} = (1.7) V_{IN}^2 \cdot I_{O(MAX)} \cdot C_{RSS} \cdot f$$

銅トレースや内部バッテリー抵抗など他の隠れた損失は、携帯用システムではさらに5%~10%の効率低下を生じる可能性があります。こうしたシステム・レベルの損失を設計段階で盛り込むことが非常に重要です。内部バッテリーとヒューズの抵抗損失は、スイッチング周波数において C_{IN} に適切な電荷を蓄積し、ESRを小さくすれば最小に抑えることができます。25W電源は、一般にESRが最大20mΩ~50mΩで容量が最小20μF~40μFのコンデンサを必要とします。その他の損失(デッドタイム中のショットキ・ダイオードの導通損失やインダクタのコア損失など)は、合計しても一般には2%未満の損失増にしかなりません。

トランジェント応答の確認

レギュレータのループ応答は、負荷電流のトランジェント応答を調べることで確認できます。スイッチング・レギュレータは、DC(抵抗性)負荷電流のステップにตอบสนองするのに数サイクルを要します。負荷ステップが発生すると、 V_{OUT} は $\Delta I_{LOAD} \cdot ESR$ に等しい大きさだけシフトします。ここで、ESRは C_{OUT} の等価直列抵抗です。また ΔI_{LOAD} は、 C_{OUT} の充電または放電を開始して、帰還誤差信号を発生します。この信号によりレギュレータは、電流変化に適応して V_{OUT} を定常状態の値に戻すよう強制されます。この回復期間に、安定性に問題があることを示す過度のオーバーシュートやリングングが発生しないか、 V_{OUT} をモニタできます。 I_{TH} ピンが備わっているので制御ループ動作を最適化できるだけでなく、DC結合され、ACフィルタを通した閉ループ応答のテスト・ポイントが与えられます。このテスト・ポイントでのDCステップ、立ち上がり時間、およびセトリングは、閉ループ応答を正確に反映します。2次特性が支配的なシステムを想定すれば、位相余裕や減衰係数は、このピンで見られるオーバーシュートのパーセンテージを使用して

概算することができます。このピンの立ち上がり時間を調べることで、帯域幅も概算できます。「標準的応用例」の回路に示す I_{TH} ピンの外付け部品は、ほとんどのアプリケーションにおいて検討着手時の妥当な初期値として使えます。 I_{TH} の直列 R_C - C_C フィルタにより、支配的なポール-ゼロ・ループ補償が設定されます。これらの値は、最終的なプリント基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定してからは、トランジェント応答を最適化するために多少の(推奨値の0.5~2倍)変更が可能です。ループの利得と位相は、出力コンデンサのさまざまな種類と値によって決まるため、出力コンデンサを適切に選択する必要があります。立ち上がり時間が1μs~10μsの最大負荷電流の20%~80%の出力電流パルスによって発生する出力電圧波形と I_{TH} ピンの波形により、帰還ループを開くことなく全体的なループの安定性を判断することができます。パワーMOSFETを出力コンデンサの両端に直接接続し、適当な信号発生器でそのゲートを駆動するのが、現実的な負荷ステップ状態を発生する実用的な方法です。出力電流のステップ変化によって生じる初期出力電圧ステップは帰還ループの帯域幅内にはない場合があるため、位相余裕を決定するのにこの信号を使用することはできません。このため、 I_{TH} ピンの信号を調べる方が確実です。この信号は帰還ループ内にあり、フィルタを通して補償された制御ループ応答です。ループの利得は R_C を大きくすると増加し、ループの帯域幅は C_C を小さくすると広がります。 C_C を減少させると同じ比率で R_C を増加させると、ゼロの周波数は変化しないため、帰還ループの最も重要な周波数範囲で位相シフトが一定に保たれます。出力電圧のセトリング動作は閉ループ・システムの安定性に関係し、電源全体の実際の性能を表します。次に、大容量の(>1μF)電源バイパス・コンデンサが接続されている負荷をスイッチングすると、さらに大きなトランジェントが発生します。放電しきったバイパス・コンデンサが実質的に C_{OUT} と並列接続状態になるため、 V_{OUT} が急激に低下します。負荷スイッチの抵抗が小さく、かつ急速に駆動されると、どのようなレギュレータでも、出力電圧の急激なステップ変化を防止するだけ素早く電流供給を変えることはできません。 C_{LOAD} 対 C_{OUT} の比率が1:50より大きい場合は、スイッチの立ち上がり時間を制御して、負荷の立ち上がり時間を約25・ C_{LOAD} に制限するようにしてください。そうすることにより、10μFのコンデンサでは250μsの立ち上がり時間が必要とされ、充電電流は約200mAに制限されるようになります。

アプリケーション情報

プリント回路基板レイアウトのチェックリスト

プリント回路基板をレイアウトするときは、以下のチェックリストを使用して、このデバイスが正しく動作するようにします。これらの項目は図14のレイアウト図にも示してあります。PC基板のレイアウトでは以下の項目をチェックしてください。

1. INTV_{CC}のデカップリング・コンデンサは、INTV_{CC}ピンとGNDプレーンとの間にデバイスのすぐ近くに配置します。X7RまたはX5Rタイプの1 μ Fセラミック・コンデンサは、デバイスのすぐ近くに収まるほど十分に小さなサイズです。デバイス内部の電源を安定化させておくため、4.7 μ F～10 μ Fのセラミック、タンタルなどのESRが非常に小さいコンデンサを追加することを推奨します。
2. 帰還抵抗分割器をCOUTの+端子と-端子の間に配置します。V_{OSNS}⁺とV_{OSNS}⁻は、デバイスと帰還抵抗分割器の間に最小のPCトレース間隔で配線します。
3. SNSA⁺、SNSD⁺、およびSNS⁻のプリント回路トレースは、最小のPCトレース間隔で一緒に配線されていますか。SNSA⁺、SNSD⁺、およびSNS⁻の間のフィルタ・コンデンサは、デバイスのピンにできるだけ近づけて配置します。
4. C_{IN}の(+)端子は上側MOSFETのドレインにできるだけ近づけて接続されていますか。このコンデンサはMOSFETにパルス電流を供給します。
5. 敏感な小信号ノード(SNSD⁺、SNSA⁺、SNS⁻、V_{OSNS}⁺、V_{OSNS}⁻)をスイッチング・ノードから離しておきます。理想的

には、PWMノードおよびスイッチ・ノードのプリント回路トレースは、デバイスの特に**静穏な側**から離して配線してください。dv/dtが大きいトレースは、グランド・トレースやグランド・プレーンを使って敏感な小信号ノードから分離します。

6. ロジック・ゲートのような低インピーダンスの信号源を使用してMODE/PLLINピンをドライブし、リードをできるだけ短くします。
7. I_{TH}ピンと信号グランド間の47pF～330pFのセラミック・コンデンサはできるだけデバイスに近づけて配置します。スイッチング・レギュレータの全てのブランチ電流を図14に示します。電流波形を検討すると、高スイッチング電流経路の物理的なサイズを小さく保つことが重要な理由が非常に明確になります。これらの**ループ**から、まさに無線局が信号を送信するように強い電磁界が放射されます。出力コンデンサのグランドは入力コンデンサの負端子に戻し、どのスイッチ電流経路とも共通グランド経路を共用しない必要があります。回路の左半分は、スイッチング・レギュレータによって生成される**ノイズ**の発生源になります。非常に大きなスイッチ電流が流れるので、同期MOSFETとショットキ・ダイオードのグランド終端は、絶縁された短いPCトレースを使って入力コンデンサの下側プレートに戻します。外部OPTI-LOOP[®]補償は最適化されていないPCレイアウトには過補償となり、この設計手順は推奨できません。

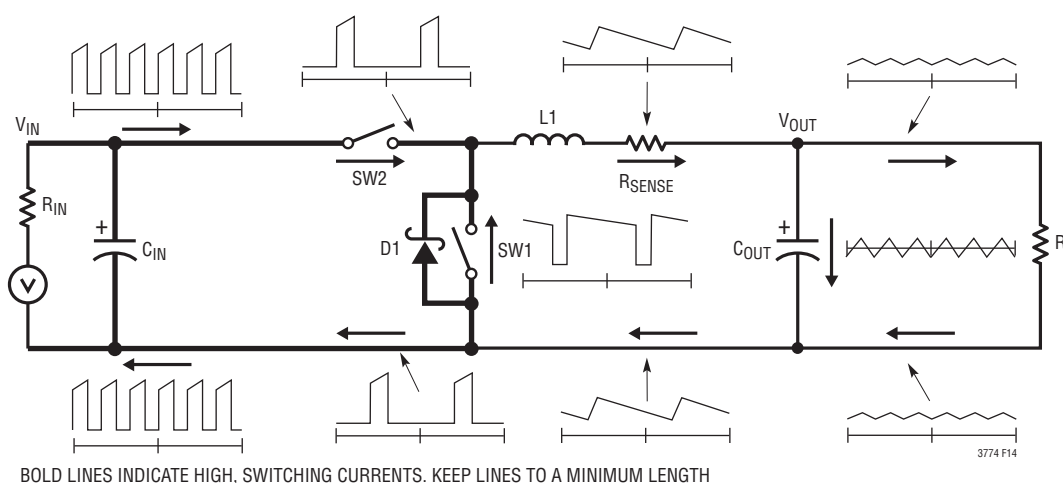


図14. 分岐電流の波形

アプリケーション情報

8. 信号グラウンドと電源グラウンドは分離されていますか。デバイスのグラウンド・ピンと C_{INTVCC} のグラウンド帰路は、1つにまとめた C_{OUT} の (-) 端子に戻す必要があります。 V_{OSNS}^+ および I_{TH} のトレースはできるだけ短くします。上側の N チャネル MOSFET、ショットキ・ダイオードおよび C_{IN} コンデンサで形成される経路のリードと PC トレースを短くします。コンデンサは互いに隣接させ、また上記のショットキ・ループからは離して配置し、出力コンデンサの (-) 端子と入力コンデンサの (-) 端子を可能な限り近づけて接続してください。
9. 改良型の「スター・グラウンド」手法を使用します。これは、入力コンデンサおよび出力コンデンサと同じ基板面に低インピーダンスの大きな銅領域の中央接地点を設け、ここに $INTVCC$ デカップリング・コンデンサの下側、電圧帰還抵抗分割器の下側、およびデバイスの GND ピンを接続する方法です。

設計例

2チャンネル高電流レギュレータの表紙の回路の設計例として、 $V_{IN} = 12V$ (公称値)、 $V_{IN} = 20V$ (最大値)、 $V_{OUT} = 1.5V$ 、 $I_{MAX} = 60A$ 、および $f = 400kHz$ と仮定します (表紙の回路図参照)。

安定化出力電圧は次式で求められます。

$$V_{OUT} = 0.6V \cdot \left(1 + \frac{R_B}{R_A}\right)$$

V_{FB} ノードとグラウンドの間には 1% 精度の 10k 抵抗を使用し、上側の帰還抵抗は 15k です。

周波数は FREQ ピンを 0.75V にバイアスすることで設定します (図 12 参照)。

インダクタンスの値は最大 35% のリップル電流 (1 位相当たり 10.5A) の仮定に基づいています。リップル電流の最大値は、最大入力電圧で発生します。

$$L = \frac{V_{OUT}}{f \cdot \Delta L_{(MAX)}} \left(1 - \frac{V_{OUT}}{V_{IN(MAX)}}\right)$$

この設計回路では $0.33\mu H$ が必要です。Würth 社の 744301033、 $0.32\mu H$ のインダクタを選択します。公称入力電圧 (12V) 時のリップル電流は次のように計算できます。

$$\Delta L_{(NOM)} = \frac{V_{OUT}}{f \cdot L} \left(1 - \frac{V_{OUT}}{V_{IN(NOM)}}\right)$$

リップル電流の値は 10A (33%) になります。ピーク・インダクタ電流は、最大 DC 値にリップル電流の半分を加えた値 (つまり 1 位相当たり 35A) になります。

最小オン時間は最大 V_{IN} で生じ、100ns より短くならないようにします (余裕を含む)。

$$t_{ON(MIN)} = \frac{V_{OUT}}{V_{IN(MAX)} f} = \frac{1.5V}{20V(400kHz)} = 187ns$$

この回路では DCR による検出を採用しています。C1 および C2 に 220nF を選択した場合、選択した $0.33\mu H$ インダクタの DCR が $0.32m\Omega$ であることから、R1 および R2 は以下のように計算できます。

$$R1 = \frac{L}{DCR \cdot C1} = 4.69k$$

$$R2 = \frac{L}{DCR \cdot C2 \cdot 5} = 937\Omega$$

この結果から、 $R1 = 4.64k$ および $R2 = 931\Omega$ を選択します。

アプリケーション情報

インダクタの最大DCRは0.34mΩです。V_{SENSE (MAX)}は次式で計算されます。

$$V_{\text{SENSE (MAX)}} = I_{\text{PEAK}} \cdot \text{DCR}_{\text{MAX}} = 12\text{mV}$$

電流制限値として15mVを選択します。温度変動を考慮する場合は、「インダクタのDCRによる検出のNTCサーミスタを使用した温度補償」を参照してください。

上側のMOSFETの電力損失は容易に推定できます。Infineon社のBSC050NE2LS MOSFETを選択すると、次の結果が得られます。R_{DS (ON)} = 7.1mΩ (最大)、V_{MILLER} = 2.8V、C_{MILLER} ≅ 108pF。T_J (概算値) = 75°Cで最大入力電圧の場合、次のようになります。

$$\begin{aligned} P_{\text{MAIN}} &= \frac{1.5\text{V}}{20\text{V}} (30\text{A})^2 [1 + (0.005)(75^\circ\text{C} - 25^\circ\text{C})] \cdot \\ &(0.0071\Omega) + (20\text{V})^2 \left(\frac{30\text{A}}{2} \right) (2\Omega) (108\text{pF}) \cdot \\ &\left[\frac{1}{5.5\text{V} - 2.8\text{V}} + \frac{1}{2.8\text{V}} \right] (400\text{kHz}) \\ &= 599\text{mW} + 377\text{mW} \\ &= 976\text{mW} / \text{phase} \end{aligned}$$

DCRが0.32mΩの場合、グラウンドへの短絡によって次のフォールドバック電流が流れます。

$$I_{\text{SC}} = \frac{(1/3)15\text{mV}}{0.00032\Omega} - \frac{1}{2} \left(\frac{90\text{ns}(20\text{V})}{0.33\mu\text{H}} \right) = 12.9\text{A} / \text{phase}$$

下側のFETとして、Infineon社のBSC010NE2LS (R_{DS (ON)} = 1.1mΩ)を選択します。この結果生じる電力損失は次のとおりです。

$$\begin{aligned} P_{\text{SYNC}} &= \frac{20\text{V} - 1.5\text{V}}{20\text{V}} (30\text{A})^2 \cdot \\ &[1 + (0.005) \cdot (75^\circ\text{C} - 25^\circ\text{C})] \cdot 0.0011\Omega \end{aligned}$$

$$P_{\text{SYNC}} = 1.14\text{W} / \text{位相}$$

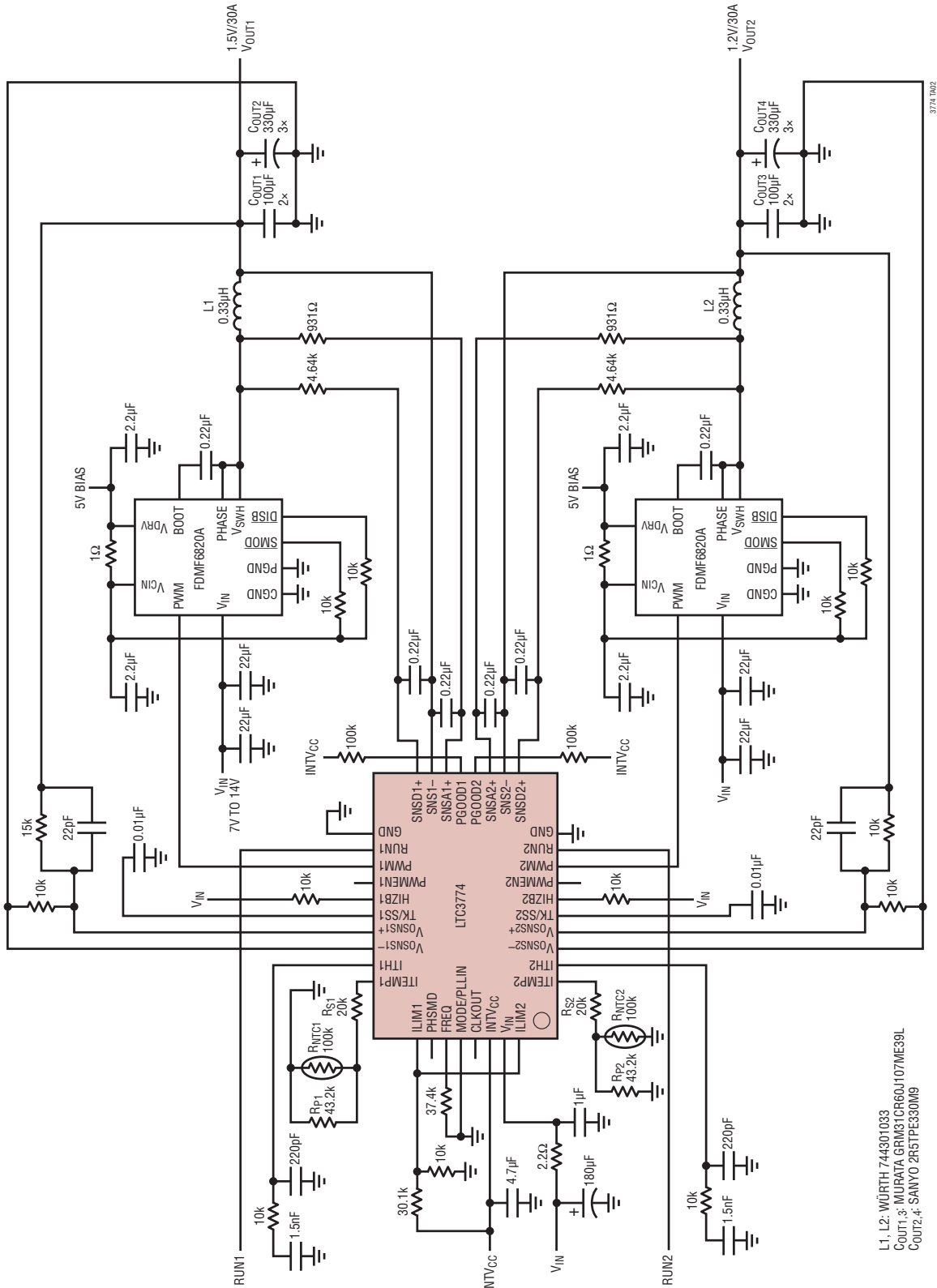
C_{IN}は、13.7A以上の等価RMS電流定格に適合するように選択します。C_{OUT}は、出力リップルが小さくなるように等価ESRが4.5mΩのものを選択します。連続モードでの出力リップルは、入力電圧が最大のときに最大になります。ESRによる出力電圧リップルは、およそ次のとおりです。

$$V_{\text{ORIPPLE}} = R_{\text{ESR}} (\Delta I_L) = 0.0045\Omega \cdot 10\text{A} = 45\text{mV}_{\text{P-P}}$$

出力電圧のリップルをさらに低減するには、C_{OUT}の両端に100μFのセラミック・コンデンサを取り付けます。

標準的応用例

DRMOS を使用し DCR による温度係数補償機能を備えた 1.5V/30A および 1.2V/30A LTC3774 デュアル・デュアル・コンバータ

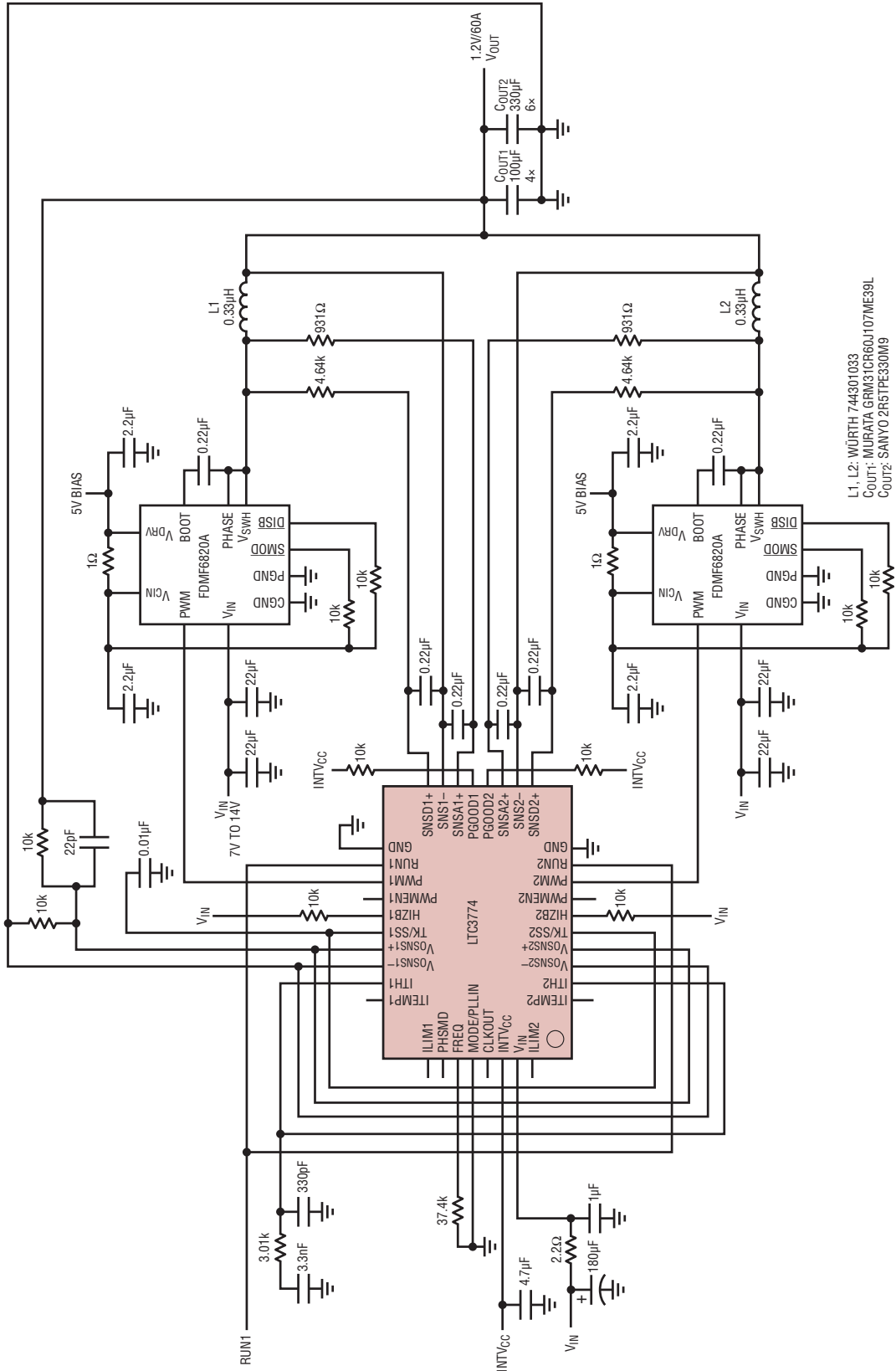


L1, L2: WÜRTH 744301033
 COUT1,3: MURATA GRM31CR60J107ME99L
 COUT2,4: SANYO 2R5TPE330M9

3774 1002

標準的応用例

DRMOSを使用した2相1.2V/60A LTC3774コンバータ

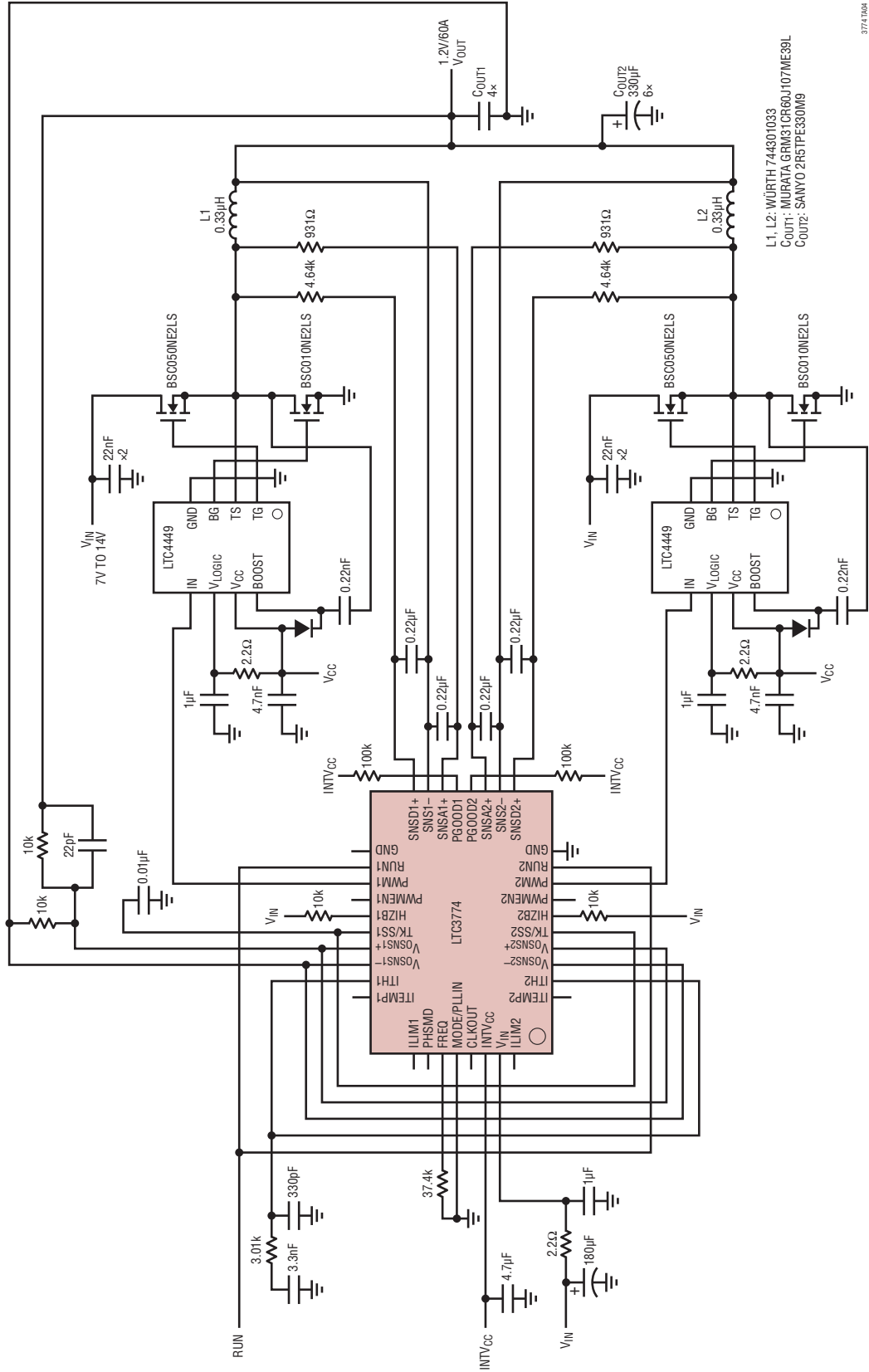


3774 TMO3

L1, L2: WÜRTH 744301033
 COUT1: MURATA GRM31CR60J107ME39L
 COUT2: SANYO 2R5TPE330M9

標準的応用例

ディスクリートのドライバとMOSFETを使用した2相1.2V/60A LTC3774コンバータ

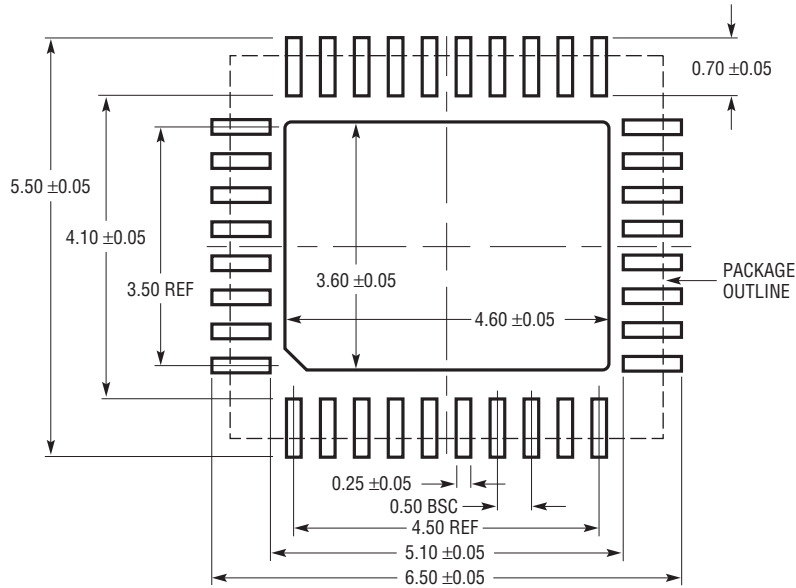


3774f004

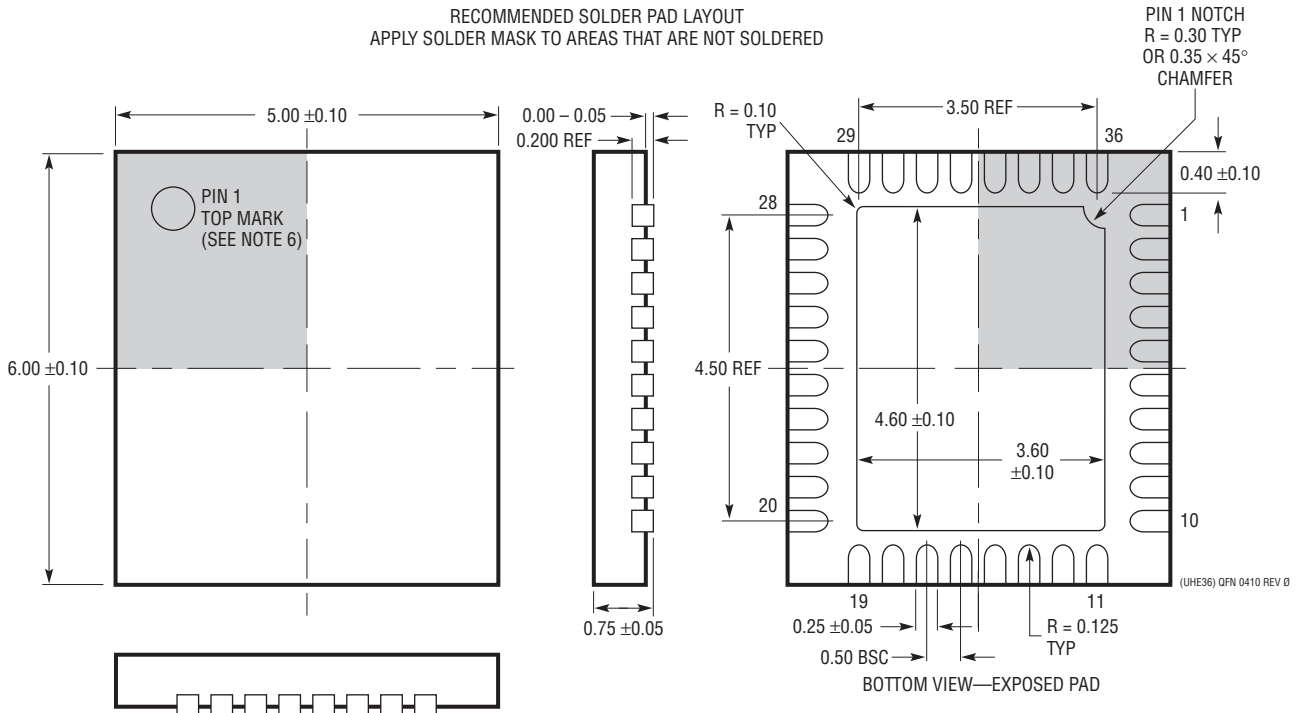
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

UHE Package
36-Lead Plastic QFN (5mm × 6mm)
 (Reference LTC DWG # 05-08-1876 Rev 0)



RECOMMENDED SOLDER PAD LAYOUT
 APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED

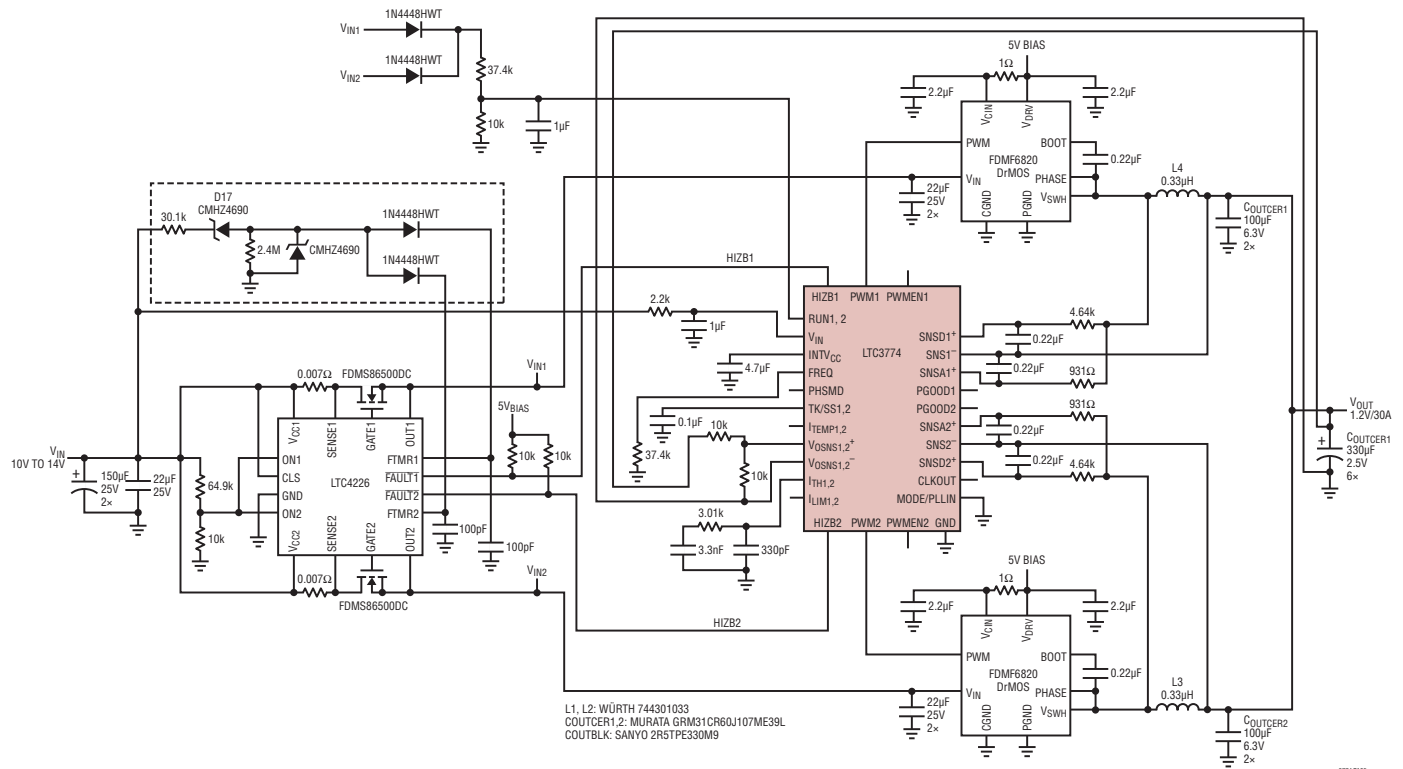


注記:

1. 図は JEDEC のパッケージ外形ではない
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは(もしあれば)各サイドで 0.20mm を超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージのトップとボトムのパイン 1 の位置の参考に過ぎない

標準的応用例

各相の入力に Hot Swap 回路を備えた 2 相 1.2V/30A LTC3774 コンバータ



関連製品

製品番号	説明	注釈
LTC3861	差動アンプおよびスリーステート出力駆動回路を備えたデュアル、マルチフェーズ、同期整流式降圧 DC/DC コントローラ	パワーブロック、DrMOS または外付け MOSFET と組み合わせて動作、 $3V \leq V_{IN} \leq 24V$
LTC3855	差動アンプおよび DCR 温度補償機能を備えたデュアル出力、2 相同期整流式降圧 DC/DC コントローラ	$4.5V \leq V_{IN} \leq 38V$ 、 $0.6V \leq V_{OUT} \leq 12V$ 、PLL 固定周波数: 250kHz ~ 770kHz
LTC3856	差動アンプおよび DCR 温度補償機能を備えたシングル出力、2 相同期整流式降圧 DC/DC コントローラ	$4.5V \leq V_{IN} \leq 38V$ 、 $0.6V \leq V_{OUT} \leq 5V$ 、PLL 固定周波数: 250kHz ~ 770kHz
LTC3838	差動アンプおよびオン時間制御機能を備えたデュアル出力、2 相同期整流式降圧 DC/DC コントローラ	$4.5V \leq V_{IN} \leq 38V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、PLL、スイッチング周波数: 最大 2MHz
LTC3839	差動アンプおよびオン時間制御機能を備えたシングル出力、2 相同期整流式降圧 DC/DC コントローラ	$4.5V \leq V_{IN} \leq 38V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、PLL、スイッチング周波数: 最大 2MHz
LTC3880/ LTC3880-1	デジタル・パワーシステム・マネージメント搭載、デュアル出力、PolyPhase 降圧 DC/DC コントローラ	V_{IN} : 最大 24V、 $0.5V \leq V_{OUT} \leq 5.5V$ 、アナログ制御ループ、EEPROM および 16 ビット ADC 付き I ² C/PMBus インタフェース
LTC3869/ LTC3869-2	高精度電流分担機能を備えたデュアル出力、2 相同期整流式降圧 DC/DC コントローラ	$4V \leq V_{IN} \leq 38V$ 、 V_{OUT} : 最大 12.5V、PLL 固定周波数: 250kHz ~ 750kHz
LTC3866	mΩ 以下の DCR による検出機能を備えたシングル出力、大電力、電流モード・コントローラ	$4.75V \leq V_{IN} \leq 38V$ 、 $0.6V \leq V_{OUT} \leq 3.5V$ 、固定周波数: 250kHz ~ 770kHz
LTC4226	通電中のバックプレーンへの安全な基板挿入が可能で動作範囲の広いデュアル Hot Swap コントローラ	$4.5V \leq V_{IN} \leq 44V$ 、選択可能な電流制限、デュアル・レート・タイマにより負荷サージに適応
LTC4449	高速同期整流式 N チャネル MOSFET ドライバ	V_{IN} : 最大 38V、 $4V \leq V_{CC} \leq 6.5V$ 、適応型シュートスルー保護、2mm×3mm DFN-8