

## 特長

- 広い入力電圧範囲: 2.9V~40V
- 1本の帰還ピンを使用して、正または負の出力電圧を設定
- 電流モード制御により、優れたトランジェント応答を実現
- 1本の外付け抵抗で設定可能な動作周波数 (100kHz~1MHz)
- 外部クロックに同期可能
- 低いシャットダウン時電流: < 1μA
- 7.2Vの低ドロップアウト電圧レギュレータを内蔵
- ヒステリシスを備えた入力低電圧ロックアウトをプログラム可能
- プログラム可能なソフトスタート
- 小型10ピンDFN (3mm×3mm) パッケージと熱特性が改善された10ピンMSOPパッケージ

## アプリケーション

- 自動車用および産業用の昇圧、フライバック、SEPICおよび反転コンバータ
- 通信機器の電源
- 携帯電子機器

## 概要

LT<sup>®</sup>3757/LT3757Aは、正または負の出力電圧を生成できる広い入力範囲の電流モードDC/DCコントローラで、昇圧、フライバック、SEPICまたは反転コンバータのいずれにも構成できます。LT3757/LT3757Aは内部の7.2V安定化電源から低電位側の外付けNチャンネル・パワー-MOSFETを駆動します。固定周波数の電流モード・アーキテクチャにより、広範囲の電源電圧や出力電圧にわたり安定動作が得られます。

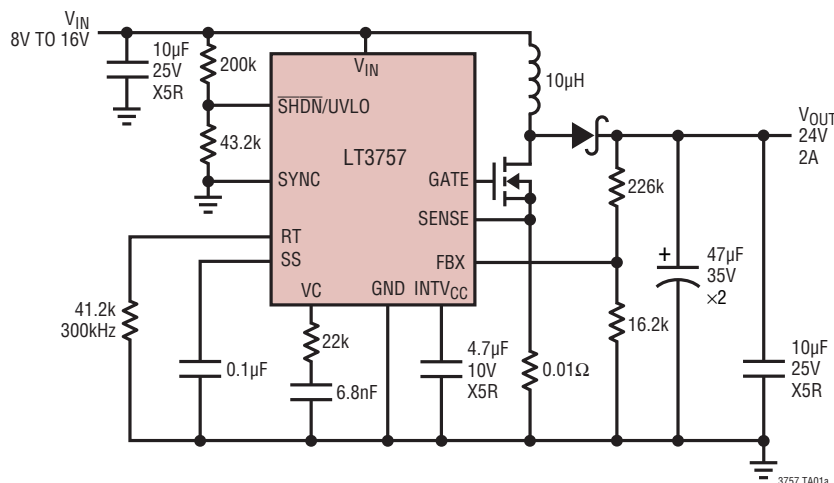
LT3757/LT3757Aの動作周波数は、外付け抵抗を使用して100kHz~1MHzの範囲で設定可能で、SYNCピンを使用して外部クロックに同期することも可能です。動作電源電圧が最小2.9Vと低く、シャットダウン時の静止電流も少なく1μA未満なので、LT3757/LT3757Aはバッテリー駆動システムに最適です。

LT3757/LT3757Aはソフトスタート機能と周波数フォールドバック機能を備え、起動時や出力短絡時にインダクタ電流を制限します。LT3757Aは、LT3757と比較して負荷トランジェント性能が改善されています。

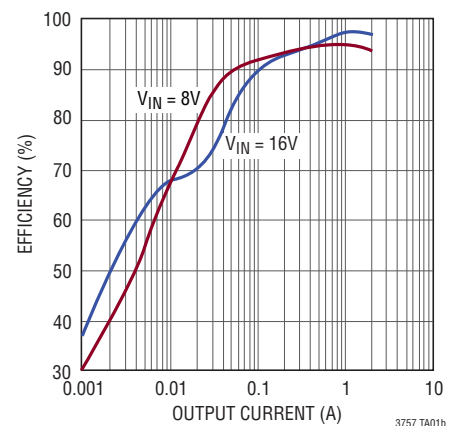
LT、LT、LTC、LTM、Linear Technology、LinearのロゴおよびBurst Modeはリニアテクノロジー社の登録商標です。No RSENSEとThinSOTは、リニアテクノロジー社の商標です。他の全ての商標はそれぞれの所有者に所有権があります。

## 標準的応用例

高効率昇圧コンバータ



効率



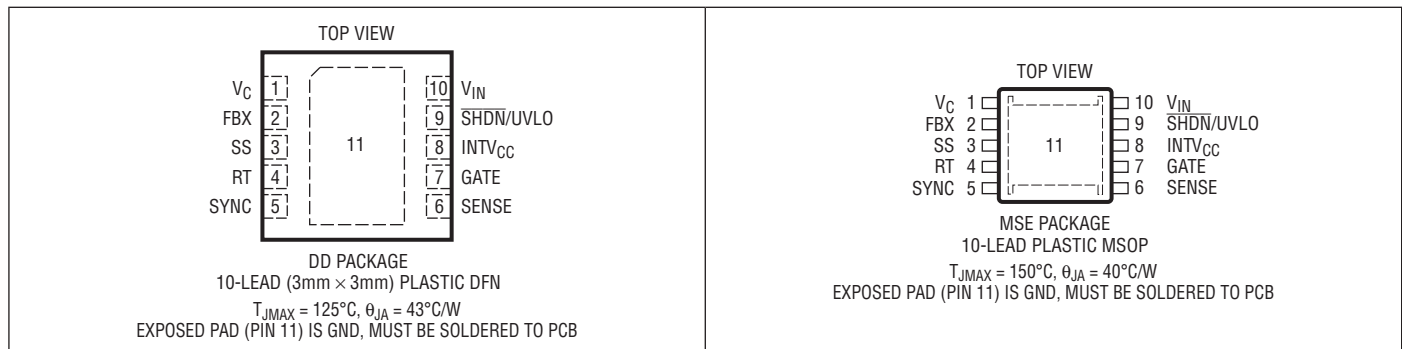
# LT3757/LT3757A

## 絶対最大定格 (Notes 1)

$V_{IN}$ , $\overline{SHDN/UVLO}$ (Note 6) .....	40V
$INTV_{CC}$ .....	$V_{IN} + 0.3V$ , 20V
GATE .....	$INTV_{CC} + 0.3V$
SYNC .....	8V
$V_C$ , SS .....	3V
RT .....	1.5V
SENSE .....	$\pm 0.3V$
FBX .....	-6V ~ 6V

動作温度範囲 (Note 2, 8)	
LT3757E/LT3757AE .....	-40°C ~ 125°C
LT3757I/LT3757AI .....	-40°C ~ 125°C
LT3757H/LT3757AH .....	-40°C ~ 150°C
LT3757MP/LT3757AMP .....	-55°C ~ 150°C
保存温度範囲	
DFN .....	-65°C ~ 125°C
MSOP .....	-65°C ~ 150°C
リード温度 (半田付け、10秒)	
MSOP .....	300°C

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3757EDD#PBF	LT3757EDD#TRPBF	LDYW	10-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C
LT3757IDD#PBF	LT3757IDD#TRPBF	LDYW	10-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C
LT3757EMSE#PBF	LT3757EMSE#TRPBF	LTDYX	10-Lead (3mm x 3mm) Plastic MSOP	-40°C to 125°C
LT3757IMSE#PBF	LT3757IMSE#TRPBF	LTDYX	10-Lead (3mm x 3mm) Plastic MSOP	-40°C to 125°C
LT3757HMSE#PBF	LT3757HMSE#TRPBF	LTDYX	10-Lead (3mm x 3mm) Plastic MSOP	-40°C to 150°C
LT3757MPMSE#PBF	LT3757MPMSE#TRPBF	LTDYX	10-Lead (3mm x 3mm) Plastic MSOP	-55°C to 150°C
LT3757AEDD#PBF	LT3757AEDD#TRPBF	LGGR	10-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C
LT3757AIDD#PBF	LT3757AIDD#TRPBF	LGGR	10-Lead (3mm x 3mm) Plastic DFN	-40°C to 125°C
LT3757AEMSE#PBF	LT3757AEMSE#TRPBF	LTGGM	10-Lead (3mm x 3mm) Plastic MSOP	-40°C to 125°C
LT3757AIMSE#PBF	LT3757AIMSE#TRPBF	LTGGM	10-Lead (3mm x 3mm) Plastic MSOP	-40°C to 125°C
LT3757AHMSE#PBF	LT3757AHMSE#TRPBF	LTGGM	10-Lead (3mm x 3mm) Plastic MSOP	-40°C to 150°C
LT3757AMPMSE#PBF	LT3757AMPMSE#TRPBF	LTGGM	10-Lead (3mm x 3mm) Plastic MSOP	-55°C to 150°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\*温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 24\text{V}$ 、 $\overline{\text{SHDN}}/\text{UVLO} = 24\text{V}$ 、 $\text{SENSE} = 0\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{IN}$ Operating Range		2.9		40	V
$V_{IN}$ Shutdown $I_Q$	$\overline{\text{SHDN}}/\text{UVLO} = 0\text{V}$ $\overline{\text{SHDN}}/\text{UVLO} = 1.15\text{V}$		0.1	1 6	$\mu\text{A}$ $\mu\text{A}$
$V_{IN}$ Operating $I_Q$	$V_C = 0.3\text{V}$ , $R_T = 41.2\text{k}$		1.6	2.2	$\text{mA}$
$V_{IN}$ Operating $I_Q$ with Internal LDO Disabled	$V_C = 0.3\text{V}$ , $R_T = 41.2\text{k}$ , $\text{INTV}_{\text{CC}} = 7.5\text{V}$		280	400	$\mu\text{A}$
SENSE Current Limit Threshold		● 100	110	120	$\text{mV}$
SENSE Input Bias Current	Current Out of Pin		-65		$\mu\text{A}$

誤差アンプ

FBX Regulation Voltage ( $V_{\text{FBX(REG)}}$ )	$V_{\text{FBX}} > 0\text{V}$ (Note 3) $V_{\text{FBX}} < 0\text{V}$ (Note 3)	● 1.569 ● -0.816	1.6 -0.80	1.631 -0.784	V V
FBX Overvoltage Lockout	$V_{\text{FBX}} > 0\text{V}$ (Note 4) $V_{\text{FBX}} < 0\text{V}$ (Note 4)	6 7	8 11	10 14	% %
FBX Pin Input Current	$V_{\text{FBX}} = 1.6\text{V}$ (Note 3) $V_{\text{FBX}} = -0.8\text{V}$ (Note 3)	-10	70	100 10	$\text{nA}$ $\text{nA}$
Transconductance $g_m$ ( $\Delta I_{\text{VC}}/\Delta V_{\text{FBX}}$ )	(Note 3)		230		$\mu\text{S}$
VC Output Impedance	(Note 3)		5		$\text{M}\Omega$
$V_{\text{FBX}}$ Line Regulation [ $\Delta V_{\text{FBX}}/(\Delta V_{\text{IN}} \cdot V_{\text{FBX(REG)}}$ )]	$V_{\text{FBX}} > 0\text{V}$ , $2.9\text{V} < V_{\text{IN}} < 40\text{V}$ (Notes 3, 7) $V_{\text{FBX}} < 0\text{V}$ , $2.9\text{V} < V_{\text{IN}} < 40\text{V}$ (Notes 3, 7)		0.002 0.0025	0.056 0.05	%/V %/V
VC Current Mode Gain ( $\Delta V_{\text{VC}}/\Delta V_{\text{SENSE}}$ )			5.5		V/V
VC Source Current	$V_{\text{FBX}} = 0\text{V}$ , $V_C = 1.5\text{V}$		-15		$\mu\text{A}$
VC Sink Current	$V_{\text{FBX}} = 1.7\text{V}$ $V_{\text{FBX}} = -0.85\text{V}$		12 11		$\mu\text{A}$ $\mu\text{A}$

発振器

Switching Frequency	$R_T = 41.2\text{k}$ to GND, $V_{\text{FBX}} = 1.6\text{V}$ $R_T = 140\text{k}$ to GND, $V_{\text{FBX}} = 1.6\text{V}$ $R_T = 10.5\text{k}$ to GND, $V_{\text{FBX}} = 1.6\text{V}$	270	300 100 1000	330	$\text{kHz}$ $\text{kHz}$ $\text{kHz}$
RT Voltage	$V_{\text{FBX}} = 1.6\text{V}$		1.2		V
Minimum Off-Time			220		ns
Minimum On-Time			220		ns
SYNC Input Low				0.4	V
SYNC Input High		1.5			V
SS Pull-Up Current	SS = 0V, Current Out of Pin		-10		$\mu\text{A}$

低損失レギュレータ

$\text{INTV}_{\text{CC}}$ Regulation Voltage		● 7	7.2	7.4	V
$\text{INTV}_{\text{CC}}$ Undervoltage Lockout Threshold	Falling $\text{INTV}_{\text{CC}}$ UVLO Hysteresis	2.6	2.7 0.1	2.8	V V
$\text{INTV}_{\text{CC}}$ Overvoltage Lockout Threshold		16	17.5		V
$\text{INTV}_{\text{CC}}$ Current Limit	$V_{\text{IN}} = 40\text{V}$ $V_{\text{IN}} = 15\text{V}$	30	40 95	55	$\text{mA}$ $\text{mA}$
$\text{INTV}_{\text{CC}}$ Load Regulation ( $\Delta V_{\text{INTVCC}}/V_{\text{INTVCC}}$ )	$0 < I_{\text{INTVCC}} < 20\text{mA}$ , $V_{\text{IN}} = 8\text{V}$	-0.9	-0.5		%
$\text{INTV}_{\text{CC}}$ Line Regulation $\Delta V_{\text{INTVCC}}/(V_{\text{INTVCC}} \cdot \Delta V_{\text{IN}})$	$8\text{V} < V_{\text{IN}} < 40\text{V}$		0.008	0.03	%/V
Dropout Voltage ( $V_{\text{IN}} - V_{\text{INTVCC}}$ )	$V_{\text{IN}} = 6\text{V}$ , $I_{\text{INTVCC}} = 20\text{mA}$		400		$\text{mV}$

# LT3757/LT3757A

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 24\text{V}$ 、 $\overline{\text{SHDN}}/\text{UVLO} = 24\text{V}$ 、 $\text{SENSE} = 0\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
INTV <sub>CC</sub> Current in Shutdown	$\overline{\text{SHDN}}/\text{UVLO} = 0\text{V}$ , INTV <sub>CC</sub> = 8V		16		$\mu\text{A}$
INTV <sub>CC</sub> Voltage to Bypass Internal LDO				7.5	V

### ロジック入力

$\overline{\text{SHDN}}/\text{UVLO}$ Threshold Voltage Falling	$V_{IN} = \text{INTV}_{\text{CC}} = 8\text{V}$	●	1.17	1.22	1.27	V
$\overline{\text{SHDN}}/\text{UVLO}$ Input Low Voltage	$I(V_{IN})$ Drops Below $1\mu\text{A}$				0.4	V
$\overline{\text{SHDN}}/\text{UVLO}$ Pin Bias Current Low	$\overline{\text{SHDN}}/\text{UVLO} = 1.15\text{V}$		1.7	2	2.5	$\mu\text{A}$
$\overline{\text{SHDN}}/\text{UVLO}$ Pin Bias Current High	$\overline{\text{SHDN}}/\text{UVLO} = 1.30\text{V}$			10	100	nA

### ゲート・ドライバ

$t_r$ Gate Driver Output Rise Time	$C_L = 3300\text{pF}$ (Note 5), INTV <sub>CC</sub> = 7.5V			22		ns
$t_f$ Gate Driver Output Fall Time	$C_L = 3300\text{pF}$ (Note 5), INTV <sub>CC</sub> = 7.5V			20		ns
Gate $V_{OL}$					0.05	V
Gate $V_{OH}$			INTV <sub>CC</sub> -0.05			V

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** LT3757E/LT3757AEは $0^\circ\text{C} \sim 125^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT3757I/LT3757AIは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全動作接合部温度範囲で動作することが保証されている。LT3757H/LT3757AHは $-40^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で保証されている。高い接合部温度は動作寿命に悪影響を及ぼす。接合部温度が $125^\circ\text{C}$ を超えると、動作寿命は短くなる。LT3757MP/LT3757AMPは $-55^\circ\text{C} \sim 150^\circ\text{C}$ の全動作接合部温度範囲で全数テストされ、保証されている。

**Note 3:** LT3757/LT3757Aは、 $V_G$ ピンを1.3Vに強制した状態で $V_{\text{FBX}}$ をリファレンス電圧(1.6Vおよび $-0.8\text{V}$ )にサーボ制御する帰還ループでテストされる。

**Note 4:** FBX過電圧ロックアウトは安定化された $V_{\text{FBX(REG)}}$ を基準にして $V_{\text{FBX(OVERVOLTAGE)}}$ で測定される。

**Note 5:** 立上り時間および立下り時間は10%と90%のレベルで測定する。

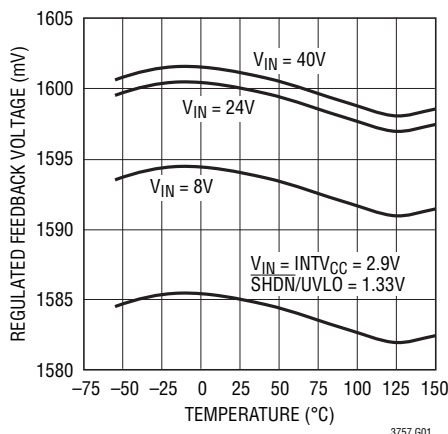
**Note 6:**  $V_{IN}$ が6Vより低い場合は、 $\overline{\text{SHDN}}/\text{UVLO}$ ピンは $V_{IN}$ を超えてはならない。

**Note 7:**  $V_{IN} = 2.9\text{V}$ の時、 $\overline{\text{SHDN}}/\text{UVLO} = 1.33\text{V}$

**Note 8:** LT3757/LT3757Aには短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護がアクティブなとき、接合部温度は最大動作接合部温度を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

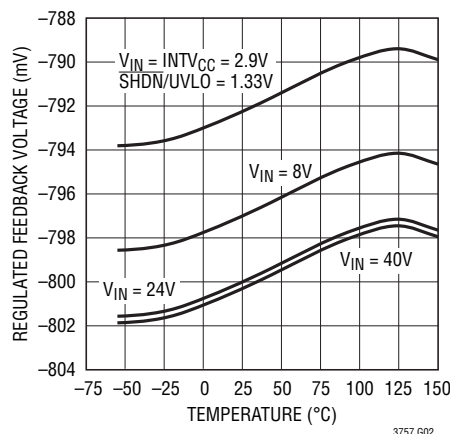
## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

正帰還電圧と温度、 $V_{IN}$



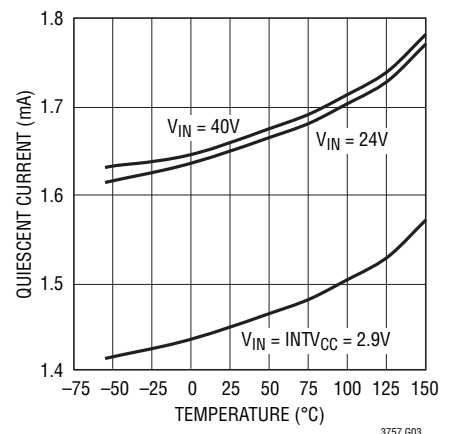
3757 G01

負帰還電圧と温度、 $V_{IN}$



3757 G02

消費電流と温度、 $V_{IN}$

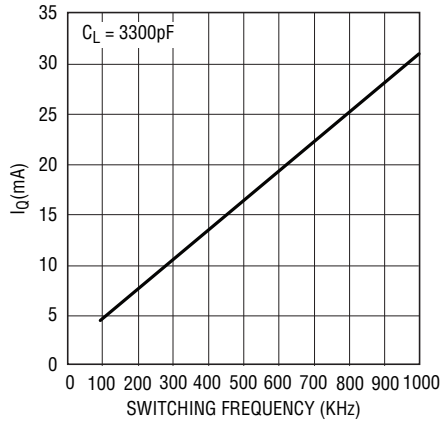


3757 G03

3757afd

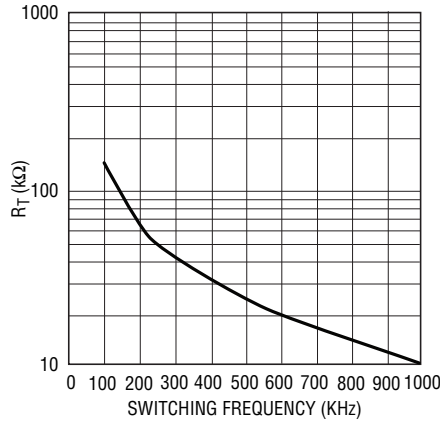
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

動的消費電流と周波数



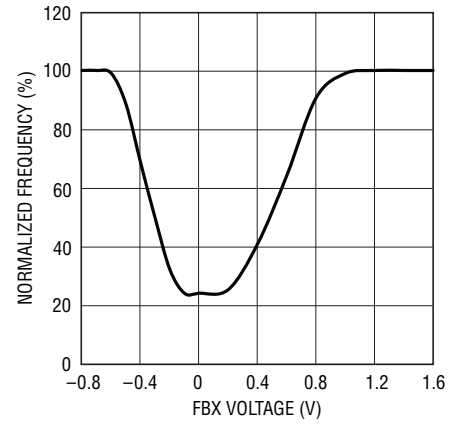
3757 G04

$R_T$ とスイッチング周波数



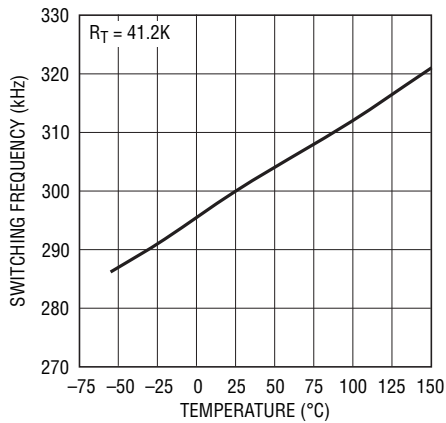
3757 G05

正規化されたスイッチング周波数とFBX



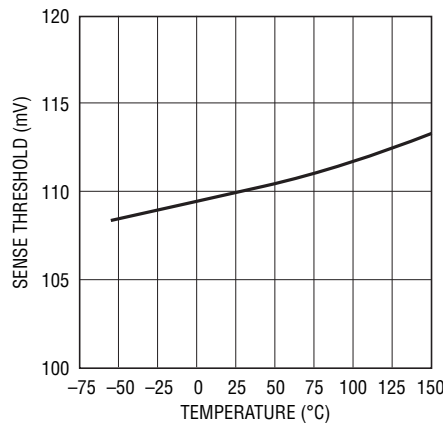
3757 G06

スイッチング周波数と温度



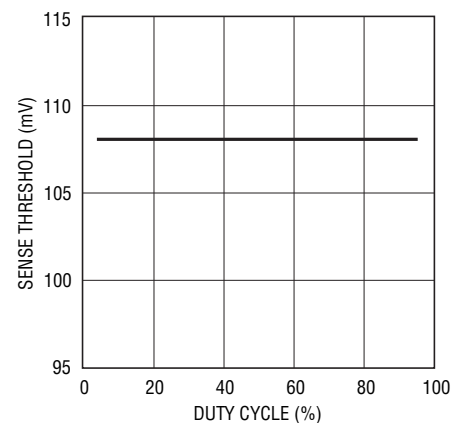
3757 G07

SENSE電流制限スレッシュホールドと温度



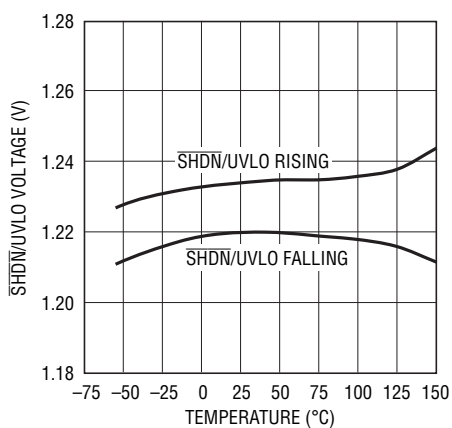
3757 G08

SENSE電流制限スレッシュホールドとデューティ・サイクル



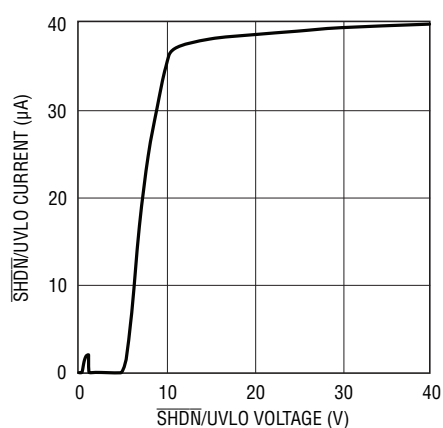
3757 G09

SHDN/UVLOスレッシュホールドと温度



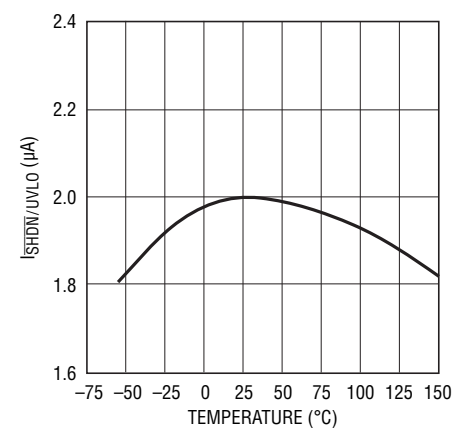
3757 G10

SHDN/UVLO電流と電圧



3757 G11

SHDN/UVLOヒステリシス電流と温度

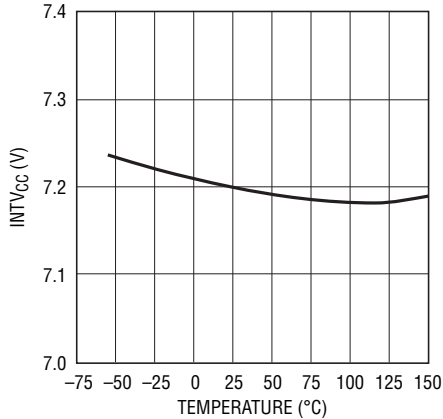


3757 G12

# LT3757/LT3757A

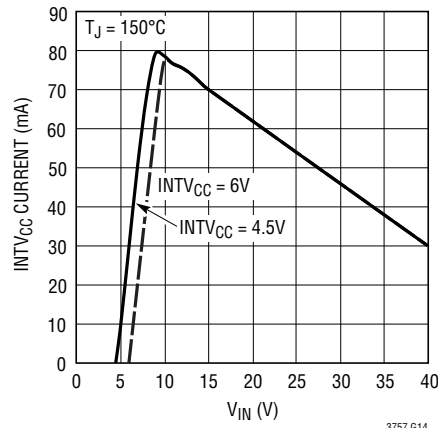
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

INTV<sub>CC</sub>と温度



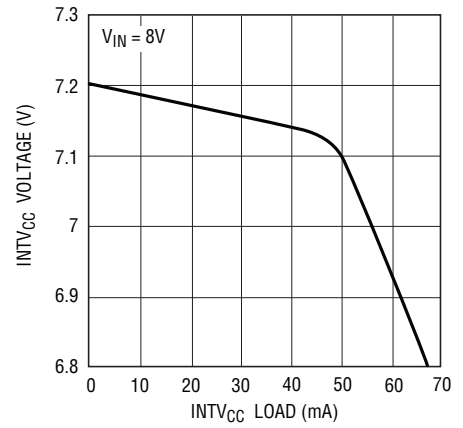
3757 G13

INTV<sub>CC</sub>の最小出力電流とV<sub>IN</sub>



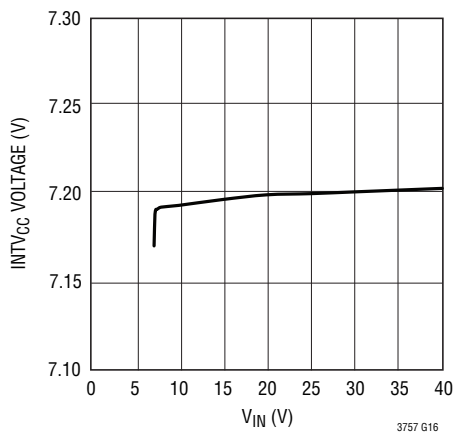
3757 G14

INTV<sub>CC</sub>の負荷レギュレーション



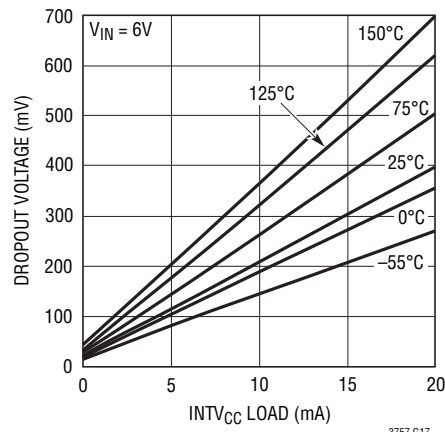
3757 G15

INTV<sub>CC</sub>のラインレギュレーション



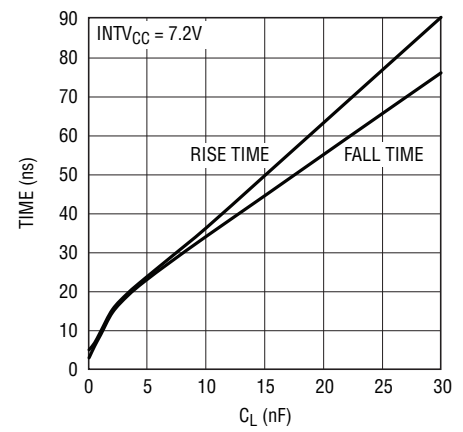
3757 G16

INTV<sub>CC</sub>のドロップアウト電圧と電流、温度



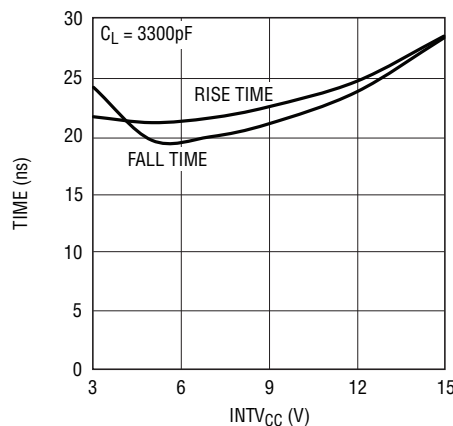
3757 G17

ゲートドライブの立ち上がり/立ち下がり時間とC<sub>L</sub>



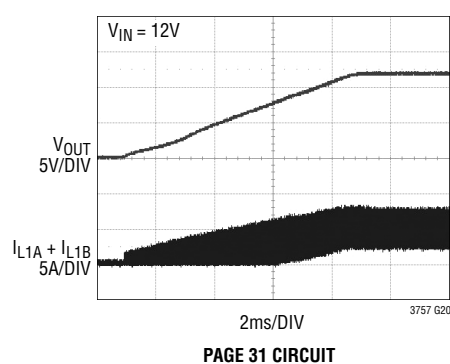
3757 G18

ゲートドライブの立ち上がり/立ち下がり時間とINTV<sub>CC</sub>



3757 G19

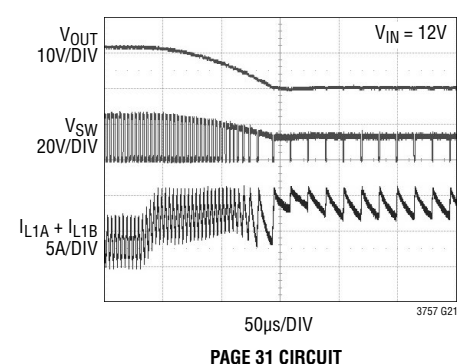
標準的スタートアップ波形



3757 G20

PAGE 31 CIRCUIT

過電流時のFBX周波数フォールドバック波形



3757 G21

PAGE 31 CIRCUIT

3757afd

## ピン機能

**V<sub>C</sub> (ピン1)**: 誤差アンプの補償ピン。外部RCネットワークで電圧ループを安定にするのに使われます。

**FBX (ピン2)**: 正と負の帰還ピン。出力に接続された外部抵抗分割器からの帰還電圧を受け取ります。また、FBXがGNDに近いスタートアップ時およびフォールト状態で周波数を変調します。

**SS (ピン3)**: ソフトスタート・ピン。このピンは補償ピンの電圧(V<sub>C</sub>) クランプを変調します。ソフトスタート時間は外部コンデンサによって設定されます。このピンには、内部2.5Vレールへの10μA (標準) プルアップ電流源が備わっています。ソフトスタート・ピンは、 $\overline{\text{SHDN}}/\text{UVLO}$ の低電圧状態、INTV<sub>CC</sub>の低電圧または過電圧状態、または内部サーマル・ロックアウトによってGNDにリセットされます。

**RT (ピン4)**: スイッチング周波数調節ピン。GNDへの抵抗を使って周波数を設定します。このピンはオープンのままにしないでください。

**SYNC (ピン5)**: 周波数同期ピン。スイッチング周波数を外部クロックに同期させるのに使います。この機能を使う場合、R<sub>T</sub>抵抗を選択してSYNCパルス周波数より20%遅い周波数にプログラムします。この機能を使用しない場合、SYNCピンをGNDに接続します。FBXがGNDに近いときSYNCは無視されます。

**SENSE (ピン6)**: 制御ループの電流検出入力です。このピンをNチャンネルMOSFETのソースのスイッチ電流検出抵抗の正端子にケルビン接続します。電流検出抵抗の負端子はデバイスの近くでGNDプレーンに接続します。

**GATE (ピン7)**: NチャンネルMOSFETのゲート・ドライバ出力。INTV<sub>CC</sub>とGNDの間でスイッチングします。デバイスがシャットダウン状態のとき、サーマル・ロックアウト時、またはINTV<sub>CC</sub>がそれぞれOVスレッショルドより上、またはUVスレッショルドより下のときは、GNDにドライブされます。

**INTV<sub>CC</sub> (ピン8)**: 内部負荷およびゲート・ドライバの安定化された電源。V<sub>IN</sub>から給電され、7.2V (標準) に安定化されます。INTV<sub>CC</sub>はピンの近くに配置した最小4.7μFのコンデンサでバイパスする必要があります。V<sub>IN</sub>が17.5Vより低ければ、INTV<sub>CC</sub>を直接V<sub>IN</sub>に接続することができます。INTV<sub>CC</sub>は、電圧が7.5Vより高く、V<sub>IN</sub>より低い電源が17.5Vを超えない限り、その電源に接続することもできます。

**$\overline{\text{SHDN}}/\text{UVLO}$  (ピン9)**: シャットダウンと低電圧検出ピン。プログラム可能なヒステリシスを備えた精確な1.22V (公称) 下降方向スレッショルドにより、スイッチングをイネーブルするのに電源がOKであることを検出します。上昇方向のヒステリシスは外部抵抗分割器と精確な内部2μAプルダウン電流によって発生させます。低電圧状態はソフトスタートをリセットします。デバイスをディスエーブルするには0.4V以下に接続します。するとV<sub>IN</sub>の消費電流は1μA以下に減少します。

**V<sub>IN</sub> (ピン10)**: 入力電源ピン。ピンの近くに配置した0.22μF (以上)のコンデンサを使ってローカルにバイパスする必要があります。

**露出パッド (ピン11)**: グランド。このピンは電流検出抵抗の負端子としても機能します。露出パッドはローカル・グランド・プレーンに直接半田付けする必要があります。



# LT3757/LT3757A

## ブロック図

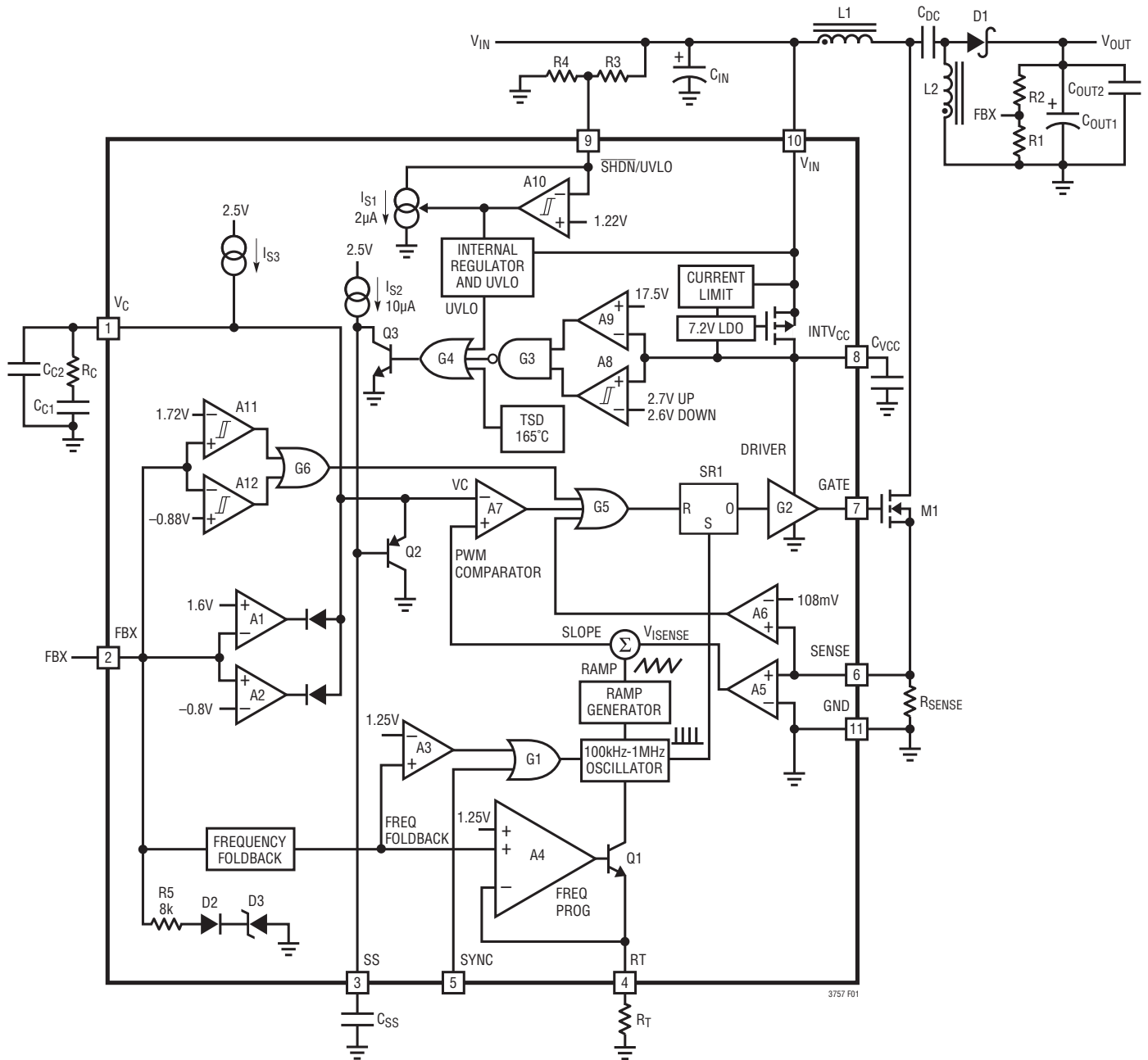


図1. SEPICコンバータとして動作するLT3757のブロック図



## アプリケーション情報

### メイン制御ループ

LT3757は固定周波数の電流モード制御方式を使って、優れたライン・レギュレーションとロード・レギュレーションを実現します。図1のブロック図を参照すると動作をよく理解できます。

発振器の各サイクルの開始点でSRラッチ(SR1)がセットされ、ドライバG2を通して外部パワーMOSFETスイッチM1をオンします。スイッチ電流が外部電流検出抵抗 $R_{SENSE}$ 通って流れ、スイッチ電流に比例した電圧を発生します。(A5によって増幅された)この電流検出電圧 $V_{ISENSE}$ が安定化スロープ補償ランプへ加算され、その和(SLOPE)がPWMコンパレータA7の正端子に与えられます。SLOPEがA7の負入力( $V_C$ ピン)のレベルを超えると、SR1がリセットされ、パワースイッチをオフします。A7の負入力のレベルは誤差アンプA1(またはA2)によって設定され、帰還電圧(FBXピン)とリファレンス電圧(構成設定に依存して1.6Vまたは-0.8V)の差を増幅したものです。このようにして、誤差アンプは正しいピーク・スイッチ電流レベルを設定し、出力を安定化された状態に保ちます。

LT3757はスイッチ電流制限機能を備えています。電流検出電圧は電流制限コンパレータA6への入力です。SENSEピンの電圧が検出電流制限スレッシュホールド $V_{SENSE(MAX)}$ (標準110mV)より高いと、A6は直ちにSR1をリセットしてM1をオフします。

LT3757は1つのFBXピンを使って正または負のどちらの出力電圧でも発生する能力があります。昇圧、フライバックまたはSEPICコンバータとして構成設定して正の出力電圧を発生するか、または反転コンバータとして負の出力電圧を発生することができます。図1に示されているように、SEPICコンバータとして構成されている場合、FBXピンは $V_{OUT}$ からGNDに接続された分圧器( $R1$ と $R2$ )によって1.6Vの内部バイアス電圧にプルアップされます。コンパレータA2は非アクティブになり、コンパレータA1はFBXから $V_C$ への反転増幅を行います。LT3757が反転構成の場合、FBXピンは $V_{OUT}$ からGNDに接続された分圧器によって-0.8Vにプルダウンされます。コンパレータA1は非アクティブになり、コンパレータA2はFBXから $V_C$ への非反転増幅を行います。

LT3757は過電圧保護機能を備えており、スタートアップ時や短絡状態からの回復時に出力電圧の過度のオーバーシュートからコンバータを保護します。FBXピンの電圧が正の安定化された電圧(1.6V)を8%超えると20mVのヒステリシスのある過電圧コンパレータA11が検出し、リセット・パルスを与えます。同様に、FBXピンの電圧が負の安定化された電圧(-0.8V)を11%超えると10mVのヒステリシスのある過電圧コンパレータA12が検出し、リセット・パルスを与えます。両方のリセット・パルスともG6とG5を通してメインRSラッチ(SR1)に送られます。出力過電圧状態が続いている間パワーMOSFETスイッチM1はアクティブにオフに保たれます。

### SHDN/UVLOピンを使ったターンオンとターンオフのスレッシュホールドのプログラミング

SHDN/UVLOピンにより、LT3757をイネーブルするかそれともシャットダウン状態にするかが制御されます。マイクロパワー1.22Vリファレンス、コンパレータA10および制御可能な電流源 $I_{S1}$ により、ユーザーはデバイスがそこでオン/オフする電源電圧を精確にプログラムすることができます。下降時の値は抵抗分割器の $R3$ と $R4$ によって精確に設定されます。SHDN/UVLOが0.7Vより上で1.22Vのスレッシュホールドより下のとき、小さなプルダウン電流源 $I_{S1}$ (標準 $2\mu A$ )がアクティブになります。

この電流の目的はユーザーが上昇方向ヒステリシスをプログラムできるようにすることです。コンパレータのブロック図と外部抵抗を図1に示します。下降スレッシュホールド電圧と上昇スレッシュホールド電圧は、以下の式によって計算することができます。

$$V_{VIN,FALLING} = 1.22 \cdot \frac{(R3+R4)}{R4}$$

$$V_{VIN,RISING} = 2\mu A \cdot R3 + V_{VIN,FALLING}$$

SHDN/UVLOピンがロジック入力としてだけ使われるアプリケーションでは、SHDN/UVLOピンは常時オン動作のため入力電圧 $V_{IN}$ に直接接続することができます。

## アプリケーション情報

### INTV<sub>CC</sub>レギュレータのバイパスと動作

内部の低損失(LDO)電圧レギュレータは7.2VのINTV<sub>CC</sub>電源を発生し、図1に示されているように、ゲート・ドライバに電力を供給します。低入力電圧動作が予想される場合(たとえば、リチウムイオン・バッテリーや3.3Vロジック電源から電力を供給する場合)、低スレッシュホールドのMOSFETを使います。LT3757にはINTV<sub>CC</sub>電源のための低電圧ロックアウト・コンパレータA8と過電圧ロックアウト・コンパレータA9が備わっています。INTV<sub>CC</sub>の低電圧(UV)スレッシュホールドは2.7V(標準)で、100mVのヒステリシスがあり、MOSFETがオンする前に十分なゲート・ドライブ電圧が確実に与えられます。LT3757内部のロジック回路も内部INTV<sub>CC</sub>電源から給電されます。

INTV<sub>CC</sub>の過電圧(OV)スレッシュホールドは17.5V(標準)になるように設定されており、パワーMOSFETのゲートを保護します。INTV<sub>CC</sub>がUVスレッシュホールドより下になると、またはOVスレッシュホールドより上になると、GATEピンがGNDに強制され、ソフトスタート動作がトリガされます。

INTV<sub>CC</sub>レギュレータは、ICピンに隣接させた最小4.7μFのセラミック・コンデンサでグラウンドにバイパスする必要があります。MOSFETゲート・ドライブが必要とする大きな過渡電流を供給するには十分なバイパスが必要です。

実際のアプリケーションでは、デバイスの電源電流のほとんどはパワーMOSFETのゲート容量をドライブするのに使われます。大きなパワーMOSFETを高い周波数でドライブし、V<sub>IN</sub>電圧が高いとき、内部電力損失が大きな懸念材料になることがあります。LT3757がその最大接合部温度定格を超えないように、MOSFETや動作周波数の選択によって電力損失を制限することが重要です。接合部温度T<sub>J</sub>は以下の式を使って推算することができます。

$$T_J = T_A + P_{IC} \cdot \theta_{JA}$$

T<sub>A</sub> = 周囲温度

θ<sub>JA</sub> = 接合部-周囲間熱抵抗

$$P_{IC} = ICの消費電力 \\ = V_{IN} \cdot (I_Q + I_{DRIVE})$$

I<sub>Q</sub> = V<sub>IN</sub>の動作時I<sub>Q</sub> = 1.6mA

I<sub>DRIVE</sub> = 平均ゲート・ドライブ電流 = f・Q<sub>G</sub>

f = スイッチング周波数

Q<sub>G</sub> = パワーMOSFETの全ゲート電荷

LT3757には熱伝導を良くするための露出パッド付きパッケージが使用されています。パッケージの裏面の露出パッドとデバイス下の全面銅プレーンとを適切に半田付けすると、熱抵抗(θ<sub>JA</sub>)はDDパッケージでは約43°C/W、MSEパッケージでは40°C/Wになります。周囲の基板温度T<sub>A</sub> = 70°Cおよび125°Cの最大接合部温度では、DDパッケージの最大I<sub>DRIVE</sub>(I<sub>DRIVE</sub>(MAX))は次のように計算することができます。

$$I_{DRIVE(MAX)} = \frac{(T_J - T_A)}{(\theta_{JA} \cdot V_{IN})} - I_Q = \frac{1.28W}{V_{IN}} - 1.6mA$$

LT3757はINTV<sub>CC</sub>のI<sub>DRIVE</sub>電流制限機能を内蔵しており、デバイス内部の過度の電力損失からLT3757を保護します。I<sub>DRIVE</sub>電流制限はV<sub>IN</sub>が増加するにつれて減少します(「標準的性能特性」のセクションの「INTV<sub>CC</sub>の最小出力電流とV<sub>IN</sub>」のグラフを参照)。I<sub>DRIVE</sub>が電流リミットに達すると、INTV<sub>CC</sub>の電圧が低下してソフトスタートをトリガすることがあります。

前の式と「INTV<sub>CC</sub>の最小出力電流とV<sub>IN</sub>」のグラフに基づいて、与えられたV<sub>IN</sub>およびスイッチ周波数でLT3757がドライブ可能な最大MOSFETゲート電荷を計算することができます。最小4.5VのINTV<sub>CC</sub>を保証する、異なる周波数での最大Q<sub>G</sub>とV<sub>IN</sub>のプロットを図2に示します。

図2に示されているように、デバイスの接合部温度を安全なレベルに保つには、動作周波数とパワーMOSFETのサイズとのトレードオフが必要になることがあります。ただし、動作周波数を下げる前に、パワーMOSFETのメーカーに問い合わせ、最新の低Q<sub>G</sub>で低R<sub>DS(ON)</sub>のデバイスを確認してください。

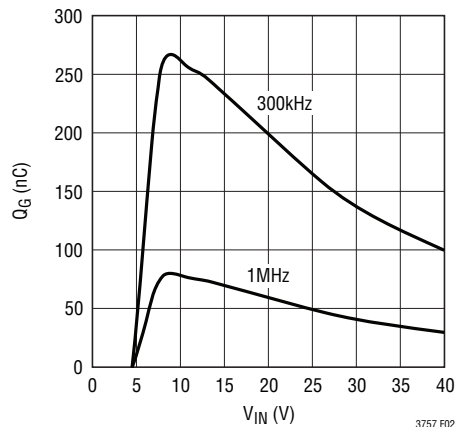


図2. 4.5Vより高いINTV<sub>CC</sub>を保証する、異なる周波数での推奨最大Q<sub>G</sub>とV<sub>IN</sub>

## アプリケーション情報

パワーMOSFETの製造技術は絶えず改良されており、性能の向上した新しいデバイスがほとんど毎年発売されています。

ゲート・ドライブ用内部LDOの消費電力を下げるのに効果的な方法として、内部LDOレギュレータをオフするだけ十分な高い外部電圧源にINTV<sub>CC</sub>ピンを接続します。

入力電圧V<sub>IN</sub>が、パワーMOSFETのゲート-ソース電圧(V<sub>GS</sub>)の絶対最大定格およびINTV<sub>CC</sub>の過電圧ロックアウト・スレッシュホールド電圧(17.5V)のどちらも超えなければ、INTV<sub>CC</sub>ピンをV<sub>IN</sub>ピンに直接短絡することができます。この状態では、内部LDOはオフし、ゲート・ドライブは入力電圧(V<sub>IN</sub>)から直接電力を供給されます。ただし、INTV<sub>CC</sub>ピンがV<sub>IN</sub>に短絡されると、シャットダウン・モードで小さな電流(約16μA)がINTV<sub>CC</sub>に負荷としてかかります。シャットダウン・モードの入力電源電流を最小にする必要のあるアプリケーションでは、INTV<sub>CC</sub>ピンをV<sub>IN</sub>に接続しないでください。

SEPICまたはフライバックのアプリケーションでは、V<sub>OUT</sub>が以下の条件を満たす場合、図3に示されているように、ブロッキング・ダイオードを介してINTV<sub>CC</sub>ピンを出力電圧V<sub>OUT</sub>に接続することができます。

1. V<sub>OUT</sub> < V<sub>IN</sub> (ピン電圧)
2. V<sub>OUT</sub> < 17.5V
3. V<sub>OUT</sub> < パワーMOSFETの最大V<sub>GS</sub>定格

図3に示されているように、抵抗R<sub>VCC</sub>を接続して、V<sub>OUT</sub>からの突入電流を制限することができます。INTV<sub>CC</sub>ピンが外部電圧源に接続されているか否かに関係なく、INTV<sub>CC</sub>ピンとGNDピンに隣接させた4.7μFの低ESRセラミック・コンデンサを使ってドライブ回路をグラウンドにバイパスする必要が常にあります。

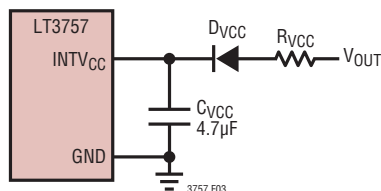


図3. INTV<sub>CC</sub>をV<sub>OUT</sub>へ接続

## 動作周波数と同期

動作周波数の選択はデバイス内部の電力損失によって決めることができます。そうでなければ、効率と部品サイズ間のトレードオフが必要です。低周波数動作ではゲート・ドライブ電流およびMOSFETとダイオードのスイッチング損失が減少して効率が改善されます。ただし、低周波数動作には物理的に大きなインダクタが必要です。スイッチング周波数はループ補償にも関係します。LT3757には固定周波数アーキテクチャが使われており、図1に示されているように、RTピンからグラウンドに接続した1本の外部抵抗を使って100kHz~1000kHzの範囲でプログラムすることができます。LT3757が適切に動作するには、RTピンにGNDへの外部抵抗が必要です。与えられた動作周波数に対応するR<sub>T</sub>値を選択するための表を表1に示します。

表1. タイミング抵抗(R<sub>T</sub>)の値

OSCILLATOR FREQUENCY (kHz)	R <sub>T</sub> (kΩ)
100	140
200	63.4
300	41.2
400	30.9
500	24.3
600	19.6
700	16.5
800	14
900	12.1
1000	10.5

LT3757の動作周波数は外部クロック・ソースに同期させることができます。デジタル・クロック信号をSYNCピンに与えることにより、LT3757はSYNCクロック周波数で動作します。この機能を使う場合、R<sub>T</sub>抵抗を選択してSYNCパルス周波数より20%遅い周波数にプログラムします。SYNCパルスは最小200nsのパルス幅にします。この機能を使用しない場合、SYNCピンをGNDに接続します。

## アプリケーション情報

### デューティ・サイクルに関する検討事項

スイッチング・デューティ・サイクルはコンバータの動作を定める重要な変数です。したがって、そのリミットを検討する必要があります。最小オン時間は、LT3757がパワーMOSFETをオンすることができる最小時間です。この時間は一般に約220ns（標準）です（「電気的特性」の表のMinimum On-Timeを参照）。スイッチング・サイクルごとに、LT3757はパワースイッチを少なくとも220ns（標準）オフに保ちます（「電気的特性」の表のMinimum Off-Timeを参照）。

最小オン時間、最小オフ時間およびスイッチング周波数により、コンバータが発生可能なスイッチング・デューティ・サイクルの最小と最大が定まります。

最小デューティ・サイクル = 最小オン時間・周波数

最大デューティ・サイクル = 1 - (最小オフ時間・周波数)

### 出力電圧のプログラミング

出力電圧(V<sub>OUT</sub>)は、図1に示されているように、抵抗分割器によって設定されます。正と負のV<sub>OUT</sub>は以下の式によって設定されます。

$$V_{OUT, POSITIVE} = 1.6V \cdot \left(1 + \frac{R2}{R1}\right)$$

$$V_{OUT, NEGATIVE} = -0.8V \cdot \left(1 + \frac{R2}{R1}\right)$$

通常動作時にFBXピンに流れ込む電流によって生じる誤差が1%未満になるように抵抗R1とR2を通常選択します（これは約158kのR1の最大値に相当します）。

V<sub>OUT</sub>が外部の正電源でプルアップされるアプリケーションでは、FBXピンもR2とR1のネットワークを介してプルアップされます。FBXの電圧はその絶対最大定格(6V)を超えないようにしてください。図1のR5、D2、D3は正方向の抵抗性クランプを構成します。FBXの電圧を6V未満に抑えるために、以下の条件を満たす十分な大きさのR1とR2を選択してください。

$$6V \cdot \left(1 + \frac{R2}{R1}\right) + 3.5V \cdot \frac{R2}{8k\Omega} > V_{OUT(MAX)}$$

ここで、V<sub>OUT(MAX)</sub>は、外部電源でプルアップされる最大V<sub>OUT</sub>です。

### ソフトスタート

LT3757はスタートアップ時またはフォールト状態からの回復時にピーク・スイッチ電流と出力電圧(V<sub>OUT</sub>)オーバーシュートを制限する機能をいくつか備えています。これらの機能の主目的は外部部品や負荷へのダメージを防ぐことです。

スタートアップ時に高いピーク・スイッチ電流がスイッチング・レギュレータに発生することがあります。V<sub>OUT</sub>はその最終値にはほど遠いので、帰還ループが飽和し、レギュレータは出力コンデンサをできるだけ単時間に充電しようとするので、大きなピーク電流が発生します。大きなサージ電流はインダクタを飽和させるか、またはパワースイッチの機能不良を生じることがあります。

LT3757はこのメカニズムに対してSSピンを使って問題を解決します。図1に示されているように、SSピンはQ2を通してV<sub>C</sub>ピンをプルダウンすることによりパワーMOSFETの電流を減らします。このようにして、SSにより、スタートアップ時のピーク電流を制限しながら出力コンデンサをその最終値に向かって徐々に充電することができます。標準的スタートアップ波形は、「標準的性能特性」のセクションに示されています。インダクタ電流I<sub>L</sub>のスルーレートはソフトスタート機能によって制限されます。

スタートアップに加えて、ソフトスタートは以下のフォールトによってもトリガされます。

1. INTV<sub>CC</sub> > 17.5V
2. INTV<sub>CC</sub> < 2.6V
3. サーマル・ロックアウト

これら3つのフォールトのどれによっても、LT3757は直ちにスイッチングを停止します。SSピンはQ3によって放電します。全てのフォールトがクリアされ、SSピンが0.2Vより下に放電すると、10μAの電流源I<sub>SS2</sub>がSSピンを充電し始め、ソフトスタート動作が開始されます。

ソフトスタート時間は、次式に従ってソフトスタート・コンデンサを選択して設定します。

$$T_{SS} = C_{SS} \cdot \frac{1.25V}{10\mu A}$$



## アプリケーション情報

### FBX周波数フォールドバック

スタートアップ時または出力の短絡フォールトの間 $V_{OUT}$ が非常に低いとき、パワースイッチの電流を電流制限範囲内に保つため、スイッチングレギュレータは(スイッチのオフ時間の間インダクタ電流の減衰速度が非常に遅いので)低いデューティ・サイクルで動作する必要があります。最小オン時間の制約により、プログラムされたスイッチング周波数ではスイッチャが十分低いデューティ・サイクルを達成するのを妨げられることがあります。そのため、スイッチ電流は各スイッチ・サイクルにわたって増加し続け、プログラムされた電流制限を超えます。スイッチのピーク電流がプログラムされた値を超えるのを防ぐため、LT3757は周波数フォールドバック機能を備えており、FBX電圧が低いときスイッチング周波数を下げます(「標準的性能特性」のセクションの「正規化されたスイッチング周波数とFBX」のグラフを参照)。

標準的周波数フォールドバック波形が「標準的性能特性」のセクションに示されています。周波数フォールドバック機能により、最小オン時間のため $I_L$ がプログラムされたリミットを超えるのが防がれます。

周波数フォールドバックの間、周波数減少動作への干渉を防ぐため、外部クロックへの同期はディスエーブルされます。

### サーマル・ロックアウト

LT3757はダイの温度が約 $165^{\circ}\text{C}$ (標準)に達するとサーマル・ロックアウト状態になります。パワースイッチがオフします。ソフトスタート動作がトリガされます。デバイスはダイの温度が約 $5^{\circ}\text{C}$ (公称)低下すると再度イネーブルされます。

### ループ補償

ループ補償により安定性と過渡性能が決まります。LT3757/LT3757Aは電流モード制御を使って出力を安定化するので、ループ補償が簡単になります。LT3757Aは、LT3757と比べて、無負荷から重負荷へのトランジェント応答特性を改善しています。新しい内部回路により、高電流での非スイッチングからスイッチングへのトランジェントを数サイクルで実行できます。

最適値はコンバータのトポロジー、部品の値および動作条件(入力電圧、負荷電流など)に依存します。LT3757/LT3757Aの帰還ループを補償するには、直列RCネットワークが $V_C$ ピンからGNDに通常接続されます。標準的 $V_C$ 補償ネットワークを図1に示します。ほとんどのアプリケーションでは、コンデンサは $470\text{pF}\sim 22\text{nF}$ の範囲にします。抵抗は $5\text{k}\sim 50\text{k}$ の範囲にします。小さなコンデンサが多くの場合RC補償ネットワークに並列に接続され、内部誤差アンプを通して出力電圧リップルから生じる $V_C$ 電圧リップルを減衰させます。この並列コンデンサの値は通常 $10\text{pF}\sim 100\text{pF}$ の範囲です。補償ネットワークを設計する実際的な手法としては、このデータシートの回路の中の、目的のアプリケーションに似た回路から出発し、補償ネットワークを調整して性能を最適化します。次に、負荷電流、入力電圧、温度など全ての動作条件にわたって安定性をチェックします。

### SENSEピンのプログラミング

制御と保護のため、LT3757はGNDとMOSFETのソースの間のセンス抵抗( $R_{SENSE}$ )を使ってパワーMOSFETの電流を測定します。センス抵抗両端の検出電圧( $V_{SENSE}$ )の標準的波形を図4に示します。SENSEピンと $R_{SENSE}$ の間にケルビン・トレースを使い、デバイスのGNDを $R_{SENSE}$ のGND端子にできるだけ近づけて配置することが、適切な動作のために重要です。

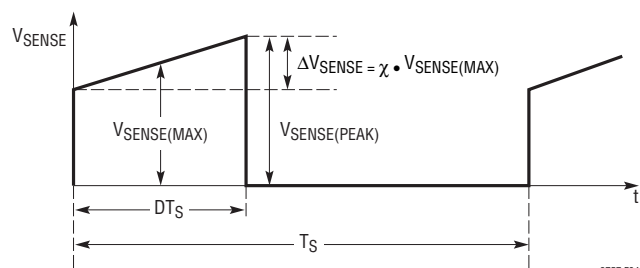


図4. スwitching・サイクル中の検出電圧

3757 F04

## アプリケーション情報

SENSEピンは電流制限機能を担うので、定常状態の通常動作の間のピーク電流検出電圧 $V_{SENSE(PEAK)}$ がSENSE電流制限スレッシュホールドよりも確実に低くなるように $R_{SENSE}$ を選択します(「電気的特性」の表を参照)。20%のマージンの場合、 $V_{SENSE(PEAK)}$ は80mVに設定されます。したがって、最大スイッチ・リップル電流のパーセンテージは次式を使って計算できます。

$$\chi = \frac{\Delta V_{SENSE}}{80\text{mV} - 0.5 \cdot \Delta V_{SENSE}}$$

以下の設計例ではインダクタの値を計算するのに $\chi$ が使われています。 $\Delta V_{SENSE}$ は $R_{SENSE}$ 両端のリップル電圧です。

LT3757スイッチング・コントローラは、M1がオンした直後の電流検出信号のリングングをブランキングするための100nsのタイミング時間を備えています。このリングングは、PCBトレース、センス抵抗、ダイオード、およびMOSFETの寄生インダクタンスと容量によって生じます。100nsのタイミング時間はLT3757のほとんどのアプリケーションで適切です。電流検出信号に非常に大きく長いリングングが生じるアプリケーションでは、小さなRCフィルタを追加して過度のリングングをフィルタすることができます。SENSEピンのRCフィルタを図5に示します。22 $\Omega$ の $R_{FLT}$ および2.2nF~10nFの $C_{FLT}$ を選択すると通常は十分です。 $R_{FLT}$ の抵抗は低く抑えます。SENSEピンからは65 $\mu\text{A}$ が流れ出ていることを忘れないで下さい。 $R_{FLT}$ の追加はSENSE電流制限スレッシュホールドに影響を与えます。

$$V_{SENSE\_ILIM} = 108\text{mV} - 65\mu\text{A} \cdot R_{FLT}$$

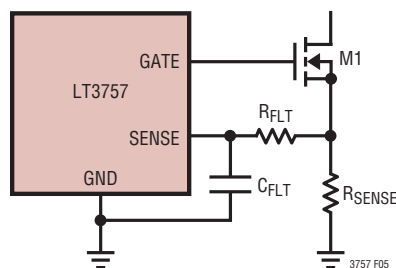


図5. SENSEピンのRCフィルタ

## アプリケーション回路

LT3757は異なるトポロジーとして構成設定することができます。最初に検討すべきトポロジーは昇圧コンバータで、続いてフライバック、SEPICおよび反転の各コンバータを検討します。

### 昇圧コンバータ: スイッチのデューティ・サイクルと周波数

LT3757は、コンバータの出力電圧が入力電圧より高いアプリケーションでは昇圧コンバータとして構成設定することができます。昇圧コンバータは短絡保護されていないことに注意してください。出力が短絡された状態では、インダクタ電流を制限するのは入力電源の供給能力だけです。短絡保護された昇圧コンバータが必要なアプリケーションについては、SEPICコンバータを扱っている「アプリケーション情報」のセクションを参照してください。

デューティ・サイクルの関数としての変換比は次のようになります。

$$\frac{V_{OUT}}{V_{IN}} = \frac{1}{1-D}$$

これは連続導通モード(CCM)の場合です。

CCMで動作している昇圧コンバータの場合、メイン・スイッチのデューティ・サイクルは出力電圧( $V_{OUT}$ )および入力電圧( $V_{IN}$ )に基づいて計算することができます。コンバータへの入力電圧が最小のとき最大デューティ・サイクル( $D_{MAX}$ )になります。

$$D_{MAX} = \frac{V_{OUT} - V_{IN(MIN)}}{V_{OUT}}$$

不連続導通モード(DCM)は、効率低下とスイッチング電流の増加を代償として、与えられた周波数で高い変換比を与えます。

## アプリケーション情報

### 昇圧コンバータ: インダクタとセンス抵抗の選択

昇圧トポロジーの場合、最大平均インダクタ電流は次式で与えられます。

$$I_{L(MAX)} = I_{O(MAX)} \cdot \frac{1}{1 - D_{MAX}}$$

次いで、リップル電流は次式で計算できます。

$$\Delta I_L = \chi \cdot I_{L(MAX)} = \chi \cdot I_{O(MAX)} \cdot \frac{1}{1 - D_{MAX}}$$

前の式の定数 $\chi$ は $I_{L(MAX)}$ を基準にしたインダクタのピーク・トゥ・ピーク・リップル電流のパーセンテージを表しています。

インダクタ・リップル電流はインダクタの値の選択に直接影響を与えます。小さな値の $\Delta I_L$ を選択すると、大きなインダクタンスが必要になり、電流ループの利得が減少します(コンバータは電圧モードに近づきます)。大きな $\Delta I_L$ の値を許容できれば過渡応答が速くなり、低インダクタンスの使用が可能になりますが、入力電流リップルが高くなり、コア損失が大きくなります。 $\chi$ が0.2~0.6の範囲に収まるようにすることを推奨します。

動作入力電圧範囲が与えられ、動作周波数とインダクタのリップル電流を選んだら、次式を使って昇圧コンバータのインダクタの値を決めることができます。

$$L = \frac{V_{IN(MIN)}}{\Delta I_L \cdot f} \cdot D_{MAX}$$

ピークおよびRMSインダクタ電流は次のようになります。

$$I_{L(PEAK)} = I_{L(MAX)} \cdot \left(1 + \frac{\chi}{2}\right)$$

$$I_{L(RMS)} = I_{L(MAX)} \cdot \sqrt{1 + \frac{\chi^2}{12}}$$

これらの式に基づいて、飽和電流定格とRMS電流定格が十分なインダクタを選択します。

$I_{L(PEAK)}$ の検出電圧を20%のマーヅンでSENSE電流制限スレッシュヨルドの最小になるように設定します。次いで、センス抵抗の値は次のように計算されます。

$$R_{SENSE} = \frac{80mV}{I_{L(PEAK)}}$$

### 昇圧コンバータ: パワーMOSFETの選択

パワーMOSFETの重要なパラメータは、ドレイン-ソース電圧定格( $V_{DS}$ )、スレッシュヨルド電圧( $V_{GS(TH)}$ )、オン抵抗( $R_{DS(ON)}$ )、ゲート-ソース電荷とゲート-ドレイン電荷( $Q_{GS}$ と $Q_{GD}$ )、最大ドレイン電流( $I_{D(MAX)}$ )およびMOSFETの熱抵抗( $R_{\theta JC}$ と $R_{\theta JA}$ )です。

パワーMOSFETはオフ時間の間に、最大出力電圧にダイオードの順方向電圧およびそのドレイン-ソース間の追加リンギングが加わった電圧に曝されます。その $BV_{DSS}$ が $V_{OUT}$ より安全マーヅンだけ高いMOSFETを選択することを推奨します(10Vの安全マーヅンで通常十分です)。

昇圧コンバータのMOSFETの消費する電力は次のとおりです。

$$P_{FET} = I_{L(MAX)}^2 \cdot R_{DS(ON)} \cdot D_{MAX} + 2 \cdot V_{OUT}^2 \cdot I_{L(MAX)} \cdot C_{RSS} \cdot f / 1A$$

上式の最初の項はデバイスの導通損失を表し、2番目の項はスイッチング損失を表します。 $C_{RSS}$ は逆伝達容量で、通常MOSFETの特性で規定されています。

最大の効率を得るには、 $R_{DS(ON)}$ と $C_{RSS}$ を最小にします。パワーMOSFETの消費する既知の電力から、次式を使って接合部温度を求めることができます。

$$T_J = T_A + P_{FET} \cdot \theta_{JA} = T_A + P_{FET} \cdot (\theta_{JC} + \theta_{CA})$$



## アプリケーション情報

$T_J$ がMOSFETの最大接合部温度定格を超えてはいけません。定常状態のMOSFETの温度を測定して、絶対最大定格を超えないことを確認することを推奨します。

### 昇圧コンバータ: 出力ダイオードの選択

効率を最大にするには、順方向の電圧降下が小さく、逆方向のリーク電流の小さな高速スイッチング・ダイオードが最適です。ダイオードが耐えなければならないピーク逆電圧は、レギュレータの出力電圧にオン時間の間そのアノード-カソード両端に現れる追加リングングを加えた電圧に等しくなります。通常動作の平均順方向電流は出力電流に等しく、ピーク電流は次の値に等しくなります。

$$I_{D(PEAK)} = I_{L(PEAK)} \left( 1 + \frac{\lambda}{2} \right) \cdot I_{L(MAX)}$$

ピーク反復逆電圧定格 $V_{RRM}$ が $V_{OUT}$ より安全マージンだけ高いものを推奨します(10Vの安全マージンで通常十分です)。

ダイオードの電力損失は次のとおりです。

$$P_D = I_{O(MAX)} \cdot V_D$$

ダイオードの接合部温度は次のとおりです。

$$T_J = T_A + P_D \cdot R_{\theta JA}$$

この式で使われる $R_{\theta JA}$ にはデバイスの $R_{\theta JC}$ およびボードから筐体内の周囲温度までの熱抵抗が通常含まれます。 $T_J$ がダイオードの最大接合部温度定格を超えてはいけません。

### 昇圧コンバータ: 出力コンデンサの選択

与えられた出力リップル電圧に対する適切な出力コンデンサを選択するとき、ESR(等価直列抵抗)、ESL(等価直列インダクタンス)およびバルク容量の寄与分について考慮する必要があります。標準的昇圧コンバータの場合、これら3つのパラメータ(ESR、ESL、バルクC)の出力電圧リップル波形に対する影響を図6に示します。

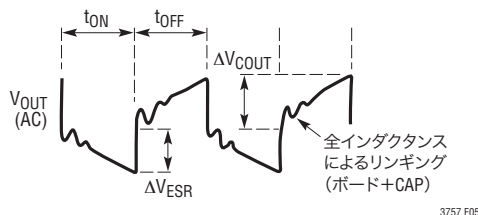


図6. 昇圧コンバータの出力リップルの波形

部品の選択は、(出力電圧のパーセンテージで表した)最大許容リップル電圧と、このリップルをESRのステップ $\Delta V_{ESR}$ と充放電 $\Delta V_{COUT}$ の間でどのように分割すべきかの検討から始めます。簡単化するため、最大出力リップルとして2%を選択し、 $\Delta V_{ESR}$ と $\Delta V_{COUT}$ の間で等分します。このパーセンテージ・リップルはアプリケーションの要件に依存して変化し、以下の式は簡単に修正することができます。全リップル電圧への1%寄与の場合、出力コンデンサのESRは次式を使って決めることができます。

$$ESR_{COUT} \leq \frac{0.01 \cdot V_{OUT}}{I_{D(PEAK)}}$$

## アプリケーション情報

バルクC部品も全リップルの1%に寄与しますが、この場合次のようになります。

$$C_{OUT} \geq \frac{I_{O(MAX)}}{0.01 \cdot V_{OUT} \cdot f}$$

図6に示されているように、昇圧レギュレータの出力コンデンサには高いRMSリップル電流が流れます。出力コンデンサのRMSリップル電流定格は次式を使って決めることができます。

$$I_{RMS(COUT)} \geq I_{O(MAX)} \cdot \sqrt{\frac{D_{MAX}}{1-D_{MAX}}}$$

ESRの要件を満たすため、複数のコンデンサを並列に接続することがよくあります。通常、ESRの要件が満たされると、その容量はフィルタリングに関して妥当であり、必要なRMS電流定格をもっています。一般にセラミック・コンデンサを並列に追加して出力コンデンサの寄生インダクタンスの影響を減らします。それによってコンバータの出力の高周波スイッチング・ノイズが減少します。

### 昇圧コンバータ: 入力コンデンサの選択

インダクタが入力に直列に接続されており、入力電流波形が連続的なので、昇圧コンバータの入力コンデンサは出力コンデンサほど条件が厳しくありません。入力電圧源のインピーダンスにより入力コンデンサの容量が決まります。この容量は標準で10μF~100μFの範囲です。出力コンデンサの場合ほど条件が厳しくはありませんが、低ESRのコンデンサを推奨します。

昇圧コンバータの入力コンデンサのRMSリップル電流は次のとおりです。

$$I_{RMS(CIN)} = 0.3 \cdot \Delta I_L$$

### フライバック・コンバータのアプリケーション

LT3757は、コンバータが複数の出力、高い出力電圧または絶縁された出力を備えているアプリケーションではフライバック・コンバータとして構成設定することができます。簡略化されたフライバック・コンバータを図7に示します。

フライバック・コンバータは複数出力の部品数が非常に少なく、巻数比を慎重に選択すれば望みのデューティ・サイクルで出力/入力電圧変換比を高くすることができます。ただし、高いピーク電流、高いピーク電圧、さらにその結果生じる電力損失により、効率が低くなります。フライバック・コンバータは普通50W未満の出力電力に使われます。

フライバック・コンバータは、連続モードまたは不連続モードのどちらでも動作するように設計することができます。連続モードに比べて、不連続モードにはトランスのインダクタンスが小さく、ループ補償しやすいという利点があり、ピークと平均の電流比が高く効率が低いという短所があります。出力電圧が高いアプリケーションでは、大きなトランスの使用を避けるため、不連続モードで動作するようにフライバック・コンバータを設計することができます。

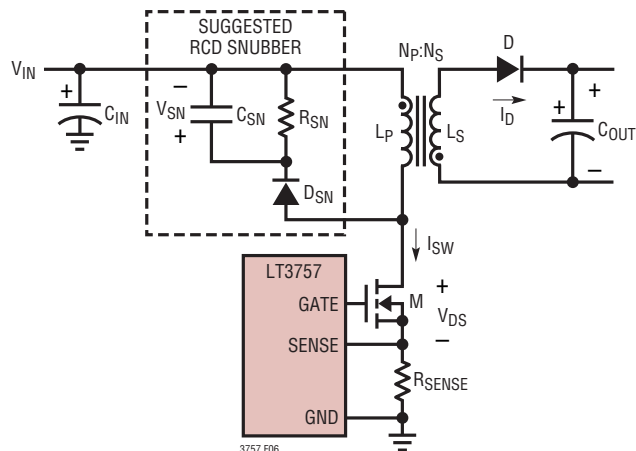


図7. 簡略化したフライバック・コンバータ

## アプリケーション情報

### フライバック・コンバータ: スイッチのデューティ・サイクルと巻数比

フライバック・コンバータの連続モード動作の変換比は次のようになります。

$$\frac{V_{OUT}}{V_{IN}} = \frac{N_S}{N_P} \cdot \frac{D}{1-D}$$

ここで、 $N_S/N_P$ は1次に対する2次の巻数比です。

不連続モード動作のフライバック・コンバータの波形を図8に示します。各スイッチング周期 $T_S$ の間、 $DT_S$ 、 $D2T_S$ 、 $D3T_S$ の3つのサブインターバルが生じます。 $DT_S$ の間、Mがオンし、Dが逆バイアスされます。 $D2T_S$ の間、Mがオフし、 $L_S$ には電流が流れます。 $D3T_S$ の間、 $L_P$ 電流と $L_S$ 電流の両方がゼロになります。

フライバック・コンバータの不連続モード動作の変換比は次のようになります。

$$\frac{V_{OUT}}{V_{IN}} = \frac{N_S}{N_P} \cdot \frac{D}{D2}$$

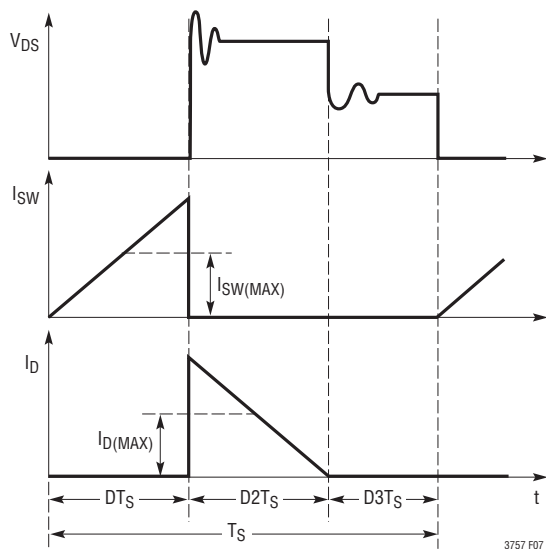


図8. 不連続モード動作の  
フライバック・コンバータの波形

前の式に従って、特定のアプリケーションに適したスイッチの電圧や巻数比を比較的自由に選択することができます。デューティ・サイクルと巻数比の選択には、多数の変数が関係するため、いくらか反復作業を要します。出発点としてデューティ・サイクルまたは巻数比のどちらかを選択することができます。スイッチのデューティ・サイクルまたは巻数比の選択の際、コンバータの性能を最適化するため、以下のトレードオフを検討します。デューティ・サイクルが高いほど、以下の面でフライバック・コンバータに影響を与えます。

- MOSFETのRMS電流 $I_{SW(RMS)}$ が下がりますが、MOSFETの $V_{DS}$ ピーク電流が上がります。
- ダイオードのピーク逆電圧が下がりますが、ダイオードのRMS電流 $I_{D(RMS)}$ が上がります。
- トランスの巻数比( $N_P/N_S$ )が大きくなります。

次の選択により、

$$\frac{D}{D+D2} = \frac{1}{3}$$

(不連続モード動作では)パワーMOSFETへの電力ストレス(RMS電流とピーク電圧の積)が最低になります。ただし、出力電圧が高いアプリケーションでは、もっと高いデューティ・サイクルを採用して、ダイオードの大きなピーク逆電圧を制限することができます。次の選択により、

$$\frac{D}{D+D2} = \frac{2}{3}$$

(不連続モード動作では)ダイオードへの電力ストレス(RMS電流とピーク電圧の積)が最低になります。デューティ・サイクルが極端に高いか、または低いと、MOSFETまたはダイオードへの電力ストレスが高くなり、効率が低下します。20%~80%のデューティ・サイクルを選択することを推奨します。

## アプリケーション情報

### フライバック・コンバータ: 不連続モード動作のトランスの設計

不連続モード動作のトランスのデザインはここに示されているように選択します。図8に従うと、コンバータの $V_{IN}$ が最小で、出力電力( $P_{OUT}$ )が最大るとき、 $D_3$ は最小( $D_{3MIN}$ )になります。 $D_{3MIN}$ が10%以上になるように選択して、コンバータが常に不連続モードで動作するように保証します。(D3を高く選択すると、低いインダクタンスを使用できますが、ピーク・スイッチ電流も大きくなります。)

ユーザーは、開始点として $D_{MAX}$ を選択できます。最大平均1次電流は次式を使って計算することができます。

$$I_{LP(MAX)} = I_{SW(MAX)} = \frac{P_{OUT(MAX)}}{D_{MAX} \cdot V_{IN(MIN)} \cdot \eta}$$

ここで、 $\eta$ はコンバータの効率です。

フライバック・コンバータに複数の出力がある場合、 $P_{OUT(MAX)}$ は全ての出力電力の和です。

最大平均2次電流は次のようになります。

$$I_{LS(MAX)} = I_{D(MAX)} = \frac{I_{OUT(MAX)}}{D_2}$$

ここで、

$$D_2 = 1 - D_{MAX} - D_3$$

1次および2次のRMS電流は次のようになります。

$$I_{LP(RMS)} = 2 \cdot I_{LP(MAX)} \cdot \sqrt{\frac{D_{MAX}}{3}}$$

$$I_{LS(RMS)} = 2 \cdot I_{LS(MAX)} \cdot \sqrt{\frac{D_2}{3}}$$

図8に従って、1次および2次のピーク電流は次のようになります。

$$I_{LP(PEAK)} = I_{SW(PEAK)} = 2 \cdot I_{LP(MAX)}$$

$$I_{LS(PEAK)} = I_D(PEAK) = 2 \cdot I_{LS(MAX)}$$

フライバック・コンバータのトランスの1次と2次のインダクタの値は以下の式を使って決めることができます。

$$L_P = \frac{D_{MAX}^2 \cdot V_{IN(MIN)}^2 \cdot \eta}{2 \cdot P_{OUT(MAX)} \cdot f}$$

$$L_S = \frac{D_2^2 \cdot (V_{OUT} + V_D)}{2 \cdot I_{OUT(MAX)} \cdot f}$$

1次と2次の巻数比は次のとおりです。

$$\frac{N_P}{N_S} = \sqrt{\frac{L_P}{L_S}}$$

### フライバック・コンバータ: スナバの設計

トランスの漏れインダクタンス(1次側または2次側のいずれか)により、MOSFETがオフした後に電圧スパイクが生じます。これは負荷電流が大きくなるほど顕著になります。蓄積された大きなエネルギーが消費されなければならないからです。場合によっては、MOSFETのドレイン・ノードでの過電圧によるブレイクダウンを避けるため、スナバ回路が必要です。異なるスナバ回路があります。スナバの設計に関しては、「アプリケーションノート19」を参照してください。RCDスナバを図7に示します。

スナバ抵抗の値( $R_{SN}$ )は次式を使って計算することができます。

$$R_{SN} = 2 \cdot \frac{V_{SN}^2 - V_{SN} \cdot V_{OUT} \cdot \frac{N_P}{N_S}}{I_{SW(PEAK)}^2 \cdot L_{LK} \cdot f}$$

## アプリケーション情報

ここで、 $V_{SN}$ はスナバ・コンデンサの電圧です。 $V_{SN}$ が小さいほどスナバの損失が大きくなります。適切な $V_{SN}$ は次の値の2～2.5倍です。

$$\frac{V_{OUT} \cdot N_P}{N_S}$$

$L_{LK}$ は1次巻線の漏れインダクタンスで、通常トランスの特性で規定されています。 $L_{LK}$ は2次巻線が短絡された状態で1次インダクタンスを測定することにより得られます。スナバ・コンデンサの値( $C_{CN}$ )は次式を使って決めることができます。

$$C_{CN} = \frac{V_{SN}}{\Delta V_{SN} \cdot R_{CN} \cdot f}$$

ここで $\Delta V_{SN}$ は $C_{CN}$ 両端の電圧リップルです。適切な $\Delta V_{SN}$ は $V_{SN}$ の5～10%です。 $D_{SN}$ の逆電圧定格は $V_{SN}$ と $V_{IN(MAX)}$ の和より高くなります。

### フライバック・コンバータ: センス抵抗の選択

フライバック・コンバータでは、パワースイッチがオンしているとき、センス抵抗を流れる電流( $I_{SENSE}$ )は次のようになります。

$$I_{SENSE} = I_{LP}$$

$I_{LP(PEAK)}$ の検出電圧を20%の-marginでSENSE電流制限スレッシュホールドの最小になるように設定します。次いで、センス抵抗の値は次のように計算されます。

$$R_{SENSE} = \frac{80mV}{I_{LP(PEAK)}}$$

### フライバック・コンバータ: パワーMOSFETの選択

フライバック構成では、最大 $V_{IN}$ 、反射2次電圧、および漏れインダクタンスによる電圧スパイクを扱うのに、 $V_{DC}$ 定格が十分高いMOSFETを選択します。次式を使って、MOSFETの必要な $V_{DC}$ 定格を近似します。

$$BV_{DSS} > V_{DS(PEAK)}$$

ここで、

$$V_{DS(PEAK)} = V_{IN(MAX)} + V_{SN}$$

フライバック・コンバータのMOSFETの電力損失は次のとおりです。

$$P_{FET} = I_M^2(RMS) \cdot R_{DS(ON)} + 2 \cdot V_{DS(PEAK)}^2 \cdot I_L(MAX) \cdot C_{RSS} \cdot f / 1A$$

この式の最初の項はデバイスの導通損失を表し、2番目の項はスイッチング損失を表します。 $C_{RSS}$ は逆伝達容量で、通常MOSFETの特性で規定されています。

パワーMOSFETの消費する既知の電力から、次式を使って接合部温度を求めることができます。

$$T_J = T_A + P_{FET} \cdot \theta_{JA} = T_A + P_{FET} \cdot (\theta_{JC} + \theta_{CA})$$

$T_J$ がMOSFETの最大接合部温度定格を超えてはいけません。定常状態のMOSFETの温度を測定して、絶対最大定格を超えないことを確認することを推奨します。

## アプリケーション情報

### フライバック・コンバータ: 出力ダイオードの選択

フライバック・コンバータの出力ダイオードは、大きなRMS電流とピーク逆電圧のストレスに曝されます。順方向の電圧降下が小さく、逆方向のリーク電流の小さな高速スイッチング・ダイオードが最適です。出力電圧が100Vより低ければ、ショットキー・ダイオードを推奨します。

次式を使って、必要なピーク反復逆電圧定格 $V_{RRM}$ を近似します。

$$V_{RRM} > \frac{N_S}{N_P} \cdot V_{IN(MAX)} + V_{OUT}$$

ダイオードの電力損失は次のとおりです。

$$P_D = I_O(MAX) \cdot V_D$$

ダイオードの接合部温度は次のとおりです。

$$T_J = T_A + P_D \cdot R_{\theta JA}$$

この式で使われる $R_{\theta JA}$ にはデバイスの $R_{\theta JC}$ およびボードから筐体内の周囲温度までの熱抵抗が通常含まれます。 $T_J$ がダイオードの最大接合部温度定格を超えてはいけません。

### フライバック・コンバータ: 出力コンデンサの選択

フライバック・コンバータの出力コンデンサの動作条件は、昇圧コンバータのそれに似ています。 $C_{OUT}$ と $ESR_{COUT}$ の計算に関しては、「昇圧コンバータ: 出力コンデンサの選択」のセクションを参照してください。

不連続動作の出力コンデンサのRMSリップル電流定格は、次式を使って決めることができます。

$$I_{RMS(COUT),DISCONTINUOUS} \geq I_O(MAX) \cdot \sqrt{\frac{4 - (3 \cdot D_2)}{3 \cdot D_2}}$$

### フライバック・コンバータ: 入力コンデンサの選択

フライバック・コンバータの入力コンデンサは、不連続1次電流による大きなRMS電流に曝されます。大きな過渡電圧を防止するには、最大RMS電流に対応できるサイズの低ESR入力コンデンサを使用します。不連続動作の入力コンデンサのRMSリップル電流定格は、次式を使って決めることができます。

$$I_{RMS(CIN),DISCONTINUOUS} \geq \frac{P_{OUT(MAX)}}{V_{IN(MIN)} \cdot \eta} \cdot \sqrt{\frac{4 - (3 \cdot D_{MAX})}{3 \cdot D_{MAX}}}$$

### SEPICコンバータのアプリケーション

図1に示されているように、LT3757はSEPIC (single-ended primary inductance converter) として構成することができます。このトポロジーにより、入力電圧を必要な出力電圧より高くすることも、等しくすることも、低くすることもできます。デューティ・サイクルの関数としての変換比は次のとおりです。

$$\frac{V_{OUT} + V_D}{V_{IN}} = \frac{D}{1 - D}$$

これは連続導通モード (CCM) の場合です。

SEPICコンバータでは、入力と出力の間にDC経路は存在しません。これは、回路がシャットダウン状態のとき入力ソースから出力を切断する必要のあるアプリケーションでは、昇圧コンバータに比した利点です。

フライバック・コンバータに比べて、SEPICコンバータには、パワーMOSFETと出力ダイオードの両方の電圧がコンデンサ ( $C_{IN}$ ,  $C_{DC}$  および  $C_{OUT}$ ) によってクランプされるという利点があるので、パワーMOSFETと出力ダイオード両端の電圧リングが小さくなります。SEPICコンバータにはフライバック・コンバータの入力コンデンサよりはるかに小さな入力コンデンサが必要です。



## アプリケーション情報

これは、SEPICコンバータでは、インダクタL1が入力に直列であり、入力コンデンサを流れるリップル電流が連続であるためです。

**SEPICコンバータ: スイッチのデューティ・サイクルと周波数**  
CCMで動作しているSEPICコンバータの場合、メイン・スイッチのデューティ・サイクルは、出力電圧 ( $V_{OUT}$ )、入力電圧 ( $V_{IN}$ ) およびダイオードの順方向電圧 ( $V_D$ ) に基づいて計算することができます。

コンバータへの入力電圧が最小のとき最大デューティ・サイクル ( $D_{MAX}$ ) になります。

$$D_{MAX} = \frac{V_{OUT} + V_D}{V_{IN(MIN)} + V_{OUT} + V_D}$$

### SEPICコンバータ: インダクタとセンス抵抗の選択

図1に示されているように、SEPICコンバータには2個のインダクタ ( $L_1$  と  $L_2$ ) が備わっています。  $L_1$  と  $L_2$  は別個のものでもかまいませんが、スイッチング・サイクルを通して  $L_1$  と  $L_2$  には同じ電圧が加わるので同じコアに巻くこともできます。

SEPICトポロジーの場合、  $L_1$  を流れる電流はコンバータの入力電流です。出力電力は理想的には入力電力に等しいという事実に基づいて、  $L_1$  と  $L_2$  の最大平均インダクタ電流は以下ようになります。

$$I_{L1(MAX)} = I_{IN(MAX)} = I_{O(MAX)} \cdot \frac{D_{MAX}}{1 - D_{MAX}}$$

$$I_{L2(MAX)} = I_{O(MAX)}$$

SEPICコンバータでは、パワースイッチがオンのときスイッチ電流は  $I_{L1} + I_{L2}$  に等しいので、最大平均スイッチ電流は次のように定まります。

$$I_{SW(MAX)} = I_{L1(MAX)} + I_{L2(MAX)} = I_{O(MAX)} \cdot \frac{1}{1 - D_{MAX}}$$

また、ピーク・スイッチ電流は次のとおりです。

$$I_{SW(PEAK)} = \left(1 + \frac{\chi}{2}\right) \cdot I_{O(MAX)} \cdot \frac{1}{1 - D_{MAX}}$$

上の式の定数  $\chi$  は、図9に示されているように、  $I_{SW(MAX)}$  を基準にしたスイッチのピーク・トゥ・ピーク・リップル電流のパーセンテージを表しています。スイッチのリップル電流  $\Delta I_{SW}$  は次のとおりです。

$$\Delta I_{SW} = \chi \cdot I_{SW(MAX)}$$

インダクタ・リップル電流  $\Delta I_{L1}$  と  $\Delta I_{L2}$  は等しくなります。

$$\Delta I_{L1} = \Delta I_{L2} = 0.5 \cdot \Delta I_{SW}$$

インダクタ・リップル電流はインダクタの値の選択に直接影響を与えます。小さな値の  $\Delta I_L$  を選択すると、大きなインダクタンスが必要になり、電流ループの利得が減少します (コンバータは電圧モードに近づきます)。大きな  $\Delta I_L$  の値を許容できれば低インダクタンスを使用できますが、入力電流リップルが高くなり、コア損失が大きくなります。  $\chi$  が 0.2 ~ 0.4 の範囲に収まるようにすることを推奨します。

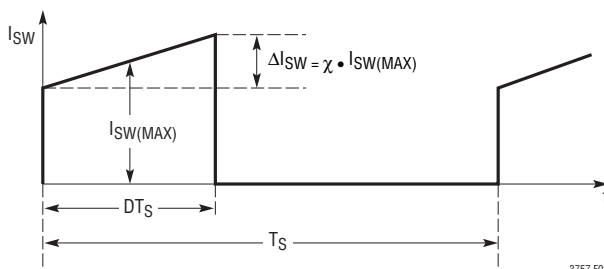


図9. SEPICコンバータのスイッチ電流波形



## アプリケーション情報

動作入力電圧範囲が与えられ、動作周波数とインダクタのリップル電流を選んだら、次式を使ってSEPICコンバータのインダクタの値(L1とL2は独立)を決めることができます。

$$L1=L2=\frac{V_{IN(MIN)}}{0.5 \cdot \Delta I_{SW} \cdot f} \cdot D_{MAX}$$

ほとんどのSEPICアプリケーションでは、等しいインダクタの値は1μH~100μHの範囲に収まります。

L1 = L2とし、それらを同じコアに巻くと、相互インダクタンスにより前の式のインダクタンスの値は2Lで置き換えられます。

$$L=\frac{V_{IN(MIN)}}{\Delta I_{SW} \cdot f} \cdot D_{MAX}$$

これにより、インダクタの同じリップル電流とエネルギー蓄積が維持されます。ピーク・インダクタ電流は次のようになります。

$$I_{L1(PEAK)} = I_{L1(MAX)} + 0.5 \cdot \Delta I_{L1}$$

$$I_{L2(PEAK)} = I_{L2(MAX)} + 0.5 \cdot \Delta I_{L2}$$

RMSインダクタ電流は次のようになります。

$$I_{L1(RMS)} = I_{L1(MAX)} \cdot \sqrt{1 + \frac{\chi_{L1}^2}{12}}$$

ここで、

$$\chi_{L1} = \frac{\Delta I_{L1}}{I_{L1(MAX)}}$$

$$I_{L2(RMS)} = I_{L2(MAX)} \cdot \sqrt{1 + \frac{\chi_{L2}^2}{12}}$$

ここで、

$$\chi_{L2} = \frac{\Delta I_{L2}}{I_{L2(MAX)}}$$

上の式に基づいて、飽和電流定格とRMS電流定格が十分なインダクタを選択します。

SEPICコンバータでは、パワースイッチがオンしているとき、センス抵抗を流れる電流(I<sub>SENSE</sub>)はスイッチ電流です。

I<sub>SENSE(PEAK)</sub>の検出電圧を20%のマーヅンでSENSE電流制限スレッシュホールドの最小になるように設定します。次いで、センス抵抗の値は次のように計算されます。

$$R_{SENSE} = \frac{80 \text{ mV}}{I_{SW(PEAK)}}$$

### SEPICコンバータ: パワーMOSFETの選択

SEPIC構成では、V<sub>DC</sub>定格が出力電圧と入力電圧の和より安全マーヅンだけ高いMOSFETを選択します(10Vの安全マーヅンで通常十分です)。

SEPICコンバータのMOSFETの電力損失は次のとおりです。

$$P_{FET} = I_{SW(MAX)}^2 \cdot R_{DS(ON)} \cdot D_{MAX} + 2 \cdot (V_{IN(MIN)} + V_{OUT})^2 \cdot I_{L(MAX)} \cdot C_{RSS} \cdot f / 1A$$

この式の最初の項はデバイスの導通損失を表し、2番目の項はスイッチング損失を表します。C<sub>RSS</sub>は逆伝達容量で、通常MOSFETの特性で規定されています。

最大の効率を得るには、R<sub>DS(ON)</sub>とC<sub>RSS</sub>を最小にします。パワーMOSFETの消費する既知の電力から、次式を使って接合部温度を求めることができます。

$$T_J = T_A + P_{FET} \cdot \theta_{JA} = T_A + P_{FET} \cdot (\theta_{JC} + \theta_{CA})$$

T<sub>J</sub>がMOSFETの最大接合部温度定格を超えてはいけません。定常状態のMOSFETの温度を測定して、絶対最大定格を超えないことを確認することを推奨します。

## アプリケーション情報

### SEPICコンバータ: 出力ダイオードの選択

効率を最大にするには、順方向の電圧降下が小さく、逆方向のリーク電流の小さな高速スイッチング・ダイオードが最適です。通常動作の平均順方向電流は出力電流に等しく、ピーク電流は次の値に等しくなります。

$$I_{D(\text{PEAK})} = \left(1 + \frac{\chi}{2}\right) \cdot I_{O(\text{MAX})} \cdot \frac{1}{1 - D_{\text{MAX}}}$$

ピーク反復逆電圧定格  $V_{RRM}$  が  $V_{\text{OUT}} + V_{\text{IN}(\text{MAX})}$  より安全マージンだけ高いものを推奨します (10V の安全マージンで通常十分です)。

ダイオードの電力損失は次のとおりです。

$$P_D = I_{O(\text{MAX})} \cdot V_D$$

ダイオードの接合部温度は次のとおりです。

$$T_J = T_A + P_D \cdot R_{\theta JA}$$

この式で使われる  $R_{\theta JA}$  にはデバイスの  $R_{\theta JC}$  およびボードから筐体内の周囲温度までの熱抵抗が通常含まれます。  $T_J$  がダイオードの最大接合部温度定格を超えてはいけません。

### SEPICコンバータ: 出力コンデンサと入力コンデンサの選択

SEPICコンバータの出力コンデンサと入力コンデンサの選択は、昇圧コンバータの場合に似ています。「昇圧コンバータ: 出力コンデンサの選択」と「昇圧コンバータ: 入力コンデンサの選択」の各セクションを参照してください。

### SEPICコンバータ: DCカップリング・コンデンサの選択

DCカップリング・コンデンサ (図1に示されている  $C_{DC}$ ) は、DC電圧定格が最大入力電圧より大きいものにします。

$$V_{C_{DC}} > V_{\text{IN}(\text{MAX})}$$

$C_{DC}$  はほぼ方形の電流波形をしています。スイッチのオフ時間の間  $C_{DC}$  を流れる電流は  $I_{\text{IN}}$  ですが、オン時間の間は約  $-I_O$  が流れます。カップリング・コンデンサのRMS定格は次式によって決まります。

$$I_{\text{RMS}(C_{DC})} > I_{O(\text{MAX})} \cdot \sqrt{\frac{V_{\text{OUT}} + V_D}{V_{\text{IN}(\text{MIN})}}}$$

$C_{DC}$  には、ESRとESLの小さなX5RまたはX7Rのセラミック・コンデンサが適しています。

### 反転コンバータのアプリケーション

図10に示されているように、LT3757はデュアル・インダクタの反転トポロジーとして構成設定することができます。  $V_{\text{IN}}$  に対する  $V_{\text{OUT}}$  の比は次のようになります。

$$\frac{V_{\text{OUT}} - V_D}{V_{\text{IN}}} = -\frac{D}{1 - D}$$

これは連続導通モード (CCM) の場合です。

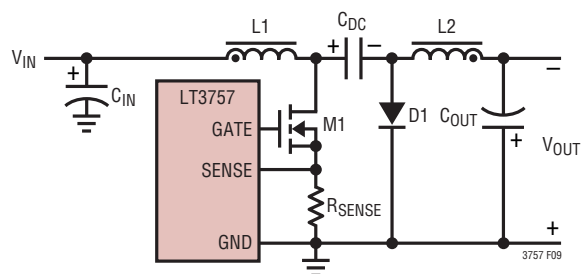


図10. 簡略化した反転コンバータ

## アプリケーション情報

**反転コンバータ: スイッチのデューティ・サイクルと周波数**  
CCMで動作している反転コンバータの場合、メイン・スイッチのデューティ・サイクルは負の出力電圧 ( $V_{OUT}$ ) および入力電圧 ( $V_{IN}$ ) に基づいて計算することができます。

コンバータへの入力電圧が最小のとき最大デューティ・サイクル ( $D_{MAX}$ ) になります。

$$D_{MAX} = \frac{V_{OUT} - V_D}{V_{OUT} - V_D - V_{IN(MIN)}}$$

### 反転コンバータ: インダクタ、センス抵抗、パワーMOSFET、出力ダイオードおよび入力コンデンサの選択

反転コンバータのインダクタ、センス抵抗、パワーMOSFET、出力ダイオードおよび入力コンデンサの選択は、SEPICコンバータの場合に似ています。対応するSEPICコンバータのセクションを参照してください。

### 反転コンバータ: 出力コンデンサの選択

同程度の出力リップルにするには、反転コンバータには、昇圧、フライバック、SEPICコンバータの出力コンデンサよりはるかに小さな出力コンデンサが必要です。これは、反転コンバータでは、インダクタL2が出力に直列であり、出力コンデンサを流れるリップル電流が連続であるためです。出力リップル電圧は、出力コンデンサのESRとバルク容量を流れるL2のリップル電流によって生じます。

$$\Delta V_{OUT(P-P)} = \Delta I_{L2} \cdot \left( ESR_{C_{OUT}} + \frac{1}{8 \cdot f \cdot C_{OUT}} \right)$$

最大出力リップルを規定した後、ユーザーは前の式に従って出力コンデンサを選択することができます。

ESRはX5RまたはX7Rの高品質誘電体のセラミック・コンデンサを使って最小にすることができます。多くのアプリケーションで、セラミック・コンデンサは出力電圧リップルを制限するのに十分です。

出力コンデンサのRMSリップル電流定格は次の値を超える必要があります。

$$I_{RMS(C_{OUT})} > 0.3 \cdot \Delta I_{L2}$$

### 反転コンバータ: DCカップリング・コンデンサの選択

DCカップリング・コンデンサ (図10に示されている  $C_{DC}$ ) は、DC電圧定格が最大入力電圧から出力電圧 (負電圧) を差し引いた電圧より大きいものにします。

$$V_{C_{DC}} > V_{IN(MAX)} - V_{OUT}$$

$C_{DC}$  はほぼ方形の電流波形をしています。スイッチのオフ時間の間  $C_{DC}$  を流れる電流は  $I_{IN}$  ですが、オン時間の間は約  $-I_O$  が流れます。カップリング・コンデンサのRMS定格は次式によって決まります。

$$I_{RMS(C_{DC})} > I_{O(MAX)} \cdot \sqrt{\frac{D_{MAX}}{1 - D_{MAX}}}$$

$C_{DC}$  には、ESRとESLの小さなX5RまたはX7Rのセラミック・コンデンサが適しています。

## アプリケーション情報

### 基板のレイアウト

LT3757は高速で動作するので、基板のレイアウトと部品の配置には細心の注意が必要です。パッケージの露出パッドはデバイスの唯一のGND端子であり、このデバイスの熱管理に重要です。したがって、露出パッドと基板のグランド・プレーンの間を電気的および熱的に十分接触させることが重要です。LT3757が最大出力で電力を供給するには、パッケージ内部で発生した熱を放散するのに十分な熱経路を与えることが不可欠です。プリント回路基板のビアを多数使って、できるだけ面積の大きな銅プレーンにデバイスの熱を逃がすことを推奨します。

輻射や高周波共振の問題を防ぐため、ICに接続する部品、特にdi/dtの高い電力経路の適切なレイアウトが不可欠です。異なるトポロジーの以下のdi/dtループをできるだけ狭くして、誘導性リングングを減らします。

- 昇圧構成では、di/dtの高いループには、出力コンデンサ、センス抵抗、パワーMOSFETおよびショットキー・ダイオードが含まれます。
- フライバック構成では、di/dtの高い1次ループには、入力コンデンサ、1次巻線、パワーMOSFETおよびセンス抵抗が含まれます。di/dtの高い2次ループには、出力コンデンサ、2次巻線および出力ダイオードが含まれます。
- SEPIC構成では、di/dtの高いループには、パワーMOSFET、センス抵抗、出力コンデンサ、ショットキー・ダイオードおよびカップリング・コンデンサが含まれます。
- 反転構成では、di/dtの高いループには、パワーMOSFET、センス抵抗、ショットキー・ダイオードおよびカップリング・コンデンサが含まれます。

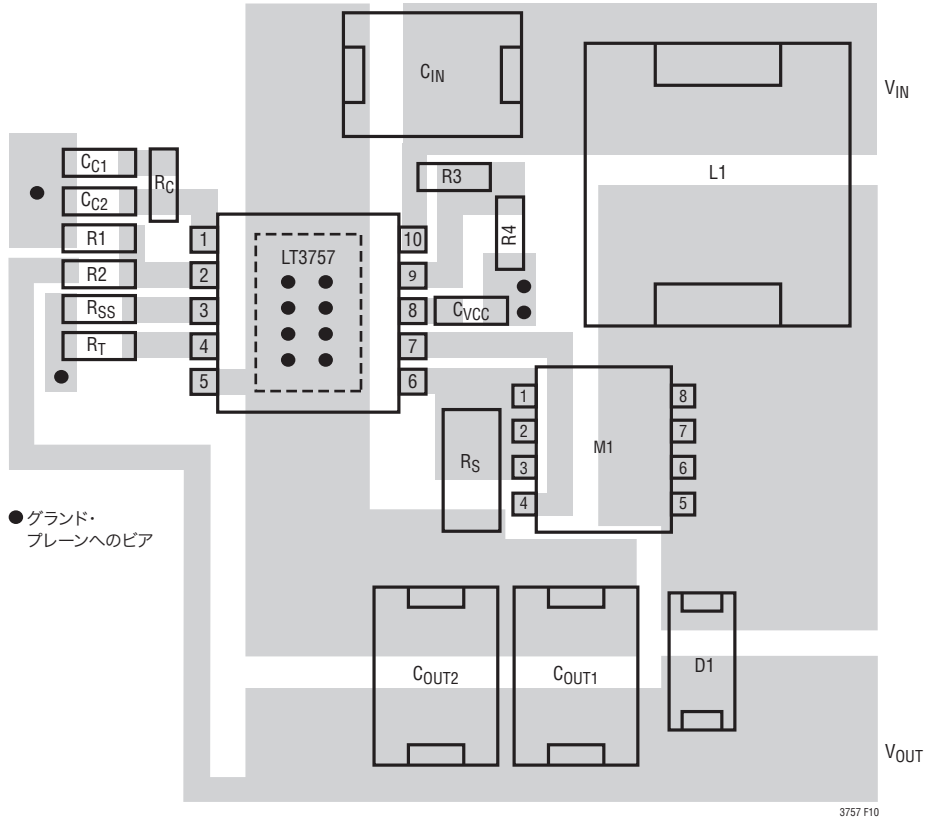


図11. 8V~16V入力、24V/2A出力の昇圧コンバータの推奨レイアウト

## アプリケーション情報

パワーMOSFETに加わる電圧をチェックします。それにはドレイン-ソース電圧をデバイスの端子両端で直接測定します(オシロスコープの1本のプローブのグランドをPCボードのソース・パッドに直接当てます)。誘導性リングングに注意してください。これはMOSFETの最大電圧定格を超えることがあります。このリングングを避けることができず、デバイスの最大定格を超えているなら、もっと電圧の高いデバイスを選択するか、あるいはアバランシェ耐量の保証されたパワーMOSFETを指定します。

小信号部品は高周波数のスイッチング・ノードから離して配置します。最適のロード・レギュレーションと真のリモート検出のために、出力電圧を検出する抵抗分割器のトップは出力コンデンサのトップに独立に接続し(ケルビン接続)、 $dV/dt$ が高いどのトレースからも離しておきます。高インピーダンスのFBXノードを短くするため、分割器の抵抗はLT3757の近くに配置します。

8V~16V入力、24V/2A出力の昇圧コンバータの推奨レイアウトを図11に示します。

### 推奨部品のメーカー

参考として推奨部品のメーカーを表2に示します。

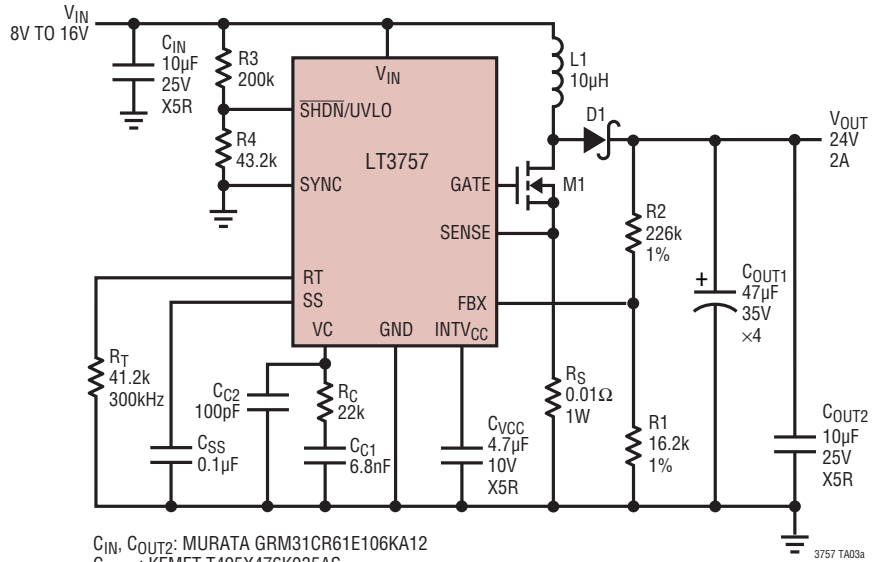
表2. 推奨部品のメーカー

VENDOR	COMPONENTS	WEB ADDRESS
AVX	Capacitors	avx.com
BH Electronics	Inductors, Transformers	bhelectronics.com
Coilcraft	Inductors	coilcraft.com
Cooper Bussmann	Inductors	bussmann.com
Diodes, Inc	Diodes	diodes.com
Fairchild	MOSFETs	fairchildsemi.com
General Semiconductor	Diodes	generalsemiconductor.com
International Rectifier	MOSFETs, Diodes	irf.com
IRC	Sense Resistors	ircct.com
Kemet	Capacitors	kemet.com
Magnetics Inc	Toroid Cores	mag-inc.com
Microsemi	Diodes	microsemi.com
Murata-Erie	Inductors, Capacitors	murata.co.jp
Nichicon	Capacitors	nichicon.com
On Semiconductor	Diodes	onsemi.com
Panasonic	Capacitors	panasonic.com
Sanyo	Capacitors	sanyo.co.jp
Sumida	Inductors	sumida.com
Taiyo Yuden	Capacitors	t-yuden.com
TDK	Capacitors, Inductors	component.tdk.com
Thermalloy	Heat Sinks	aavidthermalloy.com
Tokin	Capacitors	nec-tokinaamerica.com
Toko	Inductors	tokoam.com
United Chemicon	Capacitors	chemi-com.com
Vishay/Dale	Resistors	vishay.com
Vishay/Siliconix	MOSFETs	vishay.com
Vishay/Sprague	Capacitors	vishay.com
Würth Elektronik	Inductors	we-online.com
Zetex	Small-Signal Discretes	zetex.com



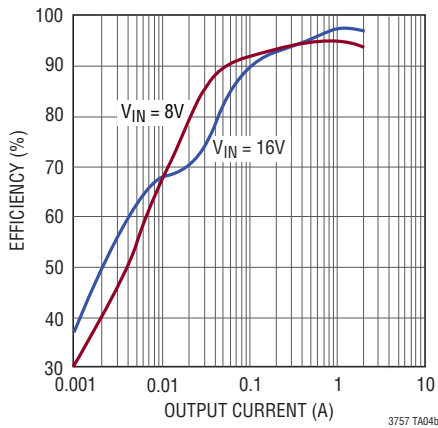
標準的応用例

8V~16V入力、24V/2A出力の昇圧コンバータ

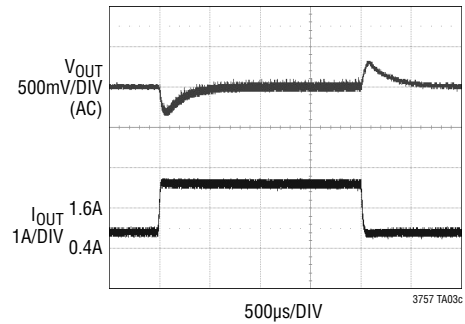


$C_{IN}$ ,  $C_{OUT2}$ : MURATA GRM31CR61E106KA12  
 $C_{OUT1}$ : KEMET T495X476K035AS  
 $D_1$ : ON SEMI MBRS340T3G  
 $L_1$ : VISHAY SILICONIX IHLP-5050FD-01 10 $\mu$ H  
 $M_1$ : VISHAY SILICONIX Si4840BDP

効率と出力電流



$V_{IN} = 12V$ での負荷ステップ応答



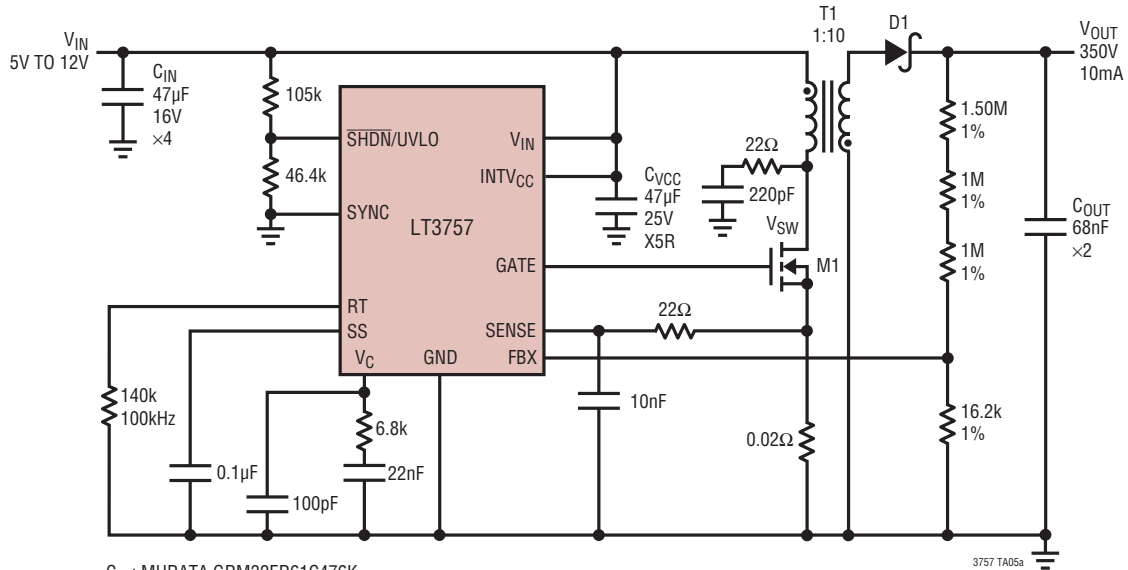


# LT3757/LT3757A

## 標準的応用例

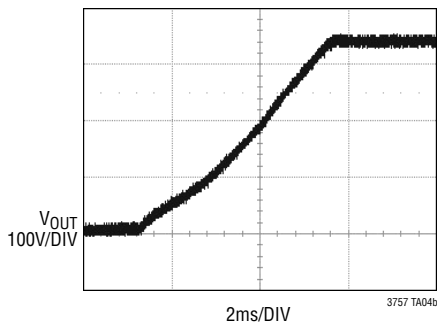
### 高電圧フライバック電源

危険! 高電圧技術者のみによる高電圧操作

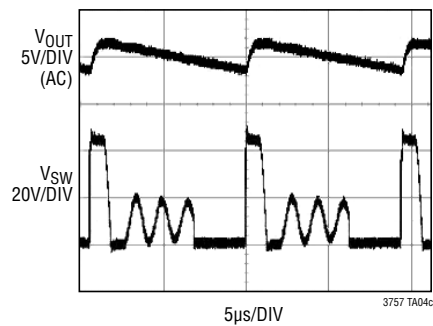


$C_{IN}$ : MURATA GRM32ER61C476K  
 $C_{OUT}$ : TDK C3225X7R2J683K  
 D1: VISHAY SILICONIX GSD2004S DUAL DIODE CONNECTED IN SERIES  
 M1: VISHAY SILICONIX Si7850DP  
 T1: TDK DCT15EFD-U44S003

スタートアップ波形

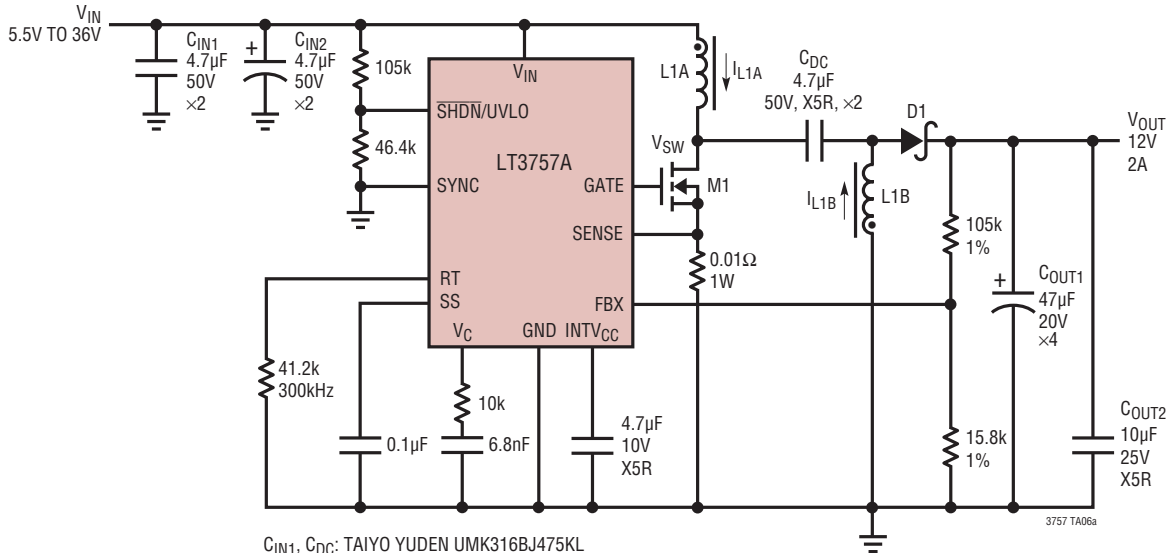


スイッチング波形



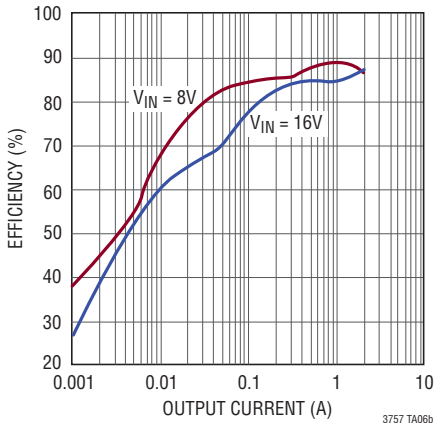
標準的応用例

5.5V~36V入力、12V/2A出力のSEPICコンバータ

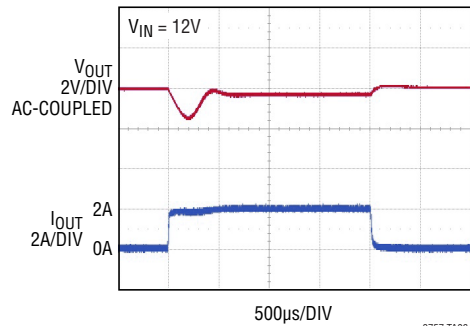


- C<sub>IN1</sub>, C<sub>DC</sub>: TAIYO YUDEN UMK316BJ475KL
- C<sub>IN2</sub>: KEMET T495X475K050AS
- C<sub>OUT1</sub>: KEMET T495X476K020AS
- C<sub>OUT2</sub>: TAIYO YUDEN TMK432BJ106MM
- D1: ON SEMI MBRS360T3G
- L1A, L1B: COILTRONICS DRQ127-4R7 (\*COUPLED INDUCTORS)
- M1: VISHAY SILICONIX Si7460DP

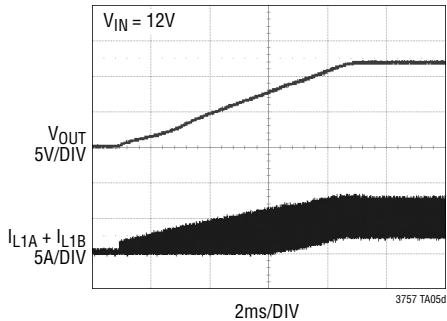
効率と出力電流



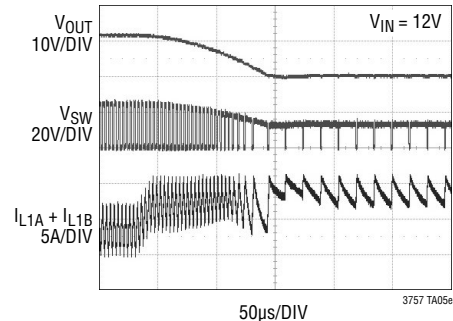
負荷ステップ波形



スタートアップ波形



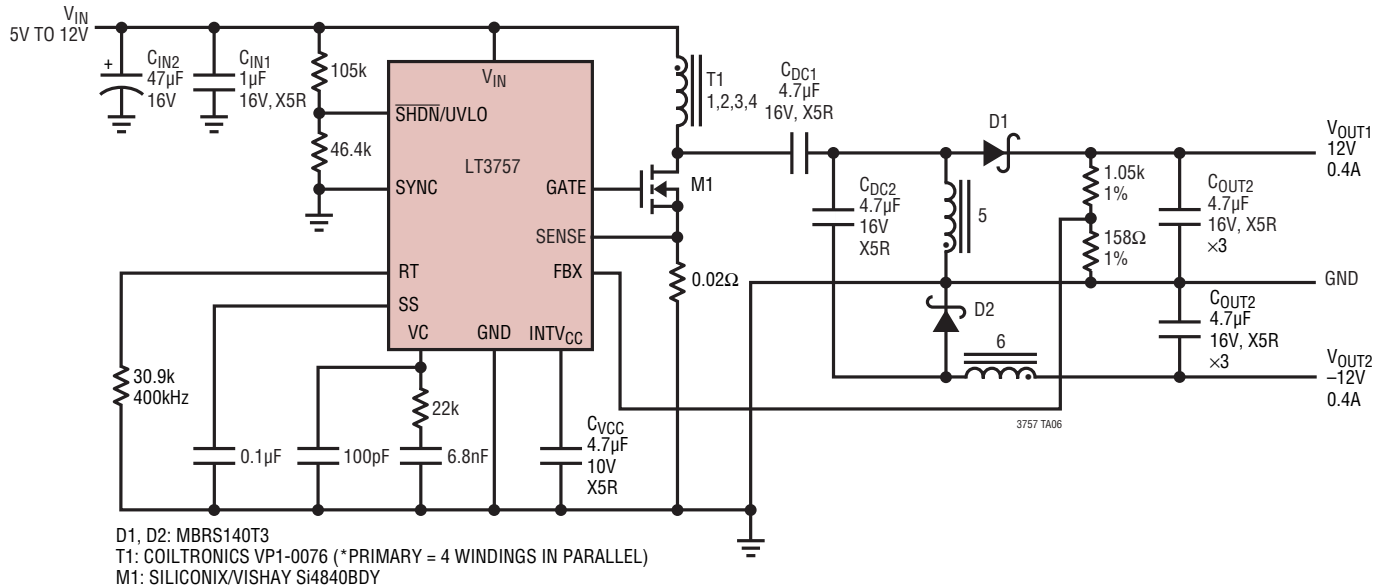
出力短絡時の周波数フォールドバック波形



# LT3757/LT3757A

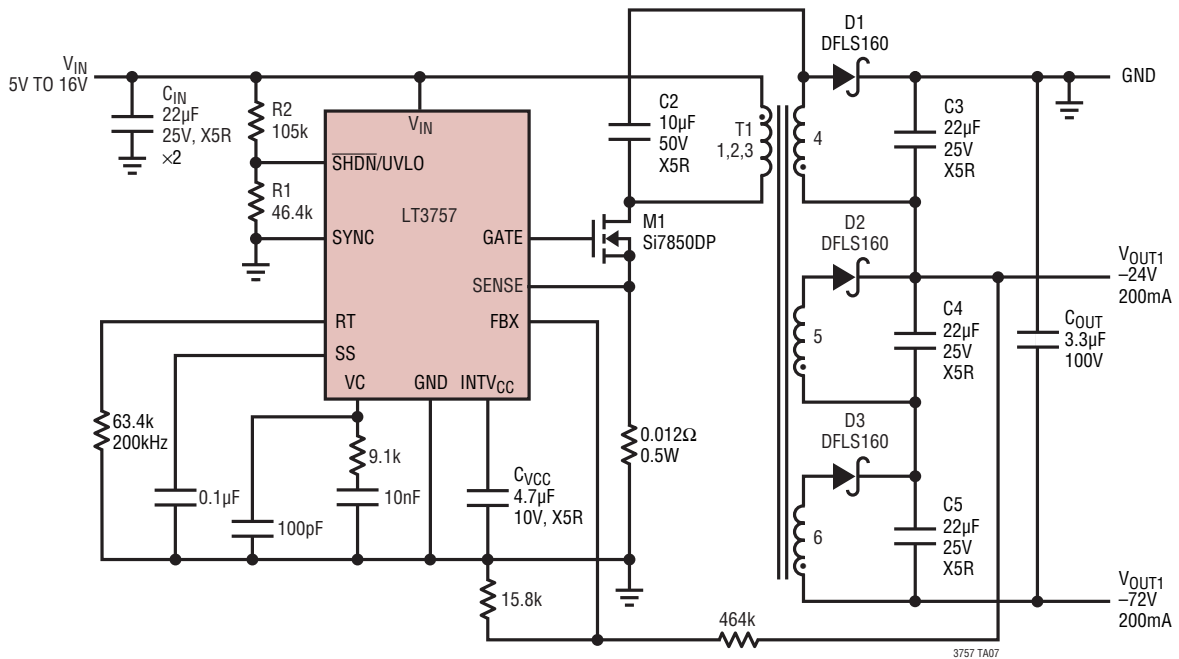
## 標準的応用例

5V~12V入力、±12V/0.4A出力のSEPICコンバータ



非絶縁型反転SLIC電源

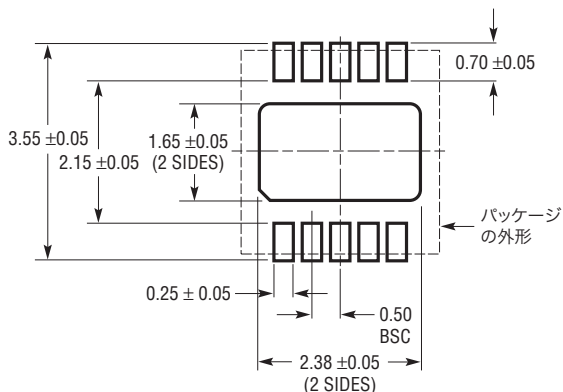
VP5-0155 (PRIMARY = 3 WINDINGS IN PARALLEL)



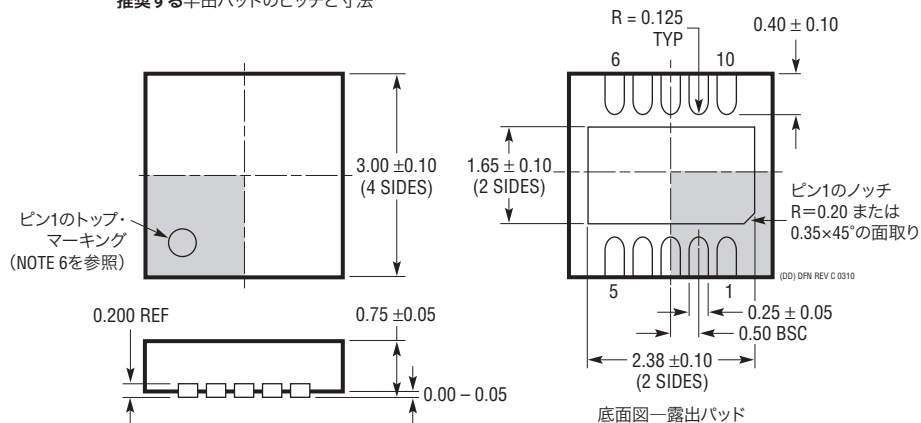
パッケージ

パッケージの最新の図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

DDパッケージ  
10ピン・プラスチックDFN (3mm×3mm)  
(Reference LTC DWG # 05-08-1699 Rev C)



推奨する半田パッドのピッチと寸法



NOTE:

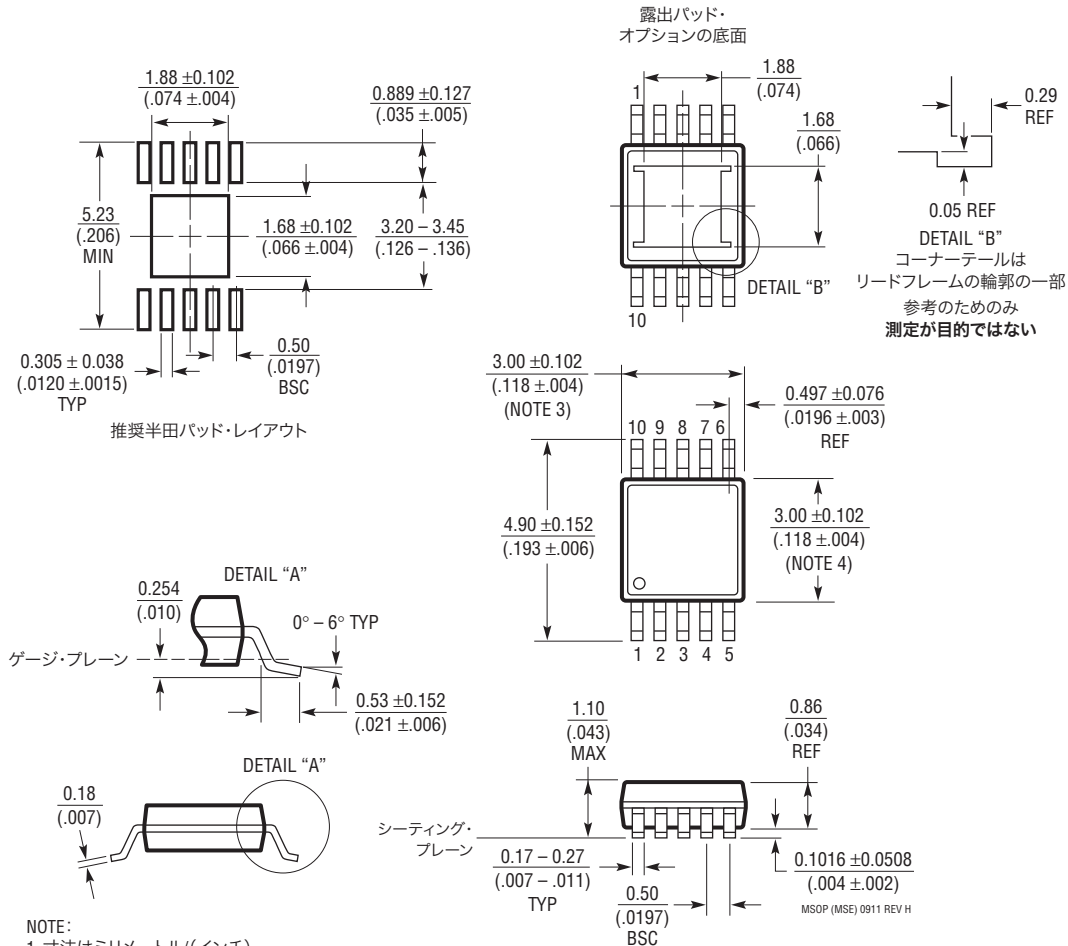
1. 図はJEDECパッケージ・アウトラインMO-229のバリエーション(WEED-2)になる予定バリエーションの指定の現状についてはLTCのWebサイトのデータシートを参照
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない  
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

# LT3757/LT3757A

## パッケージ

パッケージの最新の図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

### MSEパッケージ 10ピン・プラスチックMSOP、露出ダイ・パッド (Reference LTC DWG # 05-08-1664 Rev H)



**NOTE:**

1. 寸法はミリメートル(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない  
モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm(0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない  
リード間のバリまたは突出部は、各サイドで0.152mm(0.006")を超えないこと
5. リードの平坦度(成形後のリードの底面)は最大0.102mm(0.004")であること
6. 露出パッドの寸法にはモールドのバリを含まない  
露出パッドのモールドのバリは各サイドで0.254mm(0.010")を超えないこと

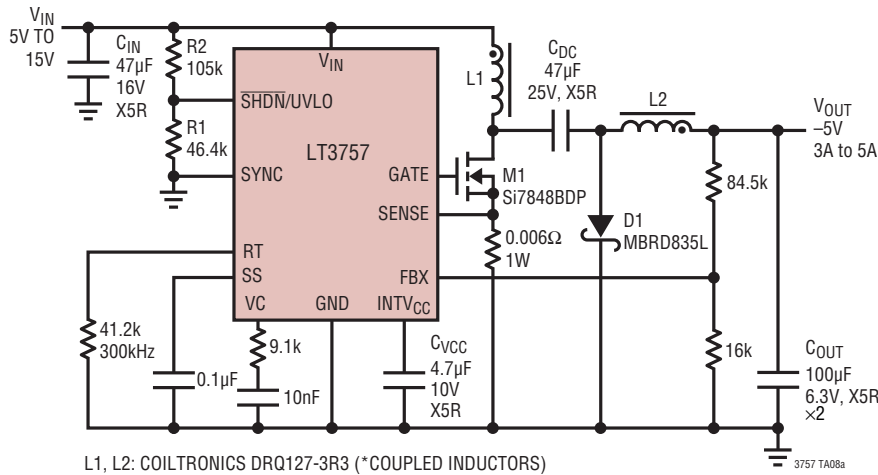
## 改訂履歴 (Rev Bよりスタート)

REV	日付	概要	ページ番号
B	3/10	「特長」の変更と「概要」の最終段落削除	1
		HグレードとMPグレード追加によるページ全体の改訂	2
		HグレードとMPグレード追加による「電気的特性」のNoteと「標準的性能特性」の改訂	4~6
		「標準的応用例」のTA04aの改訂とTA04cの差し替え	30
		「関連製品」の改訂	36
C	5/11	「絶対最大定格」および「発注情報」セクションのMPグレードの温度範囲を改訂	2
		Note 2を改訂	4
		「アプリケーション情報」の式を改訂	19
		「標準的応用例」の図TA04aの値を更新	30
		「標準的応用例」TA06のタイトルを改訂	32
D	7/12	LT3757Aバージョンを追加	1~36
		ブロック図を更新	8
		「出力電圧のプログラミング」セクションの更新	12
		「ループ補償」セクションの更新	13
		「標準的応用例」セクションにアプリケーション回路を追加	28
		「標準的応用例」セクションの回路図と負荷ステップ波形を更新	31

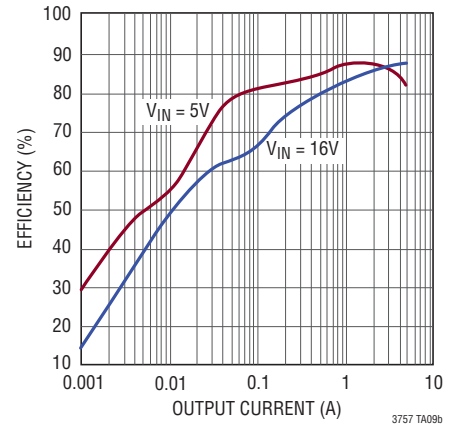
# LT3757/LT3757A

## 標準的応用例

高効率反転電源



効率と出力電流



## 関連製品

製品番号	説明	注釈
LT3758A	昇圧、フライバック、SEPICおよび反転コントローラ	$5.5V \leq V_{IN} \leq 100V$ 、電流モード制御、設定可能な動作周波数: 100kHz~1MHz、3mm × 3mm 10ピンDFNパッケージと10ピンMSOP-Eパッケージ
LT3759	昇圧、SEPICおよび反転コントローラ	$1.6V \leq V_{IN} \leq 42V$ 、電流モード制御、設定可能な動作周波数: 100kHz~1MHz、12ピンMSOP-Eパッケージ
LT3957A	5A、40Vスイッチ内蔵の、昇圧、フライバック、SEPICおよび反転コントローラ	$3V \leq V_{IN} \leq 40V$ 、電流モード制御、設定可能な動作周波数: 100kHz~1MHz、5mm × 6mm QFNパッケージ
LT3958	3.3A、84Vスイッチ内蔵の、昇圧、フライバック、SEPICおよび反転コントローラ	$5V \leq V_{IN} \leq 80V$ 、電流モード制御、設定可能な動作周波数: 100kHz~1MHz、5mm × 6mm QFNパッケージ
LT3573/LT3574/ LT3575	40V、絶縁型フライバック・コンバータ	1.25A/0.65A/2.5Aスイッチ内蔵、オプトカプラ不要のモノリシック・フライバック・コンバータ
LT3511/LT3512	100V、絶縁型フライバック・コンバータ	240mA/420mAスイッチ内蔵、オプトカプラ不要のモノリシック・フライバック・コンバータ
LT3798	アクティブPFC機能付き、オプトカプラ不要のオフライン絶縁型フライバック・コントローラ	$V_{IN}$ と $V_{OUT}$ は外付け部品のみで制限、16ピンMSOPパッケージ
LT3799/LT3799-1	アクティブPFC機能付きオフライン絶縁型フライバックLEDコントローラ	$V_{IN}$ と $V_{OUT}$ は外付け部品のみで制限、16ピンMSOPパッケージ

3757afd