

# ハウスキーピング・コントローラを 内蔵したアクティブ・クランプ 同期整流式フォワード・コントローラ

## 特長

- 入力電圧範囲:LT3752:6.5V~100V、  
LT3752-1:外付け部品によってのみ制限される
- ハウスキーピング DC/DC コントローラ内蔵
- プログラム可能なボルト秒クランプ
- 高効率制御:アクティブ・クランプ、同期整流、  
プログラム可能な遅延
- 短絡(一時中断モード)時の過電流保護
- プログラム可能なソフトスタート/ストップ
- ヒステリシスを備えたプログラム可能な OVLO および UVLO
- プログラム可能な周波数(100kHz~500kHz)
- 外部クロックに同期可能

## アプリケーション

- オフラインおよびハイブリッド車用バッテリーの絶縁型電源
- 48V 通信機器用絶縁型電源
- 産業用、自動車用、および軍用システム

## 概要

LT<sup>®</sup>3752/LT3752-1 は、アクティブ・クランプのフォワード型コンバータ構成向けに最適化された電流モード PWM コントローラです。効率および性能の向上のため、DC/DC ハウスキーピング・コントローラを内蔵しています。LT3752 は最大 100V の入力で動作可能であり、LT3752-1 は 100V を超える入力電圧のアプリケーション向けに最適化されています。

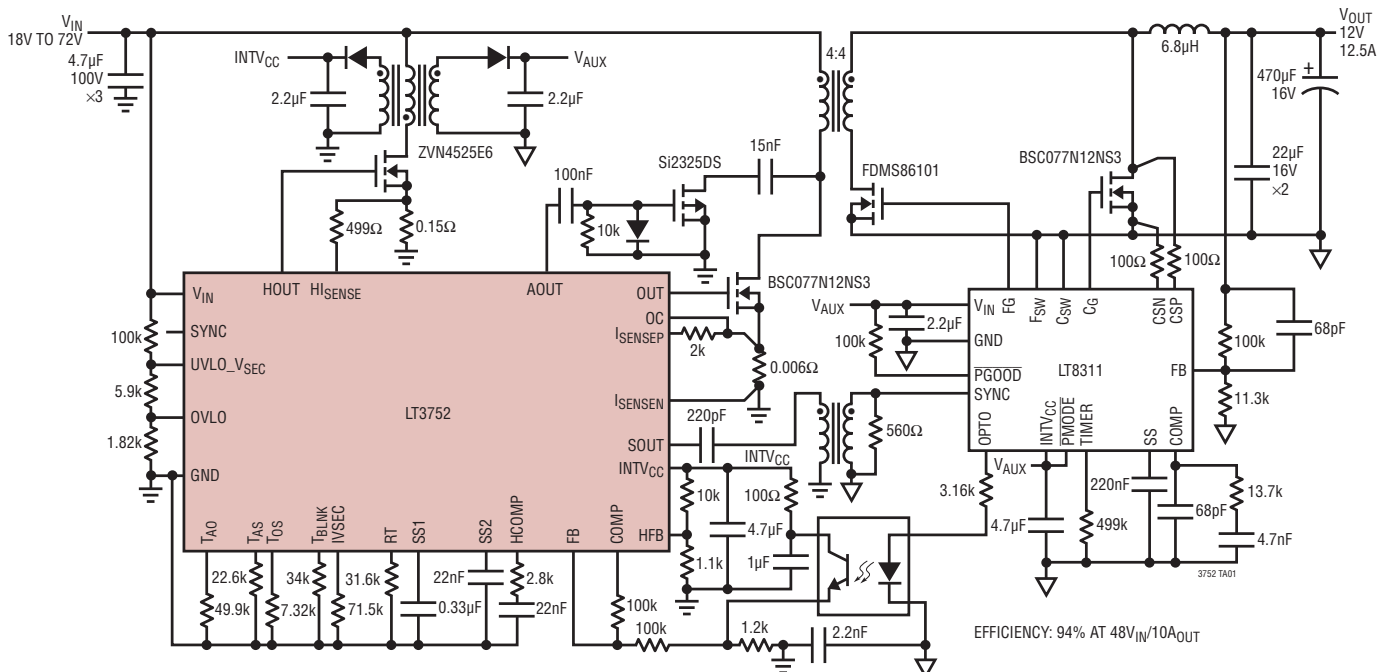
プログラム可能なボルト秒クランプ回路により、1 次側スイッチのデューティ・サイクルを 50% より高くすることができるので、利用率の高いスイッチ、トランス、整流器に対応できます。アクティブ・クランプ制御により、スイッチ電圧のストレスが減少し、効率が向上します。2 次側の同期整流を制御するための同期出力を備えています。

LT3752/LT3752-1 は、高電圧用のピン間隔にするためにピンが欠損している 38 ピンのプラスチック TSSOP パッケージで供給されます。

LT、LT、LTC、LTM、Linear Technology および Linear のロゴは、リニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例

18V~72V、12V/12.5A、150W のアクティブ・クランプ絶縁型フォワード・コンバータ



3752fa

## 目次

特長.....	1	ハウスキーピング:ハウスキーピング	
アプリケーション.....	1	電源なしの動作.....	27
標準的応用例.....	1	フォワード・コントローラ.....	27
概要.....	1	適応型リーディングエッジ・ブランキング+	
目次.....	2	プログラム可能な延長ブランキング.....	27
絶対最大定格.....	3	電流検出とプログラム可能なスロープ補償.....	28
発注情報.....	3	過電流:一時中断モード.....	29
ピン配置.....	3	最大デューティ・サイクル・クランプの設定:	
電気的特性.....	4	DVSEC(ボルト秒クランプ).....	29
ピン機能.....	13	DVSECによる開ループの制御:オプトカプラ、	
ブロック図.....	15	エラーアンプ、リファレンスがない場合.....	30
タイミング図.....	16	RIVSEC:開放状態のピンの検出による	
動作.....	19	安全性の確保.....	30
はじめに.....	19	トランスのリセット:アクティブ・クランプ手法.....	30
LT3752 デバイスの起動.....	19	LO側アクティブ・クランプ構成(LT3752).....	32
LT3752-1 デバイスの起動.....	20	HI側アクティブ・クランプ構成(LT3752-1).....	33
アプリケーション情報.....	21	アクティブ・クランプ・コンデンサの値と	
システム入力低電圧ロックアウト(UVLO)		電圧リップル.....	33
しきい値およびヒステリシスの設定.....	21	アクティブ・クランプ MOSFETの選択.....	34
ソフトストップ・シャットダウン.....	21	アクティブ・クランプ・スイッチのタイミングの設定:	
マイクロパワー・シャットダウン.....	21	AOUTから OUT( $t_{A0}$ )および OUTから	
システム入力過電圧ロックアウト(OVLO)		AOUT( $t_{0A}$ )までの遅延.....	35
しきい値の設定.....	21	同期整流器のタイミングの設定:SOUTから	
高いシステム入力電圧からのLT3752-1の		OUT( $t_{S0}$ )および OUTから SOUT( $t_{0S}$ )までの遅延.....	35
マイクロパワー・スタートアップ.....	22	ソフトスタート(SS1、SS2).....	36
スイッチング周波数の設定.....	23	ソフトストップ(SS1).....	36
外部クロックへの同期.....	23	ハードストップ(SS1、SS2).....	37
INTV <sub>CC</sub> レギュレータのバイパスと動作.....	24	OUT、AOUT、SOUTのパルス・スキップ・モード.....	37
ハウスキーピング・コントローラ.....	24	AOUTのタイムアウト.....	38
ハウスキーピング:動作.....	25	メイン・トランスの選択.....	38
ハウスキーピング:ソフトスタート/		1次側パワー MOSFETの選択.....	40
シャットダウン.....	25	同期制御(SOUT).....	40
ハウスキーピング:出力電圧の設定.....	25	出力インダクタの値.....	41
ハウスキーピング:サイクルごとのピーク・		出力コンデンサの選択.....	41
インダクタ電流とスロープ補償の設定.....	25	入力コンデンサの選択.....	41
ハウスキーピング:適応型リーディング		PCBレイアウト/熱設計のガイドライン.....	42
エッジ・ブランキング.....	26	標準的応用例.....	44
ハウスキーピング:過電流一時中断モード.....	26	パッケージ.....	50
ハウスキーピング:出力過電圧および		改訂履歴.....	51
パワーグッド.....	26	標準的応用例.....	52
ハウスキーピング:トランス巻数比と		関連製品.....	52
漏れインダクタンス.....	27		

## 絶対最大定格

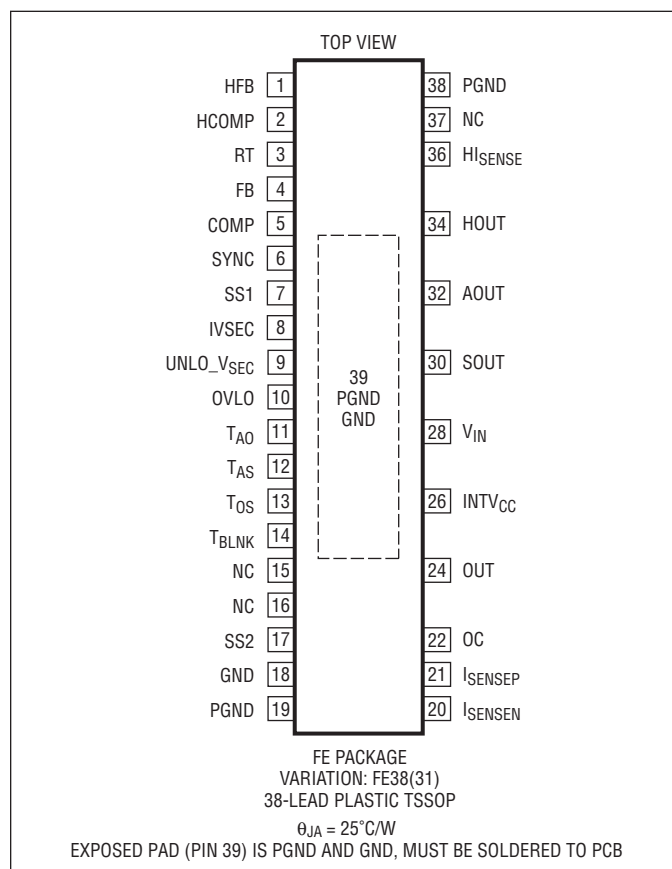
(Note 1)

$V_{IN}$ (LT3752) .....	100V
UVLO_VSEC、OVLO .....	20V
$V_{IN}$ (LT3752-1) .....	16V、8mA
INTV <sub>CC</sub> 、SS1 .....	16V
FB、SYNC .....	6V
SS2、COMP、HCOMP、HFB、RT .....	3V
I <sub>SENSEP</sub> 、I <sub>SENSEN</sub> 、OC、HI <sub>SENSE</sub> .....	0.35V
IVSEC .....	-250 $\mu$ A

動作接合部温度範囲 (Note 2、3)

LT3752EFE、LT3752EFE-1 .....	-40°C ~ 125°C
LT3752IFE、LT3752IFE-1 .....	-40°C ~ 125°C
LT3752HFE、LT3752HFE-1 .....	-40°C ~ 150°C
LT3752MPFE、LT3752MPFE-1 .....	-55°C ~ 150°C
保存温度範囲 .....	-65°C ~ 150°C
リード温度 (半田付け、10秒) .....	300°C

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3752EFE#PBF	LT3752EFE#TRPBF	LT3752FE	38-Lead Plastic TSSOP	-40°C to 125°C
LT3752IFE#PBF	LT3752IFE#TRPBF	LT3752FE	38-Lead Plastic TSSOP	-40°C to 125°C
LT3752HFE#PBF	LT3752HFE#TRPBF	LT3752FE	38-Lead Plastic TSSOP	-40°C to 150°C
LT3752MPFE#PBF	LT3752MPFE#TRPBF	LT3752FE	38-Lead Plastic TSSOP	-55°C to 150°C
LT3752EFE-1#PBF	LT3752EFE-1#TRPBF	LT3752FE-1	38-Lead Plastic TSSOP	-40°C to 125°C
LT3752IFE-1#PBF	LT3752IFE-1#TRPBF	LT3752FE-1	38-Lead Plastic TSSOP	-40°C to 125°C
LT3752HFE-1#PBF	LT3752HFE-1#TRPBF	LT3752FE-1	38-Lead Plastic TSSOP	-40°C to 150°C
LT3752MPFE-1#PBF	LT3752MPFE-1#TRPBF	LT3752FE-1	38-Lead Plastic TSSOP	-55°C to 150°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

# LT3752/LT3752-1

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{IN} = 12\text{V}$ 、 $UVLO\_V_{SEC} = 2.5\text{V}$ 。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
Operational Input Voltage (LT3752)		●	6.5		100	V
Operational Input Voltage (LT3752-1)		●	10.5		16	V
$V_{IN(ON)}$ (LT3752)		●		5.8	6.4	V
$V_{IN(OFF)}$ (LT3752)				5.5	5.9	V
$V_{IN(ON/OFF)}$ Hysteresis (LT3752)		●	0.1	0.3	0.5	V
$V_{IN(ON)}$ (LT3752-1)		●		9.5	10.4	V
$V_{IN(OFF)}$ (LT3752-1)				7.6		V
$V_{IN(ON/OFF)}$ Hysteresis (LT3752-1)		●	1.61	1.9	2.19	V
$V_{IN}$ Start-Up Current (LT3752-1)	(Note 6, 7)	●		170	265	$\mu\text{A}$
$V_{IN}$ Quiescent Current (Housekeeping Controller Only) (LT3752)	HCOMP = 1V (Housekeeping Not Switching), HFB = 0.85V	●		4	6.2	mA
$V_{IN}$ Quiescent Current (Housekeeping Controller Only) (LT3752-1)	HCOMP = 1V (Housekeeping Not Switching), HFB = 0.85V	●		3	4.6	mA
$V_{IN}$ Quiescent Current (Housekeeping Controller + Forward Controller)	HCOMP = 1V (Housekeeping Not Switching), HFB = 1.35V, FB = 1.5V (Main Loop Not Switching)			7.5	9.5	mA
$UVLO\_V_{SEC}$ Micropower Threshold ( $V_{SD}$ )	$I_{VIN} < 20\mu\text{A}$	●	0.2	0.4	0.6	V
$V_{IN}$ Shutdown Current (Micropower)	$UVLO\_V_{SEC} = 0.2\text{V}$			20	40	$\mu\text{A}$
$UVLO\_V_{SEC}$ Threshold ( $V_{SYS\_UV}$ )		●	1.180	1.250	1.320	V
$V_{IN}$ Shutdown Current (After Soft-Stop)	$UVLO\_V_{SEC} = 1\text{V}$			165	220	$\mu\text{A}$
$UVLO\_V_{SEC}$ (ON) Current	$UVLO\_V_{SEC} = V_{SYS\_UV} + 50\text{mV}$			0		$\mu\text{A}$
$UVLO\_V_{SEC}$ (OFF) Current Hysteresis Current With One-Shot Communication Current	$UVLO\_V_{SEC} = V_{SYS\_UV} - 50\text{mV}$ (Note 15)	●	4.0	5 25	6.0	$\mu\text{A}$ $\mu\text{A}$
OVLO (Rising) (No Switching, Reset SS1)		●	1.220	1.250	1.280	V
OVLO (Falling) (Restart SS1)				1.215		V
OVLO Hysteresis		●	23	35	47	mV
OVLO Pin Current (Note 10)	OVLO = 0V OVLO = 1.5V (SS1 = 2.7V) OVLO = 1.5V (SS1 = 1.0V)			5 0.9 5	100	nA mA nA

### 発振器 (フォワード・コントローラ: OUT, SOUT, AOUT)

Frequency: $f_{OSC} = 100\text{kHz}$	$R_T = 82.5\text{k}$		94	100	106	kHz
Frequency: $f_{OSC} = 300\text{kHz}$	$R_T = 24.9\text{k}$	●	279	300	321	kHz
Frequency: $f_{OSC} = 500\text{kHz}$	$R_T = 13.7\text{k}$		470	500	530	kHz
$f_{OSC}$ Line Regulation	$R_T = 24.9\text{k}$ $6.5\text{V} < V_{IN} < 100\text{V}$ (LT3752) $10.5\text{V} < V_{IN} < 16\text{V}$ (LT3752-1)			0.05 0.05	0.1 0.1	%/V %/V
Frequency and $D_{VSEC}$ Foldback Ratio (LT3752) (Fold)	$SS1 = V_{SSACT} + 25\text{mV}$ , $SS2 = 2.7\text{V}$			4		
Frequency and $D_{VSEC}$ Foldback Ratio (LT3752-1) (Fold)	$SS1 = V_{SS1ACT} + 25\text{mV}$ , $SS2 = 2.7\text{V}$			2		
SYNC Input High Threshold	(Note 4)	●		1.2	1.8	V
SYNC Input Low Threshold	(Note 4)	●	0.6	1.025		V
SYNC Pin Current	SYNC = 6V			75		$\mu\text{A}$
SYNC Frequency/Programmed $f_{OSC}$			1.0		1.25	kHz/kHz

### リニア・レギュレータ (INTV<sub>CC</sub>) (LT3752)

INTV <sub>CC</sub> Regulation Voltage			6.6	7	7.2	V
Dropout ( $V_{IN}$ -INTV <sub>CC</sub> )	$V_{IN} = 6.5\text{V}$ , $I_{INTVCC} = 10\text{mA}$			0.8		V
INTV <sub>CC</sub> UVLO(+)	(Start Switching)			4.75	5	V

3752fa

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{IN} = 12\text{V}$ 、 $UVLO\_V_{SEC} = 2.5\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
INTV <sub>CC</sub> UVLO(-)	(Stop Switching)		4.6	4.85	V	
INTV <sub>CC</sub> UVLO Hysteresis		0.075	0.15	0.24	V	
<b>リニア・レギュレータ (INTV<sub>CC</sub>) (LT3752-1)</b>						
INTV <sub>CC</sub> Regulation Voltage		9.4	10	10.4	V	
Dropout ( $V_{IN}$ -INTV <sub>CC</sub> )	$V_{IN} = 8.75\text{V}$ , $I_{INTV_{CC}} = 10\text{mA}$		0.6		V	
INTV <sub>CC</sub> UVLO(+)	(Start Switching)		7	7.4	V	
INTV <sub>CC</sub> UVLO(-)	(Stop Switching)		6.8	7.2	V	
INTV <sub>CC</sub> UVLO Hysteresis		0.1	0.2	0.3	V	
<b>リニア・レギュレータ (INTV<sub>CC</sub>) (LT3752/LT3752-1)</b>						
INTV <sub>CC</sub> OVLO(+)	(Stop Switching)	15.9	16.5	17.2	V	
INTV <sub>CC</sub> OVLO(-)	(Start Switching)	15.4	16	16.7	V	
INTV <sub>CC</sub> OVLO Hysteresis		0.38	0.5	0.67	V	
INTV <sub>CC</sub> Current Limit	INTV <sub>CC</sub> = 0V INTV <sub>CC</sub> = 5.75V (LT3752) INTV <sub>CC</sub> = 8.75V (LT3752-1)	● ●	17 35 35	23 50 50	29 60 60	mA mA mA
<b>エラーアンプ</b>						
FB Reference Voltage		●	1.220	1.250	1.275	V
FB Line Reg	6.5V < $V_{IN}$ < 100V (LT3752) 10.5V < $V_{IN}$ < 16V (LT3752-1)			0.1 0.1	0.3 0.3	mV/V mV/V
FB Load Reg	COMP_SW - 0.1V < COMP < COMP_V <sub>OH</sub> - 0.1V			0.1	0.3	mV/V
FB Input Bias Current	(Note 10)			50	200	nA
Open-Loop Voltage Gain				85		dB
Unity-Gain Bandwidth	(Note 8)			2.5		MHz
COMP Source Current	FB = 1V, COMP = 1.75V (Note 10)		6	11		mA
COMP Sink Current	FB = 1.5V, COMP = 1.75V		6.5	11.5		mA
COMP Output High Clamp	FB = 1V			2.6		V
COMP Switching Threshold				1.25		V
<b>電流検出(メイン・ループ)</b>						
I <sub>SENSE</sub> P Maximum Threshold	FB = 1V, OC = 0V		180	220	260	mV
COMP Current Mode Gain	$\Delta V_{COMP}/\Delta V_{ISENSEP}$			6.1		V/V
I <sub>SENSE</sub> P Input Current (D = 0%)	(Note 10)			2		μA
I <sub>SENSE</sub> P Input Current (D = 80%)	(Note 10)			33		μA
I <sub>SENSE</sub> N Input Current	FB = 1.5V (COMP Open) (Note 10) FB = 1V (COMP Open) (Note 10)			20 90	30 135	μA μA
OC Overcurrent Threshold		●	82.5	96	107.5	mV
OC Input Current				200	500	nA
<b>AOUTドライバ(アクティブ・クランプ・スイッチ制御) (LT3752 外部PMOS、LT3752-1 外部NMOS)</b>						
AOUT Rise Time	$C_L = 1\text{nF}$ (Note 5), INTV <sub>CC</sub> = 12V			90		ns
AOUT Fall Time	$C_L = 1\text{nF}$ (Note 5), INTV <sub>CC</sub> = 12V			90		ns
AOUT Low Level				0.1		V
AOUT High Level	INTV <sub>CC</sub> = 12V		11.9			V
AOUT High Level in Shutdown (LT3752)	UVLO_V <sub>SEC</sub> = 0V, INTV <sub>CC</sub> = 8V, I <sub>AOUT</sub> = 1mA Out of the Pin		7.8			V
AOUT Low Level in Shutdown (LT3752-1)	UVLO_V <sub>SEC</sub> = 0V, INTV <sub>CC</sub> = 12V, I <sub>AOUT</sub> = 1mA Into the Pin			0.25		V

# LT3752/LT3752-1

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V_{IN} = 12\text{V}$ 、 $UVLO\_V_{SEC} = 2.5\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
AOUT Edge to OUT (Rise):(t <sub>AO</sub> )	C <sub>SOUT</sub> = 1nF, C <sub>OUT</sub> = 3.3nF, INTV <sub>CC</sub> = 12V R <sub>TAO</sub> = 44.2k R <sub>TAO</sub> = 73.2k (Note 11)	168 253	218 328	268 403	ns ns
OUT (Fall) to AOUT Edge:(t <sub>OA</sub> )	C <sub>SOUT</sub> = 1nF, C <sub>OUT</sub> = 3.3nF, INTV <sub>CC</sub> = 12V R <sub>TAO</sub> = 44.2k R <sub>TAO</sub> = 73.2k (Note 12)	150 214	196 295	250 376	ns ns

### SOUTドライバ(同期整流式制御)

SOUT Rise Time	C <sub>OUT</sub> = 1nF, INTV <sub>CC</sub> = 12V (Note 5)		90		ns
SOUT Fall Time	C <sub>OUT</sub> = 1nF, INTV <sub>CC</sub> = 12V (Note 5)		90		ns
SOUT Low Level			0.1		V
SOUT High Level	INTV <sub>CC</sub> = 12V	11.9			V
SOUT High Level in Shutdown	UVLO_V <sub>SEC</sub> = 0V, INTV <sub>CC</sub> = 8V, I <sub>SOUT</sub> = 1mA Out of the Pin	7.8			V
AOUT Edge to SOUT (Fall):(t <sub>AS</sub> )	C <sub>AOUT</sub> = C <sub>SOUT</sub> = 1nF, INTV <sub>CC</sub> = 12V R <sub>TAS</sub> = 44.2k (Note 13) R <sub>TAS</sub> = 73.2k	168 253	218 328	268 403	ns ns
SOUT (Fall) to OUT (Rise):(t <sub>SO</sub> = t <sub>AO</sub> - t <sub>AS</sub> )	C <sub>SOUT</sub> = 1nF, C <sub>OUT</sub> = 3.3nF, INTV <sub>CC</sub> = 12V R <sub>TAO</sub> = 73.2k, R <sub>TAS</sub> = 44.2k (Notes 11, 13) R <sub>TAO</sub> = 44.2k, R <sub>TAS</sub> = 73.2k	70 -70	110 -110	132 -132	ns ns
OUT (Fall) to SOUT (Rise):(t <sub>OS</sub> )	C <sub>SOUT</sub> = 1nF, C <sub>OUT</sub> = 3.3nF, INTV <sub>CC</sub> = 12V R <sub>TOS</sub> = 14.7k R <sub>TOS</sub> = 44.2k (Note 14)	52 102	68 133	84 164	ns ns

### OUTドライバ(メイン・パワー・スイッチ制御)

OUT Rise Time	C <sub>OUT</sub> = 3.3nF, INTV <sub>CC</sub> = 12V (Note 5)		19		ns
OUT Fall Time	C <sub>OUT</sub> = 3.3nF, INTV <sub>CC</sub> = 12V (Note 5)		20		ns
OUT Low Level			0.1		V
OUT High Level	INTV <sub>CC</sub> = 12V	11.9			V
OUT Low Level in Shutdown	UVLO_V <sub>SEC</sub> = 0V, INTV <sub>CC</sub> = 12V, I <sub>OUT</sub> = 1mA Into the Pin		0.25		V
OUT (Volt-Sec) Max Duty Cycle Clamp D <sub>VSEC</sub> (1 • System Input (Min)) × 100 D <sub>VSEC</sub> (2 • System Input (Min)) × 100 D <sub>VSEC</sub> (4 • System Input (Min)) × 100	R <sub>T</sub> = 22.6k, R <sub>IVSEC</sub> = 51.1k, FB = 1V, SS1 = 2.7V UVLO_V <sub>SEC</sub> = 1.25V UVLO_V <sub>SEC</sub> = 2.50V UVLO_V <sub>SEC</sub> = 5.00V	68.5 34.3 17.5	72.5 36.5 18.6	76.2 38.7 19.7	% % %
OUT Minimum ON Time	C <sub>OUT</sub> = 3.3nF, INTV <sub>CC</sub> = 12V (Note 9) R <sub>TBLNK</sub> = 14.7k R <sub>TBLNK</sub> = 73.2k (Note 16)		325 454		ns ns

### SS1ピン(ソフトスタート:周波数およびD<sub>VSEC</sub>)(ソフトストップ:COMPピン、周波数およびD<sub>VSEC</sub>)

SS1 Reset Threshold (V <sub>SS1(RTH)</sub> )			150		mV
SS1 Active Threshold (V <sub>SS1(ACT)</sub> )	(Allow Switching)		1.25		V
SS1 Charge Current (Soft-Start)	SS1 = 1.5V (Note 10)	7	11.5	16	μA
SS1 Discharge Current (Soft-Stop)	SS1 = 1V, UVLO_V <sub>SEC</sub> = V <sub>SYS_UV</sub> - 50mV	6.4	10.5	14.6	μA
SS1 Discharge Current (Hard Stop) OC > OC Threshold INTV <sub>CC</sub> < INTV <sub>CC</sub> UVLO(-) OVLO > OVLO(+)	SS1 = 1V		0.9 0.9 0.9		mA mA mA

### SS2ピン(ソフトスタート:Compピン)

SS2 Discharge Current	SS1 < V <sub>SS(ACT)</sub> , SS1 = 2.5V		2.8		mA
SS2 Charge Current	SS1 > V <sub>SS(ACT)</sub> , SS1 = 1.5V	11	21	28	μA

3752fa

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。 $V_{IN} = 12\text{V}$ 、 $UVLO\_V_{SEC} = 2.5\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>エラーアンプ(ハウスキーピング・コントローラ)</b>					
HFB Reference Voltage		0.90	1.000	1.10	V
HFB Line Reg	6.5V < $V_{IN}$ < 100V (LT3752) 10.5V < $V_{IN}$ < 16V (LT3752-1)		0.1 0.1		mV/V mV/V
HFB Load Reg	HCOMP $V_{SW} - 0.1\text{V} < \text{HCOMP} < \text{HCOMP} V_{OH} - 0.1\text{V}$		-6		mV/V
HFB Input Bias Current	HFB = 1.1V (Note 10)		85	170	nA
Transconductance	$\Delta I_{HCOMP} \pm 5\mu\text{A}$		250		$\mu\text{S}$
Voltage Gain			175		V/V
Power Good(+) (HFB Level)			0.96		V
Power Good(-) (HFB Level)			0.92		V
HFB OVLO(+)	(Disable HOUT Switching)		1.206		V
HFB OVLO(-)	(Enable Housekeeping Operation)		1.150		V
HCOMP Source Current	HCOMP = 1.75V (Note 10)	11	15	19	$\mu\text{A}$
HCOMP Sink Current	HCOMP = 1.75V	13	18	23	$\mu\text{A}$
HCOMP Output High Clamp			2.9		V
HCOMP Switching Threshold			1.28		V
<b>電流検出(ハウスキーピング・コントローラ)</b>					
$I_{SENSE}$ Peak Current Threshold	HFB = 0.8V	69	79	86.5	mV
HCOMP Current Mode Gain	$\Delta V_{HCOMP}/\Delta V_{HISENSE}$		9.1		V/V
$I_{SENSE}$ Input Current (D = 0%)	(Note 10)		2		$\mu\text{A}$
$I_{SENSE}$ Input Current (D = 80%)			52		$\mu\text{A}$
$I_{SENSE}$ Overcurrent Threshold		84.6	98	105.4	mV
<b>HOUTドライバ(ハウスキーピング・コントローラ)</b>					
HOUT Rise Time	$C_L = 1\text{nF}$ (Note 5), $INTV_{CC} = 12\text{V}$		30		ns
HOUT Fall Time	$C_L = 1\text{nF}$ (Note 5), $INTV_{CC} = 12\text{V}$		30		ns
HOUT Low Level			0.1		V
HOUT High Level	$INTV_{CC} = 12\text{V}$	11.9			V
		11.9			V
HOUT Low Level in Shutdown	$UVLO\_V_{SEC} = 0\text{V}$ , $INTV_{CC} = 12\text{V}$ , $I_{HOUT} = 1\text{mA}$ Into the Pin		0.25		V
HOUT Maximum Duty Cycle	HCOMP = 2.7V, $R_T = 24.9\text{k}$	90	95		%
HOUT Minimum ON Time	$C_L = 1\text{nF}$ (Note 9), $INTV_{CC} = 12\text{V}$		350		ns
<b>ソフトスタート(HSS)(ハウスキーピング・コントローラ)</b>					
HSS (Internal) Ramp Time ( $t_{HSS}$ )	HCOMP SW $\geq \text{HCOMP} V_{OH} - 0.1\text{V}$		2.2	4	ms
<b>発振器(ハウスキーピング・コントローラ)</b>					
Frequency ( $f_{HOUT}$ ) ( $f_{osc}$ Folded Back) (LT3752)	HFB = 0.8V, $R_T = 24.9\text{k}$ , $SS1 = 0\text{V}$	55	65	75	kHz
Frequency ( $f_{HOUT}$ ) ( $f_{osc}$ Folded Back) (LT3752-1)	HFB = 0.8V, $R_T = 24.9\text{k}$ , $SS1 = 0\text{V}$	119	141	163	kHz
Frequency ( $f_{HOUT}$ ) (Full-Scale $f_{osc}$ )	HFB = 1.15V, HCOMP = 2.7V	● 279	300	321	kHz

## 電気的特性

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** LT3752EFE/LT3752EFE-1は、0°C～125°Cの接合部温度で性能仕様に適合することが保証されている。-40°C～125°Cの動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT3752IFE/LT3752IFE-1は、-40°C～125°Cの接合部温度で性能仕様に適合することが保証されている。LT3752HFE/LT3752HFE-1は、-40°C～150°Cの接合部温度で性能仕様に適合することが保証されている。LT3752MPFE/LT3752MPFE-1は、-55°C～150°Cの接合部温度で性能仕様に適合することが保証されている。

**Note 3:** 最大動作周囲温度については、「アプリケーション情報」セクションの「熱計算」を参照。

**Note 4:** SYNCの最小および最大しきい値は、最低0.7V～最高1.7Vのガードバンド付きSYNCレベルでクロック入力を使用するSYNC周波数範囲テストによって保証されている。

**Note 5:** 立ち上がり時間と立ち下がり時間は、ゲート・ドライバの電源電圧の10%～90%で測定される。

**Note 6:** 静的テストとの相関によって保証されている。

**Note 7:**  $V_{IN}$ のスタートアップ電流は、 $V_{IN} = V_{IN(ON)} - 0.25V$ で測定され、 $V_{IN} = V_{IN(ON)}$ でのデバイスの起動に必要なワーストケースの $V_{IN}$ 電流に相関するように1.18倍される。

**Note 8:** 設計により保証されている。

**Note 9:** ON時間は、ゲート・ドライバの電源電圧の50%で立ち上がりエッジと立ち下がりエッジの間で測定される。

**Note 10:** 電流はピンから流れ出す。

**Note 11:**  $R_{TAS} = 73.2k$ でのテストとの相関によって保証されている。

**Note 12:**  $t_{OA}$ のタイミングは、測定された $t_{AO}$ のタイミングとの相関に基づいて設計により保証されている。

**Note 13:**  $R_{TAO} = 44.2k$ でのテストとの相関によって保証されている。

**Note 14:**  $R_{TOS} = 14.7k$ でのテストとの相関によって保証されている。

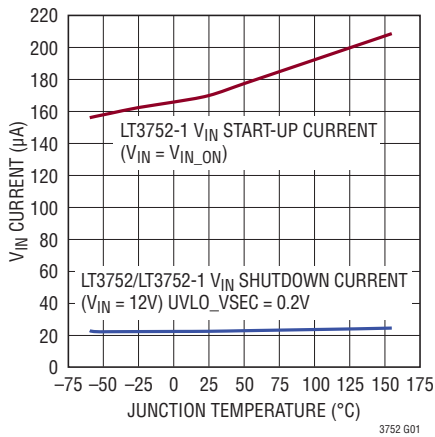
**Note 15:** UVLO\_ $V_{SEC}$ ピンからの20 $\mu A$ の2 $\mu s$ ワンショット電流は、デバイス間の通信によるシャットダウンの開始を可能にする。より大きな電力を得るために電源をスタックする場合に便利である( = 入力は並列/出力は直列)。この電流は静的テスト・モードでテストされている。2 $\mu s$ のワンショットは設計により保証されている。

**Note 16:**  $R_{TBLNK} = 14.7k$ でのテストとの相関によって保証されている。

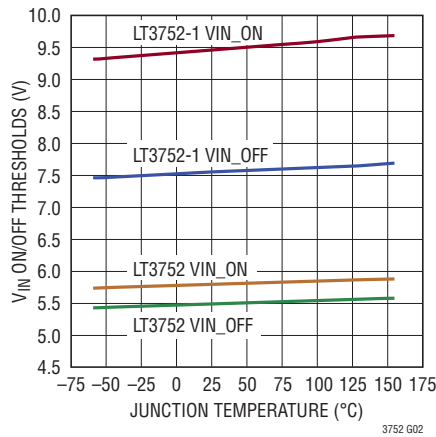


## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

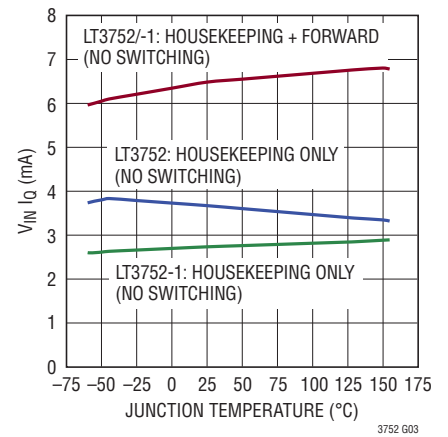
**$V_{IN}$ のスタートアップ/  
シャットダウン電流と接合部温度**



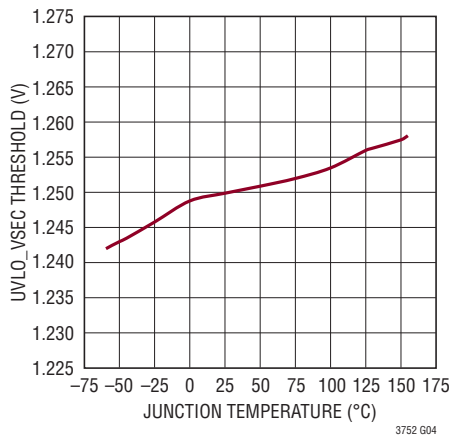
**$V_{IN(ON)}$ 、 $V_{IN(OFF)}$ のしきい値と  
接合部温度**



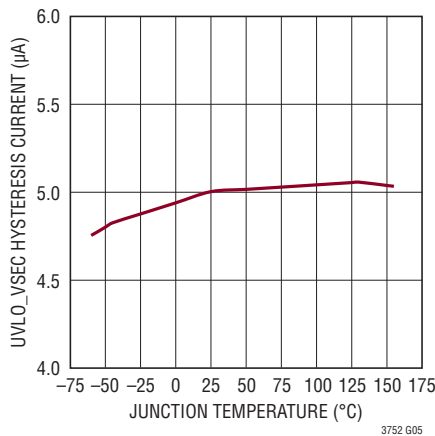
**$V_{IN}$ の静止電流と接合部温度**



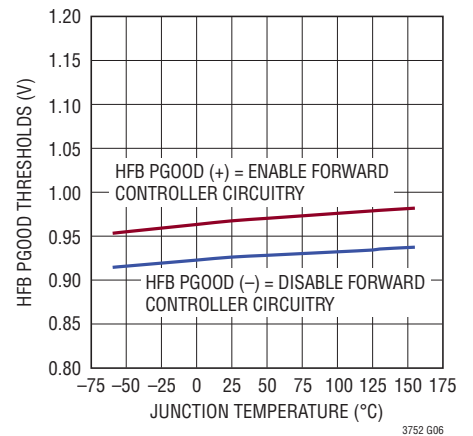
**UVLO\_VSECのターンオン  
しきい値と接合部温度**



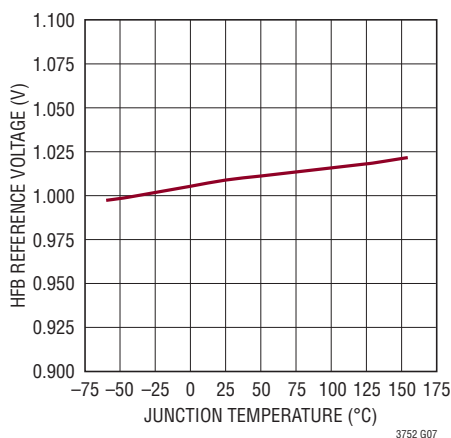
**UVLO\_VSECのヒステリシス電流と  
接合部温度**



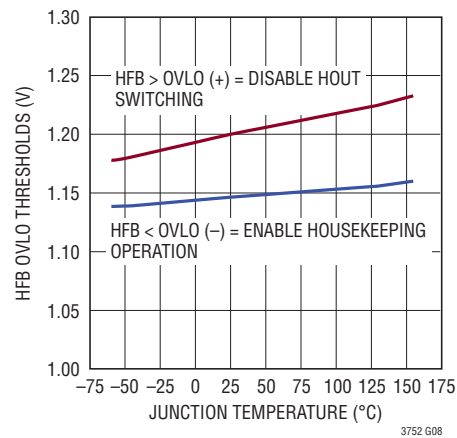
**HFB PGOODしきい値と接合部温度**



**HFB リファレンス電圧と  
接合部温度**



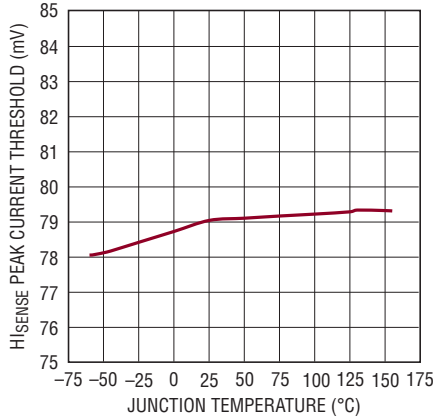
**HFB OVLOしきい値と接合部温度**



# LT3752/LT3752-1

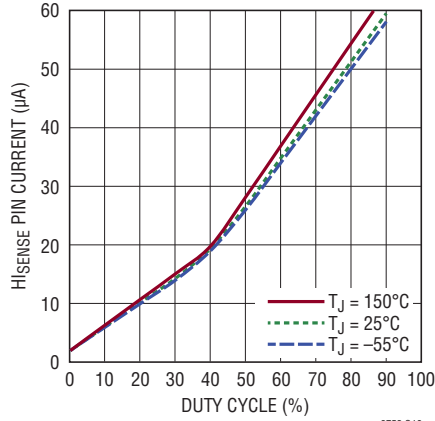
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

HiSENSEのピーク電流しきい値と接合部温度



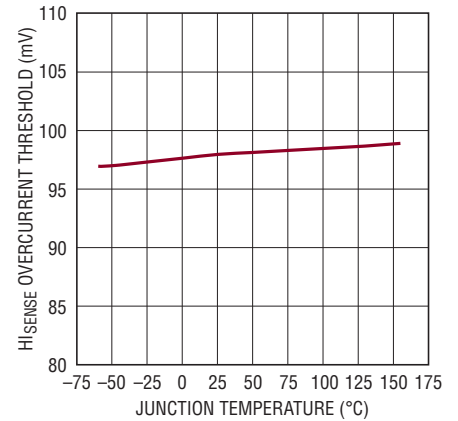
3752 G09

HiSENSEのピン電流とデューティ・サイクル



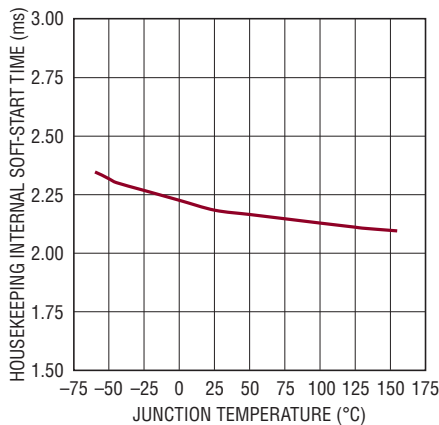
3752 G10

HiSENSEの過電流(一時中断モード)しきい値と接合部温度



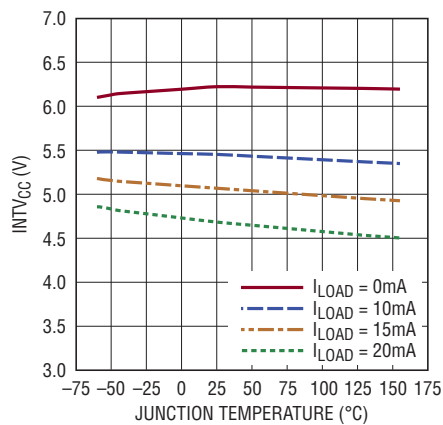
3752 G11

ハウスキーピング電源の内部ソフトスタート時間(HSS)と接合部温度



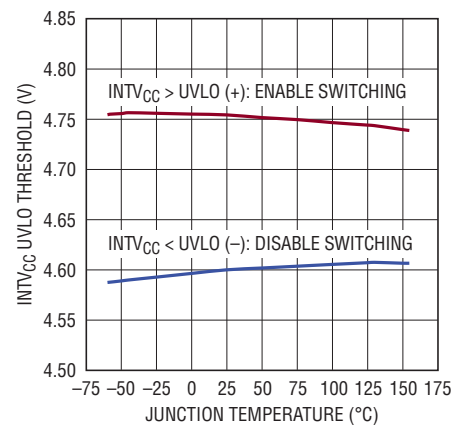
3752 G12

LT3752:  $V_{IN} = 6.5\text{V}$ でのINTV<sub>CC</sub>のドロップアウトと電流、接合部温度



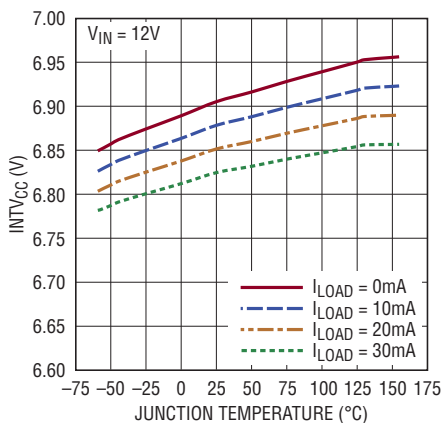
3752 G13

LT3752:INTV<sub>CC</sub>のUVLOしきい値と接合部温度



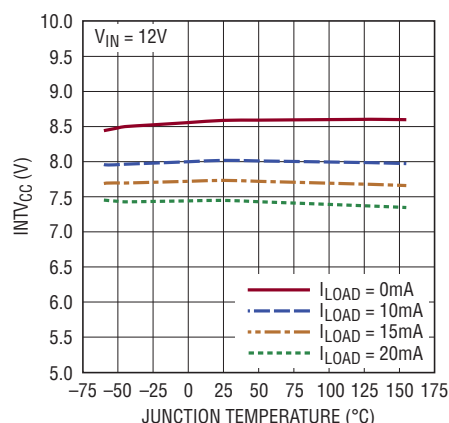
3752 G14

LT3752:INTV<sub>CC</sub>のレギュレーション電圧と電流、接合部温度



3752 G15

LT3752-1:  $V_{IN} = 8.75\text{V}$ でのINTV<sub>CC</sub>のドロップアウトと電流、接合部温度

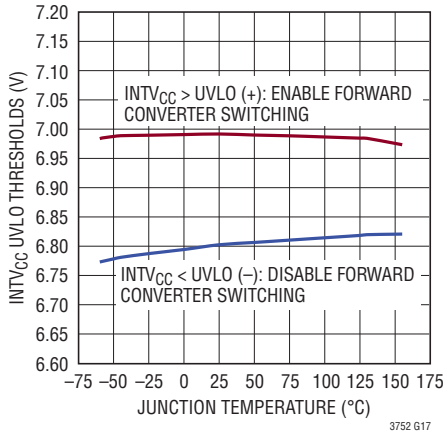


3752 G16

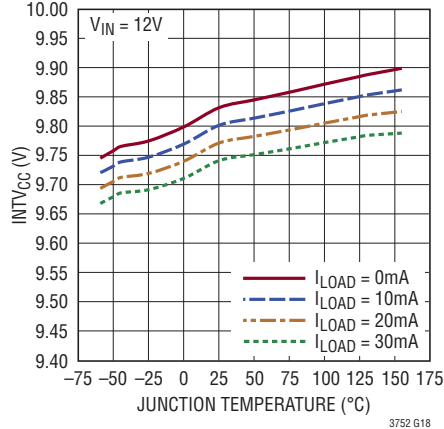
3752fa

## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

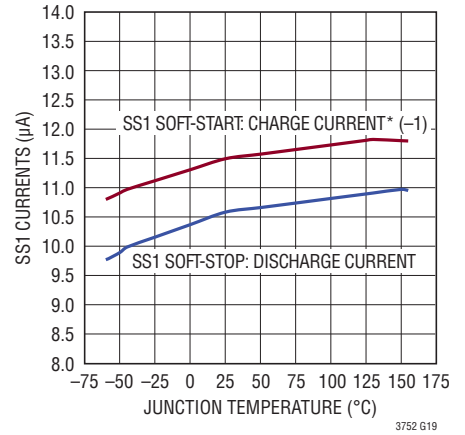
**LT3752-1:INTV<sub>CC</sub>のUVLOしきい値と接合部温度**



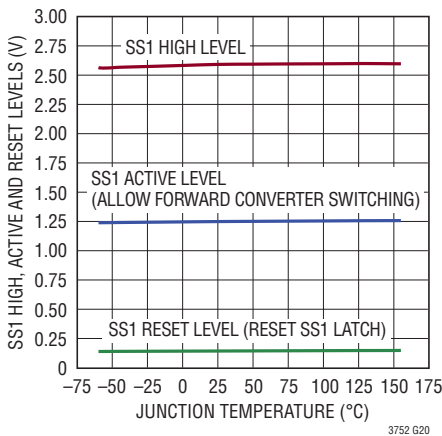
**LT3752-1:INTV<sub>CC</sub>のレギュレーション電圧と電流、接合部温度**



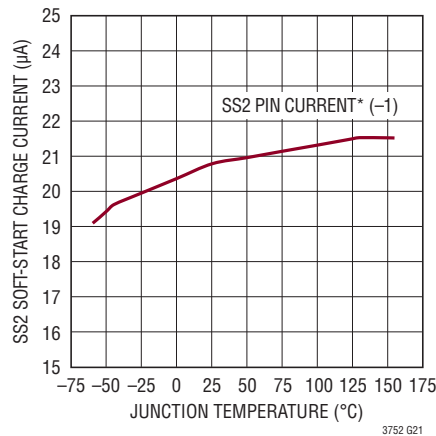
**SS1ソフトスタート/ソフトストップ・ピン電流と接合部温度**



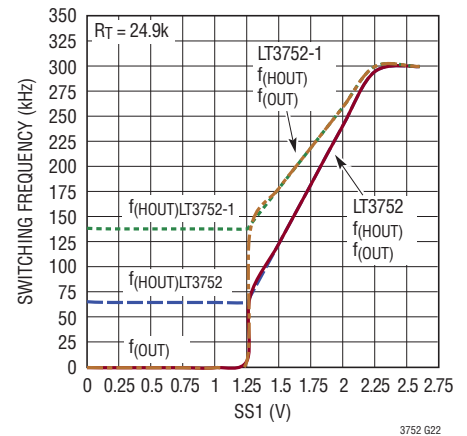
**SS1の“H”レベル、アクティブ・レベル、およびリセット・レベルと接合部温度**



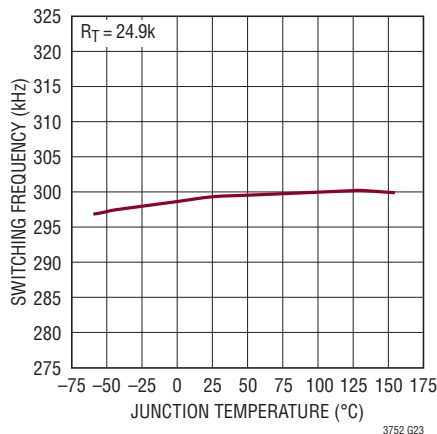
**SS2のソフトスタート充電電流と接合部温度**



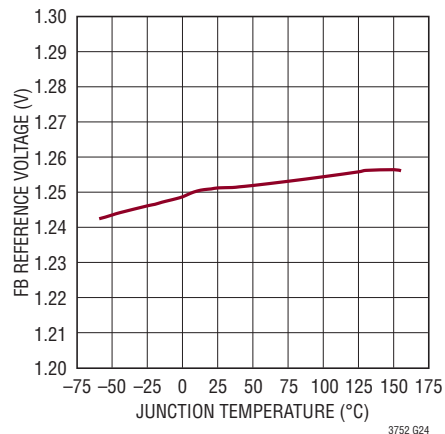
**スイッチング周波数とSS1ピンの電圧**



**スイッチング周波数と接合部温度**



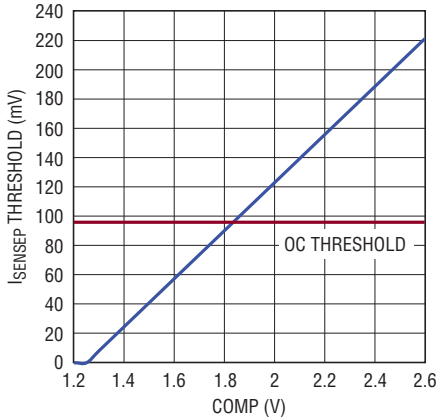
**FBリファレンス電圧と接合部温度**



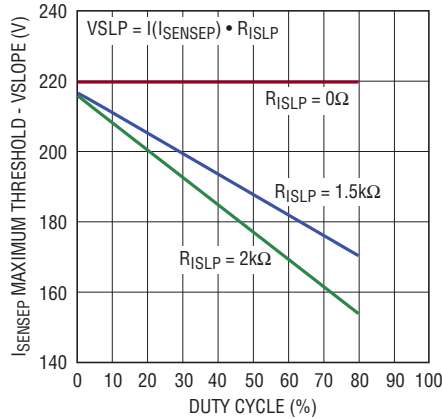
# LT3752/LT3752-1

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

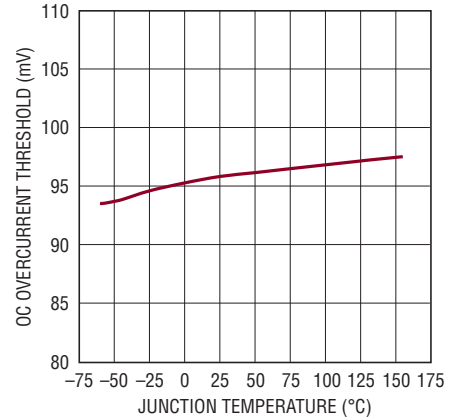
**I<sub>SENSE</sub>の最大しきい値とCOMP**



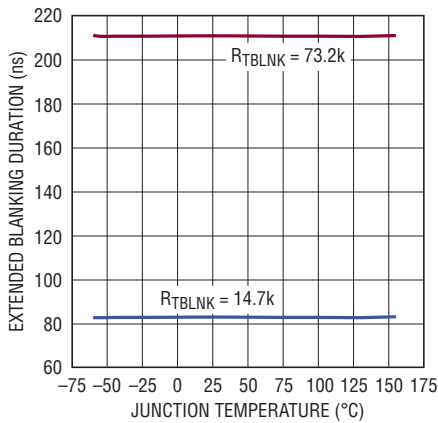
**I<sub>SENSE</sub>の最大しきい値 – VSLPと  
デューティ・サイクル  
(スロープ補償のプログラミング)**



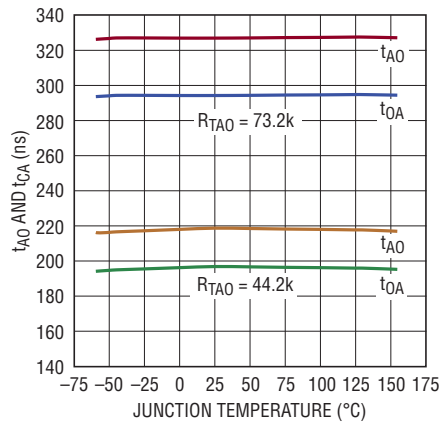
**OC過電流(一時中断モード)  
しきい値と接合部温度**



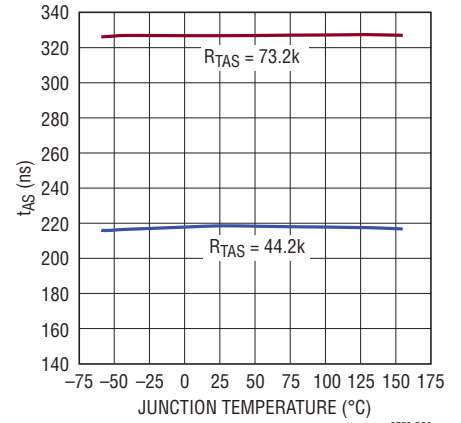
**延長ブランキングの持続時間と  
接合部温度**



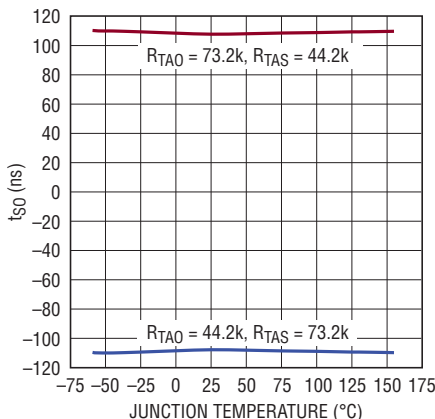
**AOUTからOUTまでの遅延(t<sub>AO</sub>)  
およびOUTからAOUTまでの  
遅延(t<sub>OA</sub>)と接合部温度**



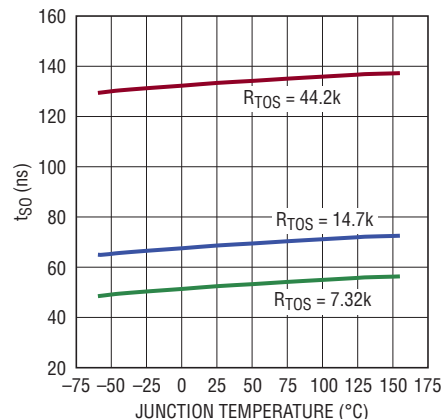
**AOUTからSOUTまでの遅延(t<sub>AS</sub>)と  
接合部温度**



**SOUT(立ち下がり)から  
OUT(立ち上がり)までの遅延  
(t<sub>SO</sub> = t<sub>AO</sub> - t<sub>AS</sub>)と接合部温度**

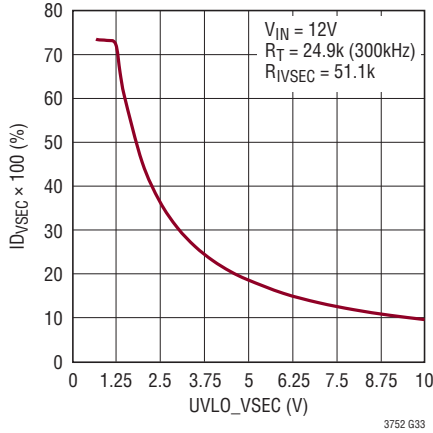


**OUT(立ち下がり)から  
SOUT(立ち上がり)までの  
遅延(t<sub>OS</sub>)と接合部温度**



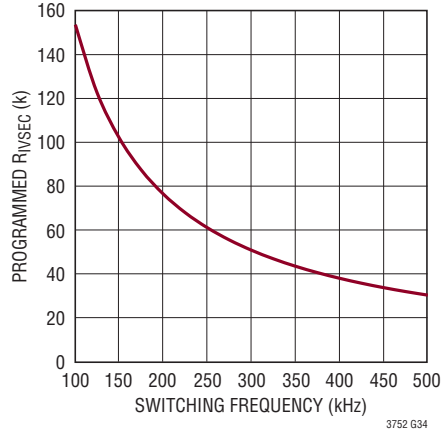
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

OUTの最大デューティ・サイクル・クランプ(DVSEC)とUVLO\_VSEC



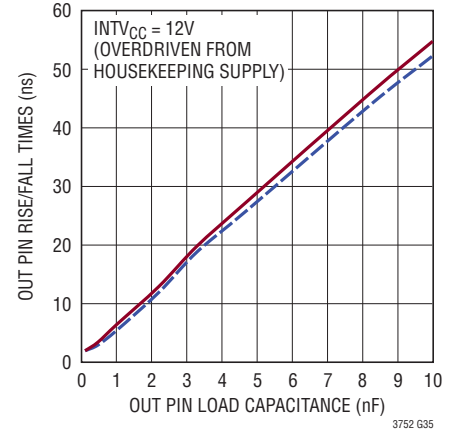
3752 G33

必要なRIVSECとスイッチング周波数 (DVSEC×100 = 72.5%、UVLO\_VSEC = 1.25Vの場合)



3752 G34

OUTピンの立ち上がり/立ち下がり時間とOUTピンの負荷容量



3752 G35

ピン機能

**HFB (ピン1):** ハウスキーピング電源エラーアンプの反転入力。

**HCOMP (ピン2):** ハウスキーピング電源エラーアンプの出力および補償ピン。

**RT (ピン3):** このピンとグランドの間に接続した抵抗により、スイッチング周波数を設定します。

**FB (ピン4):** エラーアンプの反転入力。

**COMP (ピン5):** エラーアンプの出力。非絶縁型アプリケーションで各種の補償ネットワークを使用できます。

**SYNC (ピン6):** 内蔵の発振器を外部クロックに同期させることができます。 $f_{SYNC}$ は許容される $f_{OSC}$ に等しくなります。

**SS1 (ピン7):** コンデンサにより、スイッチング周波数とボルト秒クランプのソフトスタート/ストップを制御します。ソフトストップ中はCOMPピンも制御します。

**IVSEC (ピン8):** 抵抗により、OUTピンの最大デューティ・サイクル・クランプ(DVSEC)を設定します。このクランプは、システム入力電圧に反比例して移動し、ボルト秒クランプを提供します。

**UVLO\_VSEC (ピン9):** このピンとシステム入力の間に接続された抵抗分割器により、スイッチの最大デューティ・サイクルをシステム入力に反比例するように変化させることができます。このボルト秒クランプは、50%を超えるデューティ・サイクルでトランスの飽和を防ぎます。抵抗分割器の比により、低電圧ロックアウト(UVLO)しきい値を設定します。5 $\mu\text{A}$ のピン電流ヒステリシスにより、UVLOヒステリシスを設定することができます。

ピン電圧が0.4Vより低いと、 $V_{IN}$ 電流は数マイクロアンペアまで減少します。

**OVLO (ピン10):** このピンとシステム入力の間に接続された抵抗分割器により、過電圧ロックアウト(OVLO)しきい値を設定します。固定ヒステリシスを備えています。

**TAO (ピン11):** 抵抗により、AOUTの立ち上がり制御信号とOUTの立ち上がり制御信号の間の非オーバーラップ・タイミングを設定します。

**TAS (ピン12):** TAOおよびTASの抵抗により、SOUTの立ち下がりとOUTの立ち上がりの間の遅延(=  $t_{AO} - t_{AS}$ )を定義します。

**TOS (ピン13):** 抵抗により、OUTの立ち下がりとSOUTの立ち上がりの間の遅延を設定します。

**TBLNK (ピン14):** 抵抗により、MOSFETのターンオン中のISENSEP信号とOC信号の延長ブランキングを設定します。

**NC (ピン15、16、37):** 接続されていないピン。これらのピンはデバイス内部で接続されていません。これらのピンは開放のままにしてください。

**SS2 (ピン17):** コンデンサにより、COMPピンのソフトスタートを制御します。あるいは、OPTOに接続して、スイッチングの開始を2次側に伝達することができます。使用しない場合はピンを開放のままにしてください。

**GND (ピン18):** アナログ信号のグランド。デバイスの内部で露出パッド(ピン39)に電氣的に接続されています。

3752fa

# LT3752/LT3752-1

## ピン機能

**PGND (ピン 19、38、39) :** デバイスの電源グランド。このパッケージはデバイスの下に露出パッド(ピン39)を備えています。これはパッケージの放熱に最良の経路です。ダイの温度を下げてLT3752/LT3752-1の電力性能を高めるため、ピン39はデバイスの下で切れ目のない銅のグランド・プレーンに半田付けする必要があります。

**ISENSE (ピン 20) :** 電流検出コンパレータの負入力。パワーMOSFETのソース内のセンス抵抗にケルビン接続します。

**ISENSEP (ピン 21) :** 電流検出コンパレータの正入力。パワーMOSFETのソース内のセンス抵抗にケルビン接続します。ISENSEと直列に接続した抵抗により、スロープ補償を設定します。

**OC (ピン 22) :** 1次側MOSFETの過電流の検出と一時中断モードのトリガに使用される、デューティ・サイクルに依存しない高精度の96mVしきい値。1次側MOSFETのソース内のセンス抵抗に直接接続します。

**欠けているピン 23、25、27、29、31、33、35 :** 高電圧ピンの間隔を広げて信頼性を向上させるために取り除かれたピン。

**OUT (ピン 24) :** NチャンネルMOSFETのゲートを0VとINTV<sub>CC</sub>の間で駆動します。シャットダウン時にはアクティブ・プルオフが有効になります。

**INTV<sub>CC</sub> (ピン 26) :** V<sub>IN</sub>から生成されるリニア・レギュレータの電源。LT3752は、AOUT、SOUT、OUT、およびHOUTゲート・ドライバに7Vを供給します。LT3752-1は、AOUT、SOUT、およびOUTゲート・ドライバに10Vを供給します(HOUTはV<sub>IN</sub>から給電されます)。INTV<sub>CC</sub>は、4.7μFのコンデンサで電源グランドにバイパスする必要があります。ハウスキューピング電源によって外部から駆動すれば、デバイス内部からの電力は不要になります。

**V<sub>IN</sub> (ピン 28) :** 入力電源ピン。1μFのコンデンサでグランドにバイパスします。

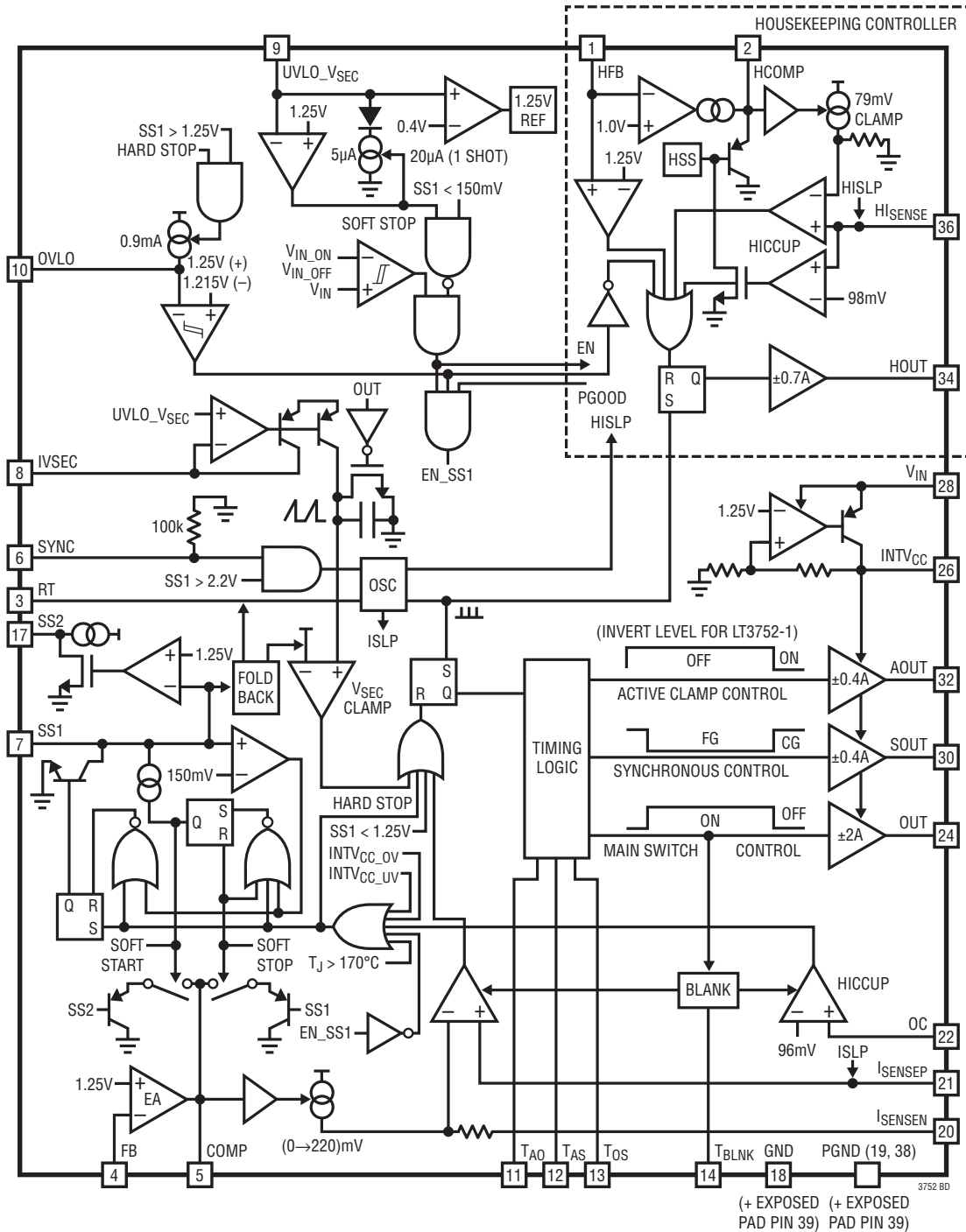
**SOUT (ピン 30) :** 2次側同期整流式コントローラ用の同期信号。

**AOUT (ピン 32) :** 外部アクティブ・クランプ・スイッチ用の制御信号(LT3752ではPチャンネル、LT3752-1ではNチャンネル)。

**HOUT (ピン 34) :** ハウスキューピング電源に使用されるNチャンネルMOSFETのゲートを駆動します。シャットダウン時にはアクティブ・プルオフが有効になります。

**HI<sub>SENSE</sub> (ピン 36) :** ハウスキューピング電源用の電流検出入力。パワーMOSFETのソース内のセンス抵抗に接続します。HI<sub>SENSE</sub>と直列に接続した抵抗により、スロープ補償を設定します。

ブロック図



製品番号	システム入力(最大)	V <sub>IN</sub> ピン(最大)	V <sub>IN</sub> オン/オフ	INTV <sub>CC</sub> UVLO (+)/(REG)	AOUTの位相制御
LT3752	100V	100V	5.8V/5.5V	4.75V/7V	for External PMOS
LT3752-1	Limited Only by External Components	16V, 8mA (Internal V <sub>IN</sub> Clamp)	9.5V/7.6V	7V/10V	for External NMOS

## タイミング図

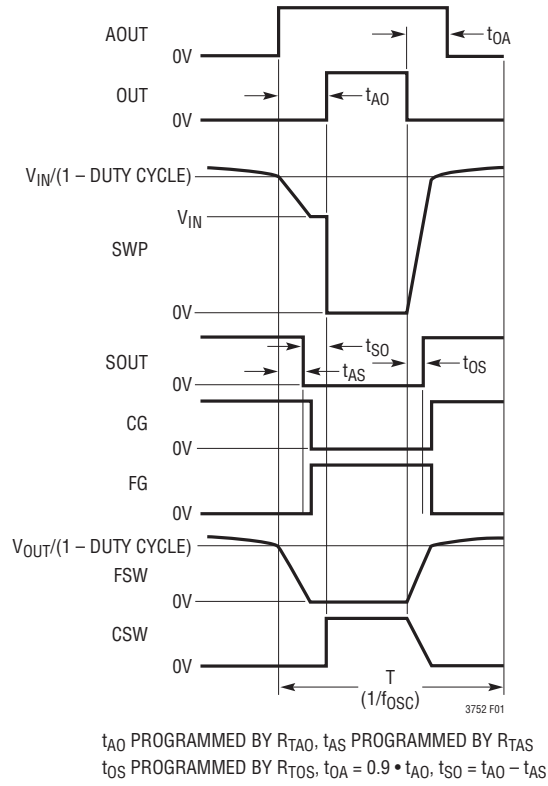


図1. LT3752のタイミング図  
(LT3752-1ではNチャンネル制御用のAOUTの位相が反転する)

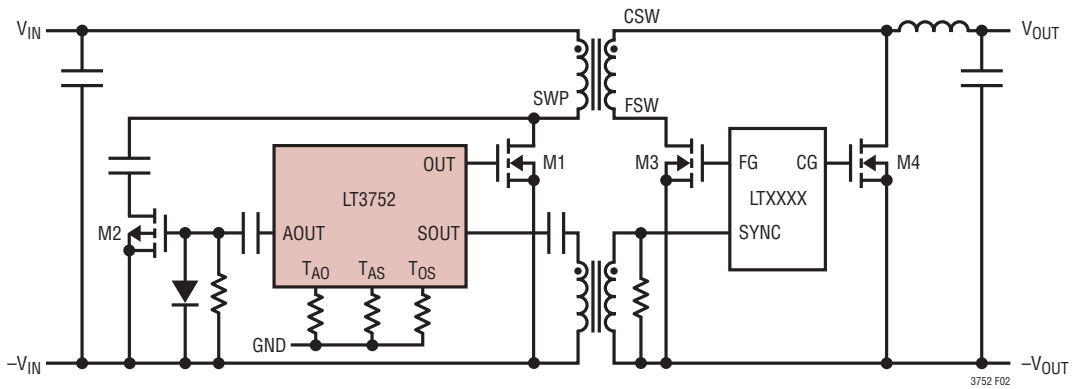


図2. タイミング・リファレンス回路



タイミング図

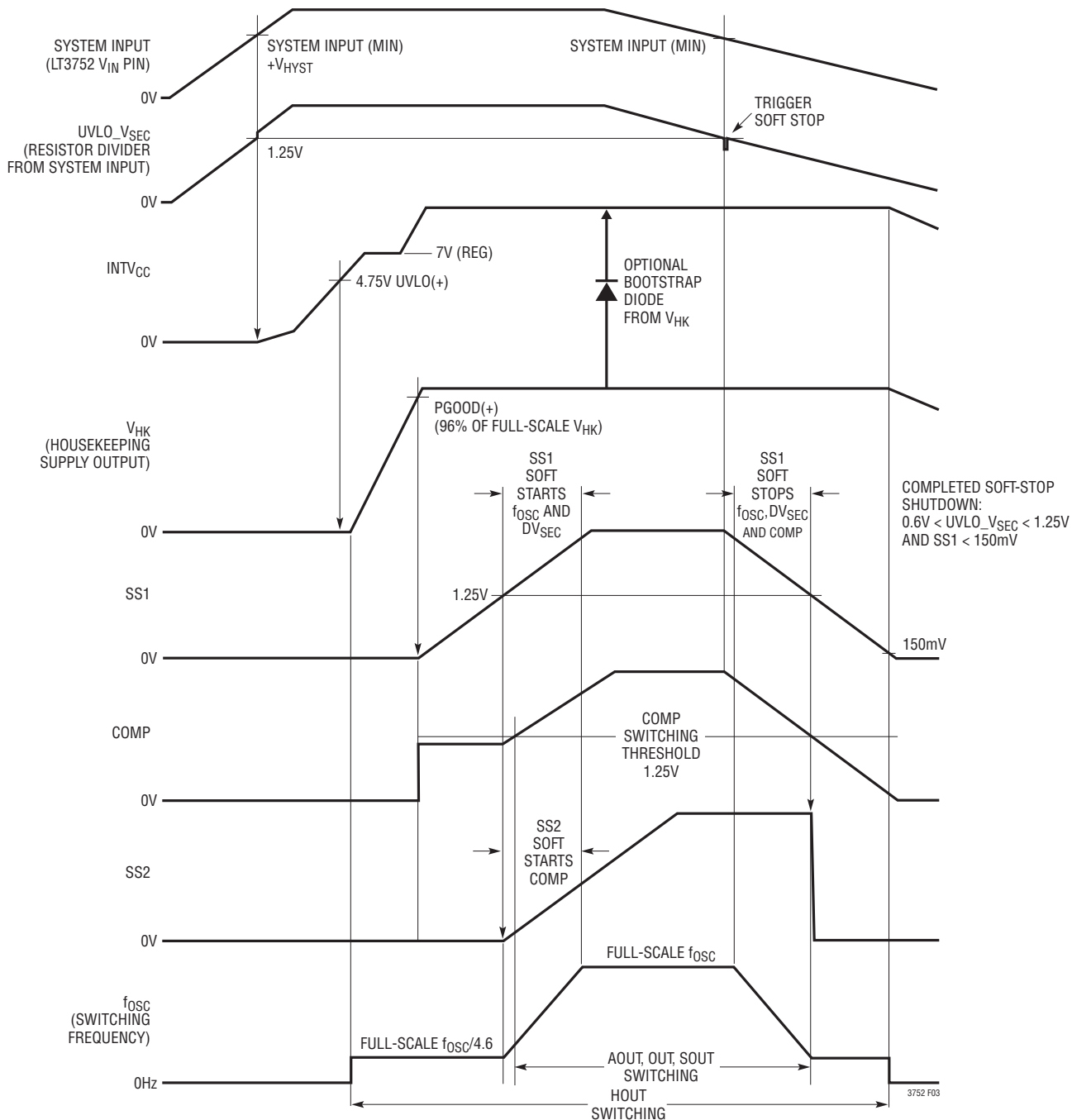


図3. LT3752のスタートアップとシャットダウンのタイミング図

## タイミング図

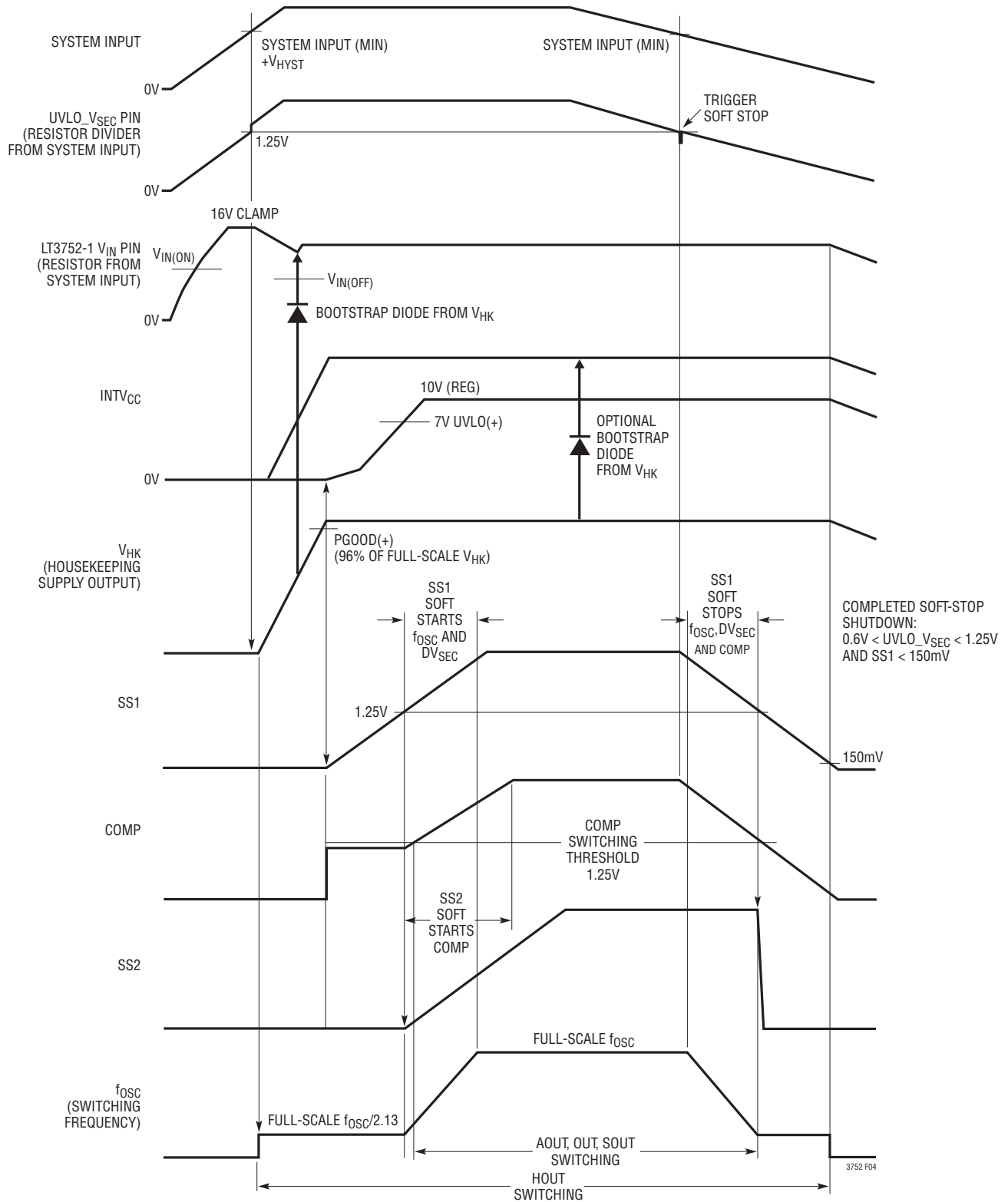


図4. LT3752-1のスタートアップとシャットダウンのタイミング図

## 動作

### はじめに

LT3752/LT3752-1は、アクティブ・クランプ・リセットを備えた同期整流式フォワード・コンバータで使用される1次側電流モードPWMコントローラです。LT3752/LT3752-1を内蔵のハウスキーピング・コントローラと組み合わせて使用すると、コンパクトで汎用性の高い高効率のソリューションを実現できます。LT3752の $V_{IN}$ ピンは6.5V～100Vの範囲で動作します。LT3752-1はシステム入力電圧が100Vを超えるアプリケーションに対応しており、外付け部品によってのみ最大値が制限される入力電圧レベルからのRC起動が可能です。LT3752およびLT3752-1ベースのフォワード・コンバータは、最大400Wまでの電力レベルを対象としており、バッテリー・チャージャ・アプリケーションでの使用は意図していません。さらに電力レベルが高いアプリケーションでは、コンバータの出力を直列にスタックできます。UVLO\_VSECピン、OVLOピン、SS1ピン、およびSS2ピンを相互接続すると、複数のブロックが全てのフォルト・モードおよびフォルト条件に同時に応答できます。

LT3752/LT3752-1は、プログラム可能な高精度のボルト秒クランプを内蔵しています。このクランプは、コンバータの自然なデューティ・サイクルよりも高く設定されると、デューティ・サイクル・ガードレールによって1次側スイッチのリセット電圧を制限し、負荷トランジェント時のトランスの飽和を防ぎます。ボルト秒クランプは高精度で入力レギュレーションに優れており、2次側にオプトカプラ、リファレンス、エラーアンプがない場合などの開ループ状態で $V_{OUT}$ のレギュレーションを実現します。

降圧比の大きい非絶縁型アプリケーションでは、LT3752/LT3752-1は電圧エラーアンプを内蔵しているので、非常にシンプルで完全に安定化された非絶縁型同期整流式フォワード・コンバータを実現します。

内蔵のハウスキーピング・コントローラにより、巻線を追加しなくてもバイアス電源を生成できるので、メイン・パワー・トランスの簡略化および小型化が可能です。2次側デバイスは起動回路がなくても出力電圧が0Vのときに動作できます。

プログラム可能な過電流(OC)一時中断モード、プログラム可能なシステム入力低電圧ロックアウト(UVLO)、プログラム可能なシステム入力過電圧ロックアウト(OVLO)、および内蔵のサーマル・シャットダウンなど、各種の保護機能を搭載しています。スロープ補償とスイッチング周波数がプログラム可能なので、幅広い出力インダクタ値とトランスのサイズに対応します。

### LT3752デバイスの起動

LT3752の起動は、ブロック図と図3の起動時の波形を参照するとよく理解できます。このデバイスが起動するには、システム入力電圧がUVLO\_VSECピンを1.25V以上に駆動できるほど高く、 $V_{IN}$ ピンが6.5Vより高くなる必要があります。内蔵のリニアレギュレータがアクティブになり、全てのゲート・ドライバに7VのINTV<sub>CC</sub>電源を供給します。ハウスキーピング・コントローラは、フォワード・コントローラより前に起動します。内部ソフトスタート(HSS)は、ハウスキーピングHCOMPピンの電圧を上昇させて、ゲート・ドライバ出力HOUTでのスイッチングが外付けNチャンネルMOSFETを駆動できるようにします。ハウスキーピング・コントローラの出力電圧 $V_{HK}$ は、HFBピンが1.0Vに達したときに安定化されます。 $V_{HK}$ を使ってINTV<sub>CC</sub>を無効にし、デバイス内の電力の低減、効率の向上、INTV<sub>CC</sub>レベルの最適化を実現できます。起動時に、ハウスキーピング・コントローラは、1/4.6でフォールドバックされる設定されたスイッチング周波数( $f_{OSC}$ )でスイッチングします。フォワード・コントローラのSS1ピンは、 $V_{HK}$ がターゲット値(PGOOD)の96%に達したときに充電開始が可能になります。SS1が1.25Vに達すると、SS2ピンが充電を開始し、COMPピンの電圧上昇と出力インダクタ・ピーク電流のソフトスタートを制御します。SS1ピンは、SS2ピンとは無関係に、スイッチング周波数とボルト秒クランプをソフトスタートします。SS1が2.6Vに向かって充電するにつれて、両方のコントローラのスイッチング周波数は等しいままで同期され、フルスケールの $f_{OSC}$ に向かってソフトスタートします。

コンバータの出力電圧をソフトスタートするために2次側の制御が既に有効になっている場合でも、SS2ピンを使用して初期インダクタ・ピーク電流の上昇を制御できます。1次側SS2のソフトスタートを2次側より高速に設定するだけで、2次側にソフトスタートを引き継がせることができます。SS2がソフトスタート制御に不要な場合でも、SS2はブルダウンが強く電圧定格が大きい場合、INTV<sub>CC</sub>に接続されたオプトカプラの入力を駆動できます。これにより、スイッチングの開始を2次側に伝達するオプションが可能になります。

## 動作

### LT3752-1 デバイスの起動

LT3752-1 のハウスキーピング電源とフォワード・コンバータの起動は、アーキテクチャと  $V_{IN}$  ピンのレベルが多少異なることを除いて、LT3752 とほぼ同じです。LT3752-1 の起動は、ブロック図と図4の起動時の波形を参照するとよく理解できます。LT3752-1 は、システム入力との間に接続された高い値の抵抗により、 $V_{IN}$  ピンの入力コンデンサを充電することで起動します。UVLO\_VSEC を 1.25V より高くできるほどシステム入力 が既に高くなっている場合は、デバイスは  $V_{IN}$  ピンが  $V_{IN(ON)}$  (9.5V) を超えて充電されたときにオンします。UVLO\_VSEC を 1.25V より高くできるほどシステム入力が高くない場合は、 $V_{IN}$  ピンは 16V、8mA の内部クランプに達するまでシステム入力に向かつて充電されます。UVLO\_VSEC を 1.25V より高くできるほどシステム入力が高くなると、デバイスがオンします。デバイスの電源電流が  $V_{IN}$  のコンデンサを放電するときは、 $V_{IN}$  ピンが  $V_{IN(OFF)}$  (7.6V) より低くなるのを防ぐために、ブートストラップ電源を生成する必要があります。

LT3752-1 は、フォワード・コンバータの起動を待つのではなく、RC 起動中にハウスキーピング・コントローラを使用して  $V_{IN}$

ピンにブートストラップ・バイアスを供給します。この方法により、効率の向上と  $V_{IN}$  の入力コンデンサの小型化が可能となり、メイン・トランスの補助巻線が不要になります。このデバイスは  $V_{IN}$  ピンの起動電流が小さいため、大きな起動抵抗を使用し、システム入力からの電力損失を最小限に抑えることができます。 $V_{IN(ON)}-V_{IN(OFF)}$  のヒステリシスを大きく、 $V_{IN}$  の  $I_Q$  を小さくし、ハウスキーピング・コントローラの起動時間を高速にすることにより、正常な起動に必要な  $V_{IN}$  のコンデンサの値は最小限に抑えられます。LT3752 とは対照的に、LT3752-1 のハウスキーピング・ゲート・ドライバ(HOUT)は、INTVCC からではなく  $V_{IN}$  ピンから動作します。これにより、最初の起動時に  $V_{IN}$  ピンからの電流を使用して INTVCC のコンデンサを充電する必要がなくなります。つまり、LT3752-1 の安定化された 10V INTVCC は、ハウスキーピング電源が有効になるまでウェークアップしません。この点からの起動は LT3752 とほぼ同じです。ハウスキーピング電源とフォワード・コンバータは、ソフトスタートされた周波数とボルト秒クランプを使って一緒にスイッチングします。フォワード・コンバータのピーク・インダクタ電流も、LT3752 と同じようにソフトスタートします。

## アプリケーション情報

### システム入力低電圧ロックアウト (UVLO) しきい値およびヒステリシスの設定

LT3752/LT3752-1のUVLO\_VSECピンには、高精度の1.25Vシャットダウンしきい値があります。このしきい値と外付け抵抗分割器を組み合わせると、コンバータのシステム入力電圧(V<sub>S</sub>)について下降時の低電圧ロックアウトしきい値(UVLO(-))を定義できます(図5)。5μAのピン・ヒステリシス電流により、UVLO(+)しきい値の設定が可能です。

V<sub>S</sub> (UVLO(-)) [ソフトストップを開始し、シャットダウン]

$$= 1.25 \left[ 1 + \left( \frac{R1}{R2+R3} \right) \right]$$

V<sub>S</sub> (UVLO(+)) [ソフトスタートを開始]

$$= V_S \text{ (UVLO(-))} + (5\mu\text{A} \cdot R1)$$

UVLO\_VSECピンが再び1.25Vより低くなると、デバイスはソフトストップに移行するに注意してください。ソフトストップ中は、コンバータはスイッチング周波数、ボルト秒クランプ、およびCOMPピンの電圧をフォールドバックしながらスイッチングを続けます。「アプリケーション情報」のセクションの「ソフトストップ」を参照してください。SS2ピンが放電によって最終的に150mVのリセットしきい値を下回ると、ハウスキーピング電源とフォワード・コンバータの両方がシャットダウンされます。

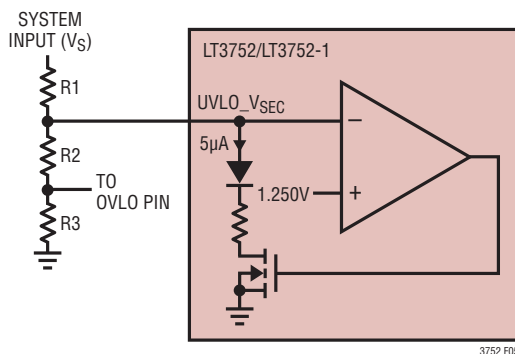


図5. 低電圧ロックアウト (UVLO) の設定

### ソフトストップ・シャットダウン

ソフトストップ・シャットダウンは(システム低電圧と同様に)外部制御信号によって制御できます。ドレインと直列に1個または複数のダイオードを接続したMOSFETを使用して、UVLO\_VSECピンを、1.25Vより低い0.6V(最大値)のマイクロパワー・シャットダウンしきい値より低くはない電圧までプルダウンします。ソフトストップ後のV<sub>IN</sub>の静止電流は標準で165μAです。

### マイクロパワー・シャットダウン

外部制御信号を使用したマイクロパワー・シャットダウンが必要な場合は、オープン・ドレイン・トランジスタをUVLO\_VSECピンに直接接続できます。LT3752/LT3752-1のUVLO\_VSECピンには、標準0.4Vのマイクロパワー・シャットダウンしきい値があります。マイクロパワー・シャットダウン時のV<sub>IN</sub>の静止電流は20μAです。

### システム入力過電圧ロックアウト (OVLO) しきい値の設定

LT3752/LT3752-1のOVLOピンには、高精度の1.25V過電圧シャットダウンしきい値があります。このしきい値と外付け抵抗分割器を組み合わせると、コンバータのシステム入力電圧(V<sub>S</sub>)について上昇時の過電圧ロックアウトしきい値(OVLO(+))を定義できます(図6)。OVLO(+))に達すると、デバイスはただちにスイッチングを停止し、ハード・ストップによりSS1ピンとSS2ピンを放電します。下降時のしきい値OVLO(-))は内部で1.205Vに固定されており、デバイスはソフトスタート・モードで再起動できます。システム入力電源(V<sub>S</sub>)との間に接続した1個の抵抗分割器を使用して、システムの低電圧しきい値と過電圧しきい値の両方を定義できます。R3の最小値は1kです。OVLOを使用しない場合は、OVLOピンとグランドの間に10k抵抗を配置します。

V<sub>S</sub> OVLO(+)) [スイッチングを停止、ハード・ストップ]

$$= 1.25 \left[ 1 + \left( \frac{R1+R2}{R3} \right) \right]$$

V<sub>S</sub> OVLO(-)) [ソフトスタートを開始]

$$= V_S \text{ OVLO(+))} \cdot \frac{1.215}{1.25}$$

# LT3752/LT3752-1

## アプリケーション情報

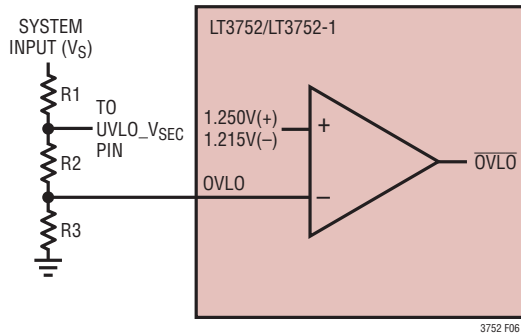
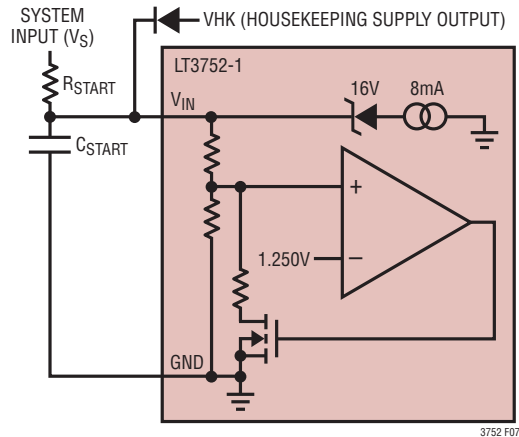


図6. 過電圧ロックアウト(OVLO)の設定

### 高いシステム入力電圧からのLT3752-1のマイクロパワー・スタートアップ

LT3752-1は、外付け部品によってのみ最大値が制限されるシステム入力電圧レベルから起動します(図7)。LT3752-1は起動電流が小さいため、システム入力電圧( $V_S$ )と $V_{IN}$ ピンの間に大きな起動抵抗( $R_{START}$ )を接続できます。

システム入力電圧が印加されると、 $V_{IN}$ ピンの起動コンデンサ( $C_{START}$ )が充電を開始します。 $V_{IN}$ ピンが9.5Vを超えると(かつ、 $UVLO\_VSEC$ が1.25Vより高くなると)、ハウスキーピング・コントローラはスイッチングを開始し、 $V_{IN}$ 電源電流は $C_{START}$ の放電を開始します。ハウスキーピング電源が $V_{IN}$ ピンにブートストラップ・バイアスを供給する前に $V_{IN}$ ピンが7.6Vを下回らないように、 $C_{START}$ コンデンサには十分に高い値を選びます。LT3752-1の起動アーキテクチャは、ハウスキーピング・コントローラだけをアクティブにして $V_{IN}$ ピンにバックドライブを供給させることにより、 $C_{START}$ の値を最小限に抑えます。フォワード・コントローラは、ハウスキーピング電源が確立された後でのみ動作します(ハウスキーピング電源からINTVCCへのブートストラップ・ダイオードを使用する場合は、 $V_{IN}$ ピンからではなく、システム入力からの電流のみが使用されます)。



### 図7. 高いシステム入力電圧からのマイクロパワー・スタートアップ

起動コンデンサは次式で計算することができます。

$$C_{START(MIN)} = (I_{HKEEP} + I_{DRIVE})(MAX) \cdot \frac{t_{HSS(MAX)}}{V_{DROOP(MIN)}}$$

ここで、

$I_{HKEEP}$  = ハウスキーピング  $I_Q$ (スイッチングしない)

$I_{DRIVE} = (f_{OSC}/2.13) \cdot Q_G$

$f_{OSC}$  = フルスケール・コントローラ・スイッチング周波数

$Q_G$  = ゲート電荷( $V_{GS} = V_{IN}$ ) (HOUT MOSFET)

$t_{HSS}$  = ハウスキーピング出力電圧のソフトスタート時間

$V_{DROOP} = 16V$ (クランプ) -  $V_{IN(OFF)}$  または  $V_{IN(ONOFFHYST)}$

起動抵抗は次式で計算することができます。

$$R_{START(MAX)} = \frac{V_S(MAX) - V_{IN(ON)}(MAX)}{I_{START(MAX)} \cdot k}$$

ここで、

$V_S(MAX)$  = 最大システム入力電圧

$V_{IN(ON)}(MAX)$  = 最大 $V_{IN}$ ピン・ターンオンしきい値

$I_{START(MAX)}$  = デバイス起動時の最大 $V_{IN}$   $I_Q$

$k$ を1.0より大きくすると、 $R_{START}$ と $V_{IN}$ の充電時間が短縮されます。

## アプリケーション情報

正常な起動と制限時間内でのオンを保証するのに必要な  $C_{START}$  と  $R_{START}$  を計算するには、ワーストケースの値を使用する必要があります。

例: (LT3752-1)

$$V_S(MIN) = 75V, V_{IN(ON)(MAX)} = 10.4V \text{ の場合}$$

$$I_{START(MAX)} = 265\mu A, I_{HKEEP(MAX)} = 4.6mA$$

$$Q_G = 8nC \text{ (} V_{IN} = 10V \text{ の場合)}, f_{OSC} = 150kHz$$

$$t_{HSS(MAX)} = 4ms, V_{DROOP(MIN)} = 1.61V$$

$$C_{START(MIN)} = (4.6mA + 71kHz \cdot 8nC) \cdot \frac{4ms}{1.61V}$$

$$= 12.8\mu F \text{ (} 14.7\mu F \text{ を選択)}$$

$$R_{START(MAX)} = \frac{75V - 10.4V}{265\mu A \cdot k} = 243k \text{ (for } k = 1.0)$$

$R_{START(MAX)}$  の値は、 $C_{START}$  の充電時間が許容範囲内になるまで  $k$  値を高くして計算する必要があります。ほとんどの場合、システム入力が  $UVLO(+)$  しきい値に達する前に、 $C_{START}$  は LT3752-1 の  $V_{IN}$  ピンの 16V クランプまで充電されます (図4)。これにより、 $C_{START}$  の式で  $V_{DROOP}$  を 5.6V 大きくできるので、 $C_{START}$  の値を小さくすることができ、起動が高速化します。

$R_{START}$  を小さくすると、次式に示すように、代償として電力損失が大きくなります。

$$P_{RSTART} = (V_S - V_{IN})^2 / R_{START}$$

$R_{START} = 200k, V_S(MAX) = 150V, V_{IN} = 10V$  (ハウスキーピング電源からバックドライブされる電圧) の場合

$$P_{RSTART} = (150 - 10)^2 / 200k = 98mW$$

### スイッチング周波数の設定

ハウスキーピング電源とメイン・フォワード・コンバータのスイッチング周波数は、アナログ・グラウンド (ピン18) と  $R_T$  ピンの間に接続される抵抗 ( $R_T$ ) を使って設定します。標準的な  $f_{OSC}$  と  $R_T$  抵抗値の関係を表1に示します。 $R_T$  の値は次式で与えられます。

$$R_T = 8.39 \cdot X \cdot (1 + Y)$$

ここで、

$$X = (10^9 / f_{OSC}) - 365$$

$$Y = (300kHz - f_{OSC}) / 10^7 \text{ (} f_{OSC} < 300kHz)$$

$$Y = (f_{OSC} - 300kHz) / 10^7 \text{ (} f_{OSC} > 300kHz)$$

例:  $f_{OSC} = 200kHz$  の場合、

$$R_T = 8.39 \cdot 4635 \cdot (1 + 0.01) = 39.28k \text{ (} 39.2k \text{ を選択)}$$

LT3752/LT3752-1 は、起動時の周波数フォールドバック機能を備えています (図3および図4を参照)。SYNC 入力によって起動時の周波数フォールドバックが無効にされないように、SS1 ピンが 2.2V に達するまで、SYNC 機能は無視されます。ハウスキーピング・コントローラとフォワード・コントローラは、SYNC 入力の有無に関係なく、相互に同期し、位相調整されて動作します。

表1.  $R_T$  とスイッチング周波数 ( $f_{OSC}$ )

スイッチング周波数 (kHz)	$R_T$ (kΩ)
100	82.5
150	53.6
200	39.2
250	30.9
300	24.9
350	21
400	18.2
450	15.8
500	Choose 13.7

### 外部クロックへの同期

LT3752/LT3752-1 の内蔵発振器は、SYNC ピンの外部クロックに同期させることができます。SYNC ピンが “H” レベルになるには、少なくとも 100ns の間 1.8V を超える必要があります。SYNC ピンが “L” レベルになるには、少なくとも 100ns の間 0.6V より低くなる必要があります。SYNC ピンの周波数は、 $R_T$  ピンによって設定された標準周波数と同じか、それ以上に設定する必要があります。 $f_{SYNC} / f_{OSC}$  の比が  $x$  の場合 ( $1.0 < x < 1.25$ )、外部で設定されたスロープ補償は  $1/1.2x$  に低減されます。必要に応じて、外付け抵抗  $R_{ISLP}$  を  $1.2x$  倍に上げて再設定することができます (「電流検出とプログラム可能なスロープ補償」を参照)。

## アプリケーション情報

デバイスのインジェクション機能により、内蔵発振器は、SYNCピンの各立ち上がりエッジにロックされます。通常動作中に任意の時点でSYNC入力途絶えると、デバイスはスイッチング周波数を( $R_T$ 抵抗によって設定された)発振器周波数に戻します。このインジェクション・ロック手法により、SYNC入力途絶えた場合に周波数が大幅に低下する可能性があるという、PLL手法で起こり得る問題を回避できます。

ソフトスタート中は、SS1ピンが2.2Vを超えるまで、SYNC入力は無視されます。ソフトストップ中は、SYNC入力は完全に無視されます。SYNC入力を使用する場合は、プログラム可能なデューティ・サイクル $D_{VSEC}$ がデバイスのスイッチング周波数に依存することに注意してください(「デューティ・サイクル・クランプの設定」のセクションを参照)。 $f_{SYNC}/f_{OSC}$ の比がxの場合、 $R_{IVSEC}$ を $1/x$ 倍に再設定する必要があります。

### INTV<sub>CC</sub>レギュレータのバイパスと動作

INTV<sub>CC</sub>ピンは、 $V_{IN}$ から駆動される内蔵リニア・レギュレータの出力で、オンボード・ゲート・ドライバの電源を供給します。LT3752のINTV<sub>CC</sub>は、ゲート・ドライバAOUT、SOUT、OUT、およびHOUTに、安定化された7V電源を供給します。LT3752-1のINTV<sub>CC</sub>は、ゲート・ドライバAOUT、SOUT、およびOUTに、安定化された10V電源を供給します。INTV<sub>CC</sub>は、安定性を確保し、十分な電荷をゲート・ドライバに供給できるように、4.7 $\mu$ Fの低ESRのX7RまたはX5Rセラミック・コンデンサで電源グラウンドにバイパスする必要があります。

INTV<sub>CC</sub>レギュレータの出力電流制限値は最小35mAです。各ゲート・ドライバのスイッチング周波数と容量性負荷を選択するときは、この電流制限を考慮に入れる必要があります。外部MOSFETを駆動する1個のゲート・ドライバについて、INTV<sub>CC</sub>ピンの平均電流負荷は次式で与えられます。

$$I_{INTVCC} = f_{OSC} \cdot Q_G$$

ここで、

$$f_{OSC} = \text{コントローラのスイッチング周波数}$$

$$Q_G = \text{ゲート電荷 (} V_{GS} = \text{INTV}_{CC} \text{)}$$

INTV<sub>CC</sub>の50mAの出力電流制限値はLT3752/LT3752-1のアプリケーションには十分ですが、効率と内部電力損失も考慮に入れる必要があります。ハウスキューピング電源によってINTV<sub>CC</sub>を外からオーバードライブすると、効率の向上、デバイス内の電力損失の軽減、35mAを超える出力電流能力

を実現できます。オーバードライブ・レベルは、安定化されたINTV<sub>CC</sub>レベルを超える必要がありますが、16Vを超えることはできません。

INTV<sub>CC</sub>とグラウンドの間に短絡フォルトが発生した場合、LT3752/LT3752-1はINTV<sub>CC</sub>の出力電流制限値を標準で23mAまで下げます。INTV<sub>CC</sub>レギュレータには上昇時の低電圧ロックアウトしきい値UVLO(+)があります。これにより、INTV<sub>CC</sub>が4.75V (LT3752-1では7V)に達するまでゲート・ドライバのスイッチングを防ぎ、INTV<sub>CC</sub>が4.6V (LT3752-1では6.8V)のUVLO(-)しきい値より低くなるまでスイッチングを維持します。

$V_{IN}$ のレベルが安定化されたINTV<sub>CC</sub>のレベルに近い場合、より低い場合、INTV<sub>CC</sub>リニア・レギュレータはドロップアウト状態に移行することがあります。その結果INTV<sub>CC</sub>のレベルが低下しても、INTV<sub>CC</sub>がINTV<sub>CC</sub> UVLO(-)レベルより高い電圧にとどまるかぎり、ゲート・ドライバのスイッチングは可能です。INTV<sub>CC</sub>の性能と $V_{IN}$ および負荷電流の関係については、「標準的性能特性」のセクションを参照してください。

### ハウスキューピング・コントローラ

LT3752/LT3752-1は、ハウスキューピング電源生成用の固定周波数電流モードPWMコントローラを内蔵しています(ブロック図および図8を参照)。複数の出力を備えたフライバック・コンバータとして接続されるハウスキューピング電源は、1次側および2次側のデバイスに効率的にバイアスを供給できます。これにより、メイン・フォワード・トランス内の補助巻線からバイアス電源を生成する必要がなくなり、トランスの簡略化、小型化、コスト削減が可能となります。

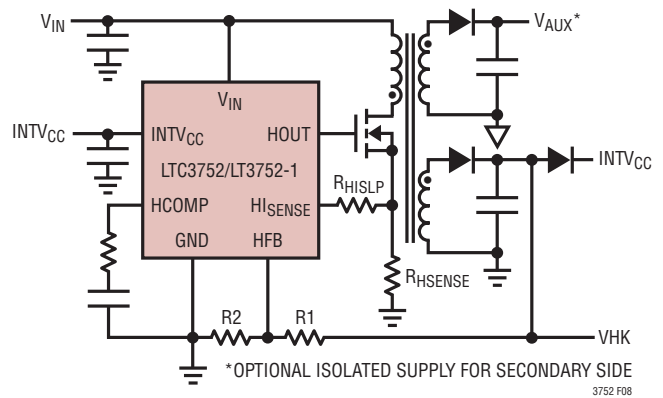


図8. ハウスキューピング電源



## アプリケーション情報

ハウスキーピング・コントローラを内蔵したことで、コストとスペースの削減が可能となり、スイッチング周波数をメイン・フォワード・コントローラに内部で同期させることができます。

ハウスキーピング電源を使用してINTV<sub>CC</sub>ピンをオーバードライブし、デバイスの外部の電力を利用すると、効率の向上、大きな駆動電流の供給、INTV<sub>CC</sub>レベルの最適化が可能です。ハウスキーピング電源は、「LT3752-1 デバイスの起動」のセクションで説明したように、V<sub>IN</sub>ピンへのブートストラップ・バイアスとしても使用できます。またハウスキーピング電源は、メイン・フォワード・コンバータがスイッチングを開始する前に、任意の2次側デバイスにバイアスを供給できます。したがって、2次側の外部起動回路が不要になります。代替手法として、フォワード・コンバータの出力電圧から直接、2次側デバイスに電力を供給することもできます。この手法では、各デバイスの最小および最大許容入力電圧によっては問題が発生する可能性があります。

### ハウスキーピング:動作

LT3752/LT3752-1 ハウスキーピング・コントローラの動作は、ブロック図と図8を参照するとよく理解できます。ハウスキーピング・コントローラは、HOUTの±0.7A ゲート・ドライバを使用して外付けNチャンネルMOSFETを制御します。フライバック・トランスの1次巻線の電流がHCOMPによって制御されるレベルを超えてHISENSEピンで検出されると、HOUTのデューティ・サイクルは終了します。トランスに蓄積されたエネルギーは、HOUTのオフ時間中に出力に供給されます。ハウスキーピング出力電圧は、HFBピンに接続された抵抗分割器を使って設定します。相互コンダクタンス・アンプは、HFBピンと1.0Vリファレンスの間の誤差信号をモニタし、HCOMPのレベル(したがって、ピーク・スイッチング電流)を制御します。HCOMPピンとグラウンドの間の簡単なRCネットワークが補償機能を提供します。HISENSEピンで98mVが検出されると、外部スイッチに対する過電流保護が有効になります。これにより、過電流状態が解消されるまで、低電力一時中断モード(シャットダウンの再試行サイクルを繰り返した後でソフトスタート)になります。

### ハウスキーピング:ソフトスタート/シャットダウン

LT3752/LT3752-1の起動時に、ハウスキーピング・コントローラは約2.2msの内蔵ソフトスタートを実行します。この時間は、レギュレーションに必要なHCOMPレベルによって異なります。次のいずれかの条件(標準値)で、ハウスキーピング・コントローラはシャットダウンし、内部ソフトスタート・コンデンサは放電されます。

- (1) UVLO\_VSEC < 1.25V  
(および SS1 < 0.15V) :ソフトストップ・シャットダウン
- (2) UVLO\_VSEC < 0.4V :マイクロパワー・シャットダウン
- (3) OVLO > 1.250V :システム入力のOVLO
- (4) HISENSE > 98mV :ハウスキーピング過電流
- (5) INTV<sub>CC</sub> < X, > 16.5V :INTV<sub>CC</sub>のUVLO、OVLO
- (6) T<sub>J</sub> > 170°C :サーマル・シャットダウン
- (7) V<sub>IN</sub> < Y :V<sub>IN</sub>ピンのUVLO

(LT3752では X = 4.6V、Y = 5.5V)

(LT3752-1では X = 6.8V、Y = 7.6V)

### ハウスキーピング:出力電圧の設定

ハウスキーピング・コントローラの出力電圧(V<sub>HK</sub>)は、次式を使用して、V<sub>HK</sub>とHFBピンの間の抵抗分割器(図8)を使って設定します。

$$V_{HK} = 1V \cdot \left(1 + \frac{R1}{R2}\right)$$

HFBピンのバイアス電流は標準で85nAです。

### ハウスキーピング:サイクルごとのピーク・インダクタ電流とスロープ補償の設定

ハウスキーピング・コントローラは、外付けNチャンネルMOSFETのソースに接続された抵抗(R<sub>HISENSE</sub>)の電圧を検出することにより、外部スイッチおよびフライバック・トランスの1次巻線のサイクルごとのピーク電流を制限します(図8)。

## アプリケーション情報

このセンス電圧は、(上限79mVでHCOMPピンによって制御される) HI<sub>SENSE</sub>ピンの検出しきい値と比較されます。センス・ラインはセンス抵抗の正端子からの1本しかないため、グラウンド側に寄生抵抗があると、その実効値が大きくなり、利用可能なピーク・スイッチ電流が減少します。連続モードの動作でデューティ・サイクルが50%を超える場合、必要なスロープ補償は、HI<sub>SENSE</sub>ピンと直列に抵抗R<sub>HISLP</sub>を追加することで設定できます。ランプ電流は常にHI<sub>SENSE</sub>ピンから流れます。電流は0%のデューティ・サイクルで2μAから始まり、100%のデューティ・サイクルで52μAまでランプします。このピンの容量は最小限に抑えてください。

希望のピーク・スイッチ電流を得るには、スロープ補償の影響を含めて79mVの検出しきい値を30%デレレーティングして使用し、R<sub>HISENSE</sub>の値を計算する必要があります。

$$R_{HISENSE} = \frac{52.5\text{mV} - \Delta V_{HSLP}}{I_{LP(\text{PEAK})}}$$

ここで、

$$\Delta V_{HSLP} = (2\mu\text{A} + D \cdot (62.5\mu\text{A})) \cdot R_{HISLP}$$

$$I_{LP(\text{PEAK})} = 1 \text{ 次巻線のサイクルごとのピーク電流}$$

$$D = \text{スイッチのデューティ・サイクル}$$

$$R_{HISLP} = \text{スロープ補償設定抵抗}$$

連続モードの動作でデューティ・サイクルが50%を超える場合、R<sub>HISLP</sub>の妥当な出発点は499Ωです。この値では、80%のデューティ・サイクルで電流コンパレータのしきい値の総電圧降下は26mVになります。f<sub>SYNC</sub>/f<sub>OSC</sub>の比がxの場合(1.0V < x < 1.25)、外部で設定されるスロープ補償は1/1.2xに低減されます。必要に応じて、外付け抵抗R<sub>HISLP</sub>を1.2x倍に上げて再設定することができます。

### ハウスキーピング: 適応型リーディングエッジ・ブランキング

HOUTのリーディングエッジ上のHI<sub>SENSE</sub>信号のブランキングは適応型であり、広範囲にわたるMOSFETに対応します。ブランキングはHOUTの立ち上がり開始から行われ、HOUTが最大レベル(LT3752ではINTV<sub>CC</sub>、LT3752-1ではV<sub>IN</sub>)の1Vの範囲内に達するまで待ち、100nsの固定ブランキングを追加します。

### ハウスキーピング: 過電流一時中断モード

ハウスキーピング出力電圧上でグラウンドへの短絡フォルトの発生時にハウスキーピング・コントローラを保護するため、HI<sub>SENSE</sub>ピンには98mVの固定過電流しきい値があり、内部ソフトスタート・コンデンサを放電して一時中断(再試行)モードに移行します。この一時中断モードでは、79mVのしきい値で継続されるサイクルごとのスイッチングに比べて、外付け部品内の平均電力は大幅に低減されます。サイクルごとのピーク電流の項目でR<sub>HISENSE</sub>抵抗の値は既に計算したので、一時中断モードのスイッチおよび1次巻線の標準的な過電流レベルは次式で与えられます。

$$I_{LP(\text{OVERCURRENT})} = \frac{98\text{mV} - \Delta V_{HSLP}}{R_{HISENSE}}$$

ここで、

$$\Delta V_{HSLP} = (2\mu\text{A} + D \cdot (62.5\mu\text{A})) \cdot R_{HISLP}$$

$$D = \text{スイッチのデューティ・サイクル}$$

$$R_{HISLP} = \text{スロープ補償設定抵抗}$$

$$R_{HISENSE} = \text{電流検出抵抗}$$

### ハウスキーピング: 出力過電圧およびパワーグッド

ハウスキーピング・コントローラはHFBピンを介してハウスキーピング電源の上昇時の出力電圧V<sub>HK</sub>をモニタし、V<sub>HK</sub>が設定値の96%に達したときにパワーグッド(PGOOD(+))を確定します。PGOOD確定の10μs後、LT3752/LT3752-1フォワード・コントローラの回路がアクティブになります。

SS1ピンは充電の開始が可能になり、最終的にフォワード・コンバータのスイッチングが可能になります。V<sub>HK</sub>が設定されたレベル(PGOOD(-))の92%より低くなると、SS1ピンは放電され、フォワード・コントローラの回路はディスエーブルします。

ハウスキーピング出力過電圧(V<sub>HK</sub>)を制限するために、ハウスキーピング・コントローラの出力電圧が設定値より20%高い値を超えた場合、ハウスキーピング・コントローラのレギュレーション・ループは無効になり、ただちにスイッチングを停止します。ハウスキーピング電源を使用して他のデバイスをバイアスする場合、このことは特に重要です。この場合も、フォワード・コントローラはスイッチングが可能です。ハウスキーピング・コントローラは、出力電圧(V<sub>HK</sub>)が設定値より15%高い値を下回ったとき、通常のレギュレーション・ループ制御に戻ります。

## アプリケーション情報

### ハウスキーピング:トランス巻数比と漏れインダクタンス

ハウスキーピング電源の出力電圧の設定に使用される外付け抵抗分割器により、アプリケーションに合わせてトランス巻数比を比較的自由に選択できます。簡単な整数の巻数比が使えるため、既製トランスを使用できます(「標準的応用例」のセクションの回路例を参照)。巻数比は希望のデューティ・サイクルに基づいて選択できます。ただし、MOSFETのブレイクダウン電圧定格には、入力および出力レベル、巻数比、およびフライバック漏れスパイクを考慮に入れる必要があります。トランスの漏れインダクタンスにより、スイッチのターンオフ後に電圧スパイクが発生します。場合によっては、このスパイクを制限するためにスナバ回路が必要になります。

### ハウスキーピング:ハウスキーピング電源なしの動作

1次側と2次側の両方にローカル・バイアス電圧を供給するために、ハウスキーピング電源の使用を強く推奨します(これにより、効率の向上とメイン・トランスの設計の簡略化が可能となり、 $V_{OUT} = 0V$ でも全てのデバイスが確実にアクティブになります)。補助電源を生成するためのメイン・トランスの追加巻線が既に存在する場合は、LT3752 (LT3752-1を除く)のハウスキーピング電源部品を省略しても(配置しなくても)かまいません。(1次側、2次側、または両方の)補助電源は、適切な動作に影響を与えないことに注意してください。ハウスキーピング電源なしの場合、抵抗分割器(図8)をINTV<sub>CC</sub>から直接接続し、次の比でHFBピンに給電する必要があります。

$$R1/R2 = 3$$

(例:R1 = 10k、R2 = 3.32k)

この比により、 $HFB \gg 0.96V$  (SS1およびフォワード・コンバータをイネーブルする標準的なPGOODレベル)が保証されます。

(a) INTV<sub>CC</sub> = 4.75V (UVLO(+))では、HFB = 1.2V

(b) INTV<sub>CC</sub> = 7V(安定化電圧)では、HFB = 1.7V

(c) INTV<sub>CC</sub> = 8V(オーバードライブ電圧)では、HFB = 2V

HFB = 3Vを超えないように注意してください。

### フォワード・コントローラ

LT3752/LT3752-1は、アクティブ・クランプ・リセットを備えた同期整流式フォワード・コンバータで使用される1次側電流モードPWMコントローラです。LT3752/LT3752-1は、完全に安定化されたフォワード・コンバータ・アプリケーションで使用できます。また、これらのデバイスは、プログラム可能な高精度のボルト秒クランプを使用して、トランスの入力電圧に反比例してデューティ・サイクルを安定化することにより、帰還経路が損傷した場合(2次側エラーアンプやオプトカプラがない場合)でも動作可能です。

### 適応型リーディングエッジ・ブランキング+プログラム可能な延長ブランキング

LT3752/LT3752-1は、OUTピンに±2Aゲート・ドライバを備えており、フォワード・コンバータのメイン電源用の外付けNチャネルMOSFETを制御できます(図10)。ゲートの上昇時間中、また場合によってはその後も、MOSFETのソースに接続された電流検出抵抗にノイズが発生することがあります。このノイズはセンシング・コンパレータの誤ったトリップを引き起こす可能性があり、その結果スイッチが予定より早くオフし、場合によってはシステムが再ソフトスタートすることがあります。これを防ぐため、LT3752/LT3752-1は、OC信号およびI<sub>SENSE</sub>P信号の両方の適応型リーディングエッジ・ブランキングを備えており、広範囲にわたるMOSFETのQ<sub>G</sub>定格に対応します。また、T<sub>BLNK</sub>ピンとアナログ・グランド(ピン18)の間に接続された抵抗R<sub>TBLNK</sub>により、延長ブランキングの持続時間を設定できます(図9)。

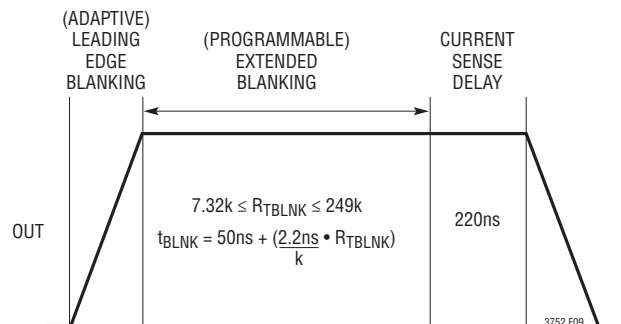


図9. 適応型リーディングエッジ・ブランキング+プログラム可能な延長ブランキング

# LT3752/LT3752-1

## アプリケーション情報

適応型リーディングエッジ・ブランキングはOUTの上昇開始から行われ、OUTが最大レベル(LT3752ではINTV<sub>CC</sub>、LT3752-1ではV<sub>IN</sub>)の1Vの範囲内に達したときに完了します。次に延長ブランキングが行われます。これは次式で指定されるR<sub>TBLNK</sub>抵抗を使ってプログラム可能です。

$$t_{\text{BLNK}} = 50\text{ns} + \left( \frac{2.2\text{ns}}{k} \cdot R_{\text{TBLNK}} \right)$$

$$7.32\text{k} < R_{\text{TBLNK}} < 249\text{k}$$

適応型リーディングエッジ・ブランキングにより、R<sub>TBLNK</sub>に必要な値が最小限に抑えられます。R<sub>TBLNK</sub>を必要以上に大きくすると、M1の最小オン時間が長くなります(図10)。

また、重要なボルト秒クランプ(D<sub>VSEC</sub>)はブランキングされません。したがって、D<sub>VSEC</sub>が(ソフトスタート・フォールドバック中に最大入力電圧で)十分に低下した場合、ブランキングが完了する前にM1がオフする可能性があります。OC信号とI<sub>SENSE</sub>信号はM1がオンのとき(かつ、ブランキングの完了後)にのみ検出されるため、次の式に従ってR<sub>TBLNK</sub>の値を制限する必要があります。

$$(2.2\text{ns}/k)R_{\text{TBLNK}} < T_{\text{VSEC(MIN)}} - t_{\text{ADAPTIVE}} - 50\text{ns}$$

ここで、

$$T_{\text{VSEC(MIN)}} = 10^9(D_{\text{VSEC(MAX)}} / (\text{fold} \cdot f_{\text{OSC}})) \\ (\text{Input(MIN)}/\text{Input(MAX)})$$

$$\text{fold} = f_{\text{OSC}} \text{ および } D_{\text{VSEC}} \text{ のフォールドバック比 (OUTピン)} \\ (\text{LT3752では} = 4, \text{LT3752-1では} = 2)$$

$$t_{\text{ADAPTIVE}} = \text{OUTピンが (INTV}_{\text{CC}} - 1\text{V}) \text{ まで上昇する時間}$$

例：図20の回路では、D<sub>VSEC(MAX)</sub> = 0.77、Input(MIN)/(MAX) = 17.4V/74V、fold = 4、t<sub>ADAPTIVE</sub> = 23ns、f<sub>OSC</sub> = 240kHzです。

$$T_{\text{VSEC(MIN)}} = 10^9(0.77 / (4 \cdot 2.4 \cdot 10^5)) \cdot 17.4/74 = 188\text{ns}$$

$$(2.2\text{ns}/1\text{k})R_{\text{TBLNK}} < 188 - 23 - 50$$

$$R_{\text{TBLNK}} < 52.5\text{k} (\text{実際の回路は} 34\text{k} \text{ を使用})$$

## 電流検出とプログラム可能なスロープ補償

LT3752/LT3752-1は、外付けNチャンネルMOSFETのソースに接続された抵抗の電圧を検出することにより、外部スイッチとフォワード・トランスの1次巻線のサイクルごとのピーク電流を制御します(図10)。

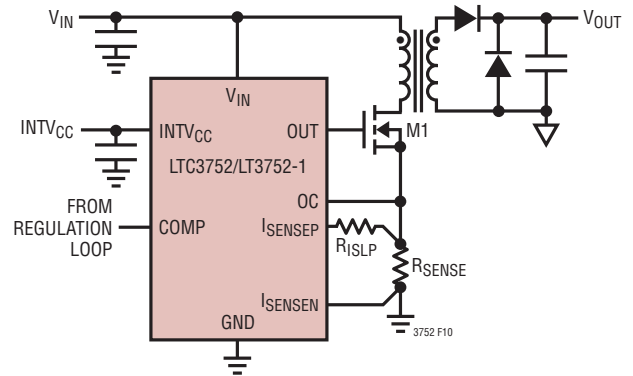


図10. 電流検出とプログラム可能なスロープ補償

R<sub>SENSE</sub>のセンス電圧は、(COMPピンのレベルによって制御される)I<sub>SENSEP</sub>ピンの検出しきい値と比較されます。R<sub>SENSE</sub>にケルビン接続できるように、2つのセンス入力(I<sub>SENSEP</sub>およびI<sub>SENSE</sub>)が用意されています。連続モードの動作でデューティ・サイクルが50%を超える場合、必要なスロープ補償は、I<sub>SENSEP</sub>ピンと直列に抵抗(R<sub>ISLP</sub>)を追加することで設定できます。ランプ電流は常にI<sub>SENSE</sub>ピンから流れます。電流は0%のデューティ・サイクルで2μAから始まり、80%のデューティ・サイクルでの33μAまで直線的にランプします。R<sub>ISLP</sub>の妥当な出発点は1.5kΩです。この値では、65%のデューティ・サイクルで電流コンパレータのしきい値の総電圧降下は41mVになります。

COMPピンはI<sub>SENSEP</sub>のしきい値を0mV～220mVの範囲で制御します。しきい値を220mVにすると、M1の最大動作電流を設定するR<sub>SENSE</sub>のプログラミングに影響を与えることなく、R<sub>ISLP</sub>内で大きなスロープ補償電圧降下が可能です。f<sub>SYNC</sub>/f<sub>OSC</sub>の比がxの場合(1.0 < x < 1.25)、外部で設定されたスロープ補償は1/1.2xに低減されます。必要に応じて、外付け抵抗R<sub>ISLP</sub>を1.2x倍に上げて再設定することができます。

## アプリケーション情報

### 過電流: 一時中断モード

LT3752/LT3752-1は、OCピンの高精度の96mV検出しきい値を使用して、大きすぎるピーク・スイッチ電流を検出します(図10)。過負荷状態では、スイッチングはただちに停止し、SS1/SS2ピンは急速に放電されます。スイッチングが行われないため、OCピンのセンス電圧は低下するので、SS1/SS2ピンの再充電が可能となり、最終的にスイッチングを再試行します。過電流状態が存在する限り、デバイスは一時中断モードにとどまります。これにより、コンバータが保護され、部品内の電力損失が低減されます(「アプリケーション情報」の「ハードストップ」を参照)。96mVのピーク・スイッチ電流しきい値は、スローブ補償に使用されるR<sub>ISLP</sub>の電圧降下とは無関係です。

一時中断モードをトリガする出力DC負荷電流は、次式で与えられます。

$$\begin{aligned} & \text{LOAD(OVERCURRENT)} \\ & = \left( \frac{N_p}{N_s} \cdot \frac{96\text{mV}}{R_{\text{ISENSE}}} \right) - (1/2 I_{\text{RIPPLE(P-P)}}) \end{aligned}$$

ここで、

N<sub>p</sub> = フォワード・トランスの1次側の巻数

N<sub>s</sub> = フォワード・トランスの2次側の巻数

I<sub>RIPPLE(P-P)</sub> = 出力インダクタのピーク-ピーク間リップル電流

R<sub>ISENSE</sub>の値は、アプリケーションの最大DC負荷電流への対応に加えて、負荷トランジェント時に過電流一時中断モードを避けられるだけの十分なマージンが得られるように設定する必要があります。

### 最大デューティ・サイクル・クランプの設定: D<sub>VSEC</sub>(ボルト秒クランプ)

固定された最大デューティ・サイクル・クランプのみを提供する他のコンバータとは異なり、LT3752/LT3752-1は、OUTピン上にプログラム可能な高精度のデューティ・サイクル・クランプ(D<sub>VSEC</sub>)を備えています。このクランプはシステム入力に反比例して移動します。D<sub>VSEC</sub>は、自然なデューティ・サイクル全体にわたってオン時間ボルト秒積を制限する、デューティ・サイクル・ガードレールを提供します(図11および図12)。これにより、トランス全体のリセットに必要なドレイン電圧が制限されます。

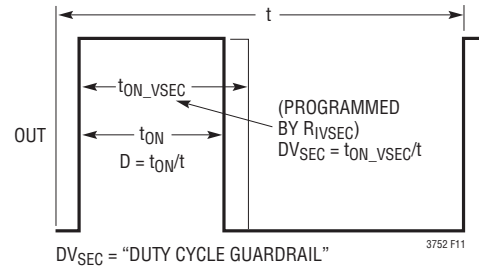


図11. ボルト秒(D<sub>VSEC</sub>)クランプ

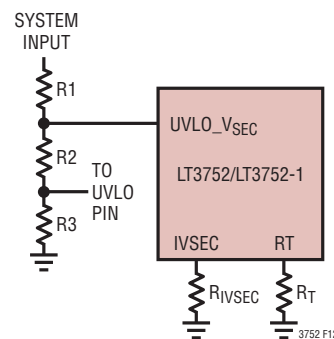


図12. D<sub>VSEC</sub>の設定

IVSECピンとアナログ・グランド(ピン18)の間の抵抗R<sub>IVSEC</sub>により、D<sub>VSEC</sub>を設定します。

D<sub>VSEC</sub>(OUTピンのデューティ・サイクル・クランプ)

$$= 0.725 \cdot \frac{R_{\text{IVSEC}}}{51.1\text{k}} \cdot \frac{f_{\text{OSC}}}{300} \cdot \frac{1.25}{\text{UVLO\_VSEC}}$$

ここで、

R<sub>IVSEC</sub> = IVSECピンのプログラミング抵抗

f<sub>OSC</sub> = スwitching周波数(kHz)

UVLO\_VSEC = 抵抗分割されたシステム入力電圧

## アプリケーション情報

$R_{IVSEC}$ により、最小システム入力が必要とされる $D_{VSEC}$ を自由に設定できます。 $V_{IN}$ が変化すると、 $D_{VSEC}$ は自然なデューティ・サイクルに従います。プログラム可能な最大 $D_{VSEC}$ は標準で0.75ですが、トランスの設計と、1次側パワー MOSFET (SWP)のドレインに接続される部品の電圧定格によって、さらに制限されることがあります。「LO側とHI側のアクティブ・クランプ構成」のセクションの電圧の計算を参照してください。

システム入力電圧がUVLOしきい値より低くなると、デバイスはスイッチングを継続しながらソフトストップに移行します。LT3752/LT3752-1は、システム入力電圧の低下に伴って $D_{VSEC}$ が上昇し続けるのを防ぐインテリジェント回路を内蔵しています(「ソフトストップ」を参照)。この機能がないと、 $D_{VSEC}$ が大きくなりすぎるため、トランスを正しくリセットするのにSWPノード上で極端に高いリセット電圧が必要になります。UVLO\_VSECピンの最大動作レベルは、 $(V_{IN} - 2V)$ または12.5Vのうち小さい方になります。

LT3752/LT3752-1のボルト秒クランプ・アーキテクチャは、内部コンパレータのしきい値をトリップさせるためにシステム入力との間に接続される外部RCネットワークよりも優れています。RC手法は、外付けコンデンサの誤差、RCの時定数とデバイスのスイッチング周期が部品間で不整合になること、内部コンパレータのしきい値の誤差、低入力電圧では充電が直線的にならないことの影響を受けます。LT3752/LT3752-1は、 $R_{IVSEC}$ 抵抗を使用して内部タイマ・コンデンサの充電電流を定義することにより、OUTピンの最大オン時間 $t_{ON}(VSEC)$ を設定します。 $R_{IVSEC}$ の電圧は、(システム入力電圧から分割された)UVLO\_VSECピンの電圧に追従します。したがって、 $R_{IVSEC}$ 電流は入力電源とともに直線的に変化します。LT3752/LT3752-1は、内部タイミング・コンデンサおよびコンパレータのしきい値の誤差をトリミングし、 $t_{ON}(VSEC)$ とTが部品間で整合するように最適化します。

### $D_{VSEC}$ による開ループの制御: オプトカプラ、エラーアンプ、リファレンスがない場合

プログラム可能なボルト秒クランプ( $D_{VSEC}$ )は高精度なので、2次側にオプトカプラ、エラーアンプ、リファレンスがない場合

など、開ループ状態でも $V_{OUT}$ を安全に制御できます。 $D_{VSEC}$ は、システム入力に反比例するようにデューティ・サイクルを制御することにより、コンバータの出力を制御します。 $D_{VSEC}$ デューティ・サイクル・ガードレールを自然なデューティ・サイクルよりもX%高く設定すると、閉ループ・システムが開放状態になった場合、 $V_{OUT}$ はX%しか上昇しません。このボルト秒クランプは、10:1のシステム入力電圧範囲で動作します。「標準的性能特性」のセクションの「 $D_{VSEC}$ とUVLO\_VSECピンの電圧」を参照してください。

### $R_{IVSEC}$ :開放状態のピンの検出による安全性の確保

LT3752/LT3752-1は、 $R_{IVSEC}$ ピンの開放状態検出安全機能を備えています。 $R_{IVSEC}$ 抵抗が開放回路状態になると、デバイスはただちにスイッチングを停止します。これにより、ボルト秒クランプが機能しない状態でデバイスが動作することを防ぎます。

### トランスのリセット:アクティブ・クランプ手法

LT3752/LT3752-1は、AOUTピンに $\pm 0.4A$ ゲート・ドライバを備えており、アクティブ・クランプによるトランス・リセット手法を使用できます(図13、図17)。アクティブ・クランプ手法により、効率が向上し、メイン・パワー・スイッチM1の電圧ストレスが軽減されます。アクティブ・クランプ・コンデンサ内で必要なときにのみスイッチングが行われるため、コンデンサはM1のオン時間中に電荷を失いません。アクティブ・クランプ・コンデンサ( $C_{CL}$ )がトランスのリセットに必要な平均電圧を蓄電できるので、メイン・パワー・スイッチにかかるドレイン電圧は低下します。

ボルト秒が不均衡な場合、アクティブ・クランプ・コンデンサがトランスの適切なリセットに最適な電圧に充電されるまで、磁化電流が上または下に変動します。コンデンサの電圧定格は、アクティブ・クランプ・コンデンサがグラウンドにアクティブにスイッチするか(図13)、それともシステム入力にアクティブにスイッチするか(図17)によって異なります。アクティブ・クランプ・リセット構成では、ボルト秒が均衡するには次の式を満たす必要があります。

アプリケーション情報

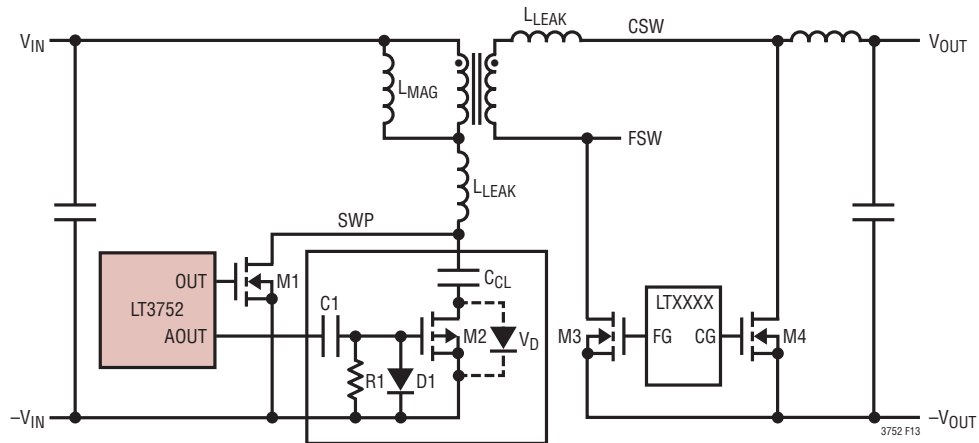


図13. L0側アクティブ・クランプ構成

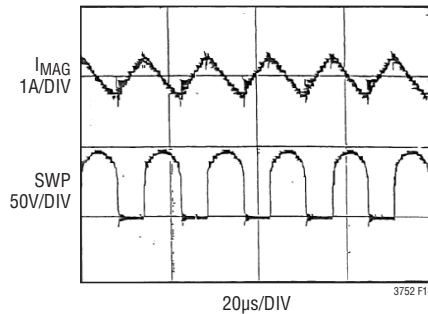


図14. アクティブ・クランプ・リセット:磁化電流とM1ドレイン電圧

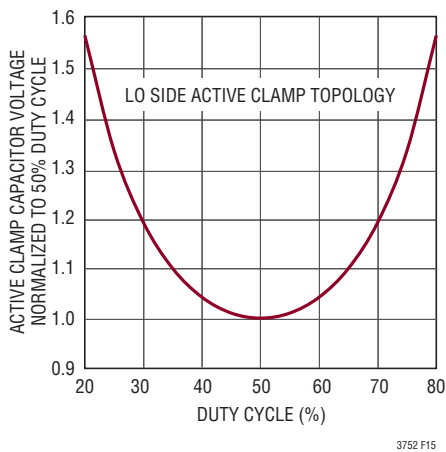


図15. L0側V<sub>CCCL</sub>とデューティ・サイクル (50%デューティ・サイクルに正規化)

$$V_{IN} \cdot D = (SWP - V_{IN}) \cdot (1 - D)$$

ここで、

$V_{IN}$  = トランスの入力電源

$D = (V_{OUT}/V_{IN}) \cdot N$  = スイッチM1のデューティ・サイクル

$V_{OUT}$  = 出力電圧 (M1オフ中のM4キャッチ・ダイオードの電圧降下の影響を含む)

$N$  = トランスの巻数比 =  $N_p/N_s$

$SWP$  = M1のドレイン電圧

## アプリケーション情報

### LO側アクティブ・クランプ構成 (LT3752)

LO側アクティブ・クランプ構成 (図13)のトランスのリセットに必要な安定状態のアクティブ・クランプ・コンデンサ電圧 ( $V_{CCL}$ )は、次式で与えられる、スイッチM1のドレイン-ソース間電圧 ( $V_{DS}$ )として概算できます。

$V_{CCL}$  (LO側):

(a) 安定状態:  $V_{CCL} = SWP = V_{DS}$

$$= \left( \frac{1}{1-D} \right) \cdot V_{IN} = \frac{V_{IN}^2}{(V_{IN} - (V_{OUT} \cdot N))}$$

(b) トランジェント:

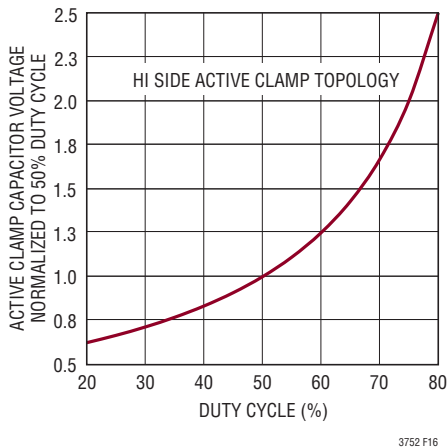


図16. HI側  $V_{CCL}$ とデューティ・サイクル (50%デューティ・サイクルに正規化)

負荷トランジェント時には、デューティ・サイクル(したがって、 $V_{CCL}$ )が増加することがあります。上記の式のDを $D_{VSEC}$ で置き換えて、トランジェント時の $V_{CCL}$ の値を計算します。前述の「デューティ・サイクル・クランプの設定:  $D_{VSEC}$ 」のセクションを参照してください。 $D_{VSEC}$ ガードレールはDよりも5%高い値に設定できますが、トランジェント応答を改善するにはもっと大きなマージンが必要な場合があります。

図15に示すように、安定状態の $V_{CCL}$ の最大値は、最小または最大入力電圧で発生します。したがって、 $V_{CCL}$ は、入力電圧レベルと、使用される2つの計算のうち大きい方の両方で計算する必要があります。デューティ・サイクルの許容誤差、負荷トランジェント、 $C_{CL}$ の電圧リップル、および漏れインダクタンス・スパイクの影響があるため、M1ドレインの電圧定格は、上記の安定状態の $V_{DS}$ の計算値より高くなければなりません。電圧係数が容量値に影響を及ぼすため、 $C_{CL}$ の定格は高めにする必要があります。 $C_{CL}$ には、標準では高品質のX7Rコンデンサを選択します。M1オン、M2オフ時の $C_{CL}$ のボトム・プレートは $-V_{CCL}$ になるため、M2の $V_{DS}$ の定格は $V_{CCL}$ より大きくする必要があります。入力電圧が高いアプリケーションでは、利用可能なPチャネルMOSFETの $V_{DS}$ 定格が制限されるため、LO側アクティブ・クランプ構成からHI側アクティブ・クランプ構成への変更が必要になることがあります。

安定状態のLO側アクティブ・クランプ構成では、M1オン時間中に、磁化電流 ( $I_{MAG}$ )が負の値から正の値に増加します (図14)。M1がオフすると、 $V_{CCL}$ にM2ボディ・ダイオードの電圧降下を加えた電圧に達するまで、磁化電流はSWPを充電します。この時点で、アクティブ・クランプ・コンデンサは(M2

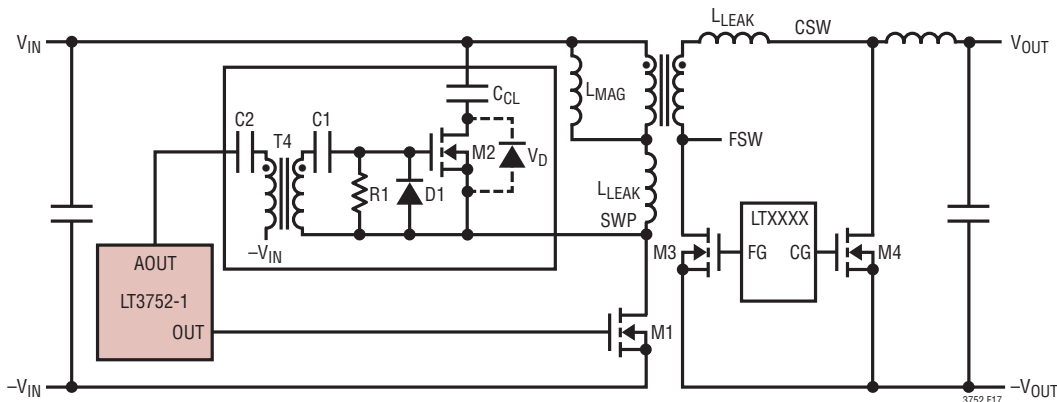


図17. HI側アクティブ・クランプ構成



## アプリケーション情報

ボディ・ダイオードの順方向導通のために) グラウンドにパッシブにスイッチし、 $C_{CL}$  の負荷のためにドレイン電圧は低速で上昇します。SWPが $V_{IN}$ を超えると、 $I_{MAG}$ は正の値からゼロに向かって減少します( $dV_{SWP}/dT = 0$ )。  $I_{MAG}$ が負になると、SWPノードの放電を開始します。 $I_{MAG}$ が反転する前のM2のスイッチングにより、 $C_{CL}$ のボトム・プレートがグラウンドにアクティブに接続し、SWPを低速で放電できるようになります。その結果、M1 オフ時間中のSWPの波形は、 $C_{CL}$ 上のリップル電圧を表す正弦波のピークが重ね合わされた方形波として現れます。

スイッチM2にはオン時にボディ・ダイオードの電圧降下だけが現れるため、スイッチM2にはゼロに近い電圧スイッチング(ZVS)が発生します。

### HI側アクティブ・クランプ構成 (LT3752-1)

入力電圧の高いアプリケーションでは、利用可能なPチャネルMOSFETの $V_{DS}$ 定格の不足のため、LO側アクティブ・クランプ構成ではアクティブ・クランプ・スイッチとして使用できないことがあります(図13)。この場合は、HI側アクティブ・クランプ構成(図17)を使用したNチャネル手法を使用する必要があります。この構成では、SWPと $V_{IN}$ の間のアクティブ・クランプ・コンデンサのスイッチング用に、ゲート・ドライブ・トランスまたは簡単なゲート・ドライブ・オプトカプラを使用してNチャネルMOSFET (M2)を駆動する必要があります。M1ドレイン電圧の計算はLO側アクティブ・クランプの場合と同じで、M1の定格も同じ方法で選択します。ただし、HI側アーキテクチャのクランプ・コンデンサの電圧は、 $V_{IN}$ を基準とするため、 $V_{IN}$ だけ低くなります。

HI側アクティブ・クランプ構成でトランスをリセットする、安定状態のアクティブ・クランプ・コンデンサの電圧 $V_{CCL}$ は、次式で概算できます。

$V_{CCL}$  (HI側) :

(a) 安定状態:  $V_{CCL} = V_{RESET} = V_{DS} - V_{IN}$

$$= \left( \frac{D}{1-D} \right) \cdot V_{IN} = V_{IN} \cdot V_{OUT} \cdot \frac{N}{V_{IN} - (V_{OUT} \cdot N)}$$

(b) トランジェント:

負荷トランジェント時には、デューティ・サイクル(したがって、 $V_{CCL}$ )が増加することがあります。上記の式のDを $D_{VSEC}$ で置き換えて、トランジェント時の $V_{CCL}$ の値を計算します。 $D_{VSEC}$ ガードレールはDよりも6%高い値に設定できますが、トランジェント応答を改善するにはもっと大きなマージンが必要な場合があります。前述の「デューティ・サイクル・クランプの設定:  $D_{VSEC}$ 」のセクションを参照してください。

デューティ・サイクルの許容誤差、負荷トランジェント、 $C_{CL}$ の電圧リップル、容量値に対する電圧係数の影響のため、 $C_{CL}$ の電圧定格は、上記の安定状態の計算より高くする必要があります。 $C_{CL}$ には、標準では高品質(X7R)コンデンサを選択します。ゲート・ドライブ・トランスを使用してアクティブ・クランプ・スイッチ(M2)を制御する場合は、外付け部品C1、C2、R1、D1、およびT4が必要です。スイッチング周波数が低めに設定されている場合は、最小限のボルト秒の要件のために、T4のサイズが大きくなります。あるいは、簡単なゲート・ドライブ・オプトカプラをスイッチとして使用してM2を制御すれば、ソリューションの小型化が可能です。ゲート・ドライブ・オプトカプラ用の入力電源コンデンサは、LT3752-1のハウスキーピング電源を使って簡単に充電できます。「標準的応用例」のセクションに一般的な部品の値が掲載されています。

### アクティブ・クランプ・コンデンサの値と電圧リップル

アクティブ・クランプ・コンデンサの値は、SWPに接続された部品が許容する電圧リップルの量に基づいて選択します。 $C_{CL}$ の値を小さくすると、(1次側パワーMOSFETのドレイン電圧が高くなるため)大きな電圧リップルが発生しますが、デューティ・サイクルが変化したときにアクティブ・クランプ・コンデンサを移動するための磁化電流の振幅が小さくて済みます。アクティブ・クランプ・コンデンサの値が高すぎる(リップル電圧を許容範囲内に抑えるのに必要なレベルを超えている)と、トランジェント状態で追加の磁束振幅が必要になります。磁束振幅検出機能を備えたシステムでは、アクティブ・クランプ・コンデンサの値が高すぎると、検出システムが予定より早くトリガし、トランジェント応答が劣化します。

## アプリケーション情報

考慮に入れるべきもう1つの要因は、 $C_{CL}$ とメイン・トランスの磁化インダクタンス( $L_{MAG}$ )の間の共振です。 $C_{CL}$ と並列にRCスナバ( $R_S$ 、 $C_S$ )を接続すると、入力/負荷トランジェント時に1次側MOSFETドレインで正弦波リングングを減衰し、ピーク電圧を制限します。回路の性能をチェックして、スナバが必要かどうかを判断します。部品の値は次式で概算できます。

$$C_{CL} \text{ (アクティブ・クランプの容量)} = \frac{10}{L_{MAG}} \cdot \left( \frac{(1-D_{MIN})}{2 \cdot \pi \cdot f_{OSC}} \right)^2$$

ここで、

$$D_{MIN} = (V_{OUT}/V_{IN(MAX)}) \cdot N_P/N_S$$

および(必要な場合)

$$C_S \text{ (スナバ容量)} = 6 \cdot C_{CL}$$

$$R_S \text{ (スナバ抵抗)} = (1/(1-D_{MAX})) \cdot \sqrt{(L_{MAG}/C_{CL})}$$

ここで、

$$D_{MAX} = (V_{OUT}/V_{IN(MIN)}) \cdot N_P/N_S$$

安定状態で動作中のSWPの電圧リップルをチェックします。

$C_{CL}$ の電圧リップルは、次式で概算できます。

$$V_{CCL(RIPPLE)} = V_{CCL} \cdot (1-D)^2 / (8 \cdot C_{CL} \cdot L_{MAG} \cdot f_{OSC}^2)$$

ここで、

$$D = (V_{OUT}/V_{IN}) \cdot (N_P/N_S)$$

$$V_{CCL} = V_{IN}/(1-D) \text{ (Lo側アクティブ・クランプ構成)}$$

$$V_{CCL} = D \cdot V_{IN}/(1-D) \text{ (Hi側アクティブ・クランプ構成)}$$

例:  $V_{IN} = 36V$ 、 $V_{OUT} = 12V$ 、 $N_P/N_S = 2$ 、 $V_{CCL} = 108V$  (Lo側アクティブ・クランプ構成)、 $C_{CL} = 22nF$ 、 $L_{MAG} = 100\mu H$ 、 $f_{OSC} = 250kHz$ 、 $V_{CCL(RIPPLE)} = 108(0.33)^2 / (8(22 \cdot 10^{-9})(10^4)(2.5 \cdot 10^4)^2) = 10.7V$

トランスは、通常は大きすぎるコア損失を避けるのに十分なほど低い最大磁束密度で動作するものを選択します。これにより、入力トランジェントおよび負荷トランジェント時にデューティ・サイクルの変化に追従する速度でアクティブ・クランプ・コンデンサを移動できるだけの余裕を確保できます。

## アクティブ・クランプ MOSFET の選択

アクティブ・クランプ MOSFET は、ドレイン電圧およびドレイン電流の予想される最大レベルに基づいて選択します。Lo側またはHi側アクティブ・クランプ構成のアクティブ・クランプ・スイッチ(M2)の $BV_{dss}$ 要件は、いずれもメインNチャネル・パワー MOSFETと同じです。電流の要件は次の2種類に分類されます。

### (A) ドレイン電流

アクティブ・クランプ MOSFETには次式で概算される磁化電流のみが流れるため、ドレイン電流は通常はメインNチャネルパワー MOSFETよりも小さくなります。

$$\text{ピーク時の } I_{MAG} \text{ (安定状態)} = (1/2) \cdot (N_P/N_S) \cdot (V_{OUT}/L_{MAG}) \cdot (1/f_{OSC})$$

ここで、

$L_{MAG}$  = メイン・トランスの磁化インダクタンス

例(LT3752):  $V_{OUT} = 12V$ 、 $N_P/N_S = 2$ 、 $f_{OSC} = 250kHz$ 、 $L_{MAG} = 100\mu H$ の場合、ピーク時の $I_{MAG} = 0.48A$ になります。

$L_{MAG}$ 、 $f_{OSC}$ 、およびトランジェント状態にはばらつきがあるため、安全上のマージンとしてこの値を2倍にします。

### (B) ボディ・ダイオード電流

メインNチャネルMOSFETがオフするたびに、ボディ・ダイオードには反射出力電流がパルスとして流れます。これは、トランスの漏れインダクタンスに蓄積された残留エネルギーが原因です。アクティブ・クランプ MOSFETのボディ・ダイオード定格は、次式で与えられる順方向パルス電流に耐えるものにします。

$$I_{D(MAX)} = (N_S/N_P) (I_{OUT(MAX)} + (I_{L(RIPPLE)}(P-P)/2))$$

ここで、

$$I_{L(RIPPLE)}(P-P) = \text{出力インダクタのリップル電流} = (V_{OUT}/(L_{OUT} \cdot f_{OSC})) \cdot (1 - (V_{OUT}/V_{IN})(N_P/N_S))$$

$$I_{OUT(MAX)} = \text{最大出力負荷電流}$$

## アプリケーション情報

### アクティブ・クランプ・スイッチのタイミングの設定: AOUTからOUT(t<sub>AO</sub>)およびOUTからAOUT(t<sub>OA</sub>)までの遅延

タイミング t<sub>AO</sub> および t<sub>OA</sub> は、AOUT エッジと OUT エッジの間の遅延を表しており (図1 および 図2)、アナログ・グランド (ピン18) と T<sub>AO</sub> ピンの間に接続された1本の抵抗 (R<sub>TAO</sub>) によって設定されます。次式に従って t<sub>AO</sub> が設定されると、t<sub>OA</sub> は自動的に生成されます。

$$\begin{aligned} & \text{フロントエンド・タイミング } t_{AO} \text{ (M2 オフ, M1 オン)} \\ & = \text{AOUT (エッジ) から OUT (立ち上がり) まで} \\ & = 50\text{ns} + 3.8\text{ns} \cdot \left( \frac{R_{TAO}}{1\text{k}} \right), 14.7\text{k} < R_{TAO} < 125\text{k} \end{aligned}$$

M1 のターンオン遷移損失を最小限に抑えるため、M1 をオンする前に M1 のドレイン電圧をできるだけ低くする必要があります。そのためには、OUT が M1 をオンするより t<sub>AO</sub> の遅延だけ前に、AOUT が M2 をオフする必要があります。これにより、M1 がオンする前に、メイン・トランスの磁化電流は M1 のドレイン電圧を V<sub>IN</sub> に向かって迅速に放電することができます。

ただし、SWP が V<sub>IN</sub> より低くなると、通常は2次側の整流ダイオードがアクティブになり、SWP ノードを V<sub>IN</sub> の近くにクランプします。ただし、十分な漏れインダクタンスがある場合は、2次側による SWP のクランプ動作は遅延するため、M1 がオンになる直前に M1 のドレインがグランドまで完全に放電される可能性があります。漏れインダクタンスによってこのような遅延が起きるとしても、L<sub>MAG</sub> を十分に低くして I<sub>MAG</sub> が負になるようにし、M1 がオンする前に SWP をグランドまで下げる必要があります。可能であれば、M1 には最高の効率が得られるゼロ電圧スイッチング (ZVS) が発生します。「1次側パワー MOSFET の選択」のセクションで後述するように、M1 の遷移損失は M1 の損失の大きな部分を占めます。

バックエンド・タイミング t<sub>OA</sub> (M1 オフ、M2 オン) は、次式で自動的に生成されます。

$$= \text{OUT (立ち下がり) から AOUT (エッジ) まで} = 0.9 \cdot t_{AO}$$

M1 と M3 がオフするまで M2 がオンしないように、t<sub>OA</sub> をチェックする必要があります。

### 同期整流器のタイミングの設定:SOUTからOUT(t<sub>SO</sub>)およびOUTからSOUT(t<sub>OS</sub>)までの遅延

LT3752/LT3752-1 は、SOUT ピンに ±0.4A ゲート・ドライバを内蔵しており、同期整流のためにパルス・トランスを介してフォワード・コンバータの2次側に制御信号を送信できます (図1 および 図2 を参照)。最高の効率を得るには、M1 がオフするときは常に M4 がオンする必要があります。これは、SOUT を非重複信号にして、OUT の非重複時間を非常に短くする必要がありますことを示唆しています。ただし、OUT と CSW の間および SOUT と CG の間には、アプリケーションごとに異なる固有のタイミング遅延が存在する可能性があります。M1 と M4 が同時にオンすると、シュートスルー電流が発生し、トランスまたはスイッチ、あるいはその両方が損傷するおそれがあります。

$$\begin{aligned} & \text{フロントエンド・タイミング: } t_{SO} \text{ (M4 オフ, M1 オン)} \\ & = \text{SOUT (立ち下がり) から OUT (立ち上がり) までの遅延} \\ & = t_{SO} = t_{AO} - t_{AS} \\ & = 3.8\text{ns} \cdot (R_{TAS} - R_{TAO}) \end{aligned}$$

ここで、

$$\begin{aligned} t_{AS} &= 50\text{ns} + (3.8\text{ns} \cdot R_{TAS}/1\text{k}), 14.7\text{k} < R_{TAS} < 125\text{k}, \\ t_{AO} &= 50\text{ns} + (3.8\text{ns} \cdot R_{TAO}/1\text{k}), 14.7\text{k} < R_{TAO} < 125\text{k}, \end{aligned}$$

t<sub>SO</sub> は、アナログ・グランド (ピン18) とピン T<sub>AS</sub> の間に接続される抵抗 R<sub>TAS</sub> と、アナログ・グランドとピン T<sub>AO</sub> の間に接続される抵抗 R<sub>TAO</sub> によって定義されます。抵抗 R<sub>TAS</sub> および R<sub>TAO</sub> は、各サイクルの開始時の AOUT エッジを基準とする遅延を定義します。R<sub>TAO</sub> は、前述の「AOUT から OUT までの遅延の設定」のセクションで定義した要件に基づいて既に設定されています。R<sub>TAS</sub> は、t<sub>SO</sub> に関する上記の式を実現する AOUT から SOUT までの遅延として設定されます。R<sub>TAS</sub> に R<sub>TAO</sub> より小さい値または大きい値を選択することにより、SOUT の立ち下がり と OUT の立ち上がりの間の遅延を、正または負として設定できます。t<sub>SO</sub> には常に正の遅延を設定できますが、負の遅延を設定する機能により、OUT (立ち上がり) から CSW (立ち上がり) までの遅延が SOUT (立ち下がり) から CG (立ち上がり) までの遅延より大きい場合の効率を改善できます。

## アプリケーション情報

バックエンド・タイミング:  $t_{OS}$  (M1 オフ, M4 オン)  
 = OUT (立ち下がり) から SOUT (立ち上がり) までの遅延  
 =  $t_{OS} = 35\text{ns} + (2.2\text{ns} \cdot R_{TOS}/1\text{k})$ ,  $7.32\text{k} < R_{TOS} < 249\text{k}$

タイミング抵抗 ( $R_{TOS}$ ) は、OUT (立ち下がり) から SOUT (立ち上がり) までの遅延を定義します。このピンにより、OUT の立ち下がりから SW2 の立ち下がりまでの固有の遅延が大きいアプリケーションで、正の遅延を設定することができます。

### ソフトスタート (SS1, SS2)

LT3752/LT3752-1 は、各種のパラメータのソフトスタートに SS1 および SS2 ピンを使用します (図3、図4、および図18)。SS1 は、内部発振器周波数と  $D_{VSEC}$  (最大デューティ・サイクル・クランプ) をソフトスタートします。SS2 は、COMP ピンの電圧をソフトスタートして出力インダクタのピーク電流を制御します。SS1 ピンと SS2 ピンを個別に使用することで、COMP ピンのソフトスタートとは無関係に、発振器周波数と  $D_{VSEC}$  のソフトスタート・ランプが可能で、通常は、SS1 のコンデンサ ( $C_{SS1}$ ) には  $0.47\mu\text{F}$  を選択し、SS2 のコンデンサ ( $C_{SS2}$ ) には  $0.1\mu\text{F}$  を選択します。ソフトスタート充電電流は、SS1 は  $11.5\mu\text{A}$ 、SS2 は  $21\mu\text{A}$  です。

SS1 は、次の条件の全てが存在する場合 (標準値)、充電を開始 (ソフトスタート) できます。

- (1)  $UVLO\_V_{SEC} > 1.25\text{V}$ : システム入力がない
- (2)  $OVLO < 1.215\text{V}$ : システム入力がない
- (3)  $HFB > 0.96\text{V}$ : ハウスキーピング電源が有効
- (4)  $OC < 96\text{mV}$ : 過電流状態ではない
- (5)  $X < INTV_{CC} < 16\text{V}$ :  $INTV_{CC}$  が有効
- (6)  $T_J < 165^\circ\text{C}$ : 接合部温度が有効
- (7)  $V_{IN} > Y$ :  $V_{IN}$  ピンが有効  
 (LT3752 では  $X = 4.75\text{V}$ ,  $Y = 5.8\text{V}$ )  
 (LT3752-1 では  $X = 7.0\text{V}$ ,  $Y = 9.5\text{V}$ )

SS1 =  $0\text{V} \sim 1.25\text{V}$  (スイッチングなし)。これはフォワード・コンバータのスイッチングがない場合の SS1 の範囲です。SS2 =  $0\text{V}$ 。

SS1 >  $1.25\text{V}$  で、SS2 は  $0\text{V}$  から充電を開始できます。

SS1 =  $1.25\text{V} \sim 2.45\text{V}$  ( $f_{OSC}$ ,  $D_{VSEC}$  のソフトスタート)。これは、設定されたレベルの 22% (LT3752-1 では 50%) から 100% にフォールドバックされる、 $f_{OSC}$  および  $D_{VSEC}$  のソフトスタート用の SS1 の範囲です。 $f_{OSC}$  および  $D_{VSEC}$  のフォールドバックにより、1 次側 MOSFET の実効最小デューティ・サイクルが低減されます。これにより、起動時に低い出力電圧でインダクタ電流を制御できます。

$f_{OSC}$  および  $D_{VSEC}$  のフォールドバックが十分に長く持続し、コンバータが低い出力電圧でインダクタ電流を制御できるように、SS1 のランプ・レートは十分に低速にします。また、SS1 ランプ・レートを低速にすると、グラウンドへの出力短絡フォルト時の非スイッチング期間 (過電流一時中断モード) が長くなり、平均電力損失が軽減されます (「ハードストップ」を参照)。

SS2 =  $0\text{V} \sim 1.6\text{V}$  (COMP ピンのソフトスタート)。これは、COMP ピンを約  $1\text{V}$  から  $2.6\text{V}$  までソフトスタートする SS2 の範囲です。

2 次側オプトカプラ・コントローラから COMP ピンの (より低速な) ソフトスタートを制御できるように、SS2 のランプ・レートは十分に高速にします。

SS1 のソフトスタートの非スイッチング期間 ( $0\text{V} \sim 1.25\text{V}$ ) =  $1.25\text{V} \cdot C_{SS1}/11.5\mu\text{A}$

SS1 の  $f_{OSC}$ ,  $D_{VSEC}$  のソフトスタート期間 ( $1.25\text{V} \sim 2.45\text{V}$ ) =  $1.2\text{V} \cdot C_{SS1}/11.5\mu\text{A}$

SS2 の COMP のソフトスタート期間 ( $0\text{V} \sim 1.6\text{V}$ ) =  $1.6\text{V} \cdot C_{SS2}/21\mu\text{A}$

### ソフトストップ (SS1)

LT3752/LT3752-1 は、システム入力の UVLO 状態が発生するか、または外部ソフトストップ・シャットダウン・コマンドが発生したとき ( $0.4\text{V} < UVLO\_V_{SEC} < 1.25\text{V}$ )、徐々に SS1 ピンを放電します (ソフトストップ)。SS1 のソフトストップ中、コンバータはスイッチングを継続し、 $f_{OSC}$ 、 $D_{VSEC}$ 、および COMP ピンの電圧をフォールドバックします (図3、図4、および図18)。SS1 のソフトストップ放電電流は  $10.5\mu\text{A}$  です。ソフトストップにより、次のことが可能です。

- (1) 出力放電中に 2 次巻線をアクティブに制御し、自己駆動アプリケーションのクリーン・シャットダウンを実行する。
- (2) アクティブ・クランプ・コンデンサの放電を制御し、再起動時の磁化電流振幅を最小限に抑える。

## アプリケーション情報

SS1 : 2.45V ~ 1.25V ( $f_{OSC}$ 、 $D_{VSEC}$ 、COMPのソフトストップ)  
これは、次のフォールドバックでソフトストップするSS1の範囲です。

- (1) 設定されたレベルの100%から22% (LT3752-1では50%) への $f_{OSC}$ および $D_{VSEC}$ のフォールドバック
- (2) COMPピン(設定されたピーク電流の100%から0%へのフォールドバック)

SS1の $f_{OSC}$ 、 $D_{VSEC}$ 、COMPのソフトストップ期間(2.45V ~ 1.25V) =  $1.2V \cdot C_{SS1}/10.5\mu A$

SS1 < 1.25V: フォワード・コンバータはスイッチングを停止し、SS2ピンは2.8mAを使用して0Vまで放電されます。

SS1 = 1.25V ~ 0V: SS1が0.15Vより低くなると、内部SS1ラッチがリセットされます。全てのフォルトが解消されると、SS1は充電を再開します。フォルトが持続する場合は、SS1は0Vまで放電されます。

SS1のソフトストップの非スイッチング期間(1.25V ~ 0V) =  $1.25V \cdot C_{SS1}/10.5\mu A$

最大デューティ・サイクル・ガードレール(ボルト秒クランプ)を提供するために、システム入力電圧が下がるにつれて $D_{VSEC}$ は上昇します。しかし、システム入力電圧がUVLOしきい値より低くなると、ソフトストップがトリガされ、コンバータはスイッチングを継続します。システム入力電圧が下がり続けても、 $D_{VSEC}$ はもはや増加しないことに注意してください。LT3752/LT3752-1は、 $I_{VSEC}$ ピンの最小レベルを1.25Vにクランプすることにより、 $D_{VSEC}$ の上限クランプを実現します。SS1ピンは、ソフトストップ中に放電するとき、 $D_{VSEC}$ をフォールドバックします。 $D_{VSEC}$ がコンバータの自然なデューティ・サイクルより低くなると、コンバータ・ループは $D_{VSEC}$ に追従します。ソフトストップ中にシステム入力電圧が上昇する( $I_{VSEC}$ ピンの電圧が上昇する)と、ボルト秒クランプ回路はさらに $D_{VSEC}$ を低減します。デバイスは、 $I_{VSEC}$ ピンまたはSS1のソフトストップ機能によって制御される $D_{VSEC}$ のうち低い方を選択します。

### ハードストップ(SS1、SS2)

次のいずれかのフォルトが発生した場合(標準値)、スイッチングはただちに停止し、SS1ピンとSS2ピンはいずれも急速に放電されます(図18、ハードストップ)。

- (1)  $UVLO_{VSEC} < 0.4V$ : マイクロパワー・シャットダウン
- (2)  $OVLO > 1.250V$ : システム入力のOVLO状態

(3)  $HFB < 0.92V$ : ハウスキーピング電源のUVLO状態

(4)  $OC > 96mV$ : 過電流状態

(5)  $INTV_{CC} < X(UVLO)$ 、 $> 16.5V$  (OVLO)

(6)  $T_J > 170^\circ C$ : サーマル・シャットダウン

(7)  $V_{IN} < Y: V_{IN}$ ピンのUVLO状態

(LT3752では $X = 4.6V$ 、 $Y = 5.5V$ )

(LT3752-1では $X = 6.8V$ 、 $Y = 7.6V$ )

上記のいずれかのフォルトが発生すると、スイッチングはただちに停止します。全てのフォルトが解消されている場合、SS1は0.15Vより低い電圧まで放電されると充電を再開します。 $OC > 96mV$ で過電流フォルトがトリガされた場合は、スイッチングが無効にされ、OCピンの電圧は再び96mV以下に低下します。これにより、SS1とSS2は再充電可能になり、最終的にスイッチングを再試行します。それでも過電流状態が続く場合は、OCピンは再び96mVを超え、一時中断モードでSS1とSS2の放電/充電サイクルが繰り返されます。一時中断モード中の非スイッチング・デッドタイム期間により、過電流フォルト状態でコンバータが消費する平均電力は減少します。デッドタイムは、0.15Vから1.25Vまで再充電されるSS1によって左右されます。

過電流状態(一時中断モード)の非スイッチング期間:

$$= 1.1V \cdot C_{SS1}/11.5\mu A$$

### OUT、AOUT、SOUTのパルス・スキップ・モード

負荷ステップ、初期ソフトスタート、ソフトストップ終了、または軽負荷動作中に(フォワード・コンバータがDCMで動作するように設計されている場合)、ループはOUTピン上のパルス・スキップを要求することがあります。この状況は、COMPピンの電圧がスイッチングしきい値より低くなったときに発生します。OUTがオンのときにCOMPピンの電圧がスイッチングしきい値より低くなると、LT3752/LT3752-1はただちにOUTをオフします。AOUTとSOUTは、OUTの立ち下がりエッジを基準とする通常の信号タイミングを完了します。次のスイッチング・サイクルの開始時にもCOMPピンがスイッチングしきい値より低いレベルにとどまっている場合、LT3752/LT3752-1は次のOUTピンのパルスをスキップするので、AOUTおよびSOUTピンのパルスもスキップされます。AOUT制御では、これにより、

## アプリケーション情報

HARD STOP (FAULTS)	SOFT-START (WHEN ALL CONDITIONS SATISFIED)	SOFT-STOP ( $0.4V < UVLO\_V_{SEC} < 1.25V$ )
(1) $UVLO\_V_{SEC} < 0.4V$ (2) $OVLO > 1.25V$ (3) $HFB < 0.92V$ (4) $OC > 96mV$ (5) $INTV_{CC} < X, > 16.5V$ (6) $T_J > 170^{\circ}C$ (7) $V_{IN} < Y$ (X = 4.6V, Y = 5.5V: LT3752) (Y = 6.8V, Y = 7.6V: LT3752-1)	(1) $UVLO\_V_{SEC} > 1.25V$ (2) $OVLO < 1.215V$ (3) $HFB > 0.96V$ (4) $OC < 96mV$ (5) $X < INTV_{CC} < 16V$ (6) $T_J < 165^{\circ}C$ (7) $V_{IN} > Y$ (X = 4.75V, Y = 5.8V: LT3752) (Y = 7.0V, Y = 9.5V: LT3752-1)	(1) EXTERNAL SOFT-STOP SHUTDOWN (2) SYSTEM INPUT UVLO

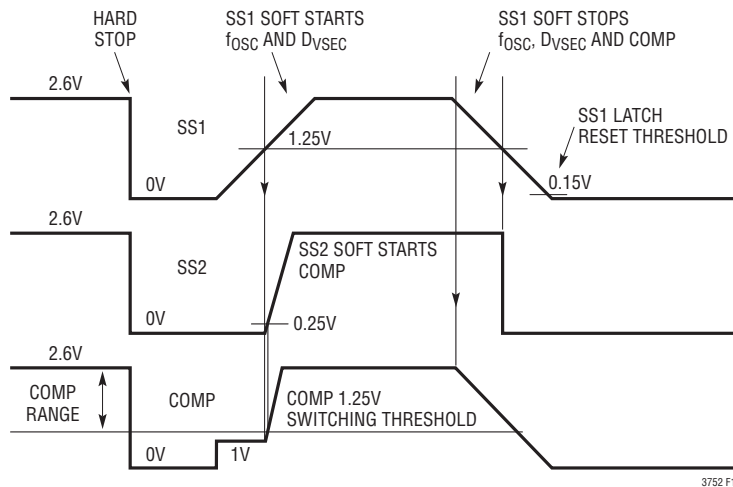


図18. フォルト、ソフトスタート、およびソフトストップ中のSS1、SS2、およびCOMPピンの電圧

欠けているOUTパルス間にアクティブ・クランプ・コンデンサが誤って放電されたり、トランスの逆飽和が起こったりするのを防ぐことができます。SOUT制御では、これにより、2次側同期整流式コントローラがフォワードFETと同期FETの導通の間に誤ってスイッチングするのを防ぐことができます。LT3752/LT3752-1は、次のサイクルでOUT信号が必要な場合、必要なAOUT、SOUT制御信号を適切に再確立します。

### AOUTのタイムアウト

コンバータがソフトスタートで起動する間、スイッチング周波数と最大デューティ・サイクル・クランプ  $D_{VSEC}$  はいずれもフォールドバックされます。これにより、(起動時に非常に低い出力電圧でインダクタ電流を制御できるように) OUTピンの実効最小オン時間は適切に短縮されますが、このためにAOUTピンのオン時間が長くなる場合があります。AOUTによって制御さ

れるアクティブ・クランプ・スイッチのオン時間が長くなりすぎないように、LT3752/LT3752-1は、AOUT信号をオフする15 $\mu s$  タイムアウト機能を内蔵しています。これにより、アクティブ・クランプ・コンデンサがトランスの1次巻線に長時間接続されるために逆飽和が発生することはありません。

### メイン・トランスの選択

LT3752/LT3752-1は補助巻線が不要なため、メイン・トランスと出力インダクタの設計が簡略化されます。1次側に必要なブートストラップ電源や2次側に必要なバイアス電源は、全てLT3752/LT3752-1に内蔵されたハウスキーピングDC/DCコントローラによって供給可能です(「アプリケーション情報」のセクションの「ハウスキーピング・コントローラ」を参照してください)。

## アプリケーション情報

メイン・トランスは、絶縁電圧、電力レベル、最大ボルト秒、巻数比、部品サイズ、電力損失、スイッチング周波数など、アプリケーションの要件に基づいて選択します。

漏れインダクタンスを最小限に抑え、部品の高さを低くするため、通常はプレーナ型巻線テクノロジーを使用したトランス構造を選択します。高周波数アプリケーションでは、トランス・コアのタイプは通常はフェライト材質のものになります。

絶縁と電力レベルの両方のアプリケーション要件を満たすトランス製品ファミリーを見つけます。次に、そのファミリーの中でアプリケーションに最適なトランスを見つけます。トランスの設計については、次の条件を考慮に入れる必要があります。

- (1) 2次巻線の巻数 ( $N_S$ )、コア損失、温度上昇、磁束密度、スイッチング周波数
- (2) 1次巻線の巻数 ( $N_P$ )、最大デューティ・サイクルおよびリセット電圧
- (3) 銅損失

2次巻線の巻数 ( $N_S$ ) は次式で与えられます。

$$N_S = 10^8 V_{OUT} / (f_{OSC} \cdot A_C \cdot B_M)$$

ここで、

$$A_C = \text{コアの断面積 (cm}^2\text{)}$$

$$B_M = \text{希望の最大 AC 磁束密度}$$

磁束密度には、所定のスイッチング周波数でコア損失/温度上昇が許容範囲内に抑えられるレベルを選択します。トランスのデータシートには、さまざまなスイッチング周波数でのコア損失と磁束密度のグラフが掲載されています。データシートには、温度上昇とコア損失のグラフも掲載されています。コア損失が大きくなりすぎないように  $B_M$  の値を選択すれば、通常は入力/負荷トランジェント時の磁束振幅に対して十分な余裕を確保できますが、トランス・コアの飽和磁束密度より十分低いレベルにとどまるように注意する必要があります。必要に応じて、 $N_S$  を増やせば、磁束密度を低減できます。 $N_S$  の計算後、1次巻線の巻数 ( $N_P$ ) は次式で計算できます。

$$N_P = N_S \cdot D_{MAX} V_{IN(MIN)} / V_{OUT}$$

ここで、

$$V_{IN(MIN)} = \text{最小システム入力電圧}$$

$$D_{MAX} = V_{IN(MIN)} \text{ でのスイッチの最大デューティ・サイクル (通常は 0.6 ~ 0.7 の範囲で選択される)}$$

最小入力電圧では、コンバータは最大デューティ・サイクル  $D_{MAX}$  で動作します。トランスの巻数比 ( $N_P/N_S$ ) を大きくすると、 $D_{MAX}$  が高くなりますが、トランスをリセットするために1次側スイッチのドレインに高い電圧が必要になります(前述の「Lo側アクティブ・クランプ構成」および「Hi側アクティブ・クランプ構成」のセクションを参照)。 $D_{MAX}$  の値は、通常は0.6~0.7の範囲で選択します。所定の  $D_{MAX}$  値であっても、ループは、トランジェントまたはフォルト時に  $D_{MAX}$  を大幅に超えるデューティ・サイクルに対する保護を提供する必要があります。ほとんどのコンバータは固定されたデューティ・サイクル・クランプのみを提供しますが、LT3752/LT3752-1は、入力電圧に反比例して移動するプログラム可能な最大デューティ・サイクル・クランプ  $D_{VSEC}$  を備えています。

その結果、プログラム可能なボルト秒クランプ機能が実現されます。これにより、ユーザーは、 $D_{MAX}$  に対してトランスの巻数比を選択してから、 $D_{MAX}$  より高い最大デューティ・サイクル・クランプ  $D_{VSEC}$  を安全のためにカスタマイズできます。 $D_{VSEC}$  は、安全ガードレールとしてコンバータの自然なデューティ・サイクルに追従します(前述の「デューティ・サイクル・クランプの設定」のセクションを参照)。

トランスと巻数比を決めたら、銅損失を次式で概算できます。

$$P_{CU} = D \cdot I(\text{Load})_{(MAX)}^2 (R_{SEC} + (N_S/N_P)^2 R_{PRI})$$

ここで、

$$D = \text{スイッチのデューティ・サイクル (公称値 0.5 を選択)}$$

$$I(\text{Load})_{(MAX)} = \text{最大負荷電流}$$

$$R_{PRI} = \text{1次巻線抵抗}$$

$$R_{SEC} = \text{2次巻線抵抗}$$

コア損失と銅損失に大きな差がある場合は、2次巻線の巻数を調整すると適切なバランスが得られます。1次巻線の巻数を再計算して、希望の巻数比を維持する必要があります。

## アプリケーション情報

### 1次側パワー MOSFET の選択

1次側Nチャネル・パワー MOSFET は、ドレイン電圧およびドレイン電流の予想される最大レベルに基づいて選択します。さらに、導通損失、ゲート・ドライバ損失、および遷移損失を原因とする電力損失に基づいて、MOSFET の選択を微調整しなければならない場合があります。電力損失が大きすぎるために MOSFET の温度が許容範囲を超えて上昇する場合は、複数の MOSFET を並列に接続する必要があります。

MOSFET M1 の予想される最大ドレイン電圧は、アクティブ・クランプ構成のセクションで既に説明したように、次式で計算できます。

$$V_{DS} (M1) = V_{IN}^2 / (V_{IN} - (V_{OUT} \cdot N))$$

デューティ・サイクルの許容誤差、負荷トランジェント、 $C_{CL}$  の電圧リップル、および漏れインダクタンス・スパイクの影響があるため、上記の安定状態の  $V_{DS}$  の計算値より約 20% 大きい  $BV_{DSS}$  定格を持つ MOSFET を選択する必要があります。スイッチ・オン抵抗を最小限に抑えて効率を向上させるため、アプリケーションにはできるだけ電圧定格が小さい MOSFET を選択する必要があります。また、損失をさらに小さくするため、ゲート電荷が最も小さい MOSFET を選択する必要があります。

最大出力電流での MOSFET M1 の損失は、次式で概算できます。

$$P_{M1} = P_{CONDUCTION} + P_{GATEDRIVER} + P_{TRANSITION}$$

$$(i) P_{CONDUCTION} = (N_P/N_S) \cdot (V_{OUT}/V_{IN}) \cdot (N_S/N_P \cdot I_{OUT(MAX)})^2 \cdot R_{DS(ON)}$$

注記：MOSFET のオン抵抗  $R_{DS(ON)}$  は、MOSFET の接合部温度とともに増加します。したがって、接合部温度がわかったら、 $R_{DS(ON)}$  を再計算する必要があります。 $R_{DS(ON)}$  (したがって、 $P_{CONDUCTION}$ ) の最終的な値は、数回の繰り返して得られます。

$$(ii) P_{GATEDRIVER} = (Q_G \cdot INTV_{CC} \cdot f_{OSC})$$

ここで、

$$Q_G = \text{ゲート電荷} (V_{GS} = INTV_{CC})$$

$$(iii) P_{TRANSITION} = P_{TURN\_OFF} + P_{TURN\_ON} \text{ (ZVS の場合、} \approx 0 \text{)}$$

$$(a) P_{TURN\_OFF} = (1/2) I_{OUT(MAX)} (N_S/N_P) (V_{IN}/1-D) (Q_{GD}/I_{GATE}) \cdot f_{OSC}$$

ここで、

$$Q_{GD} = \text{ゲートからドレインへの電荷}$$

$$I_{GATE} = \text{OUT ピン・ゲート・ドライバ用の 2A ソース/シンク}$$

$$(b) P_{TURN\_ON} = (1/2) I_{OUT(MAX)} (N_S/N_P) (V_{DS}) (Q_{GD}/I_{GATE}) \cdot f_{OSC}$$

ここで、

$$V_{DS} = \text{M1 ターンオンの始めの M1 ドレイン電圧}$$

$V_{DS}$  は通常は  $V_{IN} \sim 0V$  (ZVS) の範囲内になります。

プログラム可能なタイミング  $t_{AO}$  の間は、負の  $I_{MAG}$  が M1 ドレイン SWP を  $V_{IN}$  に向かって放電します (図 1)。(2次側が M1 ドレインを  $V_{IN}$  にクランプするのを遅らせるのに) 十分な漏れインダクタンスが存在し、その遅延の間に SWP を 0V まで放電するのに十分なエネルギーが  $L_{MAG}$  に蓄積された場合、ZVS が実現されます (「アクティブ・クランプ・スイッチのタイミングの設定: AOUT から OUT まで ( $t_{AO}$ )」を参照)。

### 同期制御 (SOUT)

LT3752/LT3752-1 は、SOUT ピンを使用して、同期制御情報を 2次側同期整流式コントローラに伝達します (図 19)。絶縁トランス ( $T_{SYNC}$ )、カップリング・コンデンサ ( $C_{SYNC}$ )、および抵抗性負荷 ( $R_{SYNC}$ ) により、グランドを基準とする SOUT 信号は、2次側同期整流式コントローラの SYNC 入力が必要とされる正の信号と負の信号を生成します。LT8311 と連携して動作する LT3752/LT3752-1 の標準的アプリケーションでは、 $C_{SYNC}$  は 220pF、 $R_{SYNC}$  は 560Ω、 $T_{SYNC}$  は通常は PULSE 社の PE-68386NL になります。



アプリケーション情報

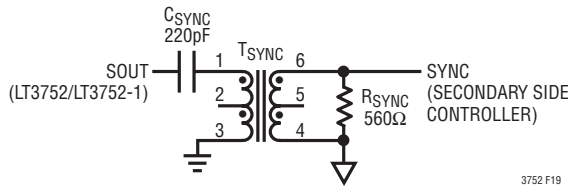


図19. SOUTパルス・トランス

通常、C<sub>SYNC</sub>は220pF～1nFの範囲で選択します。次にR<sub>SYNC</sub>を次式に従って選択します。

$$(1) SOUT_{MAX}/100mA \leq R_{SYNC} \leq \sqrt{(L_{MAG}/C_{SYNC})}$$

ここで、

$$SOUT_{MAX} = INTV_{CC}$$

L<sub>MAG</sub> = T<sub>SYNC</sub>の磁化インダクタンス

100mA = SOUTゲート・ドライバの最小ソース電流

および

$$(2) R_{SYNC} \cdot C_{SYNC} \geq (-1) \cdot Y / (\ln(Z/SOUT_{MAX}))$$

ここで、

Y = SYNCの最小パルス持続時間(LT8311では50ns)

Z = |Yを実現するSYNCレベル| (LT8311では±2V)

LT3752/LT3752-1のINTV<sub>CC</sub>ピンはハウスキーピング電源を使って15.4Vまでオーバードライブできますが、T<sub>SYNC</sub>の出力がLT8311のSYNCピンの最大定格を超えないように、SOUT<sub>MAX</sub>のレベルを設計する必要があります。

**コスト/スペースの削減：軽負荷で不連続導通モード(DCM)の動作が許される場合、LT8311は、T<sub>SYNC</sub>、C<sub>SYNC</sub>、R<sub>SYNC</sub>、LT3752/LT3752-1のタイミング抵抗R<sub>TAS</sub>、R<sub>TOS</sub>(開放のまま)をいずれも使用せずに同期MOSFETを制御する、プリアクティブ・モードを利用できます。**

出力インダクタの値

出力インダクタの値L<sub>OUT</sub>は、許容されるリップル電流の量に基づいて選択します。インダクタのリップル電流は次式で与えられます。

$$I_{L(RIPPLE)(P-P)} = \Delta I_L = (V_{OUT}/(L_{OUT} \cdot f_{OSC})) \cdot (1 - (V_{OUT}/V_{IN})(N_P/N_S))$$

LT3752/LT3752-1は、I<sub>SENSE</sub>Pピンと直列に接続された外付け抵抗によってスロープ補償を設定できるため、スロープ補償が不十分になることを心配せずに、非常に大きなΔI<sub>L</sub>値(低いL<sub>OUT</sub>値)が可能になります(「電流検出とプログラム可能なスロープ補償」を参照)。

ΔI<sub>L</sub>を大きくすると、L<sub>OUT</sub>を下げる事が可能になり、部品を小型化することができますが、出力電圧リップルとコア損失の増加を招きます。LT3752/LT3752-1アプリケーションでは、ΔI<sub>L</sub>は通常I<sub>OUT</sub>(MAX)の40%になるように選択します。

出力コンデンサの選択

出力コンデンサの値は、次式で与えられる出力電圧リップルの要件に基づいて選択します。

$$\Delta V_{OUT} \approx \Delta I_L (ESR + (1/(8 \cdot f_{OSC} \cdot C_{OUT})))$$

ここで、

ΔI<sub>L</sub> = 出力インダクタのリップル電流 I<sub>L</sub>(RIPPLE)(P-P)

ESR = (C<sub>OUT</sub>)の実効直列抵抗

f<sub>OSC</sub> = スイッチング周波数

C<sub>OUT</sub> = 出力容量

これは次のようになります。

$$C_{OUT} = \Delta I_L / (8 \cdot f_{OSC} \cdot (\Delta V_{OUT} - \Delta I_L \cdot ESR))$$

通常は、ΔV<sub>OUT</sub>を最小限に抑えるために、C<sub>OUT</sub>は低ESRのセラミック・コンデンサで構成します。追加のバルク容量を電解コンデンサの形式で追加すれば、負荷ステップ中の出力電圧の変動を最小限に抑えることができます。

入力コンデンサの選択

アクティブ・クランプ・フォワード・コンバータは、1次巻線電流および磁化電流による入力からの電流パルスを必要とします。低リップル電圧の純粋なDCソースにできるだけ近い入力電圧を達成できる高周波数フィルタリングを実現するには、入力コンデンサが必要です。低インピーダンスの入力ソースと中～低レベルの電圧入力では、低ESRの簡単なセラミック・コンデンサで十分です。コンデンサの定格は、次式のワーストケースの実効値入力電流で動作するように決めます。

$$I_{CIN(RMS)} = (N_S/N_P) I_{OUT(MAX)}/2$$

## アプリケーション情報

また、 $V_{IN}$ とGNDの間の小さな $1\mu\text{F}$ バイパス・コンデンサをデバイスの近くに配置する必要があります。

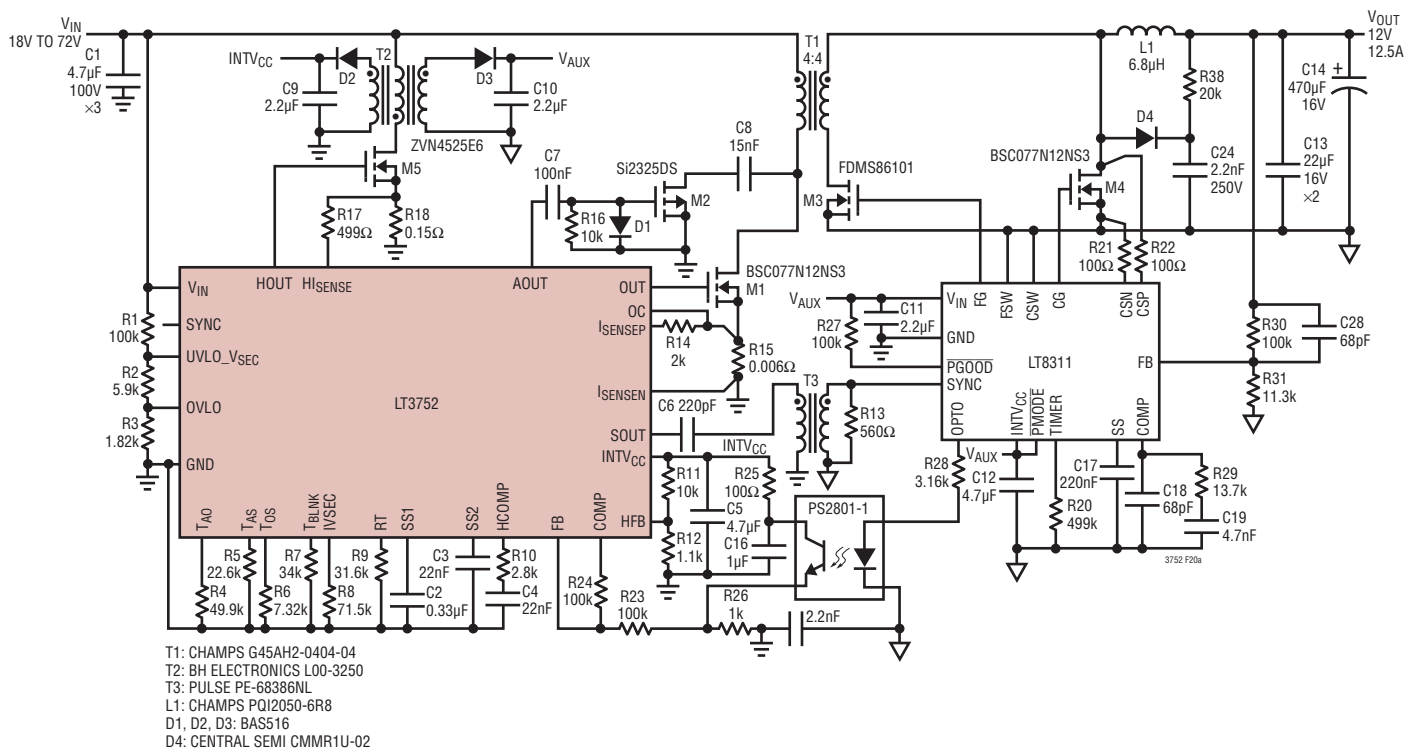
入力電圧レベルが上がると、入力リップルを最小限に抑えるためにバルク容量を使用したとき、ソリューションのサイズとコストに影響を与えることがあります。また、ソース・インピーダンスが高い入力は、電圧リップルの増加を招きます。これらのアプリケーションでは、LC入力フィルタの使用を推奨します。入力フィルタの出力インピーダンスは、DC/DCフォワード・コンバータの負の入力インピーダンスより低い値にとどまる必要があります。

### PCBレイアウト/熱設計のガイドライン

デバイスが適切に動作するには、PCBレイアウトに特に注意が必要です。クリティカルなプログラミング信号が高 $dv/dt$ 信号と共存できる必要があります。熱管理を犠牲にせずに、コンパクトなレイアウトを実現できます。デバイスを最適な性能に近づけるには、次のガイドラインに従います。

1. コントローラの $V_{IN}$ とGNDの間にローカル・バイパス・コンデンサが使用されている(また、できるだけ近くに配置されている)ことを確認します。
2. タイミング設定用のクリティカルなプログラミング抵抗(ピン $T_{AO}$ 、 $T_{AS}$ 、 $T_{OS}$ 、 $T_{BLNK}$ 、 $IVSEC$ および $RT$ )は、短いトレースを使用して各ピンに接続する必要があります。また、各抵抗は、デバイスのピン18(GND)に接続された単一のグラウンド・バスに、短いトレースを使用して接続する必要があります。
3. フォワード・コンバータの電流検出抵抗は、短いケルビン接続を使用して $I_{SENSEP}$ ピンと $I_{SENSEN}$ ピンに接続する必要があります。ハウスキーピング電源の電流検出抵抗は、電源グラウンド(PGND)ピン38のできるだけ近くでグラウンドに接続する必要があります。
4. 高 $dv/dt$ ラインは、全てのタイミング抵抗、電流検出入力、HCOMP/COMPピン、UVLO\_VSEC/OVLOピン、およびHFBおよびFB帰還トレースから離して配線する必要があります。
5. ゲート・ドライバのトレース(HOUT、AOUT、SOUT、OUT)はできるだけ短くします。
6. 高電力部品と組み合わせる場合、電力損失を分散し、温度の上昇を最小限に抑えるには、複数の部品を並列に配置するのが最善の方法です。特に、ビアで接続される複数の銅層を使用して、各パワーMOSFETから熱を逃がす必要があります。
7. PGNDへの高スイッチング電流経路は信号グラウンドから離します。また、これらの高電流スイッチング経路のトレースはできるだけ短くして、寄生インダクタンスを最小限に抑えます。

アプリケーション情報



効率と負荷電流

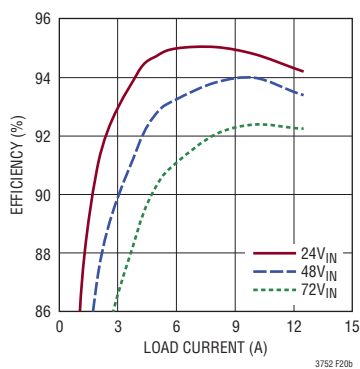
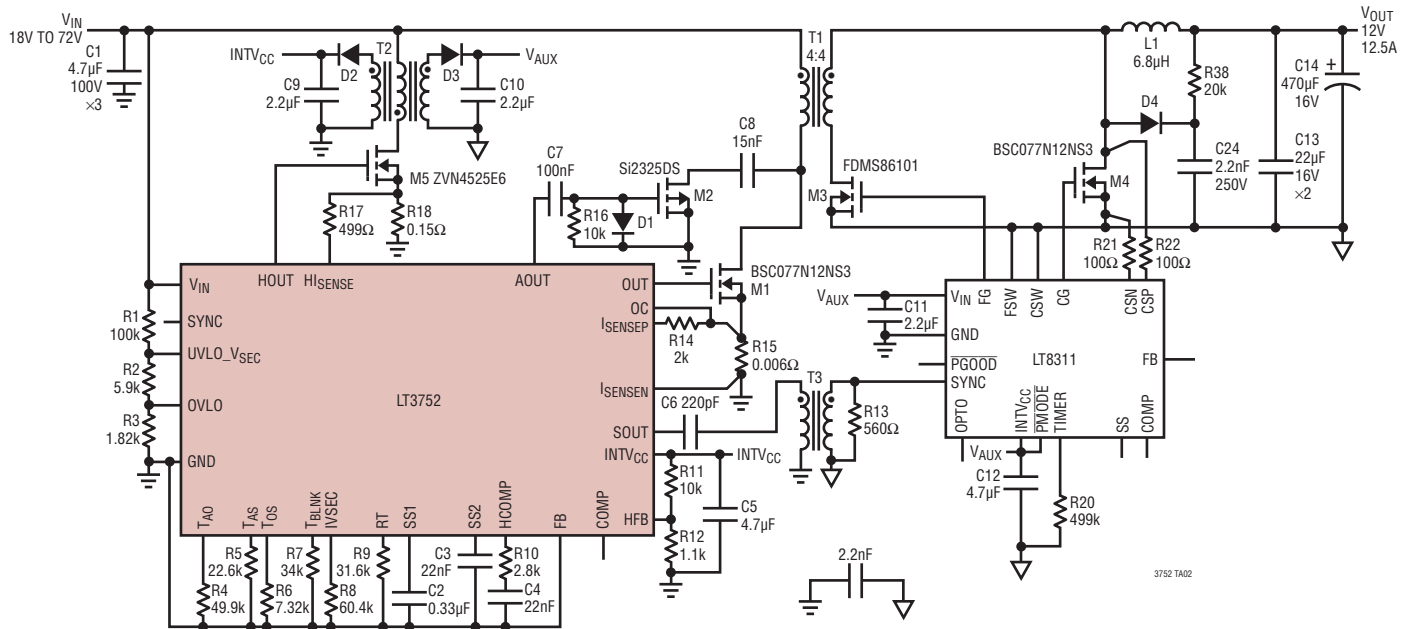


図 20. 18V ~ 72V、12V/12.5A、150W のアクティブ・クランプ絶縁型フォワード・コンバータ

# LT3752/LT3752-1

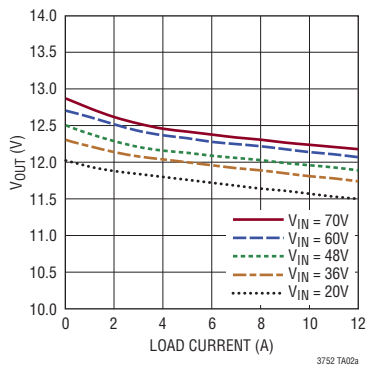
## 標準的応用例

18V ~ 72V、12V/12.5A、150W のオプトカプラ不要、アクティブ・クランプ絶縁型フォワード・コンバータ

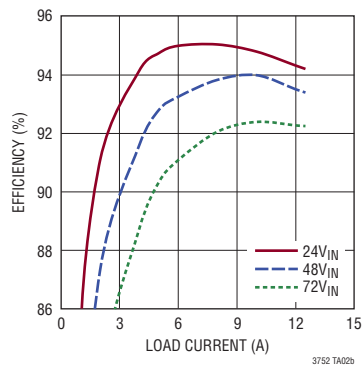


- T1: CHAMPS G45AH2-0404-04
- T2: BH ELECTRONICS L00-3250
- T3: PULSE PE-68386NL
- L1: CHAMPS PQI2050-6R8
- D1, D2, D3: BAS516
- D4: CENTRAL SEMI CMMR1U-02

V<sub>OUT</sub>と負荷電流 (オプトカプラなし)

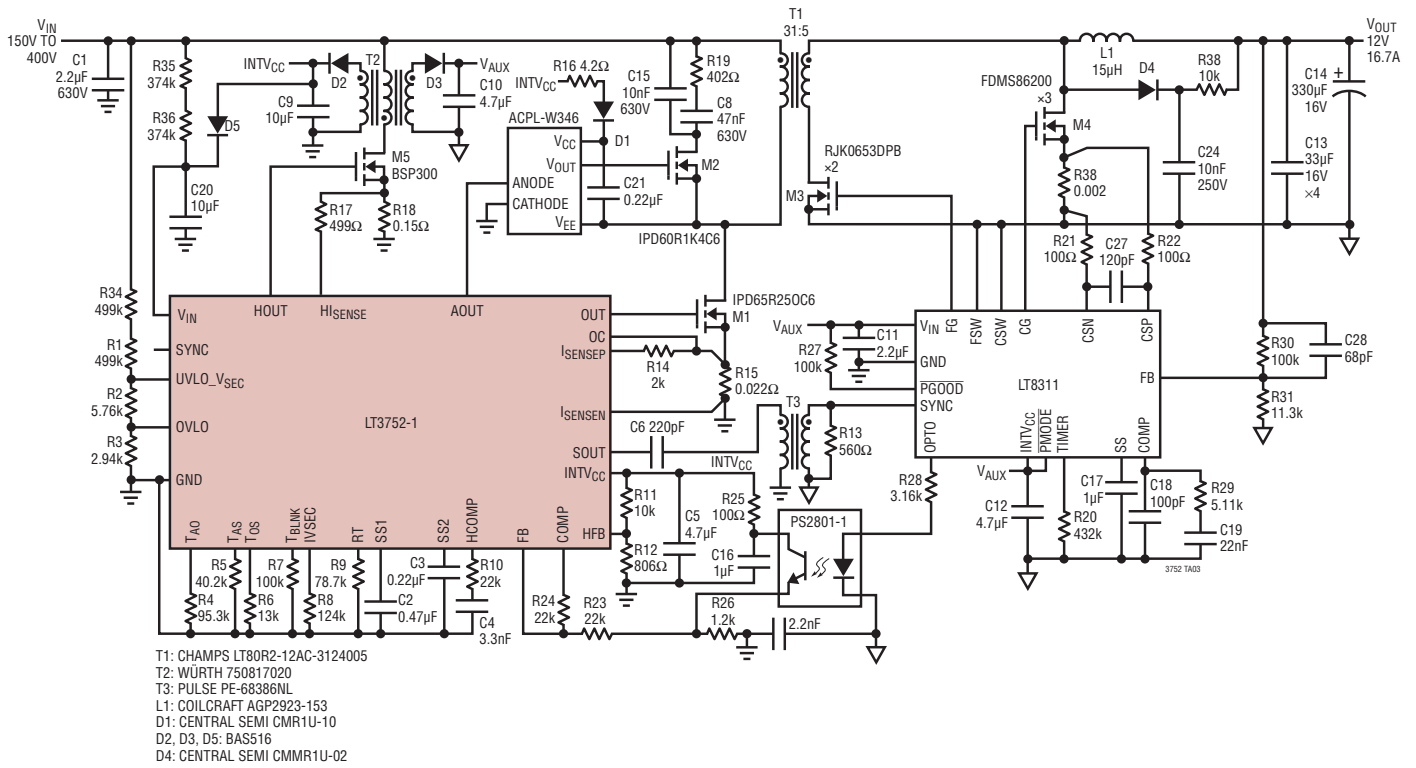


効率と負荷電流

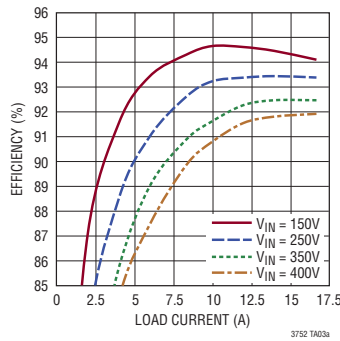


## 標準的応用例

### 150V ~ 400V、12V/16.7A、200Wのアクティブ・クランプ絶縁型フォワード・コンバータ



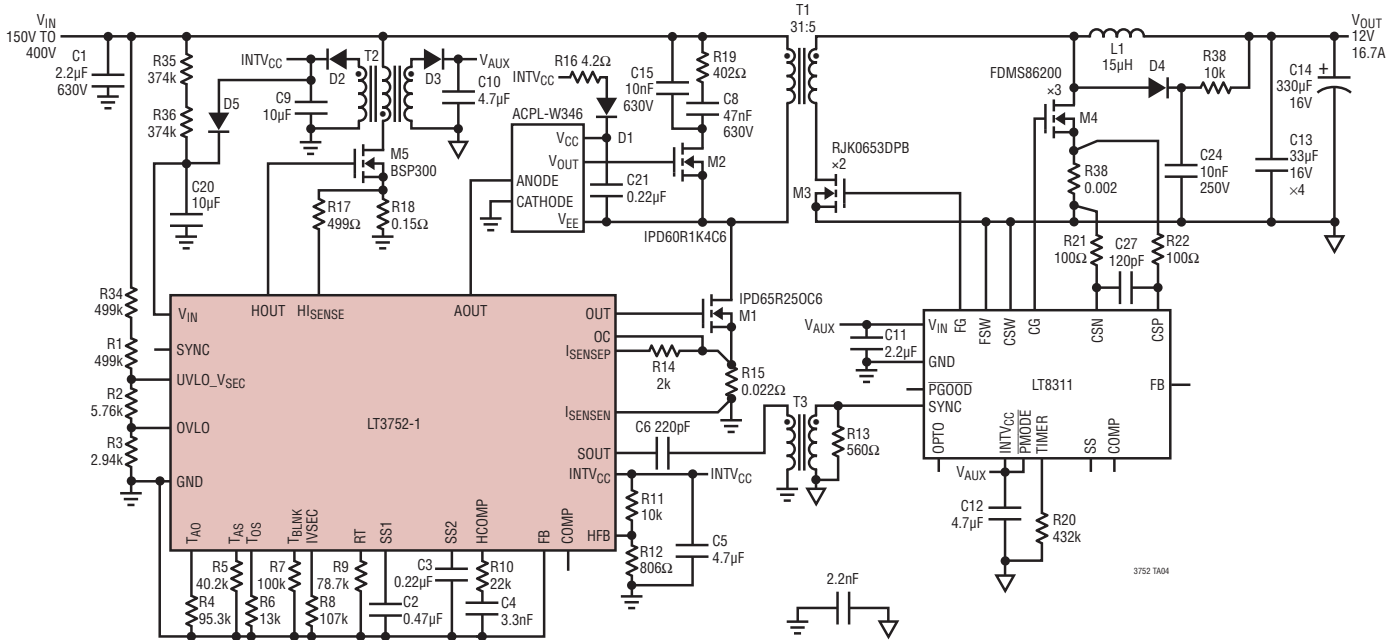
効率と負荷電流



# LT3752/LT3752-1

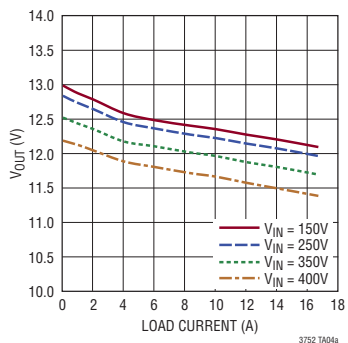
## 標準的応用例

150V ~ 400V、12V/16.7A、200Wのオプトカプラ不要、アクティブ・クランプ絶縁型フォワード・コンバータ

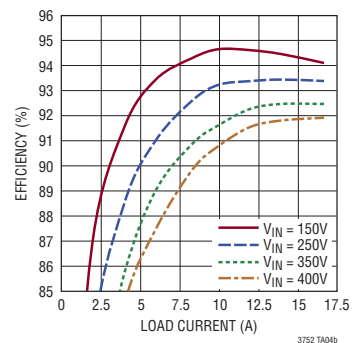


- T1: CHAMPS LT80R2-12AC-3124005
- T2: WÜRTH 750817020
- T3: PULSE PE-68386NL
- L1: COILCRAFT AGP2923-153
- D1: CENTRAL SEMI CMR1U-10
- D2, D3, D5: BAS516
- D4: CENTRAL SEMI CMMR1U-02

V<sub>OUT</sub>と負荷電流 (オプトカプラなし)

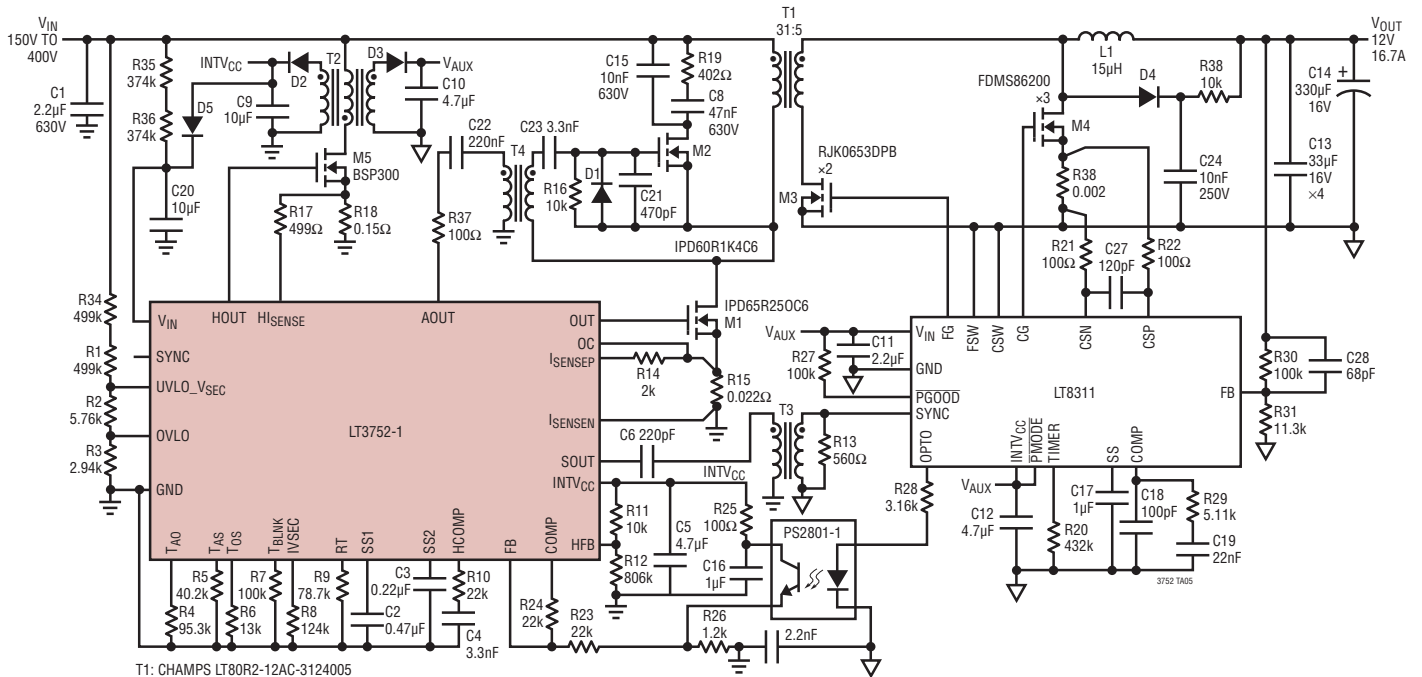


効率と負荷電流



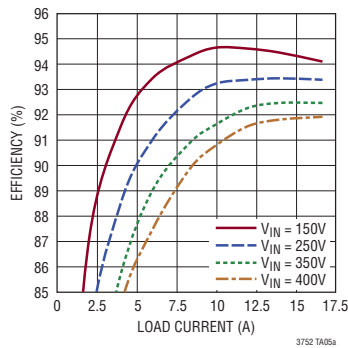
## 標準的応用例

150V ~ 400V、12V/16.7A、200Wのアクティブ・クランプ絶縁型フォワード・コンバータ  
(Hi側アクティブ・クランプにゲート・ドライブ・トランスを使用)



- T1: CHAMPS LT80R2-12AC-3124005
- T2: WÜRTH 750817020
- T3: PULSE PE-68386NL
- T4: ICE GT05-111-100
- L1: COILCRAFT AGP2923-153
- D1: CENTRAL SEMI CMR1U-10
- D2, D3, D5: BAS516
- D4: CENTRAL SEMI CMMR1U-02

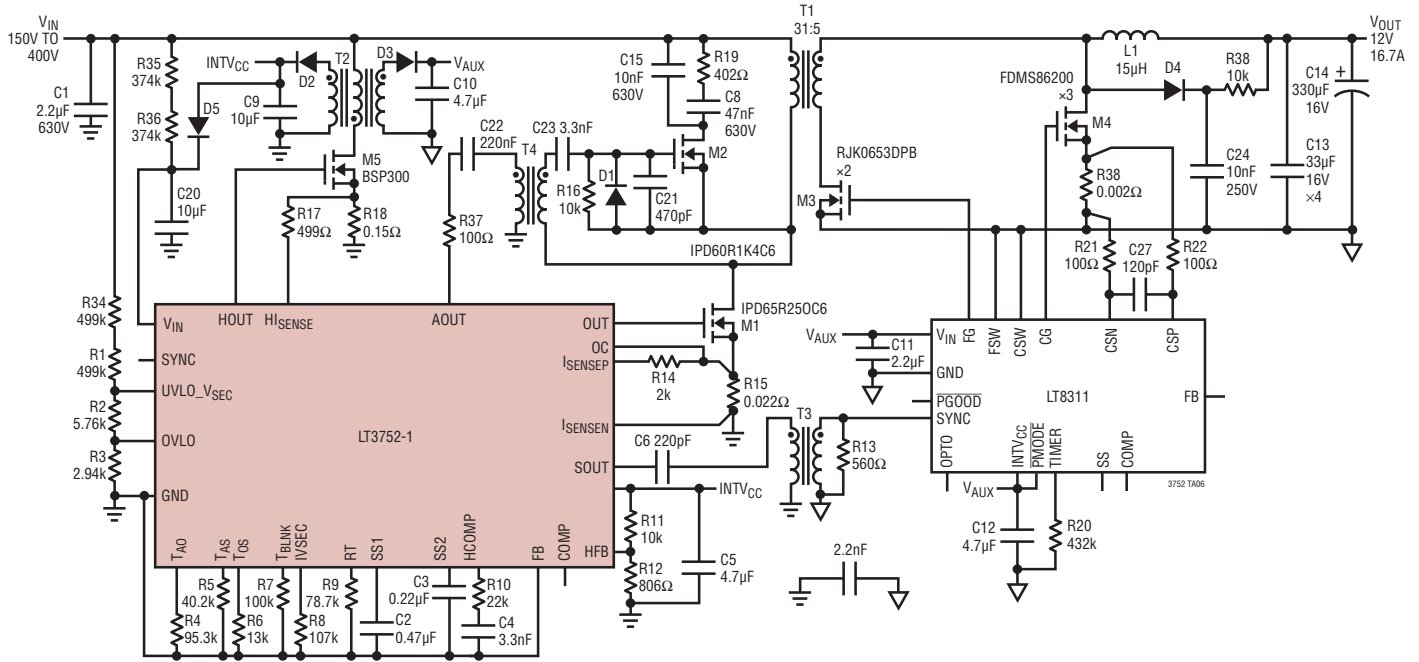
効率と負荷電流



# LT3752/LT3752-1

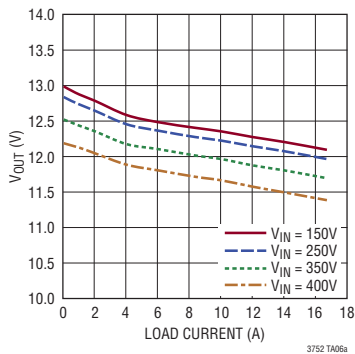
## 標準的応用例

150V ~ 400V、12V/16.7A、200Wのオプトカプラ不要、アクティブ・クランプ絶縁型フォワード・コンバータ  
(Hi側アクティブ・クランプにゲート・ドライブ・トランスを使用)

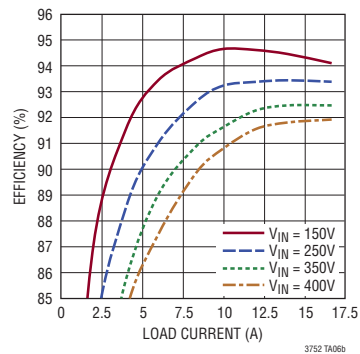


- T1: CHAMPS LT80R2-12AC-3124005
- T2: WÜRTH 750817020
- T3: PULSE PE-68386NL
- T4: ICE GT05-111-100
- L1: COILCRAFT AGP2923-153
- D1: CENTRAL SEMI CMR1U-10
- D2, D3, D5: BASS16
- D4: CENTRAL SEMI CMMR1U-02

V<sub>OUT</sub>と負荷電流(オプトカプラなし)



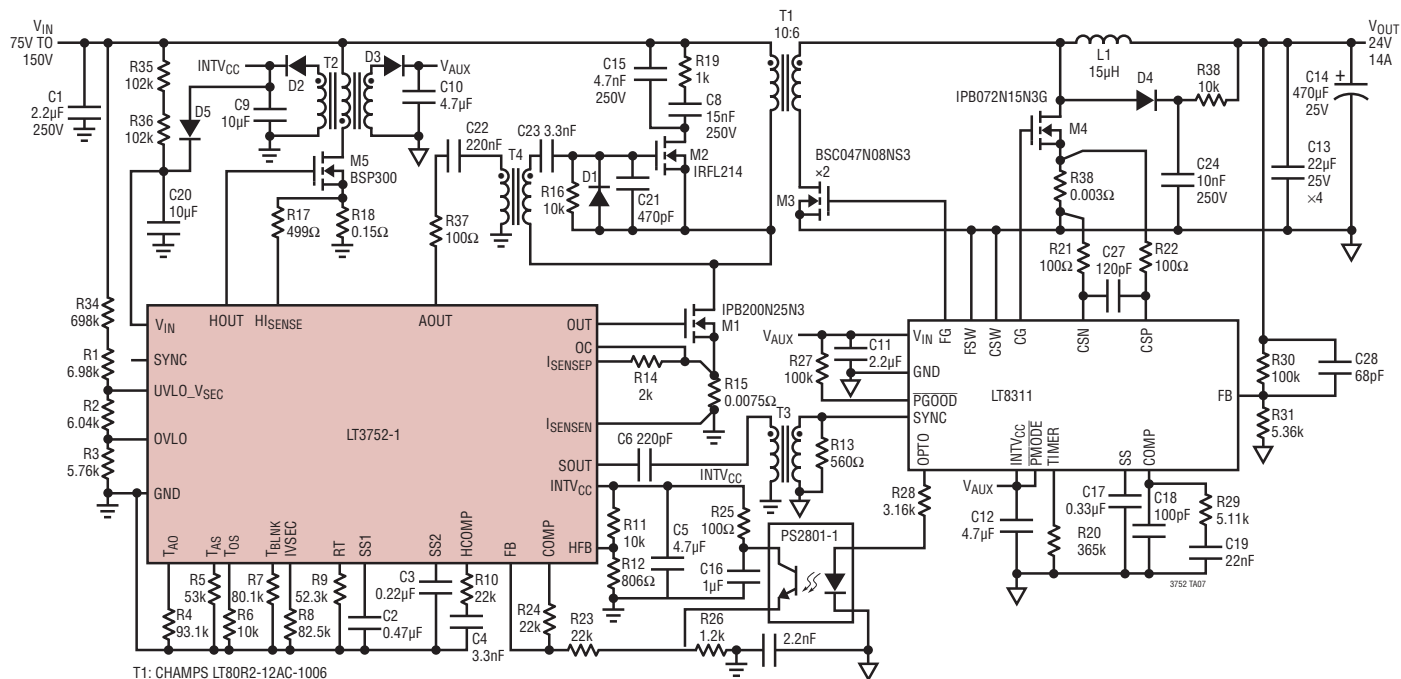
効率と負荷電流





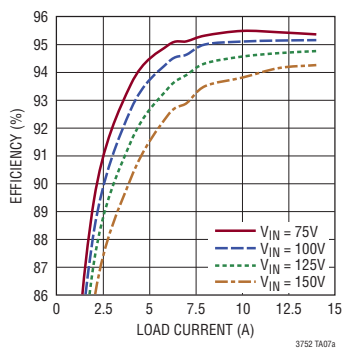
## 標準的応用例

75V ~ 150V、24V/14A、340Wのアクティブ・クランプ絶縁型フォワード・コンバータ  
(Hi側アクティブ・クランプにゲート・ドライブ・トランスを使用)



- T1: CHAMPS LT80R2-12AC-1006
- T2: WÜRTH 750817020
- T3: PULSE PE-68386NL
- T4: ICE GT05-111-100
- L1: COILCRAFT AGP2923-153
- D1: CENTRAL SEMI CMR1U-10
- D2, D3, D5: BAS516
- D4: CENTRAL SEMI CMMR1U-02

効率と負荷電流

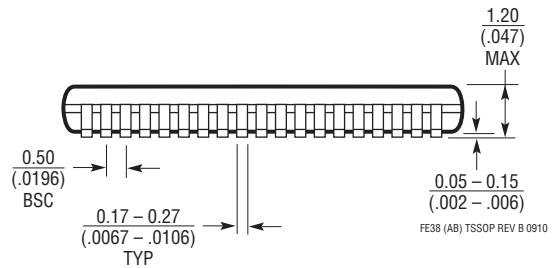
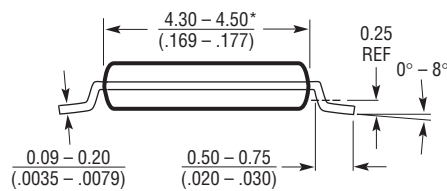
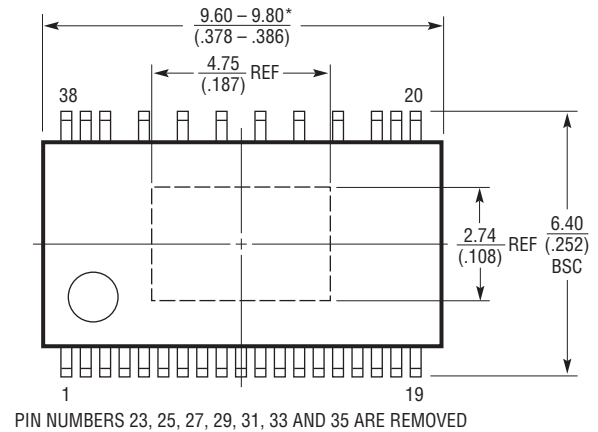
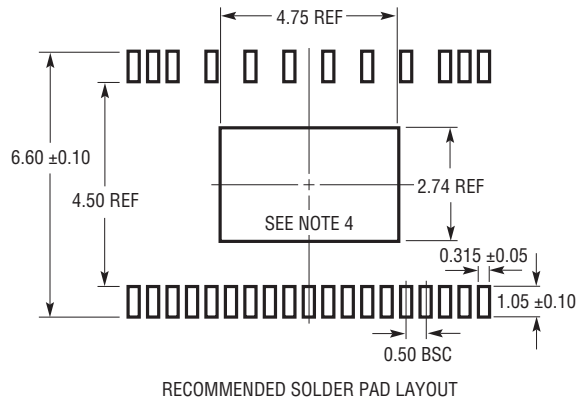


# LT3752/LT3752-1

## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

**FE Package**  
**Package Variation: FE38 (31)**  
**38-Lead Plastic TSSOP (4.4mm)**  
 (Reference LTC DWG # 05-08-1665 Rev B)  
**Exposed Pad Variation AB**



**注記:**

1. 標準寸法: ミリメートル
2. 寸法は ミリメートル (インチ)
3. 図は実寸とは異なる

4. 露出パッド接着のための推奨最小 PCB メタルサイズ

\* 寸法にはモールドのバリを含まない。  
モールドのバリは各サイドで 0.150mm (0.006") を超えないこと

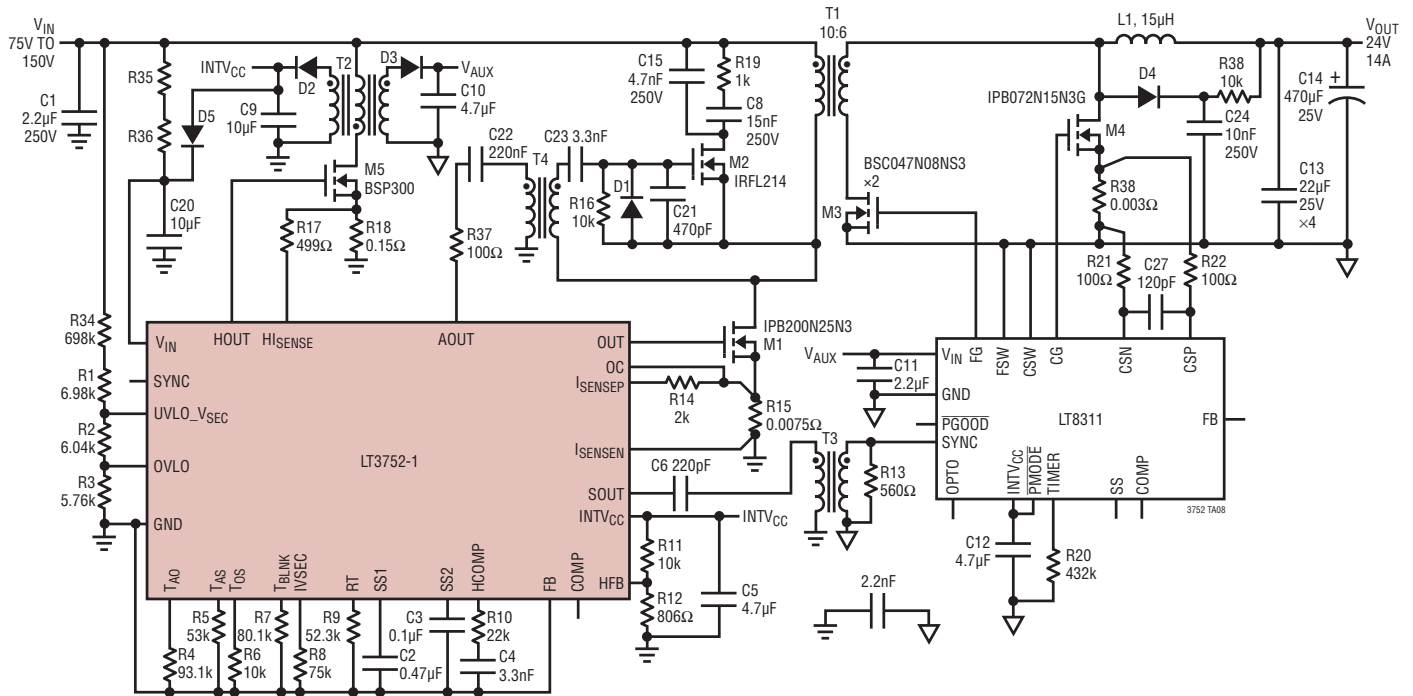
## 改訂履歴

REV	日付	概要	ページ番号
A	6/14	データシート全体にわたって、誤植を小修正。	全ページ

# LT3752/LT3752-1

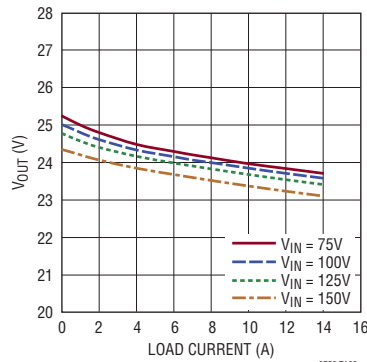
## 標準的応用例

75V ~ 150V、24V/14A、340Wのオプトカプラ不要、アクティブ・クランプ絶縁型フォワード・コンバータ

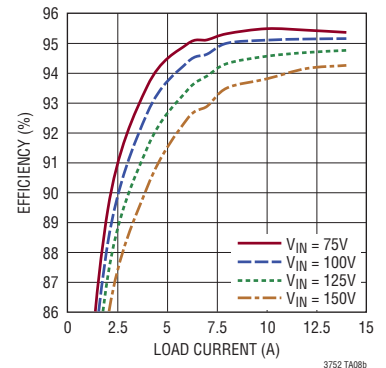


T1: CHAMPS LT80R2-12AC-1006  
 T2: WÜRTH 750817020  
 T3: PULSE PE-68386NL  
 T4: ICE GT05-111-100  
 L1: COILCRAFT AGP2923-153  
 D1: CENTRAL SEMI CMR1U-10  
 D2, D3, D5: BAS516  
 D4: CENTRAL SEMI CMMR1U-02

V<sub>OUT</sub>と負荷電流(オプトカプラなし)



効率と負荷電流



## 関連製品

製品番号	説明	注釈
LT8311	2次側で使用される、フォワード・コンバータ用のプリアクティブ・モード搭載オプトカプラ内蔵同期整流式コントローラ	1次側の LT3752/-1、LT3753、および LT8310 コントローラとの組み合わせに最適化
LTC3765/LTC3766	アクティブ・クランプ・リセット機能を備えたオプトカプラ不要の同期整流式フォワード・コントローラ・チップ・セット	Direct Flux Limit、セルフスタート2次側フォワード制御をサポート
LTC3722/LTC3722-2	同期整流式フルブリッジ・コントローラ	ゼロ電圧スイッチングの適応型またはマニュアルの遅延制御、同期整流のタイミングを調整可能
LT3748	100V 絶縁型フライバック・コントローラ	5V ≤ V <sub>IN</sub> ≤ 100V、オプトカプラ不要のフライバック・コントローラ、高電圧ピン間にスペースを設けた MSOP-16 パッケージ
LT3798	アクティブ PFC 機能を備えたオプトカプラ不要のオフライン絶縁型フライバック・コントローラ	外付け部品によってのみ V <sub>IN</sub> と V <sub>OUT</sub> を制限