

特長

- あらゆるサイズのコンデンサを充電
- 出力電圧を容易に調整可能
- 高電流NMOS FETをドライブ
- 1次側センスー出力電圧分割器が不要
- 広い入力範囲: 3V~24V
- ゲートを $V_{CC}-2V$ にドライブ
- 10ピンMSパッケージ

アプリケーション

- 緊急警報標識
- プロフェッショナル・フォトフラッシュ・システム
- セキュリティ/インベントリー制御システム
- 高電圧電源
- 電気フェンス
- 雷管

概要

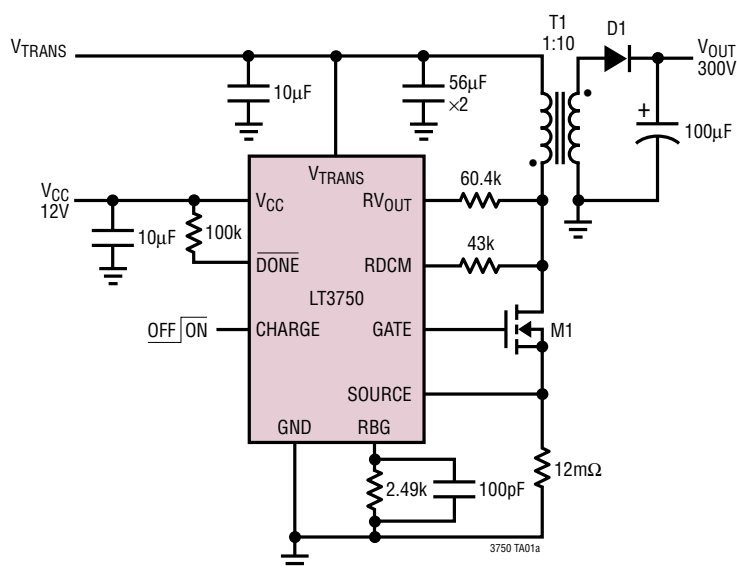
LT[®]3750は、大型のコンデンサをユーザが調整可能な目標電圧まで高速充電するように設計されたフライバック・コンバータです。特許取得の境界モード制御回路*により、過渡損失を最小限に抑え、トランスのサイズを低減します。トランスの巻き数比と2本の外付け抵抗により、出力電圧を容易に調整します*。78mVという低い電流センス電圧はピークスイッチ電流を正確に制限し、効率の最大化に役立ちます。LT3750は入力電圧範囲が広いので、様々な電源で動作可能です。標準的なアプリケーションでは、300ms以内に100 μ Fコンデンサを300Vまで充電できます。

ユーザはCHARGEピンを使用してLT3750を完全に制御できます。DONEピンは、コンデンサが設定値に達し、デバイスが充電を停止したことを知らせます。

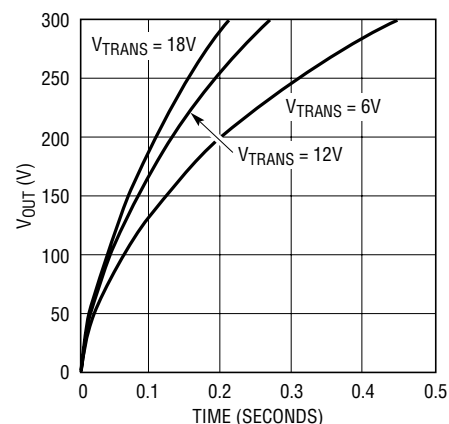
LT、LTC、LTはリニアテクノロジー社の登録商標です。
他のすべての商標はそれぞれの所有者に所有権があります。
*6518733、6636021を含む米国特許によって保護されています。

標準的応用例

300V、6Aコンデンサ・チャージャ



6Aの充電時間



LT3750

絶対最大定格

(Note 1)

V_{CC} , V_{TRANS} , GATE, \overline{DONE} , CHARGE	24V
RBG	1.5V
SOURCE	1V
RDCMピンに流れ込む電流	± 1 mA
RV_{OUT} ピンに流れ込む電流	± 1 mA
\overline{DONE} ピンに流れ込む電流	± 1 mA
動作温度範囲 (Note 2)	$-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$
保存温度範囲	$-65^{\circ}\text{C} \sim 150^{\circ}\text{C}$

パッケージ/発注情報

TOP VIEW

MS PACKAGE
10-LEAD PLASTIC MSOP
 $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 120^{\circ}\text{C/W}$

ORDER PART NUMBER	MS PART MARKING
LT3750EMS	LTBQD

Order Options Tape and Reel: Add #TR
Lead Free: Add #PBF Lead Free Tape and Reel: Add #TRPBF
Lead Free Part Marking: <http://www.linear-tech.co.jp/leadfree/>

さらに広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_{CC} = V_{TRANS} = 5\text{V}$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
Minimum V_{CC}		●	2.8	3	V	
Minimum V_{TRANS}		●	2.5	3	V	
V_{CC} Quiescent Current	Not Switching, CHARGE = 5V		1.6	2.5	mA	
	Not Switching, CHARGE = 0V			1	μA	
V_{TRANS} Quiescent Current	Not Switching, CHARGE = 5V		140	250	μA	
	Not Switching, CHARGE = 0V			1	μA	
CHARGE Pin Current	CHARGE = 24V		24		μA	
	CHARGE = 5V		19		μA	
	CHARGE = 0V			1	μA	
CHARGE Pin Enable Voltage		●	0.87	1.1	V	
CHARGE Pin Disable Voltage		●	0.2	0.6	V	
Minimum CHARGE Pin Low Time	High→Low→High			20	μs	
V_{OUT} Comparator Trip Voltage	Measured RBG Pin	●	1.215	1.24	1.265	V
V_{OUT} Comparator Overdrive	1 μs Pulse Width, Measured on RBG Pin		30		mV	
RBG Pin Bias Current	RBG = 1.2V		70	500	nA	
DCM Comparator Trip Voltage	Measured as $V_{DRAIN} - V_{TRANS}$, $R_{DCM} = 43\text{k}$ (Note 3)	●	5	36	80	mV
Current Limit Comparator Trip Voltage		●	68	78	88	mV
\overline{DONE} Output Signal High	100k Ω to 5V		4.9	5	V	
\overline{DONE} Output Signal Low	100k Ω to 5V		0.1	0.2	V	
\overline{DONE} Pin Leakage Current	$\overline{DONE} = 2.5\text{V}$			0.2	μA	
NMOS Minimum On Time			0.6		μs	
GATE Rise Time			50		ns	
GATE High Voltage	$C_{GATE} = 1\text{nF}$, $V_{CC} = 5\text{V}$		3	3.8	4.5	V
	$C_{GATE} = 1\text{nF}$, $V_{CC} = 24\text{V}$		22	22.6	23.5	V
GATE Turn Off Propagation Delay	$C_{GATE} = 1\text{nF}$			100	ns	

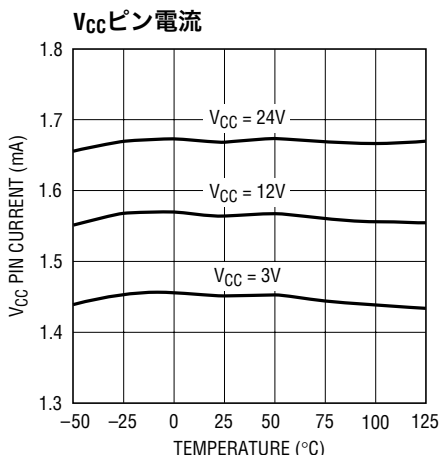
Note 1: 絶対最大定格はそれを超えるとデバイスに永続的損傷を与える可能性がある。また、絶対最大定格状態が長時間続くと、デバイスの信頼性や状態に悪影響を与える恐れがある。

Note 2: LT3750Eは、 $0^{\circ}\text{C} \sim 70^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されている。 $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の動作温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

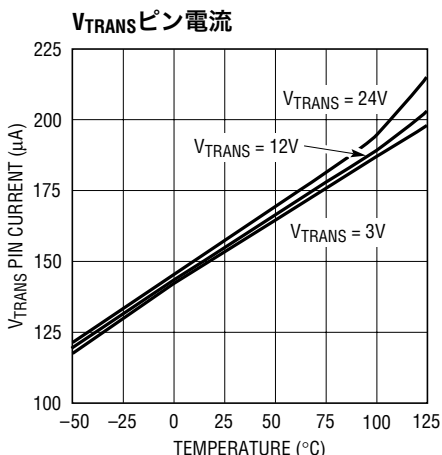
Note 3: V_{DRAIN} の定義については「ブロック図」を参照。

3750fa

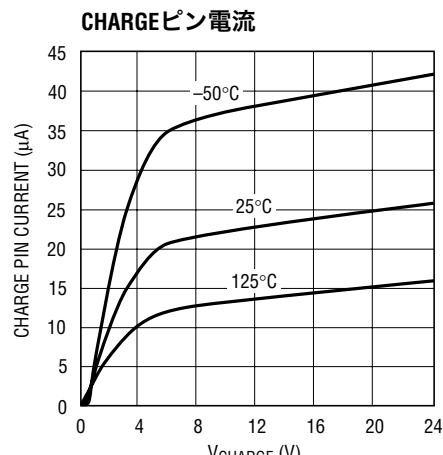
標準的性能特性



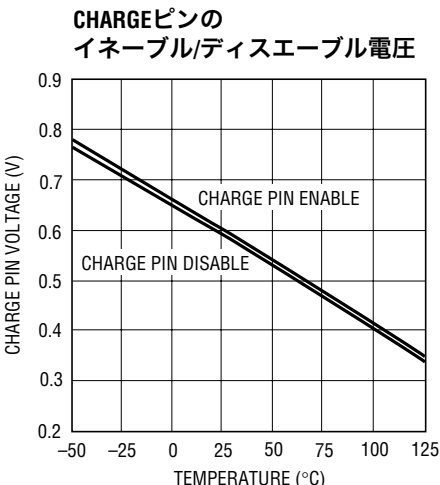
3750 G01



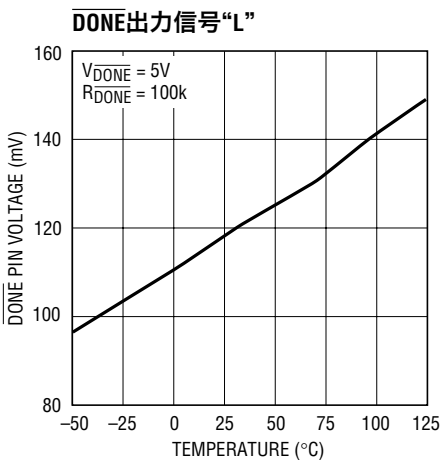
3750 G02



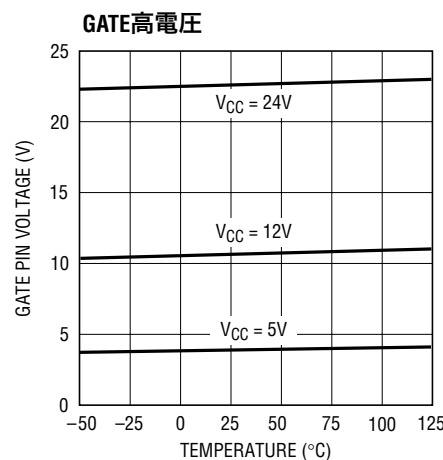
3750 G03



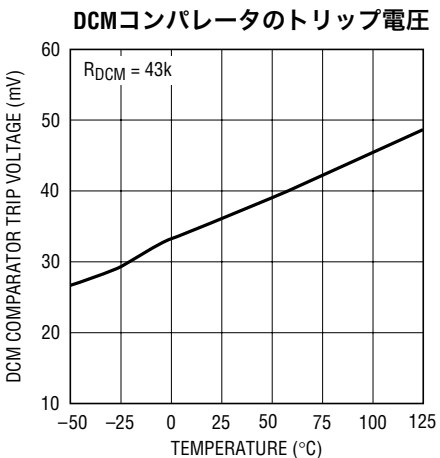
3750 G04



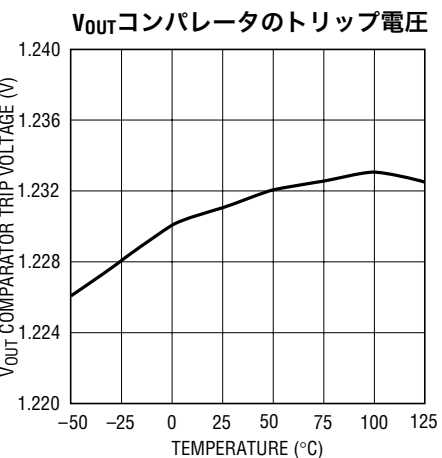
3750 G05



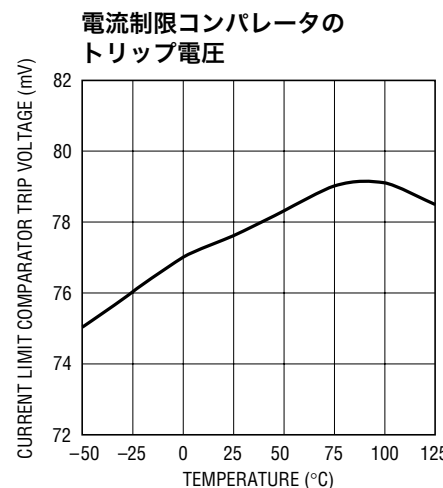
3750 G06



3750 G07



3750 G08



3750 G09

ピン機能

V_{TRANS} (ピン1): トランス電源ピン。トランスの1次コイルおよび境界モード検出を行う内部回路に電力を供給します。このピンは、1 μ F~10 μ Fのコンデンサを使ってバイパスしてください。トランスの1次巻線は、大容量のコンデンサを使ってバイパスしてください。

DONE (ピン2): オープンコレクタの通知ピン。目標の出力電圧に達すると、NPNトランジスタがオンします。このピンには、プルアップ抵抗または電流源が必要です。サーマル・シャットダウンや低電圧ロックアウトなどのフォールト状態時も、NPNトランジスタをオンします。

CHARGE (ピン3): 充電ピン。このピンを“H”にすると新しい充電サイクルを開始し、“L”にすると充電を中断してデバイスをシャットダウンさせます。デバイスを正常にイネーブルするには、1V/ μ sの最小ランプ・レートを持つステップ入力が必要です。このピンを1.1V以上にするとデバイスをイネーブルし、0.2Vより下げるとディスエーブルします。

V_{CC} (ピン4): 入力電源ピン。セラミック・コンデンサを使ってローカルにバイパスしてください。ほとんどのアプリケーションでは、1 μ F~10 μ Fのセラミック・コンデンサで十分です。

GND (ピン5): グランド・ピン。ローカル・グランド・プレーンに直接接続してください。

SOURCE (ピン6): ソース・ピン。NMOSのドレイン電流を検出します。このピンには、NMOSのソース端子と電流センス抵抗を接続します。電流制限は78mV/R_{SENSE}です。

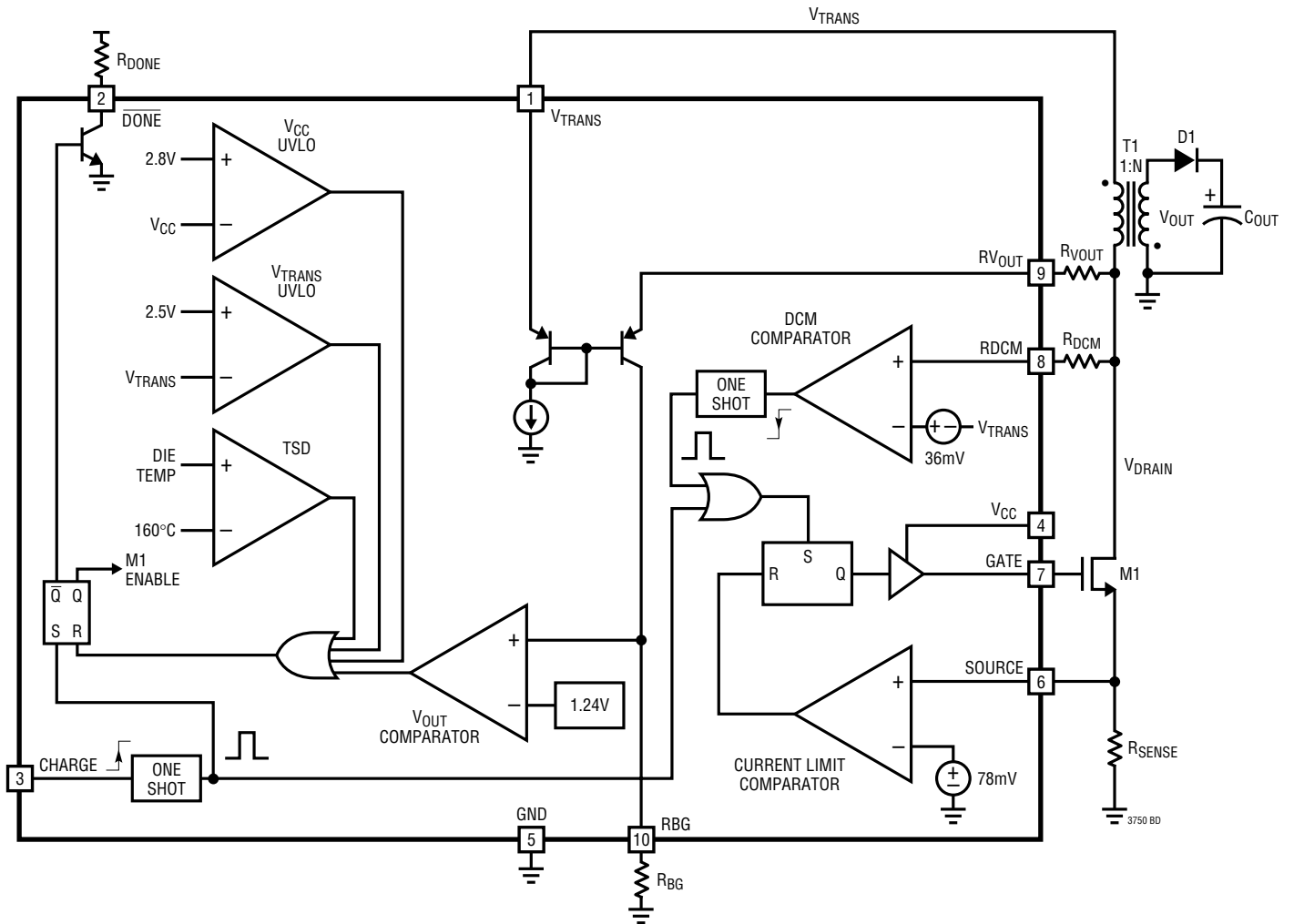
GATE (ピン7): ゲート・ピン。このピンには、NMOSのゲート端子を接続します。内部のゲート・ドライバは、スイッチング・サイクルごとに電圧をV_{CC} - 2Vまでドライブします。

RDCM (ピン8): 不連続モード・センス・ピン。目標の出力電圧に達していない場合、トランスの電流が減少してゼロになったことを検出し、新しい充電サイクルを開始します。このピンとNMOSのドレインの間に1本の抵抗を接続します。許容差5%の43k抵抗が最適です。

RV_{OUT} (ピン9): 出力電圧V_Iコンバータ・ピン。出力コンデンサの電圧に比例する電流を発生します。このピンとNMOSのドレインの間に1本の抵抗を接続します。

RBG (ピン10): 出力電圧センス・ピン。RV_{OUT}ピンに流れ込む電流に比例する、RBG抵抗両端の電圧を検出します。電圧が1.24Vに等しくなると、充電がディスエーブルされ、DONEピンが“L”になります。このピンからGNDまでの間に1本の抵抗(2.5k以下を推奨)を接続します。許容差1%の2.49k抵抗が最適です。

ブロック図



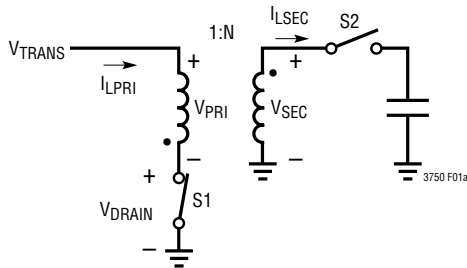
動作

LT3750は、コンデンサを短時間に効率よく充電するように設計されています。動作は、図1および図2を参照するとよく理解できます。動作は、1. 起動、2. 1次側充電、3. 2次側エネルギー伝達、4. 不連続モード検出の4つのフェーズで進みます。

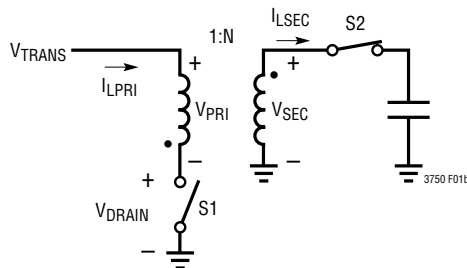
1. 起動

充電ピンを“H”にすると、約20μs後に起動します。このフェーズで、ワンショットがマスタ・ラッチをイネーブル

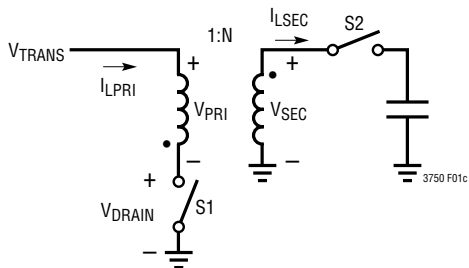
してNMOSをオンします。マスタ・ラッチは、目標の出力電圧に達するかフォールト状態によってリセットされるまで、設定状態を維持します。



(1a) 1次側充電時の等価回路



(1b) 2次側エネルギー伝達および出力検出時の等価回路



(1c) 不連続モード検出時の等価回路

図1 等価回路

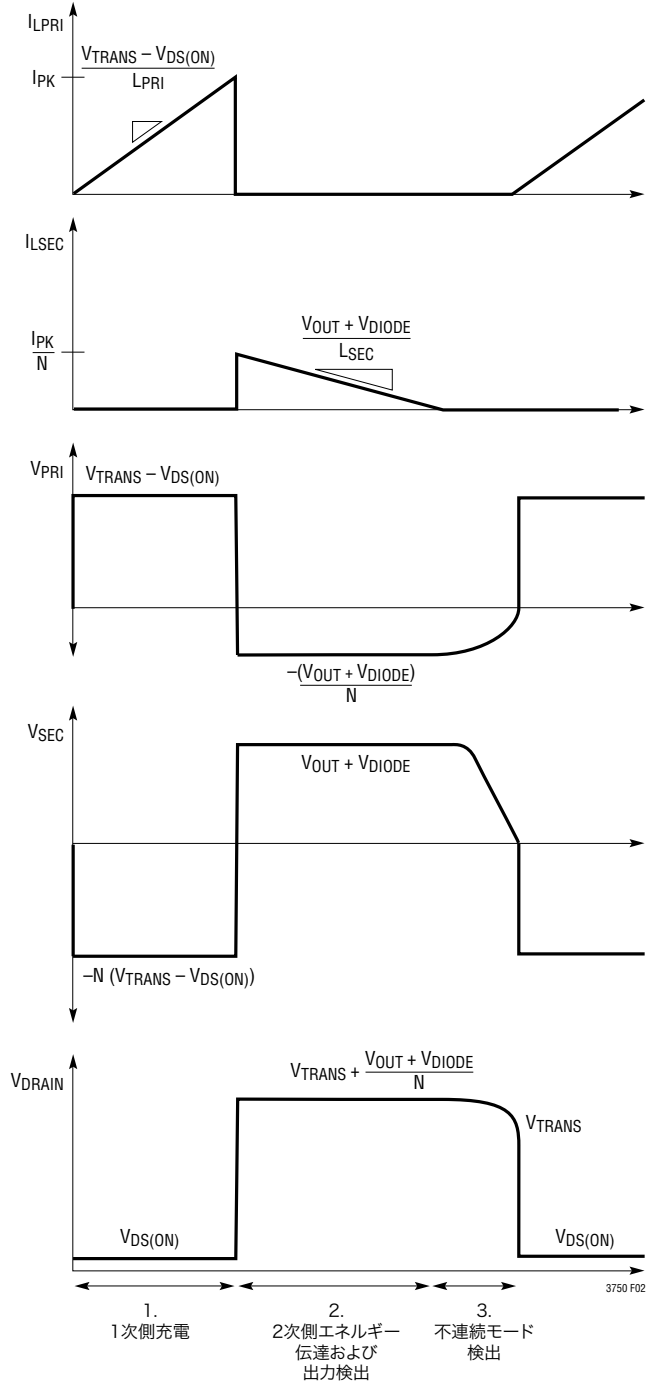


図2. 理想的な充電波形

動作

2. 1次側充電

ラッチのNMOSが設定されると、ゲート・ドライバはゲート・ピンを $V_{CC} - 2V$ まで急速に充電します。外付けのNMOSがオンし、1次巻線の両端に $V_{TRANS} - V_{DS(ON)}$ が印加されます。この結果、1次コイルの電流が $(V_{TRANS} - V_{DS(ON)})/L_{PRI}$ のレートで直線的に増加します。入力電圧は、2次巻線にミラーリングされた $-N \cdot (V_{TRANS} - V_{DS(ON)})$ で、この電圧がダイオードを逆バイアスし、2次巻線に電流が流れないようにします。こうして、エネルギーがトランスのコア内に蓄えられます。

3. 2次側エネルギー伝達

電流制限に達すると、電流制限コンパレータがラッチのNMOSをリセットし、デバイスは第3フェーズの2次側エネルギー伝達の動作に移ります。トランスのコアに蓄えられたエネルギーはダイオードを順方向にバイアスし、出力コンデンサに電流が流れ込みます。このとき、出力電

圧(ダイオードの電圧降下を無視する)が1次側コイルに逆反射されます。目標出力電圧に達すると、 V_{OUT} コンパレータはマスタ・ラッチをリセットし、DONEピンが“L”になります。それ以外の場合、デバイスは次のフェーズの動作に移ります。

4. 不連続モード検出

全ての電流が出力コンデンサに移されると、1次巻線の両端に $(V_{OUT} + V_{DIODE})/N$ が発生します。エネルギーを持たないトランスはDC電圧を保持できないため、1次側の両端の電圧はゼロになります。つまり、NMOSのドレインは最終的に、 $V_{TRANS} + (V_{OUT} + V_{DIODE})/N$ から V_{TRANS} になります。ドレイン電圧が $V_{TRANS} + 36mV$ に下がると、DCMコンパレータがラッチのNMOSを設定し、新しい充電サイクルが開始されます。目標出力電圧に達するまで、ステップ2~4が繰り返されます。

アプリケーション情報

安全に関する注意

高電圧に充電された大容量のコンデンサは、不適切に扱うと致死量のエネルギーをもたらす恐れがあります。LT3750をアプリケーションの設計に盛り込む場合、適切な安全対策の遵守が特に重要です。まず、設計者が出力コンデンサを安全に放電できる放電回路を作ります。次に、プリント回路基板の電圧ブレイクダウン要件を満たすため、高電圧のノードと隣接するトレースとの間に十分なスペースを確保します。高電圧のノードは、NMOSのドレイン、トランスの2次側、および出力です。

トランスの選択

フライバック・トランスは、LT3750の適正な動作において重要な要素です。これは、デバイスのどのピンにも過大な電流や電圧を生じないように、注意深く設計する必要があります。

全ての回路と同じように、LT3750の帯域幅には限りがあります。LT3750に出力電圧検出の十分な時間を確保するため、1次側インダクタンスは次の制限に従ってください。

$$L_{PRI} \geq \frac{V_{OUT} \cdot 1\mu s}{N \cdot I_{PK}}$$

そうしないと、LT3750は出力を過充電する可能性があります。

リニアテクノロジー社は、LT3750と一緒に使用するためのフライバック・トランスを製作するため、主要な磁気部品メーカー数社と協力してきました。表1は、トランスの特性の詳細をまとめたものです。

表1. 推奨するトランス

メーカー	部品番号	寸法 L × W × H (mm)	最大 I _{PRI} (A)	L _{PRI} (μH)	巻数比 (PRI : SEC)
TDK (www.tdk.com)	DCT15EFD-U44S003	22.5 × 16.5 × 8.5	5	10	1:10
	DCT20EFD-U32S003	30 × 22 × 12	10	10	1:10
Sumida (www.sumida.com)	C8118 Rev P1	21 × 14 × 8	3	10	1:10
	C8117 Rev P1	23 × 18.6 × 10.8	5	10	1:10
	C8119 Rev P1	32.3 × 27 × 14	10	10	1:10
Midcom (www.midcom.com)	32050	23.1 × 18 × 9.4	3	10	1:10
	32051	28.7 × 22 × 11.4	5	10	1:10
	32052	28.7 × 22 × 11.4	10	10	1:10
Coilcraft (www.coilcraft.com)	DA2032-AL	17.2 × 22 × 8.9	3	10	1:10
	DA2033-AL	17.4 × 24.1 × 10.2	5	10	1:10
	DA2034-AL	20.6 × 30 × 11.3	10	10	1:10

スイッチング周期

LT3750では開ループ制御方式を採用しているため、出力電圧に従ってスイッチング周期が短くなります。標準的なスイッチング周波数は、100kHz～300kHzの間です。図3は、ピーク電流が3Aのアプリケーションにおける標準的なスイッチング周期を示します。

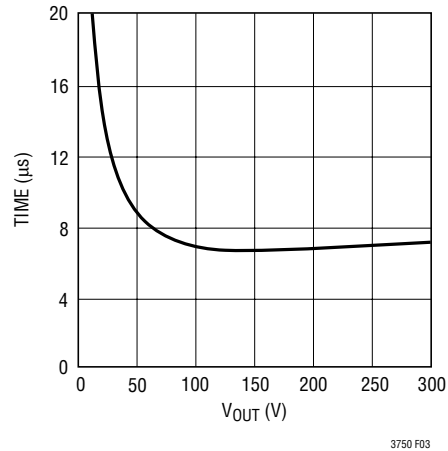


図3. 標準的なスイッチング周期とV_{OUT}

出力ダイオードの選択

整流ダイオードを選択するときは、ピーク繰り返し順方向電流定格がピーク電流(I_{PK}/N)を超えていること、およびピーク繰り返し逆電圧定格がV_{OUT} + (N)(V_{TRANS})を超えていることを確認してください。V_{OUT}の上昇に伴ってスイッチング周期が短くなるため、充電サイクル時にダイオードに流れる平均電流は変化します。出力コンデンサがほぼ完全に充電されたとき、ダイオードに流れる平均電流は最大になり、次式で求められます。

アプリケーション情報

$$I_{AVG,D} = \frac{I_{PK} \cdot V_{TRANS}}{2(V_{OUT(PK)} + N \cdot V_{TRANS})}$$

出力ダイオードの連続順方向電流定格は $I_{AVG,D}$ より大きくなければなりません。

ダイオードは適正な動作を保証するため、少なくとも前述の基準を全て満たしている必要があります。ただし、充電時間を最適化するためには、逆回復時間と逆バイアス・リーク電流を考慮する必要があります。ダイオードの逆回復時間が過大になると、出力コンデンサが大きく放電し、充電時間が増加する可能性があります。逆回復時間が100nsより短いダイオードを選択してください。逆バイアスが大きい時のダイオードのリーク電流は、出力コンデンサから電荷を放出し、さらに充電時間を増加します。逆バイアス・リーク電流が最も小さいダイオードを選択してください。十分な逆回復時間を持ち、各種出力電圧に対応する推奨出力ダイオードのいくつかを表2に示します。

表2. 推奨する出力ダイオード

メーカー	部品番号	I _{DC} (A)	ピーク 繰り返し 逆電圧 (V)	パッケージ
Diodes Inc. (www.diodes.com)	MURS140	1	400	SMB
	MURS160	1	600	SMB
	ES2G	2	400	SMB
	US1M	1	1000	SMA
Philips (www.semiconductors.philips.com)	BYD147	1	400	SOD87
	BYD167	1	500	SOD87

バイパス・コンデンサの選択

高品質のX5RまたはX7Rの誘電体セラミック・コンデンサをLT3750の近くに配置し、 V_{CC} ピンと V_{TRANS} ピンをローカルにバイパスしてください。ほとんどのアプリケーションでは、 V_{CC} 用に1 μ F~10 μ Fのセラミック・コンデンサ、 V_{TRANS} ピン用に1 μ F~10 μ Fのコンデンサで十分です。

トランスには大きなピーク電流が流れるので、トランスの1次巻線をバイパスするためには、さらに大きな(>>10 μ F)コンデンサが必要です。バイパスが不十分だ

と、動作が異常になる可能性があります。このような異常は、以下の2つのような現象として現れることがよくあります。1つは、1次巻線の電流が三角波ではなく歪んだ波形になるというケースです。これにより効率が大幅に低下し、充電時間が増加します。2つ目のケースとしては、最初のスイッチング・サイクル終了後に、LT3750が不連続モード検出に失敗するという状況です。このどちらの問題も、トランスの容量性バイパス量を増やすことにより解決できます。フライバック・レギュレータに共通する、大きなRMSリップル電流を処理できるコンデンサを選択してください。

出力コンデンサの選択

フォトフラッシュのアプリケーションでは、出力コンデンサはキセノン・フラッシュ・バルブに放電されます。このような過酷な状況に耐えることができるのは、パルス・コンデンサまたはフォトフラッシュ・コンデンサしかありません。通常キセノン・バルブを発光させるには、数百マイクロファラッドの容量のコンデンサに約250V~350Vを蓄える必要があります。

表3. 推奨する出力コンデンサの販売元

販売元	Web サイト
Rubycon	www.rubycon.com
Cornell Dubilier	www.cornell-dubilier.com
NWL	www.nwl.com

NMOSの選択

外付けのNMOSは、ゲート電荷とオン抵抗が最小で、電流制限と電圧ブレイクダウン要件を満たすものを選択してください。ゲートは各充電サイクルの間、公称 $V_{CC} - 2V$ までドライブされます。この電圧はNMOSの最大ゲート・ソース間電圧定格を超えないようにしますが、チャネルは十分に高くしてオン抵抗を最小限にします。同様に、NMOSの最大ドレイン・ソース間電圧定格は、 $V_{TRANS} + V_{OUT}/N$ またはリーク・インダクタンス・スパイクのいずれか大きい方を超える必要があります。最大瞬間ドレイン電流は、電流制限を超える必要があります。スイッチング周期は出力電圧に従って短くなるため、NMOSを流れる平均電流は、出力がほぼ完全に充電されるとき最大になり、次式で求められます。

$$I_{AVG,M} = \frac{I_{PK} \cdot V_{OUT(PK)}}{2(V_{OUT(PK)} + N \cdot V_{TRANS})}$$

アプリケーション情報

表4. 推奨するNMOSトランジスタ

メーカー	部品番号	I _D (A)	V _{DS(MAX)} (V)	V _{GS(MAX)} (V)	R _{DS(ON)} (mΩ)	パッケージ
Philips Semiconductor (www.semiconductors.philips.com)	PHM21NQ15T	22.2	150	20	55	HVSON8
	PHK12NQ10T	11.6	100	20	28	SO-8
	PHT6NQ10Y	6.5	100	20	90	SOT223
	PSMN038-100K	6.3	100	20	38	SO-8
International Rectifier (www.irf.com)	IRF7488	6.3	80	20	29	SO-8
	IRF7493	9.3	80	20	15	SO-8
	IRF6644	10.3	100	20	10.7	DirectFET

トランジスタの連続ドレイン電流定格は、I_{AVG,M}より大きくなければなりません。

表4に推奨するNMOSトランジスタのリストを示します。

電流制限の設定

SOURCEピンとGND間のセンス抵抗により電流制限が実行されます。電流制限は公称78mV/R_{SENSE}です。電流センス抵抗の平均消費電力定格は、次式の値以上でなければなりません。

$$P_{\text{RESISTOR}} \geq \frac{I_{\text{PK}}^2 \cdot R_{\text{SENSE}}}{3} \left(\frac{V_{\text{OUT(PK)}}}{V_{\text{OUT(PK)}} + N \cdot V_{\text{TRANS}}} \right)$$

さらに、ピーク電流制限が検出されてからゲートが“L”状態に遷移するまでには、約100nsの伝播遅延があります。この遅延により、ピーク電流制限が(V_{TRANS}) (t_{DELAY})/L_{PRI}だけ増加します。

目標出力電圧の設定

目標出力電圧を決定するパラメータは、抵抗R_{VOUT}とR_{BG}、トランスの巻数比(N)、および出力ダイオード両端の電圧降下(V_{DIODE})です。目標出力電圧は、次式に従って設定されます。

$$V_{\text{OUT}} = \left(1.24V \cdot \frac{R_{\text{VOUT}}}{R_{\text{BG}}} \cdot N \right) - V_{\text{DIODE}}$$

R_{VOUT}とR_{BG}には、少なくとも許容差1%の抵抗を使用してください。R_{BG}に大きな値の抵抗を選ぶと、寄生内部容量を充電する電流量が減少し、V_{OUT}コンパレータの応答速度が低下します。これにより、出力コンデンサを過充電する可能性があります。標準的なアプリケーションでは、R_{BG}の最大推奨値は2.5kです。

大きな1次電流を使用すると、電圧スパイクが出力電圧コンパレータを尚早にトリップする可能性があります。ほとんどのアプリケーションでは、R_{BG}と並列に33pF~100pFのコンデンサを接続することによって、このスパイクを十分に除去できます。R_{BG}の電圧波形にオーバーシュートが生じないこと、および最大V_{OUT}で平坦域に達することを必ずチェックしてください。

不連続モードの検出

R_{DCM}抵抗は、ドレイン・ノードの電圧過渡を抑えます。300Vのアプリケーションでは、許容差5%の43k抵抗を推奨します。出力電圧が高くなるほど大きな抵抗が必要になります。

LT3750が不連続モードを適正に検出し、新しい充電サイクルを開始するためには、1次巻線に反射される電圧が不連続モード・コンパレータのスレッシュホールド(公称36mV)を上回る必要があります。最悪の状況は、V_{OUT}がグラウンドに短絡されたときに発生します。これが発生すると、反射電圧は単純にダイオード順方向電圧をNで割った値になります。

アプリケーション情報

基板のレイアウト

LT3750は高電圧で動作するので、基板のレイアウトには細心の注意が必要です。以下の点に注意してください。

1. 2次巻線の高電圧端の面積を最小限に抑えます。
2. ブレークダウン電圧要件を満たすため、すべての高電圧ノード (NMOSのドレイン、 V_{OUT} 、およびトランスの2次巻線) に十分なスペースを確保します。

3. C_1 、 T_1 の1次側、およびNMOSのドレインで形成される電気経路はできるだけ短くします。この経路を長くすると、 T_1 のリーク・インダクタンスが実効的に増加し、NMOSのドレインに過電圧状態が生じます。

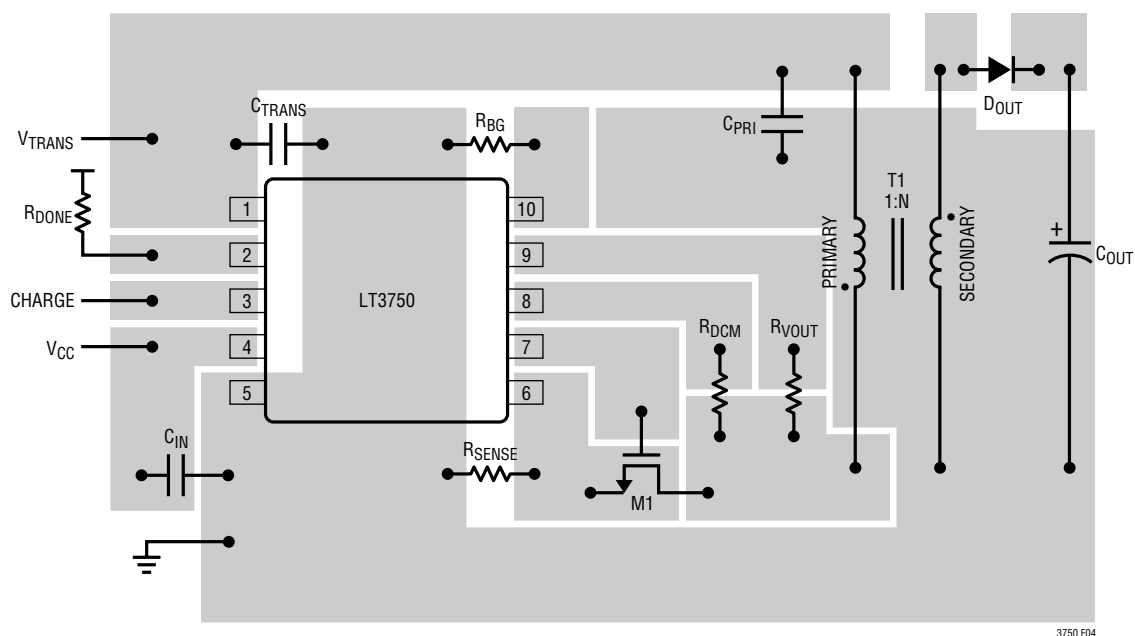
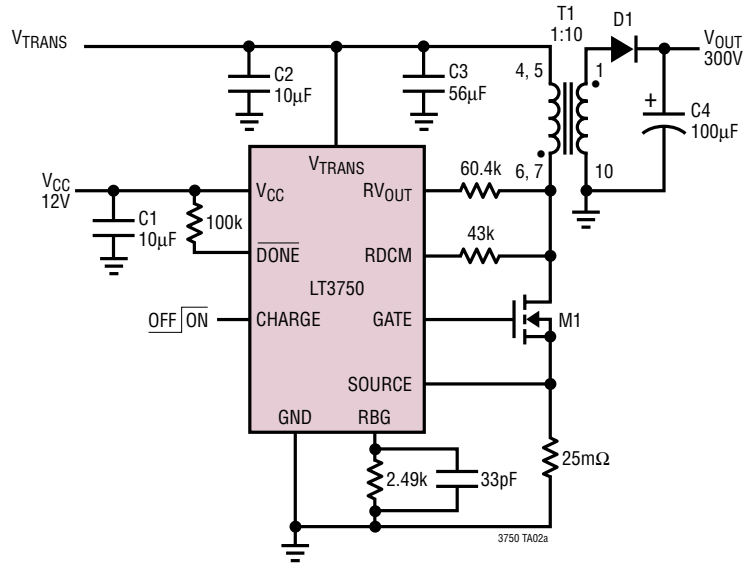


図4. 推奨する基板レイアウト
(実寸とは異なる)

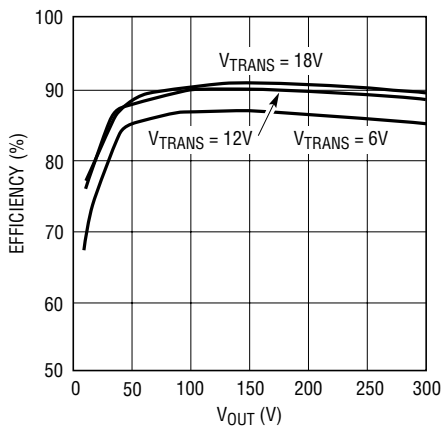
標準的応用例

300V、3Aコンデンサ・チャージャ



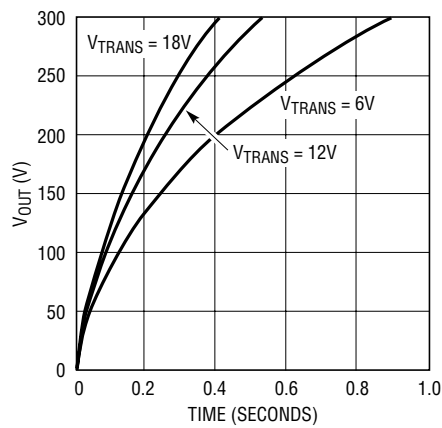
- C1: 25V X5R OR X7R CERAMIC CAPACITOR
- C2: 25V X5R OR X7R CERAMIC CAPACITOR
- C3: 25V SANYO OS-CON 25SVP56M
- C4: 330V RUBYCON PHOTOFLASH CAPACITOR
- D1: DIODES INC. MURS160
- M1: PHILIPS PHT6NQ10T
- T1: TDK DCT15EFD-U44S003 FLYBACK TRANSFORMER

3Aの充電効率



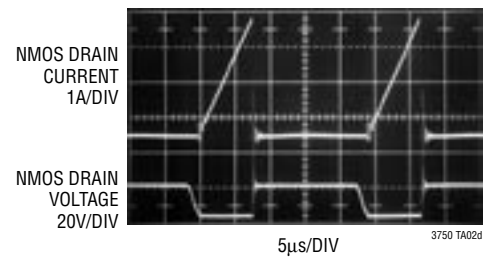
3750 TA02b

3Aの充電時間



3750 TA02c

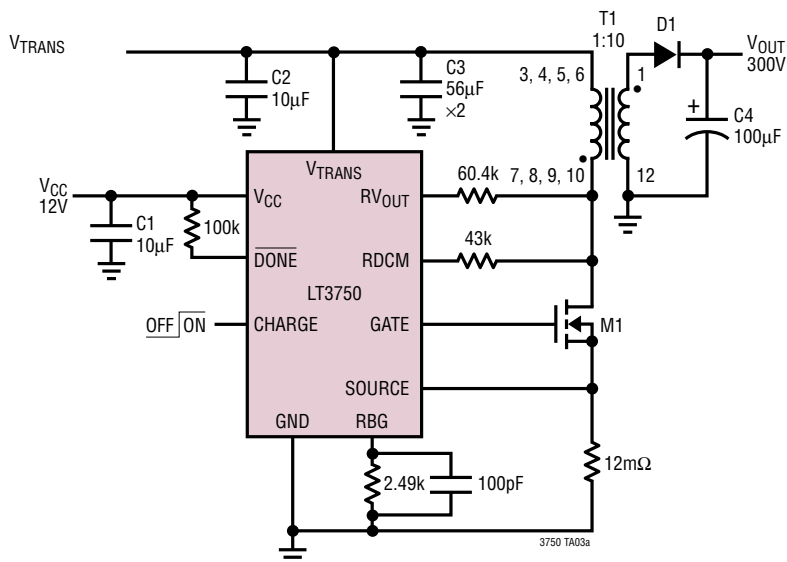
標準的なスイッチング波形



3750 TA02d

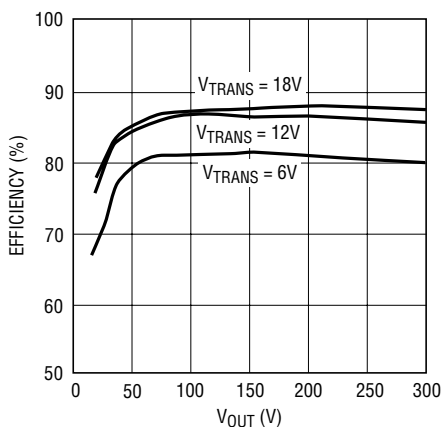
標準的応用例

300V、6Aコンデンサ・チャージャ



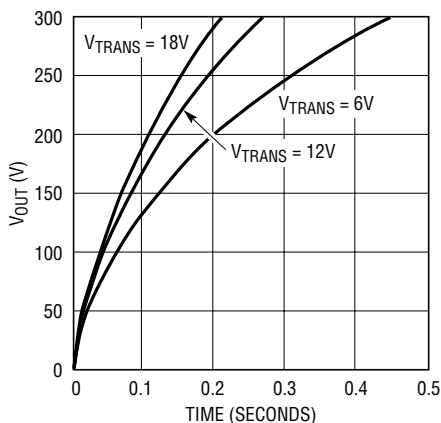
- C1: 25V X5R OR X7R CERAMIC CAPACITOR
- C2: 25V X5R OR X7R CERAMIC CAPACITOR
- C3: 25V SANYO OS-CON 25SVP56M
- C4: 330V RUBYCON PHOTOFLASH CAPACITOR
- D1: DIODES INC. MURS160
- M1: PHILIPS PHT6NQ10T
- T1: TDK DCT20EFD-U32S003 FLYBACK TRANSFORMER

6Aの充電効率



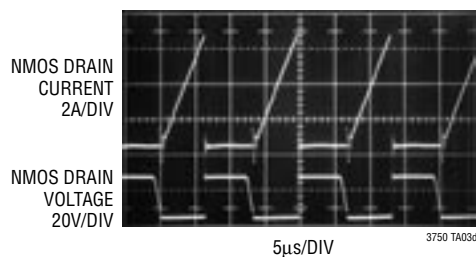
3750 TA03b

6Aの充電時間



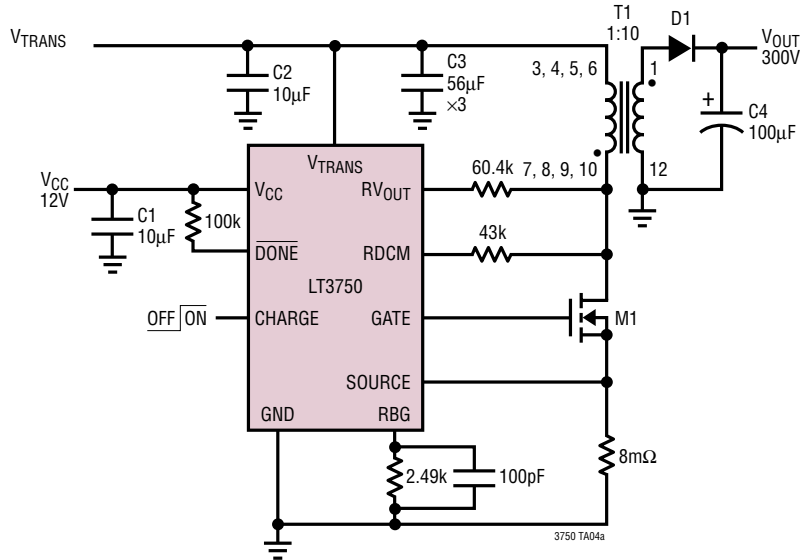
3750 TA03c

標準的なスイッチング波形



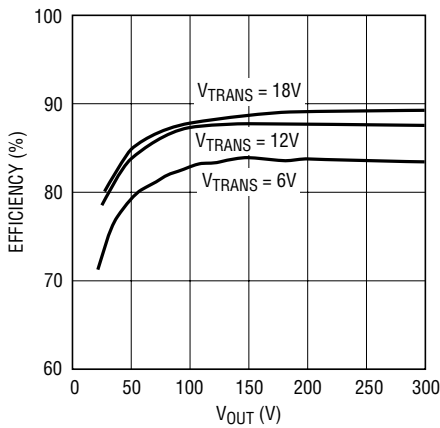
標準的応用例

300V、9Aコンデンサ・チャージャ



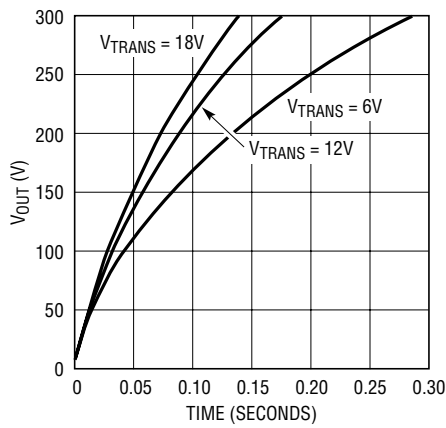
- C1: 25V X5R OR X7R CERAMIC CAPACITOR
- C2: 25V X5R OR X7R CERAMIC CAPACITOR
- C3: 25V SANYO OS-CON 25SVP56M
- C4: 330V RUBYCON PHOTOFLASH CAPACITOR
- D1: DIODES INC. MURS160
- M1: PHILIPS PHM2INQ15T
- T1: TDK DCT20EFD-U32S003 FLYBACK TRANSFORMER

9Aの充電効率



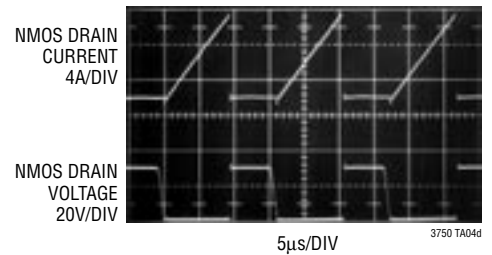
3750 TA04b

9Aの充電時間



3750 TA04c

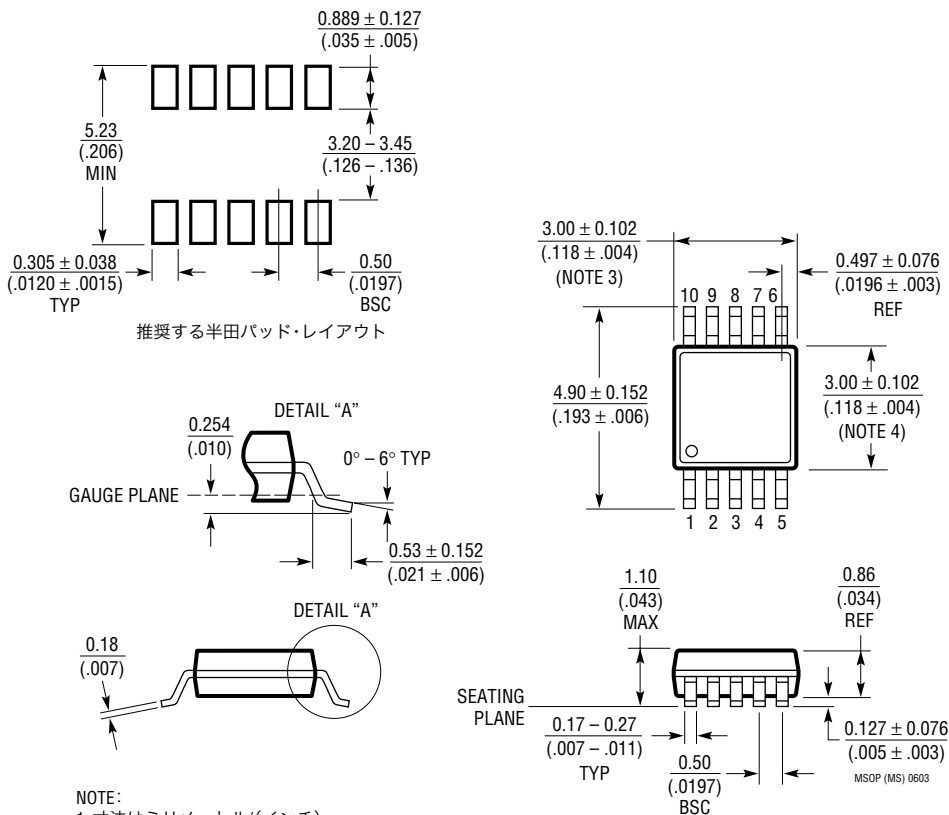
標準的なスイッチング波形



3750 TA04d

パッケージ寸法

MSパッケージ
10ピン・プラスチックMSOP
(Reference LTC DWG # 05-08-1661)



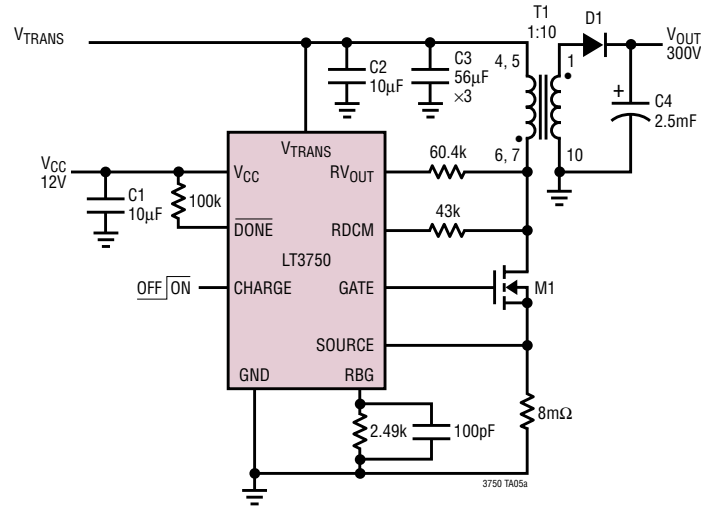
NOTE:

1. 寸法はミリメートル(インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm(0.006")を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない。リード間のバリまたは突出部は、各サイドで0.152mm(0.006")を超えないこと
5. リードの平坦度(整形後のリードの底面)は最大0.102mm(0.004")であること

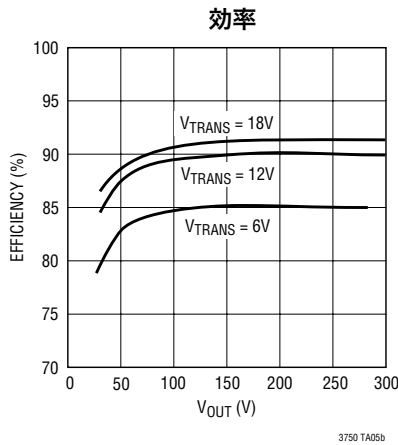
LT3750

標準的応用例

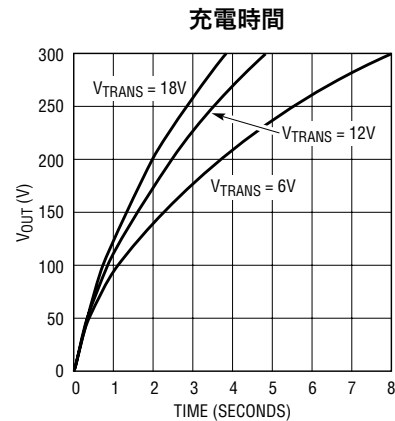
300V、9A、2.5mFコンデンサ・チャージャ



C1, C2: 25V X5R OR X7R CERAMIC CAPACITOR
 C3: 25V SANYO OS-CON 25SVP56M
 C4: CORNELL DUBILIER 7P252V360N082
 D1: DIODES INC. MURS160
 M1: PHILIPS PHM21N015T
 T1: MIDCOM 32052 FLYBACK TRANSFORMER



3750 TA05b



3750 TA05c

関連製品

製品番号	説明	注釈
LT3420/LT3420-1	自動トップオフ付き1.4A/1Aフォトフラッシュ・コンデンサ・チャージャ	5Vで220µFを3.7秒で320Vまで充電、VIN:2.2V~16V、ISD < 1µA、10ピンMSパッケージ
LT3468/LT3468-1/ LT3468-2	1.4A、1A、0.7Aフォトフラッシュ・コンデンサ・チャージャ	VIN:2.5V~16V、LT3468の充電時間:4.6秒(0V~320V、100µF、VIN = 3.6V)、ISD < 1µA、ThinSOTパッケージ
LT3484-0/LT3484-1/ LT3484-2	1.4A、0.7A、1Aフォトフラッシュ・コンデンサ・チャージャ	VIN:1.8V~16V、LT3484-0の充電時間:4.6秒(0V~320V、100µF、VIN = 3.6V)、ISD < 1µA、2mm×3mmの6ピンDFNパッケージ
LT3485-0/LT3485-1/ LT3485-2/LT3485-3	出力電圧モニタとIGBTドライブを内蔵した1.4A、0.7A、1A、2Aフォトフラッシュ・コンデンサ・チャージャ	VIN:1.8V~10V、LT3485-0の充電時間:3.7秒(0V~320V、100µF、VIN = 3.6V)、ISD < 1µA、3mm×3mmの10ピンDFNパッケージ

3750fa

16

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6秀和紀尾井町パークビル8F
 TEL 03-5226-7291・FAX 03-5226-0268・www.linear-tech.co.jp

0106 REV A • PRINTED IN JAPAN

LINEAR TECHNOLOGY

© LINEAR TECHNOLOGY CORPORATION 2005