

降圧コントローラを備えた 16チャンネル50mA LEDドライバ

特長

- 入力電源電圧範囲: 6V ~ 55V
- 独立した16チャンネルのLED出力: 最大 75mA/36V
- 50mAでのLED電流整合: $\pm 4\%$ (標準 $\pm 1\%$)
- 6ビットのドット補正電流調整
- 12ビット階調のPWM調光
- 最小LEDオン時間: 0.5 μ s
- LEDバス電圧の適応制御により高効率を達成
- カスケード接続可能な30MHz LVDSシリアル・データ・インタフェース
- 診断機能および保護機能を完備: LED開放/短絡および過熱フォルトを個別に検出
- 6mm \times 6mmの40ピンQFNパッケージ

アプリケーション

- 大画面ディスプレイ装置のLEDバックライト
- 単色、多色、フルカラーのLEDディスプレイ装置
- LEDの広告掲示板や看板

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。True Color PWMはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。8058810を含む米国特許によって保護されています。

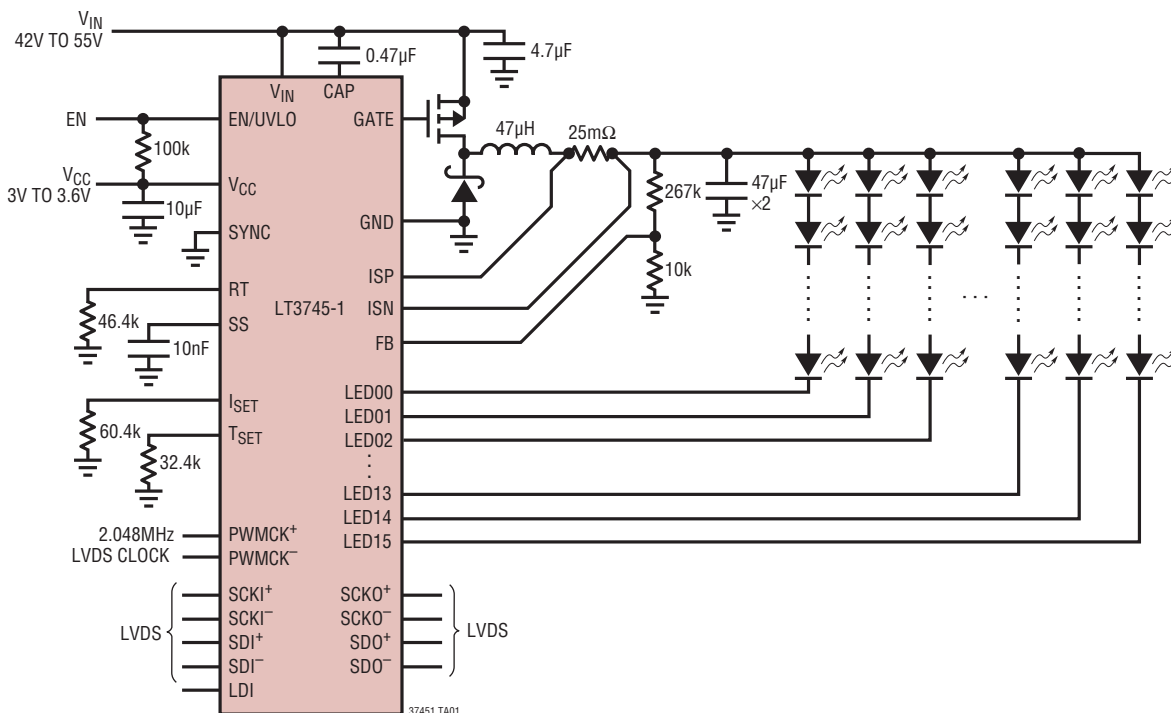
概要

LT[®]3745-1には、16チャンネルのLEDドライバと55Vの降圧コントローラが集積されています。LEDドライバは最大75mA/36VのLEDをチャンネルごとに直列に点灯し、降圧コントローラは並列のLED列に供給する適応バス電圧を生成します。各チャンネルには個別に6ビットのドット補正電流調節機能と12ビット階調のPWM調光機能があります。補正機能および階調表示機能は、いずれもLVDSロジックのシリアル・データ・インタフェースを介して利用できます。チャンネル当たりの電流が50mAのときに $\pm 4\%$ のLED電流整合と0.5 μ sの最小LEDオン時間を達成できます。

LT3745-1は、LEDの開放/短絡および過熱フォルトに対する診断と保護を完全に実行します。フォルトの状態はシリアル・データ・インタフェースを介して送り返されます。完全にバッファされたカスケード接続可能な30MHzのLVDSシリアル・データ・インタフェースにより、LT3745-1は大画面のLCDダイナミック・バックライトや単色、多色、フルカラーのLEDディスプレイ装置に最適です。LT3745はLVDSの代わりにTTL/CMOSシリアル・データ・インタフェースを採用しています。

標準的応用例

16チャンネルの1MHz降圧LEDドライバ、チャンネルあたり10本のLEDで25mA ~ 75mA、500Hz 12ビット調光



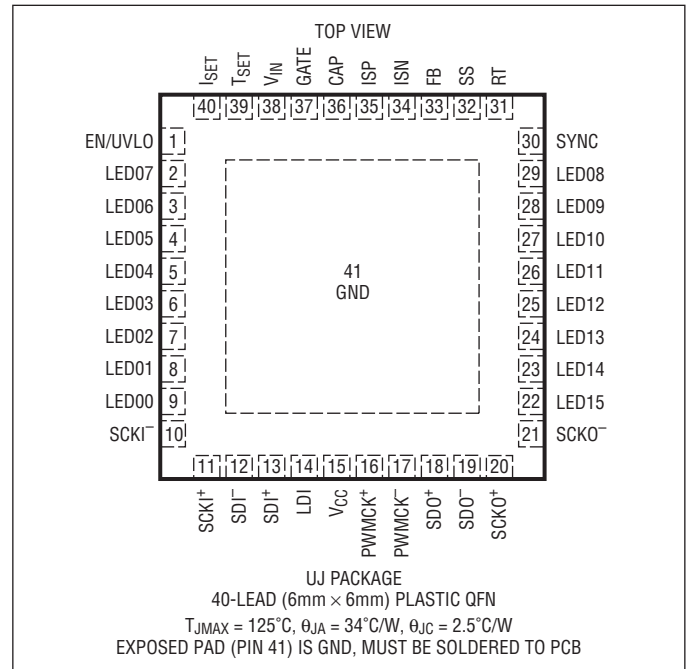
37451f

LT3745-1

絶対最大定格 (Note 1)

V_{IN}	57V
CAP	$V_{IN} - 8V \sim V_{IN}$
GATE	$CAP \sim V_{IN}$
LED00 ~ LED15, ISP, ISN	40V
ISP	$ISN - 1V \sim ISN + 1V$
FB, RT, T_{SET} , I_{SET}	2V
V_{CC}	-0.3V ~ 4V
$SCKI^+$, $SCKI^-$, $SCKO^+$, $SCKO^-$, SDI^+ , SDI^- , SDO^+ , SDO^- , LDI, PWMCK ⁺ , PWMCK ⁻ , SYNC, SS, EN/UVLO	-0.3V ~ V_{CC}
動作接合部温度範囲 (Note 2, 3)	
LT3745E-1	-40°C ~ 125°C
LT3745I-1	-40°C ~ 125°C
保存温度範囲	-65°C ~ 125°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT3745EUJ-1#PBF	LT3745EUJ-1#TRPBF	LT3745UJ-1	40-Lead (6mm × 6mm) Plastic QFN	-40°C to 125°C
LT3745IUJ-1#PBF	LT3745IUJ-1#TRPBF	LT3745UJ-1	40-Lead (6mm × 6mm) Plastic QFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。
非標準の鉛ベース仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。
無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^{\circ}C$ での値。注記がない限り、 $V_{IN} = 12V$ 、 $V_{CC} = 3.3V$ 、 $V_{EN/UVLO} = 1.5V$ 、 $V_{FB} = 1.5V$ 、 $V_{ISP} = V_{ISN} = 0V$ 、 $R_T = 105k$ 、 $R_{ISET} = 60.4k$ 、 $C_{CAP} = 0.47\mu F$ (V_{IN} に接続)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
電源						
V_{IN}	V_{IN} Operating Voltage		● 6		55	V
I_{VIN}	V_{IN} Supply Current	$V_{EN/UVLO} = 0V$ No Switching		0.2 0.4	2 0.55	μA mA
V_{CC}	V_{CC} Operating Voltage		● 3		3.6	V
I_{VCC}	V_{CC} Supply Current (Note 4)	$V_{EN/UVLO} = 0V$ LED Channel Off, 30MHz Data Off LED Channel On, 30MHz Data Off LED Channel On, 30MHz Data On		0.25 11 16 19		$m A$ $m A$ $m A$ $m A$

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{CC} = 3.3\text{V}$ 、 $V_{EN/UVLO} = 1.5\text{V}$ 、 $V_{FB} = 1.5\text{V}$ 、 $V_{ISP} = V_{ISN} = 0\text{V}$ 、 $R_T = 105\text{k}$ 、 $R_{ISET} = 60.4\text{k}$ 、 $C_{CAP} = 0.47\mu\text{F}$ (V_{IN} に接続)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
低電圧ロックアウト (UVLO)						
	V_{CC} UVLO Threshold	V_{CC} Rising V_{CC} Falling	2.76 2.58	2.86 2.68	2.96 2.78	V V
	EN/UVLO Shutdown Threshold UVLO Threshold	$I_{VCC} < 1\text{mA}$ $V_{EN/UVLO}$ Rising $V_{EN/UVLO}$ Falling	0.35 1.26 1.18	1.30 1.30 1.22	1.34 1.34 1.26	V V V
$I_{EN/UVLO}$	EN/UVLO Bias Current	$V_{EN/UVLO} = V_{CC} = 3.3\text{V}$		0.1	1	μA
	$(V_{IN} - V_{CAP})$ UVLO Threshold	$(V_{IN} - V_{CAP})$ Rising $(V_{IN} - V_{CAP})$ Falling	4.6 4.2	4.9 4.5	5.2 4.8	V V
ソフトスタート (SS)						
I_{SS}	Soft-Start Charge Current	$V_{SS} = 1\text{V}$	-16	-12	-8	μA
	Soft-Start Discharge Current	$V_{SS} = V_{CC}$, $V_{EN/UVLO} = 1\text{V}$		330		μA
$V_{SS(TH)}$	Soft-Start Reset Threshold			0.35		V
発振器						
V_{RT}	RT Pin Voltage		1.186	1.205	1.224	V
I_{RT}	RT Pin Current Limit	$V_{RT} = 0\text{V}$		-80		μA
f_{OSC}	Oscillator Frequency	$R_T = 280\text{k}$ $R_T = 105\text{k}$ $R_T = 46.4\text{k}$	184 460 935	204 510 1035	224 560 1135	kHz kHz kHz
f_{SYNC}	Sync Frequency Range (Note 5)	$R_T = 348\text{k}$	200		1000	kHz
	SYNC LOGIC High Level Voltage Low Level Voltage	$V_{CC} = 3\text{V to } 3.6\text{V}$	2.4 0		V_{CC} 0.6	V V
エラーアンプおよびループの動特性						
V_{FB}	FB Regulation Voltage	$V_{ISN} = 5\text{V}$	● 1.186	1.210	1.234	V
I_{FB}	FB Input Bias Current	$V_{ISN} = 5\text{V}$, V_{FB} Regulated		-120		nA
	LED Regulation Voltage	$V_{ISN} = 5\text{V}$, $V_{FB} = 1\text{V}$	0.6	0.7	0.8	V
$t_{OFF(MIN)}$	Minimum GATE Off-Time	$V_{ISP} = V_{ISN} = 5\text{V}$, $V_{FB} = 1\text{V}$		120		ns
$t_{ON(MIN)}$	Minimum GATE On-Time	$(V_{ISP} - V_{ISN}) = 60\text{mV}$, $V_{ISN} = 5\text{V}$, $V_{FB} = 1\text{V}$		200		ns
電流検出アンプ						
	ISP/ISN Pin Common Mode	$V_{ISP} = V_{ISN}$	● 0		36	V
	V_{IN} to ISN Dropout Voltage ($V_{IN} - V_{ISN}$)	$V_{ISP} = V_{ISN}$, $V_{FB} = 1\text{V}$	●	1.7	2.1	V
	Current Limit Sense Threshold ($V_{ISP} - V_{ISN}$)	$V_{FB} = 1\text{V}$	30	44	58	mV
I_{ISP}	ISP Input Bias Current			-24		μA
I_{ISN}	ISN Input Bias Current			-48		μA
ゲート・ドライバ						
V_{BIAS}	CAP Bias Voltage ($V_{IN} - V_{CAP}$)	$7\text{V} < V_{IN} < 55\text{V}$	6.4	6.8	7.1	V
I_{CAP}	CAP Bias Current Limit	$(V_{IN} - V_{CAP}) = V_{BIAS} - 0.5\text{V}$		22		mA
	GATE High Level ($V_{IN} - V_{GATE}$)	$I_{GATE} = -100\text{mA}$		0.4		V
	GATE Low Level ($V_{GATE} - V_{CAP}$)	$I_{GATE} = 100\text{mA}$		0.3		V
	GATE Rise Time	$C_{GATE} = 3.3\text{nF to } V_{IN}$		30		ns
	GATE Fall Time	$C_{GATE} = 3.3\text{nF to } V_{IN}$		30		ns

LT3745-1

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{CC} = 3.3\text{V}$ 、 $V_{EN}/V_{VLO} = 1.5\text{V}$ 、 $V_{FB} = 1.5\text{V}$ 、 $V_{ISP} = V_{ISN} = 0\text{V}$ 、 $R_T = 105\text{k}$ 、 $R_{ISET} = 60.4\text{k}$ 、 $C_{CAP} = 0.47\mu\text{F}$ (V_{IN} に接続)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
LEDドライバ							
V_{ISET}	Trimmed ISET Pin Voltage		●	1.181	1.205	1.229	V
	LEDxx Operating Voltage	$V_{IN} = 48\text{V}$, $V_{ISP} = V_{ISN} = V_{LEDxx}$	●			36	V
	LEDxx Leakage Current	LED Channel Off, $V_{IN} = 48\text{V}$, $V_{ISP} = V_{ISN} = 36\text{V}$, $V_{LEDxx} = 24\text{V}$				0.2	μA
I_{LED}	LED Constant Sink Current	$V_{ISP} = V_{ISN} = 5\text{V}$, $V_{LEDxx} = 1\text{V}$ REG _{DC} = 0x00 REG _{DC} = 0x20 REG _{DC} = 0x3F	● ● ●	23.3 47.5 70	25.3 50.5 74	27.3 53.5 78	mA mA mA
ΔI_{LEDC}	Current Mismatch Between Channels	$V_{ISP} = V_{ISN} = 5\text{V}$, $V_{LEDxx} = 1\text{V}$, REG _{DC} = 0x20 (Note 6)	●		± 1	± 4	%
ΔI_{LEDD}	Current Mismatch Between Devices	$V_{ISP} = V_{ISN} = 5\text{V}$, $V_{LEDxx} = 1\text{V}$, REG _{DC} = 0x20 (Note 7)	●		± 1	± 3	%
ΔI_{LINE}	LED Current Line Regulation	$V_{ISP} = V_{ISN} = 5\text{V}$, $V_{LEDxx} = 1\text{V}$, REG _{DC} = 0x20, $V_{CC} = 3\text{V}$ to 3.6V (Note 8)			0.1	0.2	%/V
ΔI_{LOAD}	LED Current Load Regulation	$V_{ISP} = V_{ISN} = 5\text{V}$, REG _{DC} = 0x20, $V_{LEDxx} = 1\text{V}$ to 3V (Note 9)			0.1	0.2	%/V
V_{OPEN}	Open LED Threshold	$V_{ISP} = V_{ISN} = 5\text{V}$, V_{LEDxx} Falling			0.35		V
V_{SHT}	Short LED Threshold	$V_{ISP} = V_{ISN} = 5\text{V}$, V_{LEDxx} Rising		3.7	3.9	4.1	V
t_{LEDON}	Minimum LED On-Time	$V_{ISP} = V_{ISN} = 5\text{V}$, REG _{GS} = 0x001			0.5		μs
過熱保護							
I_{TSET}	TSET Output Current	$V_{TSET} = 1\text{V}$	●	19.0	19.8	20.6	μA
	TSET Over Temperature Threshold	$T_A = 25^\circ\text{C}$			510		mV
シリアル・データ・インタフェース							
V_{SIH} V_{SIL}	Single-Ended Input (Note 10) High Level Voltage Low Level Voltage	$V_{CC} = 3\text{V}$ to 3.6V		2.4 0		V_{CC} 0.6	V V
I_{SI}	Single-Ended Input Current	$V_{CC} = 3\text{V}$ to 3.6V , $SI = V_{CC}$ or GND		-0.2		0.2	μA
V_{CM} V_{DTH} V_{DTL}	Differential Input (Note 11) Common Mode High Threshold Low Threshold	$V_{CC} = 3\text{V}$ to 3.6V $V_{ID} = 200\text{mV}$ $V_{CM} = 1.2\text{V}$ $V_{CM} = 1.2\text{V}$		0.1 -100	50 -50	2.3 100	V mV mV
I_{DI}	Differential Input Current	$V_{CC} = 3.6\text{V}$; DI^+ , $DI^- = 2.4\text{V}$ or 0V		-0.2		0.2	μA
V_{OD}	Differential Output Voltage (Note 11)	$R_L = 100\Omega$		230	330	430	mV
ΔV_{OD}	V_{OD} Magnitude Change Between Complementary Outputs	$R_L = 100\Omega$			1	10	mV
V_{OS}	Differential Output Offset Voltage	$R_L = 100\Omega$		1.1	1.2	1.3	V
ΔV_{OS}	V_{OS} Magnitude Change Between Complementary Outputs	$R_L = 100\Omega$			1	10	mV
I_{OSD}	Differential Output Short-Circuit Current	$DO^+ = 0\text{V}$ or $DO^- = 0\text{V}$			-6	-8	mA

タイミング特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 、 $V_{CC} = 3\text{V} \sim 3.6\text{V}$ 、 $V_{EN/UVLO} = 1.5\text{V}$ 、 $V_{FB} = 1.5\text{V}$ 、 $V_{ISP} = V_{ISN} = 5\text{V}$ 、 $V_{LEDxx} = 1\text{V}$ 、 $R_T = 105\text{k}$ 、 $R_{ISET} = 60.4\text{k}$ 、 $C_{CAP} = 0.47\mu\text{F}$ (V_{IN} に接続)、 $C_{SCKO+}/SCKO- = C_{SDO+}/SDO- = 15\text{pF}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
f _{SCKI}	Data Shift Clock Frequency		●		30	MHz	
f _{PWMCK}	PWMCK Clock Frequency		●		25	MHz	
t _{WH-CKI}	SCKI Pulse Duration	SCKI = H (Figure 3)	●	16		ns	
t _{WL-CKI}		SCKI = L (Figure 3)	●	16		ns	
t _{WH-PWM}	PWMCK Pulse Duration	PWMCK = H (Figure 4)	●	20		ns	
t _{WL-PWM}		PWMCK = L (Figure 4)	●	20		ns	
t _{WH-LDI}	LDI Pulse Duration	LDI = H (Figure 3)	●	20		ns	
t _{SU-SDI}	SDI-SCKI Setup Time	SDI – SCKI↑ (Figure 3)	●	5		ns	
t _{HD-SDI}	SCKI-SDI Hold Time	SCKI↑ – SDI (Figure 3)	●	5		ns	
t _{SU-LDI}	SCKI-LDI Setup Time	SCKI↓ – LDI↑ (Figure 3)	●	5		ns	
t _{HD-LDI}	LDI-SCKI Hold Time	LDI↓ – SCKI↑ (Figure 3)	●	15		ns	
t _{PD-SCK↑}	SCKI-SCKO Propagation Delay (Rising)	SCKI↑ – SCKO↑ (Figure 3)	●	33	50	ns	
t _{PD-SCK↓}	SCKI-SCKO Propagation Delay (Falling)	SCKI↓ – SCKO↓ (Figure 3)	●	33	50	ns	
Δt _{PD-SCK}	SCK Duty Cycle Change	Δt _{PD-SCK} = t _{PD-SCK↑} – t _{PD-SCK↓}		0		ns	
t _{PD-SD}	SCKO-SDO Propagation Delay	SCKO↑ – SDO (Figure 3)	●	2	5	8	ns
t _{PD-PWM}	PWMCK-LED Propagation Delay	PWMCK↑ – I _{LED} (Figure 4)		55		ns	
t _{R-SO}	SCKO/SDO Rise Time	C _{LOAD} = 15pF, 10% to 90%		2.6		ns	
t _{F-SO}	SCKO/SDO Fall Time	C _{LOAD} = 15pF, 90% to 10%		2.6		ns	

表1. テスト・パラメータの式

$\Delta I_{LEDC}(\%) = \frac{I_{OUTmax(0-15)} - I_{OUTmin(0-15)}}{2 \cdot I_{OUTavg(0-15)}} \cdot 100$	(1)	$V_{ID} = V(DI^+) - V(DI^-) $	(6)
$\Delta I_{LEDD}(\%) = \frac{I_{OUTavg(0-15)} - I_{OUTcal}}{I_{OUTcal}} \cdot 100$	(2)	$V_{CM} = \frac{V(DI^+) + V(DI^-)}{2}$	(7)
$I_{OUTcal} = 2500 \cdot \left(\frac{1.205\text{V}}{R_{ISET}} \right)$	(3)	$V_{OD} = V(DO^+) - V(DO^-) $	(8)
$\Delta I_{LINE}(\% / V) = \frac{I_{OUTn} _{V_{CC} = 3.6\text{V}} - I_{OUTn} _{V_{CC} = 3\text{V}}}{I_{OUTn} _{V_{CC} = 3\text{V}}} \cdot \frac{100}{0.6\text{V}}$	(4)	$V_{OS} = \frac{V(DO^+) + V(DO^-)}{2}$	(9)
$\Delta I_{LOAD}(\% / V) = \frac{I_{OUTn} _{V_{OUTn} = 3\text{V}} - I_{OUTn} _{V_{OUTn} = 1\text{V}}}{I_{OUTn} _{V_{OUTn} = 1\text{V}}} \cdot \frac{100}{2\text{V}}$	(5)		

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LT3745E-1は、0°C～125°Cの接合部温度で性能仕様に適合することが保証されている。-40°C～125°Cの動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LT3745I-1は-40°C～125°Cの全動作接合部温度範囲で保証されている。

Note 3: このデバイスには短時間の過負荷状態の間デバイスを保護するためのサーマル・シャットダウン保護機能が備わっている。サーマル・シャットダウン保護機能がアクティブなとき接合部温度は125°Cを超える。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

Note 4: LEDチャンネルがオンしているときの V_{CC} 電源電流は、LED電流の設定値とLEDxxピンの電圧に大きく依存する。そのテスト条件は、 $R_{SET} = 60.4k$ 、 $REG_{DC} = 0x3F$ 、 $REG_{GS} = 0xFFF$ 、 $V_{ISP} = V_{ISN} = 5V$ 、 $V_{LEDxx} = 1V$ である。シリアル・データ・インタフェースがオンしているときの V_{CC} 電源電流は、 V_{CC} 電源電圧、 $SCKI^+/SCKI^-$ のクロック周波数、 $SCKO^+/SCKO^-$ 、 SDO^+/SDO^- の負荷容量、および $PWMCK^+/PWMCK^-$ のクロック周波数に大きく依存する。そのテスト条件は、 $V_{CC} = 3.3V$ 、 $f_{SCKI^+/SCKI^-} = 30MHz$ 、 $C_{SCKO^+/SCKO^-} = C_{SDO^+/SDO^-} = 15pF$ 、 $f_{PWMCK^+/PWMCK^-} = 409.6kHz$ である。

Note 5: SYNC周波数はRTでプログラムされる発振器周波数より高くする必要があり、約20%高くすることを推奨する。SYNC周波数を推奨値より高くすると、スロープ補償が不十分なために、コンバータに低調波発振を引き起こす可能性がある。「アプリケーション情報」のセクションを参照。

Note 6: チャンネル間の電流の不整合は表1の式1に従って計算される。

Note 7: デバイス間の電流の不整合は表1の式2および式3に従って計算される。

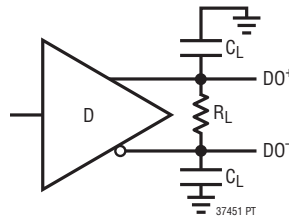
Note 8: LED電流の入力レギュレーションは表1の式4に従って計算される。

Note 9: LED電流の負荷レギュレーションは表1の式5に従って計算される。

Note 10: シングルエンド入力SIの規格値は、LDIピンに適用される。

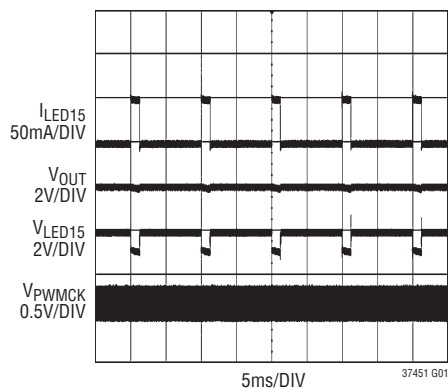
Note 11: 差動入力 DI^+/DI^- の規格値は、 $SCKI^+/SCKI^-$ 、 SDI^+/SDI^- および $PWMCK^+/PWMCK^-$ に適用される。差動出力 DO^+/DO^- の規格値は、 $SCKO^+/SCKO^-$ および SDO^+/SDO^- に適用される。パラメータ V_{ID} 、 V_{CM} 、 V_{OD} および V_{OS} は、式6～9で定義され、「パラメータのテスト回路構成」で測定される。

パラメータのテスト回路構成



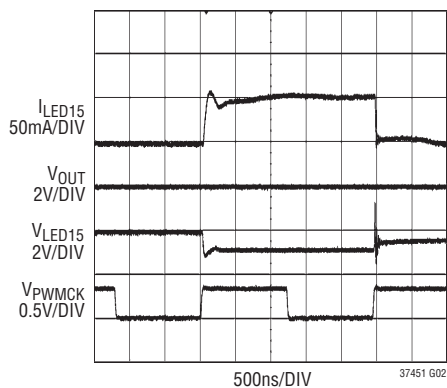
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

100Hz 8:1 GS 調光



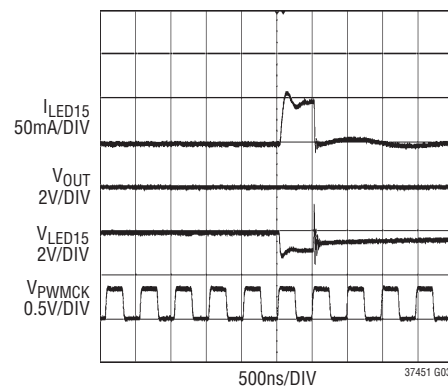
CIRCUIT OF FIGURE 7:
DC₁₅ = 0x20
GS₁₅ = 0x200

100Hz 4096:1 GS 調光



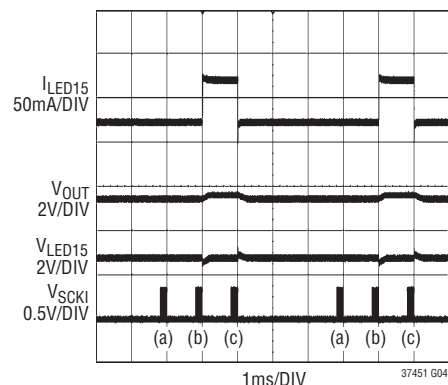
CIRCUIT OF FIGURE 7:
DC₁₅ = 0x20
GS₁₅ = 0x001

500Hz 4096:1 GS 調光



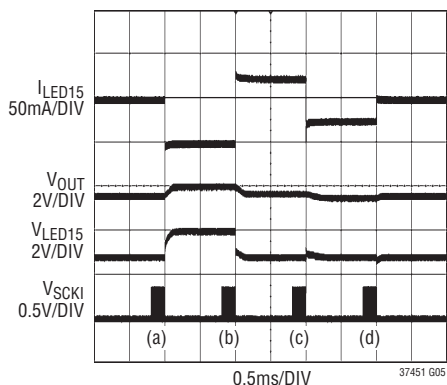
CIRCUIT OF FIGURE 7:
DC₁₅ = 0x20
GS₁₅ = 0x001

200Hz 2レベル DC 調光



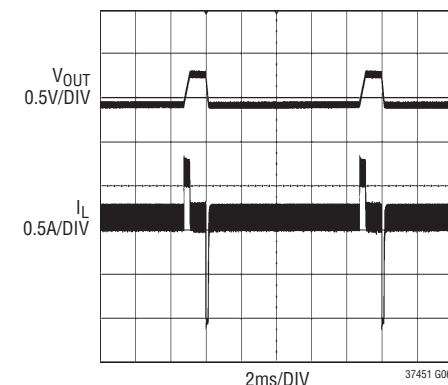
CIRCUIT OF FIGURE 7:
(a) EN = 1, GS₁₅ = 0xFFF (c) EN = 1, DC₁₅ = 0x00
(b) EN = 1, DC₁₅ = 0x3F

200Hz 4レベル DC 調光



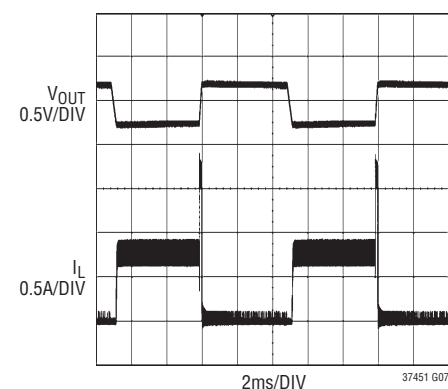
CIRCUIT OF FIGURE 7:
(a) EN = 0, GS₁₅ = 0xFFF (c) EN = 1, DC₁₅ = 0x00
(b) EN = 1, DC₁₅ = 0x3F (d) EN = 1, DC₁₅ = 0x20

適応型 LED バス電圧 I



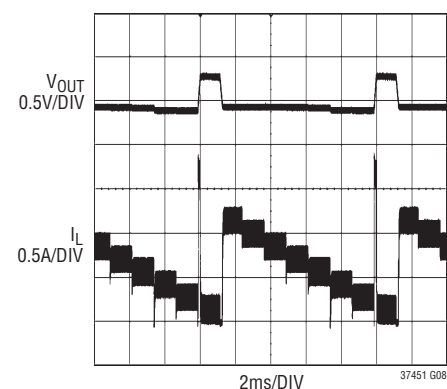
CIRCUIT OF FIGURE 7:
DC₀₀₋₁₅ = 0x3F, GS₀₀₋₁₅ = 0xFFF

適応型 LED バス電圧 II



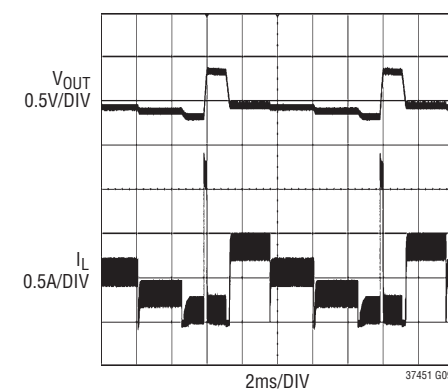
CIRCUIT OF FIGURE 7:
DC₀₀₋₁₅ = 0x20, GS₀₀₋₁₅ = 0x800

適応型 LED バス電圧 III



CIRCUIT OF FIGURE 7:
DC₀₀₋₁₅ = 0x3F, GS₀₀₋₀₁ = 0x1FF, GS₀₂₋₀₃ = 0x3FF,
GS₀₄₋₀₅ = 0x5FF, GS₀₆₋₀₇ = 0x7FF, GS₀₈₋₀₉ = 0x9FF,
GS₁₀₋₁₁ = 0xBFF, GS₁₂₋₁₃ = 0xDFF, GS₁₄₋₁₅ = 0xFFF

適応型 LED バス電圧 IV

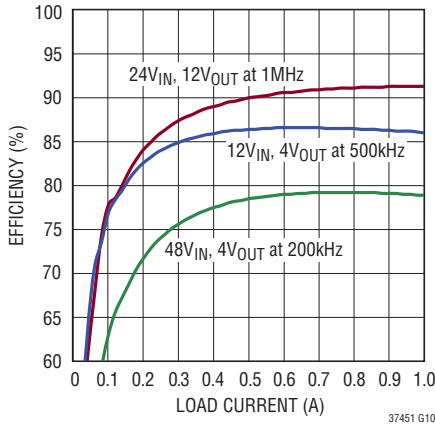


CIRCUIT OF FIGURE 7:
DC₀₀₋₀₃ = 0x3F, GS₀₀₋₀₃ = 0x3FF, DC₀₄₋₀₇ = 0x2F,
GS₀₄₋₀₇ = 0x7FF, DC₀₈₋₁₁ = 0x1F, GS₀₈₋₁₁ = 0xBFF,
DC₁₂₋₁₅ = 0x0F, GS₁₂₋₁₅ = 0xFFF

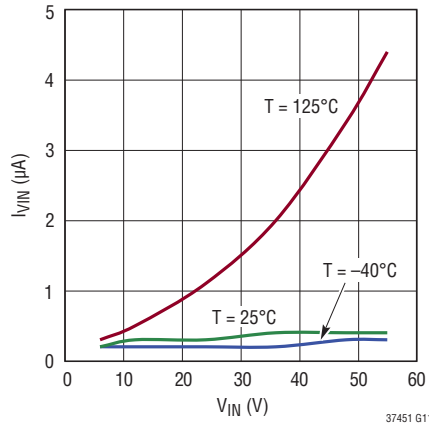
LT3745-1

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

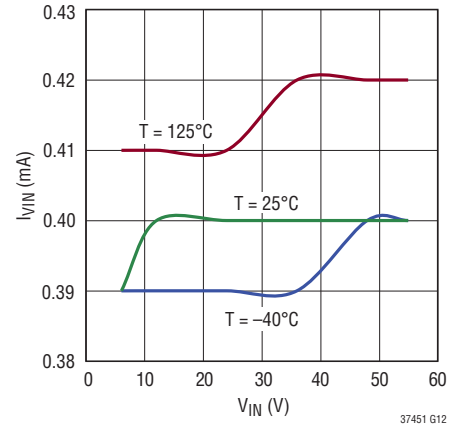
降圧の効率



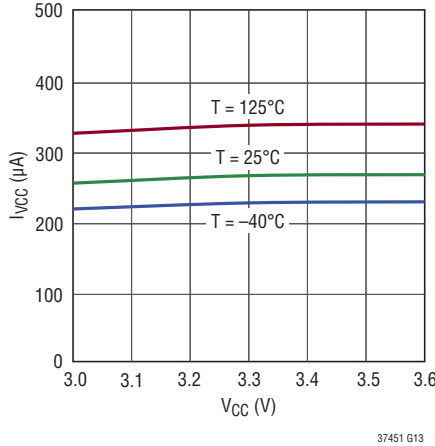
シャットダウン時の I_{VIN} と V_{IN}



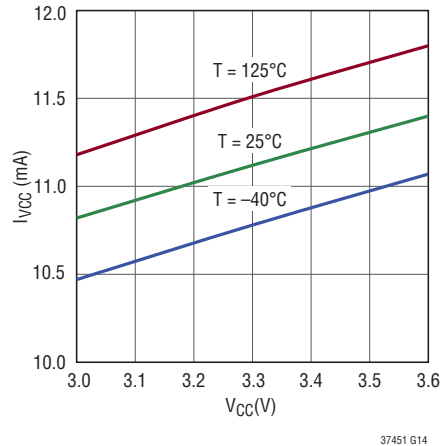
静止 I_{VIN} と V_{IN}



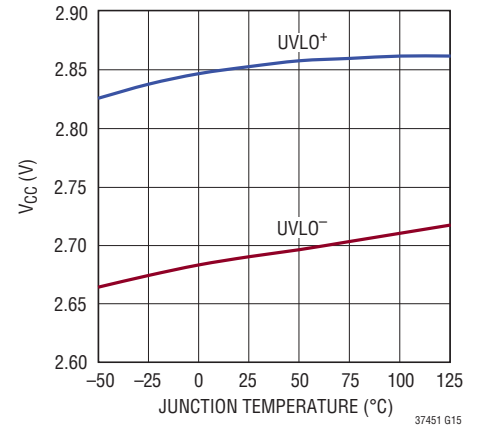
I_{VCC} と V_{CC} - シャットダウン・モード



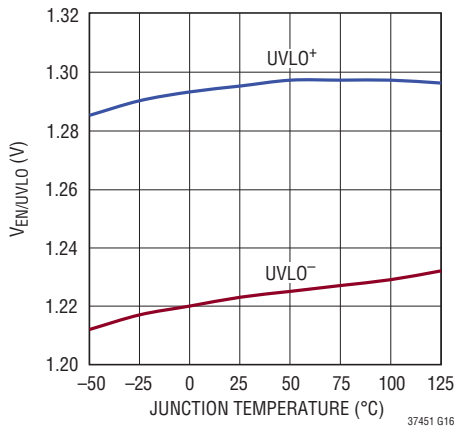
I_{VCC} と V_{CC} - チャネルおよびデータはオフ



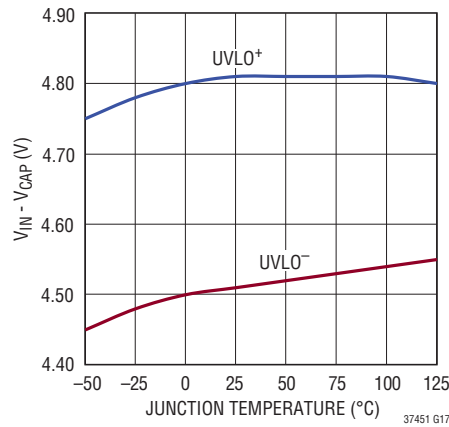
V_{CC} の UVLO しきい値と温度



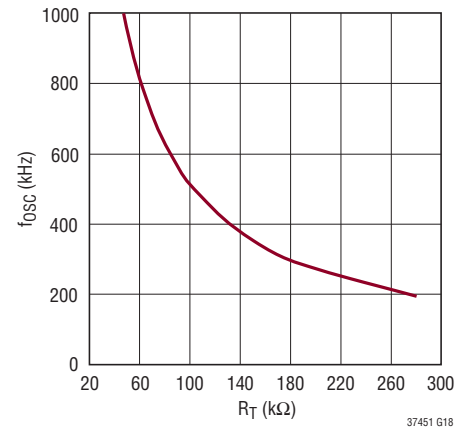
EN/UVLO ピンの UVLO しきい値と温度



(V_{IN} - V_{CAP}) の UVLO しきい値と温度



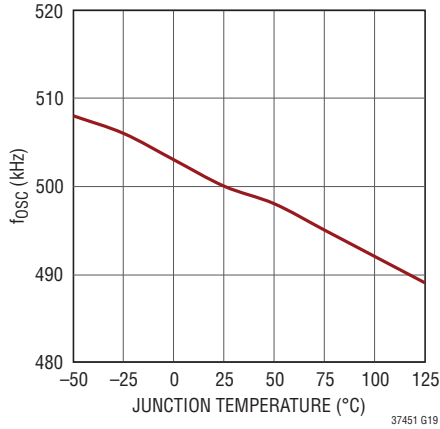
発振器周波数 f_{OSC} と R_T



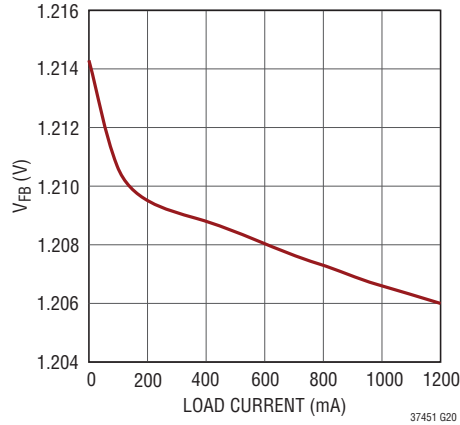
37451f

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

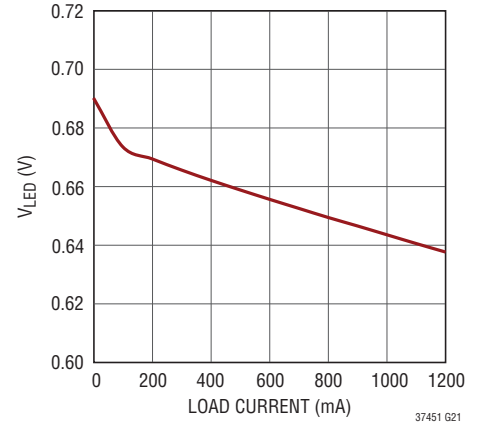
発振器周波数 f_{OSC} と温度



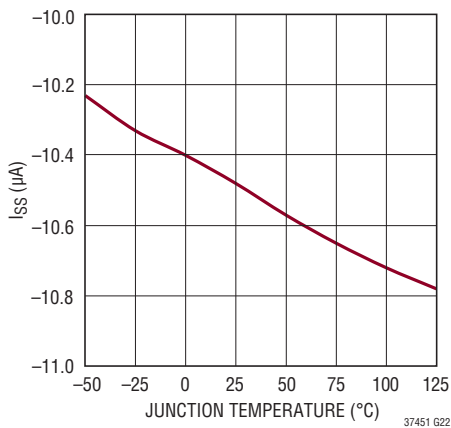
FB ピンのレギュレーション電圧と
負荷電流



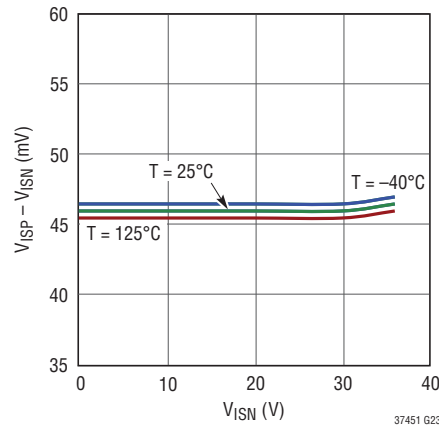
LED のレギュレーション電圧と
負荷電流



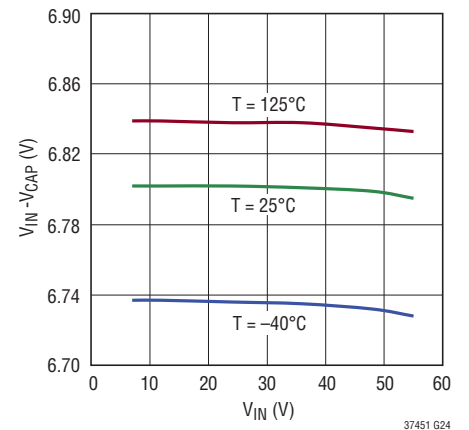
ソフトスタート充電電流 I_{SS} と温度



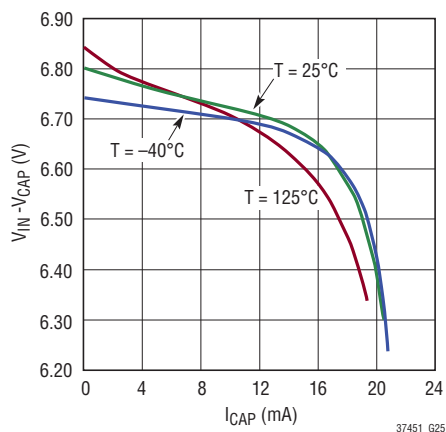
電流検出しきい値と V_{ISN}



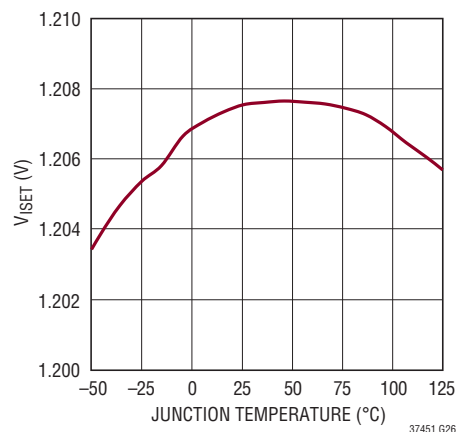
CAP ピンのバイアス電圧
($V_{\text{IN}} - V_{\text{CAP}}$) と V_{IN}



CAP ピンのバイアス電圧
($V_{\text{IN}} - V_{\text{CAP}}$) と I_{CAP}



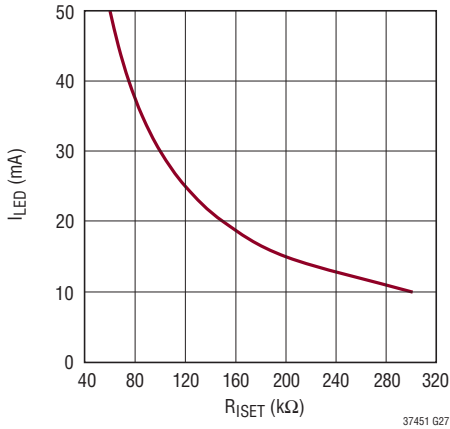
V_{ISSET} ピンの電圧と温度



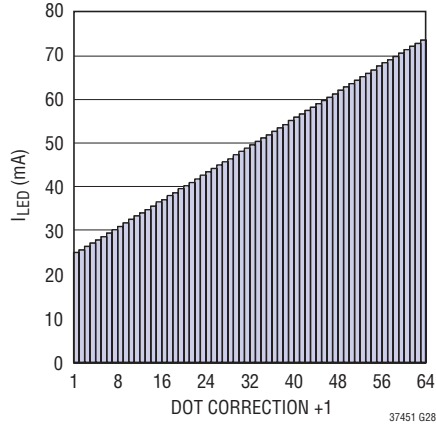
LT3745-1

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 。

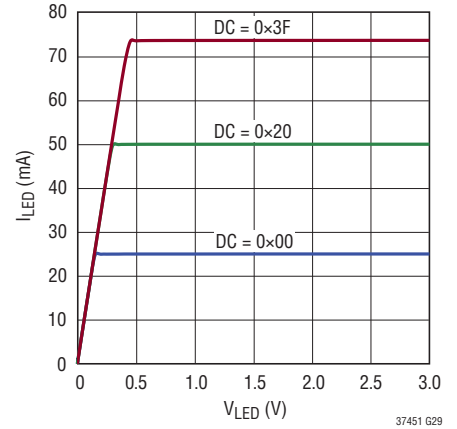
公称LED電流と R_{ISET}



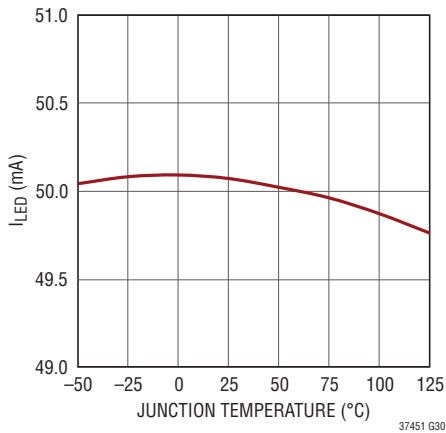
LED電流とドット補正



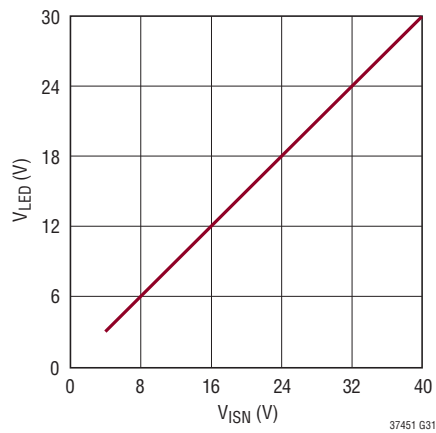
LED電流 I_{LED} とLED電圧 V_{LED}



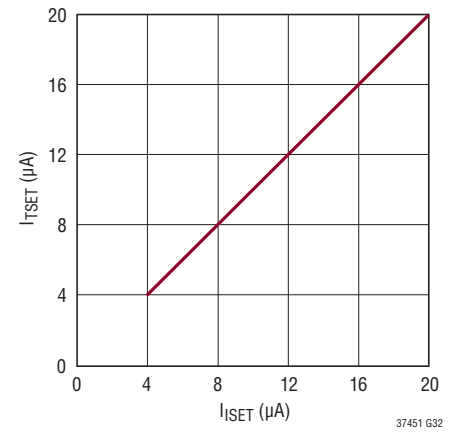
LED電流 I_{LED} の変化と温度



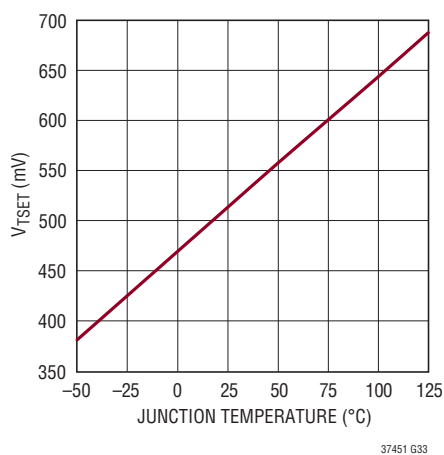
LEDの短絡しきい値と V_{ISN}



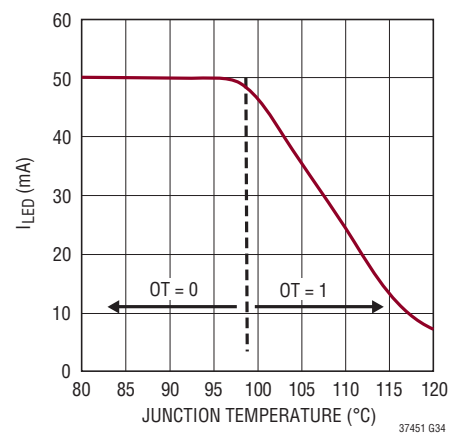
T_{SET} の電流と I_{SET} の電流



T_{SET} のしきい値と温度



LED電流のディレーティングと温度



ピン機能

EN/UVLO (ピン1) : イネーブル・ピンおよび低電圧ロックアウト (UVLO) ピン。このピンはデジタル入力信号を受け入れて、デバイスをイネーブルまたはディスエーブルすることができます。デバイスをシャットダウンするには0.35V以下の電圧に接続し、通常動作を行うには1.34V以上の電圧に接続します。このピンは、抵抗分割器を介して V_{IN} に接続して、電源入力のUVLOしきい値をプログラムすることもできます。イネーブル機能とUVLO機能を両方とも使用しない場合、このピンは V_{CC} ピンに接続してください。

LED00 ~ LED15 (ピン2 ~ 9, 22 ~ 29) : LEDドライバの出力ピン。これらのピンにはLED列のカソードを接続します。

SCKI⁻, SCKI⁺ (ピン10, 11) : シリアル・インタフェースのLVDSロジックのクロック入力ピン。

SDI⁻, SDI⁺ (ピン12, 13) : シリアル・インタフェースのLVDSロジックのデータ入力ピン。

LDI (ピン14) : シリアル・インタフェースのTTL/CMOSロジックのラッチ入力ピン。このピンの非同期入力信号が、シフトレジスタ内のシリアル・データを適切なレジスタにラッチし、次に来るクロック・パルスによって状態情報をシフトアウトする準備ができます。詳細については、「動作」のセクションを参照してください。

V_{CC} (ピン15) : ロジックおよび制御回路の電源ピン。このピンはシリアル・データ・インタフェースおよび内部制御回路に給電します。グラウンドに接続したコンデンサを使用して短距離でバイパスする必要があります。

PWMCK⁺, PWMCK⁻ (ピン16, 17) : グレースケールPWM調光のLVDSロジックのクロック入力ピン。個々のPWM調光信号は、このクロック・パルスを、ゼロからその12ビット階調PWMレジスタ内にあるビット数までカウントすることによって生成されます。

SDO⁺, SDO⁻ (ピン18, 19) : シリアル・インタフェースのLVDSロジックのデータ出力ピン。

SCKO⁺, SCKO⁻ (ピン20, 21) : シリアル・インタフェースのLVDSロジックのクロック出力ピン。

SYNC (ピン30) : スイッチング周波数同期ピン。内部発振器の周波数を、SYNCピンに入力された外部クロックに同期させます。SYNCピンはTTL/CMOSロジック互換です。使用しない場合、グラウンドまたは V_{CC} に接続します。

RT (ピン31) : タイミング抵抗ピン。スイッチング周波数を200kHz ~ 1MHzにプログラムします。一般的なスイッチング周波数に対応する推奨の R_T 値については、表2を参照してください。

SS (ピン32) : ソフトスタート・ピン。コンデンサをここに接続すると、ソフトスタートのタイミングがプログラムされ、起動時のインダクタ突入電流が制限されます。 V_{CC} 、EN/UVLOおよび($V_{IN} - V_{CAP}$)の電圧がそれぞれのUVLOしきい値よりすべて高くなるまでは、ソフトスタート・サイクルは開始されません。

FB (ピン33) : 帰還ピン。このピンは、起動時および事前充電段階の間、内部バンドギャップ・リファレンスの1.210Vに安定化されます。降圧コンバータの出力からの抵抗分割器に接続して最大LEDバス電圧を設定します。詳細については、「アプリケーション情報」のセクションを参照してください。

ISN (ピン34) : 負のインダクタ電流検出ピン。このピンは、外部インダクタ電流検出抵抗の一方の端子、および並列のLEDチャネルに給電する降圧コンバータの出力に接続されます。

ISP (ピン35) : 正のインダクタ電流検出ピン。このピンは、インダクタと、外部インダクタ電流検出抵抗のもう一方の端子に接続されます。

CAP (ピン36) : V_{IN} を基準にしたレギュレータ電源のコンデンサ・ピン。このピンは、ゲート・ドライバ回路をバイアスするのに使用される、 V_{IN} を基準にした内部の6.8Vリニア・レギュレータの負端子の電位を保持します。 V_{IN} に接続したコンデンサを使用して短距離でバイパスする必要があります。

GATE (ピン37) : ゲート・ドライバ・ピン。このピンは、ピーク電流が標準1Aの外部Pチャネル・パワーMOSFETを駆動します。このピンは、短くて幅の広いPCBトレースでパワーMOSFETのゲートに接続し、トレースのインダクタンスを最小に抑えます。

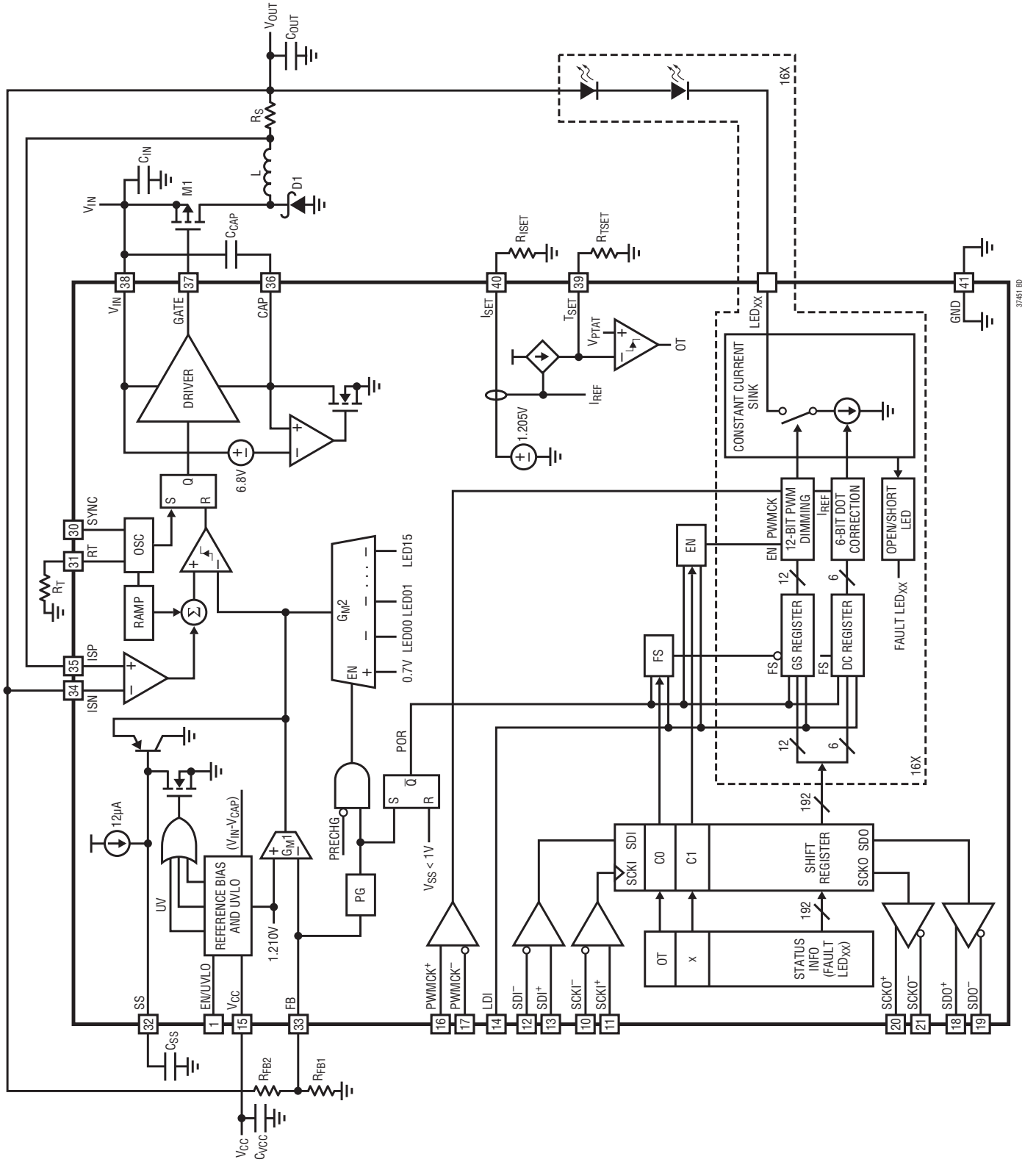
V_{IN} (ピン38) : 入力電源ピン。グラウンドに接続したコンデンサを使用して短距離でバイパスする必要があります。

T_{SET} (ピン39) : 温度しきい値の設定ピン。グラウンドに接続した抵抗により、過熱しきい値をプログラムします。詳細については、「アプリケーション情報」のセクションを参照してください。

I_{SET} (ピン40) : 公称LED電流の設定ピン。グラウンドに接続した抵抗により、全チャネルの公称LED電流をプログラムします。詳細については、「アプリケーション情報」のセクションを参照してください。

GND (露出パッド・ピン41) : グラウンド・ピン。ダイの温度を下げてデバイスの電力性能を高めるため、切れ目のない銅のグラウンド・プレーンに半田付けする必要があります。

ブロック図



37451 BD

動作

LT3745-1には、1個の固定周波数電流モード非同期整流式降圧コントローラと、16個のリニア電流シンク回路が集積されています。降圧コントローラは適応型出力のLEDバス電圧を発生して並列のLED列に供給し、16個のリニア電流シンク回路は個々のLED列の電圧を安定化して調整します。その動作は、ブロック図を参照するとよく理解できます。

起動

EN/UVLOピンの電圧が0.35Vより低くなると、LT3745-1はシャットダウン・モードに入ります。EN/UVLOピンの電圧が0.35Vを超えると、デバイスは内部バイアス電流を流し始め、さまざまなリファレンスを発生して、コンデンサ C_{CAP} を6.8Vのレギュレーション電圧に向けて充電し始めます。この V_{IN} を基準にした電圧レギュレータ($V_{IN}-V_{CAP}$)は、通常動作では外付けのPチャネルMOSFETを駆動する内部ゲート・ドライバ回路に給電します。低電圧ロックアウト(UVLO)のフラグであるEN/UVLO、 V_{CC} 、および($V_{IN}-V_{CAP}$)のいずれか1つが“H”である限り、LT3745-1はUVLOモードのままです。それらのUVLOしきい値は、それぞれ標準で1.30V、2.86V、および4.9Vです。すべてのUVLOフラグがクリアされると、降圧コントローラはスイッチングを開始し、ソフトスタートSSピンが解放されて12 μ Aの電流源で充電されるので、インダクタ電流と出力LEDバス電圧がスムーズに増加します。

パワーオン・リセット(POR)

起動中、内部パワーオン・リセット(POR)の信号は“H”になり、シリアル・データ・インタフェースへの入力信号が遮断され、194ビットのシフトレジスタを除くすべての内部レジスタがリセットされます。1ビットのフレーム選択(FS)レジスタ、1ビットのLEDチャネル・イネーブル(EN)レジスタ、個々の12ビット・グレースケール(GS)レジスタ、および個々の6ビット・ドット補正(DC)レジスタがすべてゼロにリセットされます。したがって、すべてのLEDチャネルは最初オフし、デフォルトのグレースケール設定(0x000)およびドット補正設定(0x00)になります。デバイスがソフトスタートを完了し(つまり、SSピンの電圧が1Vより高くなり)、出力LEDバス電圧がパワーグッド状態(つまり、FBピンによってプログラムされたレギュレーション・レベルの5%以内)になると、POR信号は“L”になり、シリアル・データ・インタフェースは入力信号を受け入れるようになります。ソフトスタートを作動させるフォルトが発生すると、PORに別の“H”信号が発生し、内部レジスタは再度リセットされます。

LVDSシリアル・データ・インタフェース

LT3745-1は、完全なバッファがあり、カスケード接続可能な30MHzのLVDS(低電圧差動信号)シリアル・データ・インタフェースを備えています。差動信号伝送および低電圧振幅により、LVDSは、データ転送速度の高い信号に対して、ノイズの発生が少なく、ノイズ除去性能が高く、消費電力が低いという利点があります。したがって、LT3745-1では、 $SCKI^+$ 、 $SCKI^-$ 、 SDI^+ 、 SDI^- 、 $SCKO^+$ 、 $SCKO^-$ 、 SDO^+ 、 SDO^- の各信号(データ転送速度の高い信号)に対してLVDSロジックを使用し、LDI信号(データ転送速度の低い信号)に対してTTL/CMOSロジックを使用します。このデータシートでは、差動信号である $SCKI^+$ 、 $SCKI^-$ 、 SDI^+ 、 SDI^- 、 $SCKO^+$ 、 $SCKO^-$ 、 SDO^+ 、 SDO^- を、それぞれSCKI、SDI、SCKO、SDOと略記します。

LT3745-1は、マイクロコントローラ、デジタル・シグナル・プロセッサ(DSP)、またはフィールド・プログラマブル・ゲート・アレイ(FPGA)に、図1に示す2つの異なる配置構成で接続できます。配置構成#1では、LDI信号が概略配線を必要とするのに対して、SCKI信号およびSDI信号で必要なのはチップ間の局所配線のみです。各チップは、SCKO信号とともにSDO信号を出力して次のチップを駆動します。SCKIとSDIの信号間のチップ内スキューは、チップ内部でバランスが取られます。SCKOとSDOの信号間のチップ外スキューは、これら2対の信号をチップ間で並列に配線することにより簡単にバランスを取ることができます。SDI信号はSCKI信号とともに受信され、SDO信号はSCKO信号とともに送信されます。データ転送速度が低くカスケード接続されているチップ数が少ないアプリケーションでは、SCKOの出力を無視することにより、構成#1を簡略化して配置構成#2にすることができます。

2つのシリアル・データ入力SDIフレーム(GSフレームとDCフレーム)および1つのシリアル・データ出力SDOフレーム(状態フレーム)を図2に示します。すべてのフレームの長さは194ビットで同じであり、MSBが最初に送信され、LSBが最後に送信されます。SDIフレームはSCKI信号とともに送信され、SDOフレームはSCKO信号とともに受信されます。C0ビット(フレーム選択)は、SDIフレームがGSフレーム($C0=0$)とDCフレーム($C0=1$)のどちらであるかを決定し、C1ビット(EN)は、すべてのLEDチャネルをイネーブル($C1=1$)またはディスエーブル($C1=0$)します。状態フレームは、 T_{SET} ピンの抵抗でプログラム可能な過熱フラグおよび個々の開放/短絡LEDフォルト・フラグ、さらに個々の6ビットDC設定を読み取ります。

動作

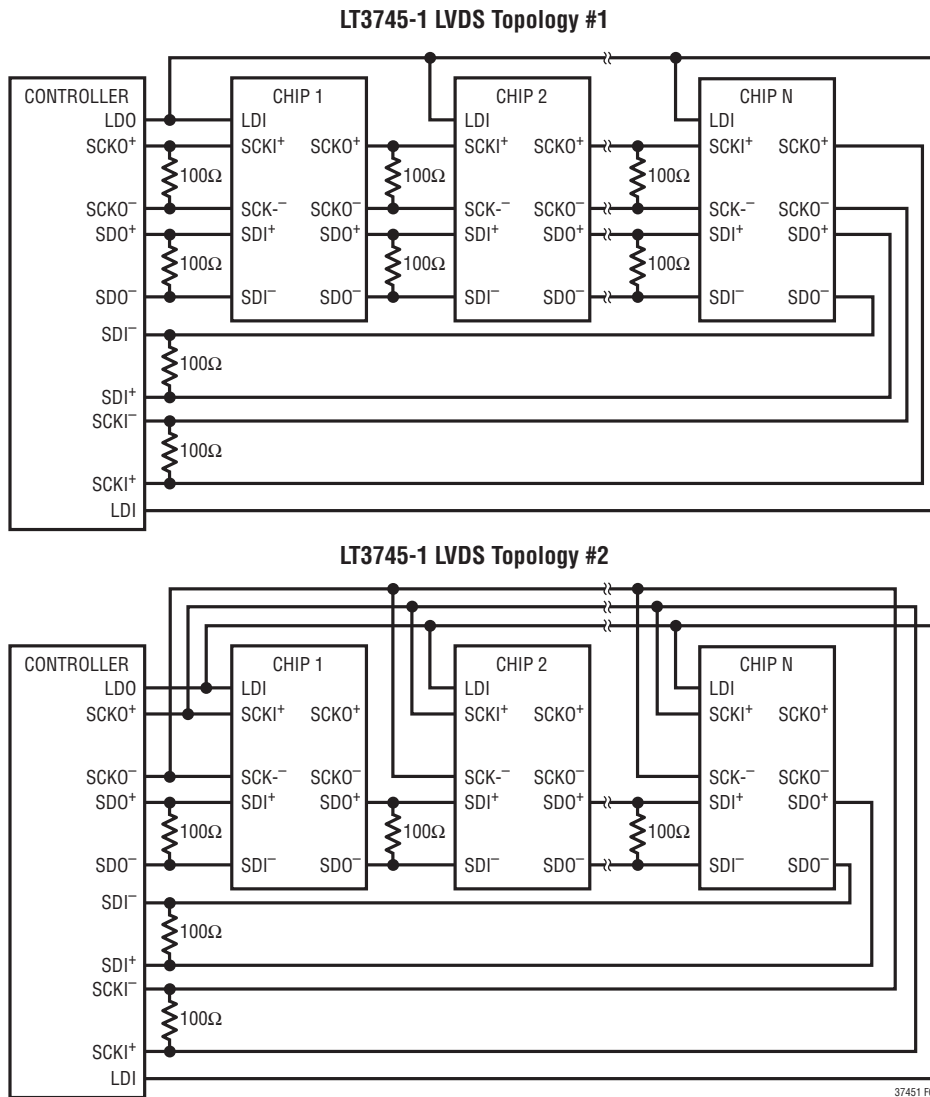


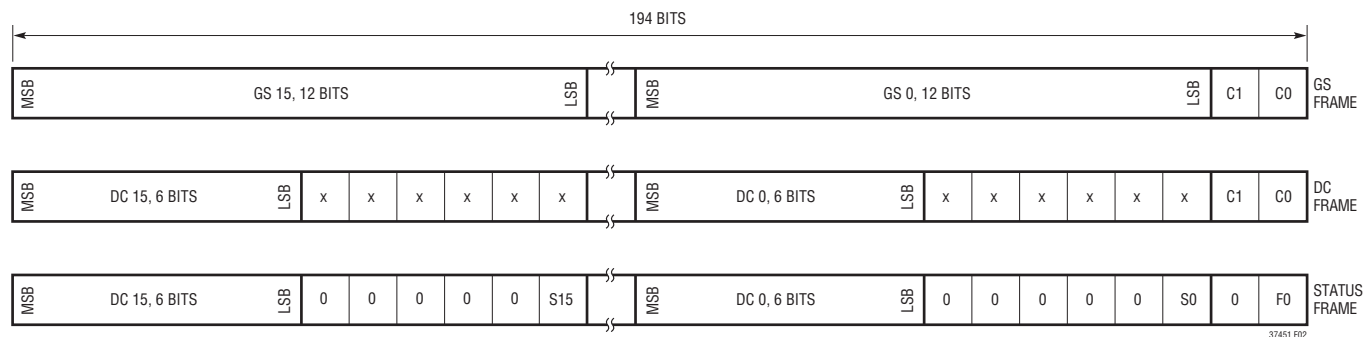
図1. LT3745-1 LVDSシリアル・データ・インタフェースの2つの配置構成

デバイスの内部には、1個の194ビット・シフトレジスタSR[0:193]、1個の1ビット・フレーム選択(FS)レジスタ、1個の1ビット・イネーブルLEDチャネル(EN)レジスタ、16個の12ビット・グレースケール(GS)レジスタ、16個の6ビット・ドット補正(DC)レジスタ、1個の1ビット過熱(OT)フラグ・レジスタ、および16個の1ビットLEDフォルト・フラグ・レジスタがあります。194ビット・シフトレジスタの入力、つまり最初のビットSR[0]の入力はSDI信号に接続されています。194ビット・シフトレジスタの出力、つまり最後のビットSR[193]の出力はSDO信号に接続されています。SCKI信号は立ち上がりエッジでSDIフレーム(GSまたはDCフレーム)を194ビット・シフトレジスタに移し、SCKO信号は立ち上がりエッジでSDOフレーム(状態フレーム)を194ビット・シフトレジスタから移します。LDIの信号が“H”

になると、SDIフレーム(GSまたはDCフレーム)は、194ビット・シフトレジスタから、対応するFS、EN、GSまたはDCの各レジスタにラッチされ、同時にSDOフレーム(状態フレーム)は、OTおよびLEDフォルト・フラグ・レジスタから194ビット・シフトレジスタに読み込まれます。したがって、同時書き込みおよび読み取り能力を備えたデジチェーン型のループ通信が実装されています。

シリアル入力信号とシリアル出力信号の間のタイミング関係の詳細を図3に示します。1つのDCフレームとそれに続くもう1つのGSフレームが、LDI、SCKIおよびSDI信号によって送信されます。同時に、SCKO信号およびSDO信号によって、2つの状態フレームが受信されます。SCKI信号の立ち上がり

動作



COMMAND REGISTER:

C1: ENABLE LED CHANNELS - ENABLE = 1, DISABLE = 0
 C0: FRAME SELECT - GS FRAME = 0, DC FRAME = 1

STATUS REGISTER:

S0-S15: LED 0-15 FAULT - FAULT = 1, OK = 0
 F0: OT - OVER TEMPERATURE = 1, OK = 0

図2. シリアル・データ・フレームのフォーマット

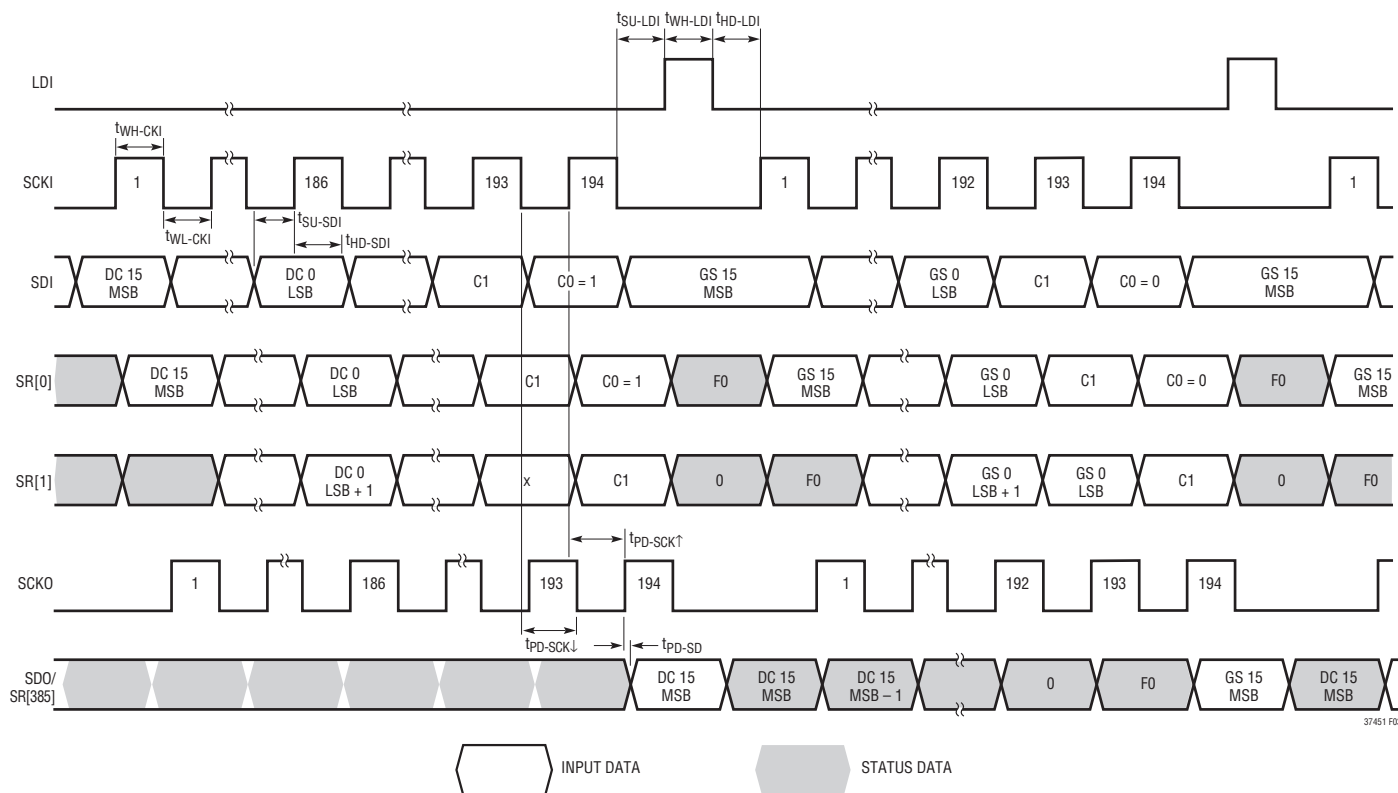


図3. シリアル・データの入力および出力のタイミング図

動作

エッジにより、SDIピンの194ビットのデータ・フレームが194ビットのシフトレジスタSR[0:193]に移されます。194クロック・サイクルの後、194ビットの全データが所定の場所に収まり、LDI信号を待ちます。LDIの非同期の“H”信号により、1ビットFSレジスタ、1ビットENレジスタ、および個々の12ビットGSレジスタ(FS = 0のとき)または各チャンネルの6ビットDCレジスタ(FS = 1のとき)がラッチされます。同時に、過熱フラグおよび個々の開放/短絡LEDフォルト・フラグを含む状態情報のフレームが194ビット・シフトレジスタに並列に読み込まれ、次のクロック・サイクルによってシフトレジスタの外に移されます。

定電流シンク回路

各LEDチャンネルにはローカル定電流シンク回路があり、LEDバスの電圧 V_{OUT} には関係なく、それぞれのLED電流を安定化します。LEDピンの推奨電圧範囲は0.8V～3Vです。「標準的性能特性」の「 I_{LED} と V_{LED} 」の曲線で示すように、LED電流 I_{LED} の負荷レギュレーションが最良になるのは、LEDピンの電圧 V_{LED} が0.5Vより高いときです。LEDバス電圧 V_{OUT} が低いと、温度、電流、および製造時のばらつきによる全範囲にわたってLEDチャンネルが必ずしも安定化しないことがある一方、LEDバス電圧 V_{OUT} が高いと、電流シンク回路の両端に加わるLEDピンの電圧が高くならざるを得ず、そのためデバイス内部の電力損失が増えます。LEDバス電圧および電力損失の計算の詳細に関しては、「アプリケーション情報」のセクションを参照してください。

ドット補正およびグレースケールD/A変換

I_{SET} ピンの抵抗により、すべてのチャンネルの公称LED電流(10mA～50mA)がプログラムされます。個々のLEDチャンネルは、それぞれの6ビット・ドット補正レジスタによって、異なる電流設定に調整することができます。調整可能なLED電流の範囲は、公称LED電流の0.5倍～1.5倍で、63段階の直線的な調整が可能です。「アプリケーション情報」のセクションの公称LED電流の設定とドット補正に関する詳細説明を参照してください。

ドット補正電流の調整に加えて、個々のLEDチャンネルをそれぞれのグレースケールPWM調光信号によって調整することもできます。さらに優れた性能を発揮するため、すべてのグレースケールPWM調光信号は同じ周波数に同期し、立ち上がりエッジ相互間に位相のシフトはありません。各定電流シンク

回路は、そのグレースケールPWM調光信号が“H”になるとイネーブルされ、“L”になるとディスエーブルされます。この周期的なグレースケールPWM調光信号は、それぞれの12ビット・グレースケール・レジスタによって発生します。デューティ・サイクルの範囲は0/4096～4095/4096となり、周期はPWMCKピンのクロック・サイクル数にして4096に等しくなります。

グレースケールPWM調光信号の発生は図4を参照するとよく理解できます。LVDS信号であるPWMCK⁺、PWMCK⁻は、PWMCK信号と略記されます。EN = 1を設定後、PWMCK信号の最初の立ち上がりエッジにより、内部12ビット・グレースケール・カウンタが0から1に増加し、すべてのLEDチャンネルがオンして0以外のグレースケール値になります。PWMCK信号の後続の各立ち上がりエッジにより、グレースケール・カウンタが1つずつ増加します。LEDチャンネルは、その12ビット・グレースケール・レジスタの値がグレースケール・カウンタの値に等しくなるとオフします。すべてのグレースケールPWM調光信号のデューティ・サイクルを100%にするため、個々の12ビット・グレースケール・レジスタ内の値までカウントする前に、PWMCK信号を休止させることができます。EN = 0に設定すると、グレースケール・カウンタはリセットされて0になり、すべてのLEDチャンネルは直ちにオフします。

デュアル・ループのアナログOR制御

スイッチング周波数は、抵抗をRTピンに接続することによって200kHz～1MHzにプログラムすることができます。SYNCピンを使って外部クロックに同期させることもできます。各スイッチング・サイクルは、ゲート・ドライバが外付けのPチャンネルMOSFET(M1)をオンすると始まり、インダクタ電流はISPピンとISNピンの間の検出抵抗(R_S)によってサンプルされます。この電流が増幅されてスロー補償ランプ信号に加えられ、その和がPWMコンパレータの正端子に供給されます。この電圧がPWMコンパレータの負端子のレベルを超えると、ゲート・ドライバがM1をオフします。PWMコンパレータの負端子のレベルは、2個のエラーアンプ G_{M1} と G_{M2} のいずれかによって設定されます。このデュアル・ループ・アナログOR制御では、FBループの G_{M1} がFBピンの電圧を1.205Vに安定化し、LEDループの G_{M2} がアクティブなLEDピンの最小電圧(LED00～LED15)を0.7Vに安定化します。起動段階では、 G_{M2} はディスエーブルされ、出力LEDバスの電圧は帰還抵抗によってプログラムされたLEDバス電圧に向かって安定化されます。FB

動作

ピンでプログラムしたこの電圧は、LEDバスの最大電圧を規定するので、温度、電流および製造時のばらつき全範囲にわたってワーストケースのLED列に十分な電圧を供給できるように、高い値にプログラムする必要があります。

適応型トラッキング・プラス・プリチャージ

高いシステム効率と高速トランジェント応答は、個別調整型のマルチ・チャンネルLEDドライバ・デバイスで大きく期待される2つの仕様です。LT3745-1は特許申請中の適応型トラッキング・プラス・プリチャージ手法を使用して、その両方を同時に達成します。

16個の内部グレースケールPWM調光信号の他に、デバイスは別の内部プリチャージ信号PRECHGも発生します。図4に示すように、PRECHG信号はグレースケールPWM調光サイクルを2段階に分割します。PRECHG = 0のときのトラッキング段階と、PRECHG = 1のときのプリチャージ段階です。各グレースケールPWM調光サイクル(PWMCKピンのクロック・サイクル数が4096)の間、PRECHG信号は最初の3584クロック・サイクル(グレースケールPWM調光周期の7/8)では“L”に留まり、残りの512クロック・サイクル(グレースケールPWM調光周期の1/8)で“H”になります。3585番目のPWMCKクロックに到

達する前に、LEDチャンネルのすべてがアクティブではなくなると(つまりフォルト状態またはオフ状態になると)、PRECHG信号は直ちに“H”になります。

適応型トラッキング・プラス・プリチャージ手法について分かりやすく説明するため、3チャンネルのLEDアレイを備えた簡略化されたアプリケーション・システムを図5に示します。各チャンネルは1本のLEDで構成されており、順方向電圧降下はそれぞれ3.1V、3.5V、3.9Vです。3つの内部グレースケールPWM調光信号(PWM1、PWM2およびPWM3)を使用して、各LEDチャンネルを調整します。

各グレースケールPWM調光サイクルの開始時に、3つのLEDチャンネルがすべてオンし、PRECHG = 0でトラッキング段階が始まります。アンプG_{M2}がイネーブルされ、アンプG_{M1}から制御を引き継ぎ、アクティブなLEDピンの最小電圧を0.7Vに安定化します。V_{LED3}は0.7Vに等しいので、出力LEDバスの電圧はトラッキング制御によって4.6Vになります。続いて、3番目のチャンネルがオフするある時刻t₁では、アクティブなLEDピンの最小電圧はV_{LED2}(1.1V)になります。すると、アンプG_{M2}のトラッキング制御によって出力LEDバスの電圧は4.2Vに低下し、アクティブなLEDピンの最小電圧が再度0.7Vになるよう維持されます。同様に、次の時刻t₂では、出力LEDバスの

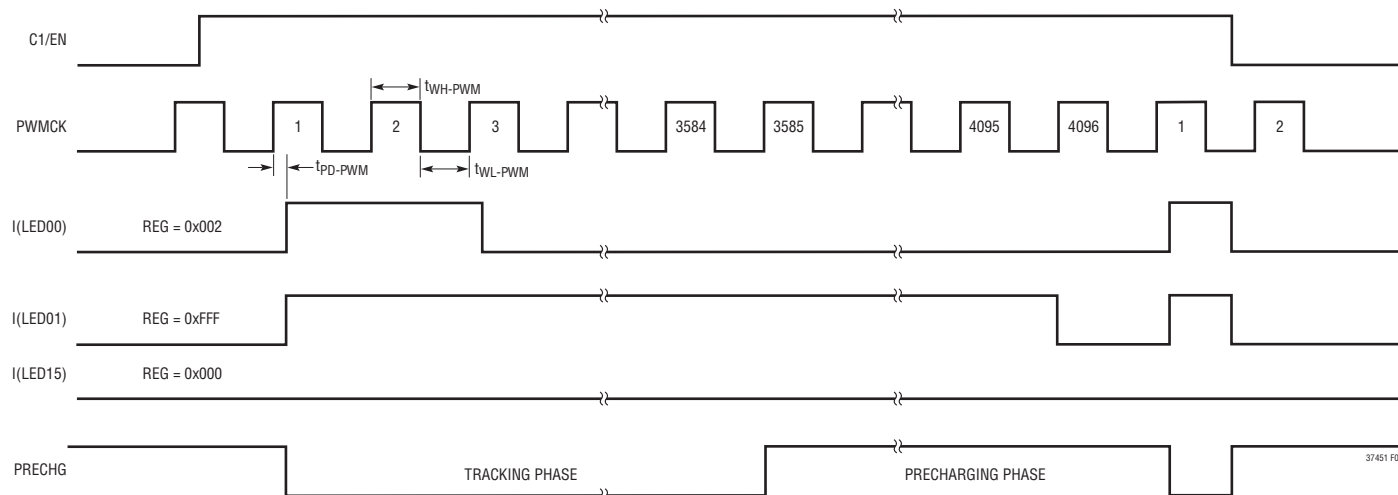


図4. グレースケールPWM調光とプリチャージ信号のタイミング図

動作

電圧はトラッキング制御によって3.8Vに低下します。適応型トラッキング手法では、このような方法で電流シンク回路両端での不要な電力損失を取り除き、4.6Vの一定な出力電圧の場合と比べて、優れたシステム効率を実現します。

その後、PRECHG信号が“H”になる時刻 t_3 で、アンプ G_{M2} がディスエーブルされ、制御がアンプ G_{M1} に戻されます。アンプ G_{M1} は、出力LEDバスの電圧を、FBピンによってプログラムされた最大値4.6Vに向かって安定化し、次のグレースケールPWM調光サイクルの最小LEDオン時間が短くなることを保証します。プリチャージ段階がないと、3つのLEDチャンネル

のすべてが再度オンする次のグレースケールPWM調光サイクルまで、出力LEDバスの電圧は3.8Vのまま推移します。その時点でLEDバスの電圧が3.8Vだと、すべてのLEDチャンネルを安定化状態に保つには低すぎるので、出力コンデンサを3.8Vから4.6Vまで充電するスイッチング降圧コンバータの低速トランジェント応答に適應するため、最小LEDオン時間が大きく増加します。この適応型トラッキング・プラス・プリチャージLEDバス電圧の手法は、LT3745-1の電力損失を減少させ、同時にLEDの最小オン時間を短く保ちます。

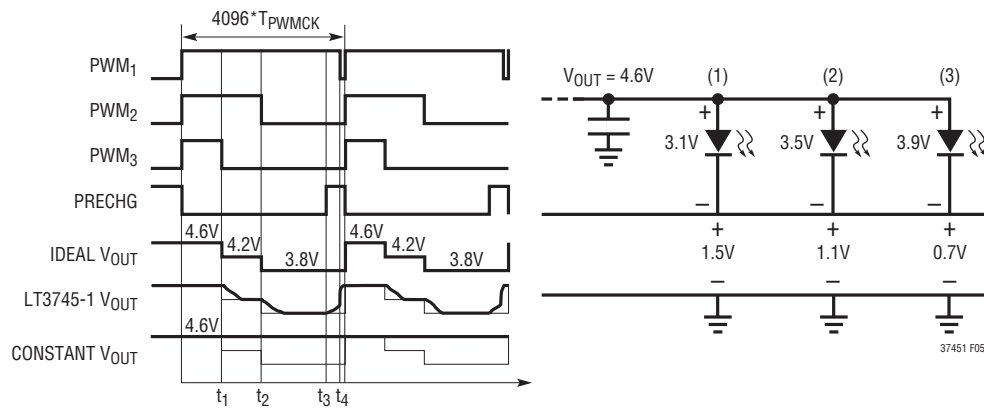


図5. LEDバス電圧の適応型トラッキング・プラス・プリチャージ手法

アプリケーション情報

全体的には、LT3745-1は高い入力電圧を単一の低いLEDバス電圧(V_{OUT})に変換し、適応型トラッキング・プラス・プリチャージ手法によって、16本の並列LED列に給電しています。局所的には、デバイスは、LVDSロジックのシリアル・データ・インタフェースによって送られた個別のドット補正およびグレースケールPWM調光設定に合わせて、各LED列の電流を安定化し、調整しています。この「アプリケーション情報」のセクションは、外付け部品(「ブロック図」を参照)の選択と、標準的アプリケーションでよく見られる落とし穴の回避のためのガイドラインとして役立ちます。

最大出力電圧(V_{OUT})のプログラミング

適応型トラッキング・プラス・プリチャージ手法は、起動時およびプリチャージ段階では出力電圧 V_{OUT} をその最大値に安定化し、トラッキング段階では適応状態を維持しながら出力電圧を低下させてアクティブなLEDピンの最小電圧を約0.7Vに保ちます。したがって、最大出力電圧は十分高い値にプログラムしてすべてのLEDピンの電圧を0.8Vより高く保ち、温度、電流および製造時のばらつきを全範囲にわたり、LED電流をレギュレーション状態に維持することが必要です。出発点として、LEDバスの最大電圧($V_{OUT(MAX)}$)を次のように計算することができます。

$$V_{OUT(MAX)} = 0.8V + n \cdot V_F(MAX)$$

ここで、 n はLED列当たりのLEDの個数、 $V_F(MAX)$ は最大動作電流および最低動作温度でのLEDの最大定格順方向電圧です。

$V_{OUT(MAX)}$ は出力とFBピンの間の抵抗分割器を使用してプログラムします。抵抗値は次のように計算します。

$$R_{FB2} = R_{FB1} \left(\frac{V_{OUT(MAX)}}{1.210V} - 1 \right)$$

帰還抵抗の許容誤差により出力電圧にさらに誤差が加わるので、1%精度の抵抗を使用します。FBピンの出力バイアス電流は標準120nAなので、非常に高い値の帰還抵抗を使うとバイアス電流誤差を生じることがあります。 R_{FB1} の標準的な値は10kです。

V_{IN} 入力電源電圧範囲

LT3745-1の入力電源電圧範囲は6V～55Vで、多種多様の産業用電源をカバーしています。最小入力電圧 $V_{IN(MIN)}$ に対するもう1つの制約は、 V_{IN} ピンとISNピンの間の最小ドロップアウト電圧2.1Vであるため、 $V_{IN(MIN)}$ は次のように計算します。

$$V_{IN(MIN)} = V_{OUT(MAX)} + 2.1V$$

スイッチング周波数の選択

スイッチング周波数の選択には効率と部品サイズとの兼ね合いがあります。低周波数動作ではMOSFETのスイッチング損失とゲート充電損失が減少して効率が改善されます。ただし、低周波数動作を実現するにはインダクタとコンデンサの値を大きくすることが必要です。

スイッチング周波数は、最小スイッチ・オン時間および最小スイッチ・オフ時間に起因する入力と出力の電圧範囲によっても制約されます。与えられたアプリケーションの最大スイッチング周波数 $f_{SW(MAX)}$ は次のように計算することができます。

$$f_{SW(MAX)} = \text{MIN} \left(\frac{D_{MIN}}{t_{ON(MIN)}}, \frac{1-D_{MAX}}{t_{OFF(MIN)}} \right)$$

ここで、最小デューティ・サイクル D_{MIN} と最大デューティ・サイクル D_{MAX} は次式によって決まります。

$$D_{MIN} = \frac{V_{OUT(MIN)} + V_D}{V_{IN(MAX)} + V_D} \quad \text{and} \quad D_{MAX} = \frac{V_{OUT(MAX)} + V_D}{V_{IN(MIN)} + V_D}$$

$t_{ON(MIN)}$ は最小スイッチ・オン時間(約200ns)、 $t_{OFF(MIN)}$ は最小スイッチ・オフ時間(約120ns)、 $V_{OUT(MIN)}$ は最小適応出力電圧、 $V_{IN(MAX)}$ は最大入力電圧、 V_D はキャッチ・ダイオードの順方向電圧(約0.5V)です。 $f_{SW(MAX)}$ の計算は次のように簡単になります。

$$f_{SW(MAX)} = \text{MIN} \left(5 \cdot \frac{V_{OUT(MIN)} + V_D}{V_{IN(MAX)} + V_D}, 8.33 \cdot \frac{V_{IN(MIN)} - V_{OUT(MAX)}}{V_{IN(MIN)} + V_D} \right) \text{MHz}$$

アプリケーション情報

低周波数動作が、 V_{OUT} と V_{IN} の比が非常に高い場合と非常に低い場合の両方に適応することは明らかです。

これらの共通の検討事項の他に、スイッチング周波数の選択に際しては、特定のアプリケーションも重要な役割を果たします。ノイズに敏感なシステムでは、スイッチング・ノイズが敏感な周波数帯の内側にこないようにスイッチング周波数を選択します。

スイッチング周波数の設定と同期

LT3745-1は、 R_T ピンとグランドの間に抵抗を接続して200kHz～1MHzにプログラムできる固定スイッチング周波数を使用しています。よく使われるスイッチング周波数に対応する R_T の値を表2に示します。

表2. スwitchング周波数 f_{sw} と R_T の値

f_{sw} (kHz)	R_T^* (k Ω)
200	280
300	182
400	133
500	105
600	84.5
700	71.5
800	60.4
900	53.6
1000	46.4

* 1%精度の抵抗の標準値を推奨

LT3745-1の発振器は、SYNCピンを使って外部周波数に同期させることができます。TTL/CMOSロジックと互換性のある方形波の振幅は、0.6Vより低い谷と2.4Vより高い山が必要です。同期周波数の範囲も200kHz～1MHzであり、 R_T 抵抗を選択して内部スイッチング周波数を同期周波数の約20%下に設定します。200kHzの同期周波数の場合、 $R_T = 348k$ を推奨します。 R_T でプログラムした内部周波数より同期周波数のほうがはるかに高い場合は、内部スロープ補償が大幅に減少し、デューティ・サイクルが50%を超えると低調波発振を引き起こすことがあるので注意が必要です。

インダクタ電流検出抵抗 R_S と電流制限

電流検出抵抗(R_S)は、内部電流検出アンプへの入力であるISPピンとISNピンの間を流れるインダクタ電流をモニタします。電流検出アンプの同相入力電圧の範囲は、0Vから($V_{IN} - 2.1V$)または36Vの絶対最大値のどちらか低い方までです。電流検出アンプは電流モード制御を形成する電流情報を出力するだけでなく、44mVのしきい値も供給します。 R_S 抵抗両端の44mVのしきい値は正確な電流制限を課して、PチャネルMOSFET M1とキャッチ・ダイオードD1の両方を保護し、インダクタ電流の飽和も防ぎます。正確な電流制限には正確な4端子法による検出が必要です。 R_S 抵抗の値は次のように求めることができます。

$$I_{OUT(MAX)} = I_{L(MAX)} - \frac{\Delta I_L}{2}$$

ここで、最大インダクタ電流 $I_{L(MAX)}$ は次式で設定されます。

$$I_{L(MAX)} = \frac{44mV}{R_S}$$

$I_{OUT(MAX)}$ は最大出力負荷電流、 ΔI_L はインダクタのピーク・トゥ・ピーク・リップル電流です。リップル電流の適当なマージンと外付け部品の許容誤差を見込むと、 R_S は次のように推算することができます。

$$R_S = \frac{35mV}{I_{OUT(MAX)}}$$

インダクタの選択

インダクタを選択する上で重要なパラメータは、インダクタンス値、DCまたはRMS電流、飽和電流およびDCR抵抗です。入力電圧と出力電圧が与えられている場合は、インダクタの値と動作周波数によってピーク・トゥ・ピーク・リップル電流 ΔI_L が決まります。 ΔI_L の値は、通常は最大出力負荷電流($I_{OUT(MAX)}$)の20%～50%の範囲です。 ΔI_L の値が低いほど、大きく高価なインダクタが必要です。一方で、 ΔI_L の値が高い

アプリケーション情報

ほど、ピーク電流とインダクタのコア損失が増加します。インダクタ電流リップルを30%～40%にすると、インダクタの性能とインダクタのサイズおよびコストの間の程よい妥協点が得られます。ただし、デューティ・サイクルの高いアプリケーションでは、 ΔI_L の値を約20%にして、不十分なスローブ補償による低調波発振を防ぐことが必要です。

インダクタのリップル電流が最大になるのは、 V_{IN} が最大のときです。リップル電流が規定された最大値を超えないようにするには、次式に従ってインダクタンスを選択します。

$$L \geq \frac{V_{OUT} + V_D}{V_{IN(MAX)} + V_D} \cdot \frac{V_{IN(MAX)} - V_{OUT}}{f_{SW} \cdot \Delta I_L}$$

インダクタのDCまたはRMS電流定格は最大出力負荷電流 $I_{OUT(MAX)}$ より大きくなければならず、その飽和電流は最大インダクタ電流 $I_L(MAX)$ より大きくなければなりません。高い効率を達成するには、DCR抵抗値が 0.1Ω より小さく、コア材が高周波アプリケーション用のものにする必要があります。

パワー MOSFET の選択

外付けのPチャネルMOSFET M1の重要なパラメータには、ドレイン-ソース間ブレークダウン電圧($V_{(BR)DSS}$)、最大連続ドレイン電流($I_D(MAX)$)、ゲート-ソース間最大電圧($V_{GS(MAX)}$)、総ゲート電荷(Q_G)、ドレイン-ソース間オン抵抗($R_{DS(ON)}$)、逆伝達容量(C_{RSS})が含まれます。MOSFETの $V_{(BR)DSS}$ の規定値は、MOSFETのソース-ドレイン間の最大電圧($V_{IN(MAX)}$ に V_D を加えた電圧)を超えるようにします。 $I_D(MAX)$ はピーク・インダクタ電流($I_L(MAX)$)を超えるようにします。ゲート・ドライバ回路は、 V_{IN} を基準にした6.8Vの内部レギュレータによって給電されるので、 $V_{GS(MAX)}$ の定格は少なくとも10Vにしてください。

各スイッチング・サイクルでは、MOSFETのオンとオフが切り替わり、一定量のゲート電荷 Q_G が V_{IN} ピンからGATEピンへ、さらにGATEピンからCAPピンへと移動します。その結果生じる dQ_G/dt は、内部レギュレータから C_{CAP} コンデンサに供給する必要がある電流です。内部レギュレータの最大電流供給能

力である22mAにより、供給できる最大の $Q_G(MAX)$ は制限されます。

$$Q_{G(MAX)} = \frac{22mA}{f_{SW}}$$

したがって、MOSFETのデータシート上の $V_{GS} = 6.8V$ での Q_G が、 $Q_G(MAX)$ より小さくなるようにします。

最大の効率を得るには、 $R_{DS(ON)}$ と C_{RSS} の両方をできるだけ小さくすることが必要です。 $R_{DS(ON)}$ が小さいほど導通損失が小さくなり、 C_{RSS} が小さいと遷移損失が減少します。都合の悪いことに、 $R_{DS(ON)}$ と C_{RSS} は逆の関係があります。したがって、MOSFETを選択するときには、導通損失と遷移損失が釣り合うようにするのが良い判断基準になります。入力電圧の高い($\geq 24V$)アプリケーションでは、 C_{RSS} を小さくすることの方が $R_{DS(ON)}$ を小さくすることより重要です。

キャッチ・ダイオードの選択

キャッチ・ダイオードD1はスイッチのオフ時間に負荷電流を流します。キャッチ・ダイオードのパラメータとしては、ピーク反復逆電圧(V_{RRM})、順方向電圧(V_F)、および最大平均順方向電流($I_{F(AV)}$)が重要です。ダイオードの V_{RRM} の規定値は、その両端の最大逆電圧、つまり $V_{IN(MAX)}$ を超えることが必要です。 V_F の小さい高速ショットキ・ダイオードを使用して電力損失を減らし、効率を高くしてください。

連続導通モードでは、キャッチ・ダイオードによって流れる平均電流は次のように計算します。

$$I_{D(AVG)} = I_{OUT} \cdot (1 - D)$$

ダイオードにとっての最悪条件は、現時点では、 V_{IN} および I_{OUT} が最大のときに V_{OUT} がグランドに短絡した場合です。この場合、ダイオードは、ほとんどの時間、最大負荷電流を安全に流す必要があります。効率を改善し、短絡動作での適切なマージンを与えるため、定格が最大出力電流以上のショットキ・ダイオードを推奨します。

アプリケーション情報

C_{IN}、C_{VCC}およびC_{CAP}コンデンサの選択

入力電流は立ち上がり時間と立ち下がり時間が高速のパルスなので、降圧コンバータには近くに入力バイパス・コンデンサC_{IN}が必要です。入力コンデンサは、電圧定格、バルク容量およびRMS電流能力に基づいて選択します。コンデンサの電圧定格はV_{IN(MAX)}より大きくなければなりません。入力電源のリップル電圧はバルク容量によって決まります。また、RMS電流能力は、コンデンサの過熱を防ぐために使用されます。

バルク容量は最大入力リップル電圧(ΔV_{IN})に基づいて次のように計算します。

$$C_{IN} = \frac{D_{MAX} \cdot I_{OUT(MAX)}}{\Delta V_{IN} \cdot f_{SW}}$$

ΔV_{IN}は一般にユーザーに受け入れられるレベルで選択されます。出発点としては100mVが適当です。セラミック・コンデンサの場合、X5RとX7RのタイプはY5VやZ5Uなど他のタイプに比べて広い電圧範囲と温度範囲で容量を維持するので、X5RまたはX7Rのタイプだけを使います。アルミ電解コンデンサは単位面積当たりの容量が高いので、高電圧のバルク容量に適しています。

コンデンサのRMS電流は次のとおりです。

$$I_{CIN(RMS)} = I_{OUT} \cdot \sqrt{\frac{V_{OUT} \cdot (V_{IN} - V_{OUT})}{V_{IN}^2}}$$

適用可能な場合は、最悪条件(V_{IN}=2・V_{OUT})で計算します。メーカーが規定するコンデンサのRMS電流定格が、計算されたI_{CIN(RMS)}を超えるようにする必要があります。セラミック・コンデンサはESRが低いので、高電圧、高RMS電流を扱うのに適しています。アルミ電解コンデンサのメーカーの規定するリップル電流定格は2000時間の寿命時間に基づいていることに注意してください。このため、コンデンサをさらにデレーティングする、つまり要件よりも高い温度定格のコンデンサを選択することを推奨します。

高電圧コンデンサの値がさらに大きい場合は、アルミ電解コンデンサとセラミック・コンデンサを組み合わせると経済的です。サイズまたは高さの設計条件を満たすため、複数のコンデンサ

を並列に接続することもできます。コンデンサはMOSFETスイッチおよびキャッチ・ダイオードのすぐ近くに配置し、短く幅の広いPCBトレースを使って寄生インダクタンスを最小限に抑えてください。

前述の一般的説明は、V_{CC}ピンに接続されているコンデンサC_{VCC}およびV_{IN}ピンとCAPピンの間のコンデンサC_{CAP}にも該当します。一般に、C_{VCC}には10V定格の10μFセラミック・コンデンサ、C_{CAP}には16V定格の0.47μFセラミック・コンデンサで十分です。

C_{OUT}コンデンサの選択

出力コンデンサには2つの基本的な機能があります。出力コンデンサは、インダクタとともに、LT3745-1が生成する方形波をフィルタに通して、制御された電圧リップルを含むDC出力を生成します。また、負荷トランジエントに対応し、デュアル・ループ動作を安定させるためにエネルギーを貯蔵します。したがって、C_{OUT}は、電圧定格、等価直列抵抗ESR、およびバルク容量に基づいて選択します。いつものとおり、電圧定格がV_{OUT(MAX)}より大きいC_{OUT}を選択します。

LT3745-1は出力を支配的ポールとして利用してデュアル・ループ動作を安定化するので、C_{OUT}の値によってユニティゲイン周波数f_{UGF}が決まります。ユニティゲイン周波数はスイッチング周波数の約1/10に設定します。起動時およびプリチャージ段階でFBループを安定化し、トラッキング段階でLEDループを安定化するため、低ESR(数十mΩ)のコンデンサを使用してください。その最小C_{OUT}は次のように計算します。

$$C_{OUT} = \text{MAX} \left(\frac{0.25}{R_S \cdot f_{UGF}}, \frac{1.5}{V_{OUT(MAX)} \cdot R_S \cdot f_{UGF}} \right)$$

適応型トラッキング・プラス・プリチャージ手法は、V_{OUT}をグレースケールPWM調光周波数に従って変化させ、システム効率を改善します。このため、C_{OUT}としてセラミック・コンデンサを選択すると、セラミック素材の圧電効果により、必然的に可聴ノイズが発生します。可聴ノイズに敏感なアプリケーションでは、低ESRのタンタル・コンデンサまたはアルミ・コンデンサが適しています。コンデンサを選択するときは、データシー

アプリケーション情報

トを注意深く調べて、動作条件(加えられる電圧や温度)での実際の容量を確認してください。物理的に大きなコンデンサまたは電圧定格が高いコンデンサが必要なことがあります。

低電圧ロックアウト(UVLO)とシャットダウン

LT3745-1には、EN/UVLOピン、V_{CC}ピンおよびCAPピンに、ヒステリシスをもった3つのUVLOしきい値があります。このデバイスは、EN/UVLO、V_{CC}、および(V_{IN} - V_{CAP})のすべての電圧が、それぞれの標準的なしきい値(1.30V、2.86Vおよび4.9V)を超えるまで、スイッチングを行わずにUVLOモードに留まります。図6に示すように、EN/UVLOピンは2つの異なる方法で制御することができます。EN/UVLOピンはデジタル入力信号を受け入れて、デバイスをイネーブルまたはディスエーブルすることができます。デバイスをシャットダウンするには0.35V以下の電圧に接続し、通常動作を行うには1.34V以上の電圧に接続します。このピンは、V_{IN}とグラウンドの間の抵抗分割器に接続して、電源入力V_{IN}のUVLOしきい値をプログラムすることもできます。R_{UV1}を選択した後、R_{UV2}を次式で計算することができます。

$$R_{UV2} = R_{UV1} \cdot \left(\frac{V_{IN(ON)}}{1.3V} - 1 \right)$$

ここで、V_{IN(ON)}は、その電圧を超えるとデバイスが通常動作に入る電源入力電圧です。EN/UVLOピンの電圧がその絶対最大定格である4Vを超えないことを確認することが重要です。

$$V_{IN(MAX)} \cdot \frac{R_{UV1}}{R_{UV1} + R_{UV2}} < 4V$$

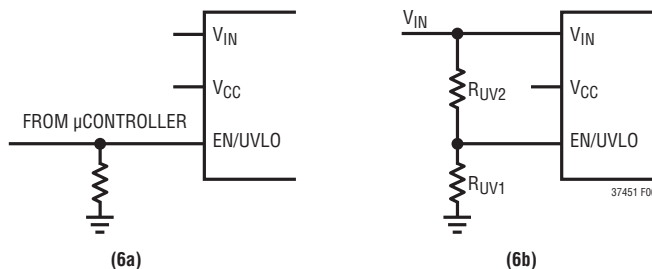


図6. EN/UVLOピンの制御方法

ソフトスタート

ソフトスタートの間、インダクタ電流と出力電圧はSSピンの電圧によって滑らかに増加します。SSピンの実効電圧範囲は0V～1Vです。したがって、標準的なソフトスタート時間は次のようになります。

$$t_{SS} = \frac{C_{SS} \cdot 1V}{12\mu A}$$

ここで、C_{SS}はSSピンに接続されているコンデンサ、12μAはソフトスタート充電電流です。UVLOまたはサーマル・シャットダウンが発生すると、SSピンは放電し、デバイスはスイッチングを停止します。この状況は、UVLOの事象が解消されてSSピンの電圧がそのリセットしきい値(0.35V)に達するまで続きます。その後、デバイスは新しいソフトスタート・サイクルを開始します。

公称LED電流の設定

公称LED電流は、すべての個別ドット補正レジスタが0x20に設定されているときの、16チャンネルの平均LED電流として定義されています。公称LED電流は、I_{SET}ピンとグラウンドの間に接続された1本の抵抗(R_{ISET})によってプログラムされます。I_{SET}ピンの電圧(V_{ISET})は、1.205Vに正確に調整され、R_{ISET}に反比例する電流を発生します。公称LED電流(I_{LED(NOM)})は次式から計算することができます。

$$I_{LED(NOM)} = \frac{V_{ISET}}{R_{ISET}} \cdot 2500$$

アプリケーション情報

$I_{LED(NOM)}$ は10mA～50mAに設定する必要があります。さまざまな公称LED電流に対応する標準的な R_{ISET} 抵抗の値を表3に示します。

表3. 公称LED電流 $I_{LED(NOM)}$ と R_{ISET} の値

$I_{LED(NOM)}$ (mA)	R_{ISET}^* (k Ω)
10	301
20	150
30	100
40	75
50	60.4

* 1%精度の抵抗の標準値を推奨

ドット補正の設定

LT3745-1は各チャンネルのLED電流を個別に調整することができます。ドット補正とも呼ばれる、この電流の微調整は、LEDチャンネル間の輝度の偏差を較正するのに主に使われます。6ビット(64段階)のドット補正設定により、各LED電流は、次式に従って公称LED電流の0.5倍～1.5倍に調整されます。

$$I_{LEDn} = I_{LED(NOM)} \cdot \left(\frac{DC_n + 32}{64} \right)$$

ここで、 I_{LEDn} はn番目のLED電流、 DC_n はn番目のプログラムされたドット補正設定です($DC_n = 0 \sim 63$)。公称LED電流の全範囲にわたる微小電流ステップにより、優れた分解能が得られます。

$$\frac{\Delta I_{LED}}{I_{LED(NOM)}} = \frac{1}{64} \approx 1.56\%$$

これにより、較正として使用した場合、LED電流整合の相対的精度が向上します。

グレースケールの設定

LED電流を調整すると、その照度の強さ、つまり輝度が変化しますが、色度の基準がシフトすることにより、LEDチャンネル間の色整合も影響を受けます。輝度調整の最良の方法は、パルス幅変調(PWM)によりLEDのオン/オフ時間を制御することです。

LT3745-1は、各チャンネルの輝度を独立して調整できます。12ビット階調のPWM調光により、0%～99.98%の範囲で4096段階の直線的な輝度が得られます。チャンネルnの輝度レベル $GS_n\%$ は次のように計算することができます。

$$GS_n\% = \frac{GS_n}{4096} \cdot 100\%$$

ここで、 GS_n はプログラムされたn番目のグレースケール設定($GS_n = 0 \sim 4095$)です。

開放/短絡LEDフォルト

LT3745-1は、開放と短絡の両方のLEDフォルトをチャンネルごとに検出するLEDフォルトの個別診断回路を備えています。開放LEDフォルトは、LED列が開放状態になっている、つまり回路から切断されていると定義されており、短絡LEDフォルトは、LED列がLED列の両端で短絡していると定義されています。オン状態の間と最初の500nsのブランキングの間、LEDピンの電圧が0.35V(標準)より低いと、開放LEDフラグがセットされます。LEDピンの電圧がLEDバスの電圧 V_{OUT} の75%より高いと、必ず短絡LEDフラグがセットされます。1つのLEDチャンネルがその両端間で短絡すると、そのチャンネルはオフし、不必要な電力損失はなくなります。この機能は、LEDピンを出力に直接接続することにより、LEDチャンネルをディスエーブルするのも使えます。開放LEDと短絡LEDの両方のフラグが組み合わされて、状態フレーム内のLEDフォルト・ビット(S0～S15)が1に設定されます。

熱保護

LT3745-1には2つの過熱しきい値があります。1つは固定の内部サーマル・シャットダウンしきい値であり、もう1つは T_{SET} ピンとグランドの間の抵抗(R_{TSET})によってプログラムされます。接合部温度が165°Cを超えると、デバイスはサーマル・シャットダウン・モードになり、シリアル・データ・インタフェースをシャットダウンし、LEDチャンネルをオフして、スイッチングを停止します。接合部温度が155°Cを下回った後、デバイスは新しいソフトスタートを開始します。

アプリケーション情報

R_{TSET} を T_{SET} ピンに接続すると、 R_{ISET} を通して流れる電流に等しい電流が R_{TSET} を流れ、 T_{SET} ピンに電圧 V_{TSET} が発生します。この電圧は次のように計算されます。

$$V_{TSET} = 1.205V \cdot \frac{R_{TSET}}{R_{ISET}}$$

次に、 V_{TSET} が、内部の絶対温度に比例する電圧 V_{PTAT} と比較されます。

$$V_{PTAT} = 1.72mV \cdot (T_J + 273.15)$$

ここで、 T_J は $^{\circ}C$ を単位とするLT3745-1の接合部温度です。 V_{PTAT} が V_{TSET} より高いと、過熱フラグ $OT = 1$ がセットされます。 R_{TSET} によってプログラムされた温度を超えると、デバイスは公称LED電流 $I_{LED(NOM)}$ を徐々にデレーティングして、その通常動作を中断することなく、全電力損失を制限します。

デバイスのカスケード接続とシリアル・データ・インタフェースのクロックの決定

大型のLCDバックライトまたはLEDディスプレイ・システムでは、複数個のLT3745-1を容易にカスケード接続して、すべてのLED列を駆動することができます。大型ディスプレイ・システムのシリアル・データ・インタフェースの最小クロック周波数 f_{SCKI} は、次のように計算することができます。

$$f_{SCKI} = N_{LT3745-1} \cdot 194 \cdot f_{REFRESH}$$

ここで、 $N_{LT3745-1}$ はLT3745-1の個数、 $f_{REFRESH}$ はシステム全体のリフレッシュ・レートです。

電力損失の計算

デバイス内部の全電力損失は次のように計算することができます。

$$P_{TOTAL} = V_{IN} \cdot (I_{VIN} + f_{SW} \cdot Q_G) + V_{CC} \cdot I_{VCC} + \sum_{n=0}^{15} GS_n\% \cdot I_{LEDn} \cdot V_{LEDn}$$

ここで、 I_{VIN} は電源入力 V_{IN} の静止電流、 I_{VCC} は V_{CC} の電源電流、 V_{LEDn} はチャンネル n のLEDピンの電圧です。

全電力損失 P_{TOTAL} から、接合部温度 T_J を次のように計算することができます。

$$T_J = T_A + P_{TOTAL} \cdot \theta_{JA}$$

T_J が最大動作接合部温度 $125^{\circ}C$ より低くなるよう維持してください。

LT3745-1

標準的応用例

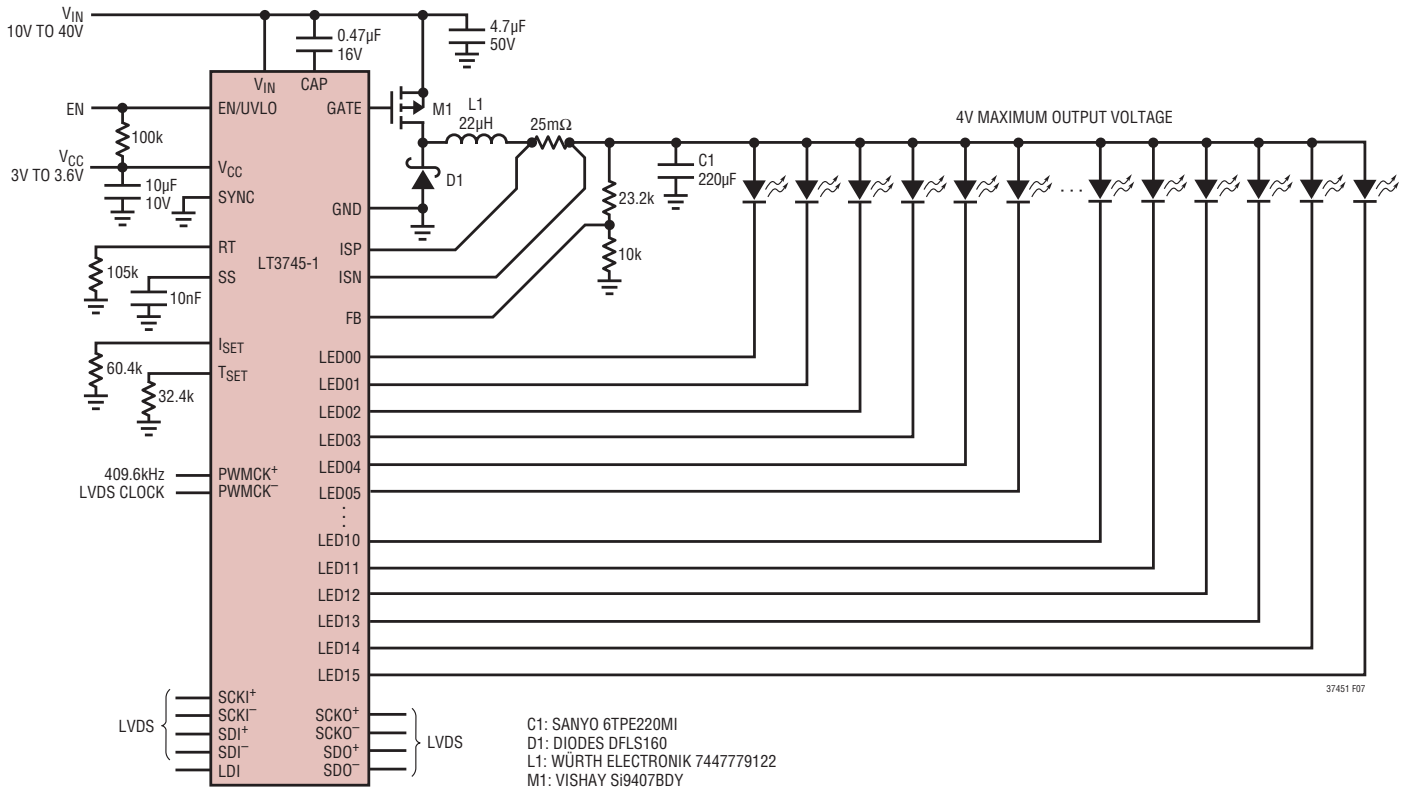
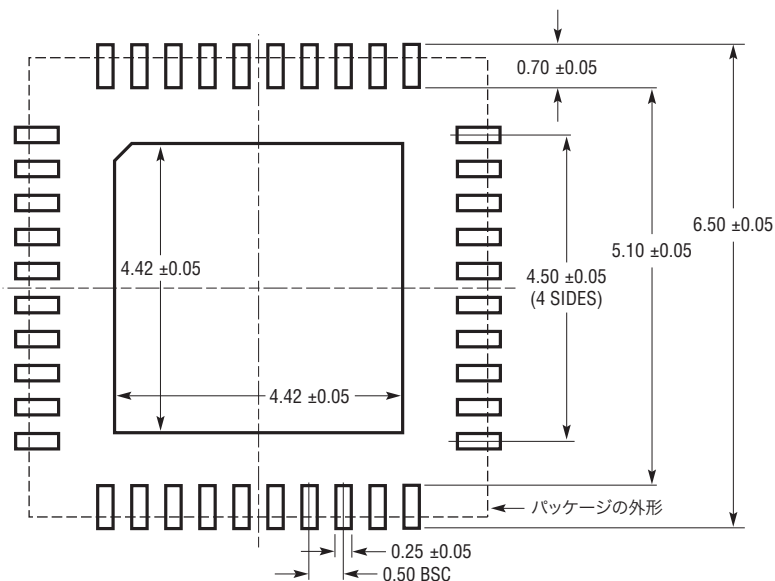


図7. 16チャンネルの500kHz降圧LEDドライバ、チャンネル当たり1本のLED (25mA～75mA)、100Hz、12ビット調光

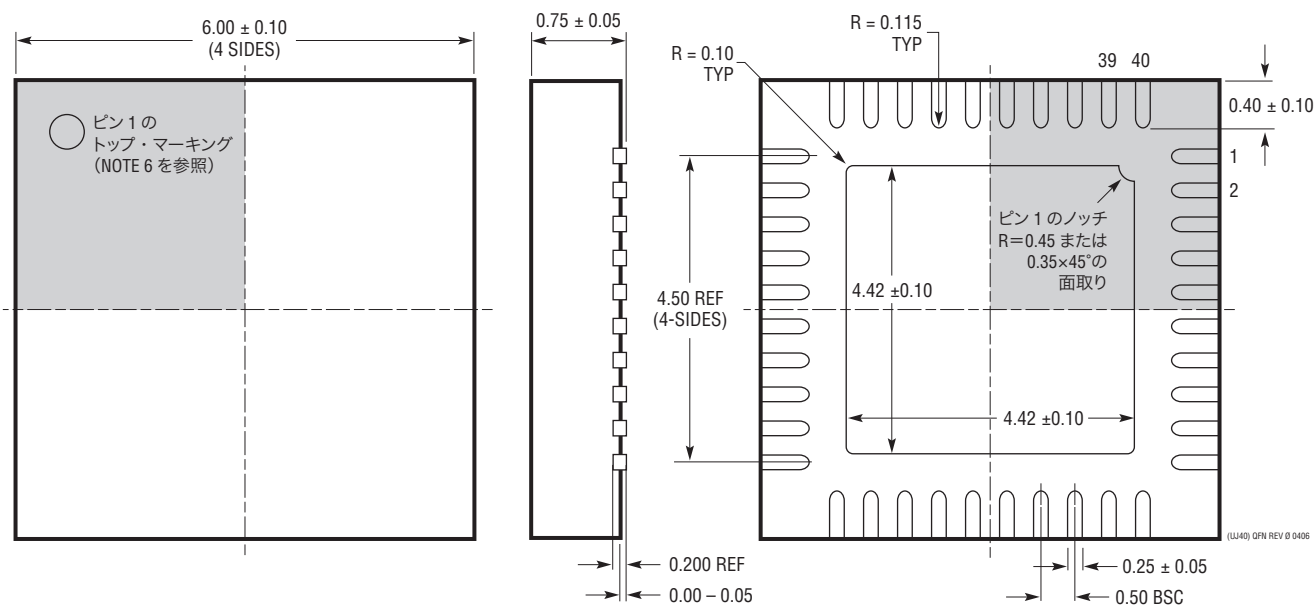
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

UJパッケージ
40ピン・プラスチックQFN(6mm×6mm)
(Reference LTC DWG # 05-08-1728 Rev 0)



推奨する半田パッドのピッチと寸法
半田付けされない領域には半田マスクを使用する



- NOTE :
1. 図は JEDEC パッケージ・アウトラインのバリエーション(WJJD-2)
 2. 図は実寸とは異なる
 3. すべての寸法はミリメートル
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで 0.20mm を超えないこと
 5. 露出パッドは半田メッキとする
 6. 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

底面図—露出パッド

LT3745-1

標準的応用例

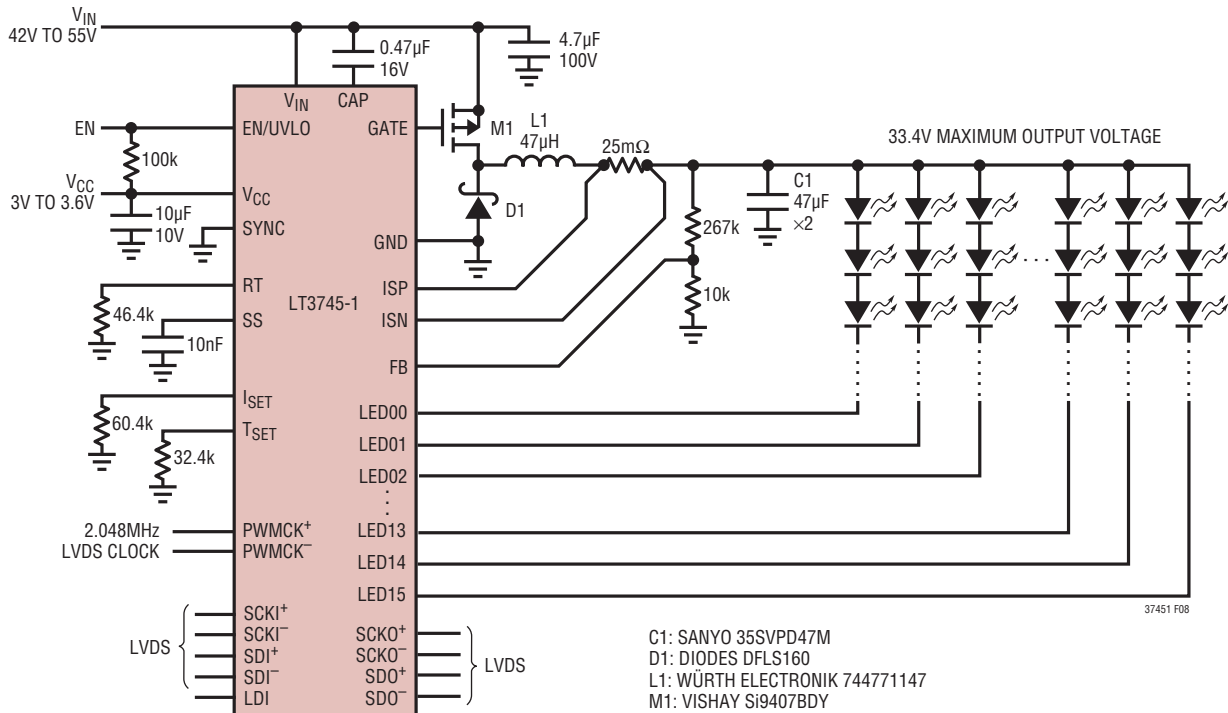


図8. 16チャンネルの1MHz降圧LEDドライバ、チャンネル当たり10本のLEDで25mA～75mA、500Hz 12ビット調光

関連製品

製品番号	説明	注釈
LT3745	降圧コントローラ付き16チャンネル50mA LEDドライバ	V_{IN} : 6V～55V、 $V_{OUT(MAX)}$ = 36V、6ビットのドット補正電流調整、12ビットのグレースケール調光、6mm×6mm QFNパッケージ
LT3746	降圧コントローラ付き32チャンネル20mA LEDドライバ	V_{IN} : 6V～55V、 $V_{OUT(MAX)}$ = 13V、6ビットのドット補正電流調整、12ビットのグレースケール調光、5mm×9mm QFNパッケージ
LT3476	クワッド出力1.5A、2MHz高電流LEDドライバ、1,000:1の調光付き	V_{IN} : 2.8V～16V、 $V_{OUT(MAX)}$ = 36V、True Color PWM TM 調光 = 1000:1、 I_{SD} < 10µA、5mm×7mm QFN-10パッケージ
LT3486	デュアル1.3A、2MHz、高電流LEDドライバ	V_{IN} : 2.5V～24V、 $V_{OUT(MAX)}$ = 36V、True Color PWM調光 = 1000:1、 I_{SD} < 1µA、5mm×3mm DFN-16およびTSSOP-16Eパッケージ
LT3496	トリプル出力750mA、2.1MHz高電流LEDドライバ、3,000:1の調光付き	V_{IN} : 3V～30V、 $V_{OUT(MAX)}$ = 60V、True Color PWM調光 = 3000:1、 I_{SD} < 1µA、4mm×5mm QFN-28パッケージ
LT3595	45V、2.5MHz、16チャンネルのフル機能LEDドライバ	V_{IN} : 4.5V～45V、 $V_{OUT(MAX)}$ = 45V、True Color PWM調光 = 5000:1、 I_{SD} < 1µA、5mm×9mm QFN-56パッケージ
LT3598	44V、1.5A、2.5MHz昇圧6チャンネル30mA LEDドライバ	V_{IN} : 3V～40V、 $V_{OUT(MAX)}$ = 44V、True Color PWM調光 = 1000:1、 I_{SD} < 1µA、4mm×4mm QFN-24パッケージ
LT3599	44V、2A、2.5MHz昇圧4チャンネル120mA LEDドライバ	V_{IN} : 3V～40V、 $V_{OUT(MAX)}$ = 44V、True Color PWM調光 = 1000:1、 I_{SD} < 1µA、4mm×4mm QFN-24パッケージ
LT3754	60V、1MHz昇圧16チャンネル50mA LEDドライバ、True Color 3000:1 PWM調光および2.8%電流整合	V_{IN} : 4.5V～40V、 $V_{OUT(MAX)}$ = 60V、True Color PWM調光 = 3000:1、 I_{SD} < 1µA、5mm×5mm QFN-32パッケージ
LT3760	60V、1MHz昇圧8チャンネル100mA LEDドライバ、3000:1のTrue Color PWM調光および2.8%電流整合	V_{IN} : 4.5V～40V、 $V_{OUT(MAX)}$ = 60V、True Color PWM調光 = 3000:1、 I_{SD} < 1µA、TSSOP-28Eパッケージ

37451f